

大電力、定電流、定電圧の 降圧コントローラ

特長

- 制御ピンにより、安定化出力電流を高精度で制御
- 電圧レギュレーション精度: $\pm 1.5\%$
- 電流レギュレーション精度: $\pm 6\%$
- 入力電圧範囲: 6V~36V
- 広い出力電圧範囲: 0V~($V_{IN}-2V$)
- 平均電流モード制御
- シャットダウン電流: $< 1\mu A$
- 効率: 最大94%
- 熱によって負荷電流を制御するピンを追加
- 熱特性が改善された4mm×4mm QFNパッケージと20ピンFEパッケージ

アプリケーション

- 汎用産業機器
- スーパーキャパシタの充電
- 高度の短絡保護や高精度の出力電流制限を必要とするアプリケーション
- 定電流源または定電圧源

概要

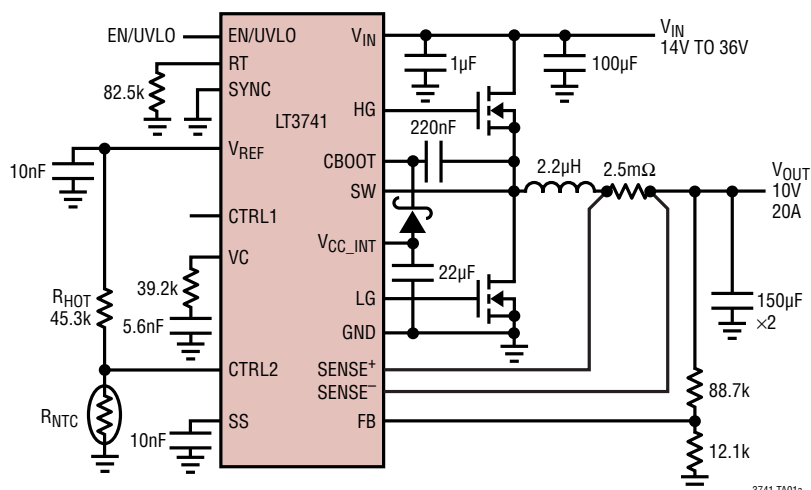
LT[®]3741およびLT3741-1は、最大20Aの出力電流を正確に安定化する目的で設計された固定周波数の同期整流式降圧DC/DCコントローラです。平均電流モード・コントローラは、0Vから($V_{IN}-2V$)までの広い出力電圧範囲でインダクタ電流のレギュレーションを維持できます。安定化電流はCTRLピンのアナログ電圧と外付けの検出抵抗で設定します。独自の回路構成により、LT3741にはソース電流とシンク電流の両方の能力があります。シンク電流が必要ない場合、あるいは並列アプリケーションの場合は、LT3741-1を使用してください。安定化電圧と過電圧保護は、出力とFBピンの間に分圧器を接続して設定します。ソフトスタート機能を備えているので、起動時に安定化電流を徐々に増加させることができます。スイッチング周波数は、RTピンの外付け抵抗またはSYNCピンと外部クロック信号を使用することにより、200kHz~1MHzの範囲で設定できます。

その他に、CTRLピンと併用するための高精度外部リファレンス電圧、UVLOヒステリシスを設定可能な高精度UVLO/ENピン、サーマル・シャットダウンなどの特長があります。

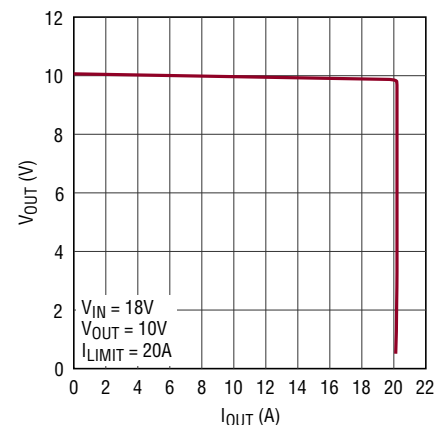
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。7199560、7321203を含む米国特許によって保護されています。その他特許出願中。

標準的応用例

10V/20A 定電流/定電圧降圧コンバータ



出力電圧と出力電流



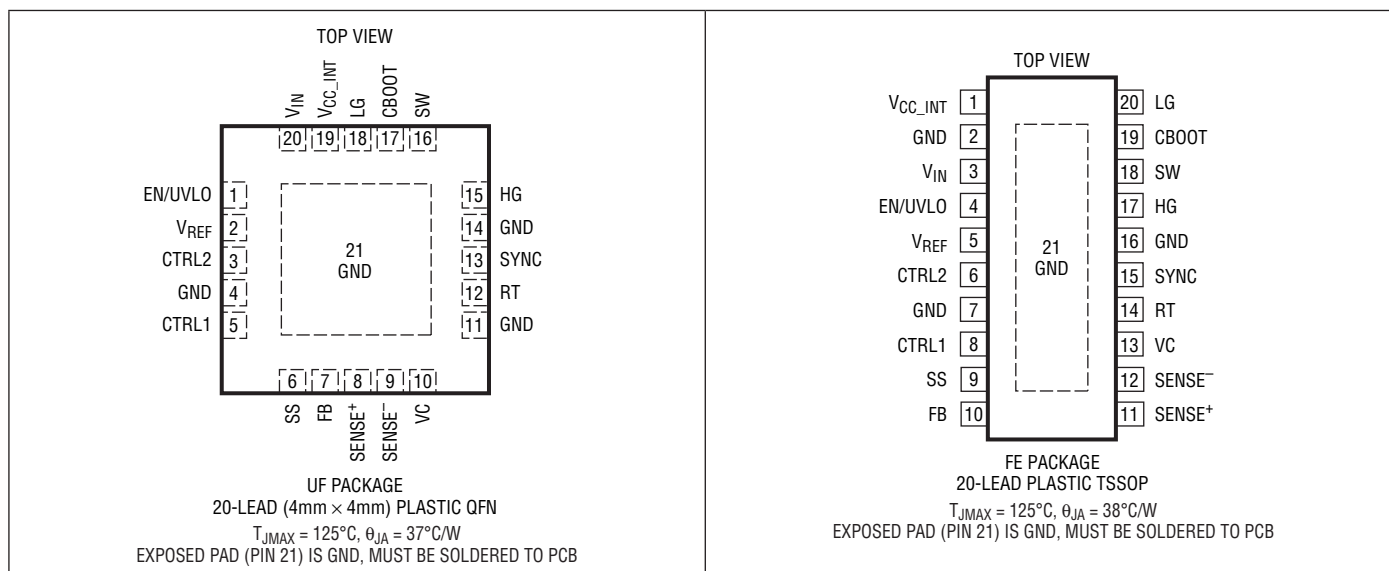
3741 TA01b

LT3741/LT3741-1

絶対最大定格 (Note 1)

V _{IN} 電圧	40V	RT電圧	3V
EN/UVLO電圧	6V	FB電圧	3V
V _{REF} 電圧	3V	SS電圧	6V
CTRL1およびCTRL2の電圧	3V	V _{CC_INT} 電圧	6V
SENSE ⁺ 電圧	40V	SYNC電圧	6V
SENSE ⁻ 電圧	40V	保存温度範囲	-65°C~150°C
VC電圧	3V	リード温度 (半田付け、10秒)	
SW電圧	40V	TSSOP	300°C
CBOOT	46V		

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT3741EUF#PBF	LT3741EUF#TRPBF	3741	20-Lead (4mm × 4mm) Plastic QFN	-40°C to 125°C
LT3741IUF#PBF	LT3741IUF#TRPBF	3741	20-Lead (4mm × 4mm) Plastic QFN	-40°C to 125°C
LT3741EFE#PBF	LT3741EFE#TRPBF	LT3741FE	20-Lead Plastic TSSOP	-40°C to 125°C
LT3741IFE#PBF	LT3741IFE#TRPBF	LT3741FE	20-Lead Plastic TSSOP	-40°C to 125°C
LT3741EUF-1#PBF	LT3741EUF-1#TRPBF	37411	20-Lead (4mm × 4mm) Plastic QFN	-40°C to 125°C
LT3741IUF-1#PBF	LT3741IUF-1#TRPBF	37411	20-Lead (4mm × 4mm) Plastic QFN	-40°C to 125°C
LT3741EFE-1#PBF	LT3741EFE-1#TRPBF	LT3741FE-1	20-Lead Plastic TSSOP	-40°C to 125°C
LT3741IFE-1#PBF	LT3741IFE-1#TRPBF	LT3741FE-1	20-Lead Plastic TSSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。 *温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $V_{EN/UVLO} = 5\text{V}$ 、 $V_{SYNC} = 0\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Input Voltage Range		●	6		36	V
V_{IN} Pin Quiescent Current (Note 2) Non-Switching Operation Shutdown Mode	Not Switching $V_{EN/UVLO} = 0\text{V}$, $R_T = 40\text{k}\Omega$	●		1.8 0.1	2.5 1	mA μA
EN/UVLO Pin Falling Threshold			1.49	1.55	1.61	V
EN/UVLO Hysteresis				130		mV
EN/UVLO Pin Current	$V_{IN} = 6\text{V}$, $EN/UVLO = 1.45\text{V}$			5.5		μA
SYNC Pin Threshold				1		V
CTRL1 Pin Control Range			0		1.5	V
CTRL1 Pin Current	CTRL1 = 1.5V			-100		nA
リファレンス						
Reference Voltage (V_{REF} Pin)		●	1.94	2	2.06	V
インダクタ電流検出						
Full Range SENSE ⁺ to SENSE ⁻	$V_{CTRL1} = 1.5\text{V}$	●	48	51	54	mV
SENSE ⁺ Pin Current	$V_{SENSE^+} = 6\text{V}$			50		nA
SENSE ⁻ Pin Current	With $V_{OUT} \sim 4\text{V}$, $V_{CTRL1} = 0\text{V}$, $V_{SENSE^-} = 6\text{V}$			10		μA
内部 V_{CC} レギュレータ (V_{CC_INT} Pin)						
Regulation Voltage		●	4.7	5	5.2	V
NMOS FET ドライバ						
Non-Overlap time HG to LG	(Note 3)			100		ns
Non-Overlap time LG to HG	(Note 3)			60		ns
Minimum On-Time LG	(Note 3)			50		ns
Minimum On-Time HG	(Note 3)			80		ns
Minimum Off-Time LG	(Note 3)			65		ns
High Side Driver Switch On-Resistance Gate Pull Up Gate Pull Down	$V_{CB00T} - V_{SW} = 5\text{V}$			2.3 1.3		Ω Ω
Low Side Driver Switch On-Resistance Gate Pull Up Gate Pull Down	$V_{CC_INT} = 5\text{V}$			2.3 1		Ω Ω
スイッチング周波数						
f_{SW}	$R_T = 40\text{k}\Omega$ $R_T = 200\text{k}\Omega$	●	900 185	1000 200	1070 233	kHz kHz
ソフトスタート						
Charging Current				11		μA
電圧レギュレーション・アンプ						
Input Bias Current	FB = 1.3V			850		nA
g_m				800		$\mu\text{A/V}$
Feedback Regulation Voltage	CTRL1 = 1.5V, $I_{SENSE^-} = 23\mu\text{A}$, $V_{SENSE^+} = 2\text{V}$	●	1.192	1.21	1.228	V

LT3741/LT3741-1

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $V_{EN/UVLO} = 5\text{V}$ 、 $V_{SYNC} = 0\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
電流制御ループの gm アンプ					
Offset Voltage	$V_{CM} = 4\text{V}$	● -3	0	3	mV
Input Common Mode Range	$V_{CM(HIGH)}$ Measured from V_{IN} to V_{CM}		0		V
$V_{CM(LOW)}$ $V_{CM(HIGH)}$			2		V
Output Impedance			3.5		M Ω
g_m		375	475	625	$\mu\text{A/V}$
Differential Gain			1.7		V/mV

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的の損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

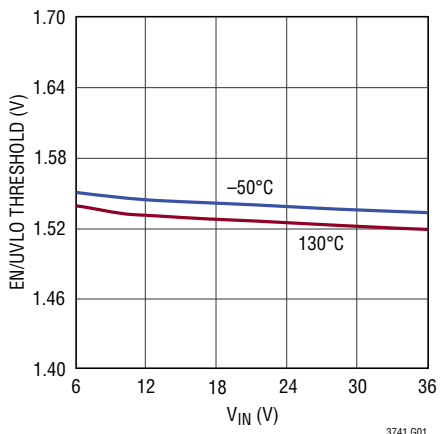
Note 2: LT3741Eは $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロ

セス・コントロールとの相関で確認されている。LT3741は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で性能仕様に適合することが保証されている。

Note 3: 最小オン時間および最小オフ時間は設計によって保証されており、テストされない。

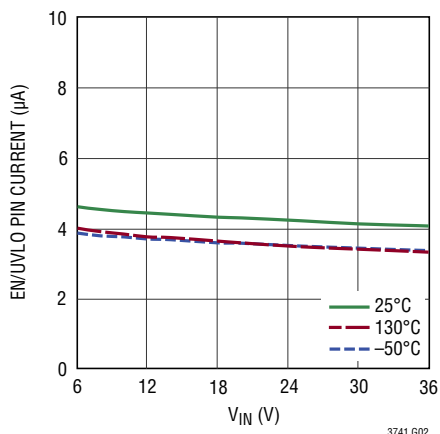
標準的性能特性

EN/UVLOのスレッシュホールド
(立ち下がり時)



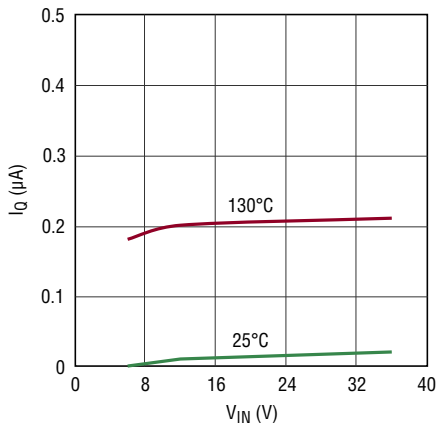
3741 G01

EN/UVLOピンの電流



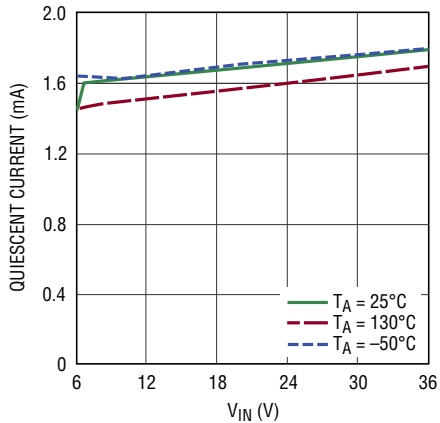
3741 G02

シャットダウン時の消費電流



3741 G03

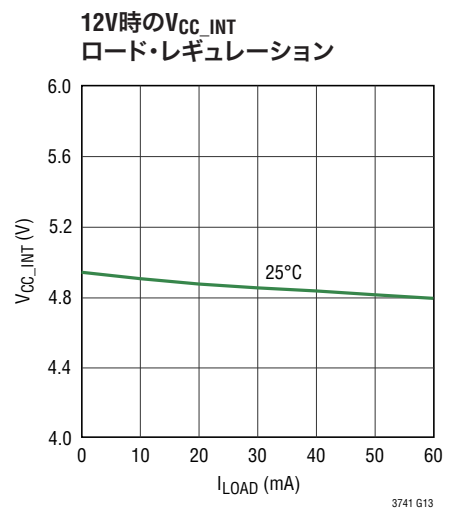
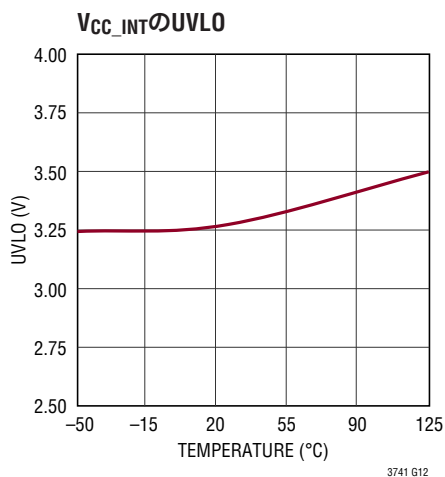
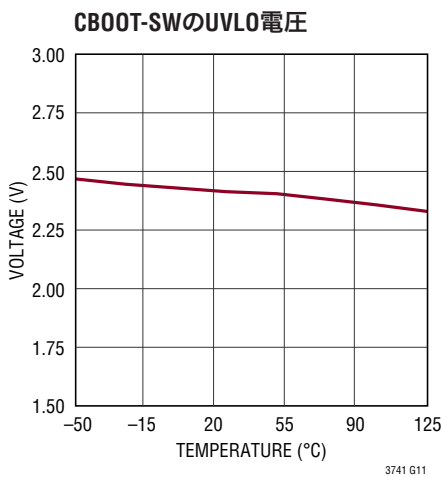
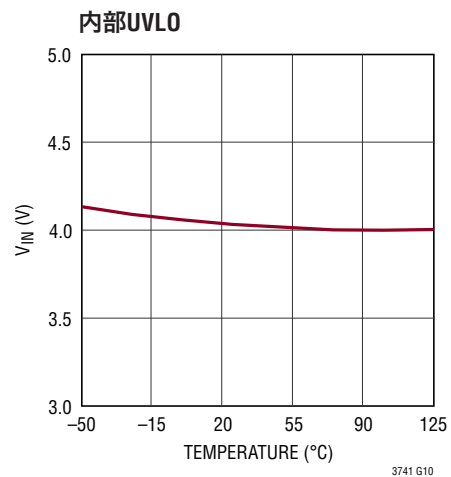
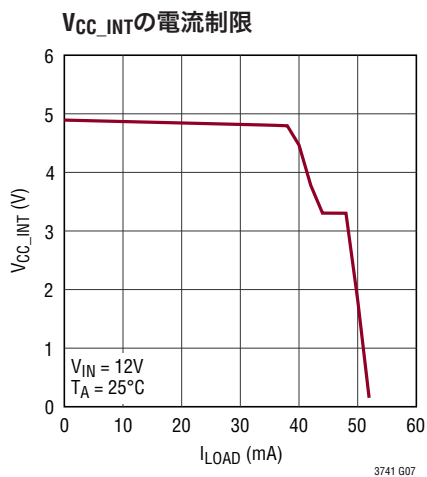
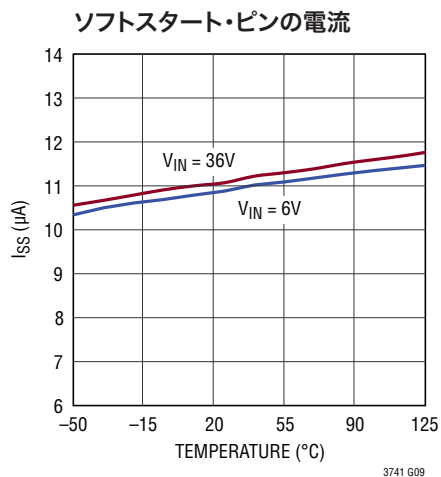
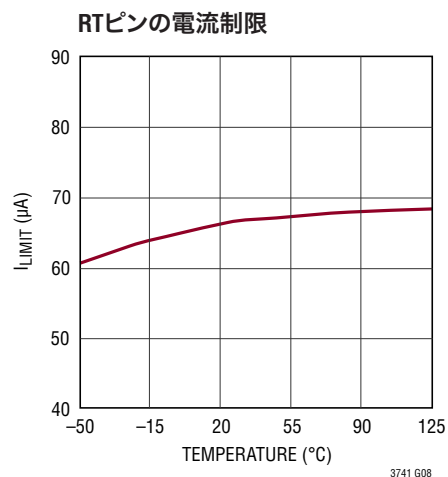
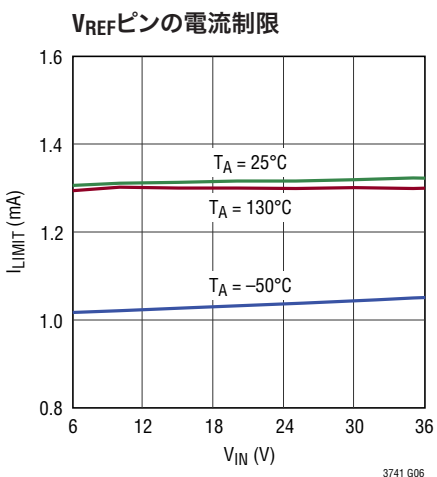
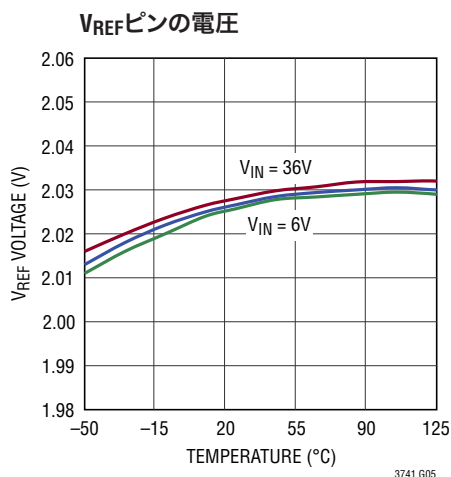
消費電流 (スイッチング停止時)



3741 G04

37411fe

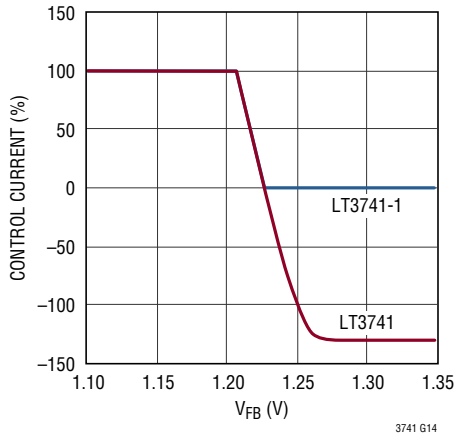
標準的性能特性



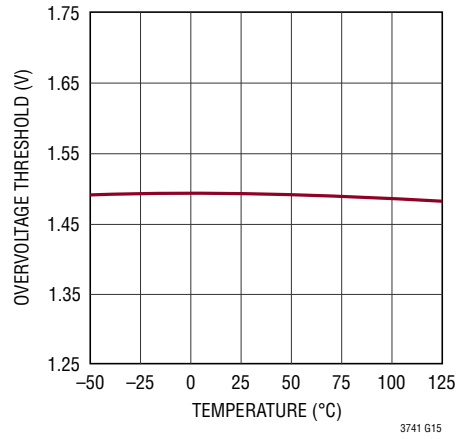
LT3741/LT3741-1

標準的性能特性

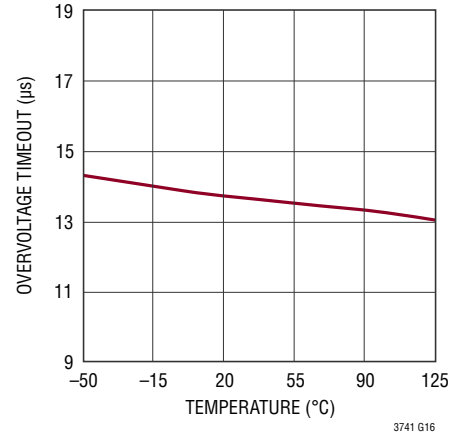
安定化電流と V_{FB}



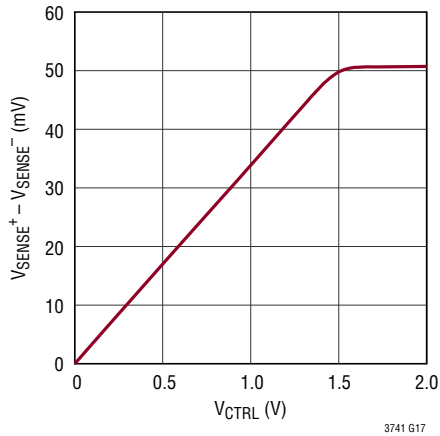
過電圧スレッシュヨルド



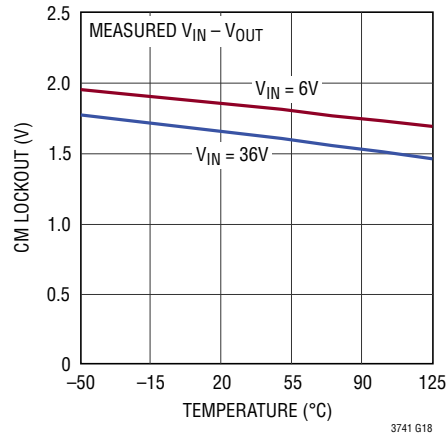
過電圧タイムアウト



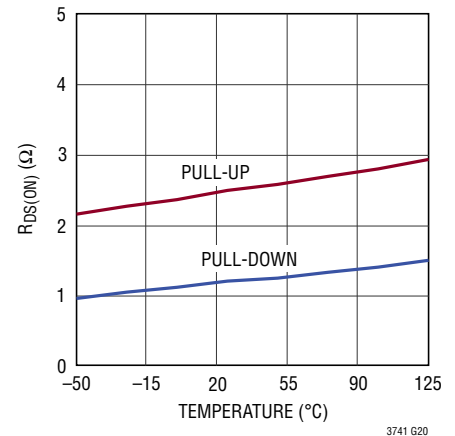
安定化された検出電圧



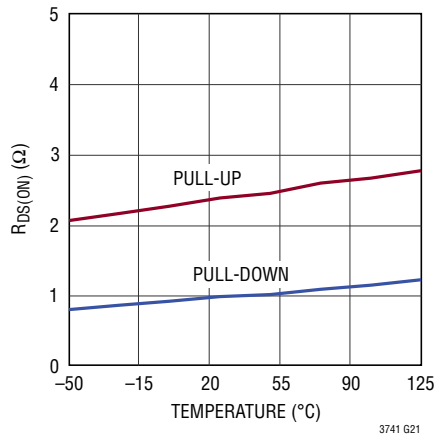
同相ロックアウト



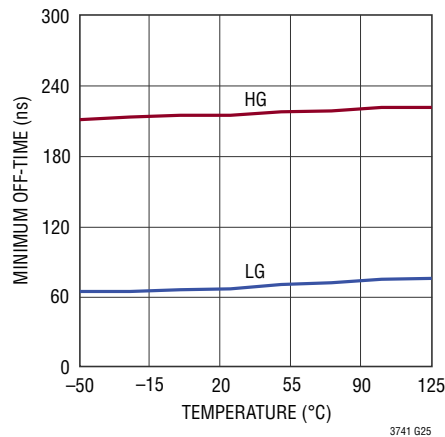
HGドライバの $R_{DS(ON)}$



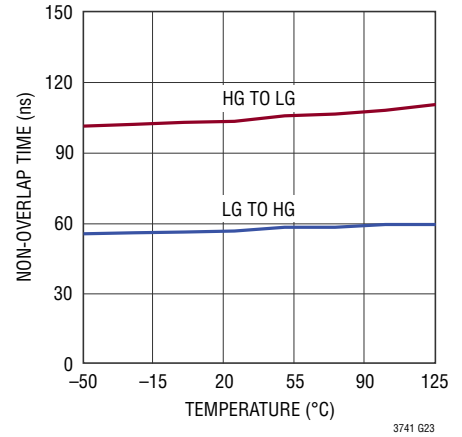
LGドライバの $R_{DS(ON)}$



最小オフ時間

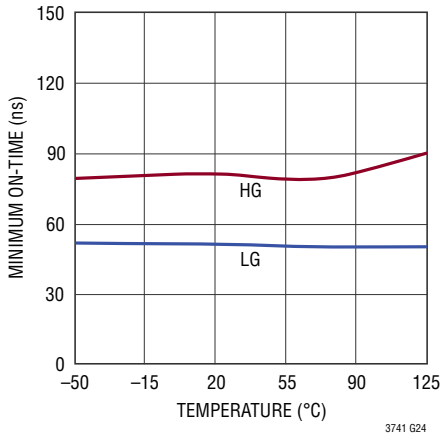


非重複時間

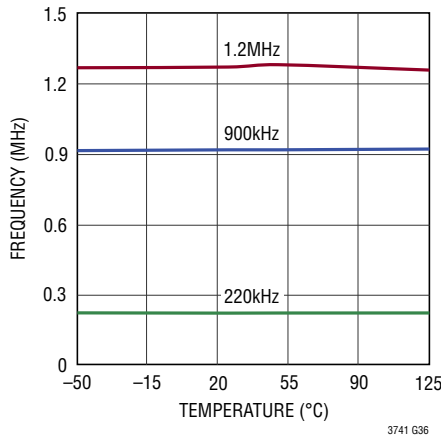


標準的性能特性

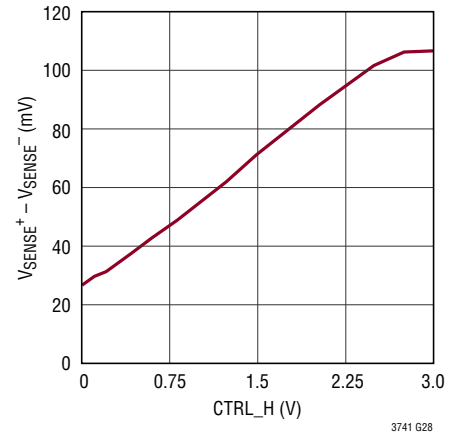
最小オン時間



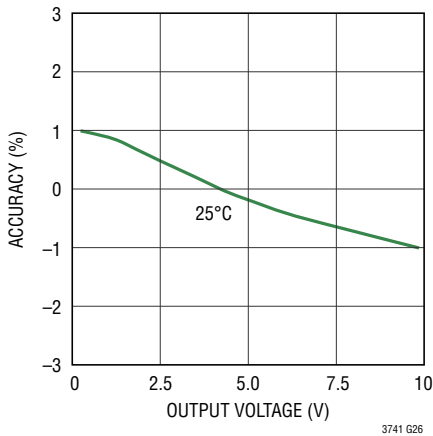
発振器周波数



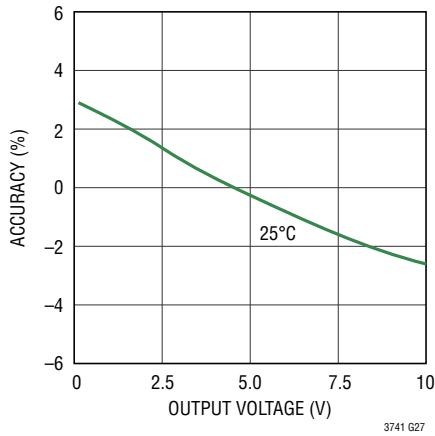
過電流スレッシュホールド



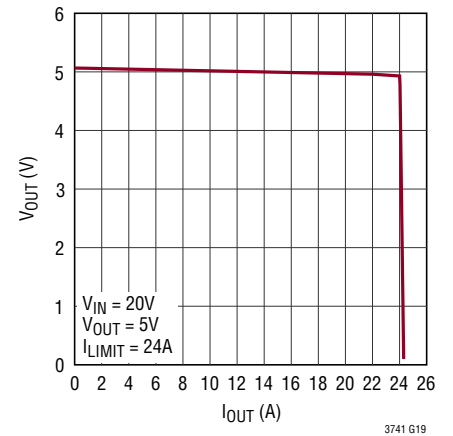
電流レギュレーション精度
(CTRL1 = 1.5V, V_{IN} = 12V)



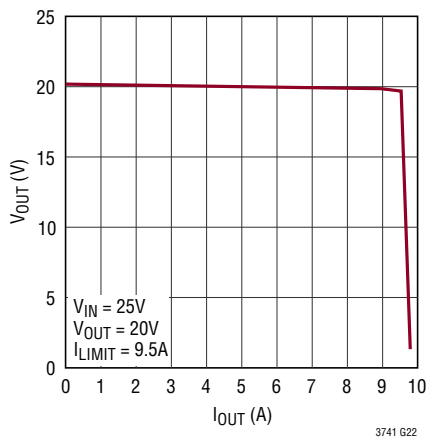
電流レギュレーション精度
(CTRL1 = 0.75V, V_{IN} = 12V)



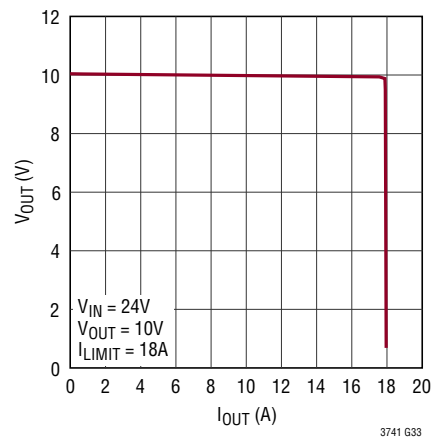
V_{OUT}とI_{OUT}



V_{OUT}とI_{OUT}



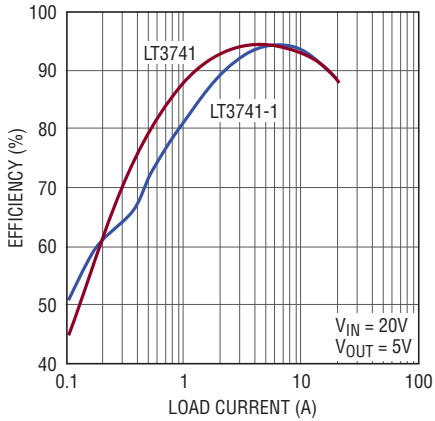
V_{OUT}とI_{OUT}



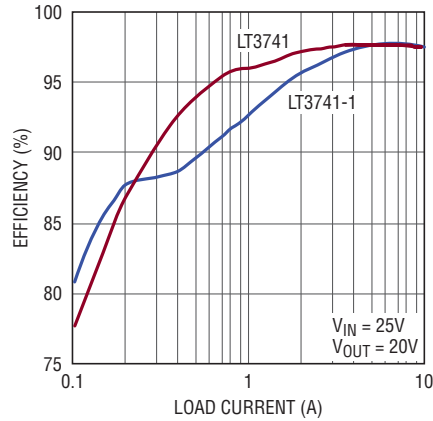
LT3741/LT3741-1

標準的性能特性

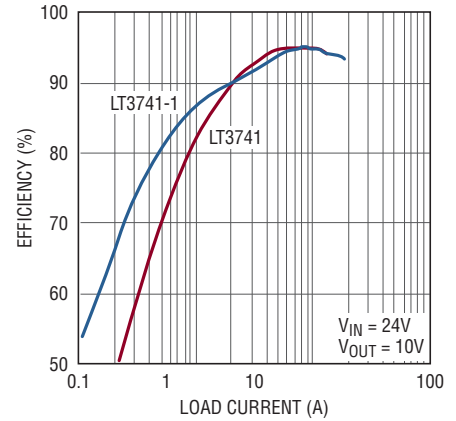
効率および電力損失と負荷電流



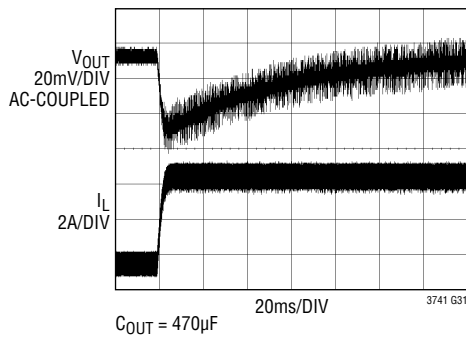
効率および電力損失と負荷電流



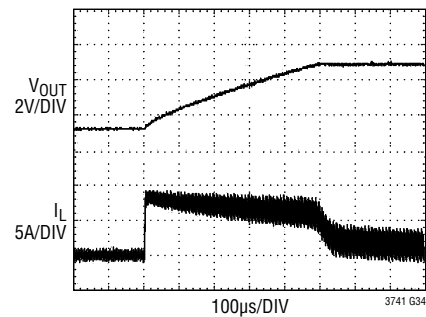
効率および電力損失と負荷電流



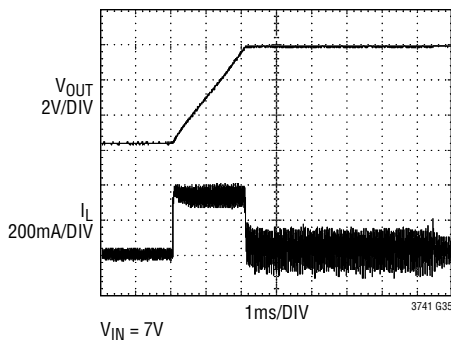
5Aの負荷ステップ時の回復



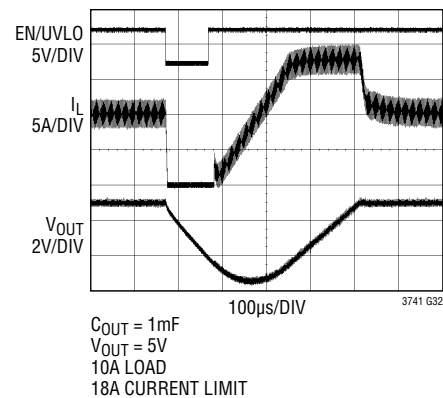
10Aに安定化されたインダクタ電流での電圧レギュレーション



同相ロックアウト-LT3741



シャットダウンと回復 (1.5nFソフトスタート・コンデンサ使用時)



ピン機能 (QFN/TSSOP)

EN/UVLO (ピン1/ピン4) : イネーブル・ピン。EN/UVLOピンはイネーブル・ピンとして機能して、1.55Vで内部電流バイアス・コアと内部レギュレータをオンします。このピンはプルアップもプルダウンもされていないので、デバイスを正常に動作させるには電圧バイアスを必要とします。約0.5Vで完全にシャットダウンします。

V_{REF} (ピン2/ピン5) : 0.5mAのドライブが可能なバッファ付き2Vリファレンス。

CTRL2 (ピン3/ピン6) : 安定化電流レベルを下げるために使用する温度制御入力。

GND (ピン4、11、14、露出パッド・ピン21/ピン2、7、16、露出パッド・ピン21) : グランド。露出パッドはPCBに半田付けする必要があります。

CTRL1 (ピン5/ピン8) : CTRL1ピンによって高レベルの安定化出力電流と過電流を設定します。最大入力電圧は内部で1.5Vにクランプされます。過電流の設定ポイントは、CTRL1ピンによって設定される高レベルの安定化電流にSENSE⁺ピンとSENSE⁻ピンの間の23mVのオフセットを加えた値に等しくなります。

SS (ピン6/ピン9) : ソフトスタート・ピン。グランドとの間にコンデンサを外付けして起動時の安定化電流を制限します。ソフトスタート・ピンには11μAの充電電流源があります。このピンにより、CTRL1によって決まる安定化出力電流が制限されます。

FB (ピン7/ピン10) : 電圧レギュレーションと過電圧保護用のための帰還ピン。帰還電圧は1.21Vです。FBピンによって過電圧も検出されます。帰還電圧が1.5Vを超えると、過電圧ロックアウトによって13μsの間スイッチングが阻止されるので、インダクタ電流を放電することができます。

SENSE⁺ (ピン8/ピン11) : SENSE⁺は平均電流モード・ループのエラーアンプの反転入力です。このピンは外付け電流検出抵抗R_Sに接続します。内部抵抗両端の電圧降下を基準にしたSENSE⁺とSENSE⁻の間の電圧降下が、電流レギュレーション・ループへの入力電圧を生成します。

SENSE⁻ (ピン9/ピン12) : SENSE⁻は平均電流モード・ループのエラーアンプの非反転入力です。CTRL1またはCTRL2に基づくリファレンス電流がこのピンから検出抵抗R_Sの出力側に流れます。

VC (ピン10/ピン13) : VCによって平均電流ループの安定化に必要な補償が行われます。標準的な補償値は抵抗が20k~50kの範囲でコンデンサが2nF~5nFの範囲です。

RT (ピン12/ピン14) : このピンとグランドとの間に抵抗を接続することにより、200kHz~1MHzの範囲のスイッチング周波数を設定します。SYNC機能を使用する場合は、周波数をSYNCのパルス周波数より20%低い値に設定してください。このピンは60μAに電流制限されています。このピンはオープンのままにしないでください。

SYNC (ピン13/ピン15) : 周波数同期ピン。このピンにより、スイッチング周波数を外部クロックに同期させることができます。R_T抵抗は、内部クロックがSYNCのパルス周波数より20%低い周波数で動作するように選択します。このピンを使用しないときは接地します。基板をレイアウトする際には、SYNCトレースへの、またはSYNCトレースからのノイズ結合を避けます。

HG (ピン15/ピン17) : HGはトップFETゲート・ドライブ信号で、外付けハイサイド・パワーFETの状態を制御します。ドライブのプルアップ・インピーダンスは2.3Ωで、プルダウン・インピーダンスは1.3Ωです。

SW (ピン16/ピン18) : SWピンは、フローティング状態のハイサイド・ドライブの下側レールとして内部で使用されます。外部では、このノードは2個のパワーFETとインダクタに接続します。

CBOOT (ピン17/ピン19) : CBOOTピンは、ハイサイドFETドライブにフローティング状態の5V安定化電源を供給します。スイッチ・ピンがグランド電位に近いときにCBOOTコンデンサを充電するため、V_{CC_INT}ピンとCBOOTピンの間に外付けショットキー・ダイオードが必要です。

LG (ピン18/ピン20) : LGはボトムFETゲート・ドライブ信号で、外付けローサイド・パワーFETの状態を制御します。ドライブのプルアップ・インピーダンスは2.3Ωで、プルダウン・インピーダンスは1.0Ωです。

V_{CC_INT} (ピン19/ピン1) : CBOOTコンデンサを充電するための5V安定化出力。V_{CC_INT}は内部デジタル回路および内部スイッチング回路用の電力も供給します。V_{IN}が6Vより低いときは、このピンをV_{IN}レールに接続します。V_{CC_INT}は50mAに電流制限されています。シャットダウン動作によって出力電圧のドライブがディスエーブルされます。

V_{IN} (ピン20/ピン3) : 入力電源ピン。4.7μFの低ESRコンデンサを使用してグランドにローカルにバイパスする必要があります。

LT3741/LT3741-1

ブロック図 (QFNパッケージ)

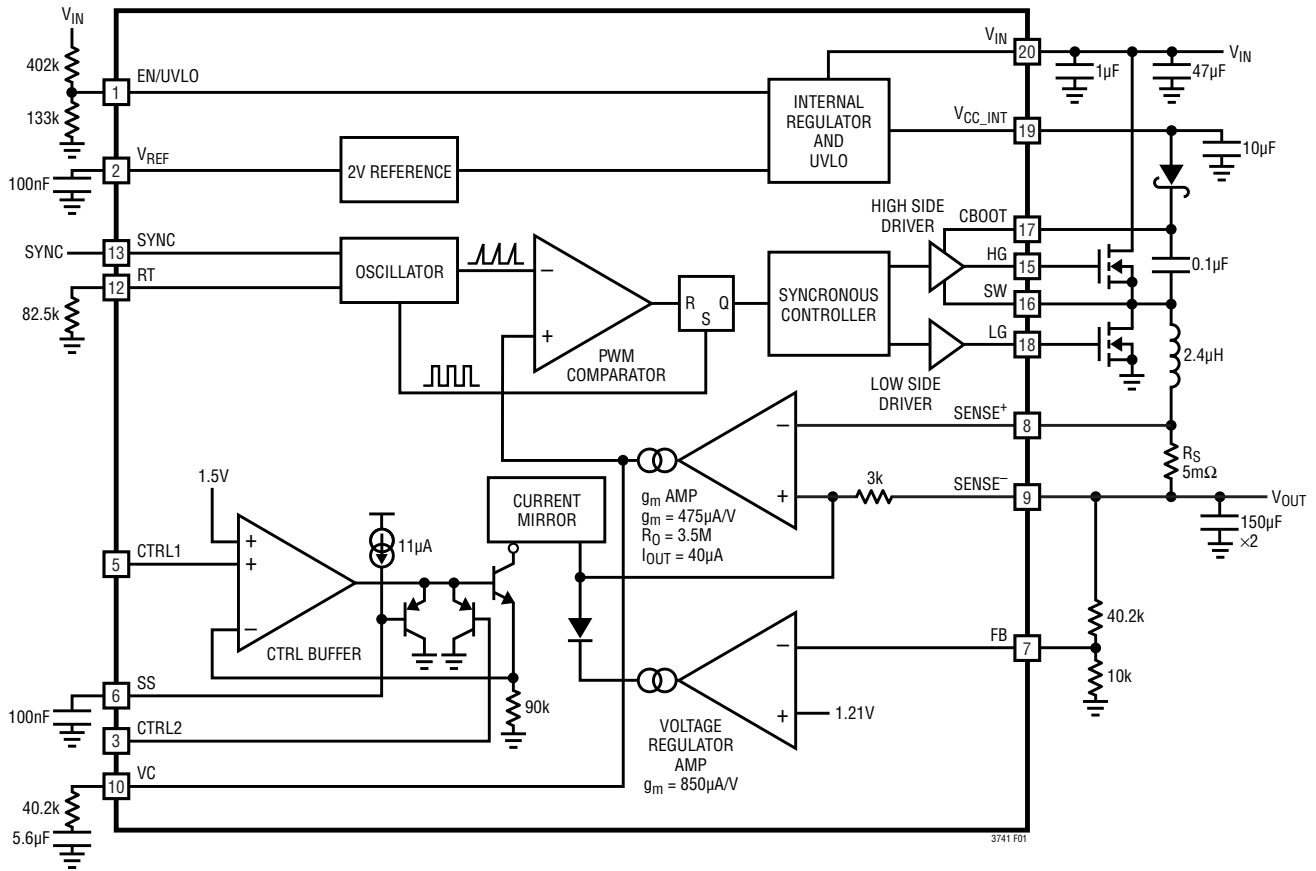


図1. ブロック図、LT3741

ブロック図 (QFNパッケージ)

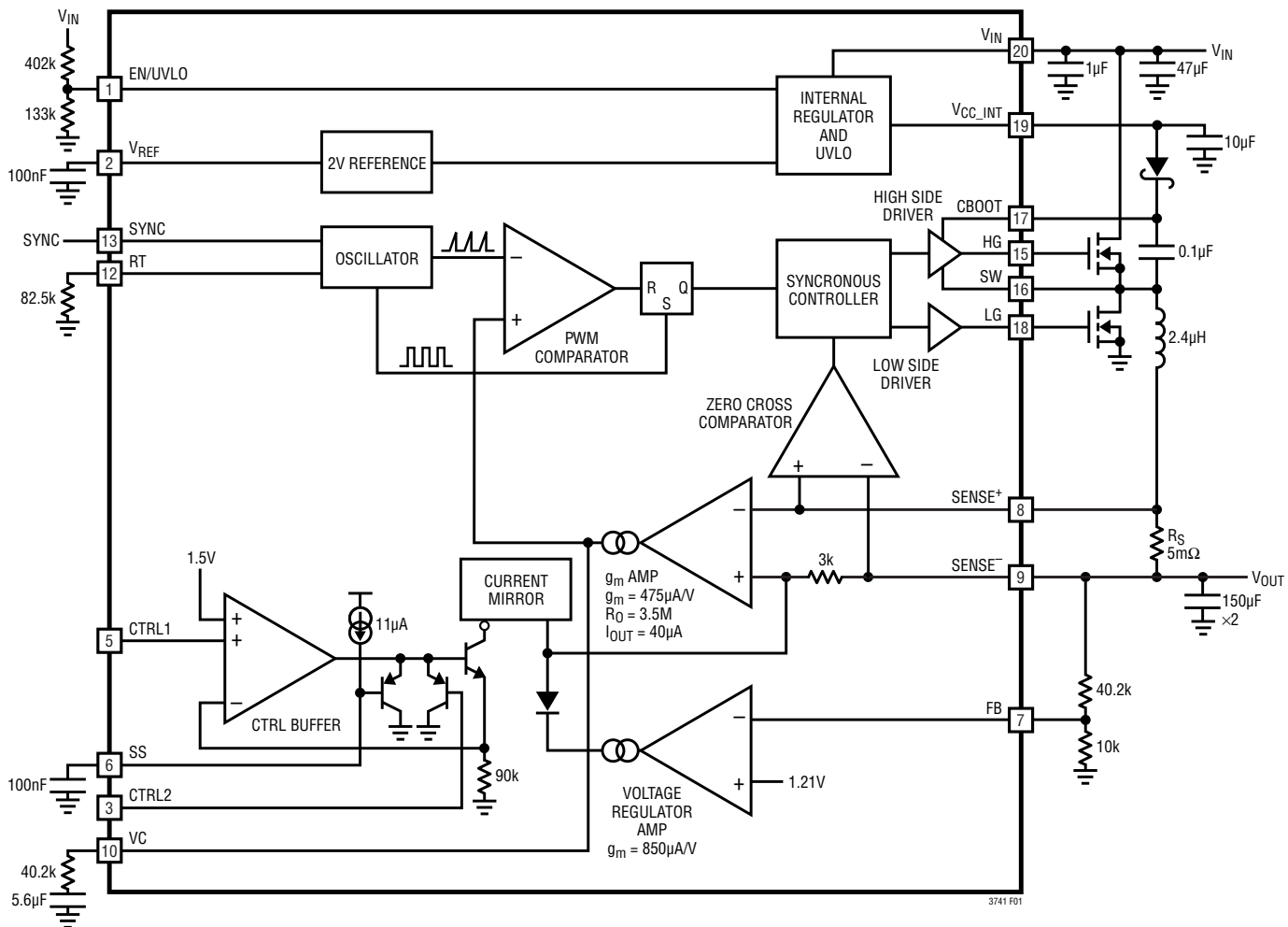


図2. ブロック図、LT3741-1

動作

LT3741は固定周波数、平均電流モード制御方式を採用しており、出力電圧に関係なくインダクタ電流を高精度に安定化します。これは、安定化電流源を必要とするアプリケーションに最適なソリューションです。制御ループはインダクタの電流を±6%の精度で安定化します。出力が、出力からFBピンとグラウンドに接続された抵抗分割器によって決まるレギュレーション電圧に達すると、インダクタ電流は電圧レギュレーション・ループによって減少します。電圧レギュレーション状態では、出力電圧の精度は±1.5%です。動作の詳細については、図1の「ブロック図」を参照してください。

電流制御ループには、アナログ制御ピンCTRL1およびCTRL2の電圧によって決まる2つのリファレンス入力があります。CTRL1およびCTRL2の2つのアナログ電圧のうちの低い方によって安定化出力電流が決まります。CTRL1ピンのアナログ電圧はバッファされており、内部抵抗の両端にリファレンス電圧を生成します。内部バッファは出力に1.5Vのクランプを備えており、CTRL1ピンとCTRL2ピンのアナログ制御範囲を0V～1.5Vに制限します。これは検出抵抗 R_S の0mV～51mVの範囲に相当します。平均電流モード制御ループは内部リファレンス電圧を使用して、外付け検出抵抗 R_S の電圧降下として表されるインダクタ電流を安定化します。

V_{REF} ピンには2Vのリファレンス電圧が与えられているので、CTRL1ピンとCTRL2ピンに抵抗分圧器を使用することができます。 V_{REF} ピンは最大500 μ Aを供給可能で、1mAに電流制限されています。

平均電流モード制御ループのエラーアンプは同相ロックアウト機能を備えており、エラーアンプが決して同相範囲を外れた動作をしないようにインダクタ電流を安定化します。同相範囲は0Vから V_{IN} 電源レールより2V低い電圧までです。

過電流の設定ポイントは、CTRL1ピンによって設定された安定化電流レベルにSENSE⁺ピンとSENSE⁻ピンの間の23mVのオフセットを加えた値に等しくなります。過電流はサイクルごとに制限され、過電流レベルに達するとスイッチングがシャットダウンされます。過電流ではソフトスタートは作動しません。

安定化出力電圧は出力からFBピンに戻した抵抗分割器を使用して設定します。FBピンのリファレンスは1.21Vです。出力電圧レベルが電圧ループを作動させるのに十分なだけ高くなると、安定化インダクタ電流が減少して出力の負荷に対応します。FBピンの電圧が1.5V(レギュレーション・レベルより約25%高い値)に達すると、内部の過電圧フラグがセットされ、13 μ sの間スイッチングがシャットダウンされます。

EN/UVLOピンは高精度シャットダウン・ピンとして機能します。EN/UVLOピンの電圧が1.55Vより低くなると、内部のリセット・フラグがアサートされてスイッチングが停止します。約0.5Vで完全にシャットダウンし、完全なシャットダウン時の消費電流は1 μ A未満です。EN/UVLOピンは130mVの内部ヒステリシスを備えています。さらに、このピンには5.5 μ Aの電流源が接続されているので、 V_{IN} からの直列抵抗または抵抗分割器を使用してヒステリシスの値を大きくすることができます。

起動時、SSピンは内部リセットが“L”になるまで低く保たれます。リセットが“L”になると、ソフトスタート・ピンのコンデンサは11 μ Aの電流源によって充電されます。CTRL1信号およびCTRL2信号の内部バッファはソフトスタート・ピンの電圧によって制限され、安定化インダクタ電流がCTRL1ピンまたはCTRL2ピンの電圧によって決まる電流まで緩やかにランプします。

サーマル・シャットダウンは163°Cに設定されており、8°Cのヒステリシスがあります。サーマル・シャットダウンの間、すべてのスイッチングが停止してデバイスがリセット状態(SSピンが“L”に強制される)になります。

スイッチング周波数はRTピンの抵抗によって決まります。また、RTピンは60 μ Aに制限されているので、推奨はしませんが、RTピンをグラウンドに短絡するとスイッチング周波数が2MHzに制限されます。LT3741は、SYNCピンを使用することによって外部クロックに同期させることもできます。

アプリケーション情報

インダクタ電流の設定

CTRL1ピンのアナログ電圧はバッファされており、内部抵抗の両端にリファレンス電圧 V_{CTRL} を生成します。安定化平均インダクタ電流は次式によって決まります。

$$I_0 = \frac{V_{CTRL1}}{30 \cdot R_S}$$

ここで、 R_S は外付け検出抵抗、 I_0 は出力電流に等しい平均インダクタ電流です。最大出力電流と R_S の関係を図2に示します。この検出抵抗の最大電力損失は次のとおりです。

$$P_{RS} = \frac{(0.05V)^2}{R_S}$$

いくつかの検出抵抗の値とそれに対応する最大出力電流、そして検出抵抗の電力損失を表1に示します。Susumu、パナソニックおよびVishayの各社から高精度な検出抵抗が提供されています。 R_S の電力損失を図3に示します。

表1. 検出抵抗の値

最大出力電流 (A)	抵抗 R_S (m Ω)	電力損失 (W)
1	50	0.05
5	10	0.25
10	5	0.5
25	2	1.25

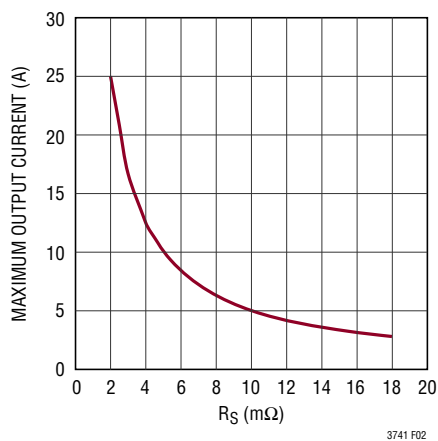


図2. 安定化出力電流に対する R_S 値の選択

インダクタの選択

インダクタはピーク・トゥ・ピーク・リップルが約30%になる値にします。過電流の設定ポイントは、CTRL1ピンによって設定される高レベルの安定化電流にSENSE⁺ピンとSENSE⁻ピンの間の23mVのオフセットを加えた値に等しくなります。インダクタの飽和電流は最大安定化電流より少なくとも20%大きくします。次式から最高の性能を得るためのインダクタの値が求められます。

$$L = \left(\frac{V_{IN} \cdot V_0 - V_0^2}{0.3 \cdot f_S \cdot I_0 \cdot V_{IN}} \right)$$

ここで、 V_0 は出力電圧、 I_0 はインダクタの最大安定化電流、 f_S はスイッチング周波数です。この式を使用すると、最大安定化電流でのインダクタのリップルは約15%になります。

表2. 推奨するインダクタのメーカー

メーカー	Webサイト
Coilcraft	www.coilcraft.com
Sumida	www.sumida.com
Vishay	www.vishay.com
Würth Electronics	www.we-online.com
NEC-Tokin	www.nec-tokin.com

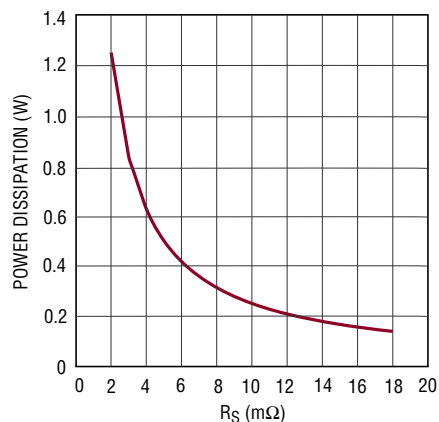


図3. R_S の電力損失

スイッチングMOSFETの選択

スイッチングMOSFETを選択する場合、所定のアプリケーションで最適なデバイスを決定的するとき以下のパラメータが重要になります。総ゲート電荷(Q_G)、オン抵抗($R_{DS(ON)}$)、ゲ-

アプリケーション情報

ト-ドレイン間電荷 (Q_{GD})、ゲート-ソース間電荷 (Q_{GS})、ゲート抵抗 (R_G)、ブレイクダウン電圧 (最大 V_{GS} および V_{DS})、およびドレイン電流 (最大 I_D) です。以下のガイドラインから選択プロセスを容易にする情報が得られます。

スイッチングMOSFETのどちらも、最大定格ドレイン電流は最大インダクタ電流より大きくなくてはなりません。次式からピーク・インダクタ電流が算出されます。

$$I_{MAX} = I_0 + \left(\frac{V_{IN} \cdot V_0 - V_0^2}{2 \cdot f_s \cdot L \cdot V_{IN}} \right)$$

ここで、 V_{IN} は入力電圧、 L はインダクタンス値、 V_0 は出力電圧、 I_0 は安定化出力電流、 f_s はスイッチング周波数です。MOSFETを選択する際には、最大ドレイン電流が温度に依存する点に注意してください。ほとんどのデータシートには最大定格ドレイン電流と温度の表またはグラフが掲載されています。

どちらのMOSFETも、最大 V_{DS} が最大入力電源電圧 (過渡を含む) より高いものを選択します。スイッチングMOSFETのゲートをドライブする信号の最大電圧はソースを基準にして5Vです。起動および回復状態のときには、ゲート・ドライブ信号がわずかに3Vになることがあります。LT3741を正常に回復させるため、最大スレッシュホールドは2Vより低くします。堅牢な設計のためには、最大 V_{GS} が7Vより高いものを選択します。

スイッチングMOSFETの電力損失は、オン抵抗 $R_{DS(ON)}$ 、ゲート抵抗 R_G に関する遷移損失、ゲート-ドレイン間容量 Q_{GD} 、およびゲート-ソース間容量 Q_{GS} と関係があります。オン抵抗による電力損失は抵抗性損失 $I^2 R_{DS(ON)}$ であり、通常、入力電圧が約15Vを下回ると支配的になります。ゲート容量による電力損失は電圧が約12Vを上回ると支配的になります。高い入力電圧での動作時には、 $R_{DS(ON)}$ が大きく C_{GD} が小さいハイサイドMOSFETを選択することによって効率を最適化することができます。ハイサイドMOSFETの電力損失は次式で概算できます。

$$P_{LOSS} = (\text{抵抗性損失}) + (\text{遷移損失})$$

$$P_{LOSS} \approx \left(\frac{V_0}{V_{IN}} \cdot I_0^2 R_{DS(ON)} \cdot \rho_T \right) +$$

$$\left(\left(\frac{V_{IN} \cdot I_{OUT}}{5V} \right) \cdot ((Q_{GD} + Q_{GS}) \cdot (2 \cdot R_G + R_{PU} + R_{PD})) \cdot f_s \right)$$

ここで、 ρ_T はMOSFETのオン抵抗の温度依存性を表す項です。最大周囲動作温度として70°Cを用いると、 ρ_T は1.3にほぼ等しくなります。 R_{PD} と R_{PU} はLT3741のハイサイド・ゲート・ドライブの出力インピーダンスで、それぞれ1.3Ωと2.3Ωです。

MOSFETの大きさを決める正しい手順として、ハイサイドMOSFETを選択してからローサイドMOSFETを選択します。ハイサイドMOSFETの $R_{DS(ON)}$ 、 Q_G 、 Q_{GD} 、および Q_{GS} の間のトレードオフを以下の例に示します。 V_0 は4Vに等しくなります。2個のNチャネルMOSFETを比較すると、40Vの定格 V_{DS} で同じパッケージに収納されていますが、以下のように $R_{DS(ON)}$ が8倍異なり、 Q_G と Q_{GD} が4.5倍異なります。

$$\text{M1: } R_{DS(ON)} = 2.3\text{m}\Omega, Q_G = 45.5\text{nC}, \\ Q_{GS} = 13.8\text{nC}, Q_{GD} = 14.4\text{nC}, R_G = 1\Omega$$

$$\text{M2: } R_{DS(ON)} = 18\text{m}\Omega, Q_G = 10\text{nC}, \\ Q_{GS} = 4.5\text{nC}, Q_{GD} = 3.1\text{nC}, R_G = 3.5\Omega$$

両方のMOSFETの電力損失を図4に示します。M1の $R_{DS(ON)}$ はM2の1/8ですが、低入力電圧では電力損失が等しく、高入力電圧ではM2の電力損失の4倍になる点に注意してください。

ローサイドMOSFETの電力損失はほとんどすべてがFETの $R_{DS(ON)}$ によるものです。総ゲート電荷 (Q_G) を30nC以下に抑えながら、 $R_{DS(ON)}$ が最小のローサイドFETを選択してください。

スイッチングMOSFETの選択にかかわるもう1つの電力損失はゲートのドライブで失われる電力です。総ゲート電荷 Q_G を各スイッチング・サイクルで充放電する必要があります。電力はLT3741の内部LDOで失われます。ゲートの充電で失われる電力は次のとおりです。

$$P_{LOSS_LDO} \approx (V_{IN} - 5V) \cdot (Q_{GLG} + Q_{GHG}) \cdot f_s$$

ここで、 Q_{GLG} はローサイドのゲート電荷、 Q_{GHG} はハイサイドのゲート電荷です。

可能であれば、総ゲート電荷を最小限に抑えたスイッチングMOSFETを使用して、LT3741の内部電力損失を制限してください。

アプリケーション情報

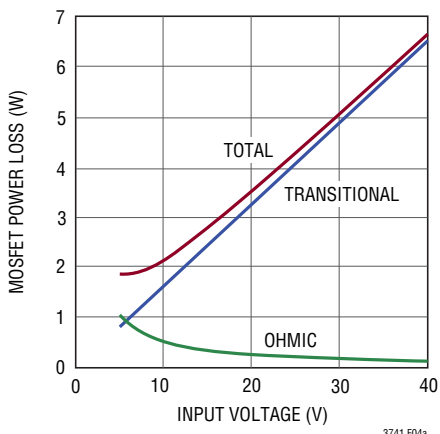


図4a. M1の電力損失の例

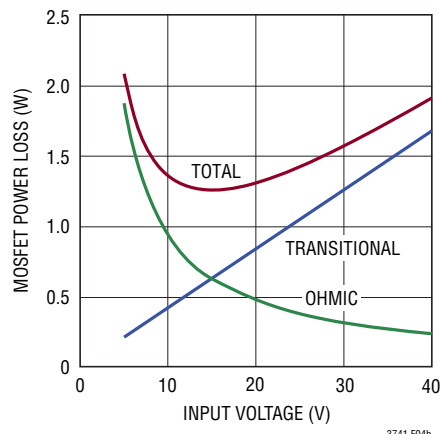


図4b. M2の電力損失の例

図4

表3. 推奨するスイッチングFET

V _{IN} (V)	V _{OUT} (V)	I _{OUT} (A)	トップFET	ボトムFET	メーカー
8	4	5-10	RJK0365DPA	RJK0330DPB	Renesas
24	4	5	RJK0368DPA	RJK0332DPB	www.renesas.com
24	2-4	20	RJK0365DPA	RJK0346DPA	
12	2-4	10	FDMS8680	FDMS8672AS	Fairchild www.fairchildsemi.com
36	4	20	Si7884BDP	SiR470DP	Vishay www.vishay.com
24	4	40	PSMN4R0-30YL	RJK0346DPA	NXP/Philips www.nxp.com

入力コンデンサの選択

入力コンデンサは出力電流1Aあたりの容量が4μFになるようにして、ハイサイドMOSFETのすぐ近くに配置します。最適なノイズ耐性を得るため、LT3741のV_{IN}ピンとグラウンド・ピンの近くに1μFの小型セラミック・コンデンサを配置します。入力コンデンサのリップル電流定格は最大出力電流の半分に等しい値にします。入力容量として複数の低ESRセラミック・コンデンサを使用することを推奨します。X5RまたはX7Rのタイプのコンデンサは広範な動作電圧および動作温度で容量を維持するので、これらのコンデンサだけを使用します。

出力コンデンサの選択

出力コンデンサは、出力リップルを低減するためにESR(等価直列抵抗)を非常に小さくする必要があります。ほとんどの設計では負荷電流1Aあたり最小20μFの容量のものを使用し

ます。コンデンサには最大出力電流に対するサージ定格も必要です。可能な最小ESRを実現するには、複数の低ESRコンデンサを並列に使用します。多くのアプリケーションでは高密度POSCAPコンデンサを使用するのが効果的ですが、このコンデンサは過電圧状態に曝すと容易に破壊されます。これを防ぐため、安定化電圧より少なくとも50%高い電圧定格のPOSCAPコンデンサを選択します。

C_{BOOT}コンデンサの選択

LT3741を適正に動作させるため、C_{BOOT}コンデンサは220nFより小さく50nFより大きい容量にする必要があります。ゲート電荷が大きい高電流のスイッチングMOSFETには220nFを使用します。

V_{CC_INT}コンデンサの選択

安定させるため、V_{CC_INT}ピンのバイパス・コンデンサは5μFより大きくする必要がありますが、ESRに対する要件はありません。ただし、LT3741内部のノイズを低減するため、ESRを50mΩより小さくすることを推奨します。ゲート電荷が10nCより大きなMOSFETをドライブするには、総ゲート電荷の1nCあたり0.5μFを使用します。

ソフトスタート

従来の電圧レギュレータとは異なり、LT3741はソフトスタート機能を使用して安定化インダクタ電流を制御します。充電電流は11μAで、SSピンの電圧がCTRL1より低いと安定化電流が減少します。

アプリケーション情報

出力電流のレギュレーション

安定化負荷電流を調整するため、CTRL1ピンにアナログ電圧を印加します。2Vまでの制御電圧に対する検出抵抗両端の安定化電圧を図5に示します。図6に示すように、V_{REF}からグラウンドに接続された分圧器によってCTRL1の電圧が生成されます。抵抗分割器の値を決定する際には、V_{REF}ピンが500μAに電流制限されている点に注意してください。1.5Vを上回ると、制御電圧は安定化インダクタ電流に影響しません。

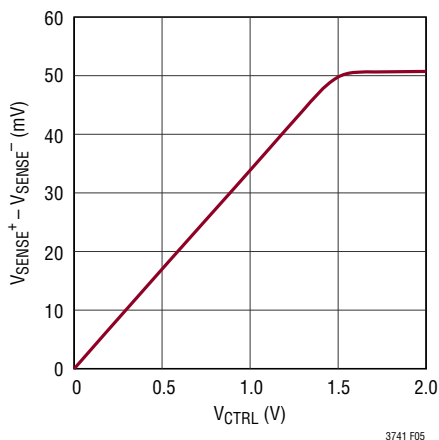


図5. 検出電圧とCTRLの電圧

電圧レギュレーションと過電圧保護

LT3741はFBピンを使用して出力電圧を安定化し、高電圧状態にならないように高速過電圧ロックアウトを行います。安定化出力電圧は、出力からグラウンドに接続された抵抗分割器を使用して設定されます(図7)。出力電圧が安定化電圧レベルの125% (FBピンで1.5V)を超えると、内部過電圧フラグがセットされ、スイッチングが停止します。安定化出力電圧は1.5Vより高い必要があり、次式で設定されます。

$$V_{OUT} = 1.21V \left(1 + \frac{R2}{R1} \right)$$

スイッチング周波数の設定

LT3741の動作スイッチング周波数の範囲は200kHz~1MHzです。この周波数はRTピンからグラウンドに接続された外付け抵抗を使用して設定します。このピンはどのような状況でもオープンのままにしないでください。また、RTピンは60μAに電流制限されています。抵抗値と対応するスイッチング周波数については、表4と図8を参照してください。

表4. スwitchング周波数

スイッチング周波数 (MHz)	R _T (kΩ)
1	40.2
0.750	53.6
0.5	82.5
0.3	143
0.2	200

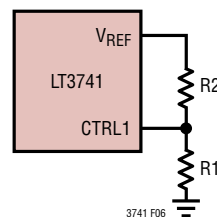


図6. インダクタ電流のアナログ制御

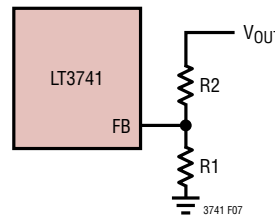


図7. 出力電圧レギュレーションおよび過電圧保護の帰還接続

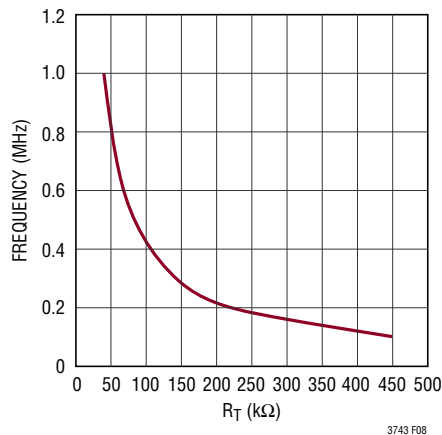


図8. 周波数とR_T抵抗

アプリケーション情報

サーマル・シャットダウン

163°CでLT3741内部のサーマル・シャットダウン回路が作動し、スイッチングを停止してソフトスタートをリセットします。デバイスが155°Cまで冷えると、内部リセットがクリアされてソフトスタート・コンデンサを充電可能になります。

スイッチング周波数の同期化

LT3741の公称スイッチング周波数はRTピンからグランドに接続された抵抗によって決まり、200kHz～1MHzの範囲で設定することができます。内部発振器はSYNCピンを使用して外部クロックに同期させることもできます。SYNCピンに与えられる外部クロックは、ロジック“L”が0.3Vより低く、ロジック“H”が1.25Vより高くなければなりません。入力周波数はRTピンの抵抗によって決まる周波数より20%高くなければなりません。入力信号がこれらの規定されたパラメータから外れると、異常なスイッチング動作や低調波発振を生じます。同期化は200kのRT抵抗を使って、500kHzでテストされています。他の条件での動作は設計によって保証されています。外部クロックに同期させるときには、入力クロックのエッジからスイッチングのエッジまでに一定の遅延がある点に注意してください。外部クロックへの同期が不要な場合にはSYNCピンを接地する必要があります。SYNCを接地すると、スイッチング周波数はRTピンの抵抗によって決まります。

シャットダウンとUVLO

LT3741はUVLO機能を備えており、入力電圧が4.2Vを下回った場合にスイッチングを停止し、全ての同期ロジックをリセットし、ソフトスタート・コンデンサを放電します。LT3741はEN/UVLOピンに1.55Vでの高精度シャットダウン機能も備えています。1.55Vで部分的シャットダウンが生じ、0.5Vより下では完全なシャットダウンが保証されます。完全なシャットダウン状態ではIQは1μA未満です。1.55Vを下回ると、内部電流源が5.5μAのプルダウン電流を供給し、UVLOのヒステリシスを設定可能にします。次式により、図9に示すUVLOの電圧とヒステリシスを設定する分圧器の抵抗が決まります。

$$R2 = \frac{V_{HYS}}{5.5\mu A}$$

$$R1 = \left(\frac{1.55V \cdot R2}{V_{UVLO} - 1.55V} \right)$$

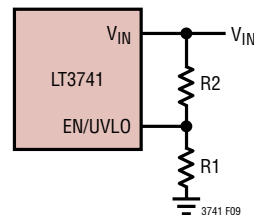


図9. UVLO 構成

EN/UVLOピンの絶対最大定格電圧は6Vです。最大限様々なアプリケーションに対応するため、このピンをクランプするツェナー・ダイオードが内蔵されています。電源が4:1より大きく変化するアプリケーションでは、R2の値を375kより大きくします。

CTRL2ピンを使用した負荷電流のデレーティング

LT3741は特に高電力負荷のドライブ用に設計されています。高電流のアプリケーションでは、動作温度に基づいて最大電流をデレーティングすることにより、負荷の損傷を防ぎます。さらに、多くのアプリケーションには、負荷や基板の温度に基づいて安定化電流を低減させる熱制限機能が備えられています。これを実現するため、LT3741ではCTRL2ピンを使用して負荷の実効安定化電流を低減しています。CTRL1で負荷の安定化電流を設定する一方で、CTRL2でこの安定化電流をCTRL2ピンのアナログ電圧に基づいて低減するように設定できます。負荷や基板の温度によるデレーティングは、温度依存抵抗を用いた抵抗分割器を使用して設定します(図10)。基板や負荷の温度が上昇するとCTRL2の電圧が下がります。安定化電流を減少させるには、CTRL2の電圧をCTRL1ピンの電圧より低くする必要があります。

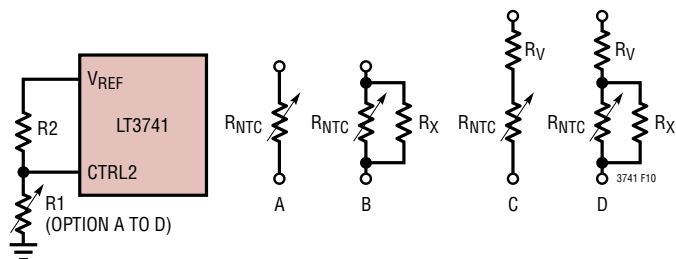


図10. NTC抵抗を使用した、温度に対する負荷電流のデレーティング

アプリケーション情報

平均電流モード制御の補償

平均電流モード制御を使用することにより、インダクタ電流と負荷電流の高精度レギュレーションが可能になります。LT3741で使用されている平均電流モード制御ループを図11に示します。ここで、レギュレーション電流は電流源と3kの抵抗によって設定されます。

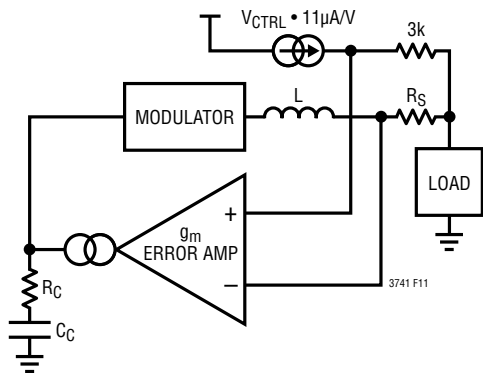


図11. LT3741の平均電流モード制御回路

補償ネットワークを設計するには、最大補償抵抗を算出する必要があります。電流モード・コントローラでは、検出されるインダクタ電流のランプとスロープ補償のランプの比率により、デューティ・サイクルが50%より高い電流レギュレーション・ループの安定性が決まります。同様に、平均電流モード・コントローラでは、スイッチのオフ時に誤差電圧の勾配がPWMランプの勾配を超えないようにする必要があります。

スイッチング周波数での閉ループ利得によって誤差信号の傾斜が形成されるので、エラーアンプの出力インピーダンスは補償抵抗 R_C になります。補償部品の値を求める妥当な出発点として次式を使用します。

$$R_C = \frac{f_s \cdot L \cdot 1000V}{V_O \cdot R_S} [\Omega], C_C = \frac{0.002}{f_s} [F]$$

ここで、 f_s はスイッチング周波数、 L はインダクタンス値、 V_O は出力電圧、 R_S は検出抵抗です。ほとんどのアプリケーションでは4.7nFの補償コンデンサで十分で、最適化された帯域幅とともに優れた位相マージンが得られます。推奨する補償値については表6を参照してください。

基板レイアウトの検討事項

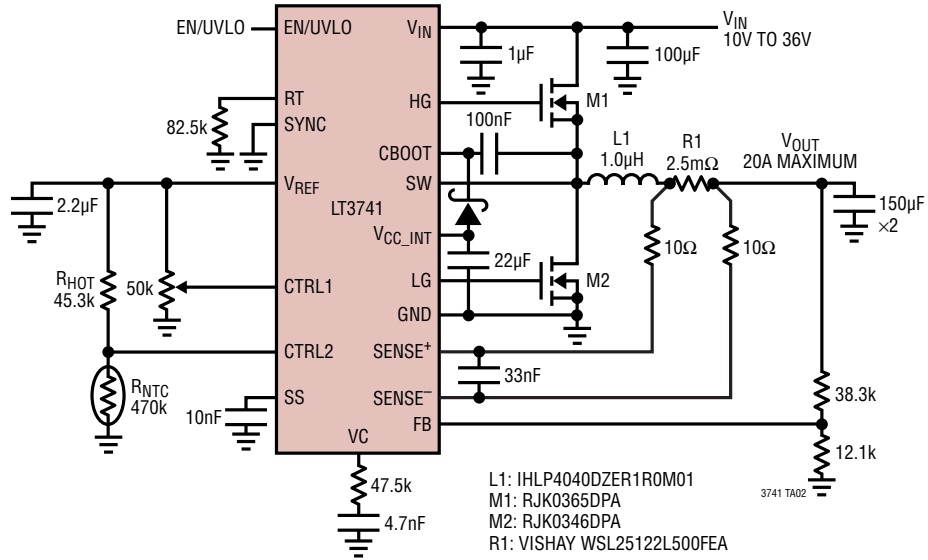
平均電流モード制御は、別のタイプの制御回路に伴うスイッチング・ノイズに比較的影響されません。検出抵抗をSENSE⁺ピンとSENSE⁻ピンにできるだけ近づけて配置することにより、ノイズの問題を回避します。検出抵抗にはESL(等価直列インダクタンス)があるので、SENSE⁺ピンとSENSE⁻ピンにそれぞれ10Ωの抵抗を直列に接続し、SENSEピン間に33nFのコンデンサを接続することを推奨します。スイッチング部品の下に十分なグランド・プレーンを使用することにより、プレーン間のノイズ結合を最小限に抑えることができます。スイッチング部品から熱を放散させるため、スイッチング・モードでは大きな領域を使用してください。ただし、これは放射ノイズに悪影響を与えるということに注意が必要です。

表6. 推奨する補償値

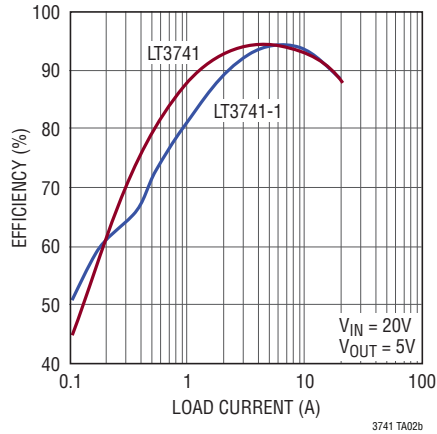
V_{IN} (V)	V_O (V)	I_L (A)	f_{sw} (MHz)	L (µH)	R_S (mΩ)	R_C (kΩ)	C_C (nF)
12	4	5	0.5	1.5	5	47.5	4.7
12	4	10	0.5	1.5	5	47.5	4.7
12	5	20	0.25	1.8	2.5	38.3	8.2
24	4	2	0.5	1.0	2.5	52.3	4.7
24	4	20	0.5	1.0	2.5	52.3	4.7

標準の応用例

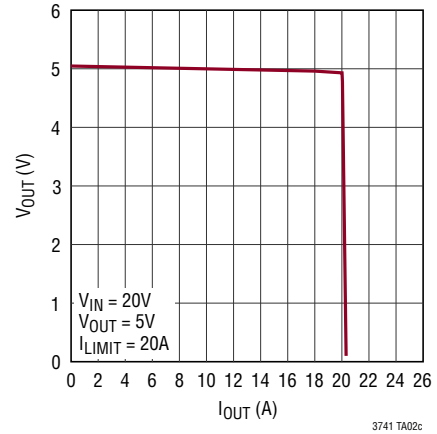
5V安定化出力を使用した20Aスーパーキャパシタ・チャージャ



効率および電力損失と負荷電流



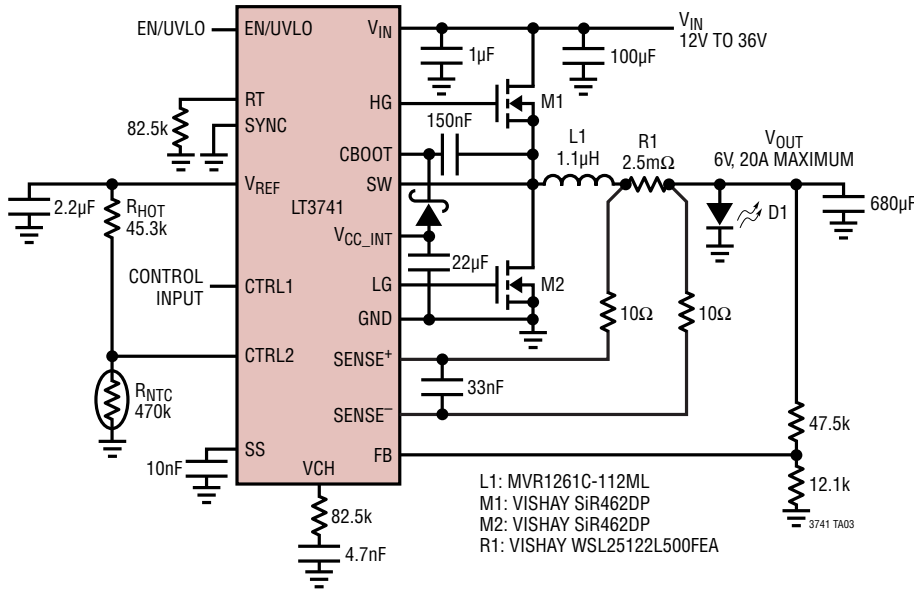
VOUTとIOUT



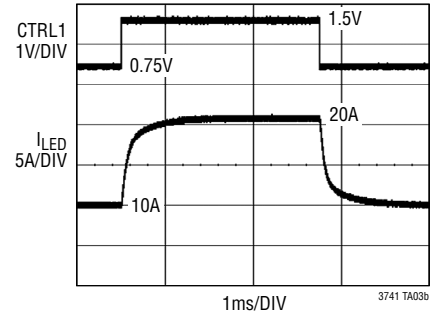
LT3741/LT3741-1

標準的応用例

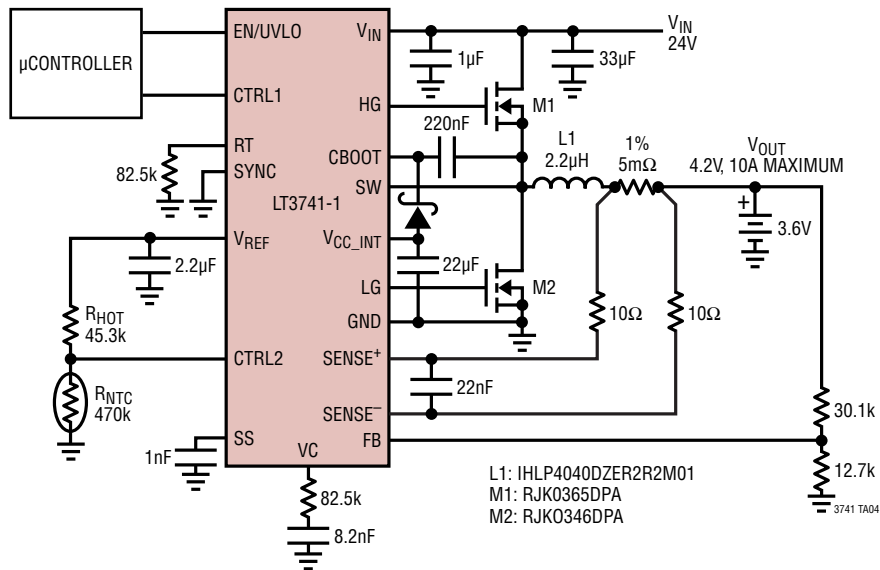
20A LEDドライバ



10Aから20Aへの電流ステップのLED電流波形



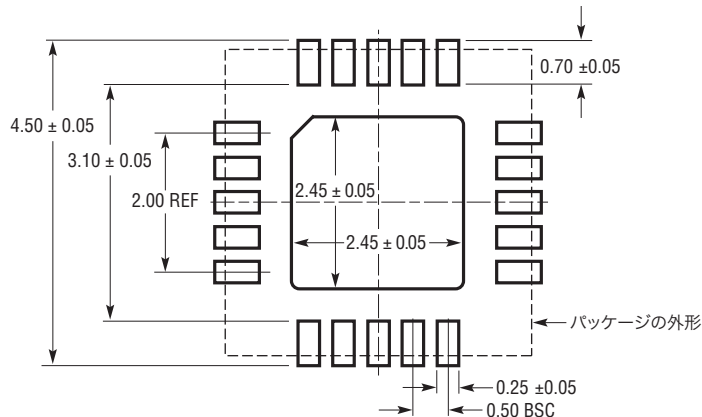
10Aの1セル・リチウムイオン・バッテリー・チャージャ



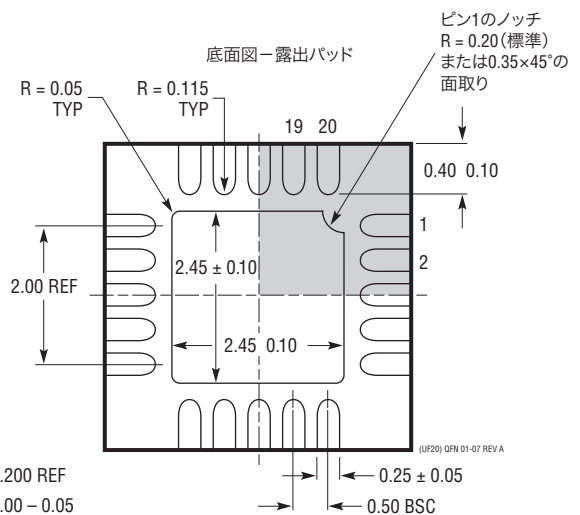
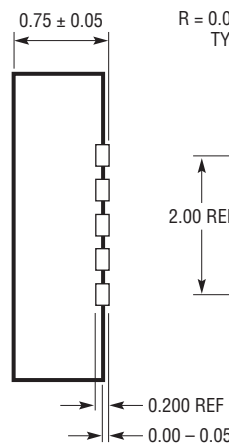
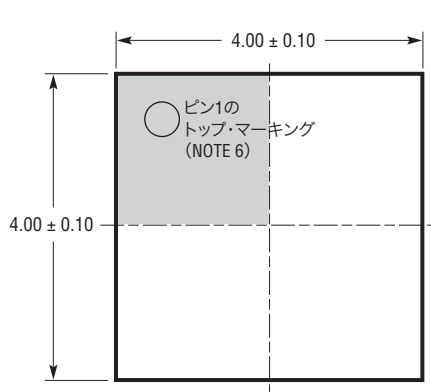
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

UF Package
20-Lead Plastic QFN (4mm × 4mm)
(Reference LTC DWG # 05-08-1710 Rev A)



推奨する半田パッドのピッチと寸法
半田付けされない領域には半田マスクを使用する



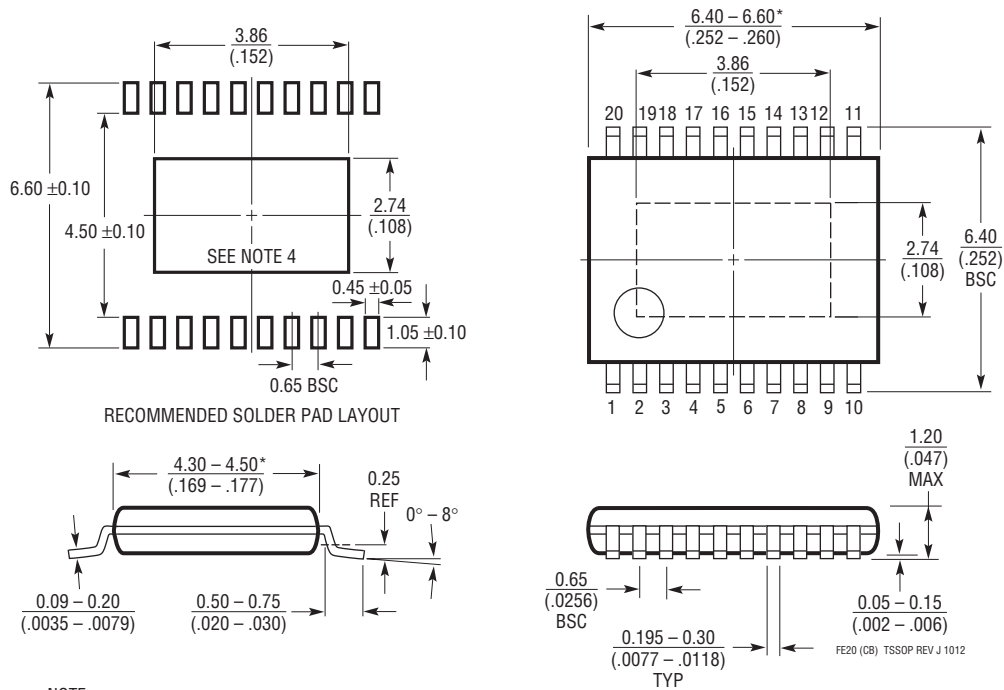
NOTE:

1. 図はJEDECパッケージ外形MO-220のバリエーション(WGGD-1)にするよう提案されている(承認待ち)
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

FE Package
20-Lead Plastic TSSOP (4.4mm)
 (Reference LTC DWG # 05-08-1663 Rev J)
Exposed Pad Variation CB



NOTE:

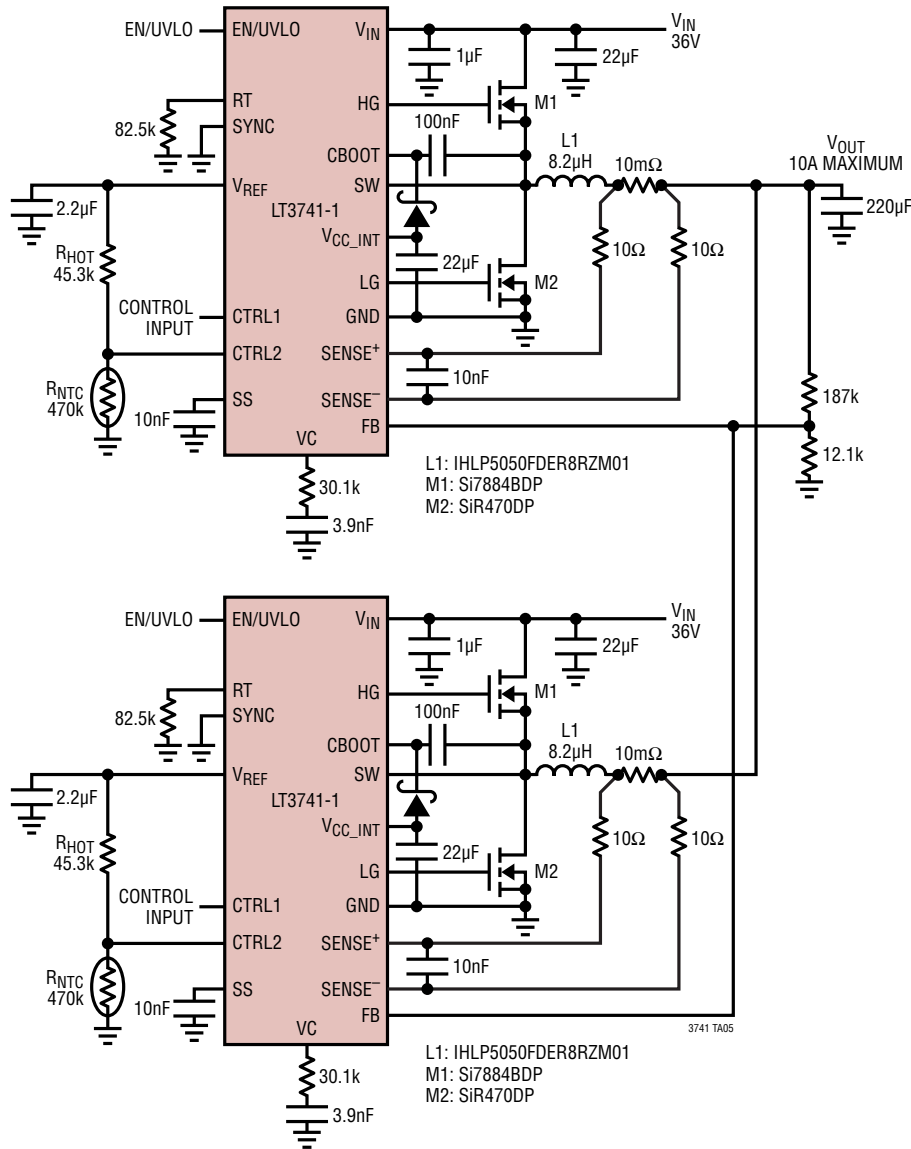
- | | |
|--|---|
| <p>1. 標準寸法: ミリメートル</p> <p>2. 寸法は $\frac{\text{ミリメートル}}{\text{インチ}}$</p> <p>3. 図は実寸とは異なる</p> | <p>4. 露出パッド接着のための推奨最小PCBメタルサイズ</p> <p>*寸法にはモールドのバリを含まない
 モールドのバリは各サイドで0.150mm(.006")を超えないこと</p> |
|--|---|

改訂履歴 (Rev Aよりスタート)

Rev	日付	概要	ページ番号
A	8/10	「特長」セクションの電圧レギュレーション精度を±1.5%に改訂	1
		「絶対最大定格」のCB00T-SW電圧を削除	2
		「電気的特性」セクションを更新	3、4
		RT、HG、LGピン機能の記述を更新	10
		「ブロック図」を更新	11
		「アプリケーション情報」セクションの文章を改訂、段落を追加、式を改訂	13、14
		「アプリケーション情報」セクションの表4とスイッチング周波数の同期化の文章を改訂	16、17
		「標準的応用例」の図の改訂とメーカー製品番号の追加	19、20、24
		「関連製品」の更新	24
B	9/10	「図1. ブロック図」の電圧レギュレータアンプ値を $g_m = 800\mu A/V$ に改訂	11
C	5/13	LT3741-1オプションを追加	1~24
		「発注情報」にLT3741-1オプションを追加	2
		Non-OverlapとCTRL電流の仕様を明確化	3
		安定化電流と V_{FB} のグラフを明確化	6
		効率のグラフを明確化	8
		同相ロックアウトのグラフを明確化	9
		LT3741-1ブロック図を追加	11
		効率のグラフを明確化	19
		回路図の製品番号を明確化	20
D	9/13	「発注情報」セクションのパッケージの説明を修正	2
E	1/14	「ブロック図」のパッケージを修正	11

標準的応用例

5Aの電流制限を備えた20Vの安定化出力



関連製品

製品番号	説明	注釈
LT3743	同期整流式降圧LEDドライバ	効率: 92%、出力電流: 最大20A、入力電圧: 5.5V~36V、消費電流: 2mA、 I _{SD} < 1µA、4mm×5mm QFN-28およびTSSOP-28Eパッケージ