

出力トラッキング付き 2フェーズ、デュアルNo R_{SENSE}TM 同期式コントローラ

特長

- 電流センス抵抗が不要
- 位相をずらしたコントローラにより、必要な入力容量を低減
- トラッキング機能
- 広いV_{IN}範囲：2.75V ~ 9.8V
- 固定周波数電流モード動作
- ±1.5%精度の0.6V電圧リファレンス
- 低ドロップアウト動作：100%デューティ・サイクル
- 真のPLLにより、周波数の固定や調節が可能
- バースト・モードまたは強制連続動作を選択可能
- 補助巻線レギュレーション
- ソフトスタート回路を内蔵
- パワーグッド出力電圧モニタ
- 出力過電圧保護
- マイクロパワー・シャットダウン：I_Q = 9μA
- 高さの低い小型(4mm × 4mm) QFNパッケージと細型SSOPパッケージ

アプリケーション

- 1セルまたは2セルのリチウムイオン・バッテリー駆動機器
- ノートブックやパームトップ・コンピュータ、PDA
- 携帯用計測器
- DC配電システム

概要

LTC®3736はトラッキング付き2フェーズ・デュアル同期式降圧スイッチング・レギュレータ・コントローラで、外付け部品をほとんど使わずに外付けの相補型パワーMOSFETをドライブします。MOSFETのV_{DS}を検出する固定周波数電流モード・アーキテクチャを採用しているため、センス抵抗が不要で、効率が向上します。2つのコントローラを位相をずらして動作させることによって、入力コンデンサのESRによる電力損失とノイズを最小に抑えます。

バースト・モード動作により軽負荷でも高い効率が得られます。100%デューティ・サイクル能力により低ドロップアウト動作が可能なので、バッテリー駆動システムの動作時間が延びます。

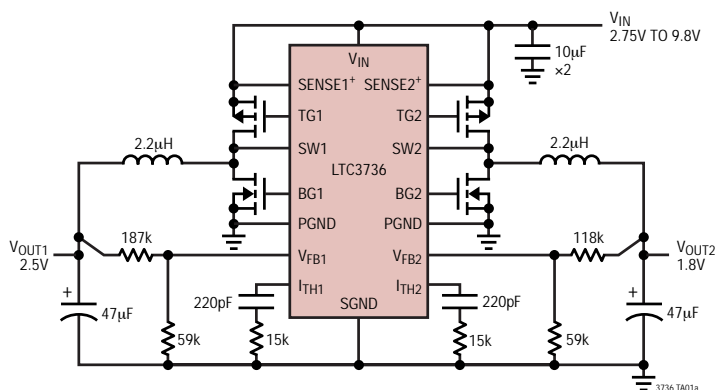
スイッチング周波数は最高750kHzに設定可能なので、小型の表面実装インダクタやコンデンサを使用できます。ノイズに敏感なアプリケーションでは、LTC3736のスイッチング周波数を250kHz ~ 850kHzの範囲で外部同期させることができます。同期時またはSYNC/FCBピンが「L」に引き下げられているとき、ノイズやRF干渉を減らすためバースト・モード動作は禁止されます。自動ソフトスタートは内部で制御されます。

LTC3736は小型の(4mm × 4mm) 熱特性が強化されたQFNパッケージまたは24ピンSSOP細型パッケージで供給されます。

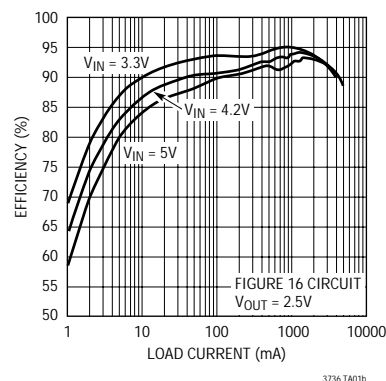
LT、LTC、LTはリアテクノロジー社の登録商標です。
Burst Modeはリアテクノロジー社の登録商標です。
No R_{SENSE}はリアテクノロジー社の商標です。

標準的応用例

高効率、2フェーズのデュアル同期式DC/DC降圧コントローラ



効率と負荷電流



LTC3736

絶対最大定格 (Note 1)

入力電源電圧 (V_{IN}) - 0.3V ~ 10V
 PLLLPF、RUN/SS、SYNC/FCB、
 TRACK、SENSE1⁺、SENSE2⁺、
 IPRG1、IPRG2の電圧 - 0.3V ~ ($V_{IN} + 0.3V$)
 V_{FB1} 、 V_{FB2} 、 I_{TH1} 、 I_{TH2} の電圧 - 0.3V ~ 2.4V
 $SW1$ 、 $SW2$ の電圧 - 2V ~ $V_{IN} + 1V$ または最大10V
 PGOOD - 0.3V ~ 10V

TG1、TG2、BG1、BG2のピーク出力電流 (<10 μ s)... 1A
 動作温度範囲 (Note 2) - 40 ~ 85
 保存温度範囲 - 65 ~ 125
 接合部温度 (Note 3) 125
 リード温度 (半田付け、10秒)
 (LTC3736EGN) 300

パッケージ/発注情報

<p>TOP VIEW</p> <p>UF PACKAGE 24-LEAD (4mm x 4mm) PLASTIC QFN</p> <p>$T_{JMAX} = 125^{\circ}C$, $\theta_{JA} = 37^{\circ}C/W$ EXPOSED PAD (PIN 25) IS PGND MUST BE SOLDERED TO PCB</p>	ORDER PART NUMBER	<p>TOP VIEW</p> <p>GN PACKAGE 24-LEAD PLASTIC SSOP</p> <p>$T_{JMAX} = 125^{\circ}C$, $\theta_{JA} = 130^{\circ}C/W$</p>	ORDER PART NUMBER
	LTC3736EUF		LTC3736EGN
	UF PART MARKING		
	3736		

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。注記がない限り、 $V_{IN} = 4.2V$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
メイン制御ループ					
Input DC Supply Current	(Note 4)				
Sleep Mode			300	425	μA
Shutdown	RUN/SS = 0V		9	20	μA
UVLO	$V_{IN} < UVLO$ Threshold		3	10	μA
Undervoltage Lockout Threshold	V_{IN} Falling	● 1.95	2.25	2.55	V
	V_{IN} Rising	● 2.15	2.45	2.75	V
Shutdown Threshold at RUN/SS		0.45	0.65	0.85	V
Start-Up Current Source	RUN/SS = 0V	0.5	0.7	1	μA
Regulated Feedback Voltage	0 $^{\circ}C$ to 85 $^{\circ}C$ (Note 5)	0.591	0.6	0.609	V
	-40 $^{\circ}C$ to 85 $^{\circ}C$	● 0.588	0.6	0.612	V
Output Voltage Line Regulation	2.7V < V_{IN} < 9.8V (Note 5)		0.05	0.2	mV/V

3736f

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。注記がない限り、 $V_{IN} = 4.2V$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Output Voltage Load Regulation	$I_{TH} = 0.9V$ (Note 5)		0.12	0.5	%	
	$I_{TH} = 1.7V$		-0.12	-0.5	%	
$V_{FB1,2}$ Input Current	(Note 5)		10	50	nA	
TRACK Input Current	TRACK = 0.6V		10	50	nA	
Overvoltage Protect Threshold	Measured at V_{FB}	0.66	0.68	0.7	V	
Overvoltage Protect Hysteresis			20		mV	
Auxiliary Feedback Threshold	SYNC/FCB Ramping Negative	0.525	0.6	0.675	V	
Top Gate (TG) Drive 1, 2 Rise Time	$C_L = 3000pF$		40		ns	
Top Gate (TG) Drive 1, 2 Fall Time	$C_L = 3000pF$		40		ns	
Bottom Gate (BG) Drive 1, 2 Rise Time	$C_L = 3000pF$		50		ns	
Bottom Gate (BG) Drive 1, 2 Fall Time	$C_L = 3000pF$		40		ns	
Maximum Current Sense Voltage (SENSE ⁺ - SW)($\Delta V_{SENSE(MAX)}$)	IPRG = Floating	●	115	125	135	mV
	IPRG = 0V	●	75	85	95	mV
	IPRG = V_{IN}	●	70	85	100	mV
		●	193	204	215	mV
		●	185	204	223	mV
Soft-Start Time	Time for V_{FB1} to Ramp from 0.05V to 0.55V	0.667	0.833	1	ms	

発振器とフェーズロック・ループ

Oscillator Frequency	Unsynchronized (SYNC/FCB Not Clocked)	●	480	550	600	kHz
	$V_{PPLLPF} = \text{Floating}$	●	260	300	340	kHz
	$V_{PPLLPF} = 0V$	●	650	750	825	kHz
Phase-Locked Loop Lock Range	SYNC/FCB Clocked					
	Minimum Synchronizable Frequency	●		200	250	kHz
	Maximum Synchronizable Frequency	●	850	1150		kHz
Phase Detector Output Current	Sinking			-4		μA
	Sourcing			4		μA

PGOOD出力

PGOOD Voltage Low	I_{PGOOD} Sinking 1mA		125		mV	
PGOOD Trip Level	V_{FB} with Respect to Set Output Voltage					
	$V_{FB} < 0.6V$, Ramping Positive		-13	-10.0	-7	%
	$V_{FB} < 0.6V$, Ramping Negative		-16	-13.3	-10	%
	$V_{FB} > 0.6V$, Ramping Negative		7	10.0	13	%
	$V_{FB} > 0.6V$, Ramping Positive		10	13.3	16	%

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: LTC3736Eは0 ~ 70 の温度範囲で性能仕様に適合することが保証されている。-40 ~ 85 の動作範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。

Note 3: T_J は周囲温度 T_A および消費電力 P_D から次式にしたがって計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA}^{\circ C/W})$$

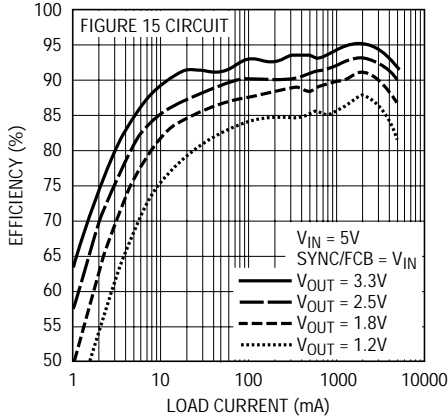
Note 4: スイッチング周波数で供給されるゲート電荷により動作時消費電流は増える。

Note 5: LTC3736は帰還ループを使って I_{TH} を規定電圧にサーボ制御し、そのときの V_{FB} 電圧を測定してテストされる。

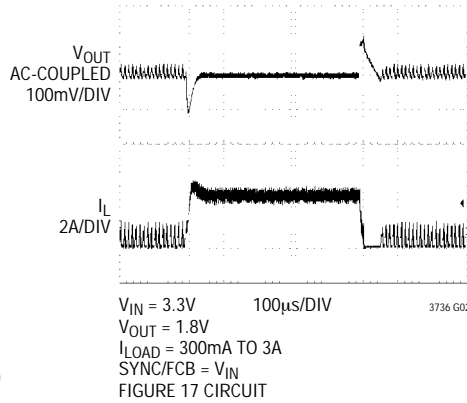
Note 6: ピーク電流センス電圧は、デューティ・サイクルに依存して、図1に示されているパーセント値に減少する。

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

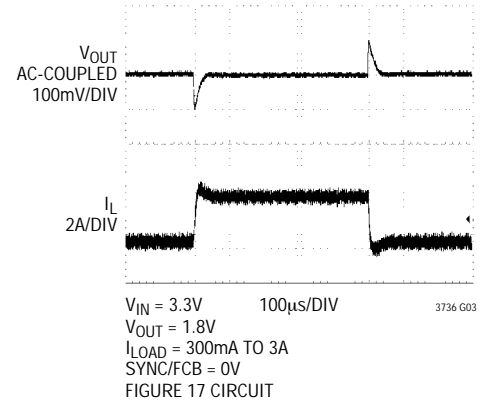
効率と負荷電流



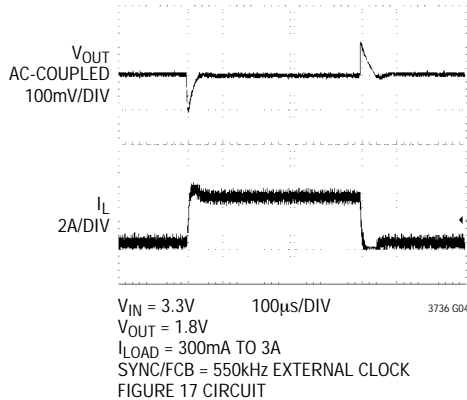
負荷ステップ
(バースト・モード動作)



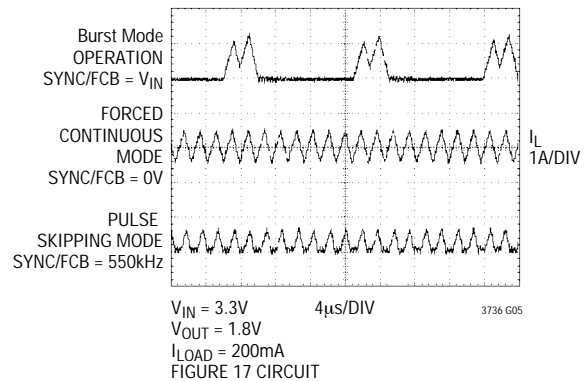
負荷ステップ(強制連続モード)



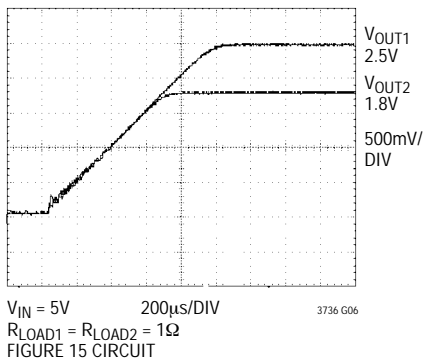
負荷ステップ
(パルス・スキップ・モード)



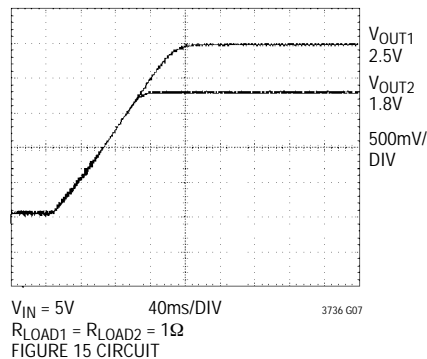
軽負荷時のインダクタ電流



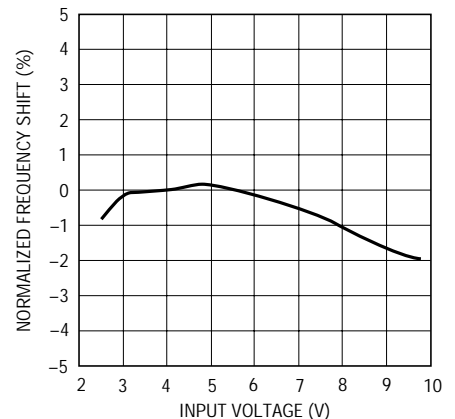
内部ソフトスタートによる
ラッキング起動($C_{SS} = 0\mu\text{F}$)



外部ソフトスタートによる
ラッキング起動($C_{SS} = 0.15\mu\text{F}$)

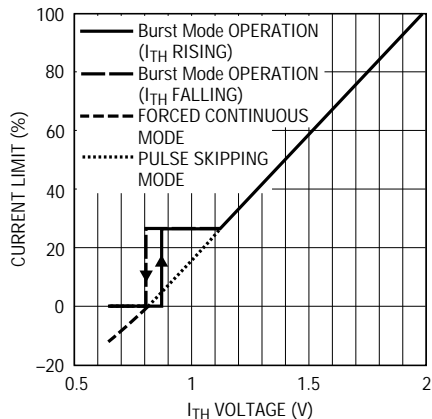


発振器周波数と入力電圧



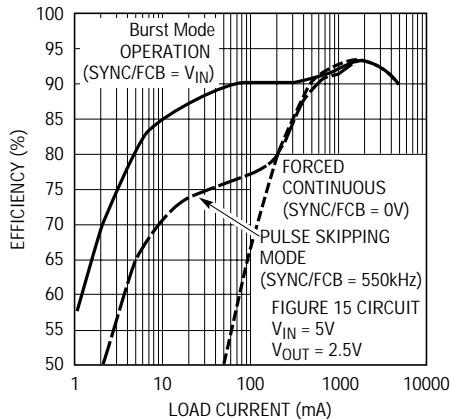
標準的性能特性 注記がない限り、 $T_A = 25$ 。

最大電流センス電圧と I_{TH} ピンの電圧



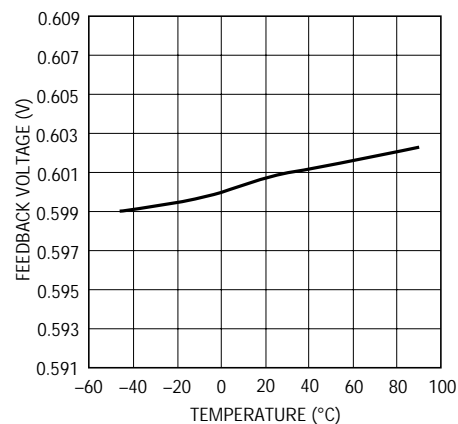
3736 G09

効率と負荷電流



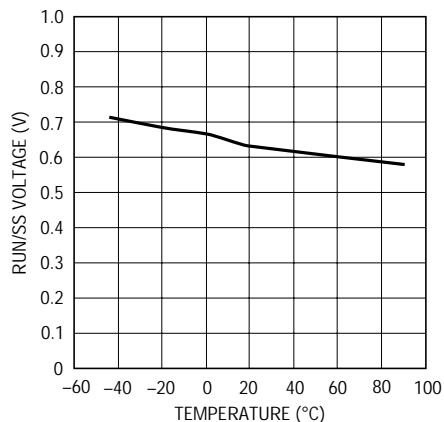
3736 G10

安定化された帰還電圧と温度



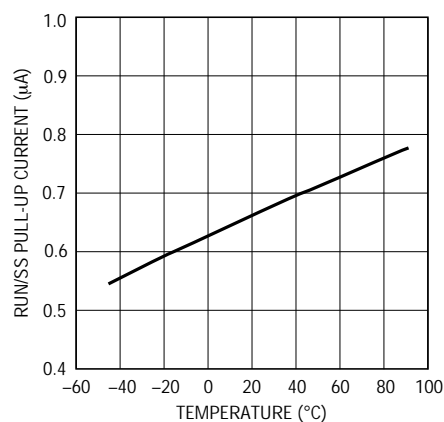
3736 G11

シャットダウン(RUN)スレッシュホールドと温度



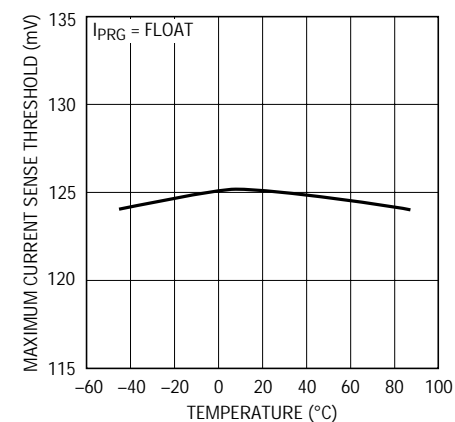
3736 G12

RUN/SSプルアップ電流と温度



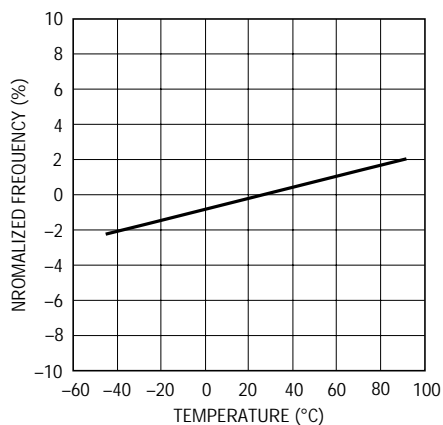
3736 G13

最大電流センス・スレッシュホールドと温度



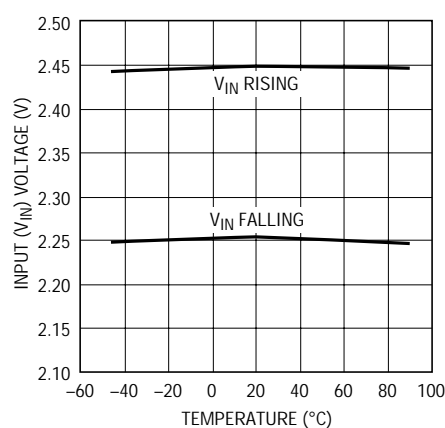
3736 G14

発振器周波数と温度



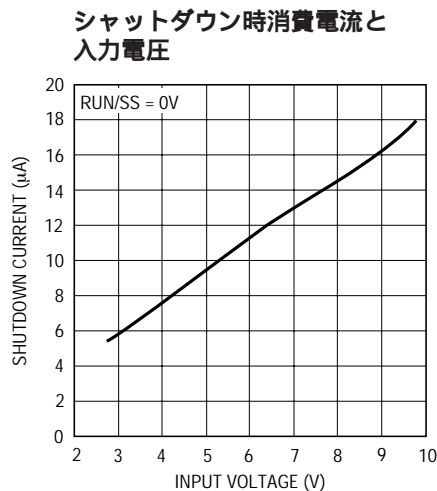
3736 G15

低電圧ロックアウト・スレッシュホールドと温度



3736 G16

標準的性能特性 注記がない限り、 $T_A = 25$ 。



3736 G17



3736 G18

ピン機能 (UF/GNパッケージ)

I_{TH1}/I_{TH2} (ピン1、8/ピン4、11) : 電流スレッシュホールドおよび誤差アンプの補償点。これらのピンの公称動作範囲は0.7V ~ 2Vです。これらのピンの電圧によりメイン電流コンパレータのスレッシュホールドが決まります。

PLLLPF (ピン3/ピン6) : 周波数設定/PLLのローパス・フィルタ。外部クロックに同期するとき、このピンがフェーズロック・ループのローパス・フィルタ・ポイントとして機能します。通常、このピンとグランド間に直列RCを接続します。

外部クロックに同期しない場合、このピンは周波数選択入力として機能します。このピンをGNDに接続すると300kHz動作が選択され、このピンを V_{IN} に接続すると750kHz動作が選択されます。このピンをフロートさせると550kHz動作が選択されます。

SGND (ピン4/ピン7) : 小信号グランド。このピンはほとんどの内部回路のグランド接続として機能します。

V_{IN} (ピン5/ピン8) : デバイスの信号用電源。このピンはゲート・ドライバを除くデバイス全体に電力を供給します。このピンをローパスRCネットワーク(たとえば、 $R = 10\Omega$ 、 $C = 1\mu F$)を使って外部でフィルタ処理して、特に高負荷電流アプリケーションで、ノイズのピックアップを最小に抑えることを推奨します。

TRACK (ピン6/ピン9) : 2番目のコントローラのトラッキング入力。 V_{OUT1} からTRACKピンに接続された抵抗分割器によって設定された比率に従って V_{OUT2} の起動が V_{OUT1} の起動を「追尾」できるようにします。起動時の V_{OUT1} と V_{OUT2} の1対1のトラッキングでは、 V_{OUT2} から

V_{FB2} に接続された抵抗分割器に等しい値の抵抗分割器を V_{OUT1} からTRACKに接続します。

PGOOD (ピン9/ピン12) : パワーグッド出力電圧モニタのオープン・ドレインのロジック出力。どちらかの帰還ピン(V_{FB1} 、 V_{FB2})の電圧が公称設定値の $\pm 13.3\%$ 以内でないとき、このピンはグランドに引き下げられます。

PGND (ピン12、16、20、25/ピン15、19、23) : 電源グランド。これらのピンはゲート・ドライバと逆電流コンパレータの負入力のグランド接続として機能します。露出パッド(UFパッケージ)はPCBのグランドに半田付けする必要があります。

RUN/SS (ピン14/ピン17) : 実行制御入力およびオプシオンの外部ソフトスタート入力。このピンを0.65Vより下に強制すると、デバイス(両方のチャネル)がシャットダウンします。このピンを V_{IN} にドライブするか、またはこのピンを解放すると、デバイス内部のソフトスタートを使ってデバイスをイネーブルします。このピンとグランド間にコンデンサを接続して、外部ソフトスタートをプログラムすることができます。

TG1/TG2 (ピン17、15/ピン20、18) : トップ(PMOS)ゲート・ドライブ出力。これらのピンは外部PチャネルMOSFETのゲートをドライブします。これらのピンの出力振幅はPGNDからSENSE+までです。

SYNC/FCB (ピン18/ピン21) : このピンは3つの機能を果たします。1)補助巻線帰還入力、2)フェーズロック・ループの外部クロック同期入力、および3)バースト・モード動作または強制連続モードの選択です。

3736f

ピン機能 (UF/GNパッケージ)

補助巻線のアプリケーションでは、補助出力から抵抗分割器に接続します。PLLを使って外部クロックに同期させるには、周波数が250kHz~850kHzのCMOS互換クロックを使います。軽負荷でバースト・モード動作を選択するには、このピンを V_{IN} に接続します。このピンを接地すると強制連続動作を選択し、インダクタ電流が反転するのを許します。外部クロックに同期していると、軽負荷ではパルス・スキップ・モードがイネーブルされます。

BG1/BG2 (ピン19、13/ピン22、16) : ボトム(NMOS)ゲート・ドライブ出力。これらのピンは外部NチャンネルMOSFETのゲートをドライブします。これらのピンの出力振幅はPGNDからSENSE+までです。

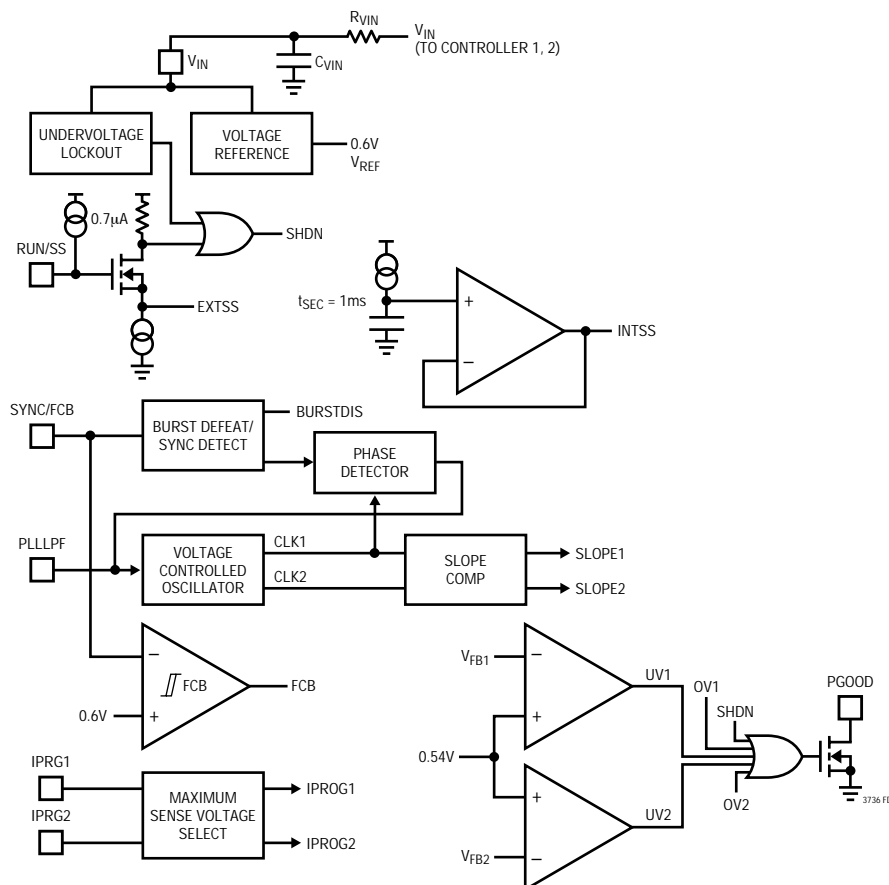
SENSE1+/SENSE2+ (ピン21、11/ピン24、14) : 差動電流コンパレータの正入力。また、ゲート・ドライバに電力を供給します。通常、外部PチャンネルMOSFETのソースに接続します。

SW1/SW2 (ピン22、10/ピン1、13) : インダクタへのスイッチ・ノードの接続。また、差動ピーク電流コンパレータの負入力および逆電流コンパレータの入力。通常、外部PチャンネルMOSFETのドレイン、外部NチャンネルMOSFETのドレイン、およびインダクタに接続されます。

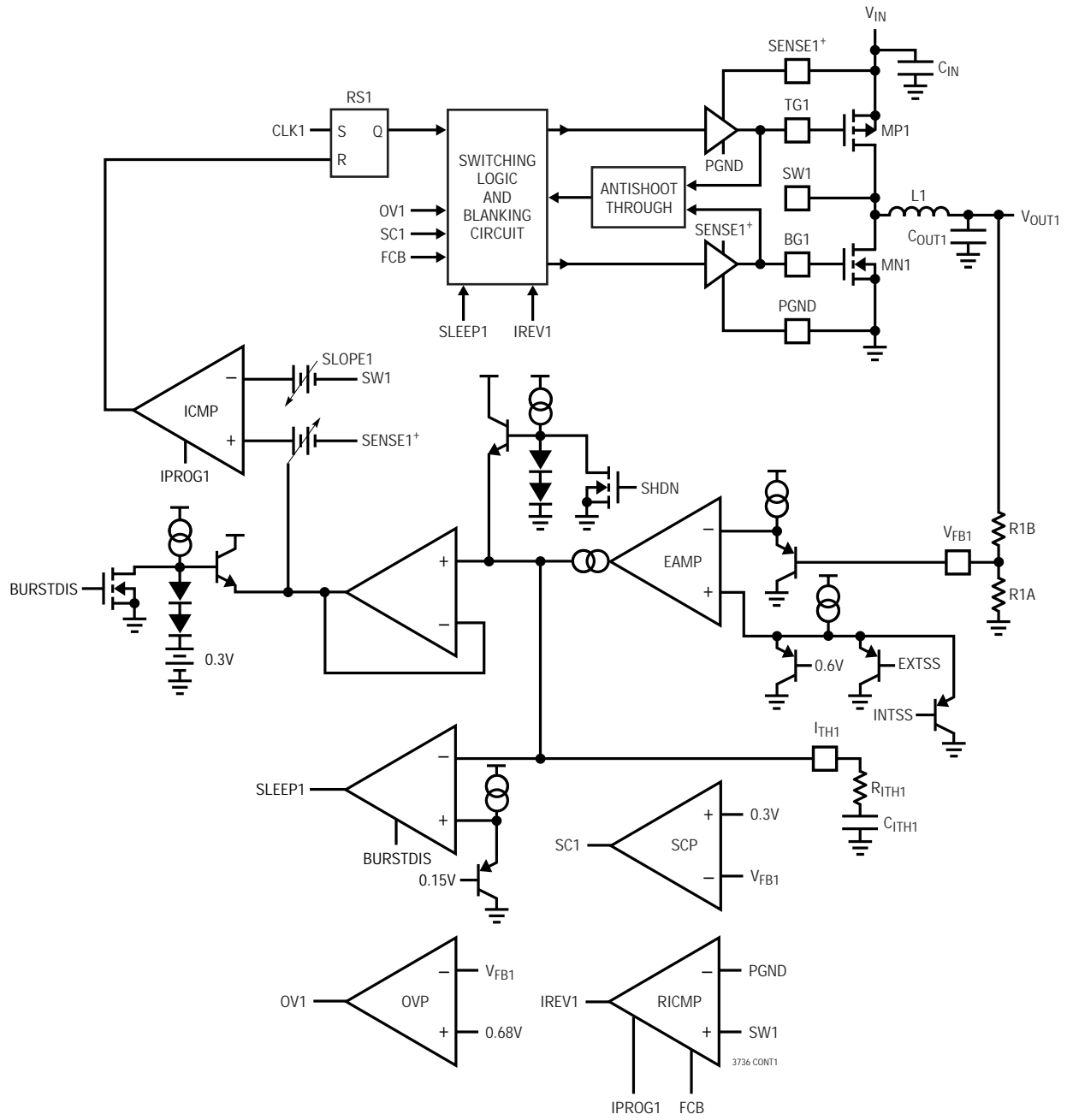
IPRG1/IPRG2 (ピン23、2/ピン2、5) : 最大センス電圧スレッシュホールドを選択するスリーステート・ピン。これらのピンにより、各チャンネルのSENSE+ピンとSWピン間の最大許容電圧降下(つまり、外部PチャンネルMOSFET両端の最大許容電圧降下)が選択されます。 V_{IN} またはGNDに接続するか、あるいはフロートさせて、それぞれ204mV、85mV、または125mVを選択します。

V_{FB1}/V_{FB2} (ピン24、7/ピン3、10) : 帰還ピン。出力に接続された外部抵抗分割器から、各コントローラのリモート・センス帰還電圧を受け取ります。

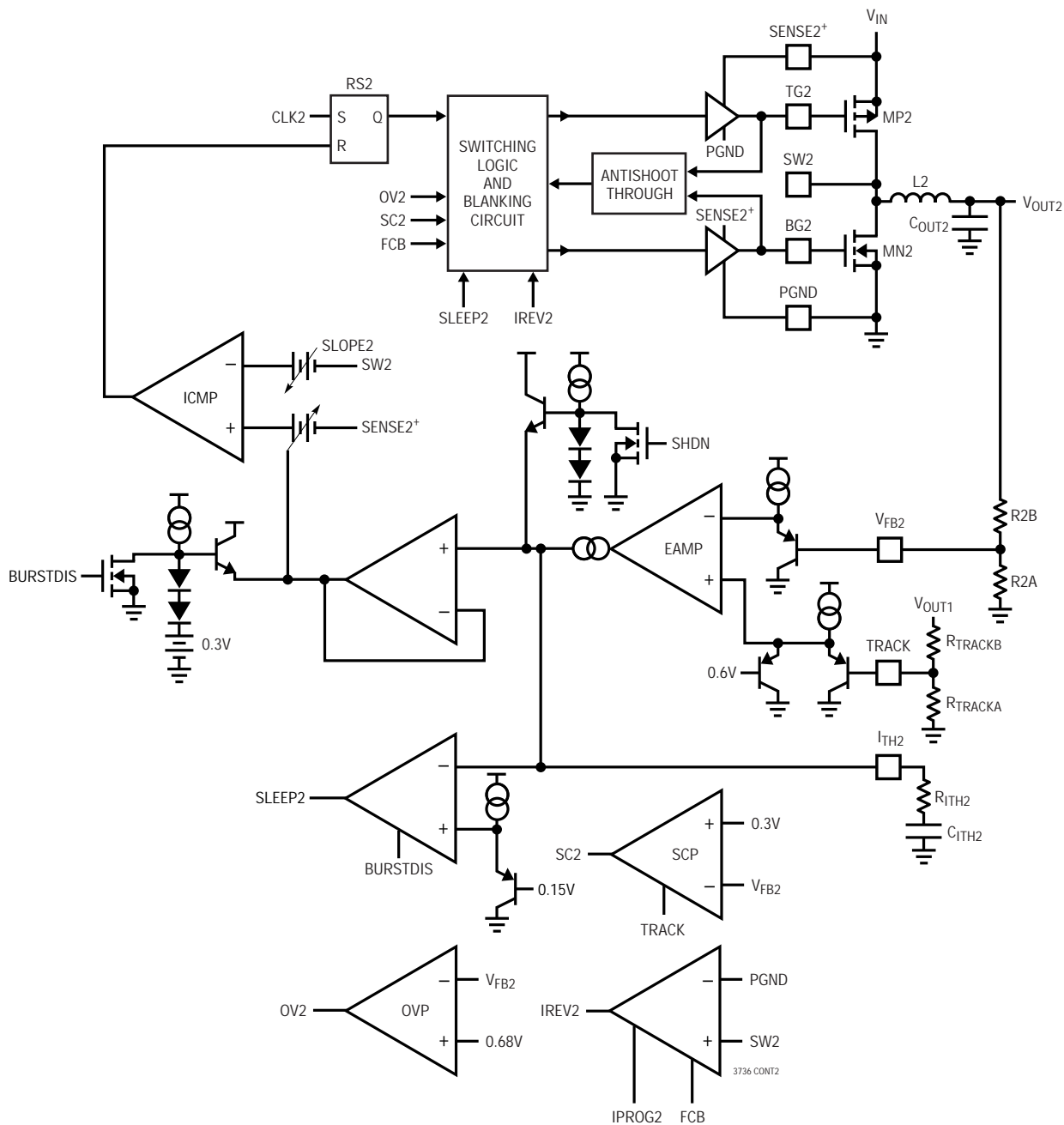
機能図 (共通回路)



機能図 (コントローラ)



機能図 (コントローラ2)



動作 (機能図を参照)

メイン制御ループ

LTC3736は固定周波数の電流モード・アーキテクチャを採用しており、2つのコントローラが180度位相がずれて動作します。通常動作中は、片方のチャネルのクロックがRSラッチをセットすると対応するトップの外部Pチャネル・パワーMOSFETがオンし、電流コンパレータ (I_{CMP}) がそのラッチをリセットするとオフします。 I_{CMP} がRSラッチをリセットするピーク・インダクタ電流は I_{TH} ピンの電圧によって決まります。この I_{TH} ピンは誤差アンプ (EAMP) の出力によってドライブされます。 V_{FB} ピンは外部抵抗分割器から出力電圧帰還信号を受け取ります。この帰還信号はEAMPにより内部の0.6Vリファレンス電圧と比較されます。負荷電流が増加すると0.6Vのリファレンスに対して V_{FB} がわずかに減少するので、平均インダクタ電流が新たな負荷電流と一致するまで I_{TH} 電圧が上昇します。トップPチャネルMOSFETがオフしているあいだ、(電流反転コンパレータ (I_{RCMP})) によって示されるようにインダクタ電流が反転し始めるまで、または次のサイクルが始まるまでボトムNチャネルMOSFETがオンします。

シャットダウン、ソフトスタート、およびトラッキング起動 (RUN/SSピンとTRACKピン)

RUN/SSピンを“L”に引き下げるとLTC3736はシャットダウンします。シャットダウン時にはコントローラの全機能がディスエーブルされ、デバイスには9 μ Aしか流れません。シャットダウン時、TG出力は“H”(オフ)に、BG出力は“L”(オフ)に保たれます。RUN/SSを解放すると、内部の0.7 μ A電流源がRUN/SSピンを充電することができます。RUN/SSピンが0.65Vに達すると、LTC3736の2つのコントローラがイネーブルされます。

V_{OUT1} の起動はLTC3736の内部ソフトスタートによって制御されます。ソフトスタートのあいだ、誤差アンプ (EAMP) は帰還信号 V_{FB1} を (0.6Vのリファレンスではなく) 内部ソフトスタートのランプ電圧と比較します。このランプ電圧は直線的に0Vから0.6Vに約1msで上昇します。このため、インダクタ電流の制御を維持したまま、出力電圧は0Vからその最終値まで滑らかに上昇することができます。

1msのソフトスタート時間はオプションの外付けソフトスタート・コンデンサ C_{SS} をRUN/SSピンとSGNDピンの

あいだに接続して増加させることができます。RUN/SSピンが内部の0.7 μ A電流源によって充電され、約0.65Vから1.3Vに直線的に上昇を続けるにつれ、それに比例させてEAMPは V_{FB1} を0Vから0.6Vまで直線的に制御します。

V_{OUT2} の起動はTRACKピンの電圧によって制御されます。TRACKピンの電圧が0.6Vの内部リファレンスより低いと、LTC3736は V_{FB2} の電圧を0.6VのリファレンスではなくTRACKピンに制御します。 V_{OUT1} の抵抗分割器は一般にTRACKピンに接続されるので、 V_{OUT2} の起動は V_{OUT1} の起動を「追尾」することができます。起動時の1対1のトラッキングでは、抵抗分割器は V_{FB2} に接続されている V_{OUT2} の分割器と同じ値になります。

軽負荷動作 (バースト・モードまたは連続導通) (SYNC/FCBピン)

LTC3736は低負荷電流で高効率バースト・モード動作または強制連続導通モードに入るようにイネーブルすることができます。バースト・モード動作を選択するには、SYNC/FCBピンを0.6Vを超すDC電圧 (たとえば、 V_{IN}) に接続します。強制連続動作を選択するには、SYNC/FCBピンを0.6Vより低いDC電圧 (たとえば、SGND) に接続します。「アプリケーション情報」のセクションの「SYNC/FCBピンを使った補助巻線制御」で説明されているように、バースト・モード動作と強制連続モードのあいだのこの0.6Vのスレッシュホールドを2次巻線の安定化に使うことができます。

コントローラがバースト・モード動作のとき、 I_{TH} ピンの電圧が低い値を示していても、インダクタのピーク電流は最大センス電圧の1/4に近づくように設定されています。平均インダクタ電流が負荷電流より小さいと、EAMPは I_{TH} ピンの電圧を下げます。 I_{TH} 電圧が0.85Vより低くなると、内部のSLEEP信号が“H”になり、両方の外部MOSFETをオフします。

スリープ・モードでは内部回路のほとんどがオフしており、LTC3736を流れる消費電流が減少します。負荷電流は出力コンデンサから供給されます。出力電圧が低下するにつれ、EAMPは I_{TH} 電圧を上昇させます。 I_{TH} 電圧が0.925Vに達すると、SLEEP信号が“L”になり、コントローラは内部発振器の次のサイクルで外部PチャネルMOSFETをオンして通常動作を再開します。

動作 (機能図を参照)

コントローラがバースト・モード動作でイネーブルされると、インダクタ電流の反転は許されません。したがって、コントローラは不連続で動作します。逆電流コンパレータ(RICMP)はボトム外部NチャンネルMOSFETのドレイン-ソース電圧を検出します。このMOSFETはインダクタ電流がゼロに達する直前にオフし、それが反転して負になるのを防ぎます。

強制連続動作では、インダクタ電流は軽負荷または大きな過渡状態で反転することが許されます。ピーク・インダクタ電流は I_{TH} ピンの電圧によって決まります。PチャンネルMOSFETは I_{TH} ピンの電圧には無関係にすべてのサイクルでオンします(固定周波数)。このモードでは、軽負荷での効率がバースト・モード動作の場合よりも低くなります。ただし、連続モードには出力リップルが低く、オーディオ回路への干渉が少ないという利点があります。

フェーズロック・ループを使うためSYNC/FCBピンが外部クロック・ソースによって駆動されると(「周波数の選択とフェーズロック・ループ」を参照)、LTC3736は軽負荷ではPWMパルス・スキップ・モードで動作します。このモードでは、電流コンパレータ I_{CMP} は数サイクルにわたってトリップされたままになることがあり、外部PチャンネルMOSFETを同じサイクル数だけオフ状態に強制することがあります。ただし、インダクタ電流は反転することが許されません(不連続動作)。強制連続動作と同様、このモードでは、バースト・モード動作に比べて出力リップルとオーディオ・ノイズが小さくなり、RF干渉が減ります。ただし、低電流で強制連続動作より高い効率が得られますが、バースト・モード動作ほど高くはありません。起動時または短絡状態では(V_{FB1} または $V_{FB2} \leq 0.54V$)、LTC3736は、SYNC/FCBピンの状態には無関係に、パルス・スキップ・モード(電流反転は許されない)で動作します。

短絡保護

出力がグランドに短絡すると($V_{FB} < 0.12V$)、そのコントローラのスイッチング周波数は通常の動作周波数の1/5に低下します。他方のコントローラは影響を受けず、通常動作を続けます。

V_{FB2} の短絡回路のスレッシュホールドはTRACKピンの電圧の一部と0.12Vの小さい方をベースにしています。また、これにより、 V_{OUT2} はもっと簡単に起動し V_{OUT1} を追尾することができます。 V_{OUT1} が実際に短絡すると

($V_{OUT1} = V_{FB1} = 0V$)、 V_{OUT1} の抵抗分割器がTRACKピンに接続されている場合、LTC3736は V_{OUT2} を0Vに制御しようと試みることに注意してください。

出力過電圧保護

さらなる保護機能として、過電圧コンパレータ(OV)は、過渡オーバーシュートや、出力に過電圧を生じるおそれのある他のより深刻な状態からデバイスを保護します。 V_{FB} ピンの帰還電圧が0.6Vのリファレンス電圧より13.33%以上に上昇すると、過電圧が解消されるまで外部PチャンネルMOSFETがオフし、NチャンネルMOSFETがオンします。

周波数の選択とフェーズロック・ループ(PLLLPFピンとSYNC/FCBピン)

スイッチング周波数の選択は効率と部品サイズのあいだのトレードオフになります。低周波数動作はMOSFETのスイッチング損失を減らして効率を上げますが、出力リップル電圧を低く抑えるには大きなインダクタンスや容量を必要とします。

LTC3736のコントローラのスイッチング周波数はPLLLPFピンを使って選択することができます。

SYNC/FCBが外部クロック・ソースによってドライブされていない場合、PLLLPFをフロートさせるか、 V_{IN} またはSGNDに接続して、それぞれ550kHz、750kHz、または300kHzを選択することができます。

LTC3736にはフェーズロック・ループ(PLL)が備わっており、SYNC/FCBピンに接続された外部クロック・ソースに内部発振器を同期させることができます。この場合、PLLのループ・フィルタとして機能する直列RCをPLLLPFピンとSGND間に接続します。LTC3736の位相検出器がPLLLPFピンの電圧を調節してコントローラ1の外部PチャンネルMOSFETのターンオンを同期信号の立上りエッジに揃えます。こうして、コントローラ2の外部PチャンネルMOSFETのターンオンは、外部クロック・ソースの立上りエッジに対して180度位相がずれます。

LTC3736のフェーズロック・ループの標準的キャプチャレンジは約200kHz~1MHzで、全変動域と全温度範囲で250kHz~850kHzが保証されています。つまり、LTC3736のPLLは250kHz~850kHzの周波数の外部クロック・ソースにロックすることが保証されています。

動作 (機能図を参照)

ドロップアウト動作

入力電源電圧 (V_{IN}) が出力電圧に向かって低下すると、外部PチャネルMOSFETがオンしているあいだ(オン・サイクルの)インダクタ電流の変化率が低下します。この減少により、インダクタ電流がEAMPによって I_{TH} ピンに設定されているスレッシュホールドまでランプアップしていないと、PチャネルMOSFETは発振器の1サイクル以上オン状態に留まります。入力電源電圧がさらに低下すると、最終的にはPチャネルMOSFETが100%オンし、DCになります。このときの出力電圧は、入力電圧からPチャネルMOSFETとインダクタの電圧降下を差し引いた電圧になります。

低電圧ロックアウト

外部MOSFETが安全な入力電圧レベル以下で動作するのを防ぐため、LTC3736には低電圧ロックアウトが内蔵されています。入力電源電圧 (V_{IN}) が2.3Vより下に下がると、低電圧ブロックを除く全回路および外部のPチャネルとNチャネルのMOSFETがオフします。低電圧ブロックには数 μ Aしか流れません。

ピーク電流センス電圧の選択とスローブ補償 (IPRG1ピンとIPRG2ピン)

コントローラが20%以下のデューティ・サイクルで動作しているとき、外部PチャネルMOSFETの両端に許容されるピーク電流センス電圧 (SENSE+ピンとSWピンのあいだ) は次式によって決まります。

$$\Delta V_{SENSE(MAX)} = \frac{A(V_{ITH} - 0.7V)}{10}$$

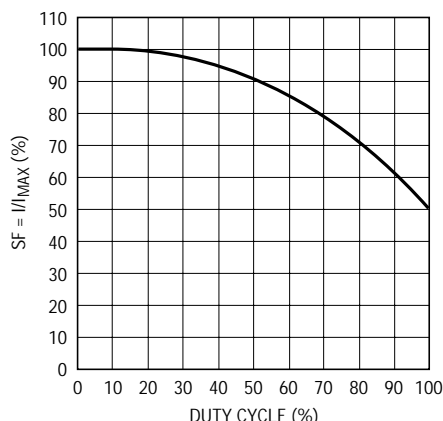
ここで、AはIPRGピンの状態で決まる定数です。IPRGピンをフロートさせるとA = 1が選択されます。IPRGを V_{IN} に接続するとA = 5/3が選択されます。IPRGをSGNDに接続するとA = 2/3が選択されます。 V_{ITH} の最大値は標準で約1.98Vなので、外部PチャネルMOSFETの両端に許容される最大センス電圧はIPRGピンの3つの状態に対してそれぞれ125mV、85mV、または204mVです。2つのコントローラのピーク・センス電圧はIPRG1ピンとIPRG2ピンによって個別に選択することができます。

ただし、コントローラのデューティ・サイクルが20%を超すとスローブ補償が開始され、図1の曲線で与えられ

るスケールファクタだけピーク・センス電圧が実効的に減少します。

ピーク・インダクタ電流はピーク・センス電圧と外部PチャネルMOSFETのオン抵抗によって決まります。

$$I_{PK} = \frac{\Delta V_{SENSE(MAX)}}{R_{DS(ON)}}$$



3736 F01

図1. 最大ピーク電流とデューティ・サイクル

パワーグッド (PGOOD) ピン

ウィンドウ・コンパレータが両方の帰還電圧をモニタして、どちらかまたは両方の帰還電圧が0.6Vのリファレンス電圧の $\pm 10\%$ 内にないと、オープン・ドレインのPGOOD出力ピンが“L”に引き下げられます。LTC3736がシャットダウンまたは低電圧ロックアウト状態のときPGOODは“L”になります。

2フェーズ動作

なぜ2フェーズ動作が必要なのでしょう？ 最近まで、固定周波数デュアル・スイッチング・レギュレータは、両方のコントローラが同位相で動作していました(つまり1フェーズ動作)。これは、両方のトップサイドMOSFET (Pチャネル) が同時にオンするので、シングル・レギュレータに比べて最大2倍の振幅の電流パルスが入力コンデンサから流れることを意味します。これらの大振幅パルスによって入力コンデンサに流れ込む全RMS電流が増大するので、大きく高価な入力コンデンサが必要になり、入力コンデンサおよび入力電源のEMIと電力損失の両方が増加します。

動作 (機能図を参照)

2フェーズ動作では、LTC3736の2つのコントローラは位相が180度ずれて動作します。これにより、トップサイドMOSFETスイッチからの電流パルスを効果的に交互に差しはさんで、両方が加算されるオーバーラップ時間を大幅に短縮します。その結果、総RMS入力電流が大幅に減少するので小型で安価な入力コンデンサを使用することができ、EMI対策のシールド条件が緩和され、実際の動作効率が向上します。

1フェーズ・デュアル・コントローラと2フェーズLTC3736システムの波形の例を図2に概念的に示します。この例では、それぞれ2Aの負荷電流を流している2.5Vと1.8Vの出力は7V(たとえば、2セル・リチウムイオン・バッテリー)の入力電源から得られます。この例では、2フェーズ動作のRMS入力コンデンサ電流は $1.79A_{RMS}$ から $0.91A_{RMS}$ に減少します。これ自体でも大きな減少ですが、電力損失は I_{RMS}^2 に比例するので実際の電力浪費は3.86分の1に減少します。

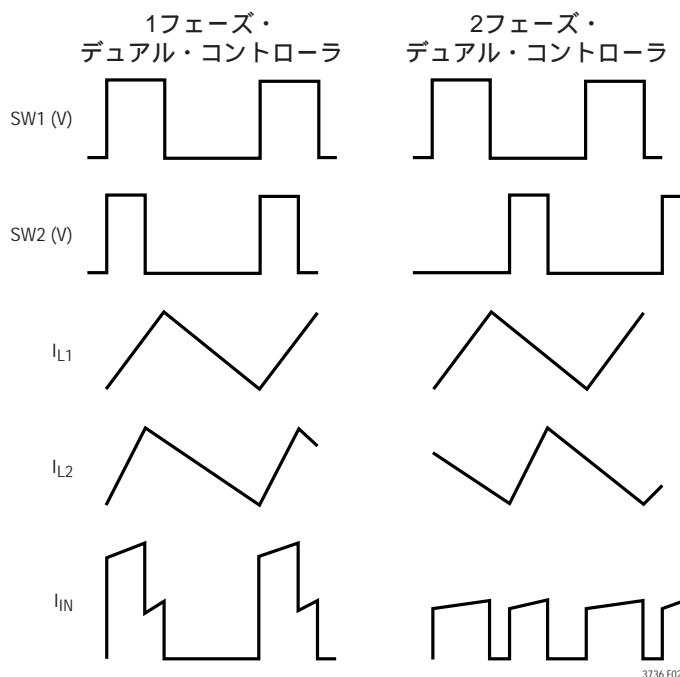


図2 . 1フェーズ・デュアル・コントローラと2フェーズLTC3736の波形例

入力リップル電圧の低下は入力電力経路での電力損失の減少も意味します。入力電力経路にはバッテリー、スイッチ、トレースやコネクタの抵抗、および保護回路が含まれます。入力RMS電流とRMS電圧の減少の直接の結果として伝導EMIと放射EMIも改善されます。RMS電流定格の低い小型で安価な入力コンデンサを使うことができるので、コストと基板のフットプリントを大きく節約できます。

もちろん、2フェーズ動作で得られる性能の改善は2つのコントローラの相対デューティ・サイクルの関数なので、結局は入力電圧に依存します。2.5Vと1.8Vの出力の1フェーズと2フェーズのデュアル・コントローラのRMS入力電流が広い入力電圧範囲にわたってどのように変化するかを図3に示します。

2フェーズ動作の利点は狭い動作範囲に限定されるものではなく、事実広い領域に及ぶことがすぐに分かります。ほとんどのアプリケーションに適用可能な経験則によれば、2フェーズ動作では入力コンデンサの条件が、最大電流で50%のデューティ・サイクルで1チャンネルだけが動作している場合の条件にまで緩和されます。

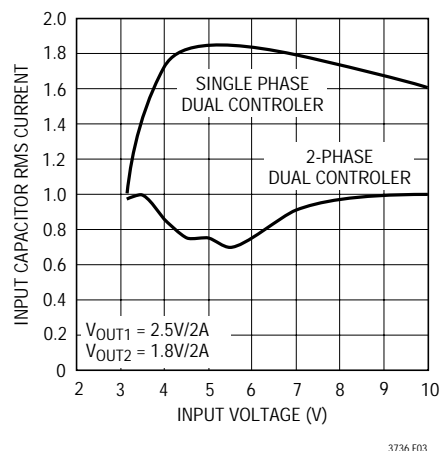


図3 . RMS入力電流の比較

アプリケーション情報

LTC3736の標準的応用回路を図13に示します。LTC3736の各コントローラの外付け部品の選択は負荷条件に基づいて行われ、インダクタ(L)とパワーMOSFET(MPとMN)の選択から始まります。

パワーMOSFETの選択

LTC3736の2つのコントローラはそれぞれ2個の外付けパワーMOSFETを必要とします。トップ(メイン)スイッチ用のPチャンネルMOSFETとボトム(同期)スイッチ用のNチャンネルMOSFETです。パワーMOSFETの重要なパラメータは、ブレークダウン電圧 $V_{BR(DSS)}$ 、スレッシュホールド電圧 $V_{GS(TH)}$ 、オン抵抗 $R_{DS(ON)}$ 、逆伝達容量 C_{RSS} 、ターンオフ遅延時間 $t_{D(OFF)}$ 、およびゲート電荷 Q_G です。

ゲート・ドライブ電圧は入力電源電圧です。LTC3736は低い入力電圧でも動作するように設計されているので、これに近い電圧で動作するアプリケーションにはサブロジック・レベルのMOSFET ($V_{GS} = 2.5V$ で $R_{DS(ON)}$ が保証されている)が必要です。これらのMOSFETを使用するときは、LTC3736への入力電源がMOSFETの絶対最大 V_{GS} 定格(標準8V)より低いことを確認してください。

PチャンネルMOSFETのオン抵抗は必要な負荷電流に基づいて選択します。最大平均出力電流 $I_{OUT(MAX)}$ は、ピーク・インダクタ電流からピーク・トゥ・ピーク・リップル電流 I_{RIPPLE} の半分を差し引いたものに等しくなります。LTC3736の電流コンパレータはPチャンネルMOSFETのドレイン・ソース電圧 V_{DS} をモニタします。 V_{DS} はSENSE+ピンとSWピンのあいだで検出されます。ピーク・インダクタ電流は電流コンパレータの I_{TH} ピンの電圧によって設定される電流スレッシュホールドによって制限されます。 I_{TH} ピンの電圧は内部でクランプされ、それにより最大電流センス・スレッシュホールド $\Delta V_{SENSE(MAX)}$ はIPRGがフロートしているとき約128mV(IPRGが“L”に接続されているとき86mV、 IPRGが“H”に接続されているとき213mV)に制限されます。

LTC3736が供給できる出力電流は次式で与えられます。

$$I_{OUT(MAX)} = \frac{\Delta V_{SENSE(MAX)}}{R_{DS(ON)}} - \frac{I_{RIPPLE}}{2}$$

妥当な出発点として、リップル電流 I_{RIPPLE} を $I_{OUT(MAX)}$ の40%に設定します。上の式を整理すると、デューティ・サイクルが20%より小さいとき次のようになります。

$$R_{DS(ON)(MAX)} = \frac{5}{6} \cdot \frac{\Delta V_{SENSE(MAX)}}{I_{OUT(MAX)}}$$

ただし、デューティ・サイクルが20%を越す動作の場合、必要な量の負荷電流を供給するのに適切な $R_{DS(ON)}$ の値を選択するにはスロープ補償を検討する必要があります。

$$R_{DS(ON)(MAX)} = \frac{5}{6} \cdot SF \cdot \frac{\Delta V_{SENSE(MAX)}}{I_{OUT(MAX)}}$$

ここで、SFはスケールファクタで、その値は図1の曲線から得られます。

これらは温度によるオン抵抗の大きな変動を考慮してさらにデレーティングする必要があります。次式は25での必要な $R_{DS(ON)MAX}$ (製造元の仕様)を決定するための良い目安で、LTC3736と外付け部品の値の変動に対するマージンを含みます。

$$R_{DS(ON)(MAX)} = \frac{5}{6} \cdot 0.9 \cdot SF \cdot \frac{\Delta V_{SENSE(MAX)}}{I_{OUT(MAX)} \cdot \rho_T}$$

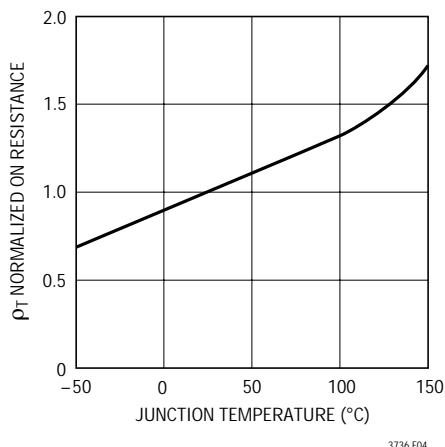
ρ_T は正規化の項で、温度によるオン抵抗の変化を表し、図4に示されているように標準で約0.4%/°Cです。ほとんどのアプリケーションで、接合部 - ケース間温度 T_{JC} は約10°Cです。70°Cの最高周囲温度の場合、上の式で $\rho_{80} =$ 約1.3を使うのが妥当です。

トップとボトムのMOSFETで消費される電力はそれぞれのデューティ・サイクルと負荷電流に強く依存します。LTC3736が連続モードで動作しているとき、MOSFETのデューティ・サイクルは次式で表されます。

$$\text{トップPチャンネルのデューティ・サイクル} = \frac{V_{OUT}}{V_{IN}}$$

$$\text{ボトムNチャンネルのデューティ・サイクル} = \frac{V_{IN} - V_{OUT}}{V_{IN}}$$

アプリケーション情報

図4. $r_{DS(ON)}$ と温度

最大出力電流でのMOSFETの消費電力は以下のとおりです。

$$P_{TOP} = \frac{V_{OUT}}{V_{IN}} \cdot I_{OUT(MAX)}^2 \cdot r_{PT} \cdot R_{DS(ON)} + k \cdot V_{IN}^2 \cdot I_{OUT(MAX)} \cdot r_{PT} \cdot R_{DS(ON)}$$

$$P_{BOT} = \frac{V_{IN} - V_{OUT}}{V_{IN}} \cdot I_{OUT(MAX)}^2 \cdot r_{PT} \cdot R_{DS(ON)}$$

両方のMOSFETに I^2R 損失がありますが、 P_{TOP} の式には遷移損失の項が追加されており、これは入力電圧が高いとき最も大きくなります。定数 $k = 2A^{-1}$ を使って遷移損失の大きさを推算することができます。ボトムMOSFETの損失は、入力電圧が高いとき、またはボトムのデューティ・サイクルがほぼ100%になる短絡時に最も大きくなります。

LTC3736は重なり合わないアンチ・シュートスルーのゲート・ドライブ制御方式を使ってPチャネルとNチャネルのMOSFETが同時にオンしないように保証しています。正しく動作するには、この制御方式に使われるMOSFETがDC/DCスイッチング・アプリケーション用であることが必要です。多くのMOSFETは、特にPチャネルMOSFETは静的なスイッチに使うことが意図されており、オン/オフが速くありません。

PチャネルMOSFETの選択基準の妥当な出発点として、一般にゲート電荷(Q_G)が $4.5V_{GS}$ で $\geq 25nC \sim 30nC$ 以下、ターンオフ遅延時間($t_{D(OFF)}$)が約140ns以下が必要です。

ただし、個々のMOSFETメーカーのテスト方法や仕様の定義が異なり、ゲート・ドライブ電圧(V_{IN})による Q_G と $t_{D(OFF)}$ の変化が異なるので、PチャネルMOSFETは最終的には実際のLTC3736アプリケーションで正しく動作するか評価すべきです。

PチャネルとNチャネルのMOSFET間のシュートスルーは入力電源電流をモニタすることにより簡単に発見することができます。入力電源電圧が増加するにつれて入力電源電流が急激に増加する場合、おそらくシュートスルーが原因です。高い入力電圧(たとえば、 $V_{IN} > 5V$)でうまく動作しないMOSFETが低い電圧(たとえば、3.3V)で問題なく動作することがあることに注意してください。LTC3736のアプリケーションで問題なく動作することが分っている、いくつかの製造元から選んだPチャネルMOSFETを表1に示します。

NチャネルMOSFETの選択は一般にもっと簡単です。与えられた $r_{DS(ON)}$ に対して、ゲート電荷およびターンオン遅延時間とターンオフ遅延時間はPチャネルの場合よりはるかに小さいからです。

表1. LTC3736のアプリケーションに適した推奨PチャネルMOSFET

PART NUMBER	MANUFACTURER	TYPE	PACKAGE
Si7540DP	Siliconix	Complementary P/N	PowerPak SO-8
Si9801DY	Siliconix	Complementary P/N	SO-8
FDW2520C	Fairchild	Complementary P/N	TSSOP-8
FDW2521C	Fairchild	Complementary P/N	TSSOP-8
Si3447BDV	Siliconix	Single P	TSOP-6
Si9803DY	Siliconix	Single P	SO-8
FDC602P	Fairchild	Single P	TSOP-6
FDC606P	Fairchild	Single P	TSOP-6
FDC638P	Fairchild	Single P	TSOP-6
FDW2502P	Fairchild	Dual P	TSSOP-8
FDS6875	Fairchild	Dual P	SO-8
HAT1054R	Hitachi	Dual P	SO-8
NTMD6P02R2-D	On Semi	Dual P	SO-8

アプリケーション情報

動作周波数と同期

動作周波数(f_{OSC})の選択には、効率と部品サイズのあいだのトレードオフが必要です。動作周波数が低いと、MOSFETのゲート電荷損失と遷移損失によるMOSFETのスイッチング損失が減少して効率が上がります。ただし、低周波数動作では与えられたリップル電流に対してインダクタンス値を大きくする必要があります。

LTC3736の各コントローラの内部発振器は、PLLLPFピンがフロート状態でSYNC/FCBピンがDCの“L”または“H”のとき、公称550kHzで動作します。PLLLPFを V_{IN} に引き上げると750kHz動作が選択され、PLLLPFをGNDに引き下げると300kHz動作が選択されます。

あるいは、LTC3736はSYNC/FCBピンに与えられた250kHz～850kHzの周波数のクロック信号にフェーズロックします(「フェーズロック・ループと周波数同期」を参照)。

インダクタ値の計算

所期の入力電圧と出力電圧が与えられると、インダクタ値と動作周波数 f_{OSC} によって直ちにインダクタのピーク・トゥ・ピーク・リップル電流が決まります。

$$I_{RIPPLE} = \frac{V_{OUT}}{V_{IN}} \left(\frac{V_{IN} - V_{OUT}}{f_{OSC} \cdot L} \right)$$

リップル電流が小さいと、インダクタのコア損失、出力コンデンサのESR損失、さらに出力電圧リップルが減少します。したがって、周波数が低くリップル電流が小さいと高効率動作が実現されます。ただし、これを達成するには大きなインダクタが必要です。

妥当な出発点として、 $I_{OUT(MAX)}$ の約40%のリップル電流を選択します。最大入力電圧で最大リップル電流が発生することに注意してください。リップル電流が規定された最大値を超えないように保証するには、次式に従ってインダクタを選択します。

$$L \geq \frac{V_{IN} - V_{OUT}}{f_{OSC} \cdot I_{RIPPLE}} \cdot \frac{V_{OUT}}{V_{IN}}$$

バースト・モード動作に関する検討事項

選択した $R_{DS(ON)}$ とインダクタの値によって、LTC3736がバースト・モード動作に入る負荷電流も決定されます。バースト時には、コントローラはピーク・インダクタ電

流をおよそ次の値にクランプします。

$$I_{BURST(PEAK)} = \frac{1}{4} \cdot \frac{\Delta V_{SENSE(MAX)}}{R_{DS(ON)}}$$

対応する平均電流はリップル電流の大きさに依存します。インダクタの値が小さい(I_{RIPPLE} が大きい)と、バースト・モード動作が開始される負荷電流が減少します。

バースト期間中にインダクタ電流が連続して流れるようにリップル電流を設定するのが普通です。したがって、

$$I_{RIPPLE} \leq I_{BURST(PEAK)}$$

したがって、最小インダクタンスは以下のようになりません。

$$L_{MIN} \leq \frac{V_{IN} - V_{OUT}}{f_{OSC} \cdot I_{BURST(PEAK)}} \cdot \frac{V_{OUT}}{V_{IN}}$$

この回路では L_{MIN} より低い値を使用することもできますが、バースト期間中のインダクタ電流は不連続になり、そのため効率がわずかに下がります。ただし、一般に、 I_{RIPPLE} を $I_{BURST(PEAK)}$ に相当させておくのは良いことです。

インダクタのコアの選択

インダクタンスの値が決まったら、次にインダクタの種類を選択します。高効率コンバータは低価格の鉄粉コアに見られるコア損失は一般に許容できないので、フェライト、Molypermalloy(モリブデンパーマロイ)、またはKool Mu®のコアを使わざるをえません。一定のインダクタ値に対して実際のコア損失はコア・サイズには依存せず、選択したインダクタンスに大きく依存します。インダクタンスが増加するとコア損失が低下します。残念ながら、インダクタンスを大きくするにはワイヤの巻数を増やす必要があるため銅損失が増加します。

フェライトを使用した設計ではコア損失がきわめて低く、高いスイッチング周波数に適しているため、設計目標を銅損失と飽和を防ぐことに集中することができます。フェライト・コアの材質は極度に飽和します。つまり、最大設計ピーク電流を超すと、インダクタンスが急激に消滅します。その結果、インダクタのリップル電流が急増し、出力電圧リップルが増加します。コアは飽和させないでください。

Kool MuはMagnetics, Inc.の登録商標です。

アプリケーション情報

Molypermalloy (Magnetics, Inc. 製) はトロイドに最適な低損失コア材料ですが、フェライトよりも高価です。Magnetics, Inc. 製で経済的なものがKool M μ です。トロイドは特に多層巻線が使用できるときに空間効率が非常に高くなります。これらにはボビンがないので実装が困難です。ただし、表面実装用の製品が入手でき、高さもそれほどではありません。

ショットキー・ダイオードの選択 (オプション)

図16のショットキー・ダイオードD1とD2は、パワーMOSFETの導通期間の間隙に生じるデッドタイムに電流を流します。これによってボトムNチャネルMOSFETのボディ・ダイオードがオンしてデッドタイム中に電荷が蓄積するのを防ぎます。このような電荷蓄積は効率を1%ほど低下させる可能性があります。1Aのショットキー・ダイオードは比較的小さい平均電流を流すので、一般にLTC3736のほとんどのアプリケーションにとって十分なサイズです。これより大きなダイオードは接合容量が大きいため遷移損失が増加します。効率の低下を許容できる場合、このダイオードは省くことができます。

C_{IN}とC_{OUT}の選択

C_{IN}の選択は、2フェーズ・アーキテクチャと、入力回路(バッテリー/ヒューズ/コンデンサ)を流れるワーストケースRMS電流へのこのアーキテクチャの影響によって単純化されます。コンデンサのワースト・ケースRMS電流はコントローラが1つだけ動作しているときに流れることを示すことができます。最大RMSコンデンサ電流の条件を求めるには、以下の式でV_{OUT}とI_{OUT}の積が最大になる方のコントローラを使用する必要があります。他方のコントローラから引き出される出力電流を増やすと、入力RMSリップル電流が実際にはその最大値から減少します。位相をずらす方式では、1フェーズの電源ソリューションと比較すると、入力コンデンサのRMSリップル電流が一般に30%~70%ほど減少します。

連続モードでは、PチャネルMOSFETのソース電流はデューティ・サイクルが(V_{OUT})/(V_{IN})の方形波になります。大きな過渡電圧を防止するには、1つのチャンネルの最大RMS電流に対応できる容量の低ESRコンデンサを使用します。最大RMSコンデンサ電流は次式で与えられます。

$$C_{IN} \text{ Required } I_{RMS} \approx \frac{I_{MAX}}{V_{IN}} \left[(V_{OUT})(V_{IN} - V_{OUT}) \right]^{1/2}$$

この式はV_{IN} = 2V_{OUT}のときに最大値をとります。ここで、I_{RMS} = I_{OUT}/2です。大きく変化させてもそれほど状況が改善されないため、一般にはこの単純なワーストケース条件が設計に使用されます。多くの場合、コンデンサ製造業者のリップル電流定格はわずか2000時間の寿命時間によって規定されています。このため、コンデンサをさらにディレーティングする、つまり要求条件よりも高い温度定格のコンデンサを選択するようにしてください。サイズまたは高さの設計条件に適合させるため、複数のコンデンサを並列に接続することができます。LTC3736は動作周波数が高いため、C_{IN}にセラミック・コンデンサを使用することもできます。疑問点については必ず製造元に問い合わせてください。

LTC3736の2フェーズ動作の利点は、電力の高い方のコントローラに対する上式を使用し、次に両方のコントローラが同時にオンするとき生じるであろう損失を計算することによって評価することができます。両方のコントローラが動作しているときは、入力コンデンサのESRを流れる電流パルスの重なり合った部分の減少により、総RMS電力損失が減少します。この理由により、ワーストケースのコントローラについて上で計算した入力コンデンサの条件はデュアル・コントローラの設計に対して適切です。さらに、2フェーズ・システムではピーク電流が減少するため、入力保護ヒューズの抵抗、バッテリー抵抗、およびPCボードのトレース抵抗による各損失も減少します。マルチフェーズ・デザインの全体的利点は、電源/バッテリーのソース・インピーダンスを効率テストに含めるとき初めて完全に把握されます。PチャネルMOSFETのソースは互いに1cm以内に配置し、共通C_{IN}を共有させます。ソースとC_{IN}を分離すると、V_{IN}に望ましくない電圧共振や電流共振を生じる可能性があります。

小さな(0.1 μ F ~ 1 μ F)バイパス・コンデンサをLTC3736に近づけて、デバイスのV_{IN}ピンとグランド間に配置することも推奨します。C_{IN}(C1)とV_{IN}ピン間に10 Ω 抵抗を置くと2つのチャンネルはさらに分離されます。

C_{OUT}は等価直列抵抗(ESR)に基づいて選択します。一般に、ESRの要求条件が満たされると、その容量はフィルタリングに対し十分です。出力リップル(ΔV_{OUT})は次式で近似できます。

$$\Delta V_{OUT} \approx I_{RIPPLE} \left(ESR + \frac{1}{8fC_{OUT}} \right)$$

アプリケーション情報

ここで、 f は動作周波数、 C_{OUT} は出力容量、 I_{RIPPLE} はインダクタのリプル電流です。 I_{RIPPLE} は入力電圧に応じて増加するため、出力リップルは入力電圧が最大の際に最も高くなります。

出力電圧の設定

LTC3736の出力電圧は、図5に示されているように、出力両端に注意深く配置した外付け帰還抵抗分割器によってそれぞれ設定されます。安定化された出力電圧は次式によって決まります。

$$V_{OUT} = 0.6V \cdot \left(1 + \frac{R_B}{R_A}\right)$$

周波数応答を改善するには、フィードフォワード・コンデンサ(C_{FF})を使うことができます。 V_{FB} ラインはインダクタやSWラインなどのノイズ源から離して配線するように十分注意してください。

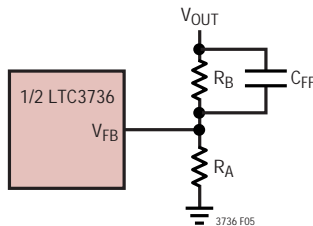


図5 . 出力電圧の設定

実行/ソフトスタート機能

RUN/SSピンには2つの役目があり、オプションの外部ソフトスタート機能とLTC3736をシャットダウンする機能を備えています。

RUN/SSピンを0.7Vより下に引き下げると、LTC3736は低消費電流($I_Q = 9\mu A$)のシャットダウン・モードになります。RUN/SSがグランドまで完全に引き下げられると、LTC3736がシャットダウンから抜け出すまでに次式で与えられる遅延時間が経過します。

$$t_{DELAY} = 0.7V \cdot \frac{C_{SS}}{0.7\mu A} = 1s/\mu F \cdot C_{SS}$$

このピンは図6に示されているように直接ロジックでドライブ可能です。図6のダイオードD1によってスタート遅延時間は短くなりますが、 C_{SS} をゆっくり上昇させてソフト・スタート機能を実現することができます。

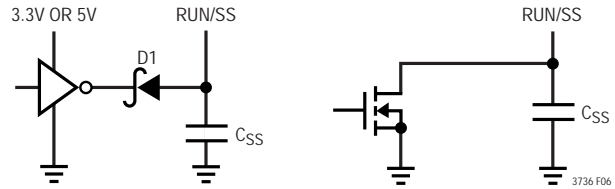


図6 . RUN/SSピンのインターフェース

外部ソフトスタートが不要ならば、このダイオード(およびコンデンサ)を除くことができます。

ソフトスタートのあいだ、誤差アンプへの正リファレンスを0Vから0.6Vにゆっくりランプアップさせることにより V_{OUT1} の起動が制御されるので、 V_{OUT1} は0Vからその最終値まで滑らかに上昇します。既定の内部ソフトスタート時間は1msです。これはRUN/SSピンとSGND間にコンデンサを接続して増加させることができます。この場合、ソフトスタート時間はおよそ次のようになります。

$$t_{SS1} = C_{SS} \cdot \frac{600mV}{0.7\mu A}$$

トラッキング

V_{OUT2} の起動はTRACKピンの電圧によって制御されます。このピンは図7aと図7bに概念的に示されているように通常 V_{OUT2} の起動が V_{OUT1} の起動を追尾できるようにするために使われます。TRACKピンの電圧が0.6Vの内部リファレンスより低いと、LTC3736は V_{FB2} の電圧を0.6VではなくTRACKピンの電圧に制御します。 V_{OUT2} の起動は抵抗分割器(図7c)によって設定された比率に従ってレシオメトリックに V_{OUT1} の起動を「追尾」することができます。

$$\frac{V_{OUT1}}{V_{OUT2}} = \frac{R2A}{R_{TRACKA}} \cdot \frac{R_{TRACKA} + R_{TRACKB}}{R2B + R2A}$$

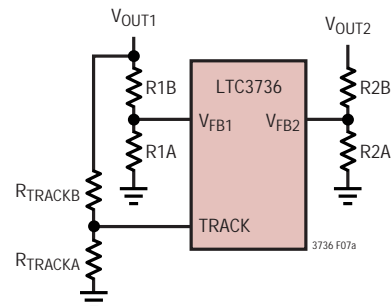
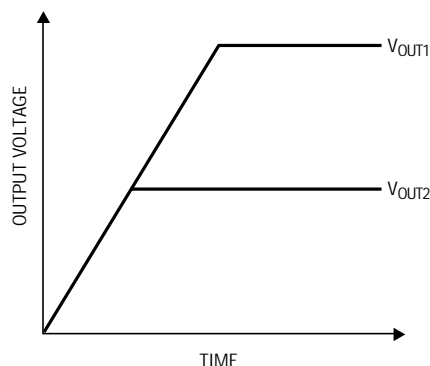
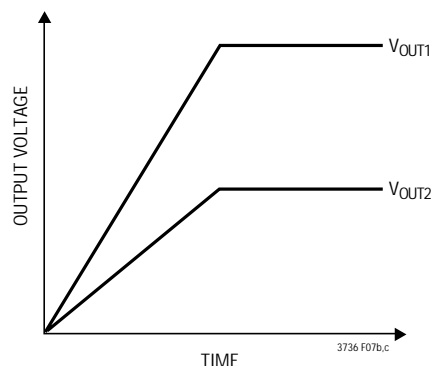


図7a . TRACKピンの利用

アプリケーション情報



(7b) 同時トラッキング



(7c) レシオメトリック・トラッキング

図7bと図7c . 出力電圧トラッキングの2つの異なるモード

同時トラッキング(起動時に $V_{OUT1} = V_{OUT2}$)の場合、以下のようになります。

$$R2A = R_{TRACKA}$$

$$R2B = R_{TRACKB}$$

V_{OUT2} が0Vからその最終値まで上昇するのに要するランブ時間は次のとおりです。

$$t_{SS2} = t_{SS1} \cdot \frac{R_{TRACKA}}{R1A} \cdot \frac{R1A + R1B}{R_{TRACKA} + R_{TRACKB}}$$

同時トラッキングの場合は次のとおりです。

$$t_{SS2} = t_{SS1} \cdot \frac{V_{OUT2F}}{V_{OUT1F}}$$

ここで、 V_{OUT1F} と V_{OUT2F} はそれぞれ V_{OUT1} と V_{OUT2} の安定化された最終値です。TRACKピンを使うとき V_{OUT1} は常に V_{OUT2} より大きくします。トラッキング機能が不要なら、このTRACKピンを V_{IN} に接続することができます。ただし、この状況では V_{OUT2} のソフトスタートは(内部も外部も)動作しません。

フェーズロック・ループと周波数同期

LTC3736には電圧制御発振器(VCO)と位相検出器で構成されるフェーズロック・ループ(PLL)が内蔵されています。これにより、コントローラ1の外部PチャンネルMOSFETのターンオンを、SYNC/FCBピンに与える外部クロック信号の立上りエッジにロックさせることができます。したがって、コントローラ2の外部PチャンネルMOSFETのターンオンは、外部クロックに対して180度

位相がずれます。位相検出器はエッジに反応するデジタル・タイプで、外部発振器と内部発振器の位相のずれをゼロ度にします。このタイプの位相検出器は、外部クロックの高調波に誤ってロックすることがありません。

位相検出器の出力は、PLLLPFピンに接続された外部フィルタ・ネットワークを充放電する1対の相補型電流源です。SYNC/FCBにクロック信号が与えられているときのPLLLPFピンの電圧と動作周波数の関係が図8に示されており、「電気的特性」の表で規定されています。LTC3736は周波数がLTC3736の内部VCOの範囲(公称200kHz~1MHz)の外部クロックにだけ同期することができることに注意してください。これは全温度範囲と全変動域で300kHz~750kHzの範囲が保証されています。簡略化したブロック図を図9に示します。

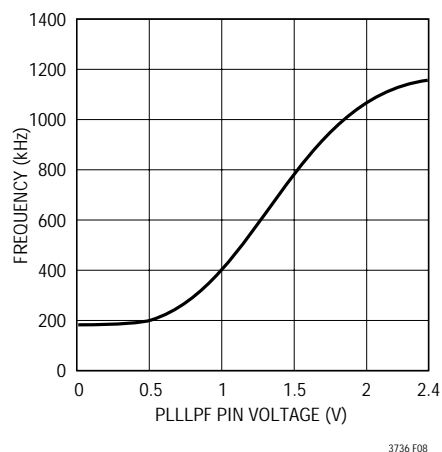


図8 . 外部クロックに同期しているときの発振器周波数とPLLLPFピンの電圧の関係

アプリケーション情報

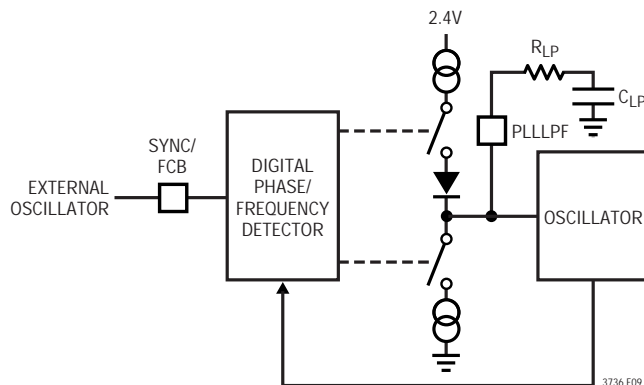


図9．フェーズロック・ループのブロック図

外部クロックの周波数が内部発振器の周波数(f_{OSC})より大きいと、電流が位相検出器の出力から連続的にソースされ、PLLLPFピンを引き上げます。外部クロックの周波数が f_{OSC} より小さいと、電流は連続的にシンクされ、PLLLPFピンを引き下げます。外部周波数と内部周波数が同じだが位相が異なると、位相差に対応した時間だけ電流源がオンします。PLLLPFピンの電圧は、外部クロックと内部発振器の位相と周波数が等しくなるまで調整されます。安定した動作点では、位相検出器の出力は高インピーダンスになり、フィルタ・コンデンサ C_{LP} がその電圧を保持します。

ループ・フィルタの部品(C_{LP} と R_{LP})により、位相検出器からの電流パルスが平滑化され、安定した入力電圧制御発振器に与えられます。フィルタ部品の C_{LP} と R_{LP} により、ループがロックする速度が決定されます。一般に、 $R_{LP} = 10k$ で、 C_{LP} は $2200pF \sim 0.01\mu F$ です。

一般に、外部クロック入力(SYNC/FCBピンの)Hレベルは1.6Vで、“L”レベルは1.2Vです。

PLLLPFを使用できる異なった状態を表2に示します。

表2

PLLLPF PIN	SYNC/FCB PIN	FREQUENCY
0V	DC Voltage	300kHz
Floating	DC Voltage	550kHz
V_{IN}	DC Voltage	750kHz
RC Loop Filter	Clock Signal	Phase-Locked to External Clock

SYNC/FCBピンを使った補助巻線制御

SYNC/FCBを補助フィードバックとして使って、フライバック巻線の出力を安定化することができます。このピンがグランドを基準にした0.6Vスレッショルドより下がると、連続モード動作が強制されます。

連続モードのあいだ電流はトランスの1次側を連続して流れます。補助巻線はボトム同期NチャネルMOSFETがオンしているときだけ電流を流します。主負荷電流が少なく V_{IN}/V_{OUT} の比が1に近いとき、あるいはそのいずれかのときには、出力コンデンサから予備負荷に電力を伝送するのに十分な時間、同期MOSFETがオンにならない可能性があります。同期MOSFETの通電率が十分なあいだは、強制連続動作によって補助巻線がサポートされません。FCB入力ピンを使えば、補助巻線から電力を引き出すためにトランスの主巻線から電力を引き出す必要はなくなります。ループが連続モードなら、主出力の負荷に関係なく、補助出力に公称負荷を与えることができます。

補助出力電圧 V_{AUX} は、図10に示されているように、一般にトランスの巻数比 N によって設定されます。

$$V_{AUX} \approx (N + 1) V_{OUT}$$

ただし、主負荷電流が軽いためコントローラがバースト・モード動作に入ってスイッチングを停止すると V_{AUX} が垂下します。 V_{AUX} からFCBに接続されている外部抵抗分割器によって最小電圧 $V_{AUX(MIN)}$ が設定されます。

$$V_{AUX(MIN)} = 0.6V \left(1 + \frac{R6}{R5} \right)$$

アプリケーション情報

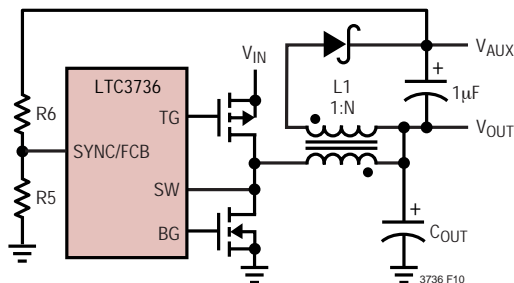


図10．補助出力ループの接続

V_{AUX} がこの値より下に下がると、FCB電圧は V_{AUX} が再び最低値を超えるまで一時的に連続スイッチング動作を強制します。

SYNC/FCBを使用できる異なった状態を表3に示します。

表3

SYNC/FCB PIN	CONDITION
0V ~ 0.5V	強制連続モード 電流反転は許容される
0.7V ~ V_{IN}	バースト・モード動作がイネーブルされる 電流反転は許容されない
帰還抵抗	補助巻線を安定化する
外部クロック信号	フェーズロック・ループをイネーブルする (外部CLKに同期する) 軽負荷時のパルス・スキッピング 電流反転は許容されない

フォールト状態：短絡と電流制限

ボトムMOSFETの過熱を防止するため、フォールドバック電流制限を追加して、フォールトの程度に応じて電流を減らすことができます。

フォールドバック電流制限は、図11に示されているように、出力と I_{TH} ピン間にダイオード D_{FB1} と D_{FB2} を追加して実装されます。単純な短絡($V_{OUT} = 0V$)の場合、電流は最大出力電流の約50%に低減されます。

低電源電圧動作

LTC3736は2.4Vより下まで動作可能ですが、 V_{IN} が3Vより低くなると、最大許容出力電流が低下します。電源が2.4Vまで低下したときの変化量を図12に示します。 V_{REF} に対する影響も示されています。

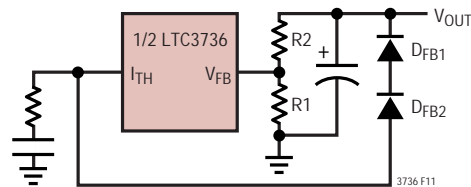
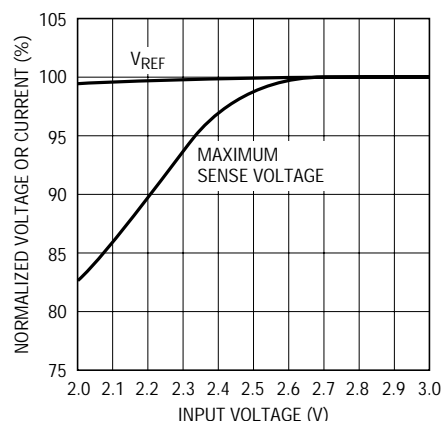


図11．フォールドバック電流制限

図12． V_{REF} のライン・レギュレーションと低入力電源の最大センス電圧

最小オン時間に関する検討事項

最小オン時間 $t_{ON(MIN)}$ は、LTC3736がトップPチャネルMOSFETをオンしてから再度オフすることができる最小時間です。これは内部タイミング遅延とトップMOSFETをオンするのに必要なゲート電荷の量によって決まります。デューティ・サイクルが低く周波数が高いアプリケーションではこの最小オン時間の限界値に接近する可能性がありますので、以下の注意が必要です。

$$t_{ON(MIN)} < \frac{V_{OUT}}{f_{OSC} \cdot V_{IN}}$$

デューティ・サイクルが最小オン時間で対応可能な値以下になると、LTC3736は(強制連続モードが選択されない限り)サイクル・スキップを開始します。出力電圧は引き続き安定化されますが、リップル電流とリップル電圧が増加します。LTC3736の最小オン時間は標準で約250nsです。ただし、ピーク・センス電圧($I_{L(PEAK)} \cdot R_{DS(ON)}$)が減少するにつれ、最小オン時間が約300nsまで徐々に増加します。これは、軽負荷でリップル電流が低い強制連続アプリケーションでは特に重要な問題です。

アプリケーション情報

強制連続モードが選択され、デューティ・サイクルが最小オン時間の条件を下回ると、出力は過電圧保護によって安定化されます。

効率に関する検討事項

スイッチング・レギュレータの効率は、「出力電力 ÷ 入力電力 × 100%」で表されます。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。効率は次式で表すことができます。

$$\text{効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、L1、L2などは入力電力に対するパーセンテージで表した個々の損失です。

回路内の電力を消費するすべての要素で損失が生じますが、LTC3736の回路の損失の大部分は4つの主な損失要因によって生じます。1) LTC3736のDCバイアス電流、2) MOSFETのゲート電荷による電流、3) I^2R 損失、および4) 遷移損失です。

- 1) V_{IN} (ピン)電流は「電気的特性」に記載されているDC電源電流であり、MOSFETドライバ電流は含まれません。 V_{IN} 電流によって小さな損失が発生し、この損失は V_{IN} に従って増加します。
- 2) パワーMOSFETのゲート容量をスイッチングすると、MOSFETのゲート電荷による電流が流れます。MOSFETのゲートが“L”から“H”、そして再び“L”に切り替わるたびに、SENSE+からグランドに微小電荷dQが移動します。その結果生じるdQ/dtはSENSE+から流出する電流であり、一般にDC電源電流よりはるかに大きくなります。連続モードでは、 $I_{GATECHG} = f \cdot Q_p$ となります。
- 3) I^2R 損失はMOSFETとインダクタの各DC抵抗から計算されます。連続モードでは平均出力電流がLを流れますが、トップPチャンネルMOSFETとボトムNチャンネルMOSFET間で「チョップ」されます。各MOSFETの $R_{DS(ON)}$ にデューティ・サイクルを掛け、Lの抵抗値と加算して I^2R 損失を求めることができます。
- 4) 遷移損失はトップの外部PチャンネルMOSFETで生じ、動作周波数と入力電圧が高いほど大きくなります。遷移損失は次式から推定できます。

$$\text{遷移損失} = 2 (V_{IN})^2 I_{O(MAX)} C_{RSS}(f)$$

C_{IN} や C_{OUT} のESR消費損失やインダクタのコア損失などその他の損失は一般に全付加損失の2%以下に過ぎません。

過渡応答のチェック

レギュレータのループ応答は負荷過渡応答を見てチェックすることができます。スイッチング・レギュレータは負荷電流のステップに対して応答するのに数サイクルを要します。負荷にステップが生じると、 V_{OUT} が直ちに $(\Delta I_{LOAD})(ESR)$ に等しい量だけシフトします。ここで、ESRは C_{OUT} の等価直列抵抗です。 ΔI_{LOAD} は C_{OUT} の充電または放電も開始するので、帰還誤差信号を発生します。次に、レギュレータ・ループが V_{OUT} を定常状態の値に戻します。この回復時間のあいだ、オーバーシュートやリングがないか V_{OUT} をモニタすることができます。OPTI-LOOP補償により、広範な出力容量とESR値に対して過渡応答の最適化を図ることができます。

I_{TH} の直列 R_C - C_C フィルタ(「機能図」を参照)により、支配的なポール-ゼロ・ループ補償が設定されます。このデータシートの表紙の「標準的応用例」に示されている I_{TH} ピンの外付け部品はほとんどのアプリケーションにおいて妥当な出発点となります。これらの値は、プリント基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定した後で、過渡応答を最適化するために多少は(推奨値の0.2~5倍)変更することができます。出力コンデンサのさまざまな種類と値によってループの帰還係数と位相が決まるので、まず出力コンデンサを決定する必要があります。立上り時間が $1\mu s \sim 10\mu s$ の、全負荷電流の20%~100%の出力電流パルスによって出力電圧波形と I_{TH} ピンの波形を発生させ、それによって全体的なループの安定性を判断することができます。ループの利得は R_C を大きくすると増加し、ループの帯域幅は C_C を小さくすると拡大します。出力電圧のセトリングの様子は閉ループ・システムの安定性に関係し、電源の実際の全体的性能を表します。制御ループ理論の概説を含め、補償部品の最適化の詳細については、「アプリケーション・ノート76」を参照してください。

次に、大きな($1\mu F$ 以上)電源バイパス・コンデンサを備えた負荷をスイッチで接続すると、さらに厳しい過渡が発生します。放電しきったバイパス・コンデンサが実質的に C_{OUT} と並列接続状態になるため、 V_{OUT} が急速に低下します。負荷スイッチの抵抗が低く、しかもスイッチが瞬間的にドライブされると、どんなレギュレータでもこの問題を防止するのに十分な電流を供給することはできません。

アプリケーション情報

唯一の解決策は、スイッチ・ドライブの立ち上がり時間を制御して、負荷の立ち上がり時間を約 $(25)(C_{LOAD})$ に制限することです。したがって、 $10\mu\text{F}$ コンデンサでは $250\mu\text{s}$ の立ち上がり時間が必要で、充電電流は約 200mA に制限されます。

PCボード・レイアウトのチェックリスト

PCボードをレイアウトするときは、以下のチェックリストを使用してLTC3736が正しく動作するようにします。これらの項目は図13のレイアウト図に示してあります。2フェーズ・デュアル・レギュレータの各電流経路の電流波形を図14に示します。

1) 各チャンネルの電源ループ(入力コンデンサ、MOSFET、インダクタ、出力コンデンサ)はできるだけ小さくし、他のチャンネルの電源ループからできるだけ分離します。

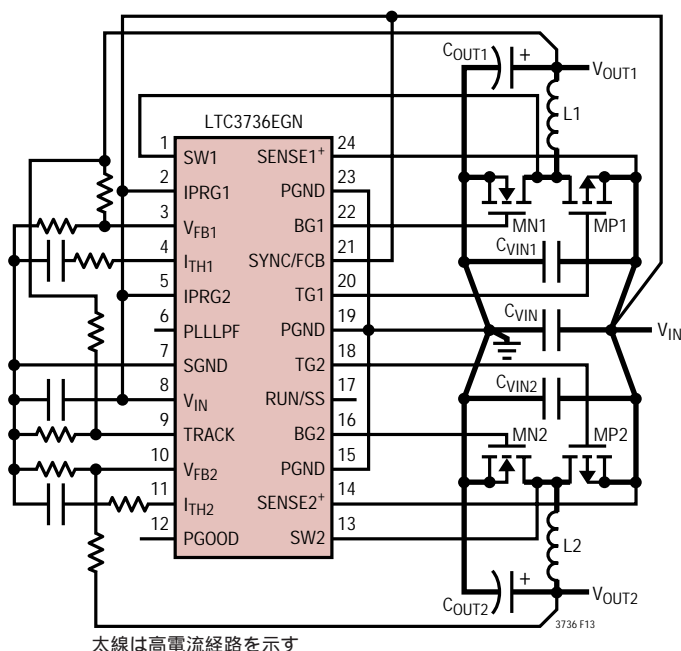


図13 . LTC3736のレイアウト図

理想的には、PチャンネルとNチャンネルのFETのドレインは互いに近づけて接続し、入力コンデンサはFETに近接させてFETのソース両端に(PチャンネルのソースからNチャンネルのソースに)接続します。値の小さな2個の入力コンデンサ(たとえば、各チャンネルに1個ずつ、2個の $10\mu\text{F}$)を個別に使う方が、両チャンネルが共通接続で共有する値の大きな(たとえば、 $22\mu\text{F}$)1個のコンデンサを使うよりも良いでしょう。

2) 信号グラウンドと電源グラウンドは分離します。信号グラウンドは、帰還抵抗分割器、 I_{TH} 補償ネットワーク、およびSGNDピンで構成されます。

電源グラウンドは入力コンデンサと出力コンデンサの(-)端子およびNチャンネルMOSFETのソースで構成されます。各チャンネルには(上の(1)で説明した)それぞれの電源ループのための独自のグラウンドを持たせます。2つのチャンネルの電源グラウンドは共通ポイントで相互に接続します。大きなスイッチング電流が流れるグラウンド経路を互いに離しておくことは非常に重要です。

LTC3736デバイスのPGNDピンを互いに短絡し、(スイッチング電流から離して)共通電源グラウンド接続に接続します。

3) 帰還抵抗は V_{FB} ピンに近づけて配置します。トップ帰還抵抗(R_B)を出力コンデンサに接続するトレースはケルビン・トレースにします。 I_{TH} 補償部品もLTC3736のすぐ近くに配置します。

4) 電流センス・トレース(SENSE+とSW)はPチャンネルMOSFETのソースとドレインに直接ケルビン接続します。

5) スイッチ・ノード(SW1、SW2)とゲート・ドライバ・ノード(TG1、TG2、BG1、BG2)を小信号部品、特に反対側のチャンネルの帰還抵抗、 I_{TH} 補償部品および電流センス・ピン(SENSE+とSW)から離してください。

アプリケーション情報

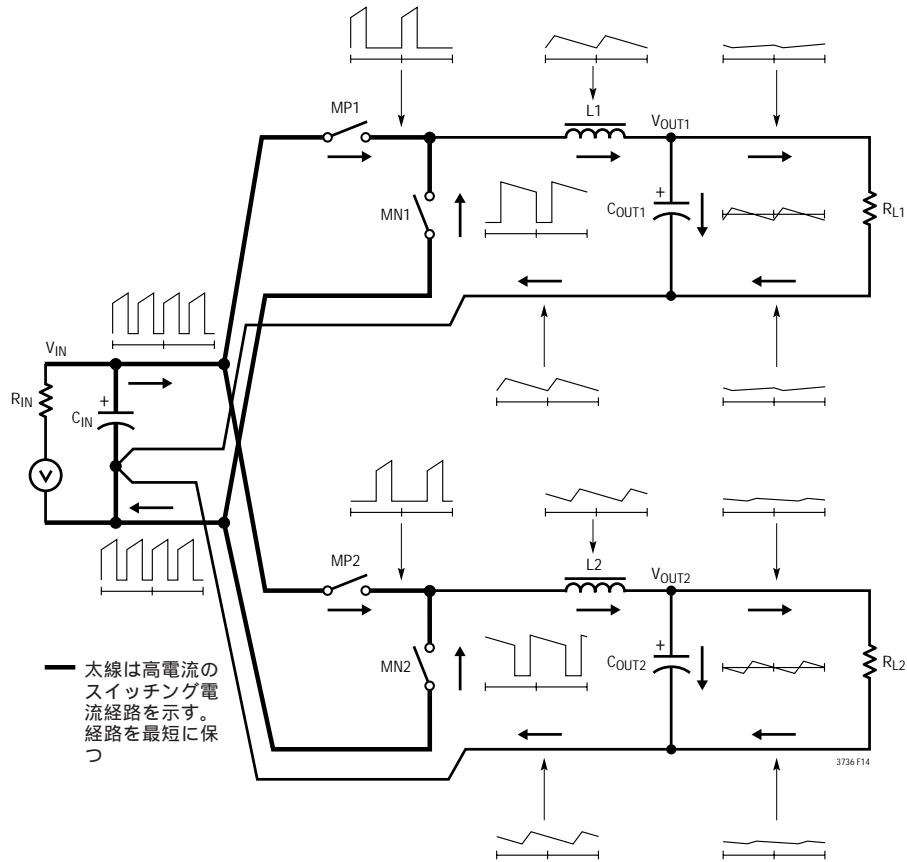


図14. ブランチ電流の波形

標準的応用例

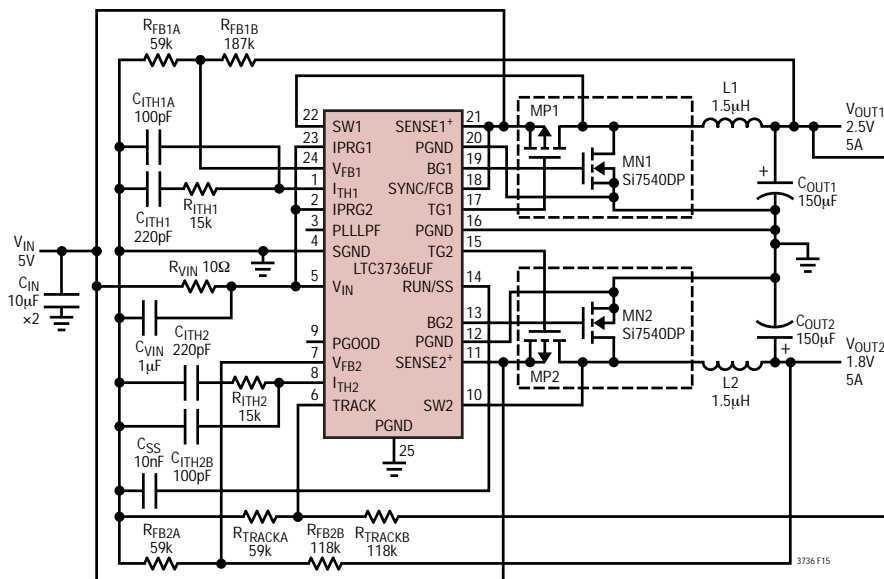


図15. 2フェーズ、550kHz、デュアル出力の同期式DC/DCコンバータ

標準的応用例

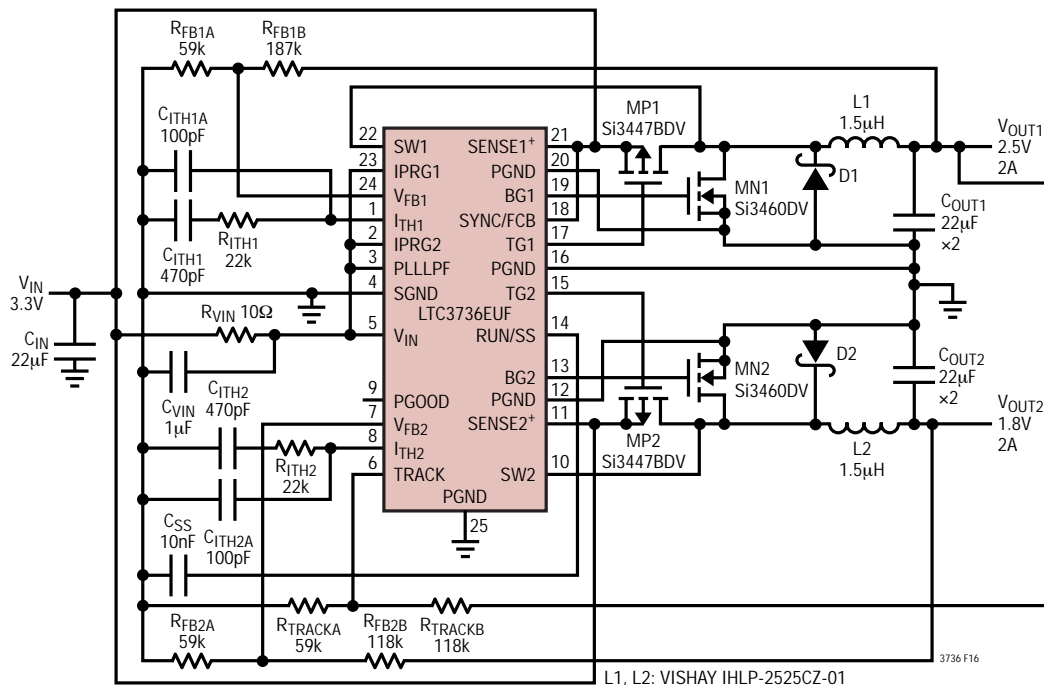


図16 . セラミック出力コンデンサ付き、2フェーズ、750kHz、デュアル出力の同期式DC/DCコンバータ

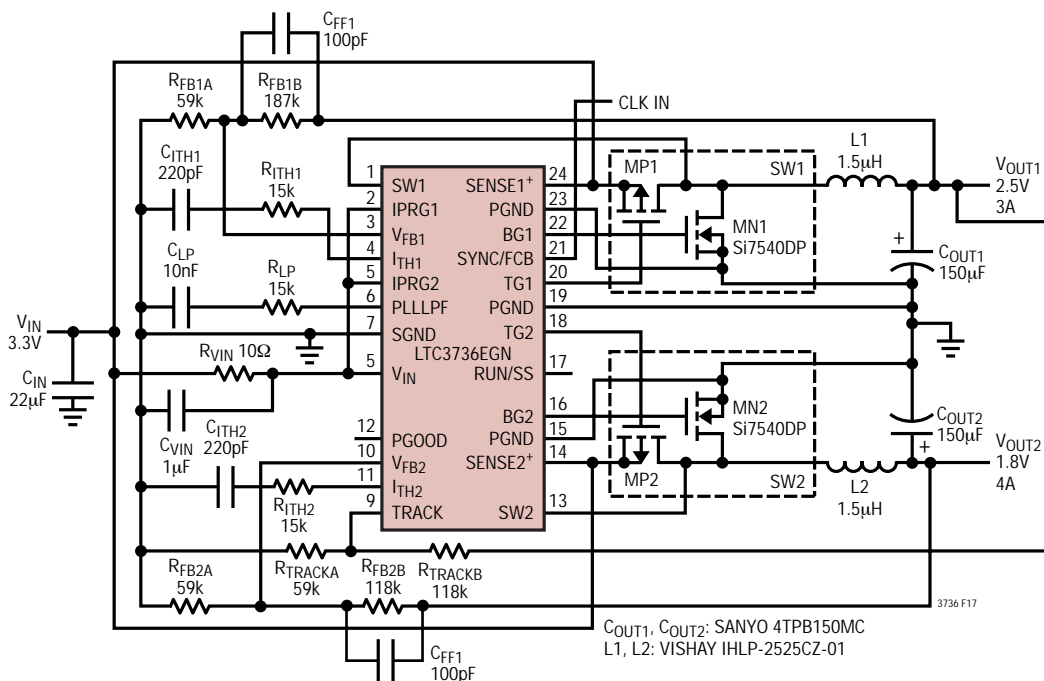
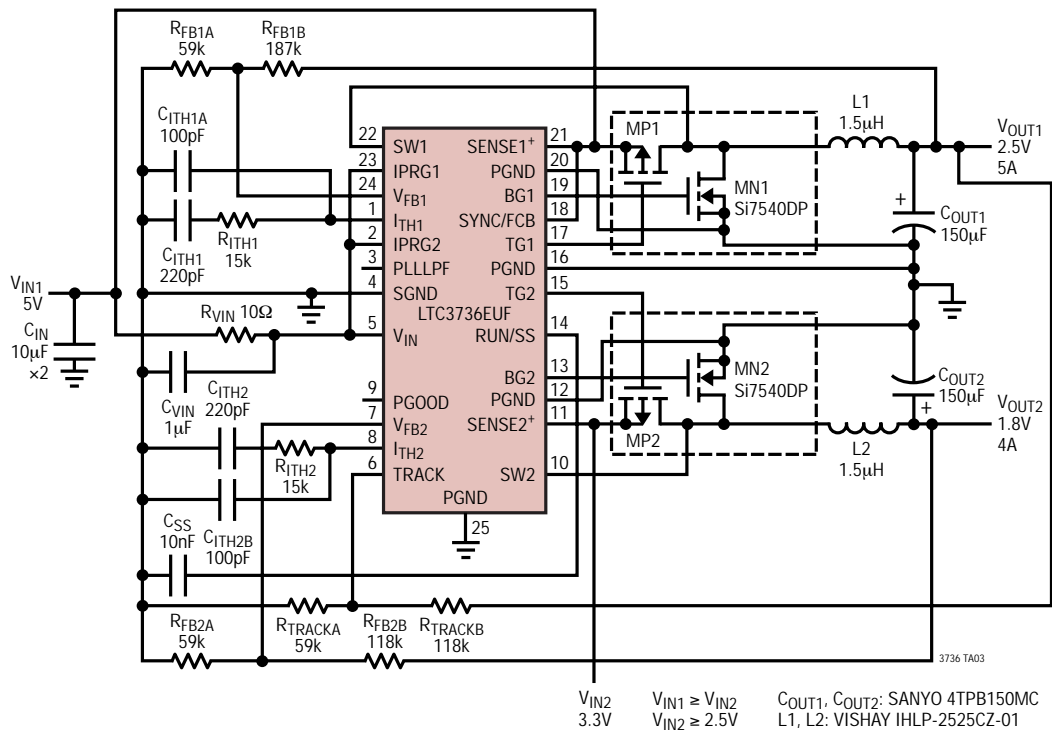


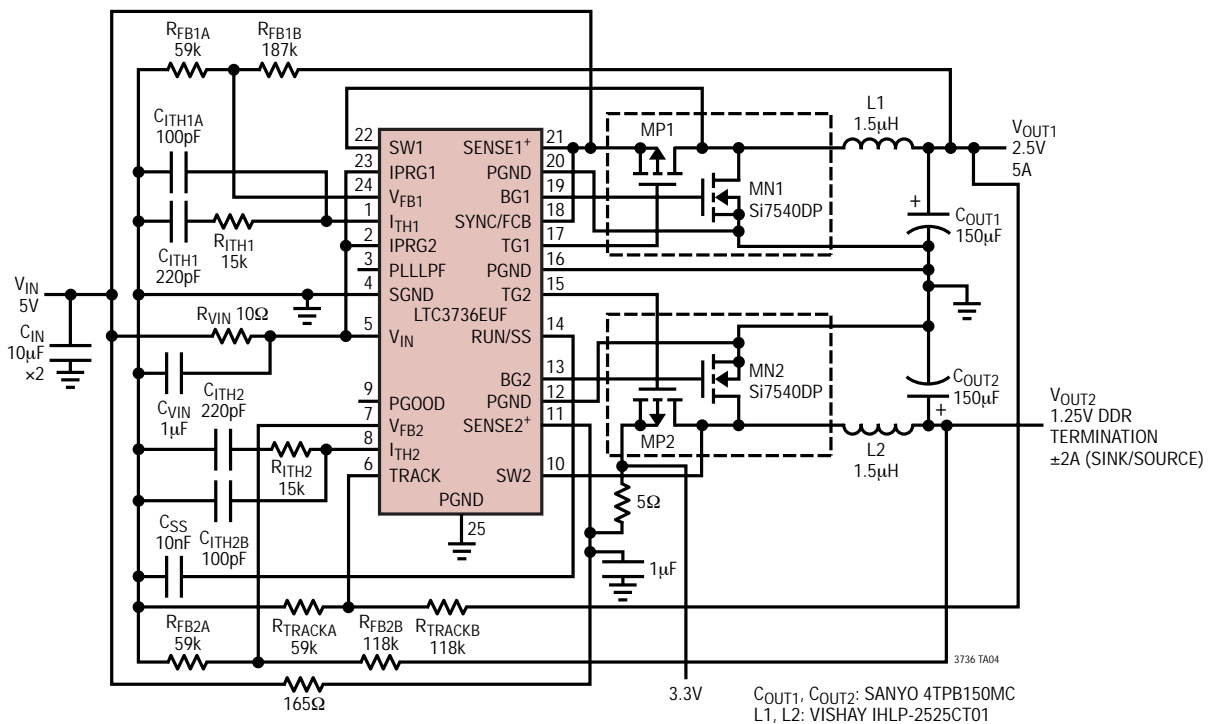
図17 . 2フェーズ、同期可能、デュアル出力の同期式DC/DCコンバータ

標準的応用例

異なる電力段入力電源付き、2フェーズ、550kHz、デュアル出力の同期式DC/DCコンバータ

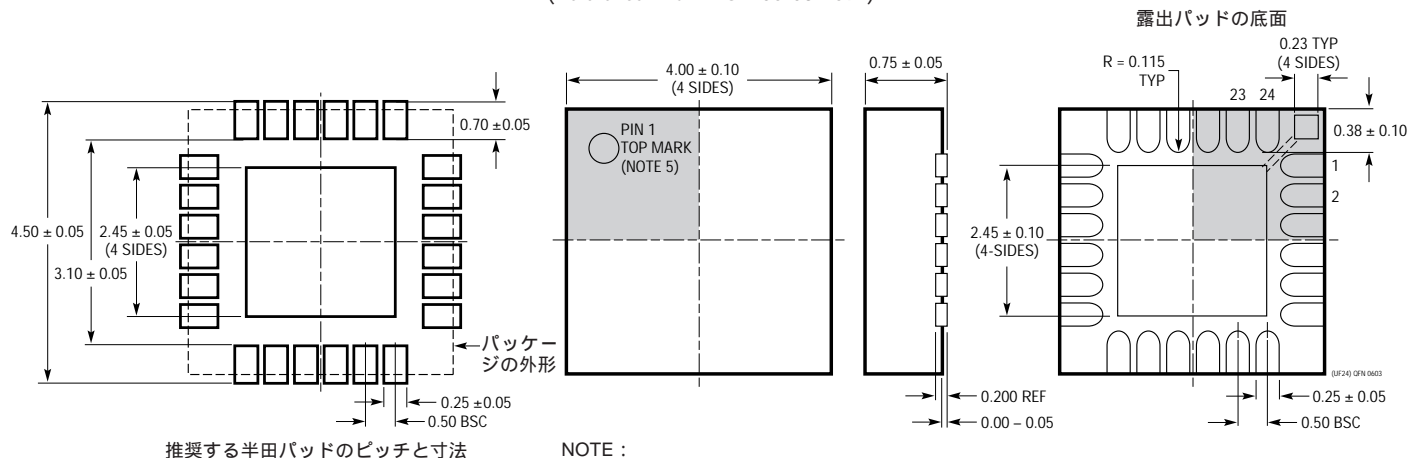


DDRメモリの終端電源付き、2フェーズ、550kHz、デュアル出力の同期式DC/DCコンバータ



パッケージ寸法

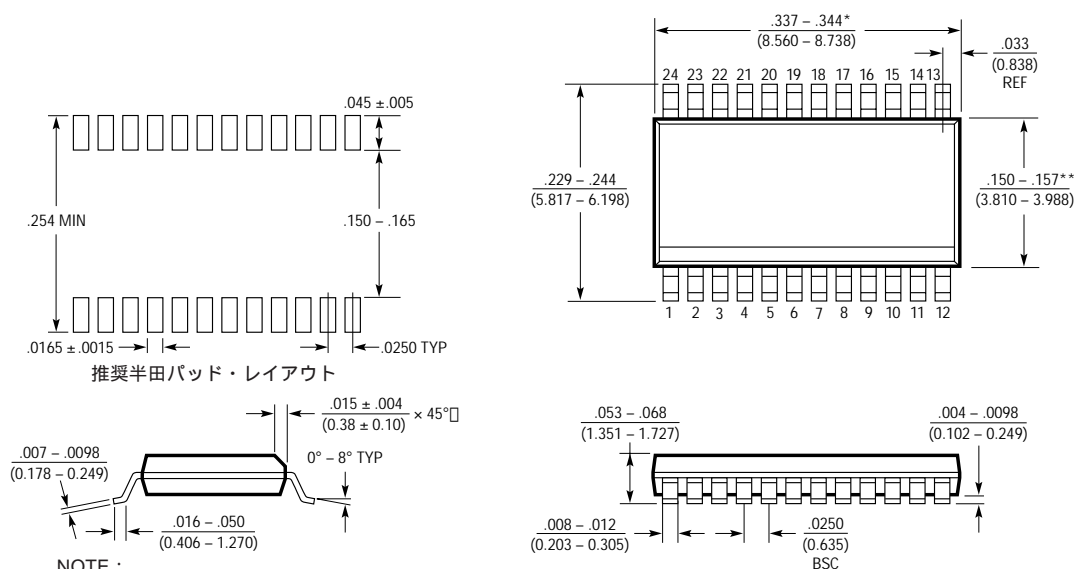
UFパッケージ 24ピン・プラスチックQFN(4mm × 4mm) (Reference LTC DWG # 05-08-1697)



NOTE :

1. 図はJEDECパッケージ外形MO-220のバリエーション(WGGD-X)にするよう提案されている(承認待ち)
2. すべての寸法はミリメートル
3. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。モールドのバリ(もしあれば)各サイドで0.15mmを超えないこと
4. 露出パッドは半田メッキとする
5. 網掛けの部分はパッケージのトップとボトムのパイン1の位置の参考に過ぎない
6. 図は実寸とは異なる

GNパッケージ 24ピン・プラスチックSSOP(細型.150インチ) (Reference LTC DWG # 05-08-1641)



NOTE :

1. 標準寸法 : インチ
2. 寸法は $\frac{\text{インチ}}{\text{ミリメートル}}$
3. 図は実寸とは異なる

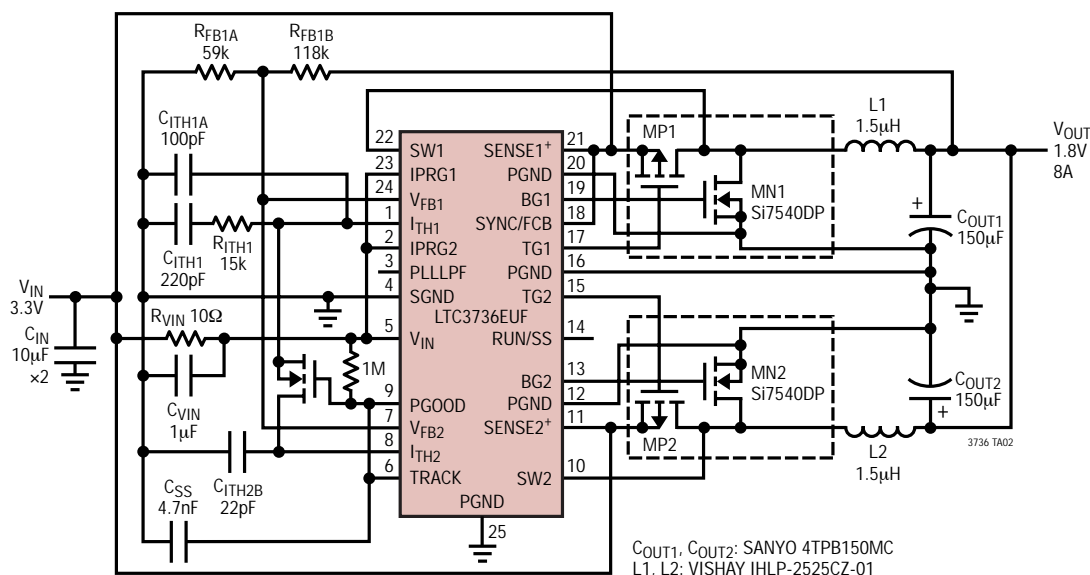
* 寸法にはモールドのバリを含まない。モールドのバリは各サイドで0.006”(0.152mm)を超えないこと

** 寸法にはリード間のバリを含まない。リード間のバリは各サイドで0.010”(0.254mm)を超えないこと

GN24 (SSOP) 0502

標準的応用例

2フェーズ、シングル出力の同期式DC/DCコンバータ(3.3V_{IN}から1.8V_{OUT}/8A)



関連製品

製品番号	説明	注釈
LTC1622	同期可能、低入力電圧、電流モード降圧DC/DCコントローラ	V _{IN} : 2V ~ 10V、バースト・モード動作、8ピンMSOP
LTC1628/ LTC1628-PG	デュアル高効率2フェーズ同期式降圧コントローラ	固定周波数、スタンバイ、5Vと3.3VのLDO、 V _{IN} : 最大36V、28ピンSSOP
LTC1708-PG	デュアルの高効率2フェーズ同期式降圧スイッチング・レギュレータ	1.3 ≤ V _{OUT} ≤ 3.5V、電流モード、3.5V ≤ V _{IN} ≤ 36V
LTC1735	高効率同期式降圧コントローラ	バースト・モード動作、16ピン細型SSOP、フォールト保護、3.5V ≤ V _{IN} ≤ 36V
LTC1772	固定周波数電流モード降圧DC/DCコントローラ	2.5V ≤ V _{IN} ≤ 9.8V、I _{OUT} : 最大4A、SOT-23パッケージ、550kHz
LTC1773	同期式降圧コントローラ	2.65V ≤ V _{IN} ≤ 8.5V、I _{OUT} : 最大4A、10ピンMSOP
LTC1778	No R _{SENSE} TM 同期式降圧コントローラ	センス抵抗なしの電流モード動作、高速過渡応答、 4V ≤ V _{IN} ≤ 36V
LTC1872	固定周波数電流モード降圧コントローラ	2.5V ≤ V _{IN} ≤ 9.8V、SOT-23パッケージ、550kHz
LTC2923	電源トラッキング・コントローラ	3電源まで制御、10ピンMSOP
LTC3411	1.25A (I _{OUT})、4MHz同期式降圧DC/DCコンバータ	95%の効率、V _{IN} : 2.5V ~ 5.5V、V _{OUT} = 0.8V、 I _Q = 60µA、I _{SD} = < 1µA、MSパッケージ
LTC3412	2.5A (I _{OUT})、4MHz同期式降圧DC/DCコンバータ	95%の効率、V _{IN} : 2.5V ~ 5.5V、V _{OUT} = 0.8V、 I _Q = 60µA、I _{SD} = < 1µA、TSSOP-16Eパッケージ
LTC3700	LDOレギュレータ付き固定周波数降圧コントローラ	2.65V ≤ V _{IN} ≤ 9.8V、550kHz、10ピンSSOP
LTC3701	2フェーズ、低入力電圧デュアル降圧DC/DCコントローラ	2.5V ≤ V _{IN} ≤ 9.8V、550kHz、PGOOD、PLL、16ピンSSOP
LTC3708	出力トラッキング付き高速2フェーズNO R _{SENSE} 降圧コントローラ	固定オン時間デュアル・コントローラ、V _{IN} : 最大36V、非常に低いデューティ・サイクル動作、5mm × 5mm QFNパッケージ
LTC3728/ LTC3728L	デュアル、550kHz、2フェーズ同期式降圧スイッチング・レギュレータ	固定周波数、V _{IN} : 最大36V、5Vと3.3VのLDO、 5mm × 5mm QFNまたは28ピンSSOP

No R_{SENSE}はリニアテクノロジー社の商標です。

3736f