インテル・モバイルCPU向け シングルフェーズ、高効率DC/DCコントローラ

特長

- **広い入力電圧範囲：4V～30V**
- **出力電圧精度：±1%**
- **6ビットIMVP-IV VIDコード：V_{OUT} = 0.7V～1.708V**
- **インテル互換の省電力モード（PSIB）**
- **適応型マスキング付きのパワーグッド出力**
- **損失のない電圧ポジショニング**
- **起動時やDeeper Sleep状態のV_{OUT}を抵抗で設定可能**
- Deep Sleep状態のオフセットを抵抗で設定可能
- プログラム可能な固定周波数：210kHz～550kHz
- 調整可能なソフトスタート電流ランプ
- フォールドバック出力電流制限
- 無効化オプション付きの短絡シャットダウン・タイマ
- 過電圧保護
- 32ピン5mm×5mm×0.8mm（高さ）QFNパッケージ

アプリケーション

- モバイルおよびデスクトップ・コンピュータ
- インターネット・サーバ

概要

LTC®3734は、固定周波数アーキテクチャで、すべてNチャネルのパワーMOSFETをドライブする、シングルフェーズ同期整流式降圧スイッチング・レギュレータ・コントローラです。出力電圧は、通常動作時は6つのVIDビットで設定可能で、最初の起動時やDeeper Sleep状態では外付け抵抗で設定可能です。LTC3734は最大550kHzの周波数で出力段をドライブします。強力なゲート・ドライバを内蔵し、外付けゲート・ドライバICが不要なので、設計を簡素化します。

インテル互換のPSIB入力により、2つのモードから選択できます。性能が向上した完全同期モードでは、出力リップルを非常に小さく抑え、非常に高速の過渡応答を実現します。一方、省電力モードでは、非常に高い効率を達成します。また、OPTI-LOOP®補償により、広範囲の出力容量とESR値に対して過渡応答を最適化することができます。

LTC3734は小型の5mm×5mmQFNパッケージで供給されます。2フェーズのアプリケーションについては、LTC3735を参照してください。

、LT、LTC、LTM、OPTI-LOOP、Burst Mode、Linear Technologyおよびリニアのロゴはリニアテクノロジー社の登録商標です。Stage Sheddingはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

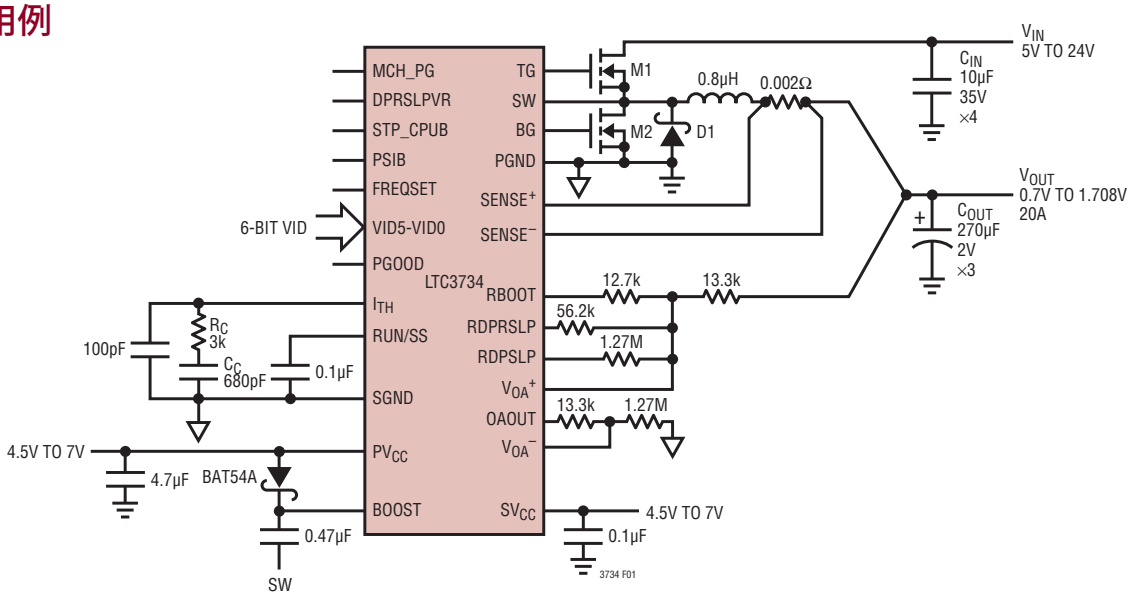


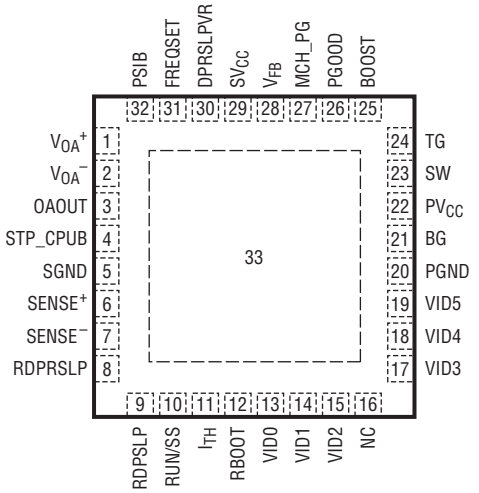
図1. 高電流降圧コンバータ

絶対最大定格

(Note 1)

入力電源電圧（PV_{CC}、SV_{CC}）.....7V～–0.3V
トップサイド・ドライバ電圧（BOOST）.....38V～–0.3V
スイッチ電圧（SW）.....32V～–5V
昇圧ドライバ電圧（BOOST-SW）.....7V～–0.3V
DPRSLPVR、STP_CPUB、MCH_PG、PGOOD、
RDPRSLP、RDPSLP、RBOOTの電圧.....5V～–0.3V
RUN/SS、FREQSET、PSIBの電圧.....7V～–0.3V
VID0～VID5の電圧.....5V～–0.3V
V_{FB}の電圧.....2V～–0.3V
V_{OA}^+、V_{OA}^-の電圧.....3.6V～–0.3V
1μs以下のピーク・ゲート・ドライブ電流（TG、BG）.....5A
動作周囲温度範囲（Note 2）..... –40°C～85°C
接合部温度（Note 3）.....125°C
保存温度範囲..... –65°C～125°C
リフローのピーク・ボディ温度.....245°C

ピン配置



UH PACKAGE
32-LEAD (5mm × 5mm) PLASTIC QFN
T_{JMAX} = 125°C, θ_{JA} = 34°C/W
EXPOSED PAD (PIN 33) IS GND, MUST BE SOLDERED TO PCB

発注情報

鉛フリー仕様	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC3734EUH#PBF	LTC3734EUH#TRPBF	3734	32-Lead Plastic (5mm × 5mm) QFN	–40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。
非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、http://www.linear-tech.co.jp/leadfree/をご覧ください。
テープアンドリールの仕様の詳細については、http://www.linear-tech.co.jp/tapeandreel/をご覧ください。

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外はT_A＝25°Cでの値。注記がない限り、V_{PVCC}＝V_{SVCC}＝5V、$V_{RUN/SS}$＝5V。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
メイン制御ループ							
Reference	Regulated Feedback Voltage	I_{TH} Voltage = 0.5V; Measured at V_{FB} (Note 4)			0.600		V
$V_{SENSEMAX}$	Maximum Current Sense Threshold	I_{TH} Voltage = Max; V_{CM} = 1.7V	●	59	72	85	mV
$V_{LOADREG}$	Output Voltage Load Regulation	(Note 4) Measured in Servo Loop, ΔI_{TH} Voltage:1.2V to 0.7V Measured in Servo Loop, ΔI_{TH} Voltage:1.2V～2V	 ● ●		 0.1 –0.1	 0.5 –0.5	 % %
$V_{REFLNREG}$	Reference Voltage Line Regulation	V_{PVCC} = V_{SVCC} = 4.5V to 7V			0.02	0.1	%/V
V_{PSIB}	Forced Continuous Threshold			0.57	0.6	0.63	V
I_{PSIB}	Forced Continuous Current	V_{PSIB} = 0V			–0.5	–1	μA
V_{OVL}	Output Overvoltage Threshold	Measured with Respect to V_{FB} = 0.6V		0.64	0.66	0.68	V
g_m	Transconductance Amplifier g_m	I_{TH} = 1.2V, Sink/Source 25μA (Note 4)	●	4.5	6	7.5	mmho
g_{mOL}	Transconductance Amplifier Gain	I_{TH} = 1.2V, (g_m • Z_L; No Ext Load) (Note 4)			3		V/mV
V_{ACTIVE}	Output Voltage in Active Mode	VID = 010110, I_{TH} = 0.5V (0°C – 85°C) VID = 010110, I_{TH} = 0.5V (Note 2)	 ●	1.342 1.336	1.356 1.356	1.370 1.376	V V

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外はT_A＝25°Cでの値。注記がない限り、V_{PVCC}＝V_{SVCC}＝5V、$V_{RUN/SS}$＝5V。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
I_Q	Input DC Supply Current Normal Mode Shutdown	(Note 5) $V_{RUN/SS}$ = 0V			 2 20	 3 100	 mA µA
UVR	Undervoltage RUN/SS Reset	V_{CC} Lowered Until the RUN/SS Pin is Pulled Low		3.2	3.7	4.2	V
$I_{RUN/SS}$	Soft-Start Charge Current	$V_{RUN/SS}$ = 1.9V		–2.3	–1.5	–0.8	µA
$V_{RUN/SS}$	RUN/SS Pin ON Threshold	$V_{RUN/SS}$ Rising		1.0	1.5	1.9	V
$V_{RUN/SSARM}$	RUN/SS Pin Latchoff Arming	$V_{RUN/SS}$ Rising from 3V			3.9		V
$V_{RUN/SSLO}$	RUN/SS Pin Latchoff Threshold	$V_{RUN/SS}$ Ramping Negative			3.2		V
I_{SCL}	RUN/SS Discharge Current	Soft Short Condition V_{FB} = 0.375V, $V_{RUN/SS}$ = 4.5V		–5	–1.5		µA
I_{SDLHO}	Shutdown Latch Disable Current	V_{FB} = 0.375V, $V_{RUN/SS}$ = 4.5V			1.5	5	µA
I_{SENSE}	Total Sense Pins Source Current	V_{SENSE}^- = V_{SENSE}^+ = 0V		–85	–60		µA
DF_{MAX}	Maximum Duty Factor	In Dropout		95	98.5		%
TG t_r TG t_f	Top Gate Transition Time: Rise Time Fall Time	(Note 6) C_{LOAD} = 3300pF C_{LOAD} = 3300pF			 30 40	 90 90	 ns ns
BG t_r BG t_f	Bottom Gate Transition Time: Rise Time Fall Time	(Note 6) C_{LOAD} = 3300pF C_{LOAD} = 3300pF			 60 50	 90 90	 ns ns
TG/BG t_{1D}	Top Gate Off to Bottom Gate On Delay Synchronous Switch-On Delay Time	C_{LOAD} = 3300pF (Note 6)			50		ns
BG/TG t_{2D}	Bottom Gate Off to Top Gate On Delay Top Switch-On Delay Time	C_{LOAD} = 3300pF (Note 6)			60		ns
$t_{ON(MIN)}$	Minimum On-Time	Tested with a Square Wave (Note 7)			100		ns
VIDパラメータ							
R_{ATTEN}	VID Top Resistance				5.33		kΩ
$ATTEN_{ERR}$	Resistive Divider Error	(Note 8)	●	–0.25		0.25	%
VID_{THLOW}	VID0 to VID5 Logic Threshold Low					0.3	V
VID_{THHIGH}	VID0 to VID5 Logic Threshold High			0.7			V
VID_{LEAK}	VID0 to VID5 Leakage					±1	µA
発振器							
$I_{FREQSET}$	FREQSET Input Current	$V_{FREQSET}$ = 0V			–2	–1	µA
f_{NOM}	Nominal Frequency	$V_{FREQSET}$ = 1.2V		320	355	390	kHz
f_{LOW}	Lowest Frequency	$V_{FREQSET}$ = 0V		190	210	240	kHz
f_{HIGH}	Highest Frequency	$V_{FREQSET}$ ≥ 2.4V		490	550	610	kHz
PGOOD出力							
V_{PGL}	PGOOD Voltage Low	I_{PGOOD} = 2mA			0.1	0.3	V
I_{PGOOD}	PGOOD Leakage Current	V_{PGOOD} = 5V				±1	µA
V_{PG}	PGOOD Trip Level	V_{FB} with Respect to Set Output Voltage V_{FB} Ramping Negative V_{FB} Ramping Positive		 –7 7	 –10 10	 –13 13	 % %
t_{MASK}	PGOOD Mask Timer			100	110	120	µs
t_{DELAY}	MCH_PG Delay Time				15		cycles

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外はT_A = 25°Cでの値。注記がない限り、V_{PVCC} = V_{SVCC} = 5V、$V_{RUN/SS}$ = 5V。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
オペアンプ							
I_B	Input Bias Current				15	200	nA
V_{OS}	Input Offset Voltage Magnitude	$V_{OA}^+ = V_{OA}^-$ 1.2V, I_{OUT} = 1mA			0.8	5	mV
CM	Common Mode Input Voltage Range			0		PV_{CC} – 1.4	V
CMRR	Common Mode Rejection Ratio	I_{OUT} = 1mA		46	70		dB
I_{CL}	Output Source Current			10	35		mA
A_{VOL}	Open-Loop DC Gain	I_{OUT} = 1mA			30		V/mV
GBP	Gain-Bandwidth Product	I_{OUT} = 1mA			2		MHz
SR	Slew Rate	R_L = 2k			5		V/µs
$V_{O(MAX)}$	Maximum High Output Voltage	I_{OUT} = 1mA		PV_{CC} – 1.2	PV_{CC} – 0.9		V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: LTC3734Eは0°C～70°Cの範囲で性能仕様に適合することが保証されている。–40°C～85°Cの動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。

Note 3: T_Jは周囲温度T_Aおよび電力損失P_Dから次式に従って計算される。

LTC3734EUH: $T_J = T_A + (P_D \bullet 34°C/W)$

Note 4: LTC3734は帰還ループを使ってV_{ITH}を規定電圧にサーボ制御し、そのときのV_{FB}電圧を測定してテストされる。

Note 5: スイッチング周波数で供給されるゲート電荷により動作時消費電流が増える。「アプリケーション情報」を参照。

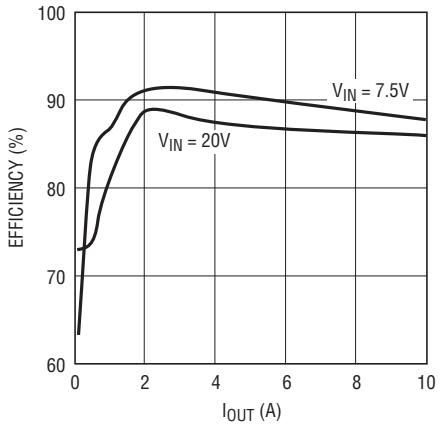
Note 6: 立ち上がり時間と立ち下がり時間は10%と90%のレベルを使用して測定する。遅延時間は50%レベルを使って測定する。

Note 7: 最小オン時間の条件は、I_{MAX}の40%以上のインダクタ・ピーク・トゥ・ピーク・リップル電流に対応している(「アプリケーション情報」のセクションの「最小オン時間に関する検討事項」を参照)。

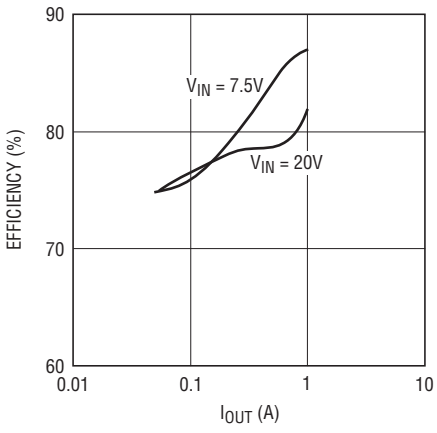
Note 8: $ATTEN_{ERR}$の規格値は、VIDコード=010110で規定される出力電圧の精度に加算される。

標準的性能特性

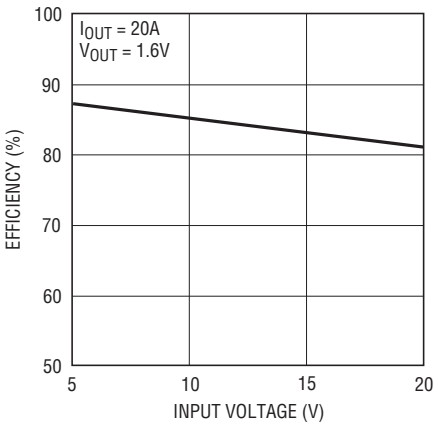
アクティブ・モードの効率 (VID = 1.186V、PSI = 0) (図9)



Deeper Sleepモードの効率(図9)

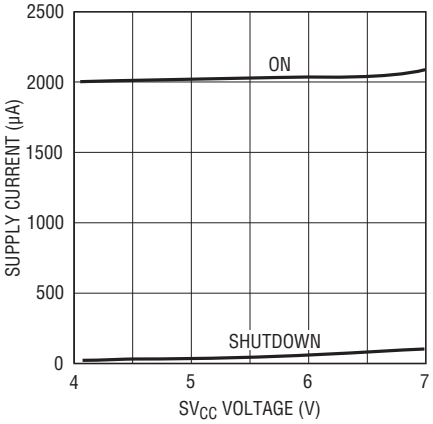


効率と入力電圧(図9)

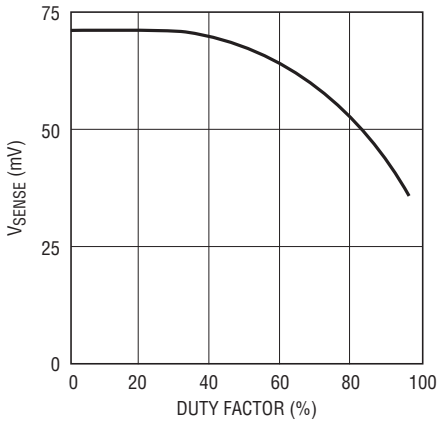


標準的性能特性

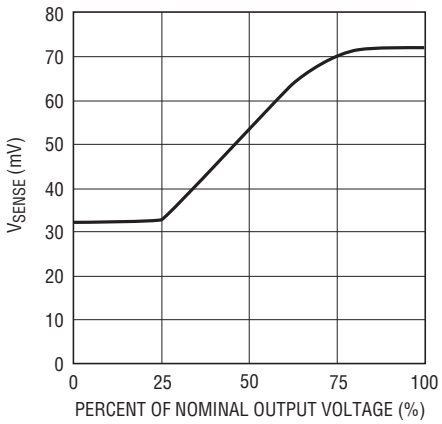
消費電流とSVCC電圧およびモード



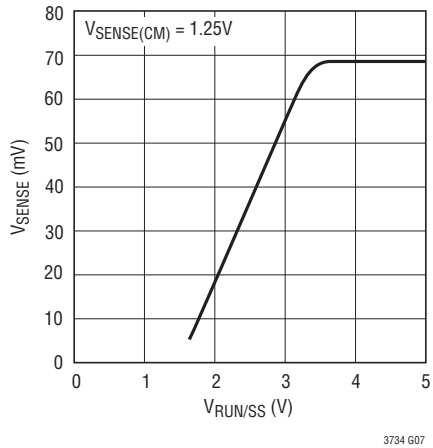
最大電流検出スレッショルドとデューティ・ファクタ



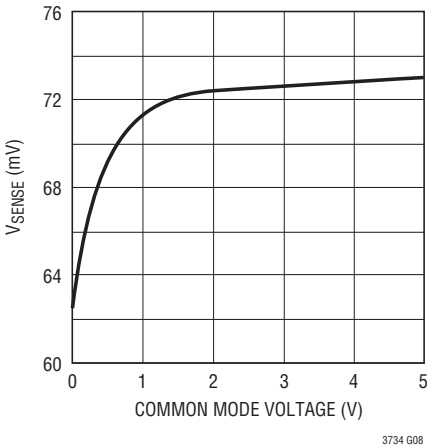
最大電流検出スレッショルドと公称出力電圧のパーセント値（フォールドバック）



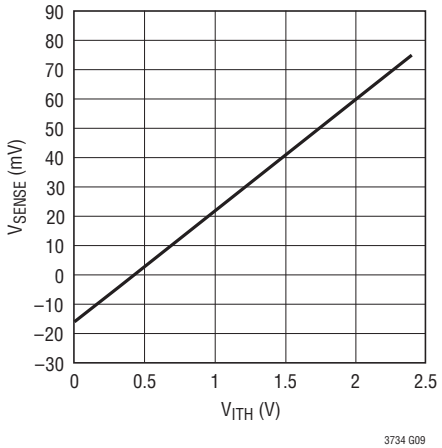
最大電流検出スレッショルドとVRUN/SS（ソフトスタート）



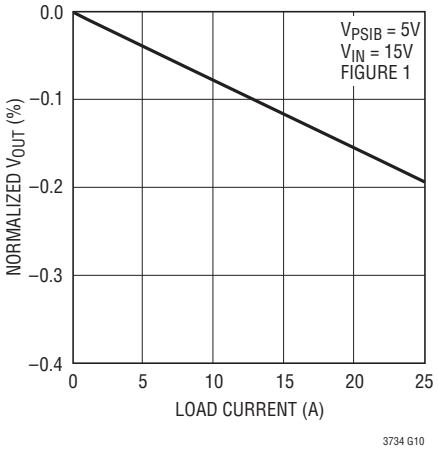
最大電流検出スレッショルドと検出同相電圧



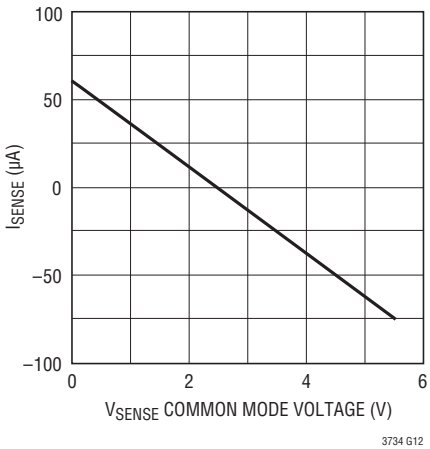
電流検出スレッショルドとITH電圧



ロード・レギュレーション（AVPなし）

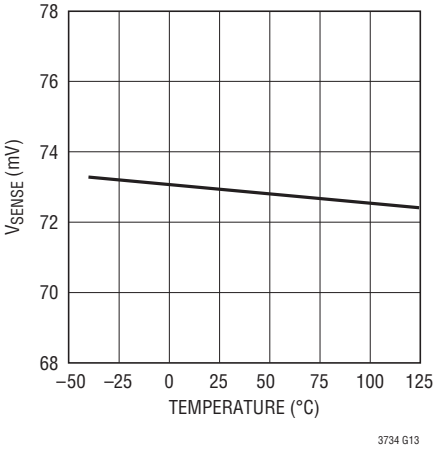


SENSEピンの全ソース電流

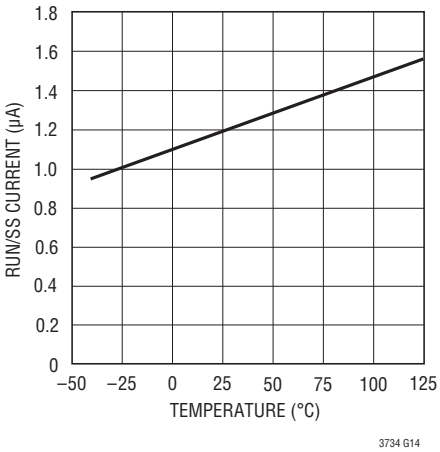


標準的性能特性

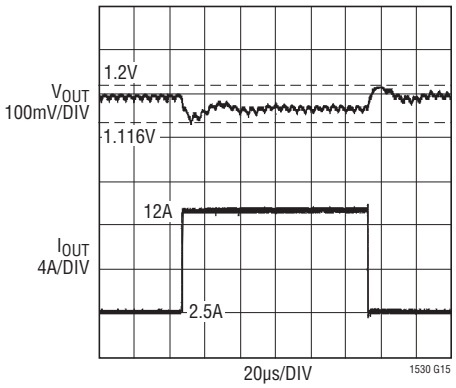
最大電流検出スレッショルドと温度



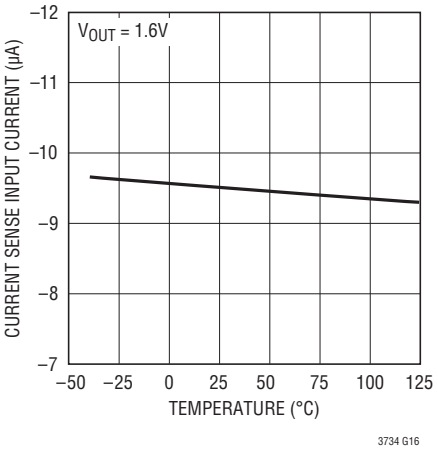
RUN/SSの電流と温度



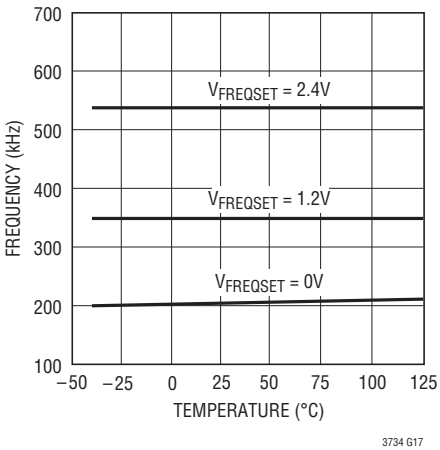
負荷ステップ(図9)



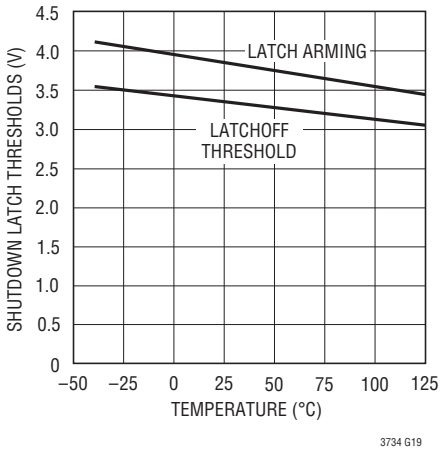
電流検出ピンの入力電流と温度



発振器の周波数と温度



$V_{RUN/SS}$ シャットダウン・ラッチ・スレッショルドと温度



ピン機能

V_{OA}^+、V_{OA}^-（ピン1、2）：内部オペアンプの入力。

OAOUT（ピン3）：内部オペアンプの出力。

STP_CPUB（ピン4）：Deep Sleep状態の入力。このピンへの信号が“L”になると、電圧レギュレータがDeep sleep状態になり、電圧レギュレータの出力がVIDコマンドによる値よりある程度の割合で低くなります。このオフセットの割合は、RDPSLPピンに接続する抵抗によって設定されます。このピンへの信号が“L”になると、電圧レギュレータはDeep sleep状態を終了します。

SGND（ピン5）：信号グランド。すべての小信号用部品および補償部品はこのグランドに接続し、このグランド自体はPGNDに一点接続します。

$SENSE^+$（ピン6）：差動電流コンパレータの（+）入力。R_{SENSE}とともに、I_{TH}ピンの電圧、および$SENSE^-$ピンと$SENSE^+$ピンの間の組み込みオフセットによって、電流トリップ・スレッショルドが設定されます。

$SENSE^-$（ピン7）：差動電流コンパレータの（–）入力。

RDPRSLP（ピン8）：Deeper Sleep状態の抵抗ピン。このピンからV_{OA}^+に抵抗を接続します。この抵抗をRDPSLP抵抗と組み合わせて、Deeper Sleep状態のレギュレータの出力電圧を設定します。

RDPSLP（ピン9）：Deep Sleepの抵抗ピン。このピンからV_{OA}^+に抵抗を接続します。この抵抗により、Deep Sleep状態の出力電圧のオフセットの割合が設定されます。

RUN/SS（ピン10）：ソフトスタート制御、実行制御入力、および短絡検出タイマの組み合わせ。このピンからグランドにコンデンサを接続して、最大電流出力までのランプ時間を設定します。このピンを1V以下に強制すると、デバイス内部のすべての回路がシャットダウンされます。シャットダウン時にはすべての機能がディスエーブルされます。

I_{TH}（ピン11）：エラーアンプの出力およびスイッチング・レギュレータの補償ポイント。電流コンパレータのスレッショルドはこの制御電圧に応じて増加します。このピンの公称電圧範囲は0V～2.4Vです。

RBOOT（ピン12）：起動抵抗ピン。このピンからV_{OA}^+に抵抗を接続します。この抵抗により、初期起動時の出力電圧が設定されます。

VID0～VID5（ピン13、14、15、17、18、19）：VID制御ロジックの入力ピン。

NC（ピン16）：接続されていません。

PGND（ピン20）：ドライバの電源グランド。ボトムNチャネルMOSFETのソースおよびC_{IN}の（–）端子に接続します。

BG（ピン21）：ボトムN-チャネルMOSFETの高電流ゲート・ドライブ。このピンの電圧振幅は、グランドからPV_{CC}までです。

PV_{CC}（ピン22）：電源ピン。内蔵ゲート・ドライバにはこの電圧源から電力が供給されます。デバイスに隣接した最小4.7μFのX5R/X7Rセラミック・コンデンサでPGNDにデカップリングします。

ピン機能

SW（ピン23）：インダクタへのスイッチ・ノードの接続ピン。このピンの電圧振幅は、グランドより（外付け）ショットキー・ダイオードの電圧降下分だけ低い電圧からV_{IN}までです。

TG（ピン24）：トップNチャネルMOSFETの高電流ゲート・ドライブ。このピンは、スイッチ・ノード電圧SWにPV_{CC}を重ねた電圧に等しい電圧振幅を持つフローティング・ドライバ出力です。

BOOST（ピン25）：トップサイド・フローティング・ドライバへのブートストラップされた電源。外付けコンデンサをBOOSTピンとSWピンの間に接続し、ショットキー・ダイオードをBOOSTピンとPV_{CC}ピンの間に接続します。

PGOOD（ピン26）：パワーグッド・インジケータ出力。出力が設定ポイントの±10%の範囲のとき、このピンはオープンドレインになります。出力が±10%の範囲にないと、このピンはグランドに引き下げられます。内部タイマが、VIDの遷移、状態の遷移、過電圧状態または低電圧状態を監視し、このときに110µsの間PGOODが“L”になるのをマスクします。

MCH_PG（ピン27）：MCHパワーグッド入力。MCH_PGのアサート後の15クロック・サイクルの間、出力電圧はVBOOTを保ちます。この遅延は、MCH_PGロジック信号の立ち上がりエッジのみに反応します。

V_{FB}（ピン28）：帰還電圧を内部の0.6Vリファレンス電圧と比較する誤差アンプへの入力。

SV_{CC}（ピン29）：信号電源ピン。内部制御回路にはこの電圧源から電力が供給されます。

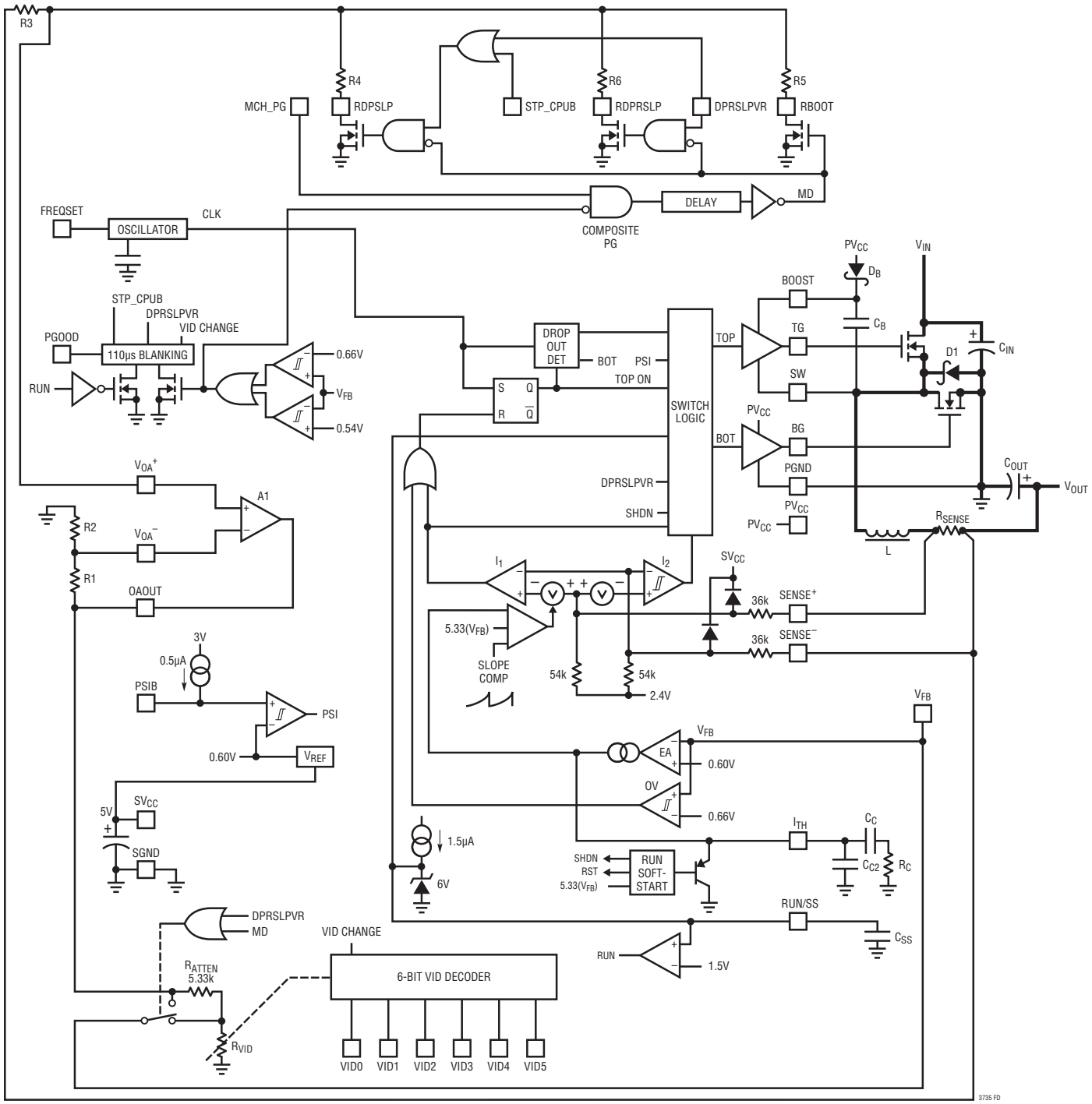
DPRSLPVR（ピン30）：Deeper Sleep状態の入力。このピンへの信号が“H”になると、電圧レギュレータがDeeper Sleep状態になり、電圧レギュレータの出力がRDPRSLPとRDPSLPの並列抵抗値によって決まります。この信号が“L”になると、電圧レギュレータはDeeper Sleep状態を終了します。

FREQSET（ピン31）：周波数設定ピン。0V～5VのDC電圧を印加して、内部発振器の動作周波数を設定します。この周波数がコントローラのスイッチング周波数です。

PSIB（ピン32）：電力状態インジケータの入力。このピンへの信号が“H”になると、コントローラが完全同期スイッチング・モードで動作し、最速の過渡と最小のリップルを実現します。この信号が“L”になると、コントローラが省電力モードになり、軽負荷時に高効率を実現します。

SGND（露出パッド・ピン33）：信号グランド。PCBに半田付けする必要があります。

機能ブロック図


R3
R4
R6
R5
MCH_PG
RDPSLP
STP_CPUB
RDPRSLP
DPRSLPVR
RBOOT
DELAY
MD
COMPOSITE PG
FREQSET
OSCILLATOR
CLK
STP_CPUB
DPRSLPVR
VID CHANGE
PGOOD
110µs BLANKING
RUN
0.66V
VFB
0.54V
DROP OUT DET
BOT
PSI
TOP ON
S Q
R Q
SWITCH LOGIC
TOP
BOT
BOOST
TG
SW
BG
PGND
PVCC
DB
CB
VIN
D1
CIN
COUT
VOUT
RSENSE
L
VOA+
VOA–
A1
R2
R1
OAOUT
DPRSLPVR
SHDN
I1
I2
SVCC
36k
SENSE+
SENSE–
5.33(VFB)
SLOPE COMP
54k
2.4V
3V
0.5µA
PSIB
PSI
0.60V
VREF
5V
SGND
VFB
EA
0.60V
OV
0.66V
ITH
CC
CC2
RC
1.5µA
6V
SHDN
RST
5.33(VFB)
RUN SOFT-START
RUN/SS
CSS
RUN
1.5V
DPRSLPVR
MD
VID CHANGE
RATTEN 5.33k
RVID
6-BIT VID DECODER
VID0
VID1
VID2
VID3
VID4
VID5
3735 FD

動作（機能図を参照）

メイン制御ループ

LTC3734は、固定周波数、電流モード降圧アーキテクチャを使用しています。通常動作時は、クロックがRSラッチをセットするとトップMOSFETがオンし、メイン電流コンパレータI_1がRSラッチをリセットするとオフします。I_1がRSラッチをリセットするピーク・インダクタ電流は、I_{TH}ピンの電圧によって制御されます。この電圧はエラーアンプEAの出力です。V_{FB}ピンは電圧帰還信号を受け取り、EAがこれを内部リファレンス電圧と比較します。負荷電流が増加すると、0.6Vリファレンスに対してEAの反転入力ノードの電圧がわずかに低下し、それによって平均インダクタ電流が新たな負荷電流と釣り合うまで、I_{TH}電圧が上昇します。トップMOSFETがオフした後、インダクタ電流が逆流し始めて電流コンパレータI_2がそれを検出するまで、または次のサイクルが始まるまでボトムMOSFETがオンします。

トップMOSFETドライバはフローティング・ブートストラップ・コンデンサC_Bからバイアスされます。このコンデンサは通常、各オフ・サイクル中にトップMOSFETがオフしているとき、外付けダイオードを介して再充電されます。V_{IN}がV_{OUT}に近い電圧まで低下すると、ループがドロップアウト状態になり、トップMOSFETを連続してオンしようとすることがあります。ドロップアウト検出器がこれを検出し、6サイクルに1回トップMOSFETを約500ns強制的にオフして、C_Bの再充電を可能にします。

メイン制御ループは、RUN/SSピンを“L”にするとシャットダウンします。RUN/SSを解放すると、1.5µAの内部電流源がソフトスタート・コンデンサC_{SS}を充電します。C_{SS}が1.5Vに達すると、メイン制御ループは、内部のI_{TH}電圧が最大値の約30%にクランプされた状態でイネーブルされます。C_{SS}が充電され続けると、内部のI_{TH}電圧が徐々に解放され、通常の最大電流動作が可能になります。

周波数の設定

LTC3734のスイッチング周波数は、FREQSETピンのDC電圧によって決まります。0V～2.4VのDC電圧により、210kHz～550kHzの内部発振器の周波数が設定されます。

低電流動作（PSIB）

PSIBピンによって2つの動作モードのどちらかを選択します。PSIBが0.6Vより高いと、コントローラが完全同期スイッチング・モードで動作します。ボトム・ドライバ（BG）は、いったんオンすると、発振器がRSラッチをセットするまでオン状態に保たれます。したがって、出力から入力電源にインダクタ電流が逆流し、入力電源が危険な電圧レベルに上昇する可能性があるので、注意してください。また、この動作モードでは効率が下がり、入力と出力の間に大きな電流が循環する可能性があります。ただし、このモードは一定のスイッチング周波数を実現します。

PSIBが0.6Vより低いときは、インダクタ電流が逆流し始めると、ボトム・ドライバ（BG）はオフします。この動作モードは、出力から入力に電流が逆流するのを防ぎ、循環電流に関係する導通電力損失を削減します。負荷が非常に軽い状態では、回路がスイッチング・サイクルをスキップする可能性があります。

起動時とDeeper Sleep状態のときの出力電圧

起動時とDeeper Sleep状態のときを除き、通常状態では、レギュレータの出力電圧は、6つのVIDビットによって設定されます。起動時、RUN/SSコンデンサが充電を開始し、その電圧が入力電源からの突入電流を制限します。このように、電流の立ち上がりをリニアに制限することにより、出力電圧の立ち上がりが制御されます。起動中、VIDコマンドは無視され、出力の設定ポイントはRBOOTピンに接続された抵抗の値によって決まります。VIDビットは、1）出力電圧が立ち上がり安定化している、および2）MCH_PG信号がアサートされているという2つの条件が満たされた後の15スイッチング・サイクルの間、引き続き無視されます。15スイッチング・サイクルの後、出力電圧はすべてVIDビットによって設定されます。

Deeper Sleep状態のときも、VIDコマンドは無視され、出力の設定ポイントはRDPRSLPピンとRDPSLPピンの抵抗の並列値によって決まります。

動作 （機能図を参照）

オペアンプとDeep Sleepのオフセット

内部オペアンプには、Deep Sleep状態（STP_CPUB信号が“L”）のときプログラム可能な出力オフセットがあります。オフセットの割合は、RDPSLPからV_{OA}^+に接続した抵抗と出力からV_{OA}^+に接続した抵抗によって設定されます。このアンプは、出力スルーレートが5V/μsで、標準で最大40mAの出力RMS電流で容量性負荷をドライブすることができます。アンプの開ループ利得は120dBより大きく、ユニティゲイン帯域幅は2MHzです。

出力過電圧保護

過電圧コンパレータOVは、過渡オーバーシュート（>10%）や、出力に過電圧を生じる恐れのある他のより深刻な状態からデバイスを保護します。この場合、過電圧状態が解消されるまでトップMOSFETはオフし、ボトムMOSFETはオンします。

パワーグッド機能

PGOODピンは、内部N-チャネルMOSFETのドレインに接続されています。出力電圧が公称設定ポイントの±10%の範囲にないと、MOSFETはオンします。出力電圧が公称設定ポイントの±10%の範囲になると、MOSFETはオフし、PGOODは高インピーダンスになります。PGOODは、MCH_PGがアサートされていないときはV_{BOOT}電圧をモニタします。VID、Deep SleepまたはDeeper Sleepへの移行時、PGOODは110μsの間“L”になるのをマスクされ、CPUのモードが変わるときにシステムがリセットされるのを防止します。前の遷移の後でもタイマが終了する前であれば、VIDビット、STP_CPUB信号またはDPRSLPVR信号が再度変化すると、内部タイマはリセットされます。

短絡検出

入力電源からの突入電流を制限するために、起動時にRUN/SSコンデンサが使用されます。RUN/SSピンのコンデンサによって決まる時間がコントローラに与えられ、出力コンデンサが充電されて全負荷電流を供給するようになると、RUN/SSコンデンサは短絡タイムアウト回路として使用されます。出力電圧が公称出力電圧の70%を下回ると、出力は極度の過電流や短絡状態にあるとみなされ、RUN/SSコンデンサが放電を開始します。この状態がかなり長い時間（RUN/SSコンデンサの容量によって決まる）続くと、RUN/SSピンの電圧が再度上昇するまでコントローラがシャットダウンします。この内蔵ラッチオフは、5μA以上の電流をRUN/SSピンに供給することによって無効にすることができます。この電流によってソフトスタート時間が短縮されるとともに、極度の過電流や短絡時にRUN/SSコンデンサの正味の放電が防止されます。出力電圧が公称レベルの70%を下回ると、短絡ラッチオフ回路がイネーブルされていてもいなくても、フォールドバック電流制限がイネーブルされます。

アプリケーション情報

LTC3734の基本的な応用回路がこのデータシートの最初のページの図1に示されています。外付け部品の選択は、リップル電流要件に基づいたインダクタの選択から始め、続いて、計算されたピーク・インダクタ電流や最大電流制限を使用した電流センス抵抗を選択します。次に、パワーMOSFET、D1を選択します。動作周波数とインダクタは、主にリップル電流の大きさに基づいて選択します。最後に、入力リップル電流を処理する能力を考慮してC_{IN}を選択し、ESRが出力リップル電圧および負荷ステップの仕様を満たすのに十分小さいC_{OUT}を選択します。図1に示す回路は最大28V（外部MOSFETによって制限される）の入力電圧で動作するように構成できます。

出力電流に対応したR_{SENSE}の選択

R_{SENSE}は必要なピーク出力電流に基づいて選択します。LTC3734の電流コンパレータの最大スレッショルドは72mV/R_{SENSE}で、入力同相範囲はSGNDからSV_{CC}までです。インダクタ電流のピーク値は電流コンパレータのスレッショルドによって設定され、最大平均出力電流I_{MAX}はインダクタ電流のこのピーク値よりピーク・トゥ・ピーク・リップル電流ΔI_Lの半分だけ小さい値になります。

LTC3734および外付け部品の値のばらつきに対して余裕をもたせると、次式のようになります。

$$R_{SENSE} = (40mV/I_{MAX})$$

動作周波数

LTC3734は固定周波数アーキテクチャを採用しており、周波数は内部コンデンサによって決定されます。このコンデンサは、FREQSETピンに与えられたDC電圧に比例する電流を固定電流に加えた電流で充電されます。FREQSET電圧は1.2Vに内部設定されています。システムにノイズが入り込まないように、このピンを抵抗分割器を使ってアクティブにバイアスすることを推奨します。

FREQSETピンに与えられた電圧と周波数のグラフを図2に示します。動作周波数が増加するにつれ、ゲート・ドライブ損失とスイッチング損失が増えて効率が低下します（「効率に関する検討事項」を参照）。最大スイッチング周波数は約550kHzです。

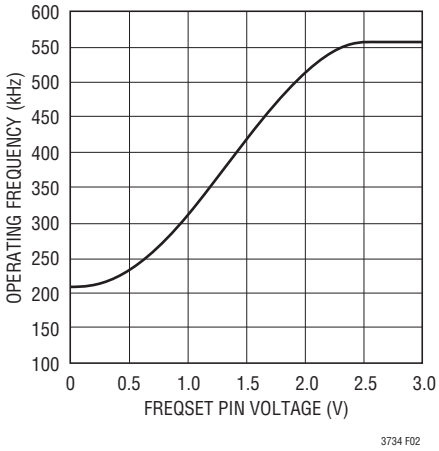


図2. 動作周波数と$V_{FREQSET}$

インダクタ値の計算と出力リップル電流

動作周波数が高いほど小さな値のインダクタとコンデンサを使用できるという意味で、動作周波数とインダクタの選択には相関関係があります。そうであれば、なぜ誰もが大きな値の部品を使用した低い周波数での動作を選ぶのでしょうか。答えは効率です。MOSFETのゲート電荷による損失と遷移損失が周波数に比例して増加するので、一般に周波数が高くなると効率が低下します。この基本的なトレードオフに加えて、リップル電流と低電流動作に対するインダクタ値の影響も考慮しなければなりません。

インダクタの値はリップル電流に直接影響を与えます。インダクタ・リップル電流ΔI_Lは、次式で示されているように、インダクタンスまたは周波数が高いほど減少し、V_{IN}が高いほど増加します。

$$\Delta I_L = \frac{V_{OUT}}{fL}\left(1-\frac{V_{OUT}}{V_{IN}}\right)$$

ここで、fは個々の出力段の動作周波数です。

大きなΔI_Lの値を許容すれば低インダクタンスを使用できますが、出力電圧リップルが大きくなる可能性があります。リップル電流を設定する妥当な出発点は、$\Delta I_L = 0.4(I_{OUT})$です。ここで、$I_{OUT}$は最大負荷電流です。入力電圧が最大のときに$\Delta I_L$が最大になることに注意してください。インダクタ・リップル電流は、周波数、インダクタンス、入力電圧および出力電圧で決まります。

アプリケーション情報

インダクタのコアの選択

L1の値が分かったら、次にインダクタの種類を選択します。高効率のコンバータは、一般に低コストの鉄粉コアで生じるコア損失を許容できないため、より高価なフェライト、モリパーマロイ、またはKool Mμコアを使用することになります。インダクタの値が一定の場合、実際のコア損失はコア・サイズには依存せず、選択したインダクタの種類に大きく依存します。インダクタンスが増加するとコア損失が低下します。インダクタンスを大きくするにはワイヤの巻数を増やす必要があるため、残念ながら銅損失が増加します。

フェライトを使用した設計ではコア損失がきわめて小さく、高いスイッチング周波数に適しているため、設計目標を銅損と飽和を防ぐことに集中することができます。フェライト・コアの材質は「ハードに」飽和します。つまり、設計電流のピーク値を超えるとインダクタンスが急落します。この結果、インダクタのリップル電流が急増し、出力電圧リップルが増加します。**コアを飽和させないでください。**

高電流、低電圧アプリケーション用に設計された様々なインダクタが、スミダ電機、Coilcraft、Coiltronics、Toko、パナソニックなどのメーカーから入手できます。

パワーMOSFETとD1の選択

LTC3734の出力段に外部パワーMOSFETを選択する必要があります。トップ(メイン)スイッチ用およびボトム(同期)スイッチ用にそれぞれ1個のNチャネルMOSFETです。

ピーク・トゥ・ピークのドライブ・レベルはPV_{CC}電圧で設定されます。この電圧は通常、4.5V～7Vの範囲です。したがって、ほとんどのアプリケーションではロジック・レベルのスレッショルドのMOSFETを使用する必要があります。MOSFETのBV_{DSS}の仕様にも十分注意を払ってください。ロジック・レベルMOSFETの多くは30V以下に制限されています。

パワーMOSFETの選択基準には、「オン」抵抗$R_{DS(ON)}$、ゲート電荷Q_G、逆伝達容量C_{RSS}、ブレークダウン電圧BV_{DSS}、最大連続ドレイン電流$I_{D(MAX)}$などがあります。

LTC3734が降圧構成の連続モードで動作する場合、トップMOSFETとボトムMOSFETのデューティ・サイクルは以下のように概算されます。

$$\text{トップ MOSFET のデューティ・サイクル} = \frac{V_{OUT}}{V_{IN}} \quad (1)$$

$$\text{ボトム MOSFET のデューティ・サイクル} = \frac{V_{IN} - V_{OUT}}{V_{IN}} \quad (2)$$

したがって、トップMOSFETとボトムMOSFETの導通損失は以下のようになります。

$$P_{CONTOP} = \frac{V_{OUT}}{V_{IN}} \bullet \left(I_{OUT}\right)^2 \bullet \left(1+\delta \bullet \Delta T\right) \bullet R_{DS(ON)} \quad (3)$$

$$P_{CONBOT} = \frac{V_{IN} - V_{OUT}}{V_{IN}} \bullet \left(I_{OUT}\right)^2 \bullet \left(1+\delta \bullet \Delta T\right) \bullet R_{DS(ON)} \quad (4)$$

ここで、I_{OUT}は最大負荷での最大出力電流、ΔTはMOSFETの動作温度と室温の差、δは$R_{DS(ON)}$の温度依存性です。低電圧MOSFETのδは約0.004/°C～0.006/°Cです。

トップMOSFETとボトムMOSFETをドライブする電力損失は以下のように簡略化されます。

$$P_{DRTOP} = Q_G \bullet PV_{CC} \bullet f \quad (5)$$

$$P_{DRBOT} = Q_G \bullet PV_{CC} \bullet f \quad (6)$$

MOSFETのデータシートの$V_{GS} = PV_{CC}$のときのQ_Gデータを使用します。fは前述のスイッチング周波数です。上記のゲート・ドライブ損失は、一般にMOSFETによって消費されるものではないことに注意してください。むしろ、ドライブ・ピン(TG、BG)とMOSFETのゲートの間に抵抗が接続されていない場合、主にLTC3734の内部ドライバで消費されます。

アプリケーション情報

パワーMOSFETのスレッショルド電圧の広い分布幅、電流の立ち上がり/立ち下がり特性の非直線性、ミラー効果などのいくつかの要因により、MOSFETのスイッチング損失の計算は複雑になります。標準的なパワーMOSFETのデータシートのデータが与えられたら、トップMOSFETとボトムMOSFETのスイッチング損失は以下のようにしてのみ概算することができます。

$$P_{SWTOP} = V_{IN}^2 \bullet \frac{I_{OUT}}{2} \bullet f \bullet C_{RSS} \bullet R_{DR} \bullet \left(\frac{1}{V_{DR} - V_{TH(MIN)}} + \frac{1}{V_{TH(MIN)}} \right) \quad (7)$$

$$P_{SWBOT} \approx 0 \quad (8)$$

ここで、R_{DR}は(約2Ωの)実効ドライバ抵抗、V_{DR}はドライブ電圧(=PV_{CC})、$V_{TH(MIN)}$はMOSFETの最小ゲート・スレッショルド電圧です。逆並列ダイオードに電流が流れるので、ボトムMOSFETのスイッチング損失は実質的に無視できることに注意してください。この効果は多くの場合、ゼロ電圧遷移(ZVT)と呼ばれています。同様に、LTC3734コンバータが軽負荷時に完全同期モードで動作する場合、逆インダクタ電流はトップMOSFETのボディー・ダイオードに流れることもでき、ターンオン損失を無視できます。ただし、式7と式8を、最大負荷レベルで生じるワーストケースの電力損失の計算に使用する必要があります。

パワーMOSFETの選択基準は以下のストレス・チェックが出発点になります。

$V_{IN} < BV_{DSS}$

$I_{MAX} < I_{D(MAX)}$

および

$P_{CONTOP} + P_{SWTOP}$ < トップMOSFETの電力損失の規格値

$P_{CONBOT} + P_{SWBOT}$ < ボトムMOSFETの電力損失の規格値

各MOSFETに許容される最大電力損失は、MOSFETの製造およびパッケージング、PCBレイアウト、電源の冷却方法に大きく依存します。最大電力損失のデータは、MOSFETのデータシートで一般に異なるPCB実装条件に対して規定されています。

パワーMOSFETを選択する次のステップでは、以下の全電力損失を最小限に抑えます。

$$P_{OVL} = P_{TOP} + P_{BOT}$$
$$= (P_{CONTOP} + P_{DRTOP} + P_{SWTOP}) + (P_{CONBOT} + P_{DRBOT} + P_{SWBOT})$$

入力電圧と出力電圧の比が2:1より大きい標準的なモバイルCPUのアプリケーションでは、ほとんどの時間ボトムMOSFETに負荷電流が流れ、トップMOSFETの主な損失はスイッチング時とドライブ時に生じます。したがって、$R_{DS(ON)}$が小さいデバイス(または複数のデバイスの並列接続)はボトムMOSFETの導通損失を最小限に抑え、$R_{DS(ON)}$が大きくQ_GとC_{RSS}が小さいデバイスがトップMOSFETに適しています。

図1のショットキー・ダイオードD1は、トップMOSFETとボトムMOSFETの導通期間の間隙に生じるデッドタイムに導通します。これにより、ボトムMOSFETのボディー・ダイオードを流れる電流が低減されます。ボディー・ダイオードは一般にショットキー・ダイオードよりも順方向導通電圧が大きいので、効率に悪影響を与えます。ボディー・ダイオードの電荷蓄積と逆回復もスイッチング・ノード(トップMOSFETとボトムMOSFETの間の接続ノード)に高周波リンギングを生じ、これらもまた、効率やEMIに好ましくありません。パワーMOSFETメーカーによっては、ショットキー・ダイオードとパワーMOSFETを一体化して、外付けショットキー・ダイオードを並列にする必要がないようにしています。ただし、これらのショットキー・ダイオードとMOSFETの一体化では、従来のデバイスよりMOSFETのダイ・サイズが小さくなるので、高電流のアプリケーションには適していません。

C_{IN}とC_{OUT}の選択

連続モードでは、各トップN-チャネルMOSFETのソース電流は、デューティ・サイクルがV_{OUT}/V_{IN}の方形波になります。最大RMS電流に対応できる大きさの低ESR入力コンデンサを使用する必要があります。RMS入力リップル電流は次のように概算されます。

$$I_{RMS} \cong I_{OUT(MAX)} \frac{V_{OUT}}{V_{IN}} \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

この式は$V_{IN} = 2V_{OUT}$のとき最大値をとり、$I_{RMS} = I_{OUT(MAX)}/2$になります。

アプリケーション情報

入力/出力変動および長期信頼性を考慮して、このシンプルなワーストケースの条件が設計によく使用されます。コンデンサのメーカーのリップル電流定格は多くの場合わずか2000時間の寿命に対して規定されていることに注意してください。このため、コンデンサをさらにディレーティングする、つまり要件よりも高い温度定格のコンデンサを選択するようにしてください。設計でのサイズまたは高さの要件に適合させるため、何個かのコンデンサを並列に接続することもできます。疑問点については必ずコンデンサのメーカーに問い合わせてください。

C_{OUT}は必要な等価直列抵抗(ESR)に基づいて選択します。通常、ESRの要件が満たされていると、RMS電流定格は$I_{RIPPLE\ (P-P)}$の要件をはるかに上回ります。定常状態の出力リップル(ΔV_{OUT})は次式で決まります。

$$\Delta V_{OUT} \approx \Delta I_L \left(ESR + \frac{1}{8fC_{OUT}} \right)$$

ここで、f＝各段の動作周波数、C_{OUT}＝出力容量、ΔI_Lはインダクタのピーク・トゥ・ピーク・リップル電流です。

LTC3734は、(I_{TH}ピンを介した)外付け部品を使ってスイッチング・レギュレータのループを補償するOPTI-LOOP手法を採用しています。OPTI-LOOP補償は、レギュレータの過渡応答を速くし、出力容量を最小限に抑えて、出力コンデンサのESRに対する制約を実質的に除去します。これにより、出力コンデンサの種類の選択範囲が非常に広くなり、高電流、低電圧スイッチング・レギュレータに対して、様々なコンデンサ・メーカーを利用できます。

高性能スルーホール・コンデンサについては、ニチコン、United Chemicon、三洋電機などのメーカーが検討対象になります。三洋電機のOS-CON半導体誘電体コンデンサは、アルミ電解コンデンサの中でESRとサイズの積が最も小さいものですが、いくらか価格が高くなります。OS-CONタイプのコンデンサと並列にセラミック・コンデンサを追加して、インダクタンスの影響を減らすことを推奨します。

表面実装のアプリケーションでは、アプリケーションの要求するESRまたはRMS電流に関する条件を満たすため、複数のコンデンサを並列に接続する必要があるかもしれません。アルミ電解コンデンサと乾式タンタル・コンデンサの両方とも表面実装タイプが提供されています。パナソニックの新型特殊ポリマー(SP)表面実装コンデンサもESRは非常に小さいのですが、体積あたりの容量密度ははるかに低くなっています。タンタル・コンデンサの場合、スイッチング電源に使用するためのサージテストが実施されていることが不可欠です。表面実装タンタル・コンデンサのAVXのTPS、AVXのTPSVまたはKemetのT510シリーズが最適で、ケース高さが2mm～4mmのものが提供されています。他の種類のコンデンサには、三洋電機のOS-CON、POSCAP、KemetのAO-CAP、ニチコンのPLシリーズ、Spragueの595Dシリーズなどがあります。その他の特長についてはメーカーにお問い合わせください。コンデンサを組み合わせれば、多くの場合最大限の性能が得られ、全体的なコストとサイズが最小限に抑えられます。

PV_{CC}とSV_{CC}のデカップリング

PV_{CC}ピンは、ボトム・ゲート・ドライバに電力を供給するので、最小4.7μFのセラミック・コンデンサまたはタンタル・コンデンサで電源グランドにバイパスする必要があります。ゲート・ドライブ電流は振幅が大きくスルーレートが高いので、このバイパス・コンデンサをPV_{CC}ピンとPGNDピンの間近に配置し、寄生インダクタンスを最小限に抑えます。PV_{CC}ピンには7Vを超える電圧は印加しないでください。

SV_{CC}ピンはLTC3734の内部制御回路に電流を供給します。この電源電流は外部MOSFETのゲートをドライブする電流よりもはるかに小さな値です。セラミック・コンデンサは高周波フィルタに非常に適しており、0.1μF～1μFのセラミック・コンデンサをSV_{CC}ピンとSGNDピンの近くに配置します。

トップサイドMOSFETドライバの電源(C_B、D_B)(「機能図」を参照)

BOOSTピンに接続された外付けブートストラップ・コンデンサC_Bは、トップサイドMOSFETにゲート・ドライブ電圧を供給します。SWピンが“L”のとき、「機能図」のコンデンサC_BがPV_{CC}からダイオードD_Bを介して充電されます。トップサイドMOSFETをオンするときは、ドライバはそのMOSFETのゲート-ソース間にC_Bの電圧を印加します。これによってMOSFETが導通し、トップサイド・スイッチがオンします。スイッチ・ノード電圧SWがV_{IN}まで上昇し、BOOSTピンがV_{IN}＋PV_{CC}まで上昇します。昇圧コンデンサC_Bの値には、トップサイドMOSFETの全入力容量の30～100倍が必要です。D_Bの逆ブレークダウン電圧は$PV_{CC\ (MAX)}$より大きくなければなりません。

アプリケーション情報

VIDによる出力電圧の設定

27µs～71µsのt_{BOOT}遅延の後、レギュレータの出力電圧は、VID0～VID5のロジック入力ピンにより、表1で規定されているようにデジタル設定されます。VIDのロジック入力により、0.25%の高精度内部帰還抵抗分割器が設定されます。LTC3734の出力電圧範囲は、16mVステップで0.700V～1.708Vです。

「機能図」に示すように、V_{FB}とグランドの間に抵抗R_{VID}があります。R_{VID}の値は6つのVID入力ピンによって制御されます。もう1つの内部抵抗5.33k（R_{ATTEN}）により、抵抗分割器が構成されます。出力電圧はこのように（R_{VID}＋5.33k）とR_{VID}の比によって設定されます。

各VIDデジタル・ピンは高インピーダンス入力です。したがって、これらのピンはアクティブに“H”に引き上げるか、または“L”に引き下げる必要があります。VIDピンのロジック“L”のスレッショルドは0.3Vで、ロジック“H”のスレッショルドは0.7Vです。

ソフトスタート/実行機能

RUN/SSピンには3つの機能があります。1）実行/シャットダウン、2）ソフトスタート、3）オプションの短絡ラッチオフ・タイマです。ソフトスタートは、コントローラの電流制限を徐々に大きくすることによって、入力電源のサージ電流を低減します。ラッチオフ・タイマは、非常に短い極端な負荷過渡によって過電流ラッチがトリップするのを防止します。RUN/SSピンに供給される小さなプルアップ電流（>5µA）が、過電流ラッチが動作するのを防止します。この機能の動作の仕方を以下のパラグラフで説明します。

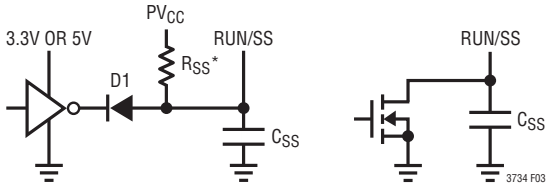
1.5µAの内部電流源がソフトスタート・コンデンサC_{SS}を充電します。RUN/SSの電圧が1.5Vに達すると、コントローラの動作が開始されます。RUN/SSの電圧が1.5Vから3.0Vまで上昇するにつれ、内部電流制限も25mV/R_{SENSE}から72mV/R_{SENSE}まで増加します。出力電流がこのようにゆっくり増加するので、入力電源から供給する必要のある起動時サージ電流が除去されます。RUN/SSがグランドまで引き下げられていると、起動前におよそ以下の遅延時間が生じます。

$$t_{DELAY} = \frac{1.5V}{1.5\mu A} C_{SS} = (1s/\mu F) C_{SS}$$

出力電流がランプアップする時間は次のようになります。

$$t_{IRAMP} = \frac{3V - 1.5V}{1.5\mu A} C_{SS} = (1s/\mu F) C_{SS}$$

RUN/SSピンを1Vより低くすると、LTC3734は低消費電流（I_Q < 100µA）のシャットダウン状態になります。図3に示すように、RUN/SSピンはロジックで直接ドライブ可能です。図3のダイオードD1によってスタート遅延は短くなりますが、C_{SS}をゆっくりランプアップさせてソフトスタート機能を実行することができます。RUN/SSピンは6Vのツェナー・クランプを備えています（「機能図」を参照）。



*過電流ラッチオフを無効にするためのオプション

図3. RUN/SSピンのインタフェース

起動シーケンス（「機能図」を参照）

ソフトスタート後、レギュレータの出力電圧はV_{BOOT}に等しい電圧レベルにセトリングします。

$$V_{BOOT} = 0.6V \bullet \frac{R2 \bullet (R3 + R5)}{R5 \bullet (R1 + R2)}$$

R5抵抗の値を変えることにより、V_{BOOT}を設定することができます。

出力電圧がV_{BOOT}を中心とした±10%のレギュレーション範囲内になると、内部パワーグッド・コンパレータがロジック“H”の信号を発生します。図4の「タイミング図」を参照してください。次に、この信号はロジックANDゲートに入力され、MCH_PGがもう1つの入力になり、このゲートの出力が図4に示すPGになります。この複合PG信号は、次にt_{BOOT}の時間だけ遅延されてMDになります。MDがアサートされると直ちに出力電圧がV_{BOOT}からV_{VID}に変化し、電圧レベルがすべて6つのVIDビットによって制御されます。LTC3734では、時間t_{BOOT}は次の15スイッチング・サイクルに設定されます。

$$t_{BOOT} = 15 \frac{1}{f_S}$$

f_Sが210kHzに設定された場合、t_{BOOT} = 71µs

f_Sが550kHzに設定された場合、t_{BOOT} = 27µs

アプリケーション情報

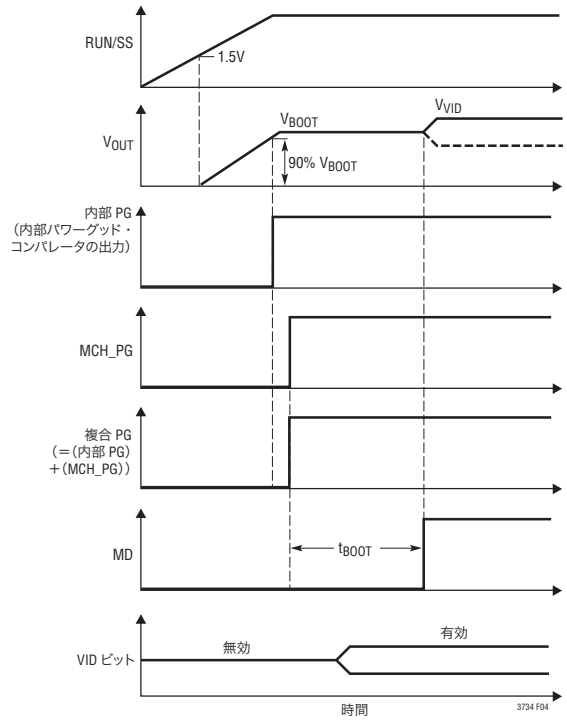


図4. 起動のタイミング図

Deep Sleep状態とDeeper Sleep状態の出力電圧の設定(「機能図」を参照)

STP_CPUB信号で出力電圧をオフセットすることができます。STP_CPUBが"L"になると、出力電圧は表1のVIDビットによって設定される値より一定の割合だけ低くなります。この状態はDeep Sleep状態と定義されています。「機能図」に示すように、STP_CPUBのオフセットを次のように計算することができます。

$$STP\% = -\frac{R3}{R3+R4} \bullet 100\%$$

R4抵抗の値を変えることにより、STP_CPUBのオフセットを設定することができます。

DPRSLPVR入力が"H"のとき、出力電圧は外付け抵抗R4およびR6によって設定することもできます。この状態はDeeper Sleep状態と定義されています。出力電圧は、VIDの設定に関係なく、$V_{DPRSLPVR}$に設定されます。

$$V_{DPRSLPVR} = 0.6V \bullet \frac{R2 \bullet \left(R3 + R6 \| R4\right)}{\left(R6 \| R4\right) \bullet \left(R1 + R2\right)}$$

ここで、R6||R4はR4とR6の並列値です。

R6抵抗の値を変えることにより、$V_{DPRSLPVR}$を設定することができます。

(STP_CPUB、DPRSLPVR、MCH_PGの各入力のデジタル入力スレッショルド電圧は1.8Vです。)

パワーグッドのマスク

PGOOD出力はV_{OUT}をモニタします。V_{OUT}が設定ポイントの±10%の範囲にないと、PGOODは内部MOSFETによって"L"に引き下げられます。V_{OUT}がレギュレーション範囲内のときは、PGOODは高インピーダンス状態です。PGOODは外付け抵抗によってプルアップする必要があります。

VIDの変化時、Deep Sleep状態への移行時、およびDeeper Sleep状態への移行時の初期に、出力電圧は新たに設定されたレギュレーション・ポイントの±10%の範囲を外れる可能性があります。PGOODの誤った表示を防止するため、PGOODは110µsの間タイマによってマスクされます。このブランキング時間が経過しても出力が安定化されていないままだと、PGOODは"L"になります。どの過電圧状態や低電圧状態も、PGOODによって通知される前に110µsの間マスクされます。

マスク回路もVIDと状態の変化に順応してトラッキングします。110µsのマスク・タイマ時間が経過する前にVIDや状態の新たな変化が生じると、タイマがリセットされて110µsの新たなカウントが開始されます。これにより、頻繁に生じる出力電圧の過渡時にシステムがリブートするのを防ぎます。PGOODのタイミング図については図5を参照してください。

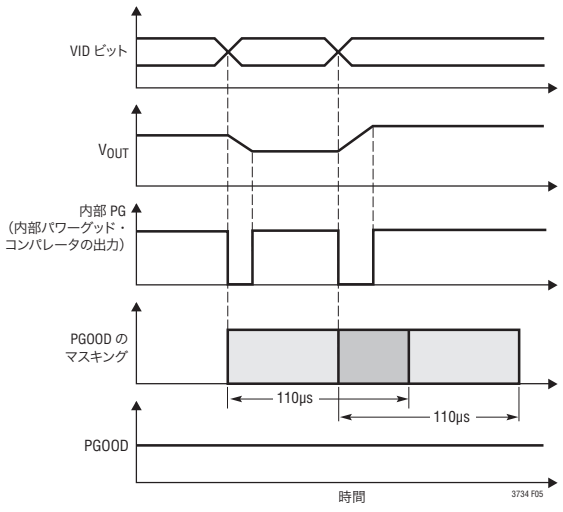


図5. PGOODのタイミング図

アプリケーション情報

表1. VIDによる出力電圧の設定

VID5	VID4	VID3	VID2	VID1	VID0	LTC3734
0	0	0	0	0	0	1.708V
0	0	0	0	0	1	1.692V
0	0	0	0	1	0	1.676V
0	0	0	0	1	1	1.660V
0	0	0	1	0	0	1.644V
0	0	0	1	0	1	1.628V
0	0	0	1	1	0	1.612V
0	0	0	1	1	1	1.596V
0	0	1	0	0	0	1.580V
0	0	1	0	0	1	1.564V
0	0	1	0	1	0	1.548V
0	0	1	0	1	1	1.532V
0	0	1	1	0	0	1.516V
0	0	1	1	0	1	1.500V
0	0	1	1	1	0	1.484V
0	0	1	1	1	1	1.468V
0	1	0	0	0	0	1.452V
0	1	0	0	0	1	1.436V
0	1	0	0	1	0	1.420V
0	1	0	0	1	1	1.404V
0	1	0	1	0	0	1.388V
0	1	0	1	0	1	1.372V
0	1	0	1	1	0	1.356V
0	1	0	1	1	1	1.340V
0	1	1	0	0	0	1.324V
0	1	1	0	0	1	1.308V
0	1	1	0	1	0	1.292V
0	1	1	0	1	1	1.276V
0	1	1	1	0	0	1.260V
0	1	1	1	0	1	1.244V
0	1	1	1	1	0	1.228V
0	1	1	1	1	1	1.212V
1	0	0	0	0	0	1.196V
1	0	0	0	0	1	1.180V
1	0	0	0	1	0	1.164V
1	0	0	0	1	1	1.148V
1	0	0	1	0	0	1.132V
1	0	0	1	0	1	1.116V
1	0	0	1	1	0	1.100V
1	0	0	1	1	1	1.084V
1	0	1	0	0	0	1.068V
1	0	1	0	0	1	1.052V
1	0	1	0	1	0	1.036V
1	0	1	0	1	1	1.020V
1	0	1	1	0	0	1.004V
1	0	1	1	0	1	0.988V
1	0	1	1	1	0	0.972V
1	0	1	1	1	1	0.956V
1	1	0	0	0	0	0.940V
1	1	0	0	0	1	0.924V
1	1	0	0	1	0	0.908V
1	1	0	0	1	1	0.892V
1	1	0	1	0	0	0.876V
1	1	0	1	0	1	0.860V
1	1	0	1	1	0	0.844V
1	1	0	1	1	1	0.828V
1	1	1	0	0	0	0.812V
1	1	1	0	0	1	0.796V
1	1	1	0	1	0	0.780V
1	1	1	0	1	1	0.764V
1	1	1	1	0	0	0.748V
1	1	1	1	0	1	0.732V
1	1	1	1	1	0	0.716V
1	1	1	1	1	1	0.700V

起動時、RUN/SSピンの電圧が標準4.2Vのアーミング電圧に達するまで、PGOODはアクティブに“L”に引き下げられます。この時点で初めてPGOOD信号が“L”から解放されます。

RUN/SSが“L”になると、PGOODも同時に“L”になります。

フォールト状態：過電流ラッチオフ

RUN/SSピンには、過電流状態が検出されるとコントローラをラッチオフする機能もあります。起動時にRUN/SSコンデンサC_{SS}を使って突入電流を制限します。コントローラが起動し、出力コンデンサを充電するのに十分な時間が経過し、全負荷電流が供給されるようになると、RUN/SSコンデンサは短絡タイマとして使用されます。C_{SS}が4.2Vに達した後に出力電圧が公称値の70%を下回ると、出力が過電流状態であるとみなされてC_{SS}が放電を開始します。この状態がC_{SS}の容量によって決まる十分長い時間続くと、RUN/SSピンの電圧が再度上

アプリケーション情報

昇するまでコントローラがシャットダウンします。起動時に過負荷状態が発生した場合、この時間は次式で概算できます。

$$t_{LO}^{1} \approx (C_{SS} \bullet 0.7V)/(1.5\mu A) = 4.6 \bullet 10^{5} (C_{SS})$$

起動後に過負荷状態が発生した場合、C_{SS}の電圧は充電を続け、ラッチオフするまでにさらに時間がかかります。

$$t_{LO}^{2} \approx (C_{SS} \bullet 2V)/(1.5\mu A) = 1.3 \bullet 10^{6} (C_{SS})$$

図3に示すように、この内蔵過電流ラッチオフはRUN/SSピンにプルアップ抵抗R_{SS}を接続して無効にすることができます。この抵抗によってソフトスタート時間が短縮され、極度の過電流や短絡時のRUN/SSコンデンサの放電が防止されます。図に示すように、PV_{CC}から5μAの電流を引き出すと、電流のラッチオフが常に無効になります。

過電流ラッチオフを無効にするのはなぜでしょうか。設計の試作段階では、ノイズの混入やレイアウトの不備による問題が生じることがあり、そのため保護回路がコントローラをラッチオフする可能性があります。この機能を無効にすると、回路やPC基板レイアウトのトラブルシューティングを行うことができます。内部の短絡およびフォールドバック電流制限は有効になったままなので、電源システムを障害から保護します。フォールドバック電流制限だけに頼るか、またはプルアップ抵抗を除去してラッチオフ機能をイネーブルするかどうかは、設計が完了した後で決定することができます。

ソフト・スタート・コンデンサC_{SS}の値は、出力電圧、出力容量、および負荷電流の特性に応じて変更する必要があるかもしれません。最小ソフトスタート容量は、次式で与えられます。

$$C_{SS} > (C_{OUT})(V_{OUT})(10^{-4})(R_{SENSE})$$

ほとんどのアプリケーションでは、C_{SS} = 0.1μFの推奨ソフトスタート・コンデンサで十分です。

最小オン時間に関する検討事項

最小オン時間$t_{ON(MIN)}$は、LTC3734がトップMOSFETをオンすることができる最小時間です。これは内部タイミング遅延とトップMOSFETをオンするのに必要なゲート電荷の量によって決まります。低デューティ・サイクルのアプリケーションでは、この最小オン時間のリミットに接近する可能性があるので、次の条件を満たすように注意が必要です。

$$t_{ON(MIN)} < \frac{V_{OUT}}{V_{IN}(f)}$$

デューティ・サイクルが最小オン時間で対応可能な値より低くなると、LTC3734はサイクル・スキップを開始し、一定でない周波数の動作になります。出力電圧は引き続き安定化されますが、リップル電流とリップル電圧が増加します。

LTC3734の最小オン時間は通常150ns以下です。ただし、ピーク検出電圧が低下するにつれて、最小オン時間は徐々に増加します。これは、軽負荷でリップル電流が小さい強制連続アプリケーションで特に懸念される点です。この状況でデューティ・サイクルが最小オン時間のリミットを下回ると、かなりのサイクル・スキップが発生し、それに応じてリップル電流とリップル電圧が大きくなる可能性があります。

アプリケーションが最小オン時間のリミット付近で動作する可能性がある場合、最小オン時間の要件を満たすのに十分なリップル振幅を実現できるほどインダクタンス値が低いインダクタを選択しなければなりません。**原則として、インダクタリップル電流は、$V_{IN(MAX)}$のときに$I_{OUT(MAX)}$の15%以上に保ってください。**

アクティブ電圧ポジショニング

アクティブ電圧ポジショニング(AVP)を使って、ワーストケースの過渡負荷条件でのピーク・トゥ・ピーク出力電圧の変動を最小限に抑えることができます。制御ループの開ループDC利得は、最大負荷ステップの仕様に応じて減少します。アクティブ電圧ポジショニングはLTC3734に容易に追加することができます。AVPを実現する等価回路を図6に示します。負荷曲線の勾配は次のように概算されます。

$$AVP \cong -35.5 \bullet \frac{R_{SENSE}}{m} \bullet \frac{R3}{R_{AVP}}, \quad (9)$$

$$\text{if } g_m \bullet R3 > 10 \bullet \frac{V_{OUT}}{0.6V}$$

アプリケーション情報

ここで、

AVP は mV/A が単位の勾配

R_{SENSE} は電流センス抵抗

m は位相数（LTC3734 では m = 1）

R3 と R_{AVP} は図 6 で決まる値

g_m はエラーアンプのトランスコンダクタンス利得で、LTC3734 では約 4.5 ミリモーです。

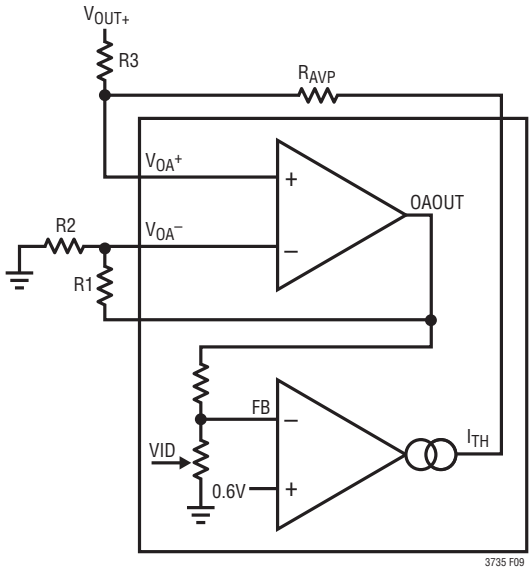


図 6. LTC3734 の AVP 設計の簡略回路図

式 9 を書き換えることによって AVP の抵抗を次のように概算できます。

$$R_{AVP} \cong \frac{35.5 \bullet R3 \bullet R_{SENSE}}{m \bullet |AVP|} \quad (10)$$

電圧ポジショニングの勾配の一部として電流センス抵抗を取り入れることもできます。したがって、全負荷曲線の勾配は次のように概算されます。

$$AVP \cong -35.5 \bullet \frac{R_{SENSE}}{m} \bullet \frac{R3}{R_{AVP}} - \frac{R_{SENSE}}{m}, \quad (11)$$

$$\text{if } g_m \bullet R3 >> \frac{V_{OUT}}{0.6V}$$

この式を書き換えることによって R_{AVP} の値を次のように概算できます。

$$R_{AVP} \cong \frac{35.5 \bullet R3}{\frac{m \bullet |AVP|}{R_{SENSE}} - 1} \quad (12)$$

通常、これらの式に基づいて計算した結果には ±10% の許容誤差があります。したがって、抵抗値を微調整する必要があります。

効率に関する検討事項

スイッチング・レギュレータのパーセント表示の効率は、出力電力を入力電力で割って 100% を掛けたものに等しくなります。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。パーセント表示の効率は次式で表すことができます。

$$\% \text{ 効率} = 100\% - (L1 + L2 + L3 + ...)$$

ここで、L1、L2 などは入力電力に対するパーセンテージで表した個々の損失です。

回路内の電力を消費するすべての要素で損失が生じますが、LTC3734 の回路の損失の大部分は 4 つの主な損失要因によって生じます。1）I^2R 損失、2）トップサイド MOSFET の遷移損失、3）PV_{CC} の電源電流および 4）C_{IN} の損失です。

1）I^2R 損失は、ヒューズ（使用している場合）、MOSFET、インダクタ、電流センス抵抗の各 DC 抵抗から予測されます。連続モードでは、L や R_{SENSE} に平均出力電流が流れますが、トップサイド MOSFET と同期 MOSFET の間で「こま切れ」にされます。2 個の MOSFET の $R_{DS(ON)}$ がほぼ同じ場合、片方の MOSFET の抵抗に、L の抵抗、R_{SENSE}、および ESR を加算するだけで I^2R 損失を求めることができます。たとえば、各値が $R_{DS(ON)}$ = 10mΩ、R_L = 10mΩ、R_{SENSE} = 5mΩ であれば、全抵抗は 25mΩ になります。この結果、5V 出力では出力段当たり、出力電流が 3A から 15A まで増加すると損失は 2% ～ 8% の範囲になり、3.3V 出力では出力段当たりの損失は 3% ～ 12% の範囲になります。外付け部品と出力電力レベルが同じ場合は、効率は V_{OUT} の 2 乗に反比例して変化します。高性能デジタル・システムでは要求される出力電圧は低下しており、電流は増加しているので、その相乗効果により、スイッチング・レギュレータ・システムの各損失要因の重要性は単に 2 倍ではなく 4 倍になります。

アプリケーション情報

2)遷移損失はトップサイドMOSFETにのみ適用され、しかも高入力電圧(通常12V以上)で動作しているときに限って大きくなります。遷移損失は次式から概算できます。

$$遷移損失 = V_{IN}^2 \bullet \frac{I_{OUT}}{2} \bullet f \bullet C_{RSS} \bullet R_{DR} \bullet \left(\frac{1}{V_{DR} - V_{TH(MIN)}} + \frac{1}{V_{TH(MIN)}} \right)$$

3) PV_{CC}によってトップMOSFETとボトムMOSFETの両方がドライブされます。MOSFETドライバの電流はパワーMOSFETのゲート容量をスイッチングすることによって流れます。MOSFETのゲートが"L"から"H"、そして再び"L"に切り替わる度に、PV_{CC}からグランドに一定量の電荷dQが移動します。それによって生じるdQ/dtはPV_{CC}から流出する電流であり、一般に制御回路の電流よりはるかに大きくなります。連続モードでは、$I_{GATECHG} = (Q_T + Q_B)f$です。ここで、$Q_T$と$Q_B$はトップサイドMOSFETとボトムサイドMOSFETのゲート電荷で、fはスイッチング周波数です。

4)入力コンデンサはレギュレータに流れる大きなRMS入力電流をフィルタするという困難な役目を担っています。入力コンデンサは、ACのI^2R損失を最小限に抑えるためにESRが非常に小さくなければならず、RMS電流が上流でヒューズやバッテリ内の追加損失を生じないように容量が十分大きくなければなりません。

C_{OUT}のESR損失、デッドタイム時のショットキー・ダイオードの導通損失、インダクタ・コアの損失、内部制御回路の消費電流など他の損失は通常、2%以下の追加損失を生じます。

過渡応答のチェック

レギュレータのループ応答は負荷過渡応答を見てチェックすることができます。スイッチング・レギュレータはDC(抵抗性)負荷電流のステップに応答するのに数サイクルを要します。負荷ステップが生じると、V_{OUT}はΔI_{LOAD}(ESR)に等しい値だけシフトします。ここで、ESRはC_{OUT}の等価直列抵抗です。さらに、ΔI_{LOAD}によりC_{OUT}の充放電が始まって帰還誤差信号を発生し、レギュレータを電流変化に適応させてV_{OUT}を定常値に回復させます。この回復期間に(安定性に問題があることを示す)過度のオーバーシュートやリンギングが発生しないかV_{OUT}をモニタすることができます。**I_{TH}ピンが備わっているので、制御ループの動作を最適化できるだけでなく、DC結合され、ACフィルタを通した閉ループ応答のテスト・ポイントも得られます。このテスト・ポイントでのDCステップ、立ち上がり時間、およびセトリングは、閉ループ応答を正確に反映します。**2次特性が支配的なシステムを想定すれば、位相マージンや減衰係数はこのピンで見られるオーバーシュートのパーセンテージを使って推定することができます。このピンの立ち上がり時間を調べることにより、帯域幅も推定できます。図1の回路に示されているI_{TH}の外付け部品はほとんどのアプリケーションにおいて妥当な出発点となります。

I_{TH}の直列R_C-C_Cフィルタにより、支配的なポール-ゼロ・ループ補償が設定されます。これらの値は、プリント基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、過渡応答を最適化するために多少は(推奨値の0.2倍～5倍)変更することができます。出力コンデンサの種類と値によってループの利得と位相が決まるので、まず出力コンデンサを決定する必要があります。立ち上がり時間が1µsより短い最大負荷電流の20%～80%の出力電流パルスによって発生する出力電圧波形とI_{TH}ピンの波形により、帰還ループを閉じたままで全体的なループの安定性を判断することができます。出力電流ステップによって生じる初期出力電圧ステップは 帰還ループの帯域幅内にない場合があるため、位相マージンを決定するのにこの信号を使用することはできません。このため、I_{TH}ピンの信号を調べる方が確実です。この信号は帰還ループ内にあり、フィルタを通して補償された制御ループ応答です。ループの利得はR_Cを大きくすると増加し、ループの帯域幅はC_Cを小さくすると拡大します。R_Cを、C_Cを小さくするのと同じ比率で大きくするとゼロ周波数が変化しないので、帰還ループの最も重要な周波数範囲で位相が一定に保たれます。出力電圧のセトリング動作は閉ループ・システムの安定性に関係し、電源全体の実際の性能を表します。

アプリケーション情報

車載に関する検討事項：シガレット・ライタへの差し込み

バッテリ駆動機器を携帯するようになると、シガレット・ライタに接続してバッテリを節約するだけでなく、動作中にバッテリ・パックの再充電まで行えたらと考えるのは当然です。ただし、接続する前に、最悪状態の電源に接続することになる点に注意してください。自動車のメイン・バッテリ・ラインは、負荷遮断、バッテリの逆接続、ダブル・バッテリなど、多くの好ましくない過渡電位の発生源です。

バッテリ・ケーブルがしっかり接続されていないと負荷遮断が生じます。ケーブルの接続が外れると、オルタネータの限界を超えて、減衰するのに数100msを要する60Vもの正の高電圧スパイクが発生する可能性があります。バッテリの逆接続はその言葉通りであり、ダブル・バッテリは、牽引トラックの運転手が12Vよりも24Vのジャンプ・スタートの方が冷えたエンジンを手早く始動できると判断した結果行われるものです。

車載電源ラインの故障からDC/DCコンバータを保護する最も簡単な回路を図7に示します。直列ダイオードはバッテリの逆接続時に電流が流れるのを防止し、過渡サプレッサは負荷遮断時に入力電圧をクランプします。過渡サプレッサはダブル・バッテリ動作時には導通させてはなりませんが、入力電圧をコンバータのブレークダウン電圧以下に引き続きクランプする必要があることに注意してください。LTC3734の最大入力電圧は32Vですが、ほとんどのアプリケーションはMOSFETのBV_{DSS}によって30Vに制限されています。

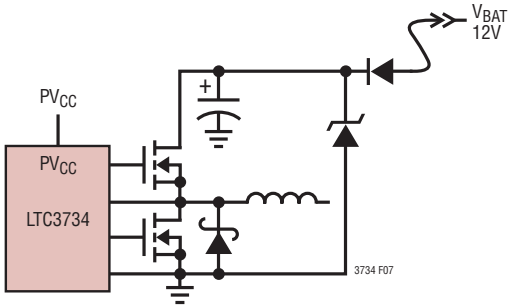


図7. 車載アプリケーションの保護

設計例

設計例として、V_{IN} = 12V（公称）、V_{IN} = 21V（最大）、V_{OUT} = 1.5V、I_{MAX} = 20A、およびf = 350kHzと仮定します。

40%のリップル電流を仮定して、まずインダクタンス値を選択します。リップル電流の最大値は最大入力電圧で発生します。40%のリップル電流の場合、最小インダクタンスは次式のとおりです。

$$L \geq \frac{V_{OUT}}{f \bullet \Delta I} \bullet \left(1 - \frac{V_{OUT}}{V_{IN}}\right) = \frac{1.5V}{350kHz \bullet (40\% \bullet 20A)} \bullet \left(1 - \frac{1.5V}{21V}\right) = 0.5\mu H$$

ピーク・インダクタ電流は、最大DC電流にリップル電流の1/2を加えた値（つまり24A）になります。

FREQSETピンを、SV_{CC}から抵抗分割器で分圧された1.2Vに接続し、350kHz動作にします。

最小オン時間も次のとおり最大入力電圧で生じます。

$$t_{ON(MIN)} = \frac{V_{OUT}}{V_{IN} \bullet f} = \frac{1.5V}{21V \bullet 350kHz} = 204ns$$

この時間は、LTC3734の標準最小オン時間である150nsより長くなります。

R_{SENSE}は、40mVの控えめな最大検出電圧スレッショルドを使用し、ピーク電流を考慮して計算することができます。

$$R_{SENSE} = \frac{40mV}{24A} = 0.002\Omega$$

アプリケーション情報

トップMOSFETによって消費される電力損失は、式3と式7を使って計算することができます。例としてFairchildのFDS7760を使用すると、$R_{DS(ON)}$ = 8mΩ、Q_G = 55nC（5VのV_{GS}）、C_{RSS} = 307pF、$V_{TH(MIN)}$ = 1Vになります。高い周囲温度でT_J（推定）= 85°Cのとき、最大入力電圧では次のようになります。

$$P_{TOP} = \frac{1.5V}{21V} \bullet 20A^2 \bullet \left(1 + 0.005 \bullet \left(85°C - 25°C\right)\right) \bullet$$

$$0.008\Omega + 21V^2 \bullet \frac{20A}{2} \bullet 350kHz \bullet 307pF \bullet$$

$$2\Omega \bullet \left(\frac{1}{5V - 1V} + \frac{1}{1V}\right) = 1.48W$$

式4からボトムMOSFETによって消費されるワーストケースの電力損失が得られます（この場合もFDS7760とT_J = 85°Cを想定）。

$$P_{BOT} = \frac{21V - 1.5V}{21V} \bullet 20A^2 \bullet$$

$$\left(1 + 0.005 \bullet \left(85°C - 25°C\right)\right) \bullet 0.008\Omega$$

$$= 3.86W$$

したがって、2個のFDS7760を並列接続し、トップMOSFETとボトムMOSFET両方の電力損失を分割する必要があります。

グランドへの短絡によって、ほぼ次のフォールドバック電流が流れます。

$$I_{SC} = \frac{25mV}{0.002\Omega} + \frac{1}{2} \bullet \left(\frac{200ns \bullet 21V}{0.5\mu H}\right) = 16.7A$$

短絡状態でのボトムMOSFETによるワーストケースの電力損失は次のようになります。

$$P_{BOT} = \frac{\frac{1}{350kHz} - 200ns}{\frac{1}{350kHz}} \bullet 16.7A^2 \bullet$$

$$\left(1 + 0.005 \bullet \left(85°C - 25°C\right)\right) \bullet 0.008\Omega$$

$$= 2.7W$$

これは最大負荷状態での通常値より小さい値です。

RMS入力リップル電流は次のようになります。

$$I_{INRMS} = 20A/2 = 10A$$

10AのRMS電流定格の入力コンデンサが必要です。

出力コンデンサのリップル電流は次のように計算されます。出力リップルは最大入力電圧のときに最大になります。

$$\Delta I_{OUT(MAX)} = \frac{1.5V}{350kHz \bullet 0.5\mu H} \bullet \left(1 - \frac{1.5}{2.1}\right) = 8A_{P-P}$$

出力コンデンサのESRを5mΩと仮定すると、出力リップル電圧は次のようになります。

$$\Delta V_{OUT} \approx 8A_{P-P} \left(5m\Omega + \frac{1}{8 \bullet 350kHz \bullet \left(4 \bullet 270\mu F\right)}\right)$$

$$= 42.6mV_{P-P}$$

アプリケーション情報

PC基板のレイアウトのチェックリスト

プリント回路基板をレイアウトするときには、以下のチェックリストを使ってLTC3734が正しく動作するようにします。レイアウトでは、以下の項目をチェックしてください。

1)信号グランドと電源グランドは分離されていますか。SGNDをPC基板の一端に保つことにより、MOSFETの電流がデバイスの下を流れるのを防止します。デバイスの信号グランド・ピン(ピン5)を使ってデバイスの片側にすべての制御回路を接続し、銅をSGNDを通して配線し、パッケージの「影」にあたる部分をカバーするデバイスの下を通し、PGNDピン(ピン20)に接続してから、C_{OUT}の(–)端子まで伸ばします。

2)PV_{CC}のデカップリング・コンデンサはPV_{CC}ピンとPGNDピンに隣接して接続されていますか。X7RまたはX5R誘電体の1μFセラミック・コンデンサは十分小さいのでデバイスにぴったりと合い、パワーMOSFETをドライブする大きな電流パルスの悪影響を最小限に抑えます。PV_{CC}を安定させておくため、4.7μF～10μFのセラミック、タンタルなどの低ESRコンデンサを追加することを推奨します。ボトムNチャネルMOSFETのソース、ショットキー・ダイオードのアノード、およびC_{IN}の(–)端子への電源グランドのリターンは、トレース長をできるだけ短くします。

3) $SENSE^-$と$SENSE^+$は最小のPCトレース間隔で一緒に配線されていますか。$SENSE^+$ピンと$SENSE^-$ピンの間のフィルタ・コンデンサはできるだけLTC3734に近づけて配置します。電流センス抵抗では4端子接続によって高精度な電流検出ができるようにします。図8を参照してください。

4) C_{IN}の(+)端子はトップサイドMOSFETのドレインにできるだけ近づけて接続されていますか。このコンデンサはMOSFETにAC電流を供給します。PC基板の同じ側の入力コンデンサ、トップMOSFETおよびボトムMOSFET、ショットキー・ダイオードで形成される入力電流経路を狭いループに閉じ込めて、伝導および放射EMIを最小限に抑えます。

5)「ノイズの多い」ノードであるSW、BOOST、TGおよびBGは敏感な小信号ノードから遠ざけてください。理想的には、スイッチ・ノードはLTC3734から最も遠い場所に配置する必要があります。

高スイッチング電流経路の物理的サイズを小さく抑えることが非常に重要です。これらの「ループ」から、まさに無線局が信号を送信するように強い電磁界が放射されます。出力コンデンサのグランドは入力コンデンサの負端子に戻し、スイッチング電流の経路の共通グランドを共有しないようにします。回路の左半分は、スイッチング・レギュレータによって生成される「ノイズ」の発生源になります。同期MOSFETとショットキー・ダイオードのグランド終端は、非常に大きなスイッチ電流が流れるので、絶縁された短いPCトレースを使って入力コンデンサの(–)端子に戻します。デバイスの電源グランド・ピン(PGND)と信号グランド・ピンでの接続には、入力コンデンサの(–)端子から分離・絶縁された経路を使用します。この手法により、スイッチング・レギュレータの全周期にわたって、高電流パルスによって生成される固有の信号が有限のインピーダンスをもつ別の電流経路をとらないようにます。外部OPTI-LOOP補償は最適化されていないPCレイアウトの過補償を許しますが、この設計手順は推奨できません。

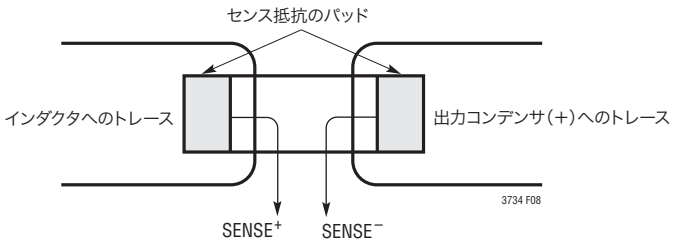


図8. 適切な電流検出接続

標準的応用例

LTC3734を使ってモバイルCPUのコアに電力を供給する標準的応用例を図9に示します。入力は5V～24Vが可能であり、出力電圧は20Aの最大電流で0.7V～1.708Vに設定することができます。外付けのMOSFETとインダクタの選択を変更するだけで、大きな負荷電流能力を実現することができます。

図9の電源では、オン/オフ制御用のVRON信号を受け取ります。ソフトスタート後、MCH_PG信号がアサートされるまで出力電圧は1.2Vに設定されます。約50μsの遅延後、VID5ビット～VID0ビットによって出力電圧が制御され、0.7V～1.708Vに設定されます。STP_CPUB信号が“L”になると、Deep Sleep状態が通知されて出力電圧は約1.04%だけ低下します。DPRSLPVR信号が“H”になると、Deeper Sleep状態が通知されて、VIDビットの状態に関係なく、出力電圧は0.748Vになります。I_{TH}ピンの抵抗分割器により、アクティブ電圧ポジショニングが実現します。抵抗を小さくするとAVPの勾配が急になり、抵抗を大きくすると勾配は緩やかになります。最後に、VIDの変化時や状態の遷移時に、PGOOD出力が110μsの間マスクされます。

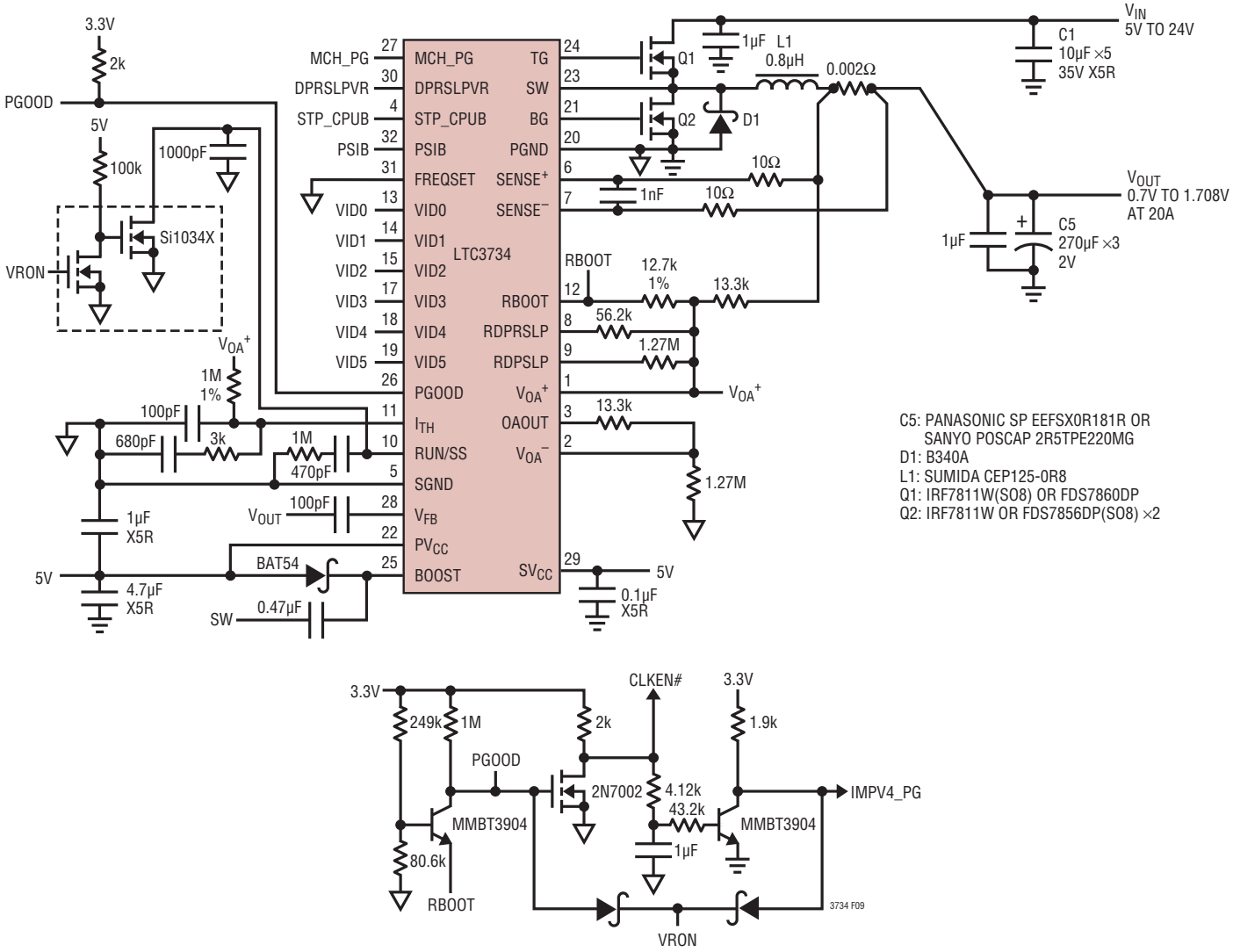
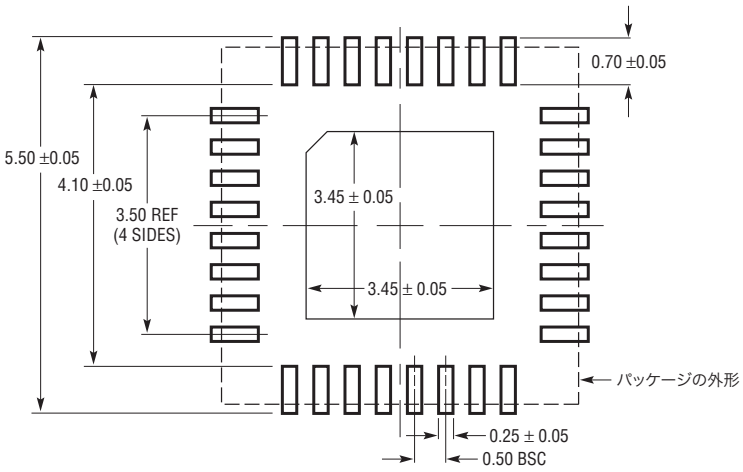
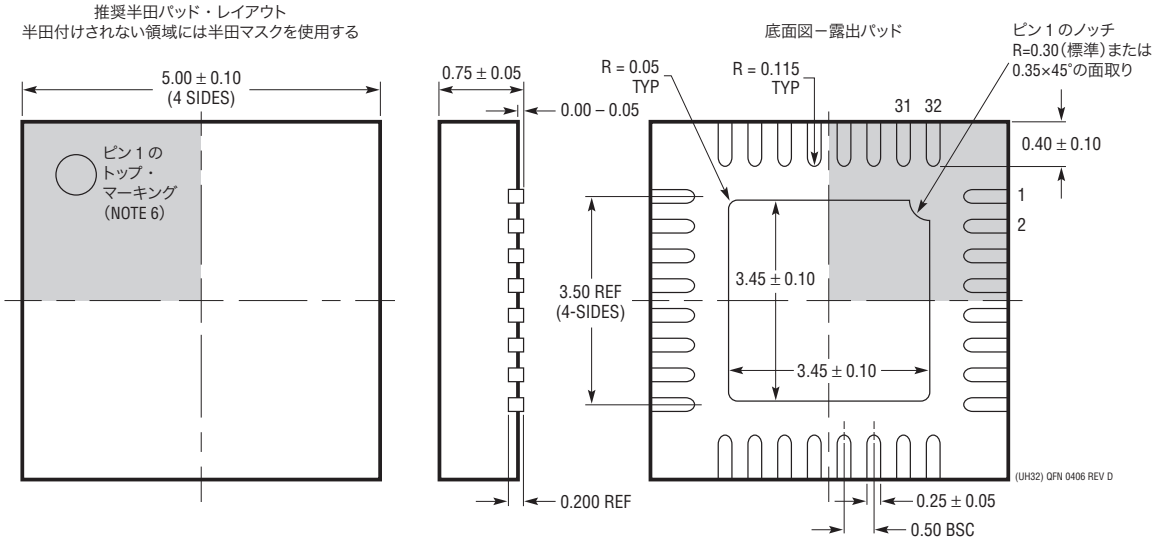


図9. 5V～24V入力、0.7V～1.708V出力、20A IMVP-IV互換電源

パッケージ

UHパッケージ
32ピン・プラスチック QFN(5mm×5mm)
(Reference LTC DWG # 05-08-1693 Rev D)





NOTE：
1. 図は JEDEC パッケージ外形 MO-220 のバリエーション WHHD-(X) にするよう提案されている(承認待ち)
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
   モールドのバリは(もしあれば)各サイドで 0.20mm を超えないこと
5. 露出パッドは半田メッキとする
6. 灰色はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

改訂履歴

REV	日付	概要	ページ番号
A	4/11	図9を更新	25
		「関連製品」の更新	28

リニアテクノロジー・コーポレーションがここで提供する情報は正確かつ信頼できるものと考えておりますが、その使用に関する責務は一切負いません。また、ここに記載された回路結線と既存特許とのいかなる関連についても一切関知いたしません。なお、日本語の資料はあくまでも参考資料です。訂正、変更、改版に追従していない場合があります。最終的な確認は必ず最新の英語版データシートでお願いいたします。

関連製品

製品番号	説明	注釈
LTC3816	インテル IMVP-6/6+/6.5 CPU 向けシングルフェーズ DC/DC コントローラ	7 ビット IMVP-6 VID：0.00V ≤ V_{OUT} ≤ 1.50V、4.5V ≤ V_{IN} ≤ 36V、非常に低いデューティ・サイクルが可能
LTC3732	3 フェーズ、5 ビット VID、600kHz、同期整流式コントローラ	5 ビット VRM 9/9.1：1.10V ≤ V_{OUT} ≤ 1.85V、4.5V ≤ V_{IN} ≤ 32V、Stage Shedding ™または Burst Mode® 動作
LTC3735	インテル・モバイル CPU 向け、2 フェーズ、高効率 DC/DC コントローラ	6 ビット IMVP-4 VID：0.70V ≤ V_{OUT} ≤ 1.708V、4.5V ≤ V_{IN} ≤ 30V、損失のない電圧ポジショニング
LTC3869/LTC3869-2	並列時に最適な電流分担を行う、デュアル 2 フェーズ、同期整流式降圧 DC/DC コントローラ	フェーズロック可能な固定周波数：250kHz ～ 780kHz、4V ≤ V_{IN} ≤ 38V、0.8V ≤ V_{OUT} ≤ 12.5V
LTC3856	差動アンプおよび DCR 温度補償機能付き、2 フェーズ、シングル出力、同期整流式降圧 DC/DC コントローラ	フェーズロック可能な固定周波数：250kHz ～ 770kHz、4.5V ≤ V_{IN} ≤ 38V、0.8V ≤ V_{OUT} ≤ 5V
LTC3850/LTC3850-1 LTC3850-2	デュアル、2 フェーズ高効率同期整流式降圧 DC/DC コントローラ、R_{SENSE} または DCR による電流検出およびトラッキング	フェーズロック可能な固定周波数：250kHz ～ 780kHz、4V ≤ V_{IN} ≤ 30V、0.8V ≤ V_{OUT} ≤ 5.25V
LTC3860	差動アンプおよびスリーステート出力ドライブ付き、デュアル、マルチフェーズ、同期整流式降圧 DC/DC コントローラ	パワー・ブロック、DRMOS デバイスまたは外部ドライバ / MOSFET で動作、3V ≤ V_{IN} ≤ 24V、$t_{ON(MIN)}$ = 20ns
LTC3855	差動アンプおよび DCR 温度補償機能付き、デュアル、マルチフェーズ、同期整流式降圧 DC/DC コントローラ	フェーズロック可能な固定周波数：250kHz ～ 770kHz、4.5V ≤ V_{IN} ≤ 38V、0.8V ≤ V_{OUT} ≤ 12V
LTC3829	差動アンプおよび DCR 温度補償機能付き、3 フェーズ、シングル出力、同期整流式降圧コントローラ	フェーズロック可能な固定周波数：250kHz ～ 770kHz、4.5V ≤ V_{IN} ≤ 38V、0.8V ≤ V_{OUT} ≤ 5V
LTC3853	トリプル出力、マルチフェーズ同期整流式降圧 DC/DC コントローラ、R_{SENSE} または DCR による電流検出およびトラッキング	フェーズロック可能な固定周波数：250kHz ～ 750kHz、4V ≤ V_{IN} ≤ 24V、V_{OUT3}：最大 13.5V

リニアテクノロジー株式会社
〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F
TEL 03- 5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp
LT 0411 REV A • PRINTED IN JAPAN
© LINEAR TECHNOLOGY CORPORATION 2002