

特長

- 高効率の同期整流式プッシュプルPWM
- 1.5Aシンク、1Aソース出力ドライブ
- プッシュプル、フルブリッジ、ハーフブリッジおよびフォワード・トポロジーをサポート
- プッシュプル・デットタイムと同期タイミングを調整可能
- システム低電圧ロックアウトとヒステリシスを調整可能
- リーディングエッジ・ブランキングを調整可能
- 低い起動電流と消費電流
- 電流モード (LTC3723-1) または電圧モード (LTC3723-2) 動作
- 1本の抵抗によるスローブ補償
- V_{CC} UVLOと25mAシャント・レギュレータ
- 1MHzまでプログラム可能な固定周波数動作
- 50mA同期出力ドライブ
- ソフトスタート、サイクルごとの電流制限、Hiccupモード短絡保護
- 5V/15mA低損失レギュレータ
- 16ピンSSOPパッケージ

アプリケーション

- テレコム、インフラストラクチャ電源システム
- 配電アーキテクチャ

概要

LTC[®]3723-1/LTC3723-2は、コンパクトで高効率の絶縁型パワー・コンバータを実現するために必要なすべての制御および保護機能を提供する、同期整流式プッシュプルPWMコントローラです。高集積により、設計の柔軟性を維持しながら、外付け部品数を最小限に抑えます。

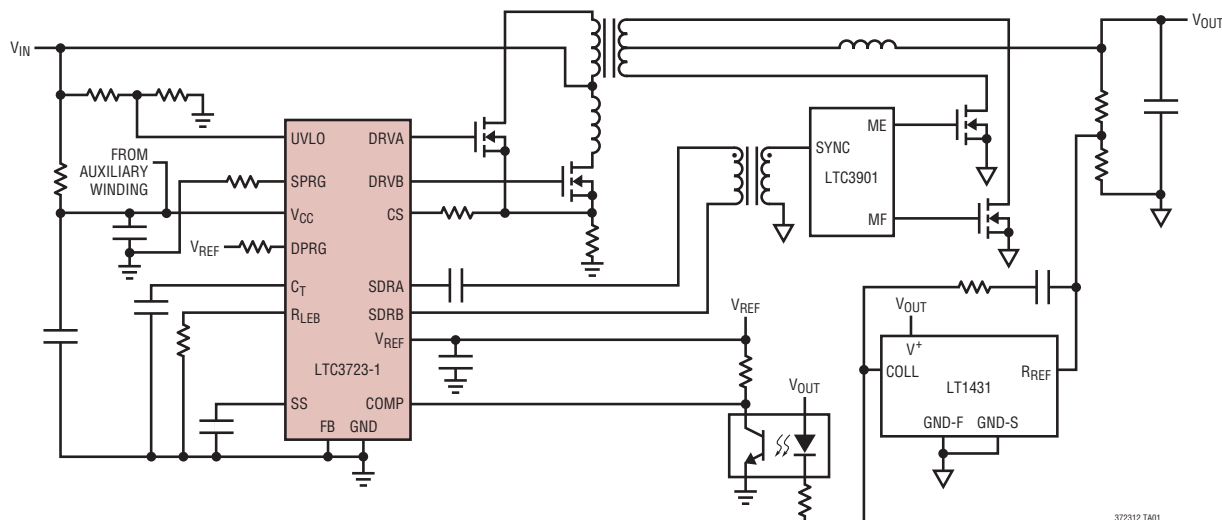
強靭なプッシュプル出力段は発振周波数の半分の値でスイッチングを行います。デットタイムは外付け抵抗を使用して個別にプログラムできます。同期整流器のタイミングを調整可能なので、効率を最適化できます。UVLOプログラム入力は正確なシステム・ターンオンおよびターンオフ電圧を供給します。LTC3723-1はプログラム可能なスローブ補償とリーディングエッジ・ブランキングを備えたピーク電流モード制御を特長としています。LTC3723-2は電圧フィードフォワードが可能な電圧モード制御を採用しています。

LTC3723-1/LTC3723-2は、非常に小さい動作および起動電流を特長としています。どちらのデバイスも信頼できる短絡および過温度保護機能を備えています。LTC3723-1/LTC3723-2は16ピンSSOPパッケージで供給されます。

LT、LT、LTCおよびLTMはリニアテクノロジー社の登録商標です。他のすべての商標はそれぞれの所有者に所有権があります。

標準的応用例

絶縁型プッシュプル・コンバータ



372312 TA01

372312f

LTC3723-1/LTC3723-2

絶対最大定格 (Note 1)

V_{CC}-GND間(低インピーダンス・ソース) -0.3V~10V
 (デバイスは10.3Vに自己安定化する)
 UVLO-GND間.....-0.3V~V_{CC}
 他のすべてのピン-GND間
 (低インピーダンス・ソース)..... -0.3V~5.5V
 V_{CC}(供給される電流)..... 40mA

V_{REF}出力電流 自己安定化
 動作温度 (Note 5, 6)
 LTC3723E.....-40°C~85°C
 保存温度範囲.....-65°C~125°C
 リード温度(半田付け、10秒)..... 300°C

パッケージ/発注情報

| | | | |
|---|-----------------|-------------------|-----------------|
| | | | |
| ORDER PART NUMBER | GN PART MARKING | ORDER PART NUMBER | GN PART MARKING |
| LTC3723EGN-1 | 37231 | LTC3723EGN-2 | 37232 |
| Order Options Tape and Reel: Add #TR Lead Free: Add #PBF Lead Free Tape and Reel: Add #TRPBF Lead Free Part Marking: http://www.linear-tech.co.jp/leadfree/ | | | |

さらに広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25°Cでの値。注記がない限り、V_{CC} = 9.5V。

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|------------------------------|--------------------------------------|--|-----|-------|------|-------|
| Input Supply | | | | | | |
| V _{CCUV} | V _{CC} Undervoltage Lockout | Measured on V _{CC} | | 10.25 | 10.7 | V |
| V _{CCHY} | V _{CC} UVLO Hysteresis | Measured on V _{CC} | 3.8 | 4.2 | | V |
| I _{CCST} | Start-Up Current | V _{CC} = V _{UVLO} - 0.3V | ● | 145 | 230 | μA |
| I _{CCRN} | Operating Current | No Load on Outputs | | 3 | 8 | mA |
| V _{SHUNT} | Shunt Regulator Voltage | Current into V _{CC} = 10mA | | 10.3 | 10.8 | V |
| R _{SHUNT} | Shunt Resistance | Current into V _{CC} = 10mA to 17mA | | 1.4 | 3.5 | Ω |
| SUVLO | System UVLO Threshold | Measured on UVLO Pin, 10mA into V _{CC} | 4.8 | 5.0 | 5.2 | V |
| SHYST | System UVLO Hysteresis Current | Current Flows Out of UVLO Pin, 10mA into V _{CC} | 8.5 | 10 | 11.5 | μA |
| Pulse Width Modulator | | | | | | |
| ROS | Ramp Offset Voltage | Measured on COMP, RAMP = 0V | | 0.65 | | V |
| I _{RMP} | Ramp Discharge Current | RAMP = 1V, COMP = 0V, C _T = 4V, 3723-1 Only | | 50 | | mA |

372312f

電氣的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 9.5\text{V}$ 。

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS | |
|-----------------------------------|--|---|------|-------|-------|---------------|---------------|
| ISLP | Slope Compensation Current | Measured on CS, $C_T = 1\text{V}$, 3723-1 Only | | 30 | | μA | |
| | | $C_T = 2.25\text{V}$ | | 68 | | μA | |
| DCMAX | Maximum Duty Cycle | COMP = 4.5V | ● 47 | 48.2 | 50 | % | |
| DCMIN | Minimum Duty Cycle | COMP = 0V | ● | 0 | | % | |
| DTADJ | Dead-Time | | | 130 | | ns | |
| Oscillator | | | | | | | |
| OSCI | Initial Accuracy | $T_A = 25^\circ\text{C}$, $C_T = 270\text{pF}$ | | 220 | 250 | 280 | kHz |
| OSCT | V_{CC} Variation | $V_{CC} = 6.5\text{V}$ to 9.5V , Overtemperature | ● | -3 | | 3 | % |
| OSCV | C_T Ramp Amplitude | Measured on C_T | | 2.35 | | V | |
| Error Amplifier | | | | | | | |
| V _{FB} | FB Input Voltage | COMP = 2.5V, (Note 3) | | 1.172 | 1.2 | 1.22 | V |
| FB _I | FB Input Range | Measured on FB, (Note 4) | | -0.3 | | 2.5 | V |
| AVOL | Open-Loop Gain | COMP = 1V to 3V, (Note 3) | | 70 | 90 | | dB |
| I _B | Input Bias Current | COMP = 2.5V, (Note 3) | | | 5 | 50 | nA |
| V _{OH} | Output High | Load on COMP = $-100\mu\text{A}$ | | 4.7 | 4.92 | | V |
| V _{OL} | Output Low | Load on COMP = $100\mu\text{A}$ | | | 0.27 | 0.5 | V |
| I _{SOURCE} | Output Source Current | COMP = 2.5V | | 400 | 700 | | μA |
| I _{SINK} | Output Sink Current | COMP = 2.5V | | 2 | 5 | | mA |
| Reference | | | | | | | |
| V _{REF} | Initial Accuracy | $T_A = 25^\circ\text{C}$, Measured on V _{REF} | | 4.925 | 5.00 | 5.075 | V |
| REFLD | Load Regulation | Load on V _{REF} = $100\mu\text{A}$ to 5mA | | | 2 | 15 | mV |
| REFLN | Line Regulation | $V_{CC} = 6.5\text{V}$ to 9.5V | | | 1 | 10 | mV |
| REFTV | Total Variation | Line, Load and Temperature | ● | 4.900 | 5.000 | 5.100 | V |
| REFSC | Short-Circuit Current | V _{REF} Shorted to GND | | 18 | 30 | 45 | mA |
| Push-Pull Outputs | | | | | | | |
| DRVH(x) | Output High Voltage | I _{OUT(x)} = -100mA | | 9.0 | 9.2 | | V |
| DRVL(x) | Output Low Voltage | I _{OUT(x)} = 100mA | | | 0.17 | 0.6 | V |
| RDH(x) | Pull-Up Resistance | I _{OUT(x)} = -10mA to -100mA | | | 2.9 | 4 | Ω |
| RDL(x) | Pull-Down Resistance | I _{OUT(x)} = -10mA to -100mA | | | 1.7 | 2.5 | Ω |
| TDR(x) | Rise-Time | C _{OUT(x)} = 1nF | | | 10 | | ns |
| TDF(x) | Fall-Time | C _{OUT(x)} = 1nF | | | 10 | | ns |
| Synchronous Outputs | | | | | | | |
| OUTH(x) | Output High Voltage | I _{OUT(x)} = -30mA | | 9.0 | 9.2 | | V |
| OUTL(x) | Output Low Voltage | I _{OUT(x)} = 30mA | | | 0.44 | 0.6 | V |
| RHI(x) | Pull-Up Resistance | I _{OUT(x)} = -10mA to -30mA | | | 11 | 15 | Ω |
| RLO(x) | Pull-Down Resistance | I _{OUT(x)} = -10mA to -30mA | | | 15 | 20 | Ω |
| TR(x) | Rise-Time | C _{OUT(x)} = 50pF | | | 10 | | ns |
| TF(x) | Fall-Time | C _{OUT(x)} = 50pF | | | 10 | | ns |
| Current Limit and Shutdown | | | | | | | |
| CLPP | Pulse by Pulse Current Limit Threshold | Measured on CS | | 280 | 300 | 320 | mV |
| CLSD | Shutdown Current Limit Threshold | Measured on CS | | 475 | 600 | 725 | mV |
| CLDEL | Current Limit Delay to Output | 100mV Overdrive on CS, (Note 2) | | | 80 | | ns |

LTC3723-1/LTC3723-2

電氣的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 9.5\text{V}$ 。

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|--------|----------------------------|----------------|-----|-----|-----|---------------|
| SSI | Soft-Start Current | SS = 2.5V | 10 | 13 | 16 | μA |
| SSR | Soft-Start Reset Threshold | Measured on SS | 0.7 | 0.4 | 0.1 | V |
| FLT | Fault Reset Threshold | Measured on SS | 4.5 | 4.2 | 3.5 | V |

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: リーディングエッジ・ブランキング遅延を含む ($R_{LEB} = 20\text{k}$)。製造時のテストは行われない。

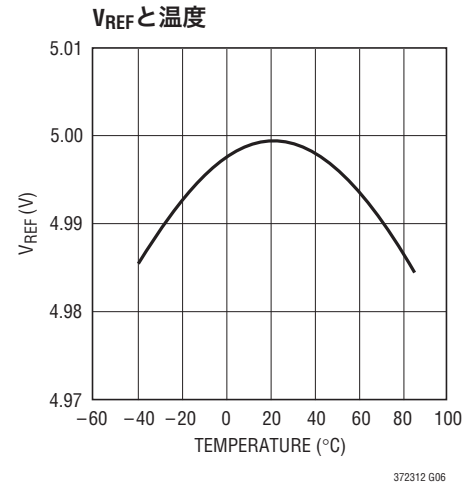
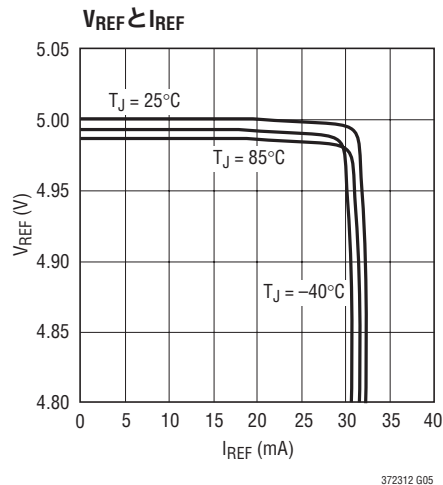
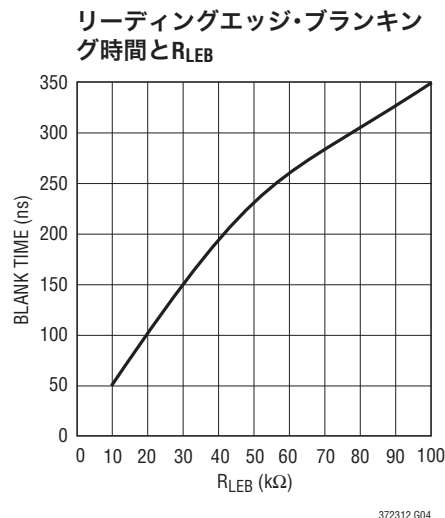
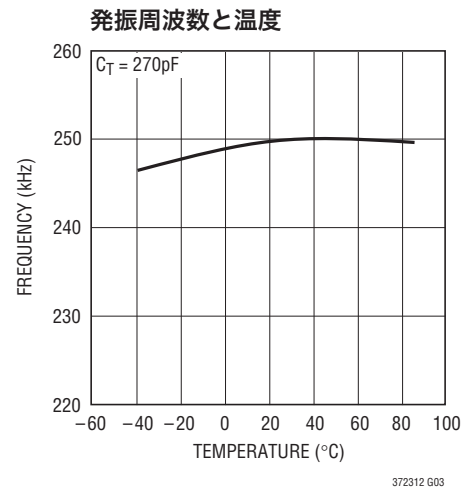
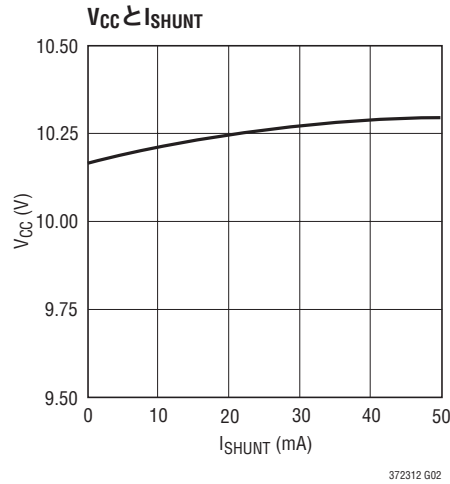
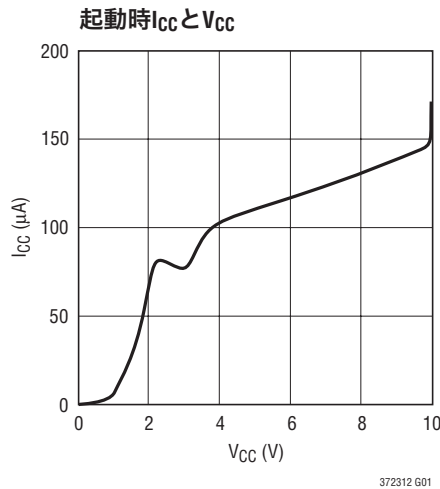
Note 3: これらのテストでは、サーボ・ループ・アンプを使用してFBをドライブし、 V_{COMP} を制御する。

Note 4: FBを -0.3V 、 2.5V に設定して、COMPが位相反転しないようにすること。

Note 5: LTC3723E-1/LTC3723E-2は、 $0^\circ\text{C} \sim 70^\circ\text{C}$ の温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 85^\circ\text{C}$ の動作温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。

Note 6: このデバイスには、短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護機能がアクティブなとき、接合部温度は 125°C を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう恐れがある。

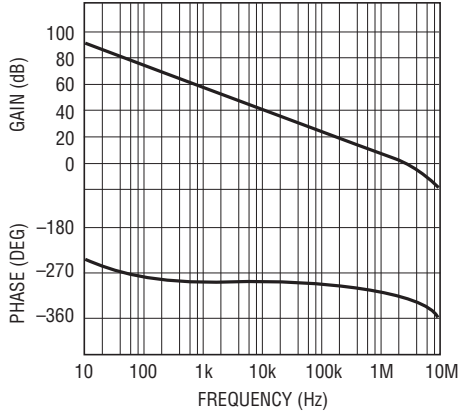
標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}$)



372312f

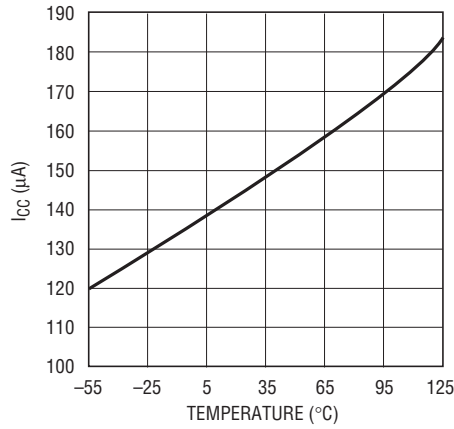
標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}$)

エラーアンプの利得/位相



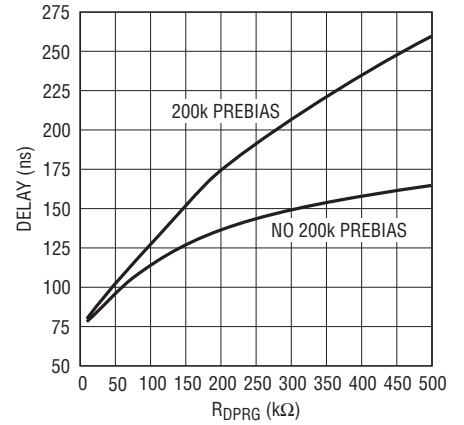
372312 G07

起動時 I_{CC} と温度



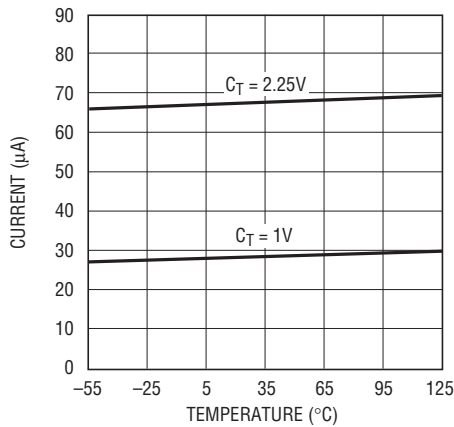
372312 G08

200kのプリバイアス補償がある場合とない場合のLTC3723のデッドタイムと R_{DPRG}



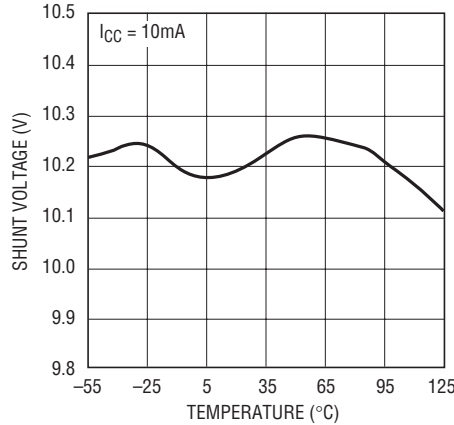
372312 G09

スロープ電流と温度



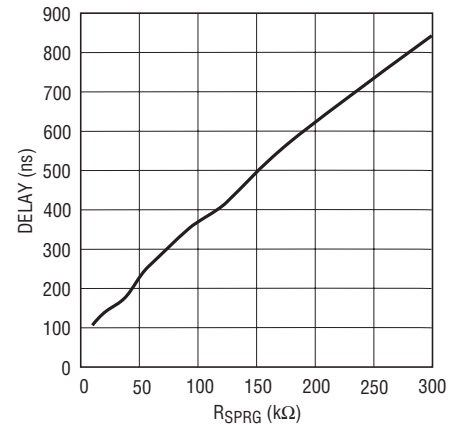
372312 G10

V_{CC} シャント電圧と温度



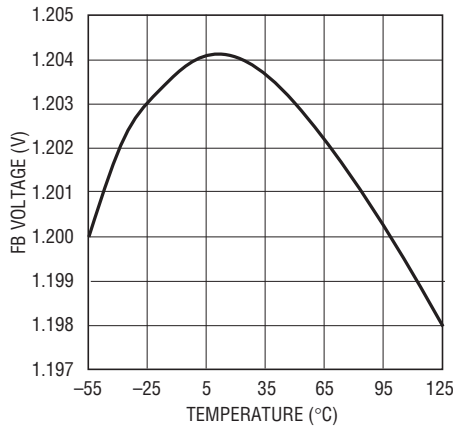
372312 G11

同期ドライバのターンオフ遅延と(C_T ピークを基準にした) R_{SPRG}



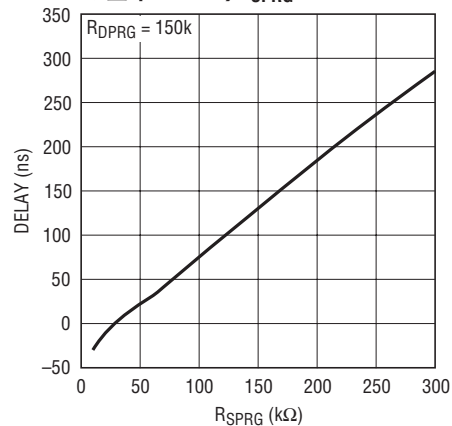
372312 G12

FB入力電圧と温度



372312 G13

同期ドライバのターンオフ遅延と(プッシュプル・ドライバ出力を基準にした) R_{SPRG}



372312 G14

372312f

LTC3723-1/LTC3723-2

ピン機能 (LTC3723-1/LTC3723-2)

V_{REF} (ピン1/ピン1): 5.0Vリファレンスの出力。V_{REF}は外部回路に最大18mAまで供給することができます。V_{REF}は、0.47μFのセラミック・コンデンサでGNDにデカップリングする必要があります。

SDRB (ピン2/ピン2): DRV_Bに対応する同期整流器の50mAドライバ。

SDRA (ピン3/ピン3): DRV_Aに対応する同期整流器の50mAドライバ。

DRV_B (ピン4/ピン4): 高速の1.5Aシンク、1AソースのトータムポールMOSFETドライバ。ドライブ信号の品質を確保するため、できる限り短いPCBトレースを使用して外付けプッシュプルMOSFETのゲートに接続してください。ドライバからMOSFETまでのPCBトレースを短くできない場合には、DRV_BとMOSFETのゲートの間に小さな値の抵抗を接続するという選択肢もあり、これにより、ドライブ信号の品質が改善されます。

V_{CC} (ピン5/ピン5): LTC3723-1/LTC3723-2および10.25Vシャント・レギュレータの電源電圧入力。V_{CC}が十分に上昇してV_{CC}シャント・レギュレータに電流が流れ、UVLOコンパレータのスレッシュホールドを超えると、デバイスがイネーブルされます。V_{CC}シャント・レギュレータがオンすると、V_{CC}を6V(標準)まで下げても動作を維持することができます。内蔵のトータムポール・ドライバによって生じる高速スイッチングと容量性負荷に起因する過渡電流に備えるため、1μF以上の高品質セラミック・コンデンサを使用してV_{CC}をGNDにバイパスしてください。

DRVA (ピン6/ピン6): 高速の1.5Aシンク、1AソースのトータムポールMOSFETドライバ。ドライブ信号の品質を確保するため、できる限り短いPCBトレースを使用して外付けプッシュプルMOSFETのゲートに接続してください。ドライバからMOSFETまでのPCBトレースを短くできない場合には、DRVAとMOSFETのゲートの間に小さな値の抵抗を接続する選択肢もあり、これにより、ドライブ信号の品質が改善されます。

GND (ピン7/ピン7): LTC3723内のすべての回路はGNDを基準にしています。グラウンド・プレーンを使用することを

強く推奨します。最高の性能を得るため、V_{IN}とV_{REF}のバイパス・コンデンサは、できる限りGNDの近くでスター構成を使用して終端する必要があります。

C_T (ピン8/ピン8): 発振器のタイミング・コンデンサ。最高の結果を得るためには、±5%以内の低ESRセラミック・コンデンサを使用してください。C_Tランプの振幅はピーク・ピーク間で2.35V(標準)です。

DPRG (ピン9/ピン12): プッシュプル・デッドタイムの設定入力。DPRGとV_{REF}の間に抵抗を接続してデッドタイムを設定します。DPRGの公称電圧は2Vです。

RAMP (N/A/ピン9): LTC3723-2(電圧モード・コントローラ)のみのPWMコンパレータの入力。RAMPの電圧は、内部で650mVだけレベル・シフトされます。

CS (ピン10/ピン10): パルスベースの電流制限コンパレータおよび過負荷電流制限コンパレータの入力、スロープ補償回路の出力。パルスベースのコンパレータのスレッシュホールドは公称300mV、過負荷コンパレータのスレッシュホールドは公称600mVです。各タイミング周期の後、内部スイッチによってCSがGNDまで放電されます。PWM周期の間、CSからスロープ補償電流が流れ出します。CSから外付け電流センス抵抗に接続された外付け抵抗によって、スロープ補償の値が設定されます。

COMP (ピン11/ピン11): エラーアンプ出力、位相変調器の反転入力。

R_{LEB} (ピン12/N/A): リーディングエッジ・ブランキングのタイミング抵抗。LTC3723-1では、R_{LEB}とGNDの間に10k~100kの抵抗を接続して、CSの電流センス信号のリーディングエッジ・ブランキングを40ns~310nsに設定します。許容誤差±1%の抵抗を推奨します。LTC3723-2の固定ブランキング時間は約80nsです。R_{LEB}の公称電圧は2Vです。リーディングエッジ・ブランキングが必要でない場合には、R_{LEB}をV_{REF}に接続してディスエーブルします。

FB (ピン13/ピン13): エラーアンプの反転入力。これは、LTC3723の電圧帰還入力です。FBの公称レギュレーション電圧は1.2Vです。

ピン機能 (LTC3723-1/LTC3723-2)

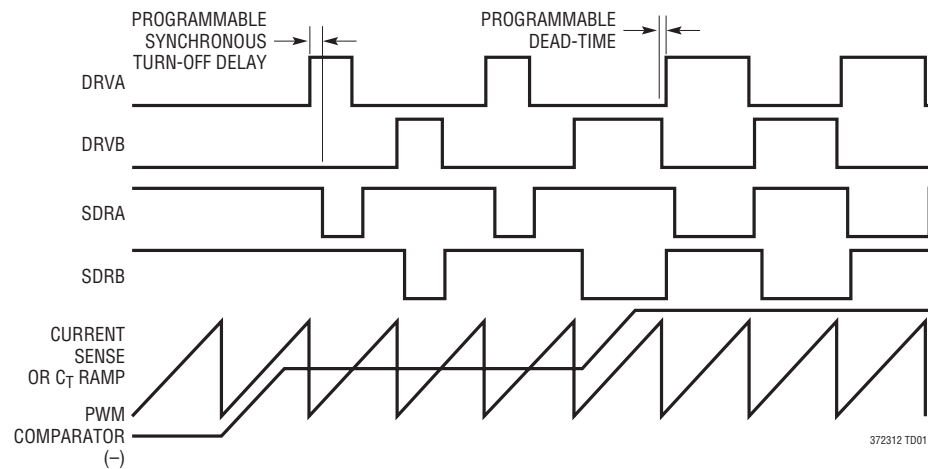
SS (ピン14/ピン14): ソフトスタート/リスタート遅延回路のタイミング・コンデンサ。SSからGNDにコンデンサを接続すると、電流コマンド (LTC3723-1) またはデューティ・サイクル (LTC3723-2) のランプ制御が行われます。過負荷状態の間、SSはグラウンドまで放電され、ソフトスタート・サイクルが開始されます。SSの充電電流は約13 μ Aです。通常動作時、SSは約5Vまで充電されます。固定過負荷電流フォールト時、SSは約0.5Vと4Vの間を低周波数で発振します。

UVLO (ピン15/ピン15): システムのターンオン電圧とターンオフ電圧の設定入力。UVLOコンパレータの公称スレッシュホールドは5.0Vです。UVLOは、抵抗分割器を介してメインDCシステム電源に接続されます。UVLOスレッ

ショルドを超えると、LTC3723-1/LTC3723-2はソフトスタート・サイクルを開始し、UVLOから10 μ A (公称) の電流が流れ出して、必要な値のシステム・ヒステリシスが設定されます。ヒステリシスのレベルは、分割器の抵抗を変えることによって調整することができます。UVLOは、4V以下にプルダウンすることによって、すべてのスイッチングの終了に使用することもできます。オープンドレインまたはオープンコレクタのスイッチによって、システムのターンオン電圧やターンオフ電圧を変えることなく、この機能を実行できます。

SPRG (ピン16/ピン16): SPRGとGNDの間に抵抗を接続して、同期整流器のドライバ出力のターンオフ遅延を設定します。SPRGの公称電圧は2Vです。

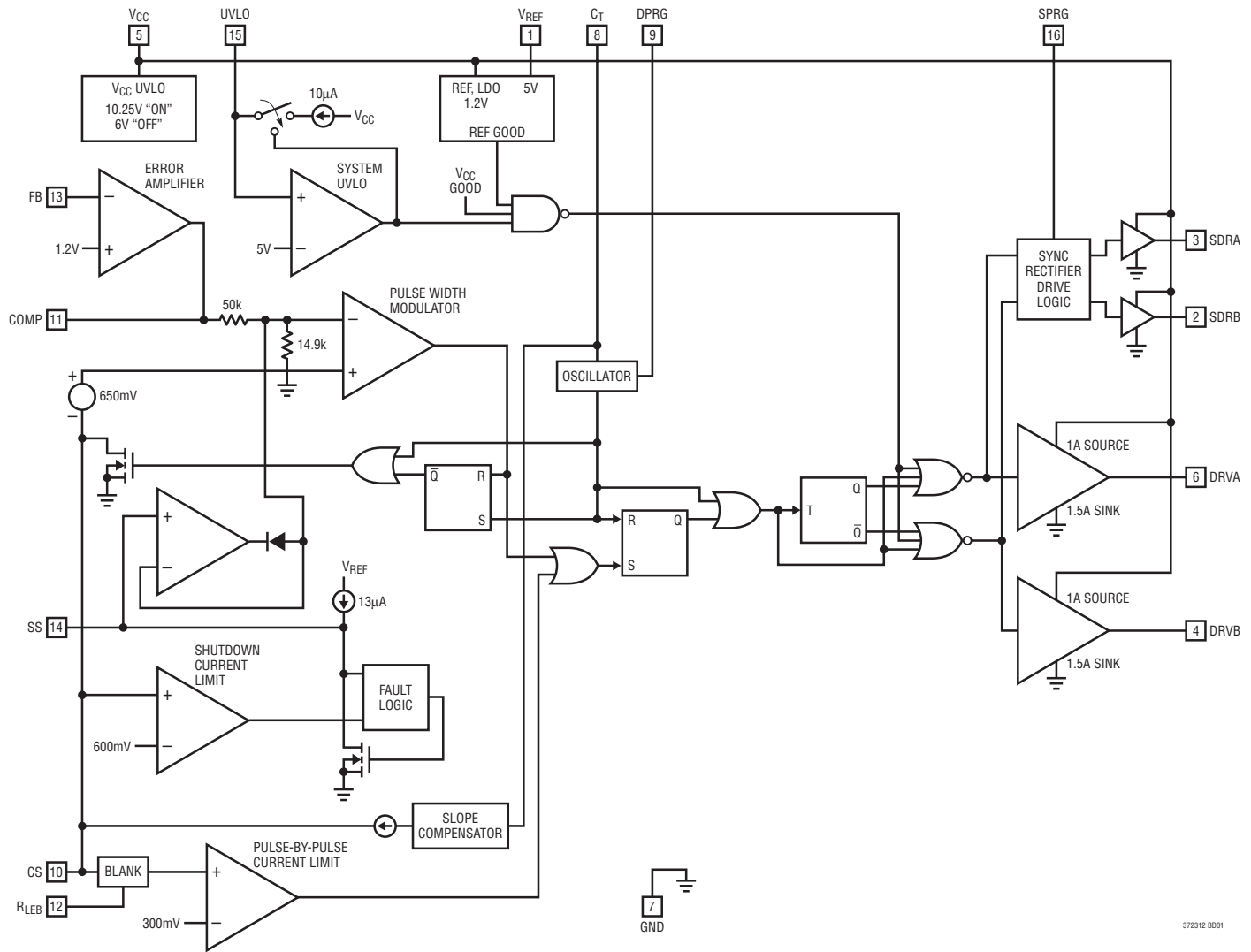
タイミング図



LTC3723-1/LTC3723-2

ブロック図

LTC3723-1のブロック図

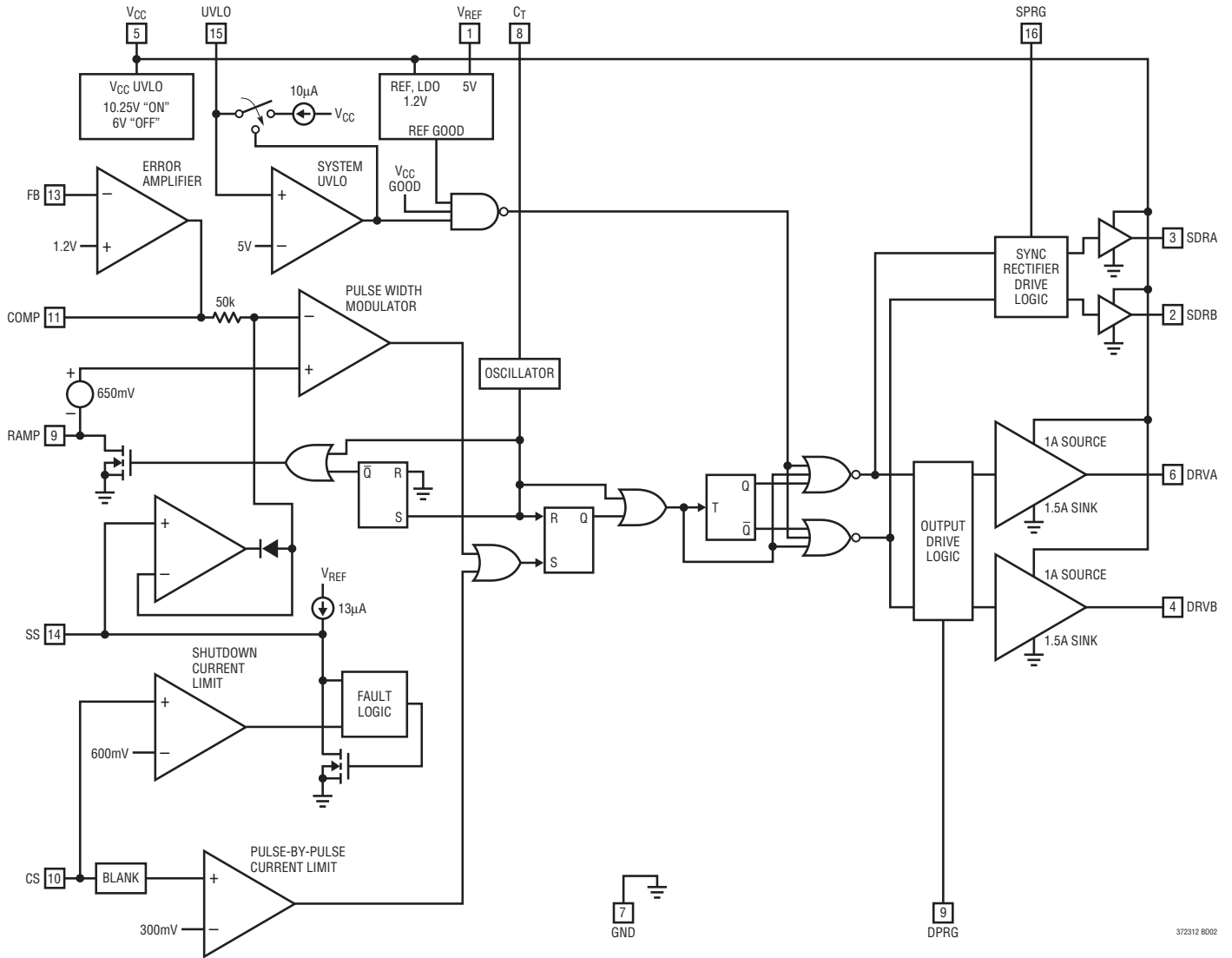


372312 8001

372312f

ブロック図

LTC3723-2のブロック図



372312 8002

LTC3723-1/LTC3723-2

動作

この説明では詳細な「ブロック図」を参照してください。LTC3723-1およびLTC3723-2は同期整流式PWMプッシュプル・コントローラです。LTC3723-1はパルススペースのピーク電流モード制御で動作し、LTC3723-2は電圧モード制御で動作します。どちらも、小型で高効率が必要な、中程度の電力から高い電力の絶縁型電源システムに最適です。プッシュプル・トポロジーにより、トランスを有効に活用することが可能で、必要なのは2個のローサイド・パワーMOSFETスイッチだけです。どちらのコントローラも、DRVAおよびDRVBに、180°位相がずれた0%~50%のデューティ・サイクルのドライブ信号を生成します。外付けMOSFETはこの強力な内蔵ドライバによって直接ドライブされます。外付けMOSFETは通常、センタータップの付いたパワー・トランスの1次巻線の反対側を制御します。1次巻線のセンタータップは入力DC電源に接続されます。トランスの2次側は、アプリケーションの要求に応じて、同期や非同期の様々な構成にすることが可能です。

デューティ比はCOMPの電圧によって制御されます。スイッチング・サイクルは、内部発振器のクロック・パルスの立ち上がりエッジから開始されます。LTC3723-1は、COMPの電圧を減衰させ、電流センス信号と比較してスイッチング・サイクルを終了します。LTC3723-2は、COMPの電圧をタイミング・ランプと比較してサイクルを終了します。LTC3723-2のC_Tの波形をこの目的に使用するか、または個別のR-C部品をRAMPに接続してタイミング・ランプを生成することができます。CSの電圧が300mVを超えると、現在のサイクルが終了します。CSの電圧が600mVを超えると、すべてのスイッチングが停止し、ソフトスタート・シーケンスが開始されます。

LTC3723-1/LTC3723-2は、2次側同期整流器のMOSFET用のドライブ信号も供給します。同期整流を行うことにより、特に出力電圧の降下時のコンバータ効率が改善されます。同期整流器の利点を最大限に利用するため、SPRGによって同期整流器の独立したターンオフ制御が行われます。SPRGからGNDに抵抗を接続することによって、必要なターンオフ遅延が設定されます。

エラーアンプ、システムUVLO設定、調整可能なリーディングエッジ・ブランキング、スロー補償、プログラム可能なデッドタイムなど多くの機能により、様々なアプリケーションに対する柔軟性が得られます。

ドライバ・デッドタイムの設定

LTC3723-1/LTC3723-2コントローラには、一般にドライバ・デッドタイムと呼ばれるDRVAとDRVBの出力信号間の最小時間を設定する機能があります。コントローラが最大デューティ・サイクルに指定されると、この機能が実行されます。デッドタイムは、DPRGとV_{REF}の間の外付け抵抗によって設定されます(図1を参照)。DPRGの公称安定化電圧は2Vです。外付け抵抗によって、DPRGに流れ込む電流が設定されます。この抵抗によって、デッドタイムを90ns~300nsに調整することができます。デッドタイムは、DPRGに電流を供給する外部電流源に基づいて調整することもできます。DPRGに供給される電流が350μA以下になるように注意してください。DPRGがフロート状態のとき、10μAの内部電流源によって最大デッドタイムが設定されます。内部電流源により、RDPRGの値が増加するにつれて設定されたデッドタイムが非直線的に変化します(「標準的性能特性」を参照)。DPRGからGNDに外付けされた200k抵抗により、10μAの内部電流源が補償され、「デッドタイム遅延とRDPRG」の特性が直線的になります。

LTC3723-1/LTC3723-2への電源供給

LTC3723-1/LTC3723-2は、内蔵V_{CC}シャント・レギュレータを使用して、V_{CC}に印加される電圧を制限する機能と、デバイスのバイアス電圧がスイッチング動作を開始するのに十分な状態(低電圧ロックアウト)を知らせる機能を果たします。LTC3723-1/LTC3723-2には、標準10.2Vのターンオン電圧と4.2VのUVLOヒステリシスがあるので、トランスの補助巻線などのあまり制御されていない入力ソースを許容します。V_{CC}シャントは外部から供給される最大40mAの電流をシンクすることができます。UVLOターンオン・スレッシュホールドおよびUVLOターンオフ・スレッシュホールドは内部で微調整されるリファレンスから生成されるので、非常に正確です。さらに、LTC3723-1/LTC3723-2の起動電流は非常に小さい(145μA標準)ので、1/8W~1/4Wのトリクル充電の起動抵抗を使用することができます。

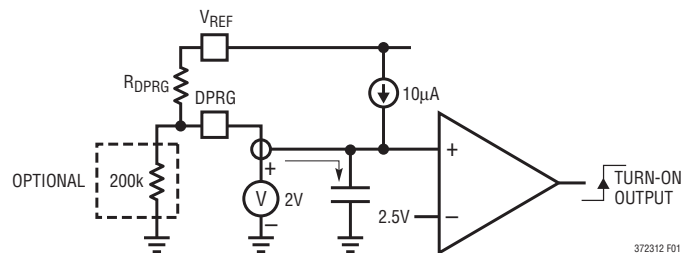


図1. 遅延タイムアウト回路

372312f

動作

トリクル充電抵抗は次のように選択します。

$$R_{START(MAX)} = V_{IN(MIN)} - 10.7V/250\mu A$$

多少の安全マージンを追加して標準値を選択すると、以下のようになります。

| APPLICATION | V _{IN} RANGE | R _{START} |
|------------------|----------------------------|--------------------|
| DC/DC | 36V to 72V | 100k |
| Off-Line | 85V to 270V _{RMS} | 430k |
| PFC Preregulator | 390V _{DC} | 1.4M |

V_{CC}を0.1μF～1μFの積層セラミック・コンデンサでバイパスして出力ドライバが必要とする高速過渡電流をデカップリングし、バルクのタンタルまたは電解コンデンサによってブートストラップ巻線の前でV_{CC}電源を保持する必要があります。そうしないと補助のレギュレータ回路に切り替わります。

$$C_{HOLDUP} = (I_{CC} + I_{DRIVE}) \cdot t_{DELAY}/3.8V$$

(最小UVLOヒステリシス)

最低7Vの安定化されたバイアス電源をLTC3723-1/LTC3723-2のバイアスに使用することができます。異なるバイアス電源の構成については図2を参照してください。

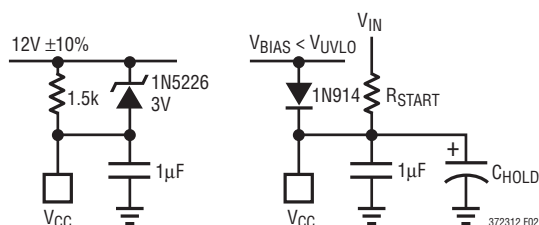


図2. バイアス構成

低電圧ロックアウトの設定

LTC3723-1/LTC3723-2には、前のセクションで説明したV_{CC} UVLO機能の他に、パワー・コンバータの入力DC電源の低電圧ロックアウト (UVLO) 制御機能があります。入力DC電源のUVLOはUVLOピンを使用して実行します。UVLOのコンパレータは、分割された入力DC電源電圧を5V高精度リファレンスと比較します。UVLOのレベルが5Vを超えると、SSピンが開放されて出力スイッチングが開始されます。同時に、10μAの電流がイネーブルされ、UVLOからUVLOに接続された電圧分割器に流れ込みます。この電流によって生成されるDC電源のヒステリシスの大きさは、10μA・R_{TOP}です (図3)。システムUVLOのスレッシュホールドは、5V・{(R_{TOP}+R_{BOTTOM})/R_{BOTTOM}}です。

V_{CC} UVLO回路が起動する前にUVLOに電圧が印加され、かつ5Vよりも大きいと、内部UVLOロジックによって以下の3つの条件が満たされるまで、出力スイッチングが阻止されます。(1) V_{CC} UVLOがイネーブルされる、(2) V_{REF}が安定化されている、(3) UVLOピンが5Vを上回る。

UVLOは、パワー・コンバータのイネーブルとデイスエーブルに使用することもできます。図3に示すように、UVLOに接続されたオープンドレイン・トランジスタによってこの機能が実現されます。

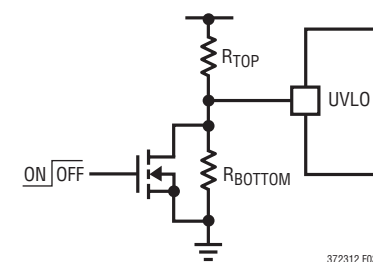


図3. システムUVLOの設定

オフライン・バイアス電源の生成

LTC3723-1/LTC3723-2および補助回路にV_{CC}電圧を供給するのに安定されたバイアス電源を使用できない場合、バイアス電源を生成する必要があります。電力要件は約1Wと小さく、安定化は不可欠ではないので、簡単なオープンループ手法が通常、最も容易で低コストの手法になります。効果的な方法のひとつはメインのパワー・トランスに巻線を追加して、その後出力される方形波をL-Cフィルタを使用して安定化することです (図4aを参照)。この手法の利点は、電源電圧が変動しても良好な安定化を維持することと、トランスの入力巻線からそれほど安全な絶縁をする必要がないことです。製造元のなかには、標準製品にもこの目的のための1次巻線を備えているところもあります。

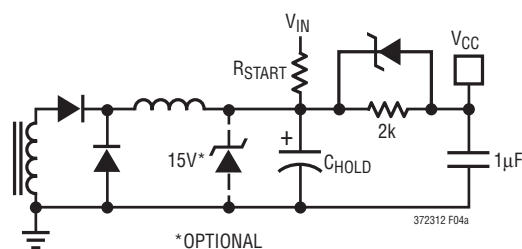


図4a. 補助巻線のバイアス電源

LTC3723-1/LTC3723-2

動作

また、別の手法として、出力インダクタに巻線を追加して、方形波信号のピーク検出とフィルタリングを行う方法があります(図4bを参照)。この巻線の極性は、出力インダクタがフリーホイーリングしている間に正の方形波が生成されるように設計されています。前述の手法に対するこの手法の利点は、個別のフィルタ・インダクタを必要としないことです。また、電圧が十分に安定化された出力電圧から得られるので、この電圧も十分に制御されています。1つの欠点は、この巻線にメンテナンスが必要とするのと同様の安全な絶縁を必要とすることです。もう1つの欠点は、出力が最初に起動するときや短絡状態のときに電圧を発生しないので、非常に大きなV_{CC}フィルタ・コンデンサが必要なことです。

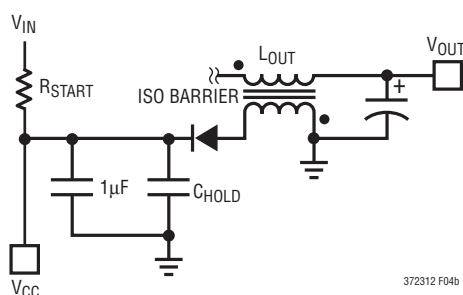


図4b. 出力インダクタのバイアス電源

LTC3723-1/LTC3723-2の発振器の設定

LTC3723-1/LTC3723-2の高精度発振回路には、スイッチング周波数の設定、電流モード制御(LTC3723-1)に必要なスロープ補償といった柔軟な機能があります。発振回路は、C_Tにピーク-ピーク間振幅が2.35Vのランプ波形を生成します。通常、49%の最大デューティ・サイクルが可能です。発振器は、次式から最大1MHzの動作が可能です。

$$C_T = 1 / (14.8k \cdot f_{osc})$$

これはC_Tで測定される周波数になります。出力ドライバはこの半分の周波数で切り替わります。また、スイッチング周波数が増加するとDPRGによってドライバ・デッドタイムが長くなることにより、最大デューティ・サイクルが低下します。

LTC3723-1/LTC3723-2は、別のPWMデバイスなどの外部周波数源に同期させることができます。図5では、本来のクロック・サイクルを終了するのに外部パルスのリー

ディングエッジが使用されています。外部周波数の方が発振周波数よりも高い場合、内部発振器は外部入力周波数に同期します。

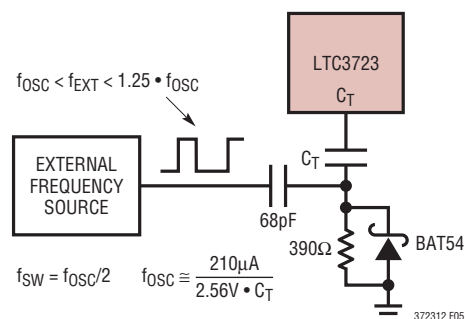


図5. 外部ソースによる同期

シングルエンド動作

LTC3723の多くの高度な機能から、プッシュプルやフルブリッジのトポロジーのほか、フォワード・コンバータやフライバック・コンバータなどのシングルエンドのトポロジーが利用できます。図6では、LTC3723をLTC4440(100Vハイサイド・ドライバ)と一緒に使用して2トランジスタのフォワード・コンバータを実現しています。DRVBを使用して、コンバータの最大デューティ・サイクルを50%(プログラム可能なドライバ・デッドタイム以下)に制限しています。

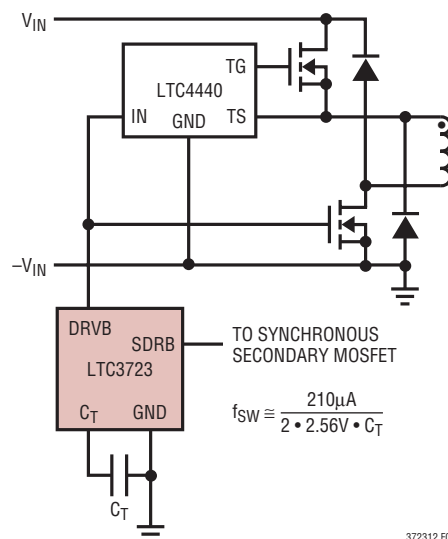


図6. 2トランジスタのフォワード・コンバータ (デューティ・サイクル < 50%)

動作

50%のデューティ・サイクルの制限は、図7に示す回路によって解消されます。動作は、DRVA出力が初期に自身のクロック・サイクルを終了するのに使用されることを除き、外部同期と同じです。ここで、スイッチング周期は、発振周期にプログラム可能なドライバ・デッドタイムを加えた値に等しくなります。最大オン時間は、発振周期からドライバ・デッドタイムを差し引いた値に等しくなります。

100%に近いデューティ・サイクル動作が非絶縁型コンバータの利点かもしれませんが、シングルエンドの絶縁型コンバータのデューティ・サイクルを制限するのが望ましい場合がよくあります。図8では、使用していないクロックの出力を直ちに終了する代わりに、トランジスタを使用してタイミング・コンデンサの余分な充電電流の切り替えを行っています。これにより、最大デューティ・サイクルをあらかじめ設定することができます。

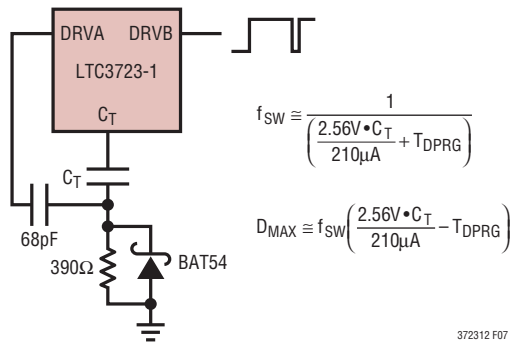


図7. デューティ・サイクルが50%を上回るLTC3723-1

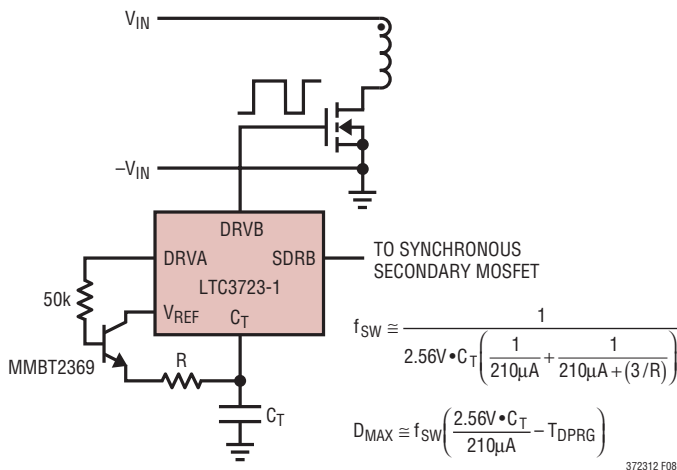


図8. LTC3723-1による1スイッチのフォワード・コンバータ
またはフライバック・コンバータ
(最大デューティ・サイクルは50%~100%)

LTC3723-2の電圧モード

図9は、電流モードのLTC3723-1と電圧モードのLTC3723-2の基本的な接続方法の違いを示しています。ランプ入力として発振器を使用することができます。つまり、LTC3723-2には電圧フィードフォワードを実行するときには有用な10mAのランプ放電機能が内蔵されています。デューティ・サイクルが入力電圧に反比例して変化する開ループ制御を図10に示します。

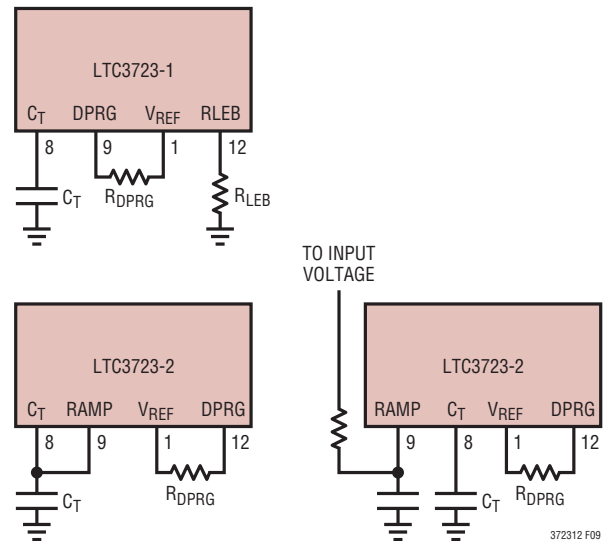


図9. LTC3723-1の電流モードの接続とLTC3723-2の電圧モードの接続

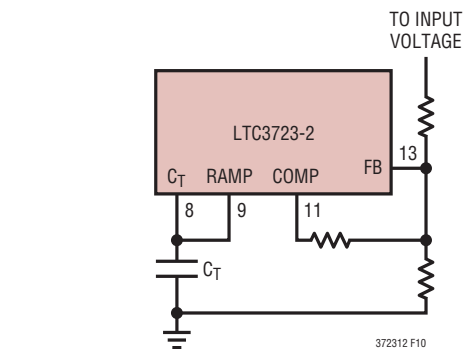


図10. LTC3723-2の開ループ制御(デューティ・サイクルが
入力電圧に反比例する)

LTC3723-1/LTC3723-2

動作

LTC3723-1は、発振器のランプ波形から補償スローブ電流を生成し、この電流をCSからソースします。この機能はLTC3723-2ではディスエーブルされています。スローブ補償の必要なレベルは、CSと外部電流センス抵抗の間に外付けされた抵抗によって選択されます(図11)。

電流センスと過電流保護

電流センス機能によって、電流モード制御ループの帰還および過負荷状態からの保護が可能になります。LTC3723-1/LTC3723-2は、抵抗センス手法または電流トランス手法と互換性があります。LTC3723-1/LTC3723-2のCSピンには2つのコンパレータが内部接続されており、それぞれパルスベースのシャットダウン機能と過電流シャットダウン機能があります(図12)。

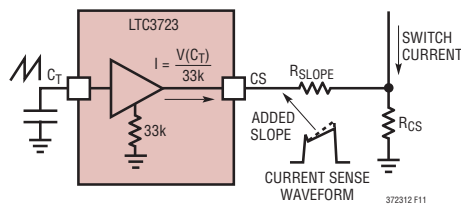


図11. スローブ補償回路

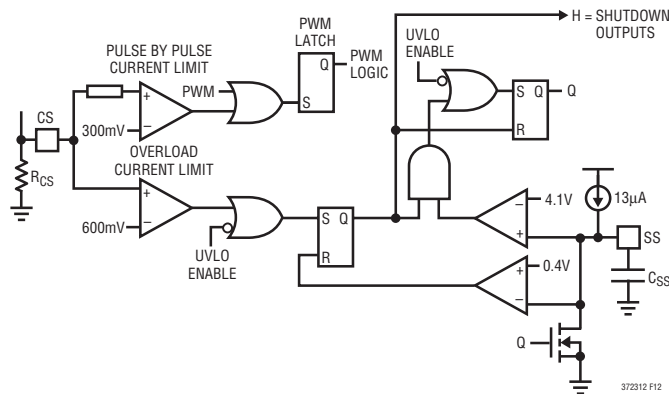


図12. 電流センス/フォールト回路の詳細

パルスベースのコンパレータの公称スレッシュホールドは300mVです。300mVのスレッシュホールドを超えると、PWMサイクルが終了します。過電流コンパレータは、パルスベースのレベルの約2倍に設定されます。電流信号がこのレベルを超えると、PWMサイクルが終了し、ソフトスタート・コンデンサが瞬時に放電してソフトスタート・サイクルが開始されます。過電流状態が継続すると、LTC3723-1/LTC3723-2はPWM動作を停止し、リトライが可能になるまで、ソフトスタート・コンデンサが約4Vまで充電されるのを待ちます。ソフトスタート・コンデンサは13µAの内部電流源によって充電されます。ソフトスタートが4Vに達したときにフォールト状態がクリアされない場合、ソフトスタート・ピンは再度放電され、新しいサイクルが開始されます。これは、hiccupモード動作と呼ばれます。通常動作ならびにほとんどの異常動作では、パルスベースのコンパレータは十分高速なので、hiccupモード動作が防止されます。ただし、高入力電圧、非常に低いRDS(ON)のMOSFETや出力の短絡、または磁石の飽和による厳しい状況では、過電流コンパレータがパワー・コンバータを保護する手段を提供します。

リーディングエッジ・ブランキング

LTC3723-1/LTC3723-2はプログラム可能なリーディングエッジ・ブランキングを備えており、電流センス回路の厄介なトリップを防止します。リーディングエッジ・ブランキングによってCSピンのフィルタ要件が軽減されるので、実際の過電流状態への応答が大幅に改善されます。また、グランドを基準にした電流センス抵抗やトランスが使用できるので、設計がより簡単になります。RLEBからGNDに10k~100kの1本の抵抗を接続することによって、約40ns~320nsのブランキング時間が設定されます。必要でない場合には、RLEBをVREFに接続すると、リーディングエッジ・ブランキングをディスエーブルすることができます。リーディングエッジ・ブランキングを使用するとパルス幅変調器の直線的な制御範囲がわずかに縮小することに注意してください。

動作

高電流ドライバ

LTC3723-1/LTC3723-2の高電流、高速ドライバは、外付けパワーNチャネルMOSFETスイッチを直接ドライブできます。ドライバはレール・トゥ・レールで振幅します。このドライバには高パルス電流特性(1.5Aをシンク、1Aをソース)があるので、記載された性能を得るにはボード・レイアウトに注意が必要です。V_{CC}を少なくとも1μFの低ESR、低ESLセラミック・コンデンサでバイパスしてください。このコンデンサは、V_{CC}とGNDの両方へ最短のPCBリードで接続します。グラウンド・プレーンを強く推奨します。ドライバ出力ピン(DRVA、DRVB)は、外付けMOSFETスイッチのゲートに接続します。これらを接続するPCBトレースも、ドライブ信号のオーバーシュートやアンダーシュートを最小限に抑えるため、できる限り短くする必要があります。

同期整流

LTC3723-1/LTC3723-2は、SDRAおよびSDRBの2次側同期整流MOSFETの制御に必要な高精度タイミング信号を生成します。コンバータの効率を改善するため、2次側ではショットキー・ダイオードやシリコン・ダイオードの代わりに同期整流器が使用されます。MOSFETの切り替えタイミングが最適であれば、MOSFETのR_{DS(ON)}のレベルが低下し続けると、同期整流によって大幅な効率改善を実現することができます。同期整流ではバイポーラ出力電流も可能、つまり電流のソースだけでなくシンクも可能です。

同期整流器のターンオフ遅延の設定

LTC3723-1/LTC3723-2コントローラには、2次側同期整流MOSFETのターンオフ・エッジを、1次側の新しい電力供給パルスの開始を基準にして設定する機能があります。この機能によって同期MOSFETのタイミングが最適化され、効率が改善されます。負荷電流が大きいと、新しい電力パルスの開始まで同期整流器のターンオフが遅延されることはさらに有利になります。これにより、2次側のフリーホイーリング電流が、ボディ・ダイオードではなく同期MOSFETのチャンネルを流れます。

ターンオフ遅延は、SPRGからGNDに接続された1本の抵抗によって設定されます(図13)。SPRGの公称安定化電圧は2Vです。外付け抵抗によって、SPRGから流れ出す電流が設定されます。遅延時間は、抵抗値10k~200kを使用して約20ns~200nsに調整することができます。SPRGはフロート状態にしないでください。遅延量は、SPRGから電流をシンクする外部電流源を基準にして調整することもできます。SPRGから出力される電流が350μA以下になるように注意してください。

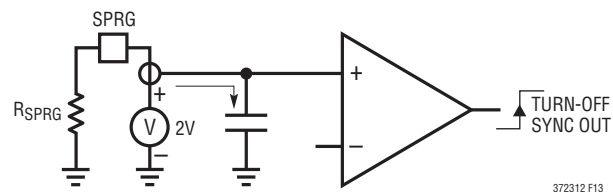
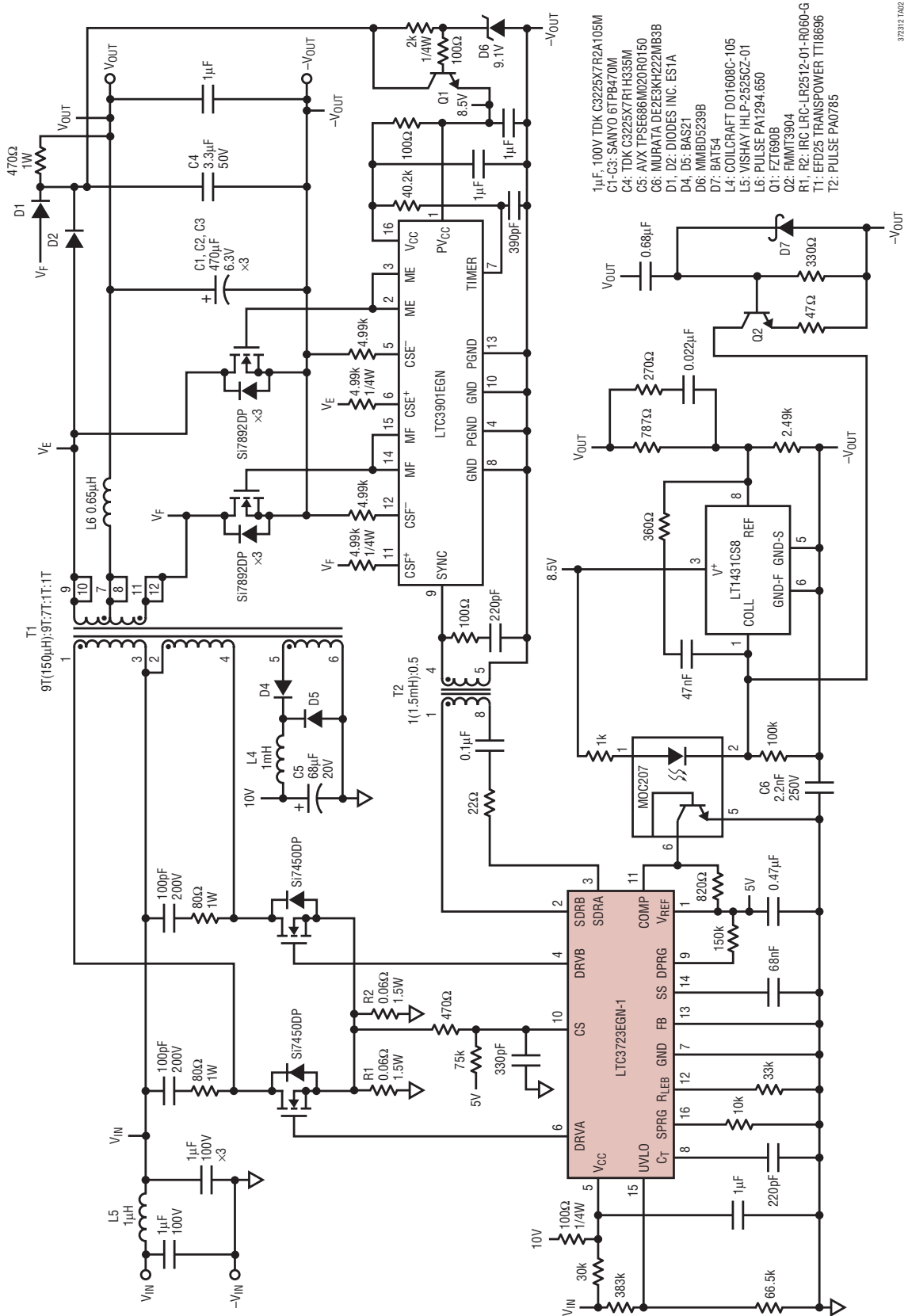


図13. 同期遅延回路

LTC3723-1/LTC3723-2

標準的応用例

165W、36V~72Vから3.3V/50Aの絶縁型プッシュプル・コンバータ

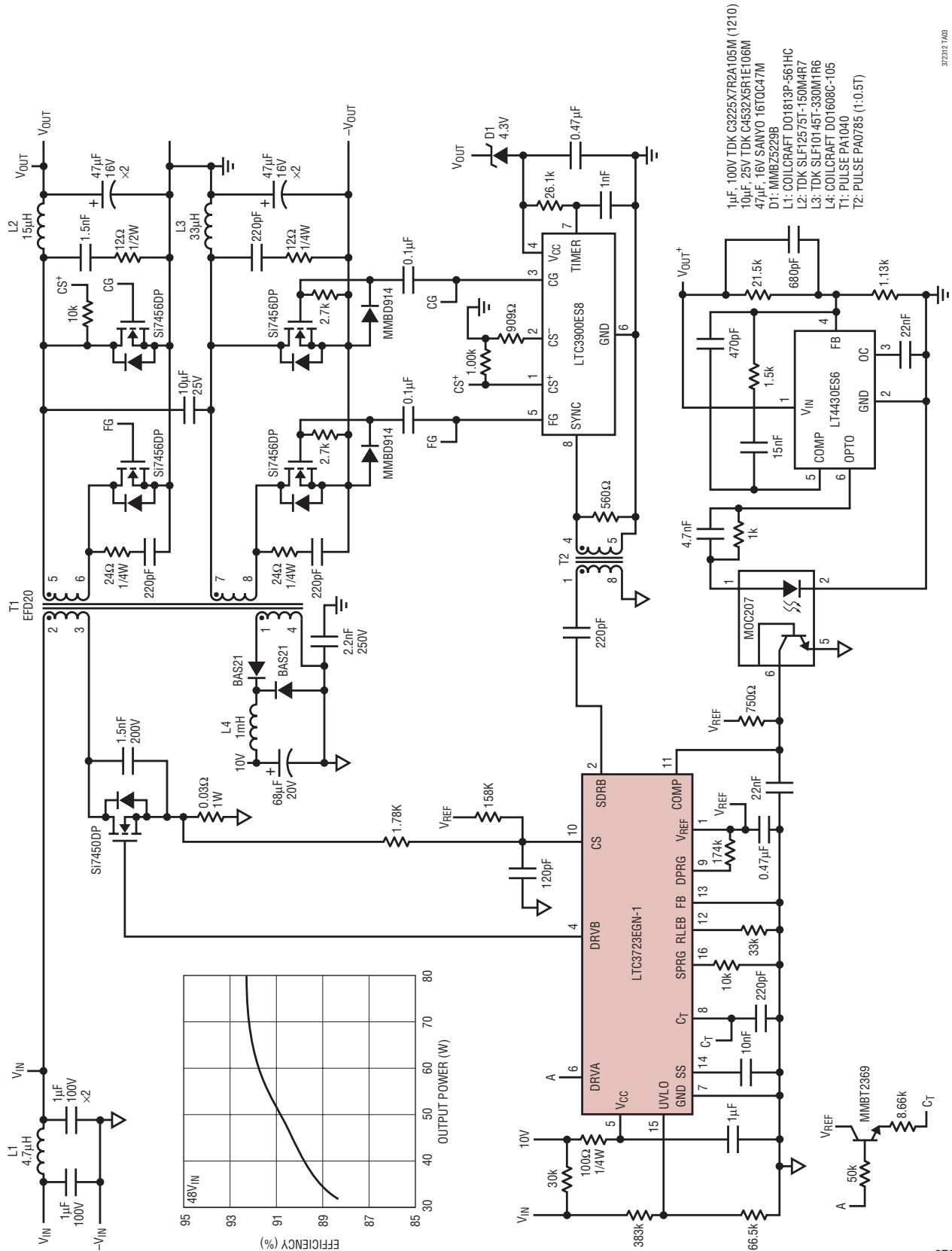


372312 1/62

372312f

標準的応用例

LTC3723-1の36V~72V入力から12V/5Aおよび-12V/1.6Aのフォワード・コンバータ



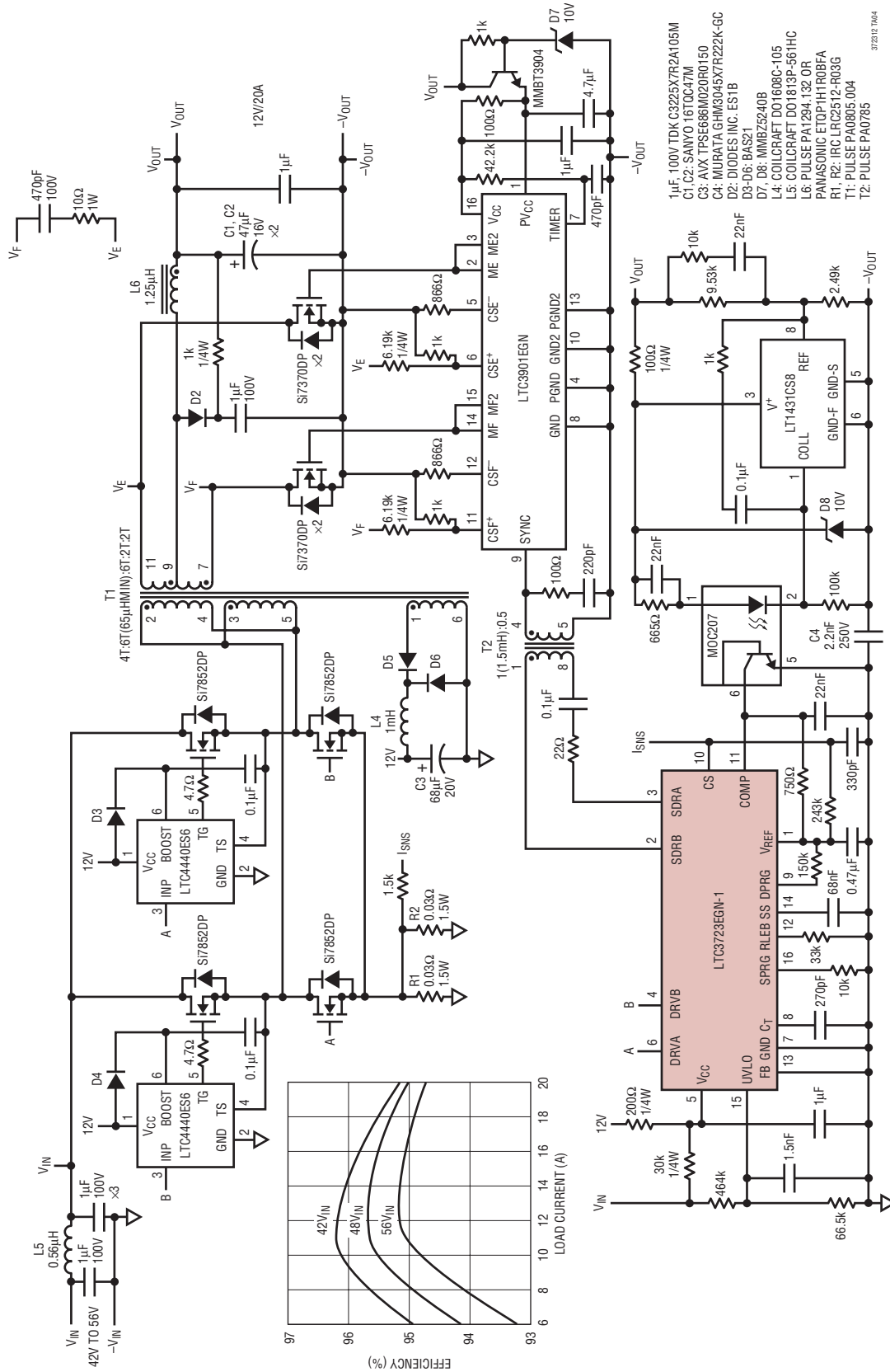
372321MB

372312F

LTC3723-1/LTC3723-2

標準的応用例

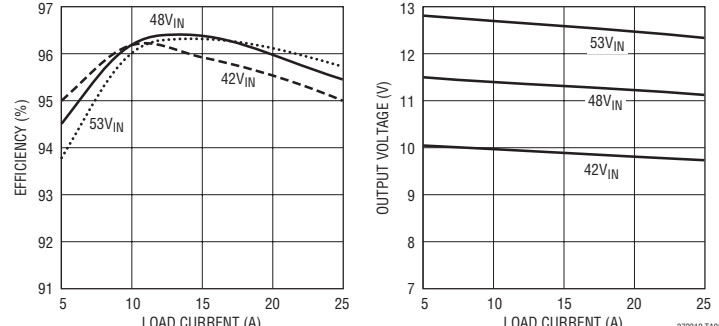
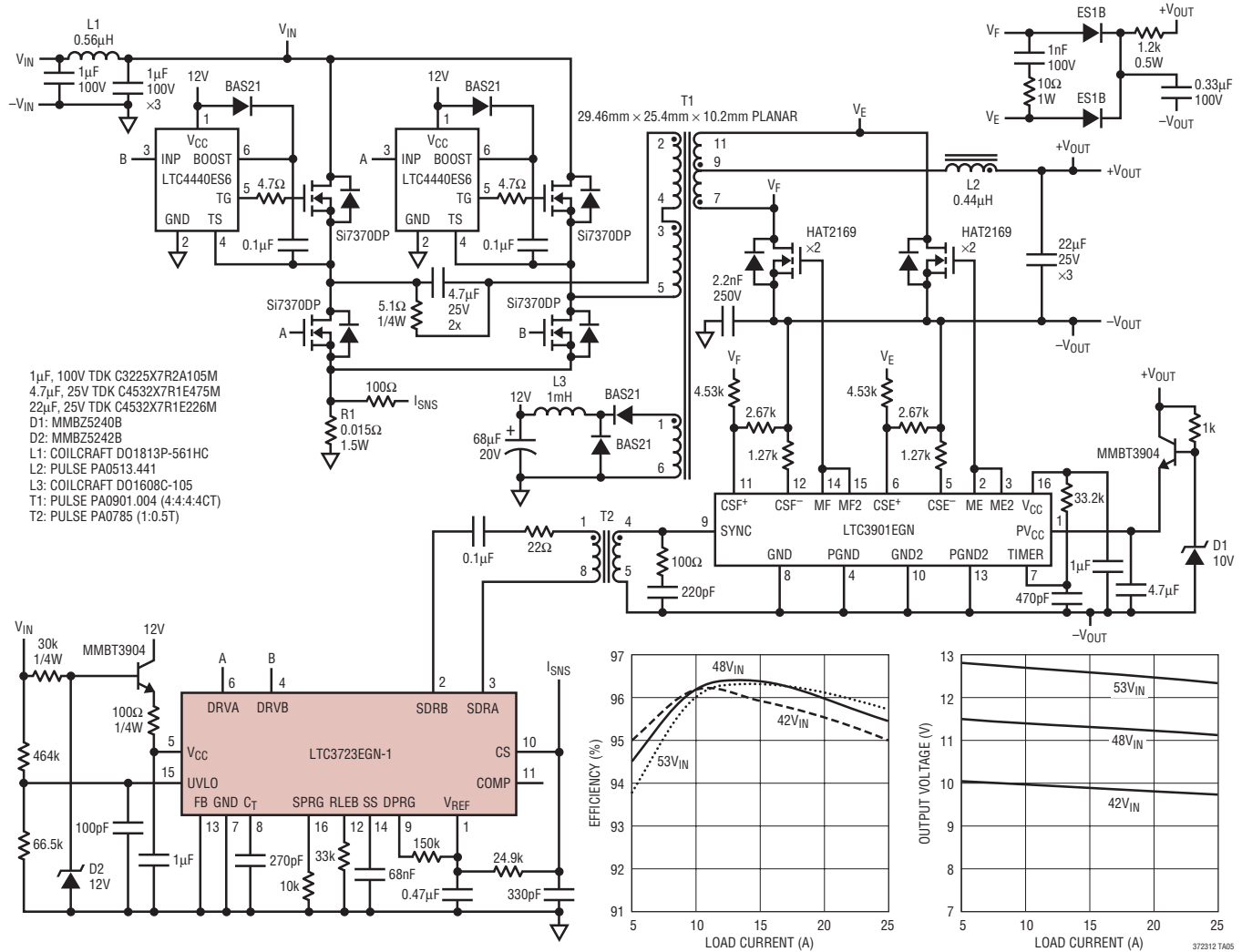
LTC3723-1の240W、42V~56V入力から12V/20Aの絶縁型1/4ブリック(2.3" x 1.45")



372312f

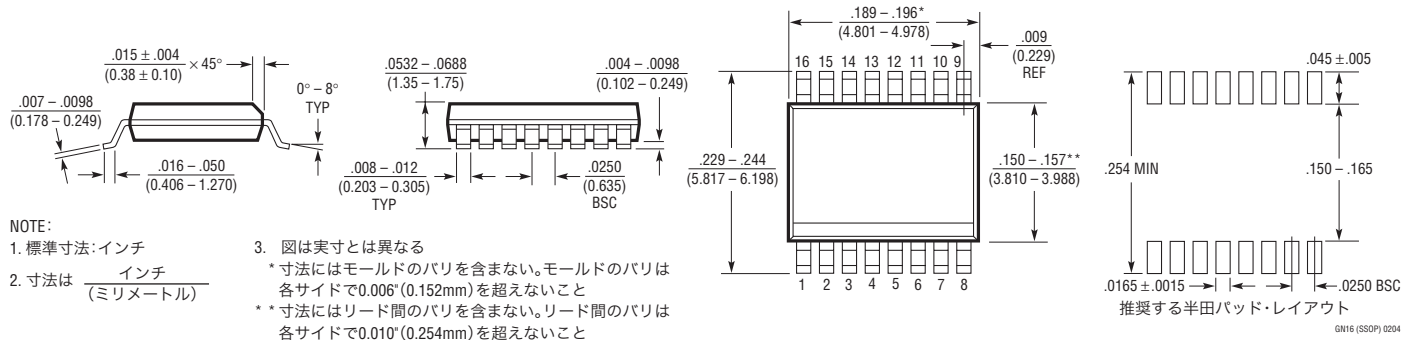
標準的応用例

LTC3723-1の300W、42V~56V入力から12V/25Aの絶縁型バス・コンバータ



パッケージ寸法

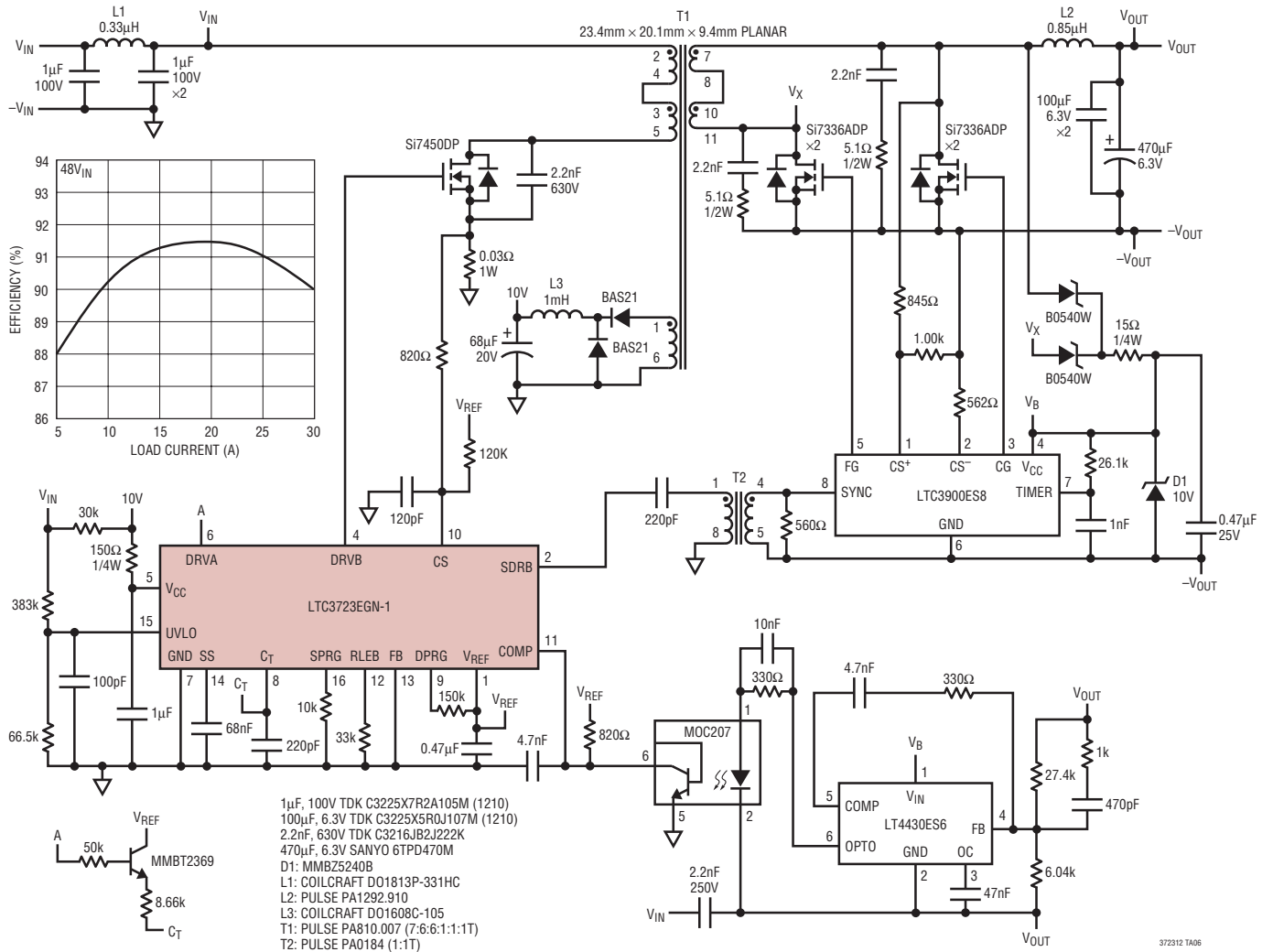
GNパッケージ 16ピン・プラスチックSSOP(細型0.150インチ) (Reference LTC DWG # 05-08-1641)



LTC3723-1/LTC3723-2

標準的応用例

LTC3723-1の100W、36V~72V入力から3.3V/30Aの絶縁型フォワード・コンバータ



関連製品

| 製品番号 | 説明 | 注釈 |
|-------------------------------------|----------------------------------|---|
| LT [®] 1952 | シングル・スイッチ同期整流式フォワード・コントローラ | 高効率、調整可能な Volt-Second クランプ、真のPWMソフトスタート |
| LTC3705/LTC3706/ LTC3725/LTC3726 | 絶縁型電源DC/DCコンバータ・チップセット | 降圧回路のような簡素さ、オプトカプラなし、高速過渡応答、PolyPhase [®] 動作が可能、高電力向けにスケーラブル |
| LTC3722-1/LTC3722-2 | デュアル・モード位相変調フルブリッジ・コントローラ | ZVSフルブリッジ・コントローラ |
| LT3804 | オプト・ドライバ付きの2次側デュアル出力コントローラ | 2つの2次出力を安定化、オプトカプラ・フィードバック・ドライバと2次出力同期ドライバ・コントローラ |
| LTC3901 | プッシュプルおよびフルブリッジ・コンバータ用の2次側同期ドライバ | Nチャンネル同期MOSFETをドライブ、プログラム可能なタイムアウト、逆電流制限 |
| LT4430 | 2次側オプトカプラ・ドライバ | 起動時および短絡回復時のオーバーシュート制御、600mVリファレンス、ThinSOT [™] パッケージ |
| LTC4440 | 高速高電圧ハイサイド・ゲート・ドライバ | 80V動作、100V耐性、1.5Ωのプルダウン、2.4Aのプルアップ |

PolyPhaseはリニアテクノロジー社の登録商標です。ThinSOTはリニアテクノロジー社の商標です。

372312f