

デュアルLDO付き、36V、 2.6Aモノリシック降圧レギュレータ

特長

- 広い入力電圧範囲: 4V ~ 36V
- 過電圧シャットダウンにより、70Vまでの過渡電圧に対して回路を保護
- パワー・スイッチを内蔵する2.6A出力のスイッチング・レギュレータ
- 電流制限をプログラム可能な、デュアル低損失リニア・レギュレータ・コントローラ
- トラッキング/ソフトスタート入力とパワーグッド出力により、ソフトスタートと電源シーケンス制御を簡素化
- 小型インダクタとセラミック・コンデンサを使用
- $V_{OUT(MIN)} = 0.75V$ (降圧コンバータとLDO)
- 調整可能なスイッチング周波数: 250kHz ~ 2.5MHz
- 高精度なイネーブル・スレッシュホールドにより、低電圧ロックアウトをユーザーがプログラム可能
- クロック同期入力付きオプション (LT3694) または他のスイッチング・レギュレータへの同期を可能にするクロック出力付きオプション (LT3694-1)
- 熱特性が改善された28ピン4mm × 5mm QFNおよび20ピンTSSOPパッケージ

アプリケーション

- 車載機器
- 産業用機器
- DSL モデムとケーブル・モデム
- 分配型電源の安定化
- ACアダプタ・トランスの安定化

概要

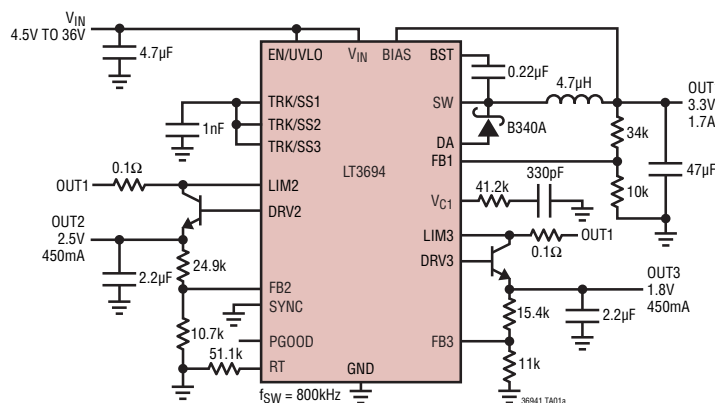
LT[®]3694/LT3694-1は、デュアル低損失レギュレータ・コントローラを内蔵するモノリシック電流モードDC/DCコンバータです。このスイッチング・コンバータは、最大2.6Aの出力電流を生成できる降圧コンバータです。各レギュレータはトラッキング/ソフトスタート回路を個別に備えているので、電源シーケンス制御およびマイクロコントローラやDSPとのインタフェースを簡素化します。

スイッチング周波数は1本の抵抗を使って250kHz ~ 2.5MHzの範囲で設定されます。高いスイッチング周波数により、小型のインダクタやセラミック・コンデンサを使用可能なので、非常に小型のトリプル出力ソリューションになります。固定スイッチング周波数と低インピーダンスのセラミック・コンデンサを組み合わせることで、出力リップルが小さく、予測可能です。保護回路はパワー・スイッチと外付けショットキー・キャッチ・ダイオードを流れる電流を検出して、LT3694を短絡状態に対して保護します。また、周波数フォールドバックとサーマル・シャットダウンにより、さらにデバイスを保護します。

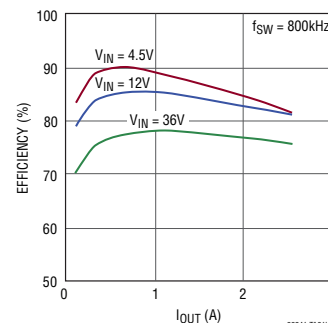
LT3694は入力電圧範囲が4V ~ 36Vと広いので、4セル・バッテリーや5Vロジック電源から安定化されていないACアダプタ・トランス、鉛蓄電池、分配型電源までの多様な電源を安定化します。LT3694はSYNCピンを使って外部クロックに同期可能です。他方、LT3694-1はCLKOUTピンを備えており、他のDC/DCコンバータをLT3694-1のクロックに同期させることができます。

LT、LT、LTC、LTM、Linear Technology、LinearのロゴおよびBurst Modeはリニアテクノロジー社の登録商標です。他の全ての商標はそれぞれの所有者に所有権があります。

標準的応用例



効率、 $V_{OUT} = 3.3V$



LT3694/LT3694-1

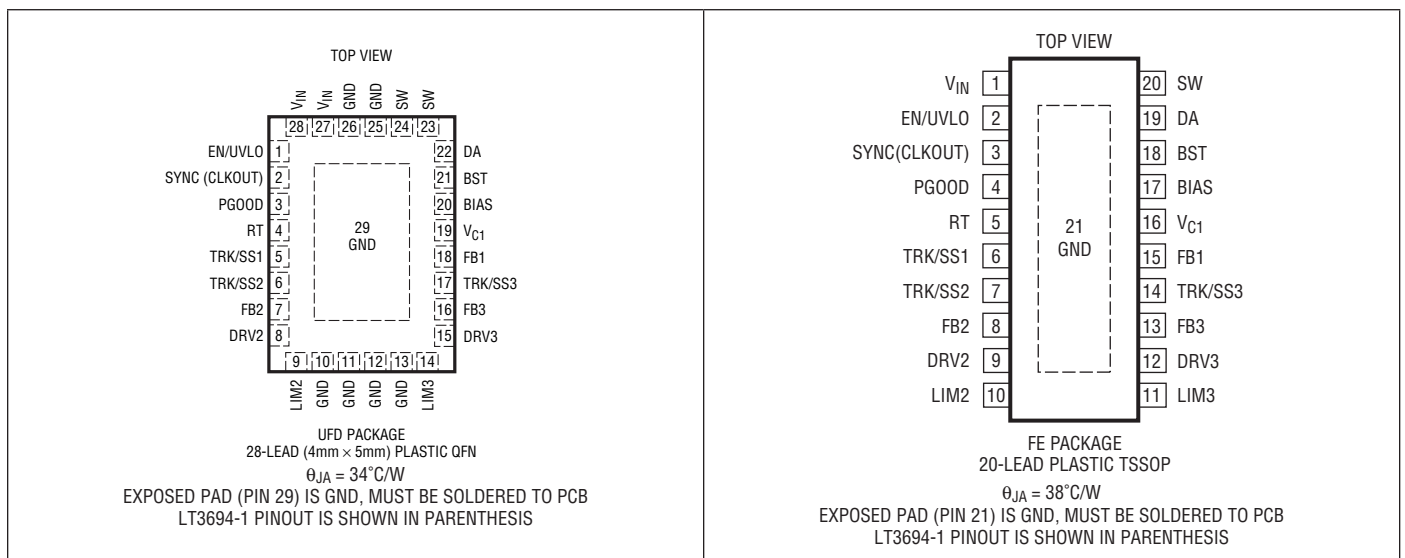
絶対最大定格 (Note 1)

V_{IN} , EN/UVLO (Note 6)	-0.3V ~ 70V
BST	55V
BST Above SW	25V
PGOOD	16V
TRK/SS, V_C , FB, RT, SYNCの各ピン	6V
BIAS, LIM2, LIM3の各ピン	7V

動作接合部温度範囲 (Note 2および5)

LT3694E	-40°C ~ 125°C
LT3694I	-40°C ~ 125°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け, 10秒) (TSSOPのみ)	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT3694EUFD#PBF	LT3694EUFD#TRPBF	3694	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 125°C
LT3694IUFD#PBF	LT3694IUFD#TRPBF	3694	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 125°C
LT3694EFE#PBF	LT3694EFE#TRPBF	LT3694FE	20-Lead Plastic TSSOP	-40°C to 125°C
LT3694IFE#PBF	LT3694IFE#TRPBF	LT3694FE	20-Lead Plastic TSSOP	-40°C to 125°C
LT3694-1EUFD#PBF	LT3694-1EUFD#TRPBF	36941	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 125°C
LT3694-1IUFD#PBF	LT3694-1IUFD#TRPBF	36941	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 125°C
LT3694-1EFE#PBF	LT3694-1EFE#TRPBF	LT3694FE-1	20-Lead Plastic TSSOP	-40°C to 125°C
LT3694-1IFE#PBF	LT3694-1IFE#TRPBF	LT3694FE-1	20-Lead Plastic TSSOP	-40°C to 125°C

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。* 温度等級は出荷時のコンテナのラベルで識別されます。
鉛ベースの非標準仕様の製品の詳細については、弊社へお問い合わせください。

鉛フリー製品のマーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $V_{BIAS} = 3\text{V}$ 。(Note 2、9)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{IN} Internal Undervoltage Lockout		●	3.5	3.8	4	V
Overshoot Shutdown Threshold		●	36	38	40	V
Input Quiescent Current	Not Switching			1	2	mA
Bias Quiescent Current	Not Switching			2	3.5	mA
Shutdown Current	$V_{EN/UVLO} = 0.1\text{V}$			0.1	2	μA
EN/UVLO Threshold, Bias On			350	500		mV
EN/UVLO Threshold, Switching On		●	1.16	1.2	1.23	V
Reference Voltage Line Regulation	$5\text{V} < V_{IN} < 36\text{V}$			0.01		%/V
Switching Frequency	$R_T = 40.2\text{k}$	●	0.9	1.0	1.1	MHz
SYNC Input Frequency Range	LT3694 Only	●	0.25		2.5	MHz
V_{IH} , SYNC	LT3694 Only	●	1.5			V
V_{IL} , SYNC	LT3694 Only	●			0.35	V
V_{OH} , CLKOUT	$I_{CLKOUT} = -50\mu\text{A}$, LT3694-1 Only	●	1.6		2.6	V
V_{OL} , CLKOUT	$I_{CLKOUT} = 50\mu\text{A}$, LT3694-1 Only	●			0.3	V
PGOOD Output Voltage Low	$I_{PGOOD} = 250\mu\text{A}$			0.2	0.4	V
PGOOD Leakage	$V_{PGOOD} = 2\text{V}$			10	1000	nA
PGOOD Threshold (Relative to V_{FB})	(Note 8)		86	90	94	%

スイッチング・レギュレータ

Feedback Pin Voltage		●	735	750	765	mV
Feedback Pin Bias Current		●		-50	-500	nA
Error Amplifier Transconductance				350		μS
Error Amplifier Voltage Gain				600		V/V
TRK/SS Pull-Up Current			-2	-3	-4	μA
TRK/SS Threshold to Start Switching			35	50	70	mV
V_{C1} Source Current	$V_C = 0.6\text{V}$			-20		μA
V_{C1} Sink Current	$V_C = 0.6\text{V}$			28		μA
V_{C1} Clamp Voltage				2		V
V_{C1} Switching Threshold				0.75		V
V_{C1} to Switch Current Gain				3.6		A/V
Switch Leakage Current	$V_{IN} = 36\text{V}$			0.01	10	μA
Minimum Boost Voltage Above Switch	(Note 4)			1.8	2.5	V
Switch Current Limit (Note 3)	(Note 3) 10% Duty Cycle	●	3.5	4.9	6	A
Switch V_{CESAT}	$I_{SW1} = 3\text{A}$			600		mV
BST Operating Current	$I_{SW1} = 3\text{A}$			60		mA
V_F , BST Diode	$I_{BST} = 100\text{mA}$			0.8		V
I_L BST Diode	$V_{BST} - V_{BIAS} = 36\text{V}$			1		μA
DA Current Limit		●	2.6	3.6	4.5	A
Minimum Switch Off-Time		●			140	ns

LT3694/LT3694-1

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $V_{BIAS} = 3\text{V}$ 。(Note 2、9)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
LDOレギュレータ						
Feedback Pin Voltage		●	735	750	765	mV
Feedback Pin Bias Current		●		-50	-500	nA
Error Amplifier Voltage Gain				2800		
TRK/SS Pull-Up Current			-2	-3	-4	μA
TRK/SS Threshold to Shut Down LDO			35	50	70	mV
Line Regulation	$5\text{V} < V_{IN} < 36\text{V}$			0.025		%/V
Load Regulation	I_{DRV} From 0.1mA to 10mA			0.5		mV/mA
Base Drive		●	10	15	20	mA
Current Limit Threshold		●	47	60	70	mV
Short-Circuit Current Limit Threshold	$V_{FB} = 0$		22	26	30	mV
Minimum BIAS to DRV Voltage (Note 7)	$I_{DRV} = 10\text{mA}$	●		0.3	0.9	V
Minimum V_{IN} to DRV Voltage	$I_{DRV} = 10\text{mA}$	●		2.0	2.3	V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: LT3694Eは、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。LT3694Iは、 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。

Note 3: 電流制限は設計および静的テストとの相関によって保証されている。高いデューティ・サイクルではスロープ補償により電流制限が低下する。

Note 4: これは内蔵パワー・スイッチが完全に飽和するのを保証するのに必要な、昇圧コンデンサ両端の最小電圧である。

Note 5: このデバイスには短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護がアクティブなとき、接合部温度は最大動作範囲を超える。規定された最高動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

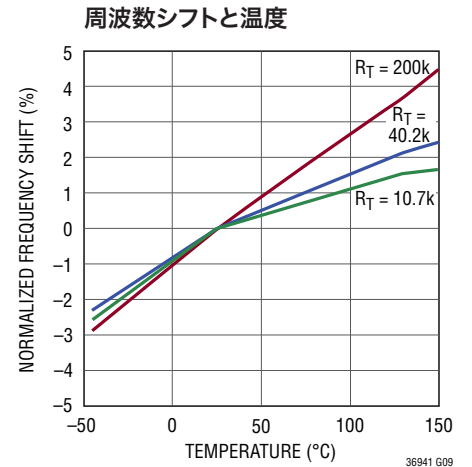
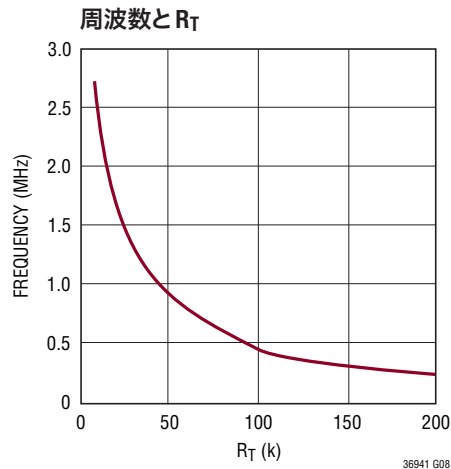
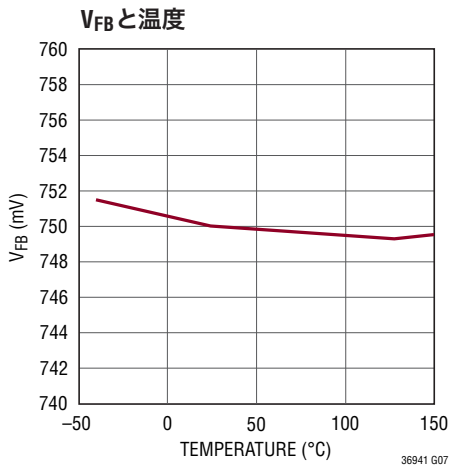
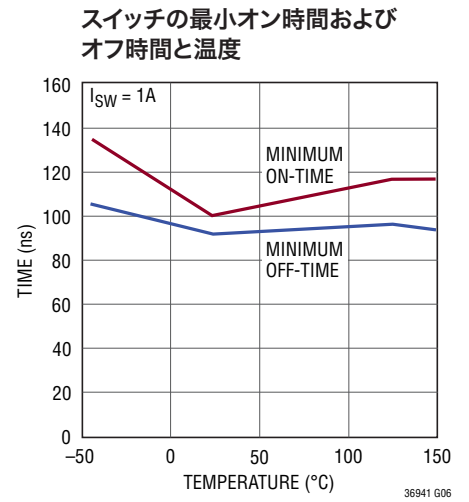
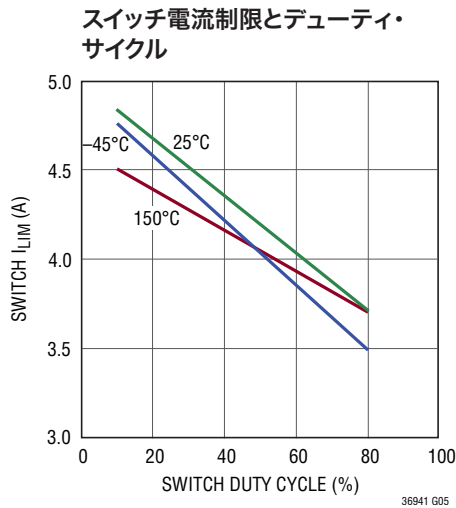
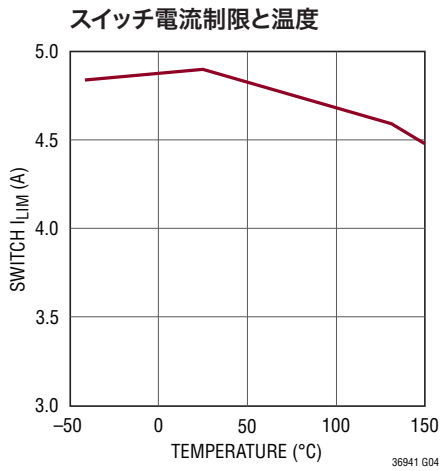
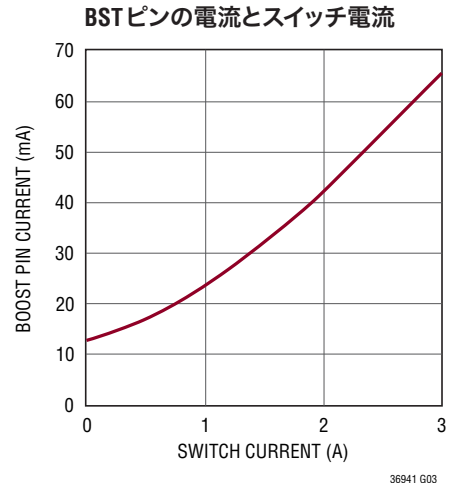
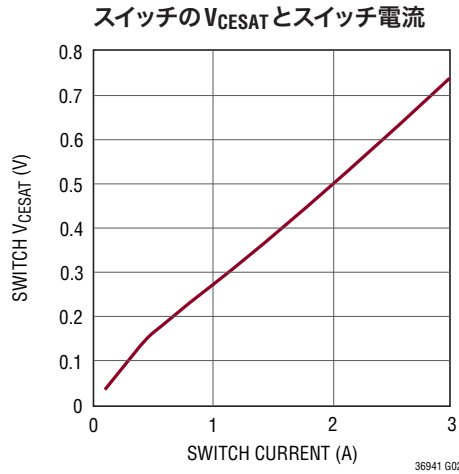
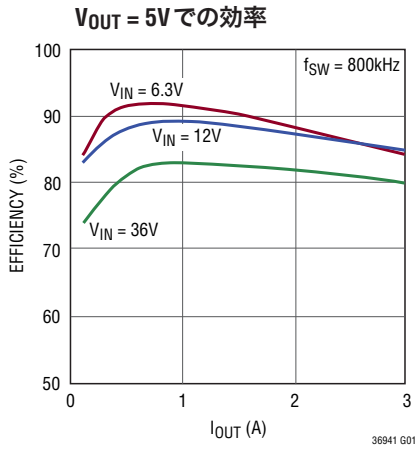
Note 6: V_{IN} ピンとEN/UVLOピンの絶対最大電圧は、繰り返さない1秒間の過渡の場合は70V、連続動作では36Vである。

Note 7: BIASからDRVへの電圧差の条件が満たされなくてもLDOは機能するが、ベース・ドライブ電流はBIASではなく V_{IN} から得られる。

Note 8: 3つのFBピンのどれかの電圧がPGOODスレッショルドの値より低いと、PGOODピンは“L”になる。

Note 9: 正電流はピンに流れ込み、負電流はピンから流れ出す。最小値と最大値は絶対値を意味する。

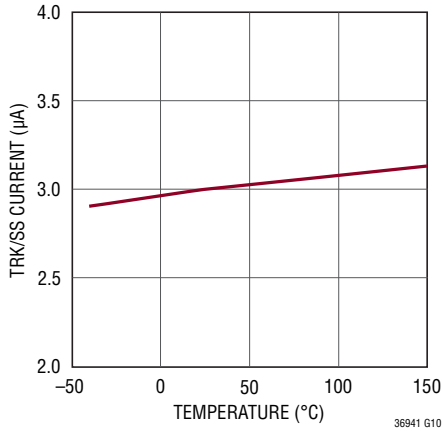
標準的性能特性 注記がない限り、 $V_{IN} = 12V$ 、 $T_A = 25^\circ C$ 。



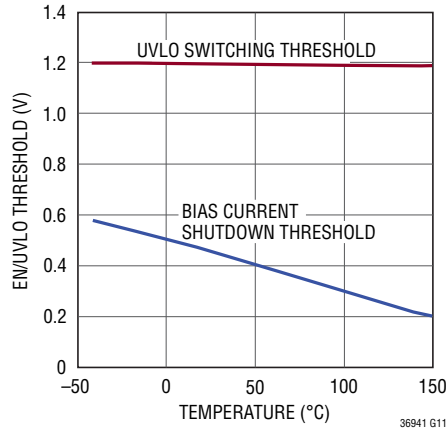
LT3694/LT3694-1

標準的性能特性 注記がない限り、 $V_{IN} = 12V$ 、 $T_A = 25^\circ C$ 。

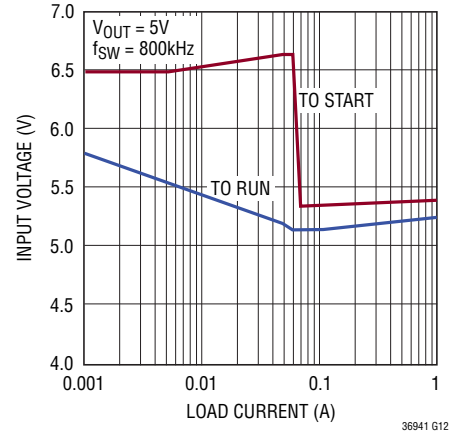
I_{TRK/SS}と温度



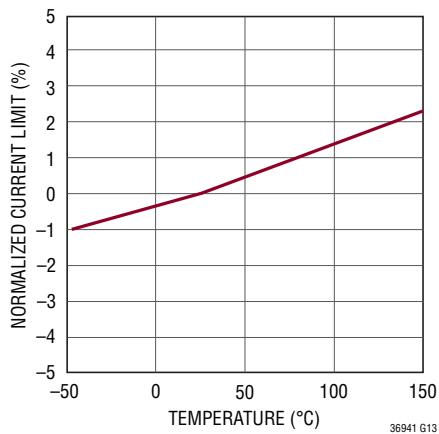
EN/UVLO スレッシュホールドと温度



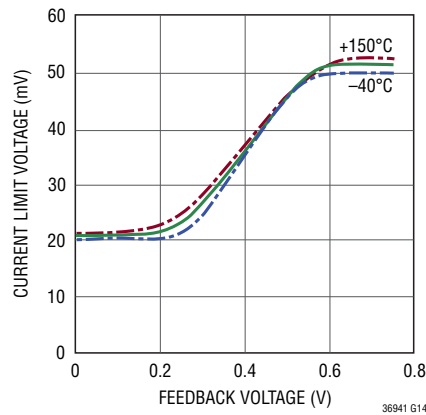
最小入力電圧と負荷電流 (起動するための V_{IN})



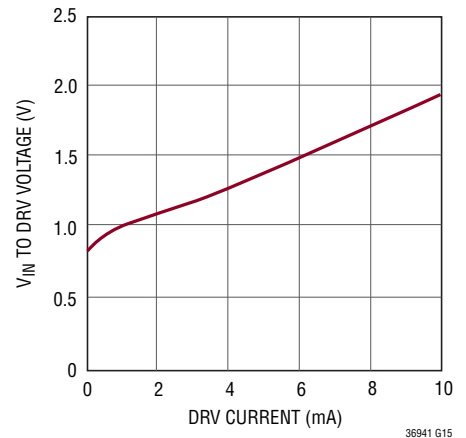
LDOの電流制限と温度



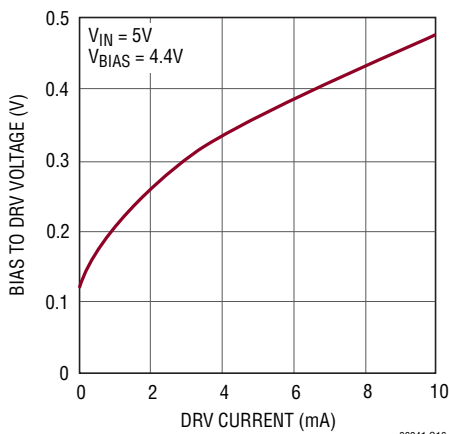
LDOの電流制限と V_{FB} (フォールドバック)



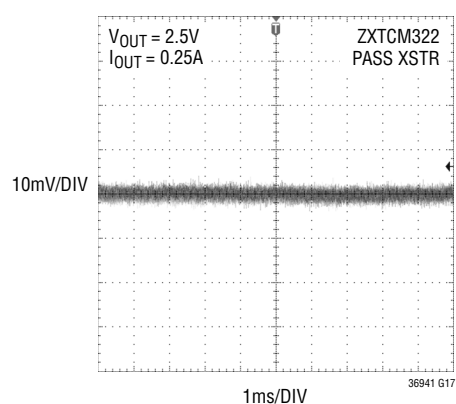
LDOの最小 V_{IN} からDRVの電圧とDRVの電流



LDOの最小BIASからDRVの電圧とDRVの電流



10Hz ~ 100kHzのLDOの出カノイズ



ピン機能 (FE/UFD)

V_{IN} (ピン1/ピン27、28) : V_{IN}ピンは、2.6Aレギュレータの内部スイッチとLT3694の内部リファレンスおよび起動回路に電力を供給します。このピンはローカルにバイパスする必要があります。

EN/UVLO (ピン2/ピン1) : EN/UVLOピンはLT3694をシャットダウンするのに使います。このピンはロジック・レベルでドライブするか、またはV_{IN}から抵抗分割器を接続することによって低電圧ロックアウトとして使うことができます。

CLKOUT (ピン3/ピン2) : デジタル・クロック出力。CLKOUTピンにより、他のスイッチング・レギュレータ(LT3694-1のみ)との同期が可能です。

SYNC (ピン3/ピン2) : 周波数同期入力。同期させることを望むなら、周波数ソースをこの入力に接続します。使用しない場合、SYNCをグラウンドに接続します(LT3694のみ)。

PGOOD (ピン4/ピン3) : オープン・コレクタの出力。PGOODは、3つのレギュレータのどれかが安定化状態から外れると(V_{FB}が公称値の90%より下)“L”になります。

RT (ピン5/ピン4) : RTピンはLT3694の動作周波数を設定するのにグラウンドへの抵抗を必要とします。LT3694を外部クロックに同期させる場合、抵抗を設定して周波数を同期周波数の少なくとも20%下にプログラムします。

TRK/SS1、TRK/SS2、TRK/SS3 (ピン6、7、14/ピン5、6、17) : TRK/SSピンによりレギュレータは別のレギュレータの出力をトラッキングすることができます。TRK/SSピンの電圧が0.75Vより低いと、FBピンはTRK/SSの電圧に安定化されます。このピンは、コンデンサをTRK/SSからグラウンドに接続することにより、ソフトスタートとしても使うことができます。どちらの機能も使わない場合、TRK/SSピンはオープンのままにします。

FB1、FB2、FB3 (ピン15、8、13/ピン18、7、16) : エラーアンプの負入力。LT3694は各帰還ピンを、0.75VとTRK/SSピンの電圧の低い方に安定化します。帰還抵抗分割器のタップをこれらのピンに接続します。

DRV2、DRV3 (ピン9、12/ピン8、15) : DRVピンはLDOレギュレータの外部NPNトランジスタのベースをドライブします。DRVピンは最大6Vのベース・ドライブを供給することができます。

LIM2、LIM3 (ピン10、11/ピン9、14) : LIMピンは、BIASピンに接続される外部センス抵抗の電圧を検出することによって、LDOのパス・トランジスタの電流を制限します。この機能を使用しない場合、これらのピンをBIASに接続します。

GND (ピン10、11、12、13、25、26) UFDパッケージのみ : 電源と信号のグラウンド。

V_{CI} (ピン16/ピン19) : 内部エラーアンプの出力。このピンの電圧がピーク・スイッチ電流を制御します。このピンは一般に制御ループを補償するのに使用されます。スイッチング・レギュレータは、V_{CI}ピンをNMOSまたはNPNトランジスタを使ってグラウンドに引き下げるによりシャットダウンすることができます。

BIAS (ピン17/ピン20) : BIASピンはLT3694の内部レギュレータと昇圧回路に電流を供給します。このピンは3Vより高い電圧源(通常V_{OUT1})に接続する必要があります。LDOのパス・トランジスタのベース電流は、BIASピンがLDO出力より少なくとも1.8V高いとBIASピンからも供給されます。

BST (ピン18/ピン21) : BSTピンは入力電圧より高いドライブ電圧を内蔵バイポーラNPNパワー・スイッチに与えるのに使います。

DA (ピン19/ピン22) : DAピンはキャッチ・ダイオードの電流を検出して、出力の過負荷または短絡状態での過度のインダクタ電流を防ぎます。

SW (ピン20/ピン23、24) : 内部パワー・スイッチの出力。このピンはインダクタとスイッチング・ダイオードに接続します。

露出パッド (ピン21/ピン29) : グラウンド。パッケージ底面の露出したパッド・メタルにより、グラウンドへの電氣的接触とプリント回路基板への伝導熱経路の両方が実現されます。最適動作のため、露出パッドを回路基板の接地されたパッドに半田付けする必要があります。

LT3694/LT3694-1

ブロック図

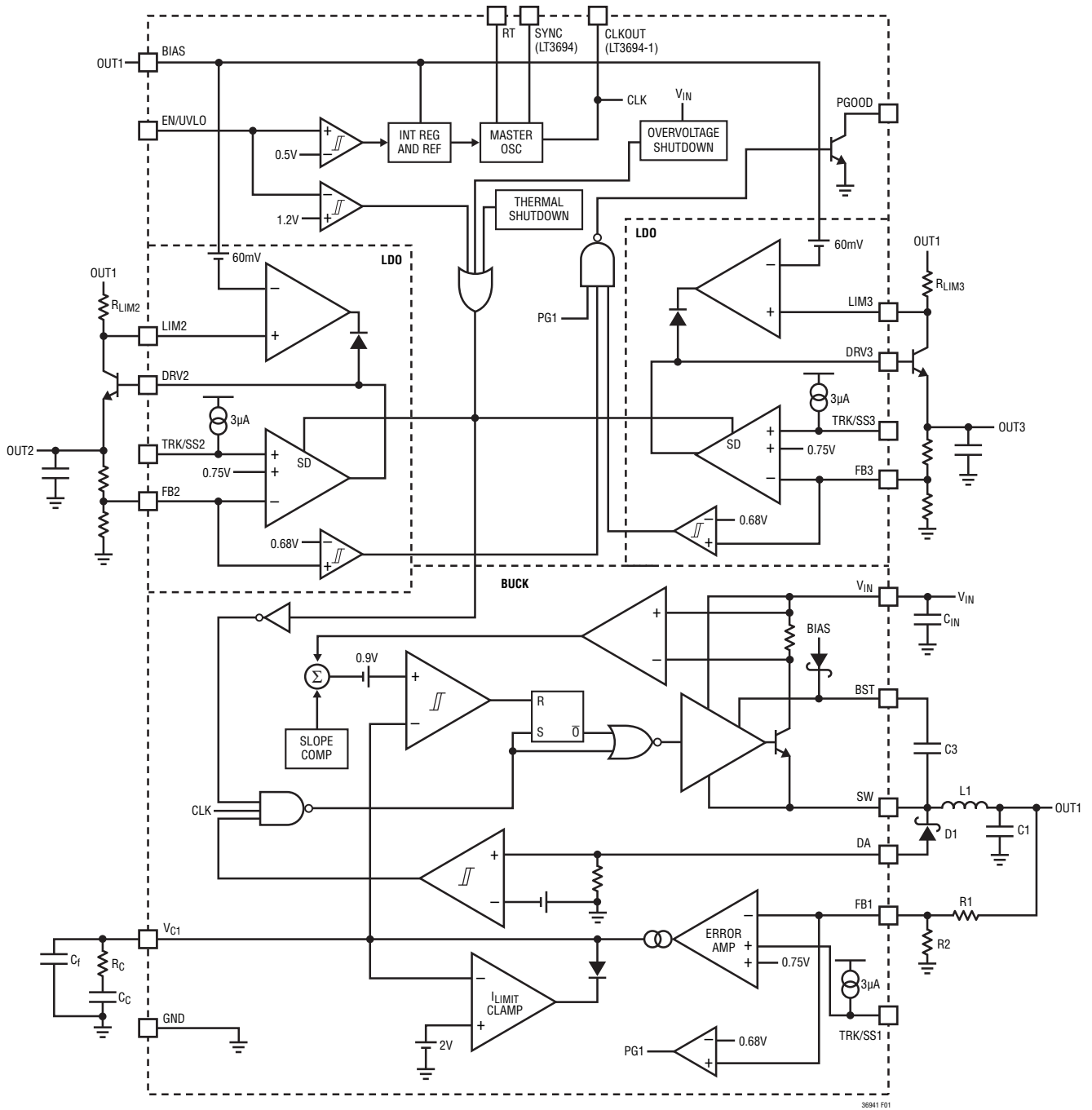


図1. LT3694のブロック図(標準的外部部品付き)

動作

特に注記がない限り、このデータシートではLT3694とLT3694-1の両方を一般的にLT3694と呼びます。

LT3694は、パワー・スイッチおよび2個の低損失リニア・レギュレータ・コントローラを備えた固定周波数の電流モード降圧レギュレータです。3つのレギュレータは入力ソース、電圧リファレンス、低電圧ロックアウト、イネーブルなどの共通回路を共有していますが、それ以外は独立しています。ブロック図(図1)を参照すると動作をよく理解できます。

EN/UVLOピンが0.35V(最小)より下だと、LT3694はシャットダウンし、 V_{IN} に接続された入力ソースから2 μ Aが流れます。EN/UVLOピンが0.5V(標準)より上にドライブされると、内部レギュレータ、リファレンス、マスタ発振器などの内部バイアス回路がオンします。各スイッチング・レギュレータはEN/UVLOピンが1.20V(標準)を超えるまでは動作を開始しません。EN/UVLOピンはロジック・ゲートでドライブするか、または V_{IN} への抵抗分割器を使用することによって低電圧ロックアウトとして使うことができます。

このスイッチャは電流モードのレギュレータです。パワー・スイッチのデューティ・サイクルを直接変調する代わりに、帰還ループがサイクル毎にスイッチを流れるピーク電流を制御します。電圧モードの制御に比べて、電流モードの制御ではループの動特性が改善され、サイクルごとに電流を制限します。

発振器からのパルスにより、RSフリップ・フロップがセットされ、内部NPNバイポーラ・パワー・スイッチがオンします。スイッチと外部インダクタを流れる電流が増加し始めます。この電流が V_{CI} の電圧で定まるレベルを超えると、電流コンパレータがRSフリップ・フロップをリセットしてスイッチをオフします。インダクタの電流は外部ショットキー・キャッチ・ダイオードを通して流れ、減少し始めます。発振器からの次のパルスにより、このサイクルが再度開始されます。このようにして、 V_{CI} ピンの電圧がインダクタを通して出力に流れる電流を制御します。内

部誤差アンプは V_{CI} ピンの電圧を連続的に調整して出力電圧を安定化します。 V_{CI} ピンのスイッチング・スレッショルドは0.75Vで、2Vのアクティブ・クランプにより出力電流を制限します。

過電流保護はDAコンパレータによって与えられます。DAコンパレータはキャッチ・ダイオードの電流を検出し、サイクルの初めにダイオード電流が高すぎるとスイッチ・オンのサイクルを遅らせます。

TRK/SSピンが0.75Vより下のとき、TRK/SSピンはFBピンのための0.75Vリファレンスをオーバーライドします。これにより、ソフトスタート機能とともに、起動時の同時トラッキングまたはレシオメトリック・トラッキングのどちらでも可能になります。

スイッチ・ドライバは V_{IN} ピンまたはBSTピンのどちらかで動作します。外付けのコンデンサを使って入力電源より高い電圧をBSTピンに発生させます。これにより、ドライバは内部バイポーラNPNパワー・スイッチを飽和させることができ、効率的な動作を実現します。

BIASピンにより、内部回路は V_{IN} より低い電圧の電源から電流を得ることができるので、電力損失が減少し、効率が向上します。BIASピンの電源が2.7Vより下になると、その消費電流は V_{IN} から流れます。

LDOレギュレータは外部NPNパス・トランジスタを使ってリニア・レギュレータを構成します。ループは内部で補償され、2.2 μ Fの最小負荷容量で安定します。LDOもフォールドバック電流制限を備えており、過負荷状態で外部トランジスタを保護します。

過電圧検出機能は、入力電圧が38Vを超えるとLT3694をシャットダウンします。これにより、高電圧状態でスイッチがオンするのが防がれ、LT3694は70Vまでの過渡入力電圧に耐えることができます。

アプリケーション情報

降圧スイッチング・レギュレータ

フィードバック抵抗ネットワーク

出力電圧は出力とFBピンの間に接続した抵抗分割器(図1のブロック図を参照)を使ってプログラムします。次式に従って抵抗を選択します。

$$R1=R2\left(\frac{V_{OUT}}{750mV}-1\right)$$

バイアス電流誤差を避けるため、R1とR2の並列接続を10k以下にします。

入力過電圧ロックアウト

LT3694の重要な特長は、70Vまでの入力電圧の過渡サージに耐える能力です。これは、レギュレータをオフして、この高電圧を重要な部品から遠ざけることによって実現されます。過電圧ロックアウトは入力電圧が38Vを超えるとトリップします。

入力電圧範囲

最小動作電圧はLT3694の内部低電圧ロックアウトまたは最大デューティ・サイクルのどちらかによって決まります。デューティ・サイクルは内部スイッチがオンしている時間の割合であり、入力電圧と出力電圧によって決まります。

$$DC=\frac{V_{OUT}+V_F}{V_{IN}-V_{SW}+V_F}$$

ここで、 V_F はキャッチ・ダイオードの順方向電圧降下、 V_{SW} は内部スイッチの電圧降下(最大負荷で約0.3V)です。したがって、最小入力電圧は次のようになります。

$$V_{IN(MINCF)}=\frac{V_{OUT}+V_F}{DC_{MAX(CF)}}-V_F+V_{SW}$$

デューティ・サイクルは、内部スイッチがクロックの周期に対してオンしている時間の割合です。固定周波数動作の最大デューティ・サイクルは $DC_{MAX(CF)}=1-t_{OFF(MIN)}\cdot f_{SW}$ によって与えられます。ただし、ほとんどの固定周波数レギュレータとは異なり、LT3694の場合、出力スイッチを完全に飽和させ

るのに十分な電圧が昇圧コンデンサ(図1のC3)の両端にあれば、クロック・サイクルの終点でスイッチはオフしません。クロック・サイクルの終点で最小時間のスイッチ・オフが強制されるのは、昇圧コンデンサを再充電する必要があるときだけです。この動作には、オフ時間は固定したままクロックの周波数を下げると同じ効果があり、デューティ・サイクルが高くなり、最小入力電圧が下がります。結果として得られるデューティ・サイクルは昇圧コンデンサの充電時間に依存し、次式で近似することができます。

$$DC_{MAX}=\frac{B}{B+1}$$

ここで、Bは出力電流を「標準的性能特性」のセクションの「BSTピン電流とスイッチ電流」に示されている標準的昇圧電流で割ったものです。

固定周波数動作の最大電圧(V_{IN})は最小デューティ・サイクル DC_{MIN} によって次のように決まります。

$$V_{IN(MAXCF)}=\frac{V_{OUT}+V_F}{DC_{MIN}}-V_F+V_{SW}$$

ただし、 $DC_{MIN}=t_{ON(MIN)}\cdot f_{SW}$

したがって、固定周波数動作の最大入力電圧と最小入力電圧は両方ともスイッチング周波数と出力電圧の関数です。したがって、最大スイッチング周波数は入力と出力のパラメータに適応した値に設定する必要があり、以下の判定基準の両方を満たす必要があります。

$$f_{MAX1}=\left(\frac{V_{OUT}+V_F}{V_{IN(MAXCF)}-V_{SW}+V_F}\right)\cdot\frac{1}{t_{ON(MIN)}}$$

$$f_{MAX2}=\left(1-\frac{V_{OUT}+V_F}{V_{IN(MINCF)}-V_{SW}+V_F}\right)\cdot\frac{1}{t_{OFF(MIN)}}$$

$t_{ON(MIN)}$ と $t_{OFF(MIN)}$ の値は I_{SW} と温度の関数です(「標準的性能特性」のセクションのチャートを参照)。0.5Aより大きなスイッチ電流のワーストケースの値は $t_{ON(MIN)}=130ns$ および $t_{OFF(MIN)}=140ns$ です。 f_{MAX1} はそこで最小デューティ・サイクルが超えられる周波数です。

アプリケーション情報

f_{MAX1} を超える周波数の全体的デューティ・サイクルを減らすため、レギュレータはONパルススキップします。引き続き安定化を行います。インダクタ電流が増加し、出力リップルが大幅に増加します。また、パルス・スキップ時の増加したインダクタ電流は高電圧と高スイッチング周波数でスイッチ・トランジスタにストレスを加えます。 f_{MAX2} はそこで最大デューティ・サイクルが超えられる周波数です。BSTのコンデンサに十分な電荷があると、レギュレータはOFF期間をスキップし、 f_{MAX2} を超える周波数では全体のデューティ・サイクルが増加します。安定化動作を継続しますが、固定周波数動作ではありません。

動作入力電圧に対する制限は、固定周波数モードで出力を安定化状態に保つための定常状態での制限を指していることに注意してください。回路は絶対最大定格までの入力電圧過渡に耐えます。

スイッチング周波数

デューティ・サイクルの要件からスイッチング周波数の上限が求まったら、上限より下の周波数を選択することができます。周波数が低いほどスイッチング損失が減少しますが、大きなインダクタとコンデンサを必要とします。ユーザーは最善のトレードオフを決める必要があります。スイッチング周波数は、RTピンからグラウンドに接続した抵抗によって、またはクロック信号をSYNCピンに強制することによって(LT3694のみ)設定されます。LT3694は約0.75Vをこの抵抗の両端に加え、その電流を使って発振器の速度を設定します。スイッチング周波数は次式で与えられます。

$$f_{sw} = \frac{49.8}{R_T + 8.8}$$

ここで、 f_{sw} の単位はMHz、 R_T の単位はk Ω です。この式は全周波数範囲で $\pm 2\%$ 以内で精確です。いくつかの一般的なスイッチング周波数に必要な R_T の標準的な測定値を表1に示します。

表1:一般的な周波数のための R_T

スイッチング周波数 (MHz)	R_T (k)
0.25	193
0.5	90.2
0.75	56.6
1	40.2
1.25	30.5
1.5	23.8
1.75	19.6
2	16.0
2.25	13.5
2.5	11.4

SYNCピンに与えられる外部クロックの場合(LT3694のみ)、回路は1.8V~5VのCMOSまたはTTLの V_H ロジック・レベルをサポートします。デューティ・サイクルは、100nsの最小オン時間と100nsの最小オフ時間を必要とします。同期モードで動作するとき、 R_T は最小同期周波数の少なくとも20%下の周波数を与えるように設定します。

インダクタの選択と最大出力電流

最初に選択するインダクタの値としては次の値が良いでしょう。

$$L = \frac{V_{OUT} + V_F}{1.25A \cdot f}$$

ここで、 f はMHzで表したスイッチング周波数、 L は μH で表したインダクタの値、 V_{OUT} は出力電圧、 V_F はキャッチ・ダイオードの電圧降下です。

インダクタを流れる電流は三角波で、その平均値が負荷電流に等しくなります。ピーク・スイッチ電流は出力電流にピーク・トゥ・ピークのインダクタ・リップル電流の半分を加えたものです。LT3694とシステムを過負荷フォールトから保護するためにLT3694はスイッチ電流を制限します。したがって、LT3694が供給する最大出力電流は、スイッチ電流制限、インダクタの値、および入力電圧と出力電圧に依存します。スイッチがオフのとき、インダクタ両端には出力電圧にキャッチ・ダイオードの電圧降下を加えた電圧が加わります。したがって、インダクタのピーク・トゥ・ピーク・リップル電流は次のとおりです。

$$\Delta I_L = (1 - DC) \frac{V_{OUT} + V_F}{L \cdot f}$$

アプリケーション情報

ここで、 f はLT3694のスイッチング周波数、 L はインダクタの値です。インダクタとスイッチのピーク電流は次のとおりです。

$$I_{SWPK} = I_{LPK} = I_{OUT} + \frac{\Delta I_L}{2}$$

出力を安定化された状態に保つには、このピーク電流はLT3694のスイッチ電流リミット I_{LIM} より小さくしなければなりません。 I_{LIM} は低デューティ・サイクル(0.1)では少なくとも3.5Aですが、直線的に低下してDC = 0.8では2.8Aになります。

したがって、最小インダクタンスは次式で計算することができます。

$$L_{MIN} = \frac{1 - DC_{MIN}}{2 \cdot f} \cdot \frac{V_{OUT} + V_F}{I_{LIM} - I_{OUT}}$$

ただし、最小値より大きなインダクタを使う方が一般には良いでしょう。最小インダクタのリップル電流は大きく、コア損失が増加し、出力リップルを低く抑えるのに大きな出力コンデンサが必要です。リップル電流を I_{LIM} の30%より下に保つ L_{MIN} より大きなインダクタを選択します。

30Vを超える入力電圧では、飽和電流が6A以上でインダクタンス値が3.3μH以上のインダクタを使用します。

インダクタのRMS電流定格は最大負荷電流より小さくしなければならず、その飽和電流は I_{LPK} より小さくなければなりません。最高の効率を得るには、直列抵抗(DCR)が0.1Ωより小さいものにします。適しているタイプとメーカーのリストを表2に示します。

表2. インダクタ

SERIES	INDUCTANCE RANGE (μH)	CURRENT RANGE (A)	MANUFACTURER
WE-HC	1 to 6.5	6 to 15	Würth Elektronik www.we-online.com
MSS1048	0.8 to 8	4 to 8	Coilcraft www.coilcraft.com
CDRH103R	0.8 to 10	2.8 to 8.3	Sumida www.sumida.com
VLF	2.2 to 10	3.8 to 7.7	TDK www.component.tdk.com
IHLP-2525CZ-11	1 to 10	2.5 to 9.5	Vishay www.vishay.com

この分析は連続モード動作 ($I_{OUT} > I_{LIM}/2$) に対して有効です。不連続モード動作の最大出力電流の詳細については、「アプリケーションノート44」を参照してください。最後に、50%を超えるデューティ・サイクルでは ($V_{OUT}/V_{IN} > 0.5$)、低調波発振を防ぐために必要な最小インダクタンスがあります。この最小インダクタンスは次のようになります。

$$L_{MIN} = \frac{(V_{OUT} + V_F)}{2A \cdot f_{SW}}$$

ただし、 L_{MIN} の単位はμH、 f_{SW} の単位はMHzです。低調波発振の詳細については、リニアテクノロジーの「アプリケーションノート19」を参照してください。

入力コンデンサの選択

X7RまたはX5Rタイプのセラミック・コンデンサを使ってLT3694回路の入力をバイパスします。Y5Vタイプは温度や加えられる電圧が変化すると性能が低下するので使用しないでください。4.7μF～22μFのセラミック・コンデンサはLT3694をバイパスするのに適しており、容易にリップル電流に対応できます。250kHz～800kHzの f_{SW} には22μFのコンデンサを使います。800kHz～1.6MHzの f_{SW} には10μFのコンデンサを使います。1.6MHzより上では4.7μFのコンデンサを使います。損失電圧が>500mVだけ増加するまでコンデンサの値を減らしてマージンが十分であるか常にチェックします。入力電源のインピーダンスが高かったり、長い配線やケーブルによる大きなインダクタンスが存在する場合、追加のバルク容量が必要になることがあります。これには性能がそれほど高くない電解コンデンサを使うことができます。

降圧レギュレータには入力電源から高速の立ち上がり立ち下がりに伴うパルス電流が流れます。その結果LT3694に生じる電圧リップルを減らし、非常に高い周波数のこのスイッチング電流を狭いローカル・ループに閉じ込めてEMIを抑えるために入力コンデンサが必要です。10μFのコンデンサはこの役目を果たしますが、それがLT3694とキャッチ・ダイオードの近くに配置された場合に限られます(「PCBレイアウト」のセクションを参照)。2番目の注意は、入力セラミック・コンデンサとLT3694の最大入力電圧定格の関係に関するものです。入力のセラミック・コンデンサはトレースやケーブルのインダクタンスと結合して質の良い(減衰の小さな)共振タンク回路を形成します。LT3694の回路を給電中の電源に差し込むと、入力

アプリケーション情報

電圧に正常値の2倍のリンギングが生じて、LT3694の最大入力電圧定格を超えるおそれがあります。詳細については、弊社の「アプリケーションノート 88」を参照してください。

出力コンデンサの選択

出力コンデンサはインダクタ電流をフィルタ処理して電圧リップルが小さい出力を発生します。また、このコンデンサは過渡負荷を満たしてLT3694の制御ループを安定させるためにエネルギーを蓄積します。LT3694は高い周波数で動作するので、大きな出力容量は必要ありません。さらに、制御ループは出力コンデンサに直列抵抗 (ESR) があってもなくても正常に動作します。したがって、(出力リップルを非常に小さく抑え、回路のサイズも小さくできる) セラミック・コンデンサは選択肢の1つになります。

以下の式を使って出力リップルを推算することができます。

$$V_{\text{RIPPLE}} = \frac{\Delta I_L}{8 \cdot f \cdot C_{\text{OUT}}} \quad ; \text{セラミック}$$

$$V_{\text{RIPPLE}} = \Delta I_L \cdot \text{ESR} \quad ; \text{電解}$$

ここで、 ΔI_L はインダクタのピーク・トゥ・ピーク・リップル電流です。このリップルのRMS成分は非常に低いので、出力コンデンサのRMS電流定格は通常心配ありません。この成分は次式を使って計算することができます。

$$I_{\text{C(RMS)}} = \frac{\Delta I_L}{\sqrt{12}}$$

出力コンデンサに対する別の制限として、インダクタよりも大きなエネルギーを保存できなければなりません。インダクタに蓄えられたエネルギーが出力に転送されるとき生じる電圧ステップは安定化電圧に比べて小さいことが必要です。5%のオーバーシュートの場合、この条件は次のようになります。

$$C_{\text{OUT}} > 10 \cdot L \cdot \left(\frac{I_{\text{LIM}}}{V_{\text{OUT}}} \right)^2$$

セラミック・コンデンサはサイズが小さくESRが低いのでLT3694のアプリケーションに適しています。ただし、全てのセラミック・コンデンサが同じわけではありません。値の大きなコンデンサの多くは質の劣る誘電体を使っており、温度係数と電圧係数が大きくなります。特に、Y5VとZ5Uのタイプは電圧が印加されると、また高温や低温では容量の大きな部分が失われます。ループの安定性と過渡応答は C_{OUT} の値に依存するので、このような容量の低下を許容できないことがあります。代わりに、X7RとX5Rのタイプを使ってください。

電解コンデンサも選択肢に入ります。ほとんどのアルミ電解コンデンサのESRは大きすぎて出力リップルが小さくなりません。電源用途向けのサージ定格が規定されたタンタル・コンデンサや低ESRの有機電解コンデンサは適しています。出力リップル要件に対して十分ESRの小さなコンデンサを選択します。コンデンサの大きさでESRが決まるので、同様のリップル性能を与えるセラミック・コンデンサに比べて、サイズと値の両方が大きくなります。利点の1つとして、容量が大きいと負荷電流の大きな変化に対する過渡応答が改善されます。コンデンサ・メーカーのリストを表3に示します。

表3. 低ESR表面実装コンデンサ

SERIES	TYPE	MANUFACTURER
	Ceramic	Taiyo Yuden www.t-yuden.com
TPM, TPS	Ceramic, Tantalum	AVX www.avx.com
T494, T495, T510, T520, T525, T530, A700	Ceramic, Tantalum, Tantalum Organic Polymer, Aluminum Organic Polymer	Kemet www.kemet.com
POSCAP, OS-CON	Tantalum Organic Polymer, Aluminum Organic Polymer	Sanyo www.sanyo.com
SP-CAP	Ceramic, Aluminum Organic Polymer	Panasonic www.panasonic.com
	Ceramic	TDK www.tdk.com

アプリケーション情報

ダイオードの選択

キャッチ・ダイオード(図1のD1)はスイッチのオフ時間の間だけ電流を流します。通常動作時の平均順方向電流は次式で計算することができます。

$$I_{D(AVG)} = I_{OUT} \cdot \frac{V_{IN} - V_{OUT}}{V_{IN}}$$

デバイスが短絡した出力に耐える必要がある場合、 $I_{D(AVG)}$ より大きな電流定格のダイオードを検討します。DAピンはダイオードの電流をモニタし、ダイオードの電流がDAのリミットより上だと、充電サイクルの始点でスイッチがオンするのを妨げます。したがって、過負荷状態では、平均ダイオード電流はスイッチ電流制限値とDA電流制限値の平均まで増加します。

ピーク逆電圧はレギュレータの入力電圧に等しいので、逆電圧定格が最大入力電圧より大きなダイオードを使います。内部OVLOは、入力電圧が38Vを超えるとレギュレータをシャットダウンして、ダイオードを過度の逆電圧から保護することができます。いくつかのショットキー・ダイオードとそのメーカーを表4に示します。

表4. ショットキー・ダイオード (40V, 3A)

PART NUMBER	V_f at 3A (V)	OUTLINE	MANUFACTURER
MBRS340	0.5	SMC	ON Semiconductor
MBRD340	0.6	D-PAK	www.onsemi.com
B340	0.5	SMC	Diodes, Inc.
SMB340	0.5	Powermite 3	www.diodes.com
CMSH3-40	0.5	SMC	Central Semiconductor
CSHD3-40	0.65	D-PAK	www.centralsemi.com

周波数補償

LT3694は電流モード制御を使って出力を制御します。そのためループ補償が簡素化されます。特に、LT3694は安定動作のために出力コンデンサのESRを必要としないので、自由にセラミック・コンデンサを採用して出力リップルを下げ、回路のサイズを小さくすることができます。図2に示されているように、周波数補償は V_C ピンに接続された部品によって与えられま

す。一般に、コンデンサ(C_C)と抵抗(R_C)を直列にグラウンドに接続して使います。さらに、小さな値のコンデンサを並列に接続することができます。このコンデンサ(C_F)はループ補償の一部ではなく、スイッチング周波数のノイズを除くのに使われ、位相リード・コンデンサ(C_{PL})が使われているか、または出力コンデンサ(C_1)のESRが大きい場合にだけ必要です。

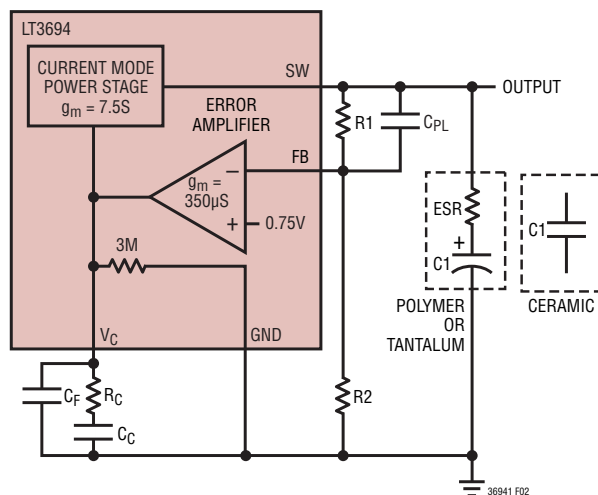


図2. ループ応答モデル

ループ補償により安定性と過渡性能が決まります。補償ネットワークの最良値は、アプリケーションと、特に出力コンデンサの種類に依存します。実際的な手法としては、このデータシートの回路の中の、目的のアプリケーションに似た回路から出発し、補償ネットワークを調整して性能を最適化します。次に、負荷電流、入力電圧、温度など全ての動作条件にわたって安定性をチェックします。LT1375のデータシートにはループ補償のさらに詳細な説明が含まれており、過渡負荷を使った安定性のテスト方法が説明されています。LT3694の制御ループの等価回路を図2に示します。誤差アンプは出力インピーダンスが有限のトランスコンダクタンス・アンプです。

アプリケーション情報

モジュレータ、パワー・スイッチ、およびインダクタで構成される電源部分は V_{C1} ピンの電圧に比例した出力電流を発生するトランスコンダクタンス・アンプとしてモデル化されます。出力コンデンサはこの電流を積分し、 V_{C1} ピンのコンデンサ (C_C) は誤差アンプの出力電流を積分するのでループに2つのポールが生じることに注意してください。ほとんどの場合ゼロが1つ必要で、出力コンデンサの ESR または C_C に直列な抵抗 R_C によって生じます。この簡単なモデルは、インダクタの値が大きすぎず、ループのクロスオーバー周波数がスイッチング周波数よりはるかに低い限り有効です。帰還分割器の両端の位相リード・コンデンサ (C_{PL}) によって過渡応答が改善される場合があります。

負荷電流を 1A から 2.6A にステップさせてから再度 1A に戻したときの過渡応答を図 3 に示します。

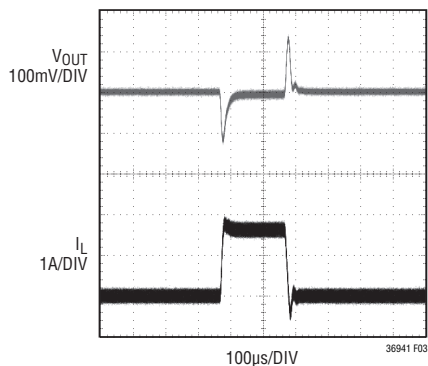
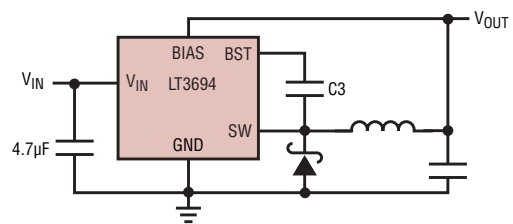


図3. 負荷電流を1Aから2.6Aにステップさせたときの、表紙のLT3694アプリケーションの過渡負荷応答。
 $V_{OUT} = 3.3V$

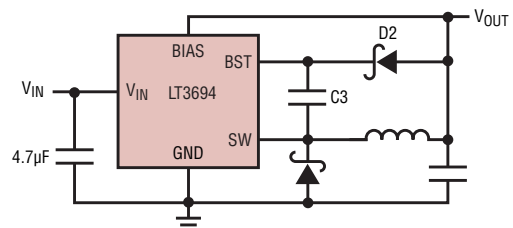
BSTピンとBIASピンに関する検討事項

入力電圧より高い昇圧電圧を発生させるため、コンデンサ C_3 と内部ショットキー・ダイオード (図1のブロック図を参照) が使われます。ほとんどの場合、 $0.22\mu F$ のコンデンサでうまく動作します。図4に昇圧回路の構成法を3つ示します。最高の効率を得るには、BSTピンはSWピンより2.3V以上高くする必要があります。3V以上の出力の場合、標準回路 (図4a) が最適です。2.8V~3Vの出力には、 $1\mu F$ の昇圧コンデンサを使い

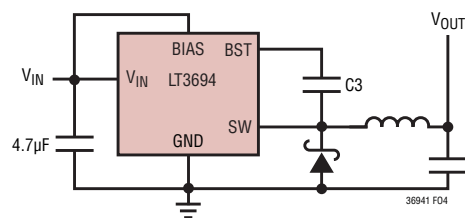
ます。2.5Vの出力は特殊なケースです。なぜなら、内部昇圧ダイオードを使って昇圧するドライブ段をサポートするのにかろうじて使えるからです。2.5Vの出力で信頼性の高いBSTピン動作を実現するには、(ON SemiconductorのMBR0540のような)条件に合った外部ショットキー・ダイオードと $1\mu F$ 昇圧コンデンサを使います (図4bを参照)。さらに低い出力電圧の場合、BIASピンを入力 (図4c) または2.8Vより高い別の電源に接続することができます。BIASを V_{IN} に接続すると最大入力電圧が7Vに下がります。電圧の低い方の電圧源からBSTピンの電流とBIASピンの消費電流が供給されるので、図4aの回路の方が効率が高くなります。BSTピンとBIASピンの最



(4a) $V_{OUT} > 2.8V$ の場合



(4b) $2.5V < V_{OUT} < 2.8V$ の場合



(4c) $V_{OUT} < 2.5V$, $V_{IN(MAX)} = 7V$ の場合

図4. 昇圧電圧を発生させる3つの回路

アプリケーション情報

大電圧定格を超えないようにすることも必要です。LT3694のアプリケーションの最小動作電圧は前のセクションで説明されているように最小入力電圧(4V)と最大デューティ・サイクルによって制限されます。正しく起動するには、最小入力電圧は昇圧回路によっても制限されます。入力電圧がゆっくりランプアップするか、出力が既に安定化している状態でEN/UVLOピンまたはTRK/SSを使ってLT3694をオンする場合、昇圧コンデンサが十分充電されないことがあります。昇圧コンデンサはインダクタに蓄えられたエネルギーによって充電されるので、昇圧回路を適切に動作させるには、回路は何らかの最小負荷電流を必要とします。この最小負荷は、入力電圧、出力電圧および昇圧回路の構成に依存します。回路が起動した後は最小負荷電流は通常ゼロになります。起動および動作に必要な入力電圧を負荷電流の関数としてプロットしたものを図5に示します。

多くの場合、放電した出力コンデンサがスイッチャの負荷となるので、スイッチャは起動できません。プロットは V_{IN} が非常にゆっくりランプアップするワーストケースの状態を示しています。もっと低い起動電圧の場合、昇圧ダイオードを V_{IN} に接続することができます。ただし、この場合、入力範囲がBSTピンの絶対最大定格の半分に制限されます。

軽負荷ではインダクタ電流は不連続になり、実効デューティ・サイクルが非常に高くなることがあります。このため最小入力電圧が V_{OUT} より約300mV高い電圧にまで減少します。もっと大きな負荷電流ではインダクタ電流は連続しており、デューティ・サイクルはLT3694の最大デューティ・サイクルによって制限されるので、安定化を維持するにはもっと高い入力電圧が必要です。

内部の低電圧ロックアウト

LT3694は、入力電圧が低くなりすぎると、内部回路のレギュレーションを維持するため、3つのレギュレータ全てをオフする内部低電圧ロックアウトを備えています。このロックアウトは V_{IN} が3.8V(標準)より下になるとトリップします。

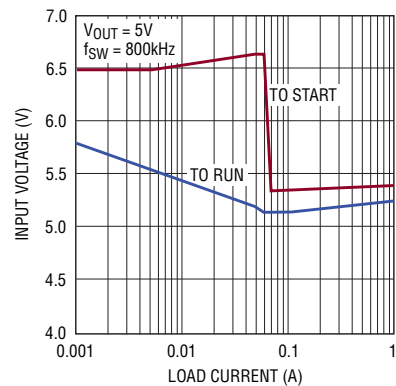
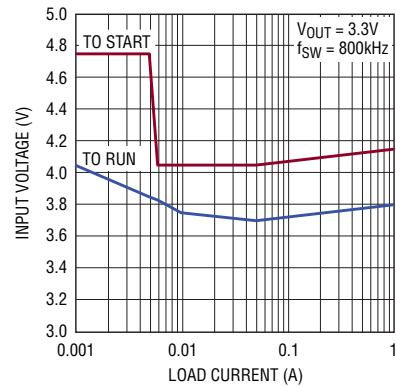


図5. 最小入力電圧は出力電圧、負荷電流および昇圧回路に依存する

イネーブルとプログラム可能な低電圧ロックアウト

EN/UVLOピンは、ロジック・イネーブル機能とプログラム可能な低電圧ロックアウト機能の両方を備えています。EN/UVLOピンには2つのスレッシュホールドがあります。最初のスレッシュホールドは500mV(標準)です。EN/UVLOがこのスレッシュホールドより下になると、LT3694はシャットダウンし、消費電流は2 μ A未満になります。

アプリケーション情報

EN/UVLOが最初のスレッシュホールドより上になると、LT3694の内部回路がオンしますが、スイッチング・レギュレータとLDOはオフしたままです。EN/UVLOピンの2μAの電流シンクが作動して、プログラム可能な低電圧機能のヒステリシスを与えます。

2番目のスレッシュホールドは精確に1.2Vで、内部リファレンスから得られます。EN/UVLOが2番目のスレッシュホールドより上のとき、レギュレータはオンし、2μAの電流シンクはオフします。これにより、V_{IN}、EN/UVLOおよびグランドの間に抵抗分割器を接続することにより、精確なプログラム可能なUVLO機能を実現することができます。EN/UVLOのブロック図を図6aに示し、プログラム可能なUVLO機能の接続を図6bに示します。

トリップ・レベルは次の比で設定されます。

$$V_{IN(UVTRIP)} = 1.2V \left(\frac{R1 + R2}{R2} \right)$$

ヒステリシスはR1によって設定されます。

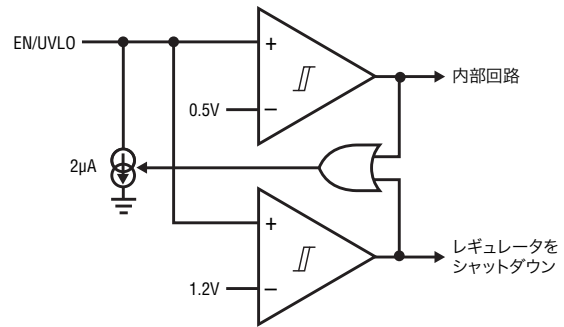
$$V_{IN(UVHYS)} = 2\mu A \cdot R1$$

EN/UVLOピンは、プログラム可能なUVLOが不要なら、ロジック出力を使ってドライブすることができます。ロジック出力の要件は(低電流シャットダウンを確実にするために)“L”の出力電圧が0.35Vより低く、“H”の出力電圧が1.25Vより高いことです。

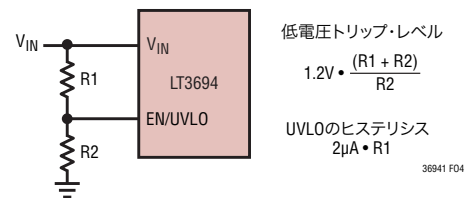
低損失レギュレータ

各低損失レギュレータは、エラー・アンプ、ループ補償およびベース・ドライブ・アンプで構成されており、スイッチング・レギュレータと同じ0.75Vのリファレンスを使います。NPNパス・トランジスタと安定性のために2.2μFの出力容量を必要とします。

ドロップアウト特性はパス・トランジスタによって決まります。コレクター・エミッタ飽和特性によりドロップアウト電圧が制限されます。適したいくつかのNPNトランジスタとそれらの飽和特性の仕様を表5に示します。



(6a) EN/UVLOのブロック図



(6b) プログラム可能なUVLOのアプリケーション

図6. プログラム可能なUVLOのアプリケーション

ベース・ドライブ電圧の最大電圧は6Vです。これにより、レギュレータの最大出力が6V - V_{BE(SAT)}に制限されます。ここで、V_{BE(SAT)}はパス・トランジスタのベース-エミッタ飽和電圧です。

表5. V_{CESAT}の低いトランジスタ

PART NUMBER	V _{CESAT} at I _c = 1A	OUTLINE	MANUFACTURER
ZXTN25012EZ	0.06	SOT-89	Zetex
ZXTN25020DG	0.075	SOT-223	www.diodes.com
NSS20201JT1G	0.22	SC-89	ON Semiconductor
NSS12201LT1G	0.08	SOT-23	www.onsemi.com
CTLT3410-M621	0.28	1mm × 2mm TLM621	Central Semiconductor www.central-semi.com

アプリケーション情報

LDOを使わないときは、FBピンを少なくとも30μAソースする抵抗を使ってプルアップすることによりLDOをシャットダウンすることができます。FBピンは約1.25Vにクランプされ、LDOはオフし、電力消費が減少します。このプルアップは、LT3694の出力の1つから(他のチャンネルがオンしているときそのチャンネルが常にオンしている限り)ソースすることができます。

LDOの出力段は、BIAS電圧がLDO DRIVEの電圧より少なくとも1.8V高いとBIAS電圧からNPNのベースをドライブします。そうでなければ、NPNのベース電流はV_{IN}から供給されます。ベースのドライブ電流は15mAに制限されています。

LDOのFBの抵抗ネットワーク

LDOレギュレータの出力電圧は外部NPNパス・トランジスタのエミッタと帰還ピン(FB2またはFB3)の間に接続した抵抗分割器(図7のブロック図を参照)を使ってプログラムします。次式に従って抵抗を選択します。

$$R1 = R2 \left(\frac{V_{OUT} - 1}{0.75} \right)$$

バイアス電流誤差を避けるため、R1とR2の並列接続を10k以下にします。

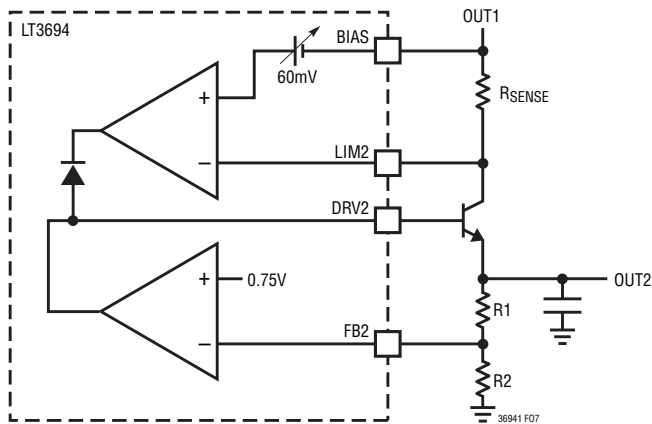


図7. 電流制限付きLDO

LDOの電流制限

LDOは電流制限を備えており、過電圧状態でNPNトランジスタの電力消費を減らします。電流制限では、NPNトランジスタのコレクタが抵抗値の小さなセンス抵抗を介してBIASピンに接続されていることが必要です。電流制限回路はこの抵抗両端の電圧降下を検出し、制限電圧が60mVを超えるとベース・ドライブ電流を減らします。これにより、出力電流が60mV/R_{SENSE}に制限されます。

過負荷により出力電圧が低下すると、制限電圧がフォールドバックされてNPNトランジスタ内の電力が減少します。制限回路はFB電圧をモニタし、V_{FB}が0.6Vに下がったら制限電圧をランプダウンさせます。V_{FB}が0Vに下がると、制限電圧は26mVにフォールドバックします。電流フォールドバックは、関連したTRK/SSピンが0.68Vを超えるまでディスエーブルされます。これは最大負荷状態での適切な起動を確実にします。電流制限付きのLDO回路を図7に示します。

電流制限センス抵抗の適切な配線は、電流制限の誤差を最小に抑えるのに重要です。検出の接続はハイサイドのBIASピン(両方のチャンネル)およびボトムサイドのLIM2またはLIM3です。これらの検出ピンは電流が流れる全てのトレースから離して配線する必要があります。トレースの抵抗による誤差を最小に抑えるレイアウトを図9に示します。電流制限センス抵抗(R_{LIM2}とR_{LIM3})を互いに近づけて配置し、それらの結合部でBIASピンのトレースをV_{OUT1}に接続します。これらの抵抗のボトムサイドは別々のビアを備え、LIM2ピンとLIM3ピンまでトレースを引きます。

このフォールドバックにより、短絡状態でNPNパス・トランジスタの電力消費を大幅に低減することができます。たとえば、V_{OUT1} = 3.3VおよびV_{OUT2} = 2.5Vのアプリケーションでは、パス・トランジスタ両端のV_{CE}は公称0.8Vになります。短絡状態では、パス・トランジスタのV_{CE}は3.3Vに増加します。フォールドバックがないと、パス・トランジスタの電力消費は4倍以上増加しますが、フォールドバックが作動すると、電力消費は78%増加するだけです。

アプリケーション情報

センス抵抗を通してNPNのコレクタに与えられる電流がBIASに接続されていない電源から得られる場合、電流制限を使うことができず、LIMピンをBIASに接続して電流制限をディスプレイする必要がある場合があります。

トラッキングとソフトスタート

LT3694の出力はTRK/SSピンまたは内部0.75Vリファレンスのどちらか低い方の電圧に安定化します。TRK/SSピンからグラウンドに接続されたコンデンサが内部3μAの電流源によって充電され、0Vから安定化出力電圧まで直線的に出力をランプさせます。ランプ時間は次式で与えられます。

$$t_{\text{RAMP}} = \frac{C_{\text{TRKSS}} \cdot 0.75\text{V}}{3\mu\text{A}}$$

起動時またはシャットダウンが生じたとき、TRK/SSピンは内部で100Ωを介してグラウンドに引き下げられ、確実にソフトスタート・コンデンサが放電するようにします。これらのピンは1.3Vにクランプされます。

レシオメトリック・トラッキングは、TRK/SSピンを一緒に結合して1個のコンデンサに接続することにより実現されます。充電電流は接続されるTRK/SSピンの本数倍に増えます。

同時トラッキングは、追加の抵抗分割器をマスタ・レギュレータの出力に追加し、それをスレーブ・レギュレータのTRK/SSピンに接続することにより実現されます。抵抗分割器はスレーブの帰還分割器に等しくします。LDOのパス・トランジスタの $V_{\text{CE(SAT)}}$ により、LDOの出力がスイッチング・レギュレータの出力をどこまで同時にトラッキングするかが制限されることに注意してください。

TRK/SSピンは低電圧検出を備えており、TRK/SSが“L”になるとレギュレータを確実にオフします。“L”電圧のスレッシュホールドは公称50mVです。これにより、TRK/SSピンを使ってLDOのオン/オフを独立に制御することができます。TRK/SSピンはシャットダウンが生じると常に内部でグラウンドにプルダウンされるので、ロジック・ドライブはオープン・コレクタにするか、または直列抵抗を持たせます。

短絡入力と逆入力に対する保護

過度に飽和しないインダクタを選択すると、LT3694降圧レギュレータは出力の短絡状態に耐えます。LT3694に入力が加わっていないときに出力が高く保持されるシステムでは、考慮すべき状況がもう一つあります。それはバッテリー充電アプリケーションまたはバッテリーや他の電源がLT3694の出力とダイオードOR接続されているバッテリー・バックアップ・システムで発生することがあります。VINピンがフロート状態で、EN/UVLOピンが(ロジック信号によって、あるいはVINに接続されて)“H”に保持されていると、SWピンを通してLT3694の内部回路に静止電流が流れます。この状態で数mAの電流を許容できるシステムであればこれは問題ありません。EN/UVLOピンが接地されていると、SWピンの電流は実質的にゼロに低下します。ただし、出力を高く保持した状態でVINを接地すると、出力からSWピンおよびVINピンを通してLT3694内部の寄生ダイオードに大きな電流が流れる可能性があります。図8に示されている回路は入力電圧が与えられているときだけ動作し、短絡入力や逆入力に対して保護します。

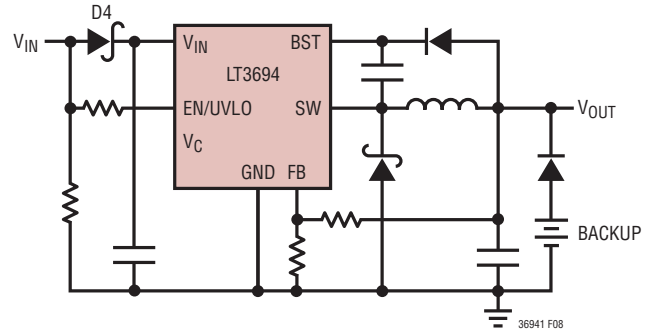


図8. ダイオードD4は、出力に接続されたバックアップ用バッテリーが短絡入力によって放電するのを防ぐ。また、逆入力から回路を保護する。LT3694は入力が与えられているときだけ動作する

アプリケーション情報

PCBのレイアウト

動作を最適化し、EMIを最小にするには、プリント回路基板のレイアウト時に注意が必要です。推奨部品配置とトレース、グラウンド・プレーンおよびビアの位置を図9に示します。大きなスイッチング電流がLT3694の V_{IN} ピン、DSピンとSWピン、キャッチ・ダイオード(D1)および入力コンデンサ(C_{IN})を流れることに注意してください。これらの部品が形成するループはできるだけ小さくします。これらの部品とインダクタおよび出力コンデンサは回路基板の同じ側に配置し、それらをその層で接続します。これらの部品の下には切れ目のないローカル・グラウンド・プレーンを配置します。SWノードとBSTノードはできるだけ小さくします。最後に、グラウンド・トレースがSWノードとBSTノードからFBノードと V_C ノードをシールドするように、FBノードと V_C ノードは小さくします。

パッケージの底の露出パッドは、ヒートシンクとして機能するように、グラウンド・プレーンに半田付けする必要があります。熱抵抗を低く保つには、表側のグラウンド・プレーンをできるだけ広げ、基板内の追加グラウンド・プレーンや裏側へのサーマル・ビアをLT3694の下や近くに追加します。

高温に関する検討事項

LT3694の温度を上げないため、PCBがヒートシンク効果を与える必要があります。パッケージの底の露出パッドをグラウンド・プレーンに半田付けする必要があります。このグラウンドはサーマル・ビアを使って下の大きな銅レイヤに接続します。これらのレイヤはLT3694が発生する熱を放散します。熱抵抗をさらに減らすにはビアを追加します。これらのステップにより、ダイ(つ

まり接合部)から周囲への熱抵抗を $\theta_{JA} = 34^{\circ}\text{C}/\text{W}$ (UFD)または $\theta_{JA} = 38^{\circ}\text{C}/\text{W}$ (FE20)以下に減らすことができます。100 LFPMのエアフローにより、この熱抵抗をさらに25%ほど下げることができます。エアフローを増やすと、さらに熱抵抗が下がります。

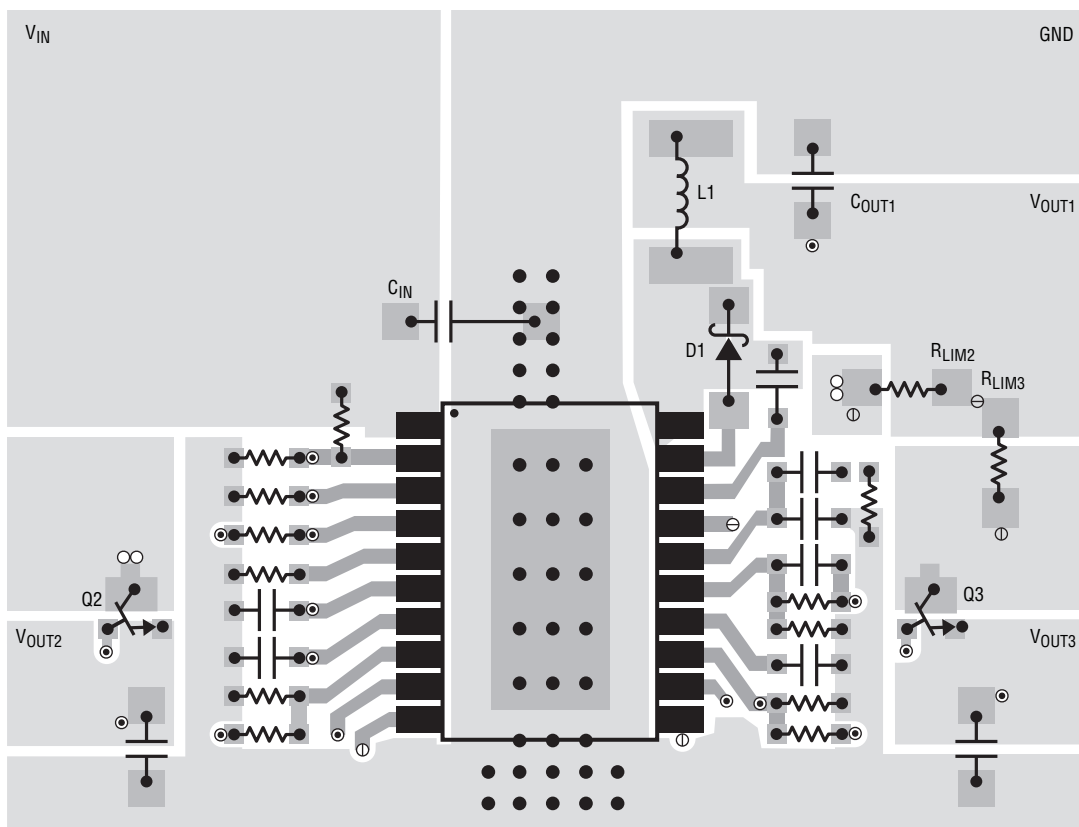
LT3694は出力電流能力が大きいので、接合部温度が絶対最大定格を超えて上昇するのに十分な熱を放散する可能性があります。高い周囲温度で動作させるとき、周囲温度が $T_{J(\text{MAX})}$ に近づくにつれ、最大負荷電流をデレレーティングします。

LT3694内部の電力損失は効率測定から計算される総電力損失からキャッチ・ダイオードの損失とインダクタの損失を差し引いて推測することができます。ダイ温度は、LT3694の電力損失に(接合部から周囲への)熱抵抗を掛けて計算します。キャッチ・ダイオード、インダクタ、LDOのパス・トランジスタなどの熱源を考慮に入れてください。

リニアテクノロジー社の他の出版物

「アプリケーションノート」の19、35および44には降圧レギュレータと他のスイッチング・レギュレータの詳細な説明と設計情報が含まれています。LT1376のデータシートには出力リップル、ループ補償および安定性のテストに関するさらに広範な説明が与えられています。「デザインノート318」には降圧レギュレータを使った両極出力電圧を発生させる方法が示されています。

アプリケーション情報



PCBの裏側は切れ目のないグラウンド・プレーン

36941 F09

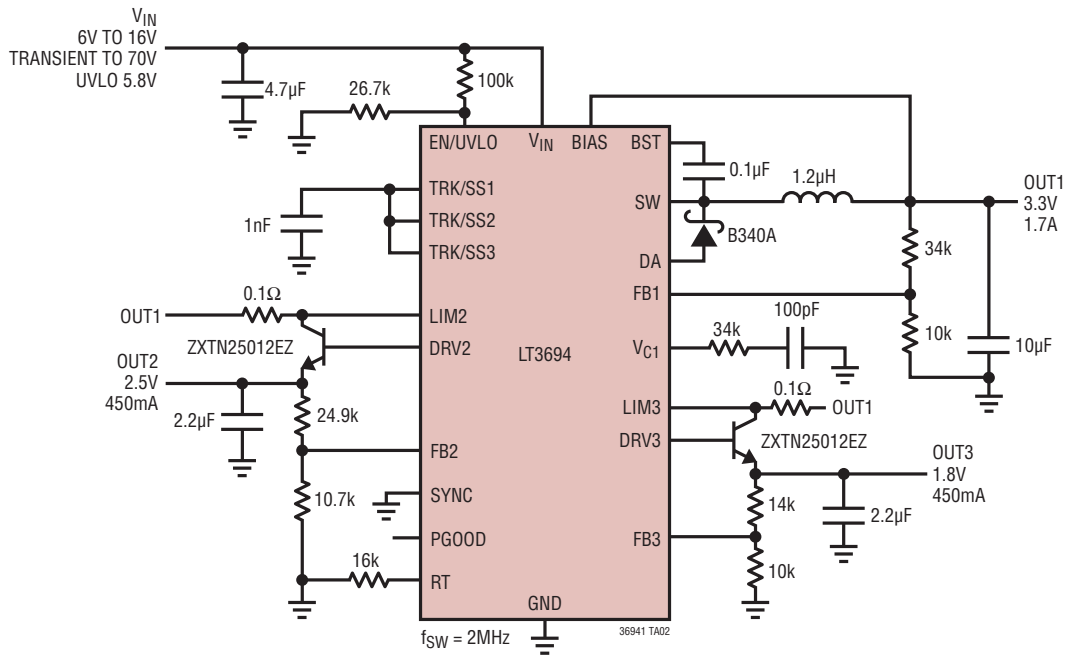
- グラウンド・プレーンへのサーマルビア
- LIM2/LIM3へのビア
- ⊖ BIASへのビア
- ⊙ 内部レイヤへの信号用ビア
- Q2のコレクタへのビア

図9. 適切な低EMI動作を保証する優れたPCBレイアウト

LT3694/LT3694-1

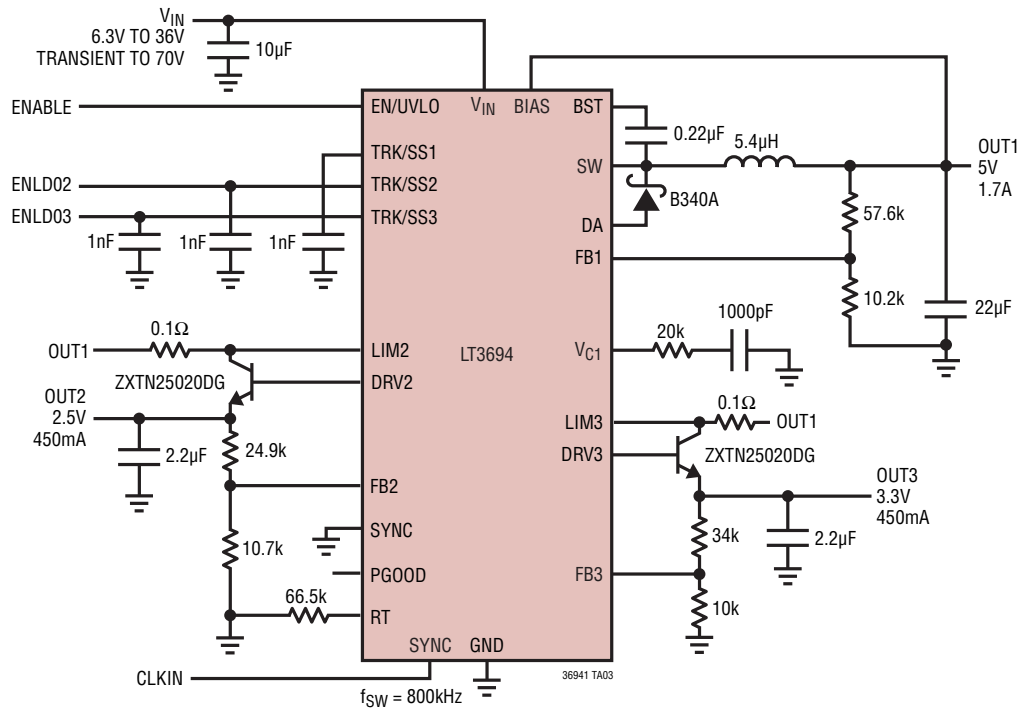
標準的応用例

車載の入力範囲(6V~16V)から3.3V、2.5V、1.8V



標準的応用例

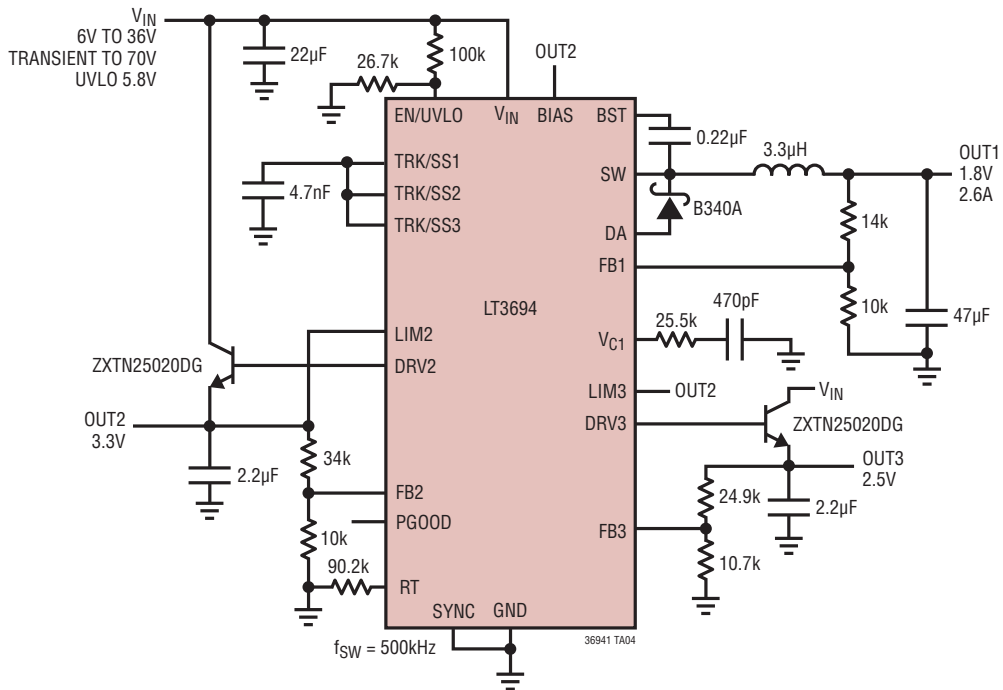
広い入力範囲 (6.3V ~ 36V) から 5V、3.3V、2.5V、LDO の独立したオン/オフ制御付き



LT3694/LT3694-1

標準的応用例

広い入力範囲(6V~36V)から1.8V、2.5Vおよび3.3V

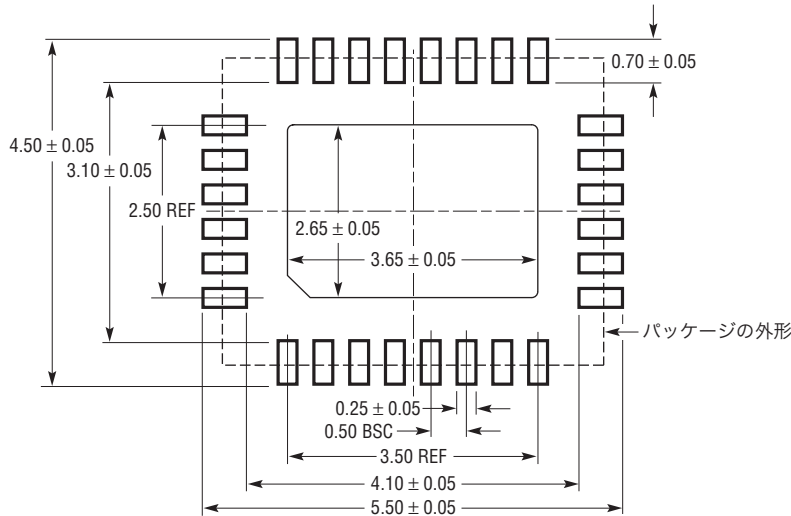


LDOの出力電流能力はNPNバス・トランジスタの電力損失によって制限されている

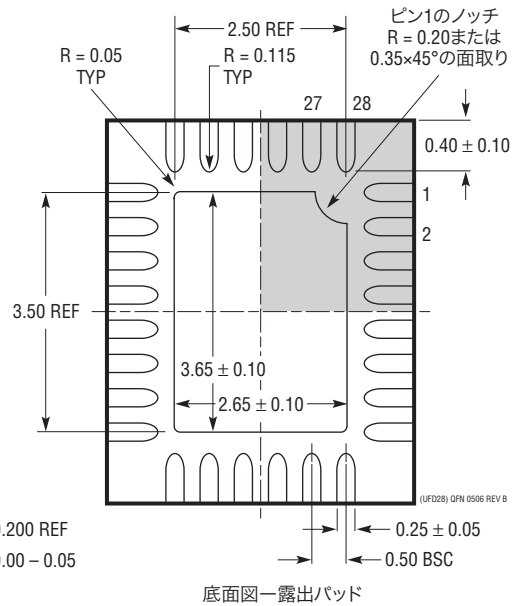
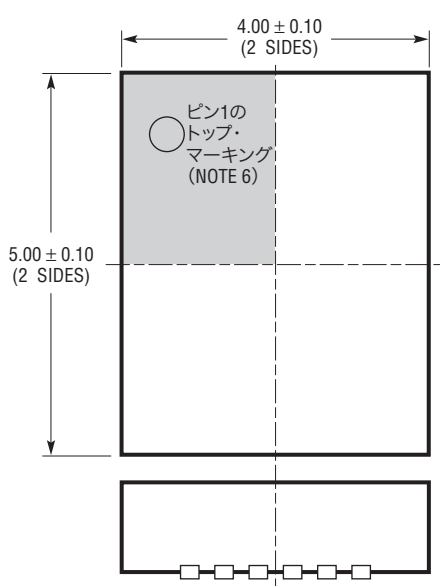
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

UFD パッケージ
28ピン・プラスチックQFN (4mm×5mm)
(Reference LTC DWG # 05-08-1712 Rev B)



推奨する半田パッドのピッチと寸法
半田付けされない領域には半田マスクを使用する



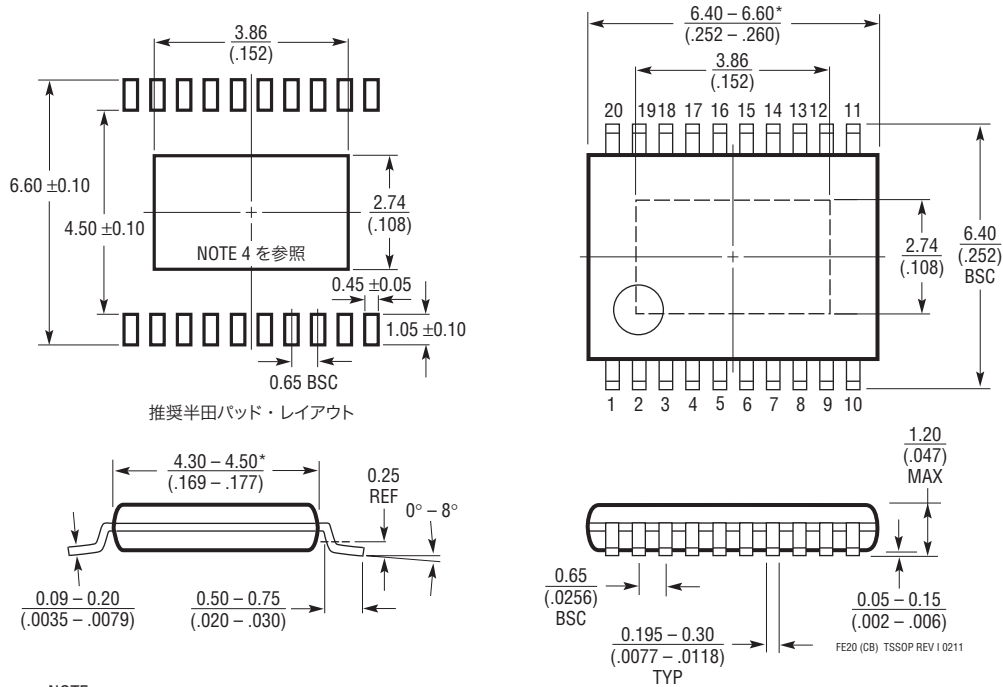
NOTE:

- 図はJEDECパッケージ外形MO-220のバリエーション(WXXX-X)にするよう提案されている
- 図は実寸とは異なる
- 全ての寸法はミリメートル
- パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
- 露出パッドは半田メッキとする
- 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

FEパッケージ 20ピン・プラスチックTSSOP(4.4mm) (Reference LTC DWG # 05-08-1663 Rev I) 露出パッドのバリエーションCB



NOTE:

- 標準寸法：ミリメートル
- 寸法は $\frac{\text{ミリメートル}}{\text{インチ}}$
- 図は実寸とは異なる

- 露出パッド接着のための推奨最小 PCB メタルサイズ

* 寸法にはモールドのバリを含まない。
モールドのバリは各サイドで 0.150mm ($0.006''$) を超えないこと

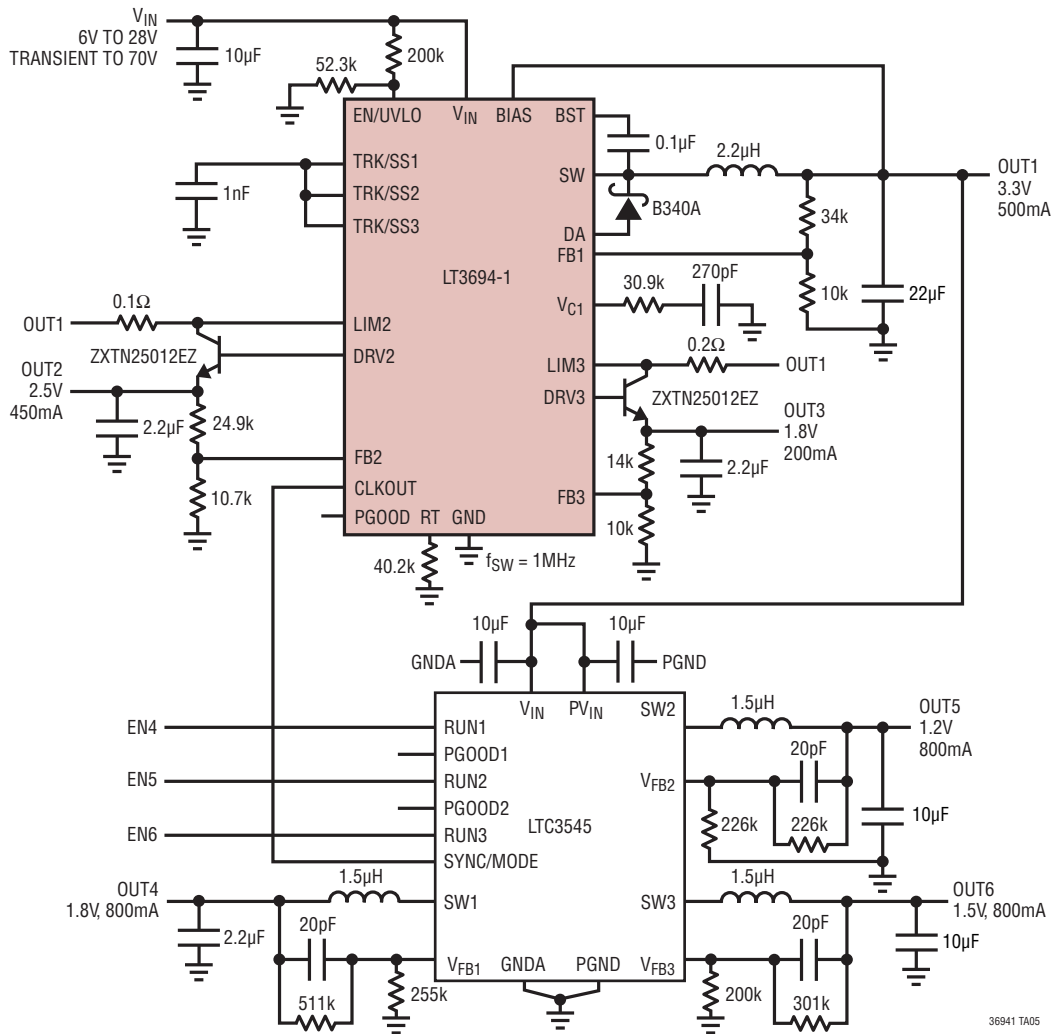
改訂履歴

REV	日付	概要	ページ番号
A	01/11	TSSOPパッケージの「ピン配置」と「パッケージ」を修正	2
B	03/12	SYNC Input Layout Frequency Rangeを追加、SYNCとCLKOUTのI/Oの規定に条件を追加	3
		「露出パッド」の説明のタイプミスを修正	7
		FE20パッケージを更新	26

LT3694/LT3694-1

標準的応用例

6V～28Vの入力範囲からカスケード接続された降圧電源 - 3.3V、2.5Vおよび1.8Vの出力、
および独立にイネーブルされる1.8V、1.5Vおよび1.2Vの出力



36941 TA05

関連製品

製品番号	説明	注釈
LT3480	60Vまでの過渡保護付き、36V、2A (I _{OUT})、2.4MHz 高効率降圧DC/DCコンバータ、Burst Mode [®] 動作付き	V _{IN} : 3.6V～38V、V _{OUT(MIN)} = 0.78V、I _Q = 70µA、I _{SD} < 1µA、3mm × 3mm DFN-10およびMSOP-10Eパッケージ
LT3500	36V、40V _{MAX} 、2A、2.5MHz 高効率降圧DC/DCコンバータとLDOコントローラ	V _{IN} : 3.6V～36V、V _{OUT(MIN)} = 0.8V、I _Q = 2.5mA、I _{SD} < 10µA、3mm × 3mm DFN-10パッケージ
LT3507	36V、2.5MHz、トリプル(2.4A + 1.5A + 1.5A (I _{OUT})) 高効率降圧DC/DCコンバータ、LDOコントローラ付き	V _{IN} : 4V～36V、V _{OUT(MIN)} = 0.8V、I _Q = 7mA、I _{SD} < 1µA、5mm × 7mm QFN-38パッケージ
LT3685	60Vまでの過渡保護付き、36V、2A (I _{OUT})、2.4MHz 高効率降圧DC/DCコンバータ	V _{IN} : 3.6V～38V、V _{OUT(MIN)} = 0.78V、I _Q = 70µA、I _{SD} < 1µA、3mm × 3mm DFN-10およびMSOP-10Eパッケージ
LT3970	40V、350mA、2MHz 高効率マイクロパワー降圧DC/DCコンバータ	V _{IN} : 4V～40V、60Vまでの過渡、V _{OUT(MIN)} = 1.21V、I _Q = 2µA、I _{SD} < 1µA、3mm × 2mm DFN-10、MSOP-10パッケージ
LT3980	80Vまでの過渡保護付き、58V、2A (I _{OUT})、2.4MHz 高効率降圧DC/DCコンバータ、Burst Mode動作付き	V _{IN} : 80Vまでの過渡保護付き、3.6V～58V、V _{OUT(MIN)} = 0.8V、I _Q = 85µA、I _{SD} < 1µA、3mm × 4mm DFN-16およびMSOP-16Eパッケージ

36941fb