

パワーオン・リセットと ウォッチドッグ・タイマを備えた 700mA降圧レギュレータ

特長

- 広い入力電圧範囲:
3.6V~36V動作
過電圧ロックアウトにより、60Vまでの過渡電圧に
対してデバイスを保護
- 12VINから3.3VOUTへ変換時の消費電流: 85μA
- 低リップルBurst Mode[®]動作により、15mV_{p-p}を下回る
出力リップルが可能
- プログラム可能、無効化可能なウィンドウ
またはタイムアウト制御付きウォッチドッグ・タイマ
- プログラム可能なパワーオン・リセット・タイマ(POR)
- 同期可能で、調整可能なスイッチング周波数:
350kHz~2.2MHz
- パワースイッチ内蔵の700mA出力の
スイッチング・レギュレータ
- 5V固定、または調整可能な出力電圧
- 800mVの帰還電圧
- ヒステリシスを備えた入力低電圧ロックアウトを
プログラム可能
- 16ピン3mm × 3mm QFNパッケージと
16ピンMSOPパッケージ

アプリケーション

- 車載電子部品の制御ユニット
- 産業用電源

概要

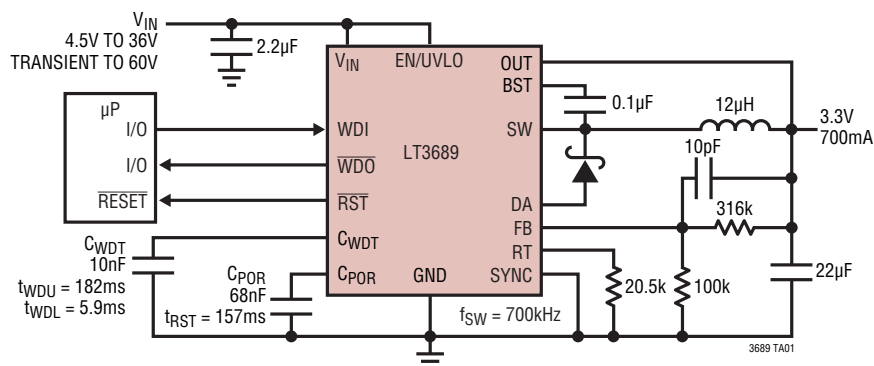
LT[®]3689は、パワーオン・リセットとウォッチドッグ・タイマを備えた可変周波数(350kHz~2.2MHz)モノリシック降圧スイッチング・レギュレータです。このレギュレータは最大36Vの入力で動作し、最大60Vまでの過渡電圧に耐えることができます。低リップルBurst Mode[®]動作は、標準的なアプリケーションにおいて出力リップルを15mV未満に保ちながら、低出力電流で高効率を維持し、入力の消費電流はわずか85μAです。EN/UVLOピンが“L”の間は、シャットダウン回路によって入力の消費電流は1μAを下回ります。EN/UVLOピンの抵抗分割器を使用して、低電圧ロックアウトをプログラム可能です。また、電流制限、周波数フォールドバック、サーマル・シャットダウンにより、フォルト保護を行います。

リセットとウォッチドッグのタイムアウト期間は外付けコンデンサを使用して個別に調整できます。高精度仕様とグリッチ耐性により、誤ってトリガしない信頼できるシステム・リセット動作が可能です。出力電圧が設定値を10%下回ると、オープンコレクタRSTがプルダウンします。ウォッチドッグ・タイマはウィンドウ・モードまたはタイムアウト・モードをピンで選択可能です。タイムアウト・モードでは、ウォッチドッグ遷移が検出されるまでにあまりに長い時間が経過すると、WDOが“L”になります。ウィンドウ・モードでは、WDIの立ち下がりエッジの間隔が短かすぎないか、あるいは長すぎないかをモニタします。

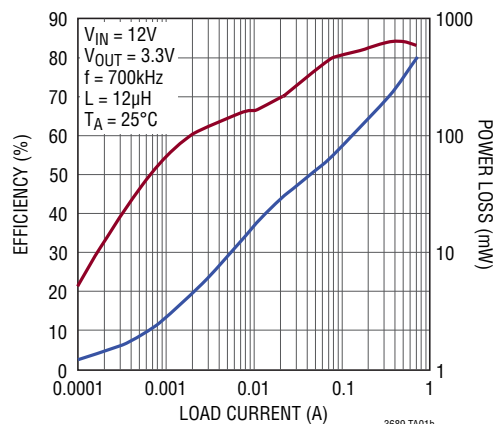
LT、LT、LTC、LTM、Linear Technology、Burst ModeおよびLinearのロゴはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

パワーオン・リセット・タイマとウォッチドッグ・タイマを備えた3.3Vレギュレータ



効率



3689 TA01b

3689 TA01b

3689fe

LT3689/LT3689-5

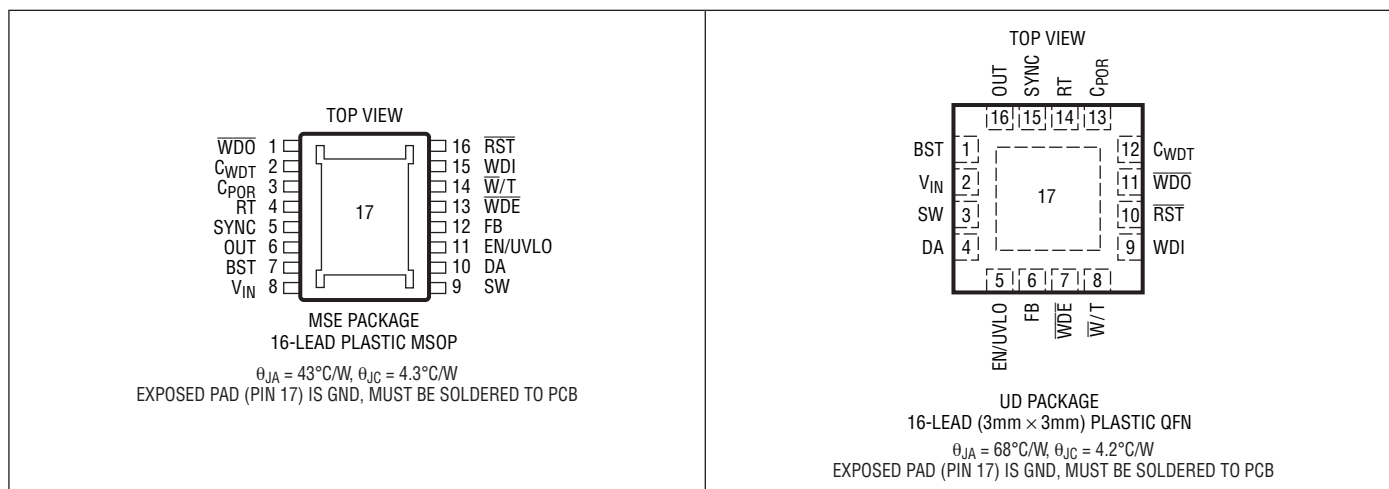
絶対最大定格 (Note 1)

V_{IN} 、EN/UVLOの電圧 (Note 2)	60V
BSTの電圧	60V
SWの電圧を超えるBST	30V
OUT、WDEの電圧	30V
FB、RT、SYNC、 \overline{W}/T 、WDI、RST、 \overline{WDO} の電圧	6V
C_{WDT} 、 C_{POR} の電圧	3V

動作接合部温度範囲 (Note 3)

LT3689E.....	-40°C~125°C
LT3689I	-40°C~125°C
LT3689H	-40°C~150°C
保存温度範囲.....	-65°C~150°C
リード温度 (半田付け、10秒)	
MSOP.....	300°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング *	パッケージ	温度範囲
LT3689EMSE#PBF	LT3689EMSE#TRPBF	3689	16-Lead Plastic MSOP with Exposed Pad	-40°C to 125°C
LT3689IMSE#PBF	LT3689IMSE#TRPBF	3689	16-Lead Plastic MSOP with Exposed Pad	-40°C to 125°C
LT3689HMSE#PBF	LT3689HMSE#TRPBF	3689	16-Lead Plastic MSOP with Exposed Pad	-40°C to 150°C
LT3689EMSE-5#PBF	LT3689EMSE-5#TRPBF	36895	16-Lead Plastic MSOP with Exposed Pad	-40°C to 125°C
LT3689IMSE-5#PBF	LT3689IMSE-5#TRPBF	36895	16-Lead Plastic MSOP with Exposed Pad	-40°C to 125°C
LT3689HMSE-5#PBF	LT3689HMSE-5#TRPBF	36895	16-Lead Plastic MSOP with Exposed Pad	-40°C to 150°C
LT3689EUD#PBF	LT3689EUD#TRPBF	LDND	16-Lead (3mm x 3mm) Plastic QFN	-40°C to 125°C
LT3689IUD#PBF	LT3689IUD#TRPBF	LDND	16-Lead (3mm x 3mm) Plastic QFN	-40°C to 125°C
LT3689EUD-5#PBF	LT3689EUD-5#TRPBF	LFFM	16-Lead (3mm x 3mm) Plastic QFN	-40°C to 125°C
LT3689IUD-5#PBF	LT3689IUD-5#TRPBF	LFFM	16-Lead (3mm x 3mm) Plastic QFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。 *温度グレードは出荷時のコンテナのラベルで識別されます。

非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
	V _{IN} Fixed Undervoltage Lockout		●	3.4	3.7	V	
	V _{IN} Overvoltage Lockout		●	36	38	40	V
	Quiescent Current from V _{IN}	V _{EN/UVLO} = 0.3V V _{OUT} = 3V, Not Switching V _{OUT} = 0V, Not Switching	●	0.01 50 125	0.5 95 175	μA μA μA	
	Quiescent Current from OUT	V _{EN/UVLO} = 0.3V V _{OUT} = 3V, Not Switching (Note 7) V _{OUT} = 0V, Not Switching	●	0.01 75 -5	0.5 150 -20	μA μA μA	
	LT3689-5 Quiescent Current from V _{IN}	V _{EN/UVLO} = 0.3V V _{OUT} = 5.5V (Note 8) V _{OUT} = 0V	●	0.01 50 125	0.5 95 175	μA μA μA	
	LT3689-5 Quiescent Current from OUT	V _{EN/UVLO} = 0.3V V _{OUT} = 5.5V	●	8 95	16 150	μA μA	
	LT3689 FB Voltage		●	0.790 0.780	0.800 0.812	V V	
	LT3689-5 Output Voltage		●	4.950 4.900	5.000 5.100	V V	
	LT3689 FB Pin Bias Current	V _{FB} = 0.800V	●	-30	-100	nA	
	LT3689 FB Voltage Line Regulation	5V < V _{IN} < 36V		0.005		%/V	
	LT3689-5 Output Voltage Line Regulation	5.5V < V _{IN} < 36V		0.005		%/V	
f _{SW}	Switching Frequency	R _T = 4.02k R _T = 31.62k	● ●	1.8 420	2 500	2.2 540	MHz kHz
t _{SW(OFF)}	Switch Off-Time			120	160	ns	
	Foldback Frequency	R _T = 4.02k, V _{FB} = 0V		250		kHz	
	Switch Current Limit (Note 4)		●	1.15	1.55	1.95	A
	Switch V _{CESAT}	I _{SW} = 0.8A		450		mV	
	Switch Leakage Current			0.01	1	μA	
	DA Current Limit			0.85	1.2	1.5	A
	Boost Schottky Reverse Leakage	V _{BST} = 12V, V _{OUT} = 0V		0.1	5	μA	
	Minimum BST Above SW Voltage			1.8	2.5	V	
	BST Pin Current	I _{SW} = 0.8A		15	25	mA	
	EN/UVLO Threshold Voltage			1.150	1.260	1.350	V
	EN/UVLO Pin Current	V _{EN/UVLO} = 1.35V V _{EN/UVLO} = 1.15V		2.5 0.01 4.1	1 5.5	μA μA	
	EN/UVLO Pin Current Hysteresis	I(V _{EN/UVLO} = 1.15V) - I(V _{EN/UVLO} = 1.35V)		2.8	3.8	4.8	μA
	SYNC Threshold Voltage			0.4	0.8	1	V
V _{RST}	Reset Threshold as % of V _{FB}		●	88	90	92	%
t _{RST}	Reset Timeout Period	C _{POR} = 8200pF	●	17	19	21	ms
t _{WDU}	Watchdog Upper Boundary	C _{WDT} = 1000pF	●	17	19	21	ms
t _{WDL}	Watchdog Lower Boundary	C _{WDT} = 1000pF	●	610	675	785	μs
V _{OL}	R _{ST} , W _D O Output Voltage Low	I _{SINK} = 2.5mA I _{SINK} = 100μA	● ●	0.15 0.05	0.4 0.3	V V	
V _{OH}	R _{ST} , W _D O Output Voltage High (Note 6)		●	V _{OUT} - 1		V	

LT3689/LT3689-5

電気的特性

●は全動作接合部温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 5\text{V}$ 。(Note 3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_{UV}	UV Detect to RST Asserted	Step V_{FB} from 0.9V to 0.5V	● 10	30	65	μs
	WDI Input Threshold		● 0.4	0.95	1.15	V
	WDI Input Pull-Up Current			-2		μA
	WDI Input Pulse Width		● 300			ns
	\overline{W}/T Threshold Voltage		● 0.4	0.8	1	V
	\overline{W}/T Input Pull-Down Current			2.6		μA
	\overline{WDE} Threshold Voltage		● 0.4	0.8	1	V
	\overline{WDO} Pull-Up Current (Note 6)		-0.6	-0.85		μA
	\overline{RST} Pull-Up Current (Note 6)		-0.6	-0.85		μA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: V_{IN} ピンとEN/UVLOピンの絶対最大電圧は、繰り返さない1秒間の過渡の場合は60V、連続動作では36Vである。

Note 3: LT3689Eは $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。LT3689Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度範囲で動作することが保証されている。LT3689HIは $-40^\circ\text{C} \sim 150^\circ\text{C}$ の全動作接合部温度範囲で動作することが保証されている。接合部温度が高いと動作寿命が短くなる。 125°C を超える接合部温度では動作寿命がディレーティングされる。

Note 4: 電流制限は設計および静的テストとの相関によって保証されている。高いデューティ・サイクルではスロープ補償により電流制限が低下する。

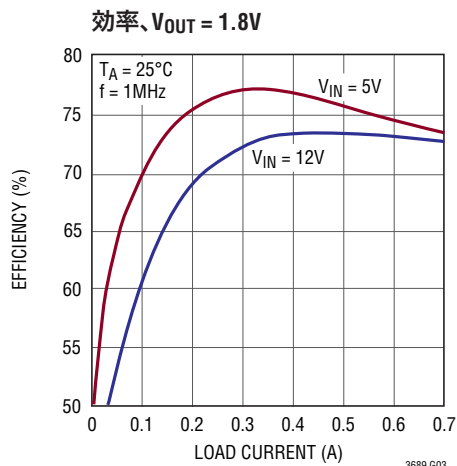
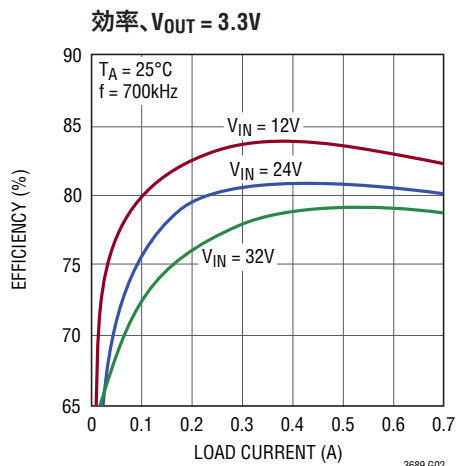
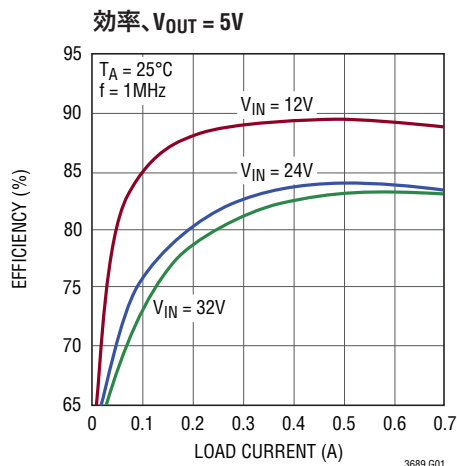
Note 5: このデバイスには短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 150°C を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

Note 6: \overline{RST} と \overline{WDO} の出力には、 V_{OUT} への標準 $1\mu\text{A}$ の弱いプルアップが備わっている。ただし、速い立ち上がり時間や V_{OUT} より高い V_{OH} が必要なときは、外部プルアップ抵抗を使うことができる。

Note 7: ピンに流れ込む全ての電流の極性は正。注記がない限り、全ての電圧はGNDを基準にしている。

Note 8: LT3689-5では、スイッチングを保証するために V_{OUT} は5.5Vに設定される。

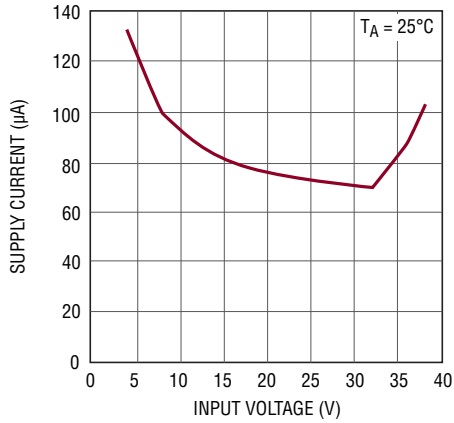
標準的性能特性



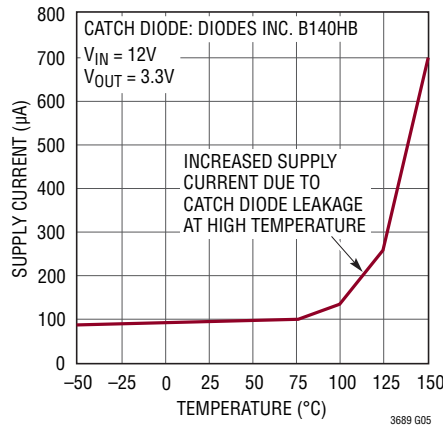
3689fe

標準的性能特性

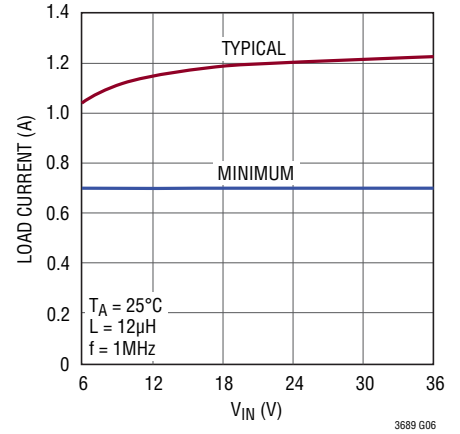
無負荷時消費電流と V_{IN}



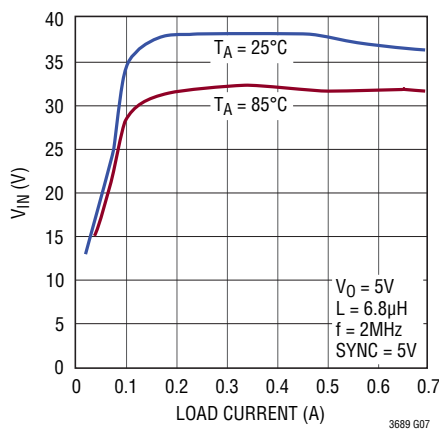
無負荷時消費電流



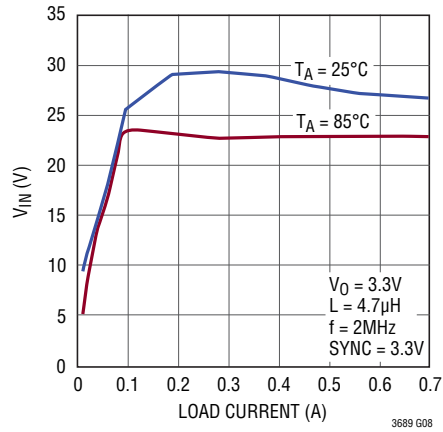
最大負荷電流、5V $_{OUT}$



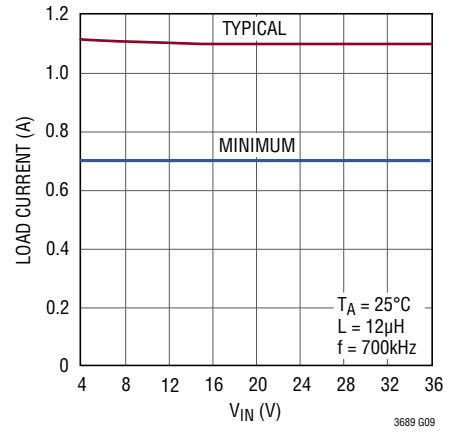
最大周波数での最大 V_{IN}



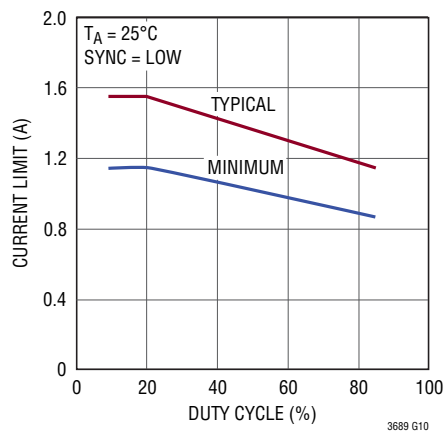
最大周波数での最大 V_{IN}



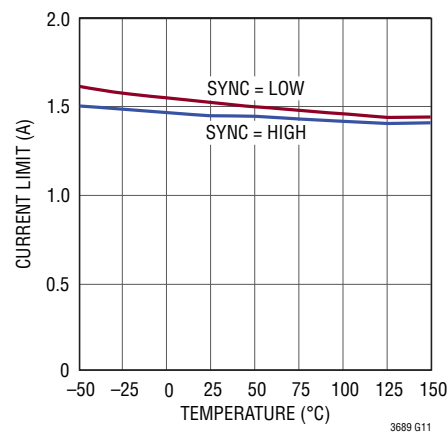
最大出力電流、3.3V $_{OUT}$



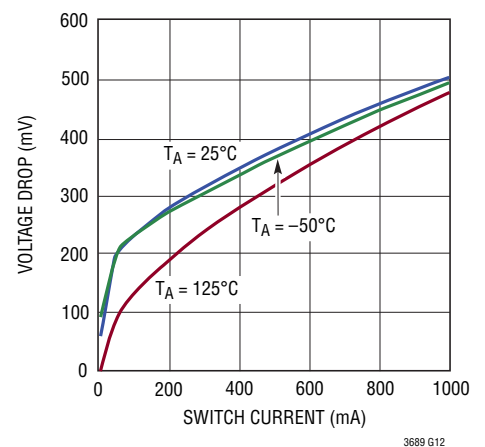
スイッチ電流制限と
デューティ・サイクル



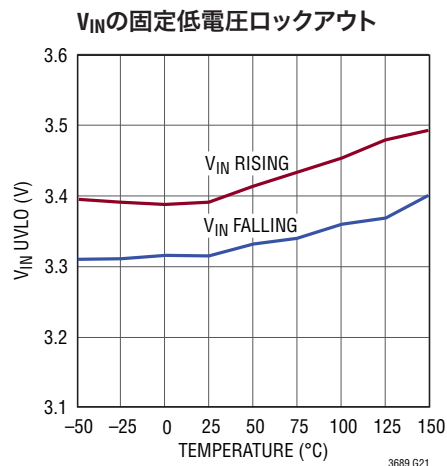
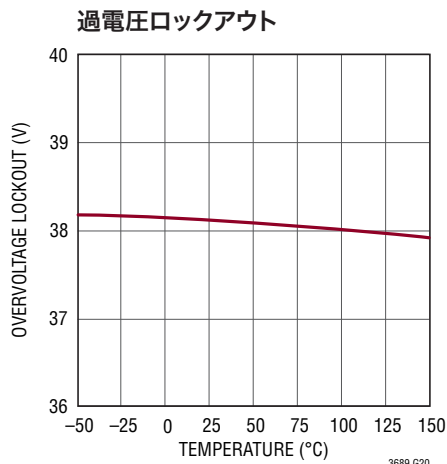
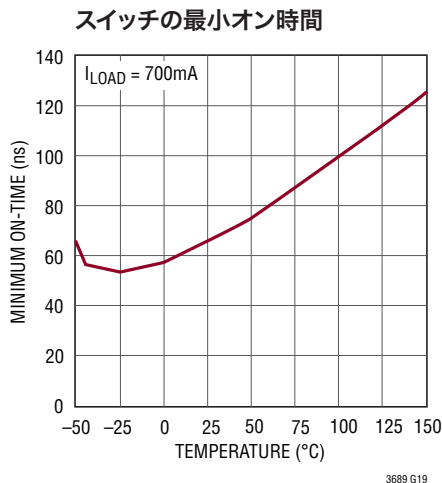
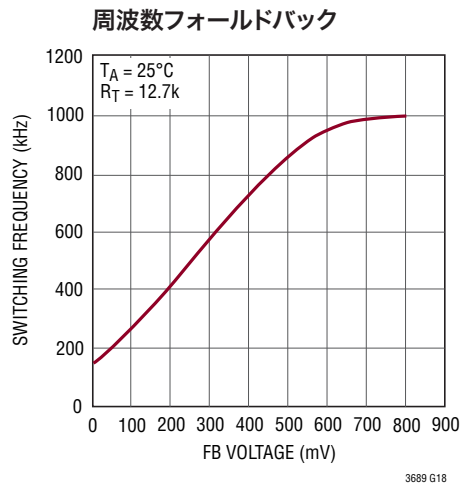
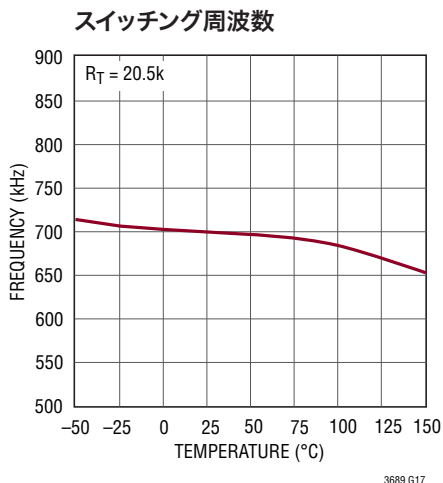
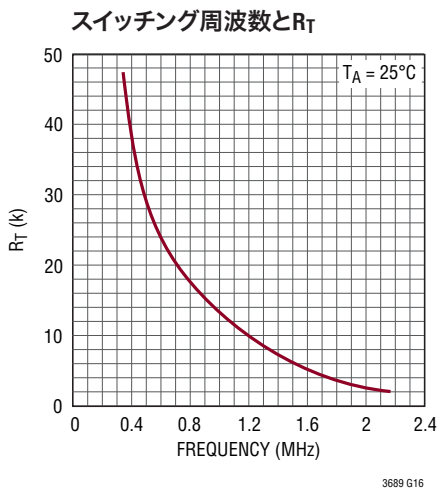
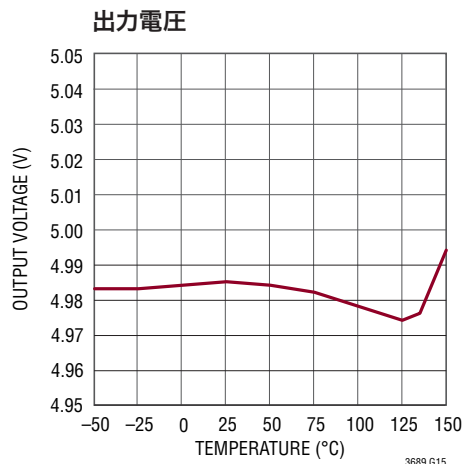
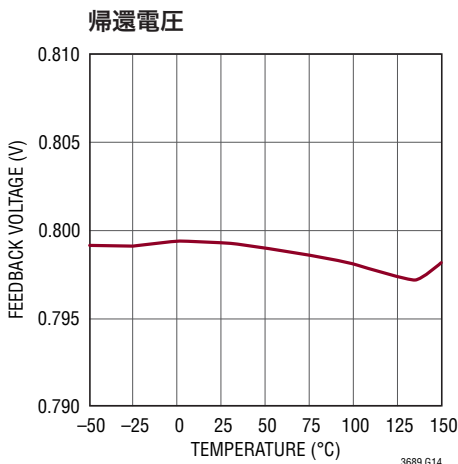
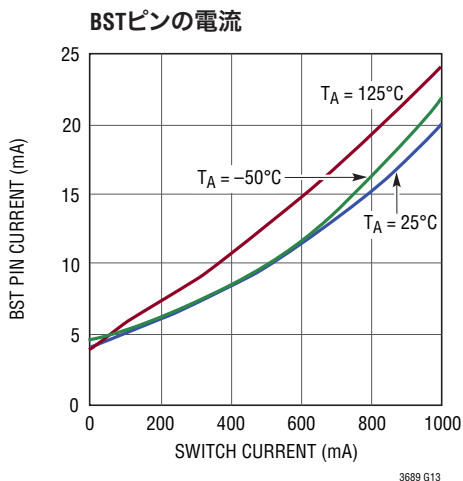
スイッチ電流制限と温度



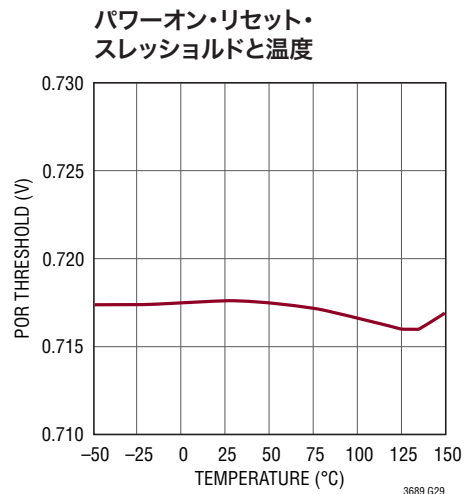
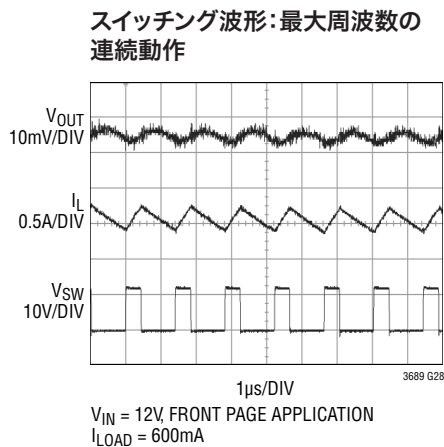
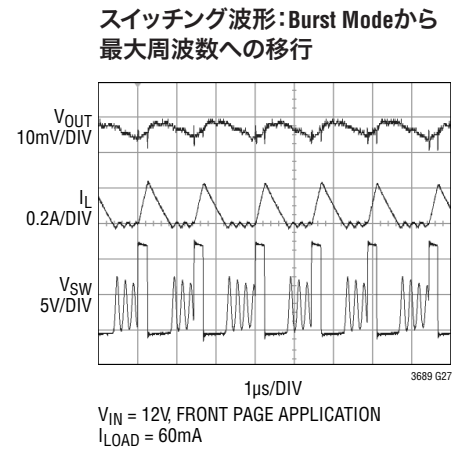
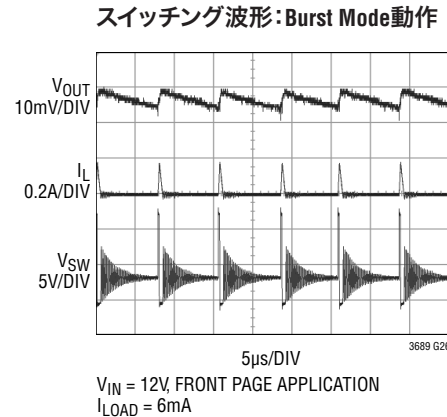
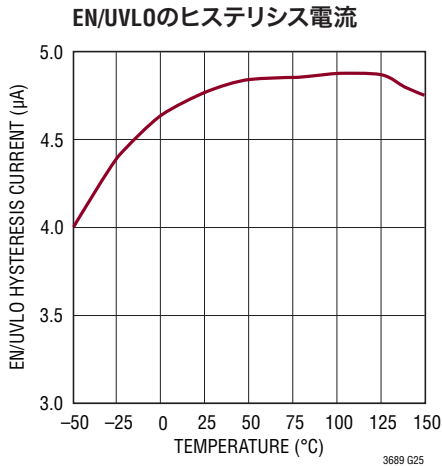
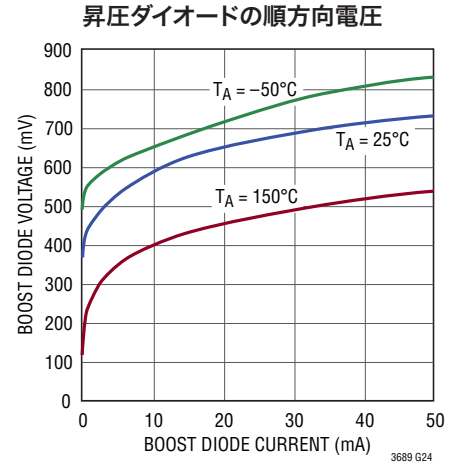
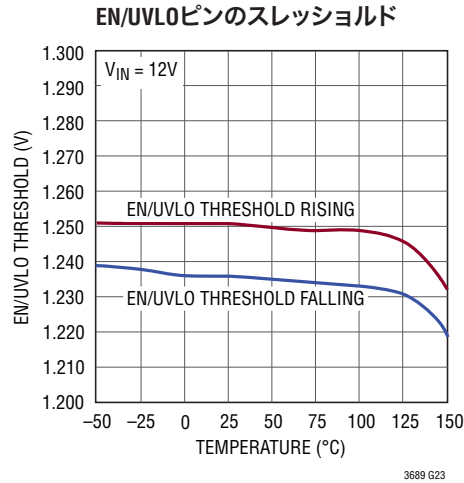
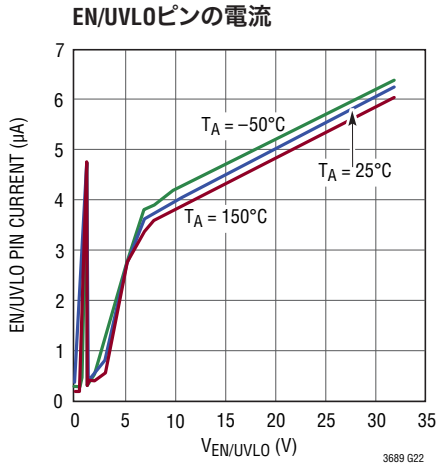
スイッチの電圧降下



標準的性能特性

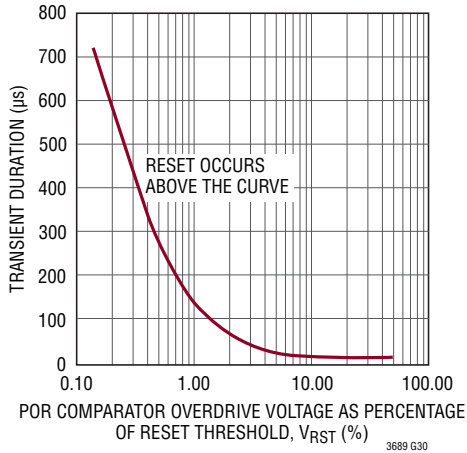


標準的性能特性

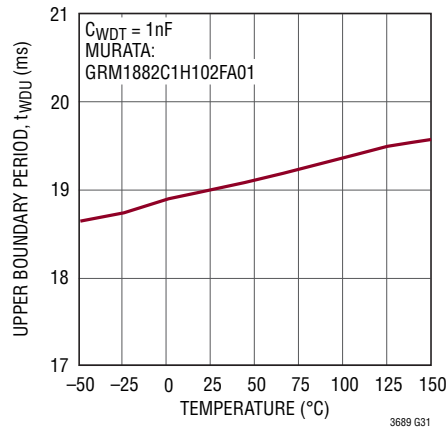


標準的性能特性

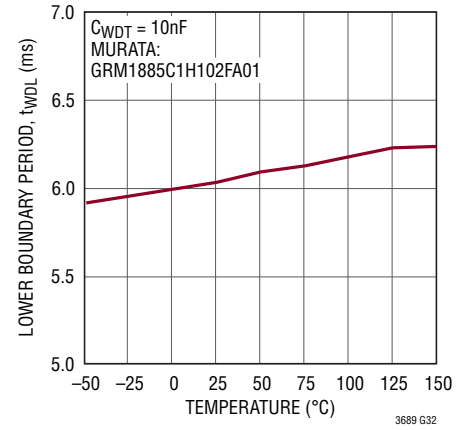
過渡持続時間と
PORコンパレータ・オーバードライブ



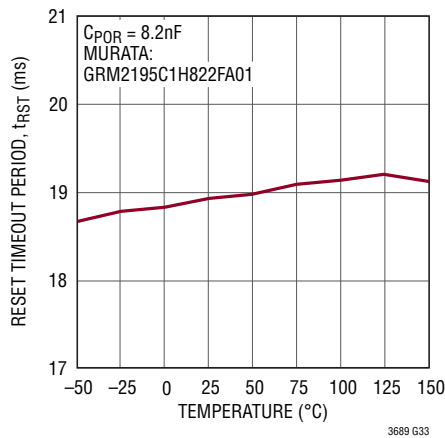
ウォッチドッグ上限期間



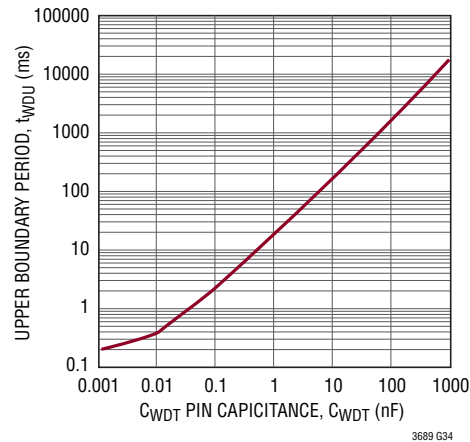
ウォッチドッグ下限期間



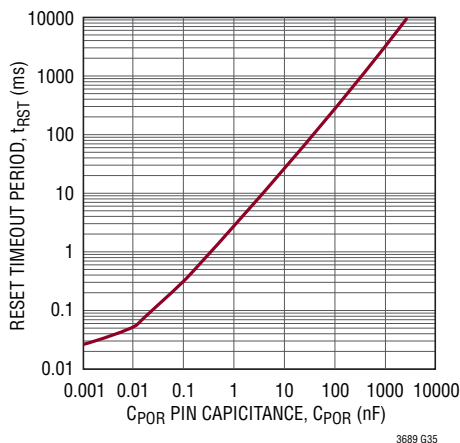
リセット・タイムアウト期間



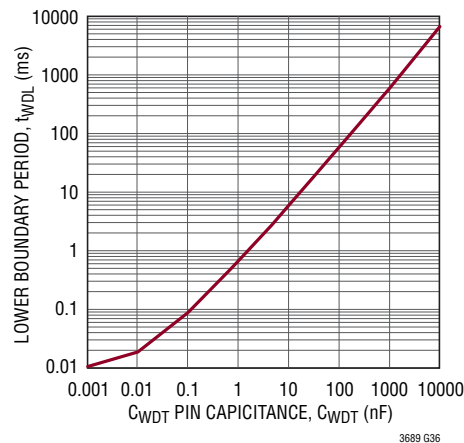
ウォッチドッグ上限期間と容量



リセット・タイムアウト期間と容量



ウォッチドッグ下限期間と容量



ピン機能

BST: BSTピンは入力電圧より高いドライブ電圧を内蔵NPNパワースイッチに与えるのに使います。

V_{IN}: V_{IN}ピンはLT3689の内部回路と内部パワースイッチに電流を供給します。このピンはローカルにバイパスする必要があります。

SW: SWピンは内部パワースイッチの出力です。このピンは、インダクタ、キャッチ・ダイオードおよび昇圧コンデンサに接続します。

DA: DAピンは外部キャッチ・ショットキー・ダイオードのアノードに接続します。DAピンの電流が1.2Aを超えると（これは過負荷または短絡状態で起きることがあります）、DAピンの電流が1.2Aより下に下がるまでスイッチングはディスエーブルされます。

EN/UVLO: EN/UVLOピンはLT3689をシャットダウン・モードにするのに使います。LT3689をシャットダウンするには、このピンを0.3Vより下に引き下げます。1.26Vのスレッシュホールドは精確な低電圧ロックアウト (UVLO) として機能することができ、入力電圧がプログラムされたレベルに達するまで、レギュレータが動作するのを抑止します。

FB: LT3689は帰還ピンを0.800Vに安定化します。帰還抵抗分割器のタップをこのピンに接続します。LT3689-5で固定出力電圧を供給する場合は、OUTピンとFBピンの間に位相リード・コンデンサを接続して過渡応答を最適化することができます。

WDE: ウォッチドッグ・タイマのイネーブル・ピン。このピンは、WDEの電圧が1Vを超えるとウォッチドッグ・タイマをディスエーブルします。この状態でWDOは“H”になります。

W/T: W/Tを“L”に設定すると、LT3689のウォッチドッグ・タイマがウィンドウ・モードになります。ウォッチドッグの下限期間 (t_{WDL}) が経過する前にWDIに2つ以上の負エッジが生じると、またはウォッチドッグの上限期間 (t_{WDU}) 以内に負エッジが生じないと、デバイスはWDOを“L”に設定します。W/Tが“H”に設定されている場合、ウォッチドッグ上限期間以内に遷移が生じないと、デバイスはWDOを“L”に設定するだけです。

WDI: ウォッチドッグ・タイマの入力ピン。このピンはマイクロプロセッサからウォッチドッグ信号を受け取ります。適切な信号が受け取られないと、デバイスはリセット・タイムアウト期間に等しい時間WDOに“L”のパルスを発生します。ウォッチドッグ・タイマはWDOピンが再度“H”になるまでディスエーブルされます。

RST: V_{OUT}への弱いプルアップを備えた、アクティブ“L”のオープン・コレクタ・ロジック出力。V_{OUT}がそのプログラムされた値の90%より上に上昇した後、CPORピンのコンデンサによって設定される時間の間リセットはアサートされた状態に留まりません。

WDO: V_{OUT}への弱いプルアップを備えた、アクティブ“L”のオープン・コレクタ・ロジック出力。WDEがイネーブルされており、マイクロプロセッサが適切な信号でLT3689のWDIピンをドライブするのに失敗すると、WDOは“L”になります。

CWDT: ウォッチドッグ・タイマのプログラミング・ピン。このピンとグラウンドの間にコンデンサ (C_{WDT}) を接続して、ウォッチドッグの上限と下限の期間を調節します。ウォッチドッグの上限期間と下限期間を決めるには、以下の式を使います。

$$t_{WDU} = 18.2 \cdot C_{WDT} \text{ (ウォッチドッグ上限期間)}$$

$$t_{WDL} = 0.588 \cdot C_{WDT} \text{ (ウォッチドッグ下限期間)}$$

t_{WDU}とt_{WDL}の単位はms、C_{WDT}の単位はnFです。一例として、47nFのコンデンサは855msのウォッチドッグ上限期間および27.6msのウォッチドッグ下限期間を発生します。

CPOR: リセット遅延タイマのプログラミング・ピン。外部コンデンサ (C_{POR}) をGNDに接続して2.3ms/nFのリセット遅延時間を設定します。

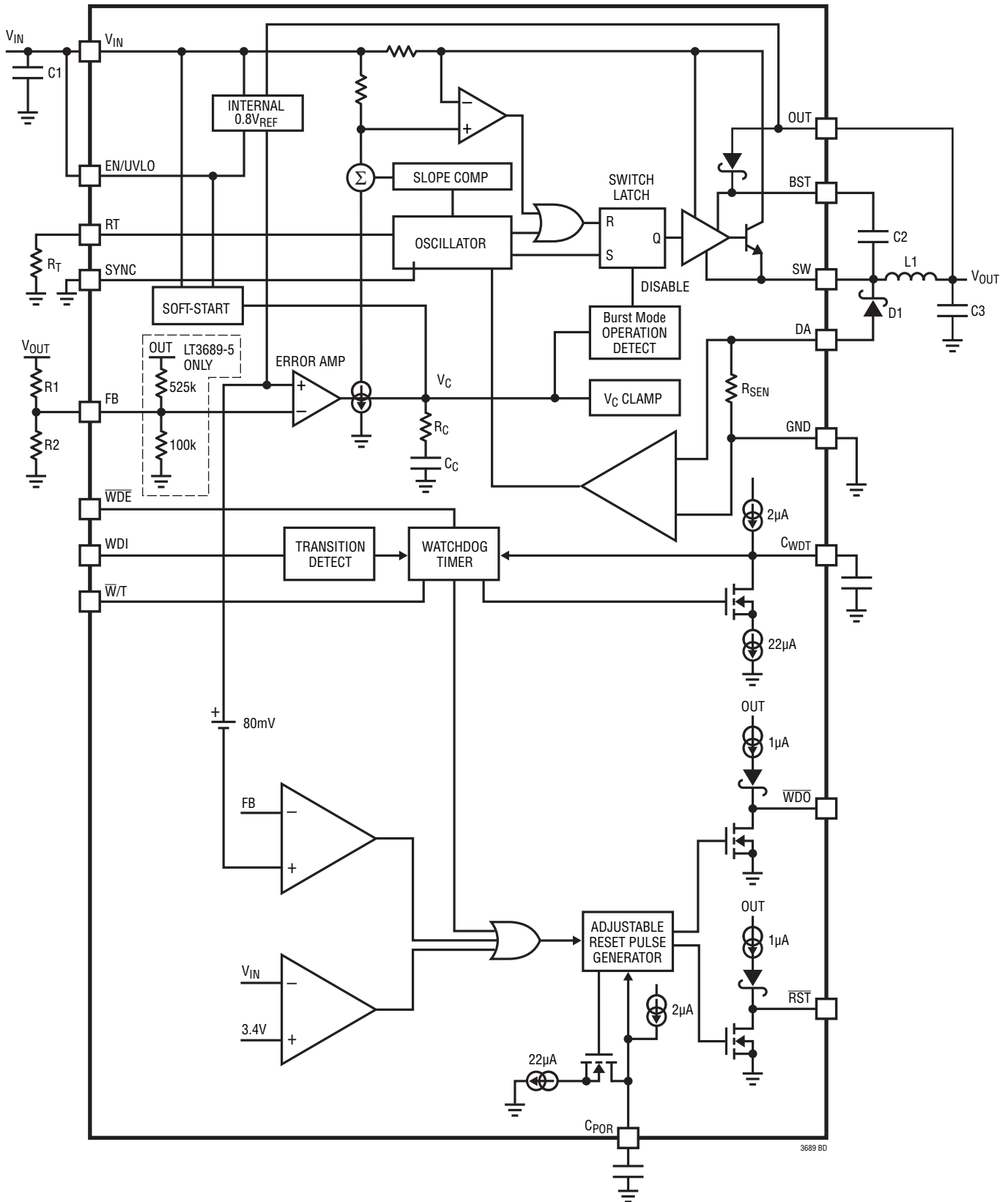
RT: 内部発振器の周波数を設定します。500kHzのスイッチング周波数の場合、31.6kの抵抗をRTからGNDに接続します。

SYNC: 正負のパルス幅が少なくとも80nsのロジック・レベルの信号を使ってSYNCピンをドライブします。LT3689のスイッチング周波数を最低同期入力周波数より少なくとも20%下に設定するようにR_T抵抗を選択します。

OUT: OUTピンはOUTが3Vより上のとき内部回路に電流を供給し、入力の消費電流を減らします。内部ショットキー・ダイオードがOUTからBSTに接続されており、昇圧コンデンサの充電経路を与えます。LT3689-5では、このピンは5Vの固定出力電圧を設定する内部帰還分割器に接続します。

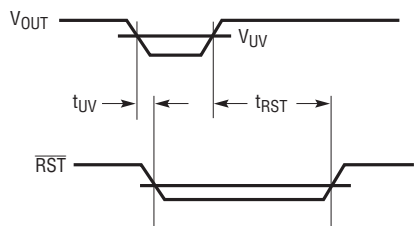
GND: グラウンド。露出パッドは直接グラウンド・プレーンに接続します。パッケージの露出したパッド・メタルにより、グラウンドへの電気的接触とプリント回路基板への十分な熱的接触の両方が実現されます。最適動作のためデバイスを回路基板に半田付けする必要があります。

ブロック図

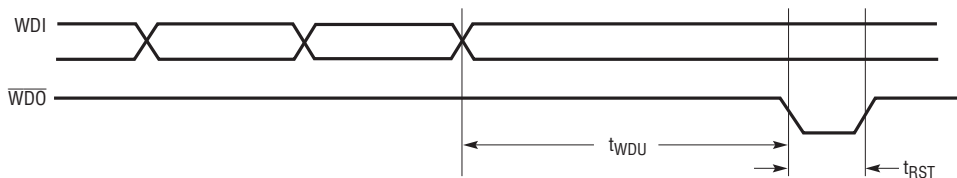


3689 BD

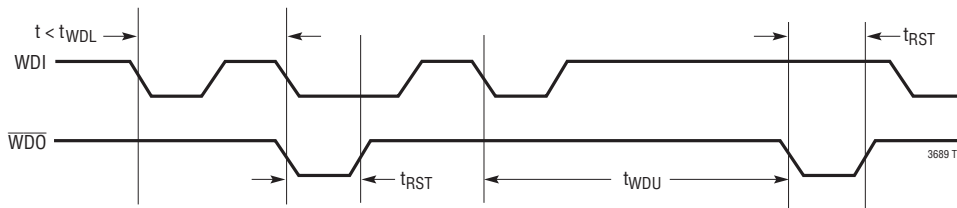
タイミング図



パワーオン・リセットのタイミング



ウォッチドッグ・タイミング ($\overline{W}/T = 'H'$)、タイムアウト・モード



ウォッチドッグ・タイミング ($\overline{W}/T = 'L'$)、ウィンドウ・モード

- $t_{UV} = V_{OUT}$ が V_{UV} より下に下がったときRSTを'L'にアサートするのに必要な時間
- t_{RST} = プログラムされたリセット期間
- t_{WDU} = ウォッチドッグ上限期間
- t_{WDL} = ウォッチドッグ下限期間
- V_{UV} = 出力電圧リセット・スレッシュヨルド

動作

LT3689は固定周波数の電流モード降圧レギュレータで、ウォッチドッグ・タイマとリセット・タイマを備えており、マイクロプロセッサによる管理機能を可能にします。ブロック図を参照すると動作をよく理解できます。EN/UVLOピンをグランドに保つと、デバイスを完全にシャットダウンし、 V_{IN} のソースからは微少な電流が流れるだけです。内部バンドギャップとロジック回路の残りの部分をオンするには、EN/UVLOピンを1.26Vの精密スレッシュホールドより上に上げます。また、デバイスがスイッチングを開始するには、 V_{IN} が3.7Vより高くなる必要があります。

スイッチング・レギュレータの動作

R_T によって周波数が設定される発振器により、RSフリップ・フロップがイネーブルされ、内部のパワースイッチがオンします。アンプおよびコンパレータは V_{IN} ピンとSWピンの間を流れる電流を検出し、この電流が V_C の電圧によって決まるレベルに達するとスイッチをオフします。誤差アンプはFBピンに接続された抵抗分割器を通して出力電圧を測定し、 V_C の電圧をサーボ制御します。誤差アンプの出力が増加すると出力に供給される電流が増加します。誤差アンプの出力が減少すると供給される電流が減少します。 V_C 電圧のアクティブ・クランプによって電流制限が行われます。

内部レギュレータが制御回路に電力を供給します。このバイアス・レギュレータは通常 V_{IN} ピンから電流供給を受けますが、3Vより高い外部電圧にOUTピンが接続されると、バイアス電流は外部ソース（普通は安定化された出力電圧）から供給されます。これにより効率が改善されます。OUTピンは昇圧コンデンサを充電する内部昇圧ダイオードへの電流経路も与えます。スイッチ・ドライバは V_{IN} ピンまたはBSTピンのどちらかで動作します。外付けのコンデンサを使って V_{IN} の電源より高い電圧をBSTピンに発生させます。これにより、ドライバは内部バイポーラNPNパワースイッチを完全に飽和させ、高い効率で動作させることができます。効率をさらに上げるため、LT3689は軽負荷状態では自動的にBurst Mode動作に切り替わります。バーストとバーストの間では、出力スイッチの制御に関連した全ての回路がシャットダウンし、標準的アプリケーションでは入力電源電流が85 μ Aに減少します。FBピンの電圧が低いと発振器はLT3689の動作周波数を下げます。この周波数フォールドバックは、起動時および過負荷状態の出力電流を制御するのに役立ちます。

コンパレータはキャッチ・ダイオードを流れる電流をDAピンを介してモニタします。このコンパレータは、高い入力電圧で出力が短絡されるようなフォルト状態の間ダイオード電流が1.2A（標準）を超えると、スイッチングを遅らせます。スイッチングは、ダイオード電流が1.2Aのリミットより下に下がった後、はじめて再開されます。このようにして、DAコンパレータは短絡の間インダクタの谷電流を1.2Aに安定化します。

LT3689は過電圧保護機能を備えており、 V_{IN} が38V（標準）を超えるとスイッチングをディスエーブルします。スイッチングがディスエーブルされると、LT3689は最大60Vまでの過渡入力電圧に安全に耐えることができます。

パワーオン・リセットとウォッチドッグ・タイマの動作

LT3689はパワーオン・リセット（POR）コンパレータを備えており、安定化された出力電圧をモニタします。出力電圧がレギュレーション値の10%より下になると、 \overline{RST} ピンが“L”になります。出力電圧がレギュレーション値の90%を超えると、リセット・タイマがスタートし、プログラムされたリセット遅延時間が経過すると \overline{RST} がリリリースされます。リセット遅延は C_{POR} ピンを介してプログラムすることができます。

ウォッチドッグは一般にマイクロプロセッサの動作をモニタします。ウォッチドッグはロジック信号を \overline{WDE} ピンに与えることによりイネーブルまたはディスエーブルすることができます。ウォッチドッグはロジック信号を \overline{W}/T ピンに与えることによりタイムアウトまたはウィンドウ・モードのどちらかで動作させることができます。タイムアウト・モードでは、マイクロプロセッサは、ウォッチドッグ・タイマをクリアして \overline{WDO} ピンが“L”になるのを防ぐために、WDIピンのロジック・ステートを定期的に変更する必要があります。ウィンドウ・モードでは、 \overline{WDO} が“L”になるのを防ぐために、WDIピンの負に向かうパルスがプログラムされた時間ウィンドウの内側に来る必要があります。したがって、ウィンドウ・モードでは、2つの負のWDIエッジの間の時間が短すぎたり、長すぎると、 \overline{WDO} ピンは“L”になります。 \overline{WDO} ピンが“L”になると、タイムアウトまたはウィンドウ・モードのどちらでも、リセット・タイマがオンして \overline{WDO} ピンを“L”に保ちます。リセット・タイマの時間が経過すると、または出力電圧がレギュレーション値の10%下に下がると、 \overline{RST} ピンが“L”になると、 \overline{WDO} ピンは再度“H”になります。タイムアウト期間とウィンドウ期間の両方とも C_{WDT} ピンによって設定することができます。

アプリケーション情報

出力電圧は出力とFBピンの間に接続した抵抗分割器を使ってプログラムします。次式に従って1%抵抗を選択します。

$$R1 = R2 \left(\frac{V_{OUT}}{0.8V} - 1 \right)$$

参照名についてはブロック図を参照してください。

スイッチング周波数の設定

LT3689には固定周波数PWMアーキテクチャが使われており、R_Tピンからグラウンドに接続した抵抗を使って350kHz～2.2MHzの範囲でスイッチングするようにプログラムすることができます。様々なスイッチング周波数に対応するR_Tの値を表1に示します。

表1. スwitchング周波数とR_T

スイッチング周波数 (MHz)	R _T (kΩ)
0.35	48.7
0.5	31.6
0.6	24.9
0.7	20.5
0.8	16.9
0.9	14.7
1	12.7
1.2	9.53
1.4	7.5
1.6	6.04
1.8	4.87
2	4.02
2.2	3.16

動作周波数のトレードオフ

動作周波数の選択は、効率、部品サイズ、および最大入力電圧の間のトレードオフです。高周波数動作の利点は小さな値のインダクタとコンデンサを使うことができることです。不利な点は、効率が下がり、固定周波数では入力電圧範囲が狭くなることです。与えられたアプリケーションの最高固定スイッチング周波数 (f_{SW(MAX)}) は次のように計算することができます。

$$f_{SW(MAX)} = \frac{V_{OUT} + V_D}{t_{ON(MIN)} (V_{IN} - V_{SW} + V_D)}$$

ここで、V_{IN}は標準入力電圧、V_{OUT}は出力電圧、V_Dはキャッチ・ダイオードの電圧降下 (約0.5V)、V_{SW}は内部スイッチの電圧降下 (最大負荷で約0.5V) です。LT3689が与えられたV_{IN}入力電圧でf_{SW(MAX)}より高い周波数で動作するようにプログラムされていると、LT3689はパルス・スキップ・モードに入り、レギュレーションを維持するためにスイッチング・サイクルをスキップします。f_{SW(MAX)}より高い周波数では、LT3689はもはや固定周波数では動作しません。LT3689の130nsの最小オン時間の制限により、f_{SW(MAX)}より高い周波数ではLT3689はパルス・スキップ・モードに入ります。スイッチング周波数がf_{SW(MAX)}より上に増加するにつれ、同じデューティ・サイクルを維持するには、デバイスはスイッチングする時間をもっと短くする必要があります。パワー・スイッチをオフするのに伴う遅延により、デバイスの最小オン時間が支配されます。必要なオン時間が130nsの最小オン時間より短くなると、(デューティ・サイクルの要件に合わせるためスイッチのパルス幅を狭める代わりに) スwitchのパルス幅は130nsに固定されたままになります。インダクタ電流は負荷電流を超える値にまでランプアップし、出力リップルが増加します。その後、再度スイッチングを開始する前に、デバイスは出力電圧がプログラムされた値より下に下がるまでオフ状態に留まります。

アプリケーション情報

最大動作電圧

LT3689のアプリケーションの最大入力電圧は、スイッチング周波数、 V_{IN} ピンとBSTピンの絶対最大定格、および最小デューティ・サイクル(DC_{MIN})に依存します。LT3689は最大36Vまでの入力電圧で動作することができ、最大60Vまでの過渡電圧に安全に耐えることができます。 $V_{IN} > 38V$ (標準)の間、LT3689はスイッチングを停止しますので、出力が安定化状態から外れても放置されることに注意してください。

$$DC_{MIN} = t_{ON(MIN)} \cdot f_{SW}$$

ここで、 $t_{ON(MIN)}$ は130nsに等しく($T_J > 125^\circ C$ では $t_{ON(MIN)}$ は150nsに等しい)、 f_{SW} はスイッチング周波数です。低い周波数で動作させると低い最小デューティ・サイクルが可能ですが、パルス・スキップが起きる前の最大入力電圧は、出力電圧と最小デューティ・サイクルに依存します。

$$V_{IN(PS)} = \frac{V_{OUT} + V_D}{DC_{MIN}} - V_D + V_{SW}$$

例: $f_{SW} = 790kHz$, $V_{OUT} = 3.3V$,
 $DC_{MIN} = 130ns \cdot 790kHz = 0.103$

$$V_{IN(PS)} = \frac{3.3V + 0.4V}{0.103} - 0.4V + 0.4V = 36V$$

LT3689は $V_{IN(PS)}$ より大きな入力電圧で出力電流を安定化します。たとえば、図1に示されているように、出力電圧が1.8Vでスイッチング周波数が1.5MHzのアプリケーションの $V_{IN(PS)}$ は

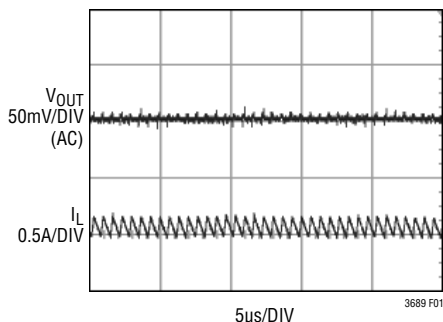


図1. $V_{IN(PS)}$ より下の動作。
 $V_{IN} = 10V$, $V_{OUT} = 1.8V$ および $f_{SW} = 1.5MHz$

11.3Vです。24Vでの動作を図2に示します。出力リップルとピーク・インダクタ電流が大きく増加しています。インダクタが飽和すると性能がさらに低下することがあります。30Vを超える入力電圧では、インダクタのサイズと飽和定格に制約があります。詳細については、「インダクタの選択」のセクションを参照してください。パルス・スキップ・モードでは、LT3689はスイッチング・パルスをスキップして、出力のレギュレーションを維持します。38V (標準)より上では、スイッチングが停止します。60Vまでの過渡はスイッチング周波数に関係なく許容できます。

最小動作電圧範囲

最小入力電圧はLT3689の約3.4Vの最小動作電圧またはその最大デューティ・サイクルのどちらかによって決まります。デューティ・サイクルは内部スイッチがオンしている時間の割合であり、入力電圧と出力電圧によって決まります。

$$DC = \frac{V_{OUT} + V_D}{V_{IN} - V_{SW} + V_D}$$

多くの固定周波数レギュレータとは異なり、LT3689は複数サイクルの間オンしたまま留まることによりデューティ・サイクルを拡張することができます。十分な電圧が昇圧コンデンサ(ブロック図のC3)の両端にあれば、LT3689は各クロック・サイクルの終点でスイッチをオフしません。やがて、昇圧コンデンサの電圧が低下し、リフレッシュが必要になります。回路がこの状態を検出し、強制的にスイッチをオフしますので、インダクタ電流が昇圧コンデンサを充電することができます。これによ

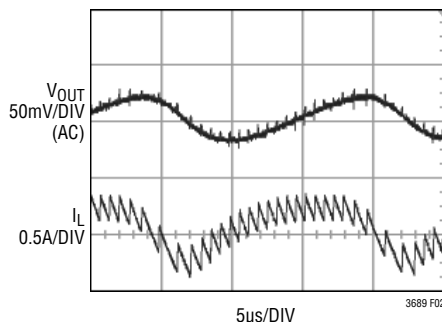


図2. $V_{IN(PS)}$ を超えた動作。 $V_{IN} = 24V$, $V_{OUT} = 1.8V$ および $f_{SW} = 1.5MHz$ 。出力リップルとピーク・インダクタ電流が増加

アプリケーション情報

り、最大デューティ・サイクルが制限されます。LT3689が維持できる最大デューティ・サイクルは90%です。このDCMAXの値から、最小動作電圧を次式を使って計算することができます。

$$V_{IN(MIN)} = \frac{V_{OUT} + V_D}{0.90} - V_D + V_{SW}$$

例: $V_{OUT} = 3.3V$

$$V_{IN(MIN)} = \frac{3.3V + 0.4V}{0.90} - 0.4V + 0.4V = 4.1V$$

インダクタの選択と最大出力電流

最初に選択するインダクタの値としては次の値が良いでしょう。

$$L = (V_{OUT} + V_F) \cdot \frac{2.2MHz}{f_{sw}}$$

ここで、 V_F はキャッチ・ダイオードの電圧降下(約0.4V)、 f_{sw} はMHzで表したスイッチング周波数、Lの単位は μH です。インダクタのRMS電流定格は最大負荷電流より大きくなければならず、その飽和電流は少なくとも30%大きくなければなりません。フォルト状態(起動時または短絡)や高入力電圧(> 30V)で堅牢な動作を実現するには、飽和定格が2.5A以上の8.2 μH 以上($T_J > 125^\circ C$ では、10 μH 以上)のインダクタを使います。高い効率を保つには、直列抵抗(DCR)が0.15 Ω より小さく、コア材が高周波アプリケーション向けのものにします。適している種類とメーカーのリストを表2に示します。

インダクタを流れる電流は三角波で、その平均値が負荷電流に等しくなります。ピーク・スイッチ電流は出力電流にピーク・トゥ・ピークのインダクタ・リップル電流の半分を加えたものです。LT3689とシステムを過負荷フォルトから保護するためにLT3689はスイッチ電流を制限します。したがって、LT3689が供給する最大出力電流は、スイッチ電流制限、インダクタの値、および入力電圧と出力電圧に依存します。また、高出力電流でインダクタ電流のボトムピークがDA電流リミット($I_{LIM(DA)}$)を超えると、DA電流コンパレータがボトムピークを $I_{LIM(DA)}$ に安定化します。これにより、インダクタのリップル電流が高くなり、最大出力電流をさらに制限します。DA電流制限はDCとACの成分で構成されています。公称DC成分は1.2Aに固定されています。AC成分は出力電圧、インダクタのサイズおよびDAコンパレータがオフしてからスイッチがオンするまでの固定遅延時間に依存します。したがって、DA電流リミット $I_{LIM(DA)}$ は過負荷状態で出力電圧が低落するにつれ増加します。

$$I_{LIM(DA)} = 1.2A - \frac{(V_{OUT} + V_D)}{L} \cdot 0.25\mu s$$

表2. インダクタ・メーカー

VENDOR	URL	PART SERIES	INDUCTANCE RANGE (μH)	SIZE (mm)
Sumida	www.sumida.com	CDRH4D28 CDRH5D28	1.2 to 4.7 2.5 to 10	4.5 × 4.5 5.5 × 5.5
Toko	www.toko.com	A916CY D585LC	2 to 12 1.1 to 39	6.3 × 6.2 8.1 × 8
Würth Elektronik	www.we-online.com	WE-TPC(M) WE-PD2(M)	1 to 10 2.2 to 22	4.8 × 4.8 5.2 × 5.8

アプリケーション情報

前のインダクタ選択の式を使ってインダクタを選択し、700mAの出力電流を保証します。もっと小さいインダクタを使う場合、DA電流リミットの式をチェックして、DA回路がスイッチング周波数を下げないことを確認します。

スイッチがオフのとき、インダクタ両端には出力電圧にキャッチ・ダイオードの電圧降下を加えた電圧が加わります。したがって、インダクタのピーク・トゥ・ピーク・リップル電流は次のとおりです。

$$\Delta I_L = \frac{(1-DC)(V_{OUT} + V_D)}{L \cdot f_{SW}}$$

ここで、 f_{SW} はLT3689のスイッチング周波数で、 L はインダクタの値です。インダクタとスイッチのピーク電流は次のとおりです。

$$I_{SW(PK)} = I_{L(PK)} = I_{OUT} + \frac{\Delta I_L}{2}$$

出力を安定化された状態に保つには、このピーク電流はLT3689のスイッチ電流リミット I_{LIM} より小さくしなければなりません。 I_{LIM} は低デューティ・サイクルでは少なくとも1.5Aですが、直線的に低下し、DC = 85%では0.87Aになります。最大出力電流は選択されたインダクタ値の関数です。

$$\begin{aligned} I_{OUT(MAX)} &= I_{LIM} - \frac{\Delta I_L}{2} \\ &= 1.15A \cdot (1 - 0.28 \cdot DC) - \frac{\Delta I_L}{2} \end{aligned}$$

リップル電流が小さくなるようにインダクタ値を選ぶと、スイッチ電流リミットに近い最大出力電流が可能になります。

インダクタ選択の一方法として、前の単純な規則から始めて、利用可能なインダクタを見つけ、その中から目標とするコストとスペースに合うものを選択します。次に、これらの式を使って、LT3689が必要な出力電流を供給できるかチェックします。これらの式はインダクタ電流が連続して流れると仮定していることに注意してください。 I_{OUT} が $\Delta I_L/2$ より小さいと不連続動作になります。

もちろん、このように簡単なデザイン・ガイドでは、個々のアプリケーションに最適のインダクタを常に与えるとは限りません。インダクタの値を大きくすると最大負荷電流がわずかに増加し、出力電圧リップルが減少します。負荷が0.7A以下の場合、

インダクタの値を小さくして高いリップル電流で動作させます。この場合、物理的に小さいインダクタを使うことができます。または、DCRの小さいものを使って効率を上げることができます。このデータシートの「標準的性能特性」のセクションのグラフには、いくつかのよく使われる出力電圧に対して、入力電圧の関数としての最大負荷電流が示されています。インダクタンスが低いと不連続モード動作になることがあります。問題はありますが最大負荷電流がさらに減少します。最大出力電流と不連続モード動作については、「アプリケーションノート44」を参照してください。最後に、デューティ・サイクルが50%を超える場合($V_{OUT}/V_{IN} > 0.5$)、低調波発振を防ぐため最小インダクタンスが必要です。

$$L_{MIN} = \frac{1.4(V_{OUT} + V_D)}{f_{SW}}$$

ここで、 L_{MIN} の単位は μH 、 V_{OUT} と V_D の単位はボルト、 f_{SW} の単位はMHzです。

入力コンデンサ

X7RまたはX5Rタイプのセラミック・コンデンサを使ってLT3689回路の入力をバイパスします。Y5Vタイプは温度や加えられる電圧が変化すると性能が低下するので使用しないでください。入力容量の最小値はスイッチング周波数に依存します。1MHz~2.2MHzのスイッチング周波数には1 μF 以上の、1MHzより低い周波数には2.2 μF 以上の入力コンデンサを使います。入力電源のインピーダンスが高かったり、長い配線やケーブルによる大きなインダクタンスが存在する場合、追加のバルク容量が必要になることがあります。これには性能がそれほど高くない電解コンデンサを使うことができます。降圧レギュレータには入力電源から高速の立上りと立下りを伴うパルス電流が流れます。その結果LT3689の入力に生じる電圧リップルを減らし、非常に高い周波数のこのスイッチング電流を狭いローカル・ループに閉じ込めてEMIを抑えるために入力コンデンサが必要です。セラミック・コンデンサはこの役目を果たしますが、それがLT3689とキャッチ・ダイオードの近くに配置される場合に限られます(「PCBレイアウト」のセクションを参照)。2番目の注意は、入力セラミック・コンデンサとLT3689の最大入力電圧定格の関係に関するものです。入力セラミック・コンデンサはトレースやケーブルのインダクタンスと結合して質の良い(減衰の小さな)共振タンク回路を形成します。

アプリケーション情報

LT3689の回路を給電中の電源に差し込むと、入力電圧に正常値の2倍のリングングが生じて、LT3689の電圧定格を超えるおそれがあります。詳細な説明に関しては、弊社の「アプリケーションノート88」を参照してください。

出力コンデンサと出力リップル

出力コンデンサには2つの基本的な機能があります。インダクタとともに、出力コンデンサはLT3689が生成する方形波をフィルタしてDC出力を生成します。この機能では出力コンデンサが出力リップルを決定するので、スイッチング周波数でのインピーダンスが低いことが重要です。2番目の機能は、過渡負荷に電流を供給してLT3689の制御ループを安定させるためにエネルギーを蓄積することです。セラミック・コンデンサの等価直列抵抗(ESR)は非常に小さいので、最良のリップル性能を与えます。次の値が出発点として適当です。

$$C_{OUT} = \frac{50}{V_{OUT} f_{SW}}$$

ここで、 f_{SW} の単位はMHz、 C_{OUT} は μF で表した推奨出力容量です。X5RまたはX7Rのタイプを使います。これらは低出力リップルと良い過渡応答を与えます。値の大きなコンデンサを使うと過渡性能を改善することができますが、利点を十分引き出すには帰還抵抗 $R1$ の両端に位相リード・コンデンサを接続する必要があるかもしれません(「周波数補償」のセクションを参照)。

高性能電解コンデンサを出力コンデンサに使うことができます。ESRが小さいことが重要なので、スイッチング・レギュレータ用のものを選択します。メーカーによってESRが規定されている必要があり、 0.1Ω 以下のものにします。このタイプのコンデンサはセラミック・コンデンサより大きく、容量も大きくなります。これはESRを小さくするためコンデンサを大きくする必要があるので、コンデンサ・メーカーのリストを表3に示します。

表3. コンデンサ・メーカー

VENDOR	PHONE	URL
Panasonic	(714) 373-7366	www.panasonic.com
Kemet	(864) 963-6300	www.kemet.com
Sanyo	(408) 749-9714	www.sanyovideo.com
Murata	(408) 436-1300	www.murata.com
AVX		www.avxcorp.com
Taiyo Yuden	(864) 963-6300	www.taiyo-yuden.com

キャッチ・ダイオード

キャッチ・ダイオードはスイッチ・オフ時間の間だけ電流を流します。通常動作時の平均順方向電流は次式で計算することができます。

$$I_{D(AVG)} = \frac{I_{OUT} (V_{IN} - V_{OUT})}{V_{IN}}$$

ここで、 I_{OUT} は出力負荷電流です。公称動作に必要な電流定格より大きな電流定格のダイオードを検討する唯一の理由は、出力が短絡したときのワーストケース条件に対処するためです。この場合、ダイオード電流は標準ピーク・スイッチ電流リミットまで増加します。ピーク逆電圧はレギュレータの入力電圧に等しくなります。逆電圧定格が入力電圧より大きいショットキー・ダイオードを使います。LT3689の過電圧保護機能により $V_{IN} > 38V$ (標準)のときスイッチがオフするので、 V_{IN} が最大60Vまで変化しても40V定格のショットキー・ダイオードを使用することができます。いくつかのショットキー・ダイオードとそのメーカーを表4に示します。

アプリケーション情報

表4. ダイオード・メーカー

PART NUMBER	V _R (V)	I _{AVE} (A)	V _F AT I _{AVE} (mV)
On Semiconductor			
MBRM120E	20	1	530
MBRM140	40	1	550
Diodes Inc.			
B120	20	1	500
B130	30	1	500
B140	40	1	500
B0540W	40	0.5	510
B140HB	40	1	530

セラミック・コンデンサ

セラミック・コンデンサは小さく堅牢で、非常に小さいESRをもっています。ただし、セラミック・コンデンサは圧電特性のため、LT3689に使用すると問題を生じることがあります。Burst Mode動作のとき、LT3689のスイッチング周波数は負荷電流に依存し、非常に軽い負荷ではLT3689はセラミック・コンデンサを可聴周波数で励起し、可聴ノイズを発生することがあります。LT3689はBurst Mode動作では低い電流リミットで動作するので、ノイズは一般に非常に静かです。このノイズを許容できない場合、高性能のタンタル・コンデンサまたは電解コンデンサを出力に使用します。

周波数補償

LT3689は電流モード制御を使って出力を安定化するので、ループ補償が簡単になります。特に、LT3689は安定動作のために出力コンデンサのESRを必要としないので、セラミック・コンデンサを使用して出力リップルを下げ、回路のサイズを小さくすることができます。LT3689の制御ループの等価回路を図3に示します。誤差アンプは出力インピーダンスが有限のトランスコンダクタンス・アンプです。モジュレータ、パワースイッチおよびインダクタで構成される電源部分はV_Cノードの電圧に比例した出力電流を発生するトランスコンダクタンス・アンプとしてモデル化されます。出力コンデンサ(C₁)はこの電流を積分し、V_Cノードのコンデンサ(C_C)は誤差アンプの出力電流を積分するのでループに2つのポールが生じることに注意してください。R_Cはゼロを1つ生じます。推奨出力コンデンサを使うとループのクロスオーバーはR_CC_Cのゼロより上に生じます。この簡単なモデルは、インダクタの値が大きすぎず、ループのクロスオーバー周波数がスイッチング周波数よりはるかに低い限り有効です。大きなセラミック・コンデンサ(非常に低いESR)を使うとクロスオーバーを下げることができ、帰還分割器の両端に位相リード・コンデンサ(C_{PL})を使うと位相マージンと過渡応答を改善することができます。大きな電解コンデンサのESRは追加のゼロを生じるのに十分なほど大きいことがあり、位相リード・コンデンサは不要かもしれません。

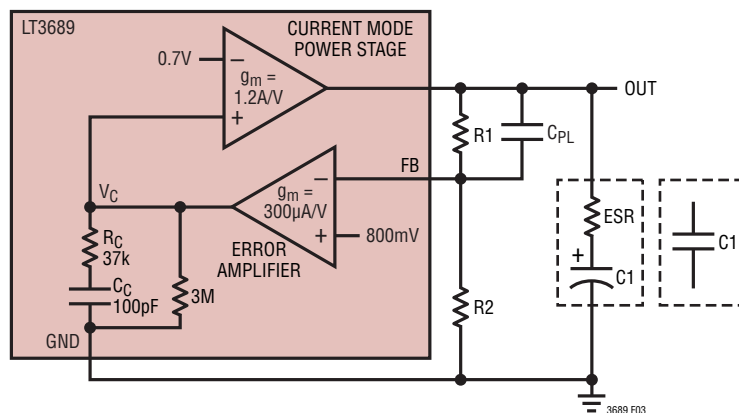


図3. ループ応答モデル

アプリケーション情報

20Vより大きな V_{IN} で動作するほとんどのアプリケーションは、過渡応答を良くするため、FBピンと V_{OUT} の間に2pFから約30pFの範囲の小さな位相リード・コンデンサを必要とします。「標準的応用例」のセクションの回路は適切な位相リード・コンデンサを使っており、全ての入力電圧で安定です。

出力コンデンサが推奨コンデンサと異なる場合、負荷電流、入力電圧、温度など全ての動作条件にわたって安定性をチェックします。LT1375のデータシートにはループ補償のさらに詳細な説明が含まれており、過渡負荷を使った安定性のテスト方法が説明されています。負荷電流を360mAから720mAにステップさせてから再度360mAに戻したときの過渡応答を図4に示します。

低リップルBurst Mode動作とパルス・スキップ・モード

LT3689は低リップルBurst Mode動作またはパルス・スキップ・モードのどちらでも動作可能で、SYNCピンを使って選択します。詳細は「同期」のセクションを参照してください。軽負荷での効率を向上させるため、LT3689は低リップルBurst Modeで動作可能で、入力消費電流を最小に抑えながら、出力コンデンサを適切な電圧に充電された状態に保ちます。LT3689はBurst Mode動作の間1サイクルのバーストで電流を出力コン

デンサに供給し、それに続くスリープ期間には出力コンデンサから出力電力が負荷に供給されます。LT3689は1個の低電流パルスで電力を出力に供給するので、標準的アプリケーションでは出力リップルが15mV以下に保たれます。LT3689-5では、出力リップルが25mVと、少し高くなります。このリップルは、出力コンデンサの容量を大きくすることによって低減できます。さらに、 V_{IN} とOUTの消費電流はスリープ時間の間それぞれ標準で50 μ Aと75 μ Aに減少します。負荷電流が無負荷状態に向かって減少するにつれ、LT3689がスリープ・モードで動作する時間の割合が増加し、平均入力電流が大きく低下するので非常に低い負荷でも効率が高くなります(図5を参照)。

高い出力負荷(表紙のアプリケーションでは $V_{IN} = 12V$ で約60mA以上)では、LT3689は R_T 抵抗でプログラムされた周波数で動作し、標準的PWMモードで動作します。PWMと低リップルBurst Mode動作の間の移行はシームレスで、出力電圧を乱しません。低消費電流にする必要がなければ、LT3689はパルス・スキップ・モードで動作可能です。このモードの利点はLT3689がBurst Mode動作の場合よりも低い出力負荷電流で最大周波数の標準的PWM動作に入ることです。表紙のアプリケーション回路は、12V V_{IN} で約15mAより高い出力負荷では最大周波数でスイッチングします。

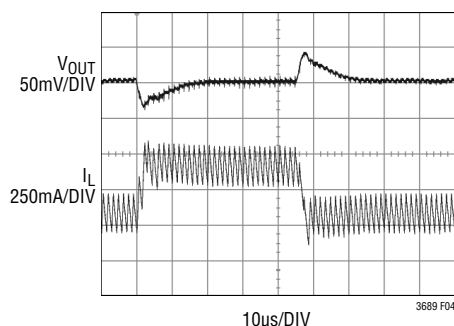


図4. 負荷電流を360mAから720mAにステップさせたときの、表紙のLT3689アプリケーションの過渡負荷応答。

$V_{OUT} = 3.3V$ 、 $V_{IN} = 12V$

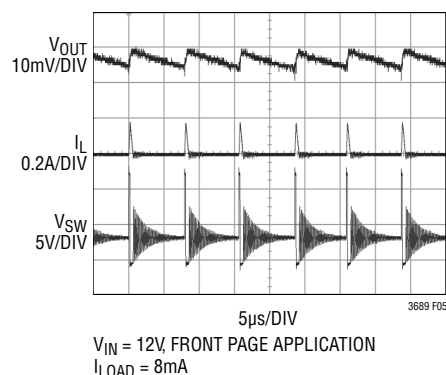


図5. Burst Mode動作

$V_{IN} = 12V$, FRONT PAGE APPLICATION
 $I_{LOAD} = 8mA$

アプリケーション情報

BSTピンとOUTピンの検討事項

入力電圧より高い昇圧電圧を発生させるため、コンデンサC3と内部ショットキー・ダイオード(ブロック図を参照)が使われます。ほとんどの場合、0.1 μ Fのコンデンサでうまく動作します。図6に昇圧回路の構成法を3つ示します。最高の効率を得るには、BSTピンはSWピンより2.3V以上高くする必要があります。3V以上の出力の場合、標準回路(図6a)が最適です。2.8V~3Vの出力には、0.47 μ Fの昇圧コンデンサを使います。2.5Vの出力は特殊なケースです。なぜなら、内部昇圧ダイオードを使って昇圧するドライブ段をサポートするのにかろうじて使えるからです。2.5Vの出力で信頼性の高いBSTピン動作を実現するには、(ON SemiconductorのMBR0540のような)条件に合った外部ショットキー・ダイオードと0.47 μ F昇圧コンデンサを使います(図6bを参照)。さらに低い出力電圧の場合、昇圧ダイオードを入力(図6b)または2.8Vより高い別の電源に接続することができます。電圧の低い方の電圧源からBSTピンの電流とOUTピンの消費電流が供給されるので、図6aの回路の方が効率が高くなります。BSTピンとOUTピンの最大電圧定格を超えないことを確認します。

LT3689のアプリケーションの最小動作電圧は、「最小動作電圧範囲」のセクションで説明されているように、最小入力電圧(3.7V)と最大デューティ・サイクルによって制限されます。正しく起動するには、最小入力電圧は昇圧回路によっても制限されます。入力電圧がゆっくりランプアップするか、出力が既に安定化している状態でEN/UVLOピンを使ってLT3689をオンする場合、昇圧コンデンサが十分充電されないことがあります。昇圧コンデンサはインダクタに蓄えられたエネルギーによって充電されるので、昇圧回路を適切に動作させるには、回路は何らかの最小負荷電流を必要とします。この最小負荷は、入力電圧、出力電圧および昇圧回路の構成に依存します。回路が起動した後は最小負荷電流は通常ゼロになります。もっと低い起動電圧の場合、昇圧ダイオードをV_{IN}に接続することができます。ただし、この場合、入力範囲がBSTピンの絶対最大定格の半分に制限されます。

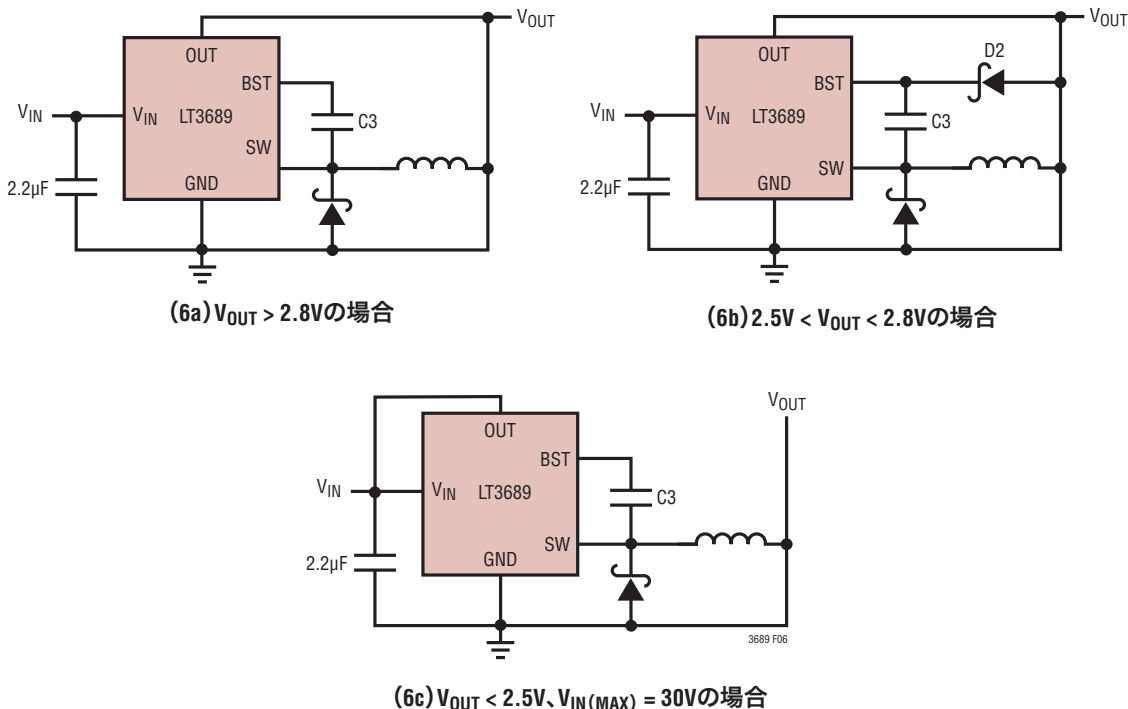


図6. 昇圧電圧を発生させる3つの回路

アプリケーション情報

スタートアップ電圧を下げる別の方法は、EN/UVLOピンに抵抗分割器を使います(「シャットダウンと低電圧ロックアウト」のセクションを参照)。EN/UVLOピンの抵抗分割器は、ターンオン・スレッシュホールドを、最大負荷で動作するのに必要な最小 V_{IN} 電圧よりわずかに上にプログラムします。EN/UVLOの“H”電圧より下では、デバイスはオフ状態に留まり、出力コンデンサはワーストケースの低速 V_{IN} ランプの間放電した状態に留まります。EN/UVLOピンがEN/UVLOの“H”スレッシュホールドを超えるとデバイスがオンし、空っぽの出力コンデンサが出力電圧をレギュレーション状態にするのに十分な負荷を与えます。この方法により、回路のスタートアップ電圧が大きく低下します。起動および動作に必要な最小負荷を(入力電圧の関数として)図7のプロットで示します。これは、EN/UVLOのスレッシュホールドのプログラミングにより低負荷電流でのスタートアップ電圧を下げる利点も示しています。軽負荷ではインダクタ電流は不連続になり、実効デューティ・サイクルが非常に高くなるこ

とがあります。このため最小入力電圧が V_{OUT} より約300mV高い電圧にまで減少します。もっと大きな負荷電流ではインダクタ電流は連続しており、デューティ・サイクルはLT3689の最大デューティ・サイクルによって制限されるので、安定化を維持するにはもっと高い入力電圧が必要です。

ソフトスタート

LT3689は内部ソフトスタートを備えており、図8に示されているように、スイッチ電流リミットを約100mAからスイッチの最大電流リミットまで標準150 μ sで徐々にランプアップさせます。この機能は、スタートアップの間突入電流を制限し、EN/UVLOピンがUVLOスレッシュホールドを超えるときスイッチ電流にスパイクが生じるのを防ぎます。ソフトスタート・シーケンスは、 V_{IN} の過電圧/低電圧ロックアウト、またはサーマル・シャットダウン・フォルトの直後にも開始され、スイッチ電流がその最大電流リミットまで突如跳ね上がるのを防ぎます。

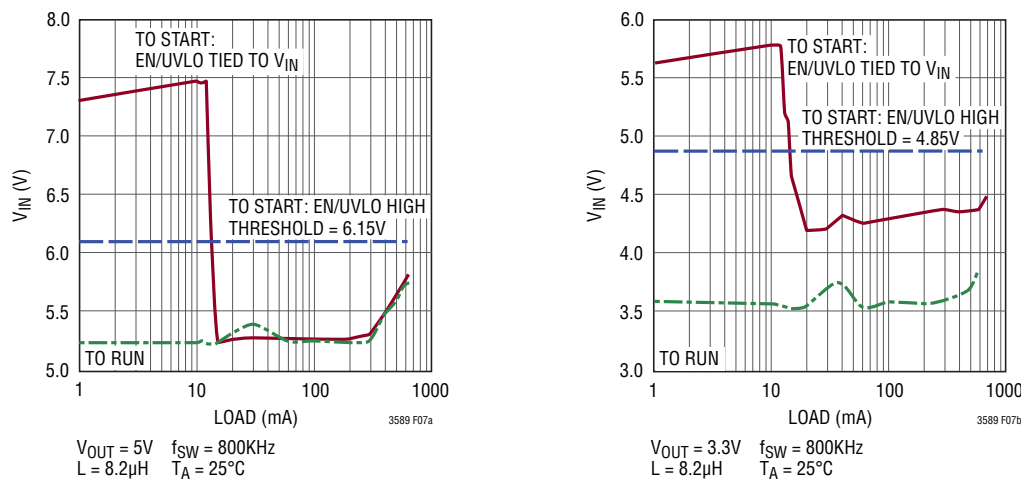


図7. LT3689の起動および動作のための最小 V_{IN} と負荷

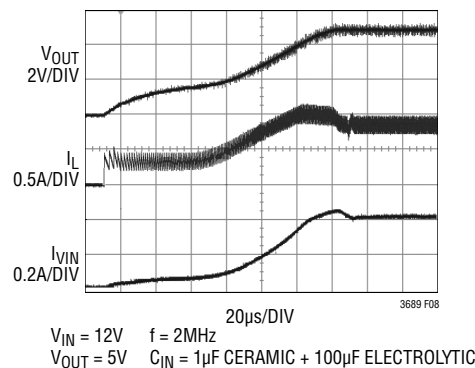


図8. 内部ソフトスタート

アプリケーション情報

同期

低リップルBurst Mode動作を選択するには、SYNCピンを0.3Vより下に接続します(これにはグランドまたはロジックの出力を使えます)。(正負のパルスの幅が80nsを超える)方形波をSYNCピンに接続することにより、LT3689の発振器を外部周波数に同期させることができます。方形波の振幅は、0.3Vより下の谷と1Vより上(最大6V)の山が必要です。

LT3689は外部クロックに同期しているときは低負荷でBurst Mode動作に入らず、代わりにパルスをスキップして安定化状態を維持します。

LT3689は350kHz~2.5MHzの範囲で同期させることができます。LT3689のスイッチング周波数を最低同期入力より20%下に設定するようにR_T抵抗を選択します。たとえば、同期信号が350kHz以上であれば、280kHzに設定するR_Tを選択します。信頼性が高く安全な動作を保証するため、LT3689は出力電圧がその安定化電圧の90%より上のときだけ同期します。したがって、R_T抵抗で設定された周波数で必要な出力電流を供給するのに十分大きなインダクタの値を選択する必要があります(「インダクタの選択」のセクションを参照)。スロープ補償がR_Tの値によって設定されることに注意することも重要です。同期周波数がR_Tによって設定される周波数よりはるかに高いと、スロープ補償が大きく減少するので、低調波発振を防ぐにはインダクタを大きくする必要があるかもしれません。最小インダクタ値はR_Tによってプログラムした周波数を使って計算し、低調波発振を防ぎます。

シャットダウンと低電圧ロックアウト

低電圧ロックアウト(UVLO)をLT3689に追加する方法を図9に示します。UVLOは、入力電源が電流制限されているか、または入力電源のソース抵抗が比較的高い状況で通常使用されます。スイッチングレギュレータはソースから一定の電力を引き出すので、ソース電圧が低下するにつれ、ソース電流が増加します。この現象はソースからは負の抵抗負荷のように見えるため、低いソース電圧状態では、ソースが電流制限したり、あるいは低電圧にラッチすることがあります。UVLOは、この問題が発生するおそれのあるソース電圧ではレギュレータが動作しないようにします。3.4Vの最小V_{IN}より下に下がると、内部コンパレータがデバイスを強制的にシャットダウンします。この機能を使って、バッテリー駆動システムの過度の放電を防ぐことができます。EN/UVLOスレッシュホールドを調節する必要がある場合は、SHDNピンを使うことができます。EN/UVLOピンのコンパレータのスレッシュホールド電圧は1.26Vです。ENスレッシュホールドの上に電流ヒステリシスが追加されています。これを使って、以下の式に従ってUVLOの電圧ヒステリシスを設定することができます。

$$R3 = \frac{V_H - V_L}{4\mu A} - 4k$$

$$R4 = \frac{1.26V}{\left(\frac{V_H - 1.26V}{R3}\right) - 4\mu A}$$

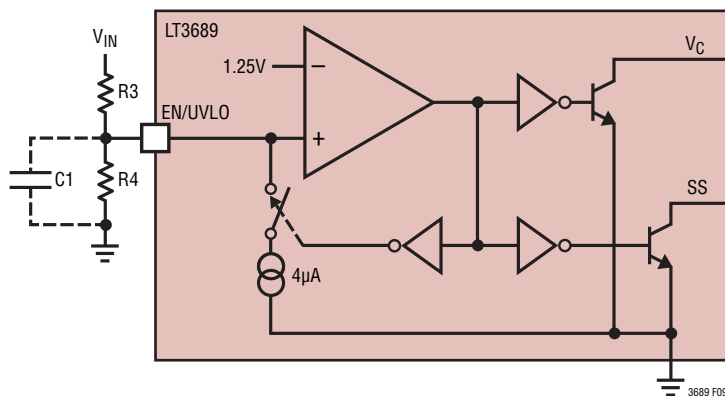


図9. 低電圧ロックアウト

アプリケーション情報

例：入力が4.40Vを超えるまではスイッチングは開始されず、入力が4Vより下に下がると停止するようにします。

$$V_H = 4.40V, V_L = 4V$$

$$R3 = \frac{4.40V - 4V}{4\mu A} - 4k = 95.3k$$

$$R4 = \frac{1.26V}{\frac{4.40V - 1.26V}{95.3k} - 4\mu A} = 43.2k \quad (\text{最も近い1\%抵抗})$$

抵抗からEN/UVLOピンへの接続は短くし、スイッチング・ノードのプレーン間容量あるいは表面容量を小さくします。高い抵抗値が使われる場合、EN/UVLOピンを1nFのコンデンサでバイパスして、スイッチ・ノードからのカップリングの問題を防ぎます。

出力電圧モニタ

LT3689はマイクロプロセッサをベースにしたシステムのために電源をモニタします。この機能にはパワーオン・リセット (POR) とウォッチドッグ・タイミングが含まれます。

内部の精密電圧リファレンスとグリッチ耐性のある精密PORコンパレータ回路がLT3689の出力電圧をモニタします。 \overline{RST} がアサートされないためには、スイッチャの出力電圧はプログラムされた値の90%より上でなければなりません(タイミング図を参照)。パワーアップ、パワーダウンおよびブラウンアウト状態の間、LT3689は \overline{RST} をアサートします。出力電圧が \overline{RST} スレッシュホールドを超えて上昇すると、調節可能なリセット・タイマが起動し、リセット・タイムアウト期間が経過すると \overline{RST} がリリースされます。パワーダウンのとき、出力電圧が \overline{RST} スレッシュホールドより下に下がると、 \overline{RST} はロジック“L”に保たれます。リセット・タイマは外部コンデンサを使って調節可能です。 \overline{RST} ピンにはOUTピンに接続された弱いプルアップが備わっています。

PORコンパレータは(誤って \overline{RST} ピンをトリガする可能性のある)FBピンのノイズに対して堅牢であるように設計されています。PORコンパレータはコンパレータの初段にローパス・フィルタを使っています。このフィルタは \overline{RST} をアサートする前にコンパレータの出力を積分します。このフィルタを追加する利点は、降圧レギュレータの出力のどんな過渡もその大きさと持続時間が十分でないと出力のロジック変化をトリガしないことです(「標準的性能特性」のセクションの「標準的過渡とPORコ

ンパレータのオーバードライブ」を参照)。これにより、負荷ステップや短時間のブラウンアウト状態などの出力電圧過渡による誤ったリセットが、DCリセット・スレッシュホールド精度を犠牲にすることなく防がれます。

ウォッチドッグ

LT3689は調節可能なウォッチドッグ・タイマを備えており、マイクロプロセッサの動作をモニタします。マイクロプロセッサでコードの実行エラーが生じると、ウォッチドッグがエラーを検知して \overline{WDO} を“L”にセットします。この信号を使ってルーチンに割り込むか、またはマイクロプロセッサをリセットすることができます。

ウォッチドッグはタイムアウト・モードまたはウィンドウ・モードのどちらかで動作します。タイムアウト・モードでは、マイクロプロセッサはウォッチドッグ・タイマの時間が経過する前にWDIピンをトグルして \overline{WDO} ピンを“H”に保つ必要があります。プログラムされたタイムアウト期間に(正または負のどちらかのWDIパルスが現れないと、回路は \overline{WDO} を“L”に引き下げます。通常動作の間、WDI入力信号の“H”から“L”、および“L”から“H”の遷移期間をウォッチドッグのプログラムされた期間より短く設定し、 \overline{WDO} を非アクティブ状態に保ちます。

ウィンドウ・モードでは、ウォッチドッグ回路はWDIピンの負エッジによってトリガされます。ウィンドウ・モードでは、WDIピンの負に向かうパルスがプログラムされた時間ウィンドウの内側に現れるように制限し(「タイミング図」を参照)、 \overline{WDO} が“L”になるのを防ぎます。ウォッチドッグの下限期間内に3つ以上のパルスが検出されると、 \overline{WDO} ピンは“L”に強制されます。 \overline{WDO} ピンまたは \overline{RST} ピンが“L”から“H”に遷移した直後に C_{WDT} コンデンサが0Vから200mVに充電する間、WDIのエッジは無視されます。ウォッチドッグ上限期間内に立下りエッジがWDIピンに与えられない場合も \overline{WDO} は“L”になります。コード実行エラーの間、マイクロプロセッサは、速すぎるかまたは遅すぎるかするどちらかのWDIパルスを出力します。この状態は \overline{WDO} をアサートし、マイクロプロセッサがプログラムをリセットするように強制します。ウィンドウ・モードでは、WDIの信号の周波数は正常動作の上限と下限とによって境界が定められます。WDIの入力周波数の周期を t_{WDL} 期間より長くし、 t_{WDL} 期間より短くして、通常状態で \overline{WDO} を“H”に保ちます。ウィンドウ・モードの t_{WDL} 期間と t_{WDU} 期間の間の比は31に固定されています。これらの期間は C_{WDT} ピンの外部コンデンサを調節することにより増減することができます。

アプリケーション情報

両方のウォッチドッグ・モードで、 \overline{WDO} がアサートされるとリセット・タイムアウトがイネーブルされます。リセット・タイムアウトが作動している間に現れるどのWDIパルスも無視されます。リセット・タイムアウトの時間が経過すると、 \overline{WDO} は再度“H”になることが許されます。したがって、WDIピンに入力が与えられないと、ウォッチドッグ回路は \overline{WDO} ピンにパルス列を発生します。このパルス列の“H”の時間はタイムアウト期間に等しく、“L”の時間はリセット期間に等しくなります。また、 \overline{WDO} とRSTは同時にロジック“L”になることはできません。 \overline{WDO} が“L”でRSTが“L”になると、 \overline{WDO} は“H”になります。

\overline{WDE} ピンにより、ユーザーはウォッチドッグ機能をオン/オフすることができます。このピンはオープンのままにしないでください。これを“H”または“L”に接続して、ウォッチドッグをそれぞれオフまたはオンします。 $\overline{W/T}$ ピンはウィンドウ/タイムアウト・モードをイネーブル/ディスエーブルします。このピンはオープンのままにしておいてもよく、そうするとウォッチドッグはウィンドウ・モードになります。このピンにはグラウンドへの弱いプルダウ

ンが備わっています。WDIピンには2 μ Aの弱い内部プルアップが備わっており、WDIピンを“H”に保ちます。ウォッチドッグがディスエーブルされていれば、このピンをオープンのままにしておいてかまいません。

リセット・タイミング・コンデンサの選択

リセット・タイムアウト期間は、多様なマイクロプロセッサのアプリケーションに対応するため可変です。リセット・タイムアウト期間(t_{RST})は、コンデンサ(C_{POR})を C_{POR} ピンとグラウンドの間に接続して調整します。このコンデンサの値は次式で定まります。

$$C_{POR} = t_{RST} \cdot 432 \left(\frac{\text{pF}}{\text{ms}} \right)$$

この式は5ms以上のリセット・タイムアウトでは精確です。もっと速いタイムアウト期間をプログラムするには、「標準的性能特性」のセクションの「リセット・タイムアウト期間と容量」のグラフを参照してください。 C_{POR} ピンを未接続のままにしておく

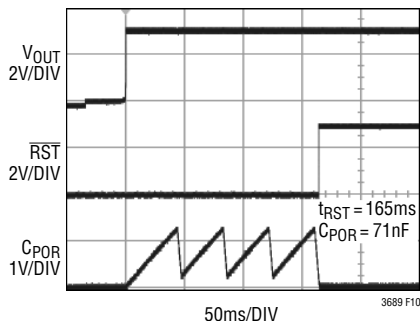


図10. リセット・タイムアウトの波形

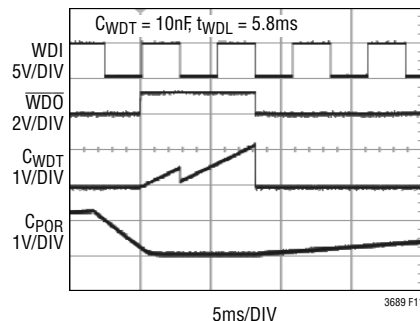


図11. ウィンドウ・ウォッチドッグの波形(W/T = “L”)

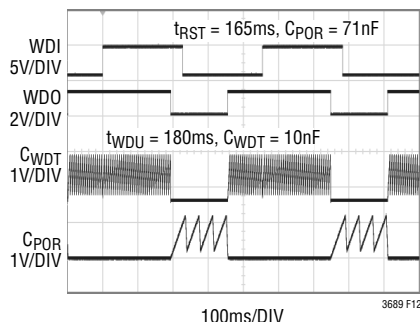


図12. タイムアウト・ウォッチドッグの波形(W/T = “H”)

アプリケーション情報

と、約25 μ sの最小リセット・タイムアウトを発生します。最大リセット・タイムアウトは入手できる最大の低リーク・コンデンサによって制限されます。タイムアウト期間の精度は、コンデンサのリーク(公称充電電流は2 μ A)とコンデンサの許容誤差の影響を受けます。低リークのセラミック・コンデンサを推奨します。

ウォッチドッグ・タイミング・コンデンサの選択

ウォッチドッグのタイムアウト期間は可変で、ソフトウェアの実行に対して最適化することができます。ウォッチドッグ上限タイムアウト期間(t_{WDU})は、コンデンサ(C_{WDT})を C_{WDT} ピンとグラウンドの間に接続して調整します。指定されたウォッチドッグ・タイムアウト期間に対して、コンデンサの値は次式によって定まります。

$$C_{WDT} = t_{WDU} \cdot 55 \left(\frac{\text{pF}}{\text{ms}} \right)$$

この式は20ms以上の上限期間では精確です。与えられたコンデンサに対して、ウォッチドッグ下限期間(t_{WDL})の上限期間に対する関係は固定されています。 t_{WDU} に対する t_{WDL} 期間の関係は次のとおりです。

$$t_{WDL} = \frac{1}{31} \cdot t_{WDU}$$

さらに、次式を使って、与えられた C_{WDT} コンデンサの値に対するウォッチドッグ下限期間を計算することができます。

$$C_{WDT} = t_{WDL} \cdot \frac{1.7\text{nF}}{\text{ms}}$$

これらの下限期間の式は3ms以上の t_{WDL} では精確です。もっと速い t_{WDU} と t_{WDL} の期間をプログラムするには、「標準的性能特性」のセクションの「ウォッチドッグの下限期間および上限期間と容量」のグラフを参照してください。

C_{WDT} ピンを未接続のままにしておくと、約200 μ sの最小ウォッチドッグ・タイムアウトを発生します。最大タイムアウトは入手できる最大の低リーク・コンデンサによって制限されます。タイムアウト期間の精度は、コンデンサのリーク(公称充電電流は2 μ A)とコンデンサの許容誤差の影響を受けます。低リークのセラミック・コンデンサを推奨します。

パワーオン・リセット・タイマとウォッチドッグ・タイマのタイミング図

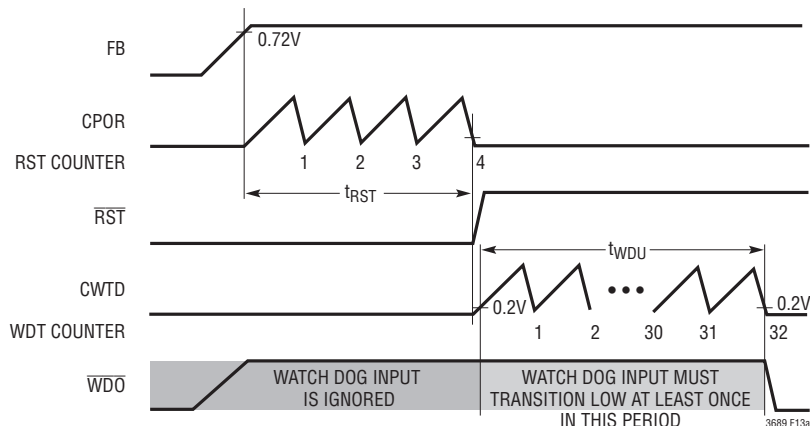
ウォッチドッグ・タイマはマイクロプロセッサが正常に動作しているかどうかをモニタします。マイクロプロセッサの起動シーケンス時には、 \overline{WDO} ピンがフォルト・フラグを出力するのを防ぐためにウォッチドッグ入力(WDI)に関して一定の要件があります。

ウィンドウ・モード(W/T = “L”)でのウォッチドッグ入力の要件を理解するには、図13を見てください。ウィンドウ・モードでWDIピンは、立ち下がりエッジを検出します。この立ち下がりエッジは、図13aに示すように、パワーオン・リセット・タイマが終了して C_{WDT} ピンの電圧が初めて0.2Vを超えるまでは無視されます。この後、ウォッチドッグ・タイマが終了する前にWDIピンに立ち下がりエッジが発生する必要があります。この立ち下がりエッジは t_{WDU} (C_{WDT} に1000pFのコンデンサ使用時は最小17ms)以内に発生します。この最初に有効な立ち下がりエッジの後に続くエッジは、図13bに示すタイミングで発生する必要があります。その後の各々のエッジは t_{WDL} (C_{WDT} に1000pFのコンデンサ使用時は最大785 μ s)期間を経た後かつ t_{WDU} が経過する前に発生しなければなりません。

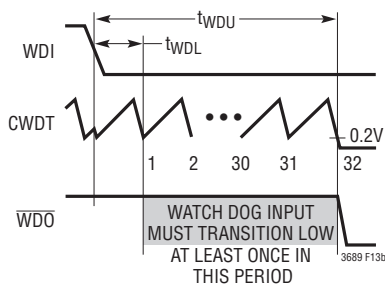
タイミング・フォルトが発生した場合は、図13cに示すように、 \overline{WDO} ピンが“L”になり、パワーオン・リセット・タイマを使って再起動シーケンスが開始されます。ただし、 \overline{RST} ピンは“H”のままです。パワーオン・リセット・タイマが終了して C_{WDT} ピンが0.2Vを超えるまでWDIのエッジは無視されます。その後、ウォッチドッグ・タイマが終了する前にWDIピンに立ち下がりエッジが発生する必要があります、これは t_{WDU} 以内に生じます。この最初に有効な立ち下がりエッジの後に続くエッジは、図13bに示すタイミングで発生する必要があります。

タイムアウト・モード(W/T = “H”)でのウォッチドッグ入力の要件を理解するには、図14を参照してください。タイムアウト・モードでWDIピンは、立ち上がりエッジと立ち下がりエッジを検出します。これらのエッジは、図14aに示すように、パワーオン・リセット・タイマが終了し C_{WDT} ピンの電圧が初めて0.2Vを超えるまでは無視されます。この後、ウォッチドッグ・タイマが終了する前にWDIピンにエッジが発生する必要があります。このエッジは t_{WDU} (C_{WDT} ピンに1000pFのコンデンサを使用時は最小17ms)以内に生じます。この最初のエッジの後に続くエッジは、図14bに示すタイミングに従う必要があります。さらに続く各エッジは t_{WDU} が経過する前に発生しなければなりません。

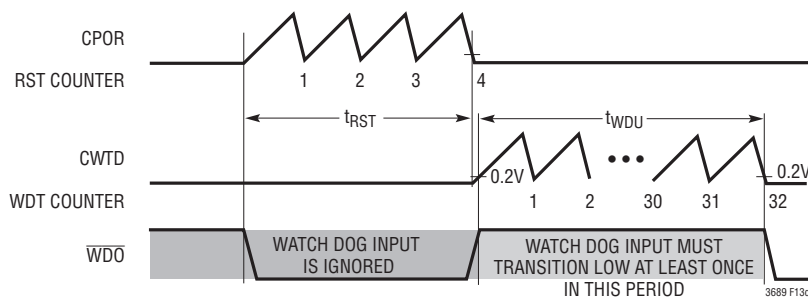
アプリケーション情報



(13a) $\overline{W}/T = "L"$ 。WDIの最初の有効な立ち下がりエッジはウォッチドッグ・タイマが終了する前に発生しなければならない



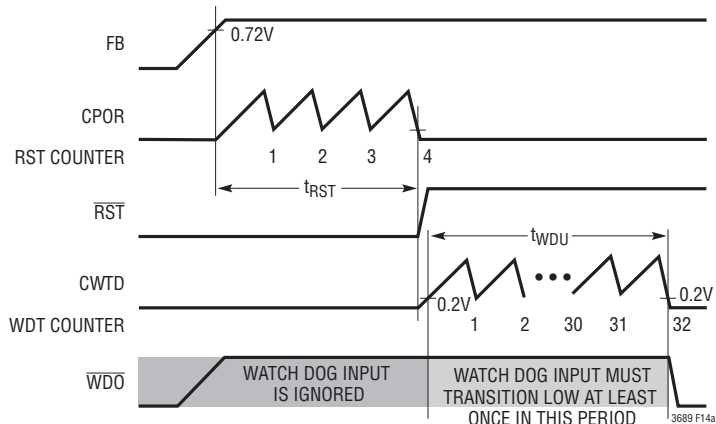
(13b) $\overline{W}/T = "L"$ 。以降に続く立ち下がりエッジは一定の時間ウィンドウ内に発生しなければならない



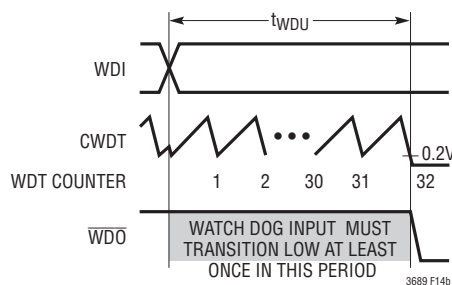
(13c) $\overline{W}/T = "L"$ 。タイミング・フォルト後の再起動シーケンス

図13. $\overline{W}/T = "L"$ 。ウィンドウ・モードでのパワーオン・リセットとウォッチドッグ・タイマのタイミング図

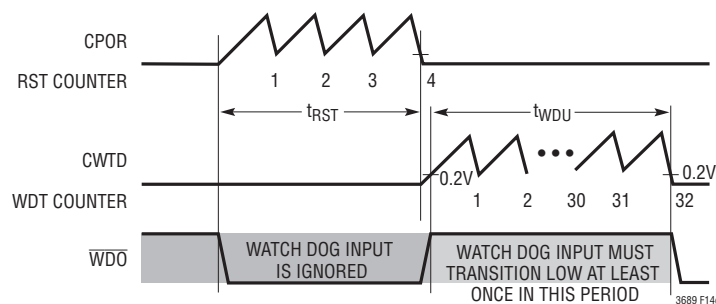
アプリケーション情報



(14a) $\overline{W}/T = "H"$ 。WDIの最初の有効な立ち下がりエッジはウォッチドッグ・タイマが終了する前に発生しなければならない



(14b) $\overline{W}/T = "H"$ 。以降に続くエッジはタイマが終了する前に発生しなければならない



(14c) $\overline{W}/T = "L"$ 。タイミング・フォルト後の再起動シーケンス

図14. $\overline{W}/T = "H"$ 。タイムアウト・モードでのパワーオン・リセットとウォッチドッグ・タイマのタイミング図

アプリケーション情報

タイミング・フォルトが発生した場合は、図14cに示すように、WDOピンが“L”になり、パワーオン・リセット・タイマを使って再起動シーケンスが開始されます。ただし、RSTピンは“H”のままです。パワーオン・リセット・タイマが終了しCWDTピンが初めて0.2Vを超えるまでWDIのエッジは無視されます。この後、ウォッチドッグ・タイマが終了する前にWDIピンにエッジが発生する必要があり、これは t_{WDU} 以内に生じます。この最初の立ち上がりエッジの後に続くエッジは、図14bに示すタイミングに従う必要があります。

短絡入力と逆入力に対する保護

過度に飽和しないようにインダクタを選択すれば、LT3689は出力の短絡に耐えます。短絡状態で動作するとき、LT3689は谷電流が1.2Aの標準値になるまで周波数を下げます(図15を参照)。LT3689に入力が加わっていないときに出力が高く保持されるシステムでは、考慮すべき状況がもう1つあります。それはバッテリー充電アプリケーションまたはバッテリーや他の電源がLT3689の出力とダイオードOR接続されているバッテリー・バックアップ・システムで発生することがあります。VINピンがフロート状態で、EN/UVLOピンが(ロジック信号によって、あるいはVINに接続されているため)“H”に保たれていると、SWピンを通してLT3689の内部回路に静置電流が流れます。この状態で数mAの電流を許容できるシステムであればこれは問題ありません。EN/UVLOピンが接地されていると、SWピンの電流は実質的にゼロに低下します。ただし、出力を高く保持した状態でVINを接地すると、出力からSWピンおよびVINピンを通してLT3689内部の寄生ダイオードに大きな電流が流れる可能性があります。入力電圧が与えられているときだけ動作し、短絡入力や逆入力に対して保護する回路を図16に示します。

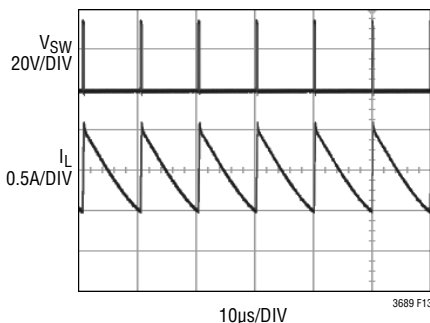


図15. LT3689は周波数を100kHzより下に下げ36V入力での短絡出力に対して保護する

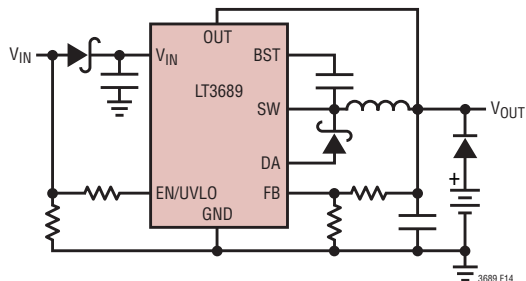


図16. ダイオードD4は出力に接続されたバックアップ用バッテリーが短絡した入力によって放電するのを防ぐ。逆入力に対しても回路を保護する。LT3689は入力を与えられているときだけ動作する

PCBのレイアウト

動作を最適化し、EMIを最小にするには、プリント回路基板のレイアウト時に注意が必要です。推奨部品配置とトレース、グランド・プレーンおよびビアの位置を図17に示します。大きなスイッチング電流がLT3689のVINピンとSWピン、キャッチ・ダイオード(D1)および入力コンデンサ(C1)を流れることに注意してください。これらの部品が形成するループはできるだけ小さくします。これらの部品とインダクタおよび出力コンデンサは回路基板の同じ側に配置します。これらの部品の下には切れ目のないローカル・グランド・プレーンを配置します。SWノードとBSTノードはできるだけ小さくします。最後に、グランド・トレースがSWノードとBOOSTノードからFBノードとVCノード

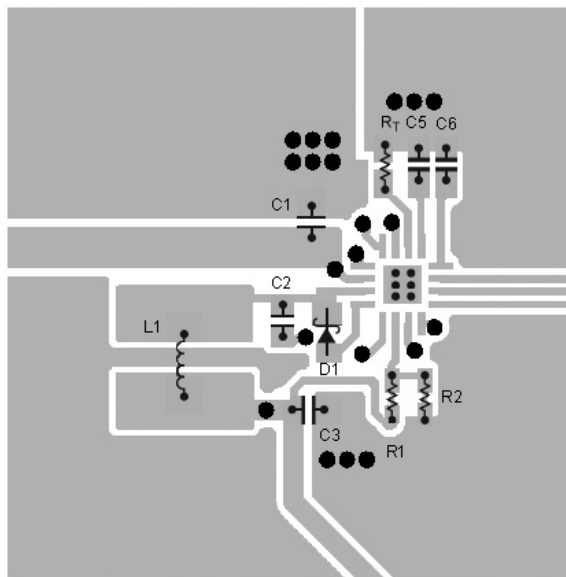


図17. QFNパッケージのレイアウト例。優れたPCBレイアウトは適切な低EMI動作を確実に実現する

アプリケーション情報

をシールドするように、FBノードは小さくします。パッケージの底の露出パッドは、ヒートシンクとして機能するように、グランド・プレーンに半田付けする必要があります。熱抵抗を低く保つには、グランド・プレーンをできるだけ広げ、基板内の追加グランド・プレーンや裏側へのサーマル・ビアをLT3689の下や近くに追加します。

高温に関する検討事項

LT3689の温度を上げないため、PCBがヒートシンクを与える必要があります。パッケージの底の露出パッドをグランド・プレーンに半田付けする必要があります。このグランドはサーマル・ビアを使って下の大きな銅層に接続します。これらの層はLT3689が発生する熱を放散します。ビアを追加すると、熱抵抗をさらに減らすことができます。LT3689は出力電流能力が大きいため、接合部温度が絶対最大定格の125°C(Hグレードでは150°C)を超えて上昇するのに十分な熱を放散する可能性があります。高い周囲温度で動作させるとき、周囲温度が125°C(Hグレードでは150°C)に近づくにつれ、最大負荷電流をデレーティングします。トップレイヤのレイアウトが

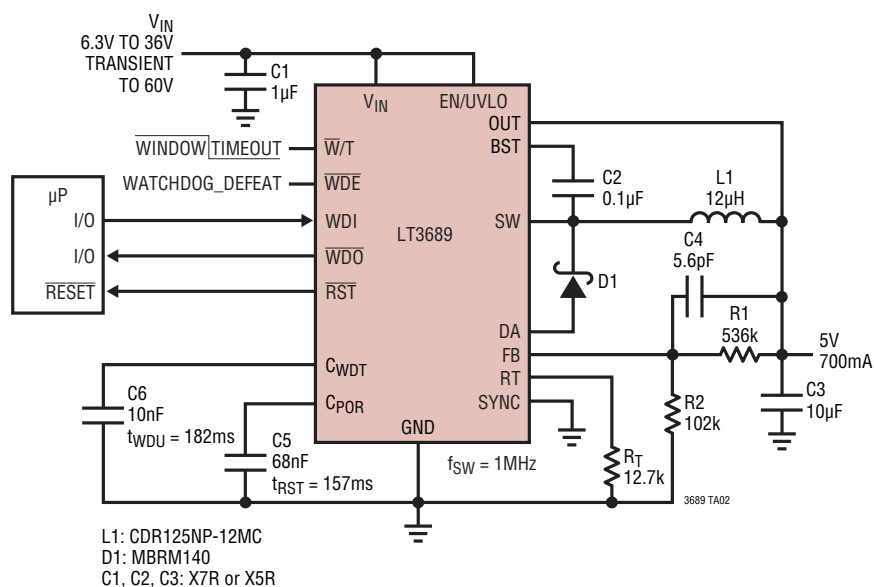
図17に似ている大きさが5cm×7.5cmの基板を、静止空気中で、3.3V_{OUT}、700kHzのスイッチング周波数で評価しました。700mAの負荷では、12Vおよび24Vに等しい入力電圧で温度が周囲温度より約12°C上に達しました。LT3689内部の電力損失は効率測定から計算される総電力損失からキャッチ・ダイオードの損失を差し引いて推測することができます。ダイ温度は、LT3689の電力損失に(接合部から周囲への)熱抵抗を掛けて計算します。

リニアテクノロジー社の他の出版物

「アプリケーションノート」の19、35および44には降圧レギュレータと他のスイッチング・レギュレータの詳細な説明と設計情報が含まれています。LT1376のデータシートには出力リップル、ループ補償および安定性のテストに関するさらに広範な説明が与えられています。「デザインノート318」には降圧レギュレータを使った両極出力電圧を発生させる方法が示されています。

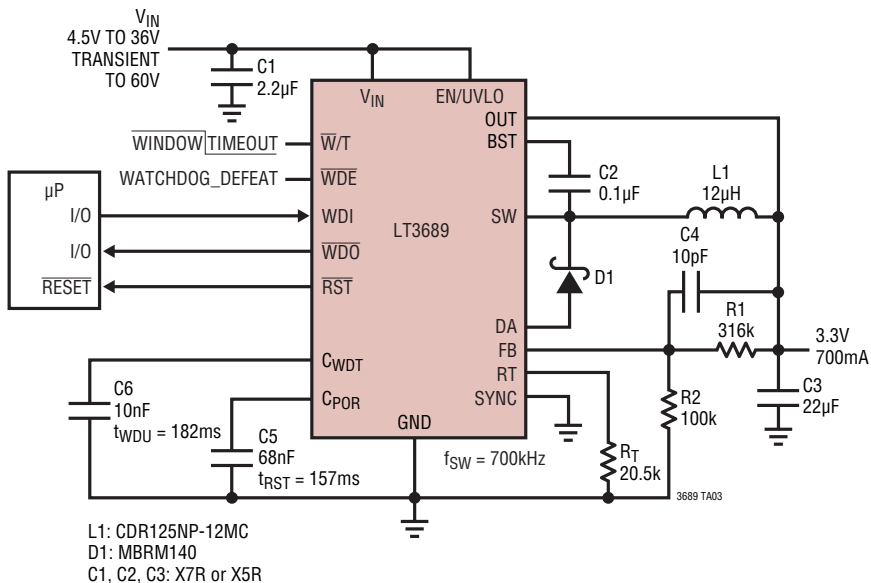
標準的応用例

5V降圧コンバータ

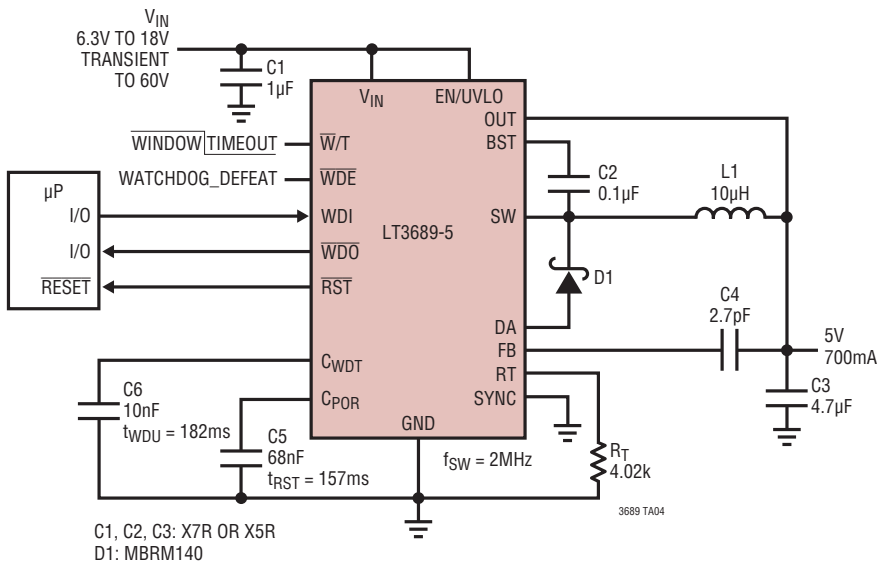


標準的応用例

3.3V降圧コンバータ



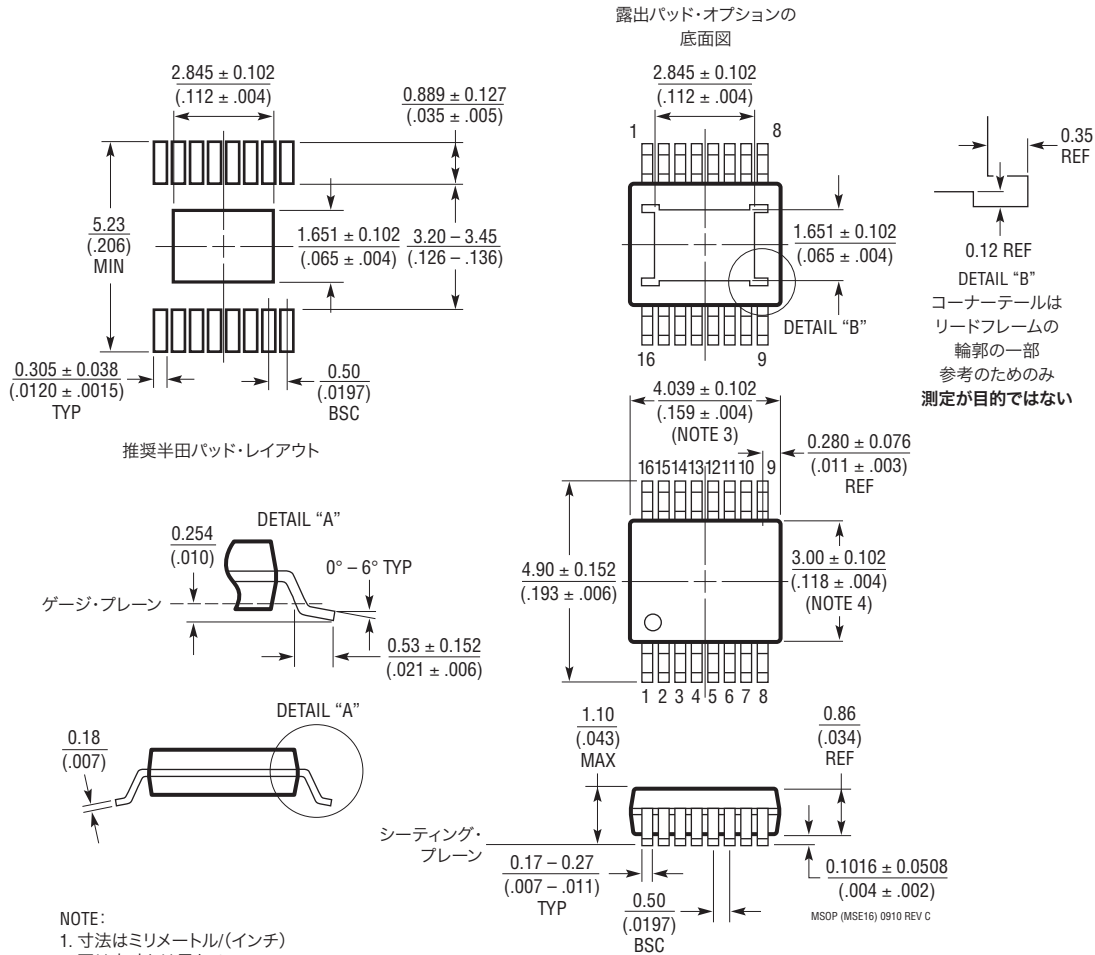
5V、2MHz降圧コンバータ



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

MSE Package
16-Lead Plastic MSOP, Exposed Die Pad
 (Reference LTC DWG # 05-08-1667 Rev C)



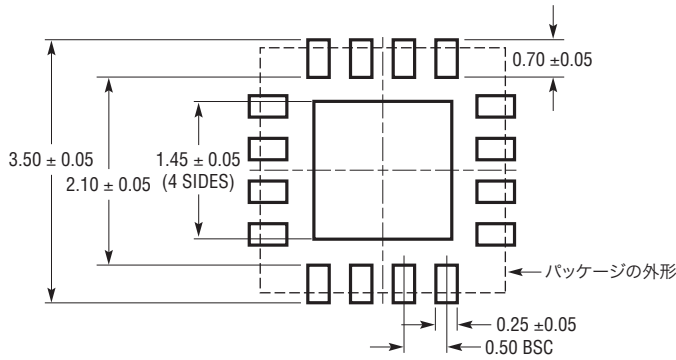
NOTE:

1. 寸法はミリメートル(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない
モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm (0.006")を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない
リード間のバリまたは突出部は、各サイドで0.152mm (0.006")を超えないこと
5. リードの平坦度(成形後のリードの底面)は最大0.102mm (0.004")であること

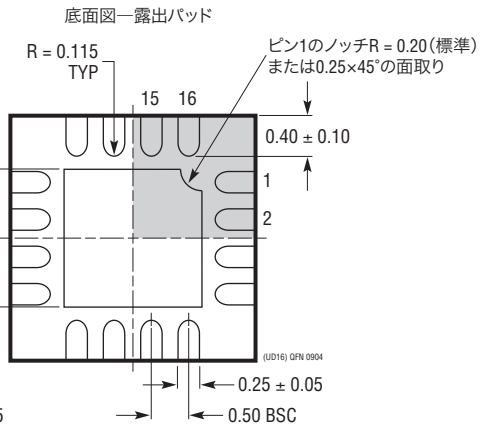
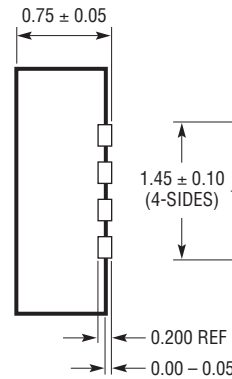
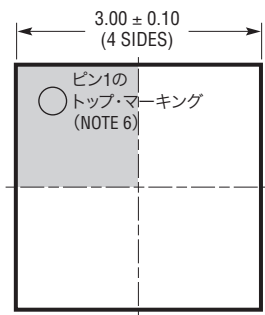
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

UD Package 16-Lead Plastic QFN (3mm × 3mm) (Reference LTC DWG # 05-08-1691)



推奨する半田パッドのピッチと寸法



NOTE:

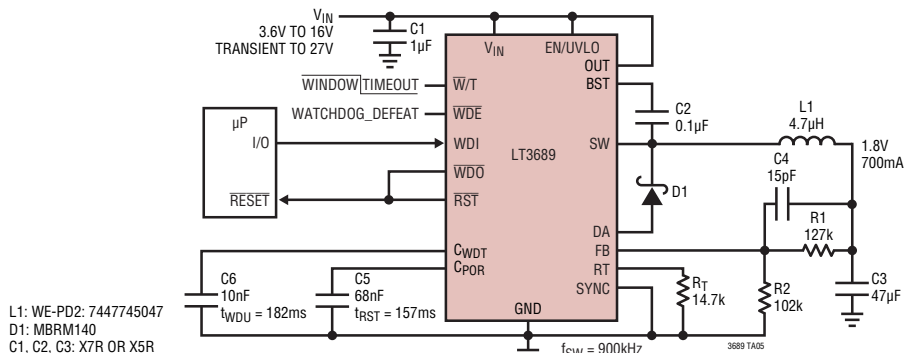
1. 図面はJEDECのパッケージ外形M0-220のバリエーション(WEED-2)に適合
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

改訂履歴

REV	日付	概要	ページ番号
A	4/10	LT3689-5固定出力電圧オプションを追加	1~32
B	9/10	「電気的特性」セクションの $t_{SW(Off)}$ と V_{OL} の条件を改訂	3
C	10/10	「標準的応用例」セクションの「5V、2MHz降圧コンバータ」の図のOUTからGNDまでの接続を削除	28
D	2/11	「アプリケーション情報」セクションの図12を差し替え	24
E	3/13	スイッチング周波数の限界値とフォールドバック抵抗の値を明確化 ウォッチドッグ・タイミングのグラフを明確化	3 25~28

標準的応用例

ウォッチドッグ・タイミングまたは出力電圧フォルトによって発生する
システム・リセット付き1.8V降圧コンバータ



関連製品

製品番号	説明	注釈
LT1766	60V、1.2A (I _{OUT})、200kHz高効率降圧DC/DCコンバータ	V _{IN} : 5.5V~60V、V _{OUT(MIN)} = 1.20V、I _Q = 2.5mA、I _{SD} = 25µA、TSSOP-16およびTSSOP-16Eパッケージ
LT1936	36V、1.4A (I _{OUT})、500kHz高効率降圧DC/DCコンバータ	V _{IN} : 3.6V~36V、V _{OUT(MIN)} = 1.2V、I _Q = 1.9mA、I _{SD} < 1µA、MS8Eパッケージ
LT1976/ LT1977	60V、1.2A (I _{OUT})、200kHz/500kHz高効率降圧DC/DCコンバータ、Burst Mode動作付き	V _{IN} : 3.3V~60V、V _{OUT(MIN)} = 1.20V、I _Q = 100µA、I _{SD} < 1µA、TSSOP-16Eパッケージ
LT3434/ LT3435	60V、2.4A (I _{OUT})、200kHz/500kHz高効率降圧DC/DCコンバータ、Burst Mode動作付き	V _{IN} : 3.3V~60V、V _{OUT(MIN)} = 1.20V、I _Q = 100µA、I _{SD} < 1µA、TSSOP-16Eパッケージ
LT3437	60V、400mA (I _{OUT})、マイクロパワー降圧DC/DCコンバータ、Burst Mode動作付き	V _{IN} : 3.3V~60V、V _{OUT(MIN)} = 1.25V、I _Q = 100µA、I _{SD} < 1µA、3mm × 3mm DFN-10およびTSSOP-16Eパッケージ
LT3480	60Vまでの過渡保護付き、36V、2A (I _{OUT})、2.4MHz高効率降圧DC/DCコンバータ、Burst Mode動作付き	V _{IN} : 3.6V~38V、V _{OUT(MIN)} = 0.78V、I _Q = 70µA、I _{SD} < 1µA、3mm × 3mm DFN-10およびMSOP-10Eパッケージ
LT3481	36Vまでの過渡保護付き、34V、2A (I _{OUT})、2.8MHz高効率降圧DC/DCコンバータ、Burst Mode動作付き	V _{IN} : 3.6V~34V、V _{OUT(MIN)} = 1.26V、I _Q = 50µA、I _{SD} < 1µA、3mm × 3mm DFN-10およびMSOP-10Eパッケージ
LT3493	36V、1.4A (I _{OUT})、750kHz高効率降圧DC/DCコンバータ	V _{IN} : 3.6V~36V、V _{OUT(MIN)} = 0.8V、I _Q = 1.9mA、I _{SD} < 1µA、2mm × 3mm DFN-6パッケージ
LT3500	36V、40V _{MAX} 、2A、2.5MHz高効率降圧DC/DCコンバータとLDOコントローラ	V _{IN} : 3.6V~36V、V _{OUT(MIN)} = 0.8V、I _Q = 2.5mA、I _{SD} < 10µA、3mm × 3mm DFN-10パッケージ
LT3505	40Vまでの過渡保護付き、36V、1.4A (I _{OUT})、3MHz高効率降圧DC/DCコンバータ	V _{IN} : 3.6V~34V、V _{OUT(MIN)} = 0.78V、I _Q = 2mA、I _{SD} = 2µA、3mm × 3mm DFN-8およびMSOP-8Eパッケージ
LT3507	36V 2.5MHz、トリプル (2.4A+1.5A+1.5A (I _{OUT})) 高効率降圧DC/DCコンバータ、LDOコントローラ付き	V _{IN} : 3.6V~36V、V _{OUT(MIN)} = 0.8V、I _Q = 2.5mA、I _{SD} = 10µA、TSSOP-16およびTSSOP-16Eパッケージ
LT3508	40Vまでの過渡保護付き、36V、デュアル1.4A (I _{OUT})、3MHz高効率降圧DC/DCコンバータ	V _{IN} : 3.7V~37V、V _{OUT(MIN)} = 0.8V、I _Q = 4.6mA、I _{SD} = 1µA、4mm × 4mm QFN-24およびTSSOP-16Eパッケージ
LT3682	36V、60V _{MAX} 、1A、2.2MHz高効率マイクロパワー降圧DC/DCコンバータ	V _{IN} : 3.6V~36V、V _{OUT(MIN)} = 0.8V、I _Q = 75mA、I _{SD} < 1µA、3mm × 3mm DFN-12パッケージ
LT3684	36Vまでの過渡保護付き、34V、2A (I _{OUT})、2.8MHz高効率降圧DC/DCコンバータ	V _{IN} : 3.6V~34V、V _{OUT(MIN)} = 1.26V、I _Q = 850µA、I _{SD} < 1µA、3mm × 3mm DFN-10およびMSOP-10Eパッケージ
LT3685	60Vまでの過渡保護付き、36V、2A (I _{OUT})、2.4MHz高効率降圧DC/DCコンバータ	V _{IN} : 3.6V~38V、V _{OUT(MIN)} = 0.78V、I _Q = 70µA、I _{SD} < 1µA、3mm × 3mm DFN-10およびMSOP-10Eパッケージ