

## 2mm × 2mm DFNパッケージの デュアル150mA LDO付きモノリシック 固定出力400mA降圧レギュレータ

### 特長

- 2.9V～5.5V単一入力からのトリプル出力電源
- 降圧DC/DC: 固定1.2V出力、最大400mA
- LD01: 固定2.8V出力、最大150mA
- LD02: 固定1.8V出力、最大150mA
- リファレンス精度: ±2.5%
- 2.25MHzの固定周波数動作
- 最小限の外付け部品数
- 電流モード動作により、  
優れた入力および負荷過渡応答を実現
- 出力ごとにソフトスタート機能を搭載
- 1つのイネーブル・ピンにより、  
3つの出力すべてをターンオン/シャットダウン
- 2mm×2mm×0.75mmの小型DFNパッケージ

### アプリケーション

- DMBおよびDVB-H携帯電話
- ハンドヘルド製品(PDA、PMP、GPS)
- デジタル・ロジック、I/O、FPGA、CPLD、ASIC、CPU、  
RFチップセット向けのマルチ電圧電源

### 概要

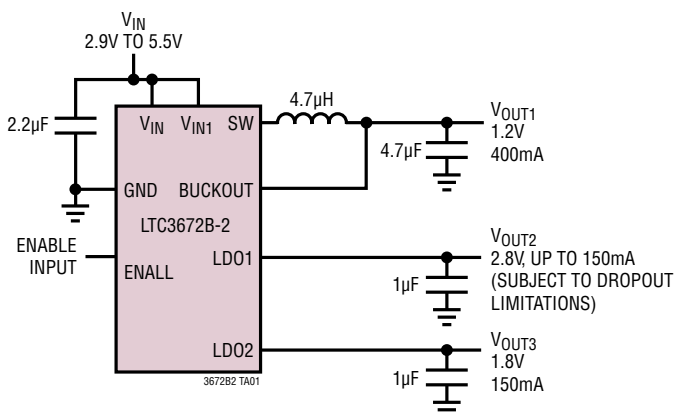
LTC<sup>®</sup>3672B-2は1個の400mA同期整流式降圧レギュレータと2個の150mA低損失リニア・レギュレータ(LDO)で構成されたトリプル電源です。2.25MHzの固定周波数動作は軽負荷まで維持されます。2.9V～5.5Vの入力電源範囲は、1セル・リチウムイオンおよびリチウムポリマー・アプリケーション、ならびに3.3Vまたは5Vレールから低電圧ASICへの給電に特に適しています。

LTC3672B-2は、降圧出力で1.2V、LDO1出力で2.8V、LDO2出力で1.8Vを安定化します。外付け部品数は最小限で済み、3つの出力それぞれにつき、1個のインダクタ、1個の入力コンデンサ、出力コンデンサのみです。また、LTC3672B-2は制御ループ補償機能を搭載しています。

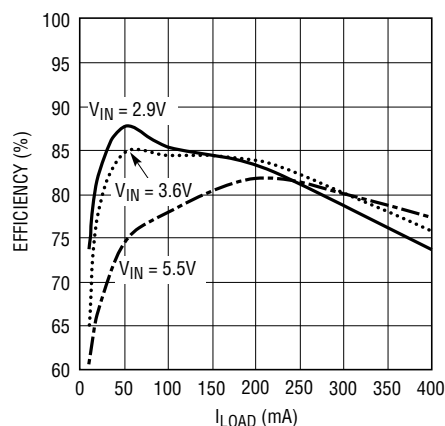
LTC3672B-2は2mm×2mm×0.75mmの8ピンDFNパッケージで供給されます。

**LT**、**LT**、**LTC**、**LTM**はリニアテクノロジー社の登録商標です。  
他のすべての商標はそれぞれの所有者に所有権があります。

### 標準的応用例



降圧DC/DCの効率と負荷



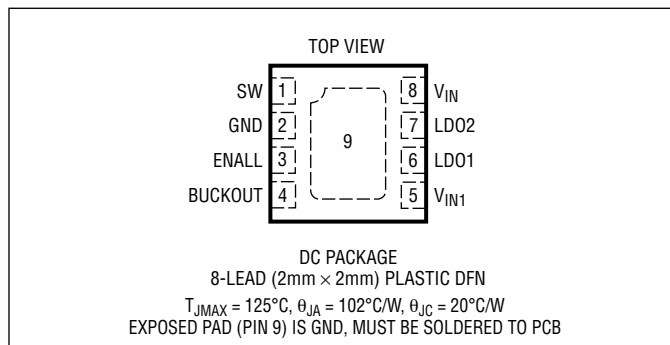
# LTC3672B-2

## 絶対最大定格

(Note 1, 3)

$V_{IN}$ .....	-0.3V~6V
$V_{IN1}$ 、BUCKOUT、ENALL、SW、 LDO2.....	-0.3Vから( $V_{IN}+0.3V$ )または6Vの低い方
LDO1.....	-0.3Vから( $V_{IN1}+0.3V$ )または6Vの低い方
接合部温度.....	125°C
動作温度範囲 (Note 2).....	-40°C~85°C
保存温度範囲.....	-65°C~125°C

## ピン配置



## 発注情報

LEAD FREE FINISH	TAPE AND REEL	PART MARKING	PACKAGE DESCRIPTION	TEMPERATURE RANGE
LTC3672BEDC-2#PBF	LTC3672BEDC-2#TRPBF	LDBH	8-Lead (2mm × 2mm) Plastic DFN	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。  
 非標準の鉛ベース仕上げの製品の詳細については、弊社へお問い合わせください。

鉛フリー製品のマーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
 テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^{\circ}C$ での値。注記がない限り、 $V_{IN} = V_{IN1} = 3.6V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{IN}$	Input Voltage Range		● 2.9		5.5	V
$V_{UVLO}$	$V_{IN}$ Undervoltage Lockout Threshold	$V_{IN}$ Rising		1.7	2	V
	Undervoltage Lockout Hysteresis			12	100	mV
$I_{Q,VIN}$	$V_{IN}$ Quiescent Current All Outputs Enabled, No Load Shutdown	(Note 4) $V_{BUCKOUT} = 1.3V$ $V_{ENALL} = 0V$		260	400	$\mu A$
$I_{Q,VIN1}$	$V_{IN1}$ Quiescent Current All Outputs Enabled, No Load Shutdown	$V_{ENALL} = 0V$		2.3	5	$\mu A$
$V_{IL}$	ENALL Pin Logic Low Voltage		●		0.4	V
$V_{IH}$	ENALL Pin Logic High Voltage		● 1.2			V
$R_{ENALL}$	ENALL Pin Pulldown Resistance			5.5		M $\Omega$

### Synchronous Buck Regulator

$f_{OSC}$	Oscillator Frequency		1.8	2.25	2.7	MHz
$V_{BUCKOUT}$	Regulated Output Voltage	●	1.17	1.2	1.23	V
$I_{MAXP}$	PMOS Switch Maximum Peak Current (Note 5)		550	800	1100	mA
$I_{OUT,BUCK}$	Available Output Current		400			mA
$R_{P,BUCK}$	PMOS Switch On-Resistance			0.6		$\Omega$
$R_{N,BUCK}$	NMOS Switch On-Resistance			0.7		$\Omega$

3672B2f

## 電气的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = V_{IN1} = 3.6\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$R_{PD,BUCKOUT}$	BUCKOUT Pulldown Resistance in Shutdown	$V_{ENALL} = 0\text{V}$		10		$k\Omega$
$R_{PD,SW}$	SW Pulldown Resistance in Shutdown	$V_{ENALL} = 0\text{V}$		10		$k\Omega$
$t_{SS,BUCK}$	Soft-Start Time			0.2		ms

## LDO Regulator 1

$V_{LD01}$	Regulated Output Voltage	LD01 Output, $I_{LD01} = 1\text{mA}$	●	2.73	2.8	2.87	V
	Line Regulation with Respect to $V_{IN}$	$I_{LD01} = 1\text{mA}$ , $V_{IN} = V_{IN1} = 2.9\text{V}$ to $5.5\text{V}$			1		mV/V
	Load Regulation	$I_{LD01} = 1\text{mA}$ to $150\text{mA}$			-0.1		mV/mA
	Available Output Current			150			mA
	Short-Circuit Output Current			440			mA
$V_{DROP1}$	Dropout Voltage (Note 6)	$I_{LD01} = 150\text{mA}$			135	250	mV
$t_{SS,LD01}$	Soft-Start Time				0.1		ms
$R_{PD,LD01}$	Output Pulldown Resistance in Shutdown				10		$k\Omega$

## LDO Regulator 2

$V_{LD02}$	Regulated Output Voltage	LD02 Output, $I_{LD02} = 1\text{mA}$	●	1.755	1.8	1.845	V
	Line Regulation with Respect to $V_{IN}$	$I_{LD02} = 1\text{mA}$ , $V_{IN} = 2.9\text{V}$ to $5.5\text{V}$			0.6		mV/V
	Load Regulation	$I_{LD02} = 1\text{mA}$ to $150\text{mA}$			-0.1		mV/mA
	Available Output Current			150			mA
	Short-Circuit Output Current			450			mA
$V_{DROP2}$	Dropout Voltage (Note 6)	$I_{LD02} = 150\text{mA}$			290	400	mV
$t_{SS,LD02}$	Soft-Start Time				0.1		ms
$R_{PD,LD02}$	Output Pulldown Resistance in Shutdown				10		$k\Omega$

**Note 1:** Note 1: 絶対最大定格はそれを超えるとデバイスに永続的な損傷を与える可能性がある値。また、絶対最大定格状態が長時間続くと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

**Note 2:** LTC3672B-2は $0^\circ\text{C}$ ~ $85^\circ\text{C}$ の温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C}$ ~ $85^\circ\text{C}$ の動作温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。

**Note 3:** このデバイスには、短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護機能がアクティブなとき、接合部温度は $125^\circ\text{C}$ を超える。規定された最高動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

**Note 4:** スイッチング周波数で降圧レギュレータの内部MOSFETスイッチに供給されるゲート電荷により、動作時消費電流は増加する。

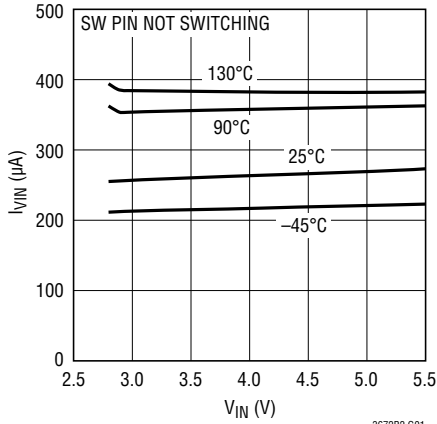
**Note 5:** このデバイスの電流制限機能は、短時間または間欠的なフォールト状態からデバイスを保護するためのもの。規定された最大ピン電流定格を超えた動作が継続すると、デバイスの劣化または故障が生じるおそれがある。

**Note 6:** 損失電圧は、規定出力電流でレギュレーションを維持するのに必要な、入力から出力への最小電圧差である。LD01がドロップアウト時には、出力電圧は $(V_{IN1} - V_{DROP1})$ に等しくなる。LD02がドロップアウト時には、出力電圧は $(V_{IN} - V_{DROP2})$ に等しくなる。

# LTC3672B-2

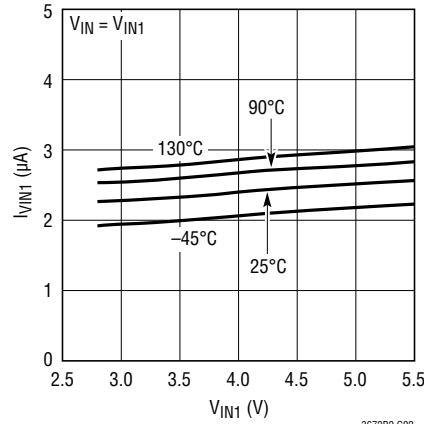
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

$V_{IN}$ 消費電流と $V_{IN}$ 電圧



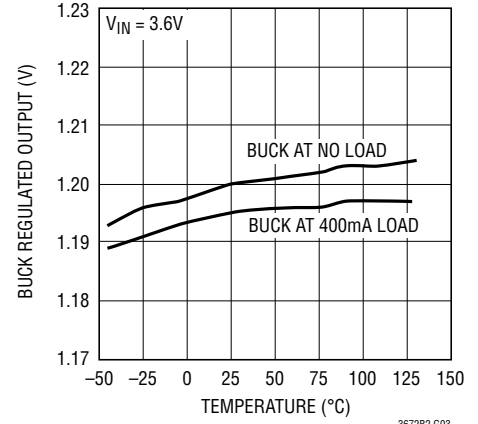
3672B2 G01

$V_{IN1}$ 消費電流と $V_{IN1}$ 電圧



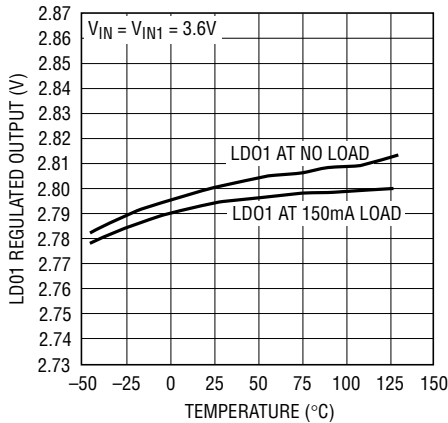
3672B2 G02

降圧の安定化出力と温度



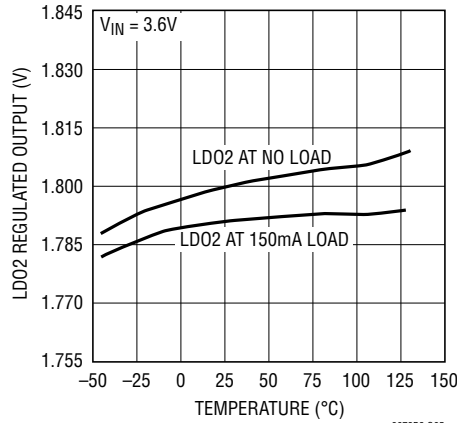
3672B2 G03

LD01の安定化出力と温度



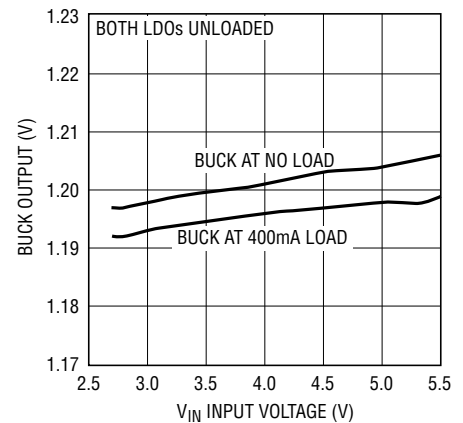
3672B2 G04

LD02の安定化出力と温度



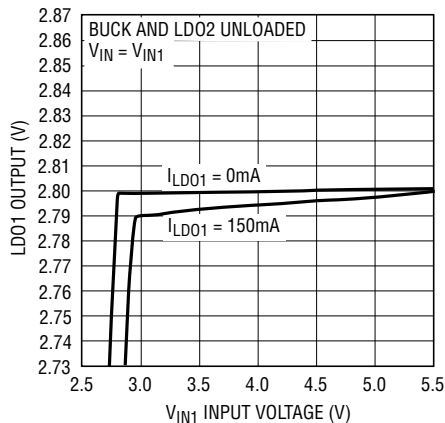
3672B2 G05

降圧の安定化出力と $V_{IN}$ 入力電圧



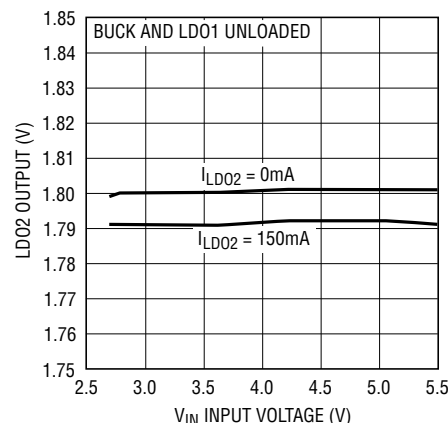
3672B2 G06

LD01の安定化出力と $V_{IN1}$ 入力電圧



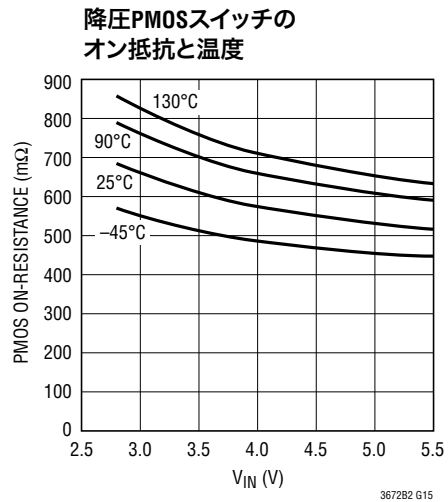
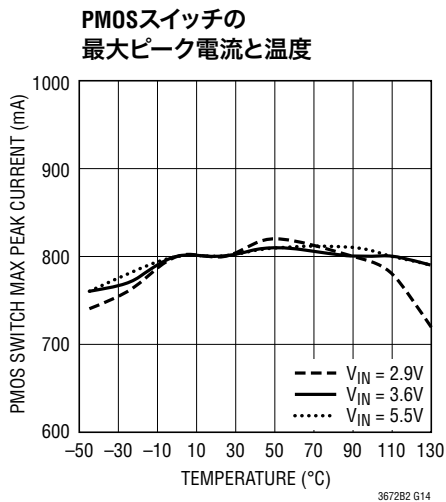
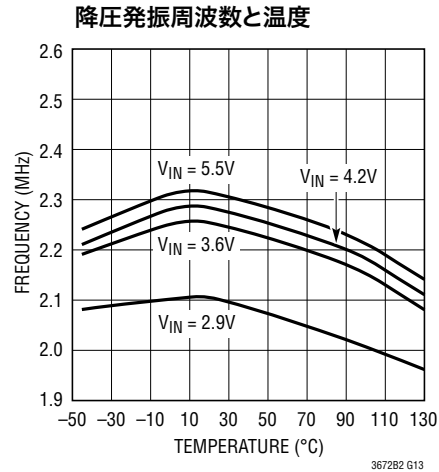
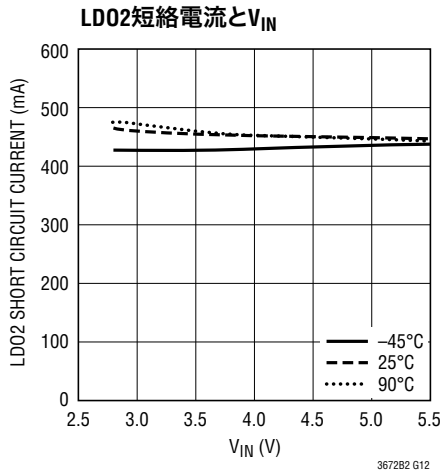
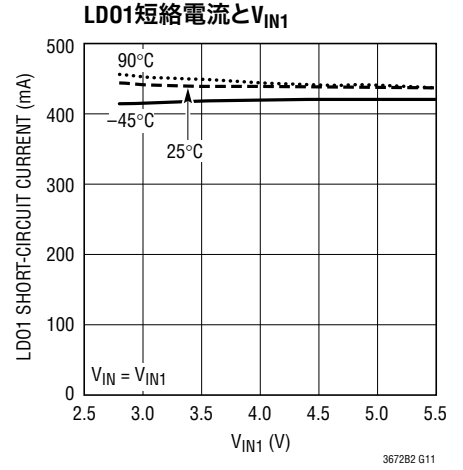
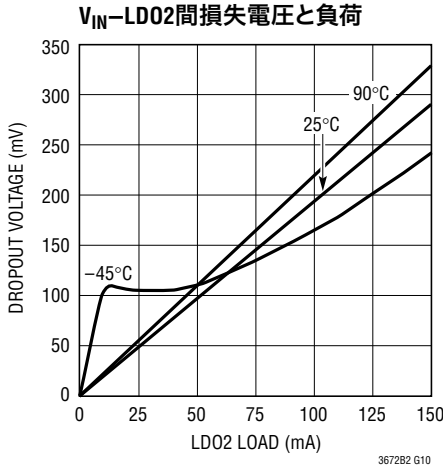
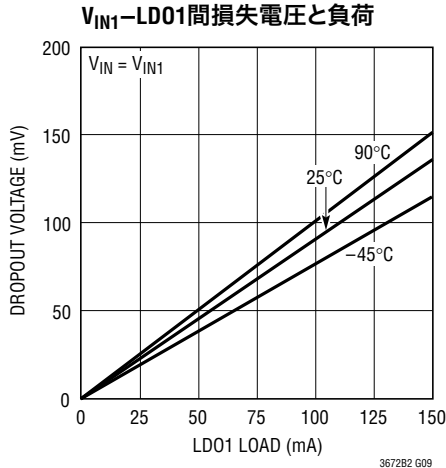
3672B2 G07

LD02の安定化出力電圧と $V_{IN}$ 入力電圧



3672B2 G08

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。



# LTC3672B-2

## ピン機能

**SW (ピン1):** インダクタへのスイッチ・ノードの接続ピン。このピンは、降圧レギュレータのメインPMOSスイッチと同期NMOSスイッチのドレインに接続されています。

**GND (ピン2):** グランド。

**ENALL (ピン3):** このピンを“H”にすると3つの出力すべてがイネーブルされ、“L”にするとデバイスがシャットダウンします。これはMOSゲート入力です。このピンは内部の5.5MΩ抵抗でグラウンドに接続されています。

**BUCKOUT (ピン4):** 降圧レギュレータの出力電圧センスの接続ピン。

**V<sub>IN1</sub> (ピン5):** 1番目の低損失リニア・レギュレータ(LDO1)の電源入力。このピンはV<sub>IN</sub>(ピン8)、またはV<sub>IN</sub>を上回らない電圧に接続することができます。

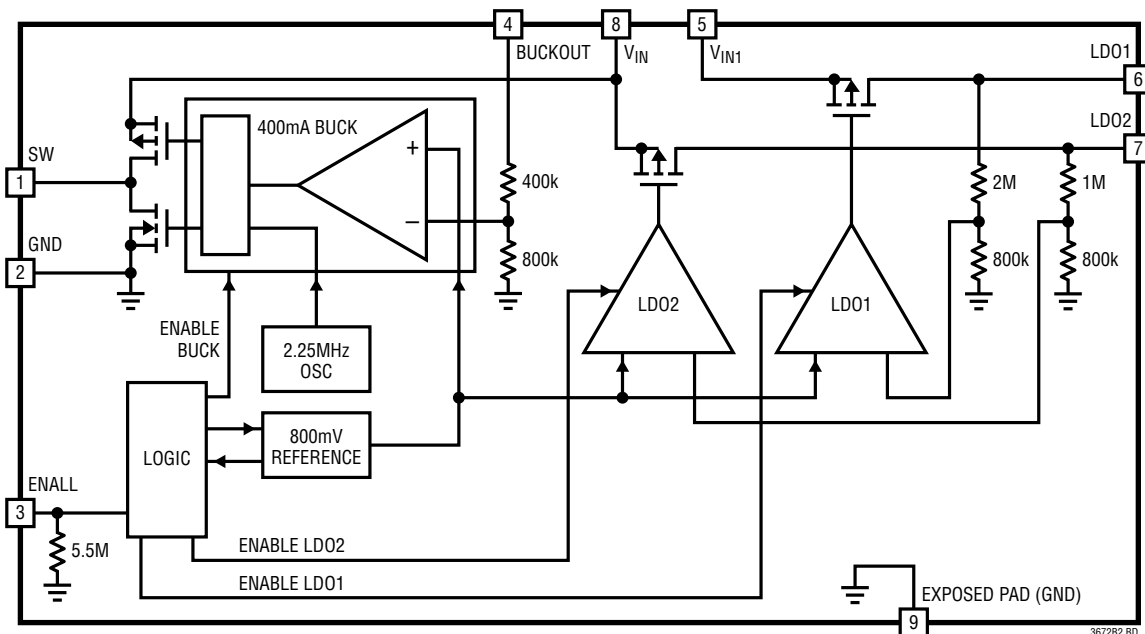
**LD01 (ピン6):** 1番目の低損失リニア・レギュレータの出力。このピンは、1μF以上のセラミック・コンデンサを使用してグラウンドにバイパスする必要があります。

**LD02 (ピン7):** 2番目の低損失リニア・レギュレータの出力。このピンは、1μF以上のセラミック・コンデンサを使用してグラウンドにバイパスする必要があります。

**V<sub>IN</sub> (ピン8):** デバイスの入力バイアス電源、および降圧レギュレータとLDO2の電源入力。このピンは、2.2μF以上のセラミック・コンデンサを使用してグラウンドにバイパスします。

**露出パッド (ピン9):** グランド。露出パッドはPCボードに半田付けする必要があります。

## ブロック図



## 動作

### はじめに

LTC3672B-2は、同期整流式降圧コンバータと2個の低損失リニアDCレギュレータ(LDO)を組み合わせ、高電圧入力源から3つの低電圧出力を供給します。すべての出力は、ENALLピンによって同時にイネーブルまたはディスエーブルされます。出力のレギュレーション電圧は製造時に設定され、降圧レギュレータは公称1.2V、LDO1は公称2.8V、LDO2は公称1.8Vです。

出力のレギュレーション電圧が異なるデバイスのバージョンについては、弊社へお問い合わせください。

### 同期整流式降圧レギュレータ

同期整流式降圧レギュレータは固定周波数電流モード・アーキテクチャを採用しており、非常に軽い負荷まで2.25MHzでスイッチングし、サイクルをスキップすることによって無負荷動作に対応します。入力電圧が目標の出力電圧に非常に近い値まで低下するか、または目標の出力電圧を下回る場合、降圧レギュレータは100%デューティ・サイクルに対応します(低損失モード)。起動時には、ソフトスタート回路によって突入電流が制限されます。出力が短絡した場合には、出力電流が制限されます。EMI放射を低減するため、スイッチ・ノードはスルーレートが制限されています。デバイスに降圧レギュレーション制御ループ補償機能が内蔵されているので、外付け部品は不要です。

### メイン制御ループ

エラーアンプによって、内部リファレンス電圧とBUCKOUTピンの電圧の差がモニタされます。BUCKOUTの電圧がリファレンスを下回ると、エラーアンプの出力電圧は上昇します。BUCKOUTの電圧がリファレンスを上回ると、エラーアンプの出力電圧は低下します。

エラーアンプの出力は以下のメカニズムによってピーク・インダクタ電流を制御します。2.25MHzの自走発振器に合わせて、発振サイクルの開始時にメインPチャネルMOSFETスイッチが

オンします。このPMOSスイッチによって、 $V_{IN}$ 電源からSWピンを經由してインダクタを通り、出力コンデンサと負荷に電流が流れ込みます。電流がエラーアンプの出力によって設定されたレベルに達すると、PMOSスイッチがシャットオフし、NチャネルMOSFETの同期整流器がオンします。インダクタに蓄えられたエネルギーはこのNMOSスイッチによって負荷に放電されます。NMOSスイッチは、これを流れる電流が2.25MHzのサイクルの終了時より前にゼロに低下すると、サイクルの終了時か、またはそれより前にオフします。

これらのメカニズムによって、エラーアンプはピーク・インダクタ電流を調整し、出力電圧をBUCKOUTピンによってセンスされる電圧に安定化するのに必要な出力電力を供給します。必要な制御ループ補償機能はすべて降圧スイッチング・レギュレータに内蔵されているので、1個のセラミック出力コンデンサを使用するだけで安定化することができます。

### 軽負荷/無負荷でのサイクル・スキップ

軽負荷時には、発振サイクルが終了する前にインダクタ電流がゼロになり、NMOS同期整流器がオフすることがあります。この場合、SWピンがハイ・インピーダンスになり、「リングング」が抑えられます。これは不連続動作と呼ばれ、スイッチング・レギュレータでは通常の動作です。負荷が非常に軽い状態および無負荷状態では、降圧レギュレータは出力の安定を維持するため、必要に応じてサイクルを自動的にスキップします。

### ソフトスタート

降圧レギュレータのソフトスタートは、最大許容ピーク・インダクタ電流を200 $\mu$ sの時間をかけて徐々に増加させることによって実行します。これによって出力がゆっくり立ち上がるので、出力コンデンサを充電するのに必要な突入電流を抑えることができます。ソフトスタート・サイクルは、LTC3672B-2がイネーブルされるたび、またはフォールト状態(サーマル・シャットダウンまたはUVLO)が生じた後に開始されます。

## 動作

### スイッチのスルーレート制御

降圧レギュレータには、スイッチ・ノード(SWピン)のスルーレートを制限する特許出願中の新規回路が搭載されています。この新規回路は、スイッチ・ノードを数ナノ秒の時間で遷移させ、高効率を維持しながらEMIの放射と電源ノイズの伝導を大幅に低減するように設計されています。

### 低 $V_{IN}$ 電源の低電圧ロックアウト

$V_{IN}$ が約1.7Vを下回ると、LTC3672B-2は低電圧ロックアウト(UVLO)回路によってシャットダウンされます。

### 低損失のリニア・レギュレータ(LDOs)

LTC3672B-2は2個の150mA固定出力LDOレギュレータを備えています。LDO1は $V_{IN1}$ ピンから電力を取り込み、LDO1ピンの2.8V出力を安定化します。LDO2は $V_{IN}$ から直接電力を取り込み、LDO2ピンの1.8V出力を安定化します。

安定化させるため、各LDO出力は最小1 $\mu$ Fのセラミック・コンデンサでグラウンドにバイパスする必要があります。

## アプリケーション情報

### 降圧レギュレータのインダクタの選択

様々なサイズや形状のインダクタが多くの製造元から提供されています。このようにデバイスの幅広い選択肢から適正なインダクタを選ぶのは困難と思われませんが、いくつかの基本的なガイドラインに従うことによって、選択プロセスが非常にシンプルになります。

降圧レギュレータは、2.2 $\mu$ H~10 $\mu$ Hの範囲のインダクタを使用して動作するように設計されています。4.7 $\mu$ Hのインダクタが妥当な出発点です。インダクタ値を大きくするとリップル電流が低減し、出力リップル電圧が改善されます。インダクタ値を小さくするとリップル電流が増加し、過渡応答時間が改善されません。効率を最大にするには、低DC抵抗のインダクタを選択します。最大負荷電流の少なくとも1.5倍のDC電流定格のインダクタを選択し、通常動作時にインダクタが飽和しないようにします。出力の短絡の可能性がある場合には、降圧コンバータで規定された最大ピーク電流を処理する定格のインダクタを使用します。

コアの材質と形状が異なると、インダクタのサイズ/電流および価格/電流の関係が変わります。フェライトやPermalloy™を素材とするトロイド・コアやシールドされたポット型コアは、小型でエネルギー放射は大きくありませんが、同様な電気的特性を有する鉄粉コアのインダクタより一般に高価です。非常に薄いコア、または体積が非常に小さいインダクタは通常、コア損失とDCR損失が非常に大きくなるので、最高の効率は得られません。使用するインダクタの種類を選択は、降圧レギュレータの動作要件に依存するよりも、多くの場合、価格対サイズ、性能、放射EMIの要件に依存します。

降圧レギュレータに適したインダクタのいくつかを表1に示します。これらのインダクタは、電流定格、DCR、物理的寸法の間でうまく妥協が図られています。全インダクタの詳細については各製造元へお問い合わせください。

## アプリケーション情報

表1. 降圧レギュレータ用の推奨インダクタ

インダクタの種類	L ( $\mu\text{H}$ )	最大 $I_{\text{DC}}$ (A)	最大DCR ( $\Omega$ )	寸法(単位mm) (L x W x H)	製造元	
DE2818C	4.7	1.25	0.072	3 x 2.8 x 1.8	Toko www.toko.com	
	3.3	1.45	0.053	3 x 2.8 x 1.8		
D312C	4.7	0.79	0.24	3.6 x 3.6 x 1.2		
	3.3	0.9	0.2	3.6 x 3.6 x 1.2		
DE2812C	4.7	1.15	0.13*	3 x 2.8 x 1.2		
	3.3	1.37	0.105*	3 x 2.8 x 1.2		
CDRH3D16	4.7	0.9	0.11	4 x 4 x 1.8	Sumida www.sumida.com	
	3.3	1.1	0.085	4 x 4 x 1.8		
CDRH2D11	4.7	0.5	0.17	3.2 x 3.2 x 1.2		
	3.3	0.6	0.123	3.2 x 3.2 x 1.2		
CLS4D09	4.7	0.75	0.19	4.9 x 4.9 x 1		
	3.3	0.75	0.19	4.9 x 4.9 x 1		
SD3118	4.7	1.3	0.162	3.1 x 3.1 x 1.8	Cooper www.cooperet.com	
	3.3	1.59	0.113	3.1 x 3.1 x 1.8		
SD3112	4.7	0.8	0.246	3.1 x 3.1 x 1.2		
	3.3	0.97	0.165	3.1 x 3.1 x 1.2		
SD12	4.7	1.29	0.117*	5.2 x 5.2 x 1.2		
	3.3	1.42	0.104*	5.2 x 5.2 x 1.2		
SD10	4.7	1.08	0.153*	5.2 x 5.2 x 1		
	3.3	1.31	0.108*	5.2 x 5.2 x 1		
LPS3015	4.7	1.1	0.2	3 x 3 x 1.5		Coil Craft www.coilcraft.com
	3.3	1.3	0.13	3 x 3 x 1.5		

\* = Typical DCR

## 入力/出力コンデンサの選択

低ESR(等価直列抵抗)のセラミック・コンデンサを使用して、 $V_{\text{IN}}$ 、 $V_{\text{IN1}}$ 、降圧レギュレータの出力、LDO1、LDO2の各ピンをグラウンドにバイパスします。X5RやX7Rのセラミック・コンデンサは他のセラミック・コンデンサのタイプに比べて広い電圧範囲と温度範囲で容量を維持するので、X5RやX7Rのみを使用します。降圧レギュレータの出力には $10\mu\text{F}$ の出力コンデンサで十分です。過渡応答および安定性を良好にするには、降圧レギュレータの出力コンデンサは、全動作温度とバイアス電圧にわたって少なくとも $4\mu\text{F}$ の容量を維持する必要があります。 $V_{\text{IN}}$ ピンは $2.2\mu\text{F}$ のコンデンサでバイパスします。LDO1出力ピンおよびLDO2出力ピンは $1\mu\text{F}$ 以上のコンデンサでバイパスします。 $V_{\text{IN1}}$ は $1\mu\text{F}$ のコンデンサでバイパスしますが、 $V_{\text{IN1}}$ が $V_{\text{IN}}$ ピンに接続されている場合には省略できます。

セラミック・コンデンサの品揃えと仕様の詳細についてはコンデンサの製造元へお問い合わせください。現在、高さが制限された設計に使用するのに最適な非常に薄い(高さ1mm未満)セラミック・コンデンサが多くの製造元から提供されています。セラミック・コンデンサの製造元のいくつかを表2に示します。

表2. セラミック・コンデンサの製造元

AVX	www.avxcorp.com
Murata	www.murata.com
Taiyo Yuden	www.t-yuden.com
Vishay Siliconix	www.vishay.com
TDK	www.tdk.com

# LTC3672B-2

---

## アプリケーション情報

### PCボードのレイアウトに関する検討事項

PCボードをレイアウトするときには、以下のリストに従ってLTC3672B-2が正しく動作するようにします。

1) パッケージの露出パッドは面積が大きいグランド・プレーンに直接接続し、熱的および電氣的インピーダンスを最小限に抑えます。

2) 入力電源ピン( $V_{IN}$ および $V_{IN1}$ )から各デカップリング・コンデンサへの接続はできるだけ短くします。これらのコンデンサのGND側はデバイスのグランド・プレーンに直接接続します。

$V_{IN}$ コンデンサは、降圧レギュレータのパワーMOSFETとそれらのドライバにAC電流を供給します。このコンデンサからLTC3672B-2の $V_{IN}$ ピンとGNDピンまでのPCボードのトレース・インピーダンスを最小限に抑えることが特に重要です。

3) SWピンをインダクタに接続するスイッチング電源のトレースはできるだけ短くして、放射EMIと寄生結合を低減します。

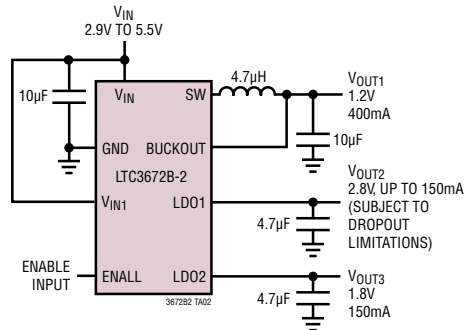
4) LDOの出力コンデンサはできるだけデバイスの近くに配置し、LDO出力とGNDピンのできるだけ間近に接続します。



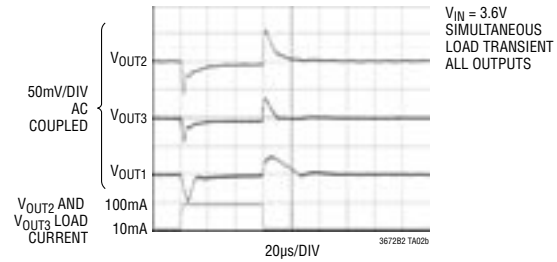
# LTC3672B-2

## 標準的応用例

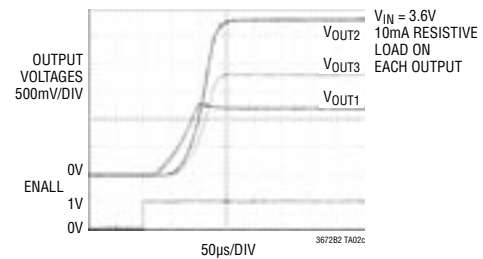
過渡応答を改善するためにLDOの出力容量を大きくしたLTC3672B-2



## 負荷過渡応答



## 起動過渡



## 関連製品

製品番号	説明	注釈
LTC3405/LTC3405A	300mA( $I_{OUT}$ ), 1.5MHz同期整流式降圧DC/DCコンバータ	効率: 95%, $V_{IN}$ : 2.5V~5.5V, $V_{OUT(MIN)} = 0.8V$ , $I_Q = 20\mu A$ , $I_{SD} < 1\mu A$ , ThinSOT™パッケージ
LTC3406A/ LTC3406AB	600mA( $I_{OUT}$ ), 1.5MHz同期整流式降圧DC/DCコンバータ	効率: 96%, $V_{IN}$ : 2.5V~5.5V, $V_{OUT(MIN)} = 0.6V$ , $I_Q = 20\mu A$ , $I_{SD} < 1\mu A$ , ThinSOTパッケージ
LTC3407A/ LTC3407A-2	デュアル600mA/800mA( $I_{OUT}$ ), 1.5MHz/2.25MHz、同期整流式降圧DC/DCコンバータ	効率: 95%, $V_{IN}$ : 2.5V~5.5V, $V_{OUT(MIN)} = 0.6V$ , $I_Q = 40\mu A$ , $I_{SD} < 1\mu A$ , MS10Eパッケージ
LTC3410/LTC3410B	300mA( $I_{OUT}$ ), 2.25MHz同期整流式降圧DC/DCコンバータ	効率: 96%, $V_{IN}$ : 2.5V~5.5V, $V_{OUT(MIN)} = 0.8V$ , $I_Q = 26\mu A$ , $I_{SD} < 1\mu A$ , SC70パッケージ
LTC3411	1.25A( $I_{OUT}$ ), 4MHz同期整流式降圧DC/DCコンバータ	効率: 95%, $V_{IN}$ : 2.5V~5.5V, $V_{OUT(MIN)} = 0.8V$ , $I_Q = 60\mu A$ , $I_{SD} < 1\mu A$ , MS10パッケージ
LTC3419	デュアル600mA, 2.75MHz同期整流式降圧DC/DCコンバータ	効率: 95%, $V_{IN}$ : 2.5V~5.5V, $V_{OUT(MIN)} = 0.6V$ , $I_Q = 35\mu A$ , $I_{SD} < 1\mu A$ , 3mm×3mm DFN, MS10パッケージ
LTC3445	4mm×4mm QFNに2個の50mA LDOを搭載したI <sup>2</sup> C制御可能な600mA同期整流式降圧レギュレータ	効率: 95%, $V_{IN}$ : 2.7V~5.5V, $V_{OUT(MIN)} = 0.4V$ , $I_Q = 140\mu A$ , $I_{SD} < 1\mu A$ , 3mm×4mm DFNパッケージ
LTC3446	デュアルVLDO付き 1A, 2.25MHz同期整流式降圧DC/DCレギュレータ	効率: 95%, $V_{IN}$ : 2.7V~5.5V, $V_{OUT(MIN)} = 0.4V$ , $I_Q = 140\mu A$ , $I_{SD} < 1\mu A$ , 3mm×4mm DFNパッケージ
LTC3448	LDOモードを備えた600mA ( $I_{OUT}$ ), 1.5MHz/2.25MHz、同期整流式降圧DC/DCコンバータ	効率: 95%, $V_{IN}$ : 2.5V~5.5V, $V_{OUT(MIN)} = 0.6V$ , $I_Q = 32\mu A$ , $I_{SD} < 1\mu A$ , MS10, DFNパッケージ
LTC3541/LTC3541-1/ LTC3541-2/LTC3541-3	3mm×3mm DFN, 300mA VLDO付き 500mA、2.25MHz同期整流式降圧DC/DCレギュレータ	効率: 95%, $V_{IN}$ : 2.7V~5.5V, $V_{OUT(MIN)} = 0.4V$ , $I_Q = 85\mu A$ , $I_{SD} < 1\mu A$ , 3mm×3mm DFNパッケージ
LTC3547/ LTC3547B	デュアル300mA( $I_{OUT}$ ), 2.25MHz、同期整流式降圧DC/DCコンバータ	効率: 95%, $V_{IN}$ : 2.5V~5.5V, $V_{OUT(MIN)} = 0.6V$ , $I_Q = 40\mu A$ , $I_{SD} < 1\mu A$ , DFN-8パッケージ
LTC3548/LTC3548-1/ LTC3548-2	デュアル800mA/400mA( $I_{OUT}$ ), 2.25MHz、同期整流式降圧DC/DCコンバータ	効率: 95%, $V_{IN}$ : 2.5V~5.5V, $V_{OUT(MIN)} = 0.6V$ , $I_Q = 40\mu A$ , $I_{SD} < 1\mu A$ , MS10, DFNパッケージ
LTC3672B-1	2mm×2mm DFN, デュアル150mA LDO付きモノリシック固定出力400mA降圧レギュレータ	効率95%, $V_{IN}$ : 2.9V~5.5V, $I_Q = 260\mu A$ , 降圧出力=1.8V, LDO1=1.2V, LDO2=2.8V, 2mm×2mm DFNパッケージ

ThinSOTはリニアテクノロジー社の商標です。

3672B2f