出力をレール・トゥ・レールでプログラム可能な60V、4A同期整流式降圧レギュレータ

特長

- **広い入力電圧範囲：3.1V～60V**
- **広い出力電圧範囲：0V～(V_{IN} – 0.5V)**
- **1本の抵抗で出力電圧を設定**
- **110mΩの上側Nチャネル MOSFET/50mΩの下側Nチャネル MOSFETを内蔵**
- **12V入力、5V出力時の効率：95%**
- **レギュレーション時の I_Q：440μA、シャットダウン時の I_Q：18μA**
- **検出抵抗なしでの高精度電流モニタリング(±4%)**
- **抵抗で正確にプログラム可能な周波数(300kHz～3MHz)、周波数の同期範囲は±50%**
- **高精度でプログラム可能な出力電流**
- **MPPTアプリケーション対応の入力電圧レギュレーション**
- 出力電圧精度：±0.8%
- ピーク電流モード動作
- プログラム可能なワイヤ電圧降下補償
- Burst Mode® 動作、強制連続モード
- 内部補償およびプログラム可能なソフトスタート
- 過熱保護
- 熱特性が改善された28ピン(4mm×5mm)QFNおよびTSSOPパッケージ

アプリケーション

- 産業用アプリケーション
- 自動車用アプリケーション

概要

LTC®3649は、高効率の60V、4A同期整流式モノリシック降圧レギュレータです。このレギュレータは1本の抵抗で出力電圧を設定可能であり、補償回路を内蔵しており、広い出力電圧範囲にわたって高い効率が得られます。

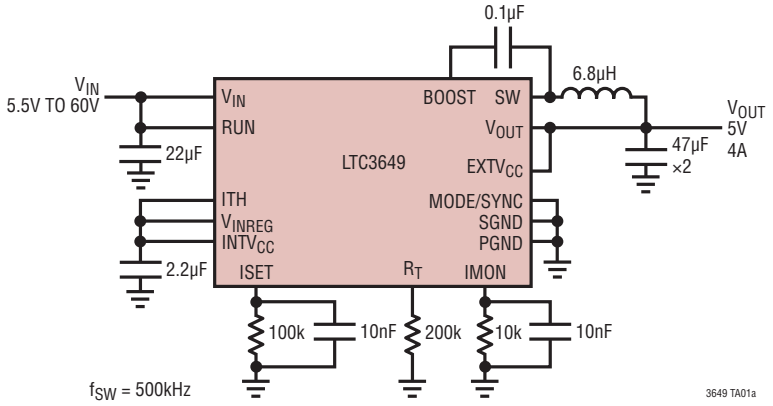
この降圧レギュレータは3.1V～60Vの入力電圧範囲で動作し、(V_{IN} – 0.5V)からグランドまでの可変出力電圧範囲を実現しつつ、最大4Aの出力電流を供給します。また、スイッチング周波数も外付け抵抗によって調整します。ユーザーが選択可能なモード入力を備えているので、リップル・ノイズと軽負荷時の効率のどちらに重点を置くか選択できます。つまり、Burst Mode動作を選ぶと軽負荷時に最高の効率が得られますが、強制連続モードを選ぶと出力リップルが小さくなります。MODE/SYNCピンを使用してスイッチング周波数を外部クロックに同期させることもできます。

LTC3649は高速トランジェント応答が可能なピーク電流モード・アーキテクチャで動作し、固有のサイクル単位の電流制限保護回路を内蔵しています。また、プログラム可能な出力電流制限、電流モニタ、および入力電圧レギュレーションの機能も備えています。

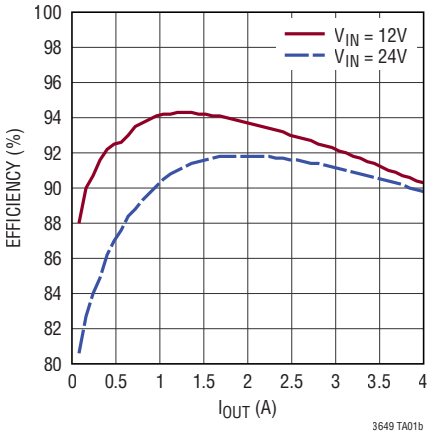
LT、LTC、LTM、Linear Technology、Linearのロゴ、Burst ModeおよびOPTI-LOOPはリニアテクノロジー社の登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。5481178、5705919、5847554、6580258をはじめとする米国特許によって保護されています。

標準的応用例

24V入力、5V出力のBurst Mode動作



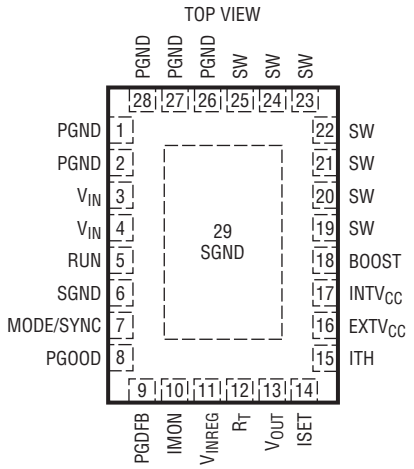
V_{OUT} = 5Vでの効率



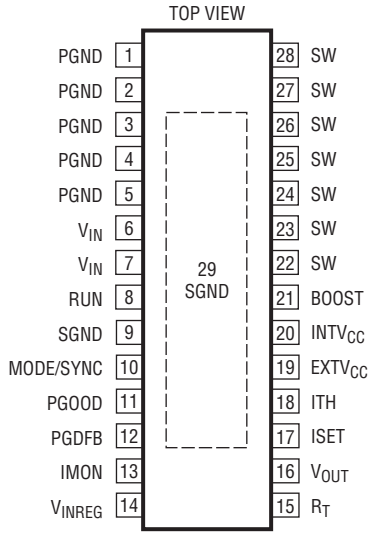
絶対最大定格 (Note 1、2)

V_{IN}の電圧(Note 3) ..... 64V～–0.3V
ISET、OUTの電圧.....64V～–0.3V
RUNの電圧.....64V～–0.3V
MODE/SYNCの電圧.....6V～–0.3V
PGDFB、R_T.....$INTV_{CC}$＋0.3V～–0.3V
$EXTV_{CC}$の電圧.....28V～–0.3V
IMON、PGOODの電圧.....4V～–0.3V
V_{INREG}、ITHの電圧.....4V～–0.3V
動作接合部
温度範囲(Note 5、7) ..... –40°C～125°C
保存温度範囲..... –65°C～125°C

ピン配置



UFD PACKAGE
28-LEAD (4mm × 5mm) PLASTIC QFN
T_{JMAX} = 125°C, θ_{JA} = 43°C/W, θ_{JC} = 3.4°C/W
EXPOSED PAD (PIN 29) IS SGND, MUST BE SOLDERED TO PCB



FE PACKAGE
28-LEAD PLASTIC TSSOP
T_{JMAX} = 125°C, θ_{JA} = 30°C/W, θ_{JC} = 5°C to 10°C/W
EXPOSED PAD (PIN 29) IS SGND, MUST BE SOLDERED TO PCB

発注情報 http://www.linear-tech.co.jp/product/LTC3649#orderinfo

無鉛仕上げ	テープ・アンド・リール	製品マーキング*	パッケージ	温度範囲
LTC3649EUFD#PBF	LTC3649EUFD#TRPBF	3649	28-Lead (4mm×5mm) Plastic QFN	–40°C to 125°C
LTC3649IUFD#PBF	LTC3649IUFD#TRPBF	3649	28-Lead (4mm×5mm) Plastic QFN	–40°C to 125°C
LTC3649EFE#PBF	LTC3649EFE#TRPBF	LTC3649	28-Lead Plastic TSSOP	–40°C to 125°C
LTC3649IFE#PBF	LTC3649IFE#TRPBF	LTC3649	28-Lead Plastic TSSOP	–40°C to 125°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、http://www.linear-tech.co.jp/leadfree/をご覧ください。
テープ・アンド・リールの仕様の詳細については、http://www.linear-tech.co.jp/tapeandreel/をご覧ください。
一部のパッケージは、#TRMPBF接尾部を付けることにより、指定の販売経路を通じて500個入りのリールで供給可能です。

電気的特性

● は規定動作接合部温度範囲の規格値を意味する。それ以外は T_J = 25°C での値。(Note 5)
注記がない限り、V_{IN} = 24V、V_{EXTVCC} = 0V。(Note 5、7)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{IN}	Input Supply Operating Voltage Range			3.1		60	V
V_{OUT}	Output Operating Voltage Range	(Note 4)		0.05		V_{IN}	V
I_{VIN}	Input Quiescent Current	Shutdown Mode; V_{RUN} = 0V Burst Mode Operation FC Mode (Note 6)			18 440 1.4	30 600 2.5	μA μA mA
I_{ISET}	Reference Current	V_{ISET} = 3.3V	 ●	49.6 49.4	50 50	50.4 50.6	μA μA
$\Delta V_{OUT(LOAD+LINE)}$	Output Voltage Load + Line Regulation		●		0.1	0.5	%
$V_{EA(OFFSET)}$	Error Amp Input Offset	V_{ISET} = 3.3V		–5		5	mV
g_m (EA)	Error Amplifier Transconductance	V_{ITH} = 0.7V, V_{OUT} = 3.3V		400	550	700	μS
I_{LSW}	Topside NMOS Switch Leakage				0.1	1	μA
R_{SW-GND}	SW Resistance to GND			0.5	1	1.5	MΩ
$R_{DS(ON)}$	Topside NMOS On-Resistance Bottom Side NMOS On-Resistance				110 50		mΩ mΩ
D_{MAX}	Maximum Duty Cycle	V_{ISET} = V_{IN} (Note 4)			95		%
$t_{ON(MIN)}$	Minimum On-Time				60		ns
V_{RUN}	RUN Input Rising RUN Hysteresis		●	1.08	1.2 120	1.32	V mV
I_{RUN}	RUN Input Current	V_{RUN} = 12V			0	10	nA
$V_{MODE/SYNC}$	Burst Mode Operation FC Mode			 1.2		0.4	V V
$I_{MODE/SYNC}$	MODE/SYNC Input Current	$V_{MODE/SYNC}$ = 0V		–8	–5		μA
I_{LIM}	Peak Current Limit		 ●	5.7 5.4	6 6	6.3 6.6	A A
V_{UVLO}	V_{INTVCC} Undervoltage Lockout	V_{IN} Rising	●	2.4	2.65	2.9	V
$V_{UVLO(HYS)}$	V_{INTVCC} Undervoltage Lockout Hysteresis				200		mV
V_{OVLO}	V_{IN} Overvoltage Lockout Rising			64	68		V
$V_{OVLO(HYS)}$	V_{IN} Overvoltage Lockout Hysteresis				2	4	V
f_{OSC}	Oscillator Frequency	R_T = 100kΩ	●	0.92	1.00	1.08	MHz
f_{SYNC}	SYNC Capture Range	% of Programmed Frequency		50		150	%
V_{INTVCC}	V_{INTVCC} LDO Output Voltage	 V_{IN} > 5.0V, V_{EXTVCC} > 3.2V		3.25 2.85	3.45 3.0	3.65 3.15	V V
V_{EXTVCC}	$EXTV_{CC}$ Switchover Voltage		 ●	3.1 3.25	3.15	3.2	V V
R_{VOUT}	V_{OUT} Resistance to GND	V_{OUT} = 5V		80	100	120	kΩ
I_{PGDFB}	PGDFB Leakage Current	V_{PGDFB} = 0.6V			0	100	nA
OV_{PGDFB}	Output Overvoltage PGOOD Upper Threshold	PGFB Rising		0.63	0.645	0.66	V
UV_{PGDFB}	Output Undervoltage PGOOD Lower Threshold	PGFB Falling		0.54	0.555	0.57	V
ΔV_{PGDFB}	PGOOD Hysteresis	PGFB Returning			10		mV
R_{PGOOD}	PGOOD Pull-Down Resistance				550		Ω
$I_{PGOOD(LEAK)}$	PGOOD Leakage Current	V_{PGOOD} = 3.3V				100	nA
t_{PGOOD}	PGOOD Delay	PGOOD Low to High PGOOD High to Low			16 64		Switch Cycles Switch Cycles
A_{IMON}	I_{OUT}/I_{IMON}	Ratio of Output Current to I_{IMON} Current	 ●	38.5 36	40 40	41.5 44	k k
I_{IMON}	IMON Pin Current	I_{OUT} = 4A	 ●	96 90	100 100	104 110	μA μA
V_{IMON}	Regulated I_{MON} Voltage Under Output Current Regulation		●	1.94	2.0	2.06	V
V_{VINREG}	Input Voltage Regulation Voltage		●	1.85	2.0	2.15	V
I_{VINREG}	V_{INREG} Leakage Current	V_{VINREG} = 3.3V			0	0.1	μA

電気的特性

Note 1：絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

Note 2：全ての電圧はV_{SGND}/V_{PGND}を基準にしている。

Note 3：スイッチング・デューティ・サイクルの4%を超える間、絶対最大トランジェント電圧を適用できない。

Note 4：ISETピンをV_{IN}に駆動している場合は、V_{OUT}をその電圧にプログラムすることができる。抵抗を使用してV_{ISET}をプログラムする場合は、V_{ISET}がV_{IN}に近づくにつれてISETピンに流れ込む電流が減少する。例および参考情報として「ISETの電流とV_{ISET}」のグラフを参照。更に、I_{OUT}が大きくデューティ・サイクルが高い動作中は、上側スイッチ両端の電圧降下により、V_{OUT}が制限される場合がある。詳細については「高デューティ・サイクル動作/ドロップアウト動作」のセクションを参照。

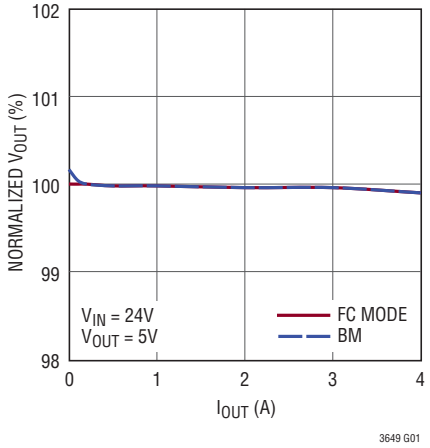
Note 5：LTC3649はT_JがT_Aにほぼ等しいパルス負荷条件でテストされる。LTC3649Eは0°C～85°Cの接合部温度範囲で仕様に適合することが保証されている。–40°C～125°Cの動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3649Iは–40°C～125°Cの動作接合部温度範囲で動作することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱インピーダンスおよび他の環境要因と関連した特定の動作条件によって決まることに注意。

Note 6：FCモードでの静止電流には、パワーFETのスイッチング損失は含まれない。

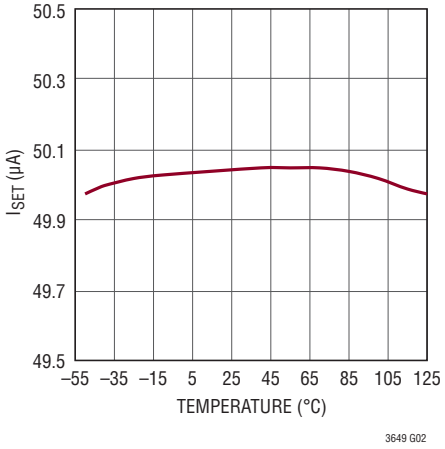
Note 7：このデバイスは短時間の過負荷状態の間デバイスを保護するための過熱保護機能を備えている。過熱保護機能がアクティブなとき接合部温度は125°Cを超える。規定された最大動作接合部温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう恐れがある。

標準的性能特性　注記がない限り、T_A = 25°C。

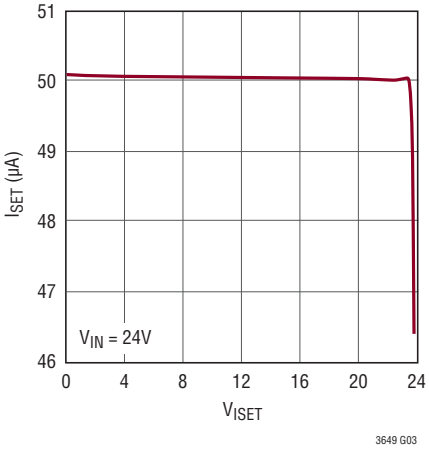
負荷レギュレーション



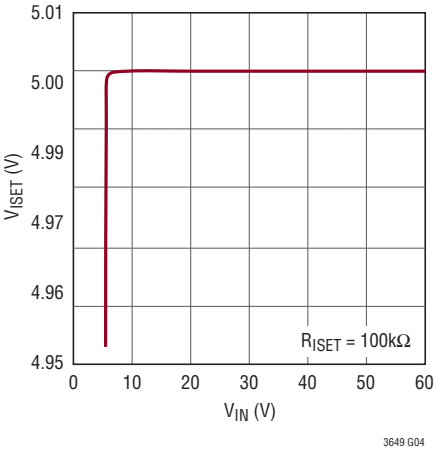
ISETの電流と温度



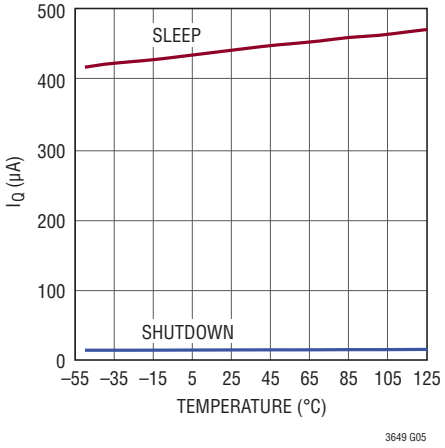
ISETの電流とV_{ISET}



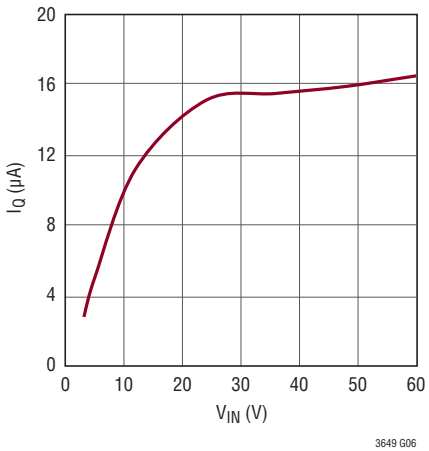
ISETの電圧の入力レギュレーション



静止電流と温度

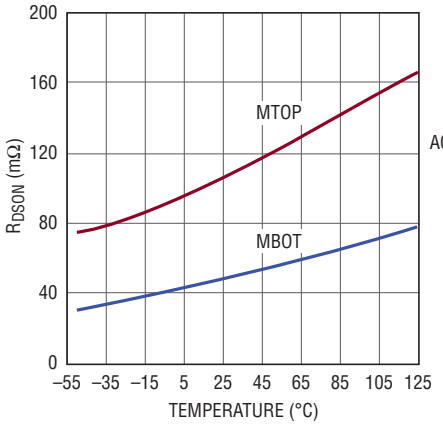


シャットダウン電流とV_{IN}



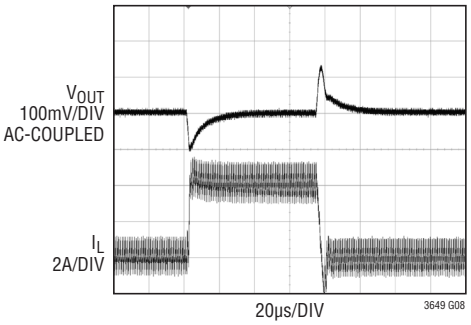
標準的性能特性　注記がない限り、T_A = 25°C。

$R_{DS(ON)}$と温度



3649 G07

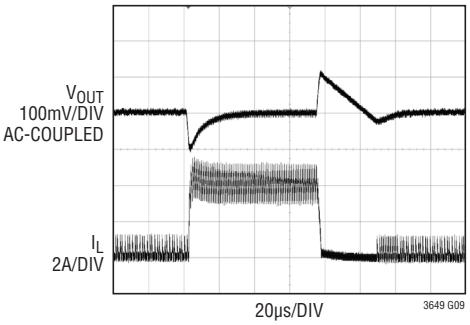
トランジェント応答、CCM



3649 G08

V_{IN} = 24V, V_{OUT} = 5V
I_{OUT} = 0A TO 4A, L = 2.2μH, f_{SW} = 1MHz
R_{ITH} = 4kΩ, C_{ITH} = 2.2nF, C_{ITHP} = 47pF
FC MODE, C_{OUT} = 2× 47μF

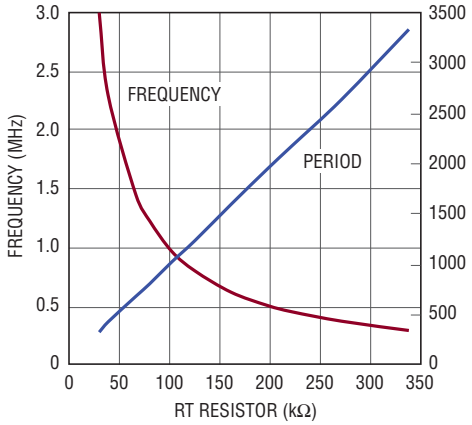
トランジェント応答、Burst Mode



3649 G09

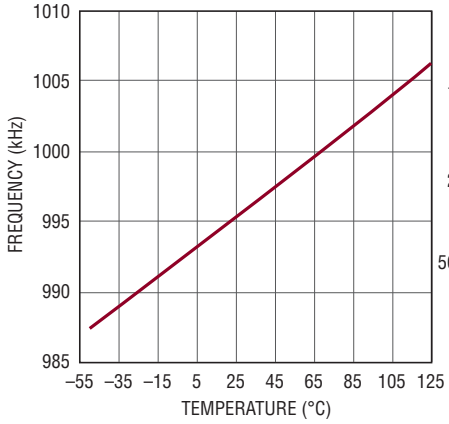
V_{IN} = 24V, V_{OUT} = 5V
I_{OUT} = 0.2A TO 4A, L = 2.2μH, f_{SW} = 1MHz
R_{ITH} = 4kΩ, C_{ITH} = 2.2nF, C_{ITHP} = 47pF
BURST MODE, C_{OUT} = 2× 47μF

スイッチング周波数/周期とR_T



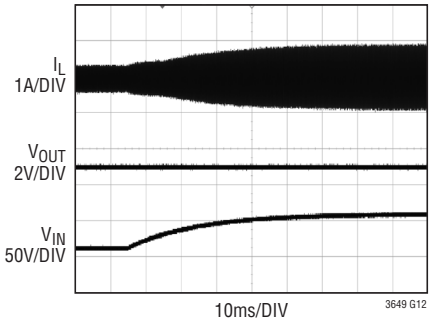
3649 G10

スイッチング周波数と温度



3649 G11

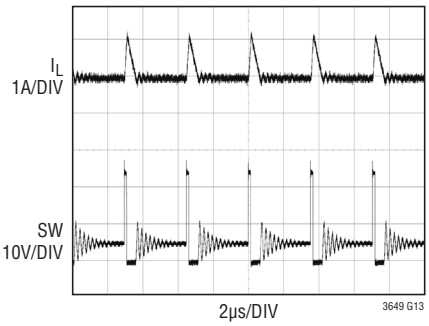
V_{IN}スルー時の出力レギュレーション



3649 G12

V_{IN} = 12V TO 60V, V_{OUT} = 5V
I_{OUT} = 0A, L = 2.2μH, f_{SW} = 2.25MHz
R_{ITH} = 4kΩ, C_{ITH} = 2.2nF, C_{ITHP} = 47pF
FC MODE, C_{OUT} = 2× 47μF

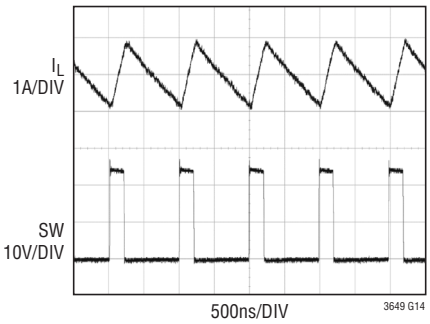
Burst Mode動作



3649 G13

V_{IN} = 24V, V_{OUT} = 5V
I_{OUT} = 100mA, L = 2.2μH, f_{SW} = 1MHz
R_{ITH} = 4kΩ, C_{ITH} = 2.2nF, C_{ITHP} = 47pF
BURST MODE, C_{OUT} = 2× 47μF

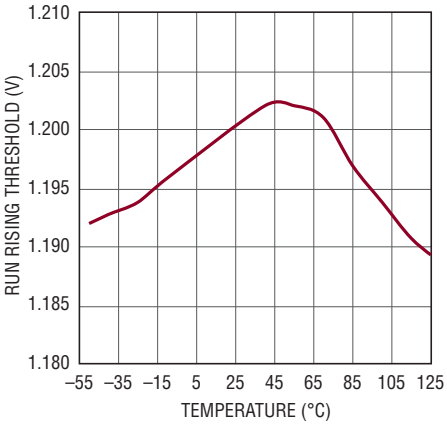
連続導通モードの動作



3649 G14

V_{IN} = 24V, V_{OUT} = 5V
I_{OUT} = 0A, L = 2.2μH, f_{SW} = 1MHz
R_{ITH} = 4kΩ, C_{ITH} = 2.2nF, C_{ITHP} = 47pF
FC MODE, C_{OUT} = 2× 47μF

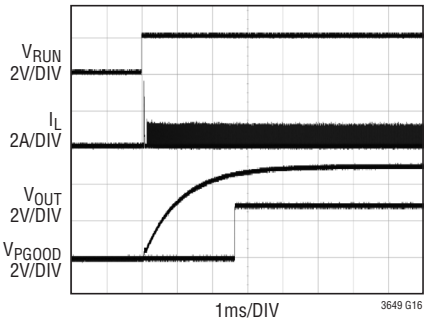
RUNピンの立ち上がりしきい値と温度



3649 G15

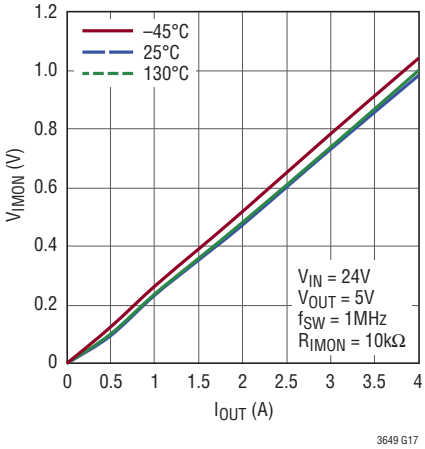
標準的性能特性　注記がない限り、T_A = 25°C。

起動波形

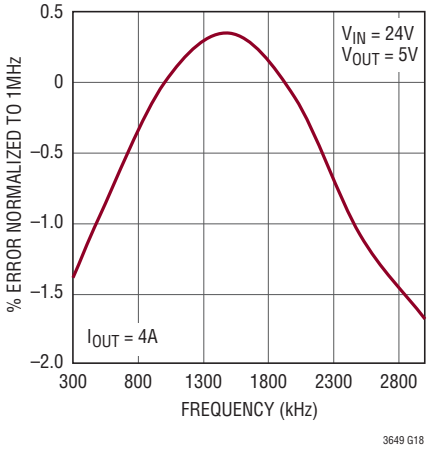


V_{IN} = 24V, R_{ISET} = 100kΩ
R_{LOAD} = 120Ω, L = 2.2μH, f_{SW} = 1MHz
R_{ITH} = 4kΩ, C_{ITH} = 2.2nF, C_{ITHP} = 47pF
BURST MODE, C_{OUT} = 2× 47μF

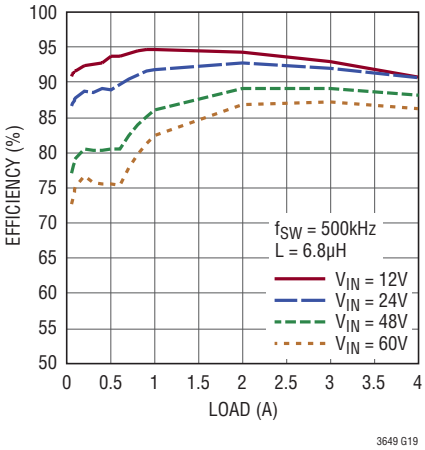
V_{IMON}と負荷（温度）



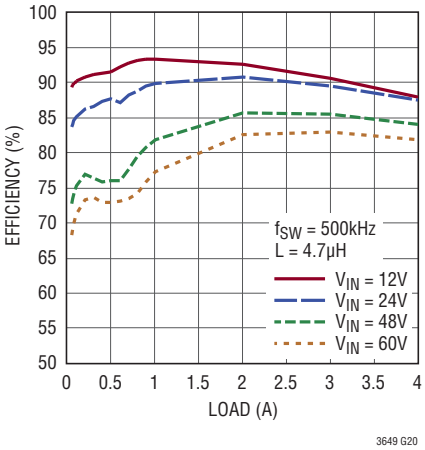
V_{IMON}の誤差と周波数



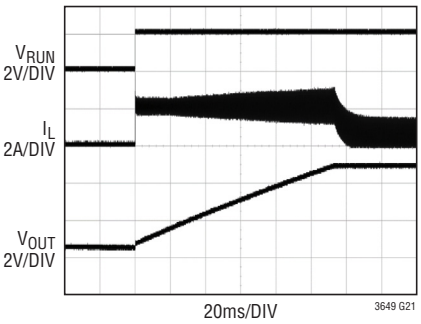
効率と負荷電流（V_{OUT} = 5V）



効率と負荷電流（V_{OUT} = 3.3V）

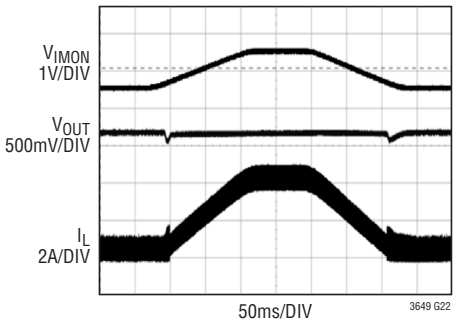


固定値の平均電流制限による出力コンデンサの充電



V_{IN} = 24V, R_{ISET} = 100kΩ
R_{LOAD} = 10Ω, L = 2.2μH R_{ITH} = 4kΩ,
C_{ITH} = 2.2nF, C_{ITHP} = 47pF, R_{IMON} = 40kΩ,
C_{IMON} = 0.47nF, C_{OUT} = 2× 47μF + 36mF

ケーブル電圧降下補償時の負荷ステップ



CABLE DROP RESISTANCE OF 200mΩ

ピン機能 (QFN/TSSOP)

PGND(ピン1、2、26～28/ピン1～5)：パワー・スイッチのグランド・ピン。

V_{IN}(ピン3、4/ピン6、7)：降圧レギュレータの入力電源ピン。

RUN(ピン5/ピン8)：ロジック制御RUN入力。このピンはフロート状態のままにしないでください。V_{IN}とGNDの間に抵抗分割器を接続して、高精度のV_{IN}低電圧しきい値を設定します。

SGND(ピン6、29/ピン9、29)：降圧レギュレータの信号グランド・ピン。電気的接続と定格の熱性能を得るため、露出パッドはPCBのグランドに半田付けする必要があります。

MODE/SYNC(ピン7/ピン10)：降圧レギュレータのモード選択入力および発振器同期入力。強制連続モード動作の場合はMODE/SYNCをフロート状態のままにしておき、Burst Mode動作の場合はMODE/SYNCをGNDに接続します。更に、MODE/SYNCピンを外部クロックに接続すると、内部発振器を外部クロック信号に同期させ、デバイスを強制連続モードにすることができます。

PGOOD(ピン8/ピン11)：V_{OUT}がレギュレーション範囲内であることを示すインジケータ。V_{PGFB}が0.645Vより高いか0.555Vより低いと、PGOODはGND電位に低下します。

PGDFB(ピン9/ピン12)：パワーグッドの帰還ピン。抵抗分割器をV_{OUT}とGNDの間に接続して、パワーグッドのレベルを検出します。

IMON(ピン10/ピン13)：出力電流モニタ・ピン。このピンからは、平均出力電流の1/40,000に等しい電流が流れ出します。

V_{INREG}(ピン11/ピン14)：入力電圧レギュレーションの検出入力。V_{IN}とGNDの間に抵抗分割器を接続して、入力電圧レギュレーションのレベルを設定します。

R_T(ピン12/ピン15)：発振器周波数のプログラミング・ピン。R_TとGNDの間に333.3k～33.3kの外付け抵抗を接続して、周波数をそれぞれ300kHz～3MHzに設定します。同期範囲は設定周波数の±50%に制限されるので、外部クロックの周波数をこの範囲内にするか、外部クロックが適切な周波数ロック範囲内に収まるようにR_Tを設定します。

V_{OUT}(ピン13/ピン16)：出力電圧エラーアンプの入力ピン。LTC3649電圧レギュレータの出力に接続します。

ISET(ピン14/ピン17)：50μAの高精度バイアス電流源およびエラーアンプの正の入力。このピンと信号グランドの間に外付け抵抗を接続して、出力電圧を設定します。ISETとグランドの間に外付けコンデンサを接続すると、起動時に突入電流が減少することにより、出力電圧がソフトスタートします。

ITH(ピン15/ピン18)：エラーアンプの出力およびスイッチング・レギュレータの補償点。電流コンパレータの作動しきい値はこの電圧に直線的に比例します。このピンを$INTV_{CC}$に接続すると、内部補償回路が作動します。

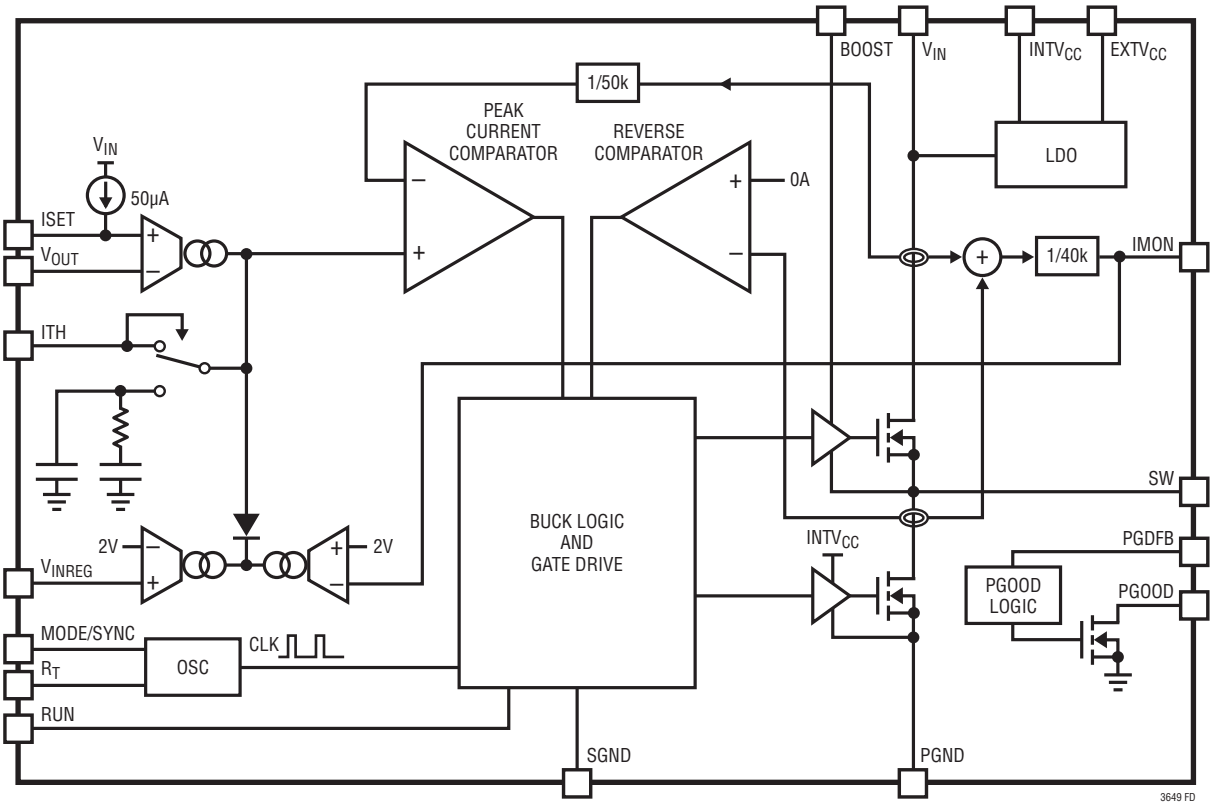
$EXTV_{CC}$(ピン16/ピン19)：内部レギュレータへの外部電源入力。$EXTV_{CC}$が3.2Vより高い電圧に接続され、V_{IN}が5Vより高い場合、内部レギュレータはV_{IN}からではなく$EXTV_{CC}$から電流を流します。出力電圧が3.3V以上28V未満の場合は、このピンをV_{OUT}に接続してかまいません。このピンをV_{OUT}以外の電源に接続する場合は、1μF以上のコンデンサを近くに接続してGNDにバイパスします。

$INTV_{CC}$(ピン17/ピン20)：低ドロップアウト・レギュレータ。2.2μF以上のコンデンサを近くに接続してGNDにバイパスします。

BOOST(ピン18/ピン21)：内部の上側パワーMOSFET用の昇圧されたフロート・ドライバ電源。BOOSTとSWの間に0.1μFのブートストラップ・コンデンサを接続します。

SW(ピン19～25/ピン22～28)：降圧レギュレータのインダクタへのスイッチ・ノード接続。

機能図



動作

LTC3649は電流モードのモノリシック降圧レギュレータです。I_{SET}ピンを流れる50μAの高精度バイアス電流により、I_{SET}ピンとGNDの間に1本の抵抗(R_{SET})を外付けするだけで、単位利得バッファ方式で出力電圧を設定することができます。出力電圧は次式に従って設定されます。

$$V_{OUT} = 50\mu A \bullet R_{SET}$$

LTC3649は広い入力電圧範囲で動作し、R_T抵抗を使用して広い範囲で周波数を設定することができます。多様なアプリケーションに対応するため、MODE/SYNCピンを使用することにより、出力リップルと効率のどちらに重点を置くかを選択できます。

メイン制御ループ

通常動作時に、内部の上側パワーMOSFETはクロック・パルスの先頭でオンします。インダクタ電流はピーク・レベルまで増加していくことが可能です。そのレベルに達すると、上側のパワー・スイッチはオフし、下側のスイッチが次のクロック・サイクルまでオンします。インダクタのピーク電流は、上側のパワーMOSFETのSWノードとV_{IN}ノードの間の電圧降下を検出することによって測定されます。ITHピンの電圧により、インダクタのピーク電流に対応したコンパレータのしきい値が設定されます。エラーアンプ(EA)は、V_{OUT}電圧をISETの電圧と比較して、このITH電圧を調整します。負荷電流が増加すると、V_{ISET}に比べてV_{OUT}が低下します。この結果、平均インダクタ電流が負荷電流に釣り合うまでITHの電圧は上昇します。

動作

低電流動作

Burst Mode動作を選択するには、MODE/SYNCピンをGNDに接続します。このモードでは、負荷電流が少ない場合、LTC3649は連続導通モード動作からBurst Mode動作へ自動的に遷移します。逆電流コンパレータはSWとGNDの間の電圧を監視し、この電圧差がゼロに近づくと下側のパワーMOSFETをオフします。これにより、インダクタ電流が負の方向に流れるのを防ぎます。内部のバースト・クランプは約1Aに設定されています。これは、Burst Mode動作では、ITHの電圧によって1A未満のピーク電流が要求されているかどうかに関係なく、インダクタのピーク電流が1Aより少なくなることはないという意味です。結果として、負荷が十分に少ない場合は、インダクタ電流の設定平均値が負荷電流より大きいので、V_{OUT}がV_{ISET}に比べて高くなり、V_{ITH}は低くなります。ITHの電圧が内部しきい値（約400mV）より低くなると、スイッチング・レギュレータはスリープ・モードに移行し、V_{OUT}が低くなってV_{ITH}がしきい値より高くなるのを待ってからスイッチングを再開します。スリープ・モードの間、デバイスの静止電流は400μAまで減少して入力電力を節約します。LTC3649は、単発のバースト・パルスにより動作し、出力電圧リップルを最小限に抑えつつ、軽負荷時に高い効率を維持するよう設計されています。最後に、いずれかの時点で上側のパワーMOSFETがほぼ連続8サイクルにわたってオンすると、デバイスは下側のパワーMOSFETを短時間だけオンして、BOOSTのコンデンサを再度充電できるようにします。

強制連続モードの動作

MODE/SYNCピンをフロート状態にすると、LTC3649はデフォルトでは強制連続モードで動作します。このモードでは、デバイスは負荷電流に関係なく連続してスイッチングします。また、インダクタのピーク電流を約–1Aまで減少させて、負の平均電流を可能にします。

高デューティ・サイクル動作/ドロップアウト動作

入力電圧が低下して目的の出力電圧に近づくにつれて、デューティ・サイクルは100%に近づきます。ただし、アーキテクチャを考えると、LTC3649が完全なドロップアウト・モードで動作しないようにする制限が2つあります。

最初の制限は、ISETの電圧の設定方法に起因します。ISETとGNDの間に抵抗を接続して出力電圧を設定する場合、ISETピンから流れ出す50μAの電流が正確であることが保証されるのは、V_{ISET}がV_{IN} – 500mVより低いときだけです。入力電圧が500mVのしきい値より低くなると、ISETの電流が減少するので、設定電圧は制限されます。通常は、V_{ISET}がV_{IN}の300mV以内になることはありません。V_{OUT}はV_{ISET}によって設定されるので、スイッチャの最大デューティ・サイクルは、実質的にこの制限によって決まります。高精度の外部電源を使用してISETピンを直接駆動する場合には、この制限を克服することができます。

完全なドロップアウト動作に対する2番目の制限は、BOOSTとSWの間のコンデンサをリフレッシュするための要件です。上側のパワーMOSFETがオンしている時間が、ドロップアウト動作中の複数のクロック・サイクルに及ぶと、BOOSTとSWの間のコンデンサはデバイスの内部回路によって徐々に放電します。下側スイッチは、8周期にわたって80ns以上オンしないと、ブートストラップ・コンデンサの十分な電圧を保証するため、強制的にオンになります。リフレッシュ中、下側スイッチは周期のおよそ30%の間だけオンしてインダクタのリップルを制限し、これによって出力電圧のリップルを制限します。

出力電流モニタとレギュレーション

LTC3649は、外付けの検出抵抗を使用せずに平均インダクタ電流を正確に検出する機能を備えています。IMONピンの出力電流は、インダクタ電流の1/40000の大きさです。IMONとGNDの間に抵抗を接続すると、そのノードの電圧は次の値に等しくなります。

$$V_{IMON} = \frac{R_{IMON} \bullet I_L}{40000}$$

IMONの電流はインダクタ電流を反映するので、IMONとGNDの間にコンデンサを接続して、このノードの電圧をフィルタリングする必要があります。このコンデンサの選択法については、以下に説明します。

インダクタ電流を単純に検出する以外に、LTC3649をプログラムして出力電流制限の平均値を安定化することもできます。レギュレータは、IMONの電圧が2Vを超えたことを検出すると、インダクタ電流のピーク値を制限します。その結果、インダクタ電流の設定平均値はR_{IMON}の大きさに依存し、次式のようになります。

$$I_{LAVG} = \frac{2V \bullet 40000}{R_{IMON}}$$

動作

電流モニタは必要だが電流制限は必要ない場合は、十分に値の小さいR_{IMON}抵抗を選択して、V_{IMON}が2Vに到達しないようにすれば済みます。この場合には、10kの抵抗と10nFのコンデンサが、標準的に使い勝手のいいRCの組み合わせになります。

電流制限がアプリケーションに役立つ場合は、IMONとGNDの間のコンデンサC_{IMON}の値を慎重に選択することが重要です。選択したC_{IMON}の容量が大きすぎると、スイッチング・レギュレータは大きな出力トランジェントに対する応答速度が低下し、ループが応答できるまでは平均インダクタ電流が増加して設定レベルを超えます。選択したC_{IMON}の容量が小さすぎると、ループが不安定になることがあります。一般的には、スイッチング周波数より10倍以上低速なRC時定数から始めるのが妥当です。

$$C_{IMON} \bullet R_{IMON} \geq \frac{10}{2\pi \bullet f_{SW}} = \frac{1.59}{f_{SW}}$$

ケーブル電圧降下補償

アプリケーションによっては、非常に高い銅線抵抗により、負荷点がスイッチング・レギュレータから切り離されます。したがって、負荷点での電圧V_{POL}は、配線抵抗と電流の積の分だけレギュレータ付近のV_{OUT}より低くなります。これらのアプリケーションでは、平均出力電流に応じてV_{OUT}のレギュレーション点を調整して、正確なV_{POL}を維持することが役立ちます。

LTC3649は、IMON機能と、1本の抵抗で出力電圧を設定できる機能を兼ね備えているので、図1に示す構成により、この機能を実装することができます。

この構成の背後にある大まかな考え方は、インダクタ電流が増加すると、IMONピンから流れ出す電流もそれに比例して増加するというものです。その結果、ISETの電圧が高くなるので、安定化出力電圧も高くなります。このV_{OUT}の上昇により、ケーブル両端での電圧降下（R_{CABLE}）が相殺されるので、V_{POL}は一定に保たれます。

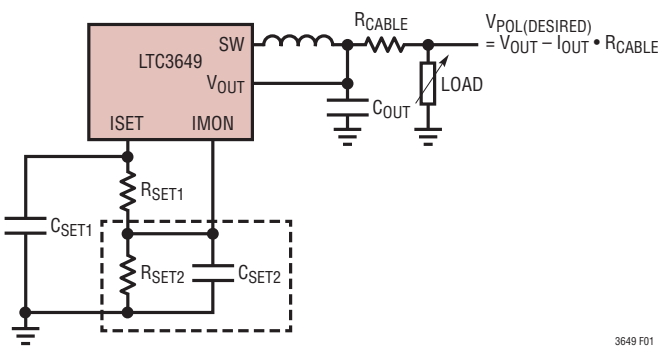


図1. ケーブル電圧降下補償アプリケーション

R_{SET2}の大きさは、ケーブル抵抗の大きさを見込んで次のように設定します。

$$R_{SET2} = 40000 \bullet R_{CABLE}$$

更に、V_{POL}を目的の電圧で安定化するため、次のようにします。

$$(R_{SET1} + R_{SET2}) \bullet 50\mu A = V_{POL(DESIRED)}$$

アプリケーションでソフトスタートが求められる場合はC_{SET1}が引き続き必要であり、インダクタ電流のACリップル・ノイズをフィルタで除去するにはC_{SET2}が必要です。この場合も、C_{SET2}とR_{SET2}の大きさを設定して、RC時定数がスイッチング周波数より10倍以上低速になるようにします。

入力電圧のレギュレーション

アプリケーションによっては、電源レギュレータの入力電源がかなり高い出力インピーダンスを示すことがあります。その結果、レギュレータが重負荷で動作している場合は、V_{IN}が目標より低くなることがあります。入力電圧のレギュレーション・ループにより、アプリケーションをプログラムしてインダクタのピーク電流レベルを低下させ、したがって入力電圧が設定しきい値より低い電圧に低下したことを検出した場合、入力電流を低減することができます。このしきい値は、V_{IN}とGNDの間に抵抗分割器を接続し、その中間ノードをV_{INREG}に帰還させることによって設定します。この構成では、V_{VINREG}が2Vより低くなると、レギュレータはこのピンでの2Vのレベルを維持するために出力電流レベルを低減します。この機能が不要の場合は、V_{INREG}ピンを$INTV_{CC}$に接続して、この制御ループが通常動作に支障を来さないようにします。

入力電圧レギュレーション・ループのその他の有益なアプリケーションは、保持電源です。入力電源がアプリケーションから突然取り外された場合を考えます。V_{IN}はすぐに低下し始め、設定された入力電圧レギュレーション点に到達するまで低下し続けます。この状況が発生し、CCM動作が選択されていた場合、レギュレータは実際には出力コンデンサから電荷を吸収して入力に戻し、入力電圧をレギュレーション点に保持します。レギュレータは、出力コンデンサが大量の電力を消費して入力電圧を保持できなくなるまでこの動作を実行し続けます。この一時的な入力電圧保持機能は、特定のアプリケーションにとって便利なツールであることが分かっています。

動作

$INTV_{CC}$レギュレータ

LTC3649は、ドライバと内部バイアス回路に電力を供給する2つの低ドロップアウト(LDO)レギュレータを内蔵しています。どちらが動作しているかに関係なく、$INTV_{CC}$は2.2μF以上のセラミック・コンデンサでGNDにバイパスする必要があります。パワーMOSFETのゲート・ドライバが必要とする大量のトランジェント電流を供給するには、十分なバイパスが必要です。

最初のLDOはV_{IN}から電力供給を受けており、$INTV_{CC}$の電圧は3.3Vに安定化されます。したがって、このLDOでの電力損失は(V_{IN} – 3.3) • I_{INTVCC}に等しくなります。CCMで動作する標準的な1MHzアプリケーションでは、デバイスによって$INTV_{CC}$から流れ出す電流はおよそ20mAです。したがって、入力電圧が高い場合、このLDOによる電力損失および温度上昇はかなり大きくなります。

この問題に対処するため、$EXTV_{CC}$を電源とする別のLDOが存在します。入力電圧が5Vより高く、かつ$EXTV_{CC}$の電圧が3.2Vより高い限り、このLDOが引き継ぎ、$INTV_{CC}$の電圧を3.1Vに安定化します。出力電圧を3.3V以上に設定するアプリケーションでは、V_{OUT} (<28V)ピンを$EXTV_{CC}$ピンに直接接続することを推奨します。そうしない場合で、$INTV_{CC}$の電流を供給できる別の低電圧レールが基板上にある場合は、その電源を$EXTV_{CC}$に接続しても十分です。ただし、1μFのセラミック・バイパス・コンデンサを、物理的にデバイスに近い場所で$EXTV_{CC}$とGNDの間に接続しておくことが前提です。どちらの例でも、LDOによる電力損失は大幅に低減されます。

V_{IN}の低電圧プログラミング

LTC3649は、レギュレータを起動する高精度のRUNしきい値を備えています。結果として、INとGNDの間に抵抗分割器を接続し、中間ノードをRUNピンに帰還して、高精度のV_{IN}低電圧しきい値を設定することができます。入力電圧が上昇すると、RUNの電圧がV_{RUN}の立ち上がりしきい値(1.2V)より高くなり、レギュレータがオンします。同様に、オンの状態から入力電圧が低下してV_{RUN}の立ち下がりしきい値(1.1V)より低くなると、レギュレータはオフします。

V_{IN}過電圧保護

内部のパワーMOSFETデバイスをトランジェント電圧スパイクから保護するため、LTC3649ではV_{IN}ピンの電圧を絶えずモニタして、過電圧状態の有無を検査します。V_{IN}が70Vを超えると、レギュレータは両方のパワーMOSFETをオフして動作を一時停止し、ISETピンを放電して電圧をグランドまで下げます。V_{IN}がV_{OVLO}しきい値より低くなると、レギュレータは通常のスイッチング動作を再開します。

スイッチング周波数の設定

抵抗をR_TピンとGNDの間に接続すると、スイッチング周波数は次式に従って300kHz～3MHzに設定されます。

$$f\,(kHz) = \frac{10^5}{R_T\,(k\Omega)}$$

R_Tピンはフロート状態にしないでください。

内部フェーズロック・ループの同期範囲は、設定周波数を中心に±50%です。したがって、外部クロックの同期時には、適切なR_Tの値を選択して、外部クロック周波数がR_Tによる設定周波数の50%の範囲内に入るようにします。

出力電圧トラッキングとソフトスタート

ユーザーはLTC3649のISETピンによってその出力電圧のランプ・レートを設定することができます。V_{OUT}の電圧はV_{ISET}の電圧にサーボ制御されるので、ISETピンとGNDの間に外付けコンデンサC_{SET}を接続すると、ISETピンのランプアップ・レートが設定され、したがってV_{OUT}の電圧のランプアップ・レートが設定されます。

$$V_{OUT}(t) = I_{ISET} \bullet R_{SET}\left[1 - e^{\frac{1}{R_{SET} \bullet C_{SET}} t}\right]$$

V_{OUT}が0%から90%になるまでの時間は、次のとおりです。

$$t_{SS} \cong -R_{SET} \bullet C_{SET} \bullet \ln(1 - 0.9)$$

$$t_{SS} \cong 2.3 \bullet R_{SET} \bullet C_{SET}$$

動作

ソフトスタート時間t_{SS}（V_{OUT}の0%から90%まで）は時定数（R_{SET} • C_{SET}）の2.3倍です。また、ISETピンは50μAのシンク電流供給能力を持つ外部電源で駆動することもできます。

V_{OUT}がプリバイアス状態で起動する場合、ISETの電圧が上昇してV_{OUT}に等しくなるまで、LTC3649はBurst Mode動作に留まり、パワー・スイッチをオフに保ちます。この電圧に達すると、スイッチャはスイッチングを開始し、V_{OUT}はISETに追従して上昇します。

出力パワーグッド

LTC3649の出力電圧がレギュレーション点の前後7.5%の範囲内にある場合（出力電圧が分圧され、V_{PGDFB}の電圧として0.555V～0.645Vの範囲内にある場合）、出力電圧はレギュレーション状態であり、外付け抵抗を$INTV_{CC}$または別の電圧レールに接続することにより、PGOODピンは“H”になります。そうでない場合は、オープンドレインの内部プルダウン・デバイスにより、PGOODピンは“L”になります。トランジェント時またはV_{OUT}の動的変化時にPGOODの不要なグリッチを防ぐため、LTC3649のPGOODの立ち下がりエッジにはクロック・サイクル約64回分のブランキング遅延が含まれています。

内部/外部のITH補償

使いやすくするため、ユーザーは、ITHピンを$INTV_{CC}$に接続して内部補償をイネーブルすることにより、ループ補償を簡素化することができます。広範囲のスイッチング周波数にわたって安定した出力電圧を供給するには内部補償が必要なので、内部補償回路は、通常では最適値よりはるかに遅いループ応答になるよう設計されています。したがって、これは簡素化とOPTI-LOOP®による最適化の兼ね合いが生じます。後者では、ITHの部品は外付けであり、ループのトランジェント応答を最小の出力容量で最適化するように部品を選択します。

最小オン時間に関する検討事項

LTC3649のアーキテクチャにより、最小オン時間の制限が加えられ、上側のパワーMOSFETがオンするのに十分な時間を確保できるように、またピーク電流レベルに達してからオフになっているかどうかを正確に判別できるようになっています。レギュレータの標準的な最小オン時間は60nsです。したがって、入力電圧と出力電圧の範囲が変化するアプリケーションを考えると、最小オン時間の制限を超えないよう周波数を十分に低く設計する必要があります。

$$\text{Freq (kHz)} \le \frac{V_{OUT(MIN)}}{60 \bullet 10^{-6} \bullet V_{IN(MAX)}}$$

最小オン時間の制限を超えるまれなケースでは、LTC3649の周波数は、そのスイッチング周波数設定値の1/5まで折り返す形で、自動的かつ徐々に低下して、出力のレギュレーション状態を維持することができます。この機能は、電圧の瞬間的なスパイクだけが入力電圧に発生するアプリケーション向けに設計されています。このようなアプリケーションでは、これらの瞬間的なスパイクを考慮して周波数を低く設定する必要がないので、部品の大きさとコストを大幅に抑えることができます。

アプリケーション情報

入力コンデンサ（C_{IN}）の選択

入力容量C_{IN}が必要なのは、上側パワーMOSFETのドレインで方形波電流を除去するためです。入力電圧が大幅に低下しないようにするには、等価直列抵抗（ESR）が小さく、最大RMS電流に対応した大きさの入力コンデンサを使用します。最大RMS電流は次式で与えられます。

$$I_{RMS} \cong I_{OUT(MAX)} \frac{V_{OUT}}{V_{IN}} \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

この式は$V_{IN} = 2V_{OUT}$のときに最大値になります。ここで、$I_{RMS} \cong I_{OUT}/2$です。設計ではこの単純なワーストケース条件がよく使用されます。条件を大きく変化させても状況がそれほど改善されないからです。コンデンサ・メーカーの規定するリップル電流定格は多くの場合2000時間の寿命試験のみに基づいているので、コンデンサをさらにディレーティングする、つまり必要とされるより高い温度定格のコンデンサを選択することを推奨します。設計でのサイズまたは高さの要件に適合させるため、複数のコンデンサを並列に接続することもできます。入力電圧が低いアプリケーションでは、出力負荷の変化時にトランジェントの影響を最小限に抑えるのに十分な大容量の入力容量が必要です。

出力コンデンサ（C_{OUT}）の選択

C_{OUT}の選択は、電圧リップルと負荷ステップによるトランジェントを最小に抑えるのに必要なESR、および制御ループの安定性を確保するのに必要なバルク容量の大きさによって決まります。ループの安定性は、負荷トランジェント応答を観察することによってチェックすることができます。出力リップルΔV_{OUT}は次式で決定されます。

$$\Delta V_{OUT} < \Delta I_L \left(\frac{1}{8 \bullet f \bullet C_{OUT}} + ESR \right)$$

ΔI_Lは入力電圧に応じて増加するので、出力リップルは入力電圧が最大のとき最大になります。ESRおよびRMS電流処理の要件を満たすには、複数のコンデンサを並列に配置することが必要な場合があります。乾式タンタル、特殊ポリマー、アルミ電解およびセラミックの各コンデンサはすべて表面実装パッケージで入手できます。特殊ポリマー・コンデンサはESRが非常に低いのですが、他のタイプに比べて容量密度が低くなります。タンタル・コンデンサは容量密度が最高ですが、スイッチング電源に使用するにはサージ・テストが実施されているタイプのみを使用することが重要です。アルミ電解コンデンサはESRがかなり大きいのですが、リップル電流定格および長期信頼性に対して配慮すれば、コスト重視のアプリケーションに使用することができます。セラミック・コンデンサは実装面積が小さく、低ESRの優れた特性をもっています。

セラミックの入力コンデンサおよび出力コンデンサの使用

現在では、値の大きい低価格セラミック・コンデンサが小型ケース・サイズで入手できるようになっています。これらはリップル電流と電圧定格が大きく、ESRが小さいので、スイッチング・レギュレータのアプリケーションに最適です。ただし、入力と出力にこれらのコンデンサを使うときは注意が必要です。入力にセラミック・コンデンサのみを使用し、コードの長いACアダプタで電力を供給すると、出力の負荷ステップによって入力にリンギングが誘起されることがあります。最善の場合でも、このリンギングが出力に結合して、ループの不安定性と誤認されることがあります。最悪の場合、長いコードを通して電流が急に突入すると、V_{IN}に電圧スパイクが生じてデバイスを損傷するのに十分な大きさになる恐れがあります。

入力と出力にセラミック・コンデンサを選択する場合は、X5RやX7Rの誘電体を使ったものを選択します。これらの誘電体は、ある特定の値とサイズについて全てのセラミックの中で温度特性と電圧特性が最も優れています。

セラミック・コンデンサのESRは非常に小さいため、代わりに入力コンデンサと出力コンデンサが電荷保存の要件を満たす必要があります。負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。負荷ステップに応答するには標準で5サイクルが必要ですが、最初のサイクルだけ出力電圧が直線的に低下します。出力の低下量V_{DROOP}は、通常最初のサイクルの直線的な低下の約3倍です。したがって、おおよそ以下の出力コンデンサの値から開始するのが良いでしょう。

$$C_{OUT} = 3 \frac{\Delta I_{OUT}}{f \bullet V_{DROOP}}$$

デューティ・サイクルと負荷ステップの要件によっては、更に大きな容量が必要になることがあります。ほとんどのアプリケーションでは、電源のインピーダンスは非常に小さいので、入力コンデンサが必要なのは高周波をバイパスするためだけです。これらの条件では、通常10μFのセラミック・コンデンサで十分です。この入力コンデンサはV_{IN}ピンに物理的にできるだけ近づけて配置します。

アプリケーション情報

インダクタの選択

望みの入力電圧と出力電圧が与えられると、インダクタ値と動作周波数によってリップル電流が決まります。

$$\Delta I_L = \frac{V_{OUT}}{f \bullet L}\left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right)$$

リップル電流が小さいと、インダクタのコア損失、および出力電圧リップルが減少します。ただし、極端な場合、リップルが少ないとインダクタ電流の検出問題が発生します。周波数が低くリップル電流が適度に少ない場合に最も高効率の動作が得られます。ただし、これを達成するには大きなインダクタが必要です。部品のサイズ、効率および動作周波数の間には交換条件があります。

妥当な出発点として、$I_{OUT(MAX)}$の約50%のリップル電流を選択します。リップル電流が規定のインダクタ飽和電流定格を超えないことを保証するには、次式に従ってインダクタンスを選択します。

$$L = \frac{V_{OUT}}{f \bullet \Delta I_{L(MAX)}}\left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right)$$

表1. インダクタの選択表

インダクタ	インダクタンス(μH)	DCR(mΩ)	最大電流(A)	寸法(mm)	高さ(mm)	メーカ
XAL8080シリーズ	4.7	8.89	17.4	8.6×8.1	8.0	Coilcraft www.coilcraft.com
	6.8	13.20	14.0	8.6×8.1	8.0	
	10.0	21.00	10.9	8.6×8.1	8.0	
XAL1010シリーズ	3.3	3.70	27.4	11.3×10	10.0	
	4.7	5.20	25.4	11.3×10	10.0	
	5.6	6.30	23.6	11.3×10	10.0	
	6.8	8.10	21.8	11.3×10	10.0	
	8.2	11.70	18.3	11.3×10	10.0	
	10.0	13.40	17.5	11.3×10	10.0	
FDV0840シリーズ	2.1	10.40	10.6	9.1×8.4	4.0	東光 www.toko.com
	3.9	18.80	8.4	9.1×8.4	4.0	
	4.9	24.60	6.9	9.1×8.4	4.0	
	6.9	31.70	6.1	9.1×8.4	4.0	
IHLP-4040DZ-A1 シリーズ	2.2	8.20	25.6	11.5×10.3	4.0	Vishay www.vishay.com
	3.3	13.70	18.6	11.5×10.3	4.0	
	4.7	15.00	17.0	11.5×10.3	4.0	
	5.6	17.60	16.0	11.5×10.3	4.0	
	6.8	21.20	13.5	11.5×10.3	4.0	
	10.0	33.20	12.0	11.5×10.3	4.0	
WE-HCI 1050シリーズ	2.4	3.50	17.0	10.6×10.6	5.0	Wurth Elektronik www.we-online.com
	3.3	5.90	15.0	10.6×10.6	5.0	
	4.2	7.10	14.0	10.6×10.6	5.0	
	5.5	10.30	12.0	10.6×10.6	5.0	
	6.5	12.50	10.0	10.6×10.6	5.0	
	7.8	13.60	9.5	10.6×10.6	5.0	
	10.0	16.30	8.5	10.6×10.6	5.0	

アプリケーション情報

Lの値が求められたら、インダクタの種類を選択する必要があります。コア損失は、選択した材料、周波数、およびインダクタンスに大きく依存します。インダクタンスが高いほど、リップルは減少します。インダクタンスを大きくするには、ワイヤの巻数を増やす必要があるため、銅損失は残念ながら増加します。

フェライト材料はコア損失がきわめて小さく、高いスイッチング周波数に適しているため、銅損失を最小限に抑えて飽和を防止することを設計目標にすることができます。ただし、フェライト・コアの材質は「急激に」飽和します。つまり、設計ピーク電流を超えると、インダクタンスは突然低下します。その結果、インダクタのリップル電流が急増し、そのため出力電圧リップルが増加します。コアを飽和させないでください。

コアの材質と形状が異なると、インダクタのサイズ/電流の関係および価格/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされたポット型コアは小型で、エネルギー放射は大きくありませんが、同等の特性を有する鉄粉コアのインダクタより通常は高価です。使用するインダクタの種類をどう選択するかは、主に価格とサイズの要件や放射フィールド/EMIの要件に依存します。新しいデザインの表面実装型インダクタは、東光、Vishay、NECトーキン、Cooper、TDK、およびWurth Elektronikから入手できます。詳細については表1を参照してください。

トランジェント応答のチェック

OPTI-LOOP外部補償により、広範囲の負荷と出力コンデンサに対してITHピンを介してトランジェント応答を最適化することができます。これにより、制御ループ動作の最適化が可能になり、DC結合され、ACフィルタ処理済みの閉ループ応答テスト・ポイントが得られます。このテスト・ポイントでのDCステップ、立ち上がり時間、およびセトリングは、これらの閉ループ応答を正確に反映します。2次特性が支配的なシステムを想定すれば、位相余裕や減衰係数は、このピンで見られるオーバーシュートのパーセンテージを使用して概算することができます。

図2の回路に示すITHピンの外付け部品回路網は、ほとんどのアプリケーションにおいて妥当な出発点となります。直列RCフィルタにより、支配的なポール・ゼロのループ補償が設定されます。これらの値は、最終的なプリント回路基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、トランジェント応答を最適化するために多少は(推奨値の0.5～2倍)変更することができます。ループ帰還係数の利得と位相は出力コンデンサの種類と値によって決まるので、出力コンデンサを選択する必要があります。立ち上がり時間が1μs～10μsの、最大負荷電流の20%～100%の出力電流パルスによって発生する出力電圧波形とITHピンの波形により、帰還ループを開くことなく全体的なループの安定性を判断することができます。

スイッチング・レギュレータは負荷電流のステップに応答するのに数サイクルを要します。負荷ステップが生じると、V_{OUT}は$\Delta I_{LOAD} \cdot ESR$に等しい大きさだけ即座にシフトします。ここで、ESRはC_{OUT}の等価直列抵抗です。また、ΔI_{LOAD}によってC_{OUT}の充電または放電も開始されるので、レギュレータがV_{OUT}をその定常状態値に戻すのに使用する帰還誤差信号が発生します。この回復期間にV_{OUT}をモニタして、安定性に問題があることを示すオーバーシュートやリンギングがないかチェックすることができます。

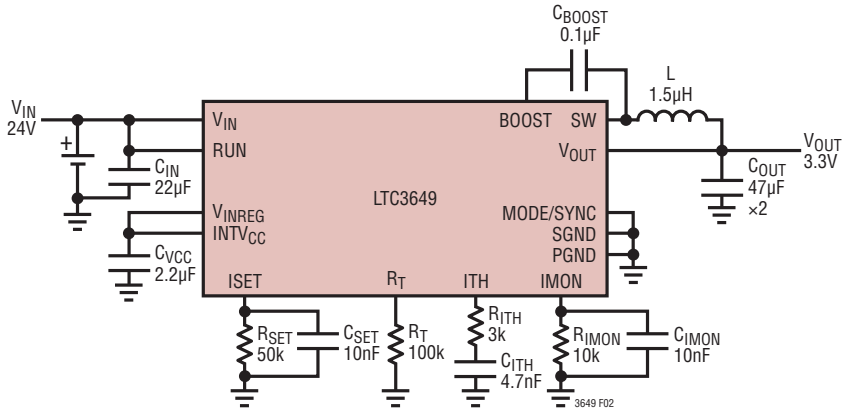


図2. 出力電流モニタ機能を備えた24V入力、3.3V出力、1MHz降圧レギュレータ

アプリケーション情報

初期出力電圧ステップが帰還ループの帯域幅内にない場合があるため、位相余裕を決定するのに、標準的2次オーバーシュート/DC比を使用することはできません。ループの利得はR_{ITH}を大きくすると増加し、ループの帯域幅はC_{ITH}を小さくすると拡大します。C_{ITH}を小さくするのと同じ比率でR_{ITH}を大きくすればゼロの周波数は変化しないので、帰還ループの最も重要な周波数範囲で位相を一定に保つことができます。

出力電圧のセトリング動作は閉ループ・システムの安定性に関係し、電源全体の実際の性能を表します。制御ループ理論の要点を含む補償部品の最適化の詳細については、弊社の「アプリケーションノート76」を参照してください。

アプリケーションによっては、(10μFを超える)大容量の入力コンデンサが接続されている負荷でスイッチングが行われるとさらに大きなトランジェントが発生することがあります。放電した入力コンデンサが実質的にC_{OUT}と並列接続された状態になるため、V_{OUT}の急激な低下を引き起こします。負荷に接続しているスイッチの抵抗が低く、急速に駆動された場合、この問題を防止するのに十分な電流を供給できるレギュレータはありません。解決策は負荷スイッチのドライバがオンになる速度を制限することです。ホットスワップ・コントローラはこの目的専用に設計されており、通常は電流制限、短絡保護、ソフトスタート動作が組み込まれています。

入力切断/入力短絡に関する検討事項

入力電源が取り外されているときに出力電圧が出力コンデンサによって高い電圧に保持されている場合は、どの時点であっても、出力電圧がデバイスの最小V_{IN}要件より低くなるまで、デバイスの電源となる電力は出力コンデンサから供給されます。

ただし、出力を高く保持した状態でV_{IN}ピンを接地すると、RUNピンの状態に関係なく、出力からSWピンを通って、LTC3649内部の寄生ボディ・ダイオードに電流が流れる可能性があります。出力コンデンサの容量と短絡の抵抗率によっては、内部ボディ・ダイオードを大電流が流れて、デバイスに損傷を及ぼす可能性があります。V_{IN}の放電が可能な場合は、予防策を講じて電流が内部ボディ・ダイオードを流れないようにしてください。簡単な解決策としては、ショットキ・ダイオードを電源と直列に配置する方法(図3)、またはショットキ・ダイオードをV_{OUT}とV_{IN}の間に配置する方法(図4)があります。

出力短絡に関する検討事項

LTC3649の出力が低抵抗、高インダクタンスのトレース/ワイヤを介してGNDに短絡した場合は、出力電圧が瞬間的にGNDより低くなる可能性があります。出力をV_{OUT}ピンに直接接続する標準的なアプリケーションでは、これらのピンの絶対最大定格を超えて、デバイスが損傷する恐れがあります。この場合の損傷を防ぐには、出力とV_{OUT}ピンの間に100Ωの抵抗を接続します。

効率に関する検討事項

スイッチング・レギュレータのパーセント表示の効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。個々の電力損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。パーセント表示の効率は、次式で表すことができます。

$$\%\,効率 = 100\% - (P1 + P2 + P3 + \ldots)$$

ここで、P1、P2などは入力電力に対するパーセント値で表した個々の損失です。回路内の電力を消費するすべての素子で損失が生じますが、LTC3649の回路での損失の大部分は、通常、主に次の3つの要因によって生じます。これらは、1)I^2R損失、2)スイッチングおよびバイアスでの損失、3)その他の損失です。

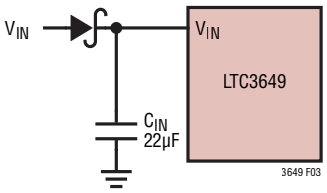


図3. ショットキ・ダイオードを電源と直列に配置

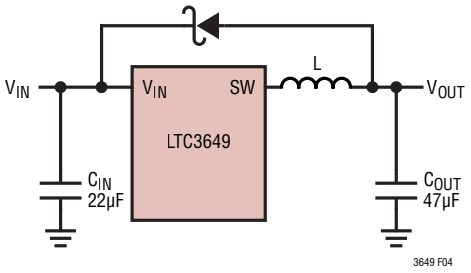


図4. ショットキ・ダイオードをV_{OUT}とV_{IN}の間に配置

アプリケーション情報

1. I^2R 損失は内部スイッチのDC抵抗 R_{SW} と外付けインダクタのDC抵抗 R_L から計算されます。連続モードでは、平均出力電流はインダクタLを流れますが、内蔵の上側パワーMOSFETと下側パワーMOSFETとの間で分かれます。したがって、SWピンを見たときの直列抵抗は、次式のとおり、上側MOSFETと下側MOSFETの両方の $R_{DS(ON)}$ とデューティ・サイクル(D)の関数になります。

   $$R_{SW} = (R_{DS(ON)TOP})(D) + (R_{DS(ON)BOT})(1 - D)$$

   上側MOSFETと下側MOSFETの $R_{DS(ON)}$ は、両方とも「標準的性能特性」の曲線から求めることができます。したがって、I^2R 損失は次式で求められます。

   $$I^2R\ 損失 = I_{OUT}^2(R_{SW} + R_L)$$

2. スイッチング電流は、MOSFETドライバ電流と制御電流の合計です。パワーMOSFETドライバ電流はパワーMOSFETのゲート容量をスイッチングすることによって流れます。パワーMOSFETのゲートが“L”から“H”、さらに再び“L”に切り替わるたびに、一定量の電荷dQがINからグランドに移動します。結果として得られるdQ/dtはINから流出する電流であり、通常はDC制御バイアス電流よりはるかに大きくなります。連続モードでは、次式のようになります。

   $$I_{GATECHG} = f(Q_T + Q_B)$$

   ここで、Q_T および Q_B は上側および下側の内部パワーMOSFETのゲート電荷で、fはスイッチング周波数です。したがって、電力損失は次のようになります。

   $$スイッチング損失 = I_{GATECHG} \bullet V_{IN}$$

   ゲート電荷損失は、$INTV_{CC}$ を流れる電流ならびに周波数の関数です。したがって、それらの影響は、LDOの電源電圧($EXTV_{CC}$ または V_{IN})が高く周波数が高いアプリケーションほど顕著になります。

3. 遷移損失、銅線の抵抗、内部負荷抵抗など、その他の「隠れた」損失が電源システム全体のさらなる効率低下の原因になる可能性があります。これらの「システム」レベルの損失をシステムの設計段階で盛り込むことが非常に重要です。遷移損失は、スイッチ・ノードの遷移中に上側パワーMOSFETが短時間飽和領域に留まることから生じます。LTC3649の内部パワー・デバイスは十分速く切り替わるので、これらの損失は他の要因に比べると大きくはありません。デッドタイム中のダイオードの導通損失やインダクタのコア損失などその他の損失は、一般に全追加損失の2%に満たない値です。

熱的条件

LTC3649は効率が高く、底面露出型のQFNおよびFEパッケージは熱抵抗が小さいので、大半のアプリケーションでは熱をあまり放散しません。ただし、高い周囲温度、高い V_{IN}、高いスイッチング周波数、最大出力電流負荷でLTC3649が動作するアプリケーションでは、放散された熱によってデバイスの最大接合部温度を超える可能性があります。接合部温度が約180°Cに達すると、2つのパワー・スイッチは両方ともオフし、温度が15°C低下するまで復帰しません。

LTC3649が最大接合部温度を超えないようにするには、ある程度の熱解析を行う必要があります。熱解析の目的は、電力損失によりデバイスが最大接合部温度を超えるかどうかを判断することです。温度上昇は次式で与えられます。

$$T_{RISE} = P_D \bullet \theta_{JA}$$

一例として、V_{IN} = 24V、I_{OUT} = 4A、f = 1MHz、V_{OUT} = 3.3Vのアプリケーションに LTC3649を使用する場合を検討します。パワーMOSFETの等価抵抗 R_{SW} は次のようになります。

$$R_{SW} = R_{DS(ON)TOP} \bullet \frac{V_{OUT}}{V_{IN}} + R_{DS(ON)BOT} \bullet \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$
$$= 110m\Omega \bullet \frac{3.3V}{24V} + 50m\Omega \bullet \left(1 - \frac{3.3V}{24V}\right)$$
$$= 58.25m\Omega$$

$EXTV_{CC}$ ピンをOUTピンに接続する場合は V_{IN} の電流が最小になります。大半の電流は内部回路をバイアスして起動するのに使用され、ゲート駆動電流は $EXTV_{CC}$ から直接供給されるからです。通常、1MHzのアプリケーションでは、$EXTV_{CC}$ から流れ出す電流は20mAになります。

したがって、デバイスによる全電力損失は次のとおりです。

$$P_D = I_{OUT}^2 \bullet R_{SW} + V_{EXTVCC} \bullet I_{EXTVCC}$$
$$= 16A^2 \bullet 58.25m\Omega + 3.3V \bullet 20mA$$
$$= 998mW$$

アプリケーション情報

FE28パッケージの接合部－周囲雰囲気間熱抵抗θ_{JA}は約30°C/Wです。したがって、25°Cの周囲温度で動作しているレギュレータの接合部温度は、およそ次のとおりです。

$$T_J = 0.998W \bullet 30°C/W + 25°C = 54.94°C$$

上の接合部温度は25°CでのR$_{DS\ (ON)}$から得られたことに留意すると、R$_{DS\ (ON)}$は温度に依存して増加するので、より大きなR$_{DS\ (ON)}$に基づいて接合部温度を再計算することもできます。54.94°CでR$_{SW}$が10%大きくなると仮定して再計算すると、新しい接合部温度は60°Cになります。より高い周囲温度またはスイッチング周波数あるいはその両方がアプリケーションで要求される場合は、ヒートシンクまたは空気流を使用してデバイスの温度上昇を減らすよう注意が必要です。

EXTV$_{CC}$をV$_{OUT}$に接続しない場合、デバイスの電流はV$_{IN}$から供給されます。この場合、全電力損失は次のようになります。

$$P_D = 16A^2 \bullet 58.25m\Omega + 24V \bullet 20mA = 1.41W$$

これにより、電力損失は400mW増加します。

基板レイアウトに関する検討事項

プリント回路基板をレイアウトするときは、以下のチェックリストを使用して、LTC3649が正しく動作するようにしてください（図5を参照）。レイアウトでは、以下の項目をチェックしてください。

1. コンデンサC$_{IN}$はV$_{IN}$とGNDにできるだけ近づけて接続されていますか。これらのコンデンサは内蔵のパワーMOSFETとそれらのドライバにAC電流を供給します。
2. C$_{OUT}$とLは近づけて接続されていますか。C$_{OUT}$の(–)電極はGNDとC$_{IN}$の(–)電極に電流を戻します。
3. パッケージの裏面にある露出パッド（ピン29）は、GNDプレーンに半田付けしてください。このGNDプレーンをサーマルビアを介して他の層に接続すると、LTC3649から熱を放散するのに役立ちます。
4. ISETの抵抗のグランド端子は他の静かな信号グランドに接続する必要があり、電源グランドに一点接続します。ISETの抵抗はSWラインのようなノイズの多い部品やトレースから離して配置し、配線し、トレースをできるだけ短くします。

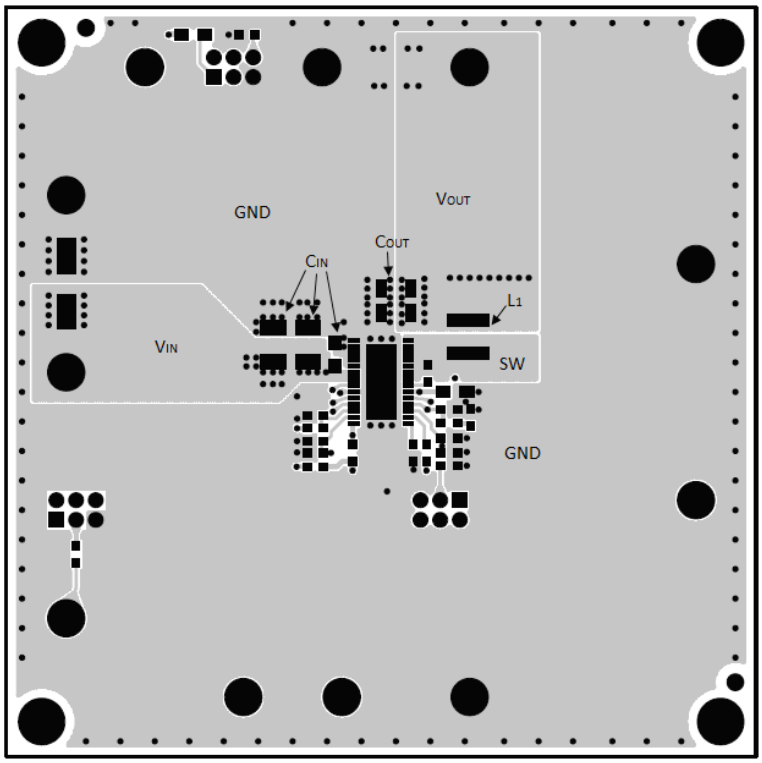


図5. プリント回路基板レイアウトの例

アプリケーション情報

5. 影響を受けやすい部品はSWピンから遠ざけてください。ISETの抵抗、R_T抵抗、補償部品のC_{ITH}とR_{ITH}、および$INTV_{CC}$のバイパス・コンデンサは、SWのトレースおよびインダクタから離して配線します。
6. グランド・プレーンが望まれます。
7. 全ての層の未使用領域は銅で覆ってください。これにより、電力部品の温度上昇が小さくなります。これらの銅領域はGNDに接続してください。

設計例

設計例として、以下の仕様のアプリケーションにLTC3649を使用する場合を考えます。

V_{IN} = 24V～36V

V_{OUT} = 5V

$I_{OUT(MAX)}$ = 4A

$I_{OUT(MIN)}$ = 500mA

f_{SW} = 1MHz

まず、次式に従ってR_{SET}を選択します。

$$R_{SET} = \frac{V_{OUT}}{50\mu A} = \frac{5V}{50\mu A} = 100k\Omega$$

精度を最高にするには、0.5%精度の100k抵抗を選択します。

標準的なソフトスタート時間である2ms（V_{OUT}の最終値の0%～90%）にするには、C_{SET}の値を次のようにします。

$$2ms = 2.3 \bullet R_{SET} \bullet C_{SET}$$

$$\Rightarrow C_{SET} = 8.7nF$$

C_{SET}には標準的な10nFのコンデンサを使用することができます。

負荷電流の多少にかかわらず効率が重要なので、Burst Mode動作を利用します。1MHzのスイッチング周波数に対応する正しいR_T抵抗を特性曲線から選択します。それに基づいて、R_Tを100kにします。次に、インダクタの値を計算して、V_{IN}が最大のときリップル電流が最大負荷電流の約40%になるようにします。

$$L = \left(\frac{5V}{1MHz \bullet 1.6A}\right)\left(1 - \frac{5V}{36V}\right) = 2.7\mu H$$

C_{OUT}は、出力リップルの要件を満たすのに必要なESRと、ループの安定性を確保するのに必要なバルク容量に基づいて選択します。この設計回路では、47μFのセラミック・コンデンサを2個使用します。

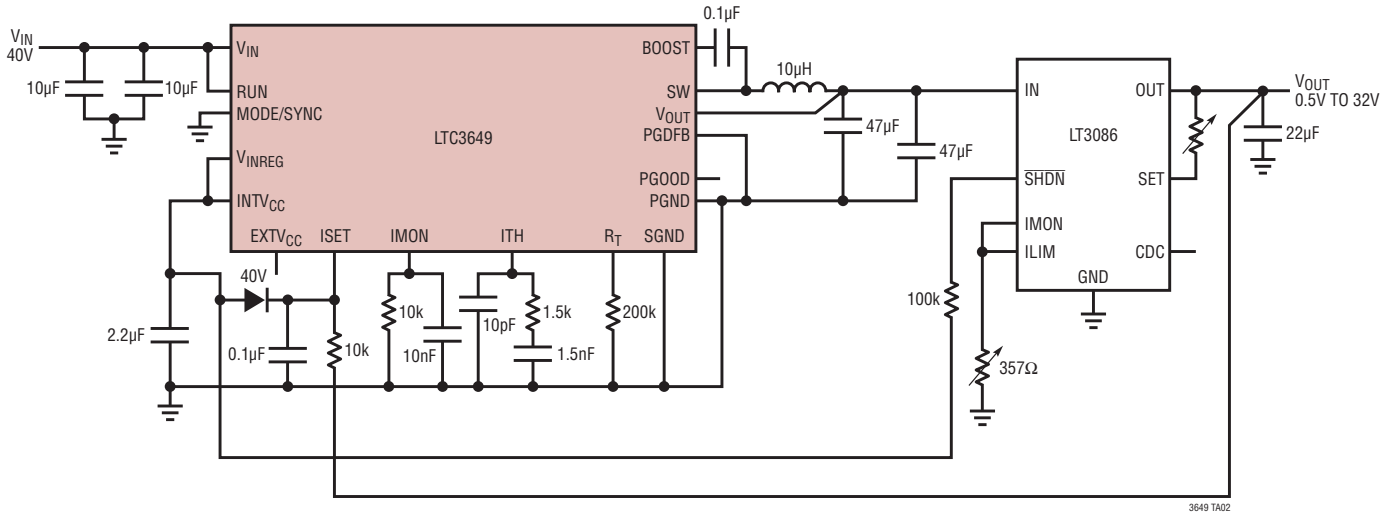
C_{IN}は次の最大電流定格を満たすサイズのものにします。

$$I_{RMS} = 4A\left(\frac{5V}{36V}\right)\left(\frac{36V}{5V} - 1\right)^{1/2} = 1.38A$$

ほとんどのアプリケーションでは、V_{IN}ピンを22μFセラミック・コンデンサでデカップリングすれば十分です。

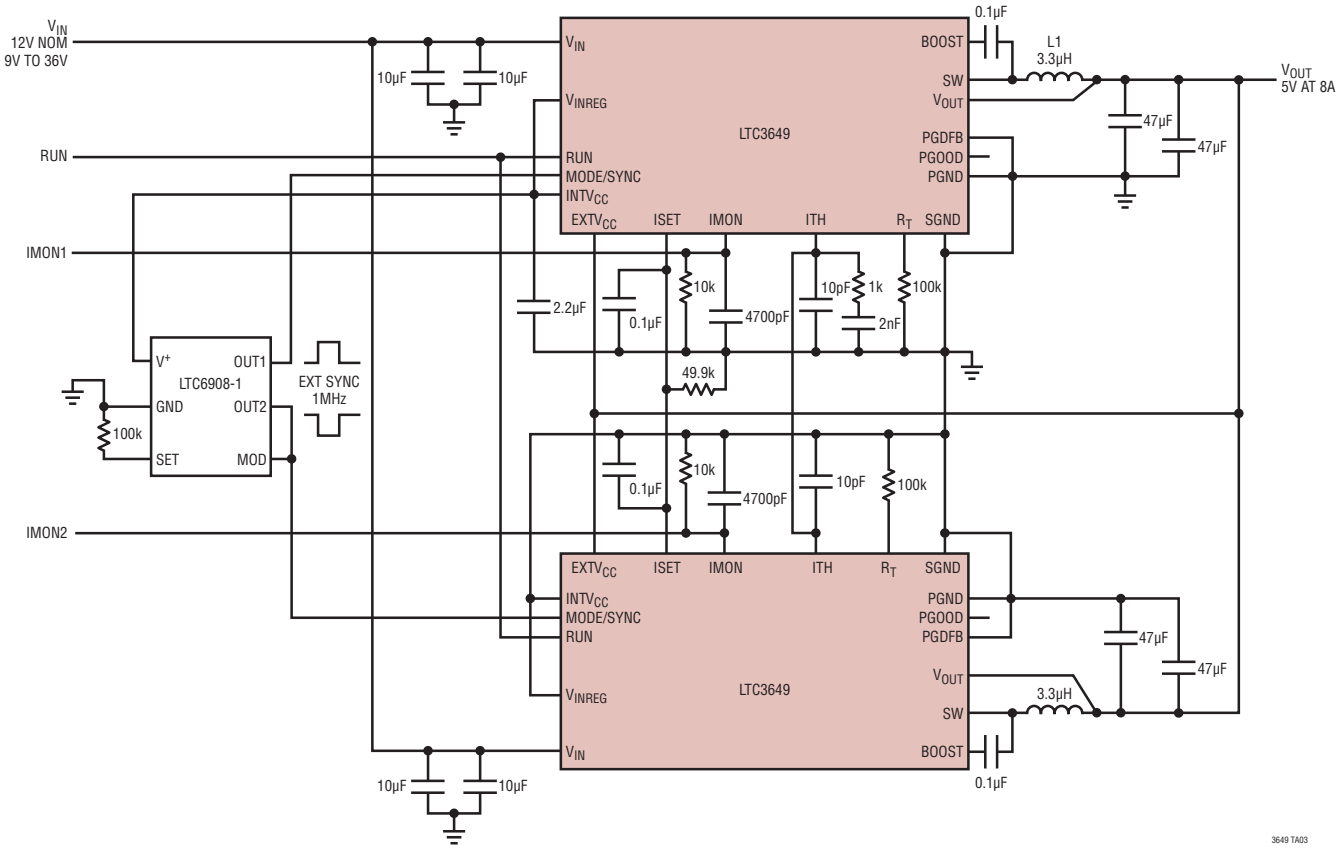
標準的応用例

0.5V～32V、2.1A低ノイズ、高効率のラボ用電源



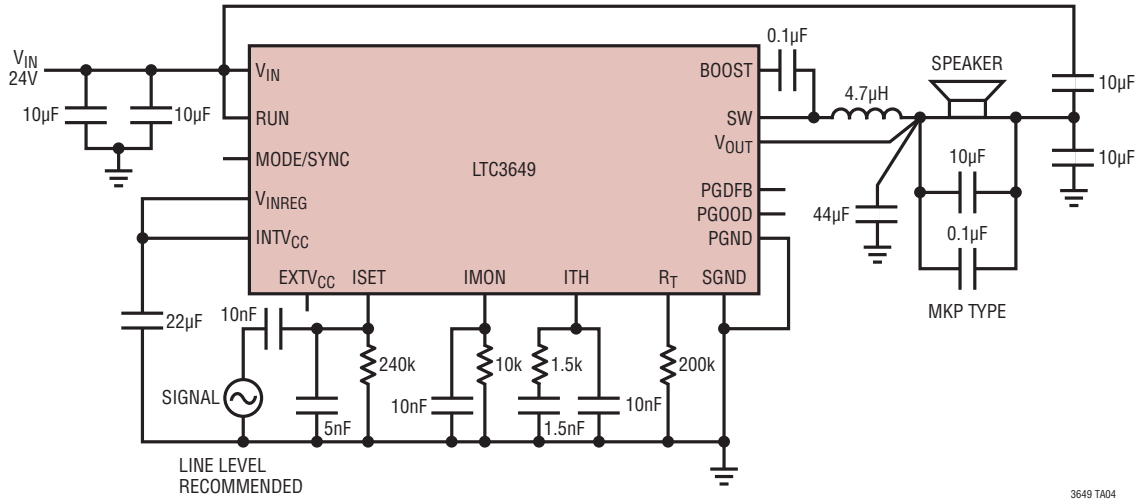
標準的応用例

2相動作

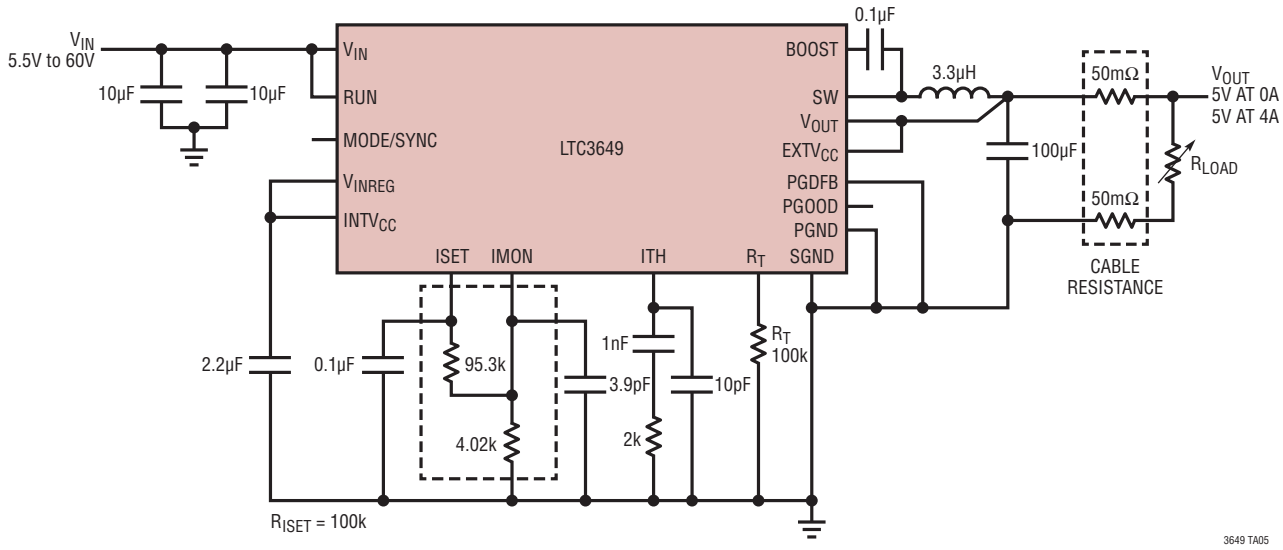

VIN
12V NOM
9V TO 36V
RUN
IMON1
IMON2
10µF
10µF
VIN
VINREG
RUN
MODE/SYNC
INTVCC
EXTVCC
ISET
IMON
ITH
RT
SGND
LTC3649
BOOST
SW
VOUT
PGDFB
PGOOD
PGND
0.1µF
L1
3.3µH
VOUT
5V AT 8A
47µF
47µF
2.2µF
0.1µF
10k
4700pF
10pF
1k
2nF
100k
49.9k
V+
OUT1
LTC6908-1
GND
OUT2
SET
MOD
100k
EXT SYNC
1MHz
0.1µF
10k
4700pF
10pF
100k
EXTVCC
ISET
IMON
ITH
RT
SGND
INTVCC
MODE/SYNC
RUN
PGND
PGOOD
PGDFB
VOUT
VINREG
LTC3649
SW
VIN
BOOST
47µF
47µF
3.3µH
0.1µF
10µF
10µF
3649 TA03

標準的応用例

入力信号範囲の広いオーディオ・ドライバ



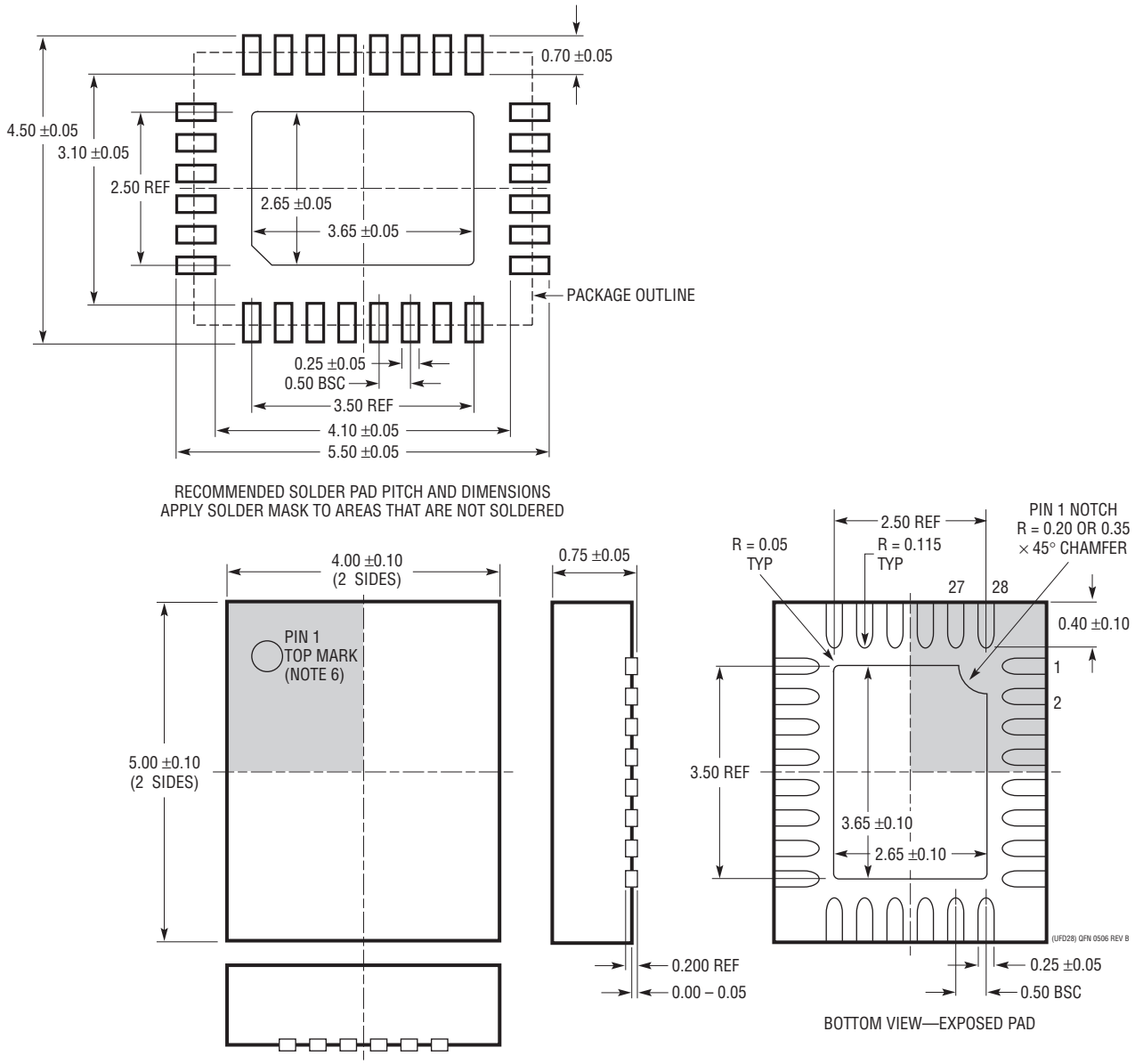
ケーブル電圧降下補償



パッケージ

最新のパッケージ図面については、http://www.linear-tech.co.jp/product/LTC3649#packaging を参照してください。

UFD Package
28-Lead Plastic QFN (4mm × 5mm)
(Reference LTC DWG # 05-08-1712 Rev B)

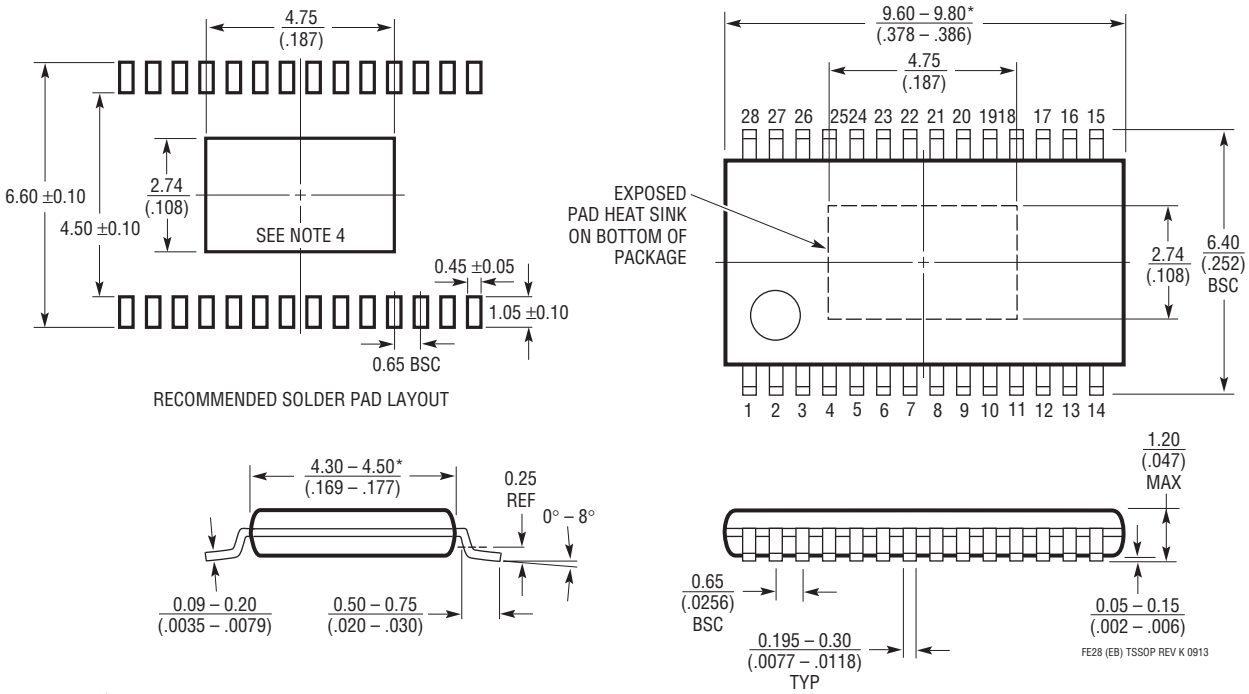


注記:
1. 図はJEDECパッケージ外形MO-220のバリエーション(WXXX-X)にするよう提案されている
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
   モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

パッケージ

最新のパッケージ図面については、http://www.linear-tech.co.jp/product/LTC3649#packaging を参照してください。

FE Package
28-Lead Plastic TSSOP (4.4mm)
(Reference LTC DWG # 05-08-1663 Rev K)
Exposed Pad Variation EB



注記：
1. 標準寸法：ミリメートル
2. 寸法は $\frac{\text{ミリメートル}}{\text{(インチ)}}$
3. 図は実寸とは異なる
4. 露出パッド接着のための推奨最小 PCB メタルサイズ

* 寸法にはモールドのバリを含まないモールドのバリは各サイドで 0.150mm (0.006") を超えないこと

改訂履歴

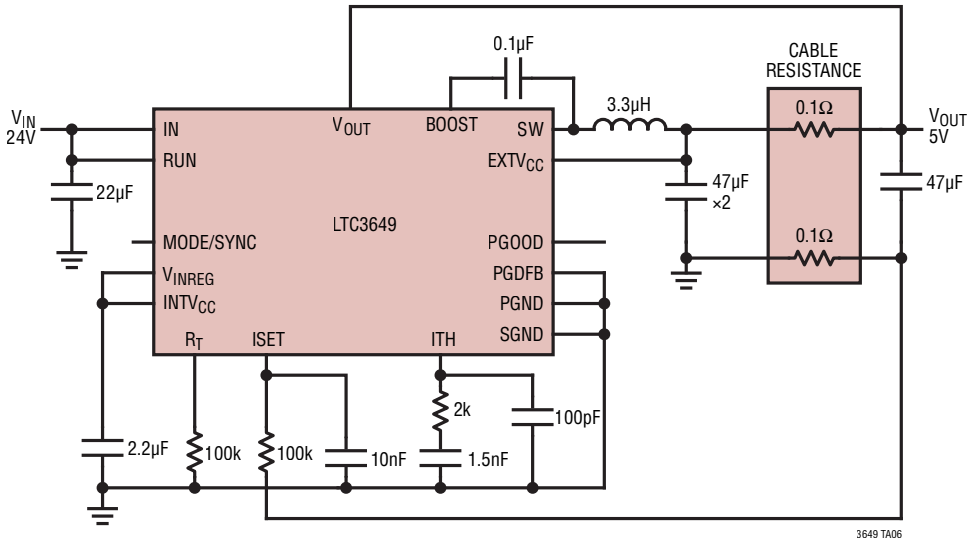
REV	日付	概要	ページ番号
A	06/16	シャットダウン電流を18μAと明示 IMONの条件を明示 「スイッチング周波数の設定」セクションを明示	1 3 11

LINEAR TECHNOLOGY

リニアテクノロジー・コーポレーションがここで提供する情報は正確かつ信頼できるものと考えておりますが、その使用に関する責務は一切負いません。また、ここに記載された回路結線と既存特許とのいかなる関連についても一切関知いたしません。なお、日本語の資料はあくまでも参考資料です。訂正、変更、改版に追従していない場合があります。最終的な確認は必ず最新の英語版データシートでお願いいたします。

標準的応用例

リモート検出機能付きの5V出力



関連製品

製品番号	説明	注釈
LTC3600	1本の抵抗で設定可能な15V、1.5A、レール・トゥ・レール同期整流式降圧レギュレータ	$V_{IN(MIN)}$ = 4V、$V_{IN(MAX)}$ = 15V、$V_{OUT(MIN)}$ = 0V、MSOP-12、3mm×3mm DFN-12
LTC3892/ LTC3892-1	デューティ・サイクル99%の60V、低静止電流、デュアル2相同期整流式降圧DC/DCコントローラ	PLL固定周波数:50kHz～900kHz、4.5V ≤ V_{IN} ≤ 60V、0.8V ≤ V_{OUT} ≤ 0.99V_{IN}、I_Q = 29µA
LTC3891	60V、99%デューティサイクルの、低静止電流、同期整流式降圧DC/DCコントローラ	PLL固定周波数:50kHz～900kHz、4V ≤ V_{IN} ≤ 60V、0.8V ≤ V_{OUT} ≤ 24V、I_Q = 50µA
LT®8620	効率が96%の65V、2.5A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ(I_Q = 2.5µA)	$V_{IN(MIN)}$ = 3.4V、$V_{IN(MAX)}$ = 65V、$V_{OUT(MIN)}$ = 0.97V、I_Q = 2.5µA、I_{SD} <1µA、MSOP-16E、3mm×5mm QFN-24
LT8641	効率が96%の65V、4A、3MHz同期整流式マイクロパワー降圧DC/DCコンバータ(I_Q = 2.5µA)	$V_{IN(MIN)}$ = 3.4V、$V_{IN(MAX)}$ = 42V、$V_{OUT(MIN)}$ = 0.97V、I_Q = 2.5µA、I_{SD} <1µA、3mm×4mm QFN-18
LT8610A/ LT8610AB	効率が96%の42V、3.5A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ(I_Q = 2.5µA)	$V_{IN(MIN)}$ = 3.4V、$V_{IN(MAX)}$ = 42V、$V_{OUT(MIN)}$ = 0.97V、I_Q = 2.5µA、I_{SD} <1µA、MSOP-16E
LT8610AC	効率が96%の42V、3.5A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ(I_Q = 2.5µA)	$V_{IN(MIN)}$ = 3V、$V_{IN(MAX)}$ = 42V、$V_{OUT(MIN)}$ = 0.8V、I_Q = 2.5µA、I_{SD} <1µA、MSOP-16E
LT8611	効率が96%の42V、2.5A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ(I_Q = 2.5µA、入力/出力電流制限/モニタ機能内蔵)	$V_{IN(MIN)}$ = 3.4V、$V_{IN(MAX)}$ = 42V、$V_{OUT(MIN)}$ = 0.97V、I_Q = 2.5µA、I_{SD} <1µA、3mm×5mm QFN-24
LT8612	効率が96%の42V、6A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ(I_Q = 2.5µA)	$V_{IN(MIN)}$ = 3.4V、$V_{IN(MAX)}$ = 42V、$V_{OUT(MIN)}$ = 0.97V、I_Q = 3.0µA、I_{SD} <1µA、3mm×6mm QFN-28
LT8614	効率が96%の42V、4A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ(I_Q= 2.5µA)	$V_{IN(MIN)}$ = 3.4V、$V_{IN(MAX)}$ = 42V、$V_{OUT(MIN)}$ = 0.97V、I_Q = 2.5µA、I_{SD} <1µA、3mm×4mm QFN-18
LT8616	効率が95%の42V、デュアル2.5A＋1.5A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ(I_Q = 5µA)	$V_{IN(MIN)}$ = 3.4V、$V_{IN(MAX)}$ = 42V、$V_{OUT(MIN)}$ = 0.8V、I_Q = 5µA、I_{SD} <1µA、TSSOP-28E、3mm×6mm QFN-28

リニアテクノロジー株式会社
〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F
TEL 03-5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp/LTC3649
LT0616 REV A • PRINTED IN JAPAN
© LINEAR TECHNOLOGY CORPORATION 2015