

パワーオン・リセットおよび ウォッチドッグ・タイマ付き デュアル・モノリシック降圧レギュレータ

特長

- 高電圧降圧レギュレータ:
動作範囲: 4V ~ 42V
出力電流: 1.3A
- 55Vまでの入力過渡電圧からデバイスを保護
- 低電圧同期整流式降圧レギュレータ:
入力電圧範囲: 2.5V ~ 5.5V
出力電流: 1.1A
- 同期可能な可変スイッチング周波数: 350kHz ~ 2.5MHz
- プログラム可能なパワーオン・リセット・タイマ
- プログラム可能なウィンドウ・モード・ウォッチドッグ・タイマ
- 消費電流: 290μA (標準)
- 短絡耐性
- プログラム可能なソフトスタート
- 低シャットダウン電流: $I_q < 1\mu A$
- サーマル・シャットダウン
- 熱特性が改善された 28ピン (4mm×5mm) QFN および 28ピン TSSOP パッケージ

アプリケーション

- 産業用電源
- 車載電子制御装置

LT、LT、LTC、LTM、Linear Technology、Burst Mode および Linear のロゴはリニアテクノロジー社の登録商標です。ThinSOT はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

概要

LT[®]3641 は、パワーオン・リセット・タイマとウォッチドッグ・タイマを搭載した、デュアル・チャンネル、電流モード、モノリシック降圧スイッチング・レギュレータです。どちらのレギュレータも、周波数を調整可能な (350kHz ~ 2.5MHz) 1 個の発振器に同期します。軽負荷では、どちらのレギュレータも低リップルの Burst Mode[®] で動作し、高効率と低出力リップルを維持します。

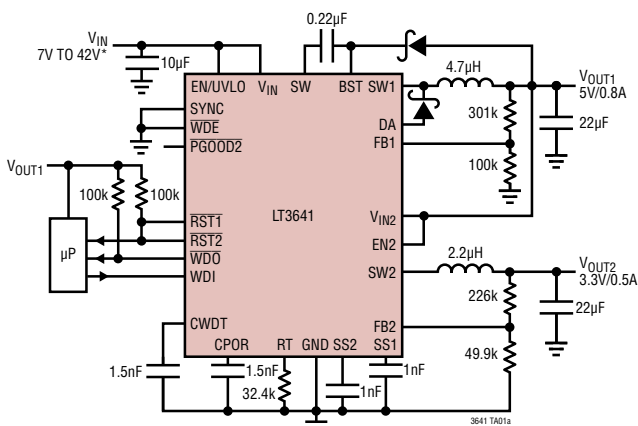
高電圧チャンネルは 2.4A のトップスイッチを内蔵した非同期整流式降圧レギュレータで、4V ~ 42V の入力で動作し、55V までの入力過渡電圧からデバイスを保護します。低電圧チャンネルは 2.5V ~ 5.5V の入力で動作します。同期パワー・スイッチを内蔵しているため、外付けショットキー・ダイオードなしで高効率を達成します。どちらのチャンネルもサイクルごとの電流制限を行い、短絡された出力からデバイスを保護します。

パワーオン・リセットとウォッチドッグのタイムアウト期間はいずれも外付けコンデンサを使用して調整可能です。ウィンドウ・モード・ウォッチドッグ・タイマは、マイクロプロセッサのパルスの間隔が短すぎたり長すぎると知らせます。

LT3641 は 28 ピン 4mm×5mm QFN パッケージと 28 ピン TSSOP パッケージで供給されます。どちらのパッケージも背面パッドを備えているので、熱抵抗を小さく抑えることができます。

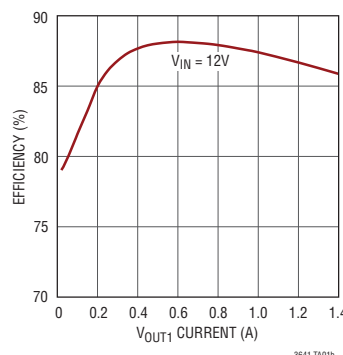
標準的応用例

2MHz の 5V/0.8A および 3.3V/0.5A 降圧レギュレータ

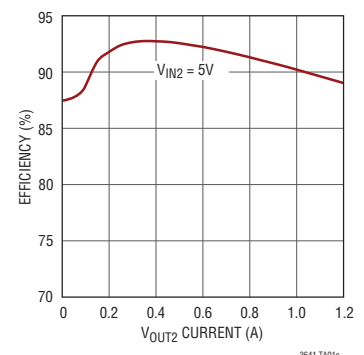


* FOR INPUT VOLTAGES ABOVE 42V RESTRICTIONS APPLY

高電圧チャンネルの効率、
2MHz、 $V_{OUT1} = 5V$



低電圧チャンネルの効率、
2MHz、 $V_{OUT2} = 3.3V$



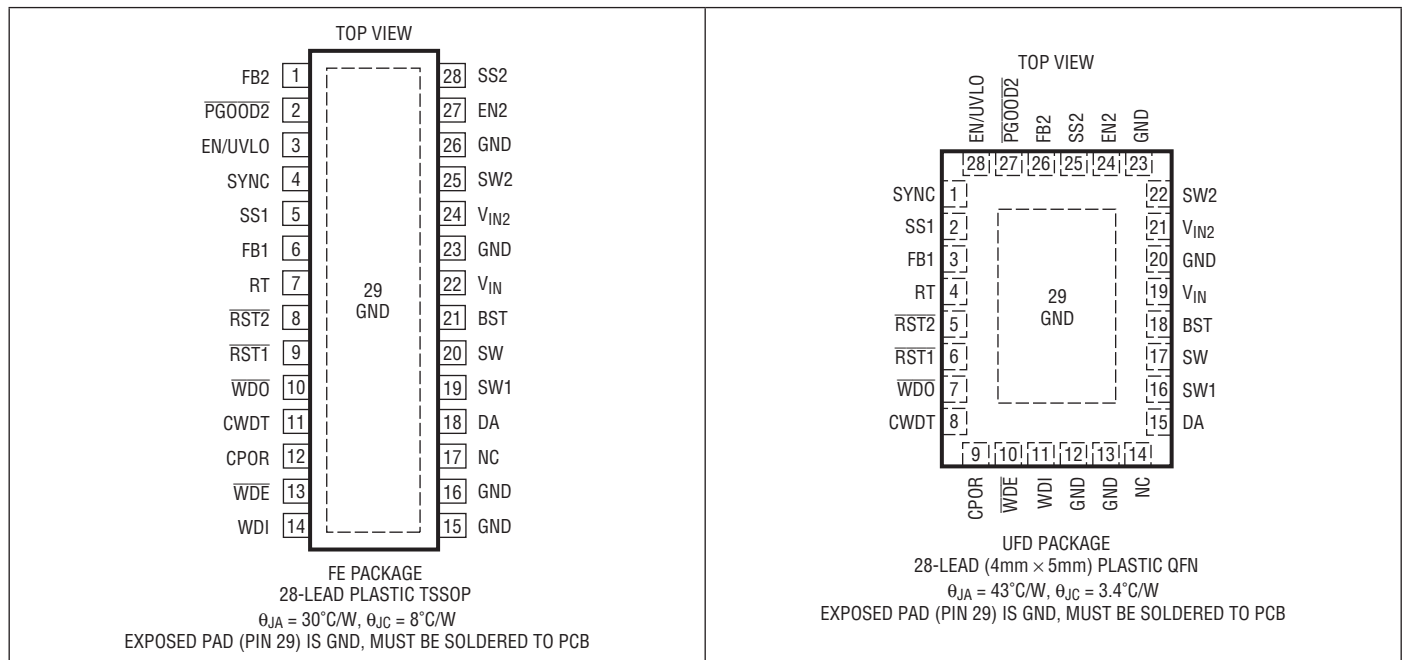
LT3641

絶対最大定格 (Note 1)

V_{IN} 、EN/UVLO の電圧 (Note 7)	55V
WDE の電圧	30V
(BST – SW) 電圧、(BST – SW1) 電圧	-0.3V ~ 6V
(SW1 – SW) 電圧	-0.3V ~ 6V
V_{IN2} 、SYNC、EN2、PGOOD2、WDI、 \overline{WDO} 、 RST1、RST2 の電圧	-0.3V ~ 6V
SS1、SS2、FB1、FB2、RT、CWDT、 CPOR の電圧	-0.3V ~ 2.5V

SW2 の電圧	-0.3V ~ ($V_{IN2} + 0.3V$)
動作接合部温度範囲 (Note 2)	
LT3641E	-40°C ~ 125°C
LT3641I	-40°C ~ 125°C
LT3641H	-40°C ~ 150°C
保存温度範囲	-65°C ~ 150°C
リード温度、FEパッケージのみ(半田付け、10秒)	300°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT3641EFE#PBF	LT3641EFE#TRPBF	LT3641FE	28-Lead Plastic TSSOP	-40°C to 125°C
LT3641IFE#PBF	LT3641IFE#TRPBF	LT3641FE	28-Lead Plastic TSSOP	-40°C to 125°C
LT3641HFE#PBF	LT3641HFE#TRPBF	LT3641FE	28-Lead Plastic TSSOP	-40°C to 150°C
LT3641EUFD#PBF	LT3641EUFD#TRPBF	3641	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 125°C
LT3641IUFD#PBF	LT3641IUFD#TRPBF	3641	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $V_{IN2} = 3.3\text{V}$ 、 $EN/UVLO = 12\text{V}$ 、 $EN2 = 3.3\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{IN} Undervoltage Lockout Threshold		●		3.6	4	V
V_{IN} Undervoltage Release Threshold		●		3.8	4.2	V
Quiescent Current from V_{IN}	EN/UVLO = 0.3V Not Switching			0.1 275	1 375	μA μA
EN/UVLO Threshold Voltage			1.2	1.26	1.3	V
EN/UVLO High Bias Current	EN/UVLO = Threshold + 60mV			2		μA
EN/UVLO Low Bias Current	EN/UVLO = Threshold – 60mV			0.1		μA
SYNC Input Frequency			0.35		2.5	MHz
SYNC Threshold Voltage			0.4	0.8	1	V
Switching Frequency	RT = 32.4k RT = 182k	● ●	1.75 450	2 500	2.35 550	MHz kHz
FB1 Voltage		●	1.24	1.265	1.29	V
FB1 Bias Current	FB1 = 1.265V			30	100	nA
FB1 Line Regulation	$5\text{V} < V_{IN} < 30\text{V}$			0.001		%/V
SW1 Minimum Off-Time				70	100	ns
SW1 V_{CESAT}	$I_{SW1} = 800\text{mA}$			400		mV
SW1 Leakage Current				0.1	1	μA
SW1 Current Limit	FB1 = 1V (Note 3) FB1 = 0.1V	●	2.2	2.8 1.8	3.4	A A
DA Current limit	FB1 = 1V (Note 4) FB1 = 0.1V	●	1.35	1.7 1	2.2	A A
BST Pin Current	$I_{SW1} = 800\text{mA}$			30	50	mA
Minimum BST-SW Voltage				2	2.7	V
V_{IN2} Minimum Operating Voltage		●		2.3	2.5	V
V_{IN2} Maximum Operating Voltage		●			5.5	V
EN2 Threshold	Rising	●	1.13	1.18	1.23	V
EN2 Hysteresis			50	80	110	mV
EN2 Bias Current	EN2 = EN2 Threshold			50	500	nA
FB2 Voltage		●	585	600	615	mV
FB2 Bias Current	FB2 = 0.6V			0	100	nA
FB2 Line Regulation	$2.5\text{V} < V_{IN2} < 5.5\text{V}$			0.01		%/V
SW2 PMOS Current Limit	(Note 5)	●	1.5	1.9	2.2	A
SW2 NMOS Current Limit	(Note 5)	●	1.2	1.6	2	A
SW2 PMOS $R_{DS(ON)}$	$I_{SW2} = 0.5\text{A}$ (Note 6)			275		$\text{m}\Omega$
SW2 NMOS $R_{DS(ON)}$	$I_{SW2} = 0.5\text{A}$ (Note 6)			200		$\text{m}\Omega$
ΔFB2 to Enable $\overline{\text{PGOOD2}}$			20	40	80	mV
ΔFB2 Hysteresis to Disable $\overline{\text{PGOOD2}}$			20	40	80	mV
$\overline{\text{PGOOD2}}$ Voltage	FB2 = 0.6V, $I_{\overline{\text{PGOOD2}}} = 1\text{mA}$			200	320	mV

LT3641

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $V_{IN2} = 3.3\text{V}$ 、 $EN/UVLO = 12\text{V}$ 、 $EN2 = 3.3\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
SS1, SS2 Charge Current	SS1 = 0.5V, SS2 = 0.5V	1.3	2.0	2.7	μA	
SS1 to FB1 Offset Voltage	SS1 = 0.6V		5	30	mV	
SS2 to FB2 Offset Voltage	SS2 = 0.3V		5	30	mV	
$\overline{\text{RST1}}$ Threshold as Percentage of V_{FB1}		● 90	92	94	%	
$\overline{\text{RST2}}$ Threshold as Percentage of V_{FB1}		● 88	91	94	%	
Undervoltage to $\overline{\text{RST}}$ Assert Time			20		μs	
$\overline{\text{RST1}}$, $\overline{\text{RST2}}$, $\overline{\text{WDO}}$ Pull-Up Current	$\overline{\text{RST1}}$, $\overline{\text{RST2}}$, $\overline{\text{WDO}} = 0\text{V}$	5	15	30	μA	
$\overline{\text{RST1}}$, $\overline{\text{RST2}}$, $\overline{\text{WDO}}$ Output Voltage	$I_{\overline{\text{RST1}}}$, $I_{\overline{\text{RST2}}}$, $I_{\overline{\text{WDO}}} = 2\text{mA}$		150	250	mV	
$\overline{\text{RST1}}$, $\overline{\text{RST2}}$ Timeout Period (t_{RST})	CPOR = 220pF	● 8	9.5	11	ms	
Watchdog Start Delay Time (t_{DL})	CWDT = 820pF		14	16	18	ms
Watchdog Upper Boundary (t_{WU})	CWDT = 820pF	● 27	32	35	ms	
Watchdog Lower Boundary (t_{WL})	CWDT = 820pF	● 1.68	2	2.2	ms	
WDI Pull-Up Current	WDI = 1.2V		4		μA	
WDI Voltage Threshold		0.55	0.85	1.15	V	
WDI Low Minimum Pulse Width		300			ns	
WDI High Minimum Pulse Width		300			ns	
$\overline{\text{WDE}}$ Pull-Down Current	$\overline{\text{WDE}} = 2\text{V}$		1		μA	
$\overline{\text{WDE}}$ Threshold		● 0.5	0.7	0.9	V	

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LT3641Eは、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。LT3641Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度範囲で保証されている。LT3641Hは $-40^\circ\text{C} \sim 150^\circ\text{C}$ の全動作接合部温度範囲で保証されている。

Note 3: SW1、SW2の電流制限は設計および静的テストとの相関によって保証されている。高いデューティ・サイクルではスロープ補償により電流制限が低下する。

Note 4: DA電流がその制限値を超えると、発振器サイクルが延長される。DA電流制限はデューティ・サイクル全域で一定。

Note 5: 発振器サイクルの開始時にSW2のNMOSの電流が制限値を超えると、そのサイクルではPMOSはオンしない。

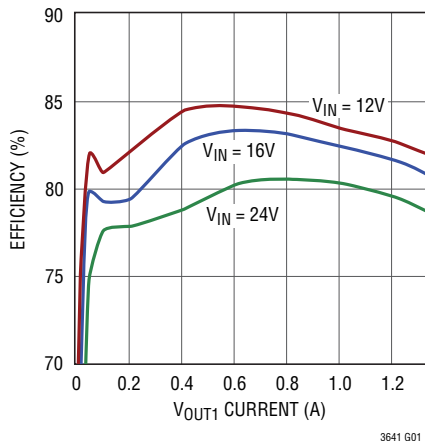
Note 6: QFNのスウィッチの $R_{\text{DS(on)}}$ は、ウェハー・レベルの測定値との相関によって保証されている。

Note 7: V_{IN} ピンとEN/UVLOピンの絶対最大電圧は、繰り返さない1秒間の過渡の場合は55V、連続動作では42Vである。

Note 8: このデバイスには短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護がアクティブなとき、接合部温度は最大動作接合部温度を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう恐れがある。

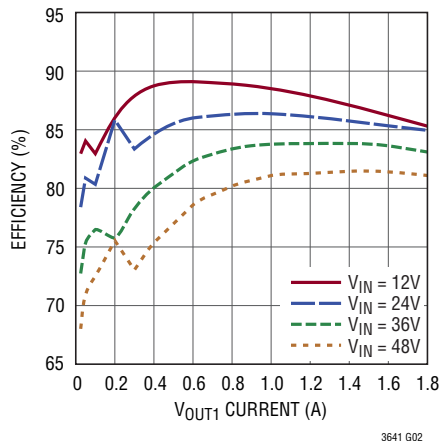
標準的性能特性 注記がない限り $T_A = 25^\circ\text{C}$ 。

高電圧チャンネルの効率
(2MHz, $V_{OUT1} = 3.3\text{V}$)



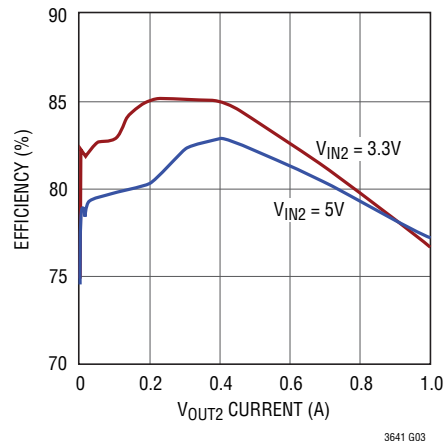
3641 G01

高電圧チャンネルの効率
(2MHz, $V_{OUT1} = 5\text{V}$)



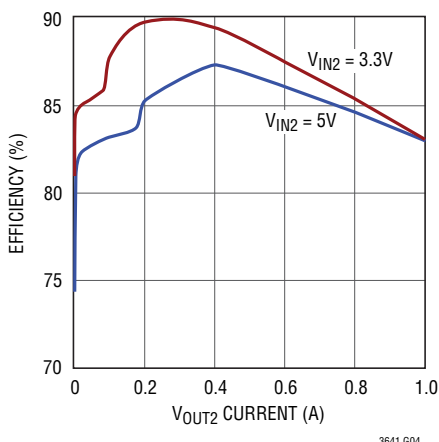
3641 G02

低電圧チャンネルの効率
(2MHz, $V_{OUT2} = 1.2\text{V}$)



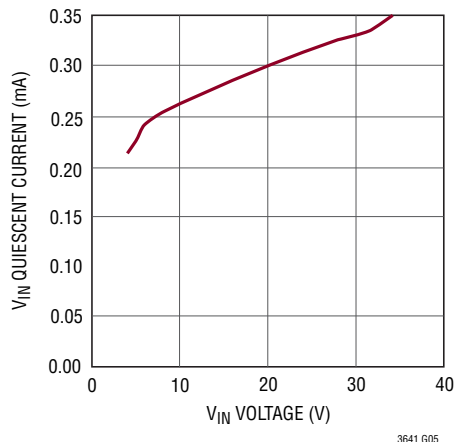
3641 G03

低電圧チャンネルの効率
(2MHz, $V_{OUT2} = 1.8\text{V}$)



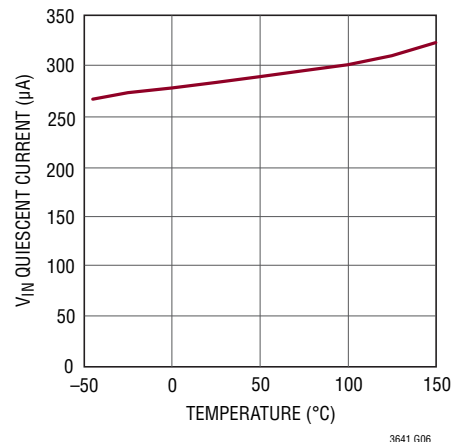
3641 G04

静止電流と V_{IN}



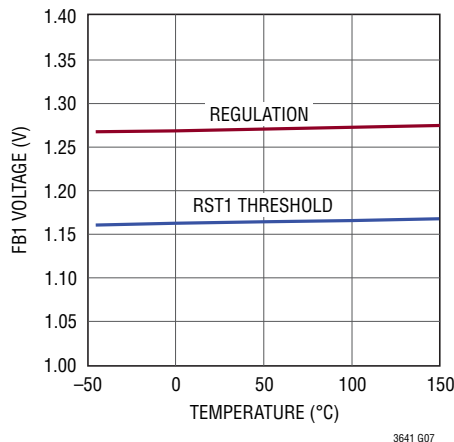
3641 G05

静止電流と温度



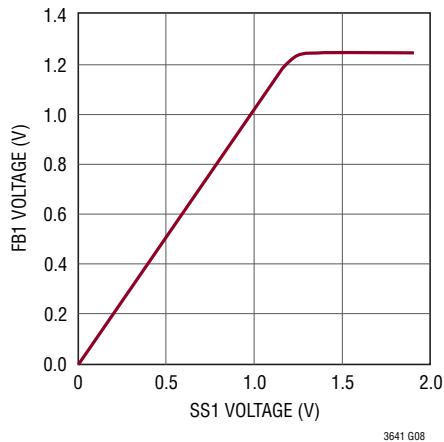
3641 G06

FB1の電圧と温度



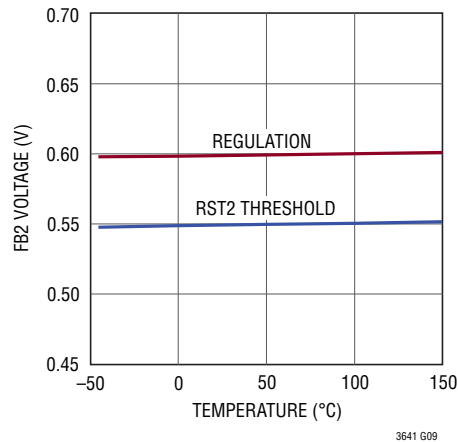
3641 G07

FB1の電圧と SS1



3641 G08

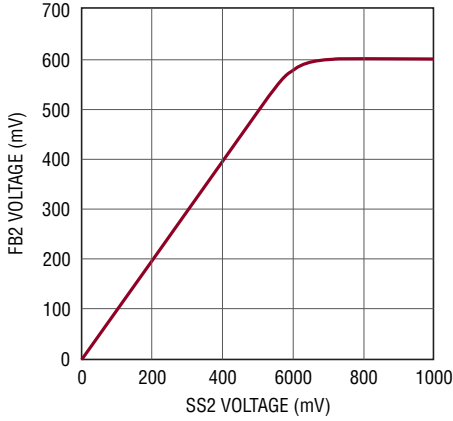
FB2の電圧と温度



3641 G09

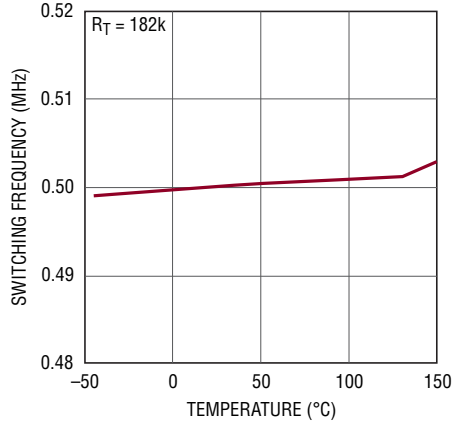
標準的性能特性 注記がない限り $T_A = 25^\circ\text{C}$ 。

FB2の電圧とSS2



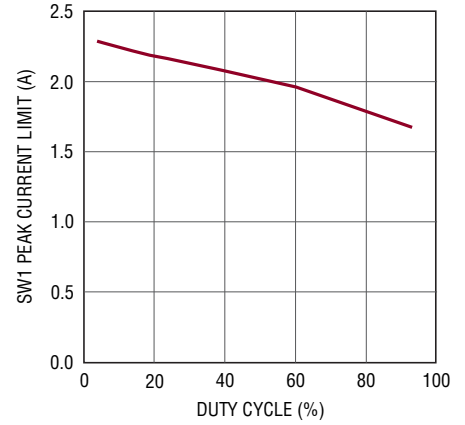
3641 G10

スイッチング周波数と温度



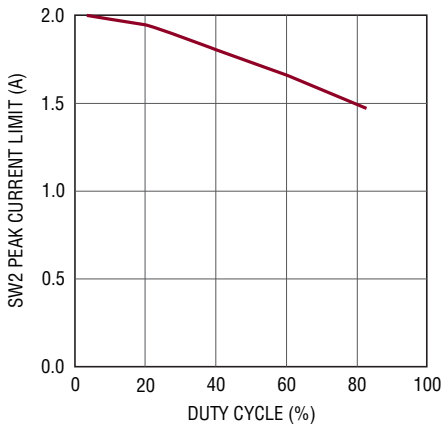
3641 G11

高電圧チャンネルの電流制限と
デューティ・サイクル



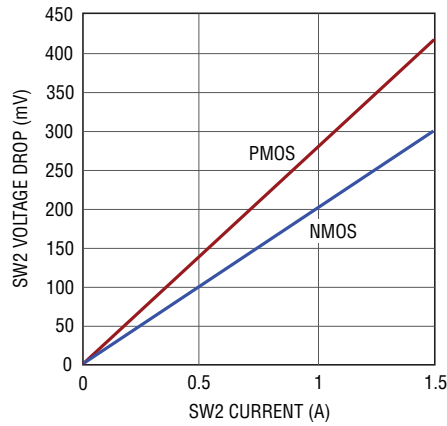
3641 G12

低電圧チャンネルのピーク電流制限と
デューティ・サイクル



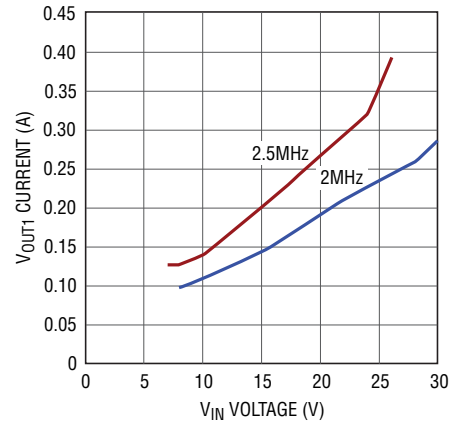
3641 G13

低電圧チャンネルのスイッチの
電圧降下と電流 ($V_{IN2} = 3.3\text{V}$)



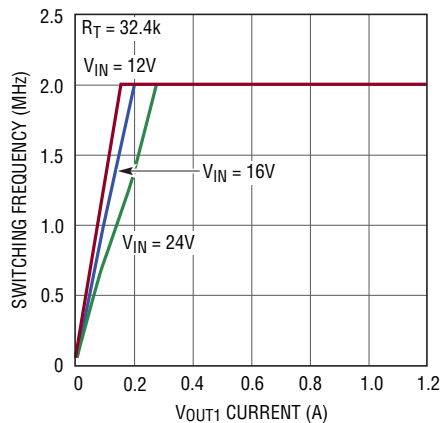
3641 G14

最大周波数で動作するための
 V_{OUT1} の最小負荷 ($V_{OUT1} = 3.3\text{V}$)



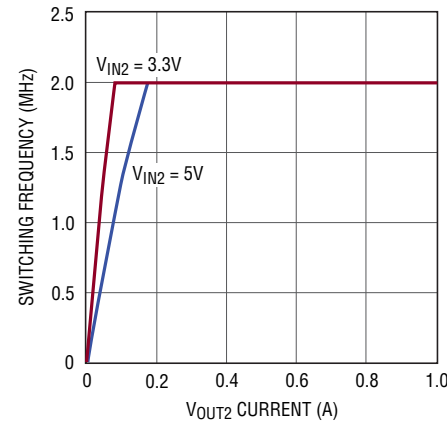
3641 G15

高電圧チャンネルの
スイッチング周波数 ($V_{OUT1} = 3.3\text{V}$)



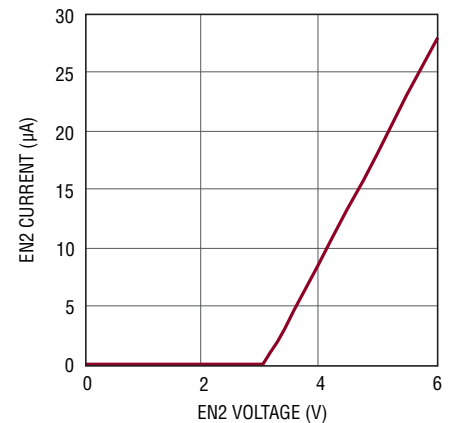
3641 G16

低電圧チャンネルの
スイッチング周波数 ($V_{OUT2} = 1.8\text{V}$)



3641 G17

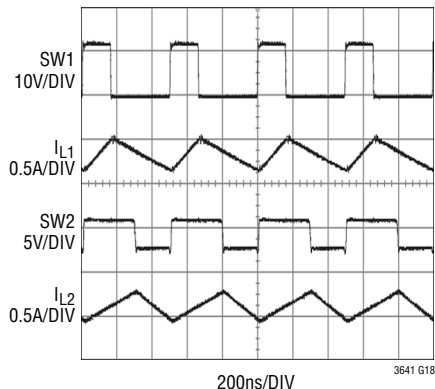
EN2の電流と電圧



3641 G17a

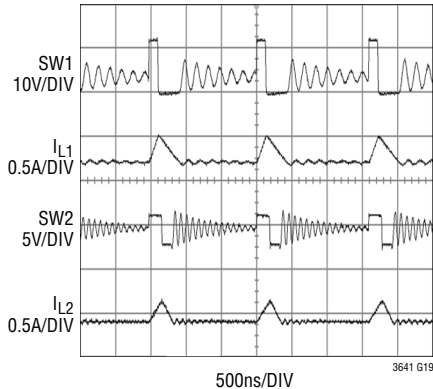
標準的性能特性 注記がない限り $T_A = 25^\circ\text{C}$ 。

最大周波数の波形



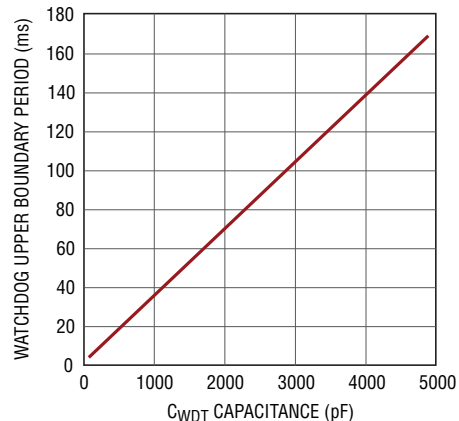
$V_{IN1} = 12\text{V}$ $V_{IN2} = V_{OUT1}$
 $V_{OUT1} = 3.3\text{V}/0.5\text{A}$ $V_{OUT2} = 1.8\text{V}/0.5\text{A}$

軽負荷動作の波形



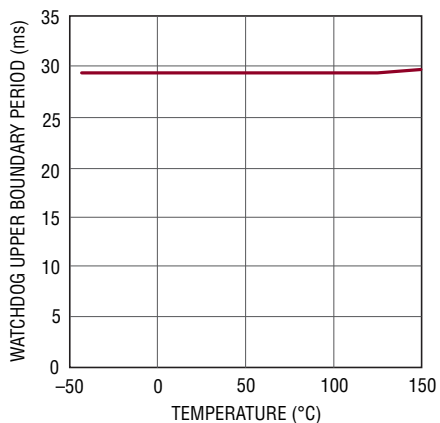
$V_{IN1} = 12\text{V}$ $V_{IN2} = V_{OUT1}$
 $V_{OUT1} = 3.3\text{V}/25\text{mA}$ $V_{OUT2} = 1.8\text{V}/30\text{mA}$

ウォッチドッグ・タイマの
上限期間と C_{WDT}



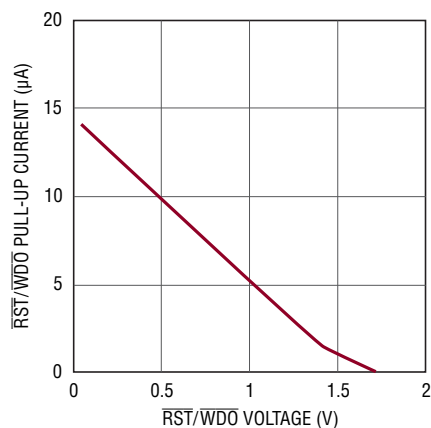
3641 G20

ウォッチドッグ・タイマの
上限期間と温度



3641 G21

RST/WDOプルアップ電流



3641 G22

ピン機能 (FE/QFN)

FB2 (ピン1/ピン26) : 低電圧コンバータは、FB2ピンを600mVに安定化します。出力電圧を設定するには、帰還抵抗分割器のタップをこのピンに接続します。

PGOOD2 (ピン2/ピン27) : オープンドレイン・ロジック出力で、FB2が安定化されると電流のシンクを開始します。

EN/UVLO (ピン3/ピン28) : LT3641をシャットダウンするには、このピンを0.3Vより低い電圧に引き下げます。1.26Vのスレッシュホールドは正確な低電圧ロックアウトとして使用でき、 V_{IN} 電圧がプログラムされたレベルに達するまでLT3641が動作しないようにします。

SYNC (ピン4/ピン1) : YNCピンを外部クロック信号でドライブすると、両方のコンバータがその周波数に同期します。外部クロック周波数は、内部発振器周波数より20%高い値でなければなりません。

SS1 (ピン5/ピン2) : SS1ピンはFB1の電圧を外部から0V～1.265Vの間に設定し、ソフトスタート機能とトラッキング機能を提供します。内部1.265Vリファレンスを使用するには、このピンを1.5V以上に接続してください。このピンとグラウンドの間にコンデンサを接続すると、高電圧コンバータが安定化出力電圧に達するまでのランプ時間を設定することができます。別の電源をトラッキングするには抵抗分割器を使用します。

FB1 (ピン6/ピン3) : 高電圧コンバータは、FB1ピンを1.265Vに安定化します。出力電圧を設定するには、帰還抵抗分割器のタップをこのピンに接続します。

RT (ピン7/ピン4) : 発振器の抵抗入力です。このピンとグラウンドの間に抵抗を接続すると、内部発振器の周波数を設定できます。

RST2 (ピン8/ピン5) : オープンドレイン・ロジック出力で、FB2が550mVを超えた後、CPORピンのコンデンサによって設定された時間アサートされた状態になります。

RST1 (ピン9/ピン6) : オープンドレイン・ロジック出力で、FB1が1.165Vを超えた後、CPORピンのコンデンサによって設定された時間アサートされた状態になります。

WDO (ピン10/ピン7) : オープンドレイン・ロジック出力で、 \overline{WDE} がイネーブルされてWDIピンが適当な信号によってドライブされない場合は、CPORピンのコンデンサによって設定された時間アサートされた状態になります。

CWDT (ピン11/ピン8) : ウォッチドッグ・タイマを設定するには、このピンとグラウンドの間にコンデンサを接続します。

CPOR (ピン12/ピン9) : パワーオン・リセット・タイマと \overline{WDO} 出力タイマを設定するには、このピンとグラウンドの間にコンデンサを接続します。

\overline{WDE} (ピン13/ピン10) : ウォッチドッグ・イネーブル・ピン。

WDI (ピン14/ピン11) : WDIピンはマイクロプロセッサからウォッチドッグ信号を受け取ります。

GND (ピン15、16、23、26、露出パッド・ピン29/ピン12、13、20、23、露出パッド・ピン29) : グラウンド。これらのピンはPCBグラウンドに半田付けする必要があります。

NC (ピン17/ピン14) : 接続されていません。このピンはグラウンドに接続できます。

DA (ピン18/ピン15) : DAピンは、電流制限および保護のためのキャッチ・ダイオードの電流検出に使用します。このピンはキャッチ・ダイオードのアノードに接続してください。

SW1 (ピン19/ピン16) : 高電圧チャネル内部のパワー・スイッチの出力。このピンはインダクタとキャッチ・ダイオードのカソードに接続します。

SW (ピン20/ピン17) : SWピンは昇圧コンデンサの充電に使用します。このピンは昇圧コンデンサに接続してください。

BST (ピン21/ピン18) : BSTピンは、 V_{IN} ピンの電圧よりも高いドライブ電圧を高電圧チャネル内部のパワー・スイッチに供給するために使用します。このピンには外付け昇圧ダイオードを接続してください。

V_{IN} (ピン22/ピン19) : V_{IN} ピンは、LT3641の内部回路と高電圧チャネルの内部パワー・スイッチに電流を供給します。このピンはローカルにバイパスする必要があります。

V_{IN2} (ピン24/ピン21) : V_{IN2} ピンは、 V_{IN2} が3Vより高くなると、低電圧コンバータの内部パワー MOSFETとLT3641の内部回路に電流を供給します。

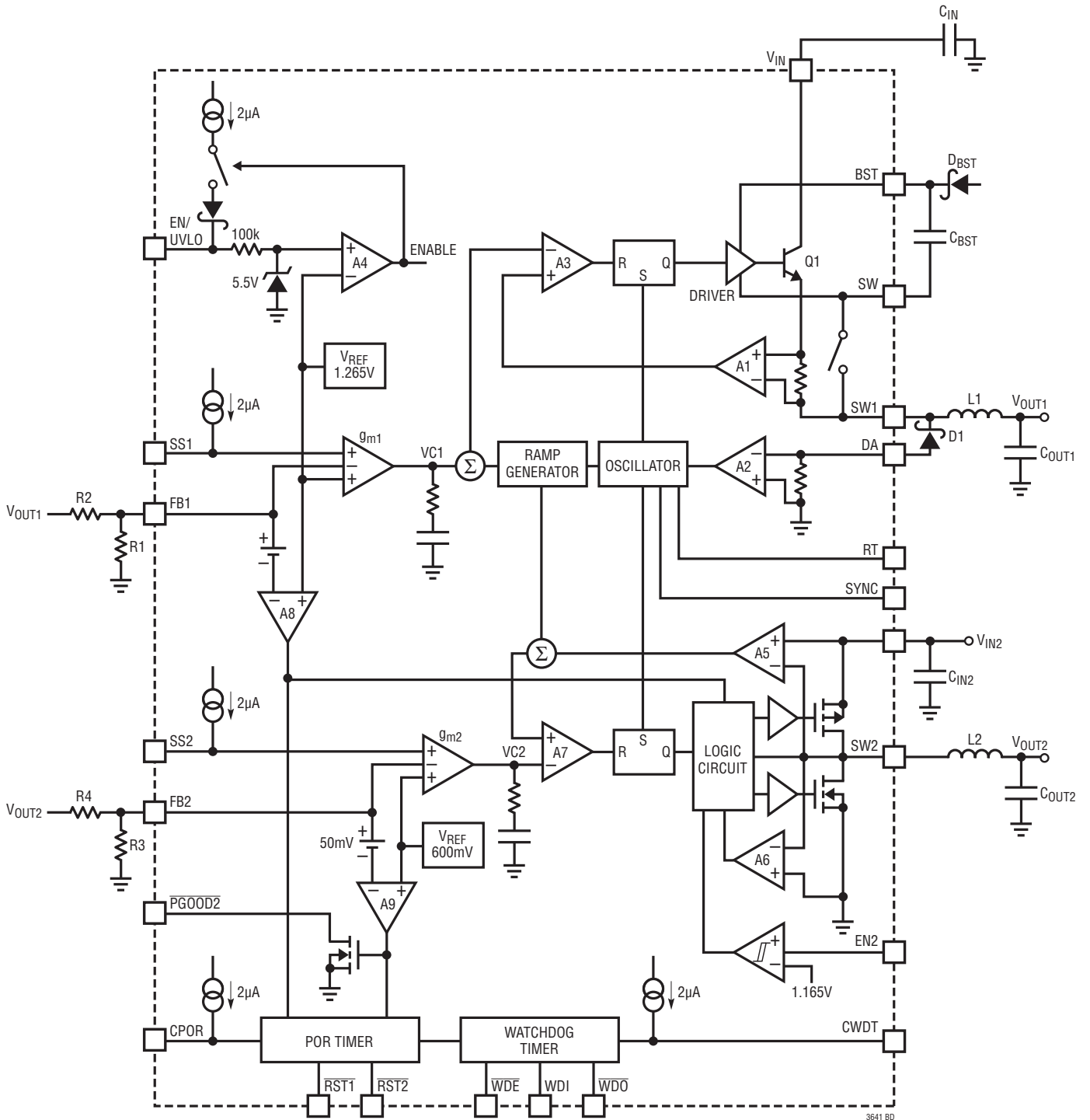
SW2 (ピン25/ピン22) : 低電圧コンバータのスイッチノード。このピンはインダクタに接続します。

EN2 (ピン27/ピン24) : 低電圧コンバータのイネーブル・ピン。イネーブル・スレッシュホールドは、FB1のターゲット電圧より低い100mVです。デイスエーブル・スレッシュホールドは、50mVのヒステリシスを持ちます。正確なスレッシュホールドは、正確な低電圧ロックアウトとして機能します。

SS2 (ピン28/ピン25) : SS2ピンはFB2の電圧を外部から0V～0.6Vの間に設定し、ソフトスタート機能とトラッキング機能を提供します。内部0.6Vリファレンスを使用するには、このピンを0.8V以上に接続してください。このピンとグラウンドの間にコンデンサを接続すれば、低電圧コンバータが安定化出力電圧に達するまでのランプ時間を設定することができます。別の電源をトラッキングするには抵抗分割器を使用します。

3641fa

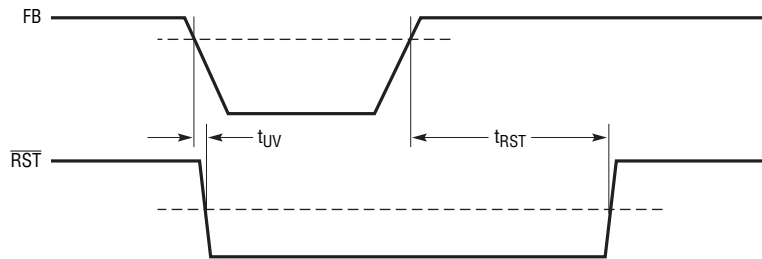
機能ブロック図



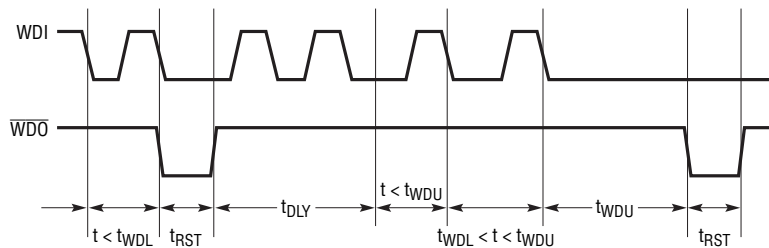
3641 BD

タイミング図

パワーオン・リセット・タイミング



ウォッチドッグ・タイミング



3641 TD

動作

LT3641は、パワーオン・リセットとウォッチドッグ・タイマを搭載したデュアル・チャンネル、固定周波数、電流モードのモノリシック降圧スイッチング・レギュレータです。どちらのチャンネルも、RTによって周波数が設定される1個の発振器に同期します。ブロック図を参照すると動作をよく理解することができます。

降圧レギュレータ

高電圧チャンネルは、 V_{IN} ピンによって動作する非同期整流式降圧レギュレータです。発振器の各サイクルの開始によってSRラッチがセットされ、内部NPNパワー・スイッチがオンします。アンプとコンパレータが V_{IN} ピンとSW1ピンの間を流れる電流をモニタし、この電流がVC1ノードの電圧によって決定されるレベルに達するとスイッチをオフします。エラーアンプが、FB1ピンに接続された外付け抵抗分割器を介して出力電圧を測定し、VC1ノードをサーボ制御します。エラーアンプのリファレンスは、内部リファレンスとSS1ピン電圧の低い方によって決まります。エラーアンプの出力が増加すると、より多くの電流が出力に流れます。逆に、エラーアンプの出力が減少すると、流れる電流は少なくなります。

ピーク電流制限は、VCノードのアクティブ・クランプ(図示されていません)によって行われます。DAピンの電流コンパレータは、キャッチ・ダイオード電流が谷電流制限値を下回るまで発振器サイクルを延長します。ピーク電流制限値と谷電流制限値は、ともに、高い V_{IN} での出力短絡などのフォールト状態におけるインダクタ電流の制御に役立ちます。どちらの電流制限値も、FB1ピンの電圧が0.2Vを下回ると小さくなります。この電流フォールドバックは、起動時および過負荷状態におけるインダクタ電流の制御を助けます。

NPNパワー・スイッチ・ドライバは、 V_{IN} ピンまたはBSTピンによって動作します。BSTピンとSWピン間に電圧を発生させるには、外付けのコンデンサとダイオードを使用します。LT3641の起動時は、内部5mA電流源が外付けBSTコンデンサを充電します。レギュレータは、(BST-SW)電圧が2Vのスレッシュホールドに達するとスイッチングを開始します。(BST-SW)電圧が2.3V～5.5Vの時、内部NPNパワー・スイッチを完全に飽和させ、高い効率で動作させることができます。

低電圧チャンネルは V_{IN2} ピンによって動作する同期整流式降圧レギュレータです。これは、 V_{IN2} ピン電圧が2.3Vよりも高く、EN2ピンがスレッシュホールドより高い場合のみスイッチングを開

3641fa

動作

始します。内蔵のトップパワー MOSFET は発振器サイクルの開始ごとにオンして、トップ MOSFET を通過する電流が VC2 ノードの電圧によって決定されるレベルに達するとオフします。エラーアンプが、FB2 ピンに接続された外付け抵抗分割器を介して出力電圧を測定し、VC2 ノードをサーボ制御します。エラーアンプのリファレンスは、内部リファレンス (600mV) と SS2 ピン電圧の低い方によって決まります。

トップ MOSFET がオフしている間は、インダクタ電流が逆流し始めるまで発振器サイクル内でボトム MOSFET がオンします。発振器サイクル開始時にインダクタ電流が谷電流制限値よりも大きい場合は、ボトム MOSFET がオンに留まり、過電流状態が解消されるまでトップ MOSFET がオンにならないようにします。これにより、出力短絡フォールト時のインダクタ電流が制限されます。

内部レギュレータは制御回路に電力を供給します。VIN2 ピンの電圧が 3V より高い場合はレギュレータのほとんどの電力が VIN2 ピンから供給され、一部の電力が VIN ピンから供給されます。VIN2 ピンの電圧が 3V より低い場合は、すべてのレギュレータ電力は VIN ピンから供給されます。

EN/UVLO ピンは LT3641 をシャットダウンするために使われ、入力電流を 1μA 未満にします。EN/UVLO ピンのスレッシュホールドは正確に 1.26V で、EN/UVLO ピンに外付け抵抗分割器を接続することによって VIN の低電圧ロックアウトをプログラムすることができます。EN/UVLO ピンの 2μA のヒステリシス電流は、LT3641 シャットダウン時のスイッチングノイズを防止します。

LT3641 は過熱保護機能を備えており、接合部温度が温度スレッシュホールドを超えると両方のチャンネルのスイッチング動作をディスエーブルします。過熱保護がアクティブなとき、接合部温度は最大動作接合部温度を超えます。

内部 2μA 電流源が、SS1 ピンと SS2 ピンを約 2V まで充電します。2つのチャンネルのソフトスタートまたは出力電圧トラッキングは、SS1 ピンおよび SS2 ピンからグラウンドへのコンデンサによって個別に設定できます。VIN ピンがアンダーボルテージ状態になると内部ラッチがトリガされ、SS1 ピンを解放する前に

これを 100mV 未満に放電します。EN2 ピンがスレッシュホールド未満になるか、VIN2 電圧が 2.2V 未満になると、SS2 ピンを解放する前にこれを 100mV 未満に放電します。

LT3641 は、最大限の効率を得るために軽負荷状態では低リップルの Burst Mode 動作に切り替わります。2つのスイッチング・パルス間では、制御回路の電流が最小限になります。

低電圧チャンネルがイネーブルされ、FB2 ピンの電圧が 550mV よりも高くなると、40mV のヒステリシスを持つパワーグッド・コンパレータがトリップします。PGOOD2 ピンはオープンドレイン出力で、両方の出力が安定化されると“L”になります。

パワーオン・リセットとウォッチドッグ・タイマ

LT3641 は、それぞれの降圧レギュレータに 1 個ずつのパワーオン・リセット・タイマと、1 個の共通ウォッチドッグ・タイマを内蔵しています。パワーオン・リセット・タイマとウォッチドッグ・タイマは、ともに外付けコンデンサを使って調整できます。動作についてはタイミング図を参照してください。

RST1、RST2、および WDO ピンはすべてオープンドレイン出力で、約 2V の弱い内部プルアップがかかっています。RST1 と RST2 は、LT3641 がイネーブルされて VIN が 3.6V を超えると“L”になります。FB1 ピンの電圧が 1.165V を超えると高電圧チャンネルのリセット・タイマが作動し、タイムアウト時間が経過すると RST1 ピンが解放されます。低電圧チャンネルのリセット・タイマは FB2 ピンの電圧が 550mV を超えると作動し、リセット・タイムアウト時間が経過すると RST2 ピンが解放されます。

ウォッチドッグ回路はマイクロプロセッサの動作状態をモニタします。RST2 が解放されるとすぐに遅延タイマが作動し、遅延タイマがタイムアウトするとウォッチドッグ・タイマが作動します。LT3641 は、システムの信頼性を上げるためにウィンドウ・モード・ウォッチドッグ・タイマを実装しています。ウォッチドッグ・タイマは WDI ピンの立ち下がりエッジを検出します。立ち下がりエッジの間隔が短すぎたり長すぎたりする場合は、WDO ピンがプルダウンされてリセット・タイマが作動します。リセット・タイマがタイムアウトすると WDO ピンが解放されて、遅延時間経過後に再びウォッチドッグ・タイマが作動します。

アプリケーション情報

出力電圧の設定

内部リファレンス電圧は高電圧チャンネルで1.265V、低電圧チャンネルで600mVです。出力電圧は、次の式に従い抵抗分割器によって設定されます。

$$R2 = R1 \cdot \left(\frac{V_{OUT1}}{1.265V} - 1 \right)$$

$$R4 = R3 \cdot \left(\frac{V_{OUT2}}{0.6V} - 1 \right)$$

抵抗分割器には1%抵抗を使用します。ノイズの問題を避けるにはR1を100k以下、R3を50k以下にする必要があります。参照名については「ブロック図」を参照してください。

スイッチング周波数

LT3641は固定周波数PWMアーキテクチャを採用しており、RTピンとグランドの間に接続した抵抗を使って、350kHz～2.2MHzの範囲でスイッチング周波数を設定できます。望みのスイッチング周波数の設定に必要なRT値を表1に示します。

表1. スwitchング周波数とRTの値

SWITCHING FREQUENCY (MHz)	RT (k)
0.35	267
0.5	182
1	82.5
2	32.4
2.2	27.4

動作周波数の選択は、主に効率と部品サイズのトレードオフになります。高周波数動作の利点は、小さな値のインダクタとコンデンサを使うことができることです。欠点は、効率が低下することです。

スイッチング周波数が高いとデューティ・サイクルの範囲も狭くなります。これは、LT3641のスイッチの最小オン時間と最小オフ時間がスイッチング周波数に関わらず有限であるためです。高電圧チャンネルのトップスイッチは最小約60nsでオン、最小約70nsでオフできます。また、低電圧チャンネルのトップスイッチは最小約110nsでオン、最小約70nsでオフできます。最小および最大デューティ・サイクルは次の通りです。

$$DC_{MIN} = f_s \cdot t_{ON(MIN)}$$

$$DC_{MAX} = 1 - f_s \cdot t_{OFF(MIN)}$$

ここで、 f_s はスイッチング周波数、 $t_{ON(MIN)}$ は最小スイッチオン時間、 $t_{OFF(MIN)}$ は最小スイッチオフ時間です。これらの式は、スイッチング周波数が低下するにつれ、デューティ・サイクルの範囲がどのように広がっていくかを示しています。

LT3641の内部発振器は、SYNCピンの350kHz～2.5MHzの外部正クロック信号に同期することができます。RTの値は、内部発振器の周波数が最小SYNCクロック周波数より20%低くなるように選ぶ必要があります(表1を参照)。誤動作を避けるために、LT3641はFB1ピンの電圧が1.165Vを超えるまでSYNC信号を無視します。SYNC信号を与える時は、立ち上がりエッジがLT3641の内部クロックをリセットしてスイッチサイクルを開始します。SYNC信号の振幅は少なくとも2Vなければなりません。また、SYNCパルス幅は少なくとも40ns必要です。

VIN 電圧範囲

LT3641の最小動作電圧は標準3.6Vです。これより高い最小動作電圧は、VINピンとEN/UVLOピンの間に抵抗分割器を置くことによって正確にプログラムできます。EN/UVLOのスレッシュホールドは1.26Vです。LT3641がイネーブルされると2μAの電流がEN/UVLOピンから流れ出してヒステリシスを形成し、スイッチング動作によってLT3641が誤ってディスエーブルされるのを防ぎます。分割抵抗は、ヒステリシス電圧が適切な値となるように選んでください。

アプリケーション情報

高電圧非同期整流式チャンネルは V_{IN} ピンによって動作します。出力電圧を安定化するための最小 V_{IN} 電圧は次式で得られます。

$$V_{IN(MIN)} = \left(\frac{V_{OUT1} + V_D}{DC_{MAX}} \right) - V_D + V_{CE}$$

ここで、 V_D はキャッチ・ダイオードの順方向電圧降下、 V_{CE} は内部NPNパワー・スイッチの電圧降下、 DC_{MAX} は最大デューティ・サイクルです（「スイッチング周波数」のセクションを参照）。 V_{IN} が計算された最小電圧より低いと出力が安定化状態から外れます。

最大 V_{IN} は絶対最大定格を超えないようにしてください。固定周波数動作の場合、最大 V_{IN} は次式で得られます。

$$V_{IN(MAX)} = \left(\frac{V_{OUT1} + V_D}{DC_{MIN}} \right) - V_D + V_{CE}$$

高電圧降圧レギュレータでは入力電圧が $V_{IN(MAX)}$ (最大42V) を超えても出力は安定化されることに注意してください。1秒間にわたって最大55Vの過渡電圧を安定化し続けます。ただし、上式を満たすのに必要なオン時間が50ns未満になると、スイッチング周波数が低下します(図1)。

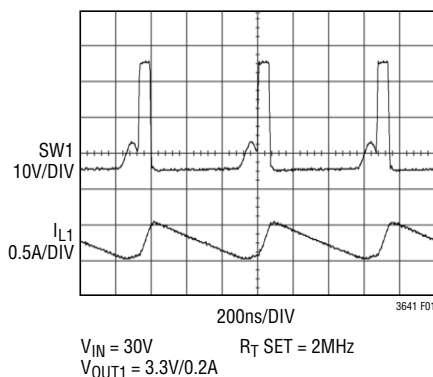


図1. 必要なオン時間が50ns未満の時は高電圧チャンネルのスイッチング周波数が低下する

V_{IN2} 電圧範囲

低電圧同期整流式チャンネルは V_{IN2} ピンによって動作します。 V_{IN2} ピンは、独立した電圧源か、2段式パワーレギュレータの高電圧チャンネル出力に接続することができます。 V_{IN2} 電圧範囲は、2.3V ~ 5.5V です。

最大周波数において出力電圧を安定化するための最小 V_{IN2} 電圧は次式で得られます。

$$V_{IN2(MIN)} \approx \frac{V_{OUT2}}{DC_{MAX}}$$

ここで、 DC_{MAX} は最大デューティ・サイクルです（「スイッチング周波数」のセクションを参照）。 V_{IN2} が計算された最小電圧を下回ると、低電圧チャンネルは発振器クロックをスキップし始めます。この場合、低電圧チャンネルのスイッチング周波数は、もはやプログラムされた周波数ではありません。 V_{IN2} 電圧がさらに低下すると、トップMOSFET100%のデューティ・サイクルでオン状態に留まります。この場合、出力はレギュレーションから外れます。

固定周波数動作の最大 V_{IN2} は次式で得られます。

$$V_{IN2(MAX)} \approx \frac{V_{OUT2}}{DC_{MIN}}$$

ここで、 DC_{MIN} は最小デューティ・サイクルです（「スイッチング周波数」のセクションを参照）。 $V_{IN2(MAX)}$ (最大5.5V) を超える電圧では、低電圧チャンネルがパルス・スキップ動作を示して出力リップルが増加します。

インダクタの選択

インダクタの選択には、インダクタンス、飽和電流、直列抵抗(DCR)、および磁気損失が関係します。

高電圧チャンネルのインダクタンスは次式で得られます。

$$L1 = 1.7 \cdot \frac{V_{OUT1} + V_D}{f_s}$$

アプリケーション情報

ここで、 V_{OUT1} は高電圧チャネルの出力電圧、 V_D はキャッチ・ダイオードの順方向電圧降下、 f_S はスイッチング周波数です。たとえば、出力3.3V、スイッチング周波数2MHzの場合は3.3 μ Hが妥当なインダクタンス値です。

インダクタンスを選択すれば、インダクタ電流リップルとピーク電流を計算することができます。

$$\Delta I_{L1} = \frac{(V_{OUT1} + V_D)}{L1 \cdot f_S} \cdot \left(1 - \frac{V_{OUT1} + V_D}{V_{IN}} \right)$$

$$I_{L(PEAK)} = I_{OUT(MAX)} + \frac{\Delta I_L}{2}$$

十分な出力電流を保証するには、ピークインダクタ電流をスイッチの電流制限値 (I_{LIM}) よりも小さくする必要があります。最大インダクタ電流リップルは、最大 V_{IN} で発生します。電流容量を保証するには、上の式に $V_{IN(MAX)}$ を使用します。

低電圧チャネルのインダクタンスは次式で得られます。

$$L2 = 1.5 \frac{V_{OUT2}}{f_S}$$

選択したインダクタンスに対するインダクタ電流リップルは次式で計算できます。

$$\Delta I_{L2} = \frac{V_{OUT2}}{L2 \cdot f_S} \cdot \left(1 - \frac{V_{OUT2}}{V_{IN2}} \right)$$

フォールト状態で堅牢な動作を実現するには、インダクタの飽和電流が対応するトップスイッチの電流制限の上限値より大きくする必要があります。

高い効率を保つには、インダクタの直列抵抗 (DCR) をできるだけ小さくし (0.1 Ω 未満)、コア材を選択された動作周波数向けのものにする必要があります。一般に、高効率コンバータは低価格の鉄粉コアに見られるようなコア損失では最適な性能を発揮できないので、フェライト、Molypermalloy、Kool M μ などのコアを使用します。いくつかのメーカーと使用に適したインダクタ・シリーズを表2に示します。

表2. インダクタのメーカー

VENDOR	WEBSITE
Murata	www.murata.com
TDK	www.tdk.com
TOKO	www.toko.com
Sumida	www.sumida.com
Cooper/Coiltronics	www.cooperindustries.com
Coilcraft	www.coilcraft.com
Vishay	www.vishay.com
NIC	www.niccomp.com
Würth Elektronik	www.we-online.com

もちろん、このような簡単なデザインガイドでは、個々のアプリケーションに最適なインダクタが得られるとは限りません。インダクタの値を大きくすると最大負荷電流がわずかに増加し、出力電圧リップルが減少します。また、インダクタの値を大きくすると、DCRと磁気損失が同じであるとすれば、効率が向上します。しかし、同じシリーズのインダクタでは、値が大きくなればDCRも大きくなります。インダクタンスとDCRのトレードオフは必ずしも明確ではありません。最適なインダクタの選択は実験に基づいて行います。

インダクタンスが小さいと不連続モード動作になることがあります。これは問題ではありませんが、最大負荷電流が減少します。最大出力電流と不連続モード動作の詳細については、リニアテクノロジーの「アプリケーション・ノート44」を参照してください。50%を超えるデューティ・サイクルでは、低調波発振を避けるために必要な最小インダクタンスが存在します。リニアテクノロジーの「アプリケーション・ノート19」を参照してください。

入力コンデンサ

LT3641の V_{IN} ピンは、X7R (−55°C ~ 125°C) またはX5R (−55°C ~ 85°C) タイプのセラミック・コンデンサでバイパスします。

降圧コンバータには入力電源からパルス電流が流れます。これによって発生する電圧リップルを減らすには入力コンデンサが必要です。次の条件を満たすセラミック・コンデンサを使用してください。

$$C_{IN} \geq \frac{10\mu F}{f_S}$$

ここで、 f_S はスイッチング周波数 (MHz) です。

アプリケーション情報

セラミックの入力コンデンサに関する2つ目の注意点は、LT3641の最大入力電圧定格に関するものです。セラミックの入力コンデンサは、トレースやケーブルのインダクタンスと結合して減衰の小さなタンク回路を形成します。LT3641の回路を通電中の電源に差し込むと、入力電圧に正常値の2倍のリングングが生じてLT3641の電圧定格を超える恐れがあります。しかし、この状況は簡単に回避できます(リニアテクノロジーの「アプリケーション・ノート80」を参照)。

出力コンデンサと出力リップル

出力コンデンサには2つの基本的な機能があります。定常状態では出力電圧リップルを決定し、過渡状態では過渡負荷に電流を供給して制御ループを安定させるためにエネルギーを蓄積します。セラミック・コンデンサは等価直列抵抗(ESR)が小さく、最良のリップル性能を備えています。出発点としては、次の値が適当です。

$$C_{OUT1} = \frac{150}{V_{OUT} \cdot f_s}$$

ここで、 f_s の単位はMHz、 C_{OUT} は推奨出力容量で単位は μF です。タイプはX5RまたはX7Rを使用してください。この選択により、出力リップルが小さくなり、過渡応答が良くなります。

低電圧チャンネルの出力コンデンサとしては次の値から始めるのが適当です。

$$C_{OUT2} = \frac{100}{V_{OUT2} \cdot f_s}$$

V_{IN2} を高電圧チャンネル出力に接続する場合は、高電圧チャンネルの出力コンデンサを低電圧チャンネルの入力コンデンサとして使用できます。必要な V_{IN2} の入力コンデンサの値は、通常、高電圧チャンネルの出力コンデンサの値より小さくなります。

V_{IN2} 入力用および高電圧チャンネル出力用の低ESRセラミック・コンデンサは、共振タンクを形成して特定の動作領域でジッタを発生させることがあります。できれば V_{IN2} には入力コンデンサは使用しないでください。

コンデンサを選択するときは、データシートを注意深く調べて、動作条件(加えられる電圧や温度)での実際の容量を確認してください。物理的に大きなコンデンサまたは電圧定格が高いコンデンサが必要なことがあります。出力コンデンサには、高性能のタンタル・コンデンサや電解コンデンサを使用できます。ESRが小さいことが重要なので、スイッチング・レギュレータ用のものを選択します。表3にいくつかのコンデンサ・メーカーを示します。

表3. コンデンサのメーカー

PART SERIES	VENDOR
Ceramic, Polymer, Tantalum	Panasonic/Sanyo www.panasonic.com
Ceramic, Tantalum	Kemet www.kemet.com
Ceramic	Murata www.murata.com
Ceramic, Tantalum	AVX www.avxcorp.com
Ceramic	Taiyo Yuden www.taiyo-yuden.com

キャッチ・ダイオード

高電圧チャンネルには、スイッチオフ時に電流を流すために外付けキャッチ・ダイオードが必要です。通常動作時の平均順方向電流は次式で計算することができます。

$$I_{D(AVG)} = \frac{I_{OUT} (V_{IN} - V_{OUT})}{V_{IN}}$$

ここで、 I_{OUT} は出力負荷電流です。定格1Aか2Aのショットキー・ダイオードを使用します。ピーク逆電圧はレギュレータの入力電圧に等しくなります。逆電圧定格が入力電圧より大きいショットキー・ダイオードを使用してください。いくつかのショットキー・ダイオードとそのメーカーを表4に示します。高電流のHグレード・アプリケーションには、Diodes Inc.のPDS360を推奨します。Diodes Inc.のDFLS260は、非Hグレード・アプリケーションで小さい回路フットプリント用に使用できます。

アプリケーション情報

表4. ダイオードのメーカー

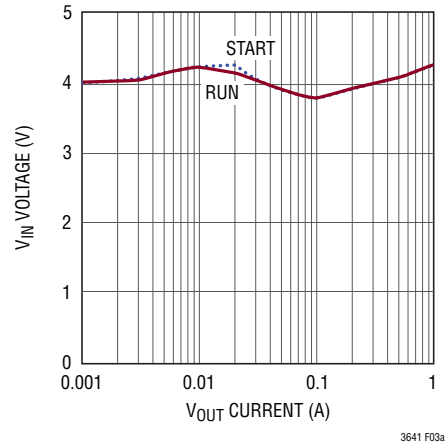
PART NUMBER	V _R (V)	I _{AVE} (A)	V _F AT 1A (MV)	V _F AT 2A (MV)	V _F AT 3A (MV)
On Semiconductor					
MBRM120E	20	1	530	595	
MBRM140	40	1			
Diodes Inc.					
B120	20	1	500		
B130	30	1	500		
B220	20	2		500	
B230	30	2		500	
DFLS240L	40	2		500	650
DFLS260	60	2		620	
PDS360	60	3			620
PDS3100	100	3			760
International Rectifier					
10BQ030	30	1	420	470	
20BQ030	30	2		470	

BSTピンとSWピンに関する検討事項

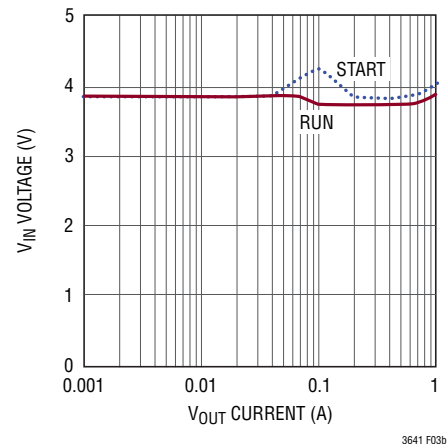
高電圧チャンネルでは、BSTピンとSWピンの間にコンデンサを、電圧源とBSTピンの間には昇圧ダイオードを外付けする必要があります。ほとんどの場合、0.22μFのコンデンサで問題なく動作します。BSTダイオードには、逆回復時間の短いショットキーを使用します。(BST-SW)電圧を5.5Vより高くすることはできません。また、最高の効率を得るには2.3Vより高くする必要があります。昇圧ダイオードは、2.7V～5.5Vの任意の電圧に接続します。低電圧チャンネルを使用する場合はV_{IN2}ピンが最良の選択肢です。

高電圧チャンネルは、(BST-SW)電圧が2V以上になるまで作動しません。LT3641がイネーブルされると、V_{IN}からの約5mAの内部電流源がBSTピンから流れます。SWピンはSW1ピンから切り離され、内部電流源によってグラウンドにプルダウンされます。外付け昇圧コンデンサは、出力に関わらず充電することができます。(BST-SW)電圧が2Vに達するとSWピンがSW1ピンに接続されて、高電圧チャンネルがスイッチングを開始します。しかし、内部バイポーラ・パワー・スイッチは、さらに(BST-SW)が2.3Vを超える電圧に充電されるまで完全には飽和しません。従来型の非同期整流式降圧レギュレータを非常に軽い負荷で起動するには、入力電圧がゆっくりとランプアップする場合、入力電圧を最小動作入力電圧より数ボルト

高くする必要があります。LT3641独自の昇圧コンデンサの充電方式は、この起動時の問題を解決します。図2は、ほとんどの負荷範囲において、LT3641の高電圧チャンネル非同期整流式降圧レギュレータを作動させるための最小入力電圧が、出力電圧を安定化するための最小入力電圧に非常に近いことを示しています。



(2a) F_S = 2MHz



(2b) F_S = 500kHz

図2. V_{OUT1} = 3.3Vの高電圧チャンネルの最小入力電圧

アプリケーション情報

ソフトスタート

LT3641は、各チャンネル用のソフトスタート・ピンを備えています。帰還ピン電圧は該当するSSピンと内部リファレンスの低い方に安定化されます。リファレンスの値は高電圧チャンネルで1.265V、低電圧チャンネルで600mVです。SSピンとグラウンドとの間に接続されているコンデンサは、内部の2μA電流源によって充電されるため、0Vから安定化出力電圧までの直線的な出力ランプが生じます。ランプ時間は次式で表されます。

$$t_{SS1} = C_{SS1} \cdot \frac{1.265V}{2\mu A}$$

$$t_{SS2} = C_{SS2} \cdot \frac{600mV}{2\mu A}$$

ここで、 t_{SS1} はSS1ピンのランプ時間、 t_{SS2} はSS2ピンのランプ時間、 C_{SS1} はSS1からグラウンドへの容量、 C_{SS2} はSS2ピンからグラウンドへの容量です。

起動時には、SS1ピンを放電するためにラッチがセットされます。SS1ピンが100mV未満に放電されると、ラッチはリセットされます。(BST-SW)電圧が2Vよりも高い値になると、内部2μA電流源がSS1ピンの充電を開始します。

V_{IN} の低電圧ロックアウト時、またはEN/UVLO1.26V未満でドライブされる時は、ソフトスタート・ラッチがセットされて起動シーケンスがトリガされます。

起動時には、SS2ピンを放電するためにラッチがセットされます。EN/UVLOがイネーブルされ、 V_{IN2} 電圧が2.3Vを超え、EN2ピンがイネーブルされ、さらにSS2ピンが100mVよりも低くなると、ラッチがリセットされます。すると、内部2μA電流源がSS2ピンの充電を開始します。

V_{IN2} が2.2V未満に下がった場合、またはEN2ピンがスレッシュホールドを下回った場合、SS2放電ラッチがセットされて起動シーケンスがトリガされます。

SSピンは、出力トラッキングのために外部の電流源や抵抗によってプルアップすることもできます。外部プルアップ電流は、どちらのSSピンでも100μAを超えないようにする必要があります。

3.3Vアプリケーションと1.8Vアプリケーションのソフトスタートを図3に示します。

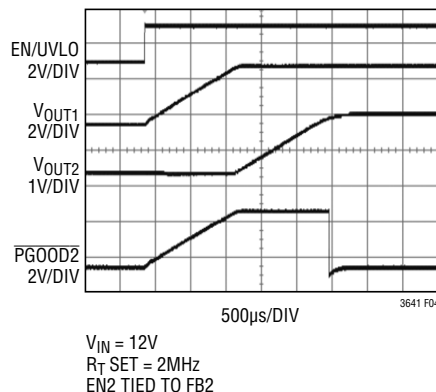


図3. LT3641のソフトスタート

出力短絡保護

過度に飽和しないようなインダクタを選択すれば、LT3641は出力の短絡に耐えます。高電圧チャンネルでは、DA電流コンパレータにより、キャッチ・ダイオード電流が制限値を下回るまで内部発振器の周期が延長されます。トップスイッチとDAコンパレータは、出力がグラウンドに短絡した時に負荷電流を制限しやすくするため、ともに電流フォールドバックを行います。FB1電圧が0.2Vを超える場合のDA電流制限値は1.7Aで、FB1電圧が0.2V未満の場合は1Aです。出力短絡時の高電圧チャンネルの動作を図4に示します。

V_{IN2} 電圧は低いので、低電圧チャンネルでは電流フォールドバックを行いません。低電圧チャンネルでは出力短絡状態でも内部発振器の周期を延長しないので、高電圧チャンネルを固定周波数で動作させることができます。クロックサイクルの開始時にボトムMOSFET電流がNMOSの電流制限値を超える場合、過電流状態が解消されるまでトップMOSFETがオフに保たれます。インダクタの谷電流は、出力短絡状態での堅牢性を保証するためにNMOSの電流制限値よりも小さく保たれます(図5)。

アプリケーション情報

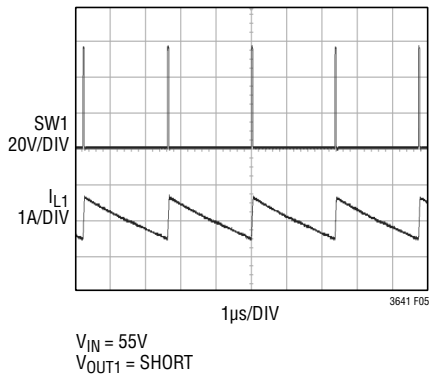


図4. 高電圧チャンネルは55V入力時の出力短絡保護のために周波数を低減

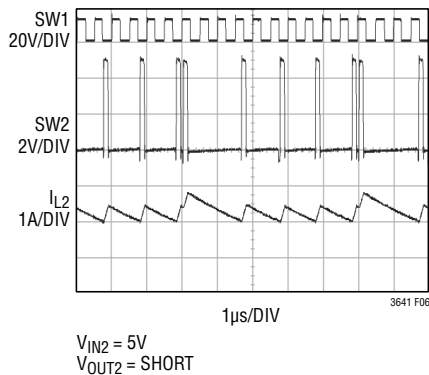


図5. 低電圧チャンネルは出力短絡保護のために谷電流制限モードで動作

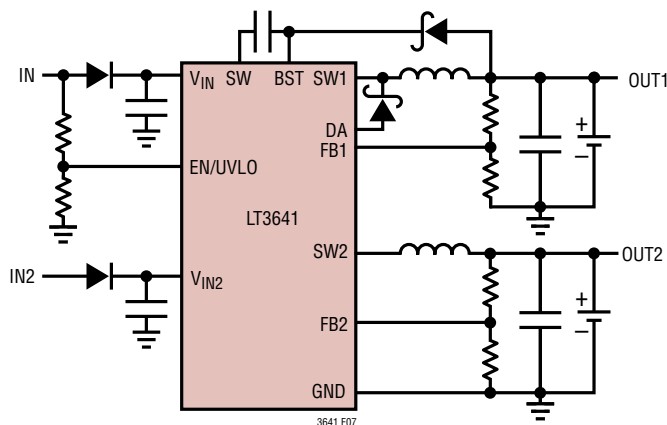


図6. 出力に接続されたバッテリーの入力短絡による放電をダイオードが防止

逆入力保護

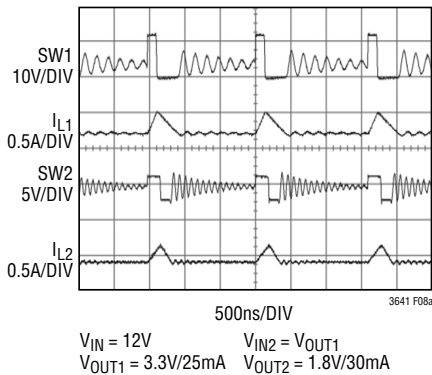
バッテリー充電アプリケーションやバッテリー・バックアップ・システムでは、LT3641への入力がない時に出力が高く保たれます。 V_{IN} ピンをフロート状態にしてLT3641をイネーブルすると、LT3641の内部回路にはSW1ピンまたはSW2ピンを通じて静止電流が流れます。この状態における数mAの電流をシステムが許容できるのであれば、問題はありません。LT3641がデイスエーブルされると、SW1ピンとSW2ピンの電流は基本的にゼロになります。しかし、高電圧チャンネルの出力が“H”に維持された状態で V_{IN} ピンが接地される場合は、 V_{IN} ピンから電流が流れ出すのを防ぐために V_{IN} ピンに外付けダイオードが必要になります。しかし、低電圧チャンネルの出力が“H”に維持された状態で V_{IN2} ピンが接地される場合は、 V_{IN2} ピンから電流が流れ出すのを防ぐために V_{IN2} ピンに外付けダイオードが必要になります(図6)。

PFM動作

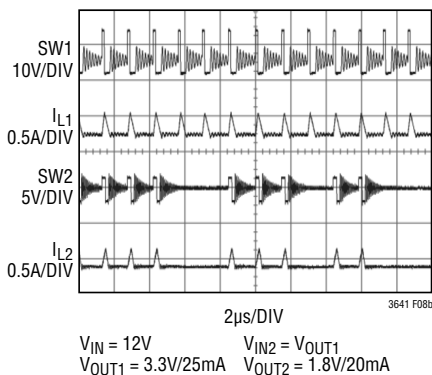
LT3641は、軽負荷時には効率を向上させるために自動的にパルス周波数変調(PFM)動作に切り替わります。PFMはスイッチング損失を最小限に抑えて出力電圧リップルを小さくします。

LT3641の2つのチャンネルは負荷が異なることがあるので、これら2つのチャンネルでは異なるスイッチング周波数を使うことができます(図7)。

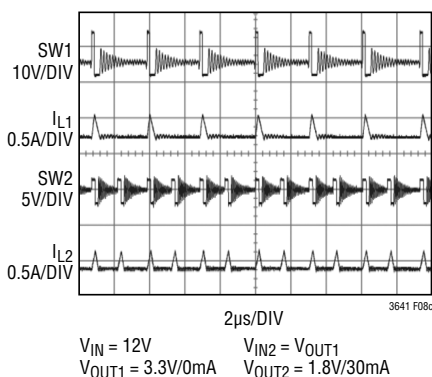
アプリケーション情報



(7a)



(7b)



(7c)

図7. PFM動作

パワーオン・リセット・タイマ

LT3641は、各チャンネルにパワーオン・コンパレータを備えています。LT3641が起動すると両方のコンパレータがイネーブルされ、それぞれに対応する帰還電圧のモニタリングを開始します。パワーオン・コンパレータのスレッシュホールドは高電圧チャンネルで1.15V、低電圧チャンネルで550mVです。

$\overline{RST1}$ と $\overline{RST2}$ はともにオープンドレイン出力で、弱い内部プルアップ(100k〜約2V)が備わっています。 $\overline{RST1}$ と $\overline{RST2}$ のプルダウンの強さのDC特性は「標準的性能特性」のセクションに示されています。この弱いプルアップにより、これらのピンの立ち上がり時間が重要でない場合は外部プルアップが必要なくなります。オープンドレイン構成ではワイヤOR接続が可能です。

2つのパワーオン・リセット・タイマは1つの発振器を共有しています。パワーオン・リセット・タイムアウト時間 t_{RST} (CPORピン上で64サイクル)は2つのチャンネルで同じですが、CPORピンとグラウンドの間にコンデンサ C_{POR} を接続することによってプログラムできます。

$$t_{RST} = C_{POR} \cdot 37 \cdot 10^6 \left(\frac{S}{F} \right)$$

たとえばコンデンサの値を8.2nFにすると、リセット・タイムアウト時間は303msになります。 t_{RST} の精度は、コンデンサCPORの精度と温度係数によって制限されます。プローブ容量などのCPORピンの付加的寄生容量は、 t_{RST} に悪影響を与える可能性があります。

ウォッチドッグ

\overline{WDE} ピンは、ウォッチドッグのイネーブル・ピンです。 $\overline{RST2}$ が解放されると、ウォッチドッグはすぐに遅延時間 t_{DLY} のカウントを開始し、その間、信頼性向上のためのWDIピンの入力信号は無視されます。遅延時間が経過するとウォッチドッグはWDIピンの立ち下がりエッジの検出を開始します。2つのWDI立ち下がりエッジの間隔がウォッチドッグの下限期間 t_{WDL} より短い場合、またはウォッチドッグの上限期間 t_{WDU} よりも長い場合、 \overline{WDO} ピンは t_{RST} の間プルダウンされますが、これはパワーオン・リセットのタイムアウト時間と同じです。 \overline{WDO} ピンが解放されると、ウォッチドッグは遅延時間のカウントを再開します。

アプリケーション情報

\overline{WDO} は、 \overline{RST} ピン同様、弱い内部プルアップを持つオープンドレイン出力です。

CWDT上で33サイクルに相当する遅延時間、ウォッチドッグ下限期間(CWDT上で4サイクル)、およびウォッチドッグ上限期間(CWDT上で64サイクル)は、すべてCWDTピンとグランドの間のコンデンサ C_{WDT} に関係し、このコンデンサによって設定されます。

$$t_{DLY} = t_{WDU} \cdot \left(\frac{33}{64}\right)$$

$$t_{WDL} = \frac{t_{WDU}}{16}$$

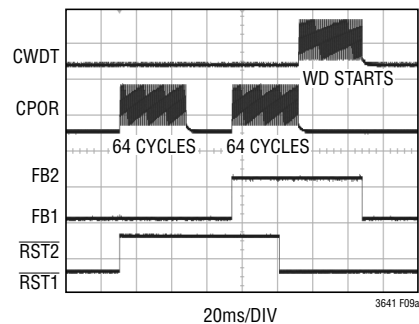
$$t_{WDU} = C_{WDT} \cdot 37 \cdot 10^6 \left(\frac{S}{F}\right)$$

ウォッチドッグ・タイマの精度は、コンデンサ C_{WDT} の精度と温度係数によって制限されます。プローブ容量などのCWDTピンの付加的寄生容量は、ウォッチドッグ・タイマに悪影響を与える可能性があります。

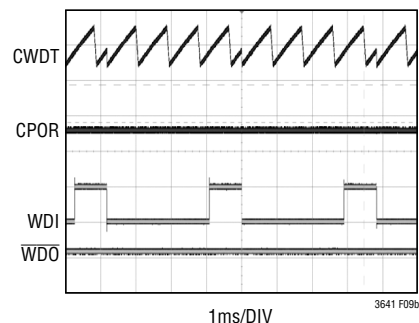
図8aにパワーオン・リセットのタイミングを示します。FB1またはFB2を“H”にするとCPOR発振器が作動します。 t_{RST} が経過すると、対応する \overline{RST} が解放されます。 $\overline{RST1}$ と $\overline{RST2}$ が両方とも解放されると、CWDT発振器が作動します。図9bに、WDI時間が t_{WDL} と t_{WDU} の間にある時のウォッチドッグ波形を示します。WDIの立ち下がりエッジはCWDT発振器をリセットします。CPOR発振器はデイスエーブルされ、 \overline{WDO} は“H”のままとなります。図9cに、WDI時間が t_{WDU} より長いときのウォッチドッグ波形を示します。ウォッチドッグの上限期間 t_{WDU} を過ぎると、 t_{RST} の間 \overline{WDO} がアサートされます。

ウォッチドッグ機能をデイスエーブルするには、 \overline{WDE} をスレッシュホールドより高い値に接続します。この場合、CWDTピンはフロート状態のままにすることができます。ウォッチドッグ機能とパワーオン・リセット機能のいずれも使用しない場合、CWDTおよびCPORピンの両方をフロート状態のままにすることができます。

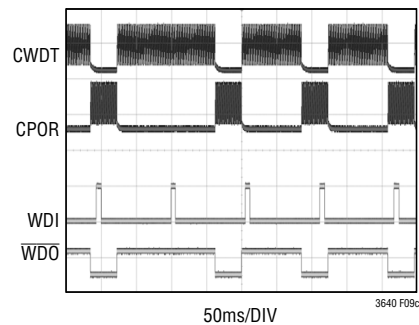
CPORおよびCWDTコンデンサの精度により、パワーオン・リセット・タイマおよびウォッチドッグ・タイマの精度が決まります。COGまたはNPOタイプのセラミック・コンデンサは、温度係数が0で、優れた経時特性を持ちます。CPORおよびCWDTピンでは、最大1.5VのフラットなDCバイアス特性を持つCOGまたはNPOタイプのコンデンサを使用します。



(8a)



(8b)



(8c)

図8. パワーオン・リセットとウォッチドッグのタイミング

アプリケーション情報

PCBレイアウト

デバイスを正しく動作させてEMIを最小限に抑えるには、プリント回路基板(PCB)のレイアウトに注意を払う必要があります。推奨部品配置とトレース、グランド・プレーンおよびビアの位置を図9に示します。V_{IN}ピンとSW1ピン、外付けキャッチ・ダイオード(D1)、入力コンデンサ(C_{IN})、およびグランドで構成される高電圧チャネルの入力ループは、できるだけ小さくする必要があります。これらの外付け部品は回路基板上でLT3641と同じ側に配置する必要があります、その接続も同じ層上で行う必要があります。これらの部品の下には切れ目のないローカル・グランド・プレーンを配置します。BSTノードとSWノードはできるだけ小さくする必要があります。昇圧コンデンサ(C_{BST})は、BSTピンとSWピンにできるだけ近付けてください。

低電圧チャネルの入力ループは、V_{IN2}ピン、入力コンデンサ(C_{IN2})、およびグランドによって形成されます。このループをできるだけ小さくするために、C_{IN2}はV_{IN2}ピンとGNDピンの近くに配置します。この入力ループの下には、切れ目のないローカル・グランド・プレーンを配置してください。

FB1ノードとFB2ノードは小さくして、グランド・トレースによりスイッチング・ノードからシールドされるようにしてください。パッケージ底面にある背面パッドは、ヒートシンクとして機能するようにグランドに半田付けする必要があります。熱抵抗を低く保つには、グランド・プレーンをできるだけ広げ、LT3641の下や近くから回路基板内および裏側の追加グランド・プレーンまでサーマル・ビアを追加します。

シーケンス制御オプション

LT3641のほとんどのアプリケーションでは、OUT2を生成する低電圧レギュレータは、OUT1を生成する高電圧レギュレータの出力によって動作します。このようなカスケード回路では、チャンネル1はチャンネル2より前に起動しなければなりません。しかし、LT3641には、これらの出力のシーケンス制御のプログラムをより柔軟にする機能があります。図10にいくつかの可能性を示します。

図10aは、最も簡単なオプションです。EN2がFB1に接続されており、OUT1がレギュレーション・ポイントの10%以内になると、チャンネル2が起動します。

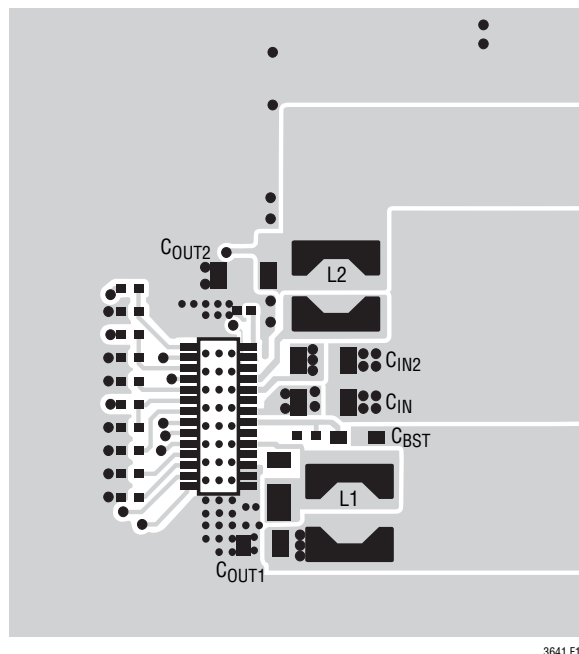


図9. 推奨PCBレイアウト、FE28パッケージ

図10bは、もう1つの単純な方法です。EN2がV_{IN2}に接続されているため、チャンネル2の入力が最小動作電圧の2.3Vに達するとすぐにチャンネル2が起動します。

図10cは、さらに2つの一般的な要件に対応する回路を示しています。低電圧出力を高電圧出力より先に安定化させる必要があるシステム(たとえば、コア電圧がI/O電源の前に出現する必要がある)の場合、PMOSスイッチを追加し、そのゲートを両方のチャンネルが安定化されると“L”となるPGOOD2ピンでドライブします。これにより、OUT1とOUT2の両方が安定化されているときのみに存在する3つ目の出力OUT3が生成されます。

また、図10cはカスケード接続された電源回路で起こりうるもう1つの問題も解決します。チャンネル2はスイッチング・レギュレータであるため、チャンネル1からは負のインピーダンス負荷と見なされます。つまり、OUT1が減少するにつれ、チャンネル2の入りに供給する必要がある負荷が増加します。チャンネル1は電流制限されているため、チャンネル1自体の負荷とチャンネル2が要求する電力の両方をチャンネル1が供給可能であることを確認する必要があります。EN2は1.165Vの正確なスレッシュホールドを備えています。EN2を使用してチャンネル2の低電圧ロックアウトをプログラムすることで、チャンネル1が十分な電力を供給できるようになります。

アプリケーション情報

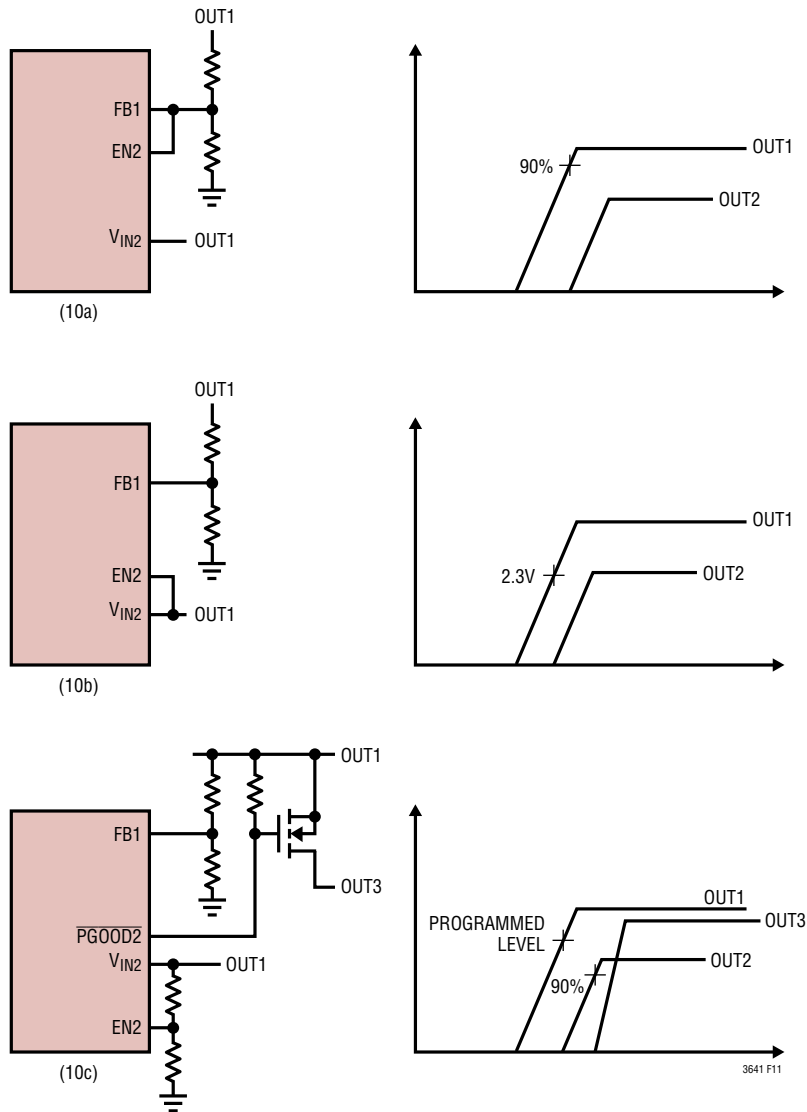
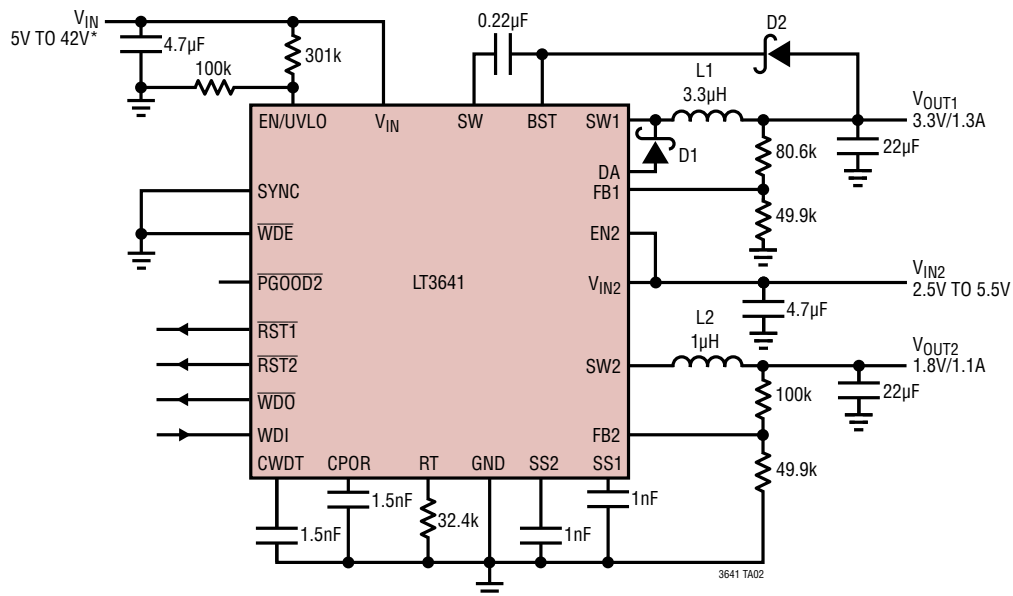


図 10. EN2 および PG00D2 ピンによる逐次シーケンス制御オプション

標準的応用例

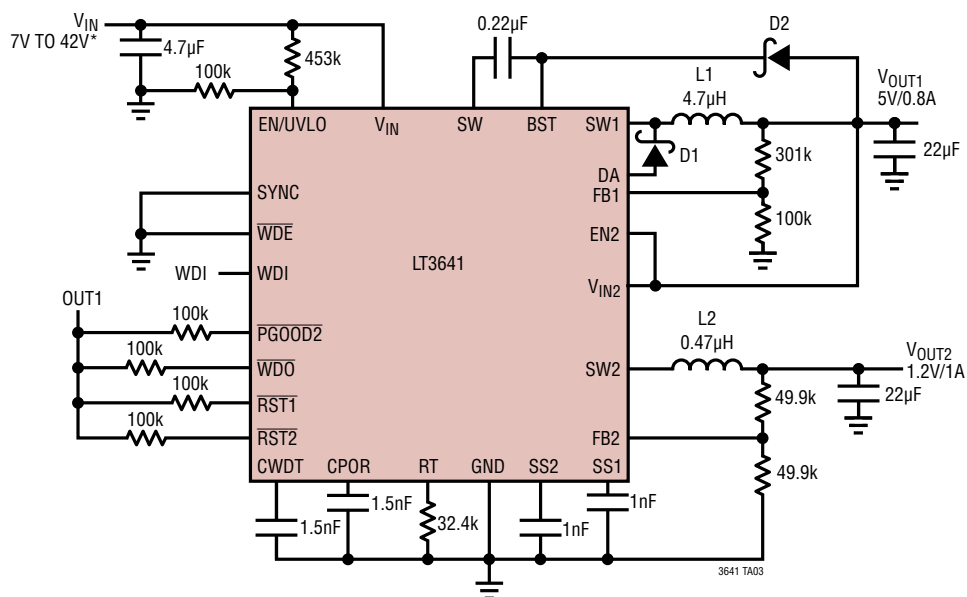
2MHz、3.3V/1.3Aおよび1.8V/1A降圧レギュレータ



- L1: VISHAY IHLP2020BZER3R3M01
- L2: VISHAY IHLP1616ABER1R0M01
- D1: DIODES PDS360
- D2: CENTRAL SEMI CMDSH-4E

* RESTRICTIONS APPLY FOR INPUT VOLTAGES ABOVE 42V

2MHz、5V/0.8Aおよび1.2V/1A降圧レギュレータ

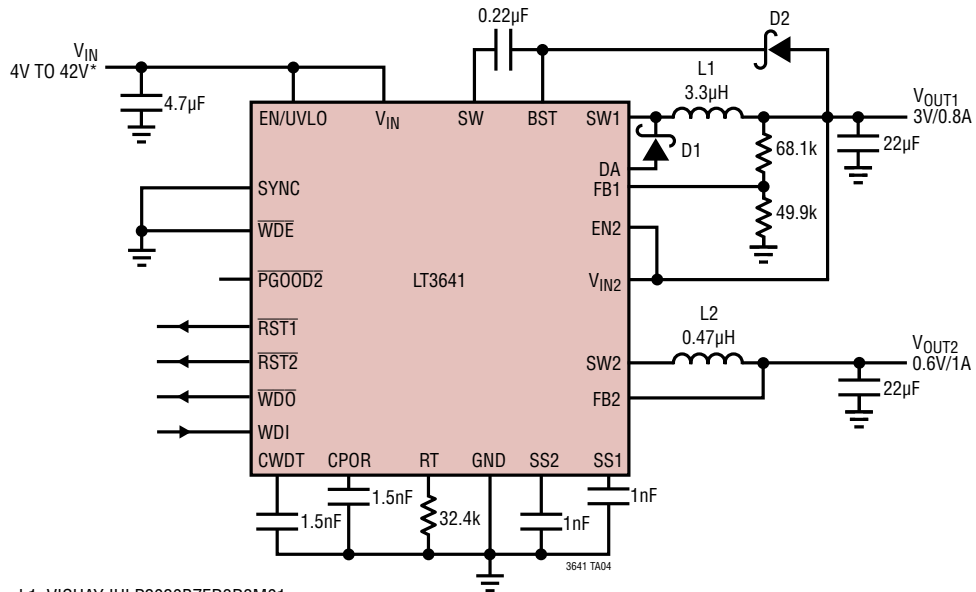


- L1: VISHAY IHLP2020BZER4R7M01
- L2: VISHAY IHLP1616ABERR47M01
- D1: DIODES DFSL260
- D2: CENTRAL SEMI CMDD6263

* RESTRICTIONS APPLY FOR INPUT VOLTAGES ABOVE 42V

標準的応用例

2MHz、3V/0.8Aおよび0.6V/1A降圧レギュレータ



L1: VISHAY IHLP2020BZER3R3M01

L2: VISHAY IHLP1616ABERR47M01

D1: DIODES PDS360

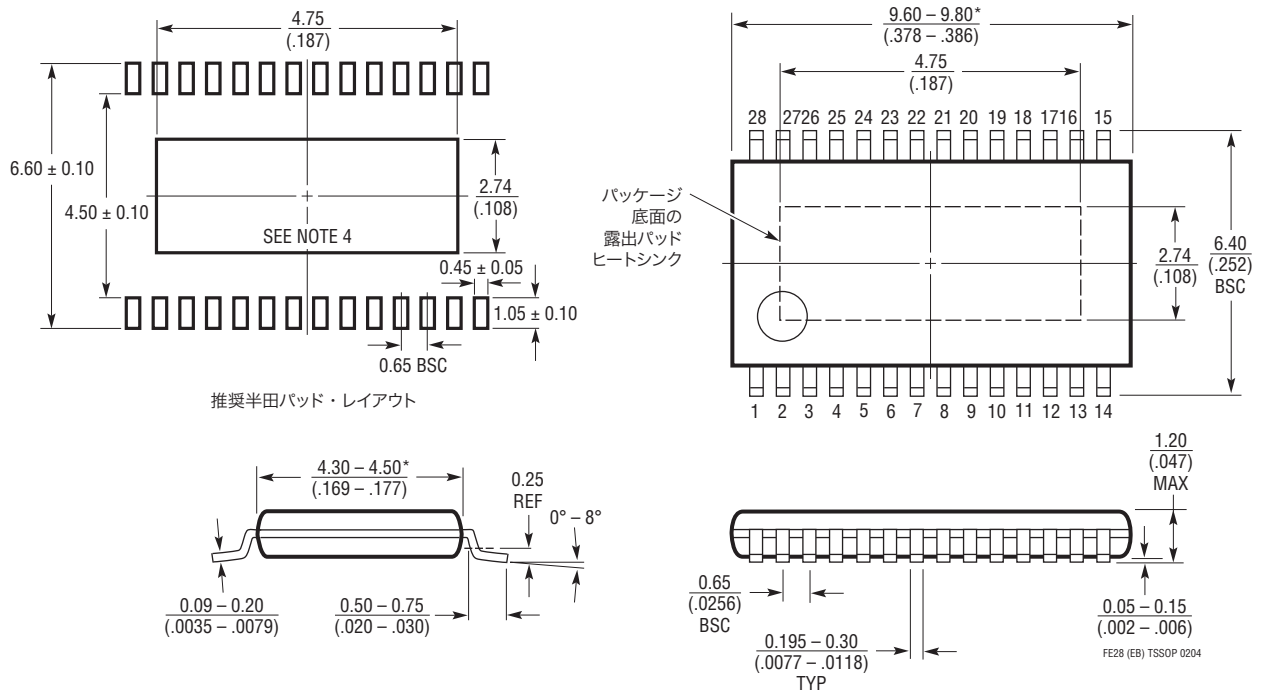
D2: CENTRAL SEMI CMDSH2-3

* RESTRICTIONS APPLY FOR INPUT VOLTAGES ABOVE 42V

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/package/> をご覧ください。

FE パッケージ
 28ピン・プラスチックTSSOP(4.4mm)
 (Reference LTC DWG # 05-08-1663)
 露出パッド・バリエーション EB



推奨半田パッド・レイアウト

NOTE:

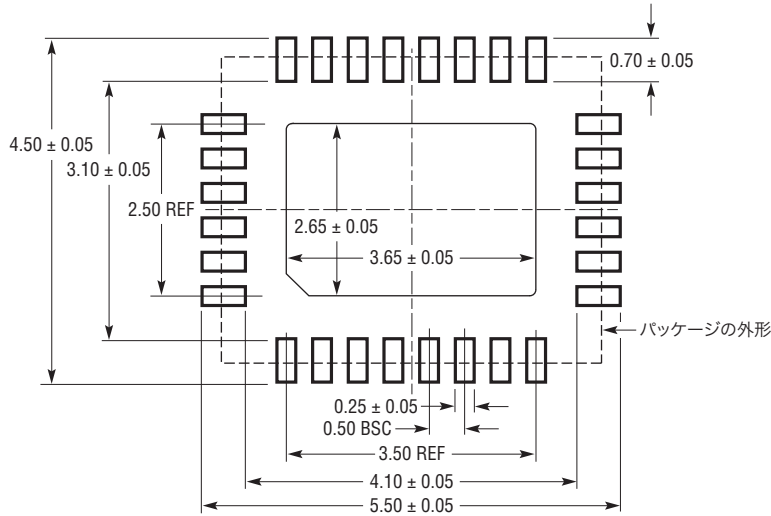
- 標準寸法：ミリメートル
 - 寸法は $\frac{\text{ミリメートル}}{\text{(インチ)}}$
 - 図は実寸とは異なる
 - 露出パッド接着のための推奨最小 PCB メタルサイズ
- * 寸法にはモールドのバリを含まない。
 モールドのバリは各サイドで 0.150mm (0.006") を超えないこと

FE28 (EB) TSSOP 0204

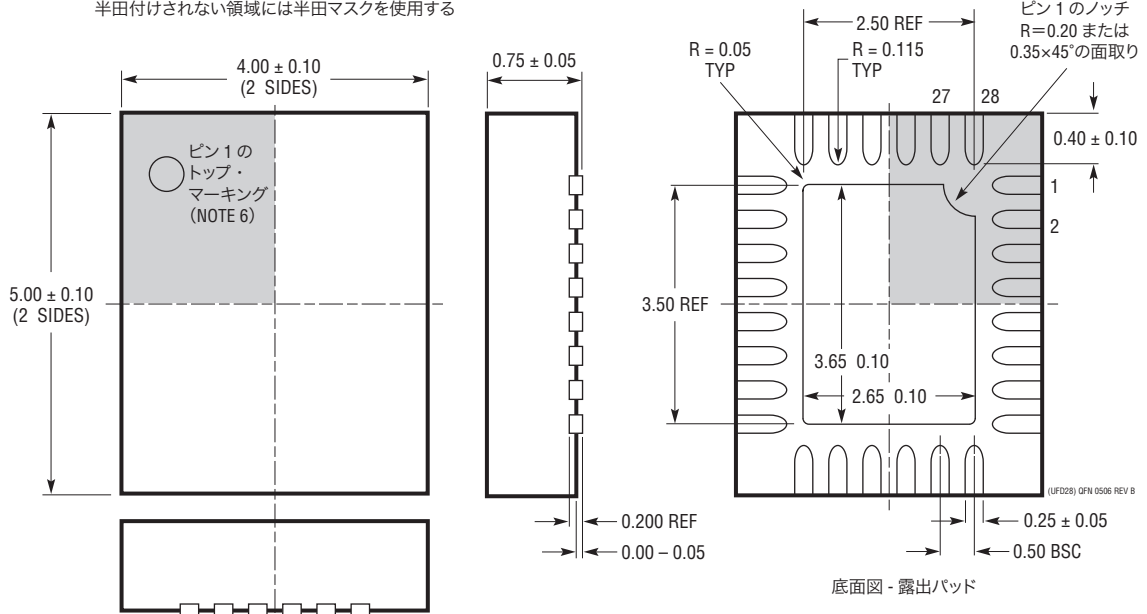
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

UFD パッケージ 28ピン・プラスチック QFN (4mm×5mm) (Reference LTC DWG # 05-08-1712 Rev B)



推奨する半田パッドのピッチと寸法
半田付けされない領域には半田マスクを使用する



NOTE:

1. 図は JEDEC パッケージ外形 M0-220 のバリエーション (WXXX-X) にするよう提案されている
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで 0.15 mm を超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

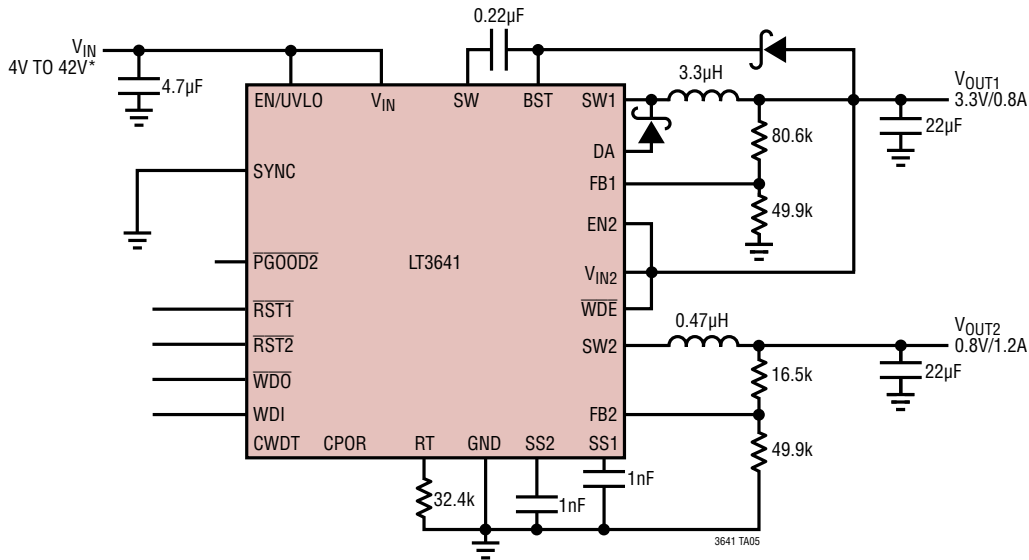
改訂履歴

REV	日付	概要	ページ番号
A	11/11	絶対最大低格、発注情報、Note 2にHグレードを追加	2、4

LT3641

標準的応用例

2MHz、3.3V/0.8Aおよび0.8V/1.2A降圧レギュレータ



* RESTRICTIONS APPLY FOR INPUT VOLTAGES ABOVE 42V

関連製品

製品番号	説明	注釈
LT3640	55Vまでの過渡保護、35V、1.3A高電圧チャネルおよび1.1A低電圧チャネル	V_{IN} : 4V ~ 35V、55Vまでの過渡、 $V_{OUT(MIN)} = 0.6V$ 、 $I_Q = 290mA$ 、 $1\mu A$ 、4mm×5mm QFN-28、TSSOP-28Eパッケージ
LT3689	60Vまでの過渡保護、PORリセットおよびウォッチドッグ・タイマ付き、36V、800mA、2.2MHz高効率マイクロパワー降圧DC/DCコンバータ	V_{IN} : 3.6V ~ 36V、60Vまでの過渡、 $V_{OUT(MIN)} = 0.8V$ 、 $I_Q = 75\mu A$ 、 $I_{SD} < 1\mu A$ 、3mm×3mm QFN-16パッケージ
LT3686/LT3686A	37V、55V _{MAX} 、1.2A、2.5MHz高効率降圧DC/DCコンバータ	V_{IN} : 3.6V ~ 37V、55Vまでの過渡、 $V_{OUT(MIN)} = 1.21V$ 、 $I_Q = 1.1mA$ 、 $I_{SD} < 1\mu A$ 、3mm×3mm DFN-10パッケージ
LT3682	36V、60V _{MAX} 、1A、2.2MHz高効率マイクロパワー降圧DC/DCコンバータ	V_{IN} : 3.6V ~ 36V、 $V_{OUT(MIN)} = 0.8V$ 、 $I_Q = 75\mu A$ 、 $I_{SD} < 1\mu A$ 、3mm×3mm DFN-12パッケージ
LT3971	38V、1.2A (I_{OUT})、2MHz高効率降圧DC/DCコンバータ、静止電流2.8µA	V_{IN} : 4.2V ~ 38V、 $V_{OUT(MIN)} = 1.2V$ 、 $I_Q = 2.8\mu A$ 、 $I_{SD} < 1\mu A$ 、3mm×3mm DFN-10、MSOP-10Eパッケージ
LT3991	55V、1.2A (I_{OUT})、2MHz高効率降圧DC/DCコンバータ、静止電流2.8µA	V_{IN} : 4.2V ~ 55V、 $V_{OUT(MIN)} = 1.2V$ 、 $I_Q = 2.8\mu A$ 、 $I_{SD} < 1\mu A$ 、3mm×3mm DFN-10、MSOP-10Eパッケージ

3641fa