

**デュアル・チャネル、3A、20V
モノリシック同期整流式
降圧レギュレータ**
特長

- 入力電圧範囲: 3.6V ~ 20V
- 出力電流: 3A/チャネル
- 効率: 最大 95%
- 低デューティ・サイクル動作: 5% (2.25MHz)
- チャネル間の位相偏移を選択可能: 0°/180°
- 調整可能なスイッチング周波数: 500kHz ~ 4MHz
- 外部の周波数に同期
- 電流モード動作により、優れた入力および
負荷トランジエント応答を実現
- 0.6V のリファレンスにより、低出力電圧が可能
- Burst Mode® 動作または強制連続動作をユーザーが
選択可能
- 出力電圧トラッキング機能とソフトスタート機能
- 短絡保護
- 過電圧入力保護と過熱保護
- パワーグッド状態出力
- LTC3633: 入力電圧の絶対最大定格が 16V
- LTC3633A: 20V 絶対最大定格 V_{IN} 、LTC3633 とピン互換
- ロープロファイル (4mm x 5mm) QFN-28 および 28 ピン
TSSOP パッケージ

アプリケーション

- 分散給電システム
- バッテリ駆動計測器
- ポイントオブロード電源

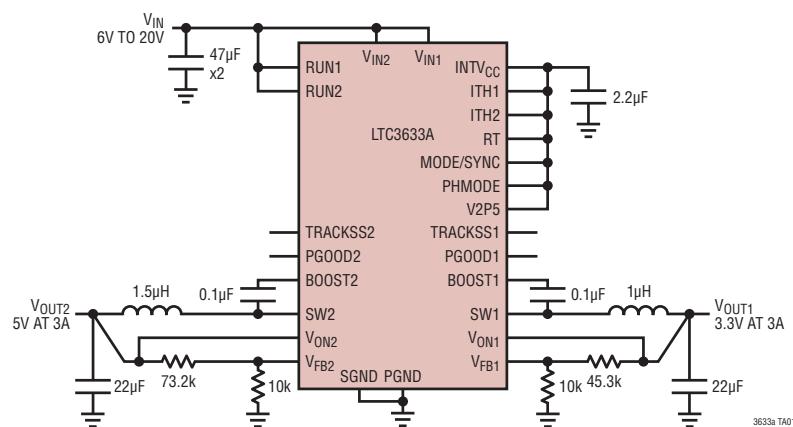
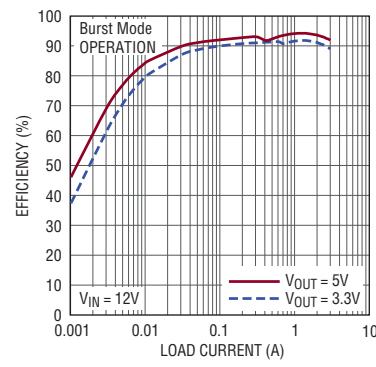
概要

LTC®3633A は、デュアル・チャネルの高効率モノリシック同期整流式降圧レギュレータで、オン時間制御の電流モード・アーキテクチャを採用しており、スイッチング周波数の位同期が可能です。2つのチャネルは位相を 180° ずらして動作できるので、入力容量と出力容量の要件が緩和されます。動作電源電圧範囲は 3.6V ~ 20V なので、リチウムイオン・バッテリ・スタックや 12V または 5V 電源を使用するポイントオブロード電源アプリケーションに最適です。

動作周波数は外付け抵抗を使用して 500kHz ~ 4MHz の範囲で設定可能で、外部クロック信号に同期させることもできます。高い周波数に対応できるので、小型の表面実装インダクタおよびコンデンサを使用できます。独自の固定周波数/オン時間制御アーキテクチャは、高周波で動作しながら高速トランジエント応答を必要とする高降圧比アプリケーションに最適です。内部の位同期ループにより、内部ワンショット・タイマのオン時間をサーボ制御して、内部クロックまたは印加された外部クロックの周波数に合わせます。

LTC3633A では、強制連続モードと高効率の Burst Mode 動作のいずれかを選択できます。LTC3633A と LTC3633A-1 の違いは、出力電圧の検出範囲です (LTC3633A 製品ファミリ全体の説明については、「動作」セクションの表 1 を参照してください)。

LT、LT、LTC、LTM、Burst Mode、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5481178、5847554、6580258、6304066、6476589、6774611 を含む米国特許によって保護されています。

標準的応用例

効率と負荷電流


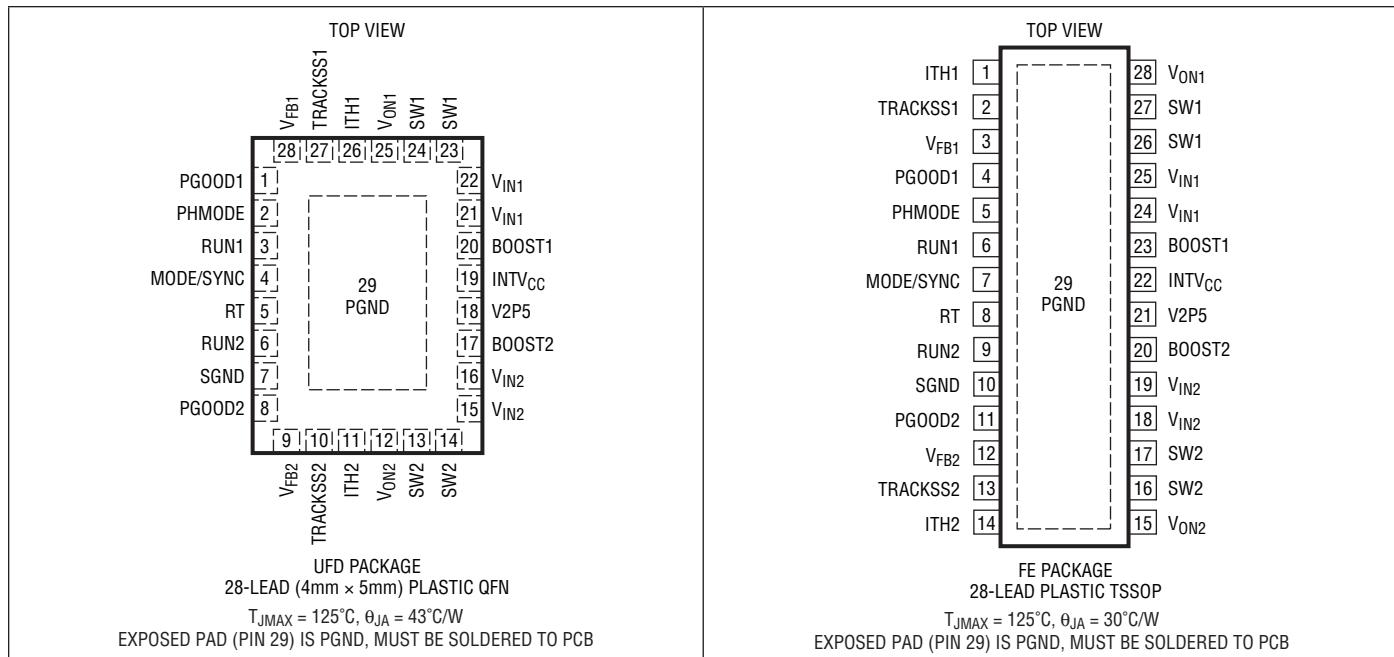
3633a1fa

LTC3633A/LTC3633A-1

絶対最大定格 (Note 1)

V_{IN1}, V_{IN2}	-0.3V ~ 20V	$V_{FB1}, V_{FB2}, PHMODE$	-0.3V ~ $INTV_{CC} + 0.3V$
$PGOOD1, PGOOD2, V_{ON1}, V_{ON2}$	-0.3V ~ 18V	$RUN1, RUN2$	-0.3V ~ $V_{IN} + 0.3V$
$BOOST1, BOOST2$	-0.3V ~ 23V	動作接合部温度範囲 (Note 2, 3)	-40°C ~ 125°C
$BOOST1-SW1, BOOST2-SW2$	-0.3V ~ 3.6V	保存温度範囲	-65°C ~ 150°C
$V2P5, INTV_{CC}, TRACKSS1, TRACKSS2$	-0.3V ~ 3.6V		
$ITH1, ITH2, RT, MODE/SYNC$	-0.3V ~ $INTV_{CC} + 0.3V$		

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3633AEUFD#PBF	LTC3633AEUFD#TRPBF	3633A	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 125°C
LTC3633AIUFD#PBF	LTC3633AIUFD#TRPBF	3633A	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 125°C
LTC3633AEFE#PBF	LTC3633AEFE#TRPBF	LTC3633AFE	28-Lead Plastic TSSOP	-40°C to 125°C
LTC3633AIFE#PBF	LTC3633AIFE#TRPBF	LTC3633AFE	28-Lead Plastic TSSOP	-40°C to 125°C
LTC3633AEUFD-1#PBF	LTC3633AEUFD-1#TRPBF	633A1	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 125°C
LTC3633AIUFD-1#PBF	LTC3633AIUFD-1#TRPBF	633A1	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 125°C
LTC3633AEFE-1#PBF	LTC3633AEFE-1#TRPBF	LTC3633AFE-1	28-Lead Plastic TSSOP	-40°C to 125°C
LTC3633AIFE-1#PBF	LTC3633AIFE-1#TRPBF	LTC3633AFE-1	28-Lead Plastic TSSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。
非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/>をご覧ください。

電気的特性 ●は全動作接合部温度範囲の規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値 (Note 2)。注記がない限り、 $V_{IN1} = V_{IN2} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{IN1}	Supply Range		● 3.6		20	V	
	V_{IN1} Supply Range V_{IN2} Supply Range	$3.6\text{V} < V_{IN1} < 20\text{V}$	● 3.6 ● 1.5		20 20	V	
	Output Voltage Range (Note 4)	$LTC3633A, V_{ON} = V_{OUT}$ $LTC3633A-1, V_{ON} = V_{OUT}$		0.6 1.5	6 12	V	
I_Q	Input DC Supply Current ($V_{IN1} + V_{IN2}$) Both Channels Active (Note 5) Sleep Current Shutdown	MODE = 0V MODE = $INTV_{CC}$, $V_{FB1}, V_{FB2} > 0.6$ $RUN1 = RUN2 = 0\text{V}$			1.3 500 13	mA μA μA	
V_{FB}	Feedback Reference Voltage		● 0.594	0.6	0.606	V	
ΔV_{LINE_REG}	Reference Voltage Line Regulation	$V_{IN} = 3.6\text{V}$ to 20V		0.002		%/V	
ΔV_{LOAD_REG}	Output Voltage Load Regulation	$ITH = 0.8\text{V}$ to 1.6V		0.05		%	
I_{FB}	Feedback Pin Input Current				± 30	nA	
$g_m(EA)$	Error Amplifier Transconductance	$ITH = 1.2\text{V}$		1.8		mS	
t_{ON}	Minimum On Time	$V_{ON} = 0.6\text{V}, V_{IN} = 4\text{V}$		20		ns	
t_{OFF}	Minimum Off Time	$V_{IN} = 6\text{V}$		45		ns	
f_{osc}	Oscillator Frequency	$V_{RT} = INTV_{CC}$ $RT = 162\text{k}$ $RT = 80.6\text{k}$		1.4 1.7 3.4	2 2 4	MHz MHz MHz	
I_{LIM}	Valley Switch Current Limit			2.6	3.5	4.5	A
$R_{DS(ON)}$	Top Switch On-Resistance Bottom Switch On-Resistance				130 65	$\text{m}\Omega$ $\text{m}\Omega$	
$I_{SW(LKG)}$	Switch Leakage Current	$V_{IN} = 20\text{V}, V_{RUN} = 0\text{V}$		0.01	± 1	μA	
V_{VIN-OV}	V_{IN} Overvoltage Lockout Threshold	V_{IN} Rising V_{IN} Falling		20.3	22.5 21.5	22.5	V
	$INTV_{CC}$ Voltage	$3.6\text{V} < V_{IN} < 20\text{V}, 0\text{mA}$ Load		3.1	3.3	3.5	V
	$INTV_{CC}$ Load Regulation	0mA to 50mA Load, $V_{IN} = 4\text{V}$ to 20V			1.3		%
	RUN Threshold Rising RUN Threshold Falling		● 1.18 ● 0.98	1.22 1.01	1.26 1.04		V
	RUN Leakage Current	$V_{IN} = 20\text{V}$			0	± 3	μA
	V2P5 Voltage	$I_{LOAD} = 0\text{mA}$ to 10mA	●	2.46	2.5	2.54	V
	PGOOD Good-to-Bad Threshold	V_{FB} Rising V_{FB} Falling			8 -8	10 -10	%
	PGOOD Bad-to-Good Threshold	V_{FB} Rising V_{FB} Falling		-3 3	-5 5		%
R_{PGOOD}	PGOOD Pull-Down Resistance	10mA Load			20		Ω
t_{PGOOD}	Power Good Filter Time			20	40		μs
t_{SS}	Internal Soft-Start Time	10% to 90% Rise Time			400	700	μs
	V_{FB} During Tracking	$TRACKSS = 0.3\text{V}$		0.28	0.3	0.315	V
$I_{TRACKSS}$	TRACKSS Pull-Up Current				1.4		μA

LTC3633A/LTC3633A-1

電気的特性 ●は全動作接合部温度範囲の規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値 (Note 2)。注記がない限り、 $V_{IN1} = V_{IN2} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{PHMODE}	PHMODE Threshold Voltage	PHMODE V_{IH} PHMODE V_{IL}	1	0.3		V
$V_{MODE/SYNC}$	MODE/SYNC Threshold Voltage	MODE V_{IH} MODE V_{IL}	1	0.4		V
	SYNC Threshold Voltage	SYNC V_{IH}	0.95			V
I_{MODE}	MODE/SYNC Input Current	MODE = 0V MODE = INT V_{CC}		1.5	-1.5	μA
						μA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTC3633Aは、 T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTC3633AEは $0^\circ\text{C} \sim 85^\circ\text{C}$ の接合部温度範囲で仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3633AIは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で動作することが保証されている。これらの仕様と合致する最大周囲温度は、基板レイアウト、パッケージの定格熱インピーダンスおよび他の環境要因と関連した特定の動作条件によって決まるに注意。

接合部温度 (T_J ($^\circ\text{C}$)) は周囲温度 (T_A ($^\circ\text{C}$)) および電力損失 (P_D (W)) から次式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA}) \text{, ここで, } \theta_{JA} \text{ (単位: } ^\circ\text{C/W} \text{) はパッケージの熱インピーダンス。}$$

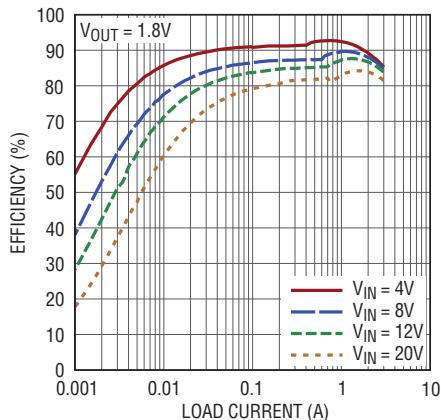
Note 3: このデバイスには短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 125°C を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう恐れがある。

Note 4: 規定範囲外の出力電圧はオン時間制御動作に合わせて最適化されていない。出力電圧範囲に関連した詳細な説明については、「アプリケーション情報」のセクションを参照。

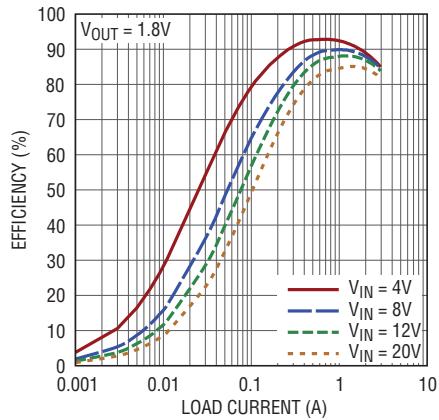
Note 5: スイッチング周波数で供給される内部ゲート電荷により動的電源電流は大きくなる。

標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$ 、 $V_{IN1} = V_{IN2} = 12\text{V}$ 、 $f_{SW} = 1\text{MHz}$ 、 $L = 1\mu\text{H}$ 。

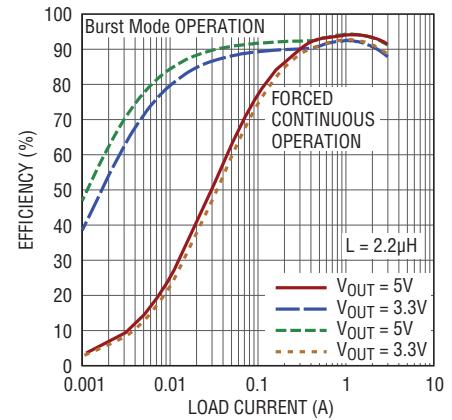
効率と負荷電流
(Burst Mode動作)



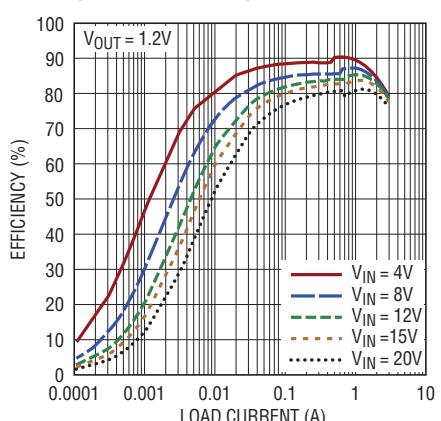
効率と負荷電流
(強制連続モード動作)



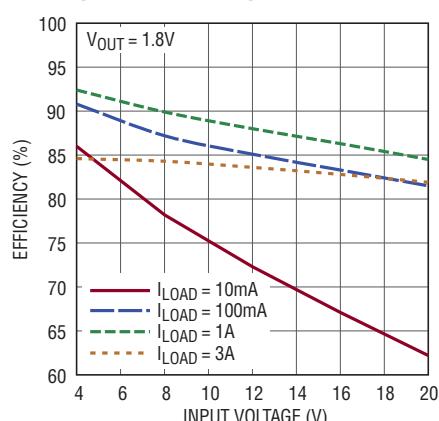
効率と負荷電流



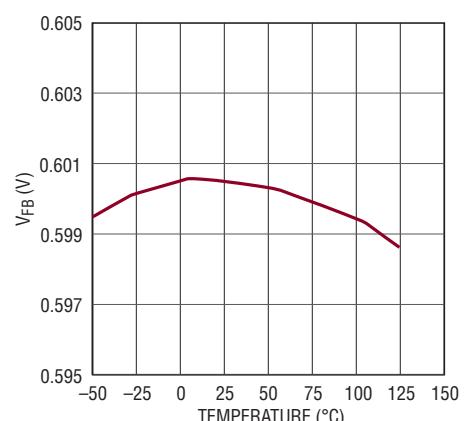
効率と負荷電流
(Burst Mode動作)



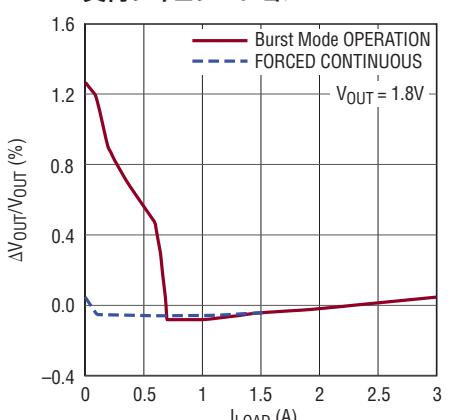
効率と入力電圧
(Burst Mode動作)



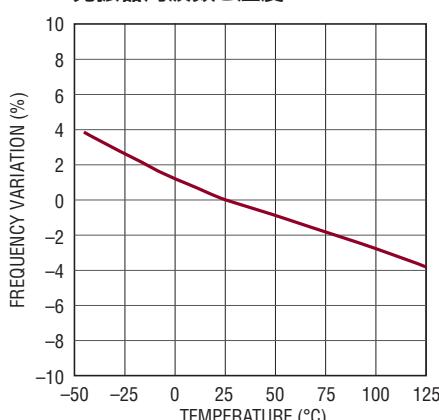
リファレンス電圧と温度



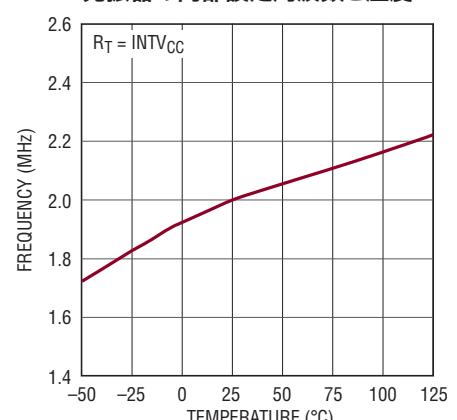
負荷レギュレーション



発振器周波数と温度

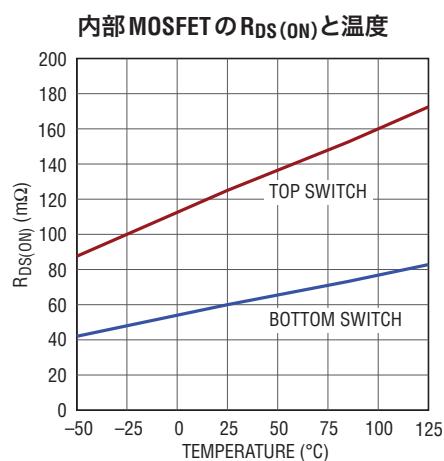


発振器の内部設定周波数と温度

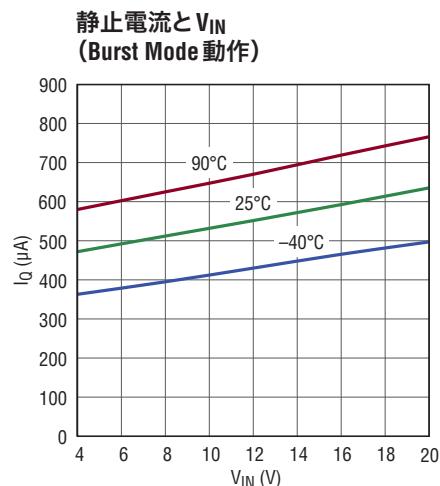


LTC3633A/LTC3633A-1

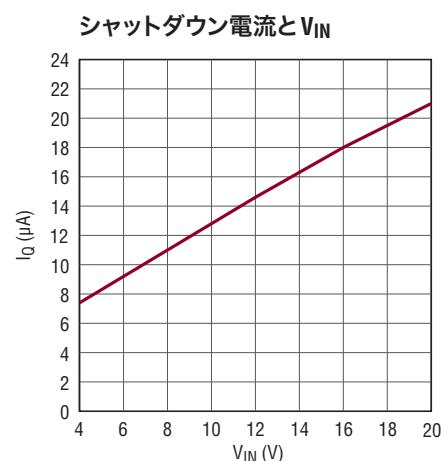
標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$ 、 $V_{IN1} = V_{IN2} = 12\text{V}$ 、 $f_{SW} = 1\text{MHz}$ 、 $L = 1\mu\text{H}$ 。



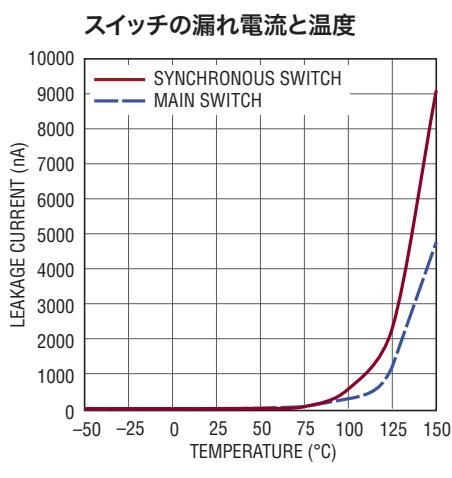
3633a G10



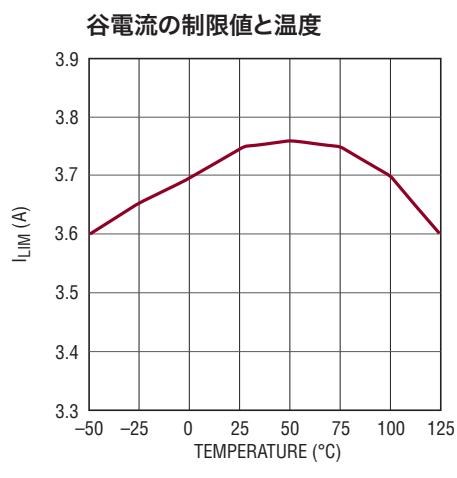
3633a G11



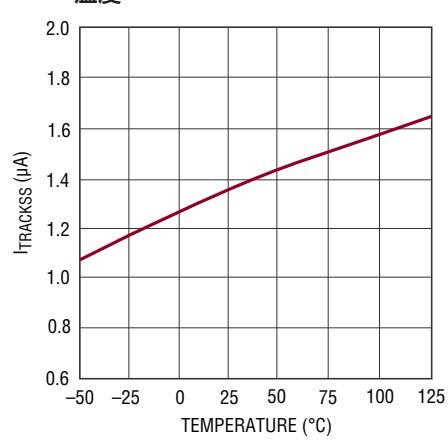
3633a G12



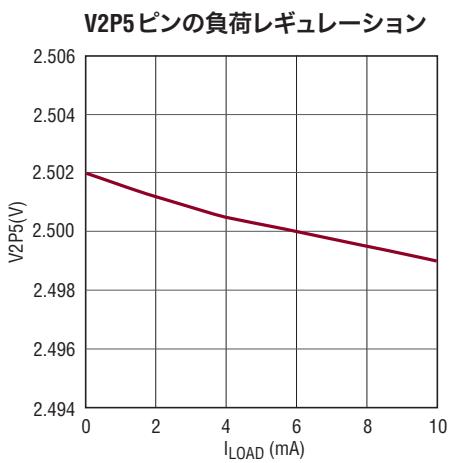
3633a G13



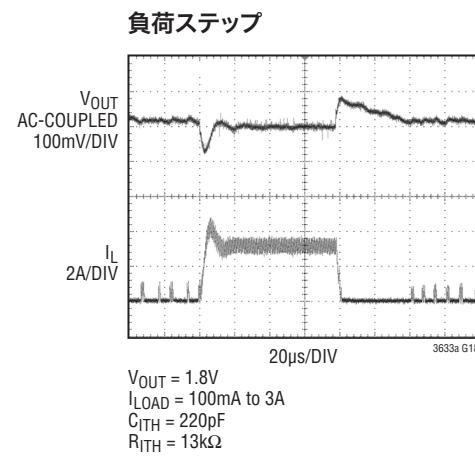
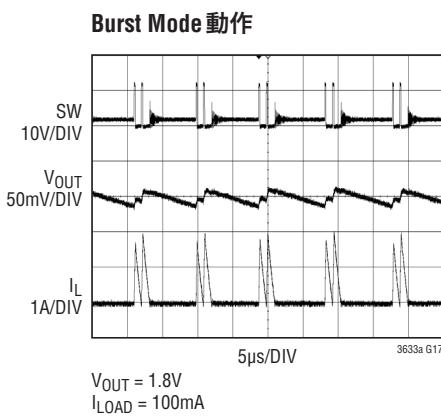
3633a G14



3633a G15

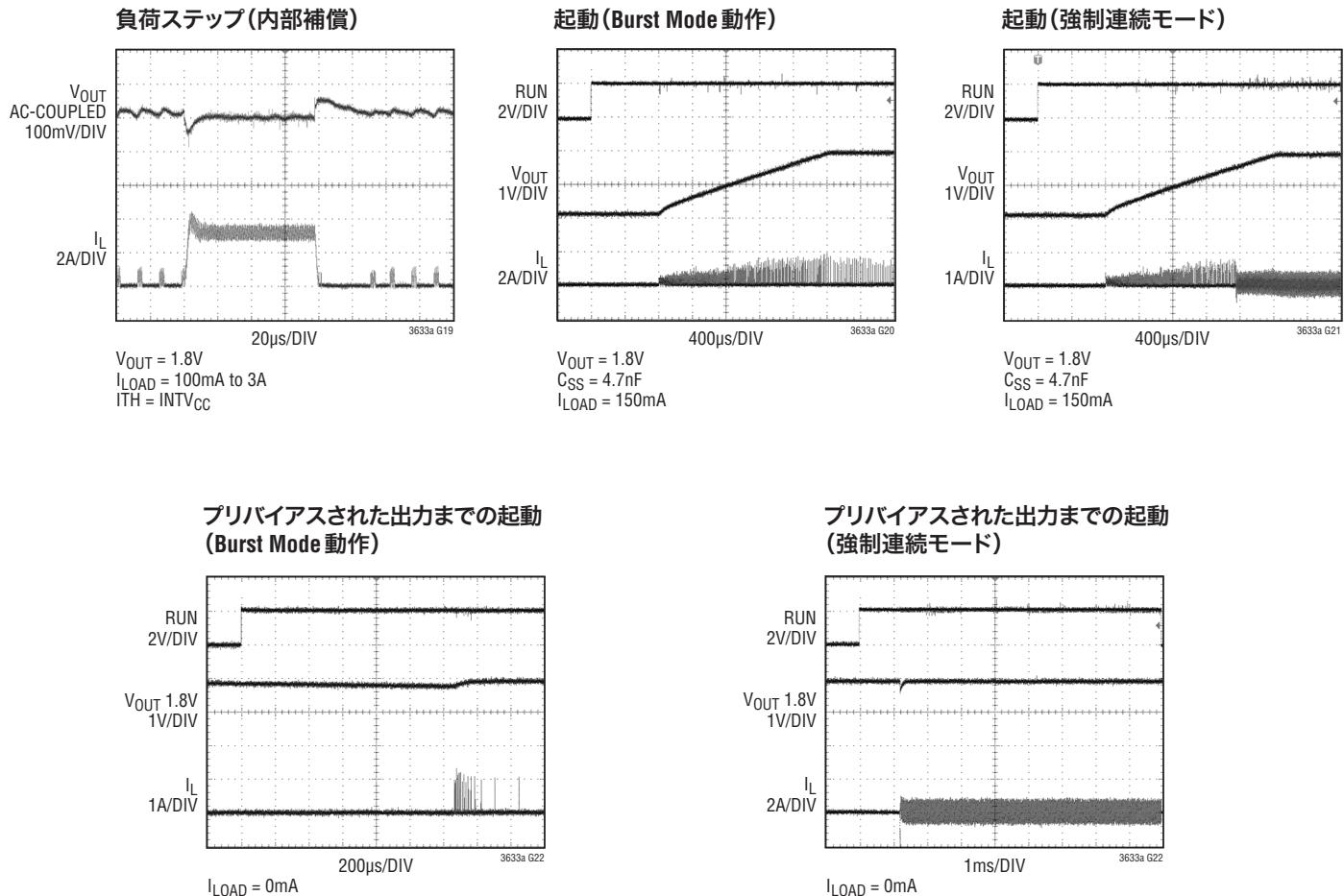


3633a G16



3633a G17

標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$ 、 $V_{IN1} = V_{IN2} = 12\text{V}$ 、 $f_{SW} = 1\text{MHz}$ 、 $L = 1\mu\text{H}$ 。



ピン機能 (QFN/TSSOP)

PGOOD1(ピン1/ピン4)：チャネル1のオープンドレイン・パワーグッド出力ピン。V_{FB1}ピンの電圧が内部の0.6Vリファレンスの±8%（標準）以内に入っていない場合、PGOOD1ピンはグランド電位に低下します。V_{FB1}ピンの電圧が内部リファレンスの±5%（標準）以内に戻ると、PGOOD1ピンは高インピーダンスになります。

PHMODE(ピン2/ピン5)：位相選択入力。両方のチャネルの位相を揃えてスイッチングさせるには、このピンをグランドに接続します。両方のチャネルの位相を180°ずらしてスイッチングさせるには、このピンをINTVCCに接続します。このピンはフロート状態にしないでください。

RUN1(ピン3/ピン6)：チャネル1のレギュレータ・イネーブル・ピン。RUN1ピンを1.22Vより高い電圧に接続することにより、チャネル1の動作をイネーブルします。1Vより低い電圧に接続すると、チャネル1はシャットダウンします。このピンはフロート状態にしないでください。

MODE/SYNC(ピン4/ピン7)：モード選択入力および外部同期入力。すべての出力負荷で連続同期動作を強制するには、このピンをグランドに接続します。このピンをフロート状態にするか、INTVCCピンに接続すると、軽負荷時に効率の高いBurst Mode動作がイネーブルされます。LTC3633Aのスイッチングを同期させるには、このピンをクロックで駆動します。内部の位相同期ループにより、下側のNチャネル・パワーMOSFETのターンオン信号は、CLKIN信号の立ち上がりエッジと強制的に同期されます。このピンをクロックで駆動すると、強制連続モードが自動的に選択されます。

RT(ピン5/ピン8)：発振器周波数の設定ピン。周波数を500kHz～4MHzに設定するには、外付け抵抗(80kΩ～640kΩ)をこのピンからSGNDに接続します。RTピンをINTVCCピンに接続すると、スイッチング周波数はデフォルトの2MHzになります。

RUN2(ピン6/ピン9)：チャネル2のレギュレータ・イネーブル・ピン。RUN2ピンを1.22Vより高い電圧に接続することにより、チャネル2の動作をイネーブルします。1Vより低い電圧に接続すると、チャネル2はシャットダウンします。このピンはフロート状態にしないでください。

SGND(ピン7/ピン10)：信号グランド・ピン。このピンはリファレンス・グランドへの低ノイズ接続が必要です。帰還抵抗回路網、外部補償回路網、およびRT抵抗をこのグランドに接続してください。

PGOOD2(ピン8/ピン11)：チャネル2のオープンドレイン・パワーグッド出力ピン。V_{FB2}ピンの電圧が内部の0.6Vリファレン

スの±8%（標準）以内に入っていない場合、PGOOD2ピンはグランド電位に低下します。V_{FB2}ピンの電圧が内部リファレンスの±5%（標準）以内に戻ると、PGOOD2ピンは高インピーダンスになります。

V_{FB2}(ピン9/ピン12)：チャネル2出力の帰還電圧ピン。帰還電圧を0.6Vの内部リファレンス電圧と比較するエラーアンプの入力。目的の出力電圧を設定するには、このピンを抵抗分割器回路網に接続します。

TRACKSS2(ピン10/ピン13)：チャネル2の出力トラッキングおよびソフトスタート入力ピン。このピンの電圧を強制的に0.6Vより低くすると、エラーアンプへの内部リファレンス入力がバイパスされます。LTC3633Aは、この状態でFBピンの電圧をTRACKSS2ピンの電圧にサーボ制御します。0.6Vより高くなるとトラッキング機能が停止し、内部リファレンスによってエラーアンプの制御が再開されます。INTVCCピンから流れる1.4μAの内部プルアップ電流を使うと、このピンとSGNDとの間にコンデンサを接続することにより、ソフトスタート機能を実現できます。

ITH2(ピン11/ピン14)：チャネル2のエラーアンプ出力およびスイッチング・レギュレータの補償ピン。レギュレータのループの周波数応答を補償するには、このピンに適切な外付け部品を接続します。デフォルトの内部補償を使用するには、このピンをINTVCCピンに接続します。

V_{ON2}(ピン12/ピン15)：チャネル2のオン時間電圧入力。このピンは、オン時間コンパレータの電圧トリップポイントを設定します。このピンを出力電圧に接続すると、V_{OUT2}がV_{ON2}ピンの検出範囲(LTC3633Aの場合は0.6V～6V、LTC3633A-1の場合は1.5V～12V)内のとき、オン時間はV_{OUT2}に比例します。V_{OUT2}がV_{ON2}ピンの検出範囲の外側にあるときは、スイッチング周波数が設定周波数からずれることができます。このピンのインピーダンスは公称140kΩです。

SW2(ピン13、14/ピン16、17)：チャネル2スイッチ・ノードの外付けインダクタへの接続箇所。SWの電圧振幅は、グランドよりダイオードの電圧降下分だけ下からV_{IN}までです。

V_{IN2}(ピン15、16/ピン18、19)：チャネル2の電源入力。チャネル2の内蔵パワーMOSFETへの入力電圧。この入力は、V_{IN1}とは異なる電源電圧から動作できます。

BOOST2(ピン17/ピン20)：チャネル2の昇圧されたフロート・ドライバ電源。ブートストラップ・コンデンサの(+)端子をこのピンに接続し、(-)端子をSWピンに接続します。このピンの通常の動作電圧振幅の範囲は、INTVCCよりダイオードの電圧降下分だけ低い電圧からV_{IN} + INTVCCまでです。

3633a1fa

ピン機能 (QFN/TSSOP)

V2P5 (ピン18/ピン21) : 2.5V レギュレータの出力。10mA の供給能力がある 2.5V の安定化電源電圧を出力します。このピンは 1 μ F 以上の低 ESR セラミック・コンデンサでバイパスしてください。アプリケーションでこの出力を使用しない場合は、このピンを INTV_{CC} ピンに接続してください。

INTV_{CC} (ピン19/ピン22) : 内蔵の 3.3V レギュレータ出力。内部パワー・ドライバおよび制御回路はこの電圧から電力を供給されます。RUN1/RUN2 ピンの入力によってチャネル1とチャネル2の両方がディスエーブルされると、内部レギュレータはディスエーブルされます。このピンは、1 μ F 以上の低 ESR セラミック・コンデンサで電源グランドから分離してください。

BOOST1 (ピン20/ピン23) : チャネル1の昇圧されたフロート・ドライバ電源。ブーストストラップ・コンデンサの(+)端子をこのピンに接続し、(-)端子を SW ピンに接続します。このピンの通常の動作電圧振幅の範囲は、INTV_{CC} よりダイオードの電圧降下分だけ低い電圧から V_{IN} + INTV_{CC} までです。

V_{IN1} (ピン21、22/ピン24、25) : チャネル1の電源入力。チャネル1の内蔵パワー MOSFET への入力電圧。INTV_{CC} の内部 LDO の電力はこのピンから供給されます。

SW1 (ピン23、24/ピン26、27) : チャネル1スイッチ・ノードの外付けインダクタへの接続箇所。SW の電圧振幅は、グランドよりダイオードの電圧降下分だけ下から V_{IN} までです。

V_{ON1} (ピン25/ピン28) : チャネル1のオン時間電圧入力。このピンは、オン時間コンパレータの作動電圧点を設定します。このピンを安定化出力電圧に接続すると、V_{OUT1} が V_{ON1} ピンの検出範囲 (LTC3633A の場合は 0.6V ~ 6V、LTC3633A-1 の場合は 1.5V ~ 12V) 内のとき、オン時間は V_{OUT1} に比例します。V_{OUT} が V_{ON} ピンの検出範囲の外側にあるときは、スイッチング周波数が設定周波数からずれることができます。このピンのインピーダンスは公称 140 $k\Omega$ です。

ITH1 (ピン26/ピン1) : チャネル1のエラーアンプ出力およびスイッチング・レギュレータの補償ピン。レギュレータのループの周波数応答を補償するには、このピンに適切な外付け部品を接続します。デフォルトの内部補償を使用するには、このピンを INTV_{CC} ピンに接続します。

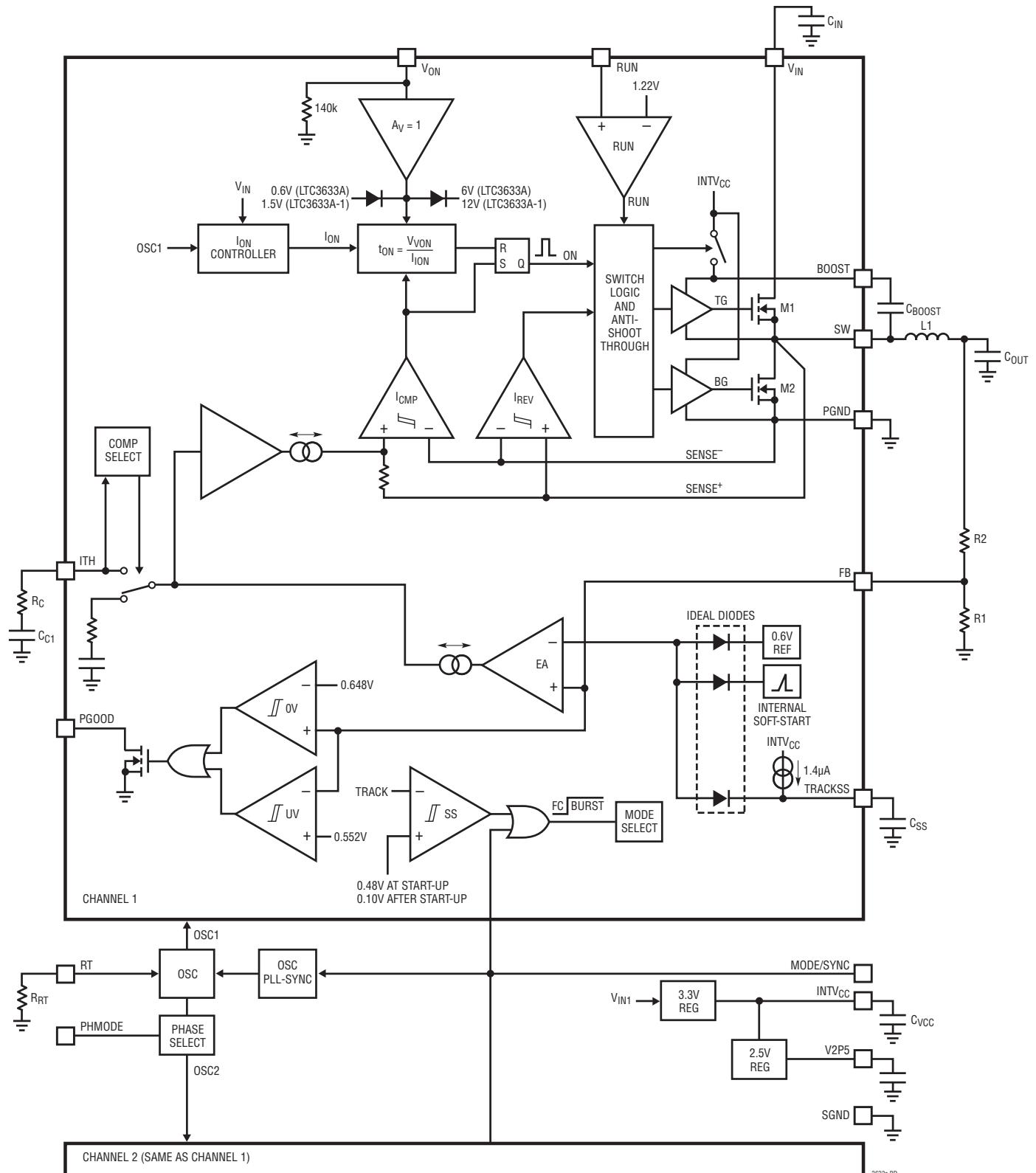
TRACKSS1 (ピン27/ピン2) : チャネル1の出力トラッキングおよびソフトスタート入力ピン。このピンの電圧を強制的に 0.6V より低くすると、エラーアンプへの内部リファレンス入力がバイパスされます。LTC3633A は、FB ピンの電圧を TRACKSS1 ピンの電圧にサーボ制御します。0.6V より高くなるとトラッキング機能が停止し、内部リファレンスによってエラーアンプの制御が再開されます。INTV_{CC} ピンから流れる 1.4 μ A の内部プルアップ電流を使うと、このピンと SGND との間にコンデンサを接続することにより、ソフトスタート機能を実現できます。

V_{FB1} (ピン28/ピン3) : チャネル1出力の帰還電圧ピン。帰還電圧を 0.6V の内部リファレンス電圧と比較するエラーアンプの入力。目的の出力電圧を設定するには、このピンを抵抗分割器回路網に接続します。

PGND (露出パッド・ピン29/露出パッド・ピン29) : 電源グランド・ピン。入力バイパス・コンデンサ C_{IN} の(-)端子と出力コンデンサ C_{OUT} の(-)端子を低インピーダンス接続でこのピンに接続します。電源グランドへの低インピーダンスの電気的接続とプリント回路基板 (PCB) への十分な熱接触の両方を実現するため、このピンは PCB に半田付けする必要があります。

LTC3633A/LTC3633A-1

ブロック図



動作

LTC3633Aは、各チャネルから3Aの出力電流を供給可能なデュアル・チャネル、電流モードのモノリシック降圧レギュレータです。その独自のオン時間制御アーキテクチャにより、きわめて低い降圧比が得られると同時に、一定のスイッチング周波数を維持できます。各チャネルはRUNピンの電圧を公称で1.22Vより高くするとイネーブルされます。

LTC3633AのV_{ON}検出範囲は0.6V～6Vですが、LTC3633A-1のV_{ON}検出範囲は1.5V～12Vです。次の表では、LTC3633Aファミリの各デバイス間の違いを強調しています。これらの製品の具体的な特性の詳細については、LTC3633A-2/LTC3633A-3のデータシートを参照してください。

表1. LTC3633Aファミリの特長

製品番号	出力電圧の検出範囲	SV _{IN} 入力	V2P5出力	LTC3633とのピン互換
LTC3633A	0.6V～6V	なし	あり	該当
LTC3633A-1	1.5V～12V	なし	あり	該当
LTC3633A-2	0.6V～6V	あり	なし	非該当
LTC3633A-3	1.5V～12V	あり	なし	非該当

メイン制御ループ

通常動作では、内蔵の上側パワーMOSFETは固定ワンショット・タイマ(「ブロック図」の“ON”信号)によって決まる一定の時間オンします。上側パワーMOSFETがオフすると、下側パワーMOSFETがオンします。このオン状態は、電流コンパレータI_{CMP}が作動し、それによってワンショット・タイマが再始動して次のサイクルが開始されるまで持続します。インダクタ電流は、下側のパワーMOSFETのSWノードとPGNDノードの間の電圧降下を検出することによって測定されます。ITHピンの電圧により、インダクタの谷電流に対応したコンパレータのしきい値が設定されます。エラーアンプEAは、出力電圧から得られる帰還信号V_{FB}と内部の0.6Vリファレンスを比較することによってこのITHピンの電圧を調整します。負荷電流が増加すると、内部リファレンスに比べて帰還電圧が低下します。そのため、ITHピンの電圧は、平均インダクタ電流が負荷電流に釣り合うまで上昇します。

動作周波数は、内部発振器の電流を設定するRTピン接続抵抗の値によって決まります。内部位同期ループがスイッチング・レギュレータのオン時間をサーボ制御して内部発振器の信号波形エッジを追跡し、強制的に一定のスイッチング周波数にします。MODE/SYNCピンにクロック信号を入力すると、スイッチング周波数を外部信号源と同期させることができます。

ます。いったんクロック信号が入力されると、レギュレータはデフォルトで強制連続動作になります。

軽負荷電流では、インダクタ電流が0に低下し、負になることがあります。Burst Mode動作では、電流反転コンパレータ(I_{REV})が負のインダクタ電流を検出して、下側のパワーMOSFETをオフにします。この結果、不連続動作となって効率が高くなります。2つのパワーMOSFETは、ITHピンの電圧が上昇して、電流が0になるレベルより高くなり、別のサイクルを開始するまで両方ともオフのままとなります。この時間中は出力コンデンサが負荷電流を供給し、デバイスは低電流のスリープ・モードに入ります。不連続動作モードは、MODE/SYNCピンをグランドに接続するとディスエーブルされます。こうすると、出力負荷電流に関係なく強制的に連続同期動作になります。

「パワーグッド」状態出力

レギュレータの出力がレギュレーション点の±8%の範囲から外れると、PGOODオープンドレイン出力は“L”になります。この状態は、レギュレーションが±5%の範囲内に入れば解除されます。トランジエントの発生時やV_{OUT}の動的な変動時にPGOODの不要な誤動作を防止するため、LTC3633AのPGOOD立ち下がりエッジには、約40μsのフィルタ時間が含まれています。

V_{IN}過電圧保護

内部のパワーMOSFETデバイスをトランジエント電圧スパイクから保護するため、LTC3633Aでは各V_{IN}ピンを連続してモニタし、過電圧状態の有無を検査します。V_{IN}が22.5Vを超えると、レギュレータは対応するチャネルの2つのパワーMOSFETを両方ともオフして、動作を一時停止します。V_{IN}が21.5Vより低くなると、レギュレータは直ちに通常動作を再開します。過電圧状態が解消されると、レギュレータはソフトスタート機能を実行します。

位相のずれた動作

PHMODEピンを“H”に接続すると、SW2の立ち下がりエッジはSW1の立ち下がりエッジと180°位相がずれた状態に設定されます。2つのチャネルを位相がずれた状態で動作させることには、大きな利点があります。2つのチャネルが同位相で動作している場合、上側のMOSFETは同時にオンするので、大電流パルスが入力コンデンサと電源から同時に流れ出します。

動作

LTC3633Aの2つのチャネルを位相がずれた状態で動作させると、大電流パルスは交互に流れ、パルスが重なり合う時間が実質的に短くなります。したがって全RMS入力電流が減少し、それによってV_{IN}バイパス・コンデンサの容量要件が緩和され、電源ラインでの電圧ノイズが減少します。

この構成の不利な点が生じる可能性があるのは、一方のチャネルを50%のデューティ・サイクルで動作している場合です。この状況では、スイッチング・ノイズが一方のチャネルからもう一方のチャネルに結合して、片方または両方のチャネルに周波数のジッタが生じる可能性があります。この影響は優れた設計の基板レイアウトを使うことで軽減できます。

アプリケーション情報

LTC3633Aの一般的なアプリケーション回路は、このデータシートの最初のページに記載されています。外付け部品の選択の主な条件は、負荷要件とスイッチング周波数です。部品の選択は、通常はインダクタLと抵抗R_Tの選択から始めます。インダクタを選択したら、入力コンデンサC_{IN}および出力コンデンサC_{OUT}を選択できます。次に帰還抵抗を選択して、目的の出力電圧を設定します。最後に、外部ループ補償、トラッキング/ソフトスタート、入力のUVLO、PGOODなどの機能について、残りのオプションの外付け部品を選択できます。

スイッチング周波数の設定

スイッチング周波数の選択には効率と部品サイズの間の兼ね合いがあります。高周波動作では、値の小さいインダクタとコンデンサを使用できます。低い周波数で動作させると内部ゲート電荷による損失が減り、効率が改善されますが、出力リップル電圧を低く抑えるには、インダクタンスや容量の値を大きくする必要があります。

抵抗をRTピンとSGNDの間に接続すると、スイッチング周波数(f)は次式に従って500kHz～4MHzに設定されます。

$$R_{RT} = \frac{3.2E^{11}}{f}$$

ここで、R_{RT}の単位はΩ、fの単位はHzです。

RTピンをINTV_{CC}ピンに接続すると、スイッチング周波数は内部抵抗によって約2MHzのデフォルト値に設定されます。この内部抵抗は、プロセスのばらつきと温度の変動に対して外付け抵抗よりも影響を受けやすい(「標準的性能特性」を参照)ので、スイッチング周波数の精度があまり重要ではないアプリケーションに使用するのが最適です。

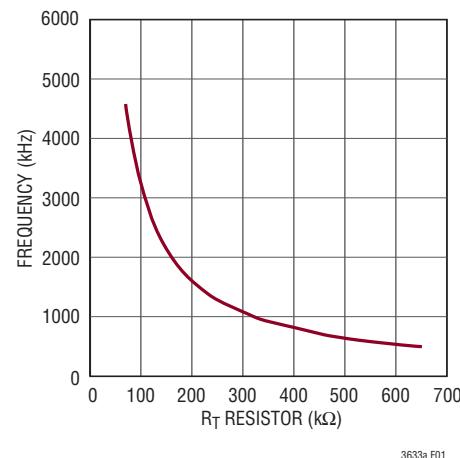


図1. スイッチング周波数とR_T

インダクタの選択

入力電圧と出力電圧が与えられている場合は、インダクタの値と動作周波数によってインダクタのリップル電流が決まります。より具体的には、インダクタのリップル電流は、インダクタ値が高くなるか動作周波数が高くなると次式に従って減少します。

$$\Delta I_L = \left(\frac{V_{OUT}}{f \cdot L} \right) \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

ここで、 ΔI_L = インダクタのリップル電流、 f = 動作周波数、 L = インダクタ値です。この式から、部品サイズ、効率、および動作周波数間の交換条件を確認できます。値の大きい ΔI_L を許容すると、値の小さいインダクタを使用できますが、インダクタのコア損失と出力コンデンサのESR損失が大きくなつて、出力電圧リップルが大きくなります。一般に、動作周波数が低くリップル電流が小さいと、効率が最高の動作が得られます。

アプリケーション情報

妥当な出発点として、 $I_{OUT(MAX)}$ の約40%のリップル電流を選択します。 V_{IN} が最大のときに最大リップル電流が生じることに注意してください。 $I_{OUT(MAX)}$ の60%を超えることは推奨しません。リップル電流が規定の最大値を超えないことを保証するには、次式に従ってインダクタンスを選択します。

$$L = \left(\frac{V_{OUT}}{f \cdot \Delta I_{L(MAX)}} \right) \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right)$$

L の値が分かったら、インダクタの種類を選択する必要があります。インダクタ値が固定の場合、実際のコア損失はコア・サイズに無関係ですが、選択したインダクタンスに大きく依存します。インダクタンスが大きいほどコア損失は減少します。残念ながら、インダクタンスを大きくするにはワイヤの巻数を増やす必要があるため DCR と銅損失の増加を招きます。

フェライトを使用した設計が示すコア損失はきわめて小さく、高いスイッチング周波数に適しているため、銅損失と飽和を防ぐことに設計目標を集中することができます。フェライト・コアの材質は「急激に」飽和します。つまり、設計ピーク電流を超えると、インダクタンスは突然低下します。この結果、インダクタのリップル電流が突然増加するため、コアが飽和しないよう確認することが重要です。

コアの材質と形状が異なると、インダクタのサイズ/電流の関係および価格/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされたポット型コアは小型で、エネルギー放射は大きくありませんが、同等の特性を有する鉄粉コアのインダクタより通常は高価です。使用的なインダクタの種類をどう選択するかは、主に価格とサイズの要件や放射フィールド/EMIの要件に依存します。入手可能な表面実装型インダクタのサンプルを表1に示します。

表1. インダクタの選択表

インダクタンス (μ H)	DCR (m Ω)	最大電流 (A)	寸法 (mm)	高さ (mm)
Würth Electronik WE-HC 744312 Series				
0.25	2.5	18		
0.47	3.4	16		
0.72	7.5	12		
1.0	9.5	11		
1.5	10.5	9		
Vishay IHLP-2020BZ-01 Series				
0.22	5.2	15		
0.33	8.2	12		
0.47	8.8	11.5		
0.68	12.4	10		
1	20	7		
Toko FDV0620 Series				
0.20	4.5	12.4		
0.47	8.3	9.0		
1.0	18.3	5.7		
Coilcraft D01813H Series				
0.33	4	10		
0.56	10	7.7		
1.2	17	5.3		
TDK RLF7030 Series				
1.0	8.8	6.4		
1.5	9.6	6.1		

C_{IN} と C_{OUT} の選択

入力容量 C_{IN} が必要なのは、上側パワーMOSFETのドレインで台形波電流を除去するためです。大きな電圧トランジエントが発生しないようにするには、最大RMS電流に合わせたサイズの低ESR入力コンデンサを推奨します。最大RMS電流は次式で与えられます。

$$I_{RMS} = I_{OUT(MAX)} \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

この式は $V_{IN} = 2V_{OUT}$ のときに最大値になります。ここで、 $I_{RMS} \equiv I_{OUT}/2$ です。設計ではこの単純なワーストケース条件がよく使用されます。条件を大きく振っても値は改善されないからです。コンデンサ・メーカーの規定するリップル電流定格は多くの場合2000時間の寿命試験のみに基づいているので、コンデンサをさらにディレーティングする、つまり必要とされるより高い温度定格のコンデンサを選択することを推奨します。

アプリケーション情報

設計でのサイズまたは高さの要件を満たすため、数個のコンデンサを並列に接続することもできます。入力電圧が低いアプリケーションでは、出力負荷の変化時にトランジエントの影響を最小限に抑えるのに十分な大容量の入力容量が必要です。LTC3633Aには過電圧保護回路が組み込まれていますが、入力の電圧トランジエントがデバイスに対する過電圧の危険を生じないよう、常に注意する必要があります。

C_{OUT}の選択は、電圧リップルと負荷ステップによるトランジエントを最小に抑えるのに必要な等価直列抵抗(ESR)、および制御ループの安定性を確保するのに必要なバルク容量の大きさによって決まります。ループの安定性は、負荷トランジエント応答を観察することによってチェックすることができます。出力リップル ΔV_{OUT} は次式で近似されます。

$$\Delta V_{OUT} < \Delta I_L \left(ESR + \frac{1}{8 \cdot f \cdot C_{OUT}} \right)$$

低ESRのセラミック・コンデンサを使用する場合は、電荷蓄積要件を満足するように出力コンデンサの値を選択する方が実用的です。負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。帰還ループが応答するのに要する時間は補償と出力コンデンサのサイズに依存します。負荷ステップに応答するには標準で3~4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。出力の低下量 V_{DROOP} は、通常最初のサイクルの直線的な低下の約3倍です。したがって、およそ以下の出力コンデンサのサイズを出発点に検討を開始することを推奨します。

$$C_{OUT} \approx \frac{3 \cdot \Delta I_{OUT}}{f \cdot V_{DROOP}}$$

この式からは良好な近似結果が得られますが、デューティ・サイクルと負荷ステップの要件によっては、より大きな容量が必要なことがあります。実際の V_{DROOP} については、出力に負荷ステップを加えて検証することが必要です。

セラミックの入力コンデンサおよび出力コンデンサの使用

値の大きい低価格のセラミック・コンデンサを小さなケース・サイズで入手できます。これらはリップル電流と電圧定格が大きく、ESRが小さいので、スイッチング・レギュレータのアプリケーションに最適です。ただし、セラミック・コンデンサの種類

によっては、その自己共振特性や高いQ特性が原因で、入力に使用する場合には注意する必要があります。入力にセラミック・コンデンサを使用し、コードの長いACアダプタで電力を供給すると、出力の負荷ステップによって V_{IN} 入力にリングイングが誘起されることがあります。最善の場合でも、このリングイングが出力に結合して、ループの不安定性と誤認されることがあります。最悪の場合、長いコードを通して電流が急に突入すると、 V_{IN} に電圧スパイクが生じてデバイスを損傷するのに十分な大きさになる恐れがあります。詳細な説明については、「アプリケーションノート88」を参照してください。

入力と出力にセラミック・コンデンサを選択する場合は、X5RやX7Rの誘電体を使ったものを選択します。これらの誘電体は、ある特定の値とサイズについてすべてのセラミックの中で温度特性と電圧特性が最も優れています。

INTV_{CC}レギュレータのバイパス・コンデンサ

内部の低損失(LDO)レギュレータは、 V_{IN1} 入力を電源として3.3V電源を形成します。この3.3V電源は、内部バイアス回路に電力を供給し、内部MOSFETスイッチのゲートを駆動します。INTV_{CC}ピンはこのレギュレータの出力に接続されており、グランドとの間に1μF以上のデカップリング用セラミック・コンデンサを接続する必要があります。このデカップリング・コンデンサは、LTC3633Aが必要とするトランジエント電流を供給するため、INTV_{CC}ピンとPGNDピン間の電気的接続が低インピーダンスになるようにしてください。この電源は追加のDC負荷電流を必要に応じて供給することのみを目的にしており、大きなトランジエントやAC動作を安定化する目的はありません。その状況ではLTC3633Aの動作に影響を及ぼす可能性があるためです。

昇圧コンデンサ

LTC3633Aでは、印加される入力電圧 V_{IN} より高い電圧レベルを生成するために、「ブーストストラップ」回路を採用しています。具体的には、昇圧コンデンサ C_{BOOST} は、下側のパワーMOSFETがオンするたびに、INTV_{CC} とほぼ等しい電圧まで充電されます。このコンデンサの電荷は、必要なトランジエント電流を残りのスイッチング・サイクルの間に供給するために使用されます。上側のMOSFETがオンすると、BOOSTピンの電圧は $V_{IN} + 3.3V$ にほぼ等しくなります。大半のアプリケーションでは、0.1μFのセラミック・コンデンサを BOOSTピンと SWピンの間に近づけて接続することにより、十分な性能が得られます。

アプリケーション情報

低消費電力の2.5Vリニア・レギュレータ

V2P5ピンは、低消費電力の安定化された2.5Vレールとして使用できます。このピンは、INTVCCピンから電力を供給される10mAのリニア・レギュレータの出力です。INTVCCピンの電力はV_{IN1}ピンから供給されるので、V2P5ピンから得られる電力は、結局はV_{IN1}ピンから供給されることに注意してください。この出力を使用する場合は、このピンを1μFのセラミック・コンデンサでバイパスする必要があります。この出力を使用しない場合は、この出力をINTVCCピンに短絡して、レギュレータをディスエーブルすることを推奨します。

出力電圧の設定

各レギュレータの出力電圧は、外付けの抵抗分割器で次式に従って設定されます。

$$V_{\text{OUT}} = 0.6V \left(1 + \frac{R2}{R1} \right)$$

目的の出力電圧は、図2に示すように抵抗R1およびR2を適切に選択して設定します。R1とR2に大きい値を選択すると、負荷が0のときの効率が向上する結果が得られますが、V_{FB}ノードでの浮遊容量により、好ましくないノイズ結合や位相余裕の低下を招く恐れがあります。V_{FB}トレースは、SWトレースなどのノイズ発生源から離して配線するよう注意が必要です。メイン制御ループの周波数応答を改善するため、図2に示すように、フィードフォワード・コンデンサC_Fを使用することができます。

V_{ON}ピンを出力電圧に接続すると、オン時間が出力電圧に比例するようになり、内部のオン時間サーボ・ループにより、コンバータのスイッチング周波数を設定値に固定することができます。出力電圧がV_{ON}の検出範囲(LTC3633Aの場合は0.6V～6V、LTC3633A-1の場合は1.5V～12V)を外れると、出力電圧はレギュレーション状態に留まりますが、スイッチング周波数は設定周波数からずれることができます。

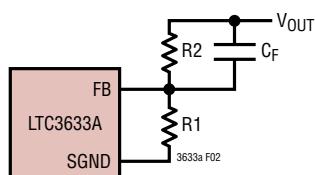


図2. 出力電圧の設定

最小オフ時間/オン時間に関する検討事項

最小オフ時間は、LTC3633Aが下側のパワーMOSFETをオンし、電流コンパレータを作動させて、このパワーMOSFETをオフに戻すことができるまでの最小時間です。この時間は標準45nsです。オン時間制御アーキテクチャでは、最小オフ時間の制限により、最大デューティ・サイクルは次のようにになります。

$$DC_{(\text{MAX})} = 1 - f \cdot (t_{\text{OFF}(\text{MIN})} + 2 \cdot t_{\text{DEAD}})$$

ここで、fはスイッチング周波数、t_{DEAD}は非重複時間つまり「デッドタイム」(標準10ns)、t_{OFF (MIN)}は最小オフ時間です。たとえば、入力電圧が低下したために最大デューティ・サイクルを超えると、出力はレギュレーション状態から外れてしまいます。このドロップアウト状態を回避するための最小入力電圧は次のとおりです。

$$V_{\text{IN}(\text{MIN})} = \frac{V_{\text{OUT}}}{1 - f \cdot (t_{\text{OFF}(\text{MIN})} + 2 \cdot t_{\text{DEAD}})}$$

逆に、最小オン時間は、上側のパワーMOSFETがその「オン」状態を持続できる最小時間です。この時間は標準20nsです。連続モード動作では、最小オン時間の制限により、最小デューティ・サイクルは次のようにになります。

$$DC_{(\text{MIN})} = (f \cdot t_{\text{ON}(\text{MIN})})$$

ここで、t_{ON (MIN)}は最小オン時間です。この式が示すように、動作周波数を下げるとき、最小デューティ・サイクルの制約が緩和されます。

最小デューティ・サイクルを超える稀なケースでは、出力電圧はレギュレーション状態に留まりますが、スイッチング周波数は設定値より減少します。この制約は、ほとんどの場合にはきわめて重要なことにならないので、厳しい結果になることを恐れる必要なく、高いスイッチング周波数を設計で採用できます。インダクタの選択とコンデンサの選択のセクションで示すように、スイッチング周波数が高いと小型の基板部品を使用することができるので、アプリケーション回路の占有面積が減少します。

アプリケーション情報

内部/外部のループ補償

LTC3633Aには、固定の内部ループ補償回路網を使用して、必要な外付け部品点数と設計時間を両方とも削減するためのオプションがあります。この内部ループ補償回路網は、ITHピンをINTV_{CC}ピンに接続することによって選択できます。安定性を確保するため、内部補償を使用するのは $f_{SW} > 1\text{MHz}$ のアプリケーションの場合に限定することを推奨します。あるいは、特定の外部ループ補償部品を選択して、メイン制御ループのトランジエント応答を必要に応じて最適化してもかまいません。外部ループ補償は、目的の回路網をITHピンに接続するだけで選択されます。

補償部品の推奨値を図3に示します。2MHzのアプリケーションでは、220pFと13kΩのR-C回路網が妥当な出発点になります。ループの帯域幅はCが小さくなるにつれて大きくなります。Rの増加率をCの減少率と同じにするとゼロの周波数が同じ値に保たれるので、帰還ループの最も重要な周波数範囲では位相が同じ状態に保たれます。基板の浮遊容量による高周波の結合を除去するため、ITHピンに10pFのバイパス・コンデンサを接続することを推奨します。さらに、フィードフォワード・コンデンサ C_F を追加すると、前に図2で示したように、高周波応答を改善することができます。コンデンサ C_F は、R2との組み合わせで高周波のゼロを発生することにより位相進みを得ることができるので、位相余裕が改善されます。

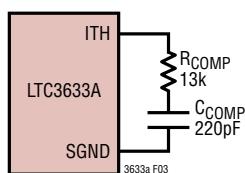


図3. 補償部品

トランジエント応答のチェック

レギュレータのループ応答は負荷ステップに対するシステムの応答を観察すればチェックできます。外部補償に合わせて構成する場合は、ITHピンを使用して制御ループの動作を最適化できるだけでなく、DC結合およびACフィルタ適用後の閉ループ応答のテスト・ポイントとしてITHピンを使用できます。このテスト・ポイントでのDCステップ、立ち上がり時間、およびセトリング動作は、閉ループ応答を反映します。2次特性が支配的なシステムを想定すれば、位相余裕や減衰係数は、

このピンで見られるオーバーシュートのパーセンテージを使用して概算することができます。

図3の回路に示すITHピンの外付け部品は、ほとんどのアプリケーションにおいて妥当な出発点となります。直列R-Cフィルタにより、支配的なポール-ゼロのループ補償が設定されます。これらの値は、最終的なプリント回路基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、トランジエント応答を最適化するために多少は(推奨値の0.5~2倍)変更することができます。出力コンデンサのさまざまな種類と値によってループの利得と位相が決まるので、出力コンデンサを選択する必要があります。立ち上がり時間が1μs程度の、全負荷電流の20%~100%の出力電流パルスによって、帰還ループを開くことなく全体的なループの安定性を判断することができる出力電圧波形とITHピンの波形が発生します。

スイッチング・レギュレータは負荷電流のステップに応答するのに数サイクルを要します。負荷ステップが発生すると、V_{OUT}は $\Delta I_{LOAD} \cdot ESR$ に等しい大きさだけ即座にシフトします。ここで、ESRはC_{OUT}の等価直列抵抗です。さらに、 ΔI_{LOAD} によりC_{OUT}の充電または放電が開始され、レギュレータがV_{OUT}をその定常値に戻すために使う帰還誤差信号が発生します。この回復期間にV_{OUT}をモニタして、安定性に問題があることを示すオーバーシュートやリンギングがないかチェックすることができます。

負荷ステップに対するV_{OUT}の応答を観察するときには、最初の出力電圧ステップが帰還ループの帯域幅内に入らない場合があるため、標準的な2次オーバーシュート/DC比を使用して位相余裕を決定することはできません。出力電圧のセトリング動作は閉ループ・システムの安定性に関係し、電源全体の実際の性能を表します。制御ループ理論の要点を含む補償部品の最適化の詳細については、弊社の「アプリケーションノート76」を参照してください。

アプリケーションによっては、(10μFを超える)大容量の入力コンデンサが接続されている負荷でスイッチングが行われるとさらに大きなトランジエントが発生することがあります。放電した入力コンデンサが実質的にC_{OUT}と並列接続された状態になるため、V_{OUT}の急激な低下を引き起こします。負荷に接続しているスイッチの抵抗が低く、急速に駆動された場合、この問題を防止するのに十分な電流を供給できるレギュレータはありません。解決策は負荷スイッチのドライバのターンオン速度

アプリケーション情報

を制限することです。ホットスワップ・コントローラはこの目的専用に設計され、通常は電流制限機能、短絡保護、ソフトスタート機能が組み込まれています。

MODE/SYNC動作

MODE/SYNCピンは、モード選択と動作周波数同期の両方が可能な多目的ピンです。このピンをフロート状態にするかINTV_{CC}に接続すると、チャネル1でのBurst Mode動作がイネーブルされます。これにより、負荷電流が少ないときの効率が向上しますが、その代償として出力電圧リップルが高くなります。MODE/SYNCピンをグランドに接続すると、強制連続モード動作が選択され、発生する固定出力リップルは最小になりますが、軽負荷時の効率が代償となります。

LTC3633AはMODE/SYNCピンで外部クロック信号の存在を検出し、入力クロックの位相および周波数に内部発振器を同期させます。外部クロックの存在が検出されると、2つのレギュレータは両方とも強制連続モード動作に移行します。

出力電圧トラッキングとソフトスタート

LTC3633Aでは、ユーザーがTRACKSSピンによってその出力電圧の上昇率を制御することができます。0V～0.6Vでは、エラーアンプに入力される0.6Vの内部リファレンスがTRACKSSピンの電圧によって無効になり、帰還電圧はTRACKSSピンの電圧に安定化されます。TRACKSSピンの電圧が0.6Vを超えると、トラッキングはディスエーブルされ、帰還電圧は内部リファレンス電圧に安定化されます。

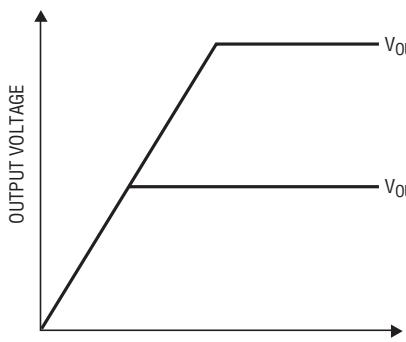
TRACKSSピンの電圧は外部電源で駆動できます。あるいは、内部の1.4 μ A プルアップ電流源を活用し、TRACKSSピンとグランドとの間に外付けコンデンサ(C_{SS})を接続することにより、ソフトスタート機能を実装することもできます。出力の立ち上がり時間とTRACKSSピンの容量との関係は次式により求められます。

$$t_{SS} = 430000\Omega \cdot C_{SS}$$

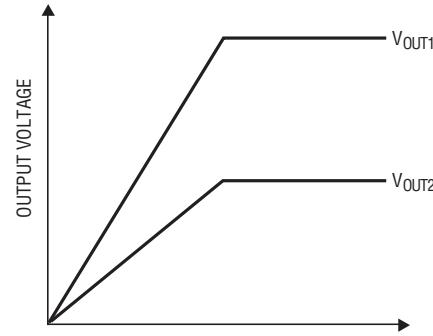
デフォルトの内部ソフトスタート・ランプでは、400 μ sという最小ソフトスタート時間中にTRACKSSピン入力を無効にすることにより、このソフトスタート時間が強制されます。この理由から、容量値が約1000pFより小さいと、容量がソフトスタート動作に大きく影響することはありません。

図4に示すように、TRACKSピンを別の電源で駆動する場合は、各チャネルの出力を設定して、別の電源の出力を同時に、または比例してトラッキングすることができます。以下の説明では、V_{OUT1}はマスタ・チャネルとしてのLTC3633Aの出力を指し、V_{OUT2}はスレーブ・チャネルとしての出力2を指します。実際には、どちらのチャネルをマスタとして使用してもかまいません。

図4aの同時トラッキングを実現するには、追加の抵抗分割器をV_{OUT1}に接続し、その中点をスレーブ・チャネルのTRACKSSピンに接続します。この分割器の比は、図5aに示すスレーブ・チャネルの帰還分割器の比と同じ値にしてください。このトラッキング・モードでは、V_{OUT1}をV_{OUT2}より高く設定する必要があります。比例トラッキングを実現するには、



(4a) Coincident Tracking



(4b) Ratiometric Tracking

図4. 出力電圧トラッキングの2つの異なるモード

アプリケーション情報

(図5bに示すように)マスタ・チャネルの帰還ピンをスレーブ・チャネルのTRACKSSピンに接続します。LTC3633Aでは、さまざまな抵抗を選択することにより、図4に示す2つを含むさまざまなトラッキング・モードを実現できます。

起動すると、レギュレータはデフォルトでBurst Mode動作になり、出力がその最終値の80%を超える($V_{FB} > 0.48V$)まで継続します。出力がこの電圧に達すると、レギュレータの動作モードは、前述したようにMODE/SYNCピンで選択したモードに切り替わります。通常動作時は、(たとえば、追跡時に降下する場合など)出力がその最終値の10%を下回るまで降下すると、レギュレータはBurst Mode動作に自動的に切り替わり、インダクタの飽和を防いでTRACKSSピンの精度を改善します。

出力パワーグッド

LTC3633AのPGOOD出力は、 20Ω (標準)のオープンドレイン・プルダウン・デバイスによって駆動されます。このデバイスは、出力電圧が目標のレギュレーション点の5%(標準)以内になるとオフするので、外付けのプルアップ抵抗を介してPGOODの電圧を上昇させることができます。出力電圧が目標のレギュレーション点の前後8%(標準)のレギュレーション範囲から

外れると、オープンドレイン出力は 20Ω の出力抵抗値でグランド電位になり、PGOODピンの電圧が降下します。この動作を図6で示します。

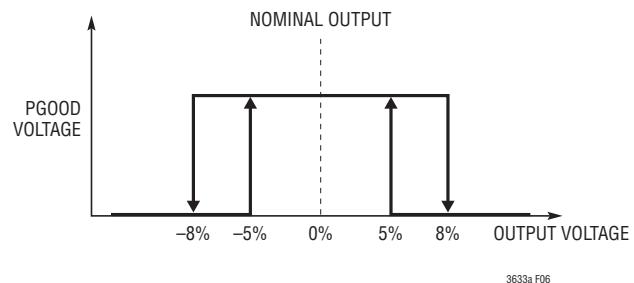
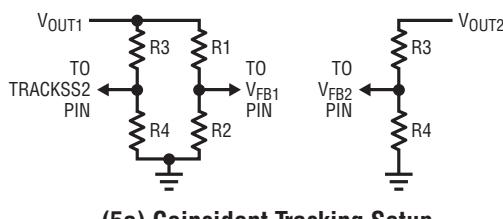
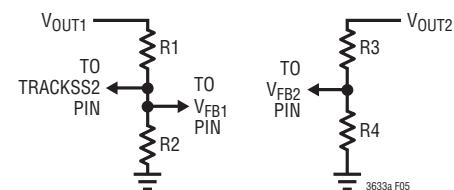


図6. PGOODピンの動作

40 μ s(標準)のフィルタ時間は、 V_{OUT} のトランジエント事象の間にPGOOD出力が不必要に変化するのを防止する役割を果たします。このため、出力電圧はPGOODピンが“H”になる前に40 μ sの間5%の目標のレギュレーション範囲内に入っている必要があります。逆に、出力電圧はPGOODピンがグランド電位に低下する前に40 μ sの間8%のレギュレーション範囲から外れる必要があります。



(5a) Coincident Tracking Setup



(5b) Ratiometric Tracking Setup

図5. 同時トラッキングおよび比例トラッキングの設定

アプリケーション情報

効率に関する検討事項

スイッチング・レギュレータのパーセント表示の効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。多くの場合、個々の損失を分析して、効率を制限する要素が何であり、また何が変化すれば最も効率が改善されるかを判断することが有益です。パーセント表示での効率は、次式で表すことができます。

$$\% \text{効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、L1、L2などは入力電力に対するパーセンテージで表した個々の損失です。

回路内の電力を消費するすべての素子で損失が生じますが、LTC3633Aの回路での損失の大部分は、通常、主に次の3つの要因によって生じます。それは、1) I^2R 損失、2) スイッチング損失と静止電力損失、3) 遷移損失とその他の損失です。

1. I^2R 損失は内部スイッチのDC抵抗 R_{SW} と外付けインダクタのDC抵抗 R_L から計算されます。連続モードでは、平均出力電流はインダクタ L を流れますが、内蔵の上側パワーMOSFETと下側パワーMOSFETとの間で分かれます。したがって、SWピンを見たときの直列抵抗は、次式のように、上側MOSFETおよび下側MOSFETの両方の $R_{DS(ON)}$ とデューティ・サイクル(DC)の関数になります。

$$R_{SW} = (R_{DS(ON)TOP}(DC) + (R_{DS(ON)BOT})(1 - DC))$$

上側MOSFETと下側MOSFETの $R_{DS(ON)}$ は、両方とも「標準的性能特性」の曲線から求めることができます。したがって、 I^2R 損失は次式で求められます。

$$I^2R \text{ 損失} = I_{OUT}^2(R_{SW} + R_L)$$

2. 内蔵のLDOは $INTV_{CC}$ レールに電力を供給します。ここで全電力損失は、スイッチング損失と、制御回路の静止電流損失の合計です。

パワーMOSFETのゲートが“L”から“H”、さらに再び“L”に切り替わるたびに、 V_{IN} からグランドに一定量の電荷 dQ が移動します。結果として得られる dQ/dt は $INTV_{CC}$ から流出する電流であり、通常はDC制御バイアス電流よりも大きくなります。連続モードでは、 $I_{GATECHG} = f(Q_T +$

Q_B)

です。ここで、 Q_T および Q_B は内蔵の上側および下側パワーMOSFETのゲート電荷であり、 f はスイッチング周波数です。概算を目的とした場合、LTC3633Aレギュレータの各チャネルでの($Q_T + Q_B$)は、約2.3nCです。

LDO負荷による全電力損失を計算するには、次式に示すように、ゲート電荷電流と静止電流を単純に加え、それに V_{IN} を掛けます。

$$P_{LDO} = (I_{GATECHG} + I_Q) \cdot V_{IN}$$

3. 遷移損失、銅トレース抵抗、内部負荷電流など、その他の「隠れた」損失は、電源システム全体でさらなる効率低下の原因となる可能性があります。遷移損失は、スイッチ・ノードの遷移中に上側パワーMOSFETが短時間飽和領域に留まることから生じます。LTC3633Aの内部パワー・デバイスは十分速く切り替わるので、これらの損失は他の要因に比べると大きくはありません。

デッドタイムのダイオードの導通損失やインダクタのコア損失など、他の損失が占める割合は、一般に全追加損失の2%未満です。

熱に関する検討事項

LTC3633Aでは、露出したパッケージ裏面の金属板(PGND)をプリント回路基板に十分半田付けて、良好な熱接触を得ることが必要です。こうすると、QFNおよびTSSOPパッケージは非常に優れた熱特性を示します。この熱特性はデバイスが通常動作時に過剰に自己発熱しないようにするために必要です。

大半のアプリケーションでは、LTC3633Aは効率が高く、その底面が露出したQFNパッケージの熱抵抗は低いので、熱はあまり放散されません。ただし、高い周囲温度、高い V_{IN} 、高いスイッチング周波数、最大出力電流負荷でLTC3633Aが動作するアプリケーションでは、放散される熱がデバイスの最大接合部温度を超えることがあります。接合部温度が約150°Cに達すると、2つのパワー・スイッチは両方ともオフし、温度が140°Cに戻るまでオフしたままでです。

アプリケーション情報

LTC3633Aが最大接合部温度の125°Cを超えないようにするには、何らかの熱解析を行う必要があります。熱解析の目的は、電力損失によりデバイスが最大接合部温度を超えるかどうかを判断することです。温度上昇は次式で与えられます。

$$T_{RISE} = P_D \cdot \theta_{JA}$$

一例として、 $V_{IN} = 12V$ 、 $I_{OUT} = 2A$ 、周波数 = 2MHz、 $V_{OUT} = 1.8V$ のアプリケーションで片方のレギュレータを使用する場合を検討します。「標準的性能特性」のセクションの $R_{DS(ON)}$ のグラフから、周囲温度 70°C では上側スイッチのオン抵抗は公称 145mΩ であり、下側スイッチのオン抵抗は公称 70mΩ であることが分かります。パワー MOSFET の等価抵抗 R_{SW} は次のようになります。

$$R_{DS(ON)TOP} \cdot \frac{1.8V}{12V} + R_{DS(ON)BOT} \cdot \frac{10.2V}{12V} = 81.3m\Omega$$

ゲート駆動に関する前のセクションの説明から、LDO を流れるゲート駆動電流の合計は $2\text{MHz} \cdot 2.3\text{nC} = 4.6\text{mA}$ であり、1 チャンネルの I_Q は 0.65mA であると推定されます（「電気的特性」を参照）。したがって、1 つのレギュレータによる全電力損失は次のとおりです。

$$P_D = I_{OUT}^2 \cdot R_{SW} + V_{IN} \cdot (I_{GATECHG} + I_Q)$$

$$P_D = (2A)^2 \cdot (0.0813\Omega) + (12V) \cdot (4.6\text{mA} + 0.65\text{mA}) \\ = 0.388W$$

同じ条件で 2 つのレギュレータを動作させると、電力損失は $0.776W$ になります。5mm × 4mm の QFN パッケージの接合部 - 周囲雰囲気間熱抵抗 θ_{JA} は $43^\circ\text{C}/\text{W}$ 前後です。したがって、 70°C の周囲温度で動作しているレギュレータの接合部温度は、およそ次のとおりです。

$$T_J = 0.776W \cdot 43^\circ\text{C}/\text{W} + 70^\circ\text{C} = 103^\circ\text{C}$$

これは最大接合部温度である 125°C より低い値です。周囲温度がさらに高い場合は、接合部 - 周囲雰囲気間熱抵抗を下げるため、ヒートシンクや冷却ファンを検討してください。あるいは、消費電力の大きいアプリケーションでは TSSOP パッケージを選択した方が良い場合があります。TSSOP パッケージの方が QFN パッケージより熱特性が優れているからです。

前記の接合部温度は 70°C での $R_{DS(ON)}$ から得られたことに留意すると、 $R_{DS(ON)}$ は温度に依存して増加するので、より大きな $R_{DS(ON)}$ に基づいて接合部温度を再計算することが考えられます。 103°C で R_{SW} が 12% 大きくなると仮定して再計算すると、新しい接合部温度は 107°C になります。より高い周囲温度または大きい負荷電流あるいはその両方がアプリケ

ションで要求される場合は、ヒートシンクまたは空気流を使用してデバイスの温度上昇を減らすよう注意が必要です。

図 7 はデモ用ボード (QFN パッケージ) をベースにした温度ディレーティング曲線です。この曲線を使用すると、最大動作接合部温度である 125°C を超えないように、与えられた DC 負荷電流での許容最大周囲温度を推定することができます。

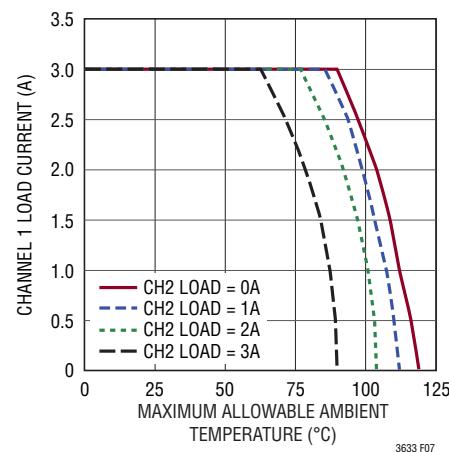


図 7. DC1347 デモ用回路の温度ディレーティング曲線

接合部温度の測定

接合部 - 周囲雰囲気間熱抵抗は、デバイスが実装されているプリント回路基板上の放熱用銅領域の面積と量、さらにデバイスに対する空気流の量に応じて変化します。この熱抵抗を正しく評価するため、接合部温度を測定する必要があります。接合部温度を直接測定する賢明な方法は、いずれかのピン (PGOOD) にある内部接合ダイオードを使用し、周囲温度の変化に基づいてそのダイオード電圧の変化を測定する方法です。

まず、外付けの受動部品を PGOOD ピンからすべて取り外し、次に PGOOD ピンから $100\mu\text{A}$ を引き出してその内部接合ダイオードを導通させ、PGOOD ピンに負電圧のバイアスをかけます。出力電流負荷なしで、 25°C 、 75°C および 125°C の周囲温度で PGOOD の電圧を測定して、PGOOD の電圧差と周囲温度差の関係の勾配を確定します。この勾配を確定したら、接合部温度の上昇を、パッケージ内の電力損失と対応する出力負荷電流の関数として測定することができます。この方法でこの測定を行うと、PGOOD ピンでの絶対最大電圧定格に違反しますが、印加される電力はきわめて小さいため、デバイスを損傷するほどの危険性はありません。

アプリケーション情報

基板レイアウトに関する検討事項

プリント回路基板をレイアウトするときは、以下のチェックリストを使用して、LTC3633Aが正しく動作するようにしてください。レイアウトでは、以下の項目をチェックしてください。

- 1) 入力コンデンサは V_{IN} ピンと PGND ピンにできるだけ近づけて接続しましたか。このコンデンサは内蔵のパワー MOSFET とそれらのドライバに AC 電流を供給します。
- 2) 損失を最小限に抑えるため、出力コンデンサ C_{OUT} とインダクタ L は近づけて接続します。 C_{OUT} の(−)電極は PGND と C_{IN} の(−)電極の両方に近づけて接続します。
- 3) 抵抗分割器(たとえば、図 8 の $R1 \sim R4$)は、 C_{OUT} の(+)電極と SGND の近くに終端しているグランド・ラインとの間に接続する必要があります。帰還信号 V_{FB} は、SW ラインのようなノイズの多い部品やトレースから離して配線し、帰還信号のトレースはできるだけ短くします。さらに、 R_T 抵抗とループ補償部品は SGND に終端します。
- 4) 影響を受けやすい部品は SW ピンから遠ざけます。 R_T 抵抗、補償部品、帰還抵抗、および INTV_{CC} バイパス・コンデンサは、SW のトレースおよびインダクタ L からすべて離して配線します。
- 5) グランド・プレーンがあることが望まれますが、設けられない場合は、信号グランドと電源グランドを分離して、その両方を低ノイズの共通基準点に接続します。PGND ピンへの接続は、基準点からのトレースの抵抗が最小になるように行います。
- 6) 電力部品の温度上昇を低減するため、すべての層の未使用領域は銅で覆います。これらの銅領域は、パッケージの金属が露出した裏面(PGND)に接続します。

基板レイアウトの例については、図 9 および 10 を参照してください。

設計例

設計例として、以下の仕様のアプリケーションに LTC3633A を使用する場合を考えます。 $V_{IN}(\text{MAX}) = 13.2\text{V}$ 、 $V_{OUT1} = 1.8\text{V}$ 、 $V_{OUT2} = 3.3\text{V}$ 、 $I_{OUT}(\text{MAX}) = 3\text{A}$ 、 $I_{OUT}(\text{MIN}) = 10\text{mA}$ 、 $f = 2\text{MHz}$ 、 $V_{DROOP} = \text{約}(5\% \cdot V_{OUT})$ 。以下の説明では、前のセクションの式を使います。

負荷電流の多少にかかわらず効率が重要なので、Burst Mode動作を利用します。

まず、2MHz のスイッチング周波数に合わせて正しい R_T 抵抗値を選択する必要があります。前述の式に基づいて、 R_T は 160k になります。最も近い標準値は 162k です。スイッチング周波数の精度が重要でない場合は、 R_T ピンを INTV_{CC} ピンに接続してかまいません。

次に、最大の V_{IN} で約 40% のリップル電流になるようにチャネル 1 のインダクタ値を決定します。

$$L1 = \left(\frac{1.8\text{V}}{2\text{MHz} \cdot 1.2\text{A}} \right) \left(1 - \frac{1.8\text{V}}{13.2\text{V}} \right) = 0.64\mu\text{H}$$

ここでは、 $0.68\mu\text{H}$ の標準値で正常に機能します。チャネル 2 について同じ式を解くと、インダクタは $1\mu\text{H}$ になります。

C_{OUT1} は電荷蓄積要件に基づいて選択します。 V_{DROOP} が 90mV で負荷ステップが 3A の場合は、次のようになります。

$$C_{OUT1} \approx \frac{3 \cdot \Delta I_{OUT}}{f \cdot V_{DROOP}} = \frac{3 \cdot (3\text{A})}{(2\text{MHz})(90\text{mV})} = 50\mu\text{F}$$

LTC3633A/LTC3633A-1

アプリケーション情報

チャネル1では47μFのセラミック・コンデンサで十分です。(V_{DROOP}にはV_{OUT}の5%を使用して)チャネル2について同じ式を解くと、容量は27μFになります(22μFが最も近い標準値です)。

C_{IN}は次の最大電流定格を満たすサイズのものにします。

$$I_{RMS} = 3A \frac{\sqrt{1.8V(13.2V-1.8V)}}{13.2V} = 1A$$

チャネル2についてこの式を解くと、RMS入力電流は1.3Aになります。ほとんどのアプリケーションでは、各V_{IN}入力を47μFのセラミック・コンデンサでデカップリングすれば十分です。

最後に、帰還抵抗を選択する必要があります。R1およびR3に対して12.1kを選択すると、R2およびR4は次のように計算されます。

$$R2 = (12.1k) \cdot \left(\frac{1.8V}{0.6V} - 1 \right) = 24.2k$$

$$R4 = (12.1k) \cdot \left(\frac{3.3V}{0.6V} - 1 \right) = 54.5k$$

最終的な回路を図8に示します。

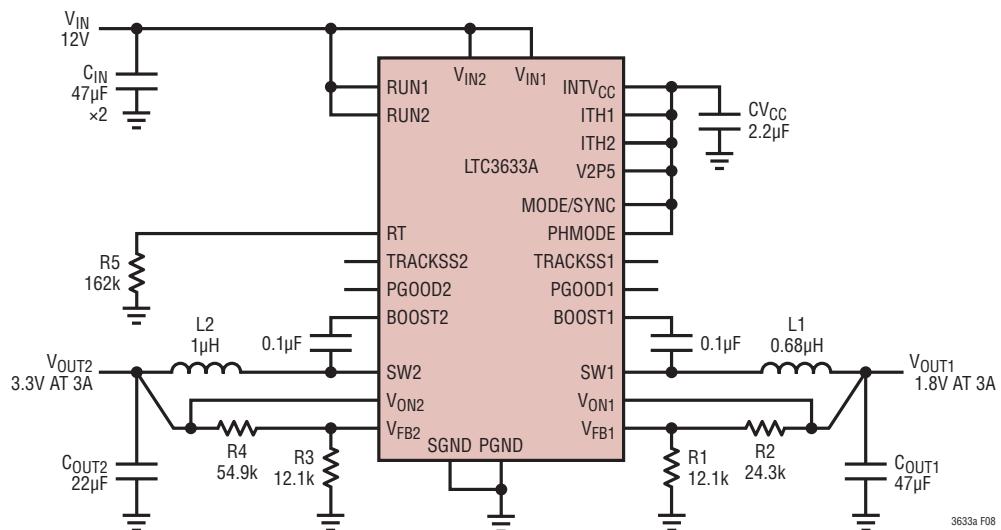


図8. 設計例の回路

アプリケーション情報

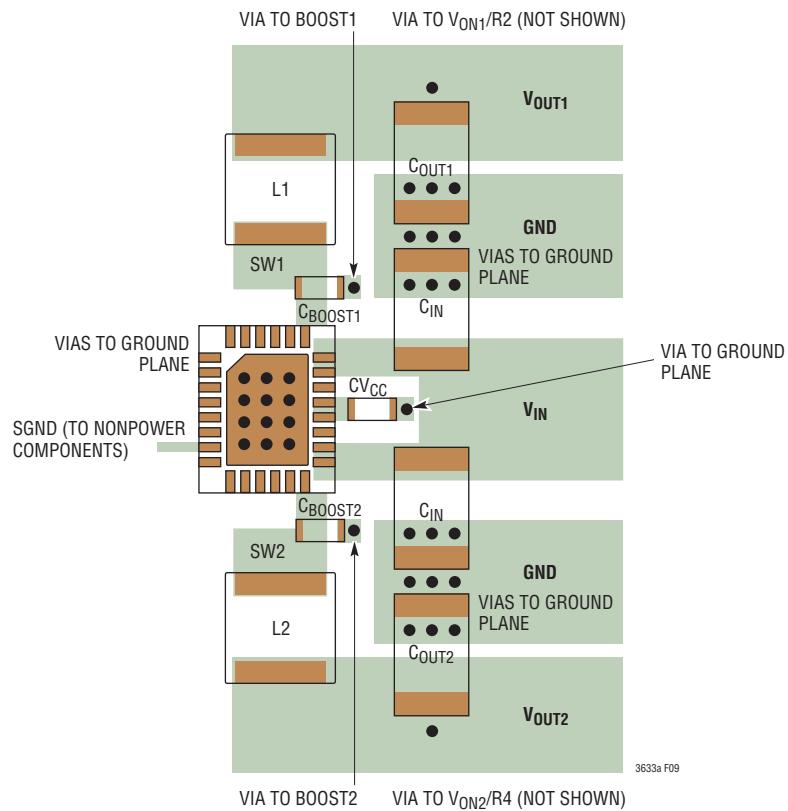


図9. QFNパッケージのパワー部品レイアウトの例

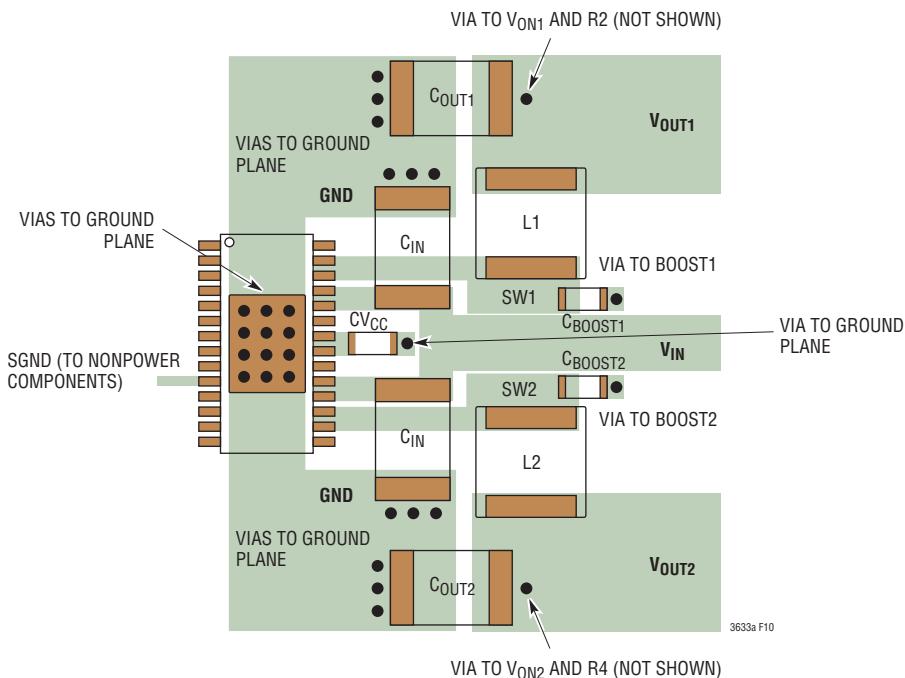


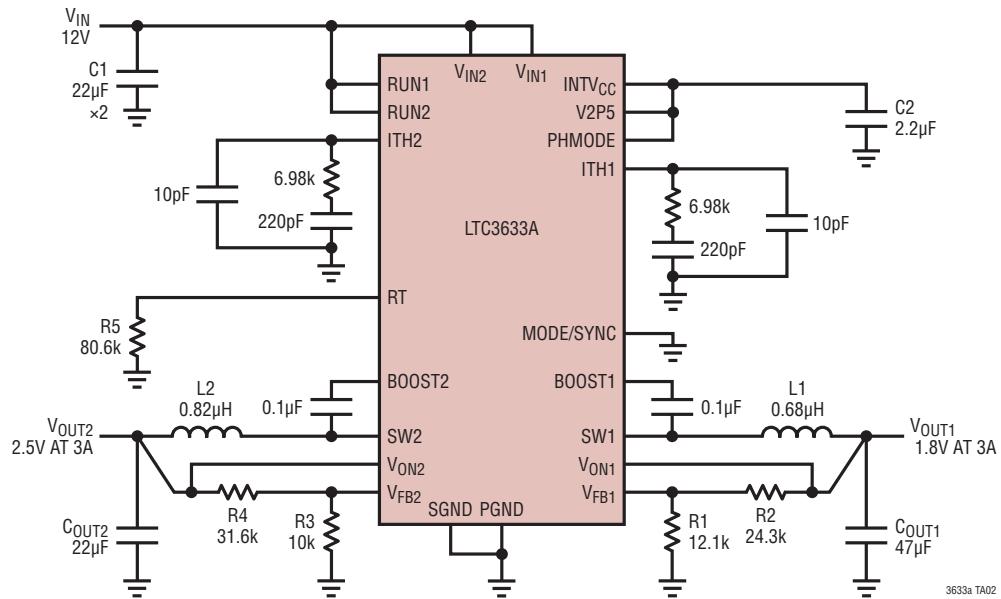
図10. TSSOPパッケージのパワー部品レイアウトの例

3633a1fa

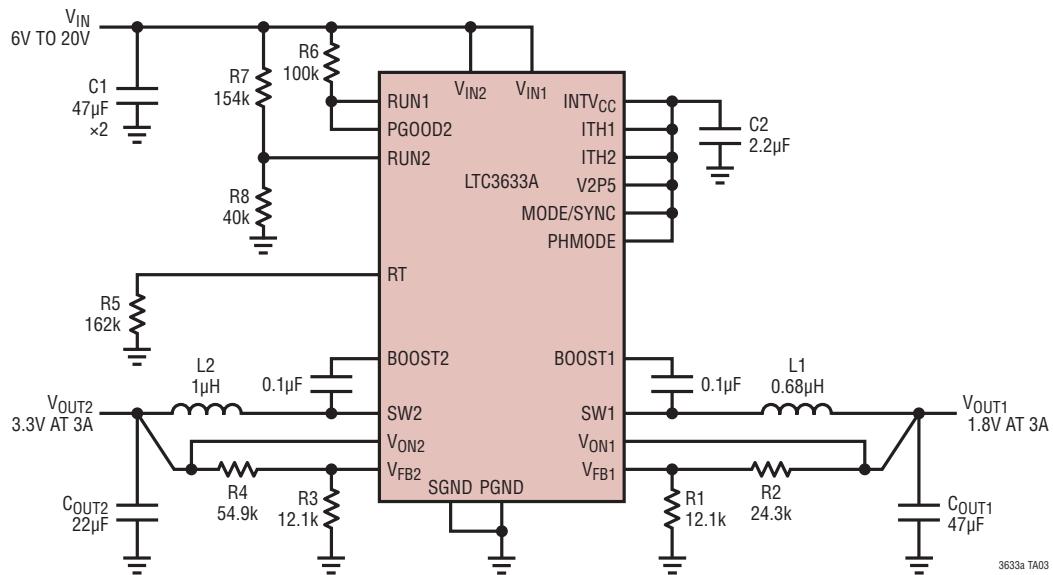
LTC3633A/LTC3633A-1

標準的応用例

1.8V/2.5V、4MHz降圧レギュレータ



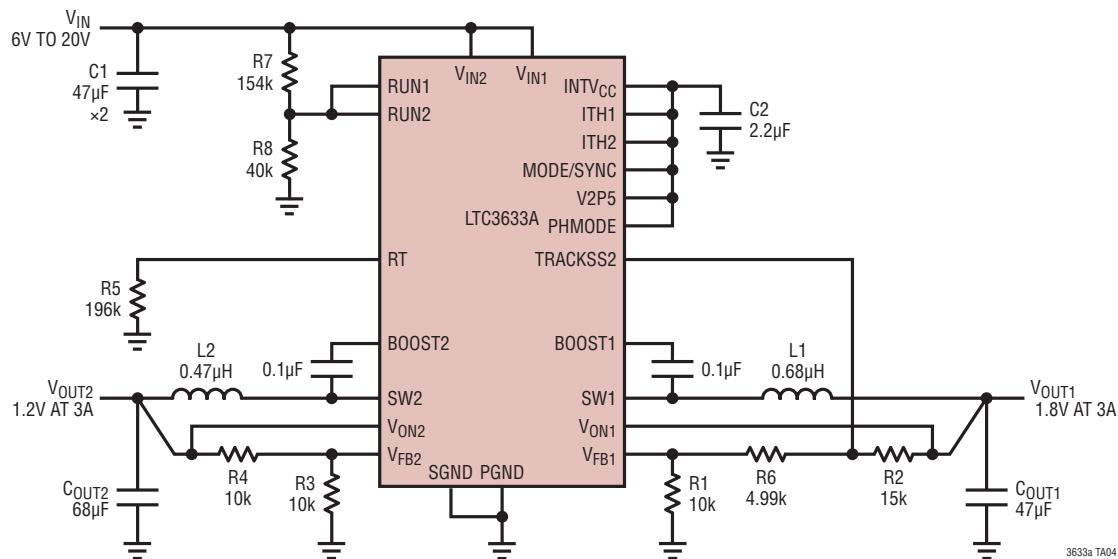
6V入力のUVLO機能を備えた3.3V/1.8V順序制御レギュレータ(V_{OUT2} の後に V_{OUT1} をイネーブル)



3633a1fa

標準的応用例

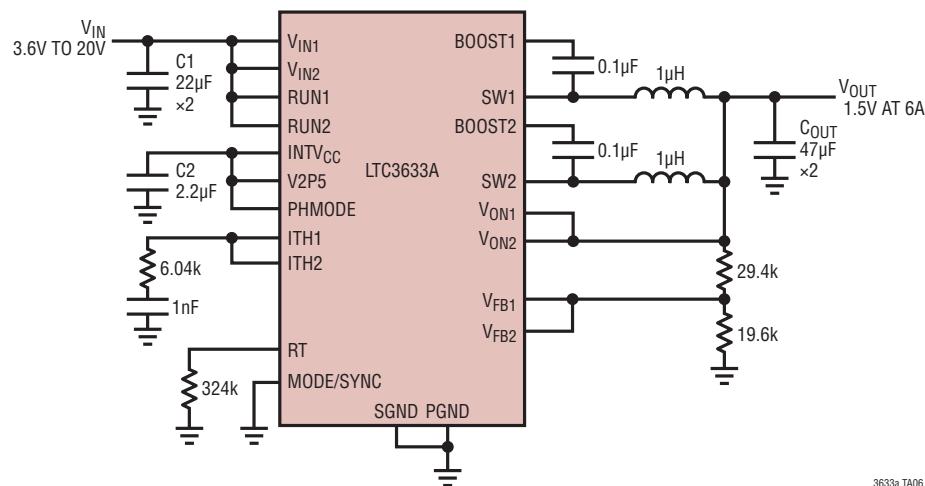
同時トラッキングおよび6V入力のUVLO機能を備えた1.2V/1.8V降圧レギュレータ



LTC3633A/LTC3633A-1

標準的応用例

1.5V、1MHzの2相降圧レギュレータ

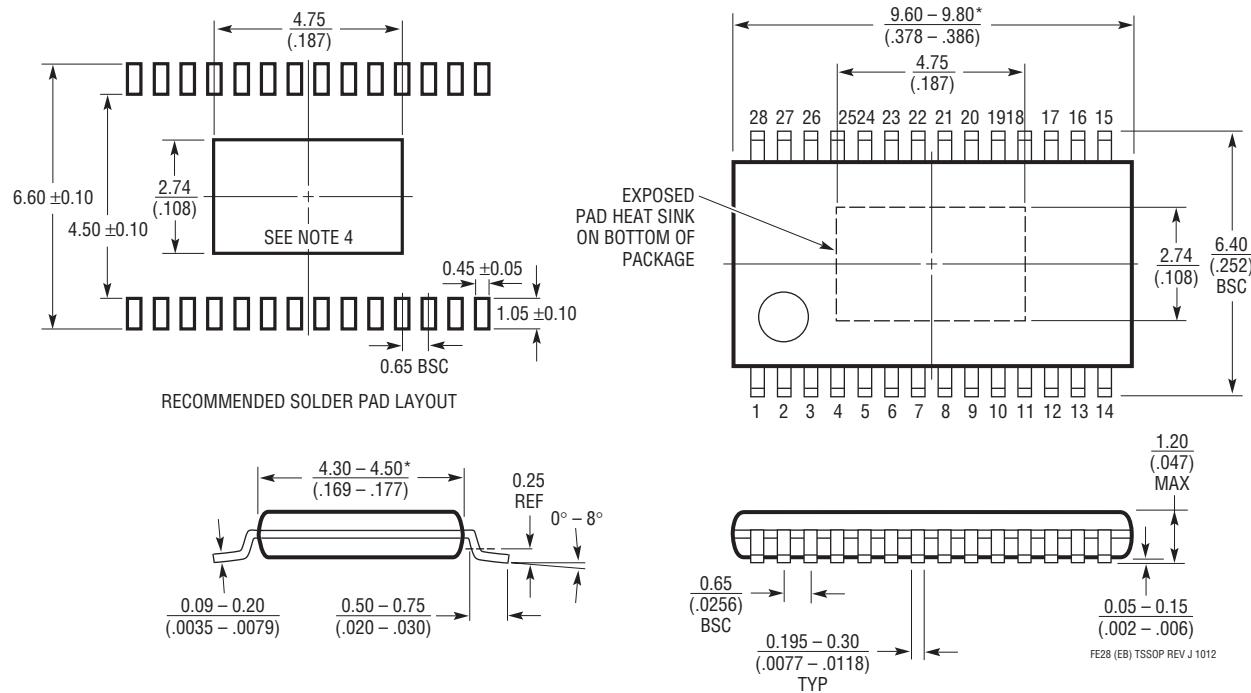


3633a TA06

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

FE Package
28-Lead Plastic TSSOP (4.4mm)
 (Reference LTC DWG # 05-08-1663 Rev J)
Exposed Pad Variation EB



NOTE:

1. 標準寸法：ミリメートル
2. 寸法は ミリメートル
(インチ)
3. 図は実寸とは異なる

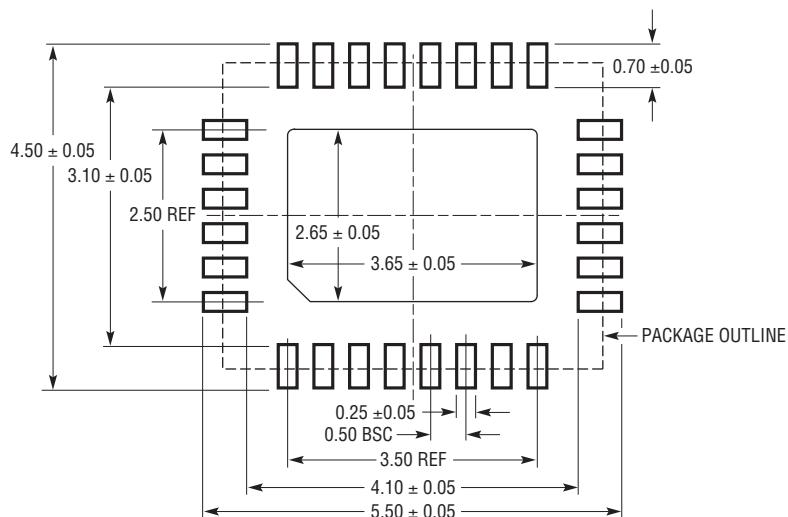
4. 露出パッド接着のための推奨最小 PCB メタルサイズ
 * 寸法にはモールドのバリを含まない。
 モールドのバリは各サイドで 0.150mm (0.006") を超えないこと

LTC3633A/LTC3633A-1

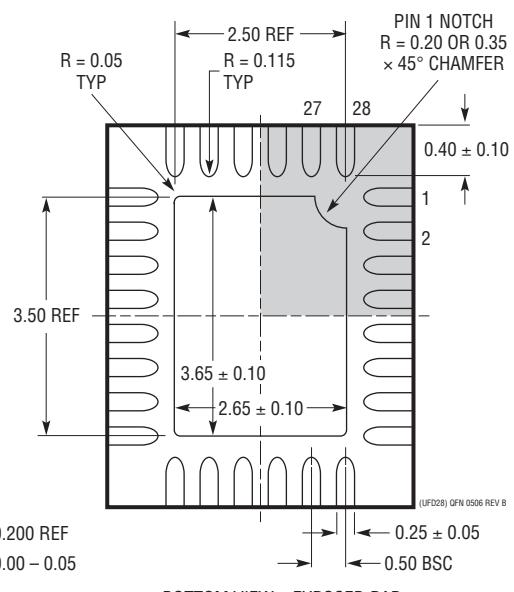
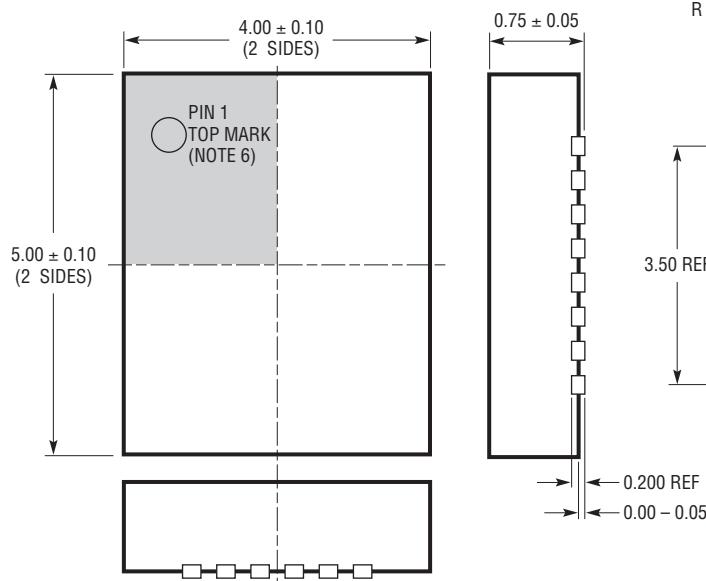
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

**UFD Package
28-Lead Plastic QFN (4mm×5mm)**
(Reference LTC DWG # 05-08-1712 Rev B)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS
APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED



BOTTOM VIEW—EXPOSED PAD

NOTE:

1. 図は JEDEC パッケージ外形 MO-220 のバリエーション(WXXX-X)にするよう提案されている
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 線掛けの部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

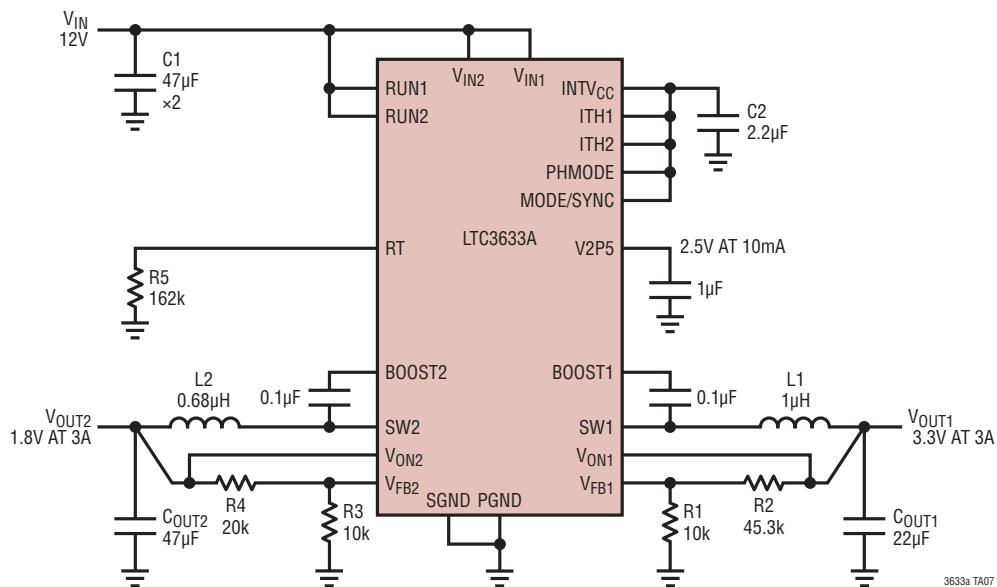
改訂履歴

REV	日付	概要	ページ番号
A	12/13	「絶対最大定格」を明確化。	2

LTC3633A/LTC3633A-1

標準的応用例

2.5VのLDO出力を備えた3.3V/1.8V降圧レギュレータ



関連製品

製品番号	説明	注釈
LTC3633	15V、デュアル3A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :3.6V~15V、V _{OUT} (MIN)=0.6V、I _Q =500μA、I _{SD} <13μA、4mm×5mm QFN-28、TSSOP-28E
LTC3605	15V、5A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :4V~15V、V _{OUT} (MIN)=0.6V、I _Q =2mA、I _{SD} <15μA、4mm×4mm QFN-24
LTC3603	15V、2.5A (I _{OUT})、3MHz同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :4.5V~15V、V _{OUT} (MIN)=0.6V、I _Q =75μA、I _{SD} <1μA、4mm×4mm QFN-20、MSOP-16E
LTC3602	10V、2.5A (I _{OUT})、3MHz同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :4.5V~10V、V _{OUT} (MIN)=0.6V、I _Q =75μA、I _{SD} <1μA、3mm×3mm QFN-16、MSOP-16E
LTC3601	15V、1.5A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :4.5V~15V、V _{OUT} (MIN)=0.6V、I _Q =300μA、I _{SD} <1μA、4mm×4mm QFN-20、MSOP-16E
LTC3605A	20V、5A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :4V~20V、V _{OUT} (MIN)=0.6V、I _Q =2mA、I _{SD} <15μA、4mm×4mm QFN-24
LTC3604	15V、2.5A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :3.6V~15V、V _{OUT} (MIN)=0.6V、I _Q =300μA、I _{SD} <15μA、3mm×3mm QFN-16、MSOP-16E
LTC3626	電流および温度モニタ機能を備えた20V、2.5A同期整流式モノリシック降圧レギュレータ	95%の効率、V _{IN} :3.6V~20V、V _{OUT} (MIN)=0.6V、I _Q =300μA、I _{SD} <15μA、3mm×4mm QFN-20

3633a1fa

30

リニアテクノロジー株式会社

〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F
TEL 03-5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp/LTC3633A

LT 1213 REV A • PRINTED IN JAPAN

 LINEAR
TECHNOLOGY
© LINEAR TECHNOLOGY CORPORATION 2012