

# 静止電流が3.5 $\mu$ Aの 17V、2A同期整流式 降圧レギュレータ

## 特長

- 広い入力電圧範囲: 2.7V ~ 17V
- 広い出力電圧範囲: 0.6V ~  $V_{IN}$
- 最大効率: 95%
- 低静止電流: 3.5 $\mu$ A、シャットダウン電流がゼロ
- 固定周波数 (1MHz/2.25MHz)
- 固定出力電圧オプション
- 超低静止電流の低ドロップアウト動作 (デューティ・サイクル100%)
- 定格出力電流: 2A
- 出力電圧精度:  $\pm 1\%$
- 電流モード動作による優れた入力および負荷トランジェント応答
- 外部クロックに同期可能
- パルス・スキップ動作、強制連続動作、Burst Mode<sup>®</sup>動作
- 内部補償およびソフトスタート
- 過熱保護
- 小型 8ピン (3mm $\times$ 3mm) DFN パッケージ

## アプリケーション

- バッテリ駆動機器
- ポータブル機器
- 緊急無線
- 汎用の降圧電源

## 概要

LTC<sup>®</sup>3624/LTC3624-2は、高効率の17V、2A同期整流式モノリシック降圧レギュレータです。スイッチング周波数は1MHz (LTC3624)または2.25MHz (LTC3624-2)に固定されており、同期範囲は $\pm 40\%$ です。このレギュレータの特長は、超低静止電流と、広い出力電圧範囲にわたる高効率です。

この降圧レギュレータは2.7V ~ 17Vの入力電圧範囲で動作し、0.6V ~  $V_{IN}$ の可変出力電圧範囲を実現しつつ、最大2Aの出力電流を供給します。ユーザが選択可能なモード入力を備えているので、リップル・ノイズと軽負荷時の効率のどちらに重点を置くか選択できます。つまり、Burst Mode動作を選ぶと軽負荷時に最高の効率が実現されますが、パルス・スキップ・モードを選ぶと最小の電圧リップルが実現されます。MODEピンを使用してスイッチング周波数を外部クロックに同期することもできます。

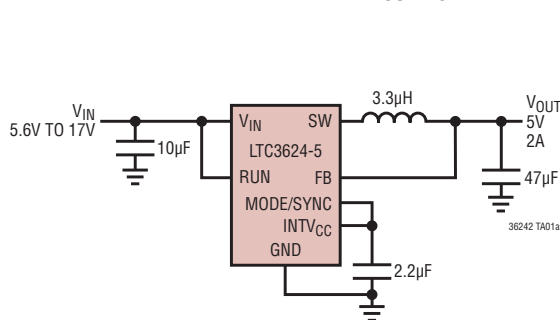
### LTC3624/LTC3624-2のオプション

デバイス名	周波数	$V_{OUT}$
LTC3624	1MHz	調整可能
LTC3624-3.3	1MHz	3.3V
LTC3624-5	1MHz	5V
LTC3624-2	2.25MHz	調整可能
LTC3624-23.3	2.25MHz	3.3V
LTC3624-25	2.25MHz	5V

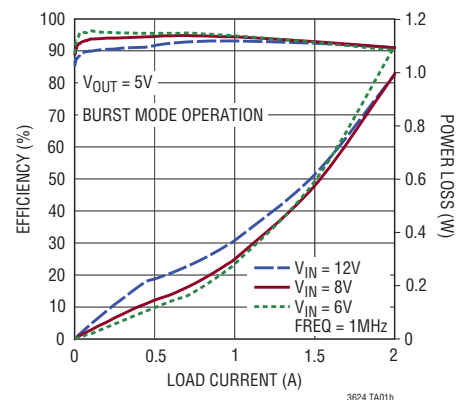
LT、LT、LTC、LTM、Burst Mode、Linear Technologyおよびリニアのロゴはリニアテクノロジー社の登録商標です。Hot Swapはリニアテクノロジー社の商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。5481178、6580258、6498466、6611131、6177787、5705919、5847554を含む米国特許によって保護されています。

## 標準的応用例

バースト・クランプが800mAの5V  $V_{OUT}$ 、 $f_{sw} = 1\text{MHz}$



### 効率および電力損失と負荷

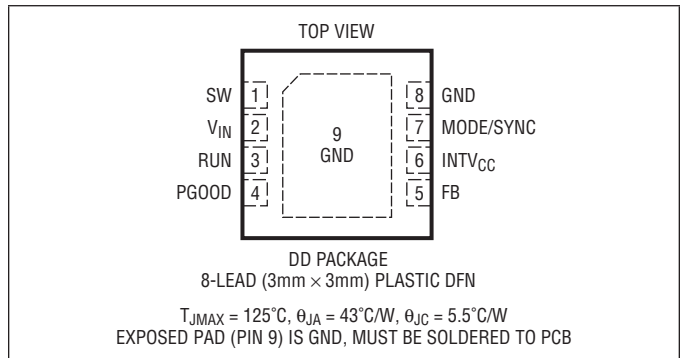


# LTC3624/LTC3624-2

## 絶対最大定格 (Note 1)

$V_{IN}$ 電圧 .....	-0.3V ~ 17V
RUN の電圧 .....	-0.3V ~ 17V
MODE/SYNC、FB の電圧.....	-0.3V ~ 6V
INTV <sub>CC</sub> 、PGOOD の電圧 .....	-0.3V ~ 6V
動作接合部温度範囲 (Note 2、5) .....	-40°C ~ 125°C
保存温度範囲.....	-65°C ~ 150°C

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3624EDD#PBF	LTC3624EDD#TRPBF	LGJF	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3624IDD#PBF	LTC3624IDD#TRPBF	LGJF	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3624EDD-3.3#PBF	LTC3624EDD-3.3#TRPBF	LGRG	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3624IDD-3.3#PBF	LTC3624IDD-3.3#TRPBF	LGRG	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3624EDD-5#PBF	LTC3624EDD-5#TRPBF	LGRD	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3624IDD-5#PBF	LTC3624IDD-5#TRPBF	LGRD	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3624EDD-2#PBF	LTC3624EDD-2#TRPBF	LGMN	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3624IDD-2#PBF	LTC3624IDD-2#TRPBF	LGMN	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3624EDD-23.3#PBF	LTC3624EDD-23.3#TRPBF	LGRH	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3624IDD-23.3#PBF	LTC3624IDD-23.3#TRPBF	LGRH	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3624EDD-25#PBF	LTC3624EDD-25#TRPBF	LGRF	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3624IDD-25#PBF	LTC3624IDD-25#TRPBF	LGRF	8-Lead (3mm × 3mm) Plastic DFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。

非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

## 電气的特性

●は規定動作接合部温度範囲の規格値を意味する。それ以外は  $T_J = 25^\circ\text{C}$  での値。(Note 2) 注記がない限り、 $V_{IN} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{IN}$	Operating Voltage		2.7		17	V
$V_{OUT}$	Output Voltage Range		0.6		$V_{IN}$	V
$I_{VIN}$	Input Quiescent Current	Shutdown Mode, $V_{RUN} = 0\text{V}$ Burst Mode Operation Forced Continuous Mode (Note 3)		0.1 3.5 1.8	1.0 7	$\mu\text{A}$ $\mu\text{A}$ mA
$V_{FB}$	Regulated Feedback Voltage	(Note 4)	0.594 0.591	0.6 0.6	0.606 0.609	V V
$V_{OUT}$	Regulated Fixed Output Voltage	LTC3624-3.3/LTC3624-23.3(Note 4)	3.267 3.250	3.3 3.3	3.333 3.350	V V
		LTC3624-5/LTC3624-25(Note 4)	4.950 4.925	5.0 5.0	5.050 5.075	V V
$\Delta V_{LINE(REG)}$	Reference Voltage Line Regulation	$V_{IN} = 2.7\text{V}$ to $17\text{V}$ (Note 4)		0.01	0.015	%/V
$\Delta V_{LOAD(REG)}$	Output Voltage Load Regulation	(Note 4)		0.1		%
$I_{LSW}$	NMOS Switch Leakage PMOS Switch Leakage			0.1 0.1	1 1	$\mu\text{A}$ $\mu\text{A}$
$R_{DS(ON)}$	NMOS On-Resistance			115		m $\Omega$
	PMOS On-Resistance	$V_{IN} = 5\text{V}$		200		m $\Omega$
$D_{MAX}$	Maximum Duty Cycle	$V_{FB} = 0.5\text{V}$ , $V_{MODE/SYNC} = 1.5\text{V}$		100		%
$t_{ON(MIN)}$	Minimum On-Time			60		ns
$V_{RUN}$	RUN Input High RUN Input Low		0.35		1.0	V V
$I_{RUN}$	RUN Input Current	$V_{RUN} = 12\text{V}$		0	100	nA
$V_{MODE/SYNC}$	Pulse-Skipping Mode Burst Mode Operation Forced Continuous Mode		$V_{INTVCC} - 0.4$ 1.0		0.3 $V_{INTVCC} - 1.2$	V V V
$I_{MODE/SYNC}$	MODE/SYNC Input Current			0	100	nA
$t_{SS}$	Internal Soft-Start Time			1		ms
$I_{LIM}$	Peak Current Limit		2.4	3	3.6	A
$I_{FB}$	FB Input Current				10	nA
$I_{FB(VOUT)}$	Feedback Input Leakage Current	Fixed Output Versions		2	10	$\mu\text{A}$
$V_{UVLO}$	$V_{INTVCC}$ Undervoltage Lockout	$V_{IN}$ Ramping Up	2.4	2.6	2.7	V
$V_{UVLO(HYS)}$	$V_{INTVCC}$ Undervoltage Lockout Hysteresis			175		mV
$V_{OVLO}$	$V_{IN}$ Overvoltage Lockout Rising		18	19	20	V
$V_{OVLO(HYS)}$	$V_{IN}$ Overvoltage Lockout Hysteresis			500		mV

# LTC3624/LTC3624-2

## 電気的特性

●は規定動作接合部温度範囲の規格値を意味する。それ以外は  $T_J = 25^\circ\text{C}$  での値。(Note 2) 注記がない限り、 $V_{IN} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f <sub>OSC</sub>	Oscillator Frequency	LTC3624/LTC3624-3.3/LTC3624-5	0.92	1.00	1.08	MHz
			0.82		1.16	MHz
f <sub>SYNC</sub>	SYNC Capture Range	LTC3624-2/LTC3624-23.3/LTC3624-25	2.05	2.25	2.45	MHz
			1.8		2.6	MHz
f <sub>SYNC</sub>	SYNC Capture Range	LTC3624/LTC3624-3.3/LTC3624-5	50		150	%
		LTC3624-2/LTC3624-23.3/LTC3624-25	50		140	%
V <sub>INTVCC</sub>	V <sub>INTVCC</sub> LDO Output Voltage	V <sub>IN</sub> > 4V	3.2	3.6	4.0	V
ΔV <sub>PGOOD</sub>	Power Good Range	LTC3624/LTC3624-2		±7.5	±11.5	%
		LTC3624-3.3/LTC3624-5/LTC3624-23.3/LTC3624-25		±7.5	±13	%
R <sub>PGOOD</sub>	Power Good Resistance			280	350	Ω
t <sub>PGOOD</sub>	PGOOD Delay	PGOOD Low to High PGOOD High to Low		0		Cycles
				32		Cycles

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:** LTC3624/LTC3624-2は  $T_J$  が  $T_A$  にほぼ等しくなるパルス負荷条件でテストされる。LTC3624E/LTC3624E-2は、 $0^\circ\text{C} \sim 85^\circ\text{C}$  の接合部温度で仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$  の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3624/LTC3624I-2は  $-40^\circ\text{C} \sim 125^\circ\text{C}$  の動作接合部温度範囲で保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱インピーダンスおよび他の環境要因と関連した特定の動作条件によって決まることに注意。 $T_J$  は周囲温度 ( $T_A$ ) および電力損失 ( $P_D$ ) から次式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

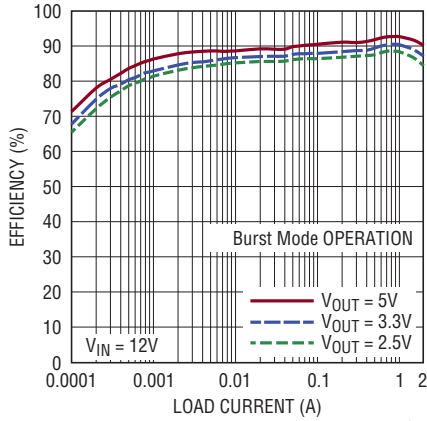
**Note 3:** 強制連続モードでの静止電流には、パワーFETのスイッチング損失は含まれない。

**Note 4:** LTC3624/LTC3624-2は、FBをエラーアンプの出力にサーボ制御する独自のテストモードでテストされる。

**Note 5:** このデバイスには短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなときは、最高定格接合部温度を超える場合がある。規定された最高動作接合部温度を超えた状態で使用を続けると、デバイスの信頼性を損なう恐れがある。過熱保護レベルは製造時にはテストされず、設計によって保証されている。

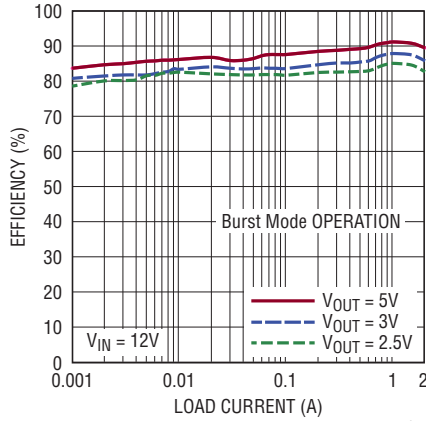
## 標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$ 。

### 効率と負荷電流 (1MHz)



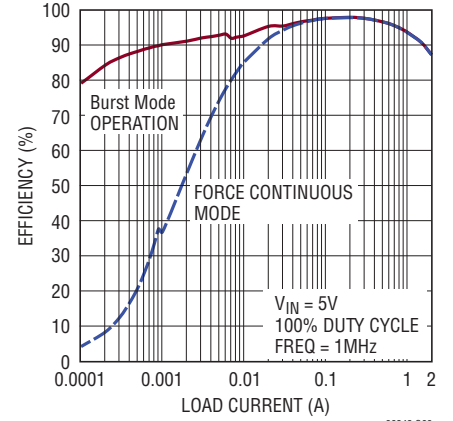
36242 G01

### 効率と負荷電流 (Burst Mode動作、2.25MHz)



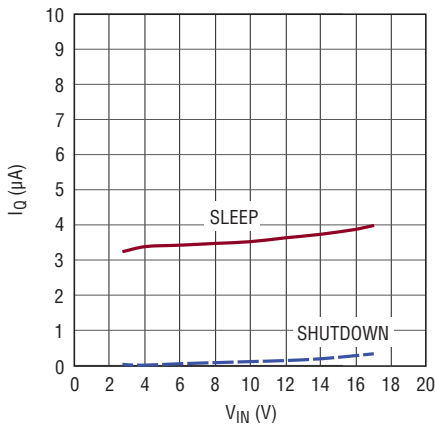
36242 G02

### 効率と負荷電流 (ドロップアウト時)



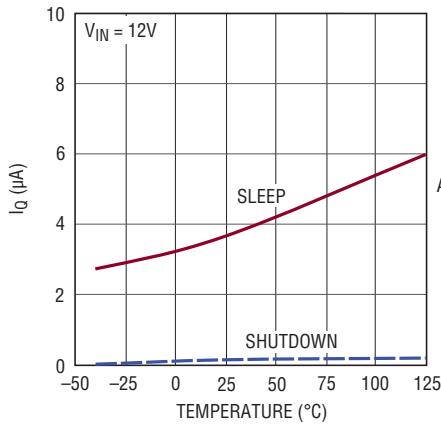
36242 G03

### $I_Q$ と $V_{IN}$



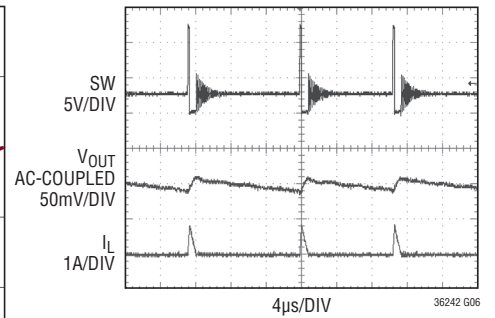
36242 G04

### $I_Q$ と温度



36242 G05

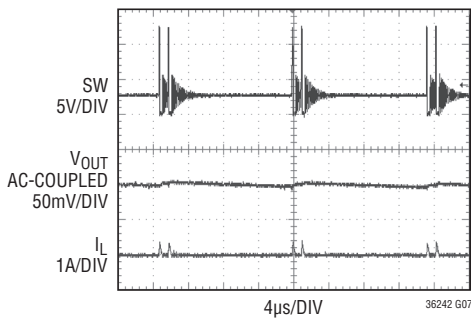
### Burst Mode動作



36242 G06

$V_{IN} = 12V$   
 $V_{OUT} = 2.5V$   
Burst Mode OPERATION  
 $I_{OUT} = 30mA$   
 $L = 2.2\mu\text{H}$

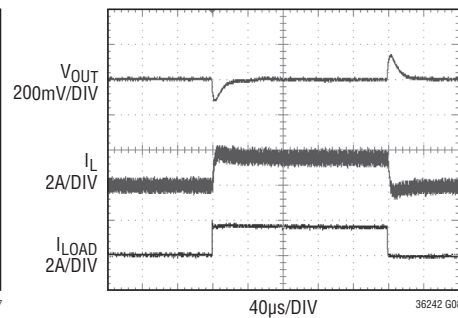
### パルス・スキップ・モード動作



36242 G07

$V_{IN} = 12V$   
 $V_{OUT} = 2.5V$   
PULSE-SKIPPING MODE  
 $I_{OUT} = 10mA$   
 $L = 2.2\mu\text{H}$

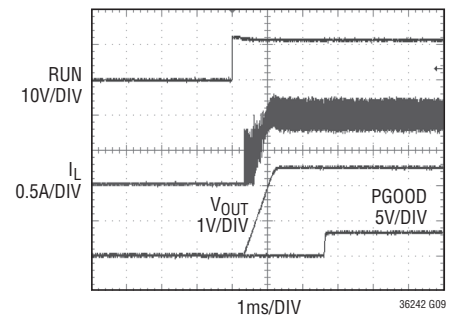
### 負荷トランジェント応答



36242 G08

$V_{IN} = 12V$   
 $V_{OUT} = 2.5V$   
 $I_{LOAD} = 0A$  to 1.8A  
FORCED CONTINUOUS MODE

### ソフトスタート動作



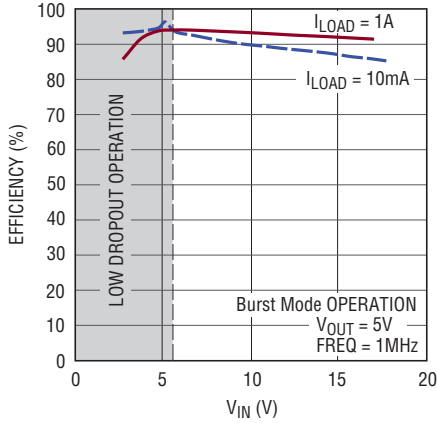
36242 G09

$V_{IN} = 12V$   
 $V_{OUT} = 2.5V$   
 $I_{LOAD} = 1A$

# LTC3624/LTC3624-2

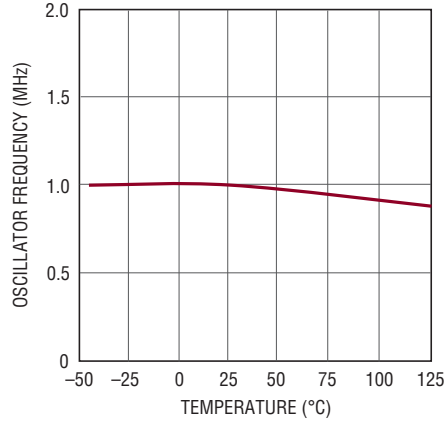
標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$ 。

効率と入力電圧



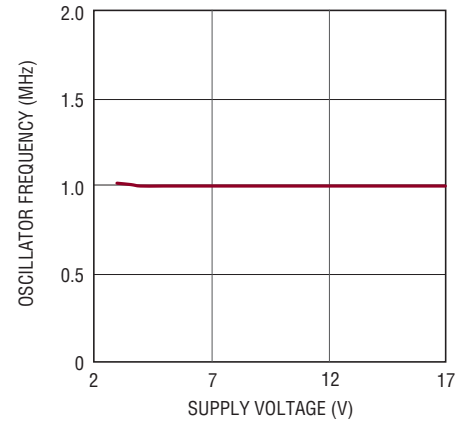
36242 G10

発振器周波数と温度



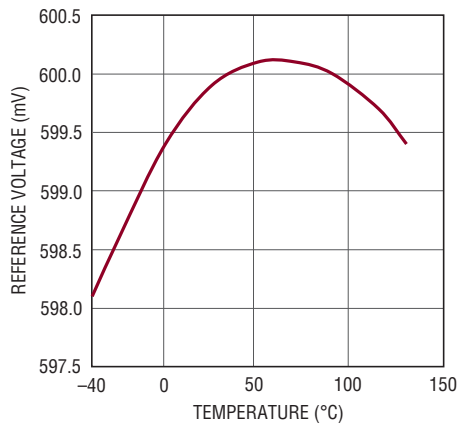
36242 G11

発振器周波数と電源電圧



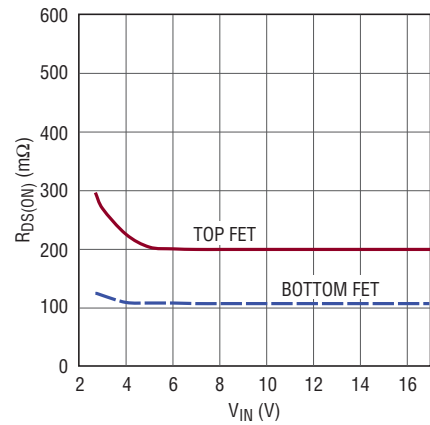
36242 G12

リファレンス電圧と温度



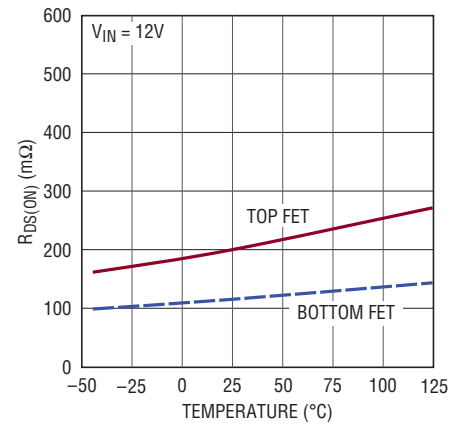
36242 G13

$R_{DS(ON)}$ と入力電圧



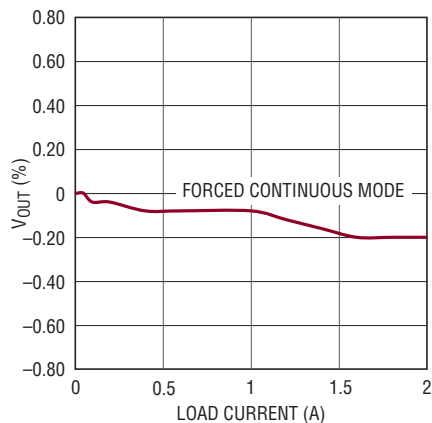
36242 G14

$R_{DS(ON)}$ と温度



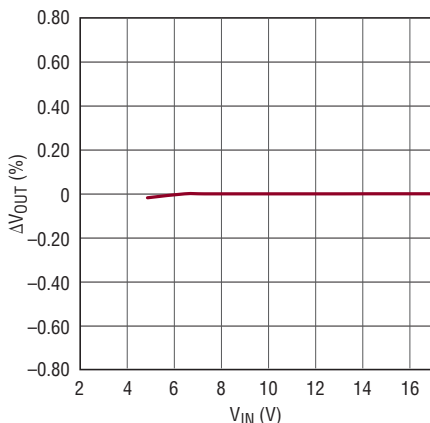
36242 G15

負荷レギュレーション



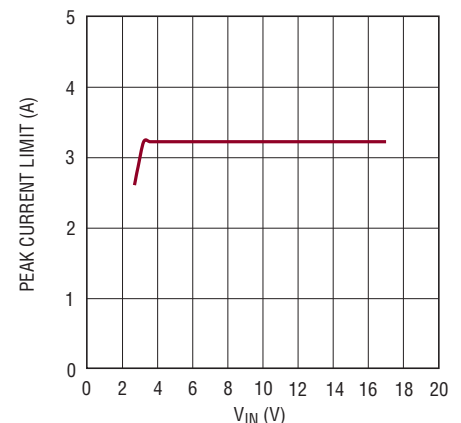
36242 G16

入力レギュレーション



36242 G17

$V_{IN}$ とピーク電流制限



36242 G18

36242fb

## ピン機能

**SW (ピン1):** 降圧レギュレータのインダクタへのスイッチ・ノード接続。

**V<sub>IN</sub> (ピン2):** 降圧レギュレータの入力電圧。

**RUN (ピン3):** ロジック制御RUN入力。このピンはフロート状態のままにしないでください。このピンをロジック“H”にすると、降圧レギュレータが作動します。

**PGOOD (ピン4):** レギュレーション・インダクタ内のV<sub>OUT</sub>。

**FB (ピン5):** 降圧レギュレータのエラーアンプへの帰還入力。抵抗分割器のタップをこのピンに接続します。出力電圧は、次の式に従って、0.6V ~ V<sub>IN</sub>の範囲で調節できます。

$$V_{OUT} = 0.6V \cdot [1 + (R2/R1)]$$

図1参照。

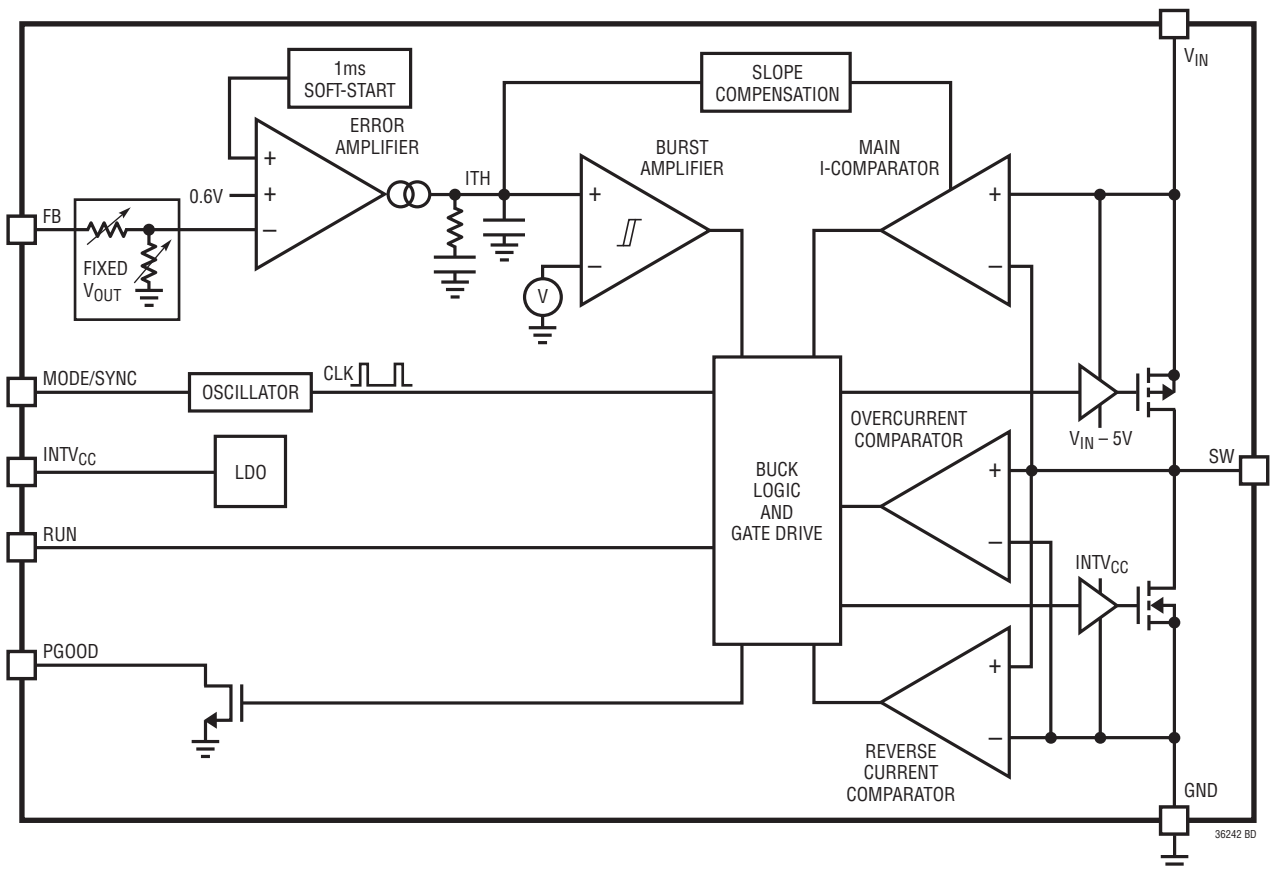
固定出力電圧オプションでは、FBピンを直接V<sub>OUT</sub>に接続してください。

**INTV<sub>CC</sub> (ピン6):** 低ドロップアウト・レギュレータ。2.2μF以上のコンデンサでグラウンドにバイパスします。

**MODE/SYNC (ピン7):** 降圧レギュレータのBurst Modeの選択と外部クロック同期入力。MODE/SYNCピンをINTV<sub>CC</sub>に接続するとピーク電流のクランプ値が800mAのBurst Mode動作、MODE/SYNCピンをGNDに接続するとパルス・スキップ動作、MODE/SYNCピンの電圧を1V ~ V<sub>INTVCC</sub> - 1.2Vの範囲にすると強制連続モードになります。さらに、MODE/SYNCピンを外部クロックに接続することで、システム・クロックを外部クロックに同期させ、デバイスを強制連続モードにすることができます。

**GND (ピン8、露出パッド・ピン9):** 電源グラウンドと信号グラウンド。電気的接触と定格の熱性能を得るため、露出パッドはPCBのグラウンドに半田付けする必要があります。

## ブロック図



## 動作

LTC3624/LTC3624-2は、固定周波数、ピーク電流モード・アーキテクチャを採用しています。このデバイスは広い入力電圧範囲で動作し、超低静止電流で安定化します。動作周波数は1MHzまたは2.25MHzに設定されており、固有周波数の±40%以内にある外部発振器に同期させることができます。多様なアプリケーションに対応するため、選択可能なMODE/SYNCピンを使用することにより、出力リップルを犠牲にして効率を向上させることができます。

出力電圧はFBピンに戻る外付けの抵抗分割器によって設定されます。エラーアンプは分割された出力電圧と0.6Vのリファレンス電圧を比較し、その結果に応じてピーク・インダクタ電流を調整します。出力電圧が設定値の±7.5%以内に入らない場合、過電圧コンパレータおよび低電圧コンパレータによってPGOOD出力は“L”になります。PGOOD出力は、レギュレーション状態から外れてから32クロック・サイクル後に“L”になり、レギュレーション状態になると直ちに“H”になります。

### メイン制御ループ

通常の動作中、上側のパワー・スイッチ(PチャンネルMOSFET)はクロック・サイクルの最初にオンします。インダクタ電流はピーク・レベルまで増加していくことが可能です。そのレベルに達すると、上側のパワー・スイッチはオフし、下側のスイッチ(NチャンネルMOSFET)が次のクロック・サイクルまでオンします。ピーク電流レベルは、内部補償されたITHピンの電圧(エラーアンプの出力)によって制御されます。このアンプは、FBピンの電圧を0.6Vの内部リファレンスと比較します。負荷電流が増加すると、FBピンの電圧がリファレンス電圧よりわずかに低くなるので、その後平均インダクタ電流が負荷電流に釣り合うまで、エラーアンプによってITHピンの電圧は上昇します。

RUNピンの電圧をグラウンドにすると、メイン制御ループはシャットダウンします。

### 低電流動作

LTC3624/LTC3624-2の低電流時の動作を制御するため、2つの不連続導通モード(DCM)を備えています。Burst Mode動作とパルス・スキップ・モードのどちらのモードも、負荷電流が少なくなると、連続動作から選択したモードに自動的に切り替わります。

効率を最適化するには、MODE/SYNCピンをINTV<sub>CC</sub>に接続してBurst Mode動作を選択できます。Burst Mode動作では、エラーアンプの出力に必要な電流が800mAより小さい場合でも、ピーク・インダクタ電流は800mA以上に設定されます。したがって、比較的軽い出力負荷でスイッチング・レギュレータがオンすると、FBピンの電圧が上昇してITHピンの電圧が低下します。ITHピンの電圧が0.2Vより低くなると、スイッチング・レギュレータはスリープ・モードになり、パワー・スイッチは両方ともオフになります。スイッチング・レギュレータは、外付け負荷によって出力電圧がそのレギュレーション点より低くなるまで、このスリープ状態のままです。スリープ・モード中、V<sub>IN</sub>からデバイスに流れるのは3.5μAの超低静止電流です。

V<sub>OUT</sub>のリップルを最小限に抑えるには、MODE/SYNCピンを接地してパルス・スキップ・モードを選択します。LTC3624/LTC3624-2では、パルス・スキップ・モードはBurst Mode動作と同様に実装され、ピーク・インダクタ電流は132mA以上に設定されます。これにより、Burst Mode動作時よりリップルは小さくなりますが、その代償として効率がわずかに低くなります。

### 強制連続モードの動作

LTC3624/LTC3624-2は、MODE/SYNCピンの電圧を1V～V<sub>INTVCC</sub>-1.2Vの範囲内に設定することにより、2種類の不連続導通モードの他に、強制連続モードで動作することもできます。強制連続モードでは、スイッチング・レギュレータは出力負荷電流の値に関係なく、サイクルごとに切り替わります。強制連続モードを選択すると、出力負荷が0のときにデバイスが連続して動作できるように、最小ピーク電流は-266mAに設定されます。

### 高デューティ・サイクル動作/ドロップアウト動作

入力電源電圧が低下して出力電圧に近づくと、デューティ・サイクルが高くなり、一定のスイッチング周波数を維持するにはスロープ補償が必要です。LTC3624/LTC3624-2には、3Aというピーク電流制限値(I<sub>LIM</sub>)を高いデューティ・サイクルで正確に維持するための内部回路があります。

デューティ・サイクルが100%に近づくにつれて、LTC3624/LTC3624-2はドロップアウト動作を開始します。ドロップアウト動作時に強制連続モードを選択すると、上側のPチャンネル



## 動作

MOSFET スイッチが連続して導通し、すべてのアクティブ回路が動作状態に保たれます。ただし、Burst Mode 動作またはパルス・スキップ・モードを選択すると、デバイスは出力負荷電流に応じてスリープ・モードとの間を遷移します。これにより静止電流が大幅に減少するので、入力電源の使用時間が長くなります。

### V<sub>IN</sub> 過電圧保護

内部のパワー MOSFET デバイスをトランジエント電圧スパイクから保護するため、LTC3624/LTC3624-2 では V<sub>IN</sub> ピンを絶えずモニタして、過電圧状態の有無を検査します。V<sub>IN</sub> が 19V より高くなると、レギュレータは上下両側のパワー MOSFET をオフして動作を一時停止します。V<sub>IN</sub> が 18.5V より低くなると、レギュレータは直ちに通常動作を再開します。過電圧状態が解消されると、レギュレータはソフトスタート機能を実行します。

### 最小オン時間

最小オン時間は、上側のパワー・スイッチがその「オン」状態を持続できる最小時間です。この時間は標準 60ns です。強制連続モード動作時には、最小オン時間の制限により、最小デューティ・サイクルが、LTC3624 (F<sub>sw</sub> = 1MHz) で 6%、

LTC3624-2 (F<sub>sw</sub> = 2.25MHz) で 13.5% となります。稀ですが、この最小オン時間の条件に違反する場合、出力電圧がレギュレーション状態から外れることがあります。このような場合、最小オン時間の制限を遵守するために、Burst Mode 動作またはパルス・スキップ動作のいずれかを選択するか、遅い外部クロックを与えてスイッチング周波数を遅くする必要があります。

### 低電源動作

LTC3624 は、入力電圧が 2.7V より低くなるとデバイスをシャットダウンする低電圧ロックアウト回路を内蔵しています。入力電圧が上昇して低電圧しきい値をわずかに上回ると、スイッチング・レギュレータは基本動作を開始します。ただし、上側および下側スイッチの R<sub>DS(ON)</sub> は、ゲート駆動が欠如しているため、電気的特性で指定された値よりもわずかに大きくなります。詳細については、R<sub>DS(ON)</sub> と V<sub>IN</sub> のグラフを参照してください。

### ソフトスタート

LTC3624/LTC3624-2 は 1ms のソフトスタート・ランプ回路を内蔵しています。起動時のソフトスタート動作中、スイッチング・レギュレータはパルス・スキップ・モードで動作します。

## アプリケーション情報

### 出力電圧の設定

調整可能な出力バージョンでは、出力電圧は次式に従って外付けの抵抗分割器によって設定されます。

$$V_{OUT} = 0.6V \cdot \left(1 + \frac{R2}{R1}\right)$$

図 1 に示すように抵抗分割器を使用することで、出力電圧の分圧を FB ピンで検出できます。

固定出力電圧オプションでは、FB ピンを直接 V<sub>OUT</sub> に接続してください。

### 入力コンデンサ (C<sub>IN</sub>) の選択

入力容量 C<sub>IN</sub> が必要なのは、上側パワー MOSFET のドレインで方形波電流を除去するためです。大きなトランジエント電圧

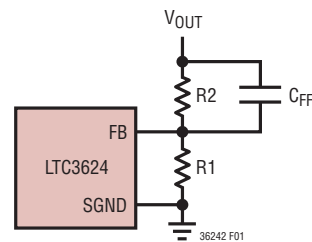


図 1. 出力電圧の設定 (調整可能バージョン)

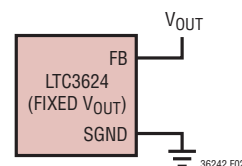


図 2. 出力電圧の設定 (固定 V<sub>OUT</sub> オプション)

## アプリケーション情報

の発生を防ぐには、最大RMS電流に対応できる大きさの低ESR入力コンデンサを使用します。最大RMS電流は次式で与えられます。

$$I_{RMS} \cong I_{OUT(MAX)} \frac{V_{OUT}}{V_{IN}} \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

この式は、 $V_{IN} = 2V_{OUT}$ で次の最大値を取ります。

$$I_{RMS} \cong \frac{I_{OUT}}{2}$$

設計では多くの場合、この単純なワーストケース条件が使用されます。条件を大きく振っても値は改善されないからです。コンデンサ・メーカーの規定するリップル電流定格は多くの場合2000時間の寿命試験のみに基づいているので、コンデンサをさらにデレーティングする、つまり必要とされるより高い温度定格のコンデンサを選択することを推奨します。設計のサイズまたは高さの要件を満たすため、数個のコンデンサを並列に接続することもできます。入力電圧が低いアプリケーションでは、出力負荷の変化時にトランジェントの影響を最小限に抑えるのに十分な大容量の入力容量が必要です。

### 出力コンデンサ( $C_{OUT}$ )の選択

$C_{OUT}$ の選択は、電圧リップルと負荷ステップによるトランジェントを最小に抑えるのに必要な等価直列抵抗(ESR)、および制御ループの安定性を確保するのに必要なバルク容量の大きさによって決まります。ループの安定性は、負荷トランジェント応答を観察することによってチェックすることができます。出力リップル $\Delta V_{OUT}$ は次式で決定されます。

$$\Delta V_{OUT} < \Delta I_L \left( \frac{1}{8 \cdot f \cdot C_{OUT}} + ESR \right)$$

$\Delta I_L$ は入力電圧に応じて増加するので、出力リップルは入力電圧が最大のとき最大になります。ESRおよびRMS電流処理の要件を満たすには、複数のコンデンサを並列に配置することが必要な場合があります。乾式タンタル、特殊ポリマー、ア

ルミ電解およびセラミックの各コンデンサはすべて表面実装パッケージで入手できます。特殊ポリマー・コンデンサはESRが非常に低いのですが、他のタイプに比べて容量密度が低くなります。タンタル・コンデンサは容量密度が最高ですが、スイッチング電源に使用するにはサージ・テストが実施されているタイプのみを使うことが重要です。アルミ電解コンデンサはESRがかなり大きいのですが、リップル電流定格および長期信頼性に対して配慮すれば、コスト重視のアプリケーションに使うことができます。セラミック・コンデンサは実装面積が小さく、低ESRの優れた特性をもっています。

### セラミックの入力コンデンサおよび出力コンデンサの使用

現在では、値の大きい低価格セラミック・コンデンサが小型ケース・サイズで入手できるようになっています。これらはリップル電流と電圧定格が大きく、ESRが小さいので、スイッチング・レギュレータのアプリケーションに最適です。ただし、入力と出力にこれらのコンデンサを使うときは注意が必要です。入力にセラミック・コンデンサを使用し、コードの長いACアダプタで電力を供給すると、出力の負荷ステップによって $V_{IN}$ 入力にリングングが誘起されることがあります。最善の場合でも、このリングングが出力に結合して、ループの不安定性と誤認されることがあります。最悪の場合、長いコードを通して電流が急に突入すると、 $V_{IN}$ に電圧スパイクが生じてデバイスを損傷するのに十分な大きさになる恐れがあります。

入力と出力にセラミック・コンデンサを選択する場合は、X5RやX7Rの誘電体を使ったものを選択します。これらの誘電体は、ある特定の値とサイズについて全てのセラミックの中で温度特性と電圧特性が最も優れています。

セラミック・コンデンサのESRは非常に小さいため、代わりに入力コンデンサと出力コンデンサが電荷保存の要件を満たす必要があります。負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。負荷ステップにตอบสนองするには標準で5サイクルが必要ですが、最初のサイクルだけ出力電圧が直線的に低下します。出力の

## アプリケーション情報

低下量  $V_{DROOP}$  は、通常最初のサイクルの直線的な低下の約3倍です。したがって、おおよそ以下の出力コンデンサの値から開始するのが良いでしょう。

$$C_{OUT} = 3 \frac{\Delta I_{OUT}}{f \cdot V_{DROOP}}$$

デューティ・サイクルと負荷ステップの要件によっては、さらに大きな容量が必要になることがあります。ほとんどのアプリケーションでは、電源のインピーダンスは非常に小さいので、入力コンデンサが必要なのは高周波をバイパスするためだけです。これらの条件では、通常  $10\mu\text{F}$  のセラミック・コンデンサで十分です。この入力コンデンサは  $V_{IN}$  ピンにできるだけ近づけて配置します。

### 出力パワーグット

LTC3624/LTC3624-2の出力電圧がレギュレーション点から  $\pm 7.5\%$  の範囲内にあると、出力電圧は良好な状態にあり、PGOODピンは外付け抵抗によって“H”になります。そうでないと、内部のオープン・ドレインのプルダウン・デバイス ( $280\Omega$ ) がPGOODピンを“L”に引き下げます。トランジエント時または  $V_{OUT}$  の動的変化時にPGOODの不要な誤動作を防ぐため、LTC3624/LTC3624-2のPGOODの立ち下がりエッジにはスイッチング・サイクル約32回分のブランキング遅延が含まれています。

### 周波数同期機能

LTC3624/LTC3624-2は内部設定周波数の  $\pm 40\%$  範囲にある外部クロックに同期することができます。2~3サイクルの外部クロック印加により、同期モードとなります。また、クロック印加のない時間が約  $2\mu\text{s}$  続くと、同期信号が消失したと認識します。LTC3624/LTC3624-2は同期モードになるとただちに外部クロック周波数で動作します。

### インダクタの選択

望みの入力電圧と出力電圧が与えられると、インダクタ値と動作周波数によってリップル電流が決まります。

$$\Delta I_L = \frac{V_{OUT}}{f \cdot L} \left( 1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right)$$

リップル電流が小さいと、インダクタの電力損失、出力コンデンサのESR損失、および出力電圧リップルが減少します。効率が最高の動作は低周波数でリップル電流が小さいときに得られます。ただし、これを達成するには大きなインダクタが必要です。部品のサイズ、効率および動作周波数の間には交換条件があります。

適切な出発点として、 $I_{OUT(MAX)}$  の約40%のリップル電流を選択します。リップル電流が規定の最大値を超えないことを保証するには、次式に従ってインダクタンスを選択します。

$$L = \frac{V_{OUT}}{f \cdot \Delta I_L(MAX)} \left( 1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right)$$

Lの値が分かったら、インダクタの種類を選択する必要があります。インダクタ値が固定の場合、実際のコア損失はコア・サイズに無関係ですが、選択したインダクタンスに大きく依存します。インダクタンスまたは周波数が大きいほどコア損失は減少します。インダクタンスを大きくするには、ワイヤの巻数を増やす必要があるため、銅損失は残念ながら増加します。

フェライトを使ったタイプはコア損失がきわめて小さく、高いスイッチング周波数に適しているため、設計目標を銅損失と飽和防止に集中することができます。フェライト・コアの材質は「ハードに」飽和します。つまり、設計ピーク電流を超えるとインダクタンスは急激に低下します。その結果、インダクタのリップル電流が急増し、そのため出力電圧リップルが増加します。コアを飽和させないでください。

コアの材質と形状が異なると、インダクタのサイズ/電流の関係および価格/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされたポット型コアは小型で、エネルギー放射は大きくありませんが、同等の特性を有する鉄粉コアのインダクタより通常は高価です。使用するインダクタの種類をどう選択するかは、主に価格とサイズの要件や放射フィールド/EMIの要件に依存します。新しいデザインの実装型インダクタは、東光、Vishay、Coilcraft、NECトーキン、Cooper、TDK、および Würth Electronik から入手できます。詳細については表1を参照してください。

## アプリケーション情報

表1. インダクタの選択表

インダクタ	インダクタンス ( $\mu\text{H}$ )	DCR ( $\text{m}\Omega$ )	最大電流 (A)	寸法 (mm)	高さ (mm)	メーカー
XAL4020 Series	1.0	13.25	8.7	4.3 × 4.3	2.1	Coilcraft www.coilcraft.com
	1.5	21.45	7.1	4.3 × 4.3	2.1	
	2.2	35.20	5.6	4.3 × 4.3	2.1	
XAL4030 Series	3.3	26.0	5.5	4.3 × 4.3	3.1	
	4.7	40.1	4.5	4.3 × 4.3	3.1	
	6.8	67.4	3.6	4.3 × 4.3	3.1	
IHLP-1616BZ-11 Series	1.0	24	4.5	4.3 × 4.7	2	Vishay www.vishay.com
	2.2	61	3.25	4.3 × 4.7	2	
IHLP-2020BZ-01 Series	1	18.9	7	5.4 × 5.7	2	
	2.2	45.6	4.2	5.4 × 5.7	2	
	3.3	79.2	3.3	5.4 × 5.7	2	
	4.7	108	2.8	5.4 × 5.7	2	
	5.6	113	2.5	5.4 × 5.7	2	
FDV0620 Series	1	18	5.7	6.7 × 7.4	2	Toko www.toko.com
	2.2	37	4	6.7 × 7.4	2	
	3.3	51	3.2	6.7 × 7.4	2	
	4.7	68	2.8	6.7 × 7.4	2	
MPLC0525L Series	1	16	6.4	6.2 × 5.4	2.5	NEC/Tokin www.nec-tokin.com
	1.5	24	5.2	6.2 × 5.4	2.5	
	2.2	40	4.1	6.2 × 5.4	2.5	
HCP0703 Series	1	9	11	7 × 7.3	3	Cooper Bussmann www.cooperbussmann.com
	1.5	14	9	7 × 7.3	3	
	2.2	18	8	7 × 7.3	3	
	3.3	28	6	7 × 7.3	3	
	4.7	37	5.5	7 × 7.3	3	
	6.8	54	4.5	7 × 7.3	3	
RLF7030 Series	1	8.8	6.4	6.9 × 7.3	3.2	TDK www.tdk.com
	1.5	9.6	6.1	6.9 × 7.3	3.2	
	2.2	12	5.4	6.9 × 7.3	3.2	
	3.3	20	4.1	6.9 × 7.3	3.2	
	4.7	31	3.4	6.9 × 7.3	3.2	
	6.8	45	2.8	6.9 × 7.3	3.2	
WE-TPC 4828 Series	1.2	17	3.1	4.8 × 4.8	2.8	Würth Elektronik www.we-online.com
	1.8	20	2.7	4.8 × 4.8	2.8	
	2.2	23	2.5	4.8 × 4.8	2.8	
	2.7	27	2.35	4.8 × 4.8	2.8	
	3.3	30	2.15	4.8 × 4.8	2.8	

### トランジェント応答のチェック

トランジェント応答の確認レギュレータのループ応答は、負荷トランジェント応答を調べることで確認できます。スイッチング・レギュレータは負荷電流のステップに反応するのに数サイクルを要します。負荷ステップが生じると、 $V_{OUT}$ は $\Delta I_{LOAD} \cdot ESR$ に等しい大きさだけ即座にシフトします。ここで、 $ESR$ は $C_{OUT}$ の等価直列抵抗です。また、 $\Delta I_{LOAD}$ によって $C_{OUT}$ の充電または放電も開始されるので、レギュレータが $V_{OUT}$ をその

定常状態値に戻すのに使用する帰還誤差信号が発生します。この回復期間に $V_{OUT}$ をモニタして、安定性に問題があることを示すオーバーシュートやリングがないかチェックすることができます。

初期出力電圧ステップが帰還ループの帯域幅内でない場合があるため、位相余裕を決定するのに、標準的2次オーバーシュート/DC比を使用することはできません。さらに、図1に示すようにフィードフォワード・コンデンサを追加すると、高周波

## アプリケーション情報

数応答を改善することができます。コンデンサ  $C_{FF}$  は、 $R_2$  との組み合わせで高周波のゼロを発生することにより位相進みを得ることができるので、位相余裕が改善されます。

出力電圧のセトリング動作は閉ループ・システムの安定性に関係し、電源全体の実際の性能を表します。制御ループ理論の要点を含む補償部品の最適化の詳細については、「アプリケーションノート 76」を参照してください。

アプリケーションによっては、(1 $\mu$ F を超える) 大容量の入力コンデンサが接続されている負荷でスイッチングが行われるとさらに大きなトランジェントが発生することがあります。放電状態の入力コンデンサが実質的に  $C_{OUT}$  と並列接続された状態になるため、 $V_{OUT}$  が急激に低下します。負荷に接続しているスイッチの抵抗が低く、急速に駆動された場合、この問題を防止するのに十分な電流を供給できるレギュレータはありません。解決策は負荷スイッチのドライバがオンになる速度を制限することです。Hot Swap™ コントローラはこの目的専用に設計されており、通常は電流制限機能、短絡保護、ソフトスタート機能が組み込まれています。

### 効率に関する検討事項

スイッチング・レギュレータのパーセント表示の効率は、出力電力を入力電力で割って 100% を掛けたものに等しくなります。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。パーセント表示での効率は、次式で表すことができます。

$$\% \text{ 効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、 $L1$ 、 $L2$  などが入力電力に対するパーセント値で表した個々の損失です。回路内の電力を消費するすべての素子で損失が生じますが、LTC3624/LTC3624-2 の回路での損失の大部分は、通常、主に次の 3 つの要因によって生じます。これらは、1)  $I^2R$  損失、2) スwitching およびバイアスでの損失、3) その他の損失です。

- 1)  $I^2R$  損失は内部スイッチの DC 抵抗  $R_{SW}$  と外付けインダクタの DC 抵抗  $R_L$  から計算されます。連続モードでは、平均出力電流はインダクタ  $L$  を流れますが、内蔵の上側パワー MOSFET と下側パワー MOSFET との間で分かれます。したがって、SW ピンを見たときの直列抵抗は、次式のように、上側 MOSFET および下側 MOSFET の両方の  $R_{DS(ON)}$  とデューティ・サイクル (DC) の関数になります。

$$R_{SW} = (R_{DS(ON)TOP}(DC) + (R_{DS(ON)BOT})(1 - DC))$$

上側 MOSFET と下側 MOSFET の  $R_{DS(ON)}$  は、両方とも「標準的性能特性」の曲線から求めることができます。したがって、 $I^2R$  損失は次式で求められます。

$$I^2R \text{ 損失} = I_{OUT}^2(R_{SW} + R_L)$$

2. スwitching 電流は、MOSFET ドライバ電流と制御電流の合計です。パワー MOSFET ドライバ電流はパワー MOSFET のゲート容量をスitching することによって流れます。パワー MOSFET のゲートが“L”から“H”、さらに再び“L”に切り替わるたびに、一定量の電荷  $dQ$  が IN からグラウンドに移動します。結果として得られる  $dQ/dt$  は IN から流出する電流であり、通常は DC 制御バイアス電流よりはるかに大きくなります。連続モードでは、 $I_{GATECHG} = f(Q_T + Q_B)$  です。ここで、 $Q_T$  および  $Q_B$  は内蔵の上側および下側パワー MOSFET のゲート電荷であり、 $f$  はスitching 周波数です。したがって、電力損失は次のようになります。

$$\text{スitching 損失} = I_{GATECHG} \cdot V_{IN}$$

ゲート電荷損失は  $V_{IN}$  と  $f$  に比例するので、電源電圧と周波数は高いほど影響が顕著になります。

3. 遷移損失、銅線の抵抗、内部負荷抵抗など、その他の「隠れた」損失が電源システム全体のさらなる効率低下の原因になる可能性があります。これらの「システム」レベルの損失をシステムの設計段階で盛り込むことが非常に重要です。遷移損失は、スイッチ・ノードの遷移中に上側パワー MOSFET が短時間飽和領域に留まることから生じます。LTC3624/LTC3624-2 の内部パワー・デバイスは十分速く切り替わるので、これらの損失は他の要因に比べると大きくはありません。これらの損失とその他の損失(デッドタイム中のダイオードの導通損失やインダクタのコア損失など)との和は、一般に全追加損失の 2% に満たない値です。

### 熱的条件

大半のアプリケーションにおいて、LTC3624/LTC3624-2 は効率高く、その露出パッド付き DFN パッケージの熱抵抗が低いので、熱はあまり放散されません。ただし、高い周囲温度、高い  $V_{IN}$ 、高いスitching 周波数、最大出力電流負荷で LTC3624/LTC3624-2 が動作するアプリケーションでは、放散

## アプリケーション情報

される熱によりデバイスの最高接合部温度を超えることがあります。接合部温度が約160°Cに達すると、温度が約15°C下がるまで両方のパワースイッチがオフします。

LTC3624/LTC3624-2が最高接合部温度を超えないようにするには、熱に関する一定の解析を行う必要があります。熱解析の目的は、電力損失によりデバイスが最高接合部温度を超えるかどうかを判断することです。温度上昇は次式で与えられます。

$$T_{RISE} = P_D \cdot \theta_{JA}$$

一例として、 $V_{IN} = 12V$ 、 $I_{OUT} = 2A$ 、 $f = 1MHz$ 、 $V_{OUT} = 1.8V$ のアプリケーションにLTC3624/LTC3624-2を使用する場合を検討します。パワーMOSFETの等価抵抗 $R_{SW}$ は次のようになります。

$$\begin{aligned} R_{SW} &= R_{DS(ON)TOP} \cdot \frac{V_{OUT}}{V_{IN}} + R_{DS(ON)BOT} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \\ &= 200m\Omega \cdot \frac{1.8V}{12V} + 100m\Omega \cdot \left(1 - \frac{1.8V}{12V}\right) \\ &= 115m\Omega \end{aligned}$$

無負荷で1MHz強制連続動作の間の $V_{IN}$ 電流は約8mAであり、それにはスイッチング損失と内部バイアス電流損失、遷移損失、インダクタのコア損失、アプリケーション内の他の損失が含まれます。したがって、デバイスによる全電力損失は次のとおりです。

$$\begin{aligned} P_D &= I_{OUT}^2 \cdot R_{SW} + V_{IN} \cdot I_{IN(Q)} \\ &= 2A^2 \cdot 115m\Omega + 12V \cdot 8mA \\ &= 556mW \end{aligned}$$

3mm×3mmのDFNパッケージの接合部一周囲雰囲気間熱抵抗 $\theta_{JA}$ は約43°C/Wです。したがって、25°Cの周囲温度で動作しているレギュレータの接合部温度は、おおよそ次のとおりです。

$$T_J = T_A + T_{rise} = 25^\circ C + 0.556W \cdot 43^\circ C/W = 49^\circ C$$

前記の接合部温度は25°Cでの $R_{DS(ON)}$ から得られたことに留意すると、 $R_{DS(ON)}$ は温度に依存して増加するので、より大きな $R_{DS(ON)}$ に基づいて接合部温度を再計算することが考えられます。49°Cで $R_{SW}$ が5%大きくなると仮定して再計算すると、新しい接合部温度は50°Cになります。より高い周囲温度またはスイッチング周波数あるいはその両方がアプリケーションで要求される場合は、ヒートシンクまたは強制的な空気流を使用してデバイスの温度上昇を減らすよう注意が必要です。

## 基板レイアウトに関する検討事項

プリント回路基板をレイアウトするときは、以下のチェックリストを使用して、LTC3624/LTC3624-2が正しく動作するようにしてください(図3を参照)。レイアウトでは、以下の項目をチェックしてください。

1. コンデンサ $C_{IN}$ は $V_{IN}$ とGNDにできるだけ近づけて接続されていますか。これらのコンデンサは内蔵のパワーMOSFETとそれらのドライバにAC電流を供給します。
2.  $C_{OUT}$ とLは近づけて接続されていますか。 $C_{OUT}$ の(-)電極はGNDと $C_{IN}$ の(-)電極に電流を戻します。
3. 抵抗分割器( $R_1$ および $R_2$ )は、 $C_{OUT}$ の(+)電極とGNDの近くに終端しているグラウンド・ラインとの間に接続する必要があります。帰還信号 $V_{FB}$ は、SWラインのようなノイズの多い部品やトレースから離して配線し、帰還信号のトレースはできるだけ短くします。 $R_1$ と $R_2$ はデバイスの近くに配置してください。
4. パッケージの裏面にある露出パッド(ピン9)はGNDプレーンに半田付けしてください。このGNDプレーンをサーマルビアを介して他の層に接続すると、LTC3624/LTC3624-2から熱を放散するのに役立ちます。
5. 影響を受けやすい部品はSWピンから遠ざけてください。入力コンデンサ $C_{IN}$ 、帰還抵抗、および $INTV_{CC}$ バイパスコンデンサは、SWのトレースおよびインダクタLから離して配線します。
6. グラウンド・プレーンが望まれます。

## アプリケーション情報

7. 全ての層の未使用領域は銅で覆ってください。これにより、電力部品の温度上昇が小さくなります。これらの銅領域はGNDに接続してください。

### 設計例

設計例として、以下の仕様のアプリケーションにLTC3624/LTC3624-2を使う場合を考えます。

$$V_{IN} = 10.8V \text{ to } 13.2V$$

$$V_{OUT} = 3.3V$$

$$I_{OUT(MAX)} = 2A$$

$$I_{OUT(MIN)} = 0A$$

$$f_{SW} = 2.25MHz$$

500mAと0Aの両方の電流で、効率と静止電流が重要であるため、Burst Mode動作を利用します。

内部発振器が2.25MHzであることを前提にして、最大 $V_{IN}$ での約40%のリップル電流に対するインダクタ値を、次式より計算できます。

$$L = \left( \frac{3.3V}{2.25MHz \cdot 0.8A} \right) \left( 1 - \frac{3.3V}{13.2V} \right) = 1.38\mu H$$

このことから判断して、1.5 $\mu H$ のインダクタで十分です。

$C_{OUT}$ は、出力電圧リップルの要件を満たすのに必要なESRと、ループの安定性を確保するのに必要なバルク容量に基づいて選択します。この設計では、47 $\mu F$ のセラミック・コンデンサを使用します。

$C_{IN}$ は次の最大電流定格を満たすサイズのものにします。

$$I_{RMS} = 2A \left( \frac{3.3V}{13.2V} \right) \left( \frac{13.2V}{3.3V} - 1 \right)^{1/2} = 0.86A$$

ほとんどのアプリケーションでは、 $V_{IN}$ ピンを10 $\mu F$ セラミック・コンデンサでグラウンドにバイパスすれば十分です。

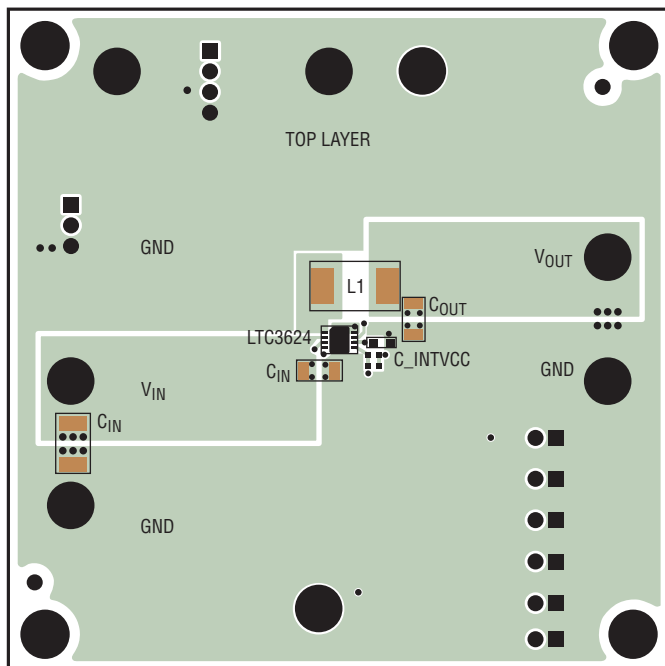


図3a. PCBレイアウトの例—上面

36242 F03a

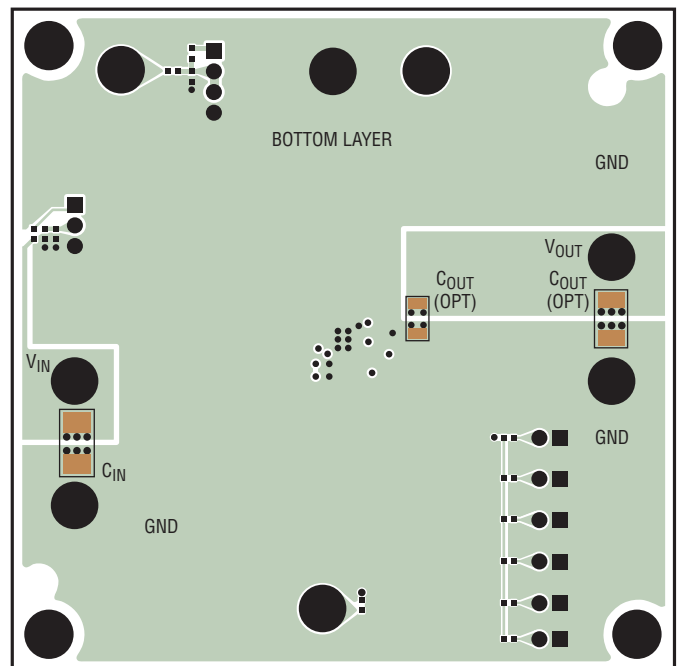


図3b. PCBレイアウトの例—底面

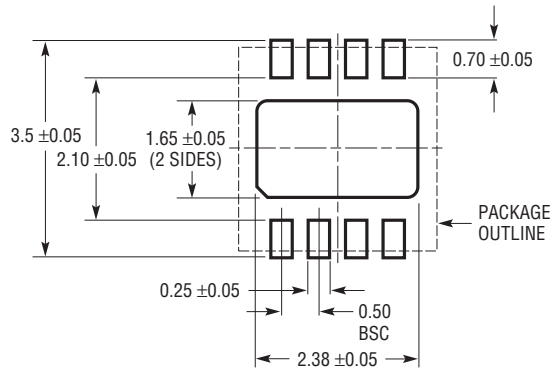
36242 F03b

# LTC3624/LTC3624-2

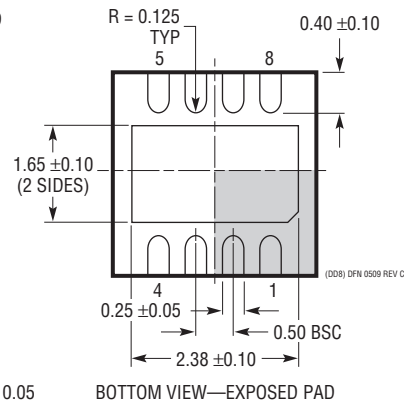
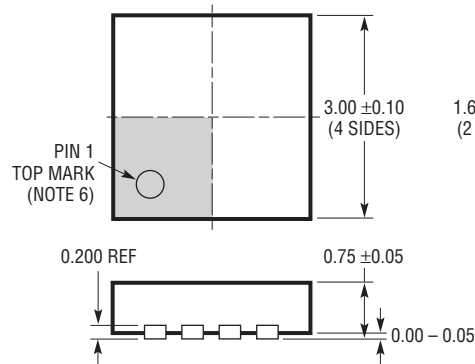
## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

### DD Package 8-Lead Plastic DFN (3mm × 3mm) (Reference LTC DWG # 05-08-1698 Rev C)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS  
APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED



#### 注記:

1. 図は JEDEC のパッケージ外形 MO-229 のバリエーション (WEED-1) になる予定
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない  
モールドのバリは (もしあれば) 各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない



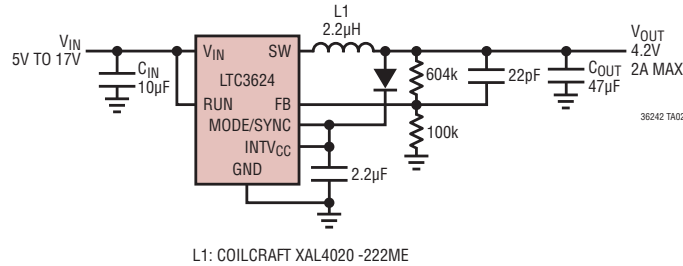
## 改訂履歴

REV	日付	概要	ページ番号
A	4/14	固定出力電圧オプションを追加。	1
		「発注情報」を明確化。	2
		「電気的特性」を明確化。	3, 4
		「ピン機能」を明確化。	7
B	8/14	「標準的応用例」を明確化。	1
		「ピン配置」を明確化。	2
		「電気的特性」の $V_{FB}$ と $V_{OUT}$ を明確化。	3
		Note 4を明確化。	4
		「アプリケーション情報」と図1を明確化。	10
		図2を図3に変更。	14, 15
		最下段の「標準的応用例」の図を明確化。	18

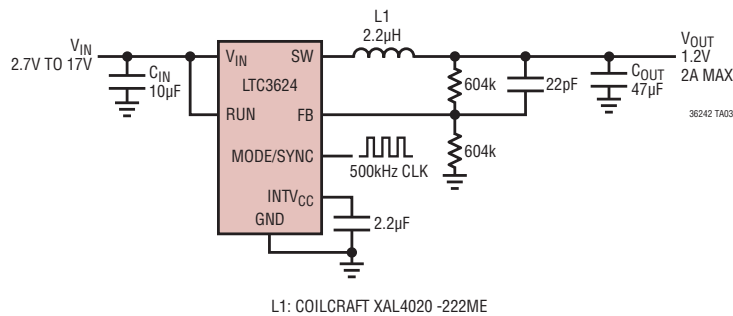
# LTC3624/LTC3624-2

## 標準的応用例

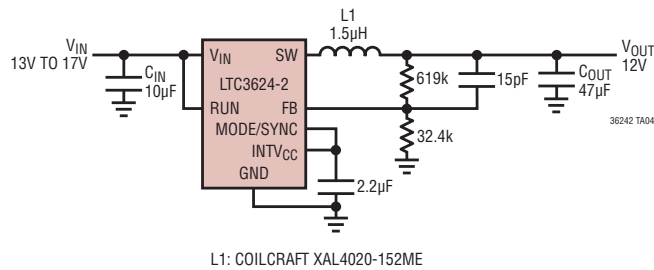
### 4.2V出力、1MHz、Burst Mode動作



### 1.2V出力、500kHzに同期、強制連続モード



### 出力電流制限値が2A、2.25MHz動作の12V降圧コンバータ



## 関連製品

製品番号	説明	注釈
LTC3621	17V、1A、2.25MHz/1MHz同期整流式降圧DC/DCコンバータ	95%の効率、 $V_{IN}: 2.7V \sim 17V$ 、 $V_{OUT(MIN)} = 0.6V$ 、 $I_Q = 3.5\mu A$ 、 $I_{SD} < 1\mu A$ 、2mm×3mm DFN-6およびMSOP-8Eパッケージ
LTC3600	1本の抵抗で設定可能な15V、1.5A、4MHzレール・トゥ・レール同期整流式降圧レギュレータ	95%の効率、 $V_{IN}: 4V \sim 15V$ 、 $V_{OUT(MIN)} = 0V$ 、 $I_Q = 700\mu A$ 、 $I_{SD} < 1\mu A$ 、3mm×3mm DFN-12およびMSOP-12Eパッケージ
LTC3601	15V、1.5A ( $I_{OUT}$ )、4MHz同期整流式降圧DC/DCコンバータ	95%の効率、 $V_{IN}: 4.5V \sim 15V$ 、 $V_{OUT(MIN)} = 0.6V$ 、 $I_Q = 300\mu A$ 、 $I_{SD} < 1\mu A$ 、4mm×4mm QFN-20およびMSOP-16Eパッケージ
LTC3603	15V、2.5A ( $I_{OUT}$ )、3MHz同期整流式降圧DC/DCコンバータ	95%の効率、 $V_{IN}: 4.5V \sim 15V$ 、 $V_{OUT(MIN)} = 0.6V$ 、 $I_Q = 75\mu A$ 、 $I_{SD} < 1\mu A$ 、4mm×4mm QFN-20およびMSOP-16Eパッケージ
LTC3633/LTC3633A	15V/20V、デュアル3A ( $I_{OUT}$ )、4MHz同期整流式降圧DC/DCコンバータ	95%の効率、 $V_{IN}: 3.6V \sim 15V/20V$ 、 $V_{OUT(MIN)} = 0.6V$ 、 $I_Q = 500\mu A$ 、 $I_{SD} < 15\mu A$ 、4mm×5mm QFN-28およびTSSOP-28Eパッケージ
LTC3605/LTC3605A	15V/20V、5A ( $I_{OUT}$ )、4MHz同期整流式降圧DC/DCコンバータ	95%の効率、 $V_{IN}: 4V \sim 15V/20V$ 、 $V_{OUT(MIN)} = 0.6V$ 、 $I_Q = 2mA$ 、 $I_{SD} < 15\mu A$ 、4mm×4mm QFN-24パッケージ
LTC3604	15V、2.5A ( $I_{OUT}$ )、4MHz同期整流式降圧DC/DCコンバータ	95%の効率、 $V_{IN}: 3.6V \sim 15V$ 、 $V_{OUT(MIN)} = 0.6V$ 、 $I_Q = 300\mu A$ 、 $I_{SD} < 14\mu A$ 、3mm×3mm QFN-16およびMSOP-16Eパッケージ

36242fb