

## DDR 終端向け、 デュアル 4MHz、±3A 同期整流式降圧コンバータ

### 特長

- DDR の電源、終端およびリファレンス
- 高効率: 最大 94%
- ±3A の出力電流を供給できるデュアル出力
- 入力電圧範囲: 2.25V ~ 5.5V
- 出力電圧精度: ±1%
- V<sub>TT</sub> 出力電圧: 最小 0.5V
- シャットダウン電流: 1μA 以下
- V<sub>TTR</sub> = V<sub>DDQIN</sub>/2、V<sub>FB2</sub> = V<sub>TTR</sub>
- 調整可能なスイッチング周波数: 最大 4MHz
- 内部補償または外部補償
- チャンネル間の位相偏移を選択可能: 0°/90°/180°
- V<sub>DDQ</sub> の内部または外部ソフトスタート、V<sub>TT</sub> の内部ソフトスタート
- パワーグッド状態出力
- 高さの低い 4mm×4mm QFN-24 および TSSOP-24 パッケージ

### アプリケーション

- DDR メモリ
- DDR、DDR2、DDR3 の各規格に対応
- トラッキング電源

### 概要

LTC®3618 は、電流モードの固定周波数アーキテクチャを採用したデュアル同期整流式降圧レギュレータです。入力電圧範囲が 2.25V ~ 5.5V の完全な DDR ソリューションを実現します。

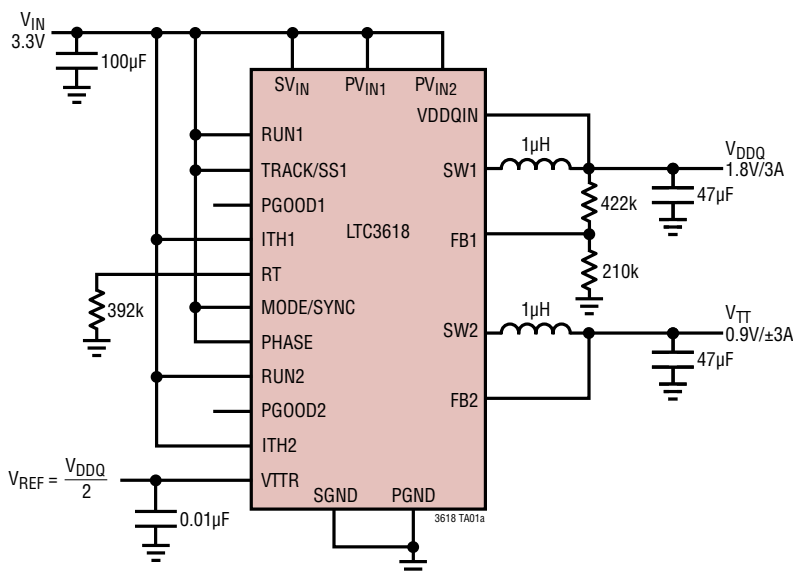
第 1 の降圧レギュレータの出力は、高精度の V<sub>DDQ</sub> 電源を供給します。バッファ付きリファレンスは、V<sub>DDQIN</sub> ピンの電圧の 50% で V<sub>TTR</sub> ピンの電圧を生成し、最大 ±10mA の負荷を駆動します。第 2 のレギュレータは、V<sub>TTR</sub> ピンの電圧に等しい DDR 終端電圧 (V<sub>TT</sub>) を生成します。2 つのレギュレータは両方とも、1MHz のスイッチング周波数で ±3A の負荷電流を供給できます。

動作周波数は最大 4MHz まで外部設定可能なので、小型の表面実装インダクタを使用できます。2 つのチャンネル間の位相偏移を 0°、90°、180° から選択できるので、入力電流リップルを最小限に抑えます。スイッチング・ノイズの影響を受けやすいアプリケーションに対応するため、LTC3618 は最大 4MHz までの外部クロックに同期可能です。

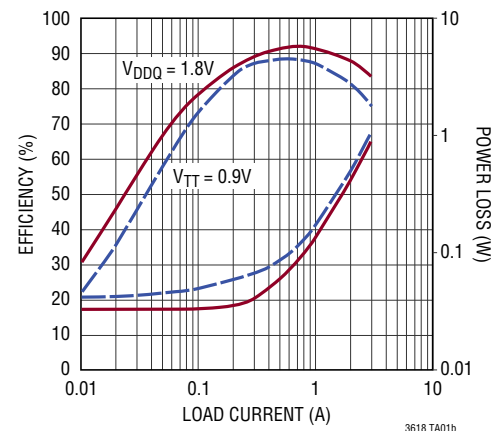
LTC3618 は、4mm×4mm の 24 ピン・リードレス QFN パッケージおよび熱特性が改善された 24 ピン TSSOP パッケージで供給されます。

LT、LTC、LTM、Linear Technology および Linear のロゴは、リニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5481178、6498466、6580258、6611131 を含む米国特許によって保護されています。

### 標準的応用例



効率および電力損失と負荷電流

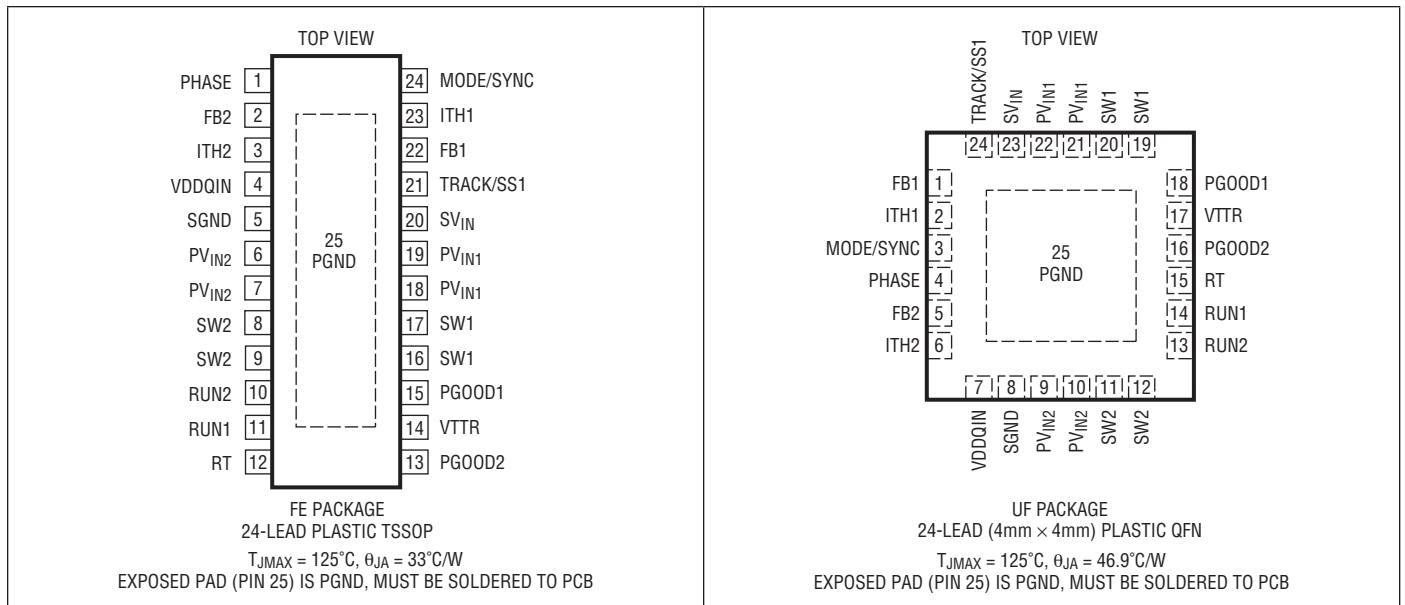


# LTC3618

## 絶対最大定格 (Notes 1、10)

PV <sub>IN1</sub> 、PV <sub>IN2</sub> の電圧	-0.3V ~ 6V	動作接合部温度範囲 (Note 2)	-40°C ~ 125°C
SV <sub>IN</sub> の電圧	-0.3V ~ 6V	保存温度	-65°C ~ 150°C
SW1の電圧	-0.3V ~ (PV <sub>IN1</sub> + 0.3V)	リードの半田付け温度 (TSSOP)	300°C
SW2の電圧	-0.3V ~ (PV <sub>IN2</sub> + 0.3V)	リフロー・ピーク・ボディ温度 (QFN)	260°C
RUN1の電圧	-0.3V ~ (SV <sub>IN</sub> + 0.6V)		
他の全てのピン	-0.3V ~ 6V		

## ピン配置



## 発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3618EFE#PBF	LTC3618EFE#TRPBF	LTC3618FE	24-Lead Plastic TSSOP	-40°C to 125°C
LTC3618IFE#PBF	LTC3618IFE#TRPBF	LTC3618FE	24-Lead Plastic TSSOP	-40°C to 125°C
LTC3618EUF#PBF	LTC3618EUF#TRPBF	3618	24-Lead (4mm × 4mm) Plastic QFN	-40°C to 125°C
LTC3618IUF#PBF	LTC3618IUF#TRPBF	3618	24-Lead (4mm × 4mm) Plastic QFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。鉛ベースの非標準仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

**電気的特性** ●は全動作接合部温度範囲での規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値 (Note 2)。注記がない限り、 $SV_{IN} = PV_{INx} = 3.3\text{V}$ 、 $R_T = 178\text{k}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$V_{IN}$	Operating Voltage Range		●	2.25	5.5	V	
$V_{UVLO}$	Undervoltage Lockout Threshold	$SV_{IN}$ Ramping Down		1.8		V	
		$SV_{IN}$ Ramping Up			2.2	V	
$OVLO$	Overvoltage Lockout Threshold	$SV_{IN}$ Ramping Down Hysteresis		6.2 300		V mV	
$V_{FB1}$	$V_{DDQ}$ Feedback Voltage Internal Reference with Line and Load Regulation	(Note 3) $V_{TRACK/SS1} = SV_{IN}$ $0^\circ\text{C} < T_J < 85^\circ\text{C}$ $-40^\circ\text{C} < T_J < 125^\circ\text{C}$	●	0.592 0.590	0.6 0.608 0.610	V V	
		(Note 3) $V_{TRACK/SS1} = 0.3\text{V}$		0.289	0.3	0.311	V
	Feedback Voltage External Reference (Note 6)	(Note 3) $V_{TRACK/SS1} = 0.5\text{V}$		0.489	0.5	0.511	V
$V_{FB2}$	$V_{TT}$ Feedback Reference Voltage with Line and Load Regulation	$V_{DDQIN} = 1.5\text{V}$	●	$V_{TTR} - 6$	$V_{TTR}$	$V_{TTR} + 6$	mV
$V_{TTR}$	$V_{TTR}$ Output Voltage with Line and Load Regulation	$V_{DDQIN} = 1.5\text{V}$ , $I_{LOAD} = \pm 10\text{mA}$ , $C_{LOAD} = < 0.1\mu\text{F}$	●	$0.49 \cdot V_{DDQ}$	$0.5 \cdot V_{DDQ}$	$0.51 \cdot V_{DDQ}$	V
$I_{FB}$	Feedback Input Current	$V_{FBx} = 0.6\text{V}$	●	0	$\pm 30$	nA	
	$V_{TTR}$ Maximum Output Current				$\pm 10$	mA	
$I_S$	Input Supply Current, Active Mode	$V_{FB1} = 0.5\text{V}$ , $V_{MODE} = SV_{IN}$ , $V_{RUN1} = SV_{IN}$ , $V_{RUN2} = 0\text{V}$ , (Note 5)		2.4		mA	
		$V_{FBx} = 0.5\text{V}$ , $V_{MODE} = SV_{IN}$ , $V_{RUNx} = SV_{IN}$ , (Note 5)		2.8		mA	
	Input Supply Current, Shutdown	$SV_{IN} = PV_{IN} = 5.5\text{V}$ , $V_{RUNx} = 0\text{V}$		0.1	1	$\mu\text{A}$	
$R_{DS(ON)}$	Top Switch On-Resistance	$PV_{INx} = 3.3\text{V}$ (Note 9)		75		$\text{m}\Omega$	
	Bottom Switch On-Resistance	$PV_{INx} = 3.3\text{V}$ (Note 9)		55		$\text{m}\Omega$	
$I_{LIMX}$	Peak Current Limit Positive Limit Negative Limit	Sourcing (Note 7), $V_{FBx} = 0.5\text{V}$		4.2	5.5	8.0	A
		Sinking (Note 7), $V_{FBx} = 0.7\text{V}$		-2.5	-3.5	-5.5	A
$I_{SW(LKG)}$	Switch Leakage Current	$SV_{IN} = PV_{IN} = 5.5\text{V}$ , $V_{RUNx} = 0\text{V}$		0.01	1	$\mu\text{A}$	
$g_{m(EA)}$	Error Amplifier Transconductance	$-5\mu\text{A} < I_{TH} < 5\mu\text{A}$		240		$\mu\text{mho}$	
$I_{EA0}$	Error Amplifier Output Current	(Note 4)		$\pm 30$		$\mu\text{A}$	
$t_{SOFT-START1}$	$V_{DDQ}$ Internal Soft-Start Time	$V_{FB1}$ from 0.06V to 0.54V, $TRACK/SS1 = SV_{IN}$		0.5	1.1	2	ms
$t_{SOFT-START2}$	$V_{TT}$ Internal Soft-Start Time	$V_{FB2}$ from 0V to 0.75V		0.25	0.6	1	ms
$R_{ON}(TRACK/SS1\_DIS)$	TRACK/SS1 Pull-Down Resistance at Start-Up				200	$\Omega$	
$t_{TRACK/SS1\_DIS}$	Soft-Start Discharge Time at Start-Up			65		$\mu\text{s}$	
$f_{OSC}$	Oscillator Frequency	$R_{RT} = 178\text{k}$	●	1.85	2.25	2.65	MHz
	Internal Default Oscillator Frequency	$V_{RT} = SV_{IN}$	●	1.8	2.25	2.7	MHz
$f_{SYNC}$	Synchronization Frequency	$t_{LOW}$ , $t_{HIGH} > 30\text{ns}$		0.4		4	MHz
$V_{MODE/SYNC}$	SYNC Level High Voltage			1.2			V
	SYNC Level Low Voltage				0.3		V
$\varphi_{SW1-SW2}$	Output Phase Shift Between SW1 and SW2	$V_{PHASE} < 0.15 \cdot SV_{IN}$		0			Deg
		$0.35 \cdot SV_{IN} < V_{PHASE} < 0.65 \cdot SV_{IN}$		90			Deg
		$V_{PHASE} > 0.85 \cdot SV_{IN}$		180			Deg

# LTC3618

**電気的特性** ●は全動作接合部温度範囲での規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値 (Note 2)。注記がない限り、 $SV_{IN} = PV_{INx} = 3.3\text{V}$ 、 $R_T = 178\text{k}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{MODE}$ (Note 8)	$V_{MODE}$ High Voltage	Pulse-Skipping Mode	1.0			V
	$V_{MODE}$ Low Voltage	Forced Continuous Mode			0.4	V
PGOOD1	Power Good Voltage Window of $V_{DDQ}$	TRACK/SS1 = $SV_{IN}$ , Entering Window $V_{FB1}$ Ramping Up $V_{FB1}$ Ramping Down	2	-5 5	-2	% %
		TRACK/SS1 = $SV_{IN}$ , Leaving Window $V_{FB1}$ Ramping Up $V_{FB1}$ Ramping Down	-10.5	8 -8	10.5	% %
PGOOD2	Power Good Voltage Window of $V_{TT}$	Entering Window $V_{TT}$ Ramping Up $V_{TT}$ Ramping Down	2.5	-5 5	-2.5	% %
		Leaving Window $V_{FB2}$ Ramping Up $V_{FB2}$ Ramping Down	-10.5	8 -8	10.5	% %
$t_{PGOOD}$	Power Good Blanking Time	Entering/Leaving Window	65	105	140	$\mu\text{s}$
$R_{PGOOD}$	Power Good Pull-Down On-Resistance	$I = 10\text{mA}$	8	12	30	$\Omega$
$V_{RUN}$	$V_{RUN}$ Voltage	Input High Input Low	1		0.4	V V
	Pull-Down Resistance			4		$M\Omega$

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:** LTC3618 は  $T_J$  が  $T_A$  にほぼ等しいパルス負荷条件でテストされる。LTC3618E は、 $0^\circ\text{C} \sim 85^\circ\text{C}$  の動作接合部温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$  の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3618I は  $-40^\circ\text{C} \sim 125^\circ\text{C}$  の動作接合部温度範囲で動作することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。接合部温度 ( $T_J$ ) は周囲温度 ( $T_A$ ) および電力損失 ( $P_D$ ) から次式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

ここで、 $\theta_{JA}$  ( $^\circ\text{C}/\text{W}$ ) はパッケージの熱インピーダンスである。

**Note 3:** このパラメータは、 $V_{FB1}$  をエラーアンプの中間 ( $V_{ITH1} = 0.75\text{V}$ ) にサーボ制御する帰還ループでテストされる。

**Note 4:** ITH ピンの外部補償。

**Note 5:** スイッチング周波数で供給される内部のゲート電荷により動的電源電流は増加する。

**Note 6:** 「ピン機能」セクションの TRACK/SS ピンの説明を参照。

**Note 7:** 電流ソース時、平均出力電流は SW ピンから流れ出すと定義されている。電流をシンク時、平均出力電流は SW ピンに流れ込むと定義されている。シンク・モードは強制連続モードを使う必要がある。

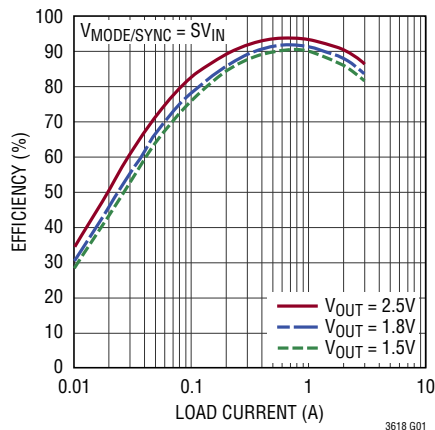
**Note 8:** 「ピン機能」セクションの MODE ピンの説明を参照。

**Note 9:** QFN パッケージについては、設計およびウェハー・レベルの測定値との相関によって保証されている。

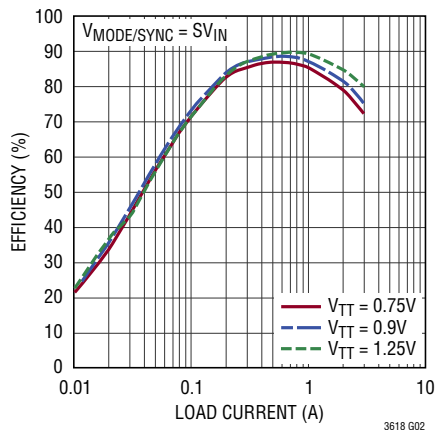
**Note 10:** このデバイスには短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護機能がアクティブなとき接合部温度は  $125^\circ\text{C}$  を超える。規定された最高動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう、またはデバイスを永久的に損傷するおそれがある。

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 3.3\text{V}$ 、 $f = 1\text{MHz}$ 、図3の回路。

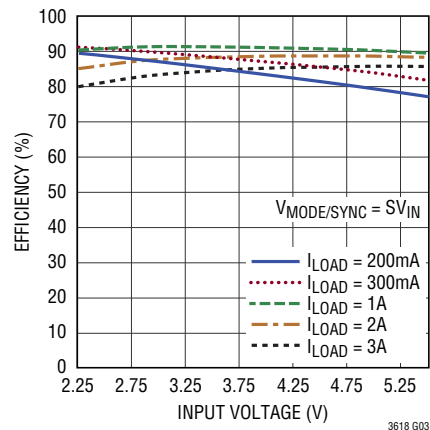
効率と負荷電流



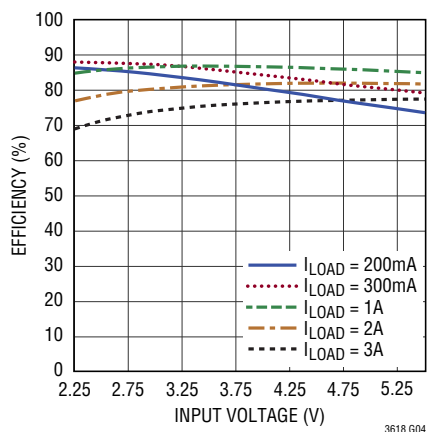
効率と負荷電流



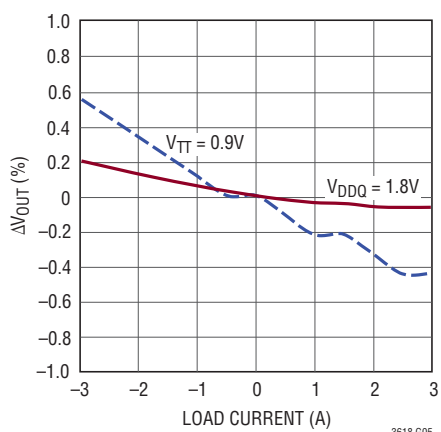
効率と入力電圧  $V_{\text{DDQ}} = 1.8\text{V}$



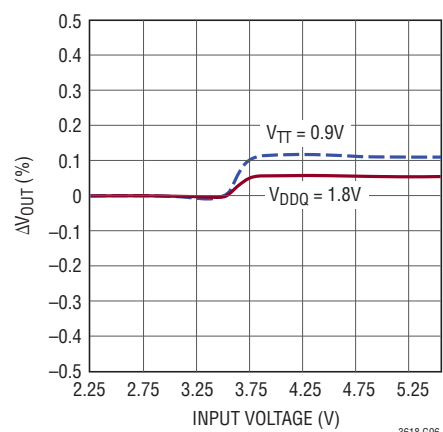
効率と入力電圧  $V_{\text{TT}} = 0.9\text{V}$



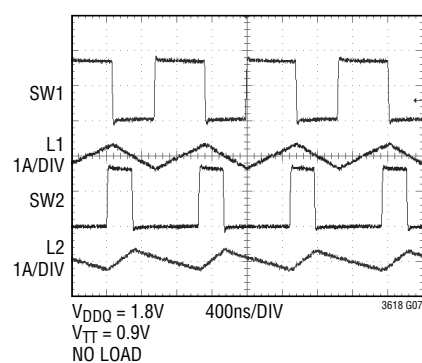
$V_{\text{OUT}}$ のロード・レギュレーション



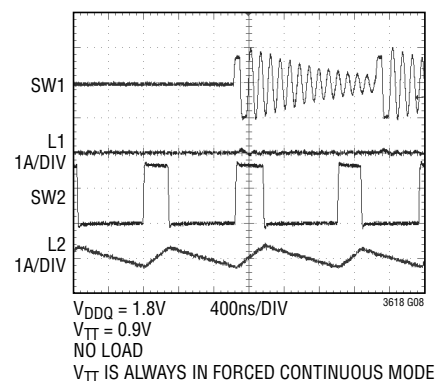
入力電圧の  
ライン・レギュレーション



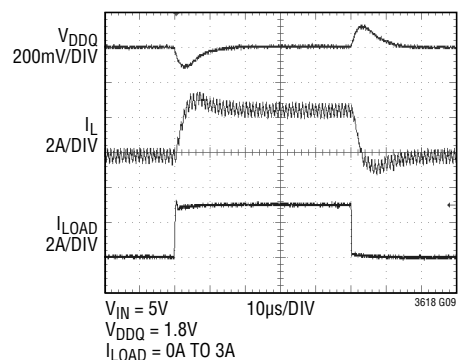
強制連続モード (FCM) の動作



パルス・スキップ・モード



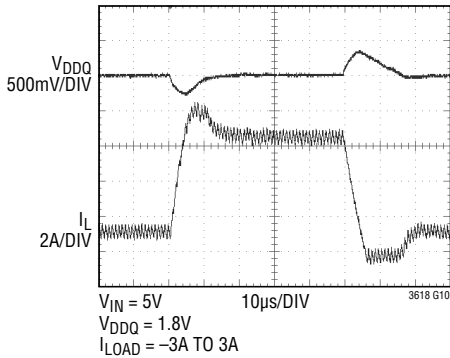
強制連続モード (FCM) の  
内部補償の負荷ステップ過渡



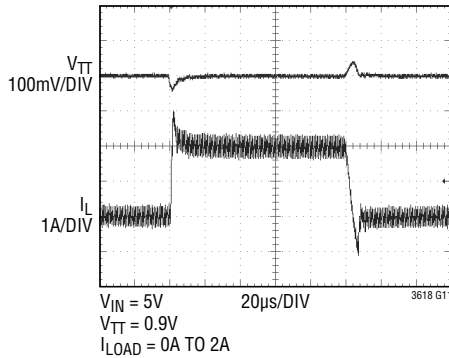
# LTC3618

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 3.3\text{V}$ 、 $f = 1\text{MHz}$ 、図3の回路。

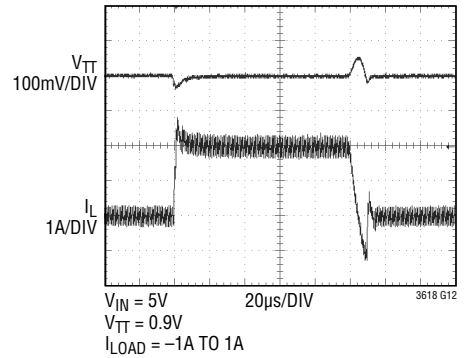
強制連続モードの  
負荷ステップ過渡、内部補償



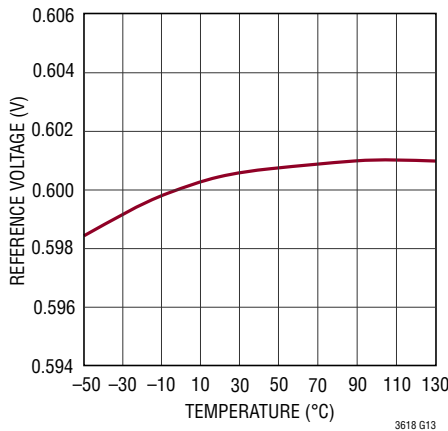
強制連続モードの  
負荷ステップ過渡、内部補償



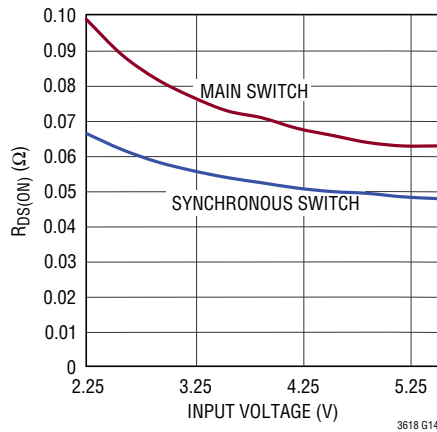
強制連続モードの  
負荷ステップ過渡、内部補償



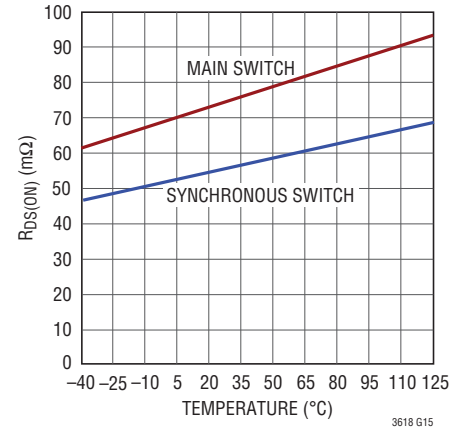
リファレンス電圧と温度



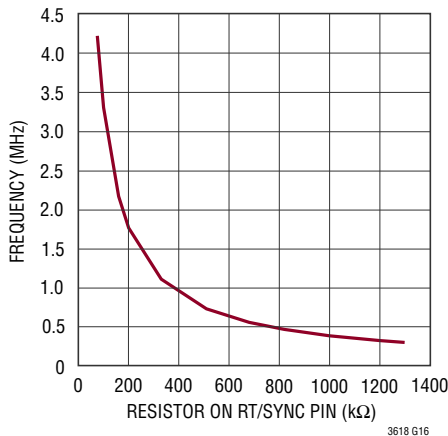
スイッチのオン抵抗と入力電圧



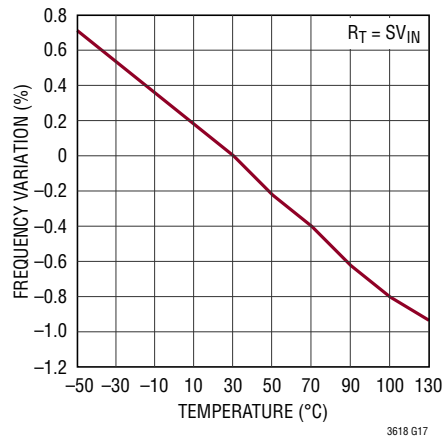
スイッチのオン抵抗と温度



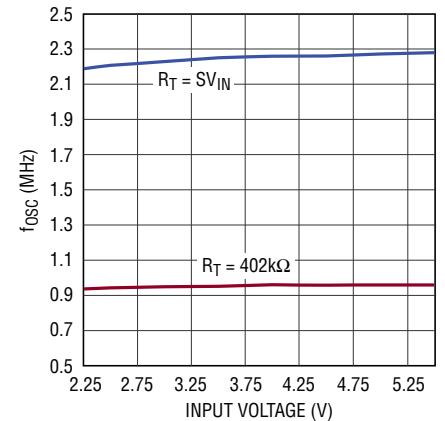
周波数と  $R_T$



周波数と温度

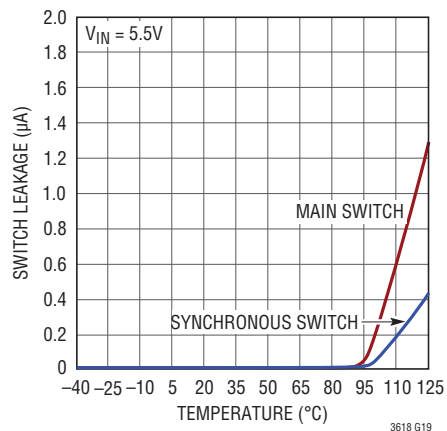


スイッチング周波数と入力電圧

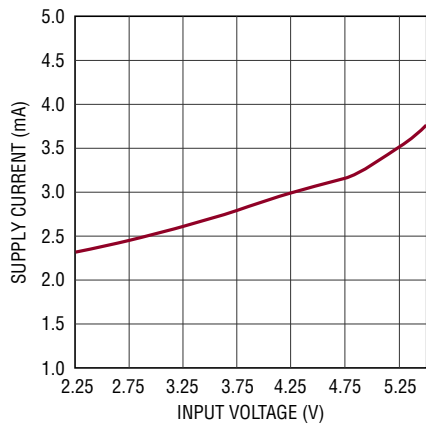


## 標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 3.3\text{V}$ 、 $f = 1\text{MHz}$ 、図3の回路。

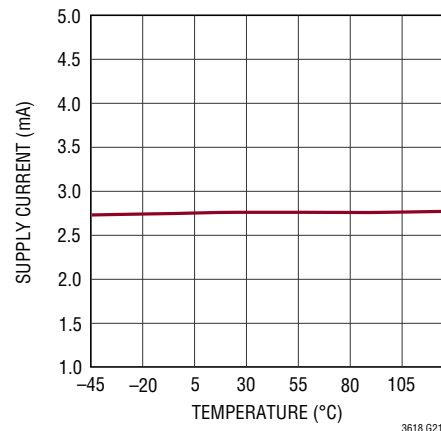
### スイッチのリーク電流と温度



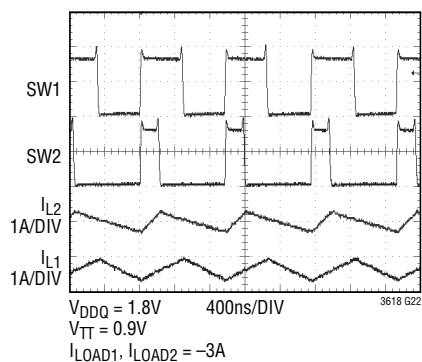
### 無負荷での電源電流と入力電圧



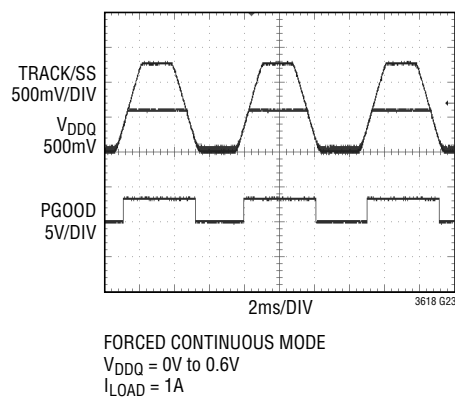
### 無負荷での電源電流と温度



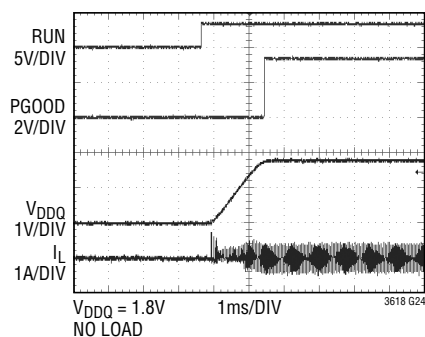
### シンク電流



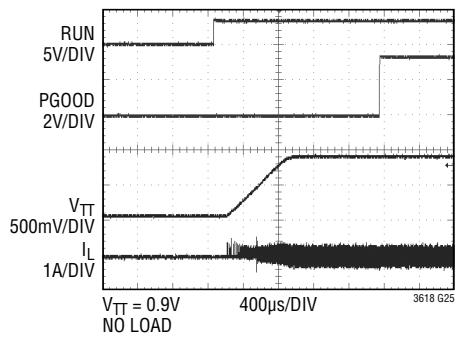
### トラッキングアップ/ トラッキングダウン



### 内部起動 VDDQ



### 内部起動 VTT



## ピン機能 (FE/UF)

**PHASE (ピン1/ピン4) :** 位相シフトの選択。このピンをSGNDに接続するとSW1とSW2の間の位相が $0^\circ$ になります。PHASEを $SV_{IN}$ に接続すると $180^\circ$ の位相シフトが選択されます。PHASEピンを $SV_{IN}$ 電圧の半分の電圧に接続すると、 $90^\circ$ の位相シフトが選択されます。

**$V_{FB2}$  (ピン2/ピン5) :**  $V_{TT}$ の電圧帰還入力ピン。 $V_{FB1}$ を参照。

**ITH2 (ピン3/ピン6) :**  $V_{TT}$ のエラーアンプの補償。ITH1を参照。

**VDDQIN (ピン4/ピン7) :** 外部リファレンス入力。エラーアンプへの内部抵抗分割器は、 $V_{TT}$ の出力電圧を設定します。 $V_{FB2}$ は、 $VDDQIN \cdot 0.5$ に安定化されます。

**SGND (ピン5/ピン8) :** 信号グランド。全ての小信号部品と補償用部品はこのグランド・ピンに接続し、このピンはPGNDに一点接続します。

**$PV_{IN2}$  (ピン6、7/ピン9、10) :**  $V_{TT}$ の電源入力。 $PV_{IN1}$ を参照。

**SW2 (ピン8、9/ピン11、12) :**  $V_{TT}$ スイッチ・ノード。SW1を参照。

**RUN2 (ピン10/ピン13) :**  $V_{TT}$ のイネーブル・ピン。RUN1を参照。

**RUN1 (ピン11/ピン14) :**  $V_{DDQ}$ のイネーブル・ピン。RUN1ピンを入力スレッシュホールド電圧よりも高い値に強制すると、 $V_{DDQ}$ の出力SW1がイネーブルされます。両方の $RUN_x$ ピンをグランドに強制すると、LTC3618をシャットダウンします。シャットダウン時には全ての機能がディスエーブルされ、LTC3618の電源電流は $1\mu A$ 未満になります。

**RT (ピン12/ピン15) :** 発振器周波数。このピンは、2つのモードでスイッチング周波数を設定します。

1. RTからグランドに抵抗を接続すると、その抵抗値に基づいてスイッチング周波数を設定します。
2. このピンを $SV_{IN}$ に接続すると内部2.25MHz発振器周波数をイネーブルします。

**PGOOD2 (ピン13/ピン16) :**  $V_{TT}$ のパワーグッド出力ピン。PGOOD1を参照。

**VTR (ピン14/ピン17) :** 電圧バッファ出力。このピンは、電圧が $VDDQIN \cdot 0.5$ に等しい内部電圧バッファの出力です。出力電流能力は $\pm 10mA$ です。このピンの容量は $0.1\mu F$ を超えないようにしてください。この出力は、RUN2によりイネーブル/ディスエーブルされます。

**PGOOD1 (ピン15/ピン18) :**  $V_{DDQ}$ のパワーグッド出力ピン。チャンネルのFB1電圧がパワーグッド電圧ウィンドウ内にはないときは、オープン・ドレイン出力がグランドにプルダウンされます。PGOOD1は、チャンネルがRUN1ピンによってイネーブルされていない場合、または $SV_{IN}$ で低電圧が検出された場合もプルダウンされます。パワーグッド・ウィンドウは、TRACK/SS1ピンの実際の電圧に応じて移動します。

**SW1 (ピン17、16/ピン19、20) :**  $V_{DDQ}$ のスイッチ・ノード。外部インダクタへの接続。このピンは内部の同期パワーMOSFETスイッチのドレインに接続されています。

**$PV_{IN1}$  (ピン18、19/ピン21、22) :**  $V_{DDQ}$ の電源入力。これらのピンは、 $V_{DDQ}$ の内部パワーPチャンネルMOSFETのソースに接続されています。 $PV_{IN1}$ と $PV_{IN2}$ は互いに独立しています。これらは、 $SV_{IN}$ と等しい電圧または $SV_{IN}$ よりも低い電圧の電源に接続することができます。

**$SV_{IN}$  (ピン20/ピン23) :** 信用入力電源。このピンは内部制御回路に電力を供給し、低電圧ロックアウト・コンパレータによってモニタされます。

**TRACK/SS1 (ピン21/ピン24) :**  $V_{DDQ}$ の内部ソフトスタート、外部ソフトスタート、外部リファレンス入力。 $V_{DDQ}$ の起動動作のタイプは、TRACK/SS1ピンによって以下のようにプログラム可能です。

1. タイミングを固定した内部ソフトスタートは、TRACK/SS1を $SV_{IN}$ に接続することによってプログラムできます。
2. 外部ソフトスタートは、グランドへのコンデンサと $SV_{IN}$ への抵抗によりタイミングを設定してプログラムできます。
3. 別の電源の起動動作のトラッキングをプログラム可能です（「アプリケーション情報」のセクションを参照）。
4. このピンは外部リファレンス入力として使うことができます。

**ITH1 (ピン23/ピン2) :** エラーアンプの補償。ITHからSGNDへの外部補償の接続。電流コンパレータのスレッシュホールドはこの制御電圧に応じて増加します。このピンを $SV_{IN}$ に接続すると、内部補償がイネーブルされます。

**$V_{FB1}$  (ピン22/ピン1) :**  $V_{DDQ}$ の電圧帰還入力ピン。出力に接続された外部抵抗分割器から $V_{DDQ}$ の帰還電圧を受け取ります。



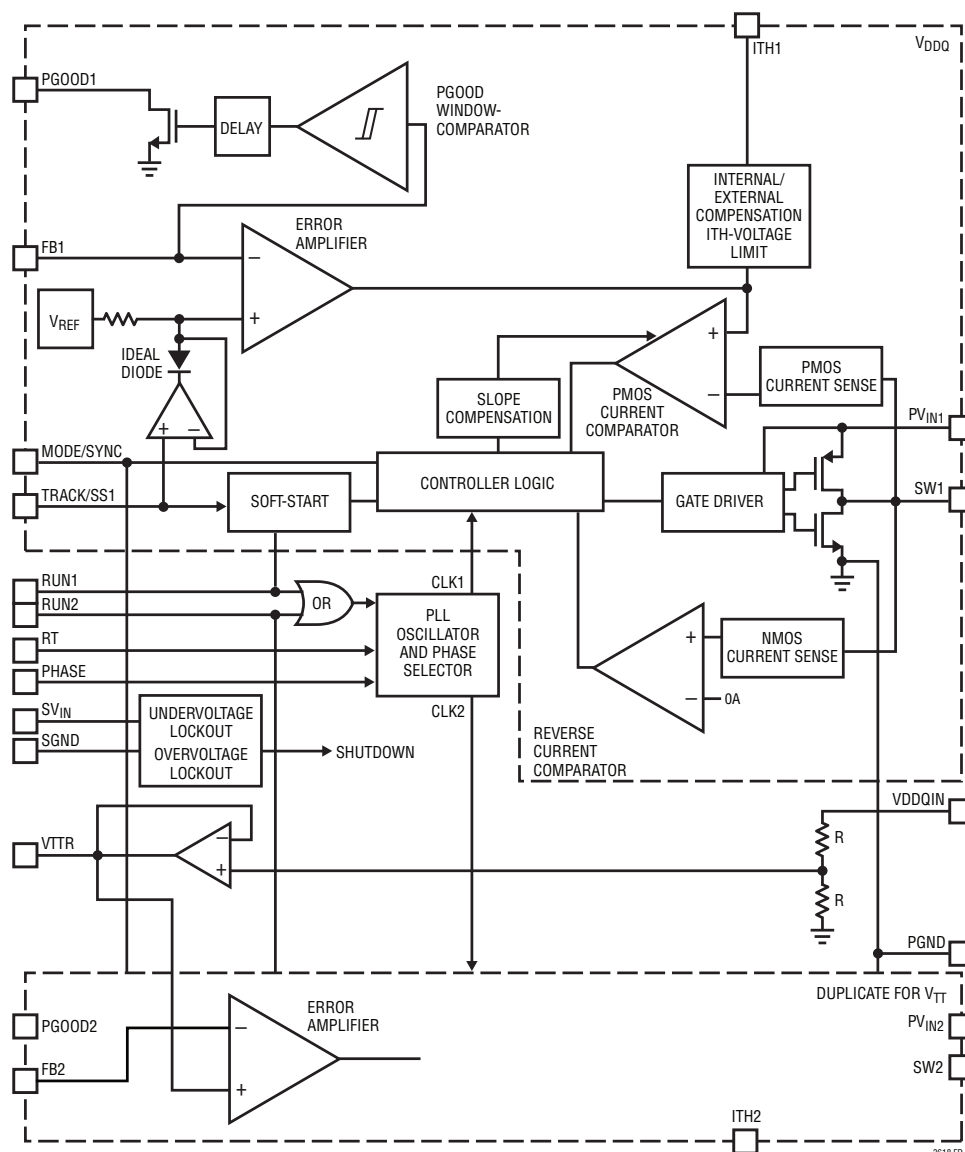
## ピン機能 (FE/UF)

**MODE/SYNC (ピン 24/ピン 3) :** モード選択。

1. MODEピンを $SV_{IN}$ に接続するとパルス・スキップ・モードが、SGNDに接続すると強制連続モードが、 $V_{DDQ}$ のみでイネーブルされます。 $V_{TT}$ のデフォルトの動作モードは、強制連続モードです。MODE/SYNCピンへの入力は、デジタル信号でなければなりません。
2. クロック信号がこのピンに適用されると、スイッチング周波数がこのクロック信号に同期され、 $V_{DDQ}$ で強制連続モードが選択されます。

**PGND (露出パッド・ピン 25/露出パッド・ピン 25) :** 電力グラウンド。背面パッドはパワーNチャネルMOSFETのソースに接続されています。PGNDピンは両方のチャンネルに共通しています。電気的接続と定格の熱性能を得るため、背面パッドはPCBに半田付けする必要があります。詳細については、「動作」と「アプリケーション情報」のセクションを参照してください。

## 機能ブロック図



## 動作

### メイン制御ループ

LTC3618は、電流モード、固定周波数動作のデュアル・モノリシック降圧DC/DCコンバータです。2つ目の降圧コンバータの安定化出力電圧は、 $V_{DDQIN} \cdot 0.5$ です。追加の内部アンプは、 $V_{DDQIN} \cdot 0.5$ に等しいVTTR出力を提供します。これは、 $\pm 10\text{mA}$ の負荷をドライブできます。

通常動作時、各チャンネルの内部トップ・パワースイッチ(PチャンネルMOSFET)が各クロック・サイクルの始点でオンします。電流コンパレータがトリップしてトップ・パワーMOSFETをオフするまで、インダクタを流れる電流が増加します。電流コンパレータがオフするピーク・インダクタ電流はITHピンの電圧によって制御されます。エラーアンプは、帰還信号 $V_{FBX}$ ( $V_{FB1}$ ピンの外付け抵抗分割器による)をリファレンス( $V_{DDQ}$ では $0.6\text{V}$ 、 $V_{TT}$ では $V_{DDQIN} \cdot 0.5$ )と比較して、ITHピンの電圧を調整します。負荷電流が増加すると、リファレンスに比べて帰還電圧が低下します。誤差アンプは平均インダクタ電流が新しい負荷電流に釣り合うまでITH電圧を上昇させます。ITHピンの標準電圧範囲は $0.55\text{V} \sim 1.05\text{V}$ で、 $0.55\text{V}$ がゼロ電流に対応します。

トップ・パワーMOSFETがオフすると、電流リミットに達するか、次のクロック・サイクルが開始されるまで同期パワースイッチ(NチャンネルMOSFET)がオンします。ボトム電流制限は強制連続モードでは標準的に $-4\text{A}$ に設定され、パルス・スキップ・モードでは $0\text{A}$ に設定されます。

RTが $SV_{IN}$ に接続されていると、動作周波数はデフォルトで $2.25\text{MHz}$ になります。または、RTピンとグラウンドの間に接続された外部抵抗によって、またはMODE/SYNCピンに与えられるクロック信号によって動作周波数を設定することができます。ス

イッチング周波数は $400\text{kHz} \sim 4\text{MHz}$ に設定することができます(「アプリケーション情報」のセクションを参照)。

過電圧コンパレータと低電圧コンパレータは、出力電圧が設定ポイントから $\pm 8\%$ (標準)以上変化すると、PGOOD出力を“L”に引き下げます。

### $V_{IN}$ 過電圧保護

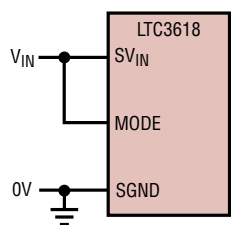
内部パワーMOSFETデバイスを過渡電圧スパイクに対して保護するため、LTC3618は $V_{IN}$ ピンの過電圧状態を連続してモニタします。 $V_{IN}$ が $6.5\text{V}$ を超えると、レギュレータはMOSFETをオフして動作を一時停止します。レギュレータは過電圧状態から抜け出るときソフトスタートを実行します。

### モード選択

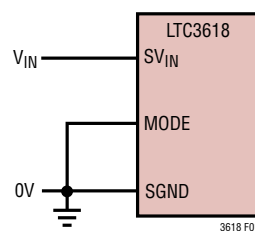
MODE/SYNCピンは、 $V_{DDQ}$ に対して2種類の動作モードのいずれかを選択するのに使います。MODE/SYNCピンが $SV_{IN}$ に接続されている場合、パルス・スキップ・モードが選択されます。グラウンドに接続されている場合、強制連続モードが選択されます(図1)。 $V_{TT}$ は、常に強制連続モードです。

### VTTR 電圧バッファ出力

内部の高精度オペアンプ・バッファは、 $V_{DDQIN} \cdot 0.5$ と等しいVTTRピン電圧を生成します。VTTRは、最大 $10\text{mA}$ の電流をソースおよびシンクでき、 $0.1\mu\text{F}$ コンデンサで安定します。オペアンプの損傷を防ぐため、短絡回路電流制限値は約 $20\text{mA}$ にセットされます。VTTR出力は、 $V_{TT}$ のリファレンス電圧でもあります。そのため、このピンで大きな過渡が発生すると、 $V_{TT}$ 出力の振る舞いに影響します。



1a. パルス・スキップ・モード



1b. 強制連続モード

図1.  $V_{DDQ}$ の動作モード

## 動作

### パルス・スキップ・モード動作

MODE/SYNCピンをSV<sub>IN</sub>に接続すると、V<sub>DDQ</sub>のみでパルス・スキップ・モードがイネーブルされます。負荷電流が減少するにつれ、ピーク・インダクタ電流は、ITH1電圧が(0Aに対応する)550mVより下になるまでは、ITH1ピンの電圧によって決定されます。このポイントで、出力電圧をレギュレーション状態に保つためにスイッチング・サイクルをスキップし始めます。

### 強制連続モードの動作

強制連続モードでは、インダクタ電流は一定のサイクルで流れ、全ての出力電流レベルで最小出力電圧リップルを生じます。

MODE/SYNCピンをグラウンドに接続すると、V<sub>DDQ</sub>において強制連続モード動作が選択されます。

出力が電流をシンクする必要がある場合、強制連続モードを使う必要があります。

### ドロップアウト動作

入力電源電圧が出力電圧に近づくと、デューティ・サイクルが最大オン時間に向かって増加します。電源電圧がさらに低下すると、メイン・スイッチは1サイクルを超えてオン状態に留まり、ついには100%のデューティ・サイクルに達します。このときの出力電圧は、入力電圧から内部PチャネルMOSFETとインダクタの電圧降下を差し引いた電圧になります。

### 低電源動作

LTC3618は2.25Vの入力電源電圧まで動作するように設計されています。低い入力電源電圧で考慮すべきことは、PチャネルとNチャネルのパワースwitchのR<sub>DS(ON)</sub>が5Vの場合に比べて50%増加することです。ユーザーは、低い入力電圧でLTC3618が100%デューティ・サイクルで使用されるとき電力損失を計算して、サーマル・リミットを超えないようにする必要があります。

### スローブ補償とインダクタのピーク電流

スローブ補償により、50%を超えるデューティ・サイクルでの低調波発振が防止されるので、電流モード固定周波数アーキテクチャの安定性が得られます。LTC3618では、インダクタ電流信号に補償ランプを追加することでスローブ補償を実現しています。

### 短絡保護

電流コンパレータがトップ・パワースwitchをオフするピーク・インダクタ電流はITHピンの電圧によって制御されます。

出力電流が増加すると、エラー・アンプは平均インダクタ電流が新しい負荷電流に釣り合うまでITHピンの電圧を上昇させます。通常動作では、LTC3618は最大ITHピン電圧を、約5.5Aのピーク・インダクタ電流に相当する約1.05Vにクランプします。

出力がグラウンドに短絡すると、インダクタ電流は1スイッチング・サイクルの間非常にゆっくり減衰します。LTC3618は2つの手法を使って電流の暴走を防ぎます。

- 出力電圧がその公称値の50%を下回ると、ITHピンのクランプ電圧が下がり、最大ピーク・インダクタ電流が出力電圧に伴って徐々に減少します。出力電圧が0Vに達すると、ITHピンのクランプ電圧は通常動作時のクランプ電圧の40%に低下します。短絡時のピーク・インダクタ電流は、LTC3618の最小オン時間、入力電圧およびインダクタの値によって決まります。このフォールドバック動作は、出力がグラウンドに短絡したときピーク・インダクタ電流を制限するのに役立ちます。これは、内部または外部のソフトスタートおよびトラッキングアップ/トラッキングダウン動作の間ディスエーブルされます(「アプリケーション情報」のセクションを参照)。
- ボトムMOSFETのインダクタ電流が標準6Aを超えて増加すると、トップ・パワーMOSFETがオフに保たれ、インダクタ電流が減少するまでスイッチング・サイクルをスキップします。

## アプリケーション情報

### 動作周波数

動作周波数の選択には、効率と部品サイズ間のトレードオフが必要です。動作周波数を高くすると、小さい値のインダクタとコンデンサを使うことができます。

低い周波数では内部ゲート電荷による損失が減り、効率が改善されますが、出力リップル電圧を低く抑えるには、インダクタンスや容量の値を大きくする必要があります。

LTC3618の動作周波数は、RTピンとグランド間に接続した外部抵抗によって決まります。この抵抗の値により、発振器内の内部タイミング・コンデンサを充放電するのに使われるランプ電流が設定されます。この抵抗の値は次式を使って計算することができます。

$$R_T = \frac{4 \cdot 10^{11} \Omega \text{Hz}}{f_{\text{osc}}}$$

最高4MHzの周波数も可能ですが、LTC3618の最小オン時間により、動作デューティ・サイクルの最小値が制限されます。最小オン時間は標準80nsなので、最小デューティ・サイクルは  $80\text{ns} \cdot 100\% \cdot f_{\text{osc}}(\text{Hz})$  に等しくなります。

RTピンをSV<sub>IN</sub>に接続すると、内部動作周波数をデフォルトの2.25MHzに設定します。

また、最小オン時間により、スイッチング周波数が高いアプリケーションにおけるシンク電流機能も制限されます。図2は、異なる入力電圧におけるシンク電流とスイッチング周波数を示しています。

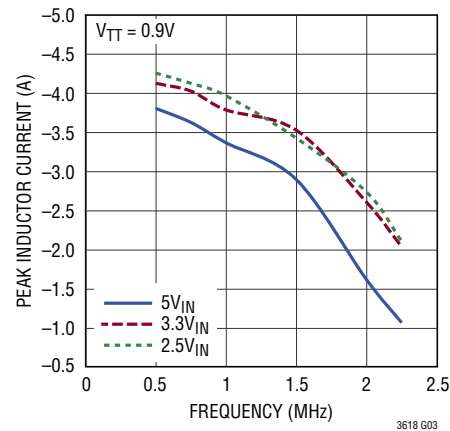


図2. シンク電流とスイッチング周波数

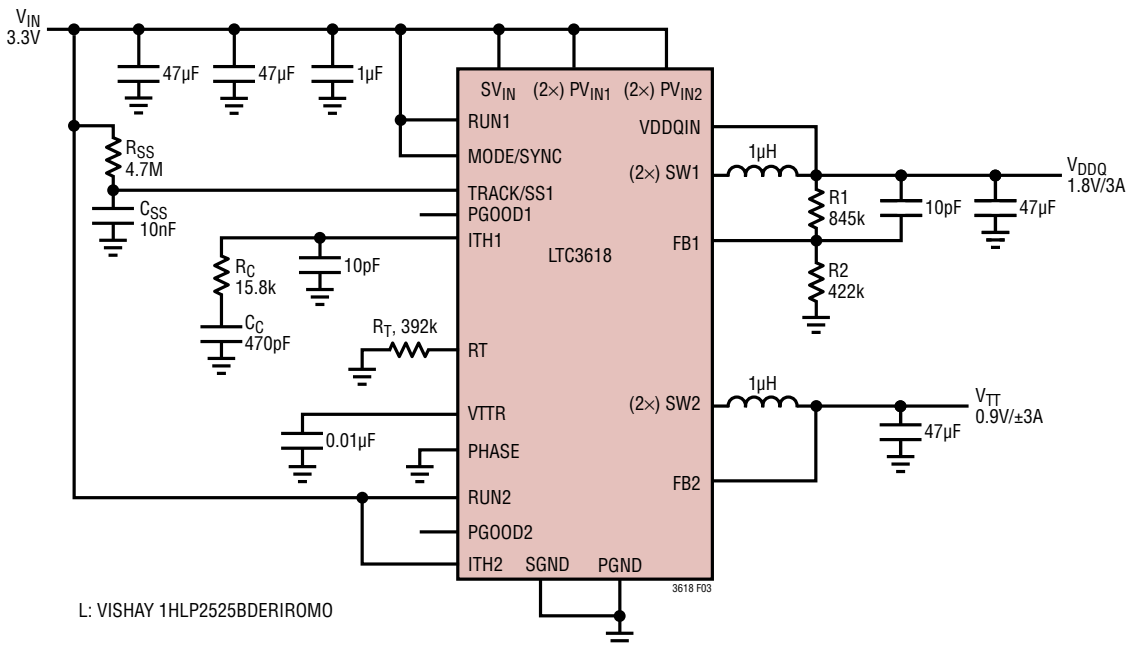


図3. V<sub>DDQ</sub>のソフトスタートと補償(外部からプログラム)、V<sub>TT</sub>の補償(内部でプログラム)

## アプリケーション情報

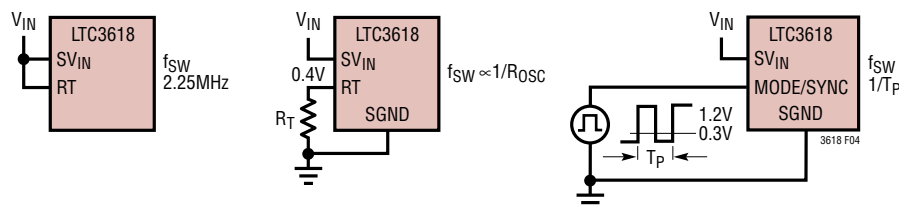


図4. スイッチング周波数の設定

## 周波数同期

方形波クロック信号をMODE/SYNCピンに与えることにより、LTC3618の内部発振器を外部周波数に同期させることができます。同期動作の間、 $V_{DDQ}$ のトップMOSFETのターンオンは外部周波数ソースの立ち上がりエッジにロックします。同期周波数範囲は400kHz～4MHzです。内部スロープ補償は自動的に外部クロック周波数に適応します。

MODE/SYNCクロック入力からSW出力への信号経路では、LTC3618は内部PLLによって外部クロック周波数を処理します。

MODE/SYNCの最初の立ち上がりエッジで外部クロックを検出すると、PLLは内部のデフォルト2.25MHzで起動します。その後、SWの周波数がMODE/SYNCの周波数と位相に一致するまで、内部PLLはセトリングするのに一定数の周期を必要とします。

外部クロック信号が取り去られるとき、LTC3618は外部クロックの不在を検出するのに約5 $\mu$ s必要とします。この間PLLは、デフォルト周波数または選択された周波数(外部抵抗 $R_T$ により設定)に戻るまでクロック・サイクルを供給し続けます。

一般に、レギュレータのクロック周波数の突然の変化はSWピンのタイミングに影響を与え、同様に突然の出力電圧の変化を引き起こす可能性があります。これは、外部クロック周波数が内部の2.25MHzの既定周波数と大きく異なる場合、特に計算に入れておく必要があります。

## 位相の選択

$V_{TT}$ は、PHASEピンの状態、すなわち“L”、ミッドレール、“H”に応じ、 $V_{DDQ}$ に対してそれぞれ同相、180°位相シフト(逆位相)、90°位相シフトで動作します。一般に、逆位相の場合は入力電圧と電流リップルが減少します。スイッチ・ノードSW1、SW2と、 $FB_X$ 、 $ITH_X$ 、 $RT$ に接続された部品や敏感なラインとの間のクロストークは、不安定なスイッチング波形や予期せず大きな入力と出力の電圧リップルを引き起こす可能性があります。

この状況は、スイッチング・ノードの立ち上がり立ち下がりエッジが一致しないように注意深くタイミングをとると改善されます。2つのチャンネルのデューティ・サイクルに依存して、チャンネル間の位相差を選択し、エッジを相互にできるだけ離します。

一方のチャンネルのデューティ・サイクルが40%未満で他方のチャンネルのデューティ・サイクルが60%を超える場合、位相シフトを0°または180°にします(PHASE = SGNDまたは $SV_{IN}$ )。両方のデューティ・サイクルが50%前後の場合は、90°の位相差を選択します(PHASE = 1/2  $SV_{IN}$ )。

## インダクタの選択

与えられた入力電圧と出力電圧に対して、インダクタの値と動作周波数によってインダクタのリップル電流が決まります。リップル電流 $\Delta I_L$ は、 $V_{IN}$ が高いほど増加し、インダクタンスが高いほど減少します。

$$\Delta I_L = \left( \frac{V_{OUT}}{f_{SW} \cdot L} \right) \cdot \left( 1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right)$$

リップル電流を小さくすると、インダクタのコア損失、出力コンデンサのESR損失、さらに出力電圧リップルが減少します。リップ

## アプリケーション情報

ル電流を選択するための妥当な出発点は $\Delta I_L = 0.3 (I_{OUT(MAX)})$ です。最大 $V_{IN}$ で最大リップル電流が発生します。リップル電流が規定された最大値を超えないようにするには、次式に従ってインダクタンスを選択します。

$$L = \left( \frac{V_{OUT}}{f_{SW} \cdot \Delta I_{L(MAX)}} \right) \cdot \left( 1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right)$$

## インダクタのコアを選択

Lの値が求まったら、次にインダクタの種類を選択します。インダクタンス値が同じ場合、実際のコア損失はコア・サイズではなく、選択したインダクタンスによって大きく異なります。インダクタンスが大きいほどコア損失が減少します。残念ながら、インダクタンスを大きくするにはワイヤの巻数を増やす必要があるため銅損失が増加します。

フェライトを使ったタイプはコア損失が極めて低く、高いスイッチング周波数には最適なので、設計目標を銅損失と飽和を防ぐことに集中することができます。フェライト・コアの材質はハードに飽和します。つまり、最大設計ピーク電流を超えると、インダクタンスが急激に低下します。この結果、インダクタのリップル電流が増加し、出力電圧リップルが増加します。フェライト・コアを飽和させないでください。

コアの材質と形状が異なると、インダクタのサイズ/電流の関係および価格/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされた壺型コアは小型で、エネルギー放射は大きくありませんが、類似の特性を有する鉄粉コアのインダクタより一般に高価です。使用するインダクタの種類を選択は価格とサイズの条件や放射フィールド/EMIの条件に主に依存します。LTC3618のアプリケーションで適切に動作する標準的の表面実装インダクタをいくつか表1に示します。

表1. 標準的の表面実装インダクタ

INDUCTANCE ( $\mu$ H)	DCR (m $\Omega$ )	MAX CURRENT (A)	DIMENSIONS (mm)	HEIGHT (mm)
<b>Vishay IHLP-2020BZ-01</b>				
0.33	7.6	25	5.18 × 5.49	2
0.47	8.9	21	5.18 × 5.49	2
0.68	11.2	15	5.18 × 5.49	2
1	18.9	16	5.18 × 5.49	2
<b>Toko DE3518C Series</b>				
0.22	8	24	4.3 × 4.7	2
<b>Sumida CDMC6D28 Series</b>				
0.3	3.2	15.4	6.7 × 7.25	3
0.47	4.2	13.6	6.7 × 7.25	3
0.68	5.4	11.3	6.7 × 7.25	3
1	8.8	8.8	6.7 × 7.25	3
<b>NEC/Tokin MPLC0730L Series</b>				
0.47	4.5	16.6	6.9 × 7.7	3.0
0.75	7.5	12.2	6.9 × 7.7	3.0
1.0	9.0	10.6	6.9 × 7.7	3.0
<b>Coilcraft D01813H Series</b>				
0.33	4	10	8.9 × 6.1	5
0.56	10	7.7	8.9 × 6.1	5
<b>Coilcraft SLC7530 Series</b>				
0.27	0.1	14	7.5 × 6.7	3
0.35	0.1	11	7.5 × 6.7	3
0.4	0.1	8	7.5 × 6.7	3

入力コンデンサ $C_{IN}$ の選択

連続モードでは、PチャネルMOSFETのソース電流は、デューティ・サイクルが $V_{OUT}/V_{IN}$ の方形波になります。大きな過渡電圧を防止するには、最大RMS電流に対応できるサイズの低ESRコンデンサを $C_{IN}$ に使用する必要があります。

コンデンサの最大RMS電流は次式で与えられます。

$$I_{RMS} = I_{OUT(MAX)} \cdot \frac{V_{OUT}}{V_{IN}} \cdot \sqrt{\left( \frac{V_{IN}}{V_{OUT}} - 1 \right)}$$

## アプリケーション情報

この式は  $V_{IN} = 2V_{OUT}$  で最大値をとります。ここで、 $I_{RMS} = I_{OUT}/2$  です。大きく変化させてもそれほど状況が改善されないため、一般にはこの単純な最悪条件が設計に使用されません。コンデンサ・メーカーの規定するリップル電流定格は多くの場合2000時間だけの寿命試験に基づいているので、コンデンサをさらにデレーティングする、つまり必要とされるよりも高い温度定格のコンデンサを選択することを推奨します。サイズまたは高さの設計条件を満たすため、複数のコンデンサを並列に接続することもできます。

### 出力コンデンサ $C_{OUT}$ の選択

$C_{OUT}$  の選択は、電圧リップルおよび負荷ステップに対する過渡応答を小さくするために必要な ESR によって一般に決まります (低 ESR セラミック・コンデンサについては次のセクションで説明します)。一般に、ESR の要件が満たされると、その容量はフィルタ機能にとって十分です。出力リップル  $\Delta V_{OUT}$  は次式で決定されます。

$$\Delta V_{OUT} \leq \Delta I_L \cdot \left( ESR + \frac{1}{8 \cdot f_{SW} \cdot C_{OUT}} \right)$$

ここで、 $f_{SW}$  = 動作周波数、 $C_{OUT}$  = 出力容量、 $\Delta I_L$  = インダクタのリップル電流です。 $\Delta I_L$  は入力電圧に応じて増加するので、出力リップルは入力電圧が最大のとき最大になります。

表面実装のアプリケーションでは、アプリケーションの要求する容量、ESR または実効電流の条件を満たすため、複数のコンデンサを並列接続することがあります。アルミ電解、特殊ポリマー、セラミック、および乾式タンタルの各コンデンサは全て表面実装パッケージで入手できます。

タンタル・コンデンサは最高の容量密度をもっていますが、ESR が大きいことがあり、スイッチング電源に使うためにサージテストされている必要があります。アルミ電解コンデンサの ESR はかなり大きいのですが、リップル電流定格および長期信頼性に対して配慮すれば、コストに非常に敏感なアプリケーションに使うことができます。

### 入力と出力のセラミック・コンデンサ

セラミック・コンデンサは最も ESR が小さく費用対効果が高いのですが、容量密度が低く、電圧係数と温度係数が高く、可聴圧電効果を示します。さらに、寄生インダクタンスをと

なったセラミック・コンデンサは Q が高く、大きなリンギングを引き起こすことがあります。

セラミック・コンデンサの ESR は非常に小さいのでスイッチング・レギュレータに使いたくなります。入力と出力にセラミック・コンデンサだけを使う場合、十分注意する必要があります。

セラミック・コンデンサは温度の影響を受けやすいので、設計者は全動作温度範囲でループの安定性を確認する必要があります。大きな温度係数と電圧係数の影響を最小に抑えるため、X5R または X7R のセラミック・コンデンサだけを使ってください。

セラミック・コンデンサを入力に使い、AC アダプタなど長いコードを通して電源を供給すると、出力の負荷ステップによって  $V_{IN}$  ピンにリンギングが誘起されることがあります。よくても、このリンギングが出力に結合して、ループの不安定性と誤認されることがあります。最悪の場合、この入力のリンギングがデバイスに損傷を与えるほど大きくなる可能性があります。

セラミック・コンデンサの ESR は非常に小さいので、入力コンデンサと出力コンデンサは代りに電荷保存の要件を満たす必要があります。負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。帰還ループが応答するのに要する時間は補償部品と出力コンデンサのサイズに依存します。負荷ステップに応答するには標準で 3~4 サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。出力の垂下  $V_{DROOP}$  は通常最初のサイクルの直線的な低下の約 2~3 倍です。したがって、およそ以下の出力コンデンサのサイズから開始するのが良いでしょう。

$$C_{OUT} \approx \frac{2.5 \cdot \Delta I_{OUT}}{f_{SW} \cdot V_{DROOP}}$$

デューティ・サイクルと負荷ステップの要件に依存して、さらに大きな容量が必要になることがあります。ほとんどのアプリケーションでは、電源のインピーダンスは非常に小さいので、入力コンデンサは単に高周波をバイパスするのに必要です。

## アプリケーション情報

### 出力電圧のプログラミング

$V_{DDQ}$ の出力電圧は、外部抵抗分割器によって設定されます。たとえば、 $V_{DDQ}$ は次式に従って設定することができます。

$$V_{DDQ} = 0.6V \cdot \left(1 + \frac{R1}{R2}\right)$$

図3に示されているように、 $V_{FB1}$ ピンは出力電圧を抵抗分割器によって分圧した電圧を検出することができます。

### パルス・スキップ・モード

低い出力電圧リップルと効率の間を妥協させた $V_{DDQ}$ のパルス・スキップ・モードは、MODE/SYNCピンを $SV_{IN}$ に接続することによって実現することができます。この条件では、ピーク・インダクタ電流は電流コンパレータの最小オン時間によって制限されます。不連続で動作しながら、最小の出力電圧リップルが達成されます。出力負荷が非常に軽いとき、パルス・スキップにより、出力電圧を安定化状態に保ったまま、スイッチングを数サイクルだけスキップすることができます。

### 内部補償と外部補償

レギュレータのループ応答は負荷電流過渡応答を観察すればチェックできます。スイッチング・レギュレータはDC負荷電流ステップに対して応答するのに数サイクルを要します。図5に示すような負荷ステップが発生すると、 $V_{OUT}$ は $\Delta I_{LOAD} \cdot ESR$ だけシフトします。ここで、ESRは $C_{OUT}$ の等価直列抵抗

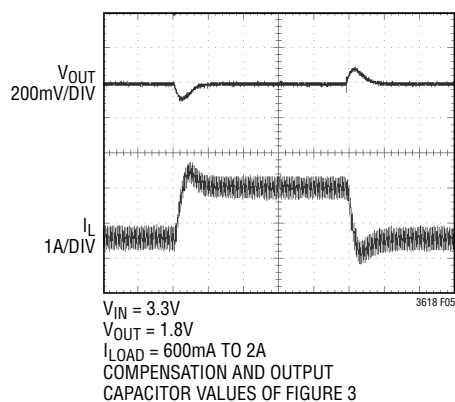


図5. 外部補償を用いた強制連続モード (FCM) の負荷ステップ過渡

です。さらに、 $\Delta I_{LOAD}$ により $C_{OUT}$ の充放電が始まって帰還誤差信号を発生し、レギュレータを電流変化に適應させて $V_{OUT}$ を定常値に回復させます。この回復期間に(安定性に問題があることを示す)過度のオーバーシュートやリングングが発生しないか $V_{OUT}$ をモニタすることができます。ITHピンを利用可能なので、広い範囲の出力コンデンサに対して過渡応答の最適化を図ることができます。

図3に示されているITH1の外部部品(15.8kと470pF)は、ほとんどのアプリケーションにおいて適切な補償を与え、妥当な出発点を与えます。これらの値は、PCBのレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、過渡応答を最適化するために多少は変更することができます。出力コンデンサのさまざまな種類と値によってループの利得と位相が決まるので、まず出力コンデンサを選択する必要があります。ループの利得は $R_C$ を大きくすると増加し、ループの帯域幅は $C_C$ を小さくすると拡大します。 $C_C$ を減少させるのと同じ比率で $R_C$ を増加させるとゼロの周波数は変化しないので、帰還ループの最も重要な周波数範囲で位相シフトが一定に保たれます。出力電圧のセトリングの様子は閉ループ・システムの安定性に関係します。「標準的応用例」のセクションに示す外部補償の強制連続動作回路は、さらに高速な補償を採用することによって負荷ステップ応答を改善しています。

次に、大容量の(>1 $\mu$ F)電源バイパス・コンデンサが接続されている負荷のスイッチが入れられると、さらに大きな過渡変動が発生します。放電きったバイパス・コンデンサが実質的に $C_{OUT}$ と並列接続状態になるため、 $V_{OUT}$ が急降下します。負荷スイッチの抵抗が小さく、かつ短時間でドライブされると、どのようなレギュレータでも出力電圧の急激なステップ変化を防止するだけ素早く電流供給を変えることはできません。デューティ・サイクルと負荷ステップの要件に依存して、さらに大きな出力容量が必要になることがあります。

ITHピンが $SV_{IN}$ に接続されると、内部補償が選択されます。



## アプリケーション情報

### RUNとソフトスタート

RUN<sub>x</sub>ピンを使ってLTC3618の各チャンネルをシャットダウンすることができます。両方のピンを0.3Vより下にすると、LTC3618を低静止電流( $I_Q < 1\mu A$ )のシャットダウン状態にします。

RUN<sub>x</sub>ピンをスレッシュホールドより上にすることによってLTC3618をイネーブルすると、イネーブルされたチャンネルがソフトスタートアップ状態に入ります。V<sub>DDQ</sub>のソフトスタート動作のタイプはTRACK/SS1ピンによって設定されます。ソフトスタート・サイクルは、初期化放電パルスによってTRACK/SS1ピンをSGNDに引き下げ、外付けコンデンサC<sub>SS</sub>を放電して開始されます(図3参照)。

この初期放電は最大33nFまでのコンデンサを放電するのに適切です。もっと大きなコンデンサが必要であれば、外部ソフトスタート抵抗R<sub>SS</sub>をRUNピンに接続してコンデンサを完全に放電します。

1. このピンをSV<sub>IN</sub>に接続すると、V<sub>DDQ</sub>の内部ソフトスタート回路が選択され、1ms以内に最終値にします。
2. ソフトスタート時間を延長したい場合は、図3に示すように、TRACK/SS1ピンに抵抗とコンデンサを接続して外部的に設定することができます。TRACK/SS1ピンに加えられた電圧は、TRACK/SS1が0.6Vを越えるまでV<sub>FB1</sub>の内部リファレンスの値を設定します。外部ソフトスタートによる起動時間は次式を使って計算することができます。

$$t_{SS1} = R_{SS} \cdot C_{SS} \cdot \ln \left( \frac{SV_{IN}}{SV_{IN} - 0.6V} \right)$$

3. 別の電源の出力電圧をトラッキングするのにTRACK/SS1ピンを使うことができます。

V<sub>TTR</sub>電圧は、V<sub>DDQ</sub>のソフトスタート動作と同じ速度で従い、V<sub>TT</sub>の出力電圧をランプアップさせます。RUN2がRUN1の後に“H”に引き上げられた場合、V<sub>TTR</sub>はその内部ソフトスタートに従ってV<sub>TT</sub>の出力電圧を約850mV/msの速さでランプします。

内部と外部のどちらのソフトスタート状態であろうが、スタートアップの間MODE/SYNCピンは無視されて、レギュレータはデフォルトでパルス・スキップ・モードになります。さらに、PGOODピンは“L”に保たれ、周波数フォールドバック機能はディスエーブルされます。

### 出力電圧トラッキング入力

動作状態では、V<sub>DDQ</sub>の別の電源の出力電圧をトラッキングダウン/トラッキングアップするのにTRACK/SS1ピンを使うことができます。V<sub>TRACK/SS1</sub>が再度0.6Vより下になると、LTC3618はダウントラッキング状態に入り、V<sub>DDQ</sub>はTRACK/SS1電圧を基準にします。V<sub>TRACK/SS1</sub>が0.1Vに達すると、スイッチング周波数が1/4に下がり、最小デューティ・サイクルの制限のために出力がTRACK/SS1ピンに従うことが妨げられないようにします。V<sub>TRACK/SS1</sub>が再度0.6Vを超え、V<sub>DDQ</sub>が内部リファレンスを基準にするようになると、再び動作状態になります。

### 効率に関する検討事項

スイッチング・レギュレータの効率は「出力電力 ÷ 入力電力 × 100%」で表されます。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。効率は次式で表すことができます。効率 = 100% - (L1 + L2 + L3 + ...)ここで、L1、L2などは入力電力に対するパーセンテージで表した個々の損失です。

回路内の電力を消費する全ての要素で損失が生じますが、損失の大部分は2つの主な損失要因によって生じます。V<sub>IN</sub>の消費電流による損失とI<sup>2</sup>R損失です。非常に低い負荷電流ではV<sub>IN</sub>の消費電流による損失が効率の損失を支配するのに対して、中程度から高い負荷電流ではI<sup>2</sup>R損失が効率の損失を支配します。標準的な効率曲線では、非常に低い負荷電流での効率曲線は誤解を与えかねません。というのは、実際の電力損失はほとんど問題にならないからです。

1. V<sub>IN</sub>の静止電流は2つの要素からなります。「電気的特性」で与えられているDCバイアス電流および内部のメイン・スイッチと同期スイッチのゲート充電電流です。ゲート電荷電流は、内部パワーMOSFETスイッチのゲート容量を切り替えるときに流れます。ゲートが“H”から“L”、そして再び“H”に切り替わるたびに、微小電荷dQがV<sub>IN</sub>からグラウンドに移動します。したがって、dQ/dtはゲート電荷によりV<sub>IN</sub>から流出する電流であり、一般にDCバイアス電流より大きくなります。DCバイアス損失とゲート電荷損失は両方ともV<sub>IN</sub>に比例するので、それらの影響は電源電圧が高くなると顕著になります。

## アプリケーション情報

2.  $I^2R$  損失は内部スイッチの抵抗  $R_{SW}$  と外部インダクタの抵抗  $R_L$  から計算されます。連続モードでは、インダクタ  $L$  を流れる平均出力電流は、メイン・スイッチと同期スイッチの間で「こま切れ」にされます。したがって、SWピンを見たときの直列抵抗は、次式のとおり、トップ MOSFET とボトム MOSFET の両方の  $R_{DS(ON)}$  およびデューティサイクル (DC) の関数になります。

$$R_{SW} = (R_{DS(ON)TOP})(DC) + (R_{DS(ON)BOT})(1 - DC)$$

トップ MOSFET とボトム MOSFET の両方の  $R_{DS(ON)}$  を「標準的性能特性」の曲線から求めることができます。 $I^2R$  損失を求めるには、単に  $R_{SW}$  を  $R_L$  に加え、その結果に平均出力電流の2乗を掛けます。

$C_{IN}$  や  $C_{OUT}$  の ESR による損失やインダクタのコア損失などその他の損失は一般に全損失の2%以下に過ぎません。

### 熱に関する検討事項

ほとんどのアプリケーションで、LTC3618 は効率が高いので大きな発熱はありません。ただし、周囲温度が高く、(ドロップアウトの場合のように) 低い電源電圧、高いデューティ・サイクルで LTC3618 が動作するアプリケーションでは、発熱がデバイスの最大接合部温度を超えることがあります。接合部温度が約  $160^\circ\text{C}$  に達すると、4つの全てのパワースイッチがオフし、SW ノードが高インピーダンスになります。

LTC3618 の接合部温度が最大値を超えないようにするには何らかの熱解析が必要です。デバイスの接合部温度が消費電力によって最大値を超えるかどうかを判断します。温度上昇は次式で与えられます。

$$T_{RISE} = P_D \cdot \theta_{JA}$$

ここで、 $P_D$  はレギュレータの電力損失、 $\theta_{JA}$  はダイの接合部から周囲温度への熱抵抗です。接合部温度  $T_J$  は次式で与えられます。

$$T_J = T_A + T_{RISE}$$

ここで、 $T_A$  は周囲温度です。

例として次のようなケースを考えてみます。LTC3618 は、入力電圧が  $3.3\text{V}$ 、各チャネルの負荷電流が  $2\text{A}$ 、周囲温度が  $70^\circ\text{C}$  の条件でドロップアウト状態にあります。接合部温度が  $20^\circ\text{C}$  上昇して  $90^\circ\text{C}$  になったとすると、 $R_{DS(ON)}$  は  $0.086\Omega$  になります（「標準的性能特性」のセクションのグラフを参照）。したがって、デバイスによる電力損失は次のとおりです。

$$P_D = (I_1^2 + I_2^2) \cdot R_{DS(ON)} = 0.69\text{W}$$

QFN パッケージの場合、 $\theta_{JA}$  は  $46.9^\circ\text{C/W}$  です。

したがって、 $70^\circ\text{C}$  の周囲温度で動作しているレギュレータの接合部温度はおおよ次のようになります。

$$T_J = 0.69\text{W} \cdot 46.9^\circ\text{C/W} + 70^\circ\text{C} = 102.4^\circ\text{C}$$

非常に低い入力電圧では、スイッチ抵抗  $R_{DS(ON)}$  が増加するので、接合部温度はさらに高くなることに注意してください。高い周囲温度および低い入力電圧で最大負荷電流を流すことは推奨しません。

LTC3618 の熱性能を最大にするには、背面パッドをグランド・プレーンに半田付けします。「PC ボードのレイアウトのチェックリスト」を参照してください。

### 設計例

設計例として、以下の仕様のアプリケーションに LTC3618 を使う場合を考えます。

$$V_{IN} = 3.3\text{V} \sim 5.5\text{V}$$

$$V_{DDQ} = 1.8\text{V}$$

$$V_{TT} = 0.9\text{V}$$

$$I_{OUT1(MAX)} = 3\text{A}$$

$$I_{OUT2(MAX)} = 3\text{A}$$

$$I_{OUT1(MIN)} = 200\text{mA}$$

$$f = 2.25\text{MHz}$$

最初に、タイミング抵抗を計算します。

$$R_{RT} = \frac{4 \cdot 10^{11} \Omega \cdot \text{Hz}}{2.25\text{MHz}} = 178\text{k}$$

## アプリケーション情報

次に、最大  $V_{IN}$  で約 1A のリップル電流になるようにインダクタ値を計算します。

$$L1 = \left( \frac{1.8V}{2.25MHz \cdot 1A} \right) \cdot \left( 1 - \frac{1.8V}{5.5V} \right) = 0.54\mu H$$

$$L2 = \left( \frac{0.9V}{2.25MHz \cdot 1A} \right) \cdot \left( 1 - \frac{0.9V}{5.5V} \right) = 0.33\mu H$$

標準値が  $0.45\mu H$  のインダクタを両方のチャンネルに使うと、最大リップル電流は以下のようになります。

$$\Delta I_{L1} = \left( \frac{1.8V}{2.25MHz \cdot 0.45\mu H} \right) \cdot \left( 1 - \frac{1.8V}{5.5V} \right) = 1.2A$$

$$\Delta I_{L2} = \left( \frac{0.9V}{2.25MHz \cdot 0.45\mu H} \right) \cdot \left( 1 - \frac{0.9V}{5.5V} \right) = 0.71A$$

$C_{OUT}$  は出力電圧リップルの要件を満たす ESR とループの安定性に必要なバルク容量に基づいて選択します。このデザインでは、X5R または X7R 誘電体の  $47\mu F$  セラミック・コンデンサを使用します。

$C_{IN}$  は次の最大電流定格を満たすサイズのものにします。

$$I_{RMS(MAX)} = \frac{I_{OUT1}}{2} + \frac{I_{OUT2}}{2} = 2A_{RMS}$$

ほとんどのアプリケーションでは、 $PV_{IN}$  を 2 個の  $47\mu F$  X5R または X7R セラミック・コンデンサでデカップリングすれば十分です。

最後に、TRACK/SS1 ピンに接続するコンデンサと抵抗の適切な値を選択して、ソフトスタートの時間を定めることができます。最小  $T_{SS} = 5ms$  および  $4.7M$  の抵抗を設定すると、最大  $SV_{IN} = 5.5V$  で次式を解くことができます。

$$C_{SS} = \frac{5ms}{4.7M \cdot \ln\left(\frac{5.5V}{5.5V - 0.6V}\right)} = 9.2nF$$

$10nF$  と  $4.7M$  の標準値により、 $5ms$  の最小ソフトスタート時間が保証されます。図 3 の  $V_{DDQ}$  がこの設計例の回路を示しています。

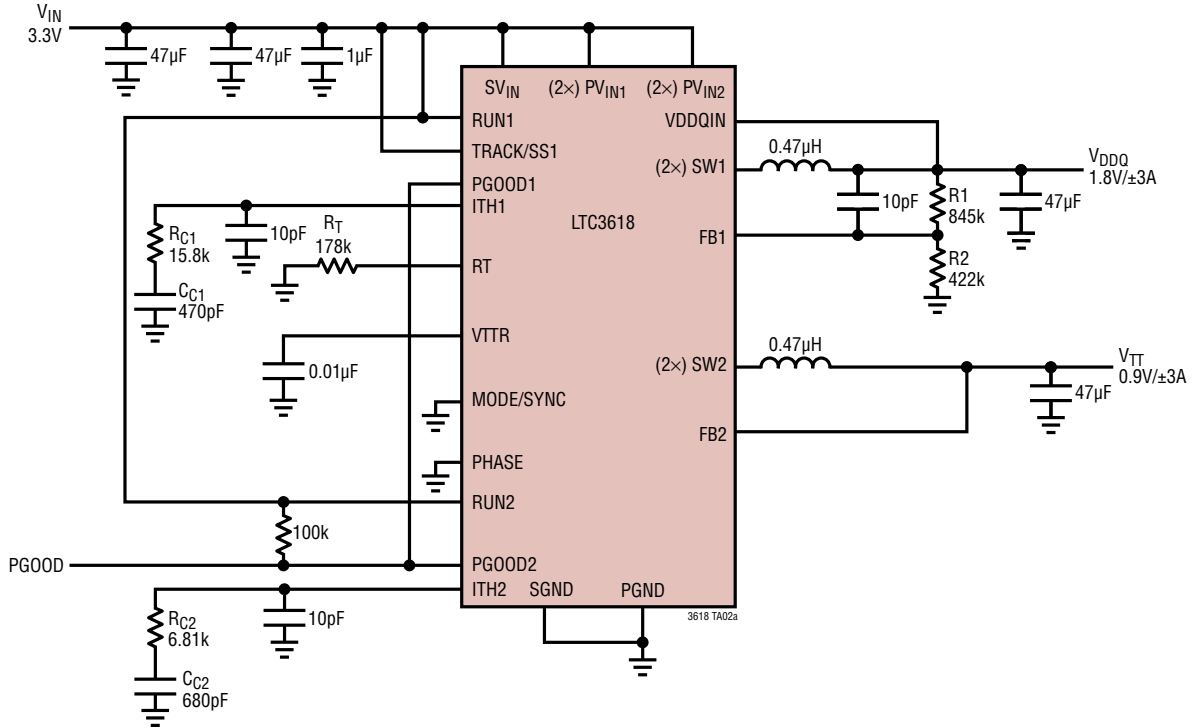
### PC 基板レイアウトのチェックリスト

プリント回路基板をレイアウトするときには、以下のチェックリストを使用して LTC3618 が正しく動作するようにします。

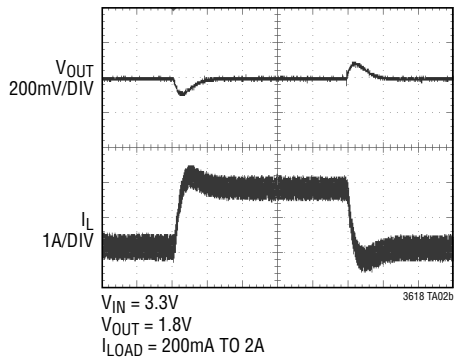
1. グランド・プレーンを推奨します。グランド・プレーン層が使われていなければ、信号グランドと電源グランドを分離し、小信号用部品は 1 点で SGND ピンに戻し、この 1 点を LTC3618 の近くで PGND ノード (背面パッド) に接続します。
2. 入力コンデンサ  $C_{IN}$  の (+) 端子は  $PV_{INx}$  ピンにできるだけ近づけ、(-) 端子は背面パッド PGND にできるだけ近づけて接続します。このコンデンサは内部パワー MOSFET に AC 電流を供給します。
3. スイッチング・ノード  $SWx$  は全ての敏感な小信号ノード  $FBx$ 、 $ITHx$ 、 $RT$  から離します。
4. 全ての層の全ての未使用領域を銅で覆います。銅で覆うと電力部品の温度上昇が小さくなります。最良の性能を得るため、銅領域を PGND (背面パッド) に接続します。
5.  $V_{FBx}$  ピンは帰還抵抗に直接接続します。抵抗分割器は  $V_{OUTx}$  と SGND の間に接続する必要があります。

## 標準的応用例

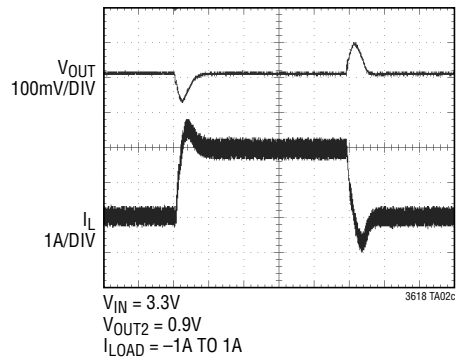
外部補償、強制連続動作、  
同相スイッチング、共通PGOOD出力



負荷ステップ過渡  $V_{DDQ}$



負荷ステップ過渡  $V_{TT}$

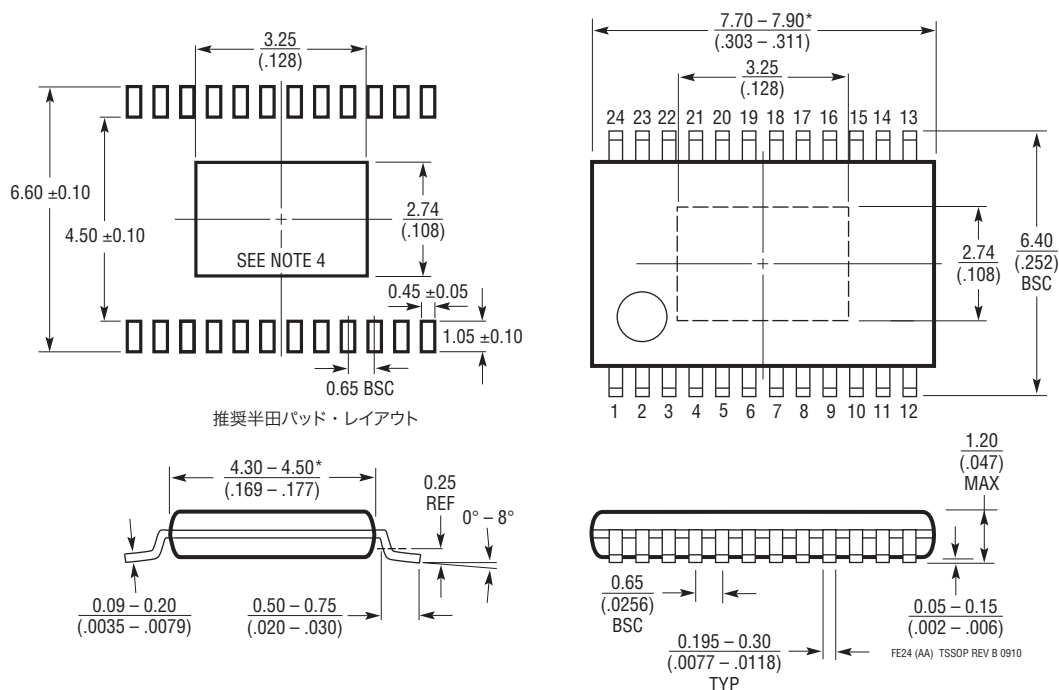


パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください

FE Package  
24-Lead Plastic TSSOP (4.4mm)  
(Reference LTC DWG # 05-08-1771 Rev B)

Exposed Pad Variation AA



推奨半田パッド・レイアウト

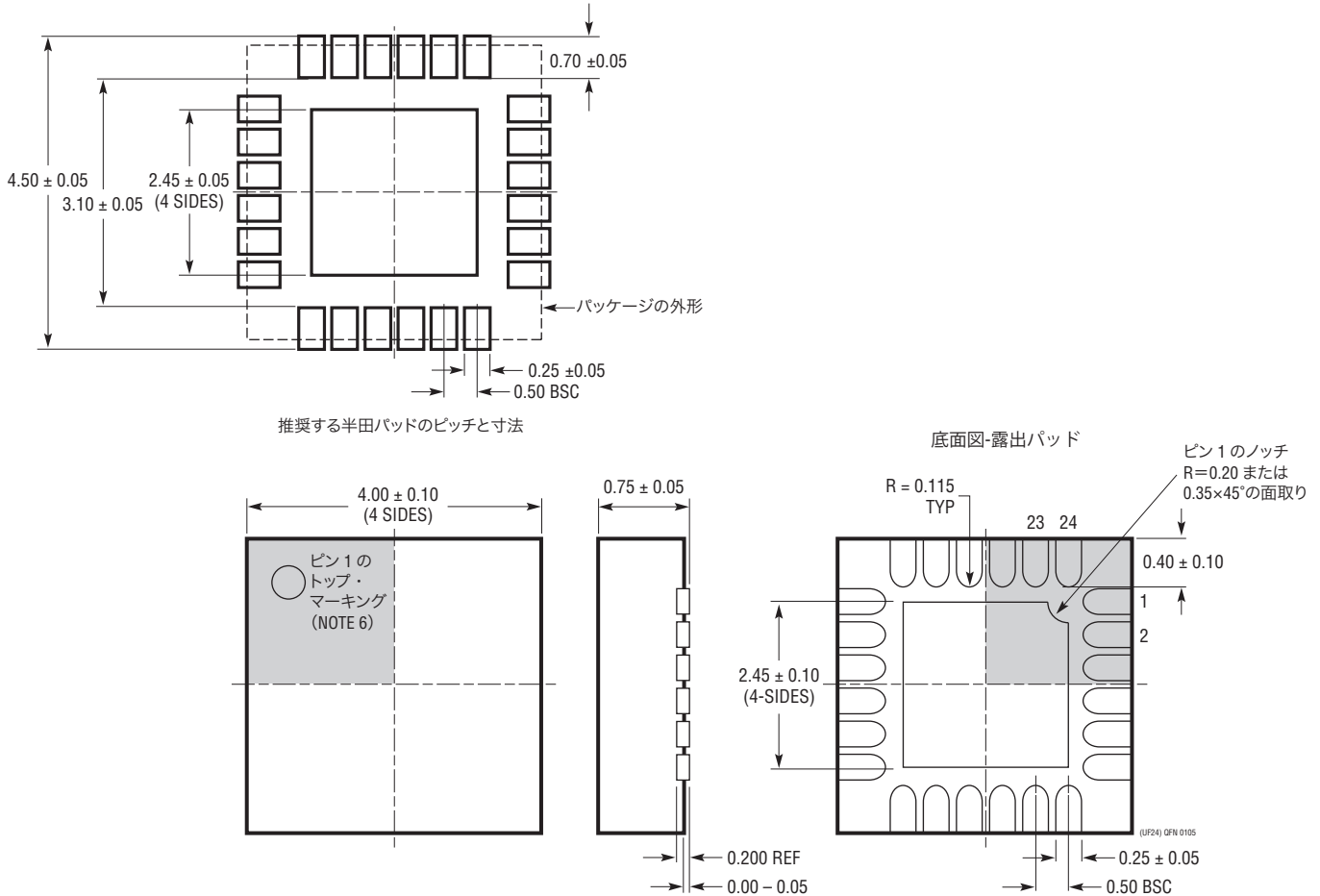
NOTE:

- 標準寸法：ミリメートル
  - 寸法は  $\frac{\text{ミリメートル}}{\text{(インチ)}}$
  - 図は実寸とは異なる
  - 露出パッド接着のための推奨最小 PCB メタルサイズ
- \* 寸法にはモールドのバリを含まない。  
モールドのバリは各サイドで  $0.150\text{mm}$  ( $0.006^*$ ) を超えないこと

## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください

### UF Package 24-Lead Plastic QFN (4mm × 4mm) (Reference LTC DWG # 05-08-1697)



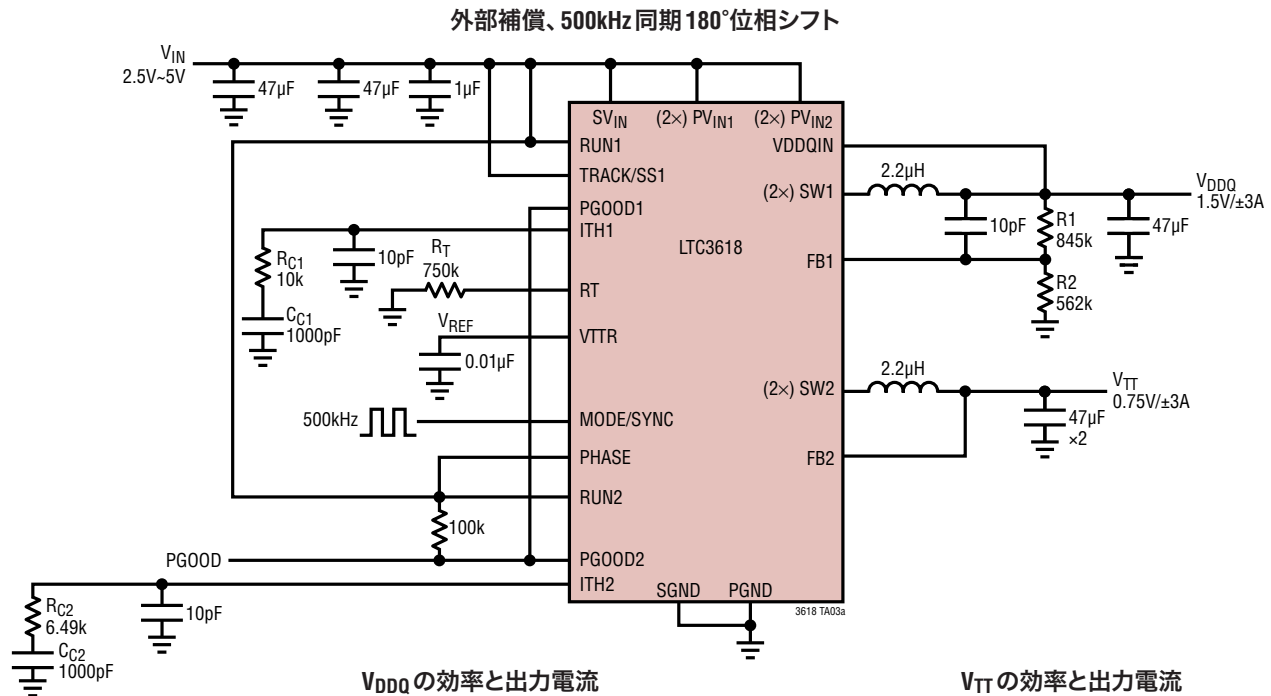
#### NOTE:

- 図は JEDEC パッケージ外形 M0-220 のバリエーション (WGGD-X) に含めるよう提案されている (承認待ち)
- 図は実寸とは異なる
- 全ての寸法はミリメートル
- パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。  
モールドのバリは (もしあれば) 各サイドで  $0.15$ mm を超えないこと
- 露出パッドは半田メッキとする
- 網掛けの部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

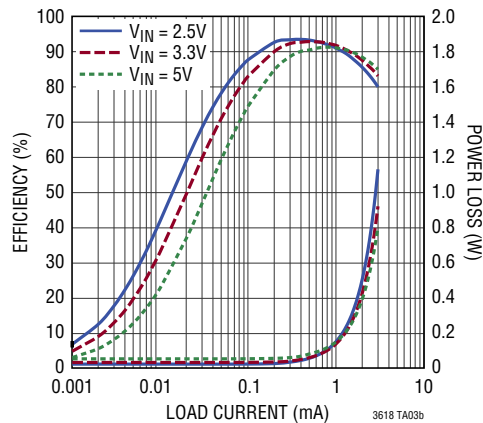
## 改訂履歴

REV	日付	概要	ページ番号
A	11/11	「特長」に「DDR 電源、終端およびリファレンス」を追加	1
		「電気的特性」の LIMX 仕様に条件を追加	3
		Note 5 を削除	4
B	12/11	「絶対最大定格」に RUN1 を挿入	2
C	10/13	「熱に関する検討事項」のセクションを修正	18

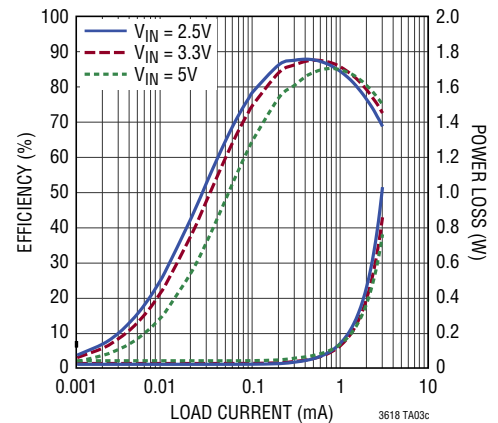
## 標準的応用例



**V<sub>DDQ</sub> の効率と出力電流**



**V<sub>TT</sub> の効率と出力電流**



## 関連製品

製品番号	説明	注釈
LTC3546	5.5V、デュアル 3A/1A、4MHz 同期整流式降圧 DC/DC コンバータ	95% の効率、 $V_{IN}: 2.25V \sim 5.5V$ 、 $V_{OUT(MIN)} = 0.6V$ 、 $I_Q = 160\mu A$ 、 $I_{SD} < 1\mu A$ 、4mm×5mm QFN-28 パッケージ
LTC3417A-2	5.5V、デュアル 1.5A/1A、4MHz 同期整流式降圧 DC/DC コンバータ	95% の効率、 $V_{IN}: 2.25V \sim 5.5V$ 、 $V_{OUT(MIN)} = 0.8V$ 、 $I_Q = 125\mu A$ 、 $I_{SD} < 1\mu A$ 、TSSOP-16E および 3mm×5mm DFN-16 パッケージ
LTC3612	5.5V、3A、4MHz 同期整流式降圧 DC/DC コンバータ	95% の効率、 $V_{IN}: 2.25V \sim 5.5V$ 、 $V_{OUT(MIN)} = 0.6V$ 、 $I_Q = 75\mu A$ 、 $I_{SD} < 1\mu A$ 、3mm×4mm QFN-20 および TSSOP-20E パッケージ
LTC3614	5.5V、4A、4MHz 同期整流式降圧 DC/DC コンバータ	95% の効率、 $V_{IN}: 2.25V \sim 5.5V$ 、 $V_{OUT(MIN)} = 0.6V$ 、 $I_Q = 75\mu A$ 、 $I_{SD} < 1\mu A$ 、3mm×4mm QFN-20 および TSSOP-20E パッケージ
LTC3616	5.5V、6A、4MHz 同期整流式降圧 DC/DC コンバータ	95% の効率、 $V_{IN}: 2.25V \sim 5.5V$ 、 $V_{OUT(MIN)} = 0.6V$ 、 $I_Q = 75\mu A$ 、 $I_{SD} < 1\mu A$ 、3mm×5mm QFN-24 パッケージ
LTC3617	DDR 終端向け ±6A モノリシック同期整流式降圧レギュレータ	90% を超える効率、 $V_{IN}: 2.25V \sim 5.5V$ 、5k $V_{OUT(MIN)} = 0.5V$ 、3mm×5mm QFN-24 パッケージ