

差動出力検出を備えた24V、15A モノリシック降圧レギュレータ

特長

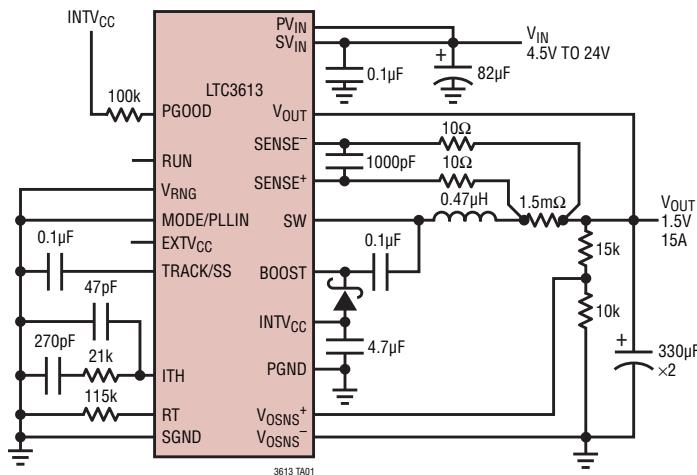
- 広い入力電圧範囲: 4.5V ~ 24V
出力電圧範囲: 最大 15A で 0.6V ~ 5.5V
- 出力電圧精度: $\pm 0.67\%$
- オン時間制御の谷電流モード・アーキテクチャ、優れた電流シェアリング
- 200kHz ~ 1MHz 範囲でプログラム可能 & 外部クロックに同期可能な周波数
- R_{SENSE} またはインダクタの DCR による電流検出 (高精度の電流制限付き)
- 高速過渡応答
- 差動出力電圧検出により、500mV の同相リモート・グランドが可能
- $t_{ON(MIN)} = 65\text{ns}$, $t_{OFF(MIN)} = 105\text{ns}$
- 過電圧保護と電流制限フォールドバック
- パワーグッド出力電圧モニタ
- 起動時の電圧トラッキング
- 内部 LDO をバイパスする外部 V_{CC} 入力
- マイクロパワーのシャットダウン: $I_Q = 15\mu\text{A}$
- 7mm × 9mm 56 ピン QFN パッケージ

アプリケーション

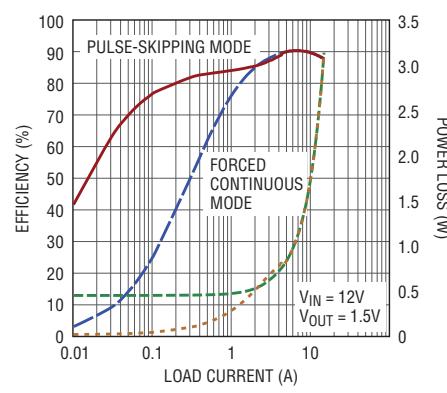
- 配電システム
- ポイントオブロード・コンバータ
- サーバ

標準的応用例

高効率の大電力降圧コンバータ



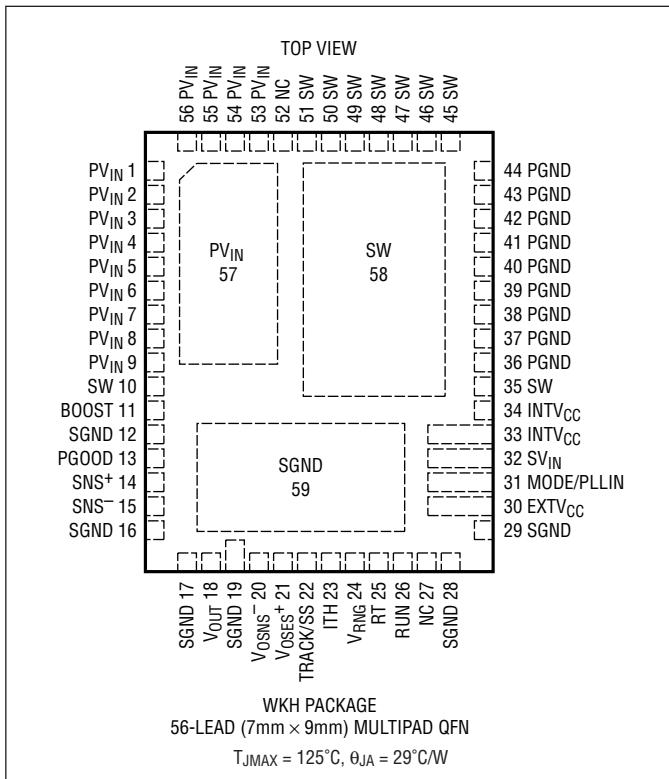
効率および電力損失と負荷電流



絶対最大定格 (Note 1)

電源電圧 (PV _{IN} 、SV _{IN})	-0.3V ~ 24V
BOOSTの電圧	-0.3V ~ 30V
SWの電圧	-0.3V ~ 24V
INTV _{CC} 、EXTV _{CC} 、(BOOST-SW)、MODE/PLLIN、VRNG、PGOOD、RUNの電圧	-0.3V ~ 6V
V _{OSNS} ⁺ 、V _{OSNS} ⁻ の電圧	-0.6V ~ (INTV _{CC} + 0.3V)
V _{OUT} 、SENSE ⁺ 、SENSE ⁻ の電圧	-0.6V ~ 6V
RT、ITHの電圧	-0.3V ~ (INTV _{CC} + 0.3V)
TRACK/SSの電圧	-0.3V ~ 5V
動作接合部温度範囲 (Note 2、4)	-40°C ~ 125°C
保存温度範囲	-65°C ~ 150°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3613EWKH#PBF	LTC3613EWKH#TRPBF	LTC3613WKH	56-Lead (7mm x 9mm) Plastic QFN	-40°C to 125°C
LTC3613IWKH#PBF	LTC3613IWKH#TRPBF	LTC3613WKH	56-Lead (7mm x 9mm) Plastic QFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/designtools/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性 ●は規定の動作接合部温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $\text{SV}_{\text{IN}} = 15\text{V}$ 、 $\text{V}_{\text{FB}} = \text{V}_{\text{OSNS}^+} - \text{V}_{\text{OSNS}^-}$ 。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Main Control Loop							
V_{IN}	Input Voltage Operating Range		●	4.5	24	V	
V_{OUT}	Output Voltage Operating Range		●	0.6	5.5	V	
I_Q	Input DC Supply Current Normal Shutdown Supply Current	MODE/PLLIN = INTV_{CC} $\text{RUN} = 0\text{V}$		2 15	4 25	mA μA	
V_{REG}	Regulated Differential Feedback Voltage ($\text{V}_{\text{OSNS}^+} - \text{V}_{\text{OSNS}^-}$)	$\text{I}_{\text{TH}} = 1.2\text{V}$ (Note 3) $T_A = 25^\circ\text{C}$ $T_A = 0^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C	● ● ●	0.5985 0.596 0.594	0.6 0.6 0.6	0.6015 0.604 0.606	V
	Regulated Differential Feedback Voltage Over Line, Load and Common Mode ($\text{V}_{\text{OSNS}^+} - \text{V}_{\text{OSNS}^-}$)	$\text{V}_{\text{IN}} = 4.5\text{V}$ to 24V , $\text{I}_{\text{TH}} = 0.5\text{V}$ to 1.9V , $\text{V}_{\text{OSNS}^-} = \pm 500\text{mV}$ (Note 3) $T_A = 0^\circ\text{C}$ to 85°C $T_A = -40^\circ\text{C}$ to 125°C	● ●	0.594 0.591	0.6 0.6	0.606 0.609	V
$\text{t}_{\text{ON(MIN)}}$	Minimum On-Time				65	ns	
$\text{t}_{\text{OFF(MIN)}}$	Minimum Off-Time				105	ns	
$\text{g}_{\text{m(EA)}}$	Error Amplifier Transconductance	$\text{I}_{\text{TH}} = 1.2\text{V}$ (Note 3)	●	1.4	1.7	2	mS
$\text{V}_{\text{SENSE(MAX)}}$	Valley Current Sense Threshold, $\text{V}_{\text{SENSE}^+} - \text{V}_{\text{SENSE}^-}$, Peak Current = Valley + Ripple	$\text{V}_{\text{RNG}} = 2\text{V}$, $\text{V}_{\text{FB}} = 0.57\text{V}$ $\text{V}_{\text{RNG}} = 0\text{V}$, $\text{V}_{\text{FB}} = 0.57\text{V}$ $\text{V}_{\text{RNG}} = \text{INTV}_{\text{CC}}$, $\text{V}_{\text{FB}} = 0.57\text{V}$	● ● ●	80 22 39	100 30 50	120 38 61	mV
	Minimum Current Sense Threshold, $\text{V}_{\text{SENSE}^+} - \text{V}_{\text{SENSE}^-}$, Force Continuous Operation	$\text{V}_{\text{RNG}} = 2\text{V}$, $\text{V}_{\text{FB}} = 0.63\text{V}$ $\text{V}_{\text{RNG}} = 0\text{V}$, $\text{V}_{\text{FB}} = 0.63\text{V}$ $\text{V}_{\text{RNG}} = \text{INTV}_{\text{CC}}$, $\text{V}_{\text{FB}} = 0.63\text{V}$			-50 -15 -25		mV mV mV
$\text{V}_{\text{SENSE(CM)}}$	SENSE ⁺ , SENSE ⁻ Voltage Range (Common Mode)		●	-0.5	5.5	V	
I_{SENSE}	SENSE ⁺ , SENSE ⁻ Input Bias Current	$\text{V}_{\text{SENSE(CM)}} = 0.6\text{V}$ $\text{V}_{\text{SENSE(CM)}} = 5\text{V}$		± 5 1	± 50 4	nA μA	
$\text{V}_{\text{RUN(TH)}}$	RUN Pin On Threshold	$\text{V}_{\text{RUN}} \text{ Rising}$	●	1.1	1.2	1.3	V
$\text{V}_{\text{RUN(HYS)}}$	RUN Pin Hysteresis				80		mV
I_{SS}	Soft-Start Charging Current	$\text{V}_{\text{TRACKSS}} = 0\text{V}$			1.0		μA
UVLO	INTV _{CC} Undervoltage Lockout INTV _{CC} Undervoltage Lockout Release	Falling Rising	● ●	3.4 4.2	3.65 4.5	4.0 4.5	V
$\text{I}_{\text{VOSNS}^+}$	V_{OSNS^+} Input Bias Current	$\text{V}_{\text{FB}} = 0.6\text{V}$			± 5	± 25	nA
$\text{I}_{\text{VOSNS}^-}$	V_{OSNS^-} Input Bias Current	$\text{V}_{\text{FB}} = 0.6\text{V}$			-15	-50	μA

電気的特性 ●は規定の動作接合部温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $\text{V}_{\text{IN}} = 15\text{V}$ 、 $\text{V}_{\text{FB}} = \text{V}_{\text{OSNS}^+} - \text{V}_{\text{OSNS}^-}$ 。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
発振器とクロック同期						
fosc	Free Running Switching Frequency	$R_T = 205\text{k}$ $R_T = 80.6\text{k}$ $R_T = 38.8\text{k}$	175 450 900	200 500 1000	225 550 1100	kHz kHz kHz
CLK _{IH}	Clock Input High Level Into Mode/PLLIN		2			V
CLK _{IL}	Clock Input Low Level Into Mode/PLLIN				0.5	V
内部 V_{CC} レギュレータと外部 V_{CC}						
INTV _{CC}	Internal V_{CC} Voltage	$6\text{V} < \text{V}_{\text{IN}} < 24\text{V}$	5.1	5.3	5.55	V
INTV _{CC(%)}	Internal V_{CC} Load Regulation	$I_{\text{CC}} = 0\text{mA}$ to 50mA		-1	-2	%
EXTV _{CC(TH)}	EXTV _{CC} Switchover Voltage	EXTV _{CC} Rising	4.4	4.6	4.75	V
EXTV _{CC(HYS)}	EXTV _{CC} Switchover Hysteresis			200		mV
$\Delta\text{INTV}_{\text{CC}}$	EXTV _{CC} Voltage Drop	$\text{V}_{\text{EXTVCC}} = 5\text{V}$. $I_{\text{CC}} = 50\text{mA}$		200		mV
PGOOD 出力						
PGD _{OV}	PGOOD Upper Threshold	V_{FB} Rising (With Respect to Regulated Feedback Voltage V_{REG})	5	7.5	10	%
PGD _{UV}	PGOOD Lower Threshold	V_{FB} Falling (With Respect to Regulated Feedback Voltage V_{REG})	-10	-7.5	-5	%
PGD _{HYS}	PGOOD Hysteresis	V_{FB} Returning		2		%
$\text{V}_{\text{PGD(LO)}}$	PGOOD Low Voltage	$I_{\text{PGOOD}} = 5\text{mA}$		0.15	0.4	V
$t_{\text{PGD}(FALL)}$	Delay from OV/UV Fault to PGOOD Falling	(Note 5)		20		μs
$t_{\text{PGD}(RISE)}$	Delay from OV/UV Recovery to PGOOD Rising	(Note 5)		10		μs
$\text{R}_{\text{DS(ON)}}$						
$\text{R}_{\text{DS(ON)}}$	Top Switch On-Resistance Bottom Switch On-Resistance			7.5 5.5		mohm mohm

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: T_J は周囲温度 T_A および P_D から次式のように計算される。

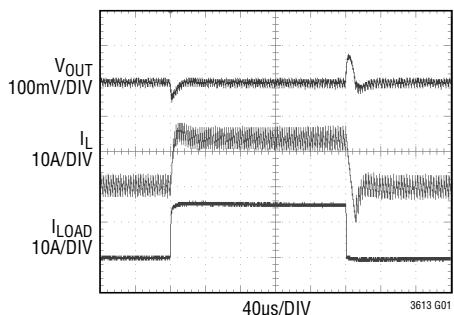
$$T_J = T_A + (P_D \cdot 29^\circ\text{C/W})$$

(T_{JA} は、JESD51-7有効熱伝導率の高いテスト基板でシミュレーションする)
 $\theta_{JC} = 1^\circ\text{C/W}$
 θ_{JC} はパッケージの背面にヒートシンクを取り付けてシミュレーションする)

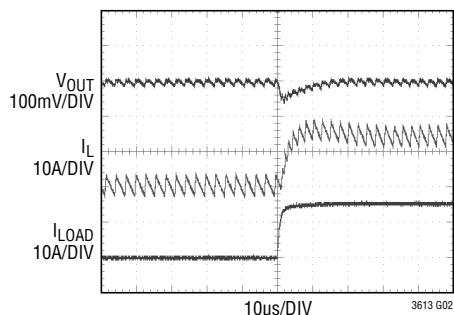
Note 3: LTC3613は、規定されたエラーアンプの出力電圧(ITHピン)を得られるように $\text{V}_{\text{FB}} = \text{V}_{\text{OSNS}^+} - \text{V}_{\text{OSNS}^-}$ を調整する帰還ループでテストされる。

Note 4: LTC3613は、 $T_J \approx T_A$ となるようなパルス負荷条件でテストされる。LTC3613Eは $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3613Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度範囲で保証されている。これらの仕様と合致する最大周囲温度は、基板レイアウト、パッケージの定格熱インピーダンスおよび他の環境要因と関連した特定の動作条件によって決まることに注意。

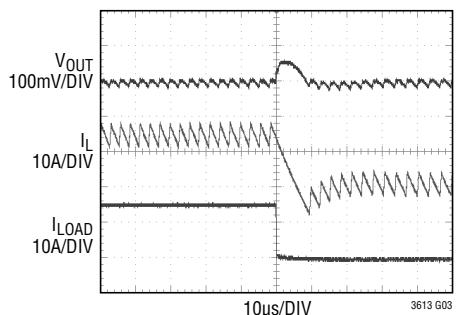
Note 5: 遅延時間は50% レベルを使って測定する。

標準的性能特性 注記がない限り $T_A = 25^\circ\text{C}$ 。過渡応答：
強制連続モード

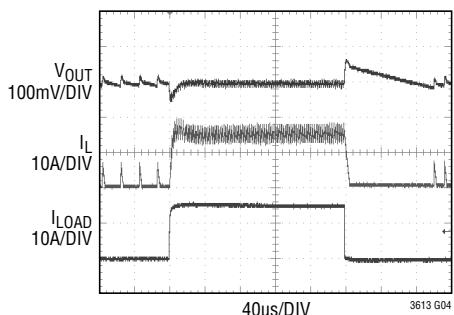
LOAD TRANSIENT = 0A TO 15A
 $V_{IN} = 12V, V_{OUT} = 1.5V$
 FIGURE 10 CIRCUIT

負荷ステップ：
強制連続モード

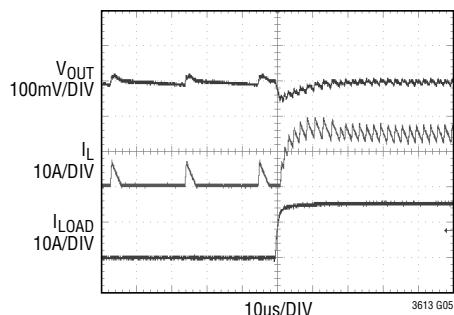
LOAD STEP = 0A TO 15A
 $V_{IN} = 12V, V_{OUT} = 1.5V$
 FIGURE 10 CIRCUIT

負荷解除：
強制連続モード

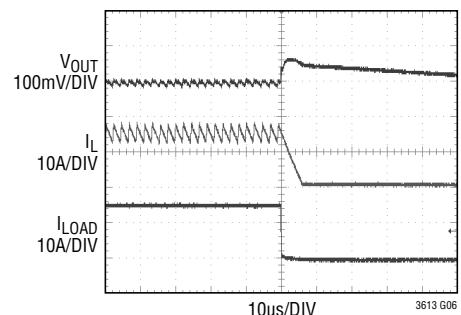
LOAD RELEASE = 15A TO 0A
 $V_{IN} = 12V, V_{OUT} = 1.5V$
 FIGURE 10 CIRCUIT

過渡応答：
パルス・スキップ・モード

LOAD TRANSIENT = 500mA TO 15A
 $V_{IN} = 12V, V_{OUT} = 1.5V$
 FIGURE 10 CIRCUIT

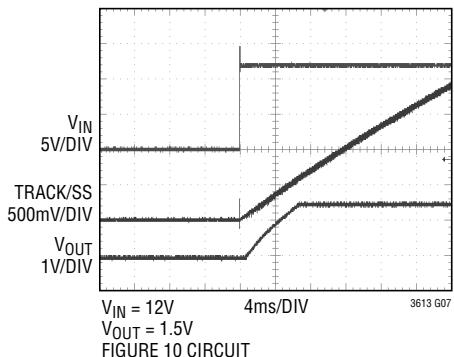
負荷ステップ：
パルス・スキップ・モード

LOAD STEP = 500mA TO 15A
 $V_{IN} = 12V, V_{OUT} = 1.5V$
 FIGURE 10 CIRCUIT

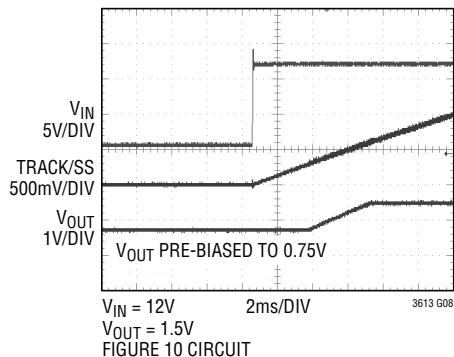
負荷解除：
パルス・スキップ・モード

LOAD RELEASE = 15A TO 500mA
 $V_{IN} = 12V, V_{OUT} = 1.5V$
 FIGURE 10 CIRCUIT

通常のソフトスタート

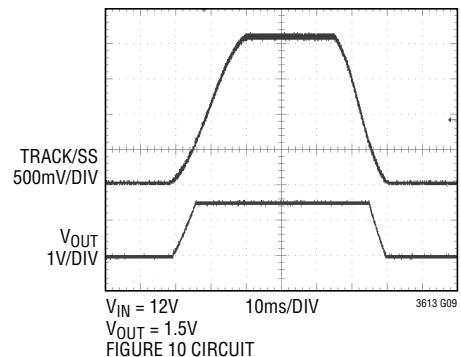


$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 FIGURE 10 CIRCUIT

出力がプリバイアスされた
状態でのソフトスタート

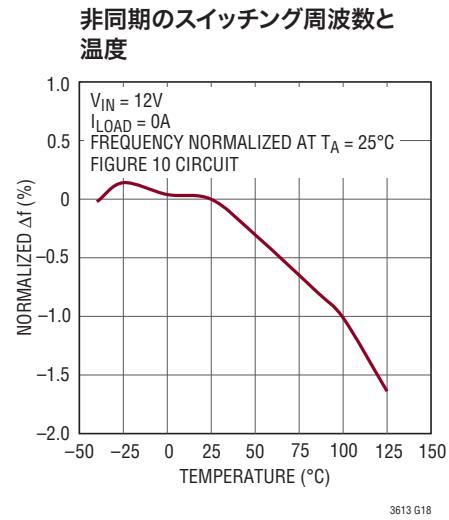
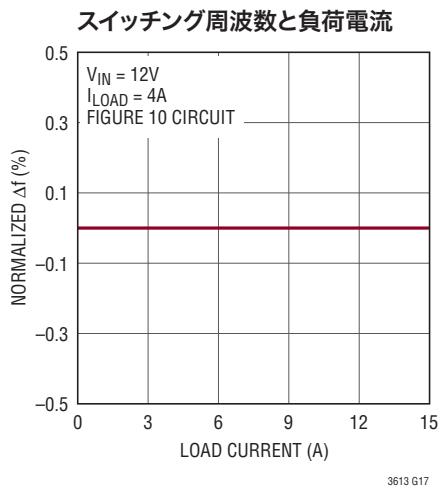
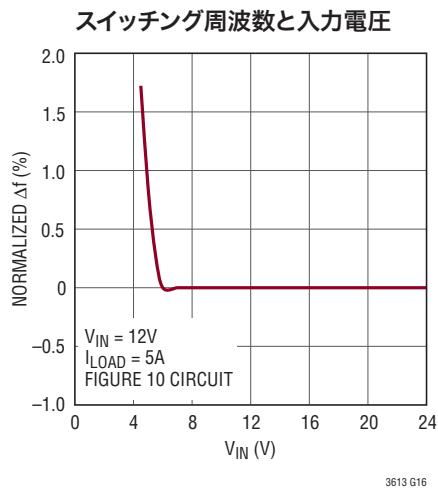
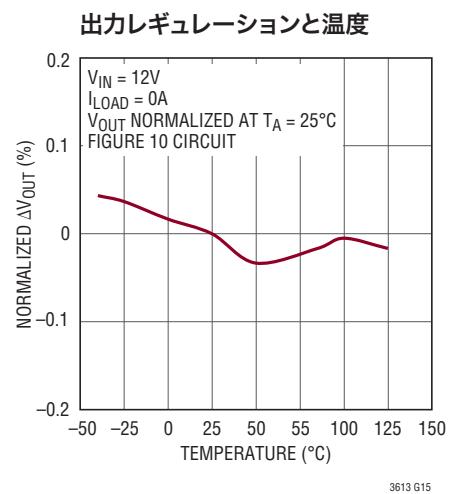
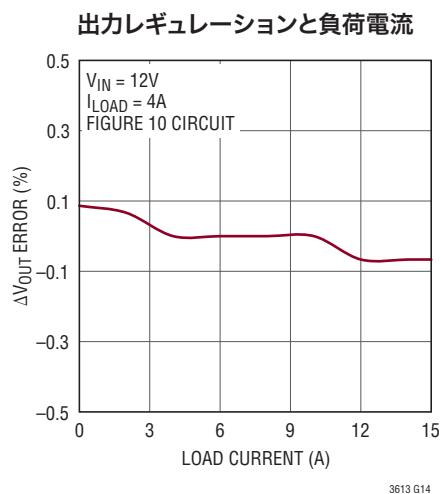
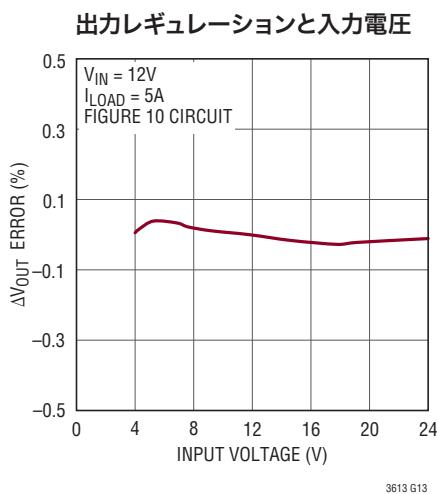
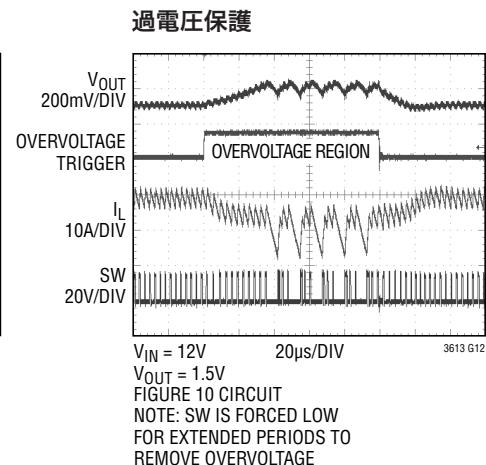
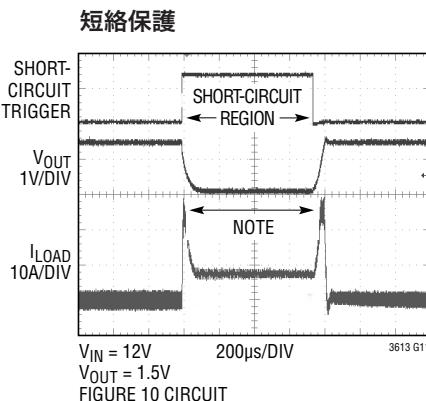
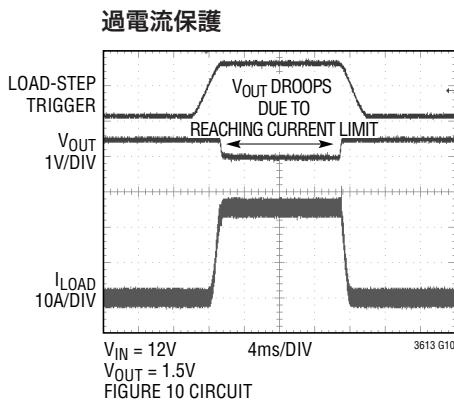
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 FIGURE 10 CIRCUIT

出力トラッキング



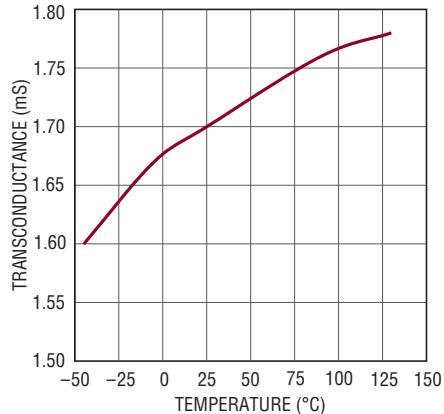
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 FIGURE 10 CIRCUIT

標準的性能特性 注記がない限り $T_A = 25^\circ\text{C}$ 。



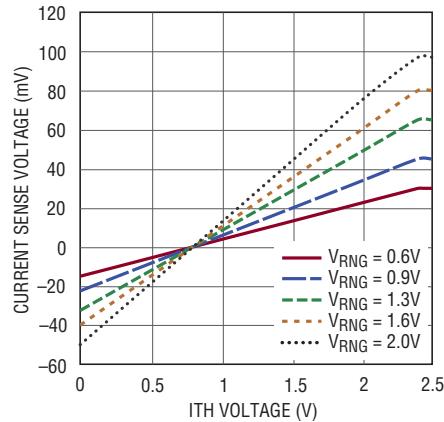
標準的性能特性 注記がない限り $T_A = 25^\circ\text{C}$ 。

エラーアンプの
トランジスタコンダクタンスと温度



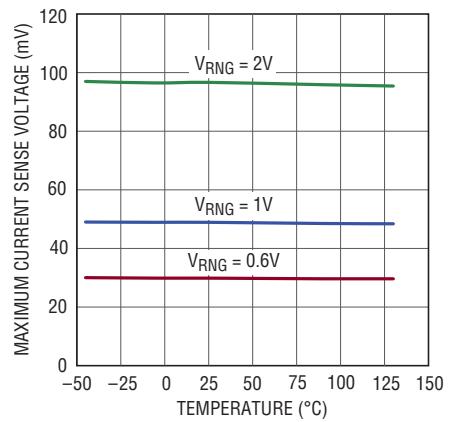
3613 G22

電流検出電圧とITH電圧



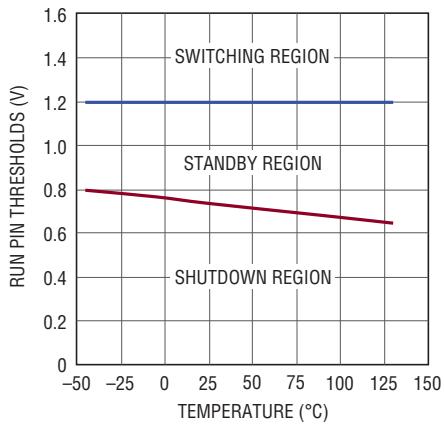
3613 G23

最大電流検出電圧と温度



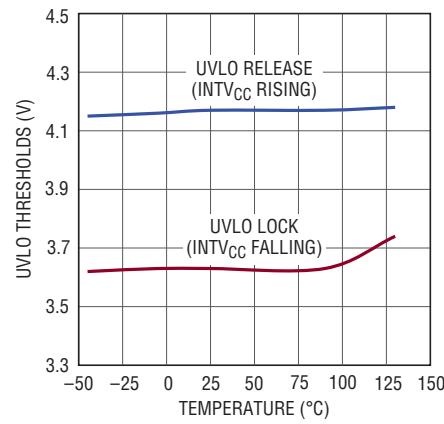
3613 G24

RUNスレッショルドと温度



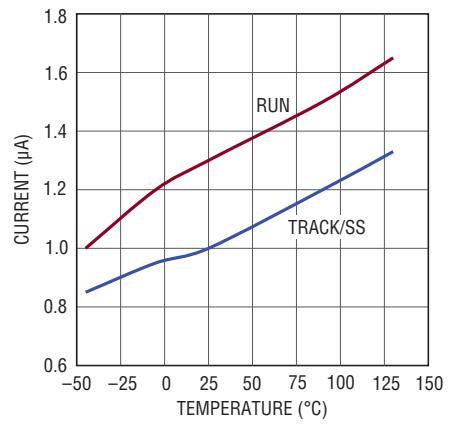
3613 G25

入力低電圧ロックアウト・
スレッショルドと温度



3613 G26

RUNおよびTRACK/SSの
フルアップ電流と温度



3613 G27

ピン機能

PV_{IN} (ピン1～9、53～56、背面パッドの57)：電源入力。これらのピンは内部のパワーMOSFETのドレインに接続されています。電気的接触と定格熱性能を得るために、PV_{IN}背面パッドは回路基板に半田付けする必要があります。電源電圧の可能な範囲は4.5V～24Vです。このピンの電圧は、固定周波数動作を維持するためにTGオン時間調整するのにも使用されます。

SW (ピン10、35、45～51、背面パッドの58)：スイッチ・ノードの接続箇所。ブートストラップ・コンデンサC_Bの(-)端子をこのノードに接続します。このピンは、グランドよりダイオードの電圧だけ低い電位からV_{IN}まで振幅します。電気的接触と定格熱性能を得るために、SW背面パッドは回路基板に半田付けする必要があります。

BOOST (ピン11)：昇圧されたドライバ電源の接続箇所。ブートストラップ・コンデンサC_Bの(+)端子、ならびにショットキ・ダイオードD_Bのカソードをこのノードに接続します。このノードはINTVCC - VSCHOTTKYからV_{IN} + INTVCC - VSCHOTTKYまで振幅します。

SGND (ピン12、16、17、19、28、29、背面パッドの59)：信号グランドの接続箇所。電気的接触と定格熱性能を得るために、SGND背面パッドは回路基板に半田付けする必要があります。すべての小信号系部品は信号グランドに接続します。信号グランドと電源グランドは、1本のPCBトレースを使って1点のみで接続します。

PGOOD (ピン13)：パワーグッド・インジケータ出力。このオープン・ドレインのロジック出力は、出力電圧がレギュレータの補償点を中心とした±7.5%の範囲外になると、グランド電位に低下します。

SENSE⁺ (ピン14)：差動電流検出の(+)入力。R_{SENSE}による電流検出では、検出抵抗の両端にSENSE⁺ピンとSENSE⁻ピンをケルビン(4線)接続します。DCRによる検出では、検出フィルタ・コンデンサの両端にSENSE⁺ピンとSENSE⁻ピンをケルビン接続します。

SENSE⁻ (ピン15)：差動電流検出の(-)入力。R_{SENSE}による電流検出では、検出抵抗の両端にSENSE⁺ピンとSENSE⁻ピンをケルビン(4線)接続します。DCRによる検出では、検出フィルタ・コンデンサの両端にSENSE⁺ピンとSENSE⁻ピンをケルビン接続します。

V_{OUT} (ピン18)：固定周波数動作に備えてオン時間を調整するための出力電圧検出。大半のアプリケーションでは、このピンを(遠隔出力ではなく)近くの出力に接続することを推奨します。このピンは、固定周波数動作に必要な定常状態のオン時間を実現するために、必要に応じて設定できます。

V_{OSNS}⁻ (ピン20)：差動出力検出の(-)入力。このピンは出力コンデンサの負端子に接続します。このピンからは35μAのバイアス電流(標準)が流れ出します。

V_{OSNS}⁺ (ピン21)：差動出力検出の(+)入力。このピンは、出力コンデンサの正と負の端子間にある帰還抵抗分割器に接続します。通常動作では、LTC3613は、帰還抵抗分割器によって0.6Vに分圧された差動出力電圧を安定化します。

TRACK/SS (ピン22)：外部トラッキングとソフトスタートの入力。LTC3613は、差動帰還電圧(V_{OSNS}⁺ - V_{OSNS}⁻)を、0.6VとTRACK/SSピンの電圧のいずれか低い方に安定化します。内部の1.0μA プルアップ電流源がこのピンに接続されています。このピンとグランドの間に接続したコンデンサにより、最終的な安定化出力電圧までのランプ時間が設定されます。あるいは、別の電源を抵抗分割器を介してこのピンに接続すると、出力はスタートアップ時に別の電源をトラッキングできます。

ITH (ピン23)：電流制御電圧およびスイッチング・レギュレータの補償点。電流検出しきい値はこの制御電圧に応じて増加します。制御電圧の範囲は0V～2.4Vです。

V_{RNG} (ピン24)：電流検出電圧範囲の入力。SENSE⁺とSENSE⁻の間の最大許容検出電圧は0.05 • V_{RNG}に等しくなります。V_{RNG}をSGNDに接続すると、デバイスは30mVの最大検出電圧で動作します。V_{RNG}をINTVCCに接続すると、デバイスは50mVの最大検出電圧で動作します。

RT (ピン25)：スイッチング周波数のプログラミング・ピン。スイッチング周波数を200kHz～1MHzの範囲に設定するには、RTと信号グランドの間に外付け抵抗を接続します。周波数を確実にロックするには、MODE/PLLINに入力する外部クロックをこの自走周波数の±30%以内にする必要があります。

ピン機能

RUN(ピン26)：デジタル実行制御入力。RUNは内部の $1.3\mu\text{A}$ ブルアップ電流により“H”に自己バイアスします。RUNを強制的に 1.2V より低くすると、スイッチングはディスエーブルされます。RUNを 0.75V より低くすると、すべてのバイアスがシャットダウンして、LTC3613は約 $15\mu\text{A}$ のマイクロパワー・シャットダウン・モードになります。

EXTV_{CC}(ピン30)：外部V_{CC}の入力。EXTV_{CC}が 4.6V を超えると、内部スイッチによってこのピンがINTV_{CC}に接続されて内部レギュレータがシャットダウンします。そのため、コントローラ電源とゲート駆動電源はEXTV_{CC}から供給されます。EXTV_{CC}はV_{IN}を超えないようにしてください。

MODE/PLLIN(ピン31)：外部クロック同期入力あるいは強制連続モード入力。外部クロックをこのピンに入力すると、立ち上がりのスイッチング・サイクルは外部クロックの立ち上がりエッジに同期します。さらに、このピンは軽負荷状態での動作

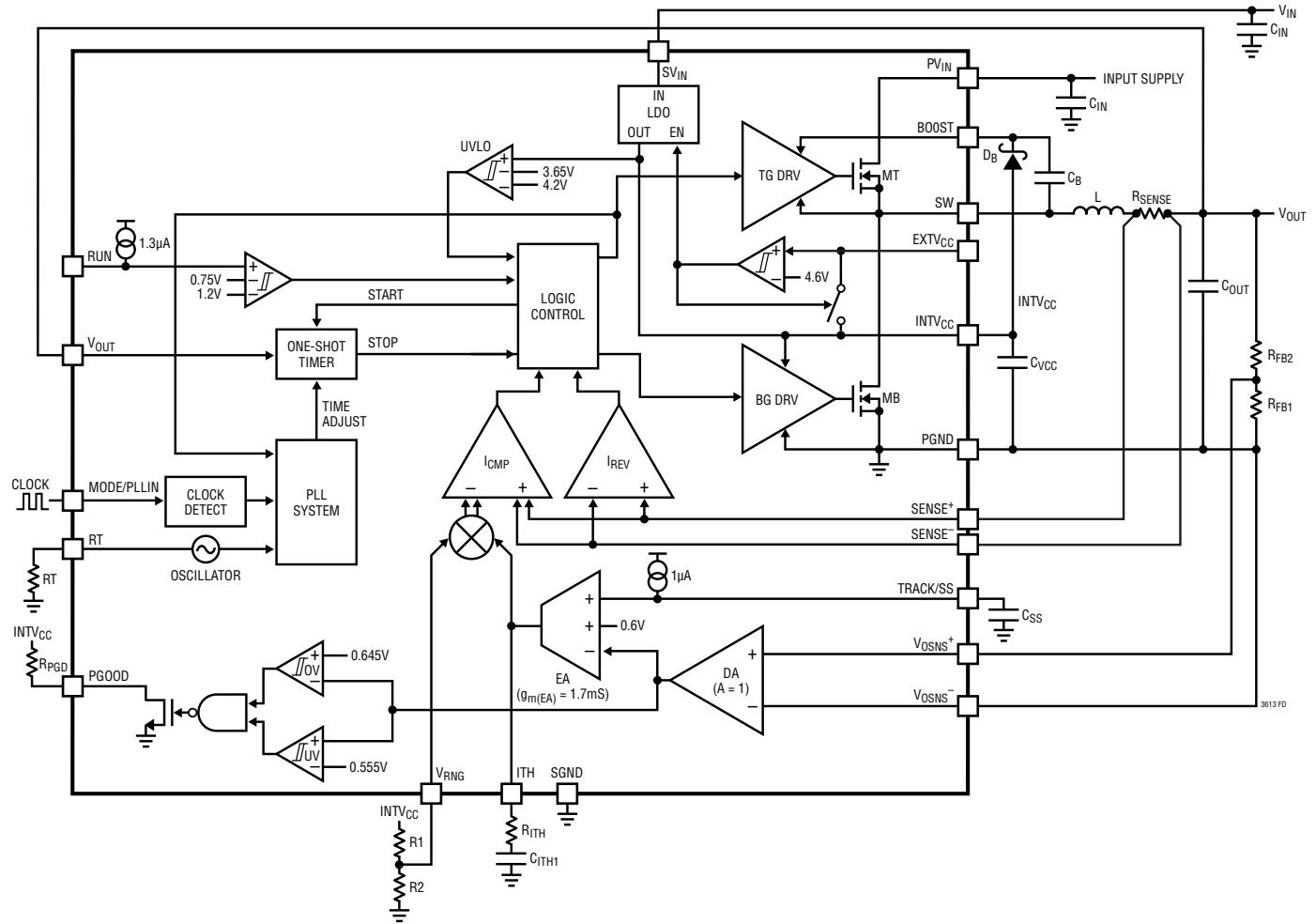
を決定します。クロック入力が検出されるか、MODE/PLLINをINTV_{CC}に接続すると、強制連続モード動作が選択されます。このピンをSGNDに接続すると、軽負荷時に不連続パルス・スキップ・モード動作が可能になります。

SV_{IN}(ピン32)：信号用入力電源。このピンは内部制御回路に電力を供給します。

INTV_{CC}(ピン33, 34)：内蔵の 5.3V レギュレータ出力。ドライバと制御回路にはこの電圧源から電力が供給されます。このピンは、最小 $4.7\mu\text{F}$ のセラミック・コンデンサ(CVCC)で電源グランドから分離してください。ショットキ・ダイオードD_Bのアノードはこのピンに接続します。

PGND(ピン36～44)：電源グランドの接続箇所。このピンはCVCCの(-)端子とC_{IN}の(-)端子のできるだけ近くに接続します。

機能図



動作 (「機能図」を参照)

メイン制御ループ

LTC3613は、谷電流モード制御を使用して、モノリシックですべてNチャネルのMOSFET DC/DC降圧コンバータの出力電圧を安定化します。電流制御は、SENSE⁺とSENSE⁻間を流れるインダクタ電流を検出することによって行われます。検出するには、インダクタに直列に接続した抵抗を直接使用するか、インダクタの両端に接続したRCフィルタを介してインダクタの抵抗性(DCR)電圧降下を間接的に検出します。

通常の定常状態動作では、ワンショット・タイマでの遅延に比例した一定の時間だけ上側MOSFETがオンします。PLLシ

ステムは、上側MOSFETがオンするタイミングが内部発振器または外部クロック入力(入力している場合)のいずれかに同期するまで、ワンショット・タイマでの遅延を調整します。上側MOSFETがオフすると、短時間の遅延(デッド・タイム)後、下側MOSFETがオンしてショットスルーレ電流を防止します。次のスイッチング・サイクルは、インダクタ電流が谷のしきい値点に達したことを電流コンパレータICMPが検出し、直ちに下側MOSFETをオフして上側MOSFETをオンした時点で開始されます。この場合もショットスルーレ電流を防ぐために、上側MOSFETがオンする前に短いデッド・タイム遅延があります。

動作（「機能図」を参照）

ITHピンの電圧は、ICMPの谷しきい値点を設定します。エラー・アンプEAは、差動帰還信号($V_{OSNS}^+ - V_{OSNS}^-$)と0.6Vの内部リファレンス電圧を比較することによって、このITH電圧を調整します。したがって、LTC3613は、差動帰還電圧を0.6Vの内部リファレンスと強制的に同じ値にすることによって出力電圧を安定化します。差動アンプDAは、差動帰還信号をEAのシングルエンド入力に変換します。負荷電流が増加すると、リファレンスと比べて差動帰還電圧に電圧降下が生じます。EAは、平均インダクタ電流が再び負荷電流と一致するまで強制的にITH電圧を上昇させます。

差動出力検出

出力電圧は抵抗により外部で分圧され、コントローラの帰還電圧が生成されます。内部の差動アンプDAは、この帰還電圧の他に出力の遠隔グランド・リファレンスを検出して、差動帰還電圧を生成します。この方式では、デバイス付近のグランドと遠隔出力のグランド間のグランド・オフセットを克服できるので、より正確な出力電圧が得られます。LTC3613では、デバイス付近のグランドを基準にした遠隔出力グランドのずれが最大 $\pm 500\text{mV}$ まで許容されます。

INTV_{CC}/EXTV_{CC}電源

上側と下側のMOSFETドライバおよび他の大部分の内部回路への電源は、INTV_{CC}ピンから供給されます。INTV_{CC}ピンの電源は、次の2つの方法で供給されます。EXTV_{CC}ピンの電圧が4.6Vより低い場合は、内部の5.3V低損失リニア・レギュレータLDOがINTV_{CC}の電源をPV_{IN}から供給します。EXTV_{CC}ピンが4.6Vより高い外部電源に接続されている場合はLDOがシャットダウンして内部スイッチがEXTV_{CC}ピンをINTV_{CC}ピンに短絡し、これによって外部電源でINTV_{CC}ピンに電源を供給して、全体的な効率を向上させ、LDOでの電力損失による内部自己発熱を減少させます。この外部電源は、降圧スイッチング・レギュレータの出力を4.6Vより高く設定している場合はレギュレータ自体の出力にしてもかまいません。

上側MOSFETドライバはフローティング・ブートストラップ・コンデンサC_Bからバイアスされます。このコンデンサは通常、上側MOSFETがオフすると、外付けのショットキ・ダイオードを介して各オフ・サイクル中に再充電されます。V_{IN}電圧が低く、INTV_{CC}が3.65Vより低くなると、低電圧ロックアウト回路によって外部MOSFETドライバがディスエーブルされ、パワー・スイッチがオンしないようになります。

シャットダウンと起動

LTC3613はRUNピンを使ってシャットダウンすることができます。このピンを1.2Vより低くするとスイッチングしなくなり、0.75Vより低くすると、INTV_{CC}レギュレータを含む大半の内部バイアス回路がディスエーブルされます。RUNが0.75V未満の場合、シャットダウン時のI_Qは約15μAです。RUNピンの電圧を0.75V～1.2Vにすると、コントローラがイネーブルされてスタンバイ・モードになります。このモードではMOSFETドライバ以外のすべての内部回路に電力が供給されます。スタンバイ時のI_Qは約2mAです。RUNピンをグランドから解放すると、1.3μAの内部電流によってRUNピンの電圧は1.2Vより高くなり、MOSFETドライバを含むコントローラ全体をイネーブルすることができます。あるいは、RUNピンを外部から引き上げるか、またはロジックで直接ドライブすることもできます。このピンの絶対最大定格である6Vを超えないように注意してください。抵抗によって外部電圧まで引き上げた場合、RUNピンは6Vに達するまでは約35μAの電流をシンクします。外部電圧が6V（たとえばV_{IN}）より高い場合は、RUNの電圧が6Vを超えないように十分に大きい抵抗値を選択してください。

出力電圧V_{OUT}の起動は、TRACK/SSピンの電圧によって制御されます。TRACK/SSピンの電圧が0.6Vの内部リファレンスより低いと、LTC3613は差動帰還電圧を0.6VのリファレンスではなくTRACK/SSピンの電圧に調整します。このため、外部コンデンサをTRACK/SSピンとSGNDの間に接続することにより、TRACK/SSピンを使ってV_{OUT}の起動時間を設定することができます。1μAの内部プルアップ電流がこのコンデンサを充電し、TRACK/SSピンに電圧勾配を発生します。TRACK/SS電圧が0Vから0.6V（以上）に上昇すると、LTC3613は出力電圧V_{OUT}を強制的にその最終値まで滑らかに上昇させます。あるいは、TRACK/SSピンを使用して、V_{OUT}の立ち上がりがマスター・スレーブ構成のように別の外部電源を追跡するようにすることもできます。通常、このためにはマスター電源とTRACK/SSピン間に抵抗分割器を接続することが必要です（「ソフトスタートとトラッキング」を参照）。

動作

RUNピンを“L”にしてコントローラをディスエーブルするか、またはINTV_{CC}が低電圧ロックアウトのしきい値である3.65Vを下回ると、TRACK/SSピンは内部動作により“L”になります。

軽負荷電流動作

DC負荷電流がピーク・トゥ・ピークのインダクタ電流リップルの1/2より小さいと、インダクタ電流は0または負の値まで低下することがあります。MODE/PLLINピンをSGNDに接続すると、LTC3613は不連続モード(別名パルス・スキップ・モード)動作に移行します。このモードでは電流反転コンパレータI_{REV}が負のインダクタ電流を検出し、下側MOSFET(MB)を遮断することによって負のインダクタ電流が流れないようにします。このモードでは、2つのスイッチが両方ともオフのままで、出力コンデンサが負荷電流を供給します。出力コンデンサが放電して出力電圧が低くなると、最終的にはEAがITH電圧をゼロ電流レベルより高い値にして、別のスイッチング・サイクルを開始します。

MODE/PLLINピンをINTV_{CC}に接続するか外部クロックをMODE/PLLINに入力すると、LTC3613は強制的に連続モード(強制連続モード)で動作するようになります。不連続モードには移行しません。この場合には電流反転コンパレータI_{REV}がディスエーブルされるので、インダクタ電流は負になり、したがって固定周波数動作が維持されます。

周波数の選択と外部クロック同期

LTC3613の定常状態でのスイッチング周波数は、内部発振器によって設定されます。この内部発振器の周波数は、RTピンとSGNDとの間に抵抗を接続することにより、200kHz～1MHzの範囲に設定できます。RTピンは内部で1.2Vになるよう強制されています。位相同期ループ(PLL)システムは、外部クロックが入力されていない場合、スイッチング・サイクルのターンオンのタイミングをこの内部発振器に同期させます。

周波数または干渉に関する要件が厳しいアプリケーションでは、MODE/PLLINピンに接続された外部クロック発生源を使用して、スイッチング・サイクルのターンオンをクロックの立ち

上がりエッジに同期させることができます。LTC3613は、外部クロックに同期しているときは強制連続モードで動作します。同期を正常に行うには、外部クロック周波数を内部発振器周波数の±30%以内にする必要があります。クロック入力レベルは“H”的場合は2Vより大きし、“L”的場合は0.5Vより小さくします。MODE/PLLINピンには600kΩのプルダウン抵抗が内蔵されています。

パワーグッドとフォルト保護

パワーグッド(PGOOD)ピンは、内部でオープン・ドレインのNチャネルMOSFETに接続されています。6Vまでの電圧源(またはINTV_{CC})にプルアップ抵抗を外付けすることにより、パワーグッド検出方法が完成します。差動帰還電圧が0.6Vのリファレンス電圧から±7.5%の範囲を外れると、過電圧コンパレータOVおよび低電圧コンパレータUVによりMOSFETがオンになります。PGOODピンは“L”になります。LTC3613がソフトスタートまたはトラッキングの段階であるか、低電圧ロックアウトの状態であるか、RUNピンが“L”(シャットダウン)の状態である場合にも、PGOODピンは“L”になります。

差動帰還電圧が±7.5%の要件の範囲内にある場合、オープン・ドレインのNMOSがオフし、PGOODピンは外付け抵抗によって引き上げられます。差動帰還電圧が±7.5%の範囲内に入つてからPGOODピンがパワーグッドを示すまでには10μsの内部遅延があります。帰還電圧が±7.5%の範囲から外れてもPGOODが“L”になるまでには、20μsの内部遅延があります。過電圧状態では、MTがオフすると遅延なしで即座にMBがオンし、過電圧状態が解消されるまでMBはオンに保持されます。

出力がグランドに短絡すると、フォールドバック電流制限が作動します。差動帰還電圧が低下すると、ITHピンでの電流しきい値電圧は低下し、1.2Vにクランプされます。これにより、差動帰還電圧が0Vに近づくにつれてインダクタの谷電流レベルは最大値の1/4まで減少します。フォールドバック電流制限は起動時にはディスエーブルされます。

アプリケーション情報

このデータシートの最初のページの「標準的応用例」は、LTC3613の基本的なアプリケーション回路です。LTC3613は、直列接続の検出抵抗 R_{SENSE} またはインダクタと並列に接続したRCフィルタ(DCR)を介してインダクタ電流を検出するように構成できます。2つの電流検出方式のどちらを選択するかは、主として設計上、コスト、消費電力、精度のどれを採るかで決まります。DCRによる検出は高価な電流検出抵抗を省くことができ、特に高電流のアプリケーションで電力効率が高いので普及しつつあります。ただし、電流検出抵抗からは、コントローラの最も正確な電流制限値が得られます。必要な出力電圧と動作周波数が決定すると、外付け部品の選択は負荷要件が主体となり、インダクタと電流検出部品の選択が始まります。次に、適切な電流検出しきい値が V_{RNG} ピンを使用して設定されます。最後に、入力と出力のコンデンサを選択します。

出力電圧の設定と差動出力検出

LTC3613では、差動出力検出と出力電圧の設定が一体化しているので、簡単で継ぎ目のない設計が可能です。図1に示すように、出力電圧は、安定化出力点とグランド・リファレンス間に接続される外付けの抵抗分割器で設定されます。抵抗分割器のタップは V_{OSNS}^+ ピンによって検出され、グランド・リファレンスは V_{OSNS}^- によって検出されます。「OPTI-LOOP® 補償」で説明するように、オプションのフィードフォワード・コンデンサ C_{FF} を使用してレギュレータ・システムの過渡性能を改善することができます。結果として得られる電圧は、次式に従って求められます。

$$V_{OUT} = 0.6V \cdot \left(1 + \frac{R_{FB2}}{R_{FB1}} \right)$$

より正確には、前述の式で設定された V_{OUT} 値は出力のグランド・リファレンスに対する値なので、電圧差を表しています。たとえば、 V_{OUT} を 5V に設定し、出力のグランド・リファレンスが -0.5V である場合、出力は信号グランドに対して 4.5V になります。最小差動出力電圧は内部リファレンスの 0.6V に制限され、最大差動出力電圧は 5.5V です。

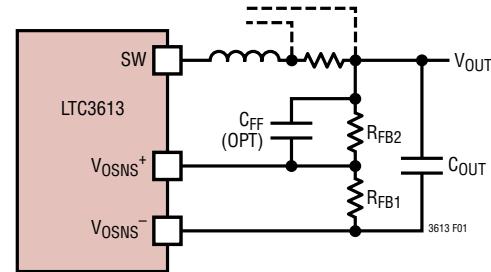


図1. 出力電圧の設定

V_{OSNS}^+ ピンは高インピーダンスであり、入力バイアス電流は流れません。 V_{OSNS}^- ピンからは約 35 μ A の電流が流れ出します。

差動出力検出により、線路損失の大きい大電力配分システムでより正確な出力レギュレーションが可能です。寄生素子による電源ラインとグランド・ラインの電位変動を図2に示します。グランド・プレーンを共有するマルチアプリケーション・システムでは、これらの変動が悪化します。差動出力検出がない場合、これらの変動は安定化出力電圧の誤差として直接反映されます。LTC3613の差動出力検出では、出力の電力ラインおよびグランド・ラインでの変動を最大 ± 500 mV まで補正できます。

LTC3613の差動出力検出方式は、従来の方式とはまったく異なります。従来の方式では、安定化出力とグランド・リファレンスが差動アンプによって直接検出され、この差動アンプの出力が外付け抵抗分割器によって分圧されてエラー・アンプ入力に供給されます。この従来方式は、差動アンプの同相入力範囲によって制限され、通常は出力電圧の低い範囲に差動検出が制限されます。

LTC3613では、抵抗で分割された帰還電圧を差動で検出することにより、継ぎ目のない差動出力検出が可能です。これにより、0.6Vから5.5Vまでの全出力範囲での差動検出が可能です。LTC3613の差動アンプの-3dB帯域幅は8MHzであり、メイン・ループ補償および過渡動作に影響しないためには十分に高い値です。

アプリケーション情報

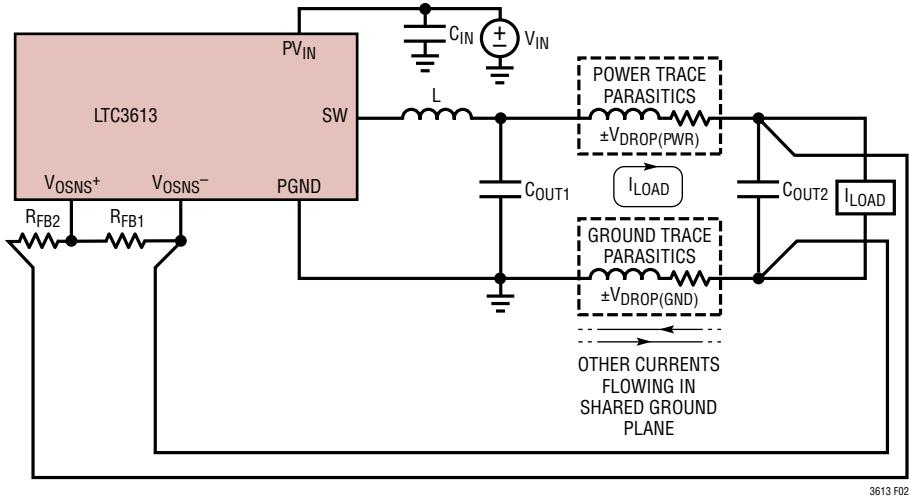


図2. 共有グランド・プレーンを備えた大電力配分システムでの線路損失の
ばらつきを補正するために使用した差動出力検出

V_{OSEN}^+ へのノイズ結合を防ぐため、抵抗分割器は V_{OSEN}^+ ピンと V_{OSEN}^- ピンの近くで、かつ LTC3613 に物理的に近い位置に配置します。遠隔出力のトレースおよびグランド・トレースは、遠隔出力への差動対としてまとめて配線します。これらのトレースは、遠隔差動検出を介して正確に安定化する対象である遠隔出力点に物理的にできるだけ近い位置で終端します。

スイッチング周波数の設定

動作周波数の選択は、効率と部品サイズとの間の兼ね合いで
す。動作周波数を低くすると MOSFET のスイッチング損失が
減少することで効率が上がりますが、出力リップル電圧を低く
抑えるにはインダクタンスや容量を大きくすることが必要です。
逆に、動作周波数を高くすると効率は下がりますが部品サ
イズは小さくなります。

LTC3613 のスイッチング周波数は、RT ピンと信号グランドとの間に抵抗を接続することにより、200kHz ~ 1MHz の範囲に設定できます。この抵抗の値は、次の経験公式により求めら
れます。

$$R_T [k\Omega] = \frac{41550}{f [kHz]} - 2.2$$

抵抗の許容誤差を計算に入れない場合でも、スイッチング周波数には理想的な設定値から依然 $\pm 10\%$ のずれが存在する可能性があります。内部 PLL の同期範囲は、この設定周波数を中心 $\pm 30\%$ です。したがって、外部クロック同期の間は、外部クロック周波数が RT による設定周波数の $\pm 30\%$ の範囲内に必ず入るようにします。同期マージンを最大にするには、RT による設定周波数を外部クロックと同じにすることを推奨します。詳細については、「位相と周波数の同期」を参照してください。

インダクタの選択

動作周波数が高いほど小さな値のインダクタとコンデンサを
使用できるという意味で、動作周波数とインダクタの選択には
相関関係があります。一般に、周波数が高いほど、MOSFET
のゲート電荷損失と上側 MOSFET の遷移損失のために効率
が低下します。この基本的なトレードオフに加えて、リップル
電流と低電流動作に対するインダクタ値の影響も考慮しな
ければなりません。

アプリケーション情報

インダクタの値は、リップル電流に直接影響を与えます。インダクタのリップル電流 ΔI_L は、インダクタンスまたは周波数が高くなると減少し、 V_{IN} が高くなると増加します(次式)。

$$\Delta I_L = \frac{V_{OUT}}{f \cdot L} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

大きな値の ΔI_L を受け入れれば、低いインダクタンスを使用できますが、出力電圧リップル、出力コンデンサの ESR 損失、およびコア損失が大きくなります。リップル電流を設定するための妥当な出発点は $\Delta I_L = 0.4 \cdot I_{OUT(MAX)}$ で、 $I_{OUT(MAX)}$ は該当アプリケーションの最大出力電流です。 ΔI_L が最大になるのは、入力電圧が最大のときです。リップル電流が規定の最大値を超えないことを保証するには、次式に従ってインダクタンスを選択します。

$$L = \frac{V_{OUT}}{f \cdot \Delta I_{L(MAX)}} \cdot \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right)$$

L の値が分かつたら、インダクタの種類を選択する必要があります。高効率のコンバータでは、一般に低コストの鉄粉コアのコア損失を許容できないため、より高価なフェライト、モリパーマロイ、または Kool Mu コアを使用せざるを得ません。フェライト・コアの材質は「**ハード**」に飽和します。つまり、設計ピーク電流を超えるとインダクタンスが急激に減少します。その結果、インダクタのリップル電流が急増し、そのため出力電圧リップルが増加します。コアを飽和させないでください。

高電流、低電圧アプリケーション用に設計されたさまざまなインダクタを、スミダ電機、パナソニック、Coilcraft、東光、Vishay、Pulse、Würthなどのメーカーから入手できます。

電流検出ピンと電流制限設定

インダクタ電流は $SENSE^+$ ピンおよび $SENSE^-$ ピンを介して検出され、内部の電流コンパレータに供給されます。電流コンパレータの同相入力電圧範囲は、 $-0.5V \sim 5.5V$ です。2つの

$SENSE$ ピンは両方とも高インピーダンス入力です。同相入力電圧範囲が $-0.5V \sim 1.1V$ の場合、入力バイアス電流は流れず、 $1.4V \sim 5.5V$ の場合は $1\mu A$ 未満の電流がこれらのピンに流れ込みます。 $1.1V \sim 1.4V$ の範囲では、同相電圧が $1.1V$ から上昇する場合は入力バイアス電流は 0 になり、同相電圧が $1.4V$ から下降する場合は $1\mu A$ 未満になります。電流コンパレータへの入力は高インピーダンスなので、DCR による正確な検出が可能です。ただし、通常動作時にこれらのピンをフロート状態にしないように注意してください。

$SENSE^+$ と $SENSE^-$ 間の最大許容検出電圧 $V_{SENSE(MAX)}$ は、 V_{RNG} ピンに印加される電圧によって設定され、次式で与えられます。

$$V_{SENSE(MAX)} = 0.05 \cdot V_{RNG}$$

電流モード制御ループにより、インダクタ電流の谷が $0.05 \cdot V_{RNG}$ を超えることはありません。最大出力電流は次式で与えられます。

$$I_{OUT(MAX)} = \frac{V_{SENSE(MAX)}}{R_{SENSE}} + \frac{1}{2} \Delta I_L$$

「標準的性能特性」の図「最大電流検出電圧と温度」に $V_{SENSE(MAX)}$ を示します。ITH は電流制限の状態では $2.4V$ に近づくことに注意してください。

外付け抵抗分割器を $INTV_{CC}$ に接続して使用すると V_{RNG} ピンの電圧を $0.6V \sim 2V$ の範囲に設定できるので、その結果最大検出電圧は $30mV \sim 100mV$ になります。この広い電圧検出範囲により、さまざまなアプリケーションが可能になります。 V_{RNG} ピンを $SGND$ と $INTV_{CC}$ のいずれかに接続して内部のデフォルト設定を強制することもできます。 V_{RNG} を $SGND$ に接続すると、デバイスは $30mV$ の最大検出電圧で動作します。 V_{RNG} ピンを $INTV_{CC}$ に接続すると、デバイスは $50mV$ の最大検出電圧で動作します。電流制限を設定する場合は、接合部温度が定格の $125^\circ C$ を超えないようにしてください。

アプリケーション情報

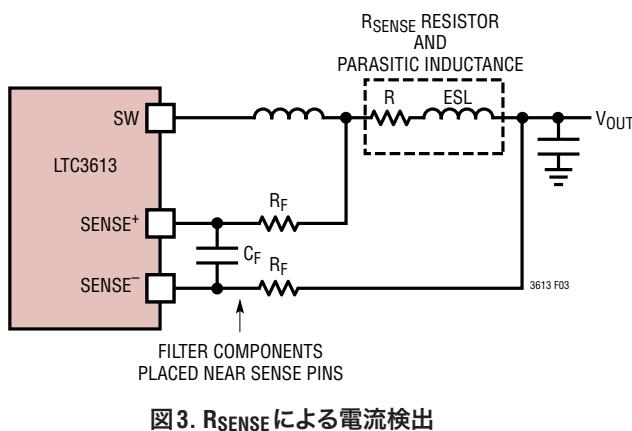


図3. RSENSEによる電流検出

RSENSEによるインダクタ電流の検出

標準的な RSENSE によるインダクタ電流の検出方式を図3に示します。RSENSE は必要な最大出力電流に基づいて選択します。最大電流 $I_{OUT(MAX)}$ 、 V_{RNG} ピンで設定される最大検出電圧 $V_{SENSE(MAX)}$ 、および最大インダクタ・リップル電流 $\Delta I_L(MAX)$ が与えられると、RSENSE の値は次式で得られます。

$$R_{SENSE} = \frac{V_{SENSE(MAX)}}{I_{OUT(MAX)} - \frac{\Delta I_L(MAX)}{2}}$$

逆に、RSENSE と $I_{OUT(MAX)}$ が与えられると、上式から $V_{SENSE(MAX)}$ を求めることができます。異なる動作条件および部品のばらつきに対して最大定格の出力電流を供給できるようにするには、これらの計算に十分な設計マージンを組み込むようにします。

電流検出ループにはPCBノイズが存在する可能性があるので、良好な信号対雑音比を得るために、 $\Delta V_{SENSE} = \Delta I_L \cdot R_{SENSE}$ の電流リップルも設計時に確認しておく必要があります。一般に、適度に良好なPCBレイアウトを得るには、RSENSEとDCRのいずれの検出アプリケーションの場合でも、出発点の控えめな値として10mVの ΔV_{SENSE} 電圧を推奨します。

今日の電流密度の高いソリューションでは、検出抵抗の値は $1\text{m}\Omega$ に満たないことがあります。最大検出電圧がわずか 30mV になることがあります。さらに、最大 1MHz の動作でインダクタのリップル電流が50%を超えることも普通になってきています。これらの条件では、検出抵抗の寄生インダクタンス両端の電圧降下がより大きく関連してきます。PCBの検出トレースに結合した容量性および誘導性のノイズの影響を軽減するために、デバイスの近くに小さなRCフィルタを配置する方法が従来から使られてきました。標準的なフィルタは並列の 1000pF コンデンサに接続された2個の直列 10Ω 抵抗で構成され、時定数は 20ns となります。

フィルタ部品はデバイスの近くに配置する必要があります。正と負の検出トレースは差動対として配線し、検出抵抗にケルビン(4線)接続する必要があります。

DCRによるインダクタ電流の検出

高負荷電流時に高効率が必要なアプリケーションでは、図4に示すように、LTC3613はインダクタのDCR両端の電圧降下を検出することができます。インダクタのDCRは小さな値のDC巻線抵抗を表し、最近の値の低い高電流インダクタでは $1\text{m}\Omega$ より小さいことがあります。このようなインダクタを必要とする高電流アプリケーションでは、検出抵抗による導通損失はDCRによる検出に比べると数ポイントの効率低下になると考えられます。

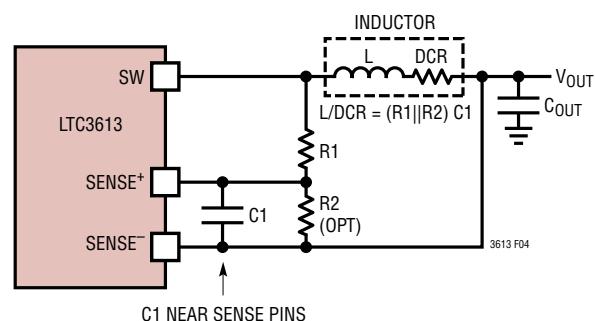


図4. DCRによる電流検出

アプリケーション情報

インダクタのDCRはインダクタの両端にRCフィルタを接続して検出します。このフィルタは、通常、図4に示すように1個または2個の抵抗(R1およびR2)と1個のコンデンサ(C1)で構成されます。外付けのR1||R2・C1の時定数が正確にL/DCRの時定数に等しくなるように選択すると、外付けコンデンサ両端の電圧降下は、インダクタのDCR両端の電圧降下にR2/(R1+R2)を掛けた値に等しくなります。したがって、DCRが目標の検出抵抗より大きいときは、R2を使用して検出端子両端の電圧の大きさを変更することができます。電流制限値はVRNGピンを介して設定できるので、R2はオプションとすることができます。C1は通常、0.01μF～0.47μFの範囲に入るよう選択します。これにより、R1||R2はおよそ2kΩ～4kΩに強制されるので、検出ピンの入力バイアス電流によって生じる可能性がある誤差が減少します。

DCR電流検出設計の第一歩は、インダクタのDCRを決定することです。メーカーの最大値(通常は25°Cでの値)が分かっている場合は、その値を使用します。この値は抵抗の温度係数(約0.4%/°C)を考慮して大きくします。インダクタ温度TLの控えめな値は100°Cです。インダクタのDCRは良質のRLCメーターを使って測定することができますが、DCRの許容誤差は常に同じではなく、温度によって変化します。詳細については、メーカーのデータシートを参照してください。

DCRの値から、VSENSE(MAX)は次式で計算されます。

$$V_{SENSE(MAX)} = DCR_{MAX} \text{ at } 25^{\circ}\text{C} \cdot \left[1 + 0.4\% \left(T_{L(MAX)} - 25^{\circ}\text{C} \right) \right] \cdot \left[I_{OUT(MAX)} - \Delta I_L / 2 \right]$$

VSENSE(MAX)がVRNGピンで設定されるLTC3613の最大検出電圧の範囲内(30mV～100mV)である場合、RCフィルタに必要なのはR1のみとなります。VSENSE(MAX)の方が大きい場合は、R2を使用して最大検出電圧値を下げ、範囲内に入れることができます。

R1での最大電力損失はデューティ・サイクルと関係があり、連続モード時に最大入力電圧で発生します(次式)。

$$P_{LOSS}(R1) = \frac{(V_{IN(MAX)} - V_{OUT}) \cdot V_{OUT}}{R1}$$

R1の電力定格がこの値より大きいことを確認します。軽負荷時に高い効率が必要な場合は、DCRによる検出とRSENSEによる検出のどちらを使うか決定するときに、この電力損失を考慮します。軽負荷での電力損失は、R1によって生じる余分なスイッチング損失のため、検出抵抗を使う場合よりDCR回路網を使う方がやや高いことがあります。ただし、DCRによる検出では検出抵抗が取り除かれるので、導通損失が減少し、重負荷時の効率が高くなります。ピーク効率はどちらの方法でもほぼ同じです。

電流検出信号の信号対雑音比を良好に保つには、10mVの最小ΔVSENSEを使います。DCR検出アプリケーションでは、実際のリップル電圧は次式で求められます。

$$\Delta V_{SENSE} = \frac{V_{IN} - V_{OUT}}{R1 \cdot C1} \cdot \frac{V_{OUT}}{V_{IN} \cdot f}$$

複数デバイスの並行動作

LTC3613では、その電流モード制御アーキテクチャにより、複数のデバイスを並列に接続して出力電流を増やすことができます。6V～24Vの入力で1.2V時に30Aを供給するために2つのLTC3613を並列に配置した回路の例を図13に示します。入力コンデンサおよび出力コンデンサでのストレスを軽減するため、MODE/PLLINでの入力は180°位相がずれています。

ITHピンの電圧はサイクルごとの谷インダクタ電流を決定するので、ITHピン同士を互いに接続して共用しています。ITHピンはノイズの影響を受けやすいので、22pF～47pFの小さいデ

アプリケーション情報

カップリング・コンデンサをそれぞれのITHピンの近くに配置します。補償の方式が単相アプリケーションで安定している場合は、N相の多相アプリケーションは次のように補償します。

$$C_{ITH1} = N \cdot C_{ITH(SINGLE)}, C_{ITH2} = N \cdot C_{ITH2(SINGLE)}, \text{および} \\ R_{ITH} = R_{ITH(SINGLE)} / N.$$

すべてのLTC3613が同じスルーレートで起動するように、TRACK/SSピン同士を接続します。並列に配置したLTC3613のV_{SENSE}⁺ピン同士を接続して、過電圧保護や短絡保護が誤って作動しないようにします。必要な分割器は1つだけです。遠隔出力のトレースおよびグランド・トレースは、差動対としてまとめて配線し、同じ遠隔検出位置で(できれば遠隔出力点にある大容量コンデンサの両端にケルビン接続して)終端します。ただし、小さい値のセラミック入力コンデンサとセラミック出力コンデンサをデバイスのすぐ近くに接続します。

C_{IN}とC_{OUT}の選択

連続モードでは、P_{VIN}に流れ込む電流はデューティ・サイクルがV_{OUT}/V_{IN}の方形波です。大きな過渡電圧を防止するには、最大RMS電流に対応するサイズの低ESR入力コンデンサを使用する必要があります。コンデンサの最大RMS電流は次式で与えられます。

$$I_{RMS} \approx I_{OUT(MAX)} \cdot \frac{V_{OUT}}{V_{IN}} \cdot \sqrt{\frac{V_{IN}}{V_{OUT}}} - 1$$

この式はV_{IN} = 2V_{OUT}のときに最大になります。ここで、I_{RMS} = I_{OUT(MAX)}/2です。設計ではこの単純なワーストケース条件がよく使用されます。条件を大きく振っても値は改善されないからです。コンデンサ・メーカーが定める電解コンデンサおよび導電性ポリマー・コンデンサのリップル電流定格は、多くの場合、わずか2000時間の寿命に基づいています。このため、コンデンサの定格をさらに下げるこ、つまり要求条件よりも高い温度定格のコンデンサを選択することを推奨します。

C_{OUT}は、電圧リップルを最小限に抑えるため、実効直列抵抗(ESR)を主な決定要因として選択します。連続モードでの出力リップルΔV_{OUT}は、次式により求められます。

$$\Delta V_{OUT} \leq \Delta I_L \left(R_{ESR} + \frac{1}{8 \cdot f \cdot C_{OUT}} \right)$$

ΔI_Lは入力電圧に応じて増加するため、出力リップルは入力電圧が最大のとき最大になります。一般に、C_{OUT}のESR要件を満たせば、RMS電流定格は、通常はピーク・トゥ・ピークの電流リップル要件をはるかに上回ります。より小さい出力容量を使うと、放電期間のためにリップル電圧が増加しますが、ESRが非常に小さいコンデンサを使用することでリップル電圧を維持すれば補償できます。

ESRおよびRMS電流処理の要件を満たすには、複数のコンデンサを並列に配置することが必要な場合があります。乾式タンタル、特殊ポリマー、アルミ電解およびセラミックの各コンデンサはすべて表面実装パッケージで入手できます。特殊ポリマー・コンデンサはESRが非常に低いのですが、他のタイプに比べて容量密度が低くなります。タンタル・コンデンサは容量密度が最高ですが、スイッチング電源に使用するにはサージ・テストが実施されているタイプのみを使うことが重要です。アルミ電解コンデンサはESRがかなり大きいのですが、リップル電流定格および長期信頼性に対して配慮すれば、コスト重視のアプリケーションに使うことができます。セラミック・コンデンサは優れた低ESR特性を備えていますが、電圧係数が高く可聴圧電効果を示すことがあります。セラミック・コンデンサはQが高く、トレース・インダクタンスとの組み合わせにより、大きなリギングを引き起こす場合があります。入力にセラミック・コンデンサを使用する場合は、突入電流によって生じるリギングとスイッチングがレギュレータに対する過電圧障害の原因にならないように注意する必要があります。

スイッチング周波数が高い場合は、出力リップルを低減してEMIフィルタリングの効果を上げるために、ESLが低く(それに応じて自己共振周波数が高い)小さい値のコンデンサをESLが高く大きい値のコンデンサと並列に配置しなければならない場合があります。これにより、対象となる周波数帯全体で良好なノイズ性能とEMIフィルタリング性能を確保することができます。セラミック・コンデンサは一般に良好な高周波性能を備えていますが、性能を最適化するためには小さいセラミック・コンデンサを大きいセラミック・コンデンサと並列に接続しなければならないことがあります。

アプリケーション情報

上側MOSFETドライバの電源(C_B , D_B)

BOOSTピンに接続されている外付けのブートストラップ・コンデンサ C_B は、上側のMOSFETのゲート駆動電圧を供給します。このコンデンサは、スイッチ・ノードが“L”になると、ダイオード D_B を介してINTV_{CC}から充電されます。上側MOSFETがオンすると、スイッチ・ノードの電圧は V_{IN} まで上昇し、BOOSTピンの電圧はおよそ $P_{VIN} + INTV_{CC}$ まで上昇します。BOOSTピンのコンデンサは、上側MOSFETが必要とするゲート電荷の約100倍を蓄積する必要があります。大半のアプリケーションでは、 $0.1\mu F \sim 0.47\mu F$ のX5RまたはX7R誘電体コンデンサが適切です。INTV_{CC}のコンデンサである C_{VCC} がすべての動作条件で上側MOSFETのゲートとBOOSTピンのコンデンサに電荷を供給できるように、BOOSTピンのコンデンサは C_{VCC} の10%より大きくしないことを推奨します。負荷ステップに応答する可変周波数は優れた過渡性能を提供しますが、瞬時のゲート駆動能力が高いことが必要です。ゲート電荷の需要は、周波数が高くデューティ・ファクタの低いアプリケーションで、 dI/dt 負荷ステップが大きいときや起動時に最大になります。

SWノードでのリギングとEMIを最小限に抑えるため、 $5\Omega \sim 10\Omega$ の抵抗をBOOSTピンと直列に接続します。抵抗の反対側に C_B と D_B を接続します。この直列抵抗は、SWノードの立ち上がり時間を長くするのに役立ちます。これにより、SWノードのリギングの原因となる、上側MOSFETに流れる dI/dt の高い電流が制限されます。

INTV_{CC}レギュレータとEXTV_{CC}電源

LTC3613は、 V_{IN} 電源からINTV_{CC}に電力を供給するPMOS低損失リニア・レギュレータ(LDO)を備えています。INTV_{CC}は、LTC3613の内部回路の大半に電力を供給します。このLDOは、INTV_{CC}ピンでの電圧を5.3Vに安定化します。

LDOは50mA_{ARMS}の最大電流を供給可能であり、 $4.7\mu F$ 以上のセラミック・コンデンサでグランドにバイパスする必要があります。パワーMOSFETゲート・ドライバが必要とする大きな過渡電流を供給するには、十分なバイパスが必要です。

EXTV_{CC}ピンに印加された電圧が上昇して4.6Vを超えると、INTV_{CC}のLDOがオフし、EXTV_{CC}は内部スイッチによりINTV_{CC}に接続されます。EXTV_{CC}に印加された電圧が4.4Vを超えており、このスイッチはオンのままであります。EXTV_{CC}を使うと、MOSFETドライバと制御回路への電力を、通常動作時にはLTC3613のスイッチング・レギュレータの出力から得ることができ、出力が安定化されていないとき(たとえば、起動時、短絡時など)にはLDOから得ることができます。EXTV_{CC}を介して50mA_{ARMS}を超える電流が必要な場合は、EXTV_{CC}ピンとINTV_{CC}ピンとの間に外付けのショットキ・ダイオードを追加することができます。EXTV_{CC}ピンには6Vを超える電圧を印加しないようにし、この外部電圧源の値は V_{IN} より小さくなるようにしてください。

ドライバ電流および制御電流に起因する V_{IN} 電流は、(デューティ・サイクル)/(スイッチャの効率)に比例するため、スイッチング・レギュレータ出力からINTV_{CC}に電力を供給すれば効率と熱特性を大幅に改善できます。

以下に、EXTV_{CC}に対して可能な4つの接続方法を示します。

1. EXTV_{CC}を開放のままにします(または接地します)。こうすると、内部の5.3V LDOからINTV_{CC}に電力が供給されるため、入力電圧が高いときに効率が最大10%低下します。
2. EXTV_{CC}をスイッチング・レギュレータ出力($V_{OUT} > 4.6V$)に直接接続します。こうすると最高の効率が得られます。
3. EXTV_{CC}を外部電源に接続します。4.6V以上の外部電源を利用できる場合は、それがMOSFETゲート駆動の要件を十分満足しているという前提で、外部電源を使用してEXTV_{CC}に電力を供給することができます。
4. 出力を電源とする昇圧回路網にEXTV_{CC}を接続します。3.3Vコンバータなどの低電圧コンバータでは、出力から得られる電圧を4.6Vより高い電圧に昇圧してEXTV_{CC}に接続することで効率を改善できます。

アプリケーション情報

主な入力電源が5.3Vより低いアプリケーションでは、 V_{IN} ピンと $INTVCC$ ピンを互いに結線し、図5に示すように、結線したこれらのピンを 1Ω または 2.2Ω のオプションの抵抗を使って PV_{IN} 入力に接続して、ゲート充電電流によって生じる電圧降下を最小限に抑えます。これにより、 $INTVCC$ のLDOが無効になるので、損失電圧によって $INTVCC$ が低くなりすぎるのを防止できます。

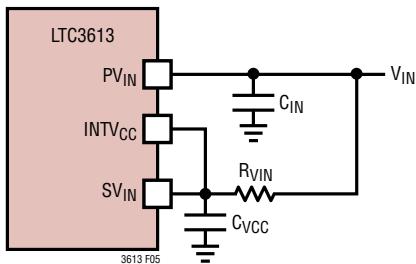


図5. $V_{IN} \leq 5V$ の場合の設定

V_{IN} の低電圧ロックアウト(UVLO)

LTC3613は、入力が低電圧状態の場合にコントローラを保護するのに役立つ2つの機能を備えています。高精度UVLOコンパレータは、 $INTVCC$ 電圧を常時モニタして、適切なゲート駆動電圧が存在することを確認します。コンパレータはUVLOをイネーブルして、 $INTVCC$ が4.2Vを超えるまでスイッチング動作をロックアウトします。UVLOが解除されると、コンパレータは $INTVCC$ が3.65Vより低くなるまでUVLOを再起動しません。このヒステリシスにより、 $INTVCC$ に障害がある場合に発振を防止できます。

低電圧状態を検出するもう1つの方法は、 V_{IN} 電源をモニタすることです。RUNピンには1.2Vの高精度ターンオン電圧が備わっているので、 V_{IN} が十分高いときは、 V_{IN} から抵抗分割器を使ってデバイスをオンすることができます。RUNピンには、RUN電圧と SV_{IN} 電圧に依存するバイアス電流が流れます。分圧器およびUVLO回路を設計してフォルト状態を防止する場合には、これらのバイアス電流を考慮に入れる必要があります。一般に、 $RUN < 3V$ では $1.3\mu A$ のバイアス電流がRUNピンから流れ出し、 $RUN > 3V$ では、その電圧に応じてピンに流れ込む電流が増加し、 $RUN = 6V$ では約 $35\mu A$ に達します。

ソフトスタートとトラッキング

LTC3613はコンデンサを使って自力でソフトスタートを行うか、または外部電源の出力をトラッキングする能力があります。ソフトスタート機能またはトラッキング機能は、スイッチング・レギュレータの最大出力電流を制限することによってではなく、 $TRACK/SS$ ピンのランプ・レートに従ってレギュレータの出力電圧を制御することによって実現されます。

ソフトスタートを自力で行うように構成するときは、コンデンサを $TRACK/SS$ ピンに接続します。 $TRACK/SS$ はRUNピン電圧が1.2Vを超えてUVLOが解除されるまで“L”的ままであり、1.2Vを超えた時点で、 $1\mu A$ の内部電流が、 $TRACK/SS$ に接続されているソフトスタート・コンデンサ C_{SS} を充電します。滑らかなソフトスタートまたはトラッキングを実現するため、電流フォールドバックはこの段階の間ディスエーブルされます。ソフトスタートまたはトラッキングの範囲は、 $TRACK/SS$ ピンが $0V \sim 0.6V$ の電圧範囲になるように定められます。合計ソフトスタート時間は次のように計算できます。

$$t_{SOFTSTART} = 0.6V \cdot \frac{C_{SS}}{1\mu A}$$

別の電源をトラッキングするようにLTC3613を設定する場合は、トラッキング電源と $TRACK/SS$ ピンとの間に分圧器を使用するとランプ・レートを適切な値に調整できます。一般的な2つのトラッキング実装形態は、図6に示すように同時トラッキングと比例トラッキングです。同時トラッキングの場合は、外部電源からの分圧比を差動帰還電圧の分圧比と同じにします。比例トラッキングは、差動帰還とは異なる比を使用することによって実現できます(図7)。ソフトスタート・コンデンサには少量の充電電流が常に流れしており、小さなオフセット誤差が生じることに注意してください。この誤差を最小限に抑えるには、トラッキング抵抗分割器の値として、このオフセット誤差を無視できるのに十分なほど小さい値を選択します。

アプリケーション情報

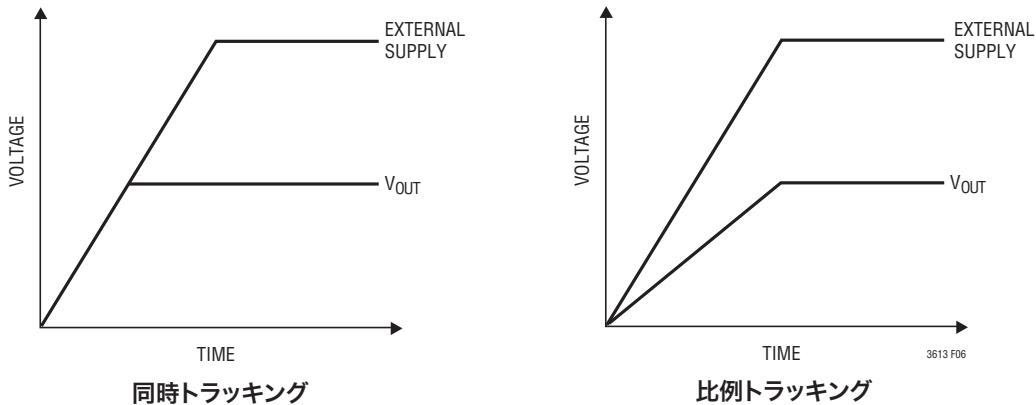


図6. 出力トラッキングの2つの異なるモード



図7. 同時トラッキングおよび比例トラッキングの設定

位相と周波数の同期

EMIとスイッチング・ノイズの制御性能向上が求められるアプリケーションや特殊な同期要求が存在するアプリケーション向けに、LTC3613では、スイッチング・サイクルのターンオンの位相と周波数をMODE/PLLINピンに入力される外部クロック信号に同期させることができます。適切な周波数ロックおよび位相ロックを保証するため、入力されるクロック信号は、RTピンで設定された自走周波数の±30%以内にする必要があります。クロック信号レベルは、通常は $V_{IH} > 2V$ および $V_{IL} < 0.5V$ に適合します。MODE/PLLINピンには内部に $600\text{k}\Omega$ のプルダウン抵抗があり、このピンがフロート状態のままの場合にパルス・スキップ・モードになるようにしています。

LTC3613は、SVINピンおよびVOUTピンの電圧、およびRTで設定された周波数を使用して、次式によって定常状態のオン時間を決定します。

$$t_{ON} \approx \frac{V_{OUT}}{V_{IN} \cdot f}$$

内部のPLLシステムは、外部クロックによる位相ロックと周波数ロックを維持するために、このオン時間を動的に調整します。LTC3613は、VIN、VOUT、および負荷電流について定常状態の条件で位相ロックと周波数ロックを維持します。

前述の式で示したように、オン時間はスイッチング・レギュレータの出力の関数です。この出力はVOUTピンで測定され、必要なオン時間を計算するために使用されます。このため、ほとんどのアプリケーションでは、VOUTをレギュレータ付近の出力点にそのまま接続することが望まれます。しかし、内部で計算されたオン時間と、アプリケーションで必要な実際のオン時間が異なるアプリケーションが存在することがあります。たとえば、デバイス付近での出力点とデバイスから離れた場所で安定化された出力点との間に線路損失による差がある場合、内部で計算されたオン時間は不正確になります。スイッチング・レギュレータでの効率が低い場合も、実際のオン時間が内部で計算されたオン時間と大幅に異なる結果となることがあります（「効率に関する検討事項」を参照）。これらの状況では、INTVCCから抵抗分割器を接続するか、レギュレータの

アプリケーション情報

出力をそのまま使用して、V_{OUT}ピンの電圧を設定できます。V_{OUT}ピンに対しては公称 $500\text{k}\Omega$ の抵抗値が存在することに注意してください。

位相ロック後にPLLによって調整されたオン時間は、スイッチング・レギュレータが必要とする定常状態のオン時間であり、V_{OUT}によって設定されたオン時間がこの定常状態のオン時間と実質的に等しい場合は、PLLシステムが体系的補正のためにその $\pm 30\%$ の周波数ロック範囲を使用する必要はありません。代わりに、このロック範囲は、部品のばらつきや他の動作点条件を補正するために使用することができます。必要な場合は、V_{OUT}ピンを設定してアプリケーションが必要とする定常状態のオン時間を実現できるので、固定周波数動作を維持できます。

最小オン時間に近い非常に短いオン時間をアプリケーションが必要とする場合は、PLLシステムが $\pm 30\%$ の同期範囲を維持できないことがあります。実際に、最小オン時間では位相/周波数のロックが解除される可能性があり、最小オン時間より短いオン時間を必要とするアプリケーションでは位相/周波数のロックが確実に解除されます。これについては、「最小オン時間、最小オフ時間、およびドロップアウト動作」で詳しく説明します。

電源ラインまたは負荷の動的過渡状態(たとえば、負荷ステップや負荷解除)では、より高速な過渡応答を実現する過程でLTC3613の位相ロックおよび周波数ロックが解除されることがあります。スルーレートが高い(たとえば、 $10\text{A}/\mu\text{s}$)場合は、システムが定常状態に戻るまで、位相ロックおよび周波数ロックが解除されます(図8参照)。定常状態に戻ると、デバイスは周波数ロックを再開し、最終的には外部クロックへの位相ロックを回復します。比較的低いスルーレート($10\text{A}/\text{s}$)の場合は、位相ロックおよび周波数ロックを引き続き維持できます。

軽負荷状態では、クロック入力が印加されると位相および周波数の同期がアクティブになります。軽負荷時にクロック入力がない場合、スイッチング周波数はMODE/PLLINピンの接続先が基準になります。MODE/PLLINをINTV_{CC}に接続している場合、LTC3613はRTで設定された自走周波数で強制連続モードで動作します。MODE/PLLINピンを信号グランドに接続すると、LTC3613は軽負荷ではパルス・スキップ不連続導通モードで動作し、通常の負荷および重負荷では(自走周波数での)連続導通モードに切り替わります。

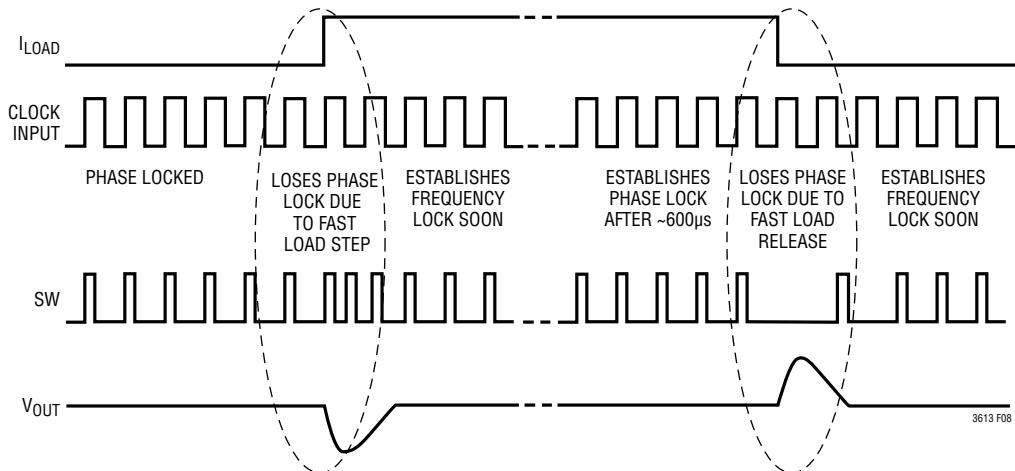


図8. 過渡負荷状態での位相ロック動作および周波数ロック動作

アプリケーション情報

最小オン時間、最小オフ時間、およびドロップアウト動作

最小オン時間は、LTC3613が上側のパワーMOSFETをそのオン状態に維持できる最小の持続時間です。この最小オン時間はLTC3613では65nsであり、最小オン時間になるのは、PVINをその最大値である24Vに接続しているときに、VOUTピンをその最小値である0.6Vに接続した場合です。VOUTの値がこれより大きい場合や、PVINの値がこれより小さい場合、得られる最小オン時間は65nsより長くなります。最小オン時間はスイッチング・レギュレータの動作条件に依存しますが、短いオン時間が必要な降圧比の高いアプリケーションの場合には最小オン時間が小さくなるように設計されています。

連続モード動作では、最小オン時間の制限により、最小デューティ・サイクルは次のようにになります。

$$D_{MIN} = f \cdot t_{ON(MIN)}$$

ここで、 $t_{ON(MIN)}$ はスイッチング・レギュレータの最小オン時間です。式が示すように、動作周波数を下げるとき最小デューティ・サイクルの制約が緩和されます。

アプリケーションが最小デューティ・サイクルより短いサイクルを必要とする場合でも、出力電圧は引き続き安定化状態を維持しますが、スイッチング周波数はその設定値より減少します。または、外部クロックを使用している場合は周波数同期が解除されます。アプリケーションによっては、このことが重要ではない場合があります。

最小オフ時間は、上側のパワーMOSFETがオフになってから速やかにオンに戻るまでの最小時間です。LTC3613が実現可能な最小オフ時間は105nsです。

最小オフ時間の制限により、最大デューティ・サイクルは次のようにになります。

$$D_{MAX} = 1 - f \cdot t_{OFF(MIN)}$$

ここで、 $t_{OFF(MIN)}$ はスイッチング・レギュレータの最小オフ時間です。動作周波数を下げるとき、最大デューティ・サイクルの制約が緩和されます。たとえば、入力電圧が低下したために最大デューティ・サイクルに達すると、出力はレギュレーション不能状態になります。ドロップアウトを避けるための最小入力電圧は次のとおりです。

$$V_{IN(MIN)} = \frac{V_{OUT}}{D_{MAX}}$$

ドロップアウトの開始時には、2つの不連続なオフ時間を生じる約500mVのPVINの領域があります。1つは最小オフ時間であり、もう1つは最小オフ時間より約40ns～60ns長いオフ時間です。この2次オフ時間は、内部電流コンパレータが作動するときの比較的長い遅延によるものです。2つのオフ時間の平均値は、出力リップルが同じままで出力をレギュレーション状態に保つために必要なデューティ・サイクルになります。しかし、SWノードのジッタは大きく、外部クロックに同期しているときは特に顕著です。アプリケーションによっては、このことが重要ではない場合があります。

フォルト状態: 電流制限と過電圧

電流モード・コントローラの最大インダクタ電流は、本質的には最大検出電圧によって制限されます。LTC3613では、最大検出電圧はVRNGピンの電圧によって制御されます。谷電流モード制御では、最大検出電圧と検出抵抗によって最大許容インダクタ谷電流が決まります。対応する出力電流制限値は、次式で得られます。

$$I_{LIMIT} = \frac{V_{SENSE(MAX)}}{R_{SENSE}} + \frac{1}{2} \cdot \Delta I_L$$

この電流制限値を確認して、 $I_{LIMIT(MIN)} > I_{OUT(MAX)}$ となるようにします。電流制限値は、ワーストケースの効率で最大出力電力を発生するのに必要なインダクタ電流より大きくなります。一般に、ワーストケースの効率になるのは、PVINと周囲温度がともに最大の場合です。

アプリケーション情報

グランドへの短絡が発生した場合に電流をさらに制限するため、LTC3613はフォールドバック電流制限回路を内蔵しています。出力の低下が50%を超えた場合は、最大検出電圧はその最大値の約1/4まで次第に低下します。

出力が設定値からその7.5%を超えた場合は、過電圧(OV)状態とみなされます。そのような場合には、上側MOSFETは即座にオフになり、OV状態が解消されるまで下側MOSFETが無期限にオンになります。OV状態の間、電流制限は動作しません。出力が通常レベルに戻ると、通常動作が再開されます。OV状態が長時間持続すると、インダクタを流れる電流がインダクタの最大定格を超える可能性があります。

OPTI-LOOP補償

OPTI-LOOP補償はITHピンを使用することで得られますが、この補償により、広範な負荷と出力コンデンサに対して過渡応答を最適化することができます。ITHピンでは制御ループ動作を最適化できるだけでなく、DC結合され、ACフィルタを通した降圧レギュレータの閉ループ応答のテスト・ポイントも得られます。このテスト・ポイントでのDCステップ、立ち上がり時間、およびセトリングは、閉ループ応答を正確に反映します。2次特性が支配的なシステムを想定すれば、位相マージンや減衰係数は、このピンで見られるオーバーシュートのパーセンテージを使用して概算することができます。このピンの立ち上がり時間を調べることにより、帯域幅も概算できます。

ITHの直列 R_{ITH} - C_{ITH1} フィルタにより、支配的なポールゼロ・ループ補償が設定されます。さらに、高周波ノイズを減衰するため、ITHピンとSGNDの間に小さいコンデンサ C_{ITH2} を配置することが必要な場合があります。これらの値は、PCBのレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、過渡応答を最適化するために変更することができます。さまざまなタイプと値によってループ帰還係数と位相が決まるので、まず出力コンデンサを選択する必要があります。立ち上がり時間が1μs～10μsの、全負荷電流の20%～100%の出力電流パルスによって、帰還ループを開くことなく全体的なループの安定性を判断することができる出力電圧

波形とITHピンの波形が発生します。OPTI-LOOP補償の全体的な目的は、負荷ステップによる出力の低下を最小限に抑えながら、高速で安定したITH応答を実現することです。OPTI-LOOP補償の詳細な説明については、「アプリケーション・ノート76」を参照してください。

スイッチング・レギュレータは負荷電流のステップに応答するのに数サイクルを要します。負荷ステップが発生すると、 V_{OUT} は $\Delta I_{LOAD} \cdot ESR$ に等しい大きさだけ即座にシフトします。ここで、ESRは C_{OUT} の実効直列抵抗です。 ΔI_{LOAD} は C_{OUT} の充電または放電も開始し、レギュレータが使用する帰還誤差信号を生成して、 V_{OUT} をその定常状態値に戻します。この回復期間に V_{OUT} をモニタして、安定性に問題があることを示すオーバーシュートやリンギングがないかチェックすることができます。

現実的な負荷ステップを発生する実用的な方法としては、抵抗性負荷とパワーMOSFETを直列に接続し、その後この2つを出力コンデンサの両端に直接接続して、適当な信号発生器でそのゲートを駆動します。出力電流のステップ変化によって生じる初期出力電圧ステップは帰還ループの帯域幅内にない場合があるため、位相マージンを決定するのにこの信号を使用することはできません。このため、ITHピンの信号を調べる方が確実です。この信号は帰還ループ内にあり、フィルタを通して補償された帰還ループ応答です。

ループの利得は R_{ITH} と共に大きくなり、ループの帯域幅は C_{ITH1} を小さくすると大きくなります。 C_{ITH1} を減少させるのと同じ比率で R_{ITH} を増加させればゼロの周波数は変化しないので、最も重要な周波数範囲での帰還ループの位相を一定に保つことができます。さらに、フィードフォワード・コンデンサ C_{FF} を追加すると、図1に示すように、高周波応答を改善することができます。コンデンサ C_{FF} は、 R_{FB2} との組み合わせで高周波のゼロを発生することにより位相進みを得ることができます。位相マージンが改善されます。出力電圧のセトリング動作は閉ループ・システムの安定性に関係し、降圧レギュレータの全体的な性能を表します。

アプリケーション情報

アプリケーションによっては、大容量(>10μF)の入力コンデンサがある負荷に切り替えることで、より大きな過渡電圧が発生することがあります。負荷に接続しているスイッチの抵抗が小さく、スイッチが迅速に駆動される場合は、放電した入力コンデンサが実質的にC_{OUT}と並列に接続されていることになるので、V_{OUT}は急速に低下します。この問題を防ぐのに十分な電流を供給できるレギュレータはありません。解決策は負荷スイッチのドライバのターンオン速度を制限することです。Hot Swap™コントローラはこの目的専用に設計され、通常は電流制限機能、短絡保護、ソフトスタート機能が組み込まれています。

効率に関する検討事項

スイッチング・レギュレータのパーセント表示での効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。多くの場合、個々の損失を分析して、効率を制限する要素が何であり、また何が変化すれば最も効率が改善されるかを判断することが有益です。パーセント表示での効率は、次式で表すことができます。

$$\% \text{効率} = 100\% - (L_1 + L_2 + L_3 + \dots)$$

ここで、L₁、L₂などは入力電力に対するパーセンテージで表した個々の損失です。回路内の電力を消費するすべての要素で損失が生じますが、損失の大部分は次の4つの主な損失要因によって生じます。

1. I²R損失。これは、MOSFET、インダクタ、プリント基板トレースの各抵抗成分から生じ、大出力電流時に効率を低下させます。連続モードでは、インダクタLを平均出力電流が流れますが、この電流は上側MOSFETと下側MOSFETとの間で分かれます。
2. 遷移損失。この損失は、スイッチ・ノードの遷移中に上側MOSFETが短時間飽和領域に留まることから生じます。これは、入力電圧、負荷電流、ドライバ強度、MOSFET容量などの要因に依存します。この損失は入力電圧が20Vを超えると顕著になります。

3. INTV_{CC}電流。これはMOSFETドライバ電流と制御電流の和です。MOSFETドライバ電流は、パワーMOSFETのゲート容量をスイッチングすることによって流れます。MOSFETのゲートが“L”から“H”に切り替わり、再び“L”に切り替わるたびに、INTV_{CC}からグランドに一定量の電荷(dQ)が移動します。それによって生じるdQ/dtはINTV_{CC}から流出する電流であり、通常はコントローラのI_Q電流よりはるかに大きくなります。

INTV_{CC}電源をEXTV_{CC}を介して供給すると、効率が数ポイント向上することがあり、特にV_{IN}の高いアプリケーションで可能性が高くなります。出力から得られる電圧源にEXTV_{CC}を接続すると、ドライバおよび制御回路が必要とするV_{IN}電流は、「デューティ・サイクル/効率」の倍率で増減します。たとえば、20Vから5Vへの降圧アプリケーションでは、INTV_{CC}電流が10mAの場合、V_{IN}電流は約2.5mAになります。これにより、(ドライバがV_{IN}から直接電力を供給されている場合)中間電流損失は10%以上からわずか数パーセントに減少します。

4. C_{IN}損失。入力コンデンサはレギュレータに流れる大きなRMS入力電流を除去するという困難な役目を担っています。入力コンデンサは、ACのI²R損失を最小限に抑えるためにESRが非常に小さい必要があり、RMS電流によって上流のケーブル、ヒューズ、またはバッテリ内に追加の損失を生じないように容量を十分大きくする必要があります。

C_{OUT}のESR損失、下側MOSFETの逆回復損失、およびインダクタのコア損失など、その他の損失による追加損失の占める割合は、通常は2%未満です。

効率を改善するための調整を行う場合、入力電流は効率の変化を示す最良の指標です。変更を加えて入力電流が減少すれば、効率は向上しています。入力電流に変化がなければ効率にも変化はありません。

スイッチング・レギュレータの電力損失は、理想的なオン時間より長いオン時間として反映されます。この効率を考慮した連続モードでのオン時間は、次式で計算できます。

$$t_{ON(REAL)} \approx \frac{t_{ON(IDEAL)}}{\text{Efficiency}}$$

アプリケーション情報

設計例

$V_{IN} = 6V \sim 24V$ 、 $V_{OUT} = 1.2V$ 、 $I_{OUT(MAX)} = 15A$ 、 $f = 350kHz$ の降圧コンバータを考えます(図9参照)。

安定化された出力電圧は次式で求められます。

$$V_{OUT} = 0.6V \cdot \left(1 + \frac{R_{FB2}}{R_{FB1}} \right)$$

V_{OSNS^+} と V_{OSNS^-} との間に20kの抵抗を使用し、上側の帰還抵抗も20kです。

周波数は次式で設定されます。

$$R_T [k\Omega] = \frac{41550}{f [kHz]} - 2.2 = \frac{41550}{350} - 2.2 \approx 116.5k$$

この値に最も近い標準値である115kを選択します。

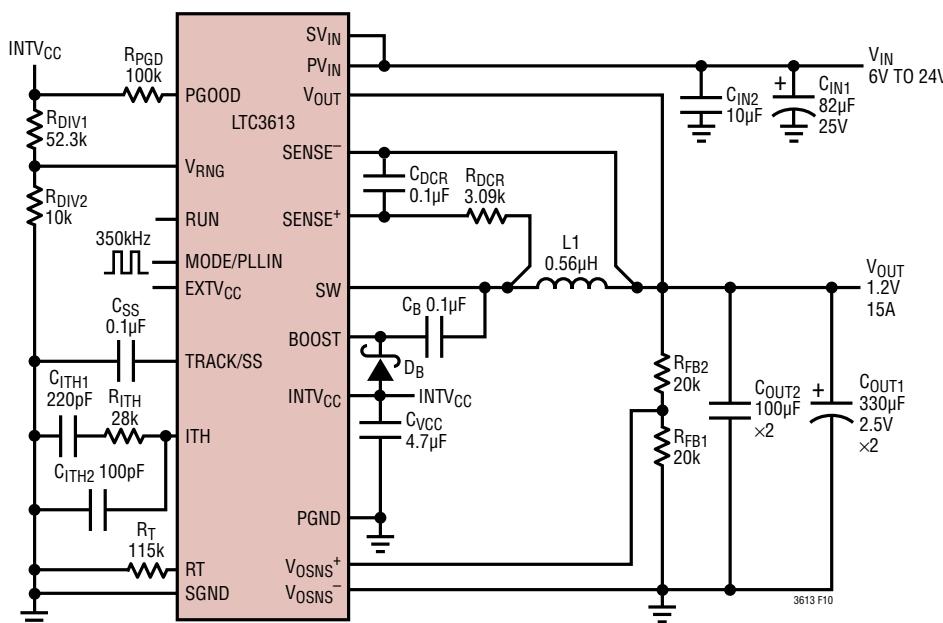
最小オン時間になるのは V_{IN} が最大の場合であり、その値は65nsより大きくなります。65nsはLTC3613が達成できる最良の時間です。このアプリケーションの最小オン時間は次式で得られます。

$$t_{ON(MIN)} = \frac{V_{OUT}}{V_{IN(MAX)} \cdot f} = \frac{1.2V}{24V \cdot 350kHz} \approx 143ns$$

V_{IN} が最大のときのリップル電流が40%になるようにインダクタの値を設定します(次式)。

$$L = \frac{1.2V}{350kHz \cdot 40\% \cdot 15A} \cdot \left(1 - \frac{1.2V}{24V} \right) \approx 0.54\mu H$$

最も近い標準値である0.56μHを選択します。



C_{IN1}: SANYO 25SVPD82M
C_{OUT1}: SANYO 2R5TPE330M9

D_B: CENTRAL CMDSH-3
L1: VISHAY IHLP4040DZ-056μH

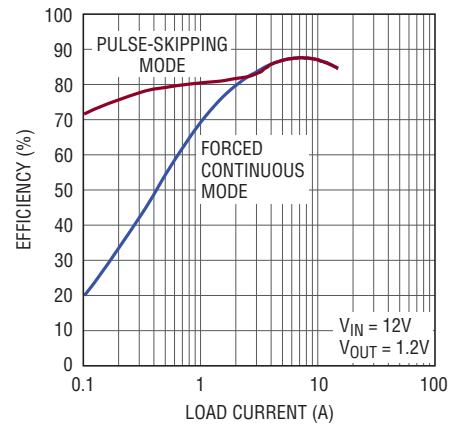


図9. 1.2V、15A、350kHzの降圧コンバータ

アプリケーション情報

この結果生じる最大リップル電流は次のとおりです。

$$\Delta I_L = \frac{1.2V}{350\text{kHz} \cdot 0.56\mu\text{H}} \cdot \left(1 - \frac{1.2V}{24V}\right) \approx 5.8A$$

大電力アプリケーションでは、多くの場合、効率を最大にするために、RSENSEによる電流検出よりもDCRによる電流検出の方が好まれます。DCRフィルタの値を求めるため、まずインダクタ・メーカーを選ぶ必要があります。この設計では、VishayのIHLP-4040DZ-01モデルを選択します。値は0.56μHでDCR_{MAX}=1.8mΩです。これが示す結果は次のとおりです。

$$\begin{aligned} V_{SENSE(MAX)} &= DCR_{MAX} \text{ at } 25^\circ\text{C} \cdot [1 + 0.4\% (T_L(MAX) - 25^\circ\text{C})] \\ &\quad \cdot [I_{OUT(MAX)} - \Delta I_L/2] \\ &= 1.8m\Omega \cdot [1 + 0.4\% (100^\circ\text{C} - 25^\circ\text{C})] \cdot \\ &\quad [15A - 5.8A/2] \\ &\approx 28.3mV \end{aligned}$$

最大検出電圧は、追加調整なしでLTC3613が処理できる範囲に入っています。したがって、DCRフィルタはインダクタの両端に簡単なRCフィルタを接続する構成になります。Cを0.1μFに選択すると、Rは次式で計算できます。

$$R_{DCR} = \frac{L}{DCR_{MAX} \cdot C_{DCR}} = \frac{0.56\mu\text{H}}{1.8m\Omega \cdot 0.1\mu\text{F}} \approx 3.11k$$

この値に最も近い標準値は3.09kです。

設計マージンの係数を50%とすると、得られるVRNGの値は次のようになります。

$$\begin{aligned} V_{RNG} &= V_{SENSE(MAX)} / 0.05 \cdot MF \\ &= 28.3mV / 0.05 \cdot 1.5 \approx 850mV \end{aligned}$$

VRNG電圧を発生させるには、INTV_{CC}とSGNDの間にRDIV1=52.3k、RDIV2=10kにした抵抗分割器を接続します。

C_{IN}は、RMS電流の定格が75°Cで7Aより大きいものを選択します。出力コンデンサC_{OUT}にはESRが4.5mΩと低いものを選び、インダクタのリップル電流や負荷ステップによる出力電圧の変化を最小限に抑えるようにします。出力電圧のリップル成分は次式で与えられます。

$$\begin{aligned} \Delta V_{OUT(RIPPLE)} &= \Delta I_{L(MAX)} \cdot ESR = (5.8A)(4.5m\Omega) \\ &\approx 26mV \end{aligned}$$

しかし、0Aから10Aへの負荷ステップが起こると、出力の変化は最大で次のようになります。

$$\Delta V_{OUT(STEP)} = \Delta I_{LOAD} \cdot ESR = (10A)(4.5m\Omega) = 45mV$$

オプションで100μFのセラミック出力コンデンサを追加すると、出力リップルでのESRおよびESLの影響が最小限に抑えられ、負荷ステップ応答が改善されます。

PC基板レイアウトのチェックリスト

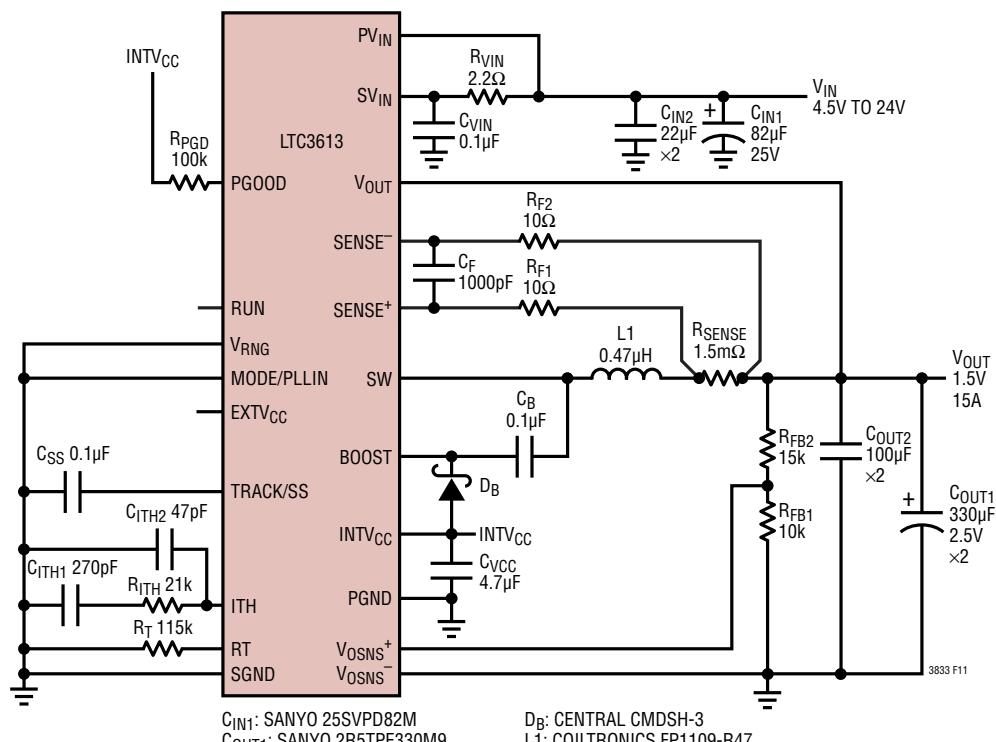
プリント回路基板をレイアウトするときには、以下のチェックリストを使ってLTC3613が正しく動作するようになります。

- ノイズを減らす目的とヒートシンクによる放熱の目的に対しては、専用のグランド層がある多層基板が適しています。良好なフィルタリングを可能にして銅の損失を最小にするため、V_{IN}、V_{OUT}、およびPGNDのノードには幅の広い配線や面全体を使用します。放熱性を高めるため、すべての層の未使用領域を銅で覆います。
- 信号グランドと電源グランドは、両者を短絡する箇所以外は分離します。信号グランドと電源グランドは、幅の狭い1本のPCBトレース(多層基板では1つのビア)で1点のみで接続します。駆動系のすべての部品は電源グランドを基準にし、すべての小信号用部品(たとえば、C_{ITH1}、R_T、C_{SS}など)は信号グランドを基準にします。
- C_{IN}、インダクタ、検出抵抗(使用している場合)、および主なC_{OUT}コンデンサは、1箇所に集めて狭い領域に配置します。SWノードは小規模にしますが、大きな銅損失なしでインダクタ電流を処理するのに十分な広さにします。PV_{IN}は、AC電流の大部分を供給するC_{IN}コンデンサ(通常はセラミック・コンデンサ)の(+)極のできるだけ近くに接続し、PGNDは同じC_{IN}コンデンサの(-)極のできるだけ近くに接続します。C_{IN}、上側MOSFET、および下側MOSFETで形成される高di/dtのループのリードとPCBトレース長を短くし、高周波EMI、誘導性リンギングによる電圧ストレスを最小限に抑えます。インダクタのリップル電流の大部分を除去する主なC_{OUT}コンデンサ(通常はセラミック・コンデンサ)の(-)極もC_{IN}の(-)極の近くに接続します。

アプリケーション情報

- BOOST、PV_{IN}、SW、およびPGNDピンは、駆動系の部品に向き合うように配置します。BOOSTおよびSW上にあるdV/dtの高い信号は、影響を受けやすい小信号トレースおよび小信号用部品から離します。
- R_{SENSE}による電流検出の場合は、出力側にあるインダクタの近くに検出抵抗を配置します。検出抵抗両端でのケルビン(4線)接続を使用し、トレースを差動対としてまとめて配線します。SENSE⁺/SENSE⁻ピンの近くで差動検出信号をRCフィルタで除去します。フィルタ・コンデンサはこれらのピンのできるだけ近くに配置します。DCR検出の場合は、インダクタの両端でケルビン接続を行い、DCR検出抵抗をSWノードの近くに配置して、SENSE⁺/SENSE⁻ピンから離します。DCRコンデンサをSENSE⁺/SENSE⁻ピンの近くに配置します。
- 帰還抵抗分割器R_{FB1/2}をV_{OSNS⁺}/V_{OSNS⁻}ピンのできるだけ近くに配置し、遠隔出力トレースとグランド・トレースを差動対としてまとめて配線して、レギュレーション点のできるだけ近くで終端します(遠隔出力点にあるコンデンサの両端でケルビン接続するのが望ましい)。
- C_{VCC}セラミック・コンデンサをINTV_{CC}ピンとPGNDピンのできるだけ近くに配置します。同様に、C_BコンデンサはBOOSTピンとSWピンのできるだけ近くに配置します。これらのコンデンサは、基板上のパワーMOSFETのゲート充電電流を供給します。
- 小信号用部品は、それぞれのピンのできるだけ近くに配置します。こうすることにより、これらのピンにPCBノイズが結合する可能性が最小限に抑えられます。V_{OSNS⁺}/V_{OSNS⁻}、SENSE⁺/SENSE⁻、ITH、RTおよびVRNGピンを優先します。クロック信号をMODE/PLLINピンに配線するときは、影響を受けやすい小信号ピンにクロックが結合しないように、十分に分離してください。
- SV_{IN}ピンの近くに簡単なRCフィルタを接続して、LTC3613への入力をフィルタ処理します。このRCフィルタは信号グランドを基準にします。

アプリケーション情報



効率

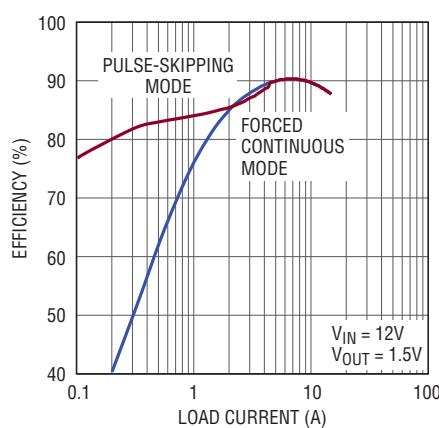


図10. 1.5V、15A、350kHzの大電流降圧コンバータ

標準的応用例

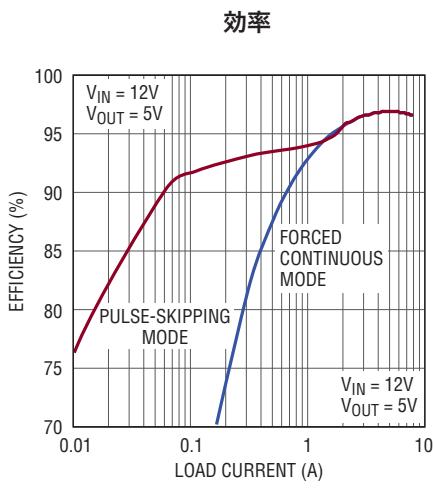
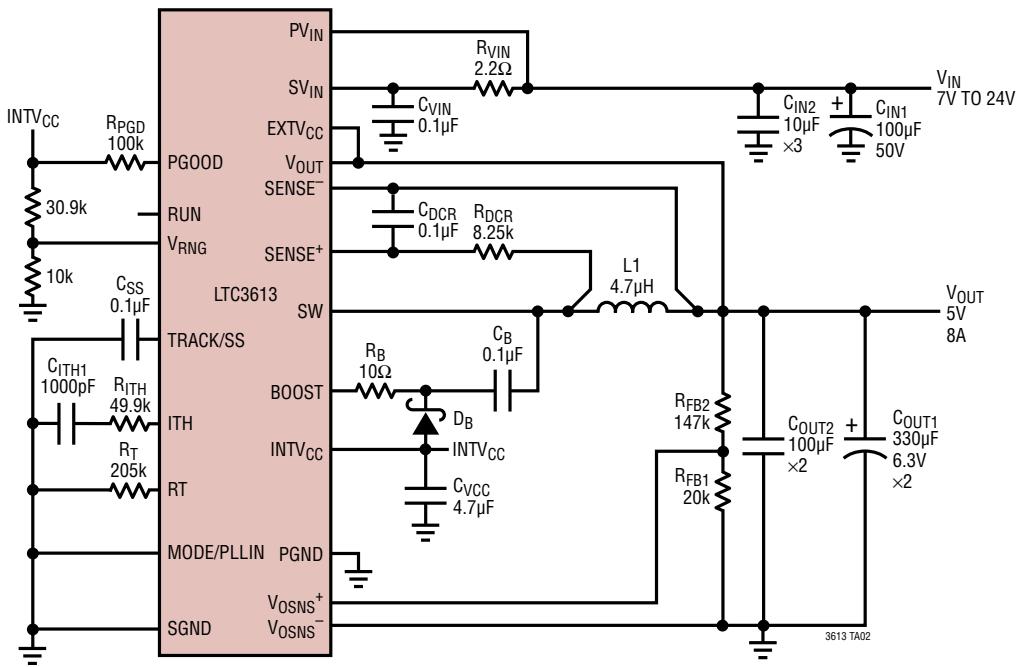
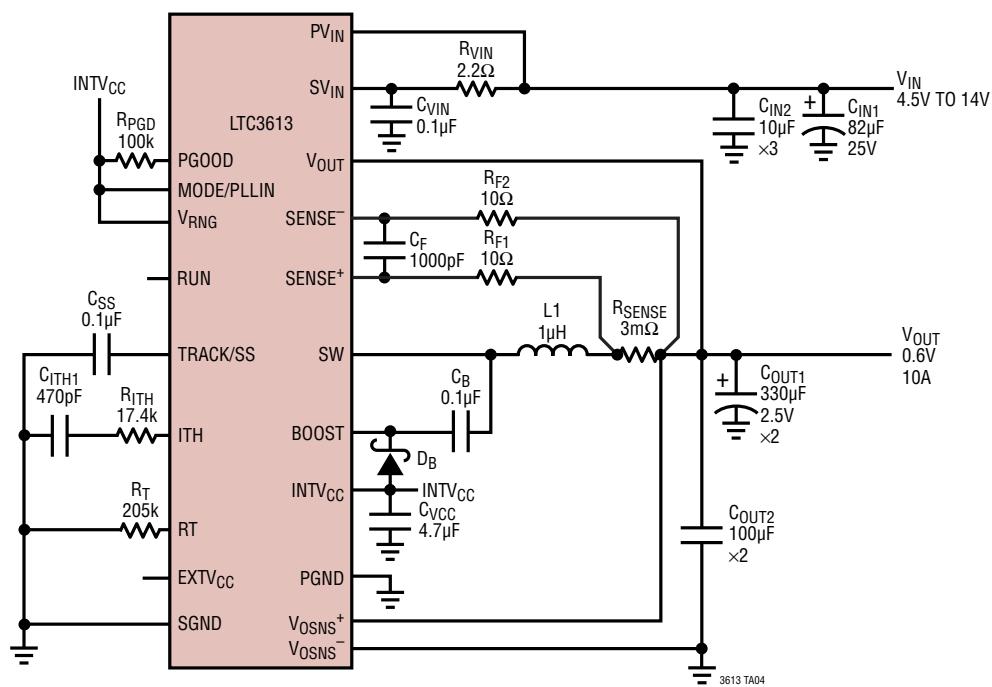


図11. 5V、8A、200kHzの高効率降圧コンバータ

標準的応用例



C_{IN1}: SANYO 25SVPD82M
C_{OUT}: SANYO 2R5TPE330M9

D_B: DIODES INC. SDM10K45
L1: IHLP-2525EZERR82M01

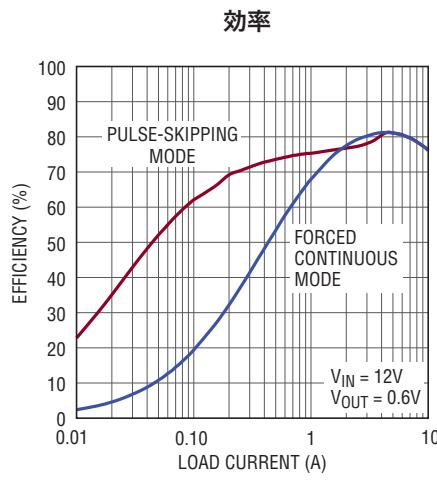


図 12. 0.6V、10A、200kHzの低出力電圧降圧コンバータ

標準的応用例

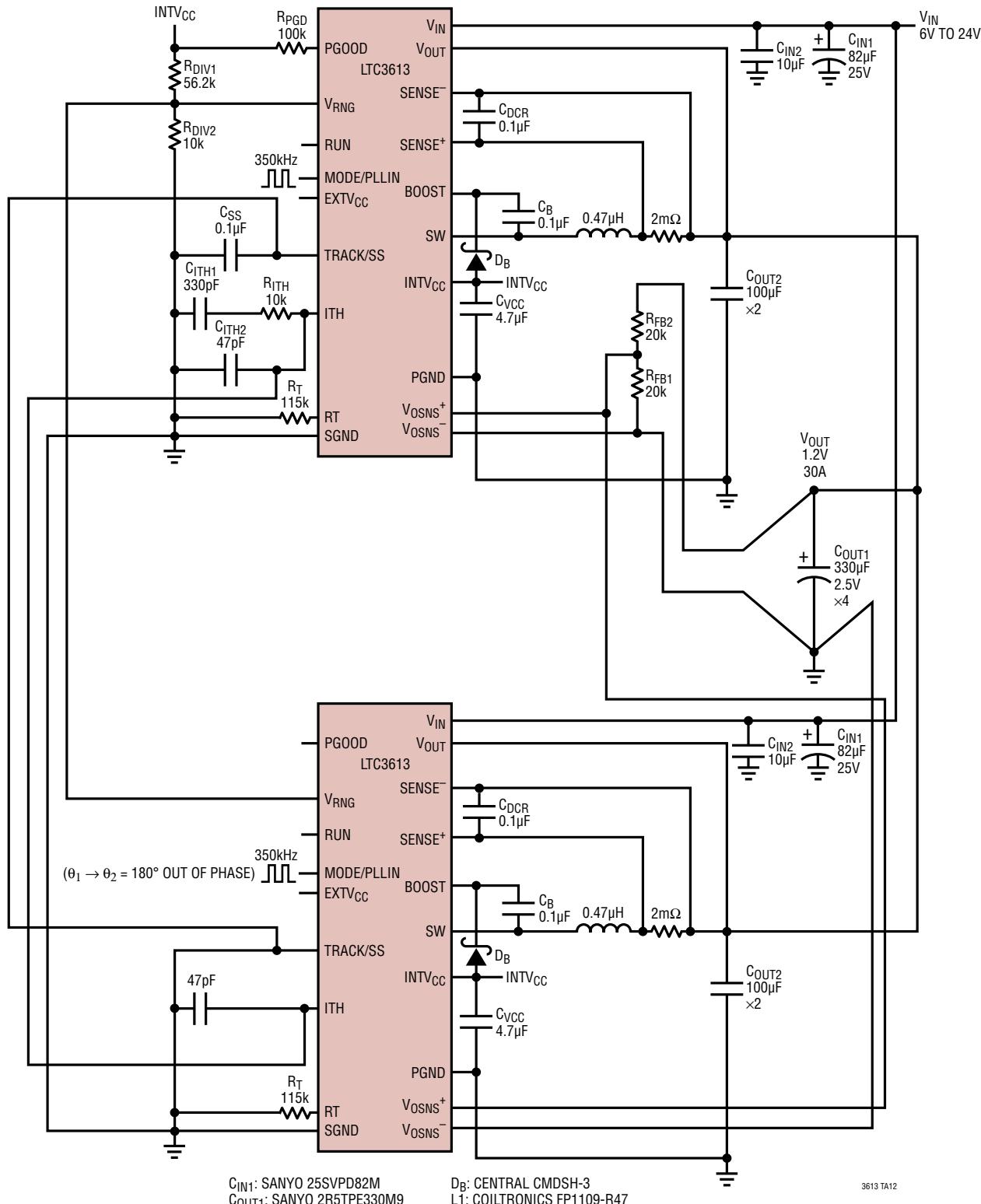
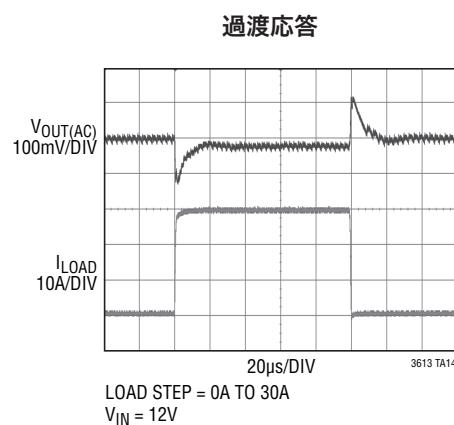
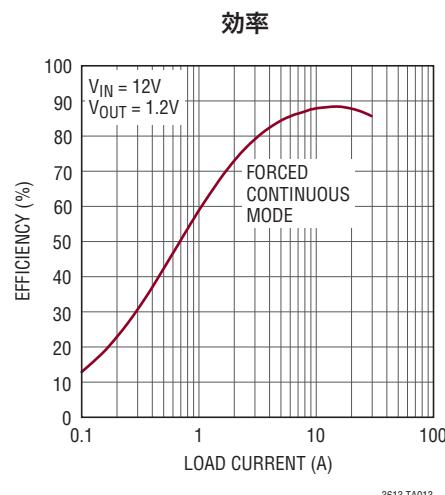


図13. 2相、1.2V、30A、350kHzの降圧コンバータ

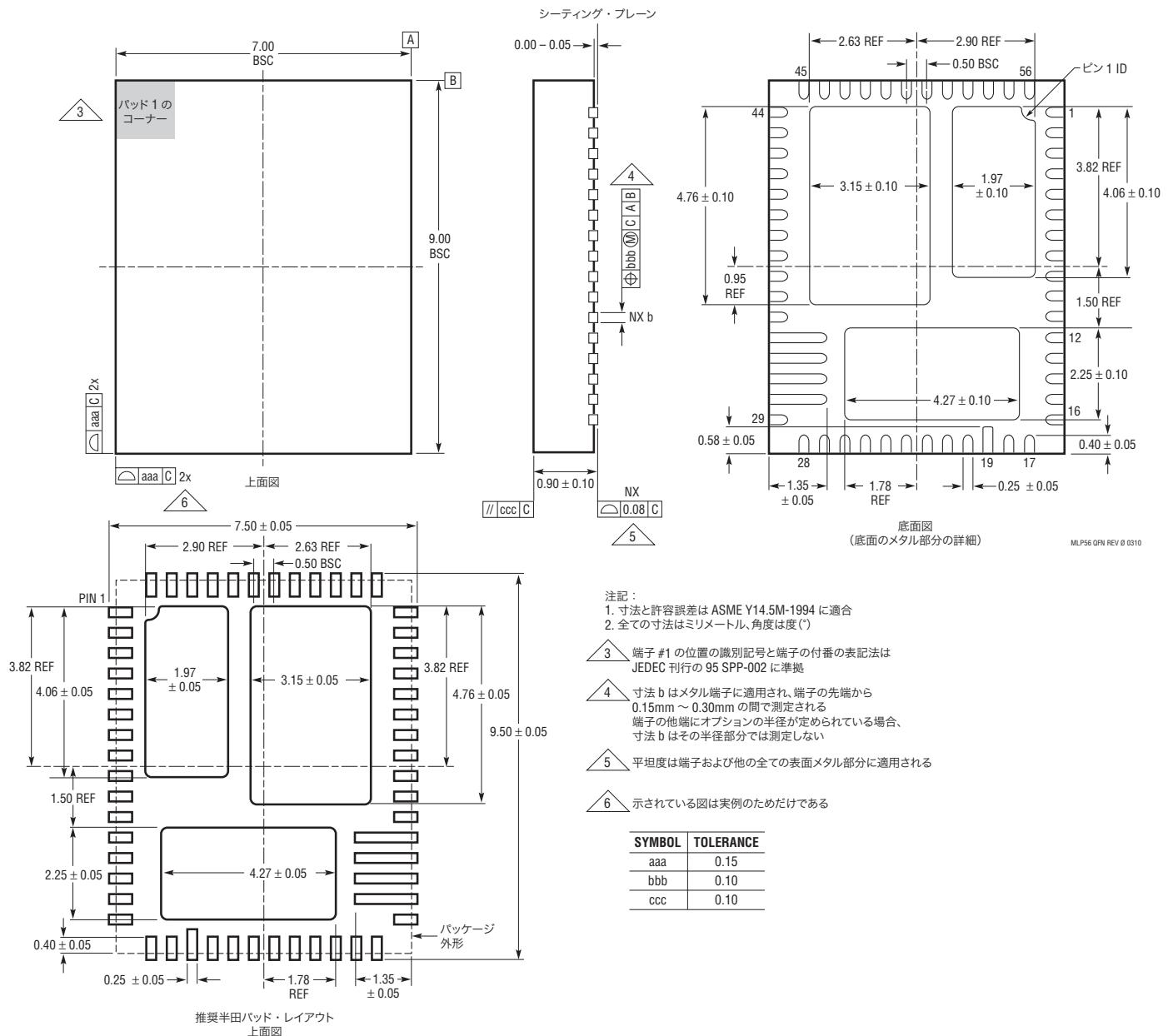
標準的應用例



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

WKHパッケージ 56ピンQFNマルチパッド(7mm×9mm) (Reference LTC DWG # 05-08-1870 Rev 0)

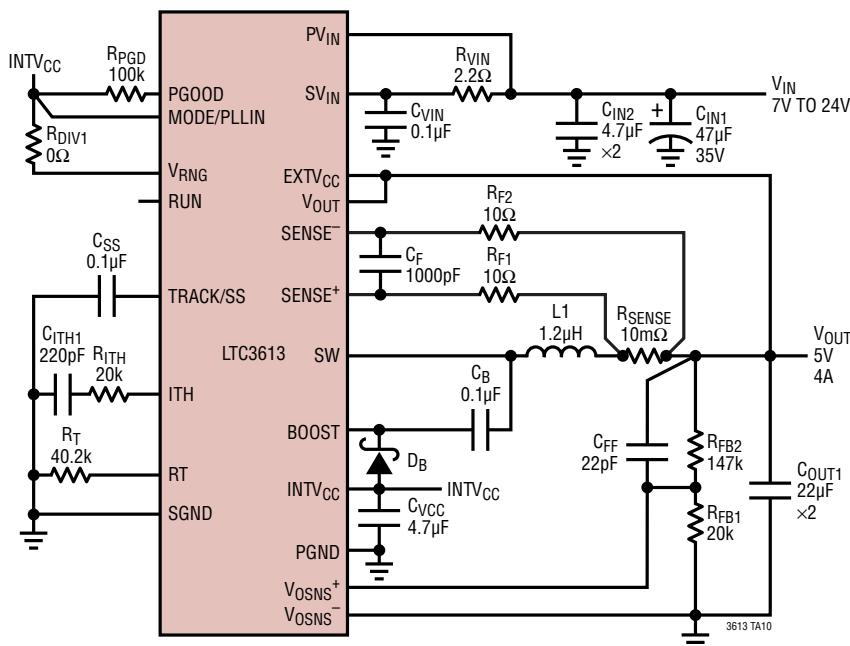


改訂履歴

REV	日付	概要	ページ番号
A	07/12	電気的特性を明確化 ピン機能を明確化 応用例の回路図を修正	3、4 8 33

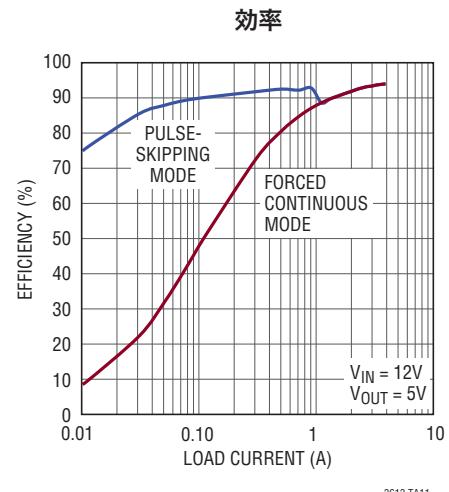
標準的応用例

5V、4A、1MHzの高周波降圧コンバータ



C_{IN1}: KEMET T521X476M035ATE070
 D_B: DIODES, INC. SDM10K45

L1: WÜRTH 744313120



3613 TA11

関連製品

製品番号	説明	注釈
LTC3602	2.5A (I _{OUT})、3MHz 同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :4.5V ~ 10V、V _{OUT(MIN)} = 0.6V、I _Q = 75μA、I _{SD} < 1μA、4mm × 4mm QFN-20、TSSOP-16Eパッケージ
LTC3608	18V、8A (I _{OUT})、1MHz 同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :4V ~ 18V、V _{OUT(MIN)} = 0.6V、I _Q = 900μA、I _{SD} < 15μA、7mm × 8mm QFN-52パッケージ
LTC3610	24V、12A (I _{OUT})、1MHz 同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :4V ~ 24V、V _{OUT(MIN)} = 0.6V、I _Q = 900μA、I _{SD} < 15μA、9mm × 9mm QFN-64パッケージ
LTC3611	32V、10A (I _{OUT})、1MHz 同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :4V ~ 32V、V _{OUT(MIN)} = 0.6V、I _Q = 900μA、I _{SD} < 15μA、9mm × 9mm QFN-64パッケージ
LTC3414/ LTC3416	4A (I _{OUT})、4MHz 同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :2.25V ~ 5.5V、V _{OUT(MIN)} = 0.8V、I _Q = 64μA、I _{SD} < 1μA、TSSOP20Eパッケージ
LTC3415	7A (I _{OUT})、1.5MHz 同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :2.5V ~ 5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 450μA、I _{SD} < 1μA、5mm × 7mm QFN-38パッケージ
LTC3418	8A (I _{OUT})、4MHz 同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :2.25V ~ 5.5V、V _{OUT(MIN)} = 0.8V、I _Q = 380μA、I _{SD} < 1μA、5mm × 7mm QFN-38パッケージ
LTM4600HV	10A の包括的なスイッチ・モード電源	92%の効率、V _{IN} :4.5V ~ 28V、V _{OUT} :0.6V、真の電流モード制御、超高速過渡応答
LTM4601HV	12A の包括的なスイッチ・モード電源	92%の効率、V _{IN} :4.5V ~ 28V、V _{OUT} :0.6V、真の電流モード制御、超高速過渡応答
LTM4602HV	6A の包括的なスイッチ・モード電源	92%の効率、V _{IN} :4.5V ~ 28V、V _{OUT} :0.6V、真の電流モード制御、超高速過渡応答
LTM4603HV	6A の包括的なスイッチ・モード電源	93%の効率、V _{IN} :4.5V ~ 28V、PLL、出力トラッキング、およびマージニングを装備

3613fa