

3A、4MHzモノリシック 同期整流式降圧 DC/DCコンバータ

特長

- 出力電流:3A
- 入力電圧範囲:2.25V~5.5V
- 低出力リップルのBurst Mode[®]動作: $I_Q = 70\mu A$
- 出力電圧精度: $\pm 1\%$
- 出力電圧:最小0.6V
- 高効率:最大95%
- 低ドロップアウト動作:デューティ・サイクル100%
- シャットダウン電流: $\leq 1\mu A$
- 調整可能なスイッチング周波数:最大4MHz
- オプションの内部補償付き
アクティブ電圧ポジショニング (AVP)
- パルススキップ動作/強制連続動作/バーストクランプを
調整可能なBurst Mode動作を選択可能
- プログラム可能なソフトスタート
- 起動トラッキングまたは外部リファレンス用の入力
- DDRメモリ・モード、 $I_{OUT} = \pm 1.5A$
- 熱特性が改善された20ピン (3mm×4mm) QFN
およびTSSOPパッケージ

アプリケーション

- ポイントオブロード電源
- 分配型電源
- 携帯型コンピュータ・システム
- DDRメモリの終端
- ハンドヘルド機器

概要

LTC[®]3612は、電流モードの固定周波数アーキテクチャを採用した低静止電流モノリシック同期整流式降圧レギュレータです。スリープ・モードでの無負荷時DC電源電流はわずか70 μA でありながら、無負荷時に出力電圧を維持し (Burst Mode動作)、シャットダウン時には電流がゼロまで減少します。LTC3612は入力電圧範囲が2.25V~5.5Vなので、1本のリチウムイオン・バッテリーや固定低電圧入力へのアプリケーションに最適です。デューティ・サイクル100%が可能なので低ドロップアウト動作が確保され、バッテリー駆動システムでの動作時間が長くなります。

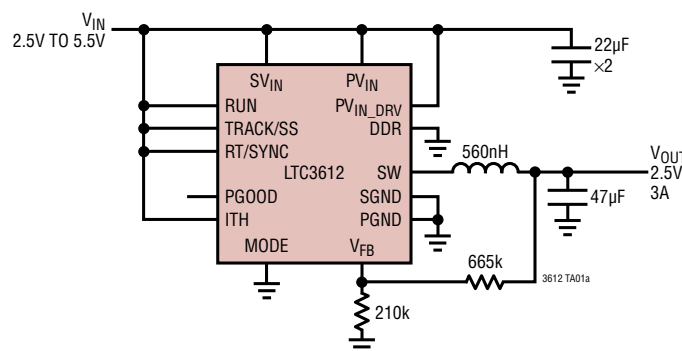
動作周波数は最大4MHzまで外部設定可能なので、小型の表面実装インダクタを使用できます。スイッチング・ノイズの影響を受けやすいアプリケーション向けに、LTC3612は最大4MHzまでの外部クロックに同期可能です。

LTC3612での強制連続モード動作により、ノイズおよびRF干渉が減少します。調整可能な補償回路により、広範な負荷および出力コンデンサにわたってトランジェント応答を最適化することができます。

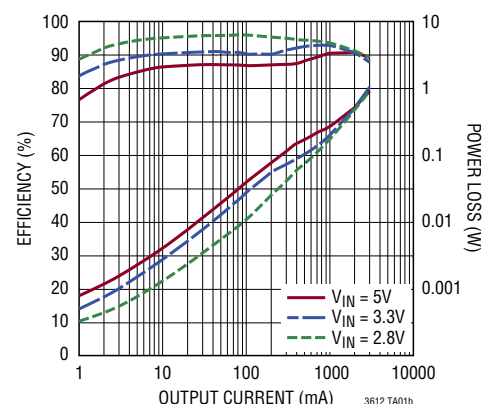
内部同期スイッチによって効率が向上し、外付けのキャッチ・ダイオードが不要になるので、外付け部品と基板面積を節減できます。LTC3612は、3mm×4mmの20ピン・リードレスQFNパッケージおよび熱特性が改善された20ピンTSSOPパッケージで供給されます。

LT、LT、LTC、LTM、Burst Mode、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。6580258、5481178、5994885、6304066、6498466、6611131を含む米国特許により保護されています。

標準的応用例



効率および電力損失と負荷電流



3612fc

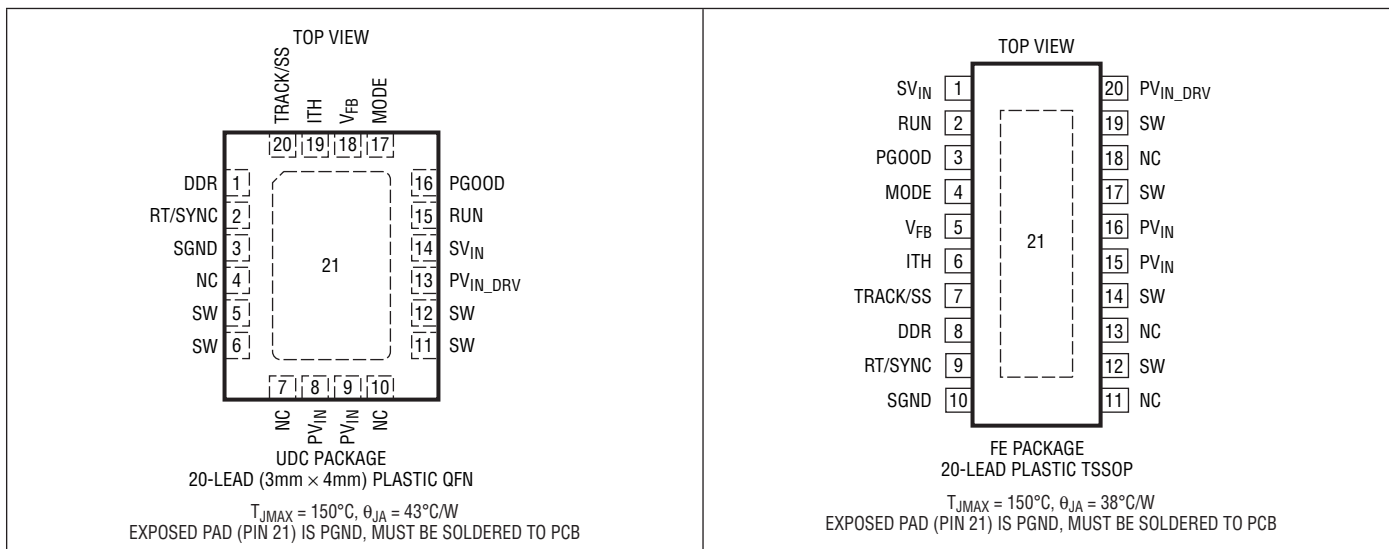
LTC3612

絶対最大定格 (Note 1)

PV_{IN}、SV_{IN}、PV_{IN_DRV}の電圧..... -0.3V~6V
 SW電圧..... -0.3V~(PV_{IN}+0.3V)
 ITH、RT/SYNCの電圧..... -0.3V~(SV_{IN}+0.3V)
 DDR、TRACK/SSの電圧..... -0.3V~(SV_{IN}+0.3V)
 MODE、RUN、V_{FB}の電圧..... -0.3V~(SV_{IN}+0.3V)
 PGOOD電圧..... -0.3V~6V

動作接合部温度範囲
 (Note 2, 11)..... -55°C~150°C
 保存温度..... -65°C~150°C
 リフロー・ピーク・ボディ温度 (QFN)..... 260°C
 リード温度 (半田付け、10秒)
 TSSOP..... 300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング *	パッケージ	温度範囲
LTC3612EUDC#PBF	LTC3612EUDC#TRPBF	LDQT	20-Lead (3mm × 4mm) Plastic QFN	-40°C to 125°C
LTC3612IUUDC#PBF	LTC3612IUUDC#TRPBF	LDQT	20-Lead (3mm × 4mm) Plastic QFN	-40°C to 125°C
LTC3612HUUDC#PBF	LTC3612HUUDC#TRPBF	LDQT	20-Lead (3mm × 4mm) Plastic QFN	-40°C to 150°C
LTC3612MPUDC#PBF	LTC3612MPUDC#TRPBF	LDQT	20-Lead (3mm × 4mm) Plastic QFN	-55°C to 150°C
LTC3612EFE#PBF	LTC3612EFE#TRPBF	LTC3612FE	20-Lead Plastic TSSOP	-40°C to 125°C
LTC3612IFE#PBF	LTC3612IFE#TRPBF	LTC3612FE	20-Lead Plastic TSSOP	-40°C to 125°C
LTC3612HFE#PBF	LTC3612HFE#TRPBF	LTC3612FE	20-Lead Plastic TSSOP	-40°C to 150°C
LTC3612MPFE#PBF	LTC3612MPFE#TRPBF	LTC3612FE	20-Lead Plastic TSSOP	-55°C to 150°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。 *温度グレードは出荷時のコンテナのラベルで識別されます。
 非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
 テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電气的特性

●は規定動作接合部温度範囲の規格値を意味する(Note 2)。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 3.3\text{V}$ 、 $RT/SYNC = SV_{IN}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN}	Operating Voltage Range		● 2.25		5.5	V
V_{UVLO}	Undervoltage Lockout Threshold	SV_{IN} Ramping Down SV_{IN} Ramping Up	● 1.7		2.25	V
V_{FB}	Feedback Voltage Internal Reference	(Notes 3, 4) $V_{TRACK/SS} = SV_{IN}$, $V_{DDR} = 0\text{V}$ $0^\circ\text{C} < T_J < 85^\circ\text{C}$ $-40^\circ\text{C} < T_J < 125^\circ\text{C}$ $-55^\circ\text{C} < T_J < 150^\circ\text{C}$	● 0.594	0.6	0.606	V
			● 0.591		0.609	V
			● 0.589		0.611	V
	Feedback Voltage External Reference (Note 7)	(Notes 3, 4) $V_{TRACK/SS} = 0.3\text{V}$, $V_{DDR} = SV_{IN}$	0.289	0.3	0.311	V
		(Notes 3, 4) $V_{TRACK/SS} = 0.5\text{V}$, $V_{DDR} = SV_{IN}$	0.489	0.5	0.511	V
I_{FB}	Feedback Input Current	$V_{FB} = 0.6\text{V}$	●		±30	nA
$\Delta V_{LINEREG}$	Line Regulation	$SV_{IN} = PV_{IN} = 2.25\text{V}$ to 5.5V (Notes 3, 4) $TRACK/SS = SV_{IN}$	●		0.2	%/V
$\Delta V_{LOADREG}$	Load Regulation	ITH from 0.5V to 0.9V (Notes 3, 4) $V_{ITH} = SV_{IN}$ (Note 5)			0.25	%
					2.6	%
I_S	Active Mode	$V_{FB} = 0.5\text{V}$, $V_{MODE} = SV_{IN}$ (Note 6)		1100		μA
	Sleep Mode	$V_{FB} = 0.7\text{V}$, $V_{MODE} = 0\text{V}$, ITH = SV_{IN} (Note 5)		70	100	μA
		$V_{FB} = 0.7\text{V}$, $V_{MODE} = 0\text{V}$ (Note 4)			120	160
	Shutdown	$SV_{IN} = PV_{IN} = 5.5\text{V}$, $V_{RUN} = 0\text{V}$		0.1	1	μA
$R_{DS(ON)}$	Top Switch On-Resistance	$PV_{IN} = 3.3\text{V}$ (Note 10)		70		m Ω
	Bottom Switch On-Resistance	$PV_{IN} = 3.3\text{V}$ (Note 10)		45		m Ω
I_{LIM}	Top Switch Current Limit	Sourcing (Note 8), $V_{FB} = 0.5\text{V}$ Duty Cycle <35% Duty Cycle = 100%	5.2 3.7	6	6.8	A A
	Bottom Switch Current Limit	Sinking (Note 8), $V_{FB} = 0.7\text{V}$, Forced Continuous Mode	-3	-4	-5	A
$g_{m(EA)}$	Error Amplifier Transconductance	$-5\mu\text{A} < I_{ITH} < 5\mu\text{A}$ (Note 4)		200		μS
I_{EA0}	Error Amplifier Max Output Current	(Note 4)		±30		μA
t_{SS}	Internal Soft-Start Time	V_{FB} from 0.06V to 0.54V , $TRACK/SS = SV_{IN}$	0.65	1	1.5	ms
$V_{TRACK/SS}$	Enable Internal Soft-Start	(Note 7)	0.62			V
t_{TRACK/SS_DIS}	Soft-Start Discharge Time at Start-Up		70			μs
$R_{ON(TRACK/SS_DIS)}$	TRACK/SS Pull-Down Resistor at Start-Up				200	Ω
f_{OSC}	Oscillator Frequency	$RT/SYNC = 370\text{k}$	● 0.8	1	1.2	MHz
	Internal Oscillator Frequency	$V_{RT/SYNC} = SV_{IN}$	● 1.8	2.25	2.7	MHz
f_{SYNC}	Synchronization Frequency		0.3		4	MHz
$V_{RT/SYNC}$	SYNC Level High		1.2			V
	SYNC Level Low				0.3	V
$I_{SW(LKG)}$	Switch Leakage Current	$SV_{IN} = PV_{IN} = 5.5\text{V}$, $V_{RUN} = 0\text{V}$		0.1	1	μA
V_{DDR}	DDR Option Enable Voltage		$SV_{IN} - 0.3$			V
V_{MODE} (Note 9)	Internal Burst Mode Operation				0.3	V
	Pulse-Skipping Mode		$SV_{IN} - 0.3$			V
	Forced Continuous Mode		1.1		$SV_{IN} \cdot 0.58$	V
	External Burst Mode Operation		0.45		0.8	V

電気的特性

●は規定動作接合部温度範囲の規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 3.3\text{V}$ 、 $RT/SYNC = SV_{IN}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
PGOOD	Power Good Voltage Windows	TRACK/SS = SV_{IN} , Entering Window V_{FB} Ramping Up	-3.5	-6		%
		V_{FB} Ramping Down	3.5	6		%
		TRACK/SS = SV_{IN} , Leaving Window V_{FB} Ramping Up		9	11	%
		V_{FB} Ramping Down		-9	-11	%
t_{PGOOD}	Power Good Blanking Time	Entering and Leaving Window	70	105	140	μs
R_{PGOOD}	Power Good Pull-Down On-Resistance		8	17	33	Ω
V_{RUN}	RUN Voltage	Input High	●	1		V
		Input Low	●		0.4	V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: LTC3612は T_J が T_A にほぼ等しいパルス負荷条件でテストされている。LTC3612Eは $0^\circ\text{C} \sim 85^\circ\text{C}$ の接合部温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3612Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で動作することが保証されている。LTC3612Hは $-40^\circ\text{C} \sim 150^\circ\text{C}$ の動作温度範囲で性能仕様に適合することが保証されている。LTC3612MPは $-55^\circ\text{C} \sim 150^\circ\text{C}$ の全動作温度範囲でテストされ、性能仕様に適合することが保証されている。これらの仕様と調和する最大周囲温度は、基板レイアウト、パッケージの定格熱インピーダンスなどの環境要因と関連した特定の動作条件によって決まることに注意。接合部温度 T_J (単位: $^\circ\text{C}$) は周囲温度 T_A (単位: $^\circ\text{C}$) および電力損失 P_D (単位: W) から次式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA}), \text{ここで、}\theta_{JA} \text{ (単位: } ^\circ\text{C/W) はパッケージの熱インピーダンス。}$$

Note 3: このパラメータは V_{FB} を誤差アンプの中間点 ($V_{ITH} = 0.75\text{V}$) にサーボ制御する帰還ループでテストされている。

Note 4: ITHピンの外部補償。

Note 5: ITHピンを SV_{IN} に接続すると内部補償とAVPモードをイネーブルする。

Note 6: 動作時消費電流はスイッチング周波数で供給される内部ゲート電荷により増加する。

Note 7: 「ピン機能」のセクションのTRACK/SSピンの説明を参照。

Note 8: ソース・モードでは、平均出力電流はSWピンから流れ出す。シンク・モードでは、平均出力電流はSWピンに流れ込む。

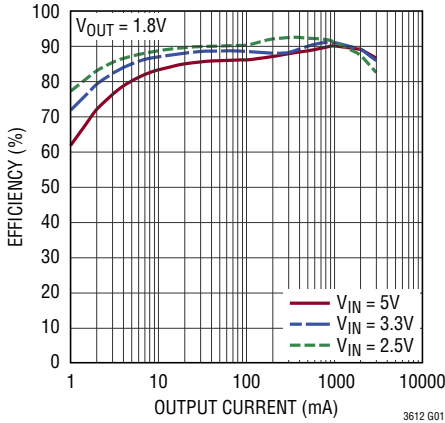
Note 9: 「ピン機能」のセクションのMODEピンの説明を参照。

Note 10: QFNパッケージでは、ウェハ・レベルの測定との相関および設計によって保証されている。

Note 11: このデバイスには短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護機能がアクティブなとき接合部温度は 150°C を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう可能性がある。

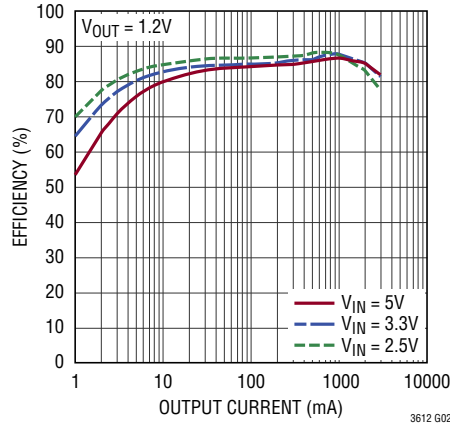
標準的性能特性 注記がない限り、 $V_{IN} = 3.3V$ 、 $RT/SYNC = SV_{IN}$ 。

効率と負荷電流 ($V_{MODE} = 0V$)



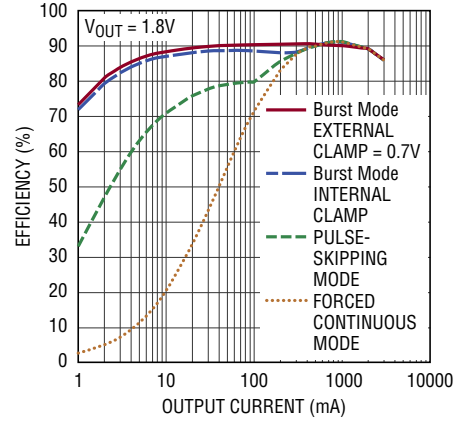
3612 G01

効率と負荷電流 ($V_{MODE} = 0V$)



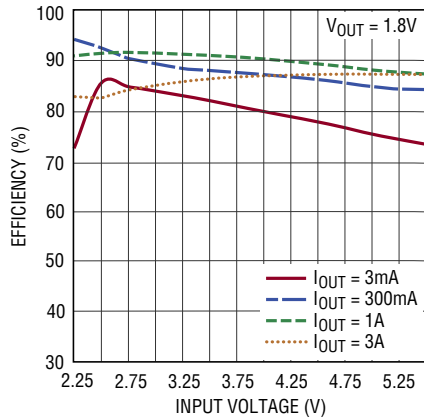
3612 G02

効率と負荷電流



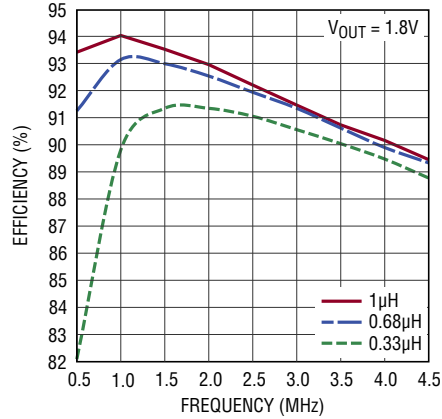
3612 G03

効率と入力電圧 ($V_{MODE} = 0V$)



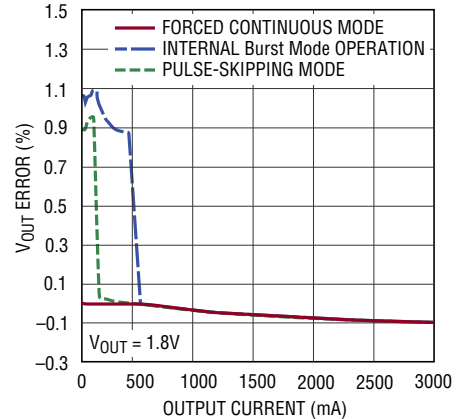
3612 G04

効率と周波数 ($V_{MODE} = 0V$)、 $I_{OUT} = 1A$



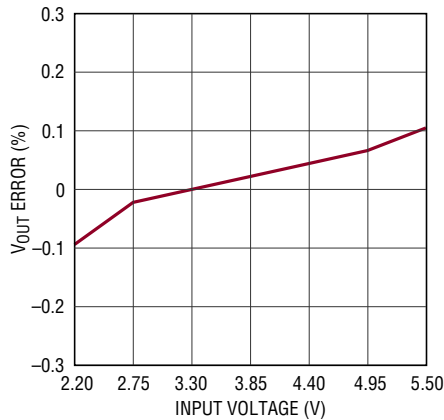
3612 G05

負荷レギュレーション



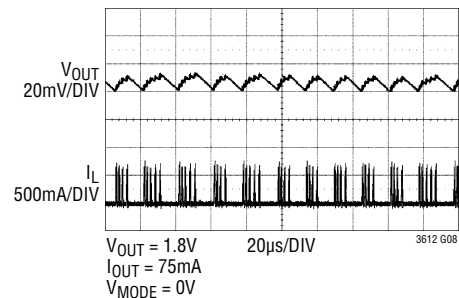
3612 G06

ラインレギュレーション



3612 G07

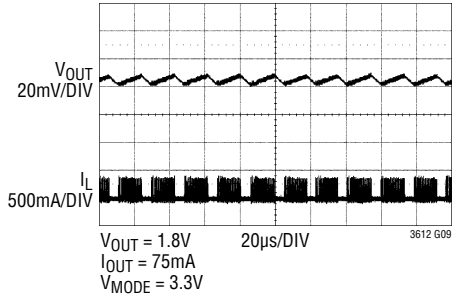
Burst Mode動作



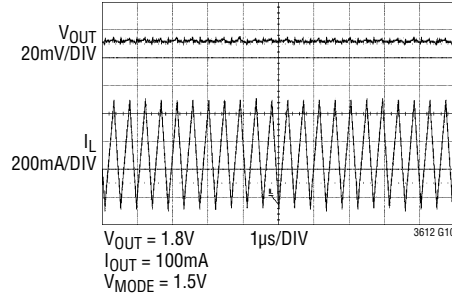
3612 G08

標準的性能特性 注記がない限り、 $V_{IN} = 3.3V$ 、 $RT/SYNC = SV_{IN}$ 。

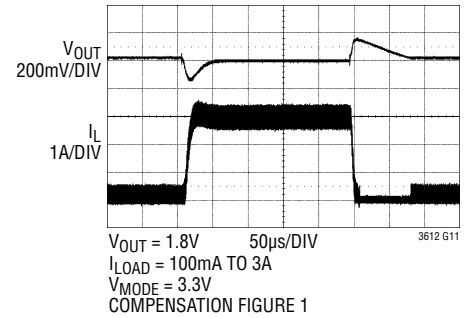
パルス・スキップ・モードの動作



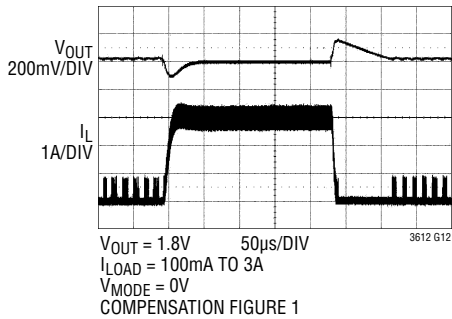
強制連続モードの動作



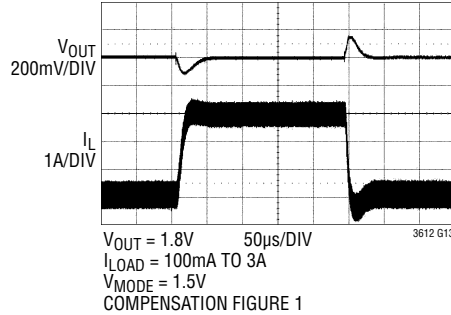
パルス・スキップ・モードの
負荷ステップ過渡



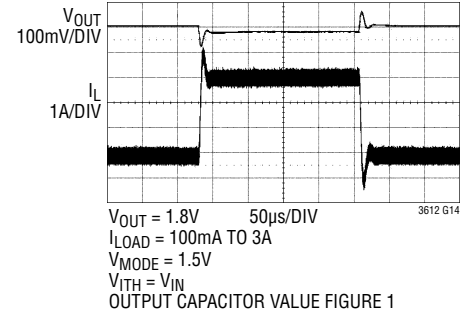
Burst Mode動作の
負荷ステップ過渡



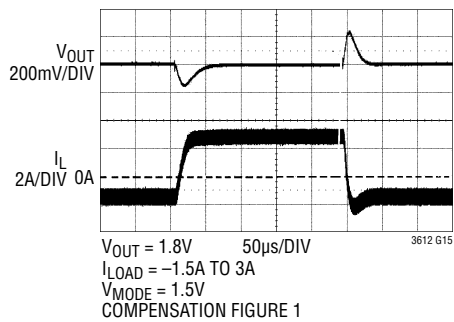
AVPモードを使わない強制連続
モードの負荷ステップ過渡応答



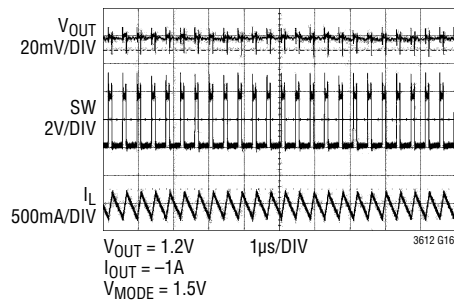
AVPモードを使った強制連続
モードの負荷ステップ過渡応答



電流をソースおよびシンクする
強制連続モードの負荷ステップ
過渡応答

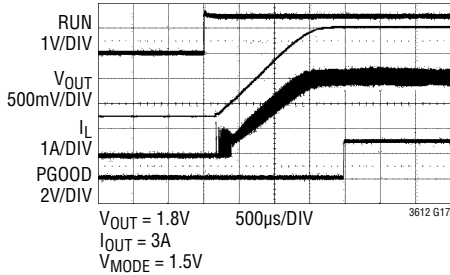


電流のシンク

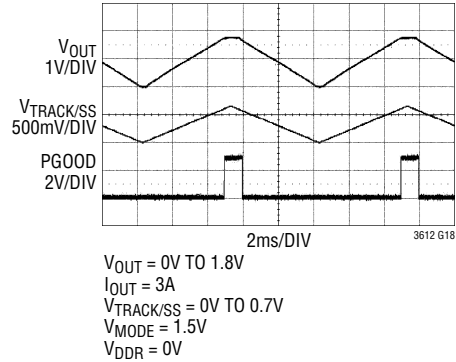


標準的性能特性 注記がない限り、 $V_{IN} = 3.3V$ 、 $RT/SYNC = SV_{IN}$ 。

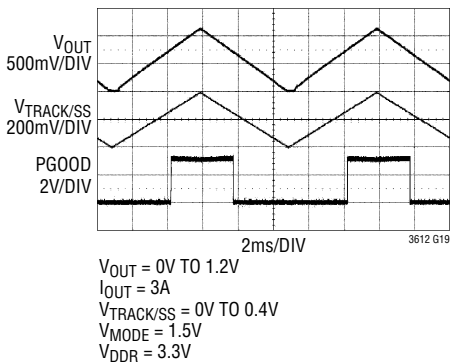
強制連続モードの
内部スタートアップ



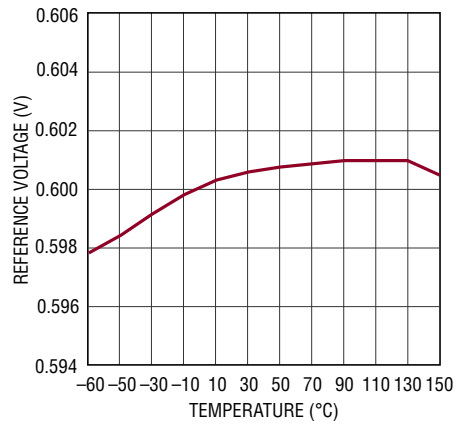
強制連続モードでのトラッキング
アップ/トラッキングダウン、
DDRピンを0Vに接続



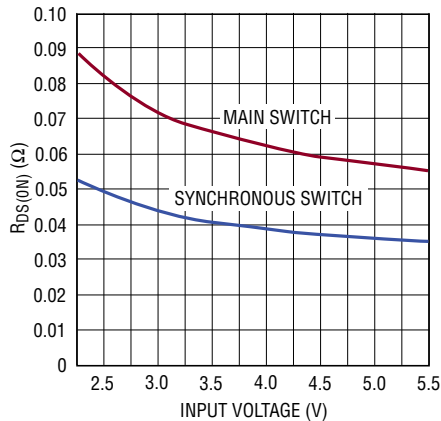
強制連続モードでのトラッキング
アップ/トラッキングダウン、
DDRピンを SV_{IN} に接続



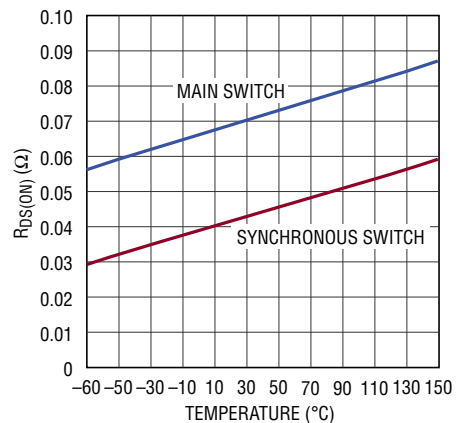
リファレンス電圧と温度



スイッチのオン抵抗と入力電圧

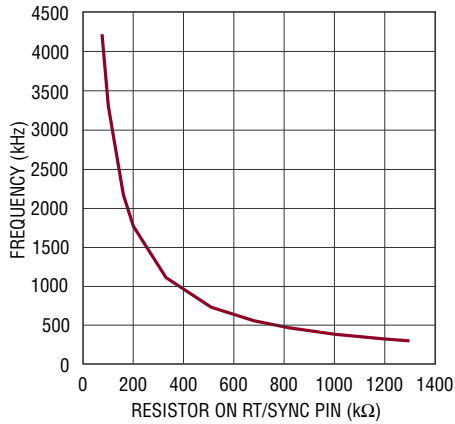


スイッチのオン抵抗と温度



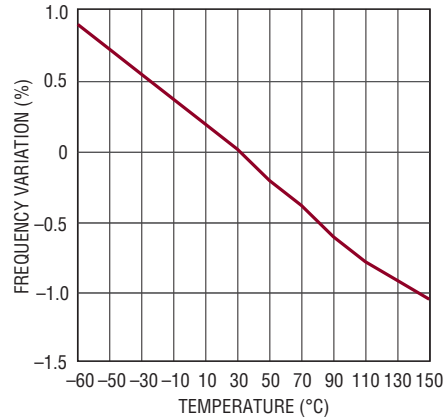
標準的性能特性 注記がない限り、 $V_{IN} = 3.3V$ 、 $RT/SYNC = SV_{IN}$ 。

周波数とRT/SYNCピンの抵抗



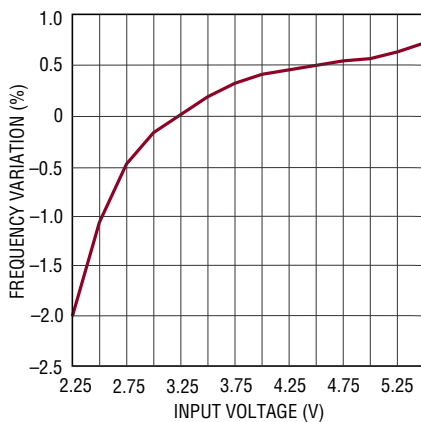
3612 G23

周波数と温度



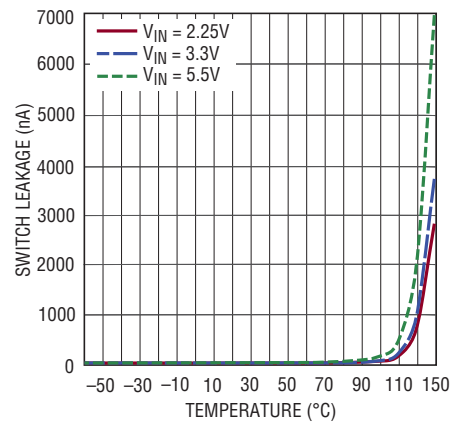
3612 G24

周波数と入力電圧



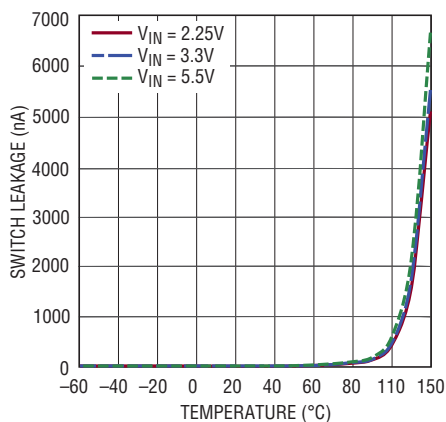
3612 G25

スイッチのリーク電流と温度 (メインスイッチ)



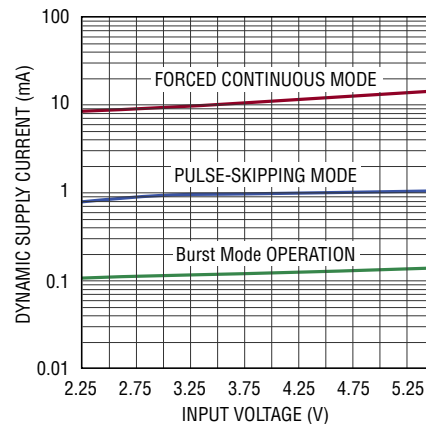
3612 G26

スイッチのリーク電流と温度 (同期スイッチ)



3612 G27

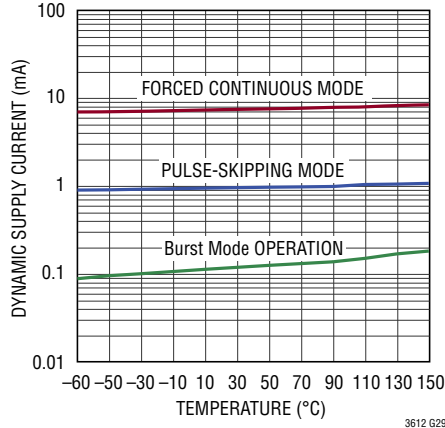
AVPモードを使わない動作時消費電流と入力電圧



3612 G28

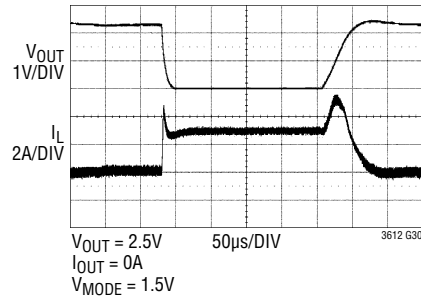
標準的性能特性 注記がない限り、 $V_{IN} = 3.3V$ 、 $RT/SYNC = SV_{IN}$ 。

AVPモードを使わない
動作時消費電流と温度

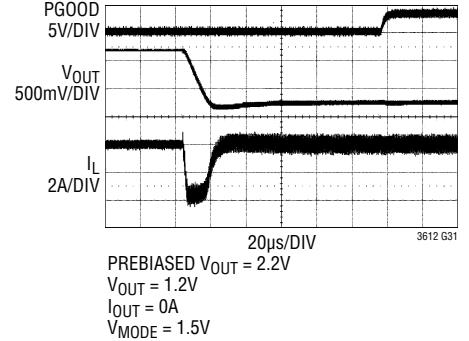


3612 G29

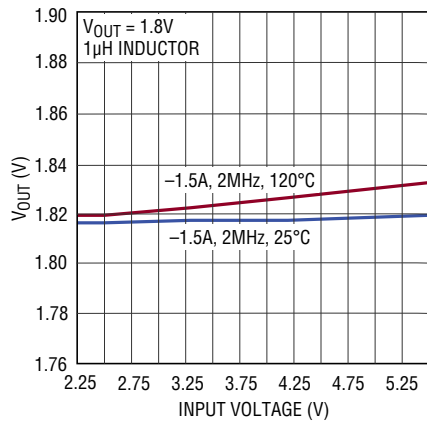
V_{OUT} をGNDに短絡、
強制連続モード



予めバイアスされた出力の
シャットダウンからの
スタートアップ(強制連続モード)

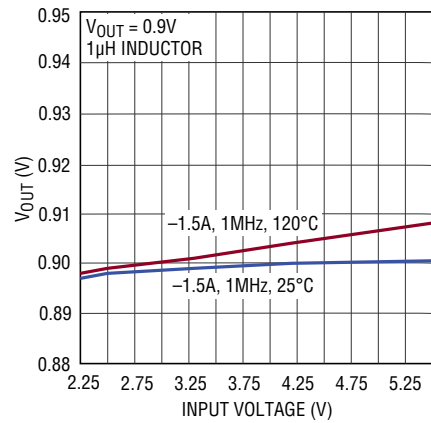


シンク時の出力電圧と入力電圧



3612 G32

シンク時の出力電圧と入力電圧



3612 G33

ピン機能 (QFN/FE)

DDR (ピン1/ピン8) : DDRモード・ピン。DDRピンを SV_{IN} に接続するとDDRモードが選択され、TRACK/SSを外部リファレンス入力として使うことができます。DDRをSGNDに接続すると、内部の0.6Vリファレンスが使われます。

RT/SYNC (ピン2/ピン9) : 発振器周波数。このピンは固定スイッチング周波数を設定する3つの方法を与えます。

1. RT/SYNCからグラウンドに抵抗を接続すると、抵抗の値に基づいてスイッチング周波数が設定されます。
2. RT/SYNCピンを外部クロック信号でドライブすると、LTC3612は与えられた周波数に同期します。スロープ補償は自動的に外部クロック周波数に適応します。
3. RT/SYNCピンを SV_{IN} に接続すると内部2.25MHz発振器周波数をイネーブルします。

SGND (ピン3/ピン10) : 信号グラウンド。全ての小信号用部品と補償用部品はこのグラウンドに接続し、このグラウンド自体はPGNDに一点接続します。

NC (ピン4、7、10/ピン11、13、18) : グラウンドに接続するか、オープンのままにすることができます。

SW (ピン5、6、11、12/ピン12、14、17、19) : スイッチ・ノード。インダクタへの接続。このピンは内部の同期パワーMOSFETスイッチのドレインに接続されています。

PV_{IN} (ピン8、9/ピン15、16) : 電力用入力電源。PV_{IN}は内部のPチャンネル・パワーMOSFETのソースに接続されています。このピンは SV_{IN} からは独立しており、同じ電圧またはもっと低い電圧の電源に接続することができます。

PV_{IN,DRV} (ピン13/ピン20) : 内部ゲート・ドライブ用入力電源。このピンはPV_{IN}に接続する必要があります。

SV_{IN} (ピン14/ピン1) : 信号用入力電源。このピンは内部制御回路に電力を供給し、低電圧ロックアウト・コンパレータによってモニタされます。

RUN (ピン15/ピン2) : イネーブル・ピン。このピンをグラウンドに強制すると、LTC3612をシャットダウンします。シャットダウン時には全機能がディスエーブルされ、デバイスに流れる消費電流は $<1\mu A$ になります。

PGOOD (ピン16/ピン3) : パワーグッド。このオープン・ドレイン出力は、スタートアップ時およびFB電圧がパワーグッド電圧ウィンドウから外れている間SGNDに引き下げられます。FB電圧が増加し、パワーグッド・ウィンドウ内に $105\mu s$ を超えて留まると、PGOODピンがリリースされます。FB電圧がパワーグッド

ド・ウィンドウから $105\mu s$ 以上外れると、PGOODピンが引き下げられます。

DDRモードでは($DDR = V_{IN}$)、パワーグッド・ウィンドウは実際のTRACK/SSピンの電圧に関して動きます。パワーアップ/パワーダウンのトラッキングの間、PGOODピンは常にプルダウンされます。

シャットダウンでは、PGOOD出力はアクティブにプルダウンするので、外部抵抗を介して出力コンデンサを放電するのに使うことができます。

MODE (ピン17/ピン4) : モード選択。MODEピンを SV_{IN} またはSGNDに接続すると、それぞれパルス・スキップ・モードまたはBurst Mode動作(内部Burst Modeクランプ付き)がイネーブルされます。このピンが SV_{IN} の半分よりわずかに上に保たれると、強制連続モードが選択されます。このピンを外部電圧に接続するとBurst Mode動作が選択され、バースト・クランプがこのピンの電圧に設定されます。詳細は「動作」のセクションを参照してください。

V_{FB} (ピン18/ピン5) : 電圧帰還入力ピン。出力に接続された外部抵抗分割器からの帰還電圧を検出します。

ITH (ピン19/ピン6) : 誤差アンプの補償。電流コンパレータのスレッシュホールドはこの制御電圧に応じて増加します。このピンを SV_{IN} に接続すると内部補償とAVPモードをイネーブルします。

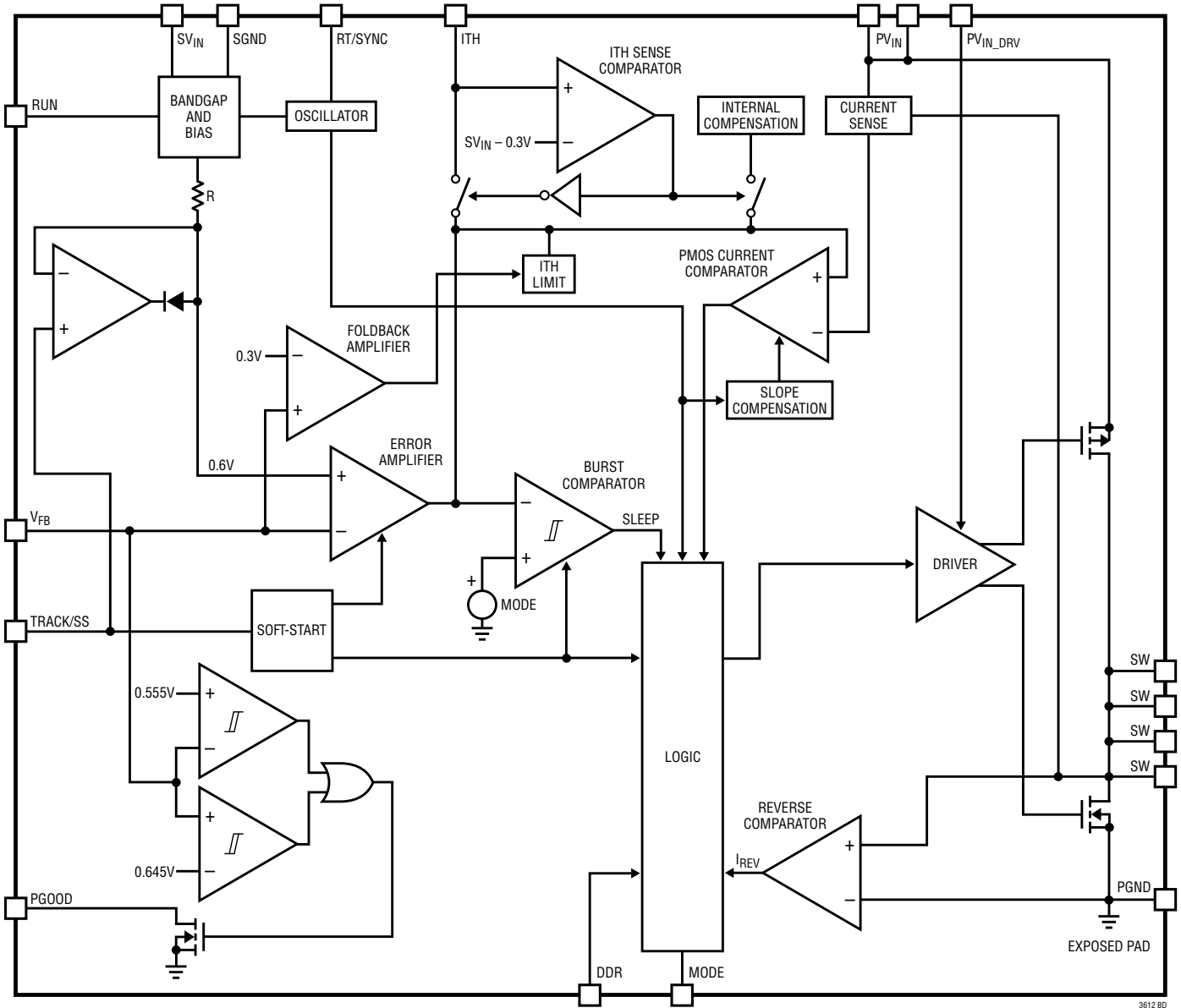
TRACK/SS (ピン20/ピン7) : トラッキング/外部ソフトスタート/外部リファレンス。スタートアップ動作はTRACK/SSピンでプログラム可能です。

1. このピンを SV_{IN} に接続すると内部ソフトスタート回路が選択されます。
2. グラウンドへのコンデンサと SV_{IN} への抵抗を使って、外部ソフトスタートのタイミングをプログラムすることができます。
3. TRACK/SSを使って、LTC3612が別の電源のスタートアップ動作をトラッキングするように強制することができます。

このピンを外部リファレンスの入力として使うこともできます。詳細については「アプリケーション情報」のセクションを参照してください。

PGND (ピン21/ピン21) : 電源グラウンド。露出パッドは内部Nチャンネル・パワーMOSFETのソースに接続されています。定格熱性能を確保するため、このピンをC_{IN}とC_{OUT}の(-)端子に近づけて接続し、PCBグラウンドに半田付けする必要があります。

機能ブロック図



3612 BD

動作

メイン制御ループ

LTC3612はモノリシック、固定周波数、電流モードの降圧DC/DCコンバータです。通常動作時、内部のトップ・パワースイッチ(PチャンネルMOSFET)が各クロック・サイクルの始点でオンします。電流コンパレータがトリップしてトップ・パワースイッチをオフするまで、インダクタを流れる電流が増加します。電流コンパレータがトリップするピーク・インダクタ電流はITHピンの電圧によって制御されます。誤差アンプは、抵抗分割器からの帰還信号であるV_{FB}ピンの電圧を内部の0.6Vリファレンスと比較することによって、このITHピンの電圧を調節します。負荷電流が増加すると、リファレンスに比べて帰還電圧が低下します。誤差アンプは平均インダクタ電流が新しい負荷電流に釣り合うまでITH電圧を上昇させます。ITHピンの標準電圧範囲は0.1V~1.05Vで、0.45Vがゼロ電流に対応します。

トップ・パワースイッチがオフすると、ボトム電流リミットに達するか、次のクロック・サイクルが開始されるまで同期パワースイッチ(NチャンネルMOSFET)がオンします。ボトム電流リミットは強制連続モードでは標準的に-4Aに設定され、Burst Mode動作およびパルス・スキップ・モードでは0Aに設定されます。

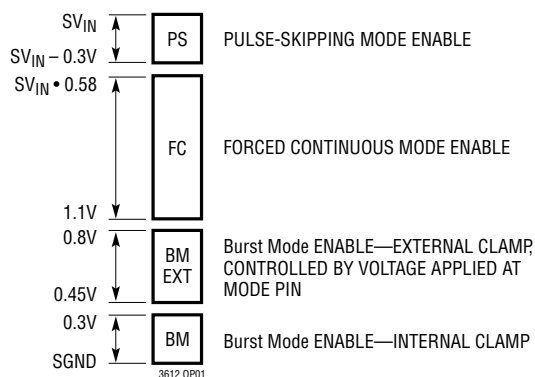
RT/SYNCがSV_{IN}に接続されていると、動作周波数は既定で2.25MHzになります。あるいは、RT/SYNCピンとグラウンドの間に接続された外部抵抗によって、またはRT/SYNCピンに与えられるクロック信号によって動作周波数を設定することができます。スイッチング周波数は300kHz~4MHzに設定することができます。

過電圧コンパレータと低電圧コンパレータは、出力電圧が設定ポイントから標準±7.5%以上変化すると、PGOOD出力を“L”に引き下げます。

モード選択

MODEピンは4種類の動作モードの1つを選択するのに使います。

モード選択電圧



Burst Mode動作(内部クランプ)

MODEピンをSGNDに接続すると、内部クランプによるBurst Mode動作をイネーブルします。Burst Mode動作では、内部パワースイッチは軽負荷では間欠的に動作します。これにより、スイッチング損失が減少し、効率が向上します。スイッチがアイドル状態の間、LTC3612はスリープ状態に入り、内部回路の多くがディスエーブルされて電力を節約します。Burst Mode動作の間、最小ピーク・インダクタ電流は内部でクランプされ、いつスリープ・モードをイネーブル/ディスエーブルするか決定するためITHピンの電圧がバースト・コンパレータによってモニタされます。平均インダクタ電流が負荷電流より大きいとITHピンの電圧が低下します。ITH電圧が内部クランプより下に下がると、バースト・コンパレータがトリップしてスリープ・モードをイネーブルします。スリープ・モードの間、パワーMOSFETはオフに保たれ、負荷電流は出力コンデンサからだけ供給されます。出力電圧が下がると、トップ・パワースイッチが再度オンし、内部回路が再度イネーブルされます。この過程が負荷電流に依存した速度で繰り返されます。

動作

Burst Mode動作 (外部クランプ)

MODEピンを0.45V～0.8Vの範囲の電圧に接続すると、外部クランプを使うBurst Mode動作がイネーブルされます。この動作モードの間、ITHピンの最小電圧はMODEピンの電圧によって外部から設定されます。周囲温度が85°Cを超える場合は、内部クランプによるBurst Mode動作を使用することを推奨します。

パルス・スキップ・モードの動作

パルス・スキップ・モードはBurst Mode動作に似ていますが、スリープ・モードの間LTC3612は内部回路への電力をデイスエーブしません。これにより、出力電圧リップルが改善されますが、消費電流が増え、軽負荷時の効率が下がります。

MODEピンを SV_{IN} に接続すると、パルス・スキップ・モードがイネーブルされます。負荷電流が減少するにつれ、ピーク・インダクタ電流は(ITH電圧が0Aに対応する電圧レベルより下に下がるまでは)ITHピンの電圧によって決定されます。この時点で、ピーク・インダクタ電流は電流コンパレータの最小オン時間によって決定されます。負荷需要が最小オン時間インダクタ電流の平均よりも少ないと、スイッチング・サイクルをスキップし、出力電圧を安定化状態に保ちます。

強制連続モード

強制連続モードでは、インダクタ電流は一定のサイクルで流れ、全ての出力電流レベルで最小出力電圧リップルを生じません。

MODEピンを $1.1V \sim SV_{IN} \cdot 0.58$ の範囲の電圧に接続すると、強制連続モード動作がイネーブルされます。

強制連続モード動作はBurst Mode動作またはパルス・スキップ動作に比べて軽負荷では効率が劣りますが、スイッチングの高調波を信号の帯域幅の外に保つことが必要なアプリケーションにとっては望ましいことがあります。

出力が電流をシンクする必要がある場合は、強制連続モードを使う必要があります。

ドロップアウト動作

入力電源電圧が出力電圧に近づくと、デューティ・サイクルが最大オン時間に向かって増加します。電源電圧がさらに低下すると、メイン・スイッチは1サイクルを超えてオン状態に留まり、ついには100%のデューティ・サイクルに達します。このときの出力電圧は、入力電圧から内部PチャンネルMOSFETとインダクタの電圧降下を差し引いた電圧になります。

低電源電圧動作

LTC3612は2.25Vの入力電源電圧まで動作するように設計されています。低い入力電源電圧で考慮すべきことは、PチャンネルとNチャンネルのパワースイッチの $R_{DS(ON)}$ が増加することです。ユーザーは、低い入力電圧でLTC3612が100%デューティ・サイクルで使用されるとききの電力損失を計算して、「サーマル・リミットを超えないようにする必要があります。」「標準的性能特性」のグラフを参照してください。

短絡保護

電流コンパレータがトップ・パワースイッチをオフするピーク・インダクタ電流はITHピンの電圧によって制御されます。

出力電流が増加すると、誤差アンプは平均インダクタ電流が新しい負荷電流に釣り合うまでITHピンの電圧を上昇させます。通常動作では、LTC3612は最大ITHピン電圧を、標準的に6Aのピーク・インダクタ電流に対応する約1.05Vにクランプします。

出力がグラウンドに短絡すると、インダクタ電流は1スイッチング・サイクルの間非常にゆっくり減衰します。LTC3612は2つの手法を使って電流の暴走を防ぎます。

動作

出力電圧がその公称値の50%より下に下がると、ITHピンのクランプ電圧が下がり、最大ピーク・インダクタ電流が出力電圧に伴って徐々に減少します。出力電圧が0Vに達すると、ITHピンのクランプ電圧は通常動作時のクランプ電圧の40%に低下します。短絡時のピーク・インダクタ電流は、LTC3612の最小オン時間、入力電圧およびインダクタの値によって決まります。このフォールドバック動作は、出力がグランドに短絡したときピーク・インダクタ電流を制限するのに役立ちます。これは、内

部または外部のソフトスタートおよびトラッキングアップ/トラッキングダウン動作の間デイスエーブルされます(「アプリケーション情報」のセクションを参照)。

また、2つめの制限が谷インダクタ電流に課せられます。ボトムMOSFETを介して測定されるインダクタ電流が標準6Aを超えて増加すると、トップ・パワーMOSFETがオフに保たれ、インダクタ電流が減少するまでスイッチング・サイクルをスキップします。

アプリケーション情報

基本的なLTC3612の応用回路を図1に示します。

動作周波数

動作周波数の選択には効率と部品サイズ間のトレードオフが必要です。動作周波数を高くすると、小さい値のインダクタとコンデンサを使うことができます。

低い周波数で動作させると内部ゲート電荷による損失が減り、効率が改善されますが、出力リップル電圧を低く抑えるには、インダクタンスや容量の値を大きくする必要があります。

LTC3612の動作周波数は、RT/SYNCピンとグランド間に接続した外部抵抗によって決定されます。この抵抗の値により、発

振器内の内部タイミング・コンデンサを充放電するのに使われるランプ電流が設定されます。この抵抗の値は次式を使って計算することができます。

$$R_T = \frac{3.82 \cdot 10^{11} \text{ Hz}}{f_{\text{osc}} \text{ (Hz)}} \Omega - 16 \text{ k}\Omega$$

最高4MHzの周波数も可能ですが、LTC3612の最小オン時間により、動作デューティ・サイクルの最小値が制限されます。最小オン時間は標準60nsなので、最小デューティ・サイクルは $100 \cdot 60 \text{ ns} \cdot f_{\text{osc}} \text{ (Hz)} \%$ に等しくなります。

RT/SYNCピンをSV_{IN}に接続すると、内部動作周波数を既定の2.25MHz±20%に設定します。

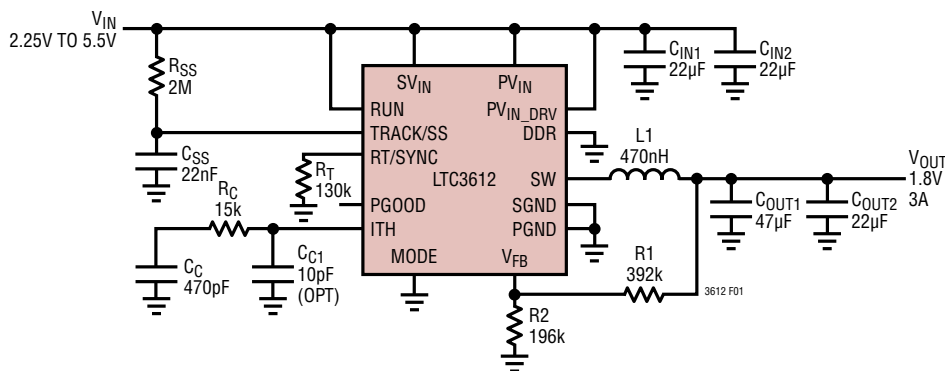


図1. 1.8V/3A降圧レギュレータ

アプリケーション情報

周波数同期

方形波クロック信号をRT/SYNCピンに与えることにより、LTC3612の内部発振器を外部周波数に同期させることができます。同期動作の間、トップ・スイッチのターンオンは外部周波数ソースの立下りエッジにロックします。同期周波数範囲は300kHz～4MHzです。同期時、全ての動作モードを選択することができます。

インダクタの電流リップルを下げるため、RT/SYNCへのクロック信号を取り去る前にレギュレータをパワーダウンさせる(RUNピンをグラウンド)ことを推奨します。

外部クロック発生器が、LTC3612のスタートアップ、動作時およびシャットダウンを通して連続クロック信号を供給できないときは、ACカップリングを使います。コンデンサC_{SYNC}のサイズはRT/SYNCピンの寄生容量に依存し、標準で10pF～22pFの範囲です。

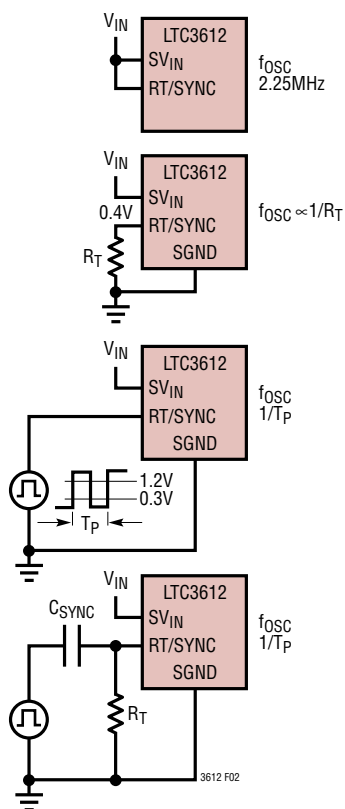


図2. スイッチング周波数の設定

インダクタの選択

与えられた入力電圧と出力電圧に対して、インダクタの値と動作周波数によってリップル電流が決まります。リップル電流 ΔI_L は V_{IN} が高いほど増加し、インダクタンスが高いほど減少します。

$$\Delta I_L = \left(\frac{V_{OUT}}{f_{SW} \cdot L} \right) \cdot \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

リップル電流を小さくすると、インダクタのコア損失、出力コンデンサのESR損失、さらに出力電圧リップルが減少します。リップル電流を選択するための妥当な出発点は $\Delta I_L = 0.3 \cdot I_{OUT(MAX)}$ です。最大 V_{IN} で最大リップル電流が発生します。リップル電流が規定された最大値を超えないようにするには、次式に従ってインダクタンスを選択します。

$$L = \left(\frac{V_{OUT}}{f_{SW} \cdot \Delta I_L(MAX)} \right) \cdot \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

インダクタンス値はBurst Mode動作にも影響を与えます。ピーク・インダクタ電流がバースト・クランプによって設定されたレベルより下がると、低電流動作への移行が開始されます。インダクタンス値が小さいとリップル電流が大きくなるので、この移行がより低い負荷電流で起きようになります。このため、低電流動作範囲の上の部分での効率が低下します。Burst Mode動作では、インダクタンス値が小さいほどバースト周波数が高くなります。

インダクタのコアの選択

Lの値が求まったら、次にインダクタの種類を選択します。インダクタ値が同じ場合、実際のコア損失はコア・サイズではなく、選択したインダクタンスによって大きく異なります。インダクタンスが大きいくほどコア損失が減少します。残念ながら、インダクタンスを大きくするにはワイヤの巻数を増やす必要があるため銅損失が増加します。

フェライトを使ったタイプはコア損失が極めて低く、高いスイッチング周波数には最適なので、設計目標を銅損失と飽和を防ぐことに集中することができます。フェライト・コアの材質は「ハードに」飽和します。つまり、最大設計ピーク電流を超えるとインダクタンスが突然低落します。このため、インダクタのリッ

アプリケーション情報

プル電流が急増して、出力電圧リップルが増加します。フェライト・コアを飽和させないでください。そして、アプリケーションの温度範囲を考慮して外部インダクタを選択してください。

コアの材質と形状が異なると、インダクタのサイズ/電流の関係および価格/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされた壺型コアは小型で、エネルギー放射は大きくありませんが、類似の特性を有する鉄粉コアのインダクタより一般に高価です。使用するインダクタの種類を選択は価格とサイズの条件や放射フィールド/EMIの条件に主に依存します。LTC3612のアプリケーションで適切に動作する標準的表面実装インダクタをいくつか表1に示します。

入力コンデンサ(C_{IN})の選択

連続モードでは、トップPチャネルMOSFETのソース電流はデューティ・サイクルが(V_{OUT}/V_{IN})の方形波になります。大きな過渡電圧を防止するには、最大RMS電流に対応できるサイズの低ESRコンデンサをV_{IN}に使用する必要があります。

コンデンサの最大RMS電流は次式で与えられます。

$$I_{RMS} = I_{OUT(MAX)} \cdot \frac{V_{OUT}}{V_{IN}} \cdot \sqrt{\left(\frac{V_{IN}}{V_{OUT}} - 1\right)}$$

この式はV_{IN} = 2V_{OUT}で最大値をとります。ここで、I_{RMS} = I_{OUT}/2です。大きく変化させてもそれほど状況が改善されないため、一般にはこの単純なワーストケース条件が設計に使用されます。コンデンサ・メーカーの規定するリップル電流定格は多くの場合2000時間だけの寿命試験に基づいているので、コンデンサをさらにデレーティングする、つまり必要とされるよりも高い温度定格のコンデンサを選択することを推奨します。一般に、アプリケーションの温度範囲を考慮してコンデンサを選択してください。サイズまたは高さの設計条件を満たすため、複数のコンデンサを並列に接続することもできます。

出力コンデンサ(C_{OUT})の選択

C_{OUT}の選択は、電圧リップルおよび負荷ステップに対する過渡応答を小さくするために必要なESRによって一般に決まります(低ESRセラミック・コンデンサについては次のセクションで説明します)。一般に、ESRの要件が満たされると、その容量

表1. 標準的表面実装インダクタ

INDUCTANCE (μH)	DCR (mΩ)	MAX CURRENT (A)	DIMENSIONS (mm)	HEIGHT (mm)
Vishay IHLP-2525AH-01 Series				
0.33	7	12	6.7 × 7	1.8
0.47	9	11	6.7 × 7	1.8
0.68	13	9	6.7 × 7	1.8
0.82	15	8	6.7 × 7	1.8
1.0	18	7	6.7 × 7	1.8
Vishay IHLP-1616BZ-01 Series				
0.22	8	24	4.3 × 4.7	2
0.47	18	11.5	4.3 × 4.7	2
1.00	37	8.5	4.3 × 4.7	2
Sumida CDMC6D28 Series				
0.3	3.2	15.4	6.7 × 7.25	3
0.47	4.2	13.6	6.7 × 7.25	3
0.68	5.4	11.3	6.7 × 7.25	3
1	8.8	8.8	6.7 × 7.25	3
NEC/Tokin MPLC0730L Series				
0.47	4.5	16.6	6.9 × 7.7	3.0
0.75	7.5	12.2	6.9 × 7.7	3.0
1.0	9.0	10.6	6.9 × 7.7	3.0
Cooper HCP0703 Series				
0.22	2.8	23	7 × 7.3	3.0
0.47	4.2	17	7 × 7.3	3.0
0.68	5.5	15	7 × 7.3	3.0
0.82	8.0	13	7 × 7.3	3.0
1.0	10.0	11	7 × 7.3	3.0
1.5	9.6	61	6.9 × 7.3	3.2
Würth Elektronik WE-HC744312 Series				
0.25	2.5	18	7 × 7.7	3.8
0.47	3.4	16	7 × 7.7	3.8
0.72	7.5	12	7 × 7.7	3.8
1.0	9.5	11	7 × 7.7	3.8
1.5	10.5	9	7 × 7.7	3.8
Coilcraft DO1813H Series				
0.33	4	10	8.9 × 6.1	5
0.56	10	7.7	8.9 × 6.1	5
Coilcraft v Series				
0.27	0.1	14	7.5 × 6.7	3
0.35	0.1	11	7.5 × 6.7	3
0.4	0.1	8	7.5 × 6.7	3

アプリケーション情報

はフィルタ機能にとって十分です。出力リップル ΔV_{OUT} は次式で求められます。

$$\Delta V_{OUT} \leq \Delta I_L \cdot \left(ESR + \frac{1}{8 \cdot f_{SW} \cdot C_{OUT}} \right)$$

ここで、 f_{OSC} = 動作周波数、 C_{OUT} = 出力容量、 ΔI_L = インダクタのリップル電流です。 ΔI_L は入力電圧に応じて増加するので、出力リップルは入力電圧が最大るとき最大になります。

表面実装のアプリケーションでは、アプリケーションの要求する容量、ESRまたは実効電流の条件を満たすため、複数のコンデンサの並列接続が必要になることがあります。アルミ電解、特殊ポリマー、セラミック、および乾式タンタルの各コンデンサは全て表面実装パッケージで入手できます。

タンタル・コンデンサは最高の容量密度をもっていますが、ESRが大きいことがあり、スイッチング電源に使うためにサージテストされている必要があります。アルミ電解コンデンサのESRはかなり大きいのですが、リップル電流定格および長期信頼性に対して配慮すれば、コストに非常に敏感なアプリケーションに使うことができます。

入力と出力のセラミック・コンデンサ

セラミック・コンデンサは最もESRが小さく費用対効果が高いのですが、容量密度が低く、電圧係数と温度係数が高く、可聴圧電効果を示します。さらに、寄生インダクタンスをともなったセラミック・コンデンサはQが高く、大きなリングングを引き起こすことがあります。

それらはESRが非常に小さいのでスイッチング・レギュレータに最適ですが、入力や出力に全てセラミック・コンデンサを使うときは細心の注意が必要です。

セラミック・コンデンサは温度の影響を受けやすいので、設計者は全動作温度範囲でループの安定性を確認する必要があります。大きな温度係数と電圧係数の影響を最小に抑えるため、X5RまたはX7Rのセラミック・コンデンサだけを使ってください。

セラミック・コンデンサを入力に使い、ACアダプタなど長いコードを通して電源を供給すると、出力の負荷ステップによって V_{IN} ピンにリングングが誘起されることがあります。よくても、このリングングが出力に結合して、ループの不安定性と誤認されることがあります。最悪の場合、この入力のリングングがデバイスに損傷を与えるほど大きくなる可能性があります。

セラミック・コンデンサのESRは非常に小さいので、入力コンデンサと出力コンデンサはそれよりも電荷保存の要件を満たす必要があります。負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。帰還ループが応答するのに要する時間は補償部品と出力コンデンサのサイズに依存します。負荷ステップに応答するには標準で3~4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。出力の垂下(V_{DROOP})は通常最初のサイクルの直線的な低下の約2~4倍です。ただし、この振舞いは補償部品の値に依存して変化することがあります。したがって、およそ以下の出力コンデンサのサイズから開始するのが良いでしょう。

$$C_{OUT} \approx \frac{3.5 \cdot \Delta I_{OUT}}{f_{SW} \cdot V_{DROOP}}$$

これは近似にすぎません。デューティ・サイクルや負荷ステップの要件に依存して、さらに大きな容量が必要になることがあります。

ほとんどのアプリケーションでは、電源のインピーダンスは非常に小さいので、入力コンデンサは単に高周波をバイパスするのに必要です。

出力電圧のプログラミング

出力電圧は外部抵抗分割器によって次式のように設定されます。

$$V_{OUT} = 0.6 \cdot \left(1 + \frac{R1}{R2} \right) V$$

図1に示されているように、 V_{FB} ピンは出力電圧を抵抗分割器によって分圧した電圧を検出することができます。

アプリケーション情報

バースト・クランプのプログラミング

MODEピンの電圧が0.8Vより低いと、Burst Mode動作がイネーブルされます。

MODEピンの電圧が0.3Vより下だと、内部の既定バースト・クランプ・レベルが選択されます。ITHピンの最小電圧は標準525mVです(内部クランプ)。

電圧が0.45Vと0.8Vの間だと、MODEピンの電圧(V_{BURST})はITHピンの最小電圧(外部クランプ)に等しく、バースト・クランプ・レベル I_{BURST} (標準で0A~3.5A)を決めます。

ITH電圧が内部(または外部)クランプ電圧より下に下がると、スリープ状態がイネーブルされます。

出力負荷電流が減少すると、ピーク・インダクタ電流が減少し、出力電圧を安定化された状態に保ちます。出力負荷電流が I_{BURST} より小さなピーク・インダクタ電流しか必要としなくなると、負荷電流のさらなる減少に関係なく、ピーク・インダクタ電流はバースト・クランプによって強制的に I_{BURST} に等しく保たれます。

平均インダクタ電流が出力負荷電流より大きいので、ITHピンの電圧は低下します。ITH電圧が低下するとスリープ・モードがイネーブルされます。このモードでは、ほとんどの回路および両方のパワースイッチがオフし、電力消費が最小に抑えられます。出力電圧が安定化状態から外れると、全ての回路が再度オンして、パワースイッチが動作を再開します。 I_{BURST} の値は望みの出力電圧リップルの大きさによって決まります。 I_{BURST} の値の増加に応じて、パルス間のスリープ期間と出力電圧リップルが増加します。非常に高い V_{BURST} 電圧設定では、出力リップルがパワーグッド・ウィンドウより大きくなることがあるので、パワーグッド・コンパレータがトリップすることがあります。

低い出力電圧リップルと効率の間を妥協させたパルス・スキップ・モードは、MODEを SV_{IN} に接続することによって実現することができます。これにより I_{BURST} は0Aに設定されます。この条件では、ピーク・インダクタ電流は電流コンパレータの最小オン時間によって制限されます。不連続で動作しながら、最小の出力電圧リップルが達成されます。出力負荷が非常に軽いとき、パルス・スキップにより、出力電圧を安定化状態に保ったまま、スイッチングを数サイクルだけスキップすることができます。

内部補償と外部補償

レギュレータのループ応答は負荷電流過渡応答を観察すればチェックできます。スイッチング・レギュレータはDC負荷電流ステップに対して応答するのに数サイクルを要します。負荷ステップが生じると、 V_{OUT} は $\Delta I_{LOAD}(ESR)$ に等しい量だけシフトします。ここで、ESRは C_{OUT} の等価直列抵抗です。また、 ΔI_{LOAD} により、 C_{OUT} が充電または放電を開始して帰還誤差信号を生じ、レギュレータが電流変化に適応して V_{OUT} をその定常状態の値に戻すように強制します。この回復期間に(安定性に問題があることを示す)過度のオーバーシュートやリングが発生しないか V_{OUT} をモニタすることができます。ITHピンを利用可能なので、広い範囲の出力コンデンサに対して過渡応答の最適化を図ることができます。

図1に示されているITHの外部部品(R_C と C_C)は、ほとんどのアプリケーションにおいて妥当な出発点として適切な補償を与えます。これらの値は、PCBのレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、過渡応答を最適化するために多少は変更することができます。出力コンデンサのさまざまな種類と値によってループの利得と位相が決まるので、まず出力コンデンサを選択する必要があります。ループの利得は R_C を大きくすると増加し、ループの帯域幅は C_C を小さくすると拡大します。 C_C を減少させるのと同じ比率で R_C を増加させるとゼロの周波数は変化しないので、帰還ループの最も重要な周波数範囲で位相シフトが一定に保たれます。出力電圧のセトリングの様子は閉ループ・システムの安定性に関係します。外部コンデンサ C_{C1} (図1)はループの安定性には必要ありませんが、そのノードに結合する可能性のある高周波ノイズを除去するのに役立ちます。「標準的応用例」のセクションに示す汎用降圧レギュレータ・アプリケーションは、さらに高速な補償を採用することによって負荷ステップ応答を改善しています。

次に、大容量の(>1 μ F)電源バイパス・コンデンサが接続されている負荷のスイッチが入れられると、さらに大きな過渡が発生します。放電しきったバイパス・コンデンサが実質的に C_{OUT} と並列接続状態になるため、 V_{OUT} が急速に降下します。負荷スイッチの抵抗が低く、しかも瞬間的にドライブされると、どんなレギュレータでも出力電圧の急激なステップ変化を防止するだけ素早く電流供給を変えることはできません。デューティ・サイクルと負荷ステップの要件に依存して、さらに大きな出力容量が必要になることがあります。

アプリケーション情報

AVPモード

高速負荷過渡応答、制限された基板スペースおよび低コストは、マイクロプロセッサ用電源の典型的な要件です。マイクロプロセッサでは非常に高速のスルーレートの最大負荷ステップが普通に生じます。マイクロプロセッサの電圧は、このような負荷電流ステップに係わらず、公称値の約 $\pm 0.1V$ に保持しなければなりません。制御ループはこのように速く応答できないので、出力コンデンサは制御ループが応答できるまで負荷電流を供給しなければなりません。

一般的にマイクロプロセッサの過渡要件に適合させるには、いくつかのコンデンサを並列に接続する必要があります。コンデンサのESRおよびESLは主に出力電圧の垂下またはオーバーシュートの大きさを決定します。

AVP機能を持たず、一列のタンタル出力コンデンサを伴ったLTC3612を考えてみてください。非常に高速なスルーレートの負荷ステップが生じると、電圧変動が両方向に（最大負荷から最小負荷への過渡、および最小負荷から最大負荷への過渡に対して）見られるでしょう。

ITHピンが SV_{IN} に接続されると、アクティブ電圧ポジショニング（AVP）モードと内部補償が選択されます。

AVPモードでは帰還回路の利得を下げて意図的に負荷レギュレーションを弛めるので、負荷電流によって出力電圧が変化します。負荷電流が突然増加するとき、出力電圧は公称値よりわずかに高いレベルからスタートするので、より大きく垂下しても規定電圧範囲内に留まることができます。負荷電流が突然減少すると、出力電圧は公称値より低いレベルからスタートするので、より大きくオーバーシュートしても規定電圧範囲内にとどまることができます（図3と図4を参照）。

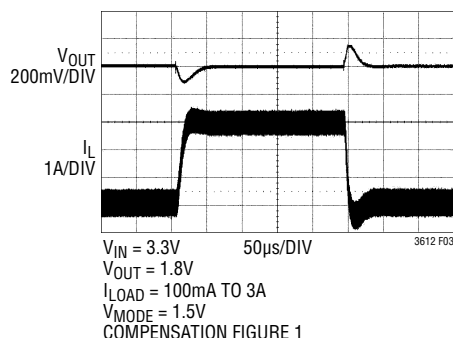


図3. 強制連続モードの負荷ステップ過渡 (AVPは非アクティブ)

利点は、出力フィルタ・コンデンサを大きくしなくても、一定の負荷ステップに対してピーク・トゥ・ピーク出力電圧変化が下がることです。あるいは、出力電圧フィルタの容量を減らしながら同じピーク・トゥ・ピーク過渡応答を維持することができます。AVPモードではループ利得が下がるので、外部補償は不要です。

DDRモード

LTC3612は、MODEピンが強制連続モードに構成設定されていると、電流をソースすることもシンクすることもできます。

1MHzの周波数および $1\mu H$ のインダクタでは、電流シンクは標準 $1.5A$ に制限されますが、もっと高い周波数および低い出力電圧ではもっと下がることがあります。もっと高いリップル電流を許容できれば、もっと小さいインダクタ値を使ってシンク電流のリミットを上げることができます。詳細については、「標準的性能特性」の曲線を参照してください。

さらに、DDRピンを SV_{IN} に接続すると、もっと低い外部リファレンス電圧とチャネル間のトラッキング出力電圧が可能です。「出力電圧トラッキングと外部リファレンス入力」のセクションを参照してください。

ソフトスタート

RUNピンを使ってLTC3612をシャットダウンすることができます。RUNピンをSGNDに接続すると、LTC3612は低消費電流 ($I_Q < 1\mu A$) のシャットダウン状態になります。

LTC3612は、RUNピンを“H”にすることによってイネーブルされます。ただし、印加される電圧は SV_{IN} を超えてはなりません。アプリケーションによっては、 SV_{IN} と PV_{IN} がまだ $0V$ の間にRUN信号が別の電源領域内で生成され、“H”にドライブされます。

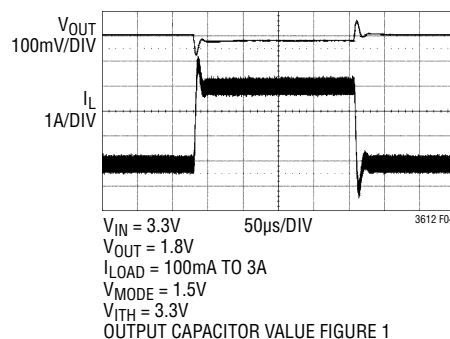


図4. 強制連続モードの負荷ステップ過渡 (AVPモード)

アプリケーション情報

この場合、 SV_{IN} に1M Ω 抵抗または100k Ω 抵抗のいずれかとショットキーダイオードを追加接続することにより、RUNピンに流れ込む電流を制限する必要があります。RUNピンを“H”にすると、デバイスはソフトスタート状態になります。この種類のソフトスタート動作はTRACK/SSピンによって設定されます。

1. TRACK/SSを SV_{IN} に接続すると内部ソフトスタート回路が選択されます。この回路は出力電圧を1ms以内に最終値までランプさせます。
2. ソフトスタートの時間を延長したい場合、図1に示されているように、TRACK/SSピンに抵抗とコンデンサを接続してそれを外部から設定することができます。TRACK/SSピンは、TRACK/SSが0.6Vより上に引き上げられるまで V_{FB} の内部リファレンスの値を減らします。外部ソフトスタートの持続時間は次式を使って計算することができます。

$$t_{SS} = R_{SS} \cdot C_{SS} \cdot \ln \left(\frac{SV_{IN}}{SV_{IN} - 0.6V} \right)$$

3. 別の電源の出力電圧をトラッキングするのにTRACK/SSピンを使うことができます。

RUNピンが“H”に接続され、LTC3612がオンするたびに、外部コンデンサを放電するためにTRACK/SSピンが内部で10マイクロ秒の間プルダウンされます。この放電時間は一般に約33nFまでのコンデンサに適切です。もっと大きなコンデンサが必要であれば、外部ソフトスタート抵抗をRUNピンに接続します。

内部と外部のどちらのソフトスタート状態であろうが、MODEピンは無視されて、ソフトスタートは常にパルス・スキップ・モードです。さらに、PGOODピンは“L”に保たれ、スイッチング周波数のフォールドバックはディスエーブルされます。

出力電圧トラッキング入力

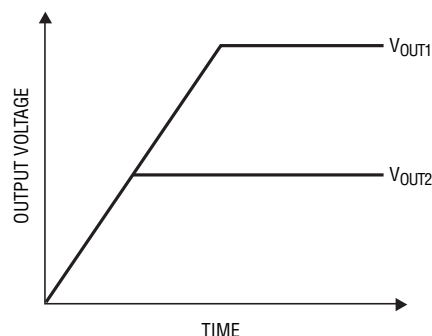
DDRピンが SV_{IN} に接続されていないと、 $V_{TRACK/SS}$ が0.6Vを超えると動作状態に入り、MODE選択、パワーグッドおよび電流フォールドバックの回路がイネーブルされます。

動作状態では、別の電源の出力電圧をトラッキングダウン/トラッキングアップするのにTRACK/SSピンを使うことができます。 $V_{TRACK/SS}$ が0.6Vより下に下がると、LTC3612はダウントラッキング状態に入り、 V_{OUT} はTRACK/SS電圧を基準にします。TRACK/SSピンが0.2Vより下に下がると、スイッチング周

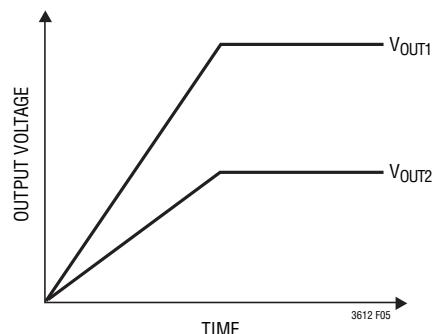
波数が下がり、最小デューティ・サイクルの制限のために出力がTRACK/SSピンに従うことが妨げられることがないようにします。 $V_{TRACK/SS}$ が再度0.6Vを超え、 V_{OUT} が内部精密リファレンスを基準にするようになると、再び動作状態になります(図7参照)。

TRACK/SSピンを使って、図5に示されているように、出力電圧を同時トラッキングまたはレシオメトリック・トラッキングに設定することができます。

図5aの同時トラッキング動作を実現するには、追加の抵抗分割器をマスタ・チャンネルの出力に接続し、そのミッドポイントをスレーブ・チャンネルのTRACK/SSピンに接続します。この分割器の比はスレーブ・チャンネルの帰還分割器の比と同じにします(図6a)。このトラッキング・モードでは、マスタ・チャンネルの出力をスレーブ・チャンネルの出力よりも高く設定する必要があります。図5bのレシオメトリック・トラッキング動作を実現するには、図6bに示されているように、異なる抵抗分割器の値を使う必要があります。



(5a) Coincident Tracking



(5b) Ratiometric Tracking

図5. 出力電圧トラッキングの2つの異なるモード

アプリケーション情報

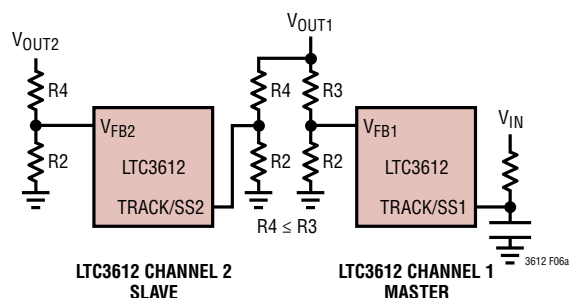


図6a. 同時トラッキングのセットアップ

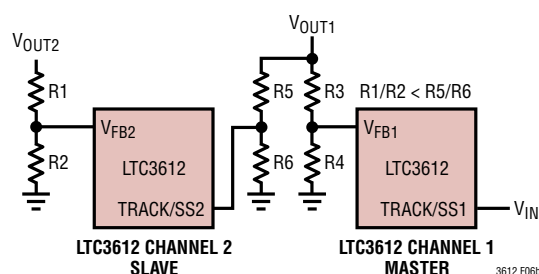


図6b. レシオメトリック・トラッキングのセットアップ

同時スタートアップでは、スレーブ・チャンネルのTRACK/SSピンの電圧値は、内部ソフトスタート時間(約1ms)の後、最終値に達する必要があります。確実にこうするため、マスタ・スタートアップ時間を外部コンデンサと抵抗によって調整する必要があります。

外部リファレンス入力(DDRモード)

DDRピンが V_{IN} に接続されている場合(DDRモード)、 $V_{TRACK/SS}$ が0.3Vを超えると動作状態に入り、 $V_{TRACK/SS}$ 電圧が0.6Vより下になるとトラッキングダウン動作が可能です。

これにより、そう望むなら、TRACK/SSを0.3Vと0.6Vの間の外部リファレンスとして使うことができます。DDRモードの動作状態の間、実際のTRACK/SSピンの電圧値が0.3Vと0.6Vの間であれば、パワーグッド・ウィンドウはその電圧に関連して移動します。注記: TRACK/SSの電圧が0.6Vだと、トラッキング回路または内部リファレンスのどちらでも使うことができます。

パワーアップ/パワーダウンのトラッキングの間、出力電流フォールドバックはディスエーブルされ、PGOODピンは常にプルダウンされます(図8)。

効率に関する検討事項

スイッチング・レギュレータの効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。効率は次式で表すことができます。

$$\text{効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、L1、L2などは入力電力に対するパーセンテージで表した個々の損失です。

回路内の電力を消費する全ての要素で損失が生じますが、損失の大部分は2つの主な損失要因によって生じます。 V_{IN} の消費電流による損失と I^2R 損失です。非常に低い負荷電流では V_{IN} の消費電流による損失が効率の損失を支配するのに対して、中程度から高い負荷電流では I^2R 損失が効率の損失を支配します。標準的な効率曲線では、非常に低い負荷電流での効率曲線は誤解を与えかねません。というのは、実際の電力損失は通常大したことはないからです。

1. V_{IN} の消費電流は2つの要素からなります。「電気的特性」で与えられているDCバイアス電流および内部のメイン・スイッチと同期スイッチのゲート充電電流です。内部パワーMOSFETスイッチのゲート容量をスイッチングすると、ゲート充電電流が流れます。ゲートが“L”から“H”、そして再び“L”に切り替わるたびに、 V_{IN} からグラウンドに微小電荷 dQ が移動します。したがって、 dQ/dt はゲート電荷により V_{IN} から流出する電流であり、一般にDCバイアス電流より大きくなります。DCバイアス損失とゲート電荷損失は両方とも V_{IN} に比例するので、それらの影響は電源電圧が高くなると顕著になります。
2. I^2R 損失は内部スイッチの抵抗 R_{SW} と外部インダクタの抵抗 R_L から計算されます。連続モードでは、インダクタ L を流れる平均出力電流は、メイン・スイッチと同期スイッチの間で「こま切れ」になります。したがって、SWピンを見たときの直列抵抗は、次式のとおり、トップMOSFETとボトムMOSFETの両方の $R_{DS(ON)}$ およびデューティ・サイクル(DC)の関数になります。

$$R_{SW} = (R_{DS(ON)TOP}(DC) + (R_{DS(ON)BOT})(1-DC))$$

アプリケーション情報

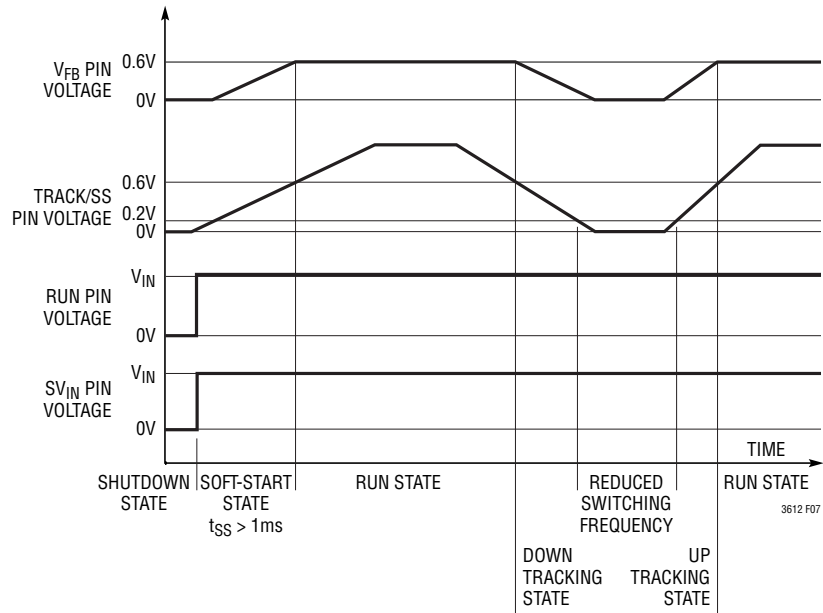


図7. DDRピンは SV_{IN} に接続されていない

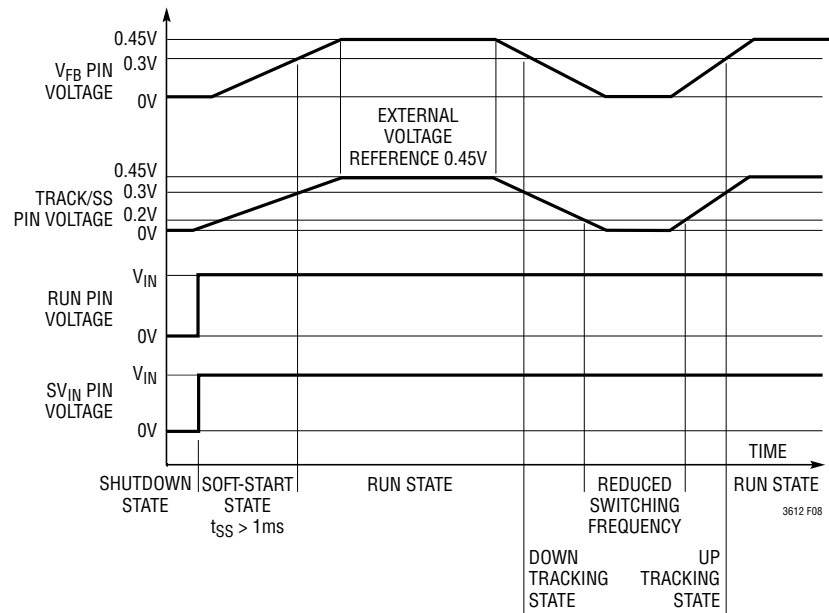


図8. DDRピンは SV_{IN} に接続されている。DDRアプリケーションの例

アプリケーション情報

トップMOSFETとボトムMOSFETの両方の $R_{DS(ON)}$ を「標準的性能特性」の曲線から求めることができます。 I^2R 損失を求めるには、単に R_{SW} を R_L に加え、その結果に平均出力電流の2乗を掛けます。

C_{IN} や C_{OUT} のESR消費損失やインダクタのコア損失などその他の損失は一般に全損失の2%以下に過ぎません。

熱に関する検討事項

ほとんどのアプリケーションで、LTC3612は効率が高いので大きな発熱はありません。

ただし、周囲温度が高く、(ドロップアウトの場合のように)低い電源電圧、高いデューティ・サイクルでLTC3612が動作するアプリケーションでは、発熱がデバイスの最大接合部温度を超えることがあります。接合部温度が約160°Cに達すると、両方のパワースイッチがオフし、SWノードが高インピーダンスになります。

LTC3612が最大接合部温度を超えるのを防ぐには、熱解析が必要です。温度上昇は次式で与えられます。

$$T_{RISE} = (P_D) (\theta_{JA})$$

ここで、 P_D はレギュレータの電力損失、 θ_{JA} はダイの接合部から周囲温度への熱抵抗です。接合部温度 T_J は次式で与えられます。

$$T_J = T_A + T_{RISE}$$

ここで、 T_A は周囲温度です。

一例として、入力電圧が3.3V、負荷電流が3A、周囲温度が70°CでLTC3612がドロップアウト状態の場合について考えます。スイッチ抵抗の標準的性能特性のグラフから、Pチャネル・スイッチの $R_{DS(ON)}$ 抵抗は約0.075Ωです。したがって、デバイスによる電力損失は次のとおりです。

$$P_D = (I_{OUT})^2 \cdot R_{DS(ON)} = 675\text{mW}$$

QFNパッケージの場合、 θ_{JA} は43°C/Wです。

したがって、70°Cの周囲温度で動作しているレギュレータの接合部温度はおおよそ次のようになります。

$$T_J = 0.675\text{W} \cdot 43^\circ\text{C/W} + 70^\circ\text{C} = 99^\circ\text{C}$$

実際の接合部温度は125°Cの絶対最大接合部温度を超えないと判断してかまいません。

非常に低い入力電圧では、スイッチ抵抗($R_{DS(ON)}$)が増加するので、接合部温度はさらに高くなることに注意してください。高い周囲温度および低い入力電圧で最大負荷電流を使うことは推奨しません。

LTC3612の熱性能を最大にするには、露出パッドをグランド・プレーンに半田付けします。「PCボードのレイアウトのチェックリスト」を参照してください。

設計例

設計例として、以下の仕様のアプリケーションにLTC3612を使う場合を考えます。

$$V_{IN} = 2.25\text{V} \sim 5.5\text{V}, V_{OUT} = 1.8\text{V}, I_{OUT(MAX)} = 3\text{A}, I_{OUT(MIN)} = 100\text{mA}, f = 2.6\text{MHz}.$$

高負荷電流と低負荷電流の両方で効率が重要なので、Burst Mode動作が利用されます。

最初に、タイミング抵抗を計算します。

$$R_T = \frac{3.82 \cdot 10^{11}\text{Hz}}{2.6\text{MHz}} \Omega - 16\text{k}\Omega = 130\text{k}\Omega$$

次に、最大 V_{IN} で約30%のリプル電流になるようにインダクタ値を計算します。

$$L = \left(\frac{1.8\text{V}}{2.6\text{MHz} \cdot 1\text{A}} \right) \cdot \left(1 - \frac{1.8\text{V}}{5.5\text{V}} \right) = 0.466\mu\text{H}$$

0.47μHの標準値のインダクタを使うと、最大リプル電流は以下ようになります。

$$\Delta I_L = \left(\frac{1.8\text{V}}{2.6\text{MHz} \cdot 0.47\mu\text{H}} \right) \cdot \left(1 - \frac{1.8\text{V}}{5.5\text{V}} \right) = 0.99\text{A}$$

アプリケーション情報

C_{OUT} は出力電圧リップルの要件を満たすESRとループの安定性に必要なバルク容量に基づいて選択します。このデザインでは、68 μ F(または47 μ Fおよび22 μ F)のX5RまたはX7Rの誘電体のセラミック・コンデンサを使います。

C_{IN} は次の最大電流定格を満たすサイズのものにします。

$$I_{RMS} = 3A \cdot \frac{1.8V}{3.6V} \cdot \sqrt{\left(\frac{3.6V}{1.8V} - 1\right)} = 1.5A_{RMS}$$

ほとんどのアプリケーションでは、 PV_{IN} を2個の22 μ Fコンデンサでデカップリングすれば十分です。

$R2 = 196k$ に設定すると、次式を解いて $R1$ の値を決定することができます。

$$R1 = 196k \cdot \left(\frac{1.8V}{0.6V} - 1\right)$$

$R1$ には392kの値が選択されます。

最後に、TRACK/SSに接続するコンデンサと抵抗の適切な値を選択して、ソフトスタートの時間を定めます。最小 $t_{SS} = 5ms$ および2Mの抵抗を設定すると、 $SV_{IN} = 5.5V$ を使って次式を解くことができます。

$$C_{SS} = \frac{5ms}{2M \cdot \ln\left(\frac{5.5V}{5.5V - 0.6V}\right)} = 21.6nF$$

22nFの標準値により、5msの最小ソフトスタート時間が保証されます。

この設計例の回路を図1に示します。

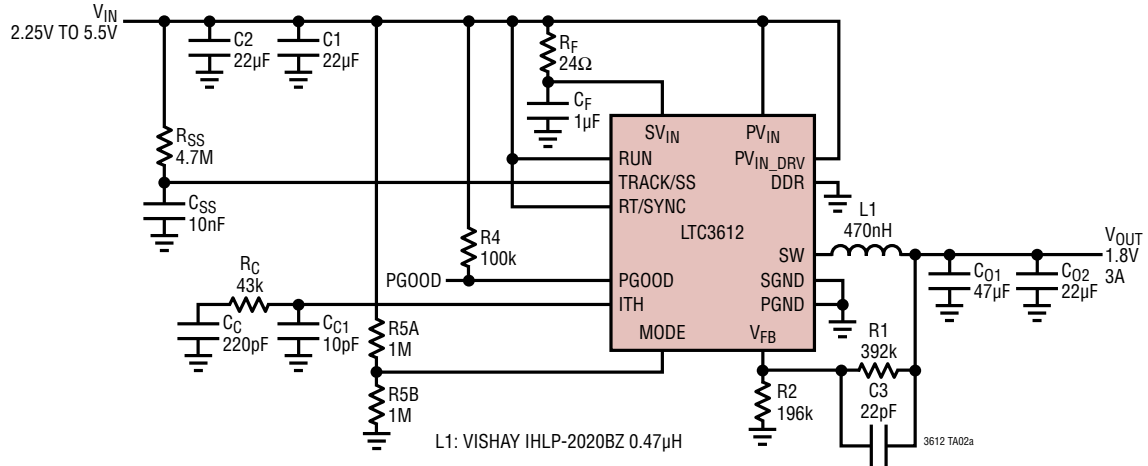
PCボードのレイアウトのチェックリスト

プリント回路基板をレイアウトするときには、以下のチェックリストを使用してLTC3612が正しく動作するようにします。

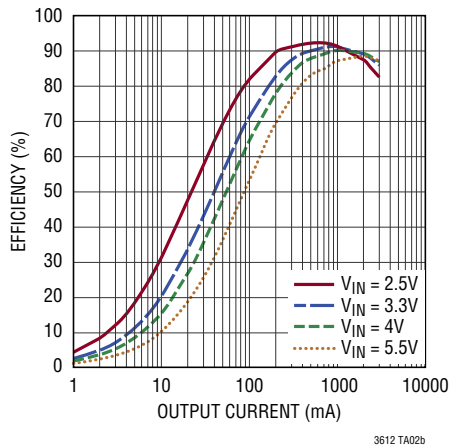
1. グランド・プレーンを推奨します。グランド・プレーン層が使われていなければ、信号グランドと電源グランドを分離し、小信号用部品は1点でSGNDピンに戻し、この1点をLTC3612の近くでPGNDピンに接続します。
2. 入力コンデンサ(C_{IN})の(+)端子は PV_{IN} ピンにできるだけ近づけ、(-)端子は露出パッド(PGND)にできるだけ近づけて接続します。このコンデンサは内部パワーMOSFETにAC電流を供給します。
3. スイッチング・ノードSWは全ての敏感な小信号ノードから離します。
4. 全ての層の全ての未使用領域を銅で覆います。銅で覆うと電力部品の温度上昇が小さくなります。最良の性能を得るため、銅領域をPGND(露出パッド)に接続します。
5. V_{FB} ピンは帰還抵抗に直接接続します。抵抗分割器は V_{OUT} とSGNDの間に接続する必要があります。

標準的応用例

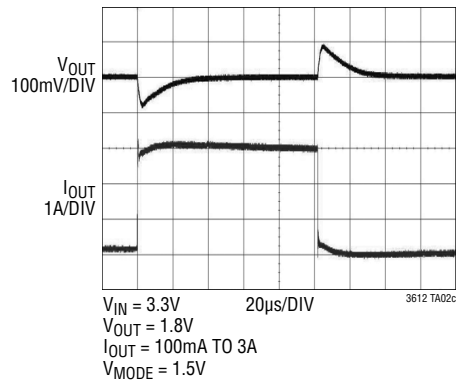
セラミック・コンデンサを使った汎用降圧レギュレータ(2.25MHz)



効率と出力電流

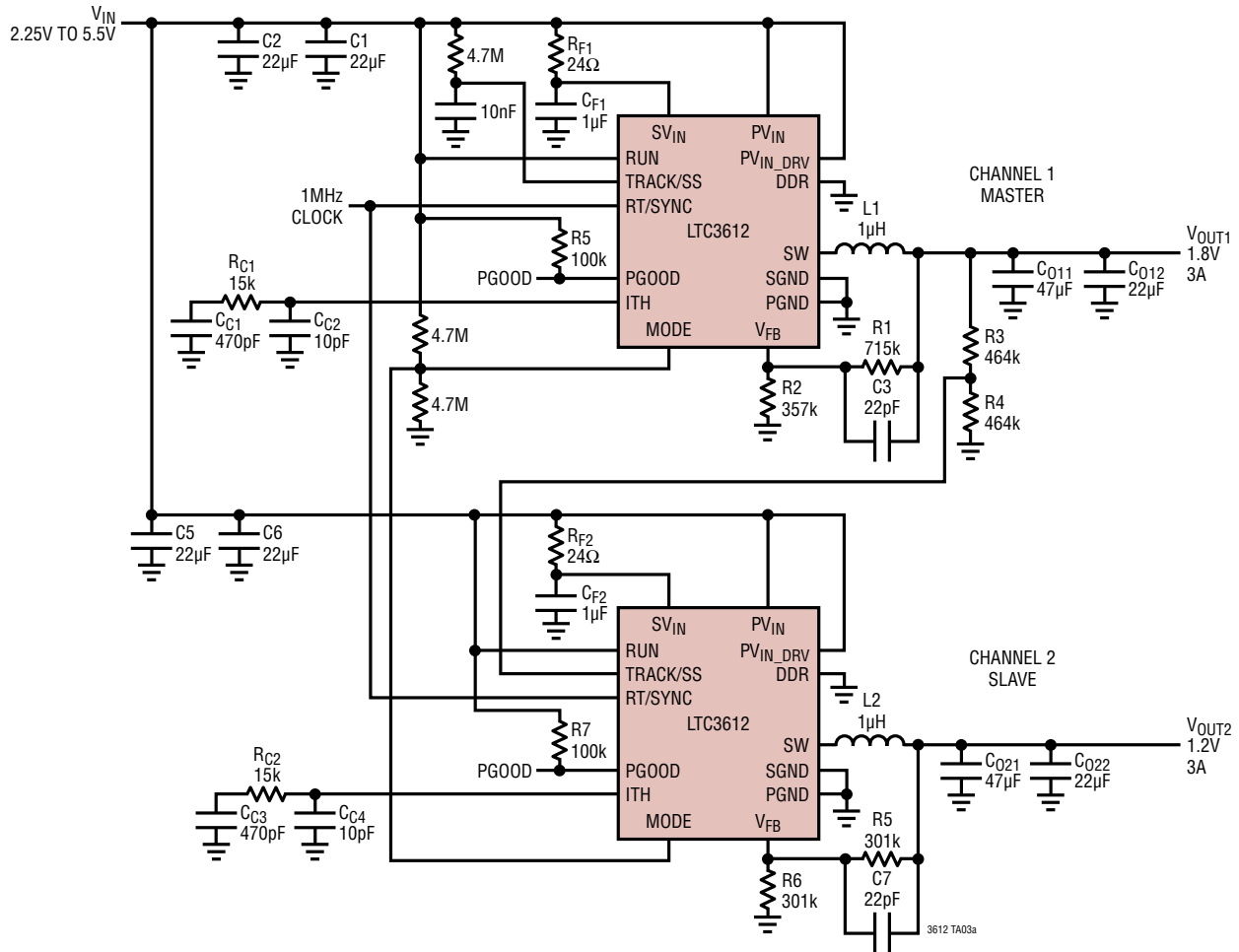


負荷ステップ応答(強制連続モード)

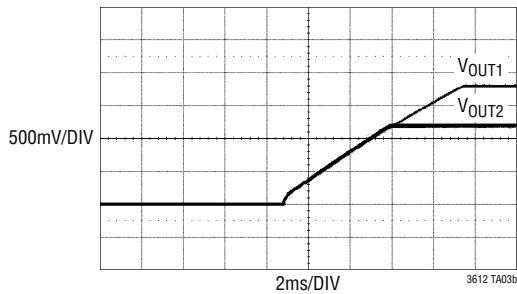


標準的応用例

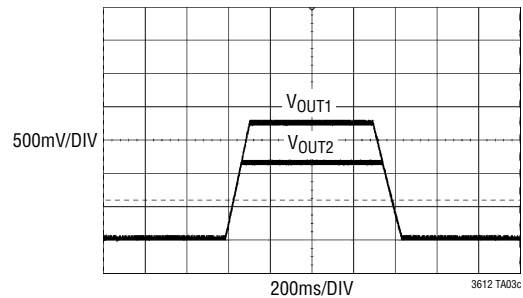
1MHzの外部クロックを使った同時トラッキング出力のマスタとスレーブ



同時スタートアップ



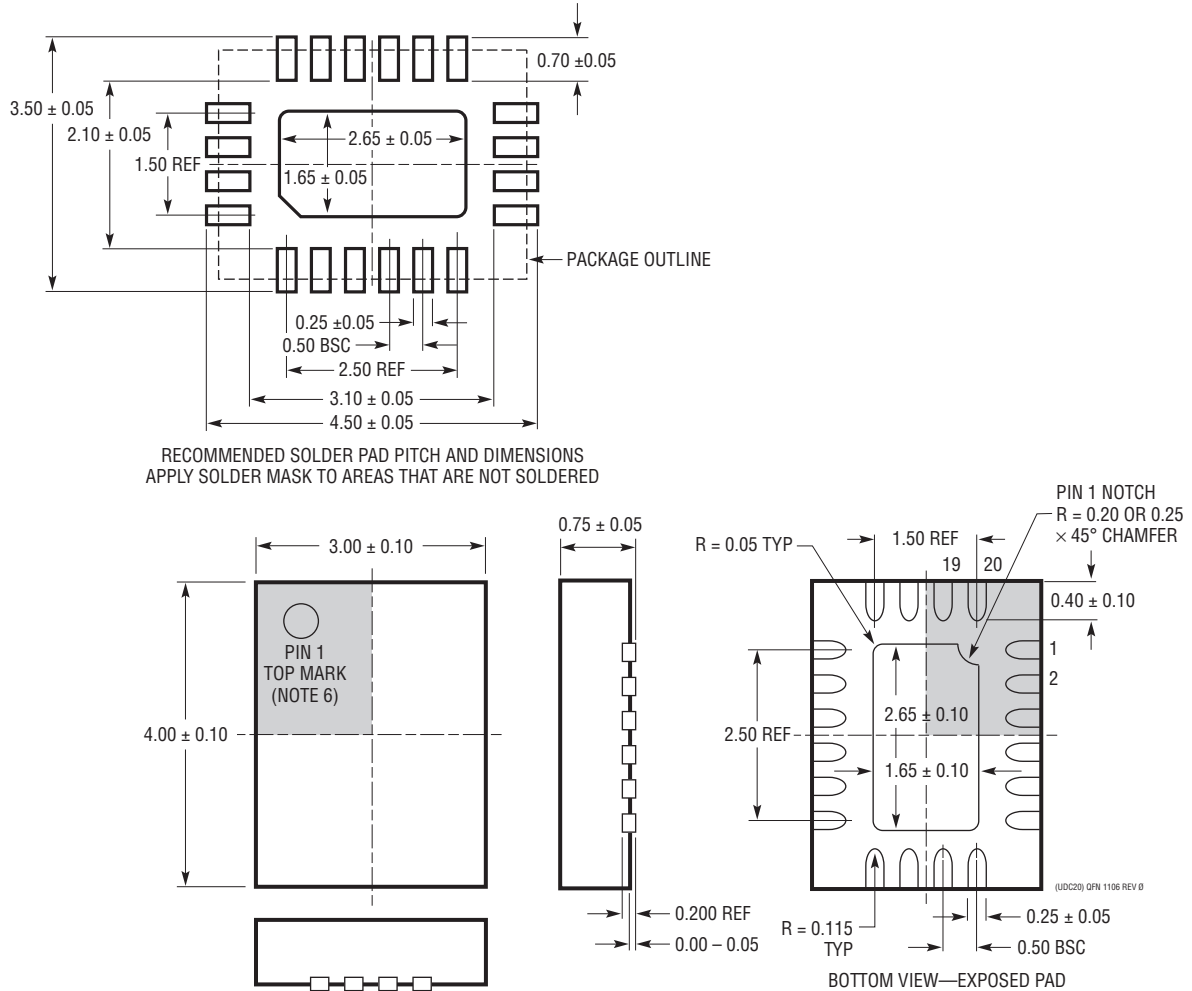
同時トラッキングアップ/トラッキングダウン



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

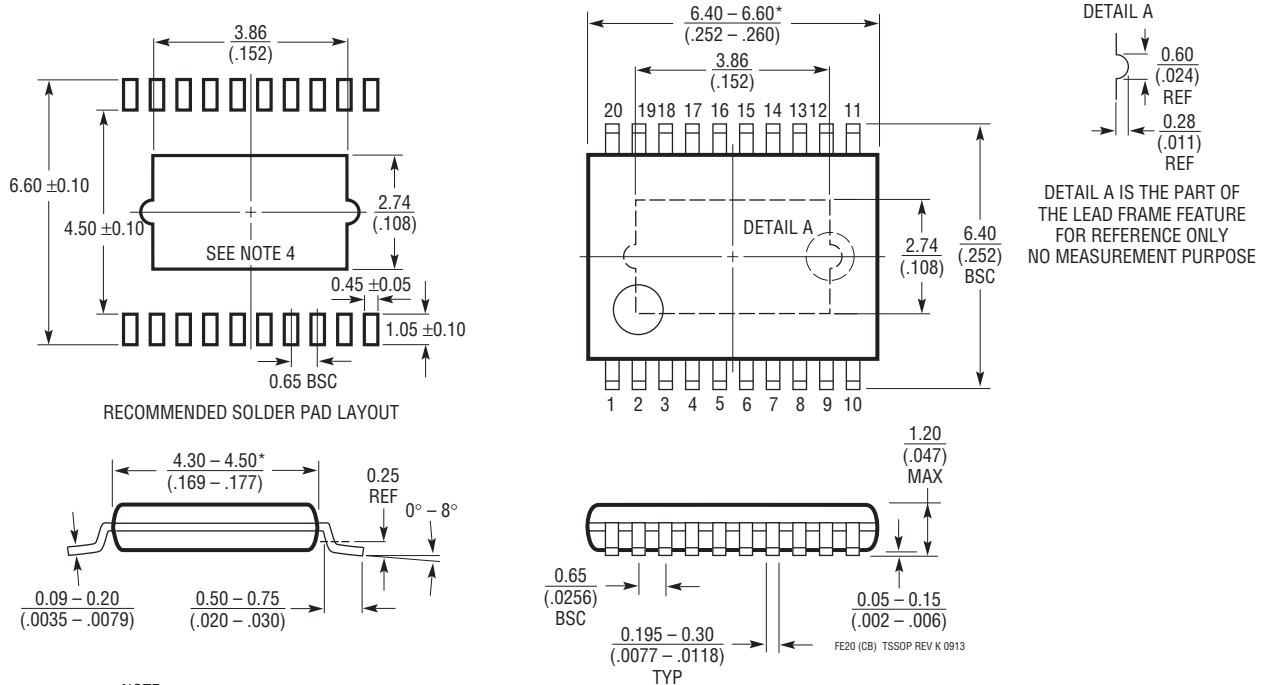
UDC Package
20-Lead Plastic QFN (3mm × 4mm)
 (Reference LTC DWG # 05-08-1742 Rev 0)



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

FE Package 20-Lead Plastic TSSOP (4.4mm) (Reference LTC DWG # 05-08-1663 Rev K) Exposed Pad Variation CB



NOTE:

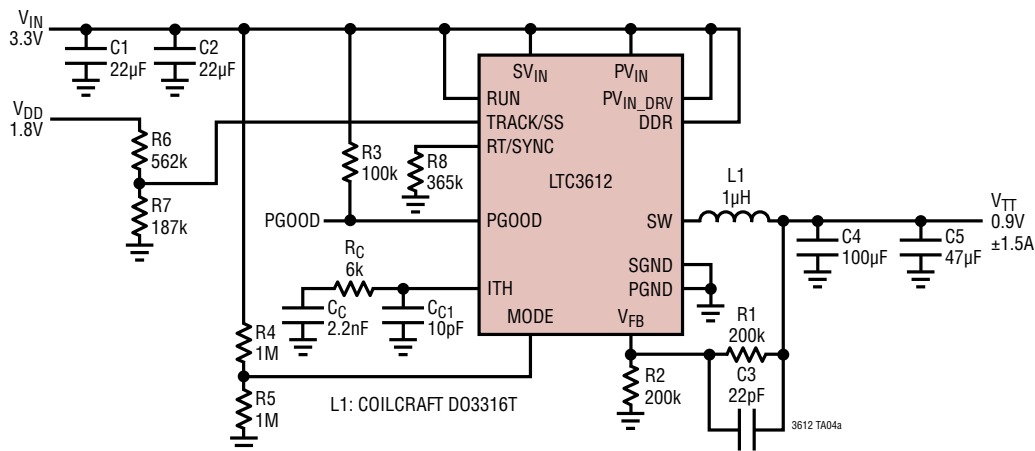
- 標準寸法: ミリメートル
- 寸法は $\frac{\text{ミリメートル}}{\text{インチ}}$
- 図は実寸とは異なる
- 露出パッド接着のための推奨最小PCBメタルサイズ
* 寸法にはモールドのバリを含まない
モールドのバリは各サイドで0.150mm (0.006")を超えないこと

改訂履歴

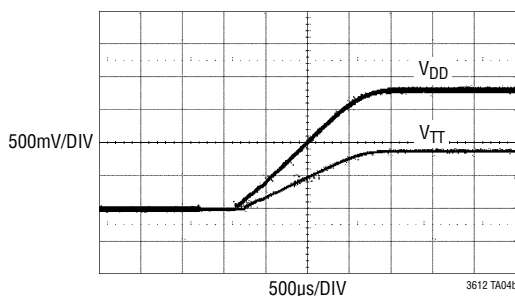
REV	日付	概要	ページ番号
A	08/10	「発注情報」の温度範囲を更新 「電気的特性」の表を編集し、Note 2を更新 グラフG19、G31の文章を更新 ピン16/ピン3とピン21/ピン21の文章を更新 「機能ブロック図」を更新 「Burst Mode動作(外部クランプ)」セクションを更新 「内部補償と外部補償」セクションを更新 「ソフトスタート」セクションを更新 「設計例」セクションのタイミング抵抗の式を更新 「標準的応用例」セクションのTA02aとTA02cを更新 「関連製品」を改訂	2 3、4 7、9 10 11 13 18 19 23 25 30
B	12/13	HグレードMPグレードと、適用可能な温度範囲のリファレンスを追加 「標準的性能特性」のグラフを改訂 「インダクタのコアの選択」と「入力コンデンサ(C _{IN})の選択」のセクションを改訂	全て 7~9 15~16
C	11/14	Top Switch Current Limit (Duty Cycle=100%)の最小値を変更	3

標準的応用例

V_{DD}のレシオメトリック・トラッキングによるDDRの終端(1MHz)



レシオメトリック・スタートアップ



関連製品

製品番号	説明	注釈
LTC3614	トラッキングおよびDDR付きの5.5V、4A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	効率: 95%、V _{IN} : 2.25V~5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 75µA、I _{SD} < 1µA、3mm×5mm QFN-24パッケージ
LTC3616	トラッキングおよびDDR付きの5.5V、6A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	効率: 95%、V _{IN} : 2.25V~5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 75µA、I _{SD} < 1µA、3mm×5mm QFN-24パッケージ
LTC3601	15V、1.5A (I _{OUT})、同期整流式降圧DC/DCコンバータ	効率: 95%、V _{IN} : 4.5V~15V、V _{OUT(MIN)} = 0.6V、I _Q = 300µA、I _{SD} < 1µA、MSOP-16Eおよび3mm×3mm QFN-16パッケージ
LTC3603	15V、2.5A、同期整流式降圧DC/DCコンバータ	効率: 92%、V _{IN} : 4.5V~15V、V _{OUT(MIN)} = 0.6V、I _Q = 75µA、I _{SD} < 1µA、4mm×4mm QFN-16パッケージ
LTC3605	15V、5A (I _{OUT})、同期整流式降圧DC/DCコンバータ	効率: 95%、V _{IN} : 4V~15V、V _{OUT(MIN)} = 0.6V、I _Q = 2mA、I _{SD} < 15µA、4mm×4mm QFN-24パッケージ
LTC3412A	5.5V、3A (I _{OUT})、4MHz、同期整流式降圧DC/DCコンバータ	効率: 95%、V _{IN} : 2.25V~5.5V、V _{OUT(MIN)} = 0.8V、I _Q = 60µA、I _{SD} < 1µA、TSSOP-16Eおよび4mm×4mm QFN-16パッケージ
LTC3413	5.5V、3A (I _{OUT} シンク/ソース)、2MHzモノリシック同期整流式レギュレータ (DDR/QDRメモリ終端用)	効率: 90%、V _{IN} : 2.25V~5.5V、V _{OUT(MIN)} = V _{REF} /2、I _Q = 280µA、I _{SD} < 1µA、TSSOP-16Eパッケージ