

600mA デュアル 15V モノリシック 同期整流式降圧 DC/DC レギュレータ

特長

- 高効率: 最大 96%
- 非常に低い静止電流: 合計 55 μ A
- 2.25MHz 固定周波数動作
- 低ドロップアウト動作: デューティ・サイクル 100%
- 低リップル (標準 30mV_{p-p}) の Burst Mode[®] 動作
- ピーク電流モード制御のアーキテクチャにより、優れた入力および負荷トランジェント応答を実現
- 広い入力電圧範囲: 4.5V ~ 15V
- 定格出力電流: 600mA/チャンネル
- 0.6V のリファレンスにより、低出力電圧が可能
- 出力電圧精度: $\pm 1.5\%$
- 超低シャットダウン電流: $I_Q < 1\mu$ A
- 内部補償
- パワーグッド出力
- 外部周波数に同期 (1MHz ~ 4MHz)
- チャンネルごとに独立した内部ソフトスタート
- 熱特性が改善された小型で薄型の 16ピン QFN (3mm \times 3mm) および MSE パッケージ

アプリケーション

- デュアル・リチウムイオン・バッテリー電源
- 自動車アプリケーション
- サーバ

概要

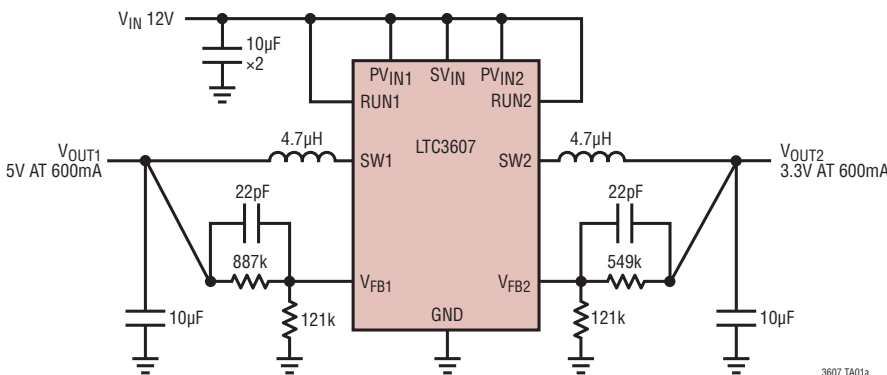
LTC[®]3607 は、静止電流がわずか 55 μ A の 15V デュアル 600mA モノリシック同期整流式降圧レギュレータです。デュアル・リチウムイオン・バッテリー製品を含むさまざまなアプリケーションを対象としており、4.5V ~ 15V の広い入力電圧範囲で動作します。2.25MHz の固定スイッチング周波数を特長としており、小型で低コストのコンデンサおよび高さが 1mm 以下のインダクタを使用できます。各出力電圧は、0.6V ~ V_{IN} の範囲で調整可能です。内蔵の同期パワー・スイッチにより、外付けのショットキ・ダイオード不要で高い効率を実現します。

ユーザーが選択可能なモード入力を備えているので、リップル・ノイズと軽負荷時の効率のどちらかに重点を置か選択できます。つまり、Burst Mode 動作を選ぶと軽負荷時に最高の効率が実現されますが、パルス・スキップ・モードを選ぶと最小のリップル・ノイズが実現されます。

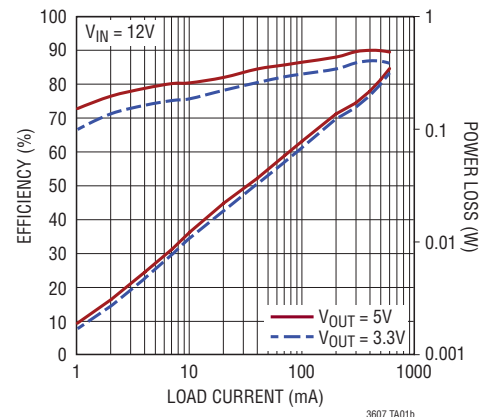
バッテリーの動作時間を最大限に延ばすため、ドロップアウト時には P チャンネル MOSFET が常時オンになります (デューティ・サイクル 100%)。シャットダウン時にデバイスに流れる電流は 1 μ A 未満です。

LT, LT, LTC, LTM, Burst Mode, Linear Technology および Linear のロゴはリアテクノロジー社の登録商標です。Hot Swap はリアテクノロジー社の商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。5481178、5847554、6580258、6304066、6476589、6774611 を含む米国特許により保護されています。

標準的応用例



効率および電力損失と
負荷電流

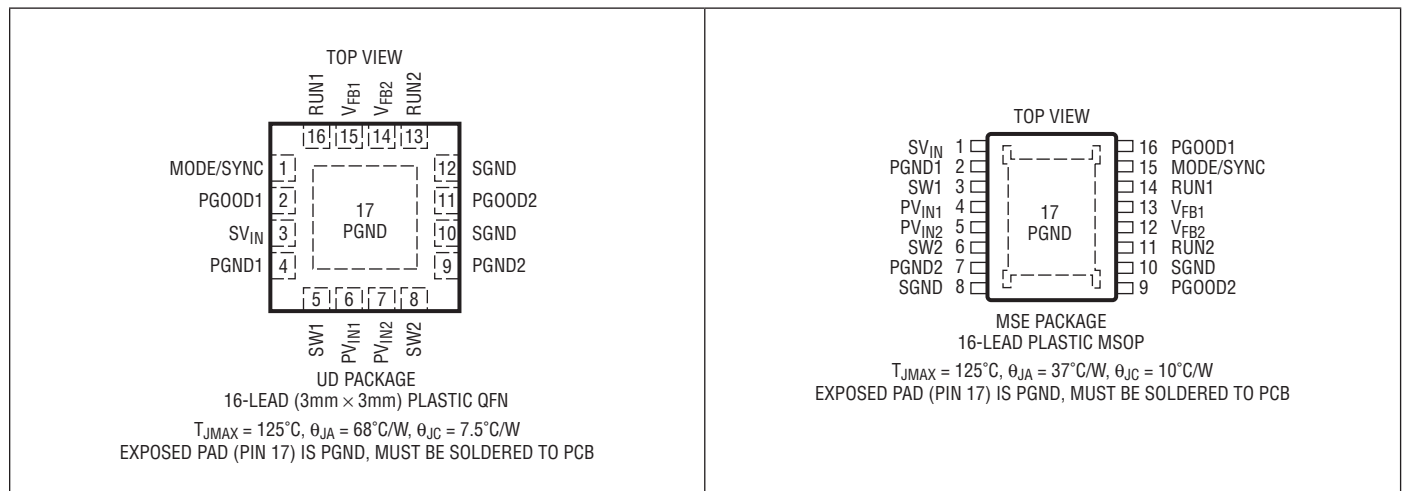


LTC3607

絶対最大定格 (Note 1)

| | | | |
|--|-----------------------------------|----------------------------|---------------|
| PV _{IN} 、SV _{IN} の電圧 | -0.3V ~ 15V | 動作接合部温度範囲 (Note 2、7) | -40°C ~ 125°C |
| RUN1、RUN2の電圧 | -0.3V ~ (SV _{IN} + 0.3V) | 保存温度範囲 | -65°C ~ 150°C |
| V _{FB1} 、V _{FB2} の電圧 | -0.3V ~ 3.6V | リード温度 (半田付け、10秒) | |
| MODE/SYNCの電圧 | -0.3V ~ 3.6V | MSOPパッケージ | 300°C |
| PGOOD1、PGOOD2の電圧 | -0.3V ~ 15V | | |

ピン配置



発注情報

| 無鉛仕上げ | テープアンドリール | 製品マーキング* | パッケージ | 温度範囲 |
|-----------------|-------------------|----------|---------------------------------|-------------------------|
| LTC3607EUD#PBF | LTC3607EUD#TRPBF | LFNB | 16-Lead (3mm × 3mm) Plastic QFN | -40°C to 125°C (Note 2) |
| LTC3607IUD#PBF | LTC3607IUD#TRPBF | LFNB | 16-Lead (3mm × 3mm) Plastic QFN | -40°C to 125°C (Note 2) |
| LTC3607EMSE#PBF | LTC3607EMSE#TRPBF | 3607 | 16-Lead Plastic MSOP | -40°C to 125°C (Note 2) |
| LTC3607IMSE#PBF | LTC3607IMSE#TRPBF | 3607 | 16-Lead Plastic MSOP | -40°C to 125°C (Note 2) |

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電気的特性 ●は全規定動作接合部温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 。(Note 2)

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS | |
|------------------------|---|--|-----|----------------|-------------|----------------|----------------------|
| SV_{IN} | Operating Voltage Range | | ● | 4.5 | 15 | V | |
| PV_{IN} | Operating Voltage Range | | ● | 4.5 | 15 | V | |
| V_{OUT} | Output Voltage Range | | | 0.6 | PV_{IN} | V | |
| V_{FB} | Feedback Voltage (Note 3) | | ● | 0.591 0.588 | 0.6 0.6 | 0.609 0.612 | V V |
| I_{FB} | Feedback Pin Input Current | | | | 30 | nA | |
| $\Delta V_{LINE\ REG}$ | Reference Voltage Line Regulation | $V_{IN} = 4.5\text{V to }15\text{V}$ (Note 3) | | | 0.1 | 0.15 | %/V |
| $\Delta V_{LOAD\ REG}$ | Output Voltage Load Regulation | MODE/SYNC = 0V (Note 3) | | | 0.5 | | % |
| I_S | Input DC Supply Current | (Note 4) | | | | | |
| | Active Mode | $V_{FB1} = V_{FB2} = 0.5\text{V}$ | | | 3.2 | | mA |
| | Sleep Mode (Both Channels) | $V_{FB1} = V_{FB2} = 0.64\text{V}$ | | | 55 | 90 | μA |
| | Sleep Mode (Single Channel) | $V_{FB(1\ or\ 2)} = 0.64\text{V}$ | | | 35 | 60 | μA |
| | Shutdown | $RUN1 = RUN2 = 0\text{V}$ | | | 0.1 | 1 | μA |
| f_{OSC} | Oscillator Frequency | $V_{FB1, 2} = 0.6\text{V}$ | ● | 1.8 | 2.25 | 2.7 | MHz |
| f_{SYNC} | Synchronization Frequency | | | 1.0 | | 4.0 | MHz |
| I_{LIM} | Peak Switch Current Limit | $V_{FB1, 2} = 0.5\text{V}$, Duty Cycle < 35% | | 0.75 | 1 | 1.25 | A |
| $R_{DS(ON)}$ | Top Switch On-Resistance Bottom Switch On-Resistance | (Note 6) (Note 6) | | | 0.6 0.25 | | Ω Ω |
| UVLO | SV_{IN} Undervoltage Lockout Threshold | SV_{IN} Rising | | | 3.4 | 4.3 | V |
| PGOOD | PGOOD1/2 Overvoltage Threshold | $V_{FB1, 2}$ Rising $V_{FB1, 2}$ Hysteresis | | | 8.5 -3 | 11 | % % |
| | PGOOD1/2 Undervoltage Threshold | $V_{FB1, 2}$ Ramping Down $V_{FB1, 2}$ Hysteresis | | -11 | -8.5 3 | | % % |
| | PGOOD1/2 On-Resistance | Channel 1 or Channel 2 Active $RUN1 = RUN2 = 0\text{V}$ | | | 70 700 | | Ω Ω |
| t_{PGOOD} | Power Good Blanking Time | | | | 64 | Cycles | |
| I_{PGOOD} | PGOOD Leakage | | | | | 1 | μA |
| V_{RUN} | $RUN1/2\ V_{IL}$ | | ● | 0.55 | | | V |
| | $RUN1/2\ V_{IH}$ | | ● | | | 3.0 | V |
| I_{RUN} | $RUN1/2$ Leakage Current | | ● | | 0.01 | 1 | μA |
| $V_{MODE/SYNC}$ | MODE/SYNC V_{IL} | | ● | 0.3 | | | V |
| | MODE/SYNC V_{IH} | | ● | | | 1.0 | V |
| $t_{SOFTSTART}$ | Internal Soft-Start Time | V_{FB} from 10% to 90% Full Scale $PV_{IN1} = PV_{IN2} = SV_{IN} = 4.5\text{V}$ | | | 0.35 | | ms |

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTC3607は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTC3607Eは $0^\circ\text{C} \sim 85^\circ\text{C}$ の接合部温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。LTC3607Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作温度範囲で保証されている。

接合部温度(T_J)は、周囲温度(T_A)および電力損失(P_D)から次の式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA})^\circ\text{C/W}$$

ここで、 θ_{JA} はパッケージの熱インピーダンスである。最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

Note 3: LTC3607は、エラーアンプの出力を(外部のサーボ・ループに接続された) V_{FB} に接続する独自のテストモードでテストされている。

Note 4: スイッチング周波数で供給される内部ゲート電荷により動的電源電流は大きくなる。

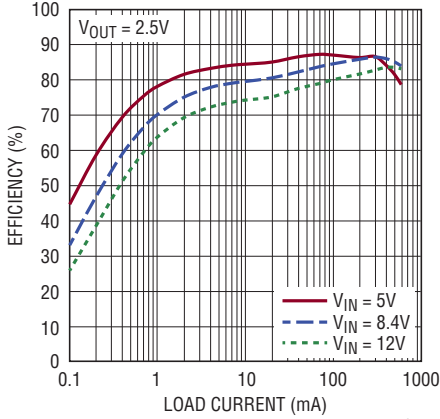
Note 5: T_J は周囲温度(T_A)および電力損失(P_D)から次式に従って計算される。 $T_J = T_A + (P_D \cdot \theta_{JA})$

Note 6: QFNのスイッチ・オン抵抗は、ウェハー・レベルの測定値との相関によって保証されている。

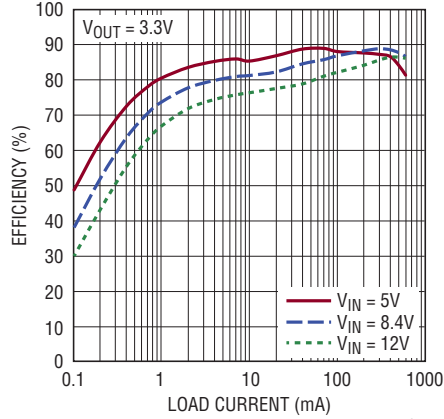
Note 7: このデバイスには短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 125°C を超える。規定された最大動作接合部温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう恐れがある。

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

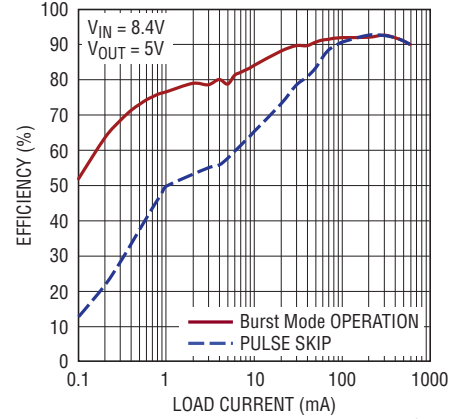
効率と負荷電流
Burst Mode 動作



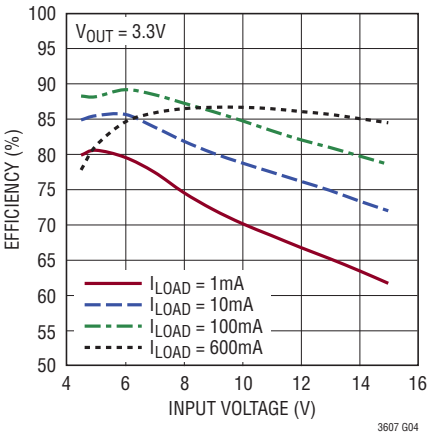
効率と負荷電流
Burst Mode 動作



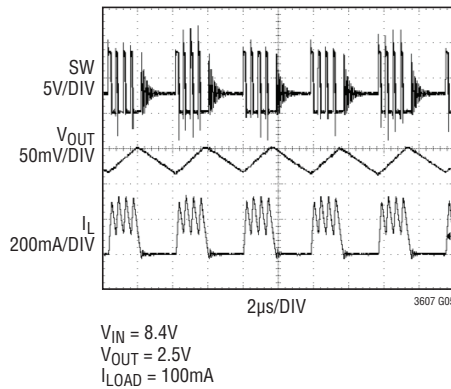
効率と負荷電流



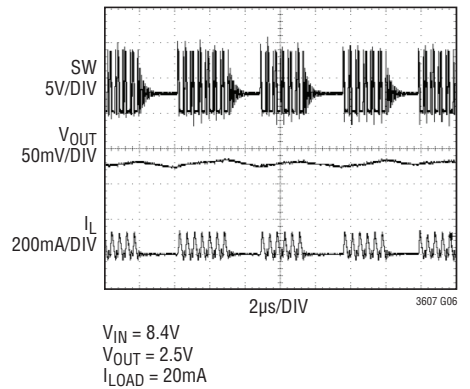
効率と入力電圧
Burst Mode 動作



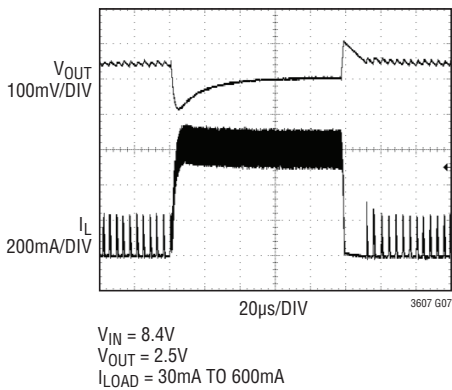
Burst Mode 動作



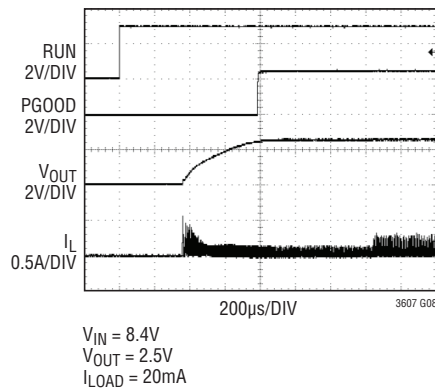
パルス・スキップ・モード



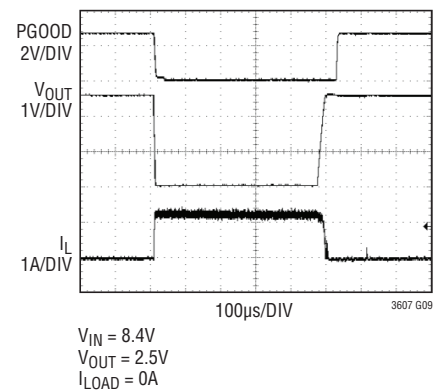
Burst Mode 動作の負荷ステップ



起動 (Burst Mode 動作)

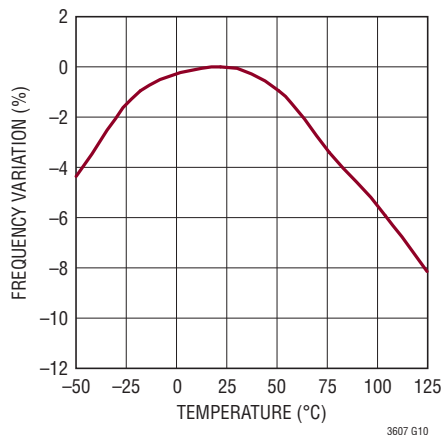


VOUT から GND への短絡
(Burst Mode 動作)

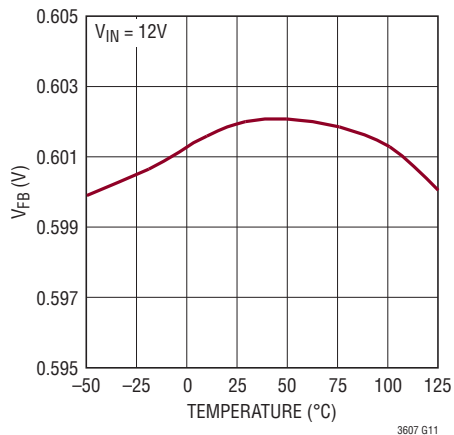


標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

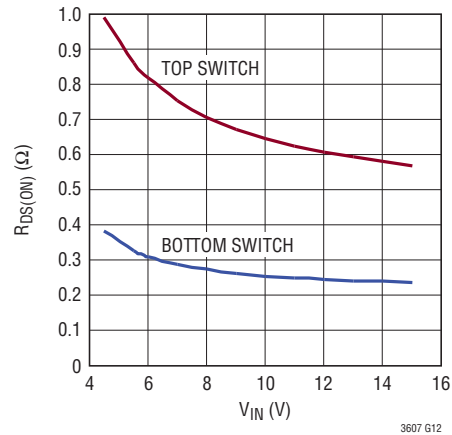
発振器周波数と温度



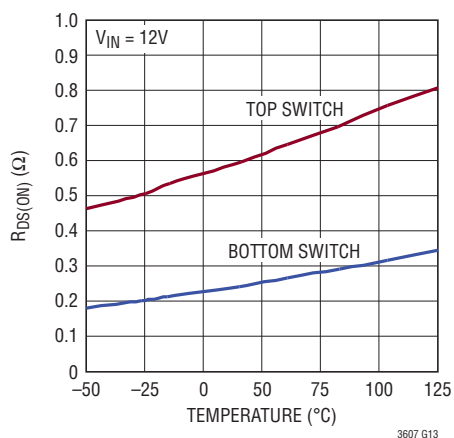
リファレンス電圧と温度



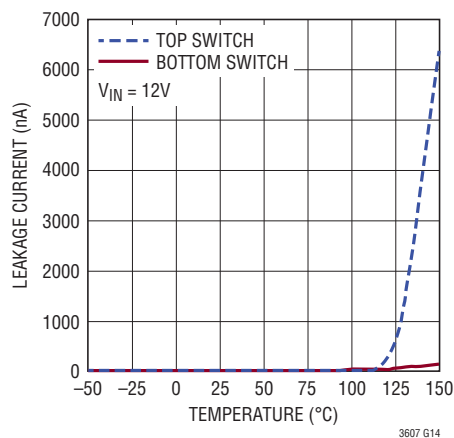
R_{DS(ON)}と入力電圧



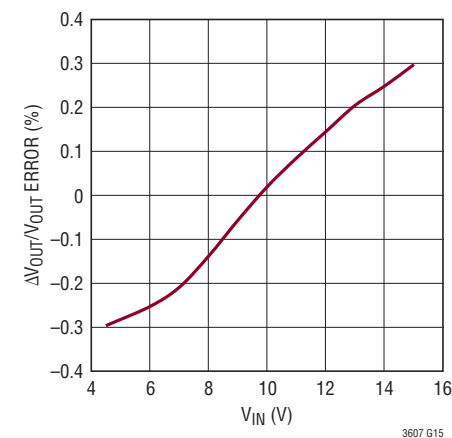
R_{DS(ON)}と温度



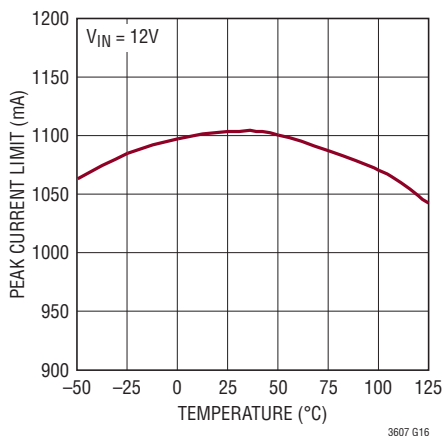
スイッチの漏れ電流と温度



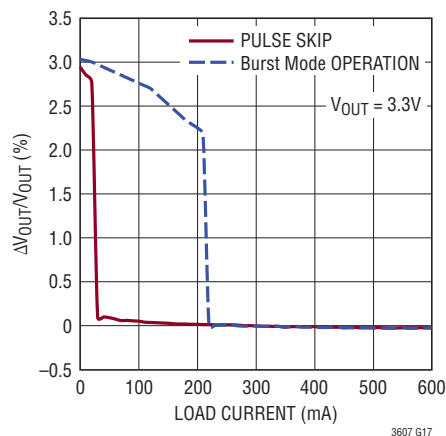
入力レギュレーション



ピーク電流制限値と温度



負荷レギュレーション



ピン機能 (QFN/MSE)

PVIN1、PVIN2、SVIN (ピン6、7、3/ピン4、5、1) : 主電源入力。近くでGNDにデカップリングする必要があります。これらへの入力には異なる電源電圧を供給できます。SVINは、PVIN1とPVIN2のうち電圧の高い方に接続します。どちらのPVIN (1または2)が高いか不明のアプリケーションでは、PVIN1とPVIN2両方とSVINの間に外付けダイオードを接続して、SVINの電圧が、PVIN1とPVIN2のうち電圧の高い方のダイオード電圧降下より低くなるようにします。

PGND1、PGND2、SGND、PGND (ピン4、9、10、12、露出パッド・ピン17/ピン2、7、8、10、露出パッド・ピン17) : 主グラウンド。COUT1、COUT2、およびCINの(-)端子に接続されます。電氣的接触と定格の熱性能を得るため、露出パッドはPCBのグラウンドに半田付ける必要があります。すべてのSGNDおよびPGNDピンは外部でグラウンドに接続する必要があります。

VFB1 (ピン15/ピン13) : レギュレータ1の出力帰還ピン。レギュレータ1の出力に接続された外付け抵抗分割器からの帰還電圧を受け取ります。このピンの公称電圧は0.6Vです。

SW1 (ピン5/ピン3) : インダクタへのレギュレータ1スイッチ・ノードの接続箇所。このピンはPVIN1とPGND1の間で切り替わります。

RUN1 (ピン16/ピン14) : レギュレータ1のイネーブル。このピンを“H”(3Vより高い電圧)に強制するとレギュレータ1がイネーブルされ、SGNDに強制するとレギュレータ1がシャットダウンされます。このピンは、3.3V電圧源を使用して駆動することも、SVINに接続することも可能です。内部ソフトスタートにより、立ち上がり時間は最小0.35msに制限されます。

PGOOD1 (ピン2/ピン16) : レギュレータ1のパワーグッド。このコモン・ドレインのロジック出力は、チャンネル1の出力電圧がレギュレーションの $\pm 8.5\%$ の範囲から外れると、SGNDに引き下げられます。

VFB2 (ピン14/ピン12) : レギュレータ2の出力帰還ピン。レギュレータ2の出力に接続された外付け抵抗分割器からの帰還電圧を受け取ります。このピンの公称電圧は0.6Vです。

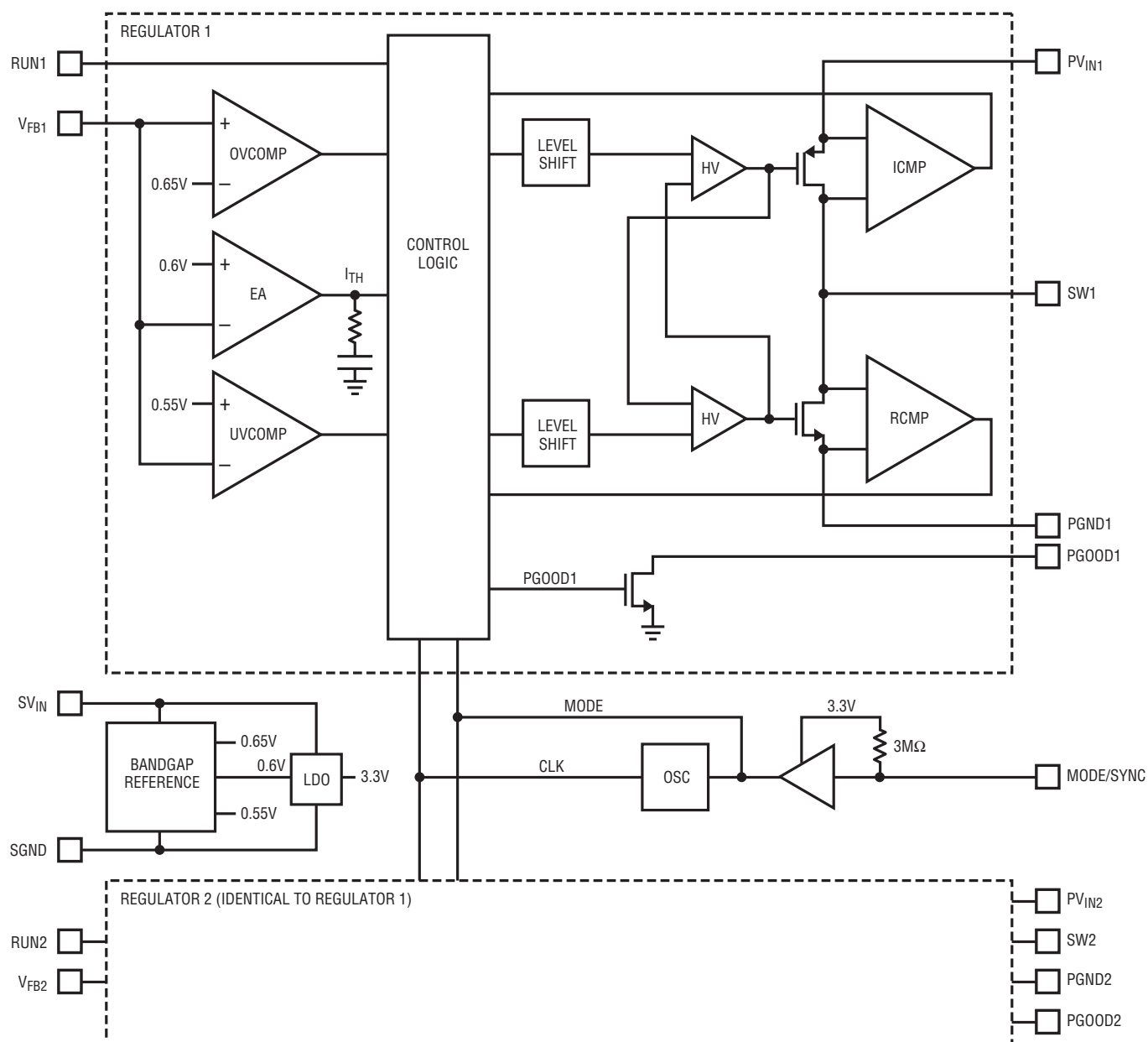
SW2 (ピン8/ピン6) : インダクタへのレギュレータ2スイッチ・ノードの接続箇所。このピンはPVIN2とPGND2の間で切り替わります。

RUN2 (ピン13/ピン11) : レギュレータ2のイネーブル。このピンを“H”(3.0Vより高い電圧)に強制するとレギュレータ2がイネーブルされ、SGNDに強制するとレギュレータ2がシャットダウンされます。このピンは、3.3V電圧源を使用して駆動することも、SVINに接続することも可能です。内部ソフトスタートにより、立ち上がり時間は最小0.35msに制限されます。

PGOOD2 (ピン11/ピン9) : レギュレータ2のパワーグッド。このコモン・ドレインのロジック出力は、チャンネル2の出力電圧がレギュレーションの $\pm 8.5\%$ の範囲から外れると、SGNDに引き下げられます。

MODE/SYNC (ピン1/ピン15) : 組み合わせモードの選択と発振器の同期。このピンによって軽負荷時のデバイスの動作を制御します。このピンをSGNDに強制すると、パルス・スキップ・モードが選択されます。このピンをフロート状態にするか、1Vより高い電圧に強制すると、Burst Mode動作が選択されます。内部発振周波数を、このピンに接続された外部発振器に同期させることができます。この場合はパルス・スキップ・モードが自動的に選択されます。

ブロック図



3607 BD

動作

LTC3607は、固定周波数、ピーク電流モード・アーキテクチャを採用しています。動作周波数は2.25MHzに設定されており、1MHz～4MHzの外部発振器に同期させることができます。両方のチャンネルは同じクロックを共有し、同じ位相で動作します。多様なアプリケーションに対応するため、選択可能なMODE/SYNCピンを使用することにより、リップルと効率のどちらに重点を置くかを選択できます。

出力電圧は V_{FB} ピンに帰還電圧を与える外付けの抵抗分割器によって設定されます。エラーアンプは分割された出力電圧と0.6Vのリファレンス電圧を比較し、その結果に応じてピーク・インダクタ電流を調整します。過電圧および低電圧コンパレータは、出力電圧が $\pm 8.5\%$ の範囲から外れると、独立したPGOOD出力を“L”に引き下げます。PGOOD出力は、レギュレーション到達後64クロック・サイクルで“H”になり、レギュレーション状態から外れた後64クロック・サイクルで“L”になります。

Burst Modeとパルス・スキップ・モードのどちらの動作でも、レギュレータ全体がスリープ状態になっても過電圧保護回路はイネーブルのままになります。したがって、 V_{OUT} が過電圧しきい値を超えた場合、レギュレータのスリープ状態は強制的に終了します。

メイン制御ループ

通常の動作中、 V_{FB} 電圧がリファレンス電圧より低くなると、上側のパワー・スイッチ(PチャンネルMOSFET)がクロック・サイクルの最初でオンします。電流リミットに達するまで、インダクタと負荷に流れる電流が増加します。スイッチがオフし、次のクロック・サイクルまで、インダクタに蓄えられたエネルギーが下側のスイッチ(NチャンネルMOSFET)を通して負荷に流れます。ピーク・インダクタ電流は、内部補償されたITHピンの電圧(エラーアンプの出力)によって制御されます。このアンプは、 V_{FB} ピンの電圧と0.6Vの内部リファレンスを比較します。負荷電流が増加すると、 V_{FB} の電圧が低下し、リファレンス電圧をわずかに下回ります。この減少によって、エラーアンプは平均インダクタ電流が新たな負荷電流に一致するまでITH電圧を上昇させます。

RUNピンの電圧をグラウンドにすると、メイン制御ループはシャットダウンします。

低電流動作

LTC3607は、低電流時の動作を制御するための2つの不連続導通モード(DCM)を備えています。Burst Mode動作とパルス・スキップ・モードのどちらのモードも、負荷電流が少なくなると、連続動作から選択したモードに自動的に切り替わります。

効率を最適化するには、MODE/SYNCピンをフロート状態にするか、または1V以上の電圧に設定して、Burst Mode動作を選択します。負荷が比較的軽いとき、LTC3607は自動的にBurst Mode動作に切り替わります。この場合、PMOSスイッチは負荷需要に応じて間欠的に動作し、インダクタのピーク電流は固定されています。サイクルを周期的に実行することにより、パワーMOSFETのゲート電荷損失によって左右されるスイッチング損失が最小限に抑えられます。出力電圧が所期の安定化された値に達すると、メイン制御ループは中断されます。ITH電圧が内部クランプ電圧より低くなると、電圧コンパレータがトリップし、スイッチをシャットオフして電力を減少させます。ITHが内部クランプ電圧を超え、スイッチとメイン制御ループをオンして新たなサイクルを開始するまで、出力コンデンサとインダクタが負荷に電力を供給します。

リップルを最適化するには、MODE/SYNCピンを接地してパルス・スキップ・モードを選択します。LTC3607では、パルス・スキップ・モードはBurst Mode動作と同じように実装され、ITHの内部クランプ電圧はBurst Modeより低い値に設定されます。これにより、Burst Mode動作時よりリップルは小さくなりますが、その代償として効率がわずかに低くなります。

ドロップアウト動作

入力電源電圧が低下して出力電圧に近づくと、デューティ・サイクルが100%まで増加しますが、これがドロップアウト状態です。ドロップアウト状態ではPMOSスイッチが連続的にオンします。このときの出力電圧は、入力電圧から内部PチャンネルMOSFETとインダクタの電圧降下を差し引いた電圧に等しくなります。

アプリケーション情報

設計で考慮すべき重要な点は、入力電源電圧の低下とともにPチャネル・スイッチのR_{DS (ON)}が増加することです(「標準的性能特性」を参照)。したがって、ユーザーは、LTC3607が低い入力電圧で100%デューティ・サイクルで使用されるとき電力損失を計算して、サーマル・リミットを超えないようにする必要があります(「アプリケーション情報」のセクションの「熱に関する検討事項」を参照)。

低/高電源電圧動作

LTC3607は、入力電圧が3.7Vより低くなるとデバイスをシャットダウンして不安定な動作を防ぐ低電圧ロックアウト回路を内蔵しています。

LTC3607の一般的な応用回路を図1に示します。外付け部品の選択は負荷要件に基づいて行い、まずインダクタLを選択します。インダクタを選択してから、C_{IN}とC_{OUT}を選択します。

インダクタの選択

動作周波数はインダクタの値とリップル電流の両方に直接影響を与えます。インダクタ・リップル電流 ΔI_L は、次式で示されているように、周波数またはインダクタンス、あるいはその両方が高いほど減少し、V_{IN}が高いほど増加します。

$$\Delta I_L = \frac{V_{OUT}}{f_0 \cdot L} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

大きな ΔI_L の値を許容できればインダクタンスを小さくすることができますが、出力電圧リップルが大きくなってコア損失も大きくなり、出力電流能力が低下します。リップル電流を設定する妥当な出発点は、 $\Delta I_L = 0.4 \cdot I_{O (MAX)}$ です。ここで、I_{O (MAX)}は最大定格出力電流です。入力電圧が最大になるときにリップル電流 ΔI_L が最大になることに注意してください。リップル電流が規定された最大値を超えないよう、次式に従ってインダクタンスを選択してください。

$$L = \frac{V_{OUT}}{f_0 \cdot \Delta I_L} \cdot \left(1 - \frac{V_{OUT}}{V_{IN (MAX)}}\right)$$

インダクタ値はBurst Mode動作にも影響を及ぼします。インダクタのピーク電流がバースト・クランプによって設定されたレベルを下回ると、低電流動作からの移行が開始されます。インダクタの値が小さいとリップル電流が大きくなるので、この移行はより小さい負荷電流で起きようになります。このため、低電流動作の上側の範囲で効率が低下します。Burst Mode動作では、インダクタンス値が小さくなるとバースト周波数が増加します。

インダクタのコアの選択

コアの材質と形状が異なると、インダクタのサイズ/電流の関係および価格/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされたポット型コアは小型で、エネルギー放射は大きくありませんが、同等の電気的特性を有する鉄粉コアのインダクタより通常は高価です。使用するインダクタの種類は、多くの場合、LTC3607の動作要件よりも、価格対サイズの要件と放射フィールド/EMIの要件に応じて選択されます。表面実装インダクタ・メーカー各社のWebサイトを表1に示します。

表1. インダクタ・メーカー

| | |
|------------------|---|
| Coilcraft | http://www.coilcraft.com/powersel_lowl.html |
| Cooper Bussmann | http://www.cooperindustries.com/content/public/en/bussmann/electronics/products/coiltronics_inductorandtransformermagnetics.html |
| Würth Electronic | http://katalog.we-online.com/en/pbs/browse/Power-Magnetics/Speicherdrosseln |
| Murata | http://www.murata.com/products/inductor/index.html |
| TDK | http://www.tdk.co.jp/tefe02/coil.htm |
| Vishay | http://www.vishay.com/inductors/power-inductors/ |
| Sumida | http://www.sumida.com/en/products/power_main.php |

アプリケーション情報

入力コンデンサ(C_{IN})の選択

連続モードでは、コンバータの入力電流は、デューティ・サイクルがほぼV_{OUT}/V_{IN}の方形波になります。大きいトランジェント電圧の発生を防止するには、最大実効値(RMS)電流に対応するサイズの低等価直列抵抗(ESR)入力コンデンサを使用する必要があります。コンデンサの最大RMS電流は次式で与えられます。

$$I_{RMS} \approx I_{OUT(MAX)} \frac{\sqrt{V_{OUT}(V_{IN}-V_{OUT})}}{V_{IN}}$$

ここで、最大平均出力電流I_{MAX}は、ピーク電流からピーク-ピーク間リップル電流の2分の1を差し引いた値に等しくなります(I_{MAX} = I_{LIM} - ΔI_L/2)。

この式はV_{IN} = 2V_{OUT}のときに最大値になります。ここで、I_{RMS} = I_{OUT}/2です。設計では多くの場合、この単純なワーストケースが使用されます。条件を大きく振っても値は改善されないからです。コンデンサ・メーカーのリップル電流定格は多くの場合わずか2000時間の寿命に対して規定されていることに注意してください。このため、コンデンサをさらにデイレートイングする、つまり要件よりも高い温度定格のコンデンサを選択するようにしてください。設計のサイズまたは高さの要件を満たすため、数個のコンデンサを並列に接続することもできます。すべてセラミック・コンデンサを使用するソリューションを採用しない場合は、高周波のデカップリングのために、0.1μF ~ 1μFのセラミック・コンデンサをV_{IN}に追加することも推奨します。

出力コンデンサ(C_{OUT})の選択

C_{OUT}は、リップル電圧と負荷ステップ・トランジェントを最小限に抑えるために必要なESRに基づいて選択します。一般に、ESRの要件が満たされていれば、その容量はフィルタリング機能にも十分です。出力リップル(ΔV_{OUT})は次式で決定されます。

$$\Delta V_{OUT} \approx \Delta I_L \left(ESR + \frac{1}{8f_0 C_{OUT}} \right)$$

ここで、f₀ = 動作周波数、C_{OUT} = 出力容量、ΔI_L = インダクタでのリップル電流です。ΔI_Lは入力電圧に応じて増加するので、出力リップルは入力電圧が最大るとき最大になります。ΔI_L = 240mAのとき、出力リップルは最大V_{IN}および

f₀ = 2.25MHzで100mV未満になり、次のようになります。
ESR_{COUT} < 150mΩ

C_{OUT}のESR要件が満たされていると、すべてセラミックを使用したソリューションの場合を除いて、RMS電流定格は一般にI_{RIPPLE(P-P)}の要件をはるかに上回ります。

セラミック・コンデンサのESRは非常に小さいため、代わりに入力コンデンサと出力コンデンサが電荷保存の要件を満たす必要があります。負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。帰還ループが応答するのに要する時間は補償と出力コンデンサのサイズに依存します。負荷ステップに応答するには標準で3~4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。出力の低下量V_{DROOP}は、通常最初のサイクルの直線的な低下の約5倍です。したがって、およそ以下の出力コンデンサのサイズを出発点に検討を開始することを推奨します。

$$C_{OUT} \approx 5 \frac{\Delta I_{OUT}}{f_0 \cdot V_{DROOP}}$$

この式からは良好な近似結果が得られますが、デューティ・サイクルと負荷ステップの要件によっては、より大きな容量が必要ことがあります。

セラミックの入力コンデンサと出力コンデンサ

値の大きい低価格のセラミック・コンデンサを小さなケース・サイズで入手できます。これらはリップル電流と電圧定格が大きく、ESRが小さいので、スイッチング・レギュレータのアプリケーションに最適です。ただし、セラミック・コンデンサの種類によっては、その自己共振特性や高いQ特性が原因で、入力に使用する場合には注意する必要があります。

入力にセラミック・コンデンサを使用し、ACアダプタなどの長いコードを通して給電すると、出力の負荷ステップによってV_{IN}ピンにリングングが発生する場合があります。このリングングは、よくても出力に結合してループの不安定性と誤認され、最悪の場合には、デバイスに損傷を与えるほど大きくなるおそれがあります。詳細な説明については、「アプリケーションノート88」を参照してください。

アプリケーション情報

出力電圧の設定

LTC3607は、図1に示されているように、帰還電圧ピン(V_{FB1}およびV_{FB2})とグラウンドの間に0.6Vのリファレンス電圧を発生します。出力電圧は次式に従って抵抗分割器によって設定します。

$$V_{OUT} = 0.6V \left(1 + \frac{R1}{R2} \right)$$

これらの抵抗を流れる電流を小さく(<5μA)抑えると効率が向上しますが、あまり小さくしすぎると、浮遊容量がノイズの問題を発生させ、エラーアンプのループの位相マージンが減少するおそれがあります。

周波数応答を改善するには、フィードフォワード・コンデンサC_{FF}を使うこともできます。V_{FB}トレースは、インダクタやSWトレースなどのノイズ源から離して配線するよう、十分注意してください。

一定の最大入力電圧での連続モード動作では、出力電圧をどこまで下げられるかの最小値は、最小オン時間(約65ns)によって設定されます。固定周波数(2.25MHz)のアプリケーションでは、最小出力電圧と最大入力電圧の関係は次の式で表されます。

$$V_{OUT(MIN)} = 0.14625 \cdot V_{IN(MAX)}$$

出力電圧がこのリミットより低くなった場合でも、出力はレギュレーションされますが、デバイスはサイクルをスキップします。

パワーグッド出力

PGOOD1およびPGOOD2は、レギュレータがレギュレーションの範囲から外れたときに“L”に引き下げられるオープンドレイン出力です。出力電圧がレギュレーションの±8.5%の範囲内に入ると、タイマがスタートし、64クロック・サイクル後に関連するPGOODピンを解放します。

モード選択と周波数同期

MODE/SYNCピンは、モード選択と周波数同期の機能を備えた多目的ピンです。このピンをフロート状態にするか3.3Vソースに接続すると、Burst Mode動作がイネーブルされ、軽負荷時の最適効率を得られますが、その代償として出力電圧リップルが多少大きくなります。このピンをグラウンドに接続すると、パルス・スキップ動作が選択されます。このモードでは、

出力リップルが最小になりますが、その代償として軽負荷時の効率が多少低下します。

LTC3607は、MODE/SYNCピンによって他のLTC3607に同期させることもできます。同期中は動作モードはパルス・スキップに設定され、トップ・スイッチのターンオンは外部クロックの立ち上がりエッジに同期します。パルス・スキップ・モードは、起動時のデフォルト・モードでもあります。

トランジェント応答のチェック

レギュレータのループ応答は負荷過渡応答を見てチェックすることができます。スイッチング・レギュレータは負荷電流のステップに反応するのに数サイクルを要します。負荷ステップが発生すると、V_{OUT}はΔI_{LOAD}・ESRに等しい大きさだけ即座にシフトします。ここで、ESRはC_{OUT}の等価直列抵抗です。さらに、ΔI_{LOAD}によりC_{OUT}の充電または放電が開始され、レギュレータがV_{OUT}をその定常値に戻すために使う帰還誤差信号が発生します。この回復期間にV_{OUT}をモニタして、安定性に問題があることを示すオーバーシュートやリングがないかチェックすることができます。

初期出力電圧ステップが帰還ループの帯域幅内でない場合があるため、位相マージンを決定するのに、標準的2次オーバーシュート/DC比を使用することはできません。さらに、図1に示すようにフィードフォワード・コンデンサを追加すると、高周波数応答を改善することができます。コンデンサC1とC2は、それぞれR1とR3とともに高周波ゼロを生成して位相進みを提供し、位相マージンを改善します。

出力電圧のセトリング動作は閉ループ・システムの安定性に関係し、電源全体の実際の性能を表します。

アプリケーションによっては、(1μFを超える)大容量の入力コンデンサが接続されている負荷でスイッチングが行われるとさらに大きなトランジェントが発生することがあります。放電した入力コンデンサが実質的にC_{OUT}と並列接続された状態になるため、V_{OUT}の急激な低下を引き起こします。負荷に接続しているスイッチの抵抗が低く、急速に駆動された場合、この問題を防止するのに十分な電流を供給できるレギュレータはありません。解決策は負荷スイッチのドライバがオンになる速度を制限することです。Hot Swap™コントローラはこの目的専用で設計されており、通常は電流制限機能、短絡保護、ソフトスタート機能が組み込まれています。

アプリケーション情報

効率に関する検討事項

スイッチング・レギュレータのパーセント表示の効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。パーセント表示での効率は、次式で表すことができます。

$$\% \text{ 効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、L1、L2などは入力電力に対するパーセント値で表した個々の損失です。回路内の電力を消費する全ての要素で損失が生じますが、LTC3607の回路の損失の大部分は4つの主な損失要因によって生じます。これらは、1) V_{IN} の静止電流、2) スwitchング損失、3) I^2R 損失、4) その他の損失です。

1) V_{IN} 電流は「電気的特性」に記載されているDC電源電流であり、これにはMOSFETドライバ電流や制御電流は含まれません。無負荷でも、 V_{IN} 電流によって小さな損失が発生し、この損失は V_{IN} に従って増加します。

2) スwitchング電流は、MOSFETドライバ電流と制御電流の合計です。MOSFETドライバ電流は、パワーMOSFETのゲート容量をスswitchングすることによって流れます。MOSFETのゲートが“L”から“H”、さらに再び“L”に切り替わるたびに、 V_{IN} からグラウンドに一定量の電荷dQが移動します。結果として得られるdQ/dtは V_{IN} から流出する電流であり、通常はDCバイアス電流よりはるかに大きくなります。連続モードでは、 $I_{GATECHG} = f_0(Q_T + Q_B)$ です。ここで、 Q_T と Q_B は内部のトップMOSFETおよびボトムMOSFETスイッチのゲート電荷です。ゲート電荷損失は V_{IN} に比例するので、それらの影響は電源電圧が高くなると顕著になります。

3) I^2R 損失は内部スイッチのDC抵抗 R_{SW} と外付けインダクタのDC抵抗 R_L から計算されます。連続モードでは、平均出力電流はインダクタLを流れますが、内蔵のトップMOSFETとボトムMOSFETとの間で**分かれず**。したがって、SWピンを見たときの直列抵抗は、次式のとおり、トップMOSFETとボトムMOSFETの両方の $R_{DS(ON)}$ とデューティサイクル(D)の関数になります。

$$R_{SW} = (R_{DS(ON)TOP})(D) + (R_{DS(ON)BOT})(1 - D)$$

トップMOSFETとボトムMOSFETの $R_{DS(ON)}$ は、両方とも「標準的性能特性」のグラフから求めることができます。したがって、 I^2R 損失は次式で求められます。

$$I^2R \text{ 損失} = I_{OUT}^2(R_{SW} + R_L)$$

4) 銅トレースや内部バッテリー抵抗など他の**隠れた損失**のために、携帯用システムではさらに効率が低下する可能性があります。これらの**システム・レベル**の損失をシステム的设计に含めることが非常に重要です。内部バッテリーとヒューズの抵抗損失は、スswitchング周波数において C_{IN} に適切な電荷を蓄積し、ESRを小さくすれば最小に抑えることができます。デッドタイムのダイオードの導通損失やインダクタのコア損失など、その他の損失が占める割合は、一般に全追加損失の2%未満です。

熱に関する検討事項

LTC3607は効率が高いため、ほとんどのアプリケーションではあまり発熱しません。ただし、周囲温度が高く、(ドロップアウトの場合のように)低い電源電圧、高いデューティ・サイクルでLTC3607が動作するアプリケーションでは、発熱がデバイスの最大接合部温度を超えることがあります。接合部温度が約150°Cに達すると、各チャネルで両方のパワースイッチがオフし、SWノードが高インピーダンスになります。

LTC3607が最大接合部温度を超えないようにするには、何らかの熱解析を行う必要があります。熱解析の目的は、電力損失によりデバイスが最大接合部温度を超えるかどうかを判断することです。温度上昇は次式で与えられます。

$$T_{RISE} = P_D \cdot \theta_{JA}$$

ここで、 P_D はレギュレータの電力損失、 θ_{JA} はダイの接合部から周囲温度への熱抵抗です。

接合部温度 T_J は次式で与えられます。

$$T_J = T_{RISE} + T_{AMBIENT}$$

アプリケーション情報

例として、LTC3607の入力電圧が5Vで両方のチャンネルがドロップアウト状態の場合を考えます。負荷電流は600mA、周囲温度は25°Cとします。「標準的性能特性」のスイッチ抵抗のグラフから、メイン・スイッチの $R_{DS(ON)}$ 抵抗は0.9Ωです。したがって、各チャンネルの電力損失は次のようになります。

$$P_D = I^2 \cdot R_{DS(ON)} = 324\text{mW}$$

2つのレギュレータ・チャンネルを同じ条件で動作させると、合計電力損失は0.648Wになります。MSEパッケージの接合部から周囲の熱抵抗 θ_{JA} は37°C/Wです。したがって、25°Cの周囲温度で動作しているレギュレータの接合部温度は、おおよそ次のとおりです。

$$T_J = 0.648\text{W} \cdot 37^\circ\text{C/W} + 25^\circ\text{C} = 49^\circ\text{C}$$

設計例

設計例として、デュアル・リチウムイオン・バッテリーを使った携帯用アプリケーションにLTC3607を使う場合を考えます。バッテリーは $V_{IN} = 5.6\text{V} \sim 8.4\text{V}$ を供給します。負荷はアクティブ・モードで最大600mAを必要とし、スタンバイ・モードで2mAを必要とします。出力電圧は $V_{OUT1} = 3.3\text{V}$ および $V_{OUT2} = 2.5\text{V}$ です。負荷はスタンバイでも電力を必要とするので、軽負荷での効率を良くするためにBurst Mode動作が選択されています。

最初に、最大 V_{IN} で約240mAのリプル電流になるようにインダクタ値を計算します。

$$L_1 = \frac{3.3\text{V}}{2.25\text{MHz} \cdot 240\text{mA}} \cdot \left(1 - \frac{3.3\text{V}}{8.4\text{V}}\right) = 3.7\mu\text{H}$$

最も近い標準インダクタ値である3.3μHを選択すると、最大リプル電流は次のようになります。

$$\Delta I_{L1} = \frac{3.3\text{V}}{2.25\text{MHz} \cdot 3.3\mu\text{H}} \cdot \left(1 - \frac{3.3\text{V}}{8.4\text{V}}\right) = 270\text{mA}$$

L2についても同じ計算を行うと、標準インダクタ値3.3μHと最大電流リプル236mAが得られます。

コストを配慮して、セラミック・コンデンサを使用します。 C_{OUT} は、ESRの要件ではなく、負荷ステップのドループに基づいて選択します。5%の出力ドループの場合は次のようになります。

$$C_{OUT1} \approx 5 \cdot \frac{600\text{mA}}{2.25\text{MHz} \cdot (5\% \cdot 3.3\text{V})} = 8.1\mu\text{F}$$

$$C_{OUT2} \approx 5 \cdot \frac{600\text{mA}}{2.25\text{MHz} \cdot (5\% \cdot 2.5\text{V})} = 10.7\mu\text{F}$$

両方の出力で、最も近い標準値は10μFです。リチウムイオン・バッテリーの出力インピーダンスは非常に小さいので、各 C_{IN} も10μFになるように選択します。

これで、R1～R4の値を選択することによって、出力電圧を設定できます。高い効率を維持するには、これらの抵抗を流れる電流を小さく抑える必要があります。0.6V帰還電圧で5μAを選択すると、R2とR4は約120kになります。これに近い標準1%抵抗値は121kであり、この場合R1は549k、R3は383kになります。

PGOODピンはコモン・ドレイン出力であり、プルアップ抵抗を必要とします。適切な速度にするため、2個の100k抵抗を使用します。

この設計例の完全な回路図を図1に示します。特定の受動部品を選択することで、全負荷範囲にわたって高効率を維持する高さ1mmの電源を構成できます。

基板レイアウトに関する検討事項

プリント回路基板をレイアウトするとき、以下のチェックリストを使用してLTC3607が正しく動作するようにします。これらの項目は図2のレイアウト図にも示してあります。レイアウトでは以下の項目をチェックしてください。

1. 入力コンデンサ C_{IN} は PV_{IN1} 、 PV_{IN2} 、 $PGND1$ 、 $PGND2$ にできるだけ近づけて接続されていますか。これらのコンデンサは内蔵のパワー・MOSFETとそれらのドライバにAC電流を供給します。
2. C_{OUT} とLは近づけて接続されていますか。 C_{OUT} の(-)電極はGNDと C_{IN} の(-)電極に電流を戻します。

アプリケーション情報

- R1とR2で構成される抵抗分割器は、C_{OUT}の(+)電極と、グランド(露出パッド)の近くに終端しているグランド検知ラインとの間に接続する必要があります。帰還信号V_{FB1}およびV_{FB2}は、ノイズの多い部品やSWラインのようなトレースから離して配線し、トレースをできるだけ短くします。
- 影響を受けやすい部品はSWピンから遠ざけてください。帰還抵抗R1～R4は、SWトレースおよびインダクタから離して配線します。
- グランド・プレーンがあることが望まれますが、設けられない場合は、信号グランドと電源グランドを分離して、小さな信号成分は1点でGNDピンに戻るようにします。また、2つのグランドがC_{IN}やC_{OUT}の高電流経路を共有しないようにします。
- すべての層のすべての未使用領域を銅で覆います。銅で覆うことにより、電力部品の温度上昇を抑えることができます。これらの銅領域はV_{IN}またはGNDに接続してください。基板レイアウトの例については、図2および図3を参照してください。

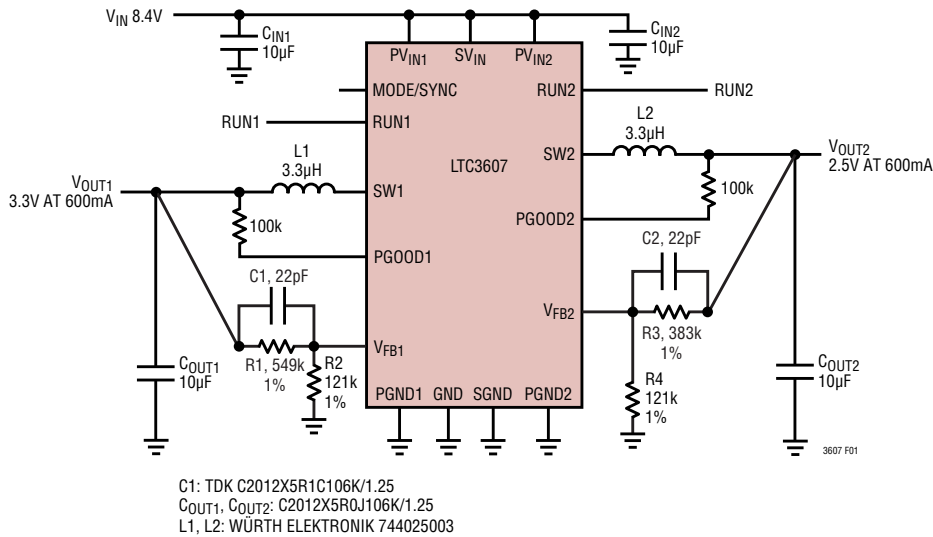


図1. 設計例の回路

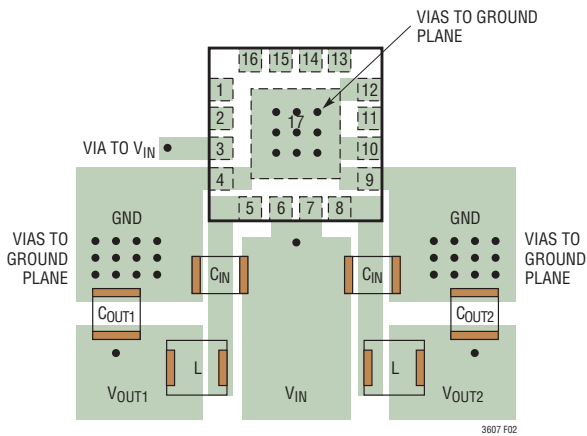


図2. QFNパッケージのパワー部品レイアウトの例

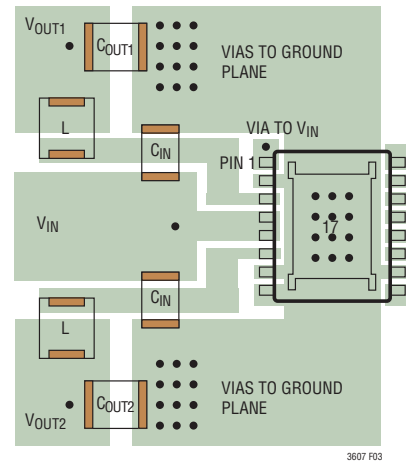
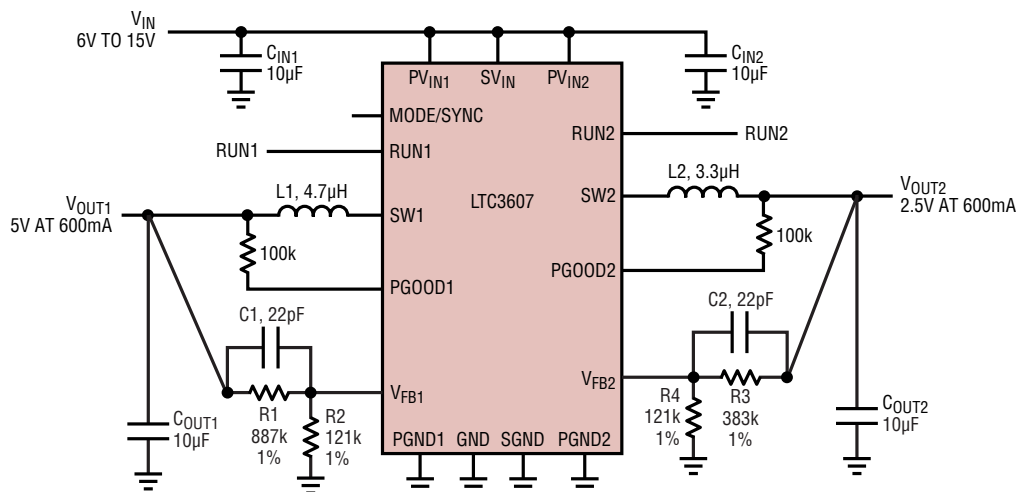


図3. MSEパッケージのパワー部品レイアウトの例

標準的応用例

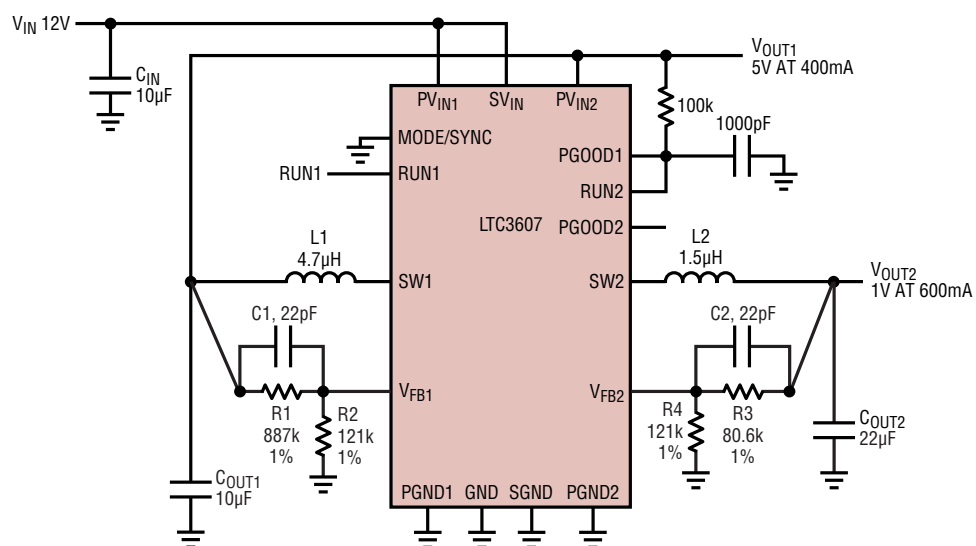
5V/2.5V、2.25MHz 降圧レギュレータ



L1: SUMIDA CDRH3D16/HPNP-4R7NC
L2: SUMIDA CDRH3D16/HPNP-3R3NC

3607 TA02

低出力電圧と主電源

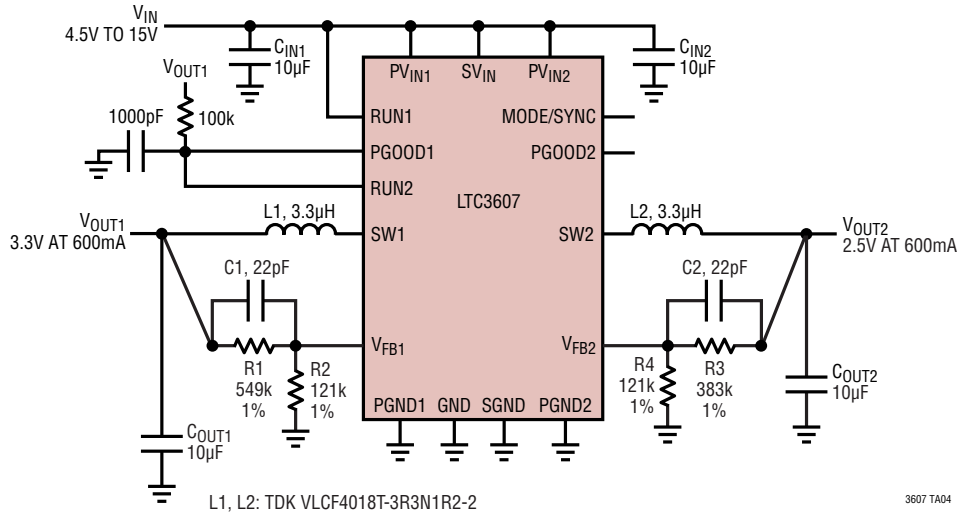


L1: VISHAY IHLP1616BZER4R7M11
L2: VISHAY IHLP1616ABER1R5M11

3607 TA03

標準的応用例

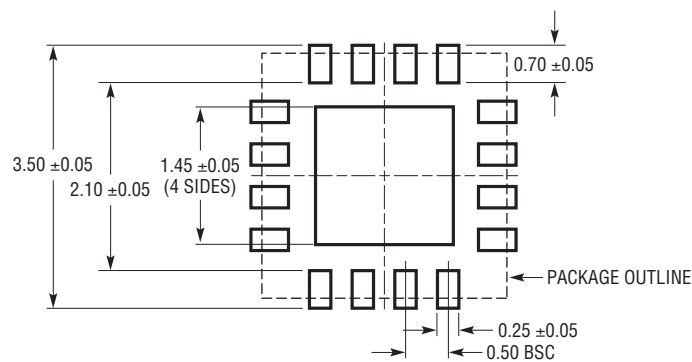
シーケンス電源



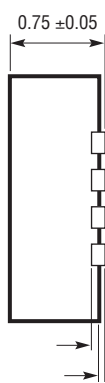
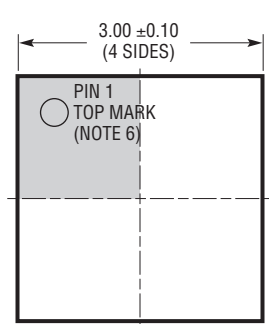
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

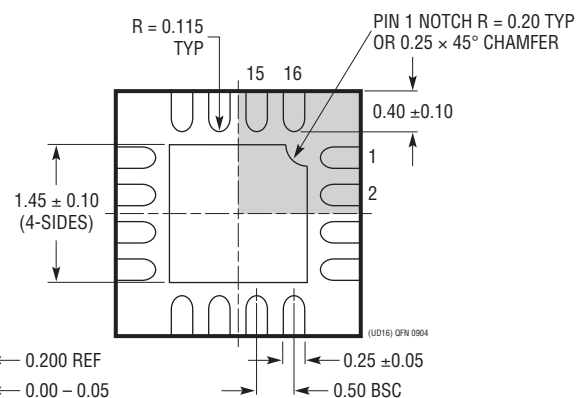
UD Package
16-Lead Plastic QFN (3mm × 3mm)
 (Reference LTC DWG # 05-08-1691 Rev 0)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS



BOTTOM VIEW—EXPOSED PAD



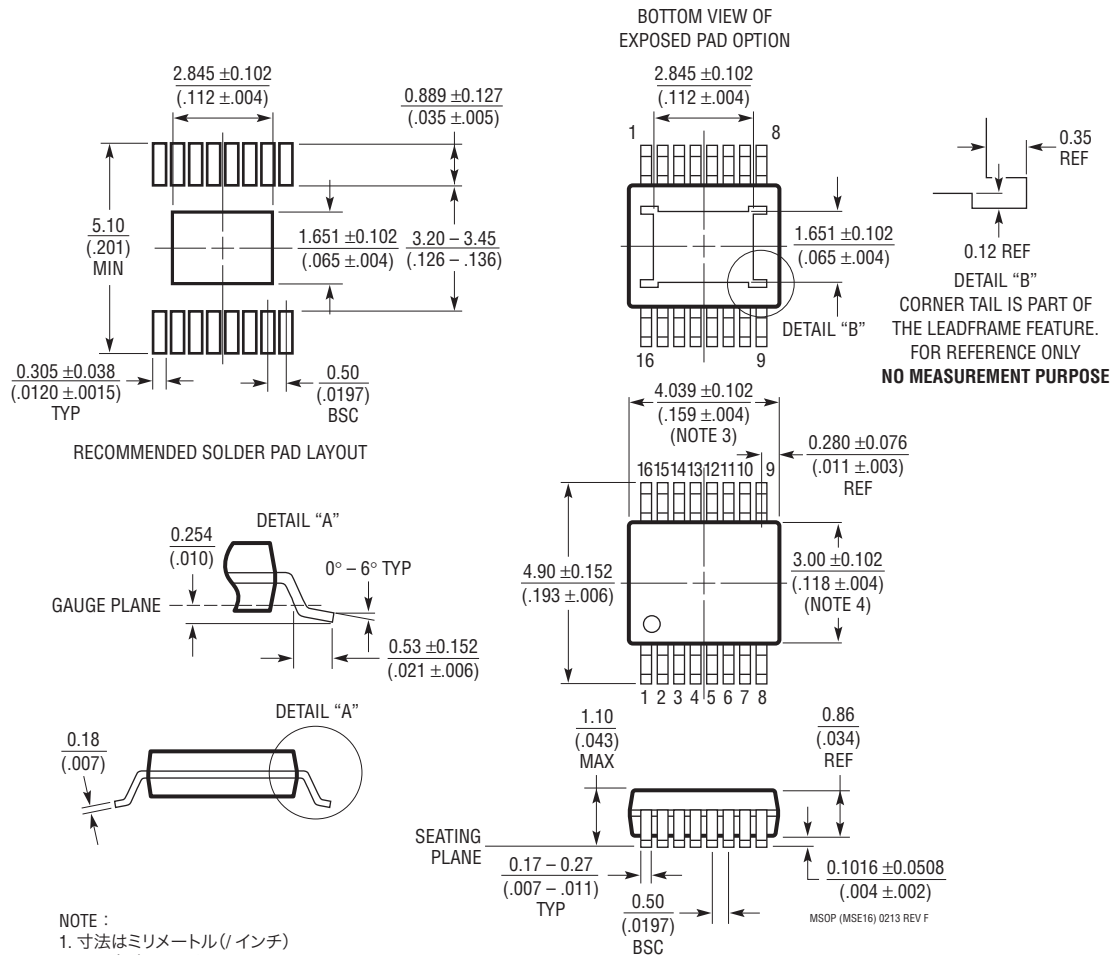
NOTE :

1. 図面は JEDEC のパッケージ外形 M0-220 のバリエーション (WEED-2) に適合
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは (もしあれば) 各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

MSE Package 16-Lead Plastic MSOP, Exposed Die Pad (Reference LTC DWG # 05-08-1667 Rev F)



NOTE :

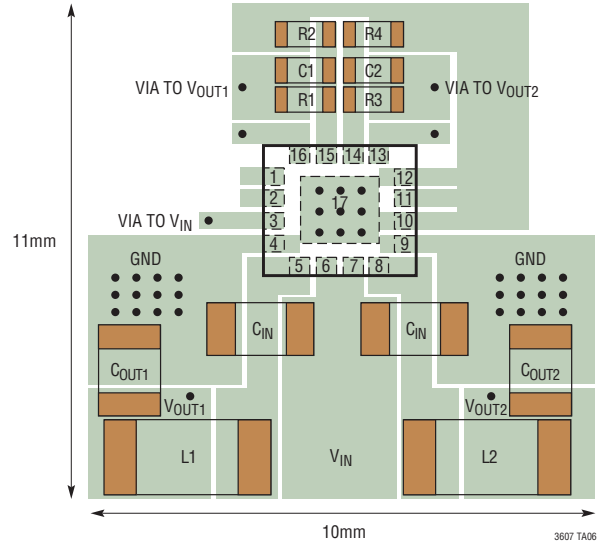
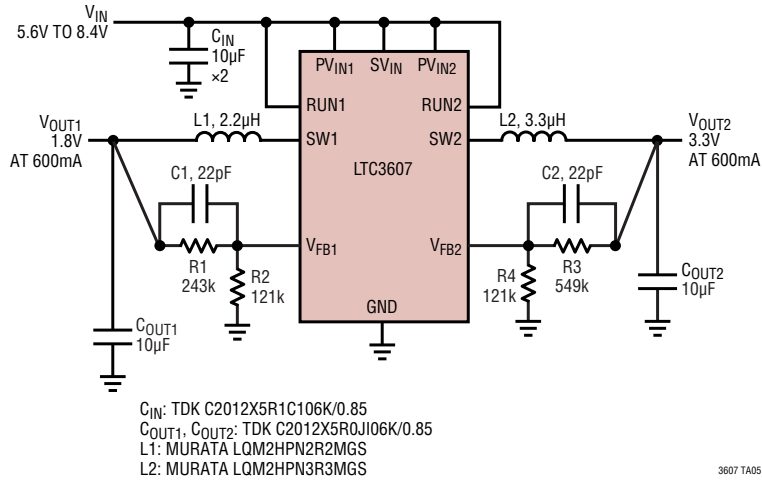
1. 寸法はミリメートル(/ インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm (0.006") を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。
リード間のバリまたは突出部は、各サイドで 0.152mm (0.006") を超えないこと
5. リードの平坦度 (成形後のリードの底面) は最大 0.102mm (0.004") であること
6. 露出パッドの寸法には、モールドのバリを含む。
露出パッド上のモールドのバリは、各サイドで 0.254mm (0.010") を超えないこと。

改訂履歴

| REV | 日付 | 概要 | ページ番号 |
|-----|-------|-------------------|-------|
| A | 11/13 | RUN1、RUN2の電圧を明確化。 | 2 |
| | | 電気的特性表を明確化。 | 3 |
| | | ピン機能の説明を明確化。 | 6 |
| B | 8/14 | リップルの特長を明確化。 | 1 |
| | | 電気的特性表を明確化。 | 3 |
| | | 出力電圧の式を明確化。 | 11 |

標準的応用例

チップ・インダクタを使用した高さ1mm、1.8V/3.3V降圧レギュレータ



関連製品

| 製品番号 | 説明 | 注釈 |
|----------------------|--|---|
| LTC3601 | 15V、1.5A (I_{OUT})、4MHz 同期整流式降圧 DC/DC コンバータ | 95% の効率、 V_{IN} : 4.5V ~ 15V、3mm \times 3mm QFN-16、MSOP-16E |
| LTC3603 | 15V、2.5A (I_{OUT})、3MHz 同期整流式降圧 DC/DC コンバータ | 95% の効率、 V_{IN} : 4.5V ~ 15V、4mm \times 4mm QFN-20、MSOP-16E |
| LTC3633 | 15V、デュアル 3A (I_{OUT})、4MHz 同期整流式降圧 DC/DC コンバータ | 95% の効率、 V_{IN} : 3.6V ~ 15V、4mm \times 5mm QFN-28、TSSOP-28E |
| LTC3605 | 15V、5A (I_{OUT})、4MHz 同期整流式降圧 DC/DC コンバータ | 95% の効率、 V_{IN} : 4V ~ 15V、4mm \times 4mm QFN-24 |
| LTC3604 | 15V、2.5A (I_{OUT})、4MHz 同期整流式降圧 DC/DC コンバータ | 95% の効率、 V_{IN} : 3.6V ~ 15V、3mm \times 3mm QFN-16、MSOP-16E |
| LTC3417A-2 | 5.5V、デュアル 1.5A/1A、4MHz 同期整流式降圧 DC/DC コンバータ | 95% の効率、 V_{IN} = 2.3V、3mm \times 5mm DFN-16、TSSOP-16E |
| LTC3407A/-2 | 5.5V、デュアル 600mA/600mA、1.5MHz 同期整流式降圧 DC/DC コンバータ | 95% の効率、 V_{IN} = 2.5V、3mm \times 3mm DFN-10、MS-10E |
| LTC3419/-1 | 5.5V、デュアル 600mA/600mA、2.25MHz 同期整流式降圧 DC/DC コンバータ | 95% の効率、 V_{IN} = 2.5V、3mm \times 3mm DFN-10、MS-10 |
| LTC3548A-1/-2 | 5.5V、デュアル 400mA/800mA I_{OUT} 、2.25MHz 同期整流式降圧 DC/DC コンバータ | 95% の効率、 V_{IN} = 2.5V、3mm \times 3mm DFN-10、MS-10E |
| LTC3547/ LTC3547B | 5.5V、デュアル・モノリシック 300mA、2.25MHz 同期整流式降圧 DC/DC コンバータ | 95% の効率、 V_{IN} = 2.5V、 I_Q = 40 μ A、 I_{SD} < 1 μ A、3mm \times 2mm DFN-8 |
| LTC3621 | 静止電流が 3.5 μ A の 17V、1A (I_{OUT})、2.25MHz 同期整流式降圧 DC/DC コンバータ | 95% の効率、 V_{IN} = 2.7V ~ 17V、3mm \times 2mm DFN-6、MS-8E |