

特長

- 小型のコンデンサとインダクタを使用
- 高周波数動作:最大4MHz
- 低R_{DSON}スイッチを内蔵:0.11Ω
- 高効率:最大96%
- セラミック・コンデンサで安定
- 電流モード動作による優れた入力および負荷過渡応答
- 短絡保護
- 低ドロップアウト動作:100%デューティ・サイクル
- 低いシャットダウン電流:I_Q ≤ 1μA
- 低消費電流:60μA
- 出力電圧:0.8V～5V
- 選択可能なBurst Mode[®]動作
- 外部クロックに同期可能
- 3mm×3mmの小型10ピンDFNパッケージ

アプリケーション

- ノートブック・コンピュータ
- デジタルカメラ
- 携帯電話
- ハンドヘルド計測器
- ボード実装電源

概要

LTC[®]3568は固定周波数同期整流式降圧DC/DCコンバータです。中電力アプリケーション向けのLTC3568は2.5V～5.5Vの入力電圧範囲で動作し、動作周波数を最大4MHzまで設定可能です。これにより、高さ2mm以下の小型で安価なコンデンサやインダクタを使用できます。出力電圧は0.8V～5Vの範囲で調整可能です。ピーク電流定格が2.4Aの同期整流用0.11Ωパワー・スイッチを内蔵しており、高効率を達成します。LTC3568は電流モード・アーキテクチャを採用しており、外部補償機能を備えているので、広範囲の負荷および出力コンデンサに対して過渡応答を最適化できます。

LTC3568は省電力の自動Burst Mode動作に設定して、負荷電流が連続動作に必要なレベルを下回った際のゲート電荷損失を低減することができます。ノイズとRF干渉を低減するために、SYNC/MODEピンによってパルス・スキップ・モードまたは強制連続動作に設定可能です。

ドロップアウト時にPチャネルMOSFETを連続的にオンし(100%デューティ・サイクル)、消費電流がわずか60μAなので、バッテリ寿命を最大限に延ばすことができます。また、シャットダウン時の消費電流は1μA以下です。

L、**LT**、**LTC**、**LTM**、**Linear Technology**、**Linear**のロゴ、**OPTI-LOOP**および**Burst Mode**はリニアテクノロジー社の登録商標です。**ThinSOT**はリニアテクノロジー社の商標です。他の全ての商標はそれぞれの所有者に所有権があります。5481178、6580258、6304066、6127815、6611131を含む米国特許によって保護されています。

標準的応用例

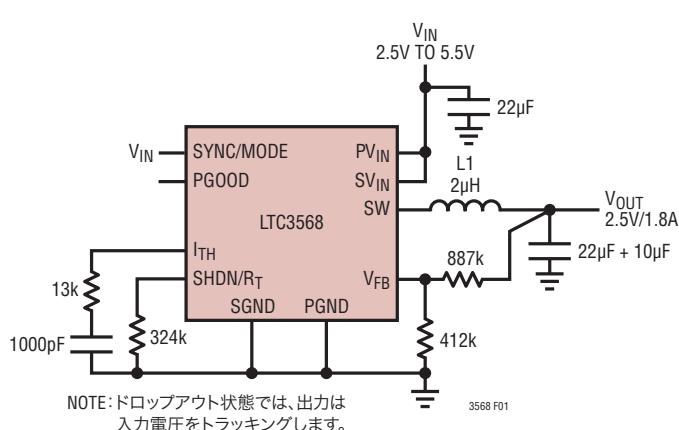
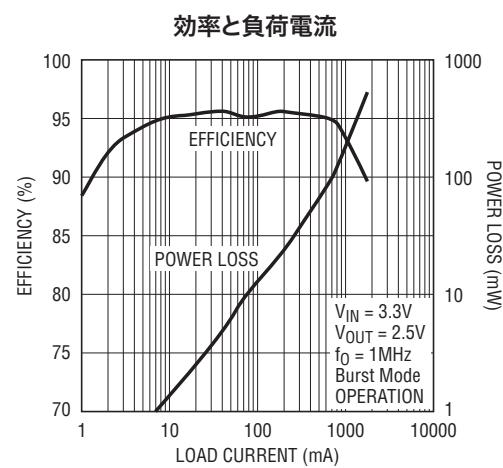


図1. 1.8A降圧レギュレータ



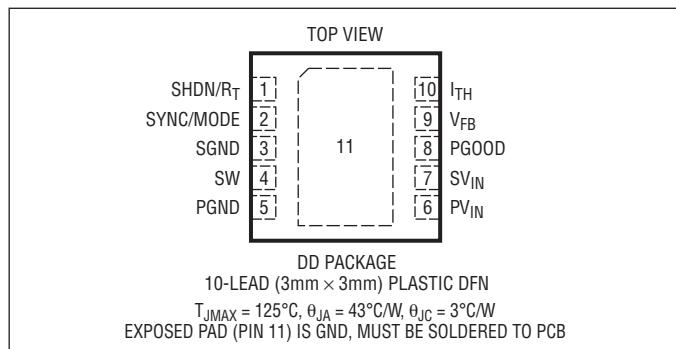
3568fa

絶対最大定格

(Note 1)

PV _{IN} 、SV _{IN} の電圧	-0.3V～6V
V _{FB} 、I _{TH} 、SHDN/R _T の電圧	-0.3V～(V _{IN} +0.3V)
SYNC/MODE電圧	-0.3V～(V _{IN} +0.3V)
SW電圧	-0.3V～(V _{IN} +0.3V)
PGOOD電圧	-0.3V～6V
動作接合部温度範囲 (Note 2)	-40°C～125°C
接合部温度 (Note 5, 8)	125°C
保存温度範囲	-65°C～125°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3568EDD#PBF	LTC3568EDD#TRPBF	LCSG	10-Lead (3mm x 3mm) Plastic DFN	-40°C to 125°C
LTC3568IDD#PBF	LTC3568IDD#TRPBF	LCSG	10-Lead (3mm x 3mm) Plastic DFN	-40°C to 125°C
鉛ベース仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3568EDD	LTC3568EDD#TR	LCSG	10-Lead (3mm x 3mm) Plastic DFN	-40°C to 125°C
LTC3568IDD	LTC3568IDD#TR	LCSG	10-Lead (3mm x 3mm) Plastic DFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25°Cでの値。注記がない限り、V_{IN} = 3.3V、R_T = 324k_o (Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V _{IN}	Operating Voltage Range		2.25		5.5	V
I _{FB}	Feedback Pin Input Current	(Note 3)			±0.1	μA
V _{FB}	Feedback Voltage	LTC3568E (Note 3) LTC3568I (Note 3)	● ●	0.784 0.780	0.8 0.8	V V
ΔV _{LINEREG}	Reference Voltage Line Regulation	V _{IN} = 2.25V to 5V		0.04	0.2	%/V
ΔV _{LOADREG}	Output Voltage Load Regulation	I _{TH} = 0.36, (Note 3) I _{TH} = 0.84, (Note 3)	● ●	0.02 -0.02	0.2 -0.2	% %
g _m (EA)	Error Amplifier Transconductance	I _{TH} Pin Load = ±5μA (Note 3)		800		μS
I _S	Input DC Supply Current (Note 4)	Active Mode Sleep Mode Shutdown		240 62 0.1	350 100 1	μA μA μA
V _{SHDN/RT}	Shutdown Threshold High Active Oscillator Resistor		V _{IN} - 0.6 324k	V _{IN} - 0.4 1M	V Ω	

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 3.3\text{V}$ 、 $R_T = 324\text{k}\Omega$ (Note 2)

f_{OSC}	Oscillator Frequency	$R_T = 324\text{k}\Omega$ (Note 7)	0.85	1	1.15	MHz
f_{SYNC}	Synchronization Frequency	(Note 7)	0.4	4	4	MHz
I_{LIM}	Peak Switch Current Limit	$I_{TH} = 1.3$	2.4	3	4	A
$R_{DS(ON)}$	Top Switch On-Resistance (Note 6)	$V_{IN} = 3.3\text{V}$		0.11	0.15	Ω
	Bottom Switch On-Resistance (Note 6)	$V_{IN} = 3.3\text{V}$		0.11	0.15	Ω
$I_{SW(LKG)}$	Switch Leakage Current	$V_{IN} = 6\text{V}$, $V_{ITH/RUN} = 0\text{V}$, $V_{FB} = 0\text{V}$		0.01	1	μA
V_{UVLO}	Undervoltage Lockout Threshold	V_{IN} Ramping Down		2	2.25	V
PGOOD	Power Good Threshold	V_{FB} Ramping Up, SHDN/ $R_T = 1\text{V}$		6.8		%
		V_{FB} Ramping Down, SHDN/ $R_T = 1\text{V}$		-7.6		%
RPGOOD	Power Good Pull-Down On-Resistance			118	200	Ω

Note 1:絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2:LTC3568は T_J が T_A にほぼ等しいバ尔斯負荷条件でテストされている。LTC3568Eは $0^\circ\text{C} \sim 85^\circ\text{C}$ で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の接合部動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3568Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で動作することが保証されている。これらの仕様と調和する最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗などの環境要因と関連した特定の動作条件によって決まることに注意。

Note 3:LTC3568は V_{FB} を誤差アンプの中点 ($V_{ITH} = 0.6\text{V}$) にサーボ制御する帰還ループでテストされている。

Note 4:動作時消費電流はスイッチング周波数で供給される内部ゲート電荷により増加する。

Note 5: T_J は周囲温度 T_A および消費電力 P_D から次式に従って計算される。

$$T_J = T_A + (P_D \cdot 43^\circ\text{C/W})$$

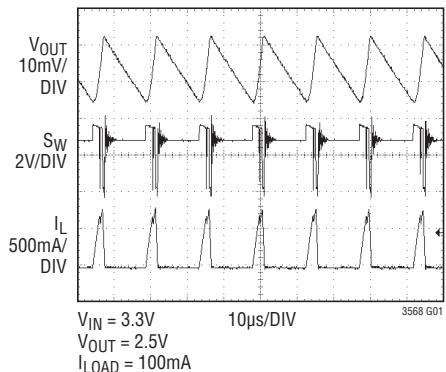
Note 6:スイッチのオン抵抗はウェハ・レベルの測定によって保証されている。

Note 7:4MHzでの動作は設計によって保証されているが製造時にはテストされず、デューティサイクルによって制約を受ける(「アプリケーション情報」を参照)。

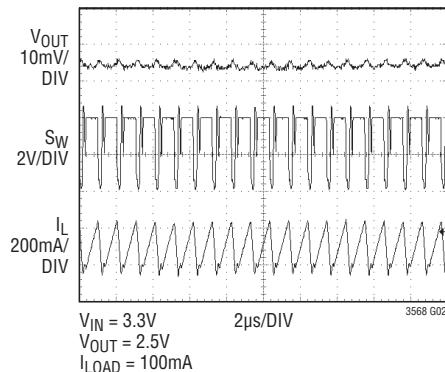
Note 8:このデバイスには短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 125°C を超える。規定された最高動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

標準的性能特性

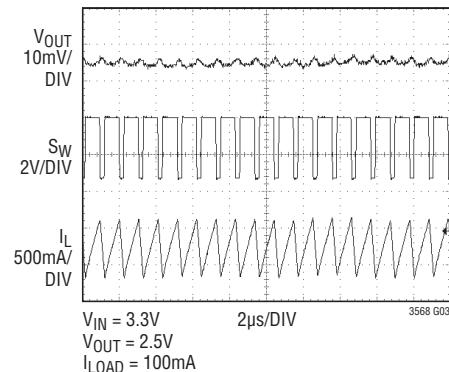
Burst Mode動作



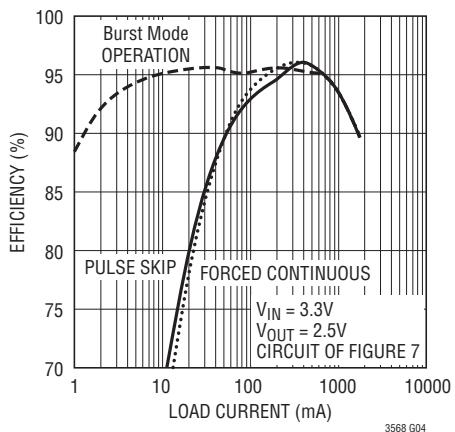
パルス・スキップ・モード



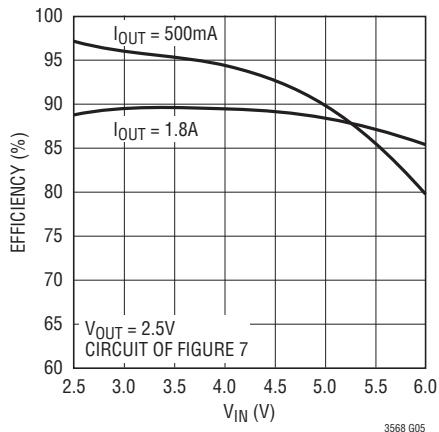
強制連続モード



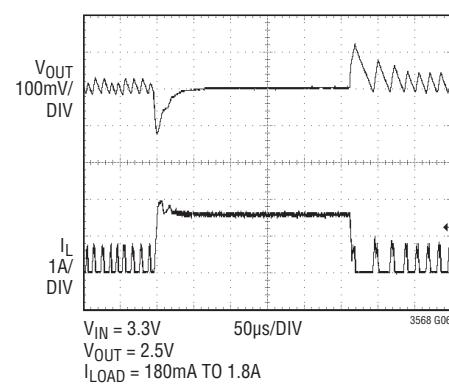
効率と負荷電流



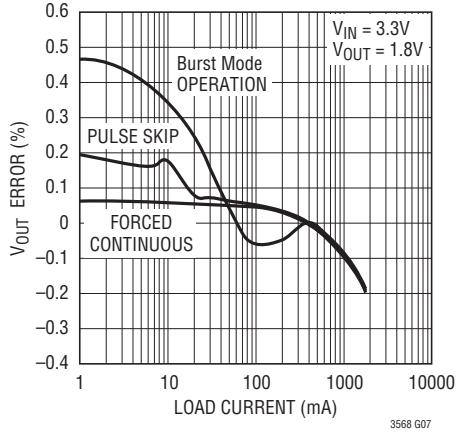
効率とV_{IN}



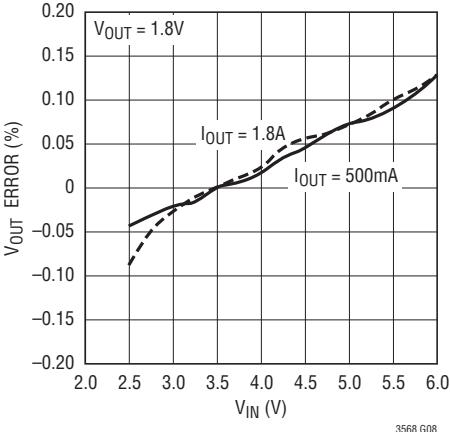
負荷ステップ



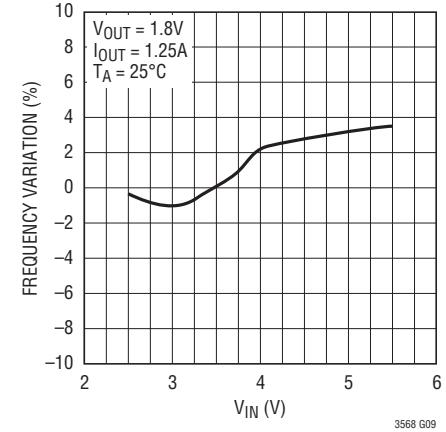
ロード・レギュレーション



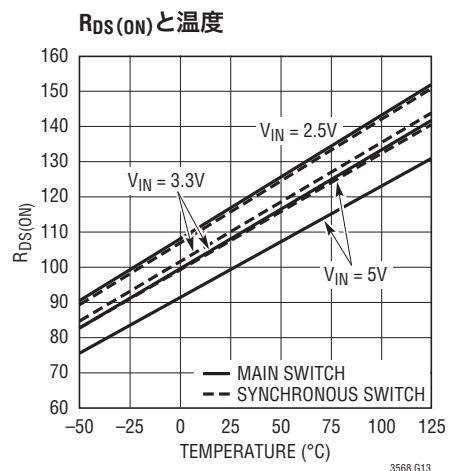
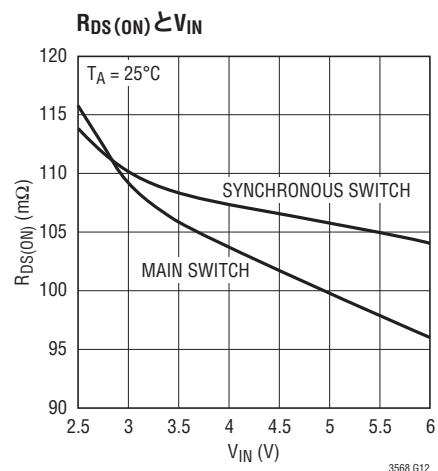
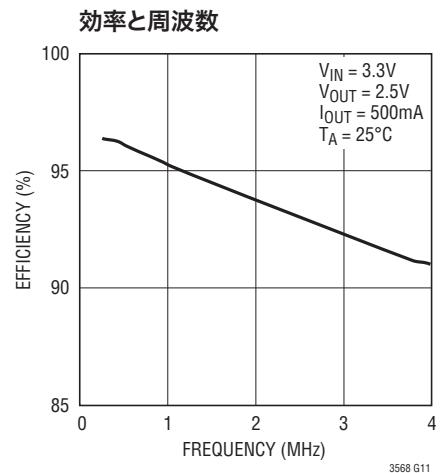
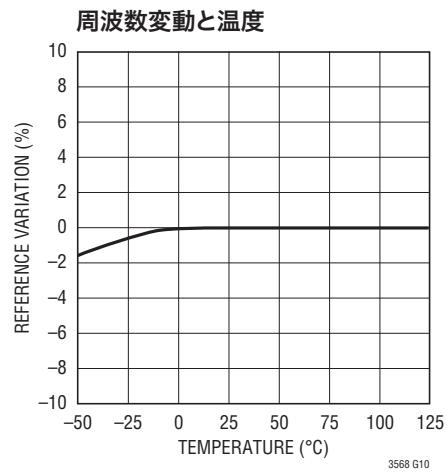
ライン・レギュレーション



周波数とV_{IN}



標準的性能特性



ピン機能

SHDN/R_T(ピン1):シャットダウンとタイミング抵抗の結合したピン。このピンからグランドに抵抗を接続して発振器周波数をプログラムします。このピンをSV_{IN}に強制するとデバイスはシャットダウンします。シャットダウン時にはすべての機能がディスエーブルされます。

SYNC/MODE(ピン2):組合せモードの選択と発振器の同期のためのピン。このピンはデバイスの動作を制御します。SV_{IN}またはSGNDに接続すると、それぞれBurst Mode動作またはパルス・スキップ・モードが選択されます。このピンがSV_{IN}の半分に保たれると、強制連続モードが選択されます。発振器周波数はこのピンに接続された外部発振器に同期させることができます。外部クロックに同期しているときはパルス・スキップ・モードが選択されます。

SGND(ピン3):信号グランド・ピン。すべての小信号部品と補償用部品はこのグランドに接続します(「基板レイアウトの検討事項」を参照)。

SW(ピン4):インダクタへのスイッチ・ノードの接続。このピンはPV_{IN}からPGNDまで振幅します。

PGND(ピン5):主電源グランド・ピン。C_{OUT}の(-)端子およびC_{IN}の(-)端子に接続します。

PV_{IN}(ピン6):主電源ピン。PGNDの近くでデカップリングします。

SV_{IN}(ピン7):信号電源ピン。すべてのアクティブな回路はこのピンから電力を供給されます。SGNDの近くでデカップリングします。SV_{IN}はPV_{IN}以上でなければなりません。

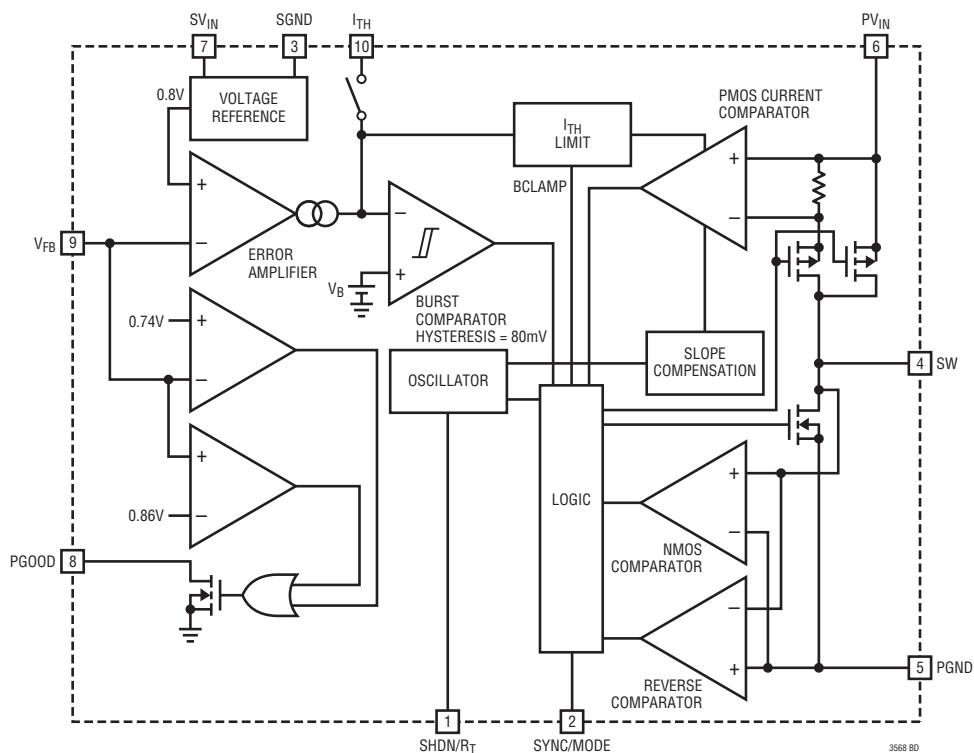
PGOOD(ピン8):パワーグッド・ピン。このコモン・ドレインのロジック出力は、出力電圧がレギュレーション電圧の±7.5%以内にないと、SGNDにプルダウンされます。

V_{FB}(ピン9):出力に接続された外部抵抗分割器からの帰還電圧を受け取ります。このピンの公称電圧は0.8Vです。

I_{TH}(ピン10):誤差アンプの補償点。電流コンパレータのスレッショルドはこの制御電圧に応じて増加します。このピンの公称電圧範囲は0V～1.5Vです。

GND(露出パッド・ピン11):サーマル・グランド。SGNDに接続し、定格熱性能を得るためPCBに半田付けします。

ブロック図



3568fa

動作

LTC3568には固定周波数、電流モード・アーキテクチャが採用されています。動作周波数は R_T 抵抗の値によって決めるか、または外部発振器に同期させることができます。多様なアプリケーションに適合させるため、選択可能なモード・ピンを使って、ユーザーはノイズと効率のトレードオフを図ることができます。

出力電圧は V_{FB} ピンに戻される外部分割器によって設定されます。誤差アンプは分圧された出力電圧を0.8Vのリファレンス電圧と比較し、それに従ってピーク・インダクタ電流を調節します。過電圧コンパレータと低電圧コンパレータは、出力電圧が $\pm 7.5\%$ 以内にないと、PGOOD出力を“L”に引き下げます。

メイン制御ループ

通常動作時、 V_{FB} 電圧がリファレンス電圧より低いと、トップ・パワー・スイッチ(PチャネルMOSFET)がクロック・サイクルの始点でオンします。電流リミットに達するまで、インダクタと負荷に流れる電流が増加します。スイッチがオフし、インダクタに蓄えられたエネルギーがボトム・スイッチ(NチャネルMOSFET)を通って次のクロック・サイクルまで負荷に流れます。

ピーク・インダクタ電流は I_{TH} ピンの電圧によって制御されます。この電圧は誤差アンプEAの出力です。このアンプは V_{FB} ピンを0.8Vリファレンスと比較します。負荷電流が増加すると、 V_{FB} 電圧が減少し、リファレンスよりもわずか下に下がります。この減少により、誤差アンプは平均インダクタ電流が新しい負荷電流に合致するまで I_{TH} の電圧を上昇させます。

SHDN/ R_T ピンを SV_{IN} にするとメイン制御ループがシャットダウンされます。シャットダウン後デジタル・ソフトスタートがイネーブルされ、1024クロック・サイクルが経過するか、あるいは出力がレギュレーション状態に達するか、どちらか早い方が生じるまでピーク・インダクタ電流がゆっくり立ち上がります。 I_{TH} ピンの電圧を直線的に上昇させることによりソフトスタートの時間を長くすることができます(「アプリケーション情報」のセクションを参照)。

低電流動作

低電流でLTC3568の動作を制御するのに3つのモードを利用することができます。3つのモードはすべて負荷電流が低いとき、連続モードから選択されたモードに自動的に切り替えられます。

効率を最適化するにはBurst Mode動作を選択することができます。負荷が比較的軽いとき、LTC3568は自動的にBurst Mode動作に切り替わります。この場合、PMOSスイッチは負荷需要に応じて間欠的に動作します。サイクルを断続的に実行することにより、パワーMOSFETのゲート電荷損失によって分配されるスイッチング損失が小さく抑えられます。出力電圧が望みの安定化された値に達したらメイン制御ループが中断します。 I_{TH} が0.24Vより低くなるとヒステリシスをもった電圧コンパレータBがトリップし、スイッチをオフして電力を減少させます。 I_{TH}/RUN が0.31Vを超えて、スイッチとメイン制御ループをオンし、新たなサイクルを開始するまで、出力コンデンサとインダクタが負荷に電力を供給します。

低電流で出力電圧リップルを下げるには、パルス・スキップ・モードを使うことができます。このモードでは、LTC3568は非常に低い電流まで固定周波数でスイッチングを継続します。この場合、最終的にはパルスをスキップし始めます。

最後に、強制連続モードでは、インダクタ電流は一定のサイクルで流れ、すべての出力電流レベルで固定された出力電圧リップルを生じます。この機能は長距離通信に適しています。なぜなら、ノイズが一定の周波数になるのでフィルタで除去するのが容易だからです。このモードの別の利点は、レギュレータが負荷へ電流をソースするとともに、出力からいくらかの電流をシンクすることができることです。

ドロップアウト動作

入力電源電圧が出力電圧に向かって低下すると、デューティ・サイクルが100%に増加しますが、これがドロップアウト状態です。ドロップアウトではPMOSスイッチが連続的にオンし、このときの出力電圧は、入力電圧から内部PチャネルMOSFETとインダクタの電圧降下を差し引いた電圧に等しくなります。

低電源電圧動作

LTC3568は低電圧ロックアウト回路を内蔵しており、この回路は入力電圧が約2Vより下に下がるとデバイスをシャットダウンします。

アプリケーション情報

一般的なLTC3568の応用回路を図5に示します。外付け部品の選択は負荷の要件に基づいて行われ、インダクタL1の選択から始めます。L1が選択されると、C_{IN}とC_{OUT}も選択できます。

動作周波数

動作周波数の選択には効率と部品サイズの間のトレードオフが必要です。動作周波数を高くすると、小さい値のインダクタとコンデンサを使うことができます。低い周波数で動作させると内部ゲート電荷による損失が減り、効率が改善されますが、出力リップル電圧を低く抑えるには、インダクタンスや容量の値を大きくする必要があります。

LTC3568のスイッチング周波数f₀は、R_Tピンとグランドの間に接続した外部抵抗によって決定されます。この抵抗の値により、発振器内の内部タイミング・コンデンサを充放電するのに使われるランプ電流が設定されます。この抵抗の値は次式を使って計算することができます。

$$R_T = 9.78 \cdot 10^{11} (f_0)^{-1.08} (\Omega)$$

または図2を使って選択することができます。

利用可能な最大動作周波数は最小オン時間とデューティ・サイクルによって制限されます。これは次のように計算されます。

$$f_0(\text{MAX}) \approx 6.67 \cdot (V_{\text{OUT}}/V_{\text{IN}}(\text{MAX})) (\text{MHz})$$

最小周波数はR_Tの抵抗値が大きいため、リークとノイズ・カッピングによって制限されます。

インダクタの選択

インダクタは動作周波数には影響しませんが、インダクタの値はリップル電流に直接影響します。インダクタ・リップル電流 ΔI_L は次式で示すようにインダクタンスが高いほど減少し、V_{IN}またはV_{OUT}が高いほど増加します。

$$\Delta I_L = \frac{V_{\text{OUT}}}{f_0 \cdot L} \cdot \left(1 - \frac{V_{\text{OUT}}}{V_{\text{IN}}} \right)$$

大きな ΔI_L の値を許容すれば低インダクタンスを使用できますが、出力電圧リップルが高くなり、コア損失が大きくなり、出力電流能力が低下します。

リップル電流を設定するための妥当な出発点は $\Delta I_L = 0.4 \cdot I_{\text{OUT}}$ です。ここで、I_{OUT}は最大出力電流です。最大入力電圧で最大リップル電流 ΔI_L が発生します。リップル電流が規定された最大値を超えないようにするには、次式に従ってインダクタンスを選択します。

$$L = \frac{V_{\text{OUT}}}{f_0 \cdot \Delta I_L} \cdot \left(1 - \frac{V_{\text{OUT}}}{V_{\text{IN}}(\text{MAX})} \right)$$

インダクタンス値はBurst Mode動作にも影響を与えます。ピーク・インダクタ電流がバースト・クランプによって設定されたレベルより下に下がると、低電流動作からの移行が開始されます。インダクタンス値が小さいとリップル電流が大きくなるので、この移行がより低い負荷電流で起きるようになります。このため、低電流動作範囲の上の部分での効率が低下します。Burst Mode動作では、インダクタンス値が小さくなるとバースト周波数が増加します。

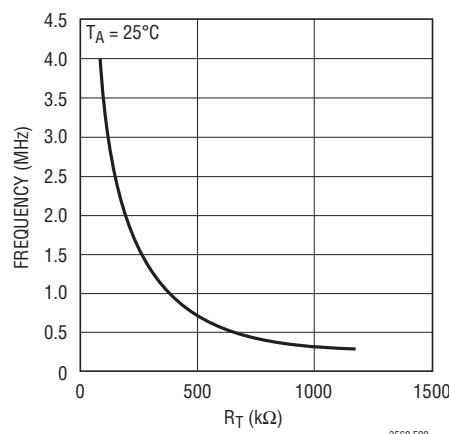


図2. 周波数とR_T

インダクタのコアの選択

コアの材質と形状が異なると、インダクタのサイズ/電流の関係および価格/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされた壺型コアは小型で、エネルギー放射は大きくありませんが、類似の電気特性を有する鉄粉コアのインダクタより一般に高価です。使用的インダクタの種類の選択は、LTC3568の動作条件に依存するよりも、価格とサイズの条件や放射フィールド/EMIの条件に多くの場合依存します。LTC3568のアプリケーションで適切に動作する標準的表面実装インダクタをいくつか表1に示します。

アプリケーション情報

表1. 標準的表面実装インダクタ

MANUFACTURER	PART NUMBER	VALUE	MAX DC CURRENT	DCR	HEIGHT
Toko	A914BYW-2R2M (D52LC)	2.2μH	2.05A	49mΩ	2mm
Toko	A915Y-2R0M (D53LC-A)	2μH	3.3A	22mΩ	3mm
Toko	A918CY-2R0M (D62LCB)	2μH	2.33A	24mΩ	2mm
Coilcraft	D01608C-222	2.2μH	2.3A	70mΩ	3mm
Sumida	CDRH2D18/HP1R7	1.7μH	1.8A	35mΩ	2mm
Sumida	CDRH4D282R2	2.2μH	2.04A	23mΩ	3mm
Sumida	CDC5D232R2	2.2μH	2.16A	30mΩ	2.5mm
TDK	VLCF4020T-1R8N1R9	1.8μH	1.97A	46mΩ	2mm
Taiyo Yuden	N06DB2R2M	2.2μH	3.2A	29mΩ	3.2mm
Taiyo Yuden	N05DB2R2M	2.2μH	2.9A	32mΩ	2.8mm
Cooper	SD14-2R0	2μH	2.37A	45mΩ	1.45mm

キャッチ・ダイオードの選択

キャッチ・ダイオードは不要です。

入力コンデンサ(C_{IN})の選択

連続モードでは、コンバータの入力電流は、デューティ・サイクルがほぼ V_{OUT}/V_{IN} の方形波になります。大きな過渡電圧を防止するには、最大RMS電流に対応できる大きさの低等価直列抵抗(ESR)の入力コンデンサを使用する必要があります。コンデンサの最大RMS電流は次式で与えられます。

$$I_{RMS} \approx I_{MAX} \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

ここで、最大平均出力電流 I_{MAX} はピーク電流からピーク・トゥ・ピーク・リップル電流の半分を差し引いたものに等しくなります($I_{MAX} = I_{LIM} - \Delta I_L/2$)。

この式は $V_{IN} = 2V_{OUT}$ のとき最大値をとります。ここで、 $I_{RMS} = I_{OUT}/2$ です。大きく変化させてもそれほど状況が改善されないため、一般にこの単純なワーストケース条件が設計に使用されます。コンデンサ・メーカーのリップル電流定格は多くの場合わずか2000時間の寿命時間によって規定されていることに注意してください。このため、コンデンサをさらにデイレーティングする、つまり要求条件よりも高い温度定格のコンデンサを選択することを推奨します。サイズまたは高さの設計条件に適合させるため、複数のコンデンサを並列に接続することもできま

す。すべてセラミック・コンデンサを使うソリューションを採用しない場合は、高周波のデカップリングのために、 $0.1\mu F \sim 1\mu F$ のセラミック・コンデンサを V_{IN} に追加することも推奨します。

出力コンデンサ(C_{OUT})の選択

C_{OUT} の選択は、電圧リップルおよび負荷ステップに対する過渡応答を小さくするために必要なESRによって決まります。一般に、ESRの要件が満たされると、その容量はフィルタ機能にとって十分です。出力リップル(ΔV_{OUT})は次式で決まります。

$$\Delta V_{OUT} \approx \Delta I_L \left(ESR + \frac{1}{8f_0 C_{OUT}} \right)$$

ここで、 $f =$ 動作周波数、 $C_{OUT} =$ 出力容量、 $\Delta I_L =$ インダクタのリップル電流です。 ΔI_L は入力電圧に応じて増加するので、出力リップルは入力電圧が最大のとき最大になります。 $\Delta I_L = 0.4 \cdot I_{OUT}$ のとき、下の条件では出力リップルは最大 V_{IN} および $f_0 = 1MHz$ で100mV未満になります。

$$ESR C_{OUT} < 130m\Omega$$

C_{OUT} のESRの条件が満たされれば、全てセラミックを使ったソリューションの場合を除いて、一般に実効電流定格は $I_{RIPPLE(P-P)}$ の条件をはるかに上回ります。

表面実装のアプリケーションでは、アプリケーションの要求する容量、ESRまたは実効電流の条件を満たすため、複数のコンデンサの並列接続が必要になることがあります。アルミ電解、特殊ポリマー、セラミック、および乾式タンタルの各コンデンサはすべて表面実装パッケージで入手できます。三洋製のOS-CON半導体誘電体コンデンサは、アルミ電解コンデンサの中で(ESR・サイズ)の積が最も小さいのですが、やや高価です。三洋製のPOSCAPなど特殊ポリマー・コンデンサはESRが非常に小さいのですが、他のタイプに比べて容量密度が低くなります。タンタル・コンデンサは最高の容量密度をもっていますが、ESRが大きく、スイッティング電源に使うためにサージテストされていることが必須条件です。ケースの高さが2mm~4mmの表面実装タンタル・コンデンサのAVX TPSシリーズが最適です。アルミ電解コンデンサははるかに高いESRをもっていますが、リップル電流定格および長期信頼性に対して配慮すれば、コスト要求の非常に厳しいアプリケーションでよく使用されます。

アプリケーション情報

セラミック・コンデンサはESRが小さくコストも低いが容量密度も低く、電圧係数と温度係数が高くて、可聴圧電効果を示します。さらに、寄生インダクタンスをともなったセラミック・コンデンサはQが高く、大きなリンクギングを引き起こすことがあります。他のコンデンサのタイプにはパナソニックの特殊ポリマー(SP)コンデンサがあります。

ほとんどの場合、高周波デカップリングのために0.1μF～1μFのセラミック・コンデンサもメイン・コンデンサと並列にLTC3568の近くに配置します。

入力と出力のセラミック・コンデンサ

値の大きな低価格セラミック・コンデンサが今では小さなケース・サイズで入手できるようになりました。これらのコンデンサのESRは非常に小さいのでスイッチング・レギュレータに使いたくなります。ただし、ESRが小さすぎてループの安定性の問題を引き起こすことがあります。固体タンタル・コンデンサのESRは5kHz～50kHzにループの「ゼロ」を生じます。これは許容できるループ位相マージンを与えるのに役立ちます。セラミック・コンデンサは300kHzを超えて容量性を保ち、通常、ESRが効果を発揮する前に自己のESLと共振します。また、セラミック・コンデンサは温度の影響を受けやすいので、設計者は動作温度範囲にわたるループの安定性をチェックする必要があります。大きな温度係数と電圧係数の影響を最小に抑えるため、X5RまたはX7Rのセラミック・コンデンサだけを使ってください。太陽誘電、TDK、および村田製作所から最適のセラミック・コンデンサを入手することができます。

入力と出力にセラミック・コンデンサだけを使う場合、十分注意する必要があります。セラミック・コンデンサを入力に使い、ACアダプタなど長いコードを通して電源を供給すると、出力の負荷ステップによってVINピンにリンクギングが誘起されることがあります。よくても、このリンクギングが出力に結合して、ループの不安定性と誤認されることがあります。最悪の場合、この入力のリンクギングがデバイスに損傷を与えるほど大きくなることがあります。

セラミック・コンデンサのESRは非常に小さいので、入力コンデンサと出力コンデンサはそれよりも電荷保存の要件を満たす必要があります。負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。帰還ループが応答するのに要する時間は補償部品と出力コンデンサのサイズに依存します。負荷ステップに応答するには標準

で3～4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。出力の垂下V_{DROOP}は通常最初のサイクルの直線的な低下の約2～3倍です。したがって、およそ以下の出力コンデンサのサイズから開始するのが良いでしょう。

$$C_{OUT} \approx 2.5 \frac{\Delta I_{OUT}}{f_0 \cdot V_{DROOP}}$$

デューティ・サイクルと負荷ステップの要件に依存して、さらに大きな容量が必要になることがあります。

ほとんどのアプリケーションでは、電源のインピーダンスは非常に小さいので、入力コンデンサは単に高周波をバイパスするのに必要です。ほとんどのアプリケーションでは、普通の22μFセラミック・コンデンサで十分です。

出力電圧の設定

LTC3568は、図5に示されているように、帰還ピンV_{FB}と信号グランドの間に0.8Vのリファレンス電圧を発生します。出力電圧は次式に従って抵抗分割器によって設定されます。

$$V_{OUT} \approx 0.8V \left(1 + \frac{R2}{R1} \right)$$

これらの抵抗を流れる電流を小さく(<5μA)抑えると効率が向上しますが、あまり小さくしすぎると、寄生容量がノイズの問題を発生させ、誤差アンプのループの位相マージンが減少するおそれがあります。

周波数応答を改善するには、フィードフォワード・コンデンサC_Fを使うこともできます。V_{FB}ラインはインダクタやSWラインなどのノイズ源から離して配線するように十分注意してください。

シャットダウンとソフトスタート

SHDN/R_Tピンには2つの機能があり、発振器の周波数を設定し、LTC3568をシャットダウンする手段を与えます。このピンは、図3(a)と図3(b)に示されているように、いくつかの方法で制御ロジックとインターフェースすることができます。

I_{TH}ピンは主にループ補償用ですが、ソフトスタート時間を長くするのにも使うことができます。ソフトスタートは、ピーク・インダクタ電流を徐々に上げることにより、V_{IN}からのサージ電流を抑えます。このピンを使用して電源のシーケンス制御も実行できます。図4を見ると分るように、LTC3568は内部にデジタル

アプリケーション情報

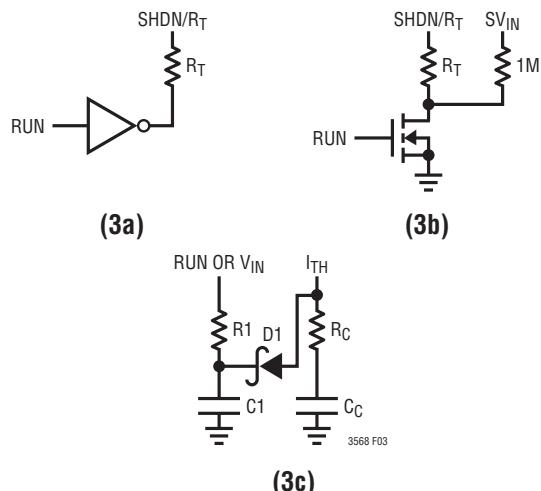


図3. SHDN/RTピンのインターフェースと外部ソフトスタート

ル・ソフトスタート機能を備えており、1024クロック・サイクルにわたって I_{TH} のクランプをステップ・アップします。

図3(c)に示されているように、起動時に I_{TH} の電圧を徐々に上げることによりソフトスタート時間を長くすることができます。 I_{TH} の電圧が動作範囲内を徐々に上昇すると、内部ピーク電流制限もそれに比例した直線レートで上昇します。

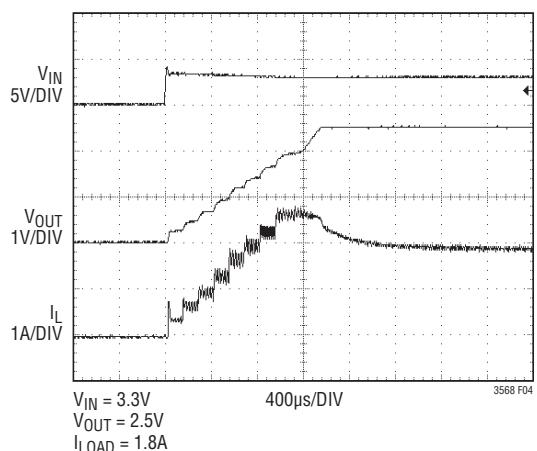


図4. デジタル・ソフトスタート

モードの選択と周波数の同期

SYNC/MODEピンは多目的ピンで、モード選択機能と周波数同期機能を備えています。このピンを V_{IN} に接続するとBurst Mode動作がイネーブルされ、出力電圧リップルが大きくなる代償を払って最高の低電流効率が得られます。このピンをグ

ランドに接続するとパルス・スキップ動作が選択され、低電流での効率を犠牲にして出力の電圧リップルと電流リップルが最小なります。 $(SV_{IN} - 1V)$ と1Vの間の電圧を印加すると、強制連続モードになり、出力リップルが固定され、いくらかの電流(約 ΔI_L の半分)をシンクすることができます。このモードではスイッチング・ノイズが一定なので、フィルタによる除去も簡単です。多くの場合、起動時を除き、単に出力電圧をSYNC/MODEに接続して強制連続モードにすることができます。

SYNC/MODEピンを使ってLTC3568を外部クロック信号に同期させることもできます。スロープ補償は内部発振器から得られるので、内部発振器周波数を外部クロック周波数より20%低く設定して適切なスロープ補償をおこないます。同期時、モードはパルス・スキップに設定され、トップ・スイッチのタンオンは外部クロックの立上りエッジに同期します。

過渡応答のチェック

OPTI-LOOP補償により、広範な負荷と出力コンデンサに対して過渡応答の最適化を図ることができます。 I_{TH} ピンが備わっているので制御ループ動作を最適化できるだけでなく、DC結合され、ACフィルタを通した閉ループ応答のテスト・ポイントが与えられます。このテスト・ポイントでのDCステップ、立上り時間、およびセトリングは、真の閉ループ応答を反映します。2次特性が支配的なシステムを想定すれば、位相マージンや減衰係数はこのピンで見られるオーバーシュートのパーセンテージを使って推定することができます。このピンの立上り時間を調べることにより、帯域幅も推定できます。

図1の回路に示されている I_{TH} ピンの外部部品はほとんどのアプリケーションにおいて妥当な出発点となります。直列R-Cフィルタにより、支配的なポール-ゼロのループ補償が設定されます。これらの値は、プリント基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、過渡応答を最適化するために多少は(推奨値の0.5倍~2倍)変更することができます。さまざまなタイプと値によってループ帰還係数と位相が決まるので、まず出力コンデンサを選択する必要があります。立上り時間が1μs~10μsの最大負荷電流の20%~100%の出力電流パルスによって発生する出力電圧波形と I_{TH} ピンの波形により、帰還ループを開くことなく全体的なループの安定性を判断することができます。

アプリケーション情報

スイッチング・レギュレータは負荷電流ステップに対して応答するのに数サイクルを要します。負荷ステップが生じると、 V_{OUT} は $\Delta I_{LOAD} \cdot ESR$ に等しい量だけ直ちにシフトします。ここで、 ESR は C_{OUT} の等価直列抵抗です。 ΔI_{LOAD} はさらに C_{OUT} の充電または放電を開始し、レギュレータが V_{OUT} をその定常値に戻すために使うフィードバック誤差信号を発生します。この回復時間のあいだ、安定性に問題があることを示すオーバーシュートやリンクギングがないか V_{OUT} をモニタすることができます。

初期出力電圧ステップが帰還ループの帯域幅内にない場合があるため、位相マージンを決定するのに、標準的2次オーバーシュート/DC比を使用することはできません。ループの利得は R を大きくすると増加し、ループの帯域幅は C を小さくすると拡大します。 C を減少させると同じ比率だけ R を増加させるとゼロの周波数は変化しないので、帰還ループの最も重要な周波数範囲で位相を同じに保ちます。さらに、フィードフォワード・コンデンサ C_F を追加して、図5に示されているように、高周波数応答を改善することができます。コンデンサ C_F は $R2$ とともに高い周波数のゼロを作り、位相リードを与え、位相マージンを改善します。

出力電圧のセトリングの様子は閉ループ・システムの安定性に関係し、電源全体の実際の性能を表します。制御ループ理論の要点を含む補償部品の最適化の詳細については、弊社の「アプリケーションノート76」を参照してください。

降圧レギュレータはドロップアウト状態で最大出力電流を供給する能力をもっていますが、入力電圧 V_{IN} が V_{OUT} に向かって低下するにつれ、インダクタ両端の電圧が減少するため、負荷ステップに対応する能力が低下することに注意する必要があります。ドロップアウトの近くで大きな負荷ステップに対応する能力を必要とするアプリケーションでは、SEPIC、Zeta、または単一インダクタを使ったポジティブ昇降圧など別のトポロジーを使います。

アプリケーションによっては、(1 μ Fを超える)大きな入力コンデンサが接続されている負荷がスイッチを介して接続されると、さらに大きなトランジエントが生じる可能性があります。放電した入力コンデンサが実質的に C_{OUT} と並列接続状態になるため、 V_{OUT} が急速に降下します。負荷を接続するスイッチの抵抗が低く、しかも瞬間にドライブされると、どんなレギュレータでもこの問題を防止するだけ十分な電流を供給することはできません。解決策は負荷スイッチのドライバのターンオン速度を制限することです。ホットスワップ・コントローラは特にこの目的のために設計されており、電流制限、短絡保護、およびソフトスタート機能を通常備えています。

効率に関する検討項目

スイッチング・レギュレータのパーセント効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。パーセント表示の効率は次式で表すことができます。

$$\% \text{効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、 $L1, L2$ などは入力電力に対するパーセンテージで表した個々の損失です。

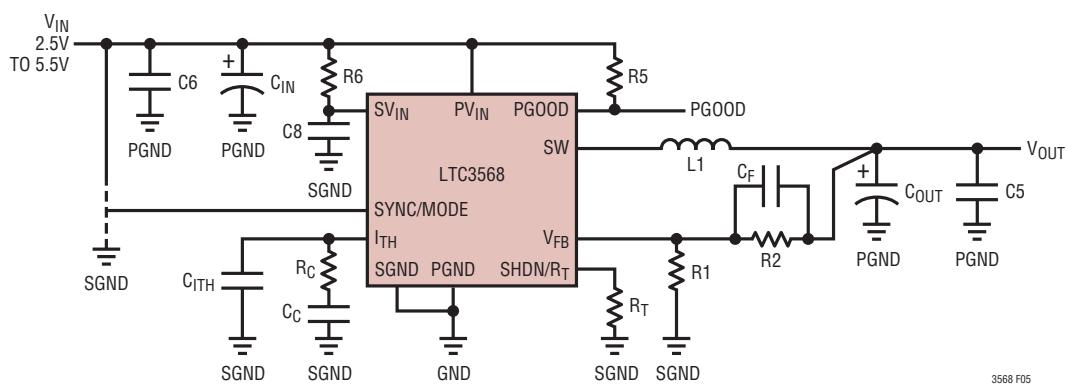


図5. LTC3568の一般的回路図

アプリケーション情報

回路内の電力を消費するすべての要素で損失が生じますが、LTC3568の回路の損失の大部分は4つの主な損失要因によつて生じます。これらは1) LTC3568のV_{IN}の電流、2) スイッチング損失、3) I²R損失、4) その他の損失です。

1. V_{IN}電流は電気的特性に記載したDC電源電流であり、MOSFETドライバと制御回路の電流は含まれません。無負荷でも、V_{IN}電流によって小さな損失が生じ、この損失はV_{IN}に従つて増加します。
 2. スイッチング電流はMOSFETドライバ電流および制御回路電流の和です。MOSFETドライバ電流はパワーMOSFETのゲート容量をスイッチングすることによって流れます。MOSFETゲートが“L”から“H”、そして再び“L”に切り替わるたびに、V_{IN}からグランドに微小電荷dQが移動します。したがつて、dQ/dtはV_{IN}から流出する電流であり、一般にDCバイアス電流よりはるかに大きくなります。連続モードでは、I_{GATECHG} = f₀(Q_T+Q_B)です。ここで、Q_TとQ_Bは内部のトップとボトムのMOSFETスイッチのゲート電荷です。ゲート電荷損失はV_{IN}に比例するので、それらの影響は電源電圧が高くなると顕著になります。
 3. I²R損失は内部スイッチのDC抵抗(R_{SW})と外部インダクタのDC抵抗(R_L)から計算されます。連続モードでは、インダクタLを流れる平均出力電流は内部のトップ・スイッチとボトム・スイッチの間で「こま切れ」にされます。したがつて、SWピンを見たときの直列抵抗は、次式のとおり、トップMOSFETとボトムMOSFETの両方のR_{DS(ON)}およびデュエティ・サイクル(DC)の関数になります。
- $$R_{SW} = (R_{DS(ON)} \text{TOP}) (DC) + (R_{DS(ON)} \text{BOT}) (1-DC)$$
- トップMOSFETとボトムMOSFETの両方のR_{DS(ON)}を、「標準的性能特性」の曲線から求めることができます。したがつて、I²R損失は次式で求められます。
- $$\text{I}^2\text{R損失} = I_{OUT}^2 (R_{SW} + R_L)$$
4. 銅トレースや内部バッテリの抵抗など他の「隠れた」損失が携帯用システムではさらなる効率低下の原因になる可能性があります。これらの「システム」レベルの損失をシステムの設計に含めることが非常に重要です。内部バッテリとヒューズの抵抗損失は、スイッチング周波数においてC_{IN}の電荷蓄積を適切にし、ESRを非常に低くすれば最小に抑えることができます。デッドタイム中のダイオードの導通損失やインダクタのコア損失などその他の損失は、一般に全追加損失の2%以下にしかなりません。

熱に関する検討事項

大半のアプリケーションで、LTC3568は効率が高いので大きな発熱はありません。ただし、周囲温度が高く、(ドロップアウトの場合のように)低い電源電圧、高いデュエティ・サイクルでLTC3568が動作するアプリケーションでは、発熱がデバイスの最大接合部温度を超えることがあります。接合部温度が約150°Cに達すると両方のパワー・スイッチがオフし、SWノードが高インピーダンスになります。

LTC3568が最大接合部温度を超えないようにするには、熱に関する分析を行う必要があります。熱解析の目的は、消費電力によりデバイスが接合部温度を超えるかどうかを判断することです。温度上昇は次式で与えられます。

$$T_{RISE} = P_D \cdot \theta_{JA}$$

ここで、P_Dはレギュレータによって消費される電力、θ_{JA}はダイの接合部から周囲温度への熱抵抗です。

接合部温度T_Jは次式で与えられます。

$$T_J = T_{RISE} + T_{AMBIENT}$$

一例として、入力電圧が3.3V、負荷電流が1.8A、周囲温度が70°CでLTC3568がドロップアウト状態の場合について考えます。スイッチ抵抗の標準的性能特性のグラフから、Pチャネル・スイッチのR_{DS(ON)}抵抗は約0.125Ωです。したがつて、デバイスによる電力消費は次のようになります。

$$P_D = I^2 \cdot R_{DS(ON)} = 405\text{mW}$$

DFNパッケージの接合部-周囲の熱抵抗θ_{JA}は43°C/Wです。したがつて、70°Cの周囲温度で動作しているレギュレータの接合部温度はおよそ次のようになります。

$$T_J = 0.405 \cdot 43 + 70 = 87.4^\circ\text{C}$$

上の接合部温度は70°CでのR_{DS(ON)}から得られたことに留意すると、R_{DS(ON)}は温度に依存して増加するので、もっと大きなR_{DS(ON)}に基づいて接合部温度を再計算することもできるでしょう。ただし、実際の接合部温度は125°Cの絶対最大接合部温度を超ないと判断してかまいません。

アプリケーション情報

設計例

設計例として、 $V_{IN} = 5V$ の標準的アプリケーションにLTC3568を使う場合を考えます。負荷はアクティブ・モードで最大1.8Aを必要とし、スタンバイ・モードで10mAを必要とします。出力電圧は $V_{OUT} = 2.5V$ です。負荷はスタンバイでも電力を必要とするので、低負荷での効率を良くするためにBurst Mode動作が選択されています。

最初に、タイミング抵抗を計算します。

$$R_T = 9.78 \cdot 10^{11} (1\text{MHz})^{-1.08} = 323.8\text{k}$$

324kの標準値を使います。次に、最大 V_{IN} で約40%のリップル電流になるようにインダクタ値を計算します。

$$L = \frac{2.5V}{1\text{MHz} \cdot 720\text{mA}} \cdot \left(1 - \frac{2.5V}{5V}\right) = 1.7\mu\text{H}$$

メーカーから入手できる最も近いインダクタである2 μH を選択すると、最大リップル電流は次のようにになります。

$$\Delta I_L = \frac{2.5V}{1\text{MHz} \cdot 2\mu} \cdot \left(1 - \frac{2.5V}{5V}\right) = 625\text{mA}$$

コストに配慮して、セラミック・コンデンサが使われます。 C_{OUT} は、ESRの必要条件ではなく、負荷ステップによる垂下に基づいて選択します。5%の出力垂下の場合は次のようになります。

$$C_{OUT} \approx 2.5 \frac{1.8A}{1\text{MHz} \cdot (5\% \cdot 2.5V)} = 36\mu\text{F}$$

最も近い標準値は22 μF プラス10 μF です。電源の出力インピーダンスは非常に低いので、 C_{IN} は標準で22 μF です。ノイズの多い環境では、1 Ω /0.1 μF のR6/C8フィルタを使って SV_{IN} を PV_{IN} からデカップリングするのが有効でしょうが、通常は必要ありません。

これで、R1とR2の値を選択して出力電圧をプログラムすることができます。軽負荷で高効率を維持するには、これらの抵抗を流れる電流を小さく保ちます。0.8Vのフィードバック電圧で2 μA を選択すると、R1は約400kになります。これに近い標準1%抵抗は412kで、R2は887kになります。

補償は、負荷ステップ応答を検討して、これらの部品に対して最適化しますが、LTC3568の場合、13k Ω と1000pFのフィルタから始めるのが適当でしょう。負荷ステップの間の実際のアンダーシュートに応じて出力コンデンサを大きくする必要があるかもしれません。

PGOODピンはコモン・ドレイン出力で、プルアップ抵抗が必要です。適切な速度にするため、100kの抵抗を使います。

この設計例の完全な回路を図1に示します。

基板レイアウトの検討事項

PCボードをレイアウトするときは、以下のチェックリストを使用してLTC3568が正しく動作するようにします。これらの項目は図6のレイアウト図にもイラストで示してあります。レイアウトで以下の項目をチェックしてください。

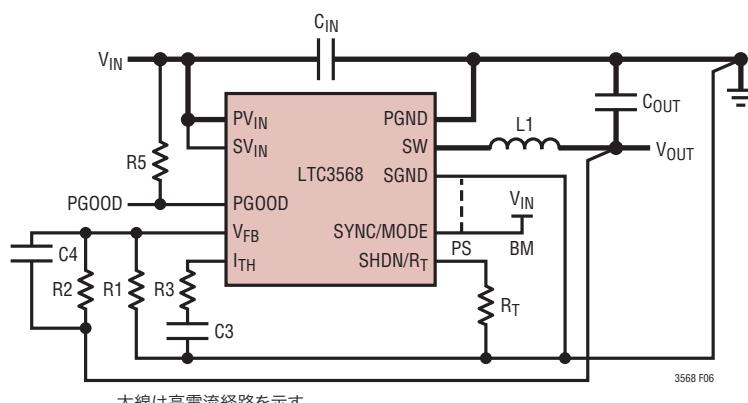


図6. LTC3568のレイアウト図（「基板レイアウト・チェックリスト」を参照）

アプリケーション情報

- コンデンサ C_{IN} は電源 V_{IN} (ピン6) と電源グランド (ピン5) にできるだけ近づけて接続されていますか。このコンデンサは内部パワーMOSFETとそれらのドライバにAC電流を供給します。
- C_{OUT} と L_1 は近づけて接続されていますか。 C_{OUT} の(-)プレートは電流を $PGND$ および C_{IN} の(-)プレートに戻します。
- 抵抗分割器 R_1 と R_2 は、 C_{OUT} の(+)プレートと、 $SGND$ (ピン3) の近くで終端されたグランド・ラインの間に接続する必要があります。帰還信号 V_{FB} は SW ライン (ピン4) のようなノイズの多い部品やトレースから離して配線し、トレースをできるだけ短くします。
- 敏感な部品は SW ピンから離します。入力コンデンサ C_{IN} 、補償コンデンサ C_C と C_{ITH} および全ての抵抗 R_1 、 R_2 、 R_T および R_C は SW トレースおよびインダクタ L_1 から離して配線します。
- グランド・プレーンが望ましいのですが、それが利用できなければ信号グランドと電源グランドを分離し、小さな信号部品は1点で $SGND$ ピンに戻し、この1点を $PGND$ ピンに接続します。
- 全ての層の全ての未使用領域を銅で覆います。銅で覆うと電力部品の温度上昇が小さくなります。これらの銅領域は入力電源 (PV_{IN} 、 $PGND$ 、 SV_{IN} 、または $SGND$) の1つに接続します。

標準的応用例

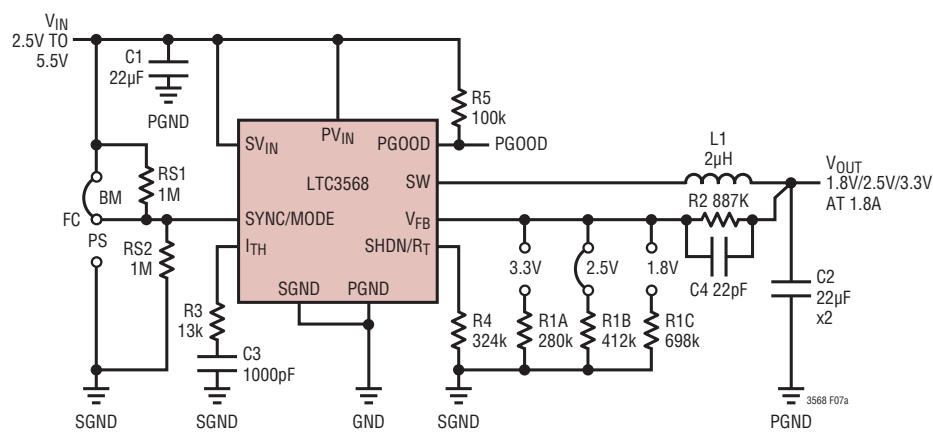
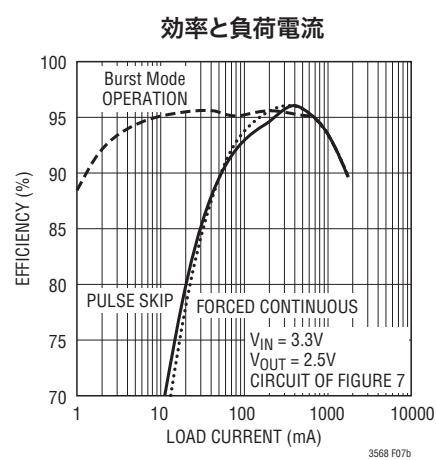
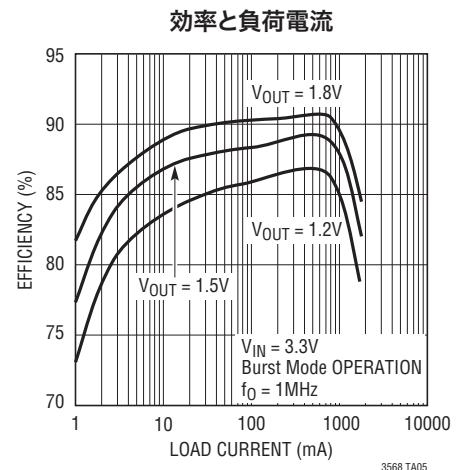
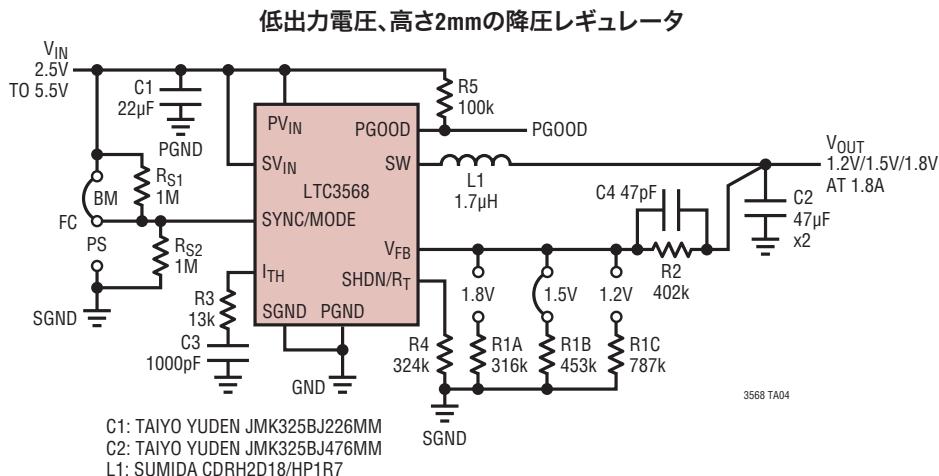


図7. セラミック・コンデンサを使った汎用降圧レギュレータ



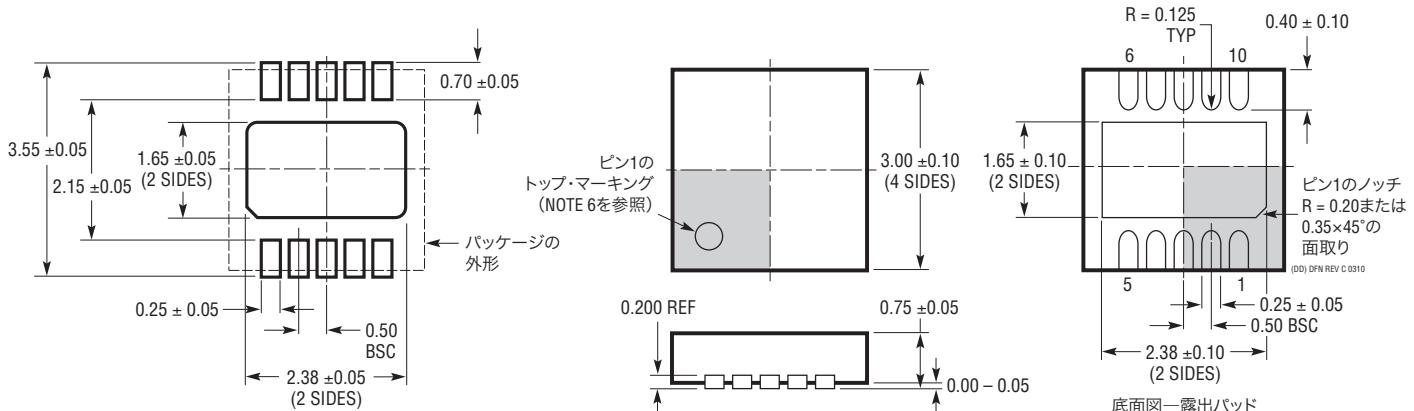
3568fa

標準的応用例



パッケージ

DDパッケージ
10ピン・プラスチックDFN (3mm×3mm)
(Reference LTC DWG # 05-08-1699 Rev C)



NOTE:

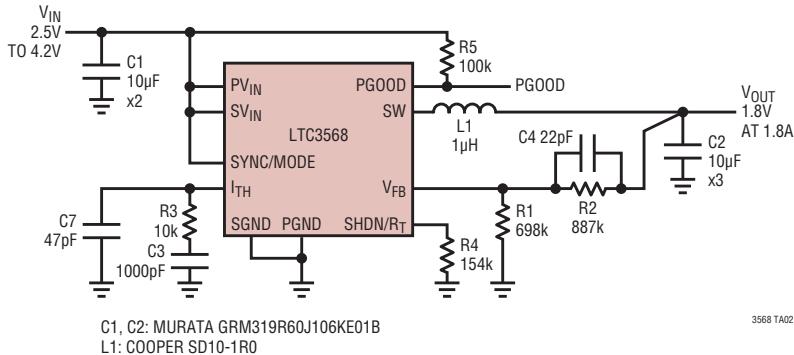
1. 図はJEDECパッケージ・アウトラインMO-229のバリエーション(WEED-2)になる予定
バリエーションの指定の現状についてはLTCのWebサイトのデータシートを参照
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

改訂履歴

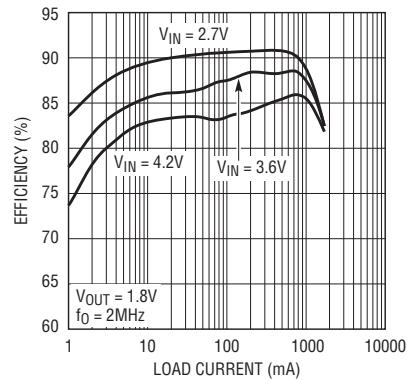
REV	日付	概要	ページ番号
A	9/10	Iグレード・バージョンを追加、データシート全体に反映	1~18

標準的応用例

高さ1mm、2MHz、リチウムイオン・バッテリから1.8Vへのコンバータ



効率と負荷電流



関連製品

製品番号	説明	注釈
LTC3406/LTC3406B	600mA (I _{OUT})、1.5MHz同期整流式降圧DC/DCコンバータ	効率:96%、V _{IN} :2.5V~5.5V、V _{OUT} (MIN) = 0.6V、I _Q = 20µA、I _{SD} < 1µA、ThinSOTパッケージ
LTC3407/LTC3407-2	デュアル600mA/800mA (I _{OUT})、1.5MHz/2.25MHz、同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT} (MIN) = 0.6V、I _Q = 40µA、I _{SD} < 1µA、MS10EとDFNパッケージ
LTC3410/LTC3410B	300mA (I _{OUT})、2.25MHz同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT} (MIN) = 0.8V、I _Q = 26µA、I _{SD} < 1µA、SC70パッケージ
LTC3411	1.25A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	効率:96%、V _{IN} :2.6V~5.5V、V _{OUT} (MIN) = 0.8V、I _Q = 60µA、I _{SD} < 1µA、MS10とDFNパッケージ
LTC3412	2.5A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	効率:96%、V _{IN} :2.6V~5.5V、V _{OUT} (MIN) = 0.8V、I _Q = 62µA、I _{SD} < 1µA、TSSOP-16EとQFNパッケージ
LTC3531/LTC3531-3/ LTC3531-3.3	200mA (I _{OUT})、1.5MHz同期整流式昇降圧DC/DCコンバータ	効率:95%、V _{IN} :1.8V~5.5V、V _{OUT} (MIN):2V~5V、I _Q = 16µA、I _{SD} < 1µA、ThinSOTとDFNパッケージ
LTC3532	500mA (I _{OUT})、2MHz同期整流式昇降圧DC/DCコンバータ	効率:95%、V _{IN} :2.4V~5.5V、V _{OUT} (MIN):2.4V~5.25V、I _Q = 35µA、I _{SD} < 1µA、MS10とDFNパッケージ
LTC3542	500mA (I _{OUT})、2.25MHz同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT} (MIN) = 0.6V、I _Q = 26µA、I _{SD} < 1µA、DFNパッケージ
LTC3544	クワッド、300mA+2×200mA+100mA、2.25MHz同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT} (MIN) = 0.8V、I _Q = 70µA、I _{SD} < 1µA、QFNパッケージ
LTC3547/LTC3547B	デュアル、300mA、2.25MHz同期整流式降圧DC/DCコンバータ	効率:96%、V _{IN} :2.5V~5.5V、V _{OUT} (MIN) = 0.6V、I _Q = 40µA、I _{SD} < 1µA、DFNパッケージ
LTC3548/LTC3548-1/ LTC3548-2	デュアル、400mAと800mA (I _{OUT})、2.25MHz、同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT} (MIN) = 0.6V、I _Q = 40µA、I _{SD} < 1µA、MS10EとDFNパッケージ
LTC3560	800mA (I _{OUT})、2.25MHz同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT} (MIN) = 0.6V、I _Q = 16µA、I _{SD} < 1µA、ThinSOTパッケージ