

# デュアルVLDOレギュレータ付き モノリシック降圧レギュレータ

## 特長

- 単一入力電源からの高効率トリプル降圧出力
- メインの降圧出力を供給し、2個の300mA VLDO™リニア・レギュレータに給電する1A同期整流式降圧レギュレータ
- 400mVの低い出力電圧 (VLDO出力)
- パワーグッド出力
- 入力電圧範囲: 2.7V~5.5V
- 供給源ごとに独立したソフトスタート機能を装備
- 供給源ごとに独立したイネーブル・ピンを装備
- 全出力イネーブル時の無負荷での低消費電流: 140μA(標準)
- 固定周波数電流モード動作
- 2.25MHzのスイッチング周波数により、小型インダクタを使用
- 無効化可能な自動Burst Mode®動作により、軽負荷で高効率を達成
- ±1.5%のリファレンス精度
- 過熱保護機能
- 熱特性が改善された4mm×3mm 14ピンDFNパッケージ

## アプリケーション

- 低消費電力ハンドヘルド機器
- デジタルロジック、I/O、FPGA、CPLD、ASIC、CPU向けの低電圧の複数電圧電源

## 概要

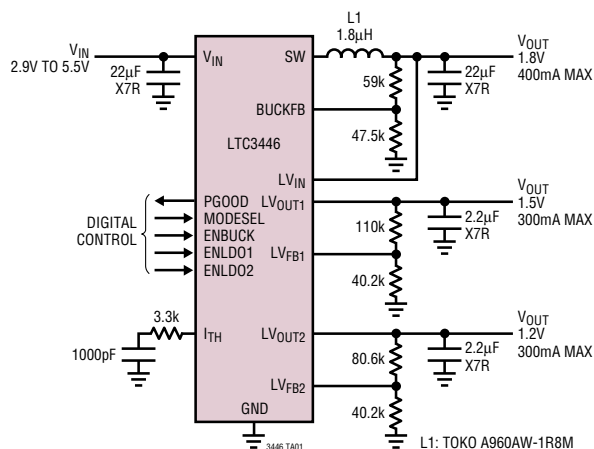
LTC®3446は同期整流式降圧DC/DCコンバータと2個のVLDO (very low dropout) リニア・レギュレータを組み合わせることにより、1つの入力電圧から最多3つの降圧出力電圧を供給することができます。入力電圧範囲はリチウムイオン・バッテリー駆動アプリケーションに最適だけでなく、5Vまたは3.3Vレールから低電圧ロジックに電力供給するのにも最適です。出力電圧はVLDOレギュレータが最小0.4V、降圧レギュレータが最小0.8Vです。

1A同期整流式降圧コンバータは標準85%という高い効率でメイン出力を供給します。メイン出力で駆動可能な2個の300mA VLDOレギュレータは、2つのさらに低い出力電圧を供給できます。内蔵の電源モニタはパワーグッド表示を行います。

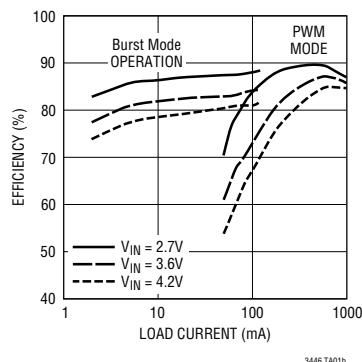
降圧コンバータは2.25MHzでスイッチングを行い、小型の表面実装インダクタやコンデンサを使用可能です。固定周波数電流モード動作により、出力スペクトルを制御し、高速過渡応答を実現します。モード選択ピンにより、自動Burst Mode動作をイネーブルして軽負荷で高効率を達成するか、ディスエーブルして非常に軽い負荷まで低ノイズ動作を行うかを選択できます。2個のVLDOレギュレータは1μFの小型セラミック出力コンデンサで安定します。

LT、LT、LTCおよびLTMはリニアテクノロジー社の登録商標です。  
Burst Modeはリニアテクノロジー社の登録商標です。  
VLDOはリニアテクノロジー社の商標です。  
他の全ての商標はそれぞれの所有者に所有権があります。  
5481178、6611131、6304066、6498466、6580258を含む米国特許により保護されています。

## 標準的応用例



降圧効率と降圧負荷電流



3446fb

# LTC3446

## 絶対最大定格

(Note 1)

$V_{IN}$ 、 $LV_{IN}$ からGND .....	- 0.3V~6V
MODESEL、ENBUCK、ENLDO1、 ENLDO2からGND .....	- 0.3V~6V
BUCKFBからGND .....	- 0.3V~6V
$LV_{FB1}$ 、 $LV_{FB2}$ からGND .....	- 0.3V~6V
$I_{TH}$ からGND.....	- 0.3Vから( $V_{IN} + 0.3V$ )または3Vの小さい方
SWからGND.....	- 0.3Vから( $V_{IN} + 0.3V$ )または6Vの小さい方
$LV_{OUT1}$ 、 $LV_{OUT2}$ からGND .....	- 0.3Vから( $LV_{IN} + 0.3V$ )または6Vの小さい方
PGOODからGND .....	- 0.3V~6V
$LV_{OUT1}$ 、 $LV_{OUT2}$ の GNDへの短絡時間 .....	無期限
動作温度範囲 (Note 2).....	- 40°C~85°C
接合部温度 (Note 1).....	125°C
保存温度範囲.....	- 65°C~125°C

## パッケージ/発注情報

TOP VIEW

DE PACKAGE  
14-LEAD (4mm × 3mm) PLASTIC DFN  
 $T_{JMAX} = 125^{\circ}C$ ,  $\theta_{JA} = 35^{\circ}C/W$   
EXPOSED PAD (PIN 15) IS GND, MUST BE SOLDERED TO PCB

ORDER PART NUMBER	DE PART MARKING
LTC3446EDE	3446

**Order Options** Tape and Reel: Add #TR  
Lead Free: Add #PBF Lead Free Tape and Reel: Add #TRPBF  
Lead Free Part Marking: <http://www.linear-tech.co.jp/leadfree/>

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^{\circ}C$ での値。注記がない限り $V_{IN} = 3.6V$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$V_{IN}$	Input Voltage Range	(Note 3)	●	2.7	5.5	V	
$V_{UVLO}$	$V_{IN}$ Undervoltage Lockout Threshold	$V_{IN}$ Rising	●	2.37	2.5	V	
	$V_{IN}$ Undervoltage Lockout Hysteresis			10	30	mV	
$I_Q$	$V_{IN}$ Quiescent Current (Note 4)						
	Buck Enabled Only, Not Sleeping	$V_{BUCKFB} = 0V$ , $I_{SW} = 0mA$		310	500	$\mu A$	
	Buck Enabled Only, Sleeping	$V_{BUCKFB} = 1V$ , $I_{SW} = 0mA$		50	75	$\mu A$	
	One LDO Enabled Only	$V_{LVIN} = 1.5V$ , 10 $\mu A$ LDO Output Load		75	100	$\mu A$	
	All Three Outputs Enabled, Buck Not Sleeping	$V_{BUCKFB} = 0V$ , $I_{SW} = 0mA$ , $V_{LVIN} = 1.5V$ , 10 $\mu A$ Output Load on Each LDO		400	600	$\mu A$	
	All Three Outputs Enabled, Buck Sleeping	$V_{BUCKFB} = 1V$ , $I_{SW} = 0mA$ , $V_{LVIN} = 1.5V$ , 10 $\mu A$ Load on Each LDO		140	210	$\mu A$	
	Shutdown	$V_{ENBUCK} = 0V$ , $V_{ENLDO1} = 0V$ , $V_{ENLDO2} = 0V$	●		1	$\mu A$	
$V_{PG(THRESH)}$	PGOOD Threshold (Note 8)		●	8	10	%	
$R_{PGOOD}$	PGOOD Output Resistance	PGOOD Low, Sinking 1mA	●	87	120	$\Omega$	
$I_{PGOOD}$	PGOOD Hi-Z Leakage Current	$V_{PGOOD} = 6V$	●		1	$\mu A$	
<b>同期整流式降圧コンバータ</b>							
$I_{BUCKFB}$	Feedback Current	(Note 5)	●		$\pm 30$	nA	
$V_{BUCKFB}$	Regulated Feedback Voltage	(Note 5)	●	0.788	0.800	0.812	V
$\Delta V_{BUCKFB}$	Feedback Voltage Line Regulation	$V_{IN} = 2.7V$ to 5.5V (Note 5)	●	0.3	0.5	mV/V	
$I_{MAXP}$	Maximum Peak Inductor Current	$V_{BUCKFB} = 0V$ , Duty Cycle < 35%		1.2	1.55	2.0	A
$I_{MAXN}$	NMOS Overcurrent Limit			1.8		A	
	Feedback Voltage Load Regulation (with Respect to $V_{ITH}$ )	$V_{ITH} = 0.5V$ to 1V, $V_{MODESEL} = V_{IN}$ (Note 5)		0.5		mV/V	
$f_{OSC}$	Oscillator Frequency		●	1.8	2.25	2.7	MHz

3446fb

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り $V_{IN} = 3.6\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
R <sub>PFET</sub>	R <sub>DS(ON)</sub> of P-Channel FET	I <sub>SW</sub> = 500mA		0.13		Ω	
R <sub>NFET</sub>	R <sub>DS(ON)</sub> of N-Channel FET	I <sub>SW</sub> = -500mA		0.14		Ω	
I <sub>LSW</sub>	SW Leakage	V <sub>ENBUCK</sub> = 0V, V <sub>SW</sub> = 0V or 5.5V, V <sub>IN</sub> = 5.5V			±1	μA	
V <sub>ENBUCK</sub>	Buck Enable Pin Threshold		● 0.3	0.65	1	V	
I <sub>ENBUCK</sub>	Buck Enable Pin Leakage Current	V <sub>ENBUCK</sub> = 5.5V, All Other Pins Grounded	●		1	μA	
V <sub>MODESEL</sub>	Mode Select Pin Threshold		● 0.3	0.65	1	V	
I <sub>MODESEL</sub>	Mode Select Pin Leakage Current	V <sub>MODESEL</sub> = 5.5V, All Other Pins Grounded	●		1	μA	
g <sub>m</sub>	Error Amplifier Transconductance	V <sub>ITH</sub> = 0.6V		450	700	950	μA/V

各VLDO: 注記がない限り、 $V_{IN} = 3.6\text{V}$ 、 $V_{LVIN} = 1.5\text{V}$ 、 $V_{LVOUT} = 1.2\text{V}$

V <sub>LVIN</sub>	LV <sub>IN</sub> Pin Operating Voltage	(Note 6)	● 0.9		5.5	V	
I <sub>LVIN</sub>	LV <sub>IN</sub> Pin Operating Current	I <sub>OUT</sub> = 10μA	●	3	20	μA	
	LV <sub>IN</sub> Shutdown Current	V <sub>ENLDOx</sub> = 0V		1.5	2	μA	
V <sub>LVFB</sub>	Feedback Pin Regulation Voltage (Note 7)	1mA ≤ I <sub>OUT</sub> ≤ 300mA, 1.5V ≤ V <sub>LVIN</sub> ≤ 5.5V	●	0.395	0.400	0.405	V
			●	0.392	0.400	0.408	V
I <sub>LVFB</sub>	Feedback Pin Input Current	V <sub>LVFB</sub> at Regulation	●	2	±10	nA	
I <sub>LVOUT(MAX)</sub>	Continuous Output Current		●	300		mA	
	Short-Circuit Output Current			760		mA	
V <sub>ENLDOx</sub>	LDO Enable Pin Threshold		● 0.3	0.65	1	V	
I <sub>ENLDOx</sub>	LDO Enable Pin Leakage Current	V <sub>ENLDOx</sub> = 5.5V, All Other Pins Grounded	●		1	μA	
	Output Voltage Load Regulation (Referred to the LV <sub>FB</sub> Pin)	ΔI <sub>OUT</sub> = 1mA to 300mA		-1		mV/A	
	LV <sub>FB</sub> Line Regulation (with Respect to the LV <sub>IN</sub> Pin)	V <sub>LVIN</sub> = 1.5V to 5.5V, V <sub>IN</sub> = 3.6V, V <sub>LVOUT</sub> = 1.2V, I <sub>OUT</sub> = 1mA		7.5		μV/V	
	LV <sub>FB</sub> Line Regulation (with Respect to the V <sub>IN</sub> Pin)	V <sub>LVIN</sub> = 1.5V, V <sub>IN</sub> = 2.7V to 5.5V, V <sub>LVOUT</sub> = 1.2V, I <sub>OUT</sub> = 1mA		0.44		mV/V	
V <sub>DO</sub>	LV <sub>IN</sub> - LV <sub>OUT</sub> Dropout Voltage	V <sub>IN</sub> = 2.8V, V <sub>LVIN</sub> = 1.5V, V <sub>LVFB</sub> = 0.37V, I <sub>OUT</sub> = 300mA (Note 9)		68	175	mV	

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** LTC3446Eは0°C~85°Cの温度範囲で性能仕様に適合することが保証されている。-40°C~85°Cの動作周囲温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。

**Note 3:** VLDOレギュレータが安定化状態に留まるのに必要な最小動作入力電圧V<sub>IN</sub>は次のとおりである。

$$V_{IN} \geq LV_{OUT(MAX)} + 1.4\text{V} \text{ および } V_{IN} \geq 2.7\text{V}$$

**Note 4:** 動作時消費電流はスイッチング周波数で供給される内部ゲート電荷により増加する。

**Note 5:** LTC3446はBUCKFBピンを降圧コンバータの誤差アンプの出力(つまり、I<sub>TH</sub>ピン)に接続する帰還ループでテストされる。

**Note 6:** VLDOレギュレータが安定化状態に留まるのに必要な最小動作入力電圧LV<sub>IN</sub>は次のとおりである。

$$LV_{IN} \geq LV_{OUT(MAX)} + 100\text{mV} \text{ および } LV_{IN} \geq 0.9\text{V}$$

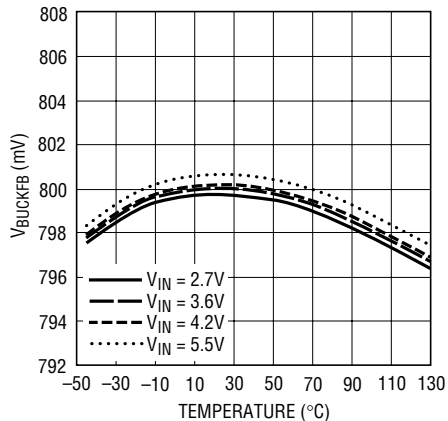
**Note 7:** 動作条件は最大接合部温度によって制限される。安定化された出力電圧の仕様は、入力電圧と出力電流のすべての可能な組合せに対して適用されるわけではない。最大入力電圧で動作しているときは、出力電流範囲を制限しなければならない。最大出力電流で動作しているときは、入力電圧範囲を制限しなければならない。

**Note 8:** PGOODがアサートされると、イネーブルされた全ての電源の帰還電圧がそれらの目標値の規定されたパーセンテージ内にあることを示している。

**Note 9:** DFNパッケージのドロップアウト電圧は、設計、特性評価および統計学的なプロセス・コントロールによって確認されている。

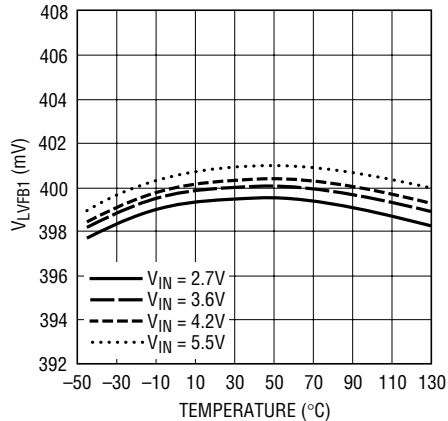
## 標準的性能特性

降圧の安定化された帰還電圧と温度



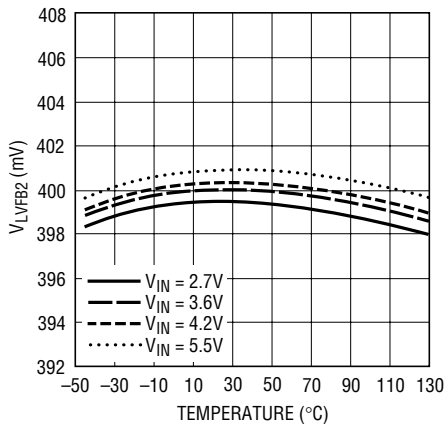
3446 G01

LD01の安定化された帰還電圧と温度



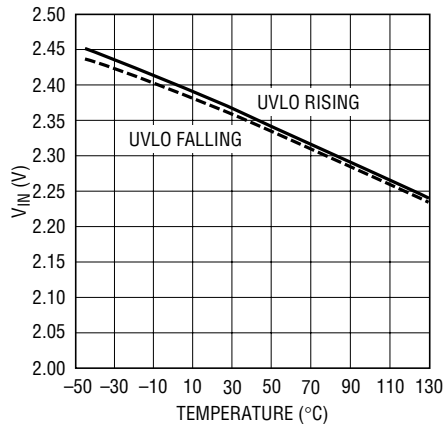
3446 G02

LD02の安定化された帰還電圧と温度



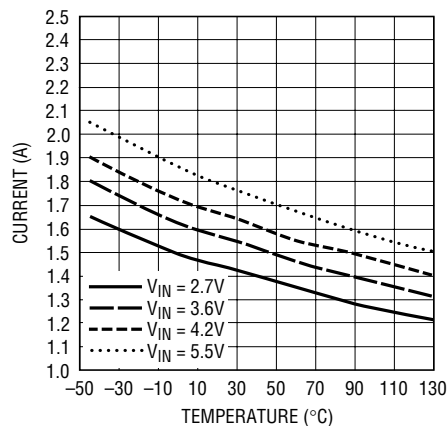
3446 G03

低電圧ロックアウト・スレッシュヨルドと温度



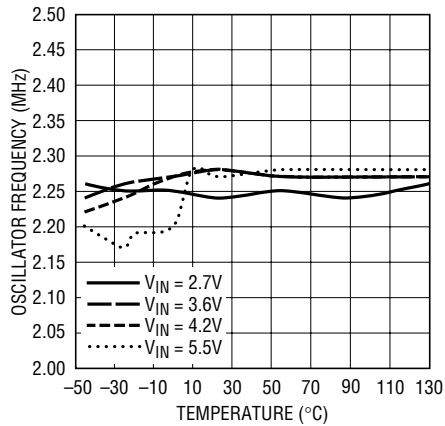
3446 G04

最大ピーク・インダクタ電流



3446 G05

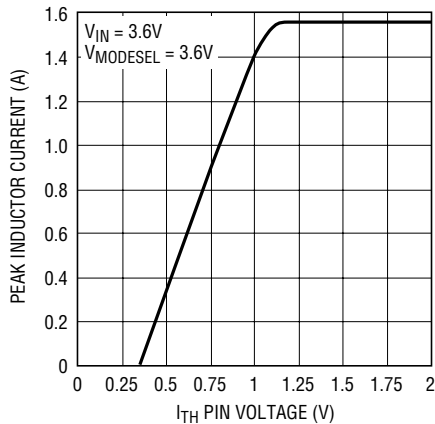
発振器周波数と温度



3446 G06

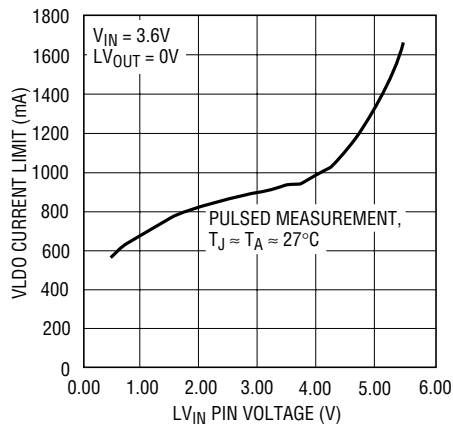
標準的性能特性

ピーク・インダクタ電流と $I_{TH}$ の電圧



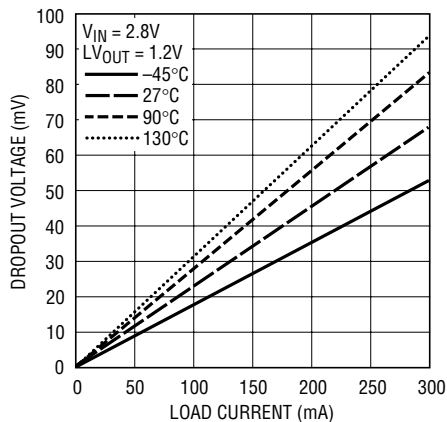
3446 G07

VLDOの電流制限と $LV_{IN}$ の電圧



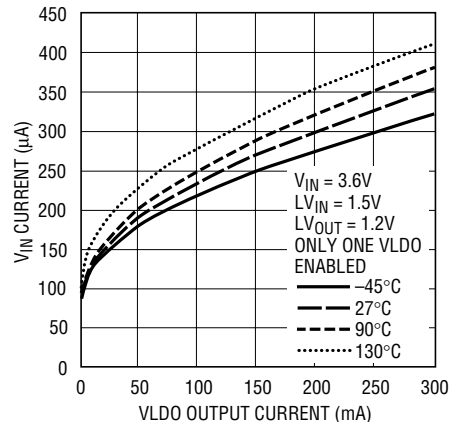
3446 G08

VLDOのドロップアウト電圧と負荷電流



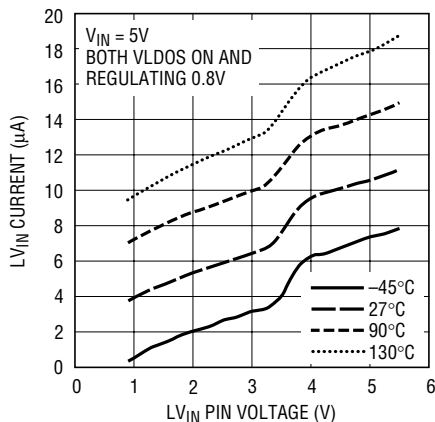
3446 G09

$V_{IN}$ のバイアス電流とVLDOの負荷電流



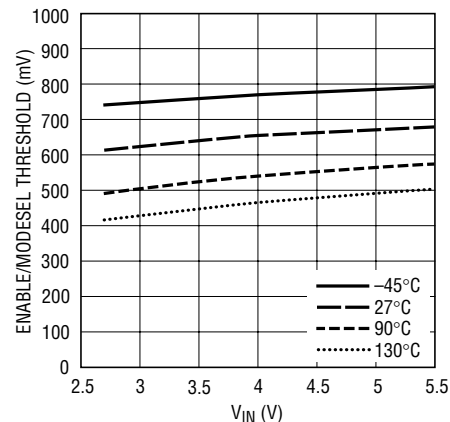
3446 G10

$LV_{IN}$ の無負荷時動作電流



3446 G11

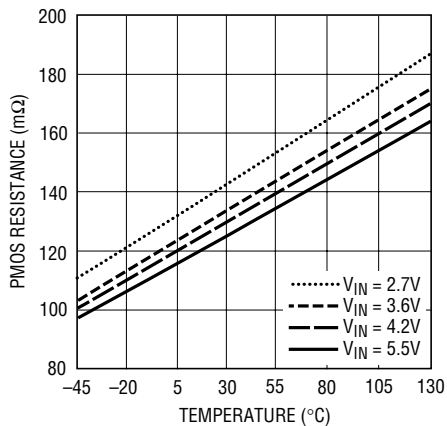
イネーブル/MODESELのスレッシュホールド



3446 G12

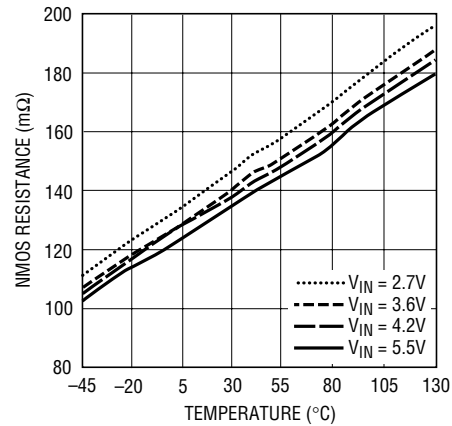
## 標準的性能特性

降圧のPMOSスイッチのオン抵抗



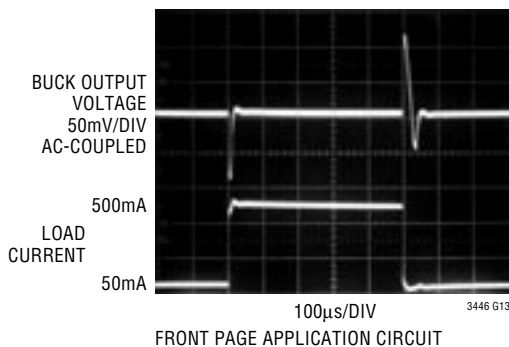
3446 G17

降圧のNMOSスイッチのオン抵抗



3446 G18

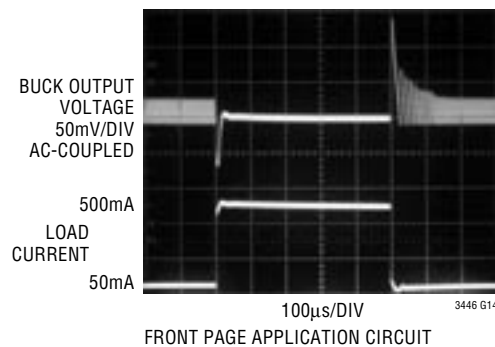
降圧の過渡応答  
(Burst Modeをディスエーブル)



3446 G13

FRONT PAGE APPLICATION CIRCUIT

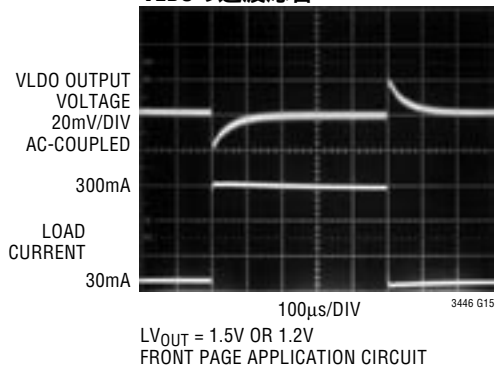
降圧の過渡応答  
(Burst Modeをイネーブル)



3446 G14

FRONT PAGE APPLICATION CIRCUIT

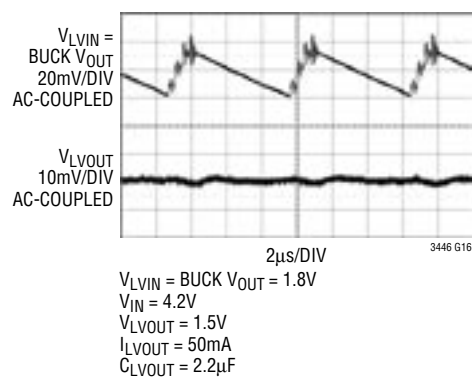
VLDOの過渡応答



3446 G15

LV<sub>OUT</sub> = 1.5V OR 1.2V  
FRONT PAGE APPLICATION CIRCUIT

VLDOの降圧DC/DC Burst Mode  
リップルの除去



3446 G16

VL<sub>IN</sub> = BUCK V<sub>OUT</sub> = 1.8V  
VIN = 4.2V  
VL<sub>OUT</sub> = 1.5V  
IL<sub>OUT</sub> = 50mA  
CL<sub>OUT</sub> = 2.2μF

## ピン機能

**MODESEL (ピン1)**: 軽負荷時に Burst Mode 動作またはパルス・スキップ動作を選択します。このピンを0.3Vより下に強制すると、軽負荷時に降圧コンバータを自動的に Burst Mode 動作にすることができます。このピンを1Vより上に強制すると、Burst Mode 動作を不許可にします。降圧コンバータは軽負荷時にサイクルをスキップします。このピンはフロート状態のままにしないでください。これはMOSゲート入力です。

**V<sub>IN</sub> (ピン2)**: LTC3446への入力電源。10 $\mu$ F以上のセラミック・コンデンサを使ってGNDに近づけてデカップリングする必要があります。

**I<sub>TH</sub> (ピン3)**: 降圧誤差アンプの出力およびサーボ・ループの補償ポイント。

**PGOOD (ピン4)**: オープン・ドレインNMOSの電源モニタ出力。

**LV<sub>OUT1</sub> (ピン5)**: 1番目のVLDOレギュレータの出力。

**LV<sub>IN</sub> (ピン6)**: LTC3446のVLDO回路への入力電源。少なくとも1 $\mu$ Fの低ESRセラミック・コンデンサを使ってLV<sub>IN</sub>をGNDにバイパスします。LTC3446の標準的アプリケーションでは、このピンを降圧コンバータの出力に接続しますが、そうしなくてもかまいません。VLDOレギュレータは降圧コンバータとは独立に使用することができます。

**LV<sub>OUT2</sub> (ピン7)**: 2番目のVLDOレギュレータの出力。

**LV<sub>FB2</sub> (ピン9)**: 2番目のVLDOレギュレータの帰還ピン。出力分割器をLV<sub>OUT2</sub>からLV<sub>FB2</sub>に接続し、LV<sub>OUT2</sub>の望みの安定化出力電圧を設定します。

**LV<sub>FB1</sub> (ピン10)**: 1番目のVLDOレギュレータの帰還ピン。出力分割器をLV<sub>OUT1</sub>からLV<sub>FB1</sub>に接続し、LV<sub>OUT1</sub>の望みの安定化出力電圧を設定します。

**ENLDO1/ENLDO2 (ピン11/ピン8)**: それぞれ1番目と2番目のVLDOレギュレータのイネーブル・ピン。このピンを1Vより上に強制すると対応するVLDOレギュレータをイネーブルし、このピンを0.3Vより下に強制するとそれをシャットダウンします。各VLDOレギュレータはシャットダウン時に<1 $\mu$ Aの電源電流を流します。このピンはフロート状態のままにしないでください。これはMOSゲート入力です。

**BUCKFB (ピン12)**: 降圧コンバータの帰還ピン。出力に接続された外部抵抗分割器からの帰還電圧を受け取ります。このピンからグラウンドへの外部抵抗は50k以下にします。

**ENBUCK (ピン13)**: LTC3446の降圧コンバータ回路のイネーブル・ピン。このピンを1Vより上に強制すると降圧コンバータをイネーブルし、このピンを0.3Vより下に強制するとそのコンバータをシャットダウンします。降圧コンバータはシャットダウン時に<1 $\mu$ Aの電源電流を流します。このピンはフロート状態のままにしないでください。これはMOSゲート入力です。

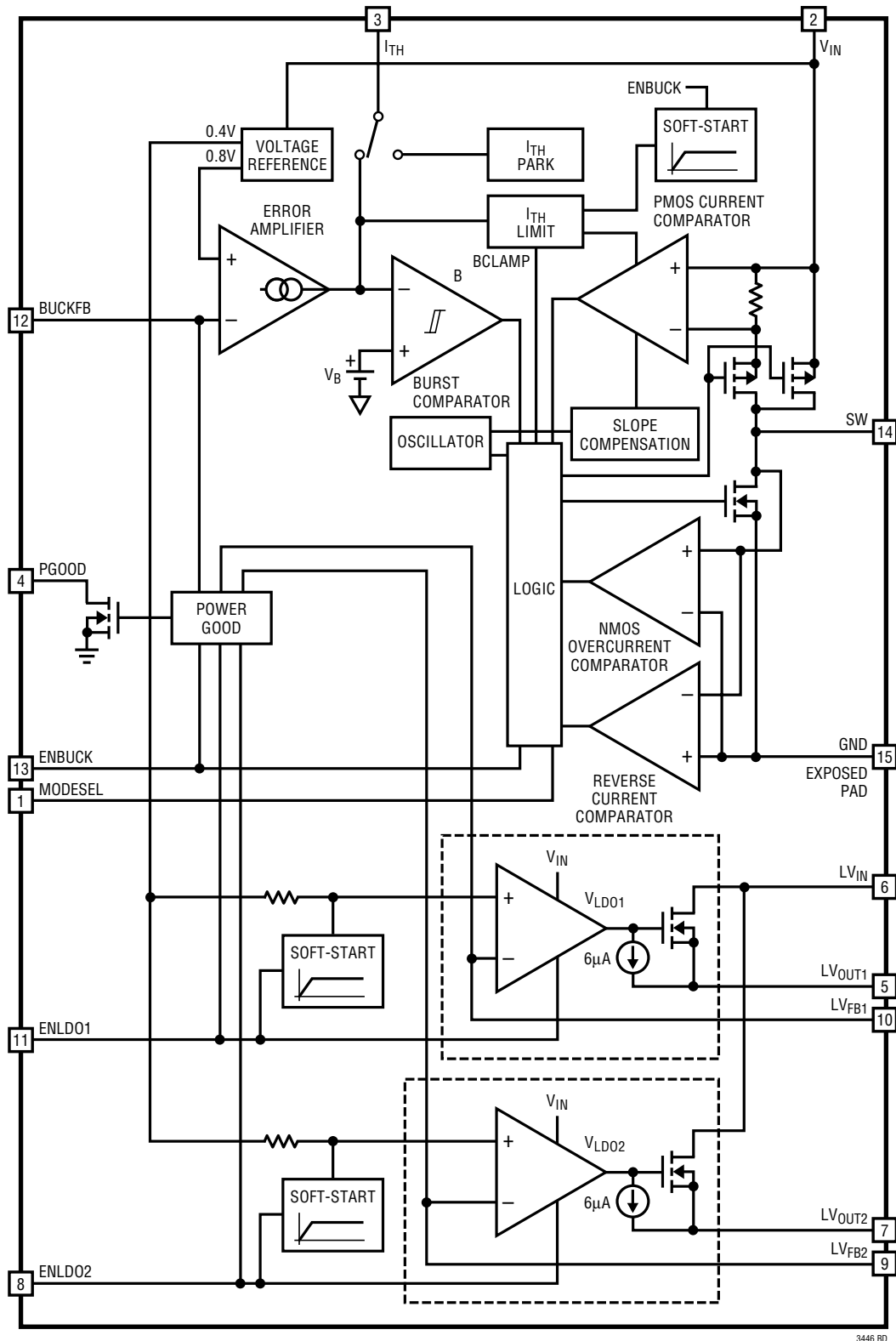
**SW (ピン14)**: インダクタへのスイッチ・ノードの接続ピン。このピンは内部のメイン・パワーMOSFETスイッチと同期パワーMOSFETスイッチのドレインに接続されています。

**露出パッド (ピン15)**: グラウンド。露出パッドは唯一のグラウンドであり、電気的接続と定格熱性能を与えるため、PCBのグラウンドに接続する必要があります。



# LTC3446

## ブロック図





## 動作

LTC3446は固定周波数、電流モードの同期整流式降圧コンバータと2個のVLDO (very low dropout) リニアDCレギュレータを組み合わせて、単一の高電圧入力源から最多3つの高効率、低電圧の出力を供給することができます。各出力は独立にイネーブルまたはディスエーブルすることができ、個別の独立したソフトスタート回路を備えており、突入電流を減らすのに役立ちます。パワーグッド回路は3つの全ての電源をモニタします。LTC3446は低電圧ロックアウト回路を内蔵しており、入力電圧が約2.4Vより下に下がるとデバイスをシャットダウンして不安定動作を防ぎます。

### 同期整流式降圧動作

降圧コンバータは高入力電圧 ( $V_{IN}$ ) から電力を取り入れ、それを低出力電圧 ( $V_{OUT}$ ) で供給します。LTC3446内部の降圧コンバータは広い範囲の  $V_{IN}$ 、 $V_{OUT}$  および負荷条件で80%を超える効率の電力変換を達成しますが、リニアレギュレータは物理法則によって最大  $(V_{OUT}/V_{IN}) \times 100\%$  の効率に制限されます。

### 主制御ループ

通常動作時、内部発振器は固定周波数2.25MHzのクロックを発生します。トップ・パワー・スイッチ (PチャネルMOSFET) がクロック・サイクルの始点でオンします。インダクタ電流が  $I_{TH}$  ピンの電圧によって設定されるピーク値まで増加します。次いでトップ・スイッチがオフし、インダクタに蓄えられたエネルギーがボトム・スイッチ (NチャネルMOSFET) を通って次のクロック・サイクルまで負荷に流れます。

ピーク・インダクタ電流は  $I_{TH}$  ピンの電圧によって制御されます。この電圧は誤差アンプEAの出力です。このアンプはBUCKFBピンを0.8Vリファレンスと比較します。負荷電流が増加すると、BUCKFB電圧が減少し、リファレンスよりもわずかに下がります。この減少により、誤差アンプは平均インダクタ電流が新しい負荷電流に合致するまで  $I_{TH}$  の電圧を上昇させます。

ENBUCKピンをグラウンドに引き下げると、メイン制御ループがシャットダウンします。ENBUCKを“H”にすると、ソフトスタートがイネーブルされます。ソフトスタートはENBUCKが“H”になった後最初の1ミリ秒の間ピーク・インダクタ電流が最大値に達するのを制限します。

### 過電流保護

降圧出力が偶然グラウンドに短絡した場合のインダクタ電流の暴走を防ぐため、LTC3446にはボトム・スイッチNMOSの過電流制限が備わっており、次のように動作します。

降圧出力がグラウンドに短絡すると、インダクタ電流はその最大ピーク・レベル ( $I_{MAXP}$ ) に上昇し、発振器サイクル毎に、PMOSトップ・スイッチはその最小デューティ・サイクルの間だけオンし、ボトムスイッチNMOSがサイクルの残りの時間オンします。インダクタ、スイッチおよび寄生抵抗の電圧降下を一時無視すると (これらは、ほとんどのアプリケーションでは、降圧コンバータの効率を最大にするため、小さくなるように設計されています)、「PMOSがオンしているとき  $V_{IN}$  電源電圧がインダクタの両端に加わり、インダクタ電流が増加するが、NMOSがオンするときインダクタの電流を減少させる出力電圧はインダクタ両端に加わらない」ということが1次近似では正しいと言えます。インダクタ電流はサイクル毎に一段づつ上昇し、降圧デバイスの破壊に至る可能性があります。

NMOS過電流制限はNMOSボトム・スイッチを流れる電流を検出することによりこれを防ぐのに役立ち、この電流が過電流制限レベル ( $I_{MAXN}$ ) を超える限り、それは:

1. NMOSをオン状態に保って、寄生抵抗の小さな電圧降下を可能にしてインダクタ電流を減らします。
2. PMOSがオンするのを許さず、追加エネルギーがシステムに供給されるのを防ぎます。

### 低電流動作

MODESELピンは軽負荷電流での降圧コンバータの振る舞いを制御し、効率、出力リップルおよびノイズを最適化します。負荷が比較的軽く、MODESELが接地されているとき、降圧コンバータは自動的にBurst Mode動作に切り替わり、PMOSスイッチは固定周波数ではなく負荷需要に応じて間欠的に動作します。Burst Mode動作の間、各スイッチ・サイクル毎に固定周波数動作の場合より多くのエネルギーが供給され、供給されるエネルギー1単位当りのスイッチング損失を最小に抑えます。軽負荷での支配的電力損失はパワーMOSFETのゲート電荷のスイッチング損失なので、Burst Mode動作は軽負荷での効率を劇的に改善することができます。

## 動作

その代償として、固定周波数動作に比べて出力リップルが高くなり、2.25MHzのクロック周波数より低いノイズが生じます。

代わりにMODESELが $V_{IN}$ に接続されると、パルス・スキップ・モードが選択されます。このモードでは、降圧コンバータは非常に軽い負荷まで固定周波数でスイッチングを継続し、最終的にはパルスをスキップし始めます。固定周波数動作が軽負荷まで拡張されますので、低出力リップルが維持され、どんな結合ノイズや放射ノイズもクロック周波数またはそれより高い周波数になります。代償として、Burst Mode動作に比べて効率が下がります。

### ドロップアウト動作

入力電源電圧が出力電圧に向かって低下すると、デューティ・サイクルが100%に増加しますが、これはドロップアウト状態として知られています。ドロップアウトではPMOSスイッチが連続的にオンし、このときの出力電圧は、入力電圧からPMOSスイッチと外部インダクタの電圧降下を差し引いた電圧に等しくなります。

### VLDOリニア・レギュレータの動作

LTC3446の2個のマイクロパワーVLDO (very low dropout) リニア・レギュレータはわずか0.9Vの入力電圧まで動作します。各VLDOレギュレータはわずか70mVの標準ドロップアウト電圧で300mAの出力電流を供給可能な高精度出力を備えています。出力のバイパスは、1 $\mu$ Fの1個のセラミック・コンデンサだけで十分です。これらのVLDOレギュレータはリファレンス電圧が400mVと低いので、普通のLDOで利用可能な電圧よりはるかに低い電圧にプログラムできます。

ブロック図に示されているように、 $V_{IN}$ 入力電源が内部リファレンスに給電し、VLDO回路にバイアスを与えますが、高効率のレギュレーションのため、全ての出力電流は $L_{VIN}$ 入力から直接供給されます。1個のVLDO当りの消費電源電流 $I_{LVIN} = 4\mu A$ 、 $I_{VIN} = 80\mu A$ は、シャットダウン状態では $I_{LVIN} < 2\mu A$ 、 $I_{VIN} < 1\mu A$ に低下しますので、バッテリー駆動システムに適しています。

各VLDOには電流制限保護が備わっています。フォロウ出力段の高速過渡応答により、ほとんどのLDOレギュレータのアーキテクチャに本来的な、ドロップアウト電圧、消費電流および負荷過渡応答の間の従来のトレードオフが克服されています。オーバーシュート検出回路が内蔵されており、重負荷から軽負荷に移るとき出力を安定化状態に戻します(「負荷ダンプ」処理)。

### パワーグッド回路の動作

LTC3446は電源モニタを内蔵しています。イネーブルされている各電源の帰還電圧はウィンドウ・コンパレータによってモニタされ、その目標値の8%以内かどうか判定されます。全てそうであれば、PGOODピンが高インピーダンスになります。どの電源もイネーブルされていなければ、またはイネーブルされている電源のどれかがその目標値から8%以上外れていると、PGOODピンは内部のオープン・ドレインNMOSによってグラウンドにドライブされます。

PGOODピンは、 $V_{IN}$ ピンの電圧には関係なく、最大5.5Vの電源電圧にプルアップ抵抗を介して接続することができます。

## アプリケーション情報

一般的なLTC3446の応用回路を図1に示します。外部部品の選択は出力電圧と負荷条件に支配されます。以下の説明は2つの部分に分かれます。最初の部分では降圧レギュレータの設計、2番目の部分ではリニアVLDOレギュレータの使用法を取り上げます。

### 降圧レギュレータの設計

降圧レギュレータの設計は望みのリップル電流に基づくL1インダクタの選択から始まります。L1を選択したら、出力電圧リップルの要件に基づいてC<sub>IN</sub>とC<sub>OUTB</sub>を選択することができます。出力電圧はR1とR2によってプログラムされ、ループ応答はR<sub>ITH</sub>とC<sub>ITH</sub>の選択によって最適化することができます。

### インダクタの選択

インダクタは動作周波数には影響しませんが、インダクタの値はリップル電流に直接影響を与えます。インダクタ・リップル電流 $\Delta I_L$ は次式で示すようにインダクタンスが高いほど減少し、V<sub>IN</sub>またはV<sub>OUTB</sub>が高いほど増加します。

$$\Delta I_L = \frac{V_{OUTB}}{f_0 \cdot L} \cdot \left(1 - \frac{V_{OUTB}}{V_{IN}}\right)$$

大きな $\Delta I_L$ の値を許容すれば低インダクタンスを使用できますが、出力電圧リップルが高くなり、コア損失が大きくなり、出力電流能力が低下します。

リップル電流を設定するための妥当な出発点は $\Delta I_L = 0.3 \cdot I_{MAXP}$ です。ここで、I<sub>MAXP</sub>はピーク・スイッチ電流リミットです。最大入力電圧で最大リップル電流 $\Delta I_L$ が発生します。リップル電流が規定された最大値を超えないようにするには、次式に従ってインダクタンスを選択します。

$$L = \frac{V_{OUTB}}{f_0 \cdot \Delta I_L} \cdot \left(1 - \frac{V_{OUTB}}{V_{IN(MAX)}}\right)$$

インダクタンス値はBurst Mode動作にも影響を与えます。ピーク・インダクタ電流がバースト・クランプによって設定されたレベルより下に下がると、低電流動作からの移行が開始されます。インダクタンス値が小さいとリップル電流が大きくなるので、この移行が低負荷電流で起きるようになります。このため、低電流動作範囲の上の部分での効率が低下します。Burst Mode動作では、インダクタンス値が小さくなるとバースト周波数が上がります。

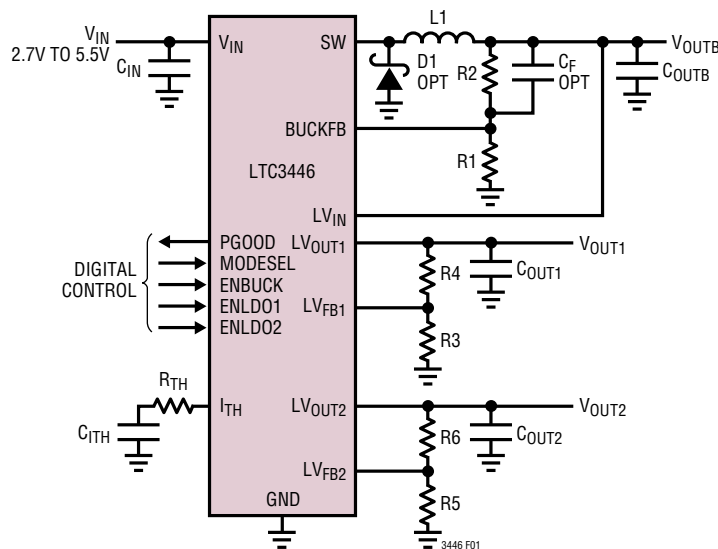


図1. 一般的LTC3446のアプリケーション回路

## アプリケーション情報

### インダクタのコアの選択

コアの材質と形状が異なると、インダクタのサイズ/電流の関係および価格/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされた壺型コアは小型で、エネルギー放射は大きくありませんが、類似の電気特性を有する鉄粉コアのインダクタより一般に高価です。使用するインダクタの種類を選択は、LTC3446の動作条件に依存するよりも、価格とサイズの条件や放射フィールド/EMIの条件に多くの場合依存します。LTC3446のアプリケーションで適切に動作する標準的の表面実装インダクタをいくつか表1に示します。

表1. 標準的の表面実装インダクタ

MANUFACTURER	PART NUMBER	VALUE	MAX DC CURRENT	DCR	HEIGHT
Toko	A914BYW-2R2M-D52LC	2.2μH	2.05A	49mΩ	2mm
Toko	A915AY-2ROM-D53LC	2μH	3.3A	22mΩ	3mm
Coilcraft	D01608C-222	2.2μH	2.3A	70mΩ	3mm
Coilcraft	LP01704-222M	2.2μH	2.4A	120mΩ	1mm
Sumida	CDRH4D282R2	2.2μH	2.04A	23mΩ	3mm
Sumida	CDC5D232R2	2.2μH	2.16A	30mΩ	2.5mm
Taiyo Yuden	N06DB2R2M	2.2μH	3.2A	29mΩ	3.2mm
Taiyo Yuden	N05DB2R2M	2.2μH	2.9A	32mΩ	2.8mm
Murata	LQN6C2R2M04	2.2μH	3.2A	24mΩ	5mm
Würth	744042001	1μH	2.6A	20mΩ	2mm

### キャッチ・ダイオードの選択

ほとんどのアプリケーションでは不要ですが、図1に示されているオプションのダイオードD1を含めると、アプリケーションによっては小さな効率向上を実現することができます。このダイオードは同期スイッチがオフのとき電流を流します。Burst Mode動作やパルス・スキップ・モードを使うと、同期スイッチは低電流でオフし、残りの電流はこのオプションのダイオードを流れます。ダイオードの定格を超えないように、ダイオードのピーク電流と平均電力消費を適切に指定することが重要です。ショットキー・ダイオードの主要な問題は、それらの寄生容量によって効率が低下することで、通常はLTC3446回路で与えられる利点を打ち消してしまいます。ショット

キー・ダイオードがもたらすおそれのある別の問題は高い温度でリーク電流が大きくなることです。このため、低電流での効率が低下する可能性があります。

キャッチ・ダイオードを使うときは、リードを短くし、適切な接地を行って、リングングや消費電力の増加を防ぐことを忘れないでください。

### 入力コンデンサ(C<sub>IN</sub>)の選択

連続モードでは、コンバータの入力電流はデューティ・サイクルがほぼV<sub>OUTB</sub>/V<sub>IN</sub>の方形波になります。大きな過渡電圧を防止するには、最大RMS電流に対応できる大きさの低等価直列抵抗(ESR)の入力コンデンサを使用する必要があります。コンデンサの最大RMS電流は次式で与えられます。

$$I_{RMS} \approx I_{MAX} \frac{\sqrt{V_{OUTB}(V_{IN} - V_{OUTB})}}{V_{IN}}$$

ここで、最大平均出力電流I<sub>MAX</sub>はピーク電流からピーク・トゥ・ピーク・リップル電流の半分を差し引いたものに等しくなります(I<sub>MAX</sub> = I<sub>MAXP</sub> - ΔI<sub>L</sub>/2)。

この式はV<sub>IN</sub> = 2V<sub>OUTB</sub>のとき最大値をとります。ここで、I<sub>RMS</sub> = I<sub>OUT</sub>/2です。大きく変化させてもそれほど状況が改善されないため、一般にこの単純なワーストケース条件が設計に使用されます。コンデンサのメーカーのリップル電流定格は多くの場合わずか2000時間の寿命時間によって規定されていることに注意してください。このため、コンデンサをさらにデレーティングする、つまり要求条件よりも高い温度定格のコンデンサを選択することを推奨します。サイズまたは高さの設計条件に適合させるため、複数のコンデンサを並列に接続することもできます。すべてセラミック・コンデンサを使うソリューションを採用しない場合は、高周波のデカップリングのために、0.1μF~1μFのセラミック・コンデンサをV<sub>IN</sub>に追加することも推奨します。



## アプリケーション情報

### 出力コンデンサ(C<sub>OUTB</sub>)の選択

C<sub>OUTB</sub>の選択は、電圧リップルおよび負荷ステップに対する過渡応答を小さくするために必要なESRによって決まります。一般に、ESRの要件が満たされると、その容量はフィルタ機能にとって十分です。出力リップル $\Delta V_{OUTB}$ は次式で決定されます。

$$\Delta V_{OUTB} \approx \Delta I_L \left( ESR + \frac{1}{8f_0 C_{OUTB}} \right)$$

ここで、 $f = 2.25\text{MHz}$ 、 $C_{OUTB}$  = 出力容量、 $\Delta I_L$  = インダクタのリップル電流です。 $\Delta I_L$ は入力電圧に応じて増加するので、出力リップルは入力電圧が最大るとき最大になります。

C<sub>OUTB</sub>のESRの条件が満たされれば、すべてセラミックを使ったソリューションの場合を除いて、一般に実効電流定格はI<sub>ripple(P-P)</sub>の条件をはるかに上回ります。

表面実装のアプリケーションでは、アプリケーションの要求する容量、ESRまたは実効電流の条件を満たすため、複数のコンデンサの並列接続が必要になることがあります。アルミ電解、特殊ポリマー、セラミック、および乾式タンタルの各コンデンサはすべて表面実装パッケージで入手できます。三洋製のOS-CON半導体誘電体コンデンサは、アルミニウム電解コンデンサの中で(ESR・サイズ)の積が最も小さいものですが、やや高価です。三洋製のPOSCAPなど特殊ポリマー・コンデンサはESRが非常に小さいのですが、他のタイプに比べて容量密度が低くなります。タンタル・コンデンサは最高の容量密度をもっていますが、ESRが大きく、スイッチング電源に使うためにサージテストされていることが必須条件です。ケースの高さが2mm~4mmの表面実装タンタル・コンデンサのAVX TPSシリーズが最適です。アルミ電解コンデンサのESRははるかに大きいのですが、リップル電流定格および長期信頼性に対して配慮すれば、コスト要求の非常に厳しいアプリケーションでよく使用されます。セラミック・コンデンサはESRが小さくコストも低いが容量密度も低く、電圧係数と温度係数が高く、可聴圧電効果を示します。さらに、寄生インダクタンスをともなったセラミック・コンデンサはQが高く、大きなリングングを引き

起こすことがあります。他のコンデンサのタイプにはパナソニックの特殊ポリマー(SP)コンデンサがあります。

ほとんどの場合、高周波デカップリングのために0.1 $\mu\text{F}$ ~1 $\mu\text{F}$ のセラミック・コンデンサもメイン・コンデンサと並列にLTC3446の近くに配置します。

### 入力と出力のセラミック・コンデンサ

値の大きな低価格セラミック・コンデンサが今では小さなケース・サイズで入手できるようになりました。これらのコンデンサのESRは非常に小さいのでスイッチング・レギュレータに使いたくなります。ただし、ESRが小さすぎてループの安定性の問題を引き起こすことがあります。固体タンタル・コンデンサのESRは5kHz~50kHzにループの「ゼロ」を生じます。これは許容できるループ位相マージンを与えるのに役立ちます。セラミック・コンデンサは300kHzを超えても容量を保ち、通常、ESRが効果を発揮する前に自己のESLと共振します。また、セラミック・コンデンサは温度の影響を受けやすいので、設計者は動作温度範囲にわたるループの安定性をチェックする必要があります。大きな温度係数と電圧係数の影響を最小に抑えるため、X5RまたはX7Rのセラミック・コンデンサだけを使ってください。太陽誘電、TDK、および村田製作所から最適のセラミック・コンデンサを入手することができます。

入力と出力にセラミック・コンデンサだけを使う場合、十分注意する必要があります。セラミック・コンデンサを入力に使い、ACアダプタなど長いコードを通して電源を供給すると、出力の負荷ステップによってV<sub>IN</sub>ピンにリングングが誘起されることがあります。よくても、このリングングが出力に結合して、ループの不安定性と誤認されることがあります。最悪の場合、この入力のリングングがデバイスに損傷を与えるほど大きくなる可能性があります。

セラミック・コンデンサのESRは非常に小さいので、入力コンデンサと出力コンデンサは代りに電荷保存の要件を満たす必要があります。負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。

## アプリケーション情報

帰還ループが応答するのに要する時間は補償部品と出力コンデンサのサイズに依存します。負荷ステップに応答するには標準で3~4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。出力の垂下 $V_{DROOP}$ は通常最初のサイクルの直線的な低下の約2~3倍です。したがって、およそ以下の出力コンデンサのサイズから開始するのが良いでしょう。

$$C_{OUTB} \approx 2.5 \frac{\Delta I_{OUT}}{f_0 \cdot V_{DROOP}}$$

デューティ・サイクルと負荷ステップの要求条件に依存して、さらに大きな容量が必要になることがあります。

ほとんどのアプリケーションでは、電源のインピーダンスは非常に小さいので、入力コンデンサは単に高周波をバイパスするのに必要です。ほとんどのアプリケーションでは、普通の10 $\mu$ Fセラミック・コンデンサで十分です。

### 降圧コンバータの出力電圧の設定

降圧コンバータは、図1に示されているように、帰還ピン(BUCKFB)と信号グラウンドの間に0.8Vのリファレンス電圧を発生します。出力電圧は次式に従って抵抗分割器によって設定されます。

$$V_{OUTB} \approx 0.8V \left( 1 + \frac{R2}{R1} \right)$$

R1は50k以下にします。BUCKFBラインはインダクタやSWラインなどのノイズ源から離して配線するように十分注意してください。

高周波応答を改善するために、図1に示されているようにフィードフォワード・コンデンサ( $C_F$ )を追加することができます。コンデンサ $C_F$ はR2とともに高い周波数のゼロを作って位相リードを与え、位相マージンを改善します。

### 降圧コンバータのシャットダウンとソフトスタート

ENBUCKピンはLTC3446の降圧コンバータをイネーブルまたはシャットダウンします。**このピンはフロート状態のままにしないでください。**ENBUCKをグラウンドに接続すると降圧コンバータをディスエーブルします。ENBUCKをグラウンドの1V上より上にすると降圧コンバータをイネーブルします。

降圧コンバータがシャットダウン状態から出ると、内部のソフトスタート・クランプが、内部ピーク・インダクタ電流リミットを1ミリ秒にわたって徐々に増加させることにより、 $V_{IN}$ からのサージ電流を減少させます。

### 降圧コンバータの過渡応答のチェック

OPTI-LOOP補償により、広範な負荷と出力コンデンサに対して過渡応答の最適化を図ることができます。 $I_{TH}$ ピンが備わっているので制御ループ動作を最適化できだけでなく、DC結合され、ACフィルタを備えた閉ループ応答のテスト・ポイントが与えられます。このテスト・ポイントでのDCステップ、立上り時間、およびセトリングは、真の閉ループ応答を反映します。2次特性が支配的なシステムを想定すれば、位相マージンや減衰係数はこのピンで見られるオーバーシュートのパーセンテージを使って推定することができます。このピンの立上り時間を調べることにより、帯域幅も推定できます。

表紙の「標準的応用例」に示されている $I_{TH}$ ピンの外部部品はほとんどのアプリケーションにおいて妥当な出発点となります。直列R-Cフィルタにより、支配的なポール-ゼロ・ループ補償が設定されます。これらの値は、プリント基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、過渡応答を最適化するために多少は(推奨値の0.5倍~2倍)変更することができます。さまざまなタイプと値によってループ帰還係数と位相が決まるので、まず出力コンデンサを選択する必要があります。立上り時間が1 $\mu$ s~10 $\mu$ sの、全負荷電流の20%~100%の出力電流パルスによって、帰還ループを開くことなく全体的なループの安定性を判断することができる出力電圧波形と $I_{TH}$ ピンの波形が発生します。

## アプリケーション情報

スイッチング・レギュレータは負荷電流ステップに対して応答するのに数サイクルを要します。負荷ステップが生じると、 $V_{OUTB}$ は $\Delta I_{LOAD} \cdot ESR$ に等しい量だけ直ちにシフトします。ここで、 $ESR$ は $C_{OUT}$ の等価直列抵抗です。 $\Delta I_{LOAD}$ はさらに $C_{OUTB}$ の充電または放電を開始し、レギュレータが $V_{OUTB}$ をその定常値に戻すために使う帰還誤差信号を発生します。この回復時間のあいだ、安定性に問題があることを示すオーバーシュートやリングングがないか $V_{OUTB}$ をモニタすることができます。

初期出力電圧ステップが帰還ループの帯域幅内にない場合があるため、位相マージンを決定するのに、標準的2次オーバーシュート/DC比を使用することはできません。ループの利得は $R$ を大きくすると増加し、ループの帯域幅は $C$ を小さくすると拡大します。 $C$ を減少させたのと同じ比率だけ $R$ を増加させるとゼロの周波数は変化しないので、帰還ループの最も重要な周波数範囲で位相を同じに保ちます。

出力電圧のセトリングの様子は閉ループ・システムの安定性に関係し、電源の実際の全体的性能を表します。制御ループ理論の要点を含む補償部品の最適化の詳細については、弊社の「アプリケーションノート76」を参照してください。

降圧レギュレータはドロップアウト状態で最大出力電流を供給する能力をもっていますが、入力電圧 $V_{IN}$ が $V_{OUT}$ に向かって低下するにつれ、インダクタ両端の電圧が減少するため、負荷ステップに対応する能力が低下することに注意する必要があります。ドロップアウトの近くで大きな負荷ステップに対応する能力を必要とするアプリケーションでは、SEPIC、Zeta、または単一インダクタを使ったポジティブ昇降圧など別のトポロジーを使います。

アプリケーションによっては、(1 $\mu$ Fを超える)大きな入力コンデンサが接続されている負荷がスイッチを介して接続されると、さらに大きなトランジェントが生じる可能性があります。放電した入力コンデンサが実質的に $C_{OUTB}$ と並列接続状態になるため、 $V_{OUT}$ が急速に降下します。負荷を接続するスイッチの抵抗が低く、しかも瞬間

的にドライブされると、どんなレギュレータでもこの問題を防止するだけ十分な電流を供給することはできません。解決策は負荷スイッチのドライバのターンオン速度を制限することです。ホットスワップ・コントローラは特にこの目的のために設計されており、電流制限、短絡保護、およびソフトスタート機能を通常備えています。

### 効率に関する検討事項

スイッチング・レギュレータのパーセント効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。パーセント表示の効率は次式で表すことができます。

$$\% \text{効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、 $L1$ 、 $L2$ などは入力電力に対するパーセンテージで表した個々の損失です。

回路内の電力を消費するすべての要素で損失が生じますが、LTC3446の回路の損失の大部分は4つの主な損失要因によって生じます。これらは1)LTC3446の $V_{IN}$ の電流、2)スイッチング損失、3) $I^2R$ 損失、4)その他の損失です。

1) $V_{IN}$ 電流は電気的特性に記載したDC電源電流であり、MOSFETドライバと制御回路の電流は含まれません。無負荷でも、 $V_{IN}$ 電流によって小さな(0.1%未満の)損失が発生し、この損失は $V_{IN}$ に従って増加します。

2)スイッチング電流はMOSFETドライバ電流および制御回路電流の和です。MOSFETドライバ電流はパワーMOSFETのゲート容量をスイッチングすることによって流れます。MOSFETゲートが“L”から“H”、そして再び“L”に切り替わるたびに、 $V_{IN}$ からグラウンドに微小電荷 $dQ$ が移動します。したがって、 $dQ/dt$ は $V_{IN}$ から流出する電流であり、一般にDCバイアス電流よりはるかに大きくなります。連続モードでは、 $I_{GATECHG} = f_o(QT + QB)$ です。ここで、 $QT$ と $QB$ は内部のトップとボトムのMOSFETスイッチのゲート電荷です。ゲート電荷損失は $V_{IN}$ に比例するので、それらの影響は電源電圧が高くなると顕著になります。



## アプリケーション情報

3)  $I^2R$ 損失は内部スイッチのDC抵抗 ( $R_{SW}$ ) と外部インダクタのDC抵抗 ( $R_L$ ) から計算されます。連続モードでは、インダクタ  $L$  を流れる平均出力電流は内部のトップ・スイッチとボトム・スイッチの間で「こま切れ」にされます。したがって、SWピンを見たときの直列抵抗は、次式のとおり、トップMOSFETとボトムMOSFETの両方の  $R_{DS(ON)}$  およびデューティ・サイクル (DC) の関数になります。

$$R_{SW} = (R_{DS(ON)TOP})(DC) + (R_{DS(ON)BOT})(1 - DC)$$

トップMOSFETとボトムMOSFETの両方の  $R_{DS(ON)}$  を、「標準的性能特性」の曲線から求めることができます。したがって、 $I^2R$ 損失は次式で求められます。

$$I^2R \text{ 損失} = I_{OUT}^2 (R_{SW} + R_L)$$

4) 銅トレースや内部バッテリーの抵抗など他の「隠れた」損失が携帯用システムではさらなる効率低下の原因になる可能性があります。これらの「システム」レベルの損失をシステム的设计に含めることが非常に重要です。内部バッテリーとヒューズの抵抗損失は、スイッチング周波数において  $C_{IN}$  の電荷蓄積を適切にし、ESRを非常に低くすれば最小に抑えることができます。デッドタイム中のダイオードの導通損失やインダクタのコア損失などその他の損失は、一般に全追加損失の2%以下にしかなりません。

## VLDOリニア・レギュレータの設計

## 調節可能な出力電圧

各VLDOレギュレータの出力電圧は、図2に示されているように、2個の外部抵抗の比によって設定されます。

VLDOレギュレータは出力をサーボ制御して、(グラウンドを基準にした)  $LV_{FB}$  ピンの電圧を(グラウンドを基準にして)  $0.4V$  に維持します。したがって、 $R_1$  の電流は  $0.4V/R_1$  に等しくなります。良好な過渡応答、安定性および精度を得るために  $R_1$  の電流は少なくとも  $8\mu A$  必要なので、 $R_1$  は  $50k$  を超えないようにします。 $R_2$  の電流は  $R_1$  の電流に  $LV_{FB}$  ピンのバイアス電流を加えたものです。 $LV_{FB}$  ピンのバイアス電流は標準で  $10nA$  より小さいので、出力電圧の計算では無視することができます。出力電圧は図2の式を使って計算することができます。シャットダウン時には出力がオフし、 $C_{OUT}$  が放電してしまうと抵抗分割器の電流はゼロになることに注意してください。

各VLDOレギュレータは  $LV_{FB}$  入力を基準にして  $-0.7\mu V/mA$  の比較的高い利得で動作します。したがって、 $1mA$  から  $300mA$  への負荷電流の変化により、 $LV_{FB}$  入力に  $-0.2mV$  の電圧降下が生じます。出力を基準にした変化を計算するには、単純に帰還ネットワークの利得(つまり、 $1 + R_2/R_1$ ) を掛けます。たとえば、 $1.2V$  の出力をプログラムするには、 $R_2/R_1 = 2$  を選択します。この例では、出力電流の  $1mA$  から  $300mA$  の変化により、出力に  $-0.2mV \cdot (1 + 2) = 0.6mV$  の電圧降下が生じます。

$LV_{FB}$  ピンは(使用される抵抗分割器に依存して)比較的高インピーダンスなので、これらのピンの浮遊容量を小さく抑え ( $<10pF$ )、誤差アンプ・ループの位相シフトを防ぎます。さらに、外部信号を  $LV_{FB}$  ピンに結合して望ましくない出力リップルを生じさせるおそれのある浮遊容量に特に注意を払います。

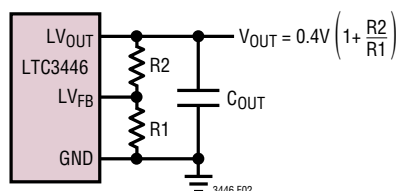


図2. VLDOレギュレータの出力電圧のプログラミング

## アプリケーション情報

最適性能を得るには、短いPCBトレースを使って各LV<sub>FB</sub>ピンをそれぞれの抵抗分割器に接続し、LV<sub>FB</sub>ピンへの他の全ての浮遊容量を最小に抑えます。

### VLDOレギュレータの出力容量と過渡応答

VLDOレギュレータは広い範囲のセラミック出力コンデンサで安定するように設計されています。出力コンデンサのESRが(特に小さなコンデンサの場合)安定性に影響を与えます。確実に安定させるため、ESRが $0.05\Omega$ 以下の最小 $1\mu\text{F}$ の出力コンデンサを推奨します。VLDOレギュレータはマイクロパワー・デバイスで、出力過渡応答は出力コンデンサの関数になります。出力容量の値を大きくすると、負荷電流の大きな変化に対してピーク変動が減り、過渡応答が改善されます。VLDOレギュレータによって電流を供給される個々の部品をデカップリングするのに使われるバイパス・コンデンサにより、出力コンデンサの実効値が増加することに注意してください。出力に

ESRの大きなタンタル・コンデンサや電解コンデンサを使うことができますが、ESRの小さなセラミック・コンデンサを並列に追加する必要があります。最小ESRやコンデンサの最大サイズに関する要件はありません。

セラミック・コンデンサを使用するには特に配慮が必要です。セラミック・コンデンサは様々な誘電体を使って製造されており、それぞれ温度や加えられる電圧によって動作が異なります。最も広く使われている誘電体はZ5U、Y5V、X5R、X7Rなどです。Z5UとY5Vの誘電体は小型のパッケージで高い容量を実現するには適していますが、図3と図4に示されているように、大きな電圧係数と温度係数を示します。2Vのレギュレータに使用する場合、 $1\mu\text{F}$ のY5Vコンデンサは動作温度範囲でその初期容量の最大75%を失う可能性があります。X5RとX7Rの誘電体を使うともっと特性が安定し、出力コンデンサとして使うのに通常適しています。

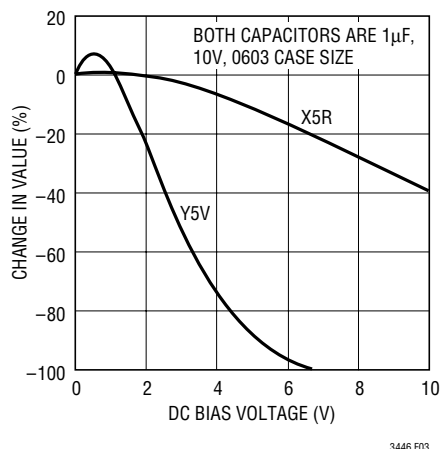


図3. セラミック・コンデンサのDCバイアス特性

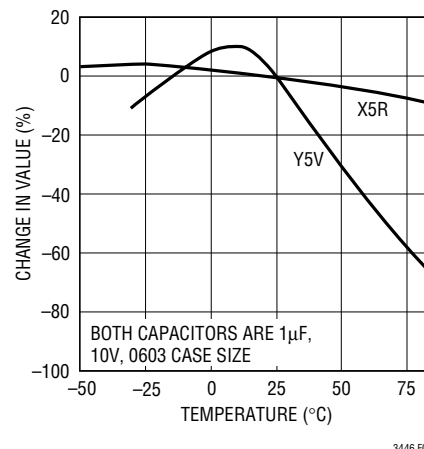


図4. セラミック・コンデンサの温度特性

## アプリケーション情報

X7Rタイプは全温度範囲にわたって安定性が優れており、X5Rタイプは安価で、大きな値のものが入手可能です。どんな場合でも出力容量は0.4 $\mu$ F以下に減少してはならず、そうでないと不安定になったり、性能が低下することがあります。

### VLDOの出力の短絡保護

VLDOレギュレータは短絡制限機能を内蔵しています。短絡状態の間、内部回路が自動的に出力電流を約760mAに制限します。

### VLDOレギュレータのソフトスタート

各VLDOレギュレータにはソフトスタート機能が組み込まれており、起動時に過度の電流が流れるのを防ぎます。VLDOレギュレータがイネーブルされると、ソフトスタート回路がVLDOレギュレータのリファレンス電圧を0Vから0.4Vに徐々に約600 $\mu$ sの時間をかけて増加させます。デバイスがイネーブルされてからLDOの出力が上昇し始めるまで700 $\mu$ sの短い遅延があります。スタートアップの出力波形を図5に示します。

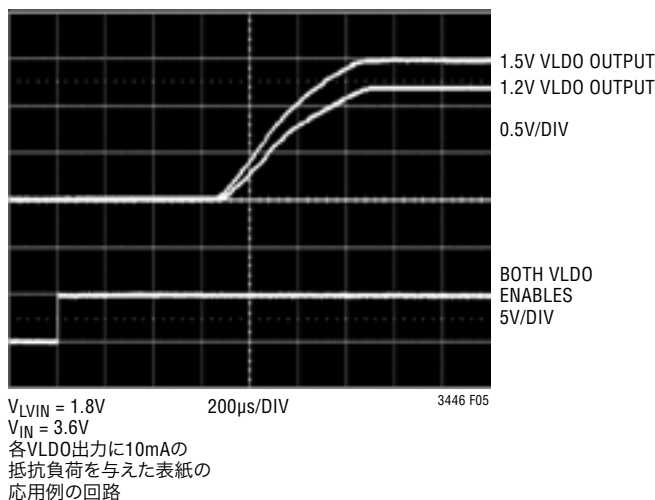
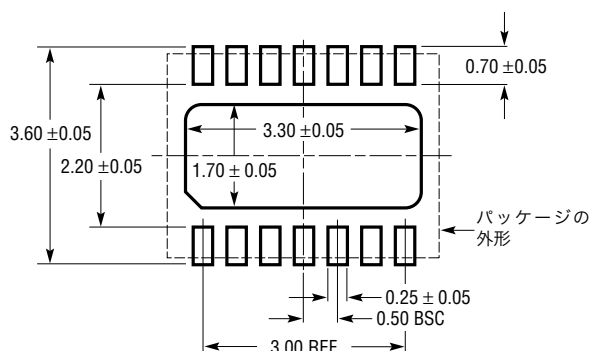


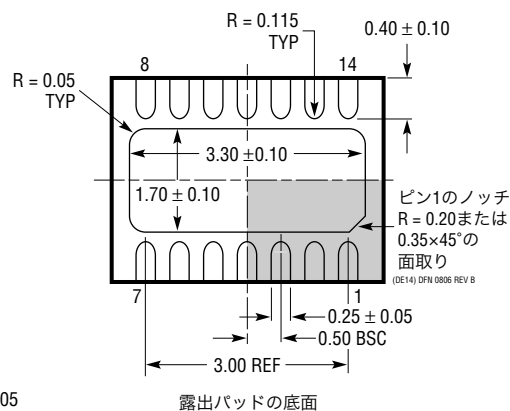
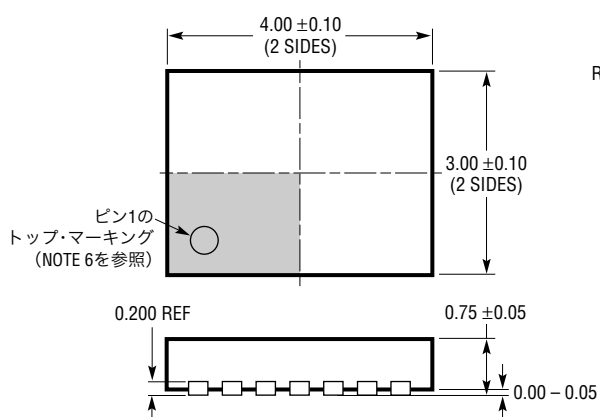
図5. VLDOレギュレータの出力の起動

## パッケージ寸法

DEパッケージ  
14ピン・プラスチックDFN (4mm×3mm)  
(Reference LTC DWG # 05-08-1708 Rev B)



推奨する半田パッドのピッチと寸法  
半田付けされない領域には半田マスクを使用する

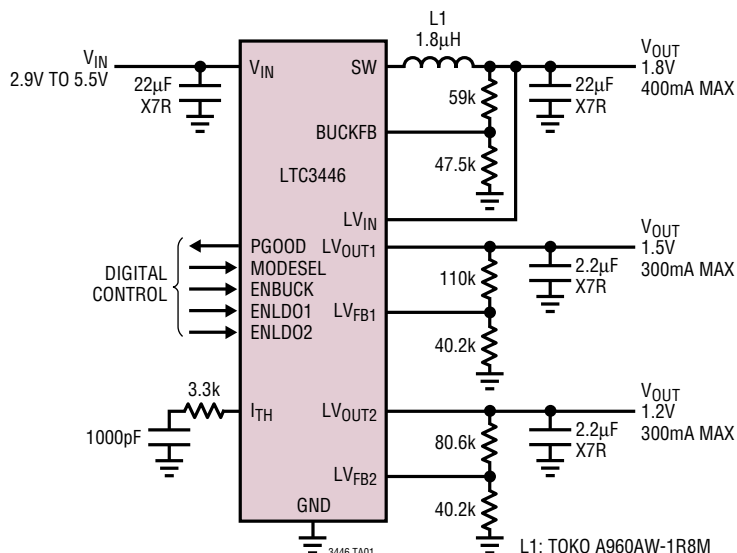


## 注記:

1. 図はJEDECパッケージ・アウトラインM0-229のバージョンのバリエーション(WGED-3)として提案
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。  
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージのトップとボトムのパイン1の位置の参考に過ぎない

# LTC3446

## 標準的応用例



## 関連製品

製品番号	説明	注釈
LT3023	デュアル、2×100mA、低ノイズ、マイクロパワー-LDO	$V_{IN}$ : 1.8V~20V、 $V_{OUT(MIN)}$ = 1.22V、 $V_{DO}$ = 0.30V、 $I_Q$ = 40µA、 $I_{SD}$ < 1µA、 $V_{OUT}$ = ADJ、DFNとMSパッケージ、低ノイズ < 20µV <sub>RMS(P-P)</sub> 、1µFのセラミック・コンデンサで安定動作
LT3024	デュアル100mA/500mA、低ノイズ、マイクロパワー-LDO	$V_{IN}$ : 1.8V~20V、 $V_{OUT(MIN)}$ = 1.22V、 $V_{DO}$ = 0.30V、 $I_Q$ = 60µA、 $I_{SD}$ < 1µA、 $V_{OUT}$ = ADJ、DFNとTSSOPパッケージ、低ノイズ < 20µV <sub>RMS(P-P)</sub> 、1µFのセラミック・コンデンサで安定動作
LTC3025	300mA、マイクロパワー、VLDOリニア・レギュレータ	$V_{IN}$ : 0.9V~5.5V、 $V_{OUT(MIN)}$ = 0.4V、必要なバイアス電圧: 2.7V~5.5V、 $V_{DO}$ = 45mV、 $I_Q$ = 50µA、 $I_{SD}$ < 1µA、 $V_{OUT}$ = ADJ、DFNパッケージ、1µFのセラミック・コンデンサで安定動作
LTC3407	デュアル600mA同期整流式降圧DC/DCレギュレータ	1.5MHz固定周波数電流モード動作、 $V_{IN}$ : 2.5V~5.5V、 $V_{OUT}$ : 最小0.6V、DFNとMSパッケージ
LTC3407-2	デュアル800mA同期整流式降圧DC/DCレギュレータ、2.25MHz	2.25MHz固定周波数電流モード動作、 $V_{IN}$ : 2.5V~5.5V、 $V_{OUT}$ : 最小0.6V、DFNとMSパッケージ
LTC3445	I <sup>2</sup> Cで制御可能な降圧レギュレータ、2個のLDOおよびバックアップ・バッテリー入力付き	600mA、1.5MHz電流モード降圧レギュレータ、I <sup>2</sup> Cでプログラム可能な $V_{OUT}$ : 0.85V~1.55V、2個の50mA LDO、PowerPath™制御付きバックアップ・バッテリー入力、QFNパッケージ
LTC3700	LDOレギュレータ付き降圧DC/DCコントローラ	$V_{IN}$ : 2.65V~9.8V、550kHz固定周波数動作

PowerPathはリニアテクノロジー社の商標です。

3446fb

20

リニアテクノロジー株式会社

〒102-0094 東京都千代田区紀尾井町3-6秀和紀尾井町パークビル8F  
TEL 03-5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp

0407 • PRINTED IN JAPAN

**LINEAR**  
TECHNOLOGY

© LINEAR TECHNOLOGY CORPORATION 2006