


消費電流100 μ Aの 高電圧、500mA、200kHz 降圧スイッチング・レギュレータ

特長

- 広い入力範囲: 3.3V~60V
- 80Vまでの負荷遮断(入力過渡)保護
- ピーク・スイッチ電流: 500mA
- Burst Mode[®]動作: 消費電流が100 μ A**
- 低いシャットダウン電流: $I_Q < 1\mu$ A
- Burst Mode動作を無効にできる
- 200kHzのスイッチング周波数
- 飽和スイッチ設計: 0.8 Ω オン抵抗
- デューティ・サイクルの全範囲でピーク・スイッチ電流を維持*
- 帰還リファレンス電圧: 1.25V
- 容易に同期可能
- ソフトスタート機能
- 熱特性が改善された小型10ピンDFNパッケージ

アプリケーション

- 高電圧電力変換
- 14Vおよび42Vの車載システム
- 産業用電源システム
- 配電システム
- バッテリ駆動システム
- パワードイーサネット

、LTC、LTはリニアテクノロジー社の登録商標です。Burst Modeはリニアテクノロジー社の登録商標です。他のすべての商標はそれぞれの所有者に所有権があります。
*6498466を含む米国特許によって保護されています。**条件については、「Burst Mode動作」のセクションを参照してください。

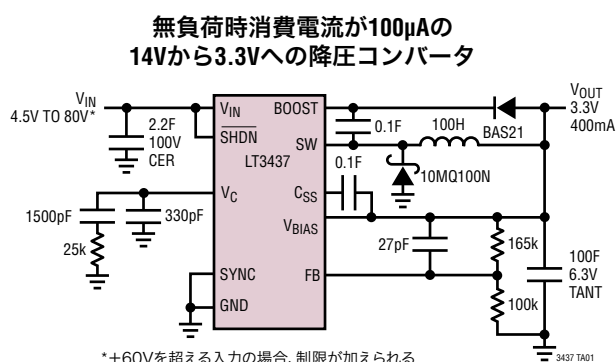
概要

LT[®]3437は、最大80Vの入力電圧を許容できる200kHzモノリシック降圧スイッチング・レギュレータです。必要な発振器、コントロール、およびロジック回路とともに、500mA、0.8 Ω の高効率スイッチを内蔵しています。電流モード方式を採用しているため、過渡応答が高速で、優れたループ安定性が得られます。

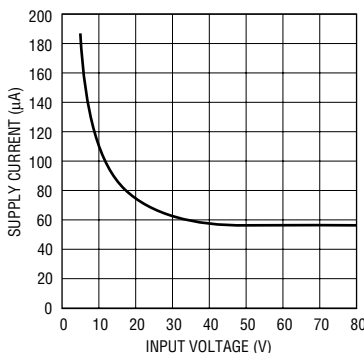
革新的な設計技術と新しい高電圧プロセスを採用することで、広い入力範囲で高い効率を達成します。低電流でBurst Mode動作を採用し、出力を使って内部回路をバイアスし、電源ブースト・コンデンサを使ってパワー・スイッチを完全に飽和させることにより、広い出力電流範囲にわたって効率を維持します。また、SYNCピンをロジック“H”にすることによってBurst Mode動作を無効にすることができます。この場合、軽負荷時の効率は低下しますが、リップルは低減されます。特許取得の回路により、デューティ・サイクル全域でピーク・スイッチ電流を維持します*。シャットダウンにより、消費電流を1 μ A以下まで低減します。また、ロジック・レベル入力を使用してSYNCピンをドライブすることにより、外部同期可能です。C_{SS}ピンから出力に1個のコンデンサを付加することで、出力電圧を制御しながらゆっくり上昇(ランプ)させることができます(ソフトスタート)。

LT3437は高さの低い(0.75mm) 3mm×3mm 10ピンDFNパッケージまたは16ピンTSSOPパッケージで供給されます。どちらのパッケージも熱抵抗が低い露出パッド・リードフレームを備えています。

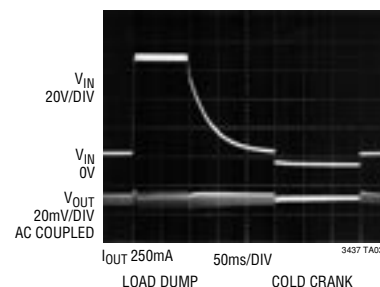
標準的応用例



電源電流と入力電圧



出力電圧過渡応答

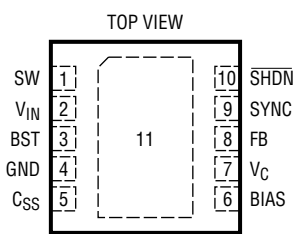
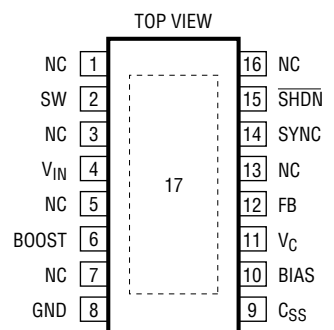


LT3437

絶対最大定格 (Note 1)

| | | | |
|--|-----|---------------------------|-------------|
| V_{IN} , \overline{SHDN} , BIAS, SW (動作時) | 60V | SYNC, C_{SS} , FB | 6V |
| V_{IN} , \overline{SHDN} (100msのトランジェント、 <15%のデューティ・サイクル) | 80V | 動作接合部温度範囲 | |
| SWを超えるBOOSTピン | 35V | LT3437EDD (Note 2) | -40°C~125°C |
| BOOSTピン電圧 (動作時) | 75V | LT3437IDD (Note 2) | -40°C~125°C |
| BOOSTピン (100msのトランジェント、 <15%のデューティ・サイクル) | 85V | LT3437EFE (Note 2) | -40°C~125°C |
| | | LT3437IFE (Note 2) | -40°C~125°C |
| | | 保存温度範囲 | -65°C~125°C |

パッケージ/発注情報

| | | | |
|--|-----------------|---|-----------------|
|  <p>DD PACKAGE 10-LEAD (3mm x 3mm) PLASTIC DFN $\theta_{JA} = 45^{\circ}\text{C/W}$, $\theta_{JC}(\text{PAD}) = 10^{\circ}\text{C/W}$ EXPOSED PAD IS GND (PIN 11) MUST BE SOLDERED TO GND (PIN 4)</p> | |  <p>FE PACKAGE 16-LEAD PLASTIC TSSOP $\theta_{JA} = 45^{\circ}\text{C/W}$, $\theta_{JC}(\text{PAD}) = 10^{\circ}\text{C/W}$ EXPOSED PAD IS GND (PIN 17) MUST BE SOLDERED TO GND (PIN 8)</p> | |
| ORDER PART NUMBER | DD PART MARKING | ORDER PART NUMBER | FE PART MARKING |
| LT3437EDD | LBDJ | LT3437EFE | 3437EFE |
| LT3437IDD | LBDK | LT3437IFE | 3437IFE |
| Order Options Tape and Reel: Add #TR Lead Free: Add #PBF Lead Free Tape and Reel: Add #TRPBF Lead Free Part Marking: http://www.linear.com/leadfree/ | | | |

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_J = 25^{\circ}\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$, $\overline{SHDN} = 12\text{V}$, BIAS = 5V, FB = 1.25V, $C_{SS}/\text{SYNC} = 0\text{V}$ 。

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|-----------------------|---------------------------------|--|--------|-------|------|---------------|
| $V_{\overline{SHDN}}$ | \overline{SHDN} Threshold | | ● 1.15 | 1.3 | 1.45 | V |
| $I_{\overline{SHDN}}$ | \overline{SHDN} Input Current | $\overline{SHDN} = 12\text{V}$ | ● | 5 | 30 | μA |
| | Minimum Input Voltage (Note 3) | | ● | 2.5 | 3 | V |
| I_{VINS} | Supply Shutdown Current | $\overline{SHDN} = 0\text{V}$, BOOST = 0V, FB/PGFB = 0V | | 0.1 | 2 | μA |
| | Supply Sleep Current (Note 4) | BIAS = 0V, FB = 1.35V | ● | 300 | 500 | μA |
| | | FB = 1.35V | ● | 25 | 50 | μA |
| I_{VIN} | Supply Quiescent Current | BIAS = 0V, FB = 1.15V, $V_C = 0.8\text{V}$, SYNC = 2V | | 1.35 | 2 | mA |
| | | BIAS = 5V, FB = 1.15V, $V_C = 0.8\text{V}$, SYNC = 2V | | 0.475 | 1 | mA |
| | Minimum BIAS Voltage (Note 5) | | | 2.7 | 3.15 | V |

3437I

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $\overline{\text{SHDN}} = 12\text{V}$ 、 $\text{BIAS} = 5\text{V}$ 、 $\text{FB} = 1.25\text{V}$ 、 $\text{C}_{\text{SS}}/\text{SYNC} = 0\text{V}$ 。

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS | |
|-------------------------------|--|---|-----|-------|------|------------------|---------------|
| I_{BIAS} | BIAS Sleep Current (Note 4) | | ● | 150 | 250 | μA | |
| I_{BIAS} | BIAS Quiescent Current | $\text{SYNC} = 2\text{V}$ | | 0.75 | 1 | mA | |
| | Minimum Boost Voltage (Note 6) | $I_{\text{SW}} = 250\text{mA}$ | | 1.8 | 2.5 | V | |
| | Input Boost Current (Note 7) | $I_{\text{SW}} = 0.5\text{A}$ | | 11 | 16 | mA | |
| | | $I_{\text{SW}} = 0.25\text{A}$ | | 8 | 13 | mA | |
| V_{REF} | Reference Voltage (V_{REF}) | $3.3\text{V} < V_{\text{VIN}} < 80\text{V}$ | ● | 1.225 | 1.25 | 1.275 | V |
| I_{FB} | FB Input Bias Current | | | 50 | 200 | nA | |
| | EA Voltage Gain (Note 8) | | | 900 | | V/V | |
| | EA Voltage g_m | $dI(V_C) = \pm 10\mu\text{A}$ | | 650 | | μMho | |
| | EA Source Current | $\text{FB} = 1.15\text{V}$ | | 15 | 35 | 55 | μA |
| | EA Sink Current | $\text{FB} = 1.35\text{V}$ | | 15 | 30 | 55 | μA |
| | V_C to SW g_m | | | 1 | | A/V | |
| | V_C Switching Threshold | $V_{\text{SYNC}} = 2\text{V}$ | | 500 | | mV | |
| | V_C High Clamp | | | 1.5 | 1.75 | 2.1 | V |
| I_{PK} | SW Current Limit | | ● | 500 | 650 | 900 | mA |
| $\text{SW } V_{\text{CESAT}}$ | Switch Saturation Voltage (Note 9) | $I_{\text{SW}} = 250\text{mA}$ | ● | 200 | 400 | mV | |
| | | $I_{\text{SW}} = 500\text{mA}$ | ● | 400 | 800 | mV | |
| | Switching Frequency | | ● | 170 | 200 | 240 | kHz |
| | Maximum Duty Cycle | | | 95 | | % | |
| | Minimum SYNC Amplitude | | | 1.5 | 2 | V | |
| | SYNC Frequency Range | | | 240 | 700 | kHz | |
| | SYNC Input Impedance | | | 50 | | $\text{k}\Omega$ | |
| I_{CSS} | C_{SS} Current Threshold (Note 10) | $\text{FB} = 0\text{V}$ | | 4 | 10 | 16 | μA |

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: LT3437EDD/LT3437EFEは、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT3437IDD/LT3437IFEは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で動作することが保証され、テストされている。

Note 3: 最小入力電圧はスイッチングが開始される電圧として定義されている。安定化された出力を維持する実際の最小入力電圧は出力電圧と負荷電流に依存する。「アプリケーション情報」を参照。

Note 4: 電源入力電流は入力ピンに流れる消費電流である。その標準値はBIASピンの電圧とLT3437の動作状態に依存する。BIASピンが 0V のとき、LT3437の動作に必要な消費電流はすべて V_{IN} ピンによって供給される。BIAS電圧がその最小入力電圧を超すと、全消費電流の一部はBIASピンによって供給される。電源スリープ電流はBurst Mode動作時の「スリープ」中に流れる消費電流として定義されている。アプリケーションの電源電流を求めるには「アプリケーション情報」を参照。

Note 5: 最小BIAS電圧は I_{BIAS} がBIASピンにソースされるときBIASピンの電圧である。

Note 6: これは内蔵パワー・スイッチが完全に飽和するのを保証するのに必要な、昇圧コンデンサの両端の最小電圧である。

Note 7: ブースト電流は、BOOSTピンを入力電圧より 3.3V 高く保った状態で、このピンに流れ込む電流である。この電流はスイッチ・オン時間のあいだけ流れる。

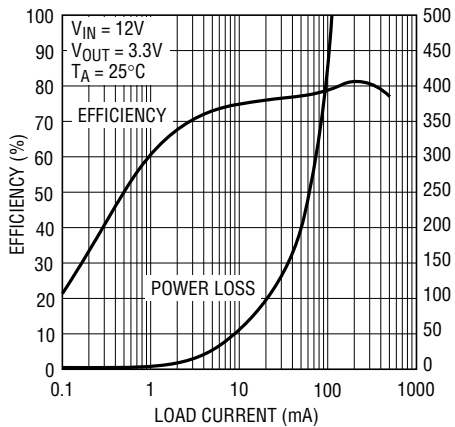
Note 8: 利得は V_C を 1.15V から 750mV に振らせて測定する。

Note 9: DDパッケージのデバイスの場合、スイッチの飽和電圧はウェハ・レベルの測定との相関によって保証されている。

Note 10: C_{SS} スレッショルドは、 V_C ピンからのシンク電流を増加させる、 C_{SS} ピンへソースされる電流値として定義されている。「アプリケーション情報」の「ソフトスタート」のセクションを参照。

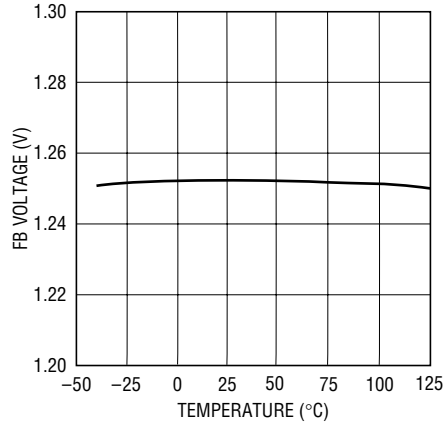
標準的性能特性

効率および電力損失と負荷電流



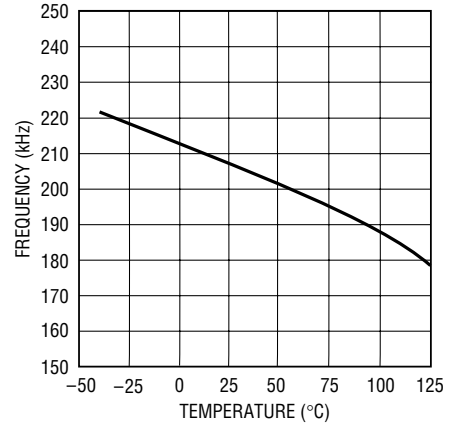
3437 G01

FB電圧と温度



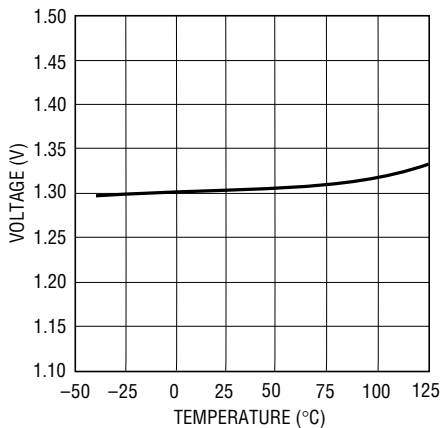
3437 G02

発振器周波数と温度



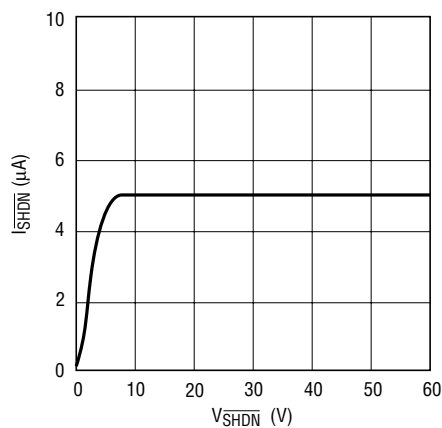
3437 G03

SHDNのスレッシュホールド



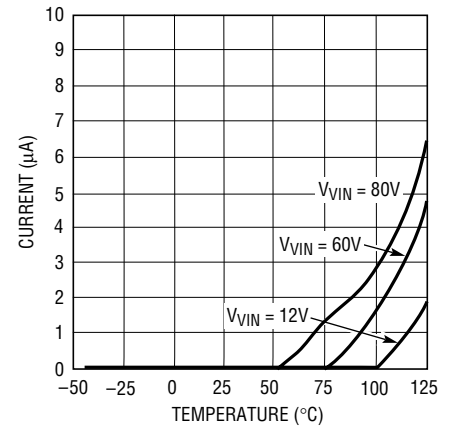
3437 G04

SHDNピンの電流



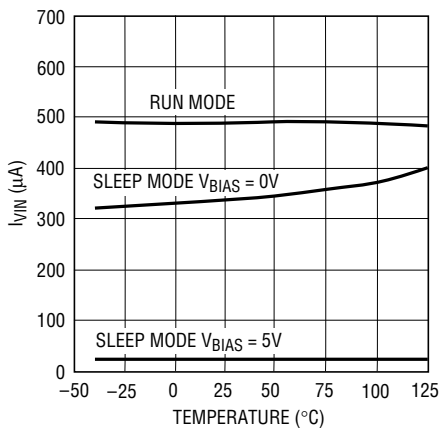
3437 G05

シャットダウン時電源電流と温度



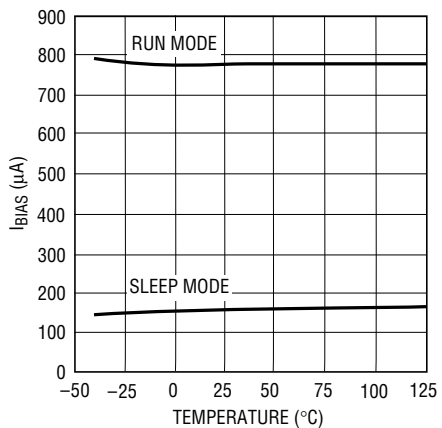
3437 G06

入力電流と温度



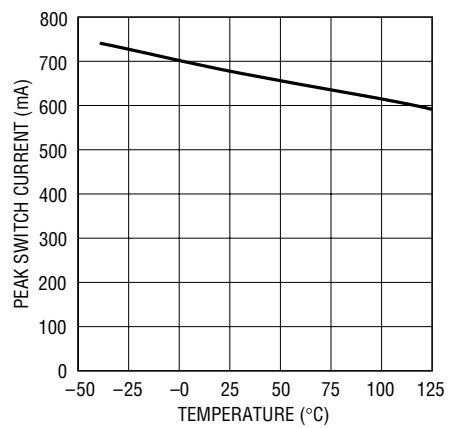
3437 G07

バイアス電流と温度



3437 G08

スイッチのピーク電流制限と温度

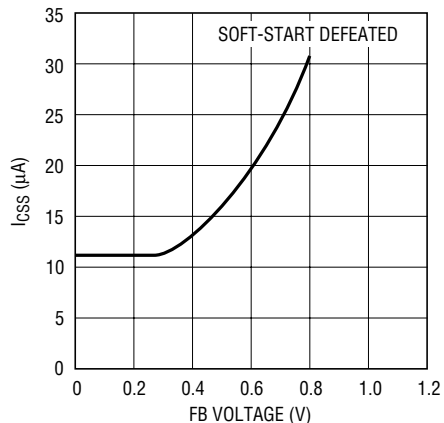


3437 G09

3437I

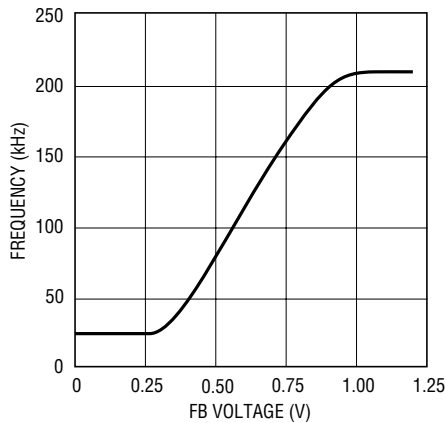
標準的性能特性

ソフトスタート電流の
スレッシュホールドとFB電圧



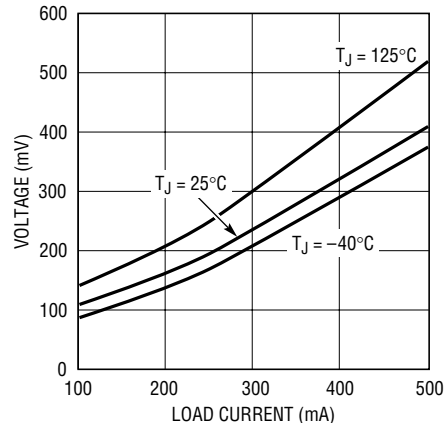
3437 G10

発振器周波数とFB電圧



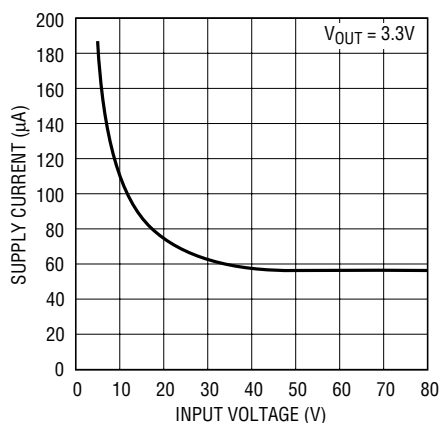
3437 G11

スイッチのオン電圧 (Vcesat)



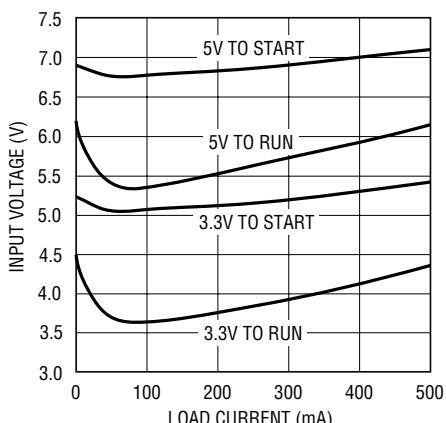
3437 G12

電源電流と入力電圧



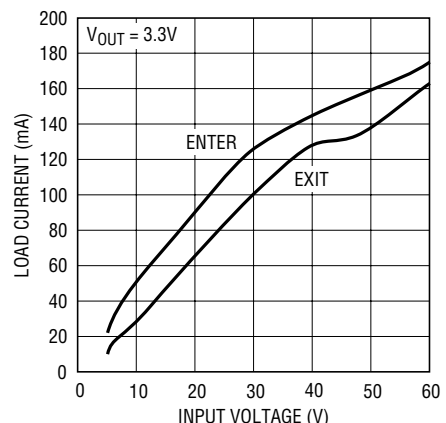
3437 F13

最小入力電圧



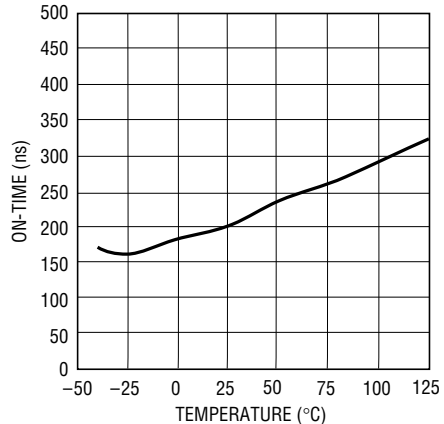
3437 G14

Burst Modeのスレッシュホールドと
入力電圧



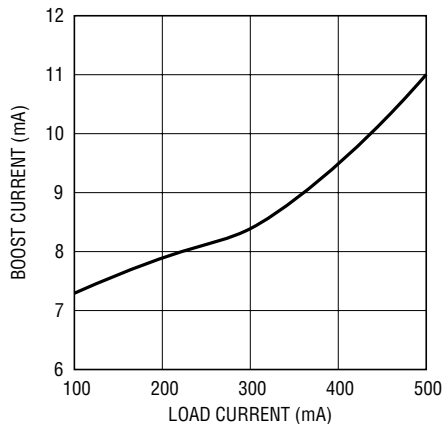
3437 G15

最小オン時間



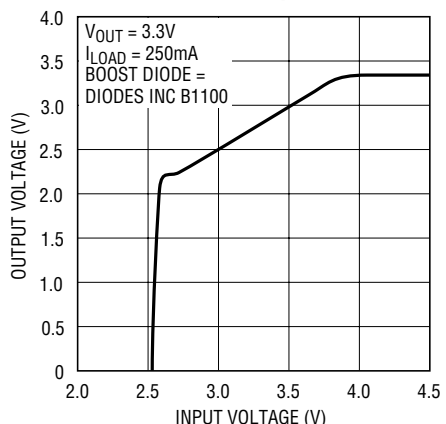
3437 G16

ブースト電流と負荷電流



3437 G17

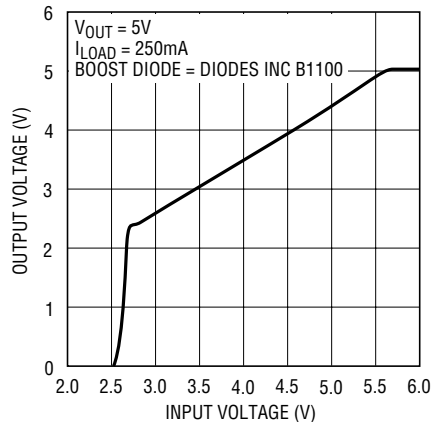
ドロップアウト動作



3437 G18

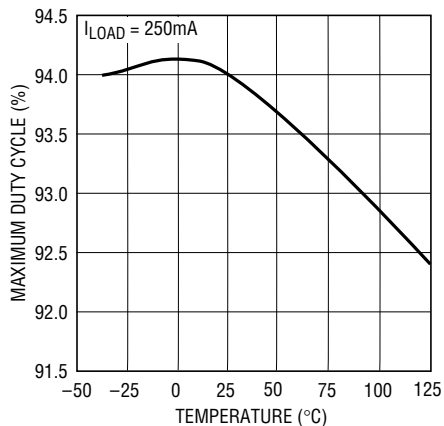
標準的性能特性

ドロップアウト動作



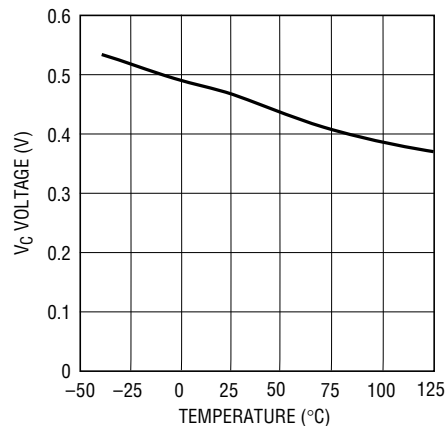
3437 G19

最大デューティ・サイクルと温度



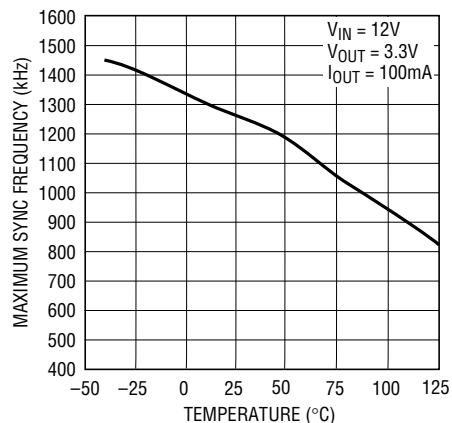
3437 G20

V_C スイッチング・スレッシュホールドと温度



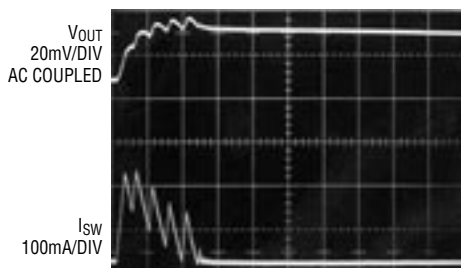
3437 G21

最大同期周波数と温度



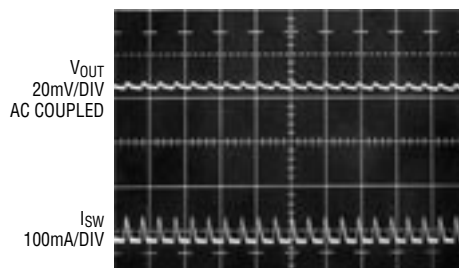
3437 G22

Burst Mode動作



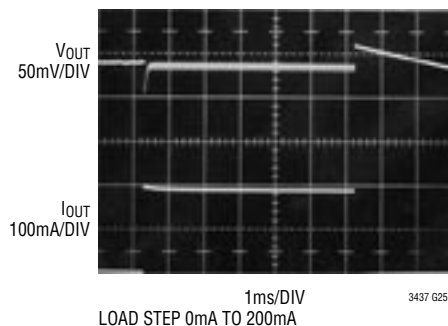
3437 G23

Burst Modeは無効



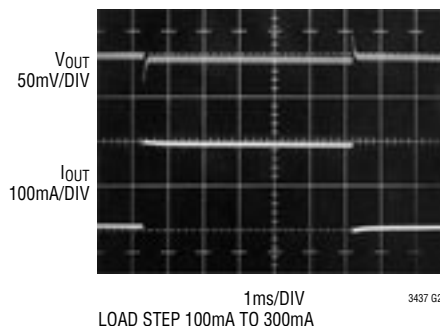
3437 G24

ステップ応答



3437 G25

ステップ応答



3437 G26

ピン機能 (DD/FE)

SW (ピン1/ピン2): SWピンは内蔵パワーNPNスイッチのエミッタです。このピンはスイッチ・オン時間のあいだ入力ピンの電圧までドライブされます。インダクタ電流はスイッチ・オフ時間のあいだこのSWピンを負にドライブします。負電圧は外部キャッチ・ダイオードによってクランプされます。スイッチの最大許容負電圧は $-0.8V$ です。

NC (ピン1、3、5、7、13、16) (FEパッケージのみ): 接続なし。

V_{IN} (ピン2/ピン4): これは内蔵パワーNPNスイッチのコレクタです。BIASピンに電圧が加わっていないときはV_{IN}から内部制御回路に給電されます。スイッチがオン/オフするあいだ、高いdi/dtエッジがこのピンに発生します。V_{IN}ピンから入力バイパス・コンデンサを通り、キャッチ・ダイオードを通してSWに戻るパスを短く保ちます。このパスのすべてのトレース・インダクタンスによりスイッチ・オフ時に電圧スパイクが生じ、内蔵NPNの両端のV_{CE}電圧が増加します。

BOOST (ピン3/ピン6): BOOSTピンは入力電圧よりも高いドライブ電圧を内蔵バイポーラNPNパワー・スイッチに与えるのに使います。この追加電圧がないと、標準的なスイッチ電圧損失は約 $1.5V$ になります。追加のBOOST電圧によってスイッチが飽和し、その電圧損失は 0.8Ω のFET構造の電圧損失に近くなりますが、ダイ面積ははるかに小さくなります。

GND (ピン4、11/ピン8、17): GNDピン接続は安定化出力の基準として機能するので、負荷の「グラウンド」端がICのGNDピンと同じ電位でないと、ロード・レギュレーションが悪影響を受けます。この状態は負荷電流あるいは他の電流がGNDピンと負荷グラウンドのあいだのメタル・パスを通して流れるとき生じます。GNDピンと負荷グラウンドのあいだのパスを短くし、可能ならばグラウンド・プレーンを使用します。GNDピンはヒートシンクとしても機能するので、(露出リードフレームとともに)銅のグラウンド・プレーンに半田付けて熱抵抗を下げます(「アプリケーション情報」を参照)。

C_{SS} (ピン5/ピン9): C_{SS}ピンから安定化された出力電圧に接続されたコンデンサにより、ソフトスタート時の出力電圧のランプ・レートが決定されます。C_{SS}コンデンサに流れる電流がC_{SS}のスレッシュホールド(I_{CSS})を超すと、出力の電圧ランプが制限されます。C_{SS}のスレッシュホールドはFB電圧に比例し(「標準的性能特性」を参照)、 $0.9V$ (標準)を超すFB電圧に対しては無効になります。詳細については「アプリケーション情報」の「ソフトスタート」のセクションを参照してください。

BIAS (ピン6/ピン10): 高入力電圧および軽負荷電流で動作しているときの効率を改善するためにBIASピンは使われます。このピンを安定化された出力電圧に接続すると、内部回路の大部分は入力電源ではなく出力電圧から動作電流を供給されます。このアーキテクチャにより、入力電圧が出力電圧よりもはるかに高いとき、とくに効率が向上します。このモードの動作のための最小出力電圧設定は標準で $3V$ です。

V_C (ピン7/ピン11): V_Cピンは誤差アンプの出力であり、同時にピーク・スイッチ電流コンパレータの入力です。これは周波数補償に普通使われますが、電流をクランプするのにも、制御ループを無効にするのにも使うことができます。V_Cは軽負荷では約 $0.45V$ で、最大負荷では $1.5V$ です。Burst Mode動作中のスリープのあいだ、過渡応答を良くするため、V_Cピンはバースト・スレッシュホールドよりわずかに低い電圧に保たれます。V_Cピンをグラウンドにドライブするとスイッチングがディスエーブルされ、デバイスはスリープ・モードになります。

FB (ピン8/ピン12): 外部分圧器を使って出力電圧を決定するのにこのフィードバック・ピンを使います。出力に接続された分圧器はFBピンに $1.25V$ を発生します。FBピンが $0.9V$ より下に下がるとスイッチング周波数が減少し、SYNC機能がディスエーブルされ、C_{SS}ピンによる出力ランプ・レートの制御がイネーブルされます。詳細については「アプリケーション情報」の「フィードバック」のセクションを参照してください。

SYNC (ピン9/ピン14): 内部発振器を外部信号に同期させるのにSYNCピンを使います。このピンはロジック・レベルに直接対応しており、25%~75%のデューティ・サイクルの信号でドライブできます。同期範囲は最大初期動作周波数から $700kHz$ までです。FBピンの電圧が $0.9V$ より下のときSYNC機能はディスエーブルされます。同期信号またはロジック・レベルの“H”がSYNCピンに与えられているとき、Burst Mode動作はディスエーブルされます。詳細については「アプリケーション情報」の「同期」のセクションを参照してください。

SHDN (ピン10/ピン15): レギュレータをオフして入力電流を $1\mu A$ 以下に減らすのにSHDNピンを使います。デバイスをシャットダウン状態から抜け出させるには、標準 $5\mu A$ のソース電流でSHDNピンを $1.3V$ を超える電圧にする必要があります。

露出パッド (ピン11/ピン17): グラウンド。PCBに半田付けします。

ブロック図

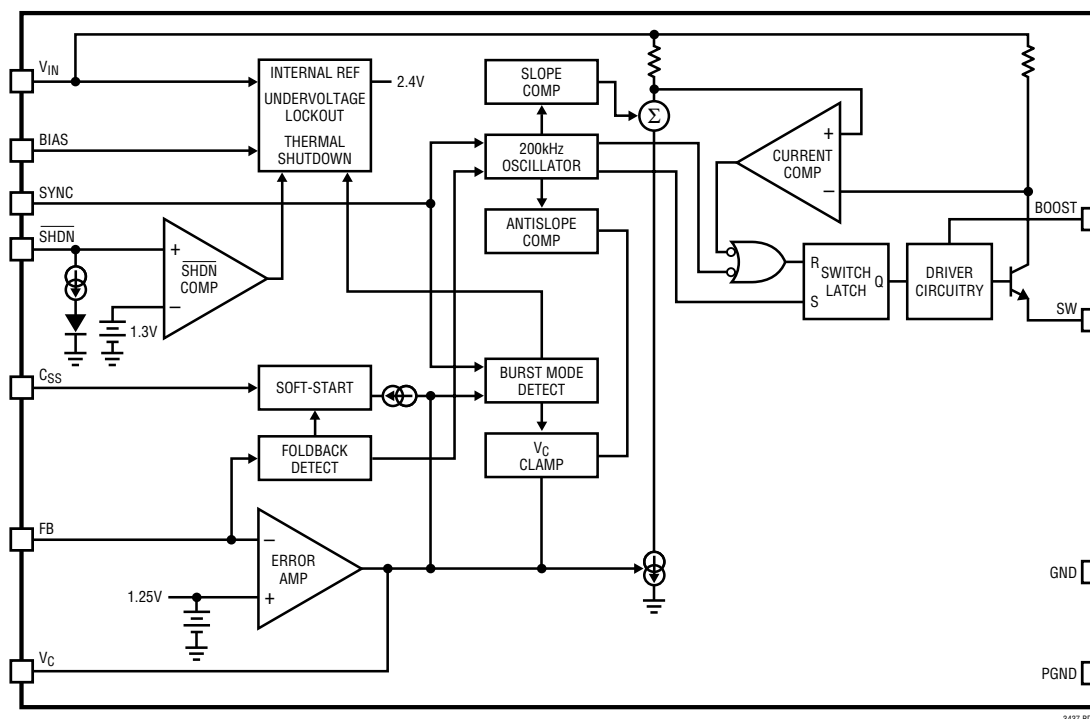


図1. LT3437のブロック図

LT3437は固定周波数の電流モード降圧コンバータです。これは、内部クロックと、パワー・スイッチのデューティ・サイクルを制御する2つの帰還ループが備わっていることを意味します。通常の誤差アンプに加えて、サイクル毎にスイッチ電流をモニタする電流センス・アンプを備えています。スイッチ・サイクルは、RSラッチをセットしてスイッチをオンする発振器パルスで開始されます。スイッチ電流が電流コンパレータによって設定されるレベルに達すると、ラッチがリセットされ、スイッチがオフします。誤差アンプの出力を使ってスイッチ電流のトリップ・ポイントを設定することにより、出力電圧を制御します。つまり、この手法では、誤差アンプは(電圧ではなくて)出力に供給される電流を支配します。電圧帰還型システムでは、インダクタと出力コンデンサの共振周波数までは位相シフトが小さく、そこを超えると突然180度のシフトが起きます。電流帰還型システムでは、はるかに低い周波数で90度の位相シフトが起きますが、LC共振周波数を大きく超えるまでは追加の90度シフトは起きません。このため、帰還ループの周波数補償ははるかに容易になり、過渡応答とライン除去がはるかに速くなります。

LT3437の大部分の回路は内部の2.4Vバイアス電源で動作します。このバイアス・レギュレータは通常VINピンから

電力供給を受けますが、3Vを超す外部電圧にBIASピンが接続されると、バイアス電力は外部ソース(一般には安定化された出力電圧)から供給されます。このため効率が改善されます。

BOOSTピンを使って入力電圧より高い電圧をスイッチ・ドライバに供給するとスイッチを飽和させることができ、高い効率が得られます。このブースト電圧は外部のコンデンサとダイオードによって発生させます。

効率をさらに上げるため、LT3437は軽負荷状態では自動的にBurst Mode動作に切り替わります。Burst Mode動作では、出力スイッチの制御に関連したすべての回路がシャットダウンし、入力電源電流は45μAに減少し、バイアス入力電流は150μAに減少します。

軽負荷時の効率よりも出力リップルを低くすることが望まれる場合、SYNCピンの電圧を2Vより上に設定することにより、Burst Mode動作を無効にすることができます。SHDNピンをロジック・レベルの“L”にするとデバイスがディスエーブルされ、入力電源電流が1μA未満に減少します。また、ロジック・レベルの入力でSYNCピンをドライブすることにより、外部同期が可能で

アプリケーション情報

フィードバック・ピンの機能

LT3437のフィードバック (FB) ピンは、出力電圧を設定し、いくつかの過負荷保護機能を実現するのに使います。このセクションの前半では出力電圧を設定するための抵抗の選択について取り上げ、後半では周波数フォールドバック機能とソフトスタート機能について述べます。設計を最終決定する前に両方の部分を読んでください。

図2を見ると、出力電圧はV_{OUT}からグランドに接続された分圧器によって決定されます。この分圧器はFBピンに1.25Vを発生します。この出力分圧器は出力に対する負荷になりますから、抵抗分割器の値は注意して選択してください。軽負荷のアプリケーションでは抵抗値をできるだけ大きくして、Burst Mode動作でピーク効率を達成します。抵抗R1の値が極端に大きいとFBピンの50nAの入力電流による出力電圧誤差が生じます。出力分割器の、FBからグランドに接続された抵抗 (R2) の推奨値は100k以下です (図2参照)。R1の式を下に示します。一般的な出力電圧に対する標準1%値を表1に示します。

$$R1 = R2 \cdot \frac{V_{OUT} - 1.25}{1.25 + R2 \cdot 50nA}$$

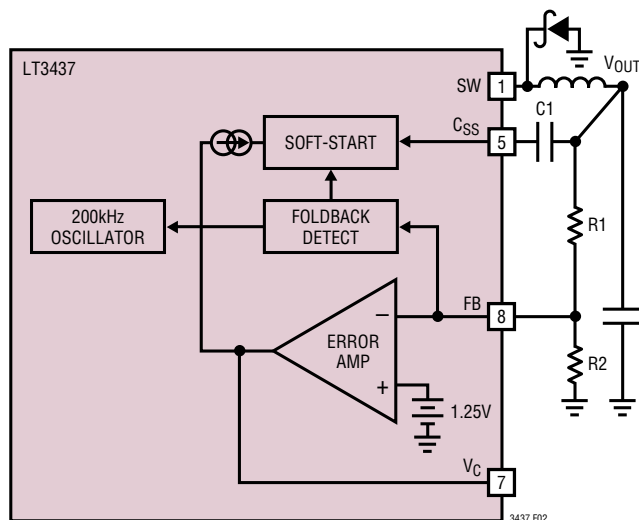


図2. フィードバック・ネットワーク

表1

| OUTPUT VOLTAGE (V) | R2 (kΩ, 1%) | R1 NEAREST (1%) (kΩ) | OUTPUT ERROR (%) |
|--------------------|-------------|----------------------|------------------|
| 2.5 | 100 | 100 | 0 |
| 3 | 100 | 140 | 0 |
| 3.3 | 100 | 165 | 0.38 |
| 5 | 100 | 300 | 0 |
| 6 | 100 | 383 | 0.63 |
| 8 | 100 | 536 | -0.63 |
| 10 | 100 | 698 | -0.25 |
| 12 | 100 | 866 | 0.63 |

電圧フィードバック以外の機能

FBピンは単に出力電圧を検出するだけでなく、他の目的にも使われます。出力電圧が安定化レベルより低いときスイッチング周波数を下げ、ソフトスタート電圧のランプ・レートを制御します (「標準的性能特性」の「周波数フォールドバックとソフトスタート電流」のグラフを参照)。

周波数フォールドバックは、短絡時にデバイスと外部ダイオードおよびインダクタの電力消費を制御するためにおこなわれます。出力が短絡状態のとき、スイッチング・レギュレータを非常に低いデューティ・サイクルで動作させる必要があります。その結果、ダイオードとインダクタを流れる平均電流はスイッチの短絡電流制限に等しくなります (LT3437では標準500mA)。スイッチング周波数が200kHzに維持されるとすると、最小スイッチ・オン時間の制限により、スイッチャが十分低いデューティ・サイクルを実現するのが妨げられることになるので、FBピンの電圧が0.4Vより低くなると、周波数が約10:1の割合で減少します (「周波数フォールドバック」のグラフを参照)。帰還電圧が上昇するにつれてスイッチング周波数が増加し、FBピンが0.95Vのとき200kHzに達します。周波数フォールドバックのあいだ、フォールドバック動作への干渉を防ぐため、外部同期はディスエーブルされます。周波数フォールドバックは通常の負荷状態では動作に影響を与えません。

スイッチング周波数の低下に加えて、ソフトスタートのランプ・レートも帰還電圧による影響を受けます。大きな容量性負荷または高い入力電圧により、起動時に高い入力電流サージが生じることがあります。

アプリケーション情報

ソフトスタート機能は、 V_C ピンによってスイッチ電流を調節することにより、出力の電圧ランプ・レート (dV/dt) を一定に保って入力電流サージを減らします。 C_{SS} ピンから出力に接続したコンデンサ (図2のC1) により出力の dV/dt の最大値が決まります。帰還電圧が0.4Vより低いと V_C ピンが上昇するので、スイッチ電流と出力電圧が増加します。出力の dV/dt により C_{SS} コンデンサを流れる電流が I_{CSS} を超すと、 V_C 電圧が下がって出力の dV/dt が一定になります。帰還電圧が上昇するにつれ I_{CSS} が増加するので、FBピンが0.9Vに達してソフトスタート機能が無効にされるまで dV/dt が増加します。ソフトスタート機能は通常の負荷状態では動作に影響を与えません。ただし、出力が短時間短絡して (ブラウンアウト状態)、FB電圧が0.9Vより下に下がると、ソフトスタート回路がアクティブになります。

入力コンデンサ

降圧レギュレータは入力電源からパルス状に電流を流します。これらのパルスの立上り時間と立下り時間は非常に高速です。このためLT3437の入力に生じるリップル電圧を減少させ、スイッチング電流を狭いローカル・ループに制限してEMIを最小限に押さえるために入力コンデンサが必要です。RMSリップル電流は次式から計算できます。

$$I_{\text{RIPPLE(RMS)}} = \frac{I_{\text{OUT}}}{V_{\text{IN}}} \sqrt{V_{\text{OUT}}(V_{\text{IN}} - V_{\text{OUT}})}$$

セラミック・コンデンサは入力バイパス用に理想的です。200kHzのスイッチング周波数では、入力コンデンサの値は2.2 μ F~10 μ Fの範囲がほとんどのアプリケーションに適しています。LT3437が要求する最小入力に近いところで動作する必要がある場合、もっと大きな値が必要かもしれません。これは、過度のリップルのために入力が最小動作電圧より低くなり、動作が不安定になるのを防ぐためです。

入力電圧ステップによって、あるいはLT3437をACアダプタなどの給電状態の電源に活線接続することによって生じる入力電圧のトランジェントが、最大 V_{IN} 定格を超えることがあります。入力電圧を急に印加すると入力リードに大きなサージ電流が流れて、リードの寄生インダクタンスにエネルギーを蓄積します。このエネルギーにより、

入力電圧が入力電源のDCレベルを超えて振幅し、入力コンデンサとLT3437の最大電圧定格を超えるおそれがあります。LT3437の V_{IN} ピンに入力電圧トランジェントを生じるすべてのシーケンスを観察して、最大電圧定格を超えないことを確認します。

入力過渡電圧を抑える簡単な方法として、小さなアルミ電解コンデンサをESRの小さな入力コンデンサに並列に追加します。選択されたコンデンサのESRは、入力リードのインダクタンスと入力コンデンサで形成される共振回路を臨界減衰させるのに適当な大きさでなければなりません。ESRの標準値は0.5 Ω ~2 Ω の範囲となり、容量は5 μ F~50 μ Fの範囲となります。

タンタル・コンデンサを使う場合、ESRを小さくし、リップル電流定格とサージ定格に適合するために22 μ F~470 μ Fの範囲の値が一般に必要です。リップル定格とサージ定格を超えないように注意が必要です。AVXのTPSシリーズとKemetのT495シリーズはサージ定格が規定されています。高サージのアプリケーションでは2:1の割合でコンデンサの動作電圧をデイレートすることをAVXは推奨しています。

出力コンデンサ

出力コンデンサは一般に等価直列抵抗 (ESR) によって選択されます。これによって出力リップル電圧が決まるからです。ESRを小さくするには体積が必要なので、物理的に小さなコンデンサほどESRが大きくなります。LT3437の標準的アプリケーションでは、ESRの範囲は0.05 Ω ~0.2 Ω です。標準的出力コンデンサはAVXのTPSタイプ (10Vで100 μ F) で、0.1 Ω 以下のESRが保証されています。これは“D”サイズの表面実装型固体タンタル・コンデンサです。TPSコンデンサは低ESR用に特に製造され、テストされているので、一定の体積ではESRが最小になります。マイクロファラッド表示のこの値そのものは特に重要というわけではなく、22 μ Fから500 μ Fを超す値まで問題なく動作しますが、ESRの自然法則を欺くことはできません。小さな22 μ F固体タンタル・コンデンサを見つけても、そのESRは高く、出力リップル電圧を許容できないでしょう。標準的な表面実装型固体タンタル・コンデンサを表2に示します。

アプリケーション情報

表2. 表面実装型固体タンタル・コンデンサのESRとリップル電流

| E CASE SIZE | ESR MAX (Ω) | RIPPLE CURRENT (A) |
|-------------|-------------|--------------------|
| AVX TPS | 0.1 to 0.3 | 0.7 to 1.1 |
| D CASE SIZE | | |
| AVX TPS | 0.1 to 0.3 | 0.7 to 1.1 |
| C CASE SIZE | | |
| AVX TPS | 0.2 | 0.5 |

固体タンタル・コンデンサは高いサージ電流が流れると故障しやすいと多くのエンジニアが聞かされてきました。これは歴史的には正しく、TPSタイプのコンデンサはサージ耐性に関して特にテストされていますが、出力コンデンサに関しては、サージ耐性は決定的に重要な問題ではありません。固体タンタル・コンデンサは非常に高い起動時サージでは故障しますが、このようなサージはレギュレータの出力には生じません。レギュレータの出力が完全に短絡されたときのような高放電サージではコンデンサは損傷を受けません。

入力コンデンサとは異なり、出力コンデンサのRMSリップル電流は通常十分低いので、リップル電流定格は問題になりません。電流波形は標準30mA_{RMS}の三角波です。これを計算する式は次のとおりです。

出力コンデンサのリップル電流 (RMS)

$$I_{\text{RIPPLE(RMS)}} = \frac{0.29(V_{\text{OUT}})(V_{\text{IN}} - V_{\text{OUT}})}{(L)(f)(V_{\text{IN}})} = \frac{I_{\text{P-P}}}{\sqrt{12}}$$

セラミック・コンデンサ

値の大きな低価格セラミック・コンデンサを今では入手できるようになりました。これらは高周波動作が優れており、小型で、ESR(等価直列抵抗)が非常に小さいので一般に選択されます。ESRが小さいので出力リップル電圧は下がりますが、他方、ループ周波数応答で役立つゼロ(これはタンタル・コンデンサでは普通に見られます)が失われてしまいます。これを補償するため、V_C補償用コンデンサC_Cに直列に抵抗R_Cを接続することができます(図10)。ただし、この抵抗は誤差アンプの(スイッチング周波数での利得を含む)高周波利得を設定するので注意が必要です。誤差アンプの利得がスイッチング周波数で十分高いと、出力リップル電圧は(セラミック出力コンデンサの場合より小さいとはいえ)依然レギュレータの適

切な動作に影響を与えることがあります。V_Cピンに生じる可能性のあるリップルを制御するため、(小さなフィードフォワード・コンデンサC_{FB}とともに)R_C/C_Cネットワークに並列にフィルタ・コンデンサC_Fを接続することを推奨します。100μFのセラミック出力コンデンサと、C_C = 1500nF、R_C = 25k、C_F = 330pFおよびC_{FB} = 27pFのV_Cコンポーネント値を使ってLT3437を安定化することができます。

出力リップル電圧

LT3437の標準的出力リップル電圧波形を図3に示します。リップル電圧は出力コンデンサのインピーダンスとインダクタを流れるリップル電流によって決まります。インダクタを通り出力コンデンサに流れ込むピーク・トゥ・ピーク・リップル電流は次式で表されます。

$$I_{\text{P-P}} = \frac{V_{\text{OUT}}(V_{\text{IN}} - V_{\text{OUT}})}{(V_{\text{IN}})(L)(f)}$$

高周波スイッチャの場合、リップル電流のスルーレートも関係しており、次式で計算することができます。

$$\frac{di}{dt} = \frac{V_{\text{IN}}}{L}$$

ピーク・トゥ・ピーク出力リップル電圧は、ピーク・トゥ・ピーク・リップル電流にESRを乗じて生じる三角波と、寄生インダクタンス(ESL)とリップル電流のスルーレートによって生じる方形波との和です。容量性リアクタンスはESRやESLに比べて小さいと仮定しています。

$$V_{\text{RIPPLE}} = (I_{\text{P-P}})(\text{ESR}) + (\text{ESL})\frac{di}{dt}$$

例: V_{IN} = 12V、V_{OUT} = 3.3V、L = 100μH、ESR = 0.075Ω、ESL = 10nHの場合:

$$I_{\text{P-P}} = \frac{(3.3)(12 - 3.3)}{(12)(100e-6)(200e3)} = 0.120\text{A}$$

$$\frac{di}{dt} = \frac{12}{100e-6} = 0.12e6$$

$$V_{\text{RIPPLE}} = (0.120\text{A})(0.075) + (10e-9)(0.12e6) = 0.009 + 0.0012 = 10.2\text{mV}_{\text{P-P}}$$

アプリケーション情報

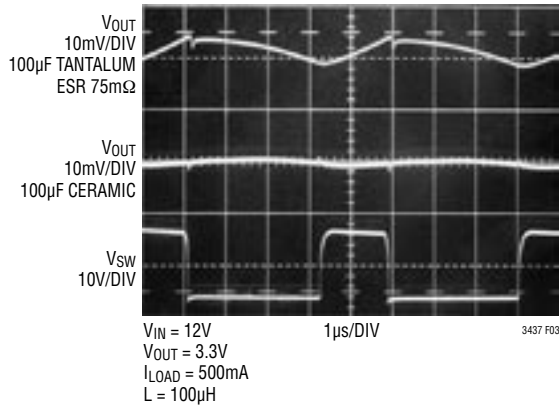


図3. LT3437のリプル電圧波形

最大出力負荷電流

降圧コンバータの最大負荷電流は最大スイッチ電流定格 (I_{PK}) によって制限されます。LT3437の電流定格は500mAです。ほとんどの電流モード・コンバータとは異なり、LT3437の最大スイッチ電流制限は高いデューティ・サイクルでも低下しません。ほとんどの電流モード・コンバータでは、50%を越すデューティ・サイクルではピーク・スイッチ電流が低下します。これは電流モード・コンバータの低調波発振を防ぐために必要なスロープ補償の影響です。(詳細な分析については「アプリケーションノート19」を参照してください。)

LT3437は、スロープ補償が与える周波数補償に影響を与えることなく、ピーク・スイッチ電流に対するスロープ補償の影響をキャンセルする回路(特許取得)を使って、全デューティ・サイクル範囲にわたってピーク・スイッチ電流制限を維持することができます。

インダクタが無限に大きければ最大負荷電流は最大スイッチ電流に等しくなるでしょうが、有限のインダクタ・サイズでは、最大負荷電流はピーク・トゥ・ピーク・インダクタ電流の半分だけ小さくなります。次式では連続モード動作を仮定しており、右側の項 ($I_{P-P}/2$) は I_{OUT} より小さいことを前提にしています。

$$I_{OUT(MAX)} = I_{PK} - \frac{(V_{OUT})(V_{IN} - V_{OUT})}{2(L)(f)(V_{IN})} = I_{PK} - \frac{I_{P-P}}{2}$$

次の場合は不連続動作になります。

$$I_{OUT(DIS)} \leq \frac{V_{OUT}(V_{IN} - V_{OUT})}{2(L)(f)(V_{IN})}$$

$V_{OUT} = 5V$ 、 $V_{IN} = 8V$ 、 $L = 68\mu H$ の場合は次のようになります。

$$I_{OUT(MAX)} = 0.5 - \frac{(5)(8-5)}{2(68e-6)(200e3)(8)} = 0.5 - 0.069 = 0.431A$$

高い入力電圧ではインダクタのリプル電流が増加するため、利用できる負荷電流が減少することに注意してください。 $V_{IN} = 15V$ ではデューティ・サイクルが33%で、他の条件が同じ場合、次のようになります。

$$I_{OUT(MAX)} = 0.5 - \frac{(5)(15-5)}{2(68e-6)(200e3)(15)} = 0.5 - 0.121 = 0.379A$$

与えられた一組の条件での連続モードの実際のピーク・スイッチ電流を計算するには次式を使います。

$$I_{SW(PK)} = I_{OUT} + \frac{V_{OUT}(V_{IN} - V_{OUT})}{2(L)(f)(V_{IN})}$$

小さなインダクタが選択されて全負荷範囲で不連続動作になった場合、最大負荷電流は次のようになります。

$$I_{OUT(MAX)} = \frac{I_{PK}^2 2(f)(L)(V_{IN})}{2(V_{OUT})(V_{IN} - V_{OUT})}$$

インダクタの選択

大部分のアプリケーションでは、出力インダクタは $68\mu H$ ~ $220\mu H$ の範囲に収まります。インダクタの物理的サイズを小さくするため、小さな値を選びます。

アプリケーション情報

大きな値はLT3437のスイッチを流れるピーク電流(0.5Aに制限されています)を減らすので、出力電流を増やすことができます。値を大きくすると出力リップル電圧も減少し、コア損失が減少します。

インダクタを選択するときは、最大負荷電流、コア損失と銅損失、部品の許容できる高さ、出力電圧リップル、EMI、インダクタのフォールト電流、飽和、さらに当然コストについて考慮する必要があります。これらの複雑で相反する要求条件を調整する方法として以下の手順を推奨します。

1. 最大負荷電流とインダクタ・リップル電流の半分の和が最小ピーク・スイッチ電流(I_{PK})より小さくなるようにマイクロヘンリーの値を選択します。

軽負荷に対して小さなインダクタを選択すると不連続モードの動作になることがありますが、LT3437はどちらのモードでも問題なく動作するように設計されています。

平均インダクタ電流は負荷電流に等しいと仮定して、連続フォールト状態に耐える必要があるかどうか決定します。たとえば、最大負荷電流が0.25Aならば、0.25Aのインダクタは最小ピーク・スイッチ電流の連続過負荷状態には耐えられないかもしれません。

デューティ・サイクルが50%を超すアプリケーションでは、ピーク・スイッチ電流の40%より小さなインダクタ・リップル電流を得るようにインダクタの値を選択します。

2. 全負荷電流でのピーク・インダクタ電流を計算して、インダクタが飽和しないようにします。特にインダクタが小さく負荷が軽い場合、ピーク電流が出力電流よりもかなり高くなる場合がありますのでこのステップを省かないでください。鉄粉コアはゆるやかに飽和するのでゆとりがありますが、フェライト・コアは突然飽和します。他のコア材はこれらの中間に位置します。次式では連続モード動作を仮定していますが、不連続モードの上側での誤差はわずかなので、すべての条件でこの式を使うことができます。

$$I_{PEAK} = I_{OUT} + \frac{V_{OUT}(V_{IN} - V_{OUT})}{2(f)(L)(V_{IN})}$$

V_{IN} = 最大入力電圧

f = スイッチング周波数、200kHz

3. ロッドやバレルのような(磁界放射が高い)「オープン」なコア形状を設計が許容できるかどうか、それともEMIの問題を防ぐためにトロイドのような密閉コアを必要とするか決定します。ロッドやバレルは非常に安価で小型ですが、磁界放射がどういうとき問題になるかを計算するのに役立つガイドラインが無いため、この決定は困難です。
4. 最初の選択をした後、出力電圧リップル、セカンドソースなどの副次的な事項について検討します。最終的な選択に迷う場合、弊社の応用技術部にご相談ください。弊社の専門スタッフは多種のインダクタに精通しており、低プロフィール、表面実装などの最新動向についてご紹介できます。

表3. インダクタの選択基準

| VENDOR/ PART NO. | VALUE (μH) | I _{DC} (MAX) (mA) | DCR (Ohms) | HEIGHT (mm) |
|---------------------|---------------|-------------------------------|---------------|----------------|
| Coiltronics | | | | |
| UP1B-101 | 100 | 530 | 1.11 | 5.0 |
| UP1B-151 | 150 | 460 | 1.61 | 5.0 |
| UP2B-221 | 220 | 380 | 1.96 | 5.0 |
| Coilcraft | | | | |
| D01605T-473MX | 47 | 450 | 1.1 | 1.8 |
| D01605T-104MX | 100 | 300 | 2.3 | 1.8 |
| D03308P-154 | 150 | 600 | 0.94 | 3.0 |
| D03308P-224 | 220 | 500 | 1.6 | 3.0 |
| Sumida | | | | |
| CDRH4D28-470 | 47 | 480 | 0.387 | 3.0 |
| CDRH4D28-101 | 100 | 290 | 1.02 | 3.0 |
| CDRH5D28-101 | 100 | 420 | 0.520 | 3.0 |

短絡に対する検討事項

LT3437は電流モードのコントローラです。電流コンパレータへの入力としてV_Cノードの電圧を使います。このコンパレータはサイクル毎にピーク電流に達すると出力スイッチをオフします。したがって、V_Cノードの内部クランプ(公称1.5V)が出力スイッチのピーク電流制限として機能します。この動作がスイッチ電流制限の仕様になります。こうして、利用可能な最大出力電力はスイッチ電流制限によって決まります。

アプリケーション情報

短絡状態で制御可能性の問題が生じることがあります。電源の出力が短絡すると、帰還アンプが制御電圧 (V_C) をそのピーク電流制限値まで上昇させて低出力電圧に応答します。理想的には出力スイッチがオンし、その後その電流が V_C で示される値を超えるとオフします。ただし、電流コンパレータにも、出力スイッチがオフするのにも有限の応答時間がかかります。その結果、最小オン時間 $t_{ON(MIN)}$ が必要となります。したがって、ダイオードの順方向電圧プラス $I \cdot R$ 電圧降下 ($V_F + I \cdot R$) に対する V_{IN} の比率が大きいと、制御が失われる可能性があります。制御を維持するのに必要な条件を数式で表すと次のようになります。

$$f \cdot t_{ON} \leq \frac{V_F + I \cdot R}{V_{IN}}$$

ここで、

f = スイッチング周波数

t_{ON} = スイッチ・オン時間

V_F = ダイオードの順方向電圧

V_{IN} = 入力電圧

$I \cdot R$ = インダクタの $I \cdot R$ の電圧降下の積

この条件が守られないと電流は I_{PK} で制限されず、サイクルごとにもっと高い値へ次第に上昇していきます。LT3437 の 200kHz の公称クロック周波数、40V の V_{IN} 、および、たとえば 0.7V の ($V_F + I \cdot R$) を使うと、制御を維持する最大 t_{ON} は約 90ns となり、許容できないほど短くなります。

このジレンマに対する解決策は、インダクタの電流が徐々に上昇し続けないように、発振器を減速してインダクタの電流が十分低い値まで下がることができるようにすることです。FB ピンの電圧が異常に下がり、ある種の短絡状態を示したら、発振器の周波数が下がります。FB ピンの電圧が 0.4V より下に下がると発振器の周波数は 10 分の 1 に減少し、FB ピンの電圧が 0.95V で 200kHz の標準値になるまで直線的に増加します（「標準的性能特性」を参照）。短絡状態のあいだ発振器周波数が下がるので、LT3437 は電流制御を維持することができます。

ソフトスタート

$[V_{IN}/(V_{OUT} + V_F)] > 10$ のアプリケーションの場合、または大きな入力サージ電流を許容できないアプリケーションの場合、LT3437 のソフトスタート回路を使って、起動時または出力の短絡からの回復期に出力コンデンサの充電速度を制御してピーク・インダクタ電流に対する制御を追加します。ソフトスタート機能は V_C ピンによってスイッチ電流を制限して出力コンデンサの電圧ランプ・レート (dV/dt) を一定に保ちます。 C_{SS} ピンから安定化出力電圧に接続したコンデンサ (図 2 の $C1$) により出力電圧のランプ・レートが決まります。 C_{SS} コンデンサに流れる電流が C_{SS} のスレッシュホールド (I_{CSS}) を超すと、 V_C ピンの電圧の低下により出力コンデンサの電圧ランプが制限されます。 C_{SS} のスレッシュホールドは FB 電圧に比例し（「標準的性能特性」を参照）、0.9V (標準) を超える FB 電圧に対しては無効になります。出力の dV/dt は次式で近似することができます。

$$\frac{dV}{dt} = \frac{I_{CSS}}{C_{SS}}$$

ただし、実際の値は、起動時の負荷条件、補償値、および出力コンデンサの選択によって変化します。

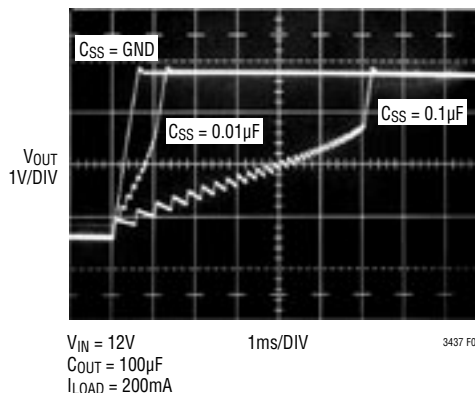


図4. V_{OUT} の dV/dt

Burst Mode動作

軽負荷での効率を向上させるため、LT3437 は自動的に Burst Mode動作に切り替わります。Burst Mode動作では入力消費電流を最小に抑えながら出力コンデンサを適切な電圧に充電します。

アプリケーション情報

LT3437はBurst Mode動作のあいだ短いバーストで電流を出力コンデンサに供給し、それに続くスリープ期間には出力コンデンサから出力電力が負荷に供給されます。さらに、 V_{IN} とBIASの消費電流はスリープ時間のあいだそれぞれ標準で $25\mu A$ と $150\mu A$ に減少します。負荷電流が無負荷状態に向かって減少するにつれ、LT3437がスリープ・モードで動作する時間の割合が増加し、平均入力電流が大きく減少するので効率が高くなります。

最小平均入力電流は V_{IN} と V_{OUT} の比、 V_C の周波数補償、帰還分割器ネットワーク、およびショットキー・ダイオードのリーク電流に依存します。これは次式で近似することができます。

$$I_{IN(AVG)} \cong I_{VINS} + I_{SHDN} + \left(\frac{V_{OUT}}{V_{IN}} \right) \frac{(I_{BIASS} + I_{FB} + I_S)}{\eta}$$

ここで、

I_{VINS} = スリープ・モードでの入力ピンの電流

V_{OUT} = 出力電圧

V_{IN} = 入力電圧

I_{BIASS} = スリープ・モードでのBIASピンの電流

I_{FB} = 帰還ネットワークの電流

I_S = V_{OUT} のキャッチ・ダイオードの逆方向リーク電流

η = 低電流効率(非Burst Mode動作)

例: $V_{OUT} = 3.3V$ 、 $V_{IN} = 12V$ の場合

$$\begin{aligned} I_{IN(AVG)} &\cong 25\mu A + 5\mu A + \left(\frac{3.3}{12} \right) \\ &\quad \frac{(150\mu A + 12.5\mu A + 0.5\mu A)}{(0.75)} \\ &= 25\mu A + 5\mu A + 60\mu A = 90\mu A \end{aligned}$$

Burst Modeサイクルのスリープのあいだ、過渡応答を良くするため、 V_C ピンの電圧は通常動作に必要なレベルのすぐ下に保たれます。バーストと過渡応答の波形については「標準的性能特性」のセクションを参照してください。

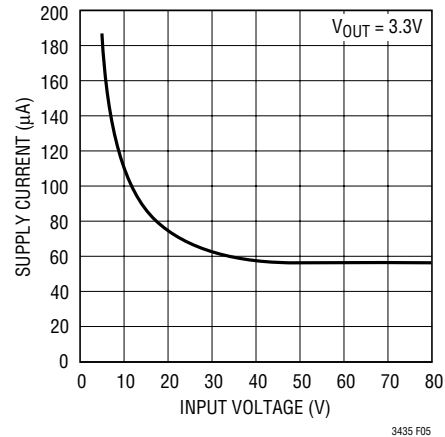


図5. I_q と V_{IN}

Burst Mode動作が望ましくない場合、SYNCピンに2V以上を与えて無効にすることができます。Burst Modeが無効になると、軽負荷での効率を代償にして、軽負荷での出力リップルが減少します。

キャッチ・ダイオード

キャッチ・ダイオードはSWのオフ時間に負荷電流を流します。したがって、平均ダイオード電流はスイッチのデューティ・サイクルに依存します。出力に対する入力の電圧比が大きいと、ダイオードはほとんどの時間導通しています。この比が1に近づくと、ダイオードはわずかな時間だけ導通します。ダイオードにとって最も過酷な状態は出力短絡時です。ダイオードはこの状態で最大デューティ・サイクルの I_{PEAK} を安全に扱う必要があります。

高低両方の負荷電流の効率を最大化するには、順方向の電圧降下が小さく、逆方向のリーク電流が小さい高速スイッチング・ダイオードを使います。逆方向リーク電流が小さいことが低電流での効率を最大にするのに不可欠です。全温度範囲ではその値がLT3437の電源電流の大きさを超える可能性があるからです。順方向の電圧降下が小さいことが高電流での効率にとって不可欠です。損失は順方向の電圧降下に比例するからです。

これらの必要条件を考慮するとショットキー・ダイオードを使用することになります。このダイオードの順方向電圧降下は小さいのでDCスイッチング損失は小さく、逆回復時間は大きくないのでAC動作は害を与えません。ショットキー・ダイオードは一般に逆電圧定格が60Vのもの、あるいは100Vのものさえ入手でき、価格的にも他のタイプと競合できます。

アプリケーション情報

いわゆる「超高速」リカバリ・ダイオードの使用は一般に推奨しません。連続モードで動作しているとき、「超高速」ダイオードが示す逆回復時間はゴムばちんこ式の影響を生じます。内部パワー・スイッチはダイオードを回復させようとして V_{IN} 電流を増加させながらダイオードに注入します。ダイオードがついにオフすると、数十ナノ秒後、 V_{SW} ノード電圧は極端に高い dV/dt で(おそらく $5V/ns$ 、それどころか $10V/ns$ で!)上昇していきます。実際のリード・インダクタンスでは、 V_{SW} ノードは簡単に V_{IN} レールをオーバーシュートすることがあります。この結果、RFIの問題が生じ、オーバーシュートが過度に大きいと、デバイス自体を損傷することがあります。

BOOSTピン

ほとんどのアプリケーションでは、ブースト用部品は $0.1\mu F$ のコンデンサとBAS21ダイオードです。アノードは通常安定化出力電圧に接続され、出力段をドライブするために V_{IN} より約 V_{OUT} だけ高い電圧を発生します(図6a)。ただし、出力段はスイッチのオン時間のあいだブースト・コンデンサを放電します。スイッチを完全に飽和させるため、出力ドライバはこの期間を通じて少なくとも $2.5V$ のゆとりを必要とします。出力電圧が $3.3V$ より低い場合、代替のブースト電源を使うことを推奨します。ブースト・ダイオードは入力に接続することができますが(図6b)、ブースト電圧($V_{BOOST} = V_{IN} \cdot 2$)がBOOSTピンの絶対最大定格を超えないように注意する必要があります。さらに、スイッチ・ドライバ両端の追加電圧は電力損失を増やし、効率を下げます。独立した電源が利用できれば、それを使って必要なBOOST電圧を発生させることができます(図6c)。BOOSTを V_{IN} または独立した電源に接続すると効率が下がることがありますが、軽負荷で起動するのに必要な最小 V_{IN} が小さくなります。発生したBOOST電圧が最大負荷で電力を消費しすぎる場合、BOOSTダイオードに直列にツェナー・ダイオードを接続することにより、LT3437から見たBOOST電圧を下げるすることができます(図6aのオプション)。

ほとんどのアプリケーションでは、 $0.1\mu F$ のブースト・コンデンサを推奨します。ほとんどのタイプの薄膜コンデンサまたはセラミック・コンデンサが適していますが、スイッチのオフ時間のあいだに完全に再充電できるようにESRは $<1\Omega$ である必要があります。コンデンサの値は、 $4700ns$ のオン時間、 $11mA$ のブースト電流、および $0.7V$ の放電リップルという最悪条件から得られます。

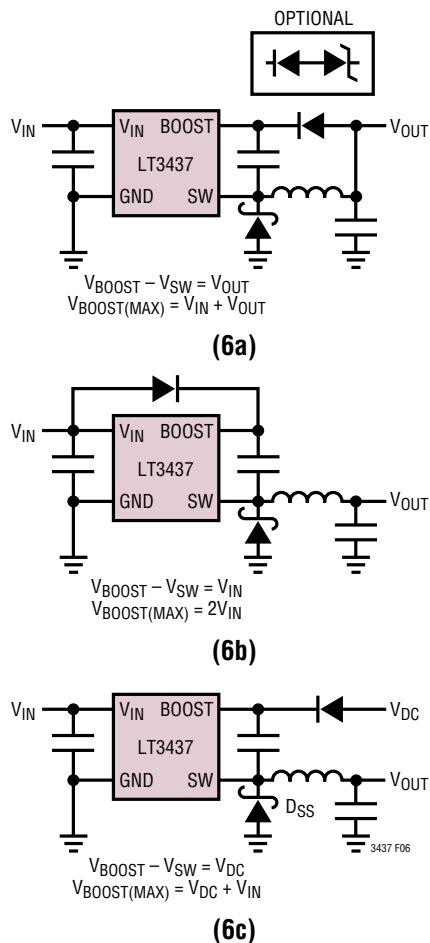


図6. BOOSTピンの構成法

厳しくない条件ではブースト・コンデンサの値を下げることはできるでしょうが、回路動作や効率は改善されません。低入力電圧で低負荷の条件では、コンデンサの値を大きくすると放電リップルが下がり、起動動作が改善されます。

シャットダウン機能と低電圧ロックアウト

LT3437のSHDNピンはこのデバイスの動作を制御します。SHDNピンの電圧が $1.2V$ のシャットダウン・スレッシュホールドより低いと、LT3437は「ゼロ」電源電流の状態になります。SHDNピンをシャットダウン・スレッシュホールドより上にドライブすると、通常動作がイネーブルされます。SHDNピンには標準 $5\mu A$ の内部シンク電流が備わっています。

シャットダウン機能に加えて、LT3437には低電圧ロックアウト機能が備わっています。

アプリケーション情報

入力電圧が2.4Vより低いとスイッチングがディスエーブルされます。低電圧ロックアウトのスレッシュホールドにはヒステリシスがなく、スイッチングがイネーブルされる前にすべての内部電圧を正しいレベルにするのに主に使われます。V_{OUT}に対するV_{IN}の比が小さいとき入力電流を制限するためにヒステリシスのある低電圧ロックアウト機能が必要ならば、図7と以下の説明を参照してください。

$$V_{UVLO} = R1 \left(\frac{V_{SHDN}}{R3} + \frac{V_{SHDN}}{R2} + I_{SHDN} \right) + V_{SHDN}$$

$$V_{HYST} = \frac{V_{OUT}(R1)}{R3}$$

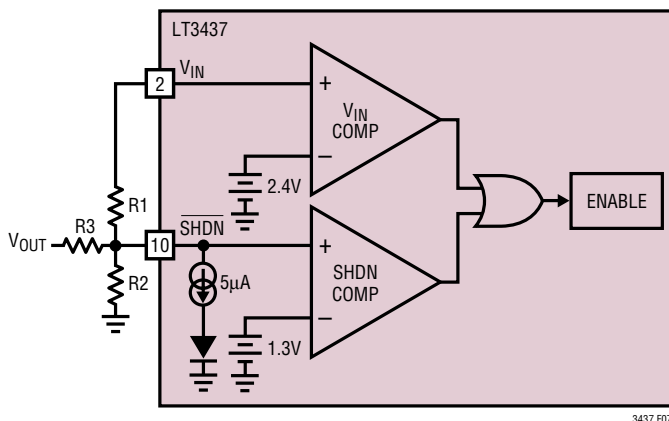


図7. 低電圧ロックアウト

通常動作時の消費電流を最小に抑えるには、次式を使ってR1を選択します。

$$R1 = \frac{V_{IN} - 2V}{(1.5)(I_{SHDN(TYP)})}$$

例:

$$R1 = \frac{12 - 2}{1.5(5\mu A)} = 1.3M\Omega$$

$$R3 = \frac{5(1.3M\Omega)}{1} = 6.5M\Omega \text{ (最も近い1\% 6.49M)}$$

$$R2 = \frac{1.3}{\frac{7 - 1.3}{1.3M\Omega} - 1\mu A - \frac{1.3}{6.49M\Omega}}$$

$$= 408k \text{ (最も近い1\% 412k)}$$

SHDN電流およびV_{IN}電流と入力電圧のグラフに関しては「標準的性能特性」のセクションを参照してください。

同期

発振器を外部入力に同期させるには、デューティ・サイクルが25%~75%のTTLロジック・レベルの方形波をLT3437のSYNCピンに接続します。同期範囲は初期動作周波数~700kHzです。つまり、実際上の最小同期周波数は標準動作周波数の200kHzではなく、ワーストケースの高い方の自励発振周波数(240kHz)に等しくなります。高い同期周波数では低調波スイッチングの防止に使われる内部スロープ補償の振幅が減少するため、300kHzを超える周波数に同期するときは注意が必要です。このタイプの低調波スイッチングは出力電圧の2倍より低い入力電圧でだけ起きます。インダクタ値が高いとこの問題は起きにくくなります。原因は不十分なスロープ補償であると決めてかかる前に、低調波スイッチングの全く別の原因について説明している「周波数補償」のセクションも参照してください。スロープ補償の理論の詳細については「アプリケーションノート19」で解説されています。

FBピンの電圧が0.9Vより低いと(起動時または出力の短絡状態)、同期機能はディスエーブルされます。このため周波数フォールドバックが動作することができ、SWピンに害を与える状態を防ぎます。

同期信号または2Vを超えるロジック・レベルがSYNCピンに与えられていると、Burst Mode動作はディスエーブルされます。Burst Mode動作はデバイスの動作中にイネーブルまたはディスエーブルすることができます。同期する必要がなく、またBurst Modeを無効にする必要がなければ、このピンをグラウンドに接続します。

レイアウトの検討事項

どんな高周波スイッチャの場合でもそうですが、レイアウトを検討するとき、電気、熱およびノイズに関する最適性能を達成するには注意を払う必要があります。最大効率を得るため、スイッチの立上り時間と立下り時間は通常ナノ秒の範囲です。放射ノイズと導通ノイズの両方を防止するため、図8に示されている高速スイッチング電流パスはできるだけ短くします。これは図9の推奨レイアウトで実現されています。また、このパスを短くすると、約25nH/インチの寄生トレース・インダクタンスが減少します。

アプリケーション情報

スイッチがオフするとき、この寄生インダクタンスにより、LT3437のスイッチの両端にフライバック・スパイクが発生します。動作時の電流と入力電圧が大きいとき、レイアウトが良くないと、このスパイクはLT3437の絶対最大定格を超える電圧を発生させるおそれがあります。プレーン間のカップリングおよび全体のノイズを防ぐため、スイッチャ回路の下には常にグランド・プレーンを使います。

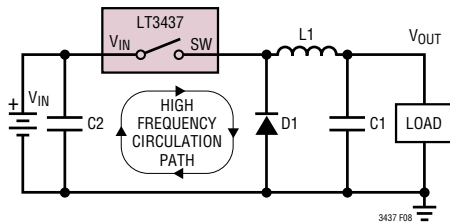
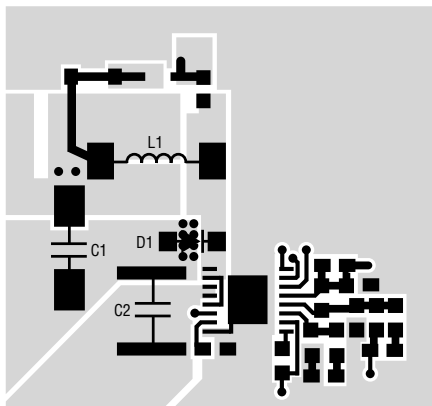
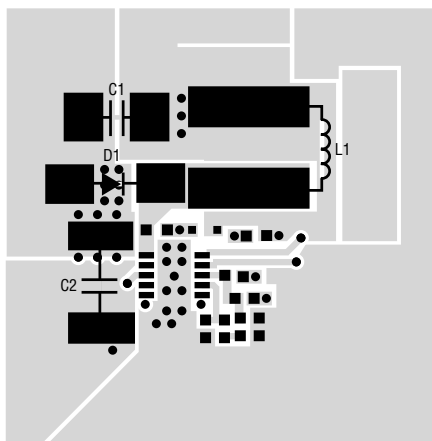


図8. 高速スイッチング経路



FEパッケージのトップサイド・メタル



DDパッケージのトップサイド・メタル

図9. 推奨レイアウト

V_CとFBに関連する部品はスイッチ・ノードおよびブースト・ノードからできるだけ離して配置します。LT3437のピン配置はこのようにレイアウトしやすいようにデザインされています。これらの部品のグランドはスイッチ電流パスから離します。そうしないと不安定になり、低調波発振が起きます。

ボードのレイアウトは熱抵抗にも大きく影響します。ピン4/ピン10と露出パッド(ピン11/ピン17)はLT3437のダイの下を通る連続した銅プレートです。これはパッケージから出る熱の最良の放熱パスです。ピン4と露出パッドからボードへの熱抵抗を減らすと、ダイの温度が下がり、LT3437の電力許容量が増加します。これは、露出パッドの周りにできるだけ大きな銅領域を設けることによって達成されます。このパッドの下および周囲から内部グランド・プレーンに半田で充填した複数のフィードスルーを追加しても効果があります。キャッチ・ダイオードおよびコイル終端部を同様に処理すると、その他の熱の影響を減らします。

熱に関する計算

LT3437の熱消費は4つの要因から生じます。スイッチのDC損失、スイッチのAC損失、昇圧回路の電流、および入力消費電流です。これらの各損失の計算方法を以下の式で示します。これらの式は連続モード動作を仮定しているので、軽負荷電流での効率の計算には使用しないでください。

スイッチ損失:

$$P_{SW} = \frac{R_{SW}(I_{OUT})^2(V_{OUT})}{V_{IN}} + t_{EFF}(1/2)(I_{OUT})(V_{IN})(f)$$

ブースト電流損失:

$$P_{BOOST} = \frac{(V_{OUT})^2(I_{OUT}/30)}{V_{IN}}$$

消費電流損失:

$$P_Q = V_{IN}(500\mu A) + V_{OUT}(800\mu A)$$

$$R_{SW} = \text{スイッチ抵抗(高温で約1)}$$

$$t_{EFF} = \text{実効スイッチ電流/電圧オーバーラップ時間} \\ (t_r + t_f + t_{IR} + t_{IF})$$

アプリケーション情報

$$t_r = (V_{IN}/0.6)ns$$

$$t_f = (V_{IN}/2)ns$$

$$t_{IR} = t_{IF} = (I_{OUT}/0.05)ns$$

$$f = \text{スイッチ周波数}$$

例: $V_{IN} = 40V$, $V_{OUT} = 5V$, $I_{OUT} = 250mA$ とすると:

$$P_{SW} = \frac{(1)(0.25)^2(5)}{40} + (92)(1/2)(0.25)(40)(200e3)$$

$$0.008 + 0.092 = 0.1W$$

$$P_{BOOST} = \frac{(5)^2(0.25/30)}{40} = 0.005W$$

$$P_Q = 40(0.0005) + 5(0.0008) = 0.024W$$

総電力消費は次のようになります。

$$P_{TOT} = 0.1 + 0.065 + 0.024 = 0.13W$$

LT3437のパッケージの熱抵抗は内部プレーンあるいは裏面プレーンの有無によって影響を受けます。パッケージの下全体にプレーンがあると、FEパッケージとDDパッケージの熱抵抗は約45°Cになります。プレーンがないと、熱抵抗が約150°C/Wに増加します。ダイの温度を計算するには、使用するパッケージの適切な熱抵抗値を使い、ワーストケースの周囲温度を加えます。

$$T_J = T_A + Q_{JA} (P_{TOT})$$

DEパッケージ ($Q_{JA} = 45^\circ C/W$) の場合、70°Cの周囲温度では次のようになります。

$$T_J = 70 + 45(0.1) = 74.5^\circ C$$

入力電圧と動作周波数の検討事項

LT3437の絶対最大入力電源電圧は80Vに規定されています。これは内部半導体接合部のブレイクダウン現象だけにに基づいています。内部電力消費により、特定のアプリケーションで適用可能な実際の最大 V_{IN} はこれよりも低いことがあります。

内部電力損失の計算の理論的基礎の詳細は「熱に関する検討事項」のセクションで与えられています。ACスイッチング損失は動作周波数と出力電流の両方に比例することに注意してください。ACスイッチング損失の大部分は入力電圧の二乗にも比例します。

たとえば、 $V_{IN} = 40V$ 、 $V_{OUT} = 5V$ で700mA、 $f_{OSC} = 200kHz$ の組合せは容易に実現可能ですが、同時に V_{IN} を80Vに、 f_{OSC} を700kHzに上げることは不可能です。にもかかわらず、80Vまでの入力過渡電圧は、その結果生じる内部消費の増加がダイ温度を大きく上昇させるほど長い時間は続かないと仮定すれば、通常許容できます。

第二の検討事項は制御可能性です。 V_{IN} から V_{OUT} への降圧比が大きいと、それに応じて狭い最小スイッチ・オン時間が必要になりますので、潜在的に制限が生じます。(連続モード動作を仮定して)これに対する近似式は次のようになります。

$$t_{ON(MIN)} = (V_{OUT} + V_F)/V_{IN}(f_{OSC})$$

ここで、

V_{IN} = 入力電圧

V_{OUT} = 出力電圧

V_F = ショットキー・ダイオードの順方向電圧降下

f_{OSC} = スイッチング周波数

LT3437では実現できないほど短いオン時間を発生するようにLT3437が要求されると、潜在的に制御可能性の問題が生じます。フィードバック・ループの動作が低下し、ある種のサイクル・スキップやBurst Mode動作が現れるポイントまで V_C 制御電圧が減少します。

要約すると次のようになります。

1. 高い V_{IN} 、高い I_{OUT} 、さらに高い f_{OSC} という条件を同時に満たすことは内部消費のため実際にはできないことがあることを認識してください。「熱に関する検討事項」のセクションで内部電力の計算法が説明してあります。疑わしい場合はプロトタイプ電源を作成して動作させ、許容できる動作であることを検証します。
2. 高い V_{IN} 、低い V_{OUT} 、高い f_{OSC} を同時に要求すると、最小スイッチ・オン時間が許容できないほど短くなる場合があります。サイクル・スキップやBurst Mode動作が生じ、通常は正しい出力電圧が維持されますが、出力電圧リップルが増加します。

アプリケーション情報

周波数補償

周波数応答の理論的分析を始める前に、ボードのレイアウトが良くないと回路を安定化するのが難しくなることを思い出してください。このことはほとんどすべての高周波アナログ回路に当てはまります。まず「レイアウトの検討事項」のセクションを読んでください。安定性の問題として現れる、よくあるレイアウトの誤りは、入力デカップリング・コンデンサやキャッチ・ダイオードを遠くに配置し、大きなスイッチ電流を流しているグラウンド・トラックへ V_C 補償を接続することです。さらに、理論的分析では非理想的な部品の1次動作だけしか考慮されません。これらの理由により、量産用のレイアウトと部品を使って安定性の最終チェックをおこなうことが重要です。

LT3437では電流モード制御が使われています。このため、インダクタに関連した位相シフトの問題の多くが緩和されます。基本的なレギュレータ・ループを図10に示します。LT3437は、2つのgmブロック、誤差アンプ、およびパワー段として考えることができます。

全体のループ応答を図11に示します。 V_C ピンには、 $R_C = 25k$ 、 $C_C = 1500pF$ および $C_F = 330pF$ の周波数補償部品が使われています。使われている出力コンデンサは $100\mu F$ の10Vタンタル・コンデンサで、そのESRは標準 $100m\Omega$ です。

タンタル出力コンデンサのESRによって、安定性を維持するうえで非常に役立つゼロがループ周波数応答に与えられます。ただし、このESRは出力のリップル電圧に大きく寄与します（「アプリケーション情報」のセクションの「出力リップル電圧」を参照）。セラミック・コンデンサのESRは非常に小さいので、タンタル出力コンデンサをセラミック出力コンデンサで置き換えて、コンデンサのサイズと出力リップル電圧を小さくすることは可能です。タンタル出力コンデンサによって与えられたゼロを再度ループに挿入する必要があります。代わりに、たとえタンタル出力コンデンサを使っても、位相マージンを増やして過渡応答を改善するために、ループにゼロを追加する必要がある場合があるかもしれません。

ループにゼロを追加するには、補償コンデンサ(C_C)に直列に抵抗(R_C)を V_C ピンに接続するか、または出力とFBピンのあいだにコンデンサ(C_{FB})を接続することができます。

R_C を使うとき、最大値には2つの制限があります。第一に、出力コンデンサのESRと R_C の組合せは、ループがロールオフするのを完全に止めてしてしまうことがあります。第二に、ループ利得がスイッチング周波数で十分ロールオフしないと出力リップルが V_C ピンを攪乱して、低調波発振に似た不安定なデューティ・サイクルのスイッチングを引き起こします。必要なら、追加のコンデンサ(C_F)を R_C/C_C ネットワークの両端に V_C ピンからグラウンドに追加して、 V_C リップル電圧をさらに抑えることができます。

タンタル出力コンデンサを使うと、LT3437は抵抗(R_C)とフィルタ・コンデンサ(C_F)が V_C ピンに既に接続されているので(図10と図11を参照)、(10以上の高い V_{IN}/V_{OUT} の比に対して安定したパルス・スキップを許すため) V_{IN} の全範囲にわたってループを補償します。安定動作のため抵抗(R_C)を簡単に調節するだけで、セラミック出力コンデンサを依然使用することができます(LT3430の安定化のための「セラミック・コンデンサ」のセクションを参照)。追加の位相マージンが必要なら、コンデンサ(C_{FB})を出力とFBピンのあいだに挿入することができますが、出力電圧が高いアプリケーションでは注意が必要です。出力が突然短絡すると、許容できないほど大きな負トランジェントがFBピンに発生することがあります。

10未満の V_{IN}/V_{OUT} 比では、 V_C ピンの周波数補償部品を再調節して、ループの帯域幅を上げることができます。

ループの安定性をチェックするには、アプリケーションの電圧、電流、および温度の全範囲にわたって回路を動作させる必要があります。アプリケーションノートの19と76で説明されているように、経験的方法によって適切なループ補償を得ることができます。

アプリケーション情報

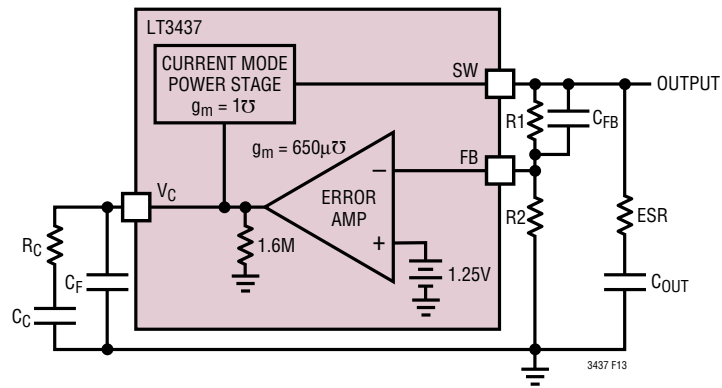


図10. ループ応答モデル

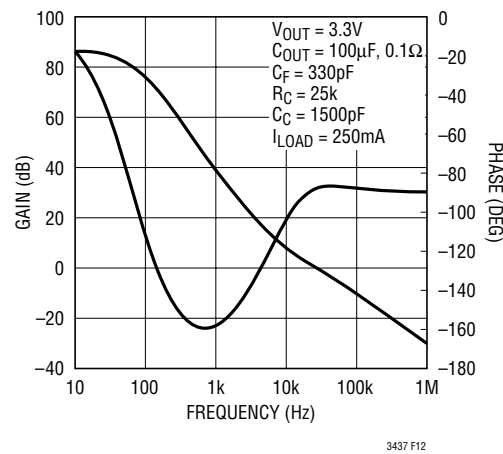
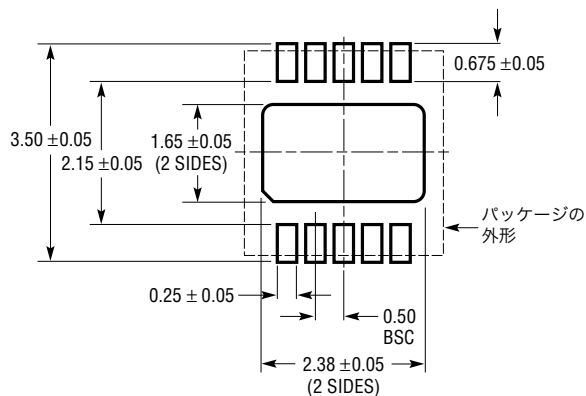


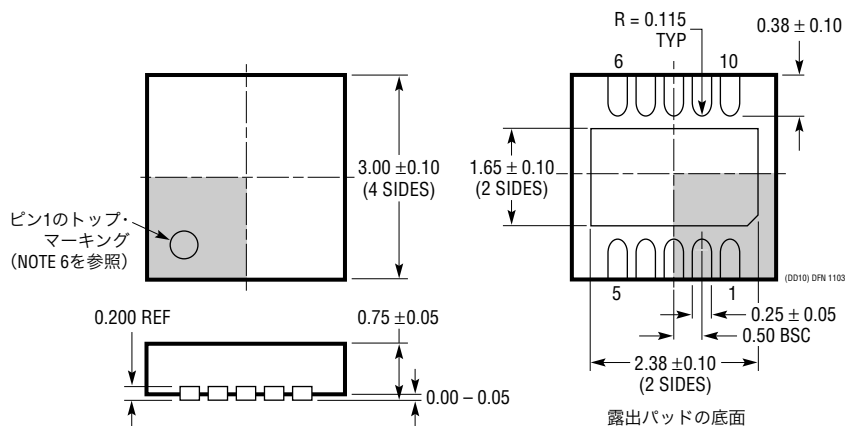
図11. 全ループ応答

パッケージ寸法

DDパッケージ 10ピン・プラスチックDFN (3mm×3mm) (Reference LTC DWG # 05-08-1699)



推奨する半田パッドのピッチと寸法

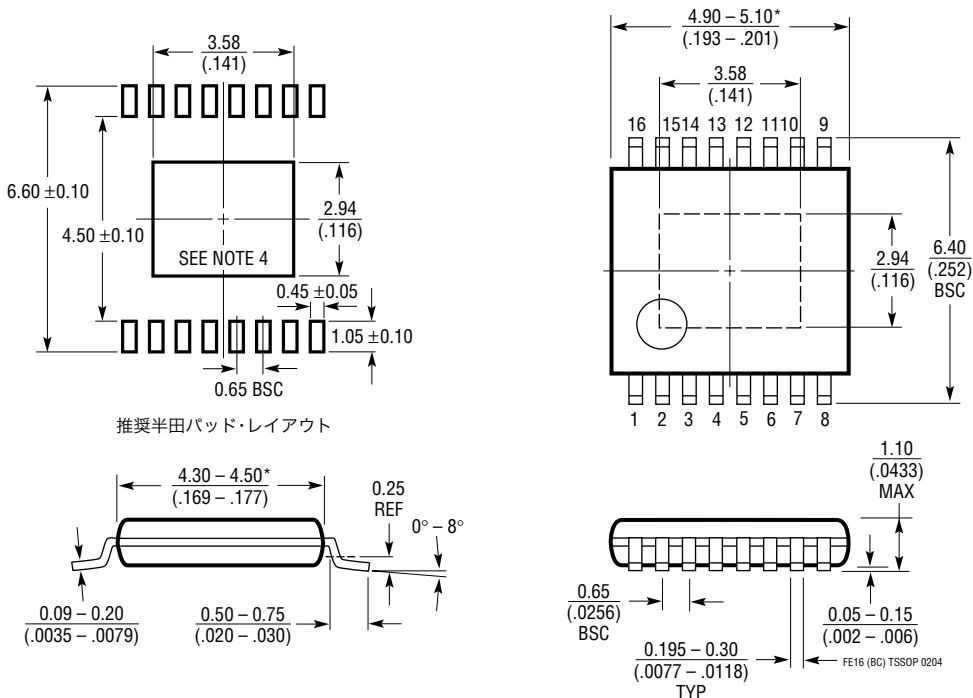


NOTE:

- 図はJEDECパッケージ・アウトラインMO-229のバリエーション (WEED-2) になる予定。
バリエーションの指定の現状についてはLTCのWebサイトのデータシートを参照
- 図は実寸とは異なる
- すべての寸法はミリメートル
- パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
- 露出パッドは半田メッキとする
- 網掛けの部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

パッケージ寸法

FEパッケージ
 16ピン・プラスチックTSSOP(4.4mm)
 (Reference LTC DWG # 05-08-1663)
 露出パッドのバリエーションBC



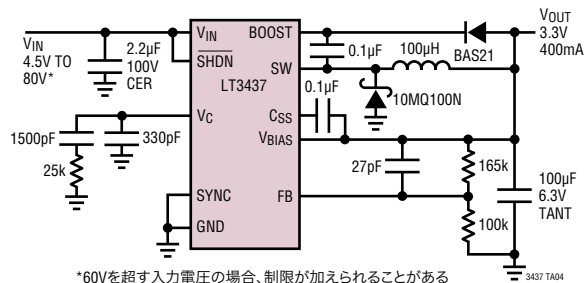
- NOTE:
1. 標準寸法: ミリメートル
 2. 寸法は $\frac{\text{ミリメートル}}{\text{インチ}}$
 3. 図は実寸とは異なる

4. 露出パッド接着のための推奨最小PCBメタルサイズ
- * 寸法にはモールドのバリを含まない。モールドのバリは各サイドで0.150mm(0.006")を超えないこと

LT3437

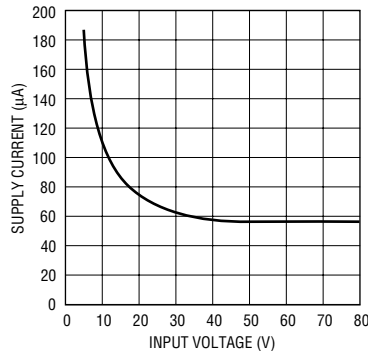
標準的応用例

無負荷時消費電流が100 μ Aの14Vから
3.3Vへの降圧コンバータ

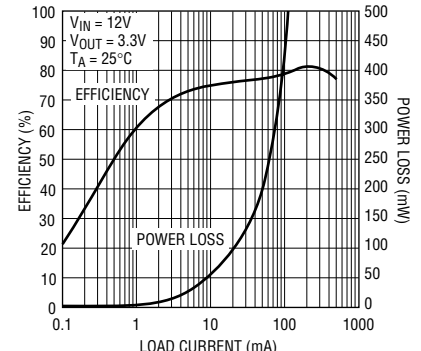


*60Vを越す入力電圧の場合、制限が加えられることがある

電源電流と入力電圧



効率および電力損失と負荷電流



関連製品

| 製品番号 | 説明 | 注釈 |
|-------------------|--|---|
| LT1765 | 25V、3A (I_{OUT})、1.25MHz、高効率降圧DC/DCコンバータ | V_{IN} : 3V~25V、 $V_{OUT(MIN)}$ = 1.20V、 I_Q = 1mA、 I_{SD} < 15 μ A、SO-8、TSSOP16E |
| LT1766 | 60V、1.2A (I_{OUT})、200kHz高効率降圧DC/DCコンバータ | V_{IN} : 5.5V~60V、 $V_{OUT(MIN)}$ = 1.20V、 I_Q = 2.5mA、 I_{SD} < 25 μ A、TSSOP16/E |
| LT1767 | 25V、1.5A (I_{OUT})、1.25MHz高効率降圧DC/DCコンバータ | V_{IN} : 3V~25V、 $V_{OUT(MIN)}$ = 1.20V、 I_Q = 1mA、 I_{SD} < 6 μ A、MS8/E |
| LT1776 | 40V、550mA (I_{OUT})、200kHz高効率降圧DC/DCコンバータ | V_{IN} : 7.4V~40V、 $V_{OUT(MIN)}$ = 1.24V、 I_Q = 3.2mA、 I_{SD} < 30 μ A、N8、S8 |
| LT1936 | 36V、1.4A、500kHz高効率降圧DC/DCコンバータ | V_{IN} : 3.6V~36V、 $V_{OUT(MIN)}$ = 1.2V、 I_Q = 1.8mA、 I_{SD} 4mA MS8/E |
| LT1940 | デュアルの1.2A (I_{OUT})、1.1MHz高効率降圧DC/DCコンバータ | V_{IN} : 3V~25V、 $V_{OUT(MIN)}$ = 1.2V、 I_Q = 3.8mA、TSSOP-16E |
| LT1956 | 60V、1.2A (I_{OUT})、500kHz高効率降圧DC/DCコンバータ | V_{IN} : 5.5V~60V、 $V_{OUT(MIN)}$ = 1.20V、 I_Q = 2.5mA、 I_{SD} < 25 μ A、TSSOP16/E |
| LT1976 | 60V、1.5A (I_{OUT})、200kHz高効率降圧DC/DCコンバータ | V_{IN} : 3.3V~60V、 I_Q = 100 μ A、 I_{SD} < 1 μ A、TSSOP-16E |
| LT1977 | 60V、1.5A (I_{OUT})、500kHz高効率降圧DC/DCコンバータ | V_{IN} : 3.3V~60V、 I_Q = 100 μ A、 I_{SD} < 1 μ A、TSSOP-16E |
| LT3010 | 80V、50mA、低ノイズ・リニア・レギュレータ | V_{IN} : 1.5V~80V、 $V_{OUT(MIN)}$ = 1.28V、 I_Q = 30 μ A、 I_{SD} < 1 μ A、MS8E |
| LT3430 | 60V、2.5A (I_{OUT})、200kHz高効率降圧DC/DCコンバータ | V_{IN} : 5.5V~60V、 $V_{OUT(MIN)}$ = 1.20V、 I_Q = 2.5mA、 I_{SD} < 30 μ A、TSSOP-16E |
| LT3431 | 60V、2.5A (I_{OUT})、500kHz高効率降圧DC/DCコンバータ | V_{IN} : 5.5V~60V、 $V_{OUT(MIN)}$ = 1.20V、 I_Q = 2.5mA、 I_{SD} < 30 μ A、TSSOP-16E |
| LT3433 | 60V、400mA (I_{OUT})、200kHz/500kHz降圧/昇圧DC/DCコンバータ | V_{IN} : 5V~60V、 V_{OUT} : 3.3V~20V、 I_Q = 100 μ A、TSSOP-16E |
| LT3434/LT3435 | 60V、3A (I_{OUT})、200kHz高効率降圧DC/DCコンバータ | V_{IN} : 3.3V~60V、 I_Q = 100 μ A、 I_{SD} < 1 μ A、TSSOP-16E |
| LT3470 | ブースト・ダイオードとキャッチ・ダイオードを内蔵した40V、300mA マイクロパワー降圧レギュレータ | V_{IN} : 4V~40V、 $V_{OUT(MIN)}$ = 1.25V、 I_Q = 26 μ A、ThinSOT |
| LTC3727/LTC3727-1 | 36V、500kHz高効率降圧DC/DCコントローラ | V_{IN} : 4V~36V、 $V_{OUT(MIN)}$ = 0.8V、 I_Q = 670 μ A、 I_{SD} < 20 μ A、QFN-32、SSOP-28 |

3437I