

消費電流が100 μ Aの高電圧3A 200kHz降圧スイッチング・レギュレータ

特長

- 広い入力範囲：3.3V～60V
- 3Aピーク・スイッチ電流
- バースト・モード動作：消費電流**：100 μ A
- 低いシャットダウン電流： $I_Q < 1\mu$ A
- スレッシュホールドをプログラム可能なパワーグッド・フラグ
- 60Vまでの負荷ダンプ保護
- 200kHzスイッチング周波数
- 飽和型スイッチ設計：0.1 Ω
- デューティ・サイクルの全範囲*でピーク・スイッチ電流を維持
- 1.25Vの帰還リファレンス電圧
- 同期が容易
- ソフトスタート機能
- 熱特性が強化された小型16ピンTSSOPパッケージ

アプリケーション

- 高電圧電力変換
- 14Vと42Vの自動車用システム
- 産業用電力システム
- 配電システム
- バッテリ駆動システム

LT、LTC、LTはリニアテクノロジー社の登録商標です。他のすべての商標はそれぞれの所有者に所有権があります。Burst Modeはリニアテクノロジー社の登録商標です。*6498466を含む米国特許によって保護されています。**条件については、「バースト・モード動作」のセクションを参照してください。

概要

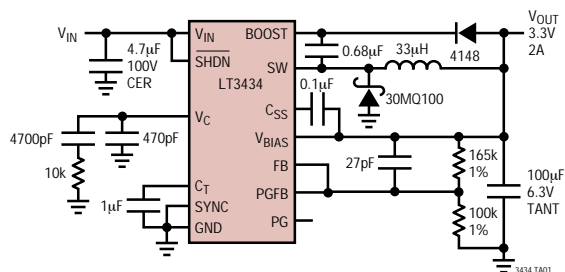
LT[®]3434は200kHzモノリシック降圧スイッチング・レギュレータで、60Vまでの入力電圧を許容します。発振器、コントロール、およびロジックに必要なすべての回路とともに、3A、0.1 Ω の高効率スイッチを内蔵しています。高速過渡応答と優れたループ安定性を得るため、電流モード・トポロジーが使われています。

新しい高電圧プロセスに取り入れられた革新的設計技法により、広い入力範囲にわたって高い効率が得られます。低電流でバースト・モード動作を採用し、出力を使って内部回路をバイアスし、電源ブースト・コンデンサを使ってパワー・スイッチを飽和させることにより、広い出力電流範囲にわたって効率が維持されます。特許を取得した回路により、デューティ・サイクルの全範囲にわたりピーク・スイッチ電流が維持されます。* シャットダウンすると、入力電源電流は1 μ A以下に減少します。ロジック・レベルの入力でSYNCピンをドライブして、外部の信号に同期させることができます。C_{SS}ピンから出力にコンデンサを1個接続して、出力電圧のランプを制御することができます(ソフトスタート)。スレッシュホールドとタイムアウトをプログラム可能なパワーグッド・フラグと、サーマル・シャットダウン保護機能も備えています。

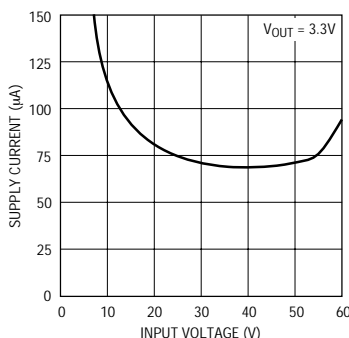
LT3434は熱抵抗を下げるための露出パッド・リードフレーム付き16ピンTSSOPパッケージで供給されます。

標準的応用例

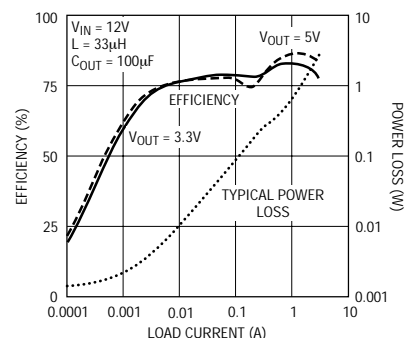
無負荷時消費電流が100 μ Aの
14Vから3.3Vへの降圧コンバータ



電源電流と入力電圧



効率および電力損失と
負荷電流



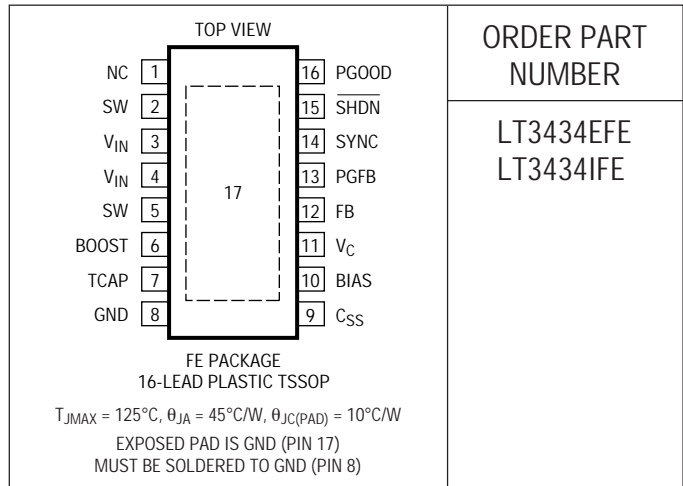
LT3434

絶対最大定格

(Note 1)

V_{IN} 、 \overline{SHDN} 、BIAS	60V
SWを超えるBOOSTピン	35V
BOOSTピン電圧	68V
SYNC、 C_{SS} 、PGFB、FB	6V
動作接合部温度範囲	
LT3434EFE (Note 2)	- 40 ~ 125
LT3434IFE (Note 2)	- 40 ~ 125
保存温度範囲	- 65 ~ 150
リード温度 (半田付け、10秒)	300

パッケージ/発注情報



より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_J = 25$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $\overline{SHDN} = 12\text{V}$ 、BIAS = 5V、FB/PGFB = 1.25V、 $C_{SS}/\text{SYNC} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$V_{\overline{SHDN}}$	\overline{SHDN} Threshold		1.15	1.3	1.45	V	
$I_{\overline{SHDN}}$	\overline{SHDN} Input Current	$\overline{SHDN} = 12\text{V}$	●	5	20	μA	
	Minimum Input Voltage (Note 3)		●	2.4	3	V	
I_{VINS}	Supply Shutdown Current	$\overline{SHDN} = 0\text{V}$, BOOST = 0V, FB/PGFB = 0V		0.1	2	μA	
	Supply Sleep Current (Note 4)	BIAS = 0V, FB = 1.35V	●	170	250	μA	
		FB = 1.35V	●	45	75	μA	
I_{VIN}	Supply Quiescent Current	BIAS = 0V, FB = 1.15V		3.2	6	mA	
		BIAS = 5V, FB = 1.15V		2.6	5	mA	
	Minimum BIAS Voltage (Note 5)		●	2.7	3.1	V	
I_{BIASS}	BIAS Sleep Current (Note 4)		●	110	180	μA	
I_{BIAS}	BIAS Quiescent Current	SYNC = 3.3V		700	900	μA	
	Minimum Boost Voltage (Note 6)	$I_{SW} = 3\text{A}$		1.8		V	
	Input Boost Current (Note 7)	$I_{SW} = 3\text{A}$		65	85	mA	
V_{REF}	Reference Voltage (V_{REF})	$3.3\text{V} < V_{VIN} < 60\text{V}$	●	1.225	1.25	1.275	V
I_{FB}	FB Input Bias Current			75	200	nA	
	EA Voltage Gain (Note 8)			900		V/V	
	EA Voltage g_m	$dI(V_C) = \pm 10\mu\text{A}$		400	650	900	μMho
	EA Source Current	FB = 1.15V		20	40	55	μA
	EA Sink Current	FB = 1.35V		15	30	40	μA
	V_C to SW g_m			6		A/V	
	V_C High Clamp			2.1	2.2	2.4	V
I_{PK}	SW Current Limit		●	3	4.7	6.5	A

3434f

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_J = 25$ での値。注記がない限り、 $V_{IN} = 12V$ 、 $\overline{SHDN} = 12V$ 、 $BIAS = 5V$ 、 $FB/PGFB = 1.25V$ 、 $C_{SS}/SYNC = 0V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
	Switch On Resistance (Note 9)		●	0.1	0.25	Ω	
	Switching Frequency		●	180	200	230	kHz
	Maximum Duty Cycle			90	92		%
	Minimum SYNC Amplitude			1.5	2.0		V
	SYNC Frequency Range			230	600		kHz
	SYNC Input Impedance			45			k Ω
I_{CSS}	C_{SS} Current Threshold (Note 10)			7	13	20	μA
I_{PGFB}	PGFB Input Current			25	100		nA
V_{PGFB}	PGFB Voltage Threshold (Note 11)		●	88	90	92	%
I_{CT}	C_T Source Current (Note 11)			2	3.6	5.5	μA
	C_T Sink Current (Note 11)			1	2		mA
V_{CT}	C_T Voltage Threshold (Note 11)			1.16	1.2	1.26	V
	PG Leakage (Note 11)			0.1	1		μA
	PG Sink Current (Note 11)	PGFB = 1V, PG = 400mV		120	200		μA

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: LT3434EFEは、0 ~ 125 の接合部温度で性能仕様に適合することが保証されている。- 40 ~ 125 の動作接合部温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT3434IFEは - 40 ~ 125 の動作接合部温度範囲で動作することが保証され、テストされている。

Note 3: 最小入力電圧はスイッチングが開始される電圧として定義されている。安定化された出力を維持する実際の最小入力電圧は出力電圧と負荷電流に依存する。「アプリケーション情報」を参照。

Note 4: 電源入力電流は入力ピンに流れる消費電流である。その標準値はBIASピンの電圧とLT3434の動作状態に依存する。BIASピンが0Vのとき、LT3434の動作に必要な消費電流はすべて V_{IN} ピンによって供給される。BIAS電圧がその最小入力電圧を超すと、全消費電流の一部はBIASピンによって供給される。電源スリープ電流はバースト・モード動作時の「スリープ」中に流れる消費電流として定義されている。アプリケーションの電源電流を求めるには「アプリケーション情報」を参照。

Note 5: 最小BIAS電圧はIBIASがBIASピンにソースされるときBIASピンの電圧である。

Note 6: これは内蔵パワー・スイッチが完全に飽和するのを保証するのに必要な、昇圧コンデンサの両端の最小電圧である。

Note 7: ブースト電流は、BOOSTピンを入力電圧より3.3V高く保った状態で、このピンに流れ込む電流である。この電流はスイッチ・オン時間のあいだだけ流れる。

Note 8: 利得は V_C を1.15Vから750mVに振らせて測定される。

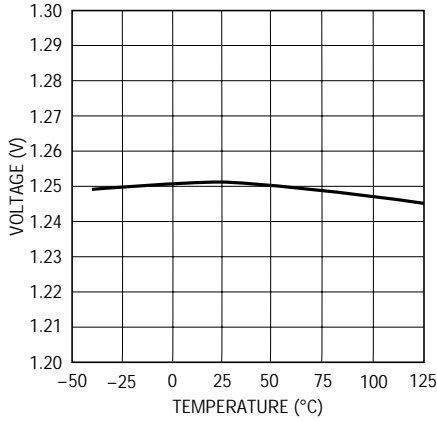
Note 9: スイッチ・オン抵抗は、 V_{IN} からSWまでの電圧を強制電流(3A)で割って計算する。他の電流でのスイッチ電圧のグラフについては「標準的性能特性」を参照。

Note 10: C_{SS} スレッシュホールドは、 V_C ピンからのシンク電流を増加させる、 C_{SS} ピンへソースされる電流値として定義されている。「アプリケーション情報」の「ソフトスタート」のセクションを参照。

Note 11: PGFBスレッシュホールドは、 C_T ピンの電流ソース出力をシンク電流(スレッシュホールドより下)からソース電流(スレッシュホールドより上)に変化させる V_{REF} 電圧のパーセンテージとして定義されている。電流をソースしているとき、 C_T ピンの電圧は内部でクランプされるまで上昇する。クランプが作動すると、PGピンの出力は高インピーダンス状態に設定される。 C_T クランプが作動していないとき、PGピンは200 μA の電流シンク能力でアクティブ L^{TM} に設定される。

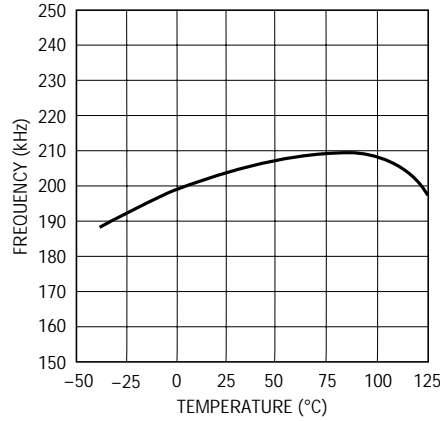
標準的性能特性

FB電圧



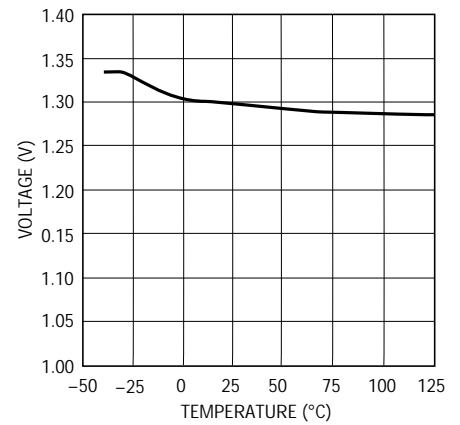
3434 G01

発振器周波数



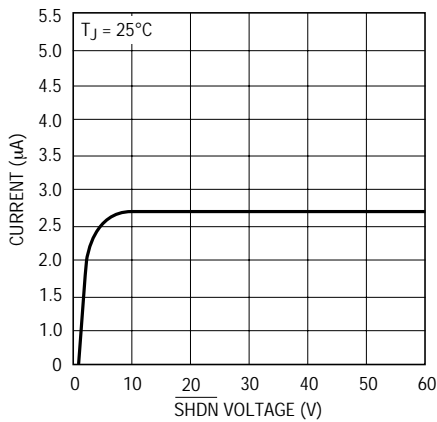
3434 G02

SHDNのスレッシュホールド



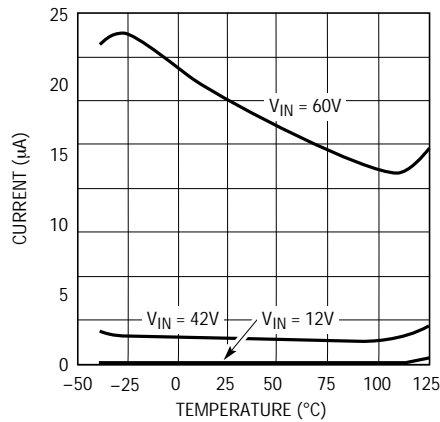
3434 G03

SHDNピン電流



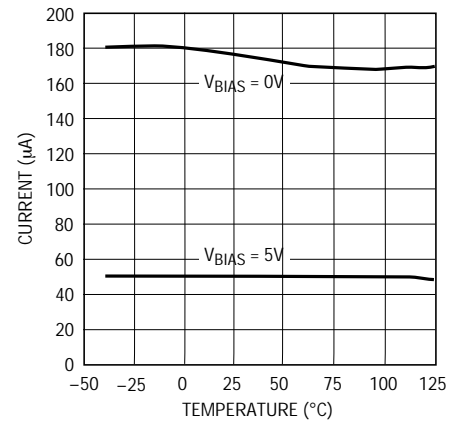
3434 G04

シャットダウン電源電流



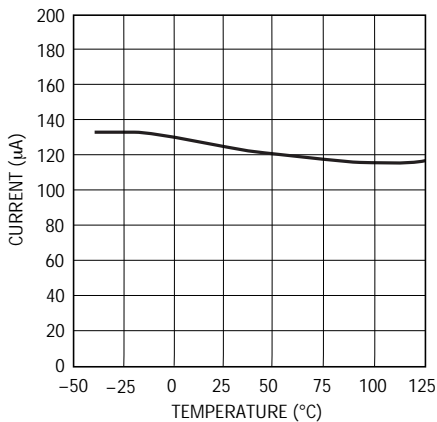
3434 G05

スリープ・モードの電源電流



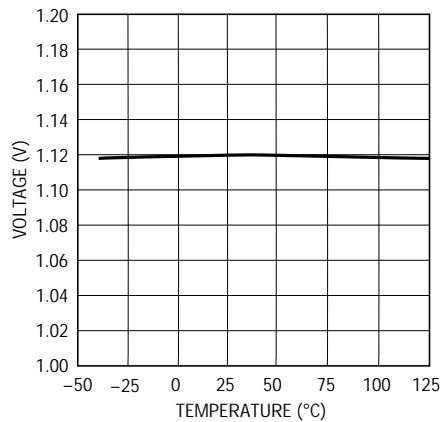
3434 G06

バイアス・スリープ電流



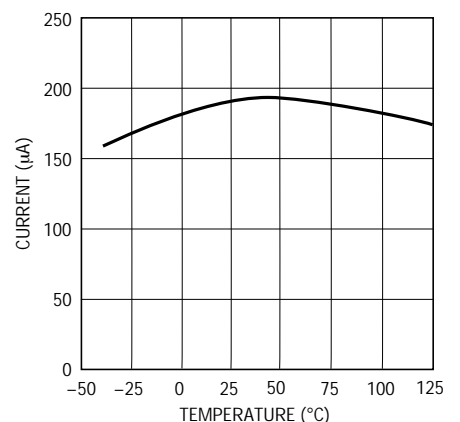
3434 G07

PGFBのスレッシュホールド



3434 G08

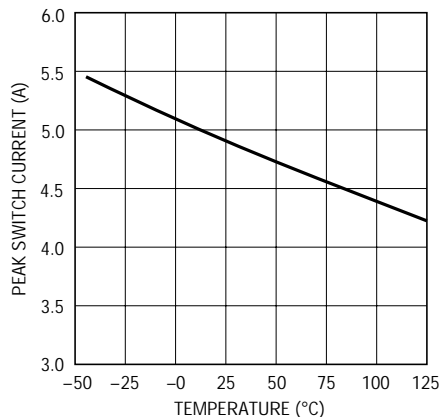
PGシンク電流



3434 G09

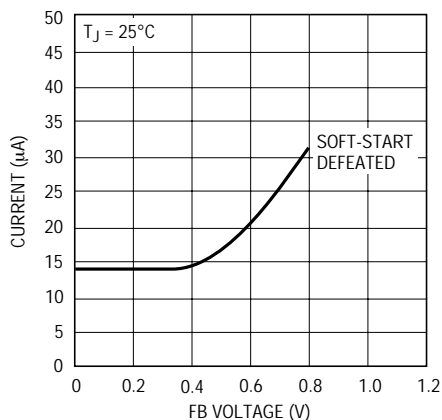
標準的性能特性

スイッチのピーク電流リミット



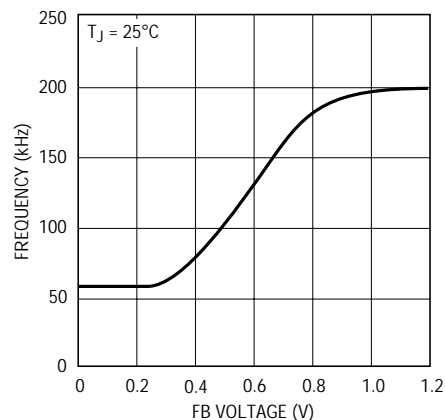
3434 G10

ソフトスタート・スレッシュヨ
ドとFB電圧



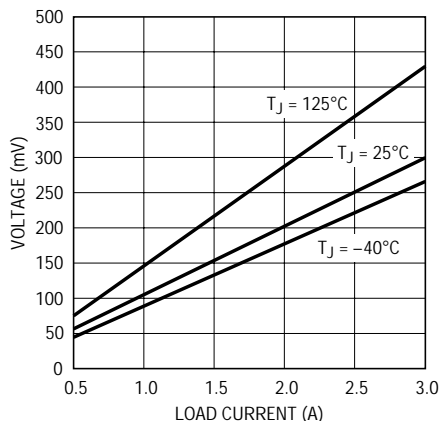
3434 G11

発振器周波数とFB電圧



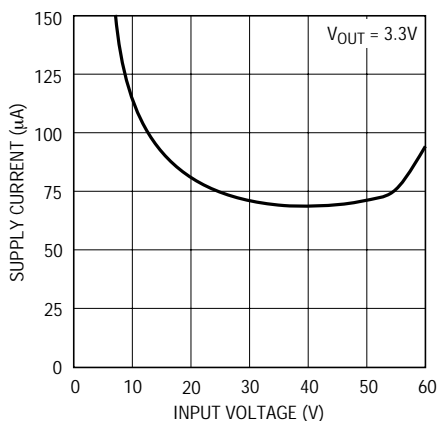
3434 G12

スイッチのオン電圧(V_{CESAT})



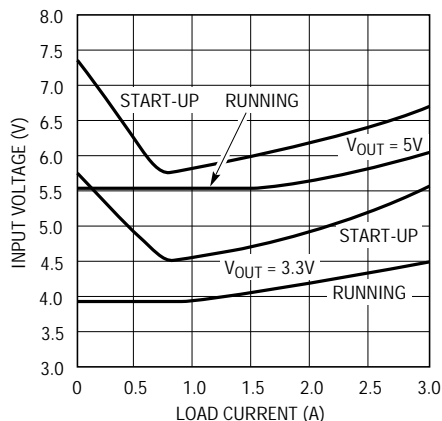
3434 G13

電源電流と入力電圧



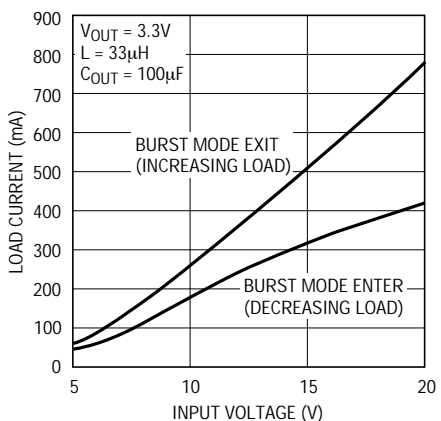
3434 G20

最小入力電圧



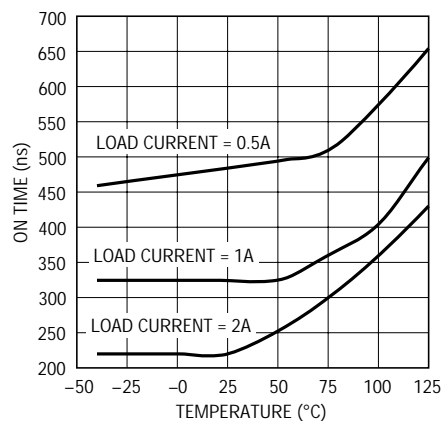
3434 G19

バースト・モードのスレッシュヨ
ルドと入力電圧



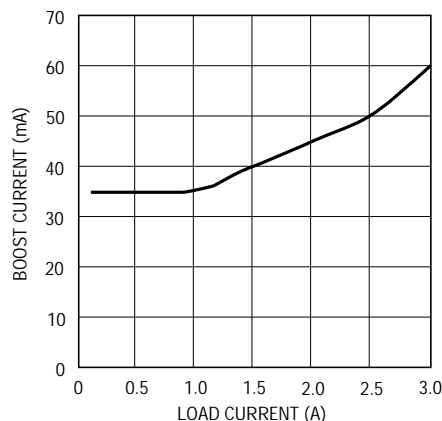
3434 G21

連続モード動作の最小オン時間



3434 G22

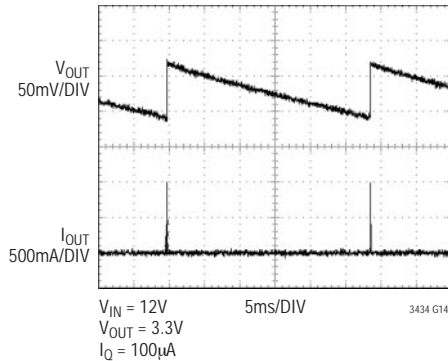
ブースト電流と負荷電流



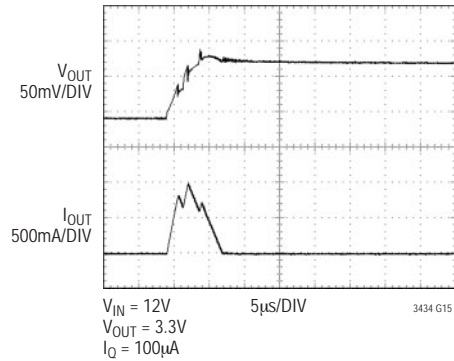
3434 G23

標準的性能特性

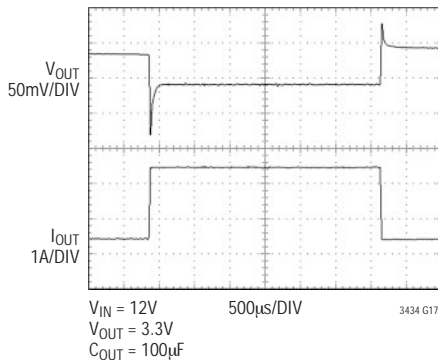
バースト・モード動作



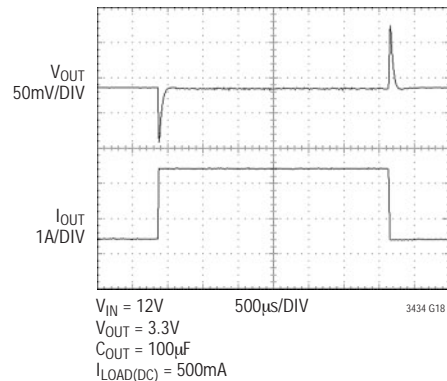
バースト・モード動作



無負荷2Aのステップ応答



ステップ応答



ピン機能

NC (ピン1) : 接続なし。

SW (ピン2、5) : SWピンは内蔵パワーNPNスイッチのエミッタです。このピンはスイッチ・オン時間のあいだ入力ピンの電圧までドライブされます。インダクタ電流はスイッチ・オフ時間のあいだこのSWピンを負にドライブします。負電圧は外部キャッチ・ダイオードによってクランプされます。スイッチの最大許容負電圧は -0.8Vです。

V_{IN} (ピン3、4) : これは内蔵パワーNPNスイッチのコレクタです。BIASピンに電圧が加わっていないときはV_{IN}から内部制御回路に給電されます。スイッチがオン/オフするあいだ、高いdi/dtエッジがこのピンに発生します。V_{IN}ピンから入力バイパス・コンデンサを通り、キャッチ・ダイオードを通過してSWに戻るパスを短く保ちます。このパスのすべてのトレース・インダクタンス

によりスイッチ・オフ時に電圧スパイクが生じ、内蔵NPNの両端のV_{CE}電圧が増加します。

BOOST (ピン6) : BOOSTピンは入力電圧よりも高いドライブ電圧を内蔵バイポーラNPNパワー・スイッチに与えるのに使います。この追加電圧がないと、標準的なスイッチ電圧損失は約1.5Vになります。追加のBOOST電圧によりスイッチが飽和し、その電圧損失は0.1ΩのFET構造の電圧損失に近くなります。

C_T (ピン7) : C_Tピンのコンデンサにより、PGFBピンがスレッシュホールドを超してからPGピンが高インピーダンス状態に設定されるまでの遅延時間が決まります。PGFBピンがV_{PGFB}を超すと、C_Tピンから外部のコンデンサに電流がソースされます。外部コンデンサの電圧が内部クランプ(V_{CT})に達すると、PGピンが高インピーダンスのノードになります。こうして生じるPGの遅延時間は $t = C_{CT} \cdot V_{CT} / I_{CT}$ によって与えられます。

ピン機能

PGFBの電圧が V_{PGFB} より下に下がると、 C_{CT} は急速に0Vに放電し、PGは200 μ Aのシンク能力でアクティブ「L」になります。正常動作時に C_T ピンがクランプされていて（パワーグッド状態） \overline{SHDN} が「L」に引き下げられると C_T ピンが放電するので、 \overline{SHDN} が「H」に戻ったとき遅延時間が生じます。詳細については「アプリケーション情報」の「パワーグッド」のセクションを参照してください。

GND (ピン8、17) : GNDピン接続は安定化出力の基準として機能するので、負荷の「グラウンド」端がICのGNDピンと同じ電位でないと、ロード・レギュレーションが悪影響を受けます。この状態は負荷電流あるいは他の電流がGNDピンと負荷グラウンド間のメタル・パスを流れるとき生じます。GNDピンと負荷グラウンド間のパスを短くし、可能ならばグラウンド・プレーンを使用します。GNDピンはヒートシンクとしても機能するので、（露出リードフレームとともに）銅のグラウンド・プレーンに半田付けして熱抵抗を下げます（「アプリケーション情報」を参照）。

C_{SS} (ピン9) : C_{SS} ピンから安定化された出力電圧に接続されたコンデンサにより、ソフトスタート時の出力電圧のランプ・レートが決定されます。 C_{SS} コンデンサに流れる電流が C_{SS} のスレッシュホールド(I_{CSS})を超すと、出力の電圧ランプが制限されます。 C_{SS} のスレッシュホールドはFB電圧に比例し（「標準的性能特性」を参照）0.9V（標準）を超すFB電圧に対しては無効になります。詳細については「アプリケーション情報」の「ソフトスタート」のセクションを参照してください。

BIAS (ピン10) : 高入力電圧および軽負荷電流で動作しているときの効率を改善するためにBIASピンは使われます。このピンを安定化された出力電圧に接続すると、内部回路の大部分は入力電源ではなく出力電圧から動作電流を供給されます。このアーキテクチャにより、入力電圧が出力電圧よりもはるかに高いときとくに効率が向上します。このモードの動作のための最小出力電圧設定は3Vです。

V_C (ピン11) : V_C ピンは誤差アンプの出力であり、同時にピーク・スイッチ電流コンパレータの入力です。これは周波数補償に普通使われますが、電流をクランプしたり、制御ループを無効にするのにも使うことができます。 V_C は軽負荷では約0.65Vで、最大負荷では2.2Vです。バースト・モード動作のスリープのあいだ、過渡応

答を良くするため、 V_C ピンはバースト・スレッシュホールドよりわずかに低い電圧に保たれます。 V_C ピンをグラウンドにドライブするとスイッチングがディスエーブルされ、 I_C はスリープ・モードになります。

FB (ピン12) : 外部電圧分割器を使って出力電圧を決定するのにこのフィードバック・ピンを使います。出力に接続された電圧分割器はFBピンに1.25Vを発生します。FBピンが0.9Vより下に下がるとスイッチング周波数が減少し、SYNC機能がディスエーブルされ、 C_{SS} ピンによる出力ランプ・レートの制御がイネーブルされません。詳細については「アプリケーション情報」の「フィードバック・ピンの機能」のセクションを参照してください。

PGFB (ピン13) : PGFBピンはコンパレータの正入力で、このコンパレータの負入力は V_{PGFB} に設定されています。PGFBが V_{PGFB} を超すと、電流(I_{CSS})が C_T ピンにソースされ、PG遅延期間が開始されます。PGFBピンの電圧が V_{PGFB} より下に下がると、 C_T ピンが急速に放電してPG遅延期間をリセットします。PGFB電圧は一般に安定化された出力または入力電源に接続した抵抗分割器によって発生させます。詳細については「アプリケーション情報」の「パワーグッド」のセクションを参照してください。

SYNC (ピン14) : 内部発振器を外部信号に同期させるのにSYNCピンを使います。このピンはロジック・レベルに直接対応しており、30%~70%のデューティ・サイクルの信号でドライブできます。同期範囲は最大初期動作周波数から700kHzまでです。FBピンの電圧が0.9Vより下のときSYNC機能はディスエーブルされます。詳細については「アプリケーション情報」の「同期」のセクションを参照してください。

\overline{SHDN} (ピン15) : \overline{SHDN} ピンはレギュレータをオフして入力電流を1 μ A未満に減らすのに使用します。デバイスをシャットダウン状態から抜け出させるには、 \overline{SHDN} ピンには標準3 μ Aのソース電流で1.2Vを超す電圧が必要です。

PG (ピン16) : PGピンは \overline{SHDN} ピンがそのスレッシュホールドを超しているときだけ機能し、 C_T ピンの内部クランプがそのクランプ・レベルより低いときアクティブ「L」になり、クランプが有効なとき高インピーダンスになります。PGピンのシンク能力は標準で200 μ Aです。詳細については「アプリケーション情報」の「パワーグッド」セクションを参照してください。

ブロック図

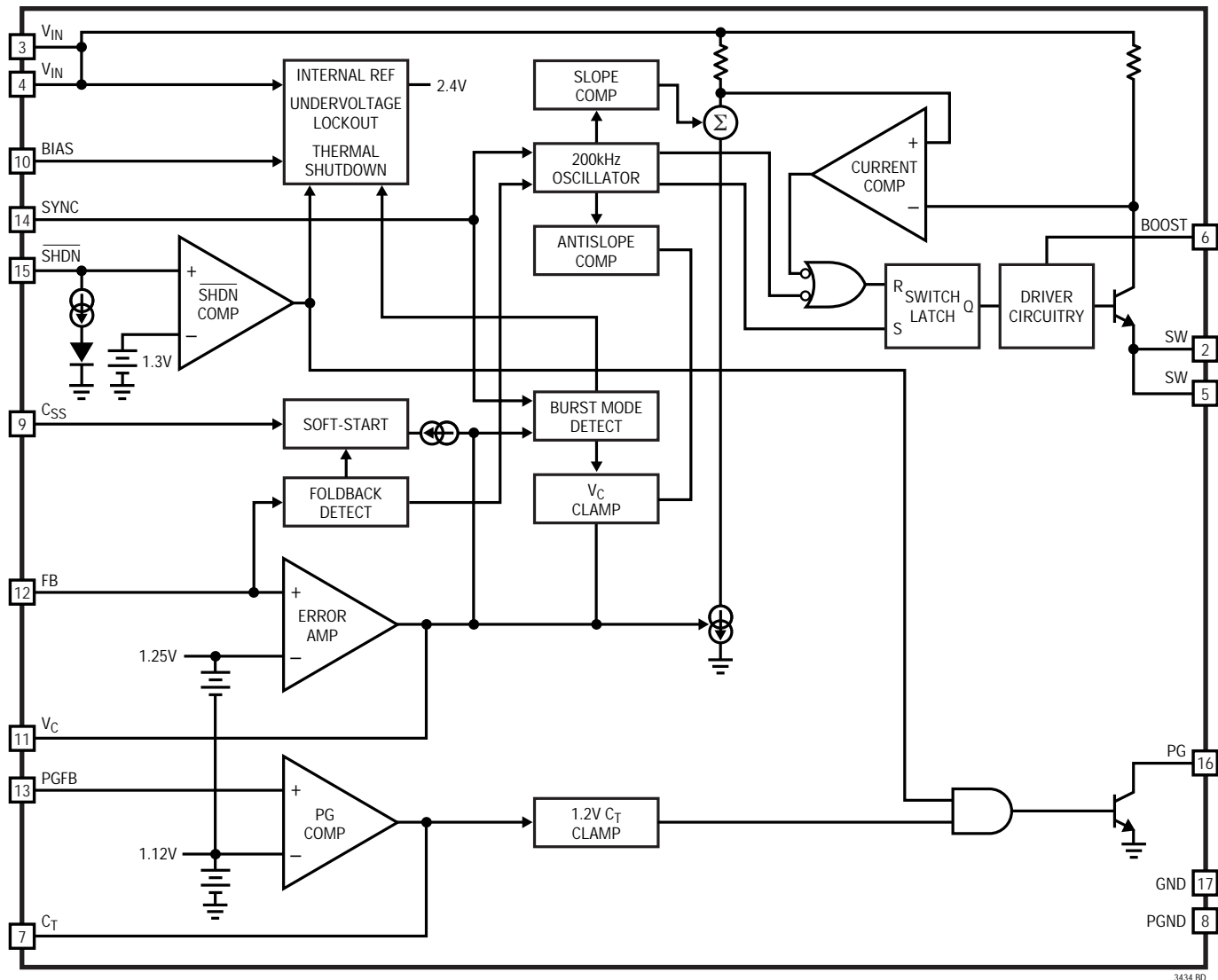


図1 . LT3434のブロック図

LT3434は固定周波数の電流モード降圧コンバータです。これは、内部クロックと、パワー・スイッチのデューティ・サイクルを制御する2つの帰還ループが備わっていることを意味します。通常の誤差アンプに加えて、サイクル毎にスイッチ電流をモニタする電流センス・アンプを備えています。スイッチ・サイクルは、RSラッチをセットしてスイッチをオンする発振器パルスで開始されます。スイッチ電流が電流コンパレータによって設定されるレベルに達するとラッチがリセットされ、スイッチがオフします。誤差アンプの出力を使ってスイッチ電流のトリップ・ポイントを設定することにより、出力電圧を制御します。つまり、この手法では、誤

差アンプが電圧ではなくて、出力に供給される電流を支配します。電圧帰還型システムでは、インダクタと出力コンデンサの共振周波数までは位相シフトが小さく、そこを超すと突然180°のシフトが起きます。電流帰還型システムでは、はるかに低い周波数で90°の位相シフトが起きますが、LC共振周波数を大きく超えるまでは追加の90°シフトは起きません。このため、帰還ループの周波数補償ははるかに容易となり、過渡応答もはるかに速くなります。

LT3434の大部分の回路は内部の2.4Vバイアス電源で動作します。

ブロック図

このバイアス・レギュレータは通常V_{IN}ピンから電力供給を受けますが、3Vを越す外部電圧にBIASピンが接続されると、バイアス電力は外部ソース(普通は安定化された出力電圧)から供給されます。このため効率が改善されます。

BOOSTピンを使って入力電圧より高い電圧をスイッチ・ドライバに供給するとスイッチを飽和させることができ、高い効率を得られます。このブースト電圧は外部のコンデンサとダイオードによって発生させます。

効率をさらに上げるため、LT3434は軽負荷状態では自動的にバースト・モード動作に切り替わります。バースト・モード動作では、出力スイッチの制御に関連したすべての回路がシャットダウンして入力電源電流を45μAに減らします。

LT3434にはスレッシュホールドと遅延時間をプログラム可能なパワーグッド・フラグが備わっています。SHDNピンをロジック・レベルの「L」にするとデバイスがディスエーブルされ、入力電源電流が1μA未満に減少します。

アプリケーション情報

フィードバック・ピンの機能

LT3434のフィードバック(FB)ピンは、出力電圧を設定し、いくつかの過負荷保護機能を実現するのに使います。このセクションの前半では出力電圧を設定するための抵抗の選択について取り上げ、後半では周波数フォールドバック機能とソフトスタート機能について述べます。設計を最終決定する前に両方の部分を読んでください。

図2を見ると、出力電圧はV_{OUT}からグランドに接続された電圧分割器によって決定されます。この電圧分割器はFBピンに1.25Vを発生します。この出力分割器は出力に対する負荷になりますから、抵抗分割器の値は注意して選択してください。軽負荷のアプリケーションでは抵抗値をできるだけ大きくして、バースト・モード動作でピーク効率を達成します。抵抗R1の値が極端に大きいとFBピンの50nAの入力電流による出力電圧誤差が生じます。出力分割器の、FBからグランドに接続された抵抗(R2)の推奨値は100k以下です(図2参照)。R1の式を下に示します。一般的な出力電圧に対する標準1%値を表1に示します。

$$R1 = R2 \cdot \frac{V_{OUT} - 1.25}{1.25 + R2 \cdot 50nA}$$

電圧フィードバック以外の機能

FBピンは単に出力電圧を検知するだけでなく、他の目的にも使われます。出力電圧が安定化レベルより低いときスイッチング周波数を下げ、ソフトスタート電圧のランプ・レートを制御します(「標準的性能特性」の「周波数フォールドバックとソフトスタート電流」のグラフを参照)。

表1

OUTPUT VOLTAGE (V)	R2 (kΩ, 1%)	R1 NEAREST (1%) (kΩ)	OUTPUT ERROR (%)
2.5	100	100	0
3	100	140	0
3.3	100	165	0.38
5	100	300	0
6	100	383	0.63
8	100	536	-0.63
10	100	698	-0.25
12	100	866	0.63

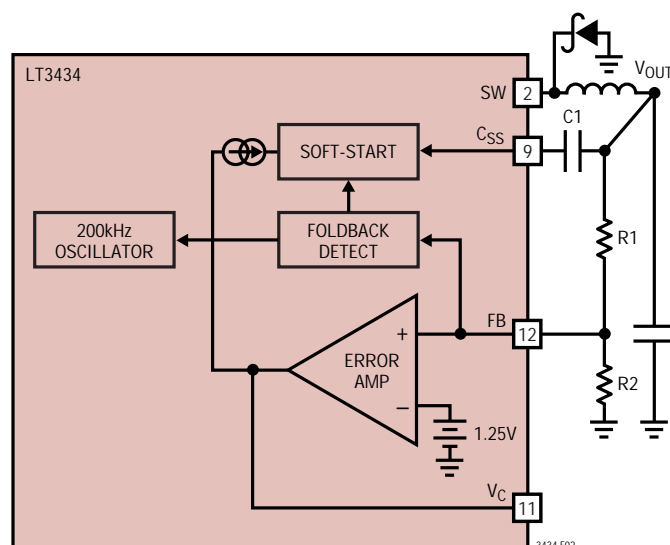


図2. フィードバック・ネットワーク

アプリケーション情報

周波数フォールドバックは、短絡時にデバイスおよび外部ダイオードとインダクタの電力消費を制御するためにおこなわれます。出力が短絡状態のとき、スイッチング・レギュレータを非常に低いデューティ・サイクルで動作させる必要があります。その結果、ダイオードとインダクタを流れる平均電流はスイッチの短絡電流制限に等しくなります(LT3434では標準4.7A)。スイッチング周波数が200kHzに維持されるとすると、最小スイッチ・オン時間の制限により、スイッチャが十分低いデューティ・サイクルを実現するのが妨げられるので、FBピンの電圧が0.4Vより低くなると、周波数は約4:1の割合で減少します(「周波数フォールドバック」のグラフを参照)。さらに、スイッチ電流が(スイッチの最小オン時間のために) V_C ピンで指定された電流リミットの1.5倍を超すと、LT3434は次のスイッチ・サイクルをスキップします。帰還電圧が上昇するにつれてスイッチング周波数が増加し、FBピンが0.95Vのとき200kHzに達します。周波数フォールドバックのあいだ、フォールドバック動作への干渉を防ぐため、外部同期はディスエーブルされます。周波数フォールドバックは通常の負荷状態では動作に影響を与えません。

スイッチング周波数の低下に加えて、ソフトスタートのランプ・レートも帰還電圧による影響を受けます。大きな容量性負荷または高い入力電圧により、起動時に高い入力電流サージが生じることがあります。ソフトスタート機能は出力の電圧ランプ・レート(dV/dt)を一定に保つために V_C ピンによってスイッチ電流を調節することにより入力電流サージを減らします。 C_{SS} ピンから出力に接続したコンデンサ(図2のC1)により出力のdV/dtの最大値が決まります。帰還電圧が0.4Vより低いと V_C ピンが上昇するので、スイッチ電流と出力電圧が増加します。出力のdV/dtにより C_{SS} コンデンサを流れる電流が I_{CSS} を超すと、 V_C 電圧が下がって出力のdV/dtが一定になります。帰還電圧が上昇するにつれ I_{CSS} が増加するので、FBピンが0.9Vに達してソフトスタート機能が無効にされるまでdV/dtが増加します。ソフトスタート機能は通常の負荷状態では動作に影響を与えません。ただし、出力が短時間短絡して(ブラウンアウト状態)FB電圧が0.9Vより下に下がると、ソフトスタート回路がアクティブになります。

入力コンデンサ

降圧レギュレータは入力電源からパルス状に電流を流します。これらのパルスの立上り時間と立下り時間は非常に高速です。このためLT3434の入力に生じるリップル電圧を減少させ、スイッチング電流を狭いローカル・ループに制限してEMIを最小限に抑えるために入力コンデンサが必要です。RMSリップル電流は次式で計算できます。

$$I_{\text{RIPPLE(RMS)}} = \frac{I_{\text{OUT}}}{V_{\text{IN}}} \sqrt{V_{\text{OUT}}(V_{\text{IN}} - V_{\text{OUT}})}$$

セラミック・コンデンサは入力バイパス用に理想的です。200kHzのスイッチング周波数では、入力コンデンサの値は4.7 μ F ~ 20 μ Fの範囲がほとんどのアプリケーションに適しています。LT3434が要求する最小入力に近いところで動作する必要がある場合、もっと大きな値が必要かもしれません。これは、過度のリップルのために入力が最小動作電圧より低くなり、動作が不安定になるのを防ぐためです。

入力電圧ステップによって、あるいはLT3434をACアダプタなどの給電状態の電源に活線接続することによって生じる入力電圧のトランジェントが最大 V_{IN} 定格を超すことがあります。入力電圧を急に印加すると入力リードに大きなサージ電流が流れて、リードの寄生インダクタンスにエネルギーを蓄積します。このエネルギーにより、入力電圧が入力電源のDCレベルを超えてスイングし、入力コンデンサとLT3434の最大電圧定格を超えるおそれがあります。LT3434の V_{IN} ピンのすべての入力電圧トランジェント・シーケンスを観察して、最大電圧定格を超えないことを確認します。

入力過渡電圧を抑える簡単な方法として、小さなアルミ電解コンデンサをESRの小さな入力コンデンサと並列に接続します。選択されたコンデンサのESRは、入力リードのインダクタンスと入力コンデンサで形成される共振回路を臨界減衰させるのに適当な大きさでなければなりません。ESRの標準的値は0.5 Ω ~ 2 Ω の範囲になり、容量は5 μ F ~ 50 μ Fの範囲になります。

タンタル・コンデンサが使われる場合、ESRを小さく抑え、リップル電流定格とサージ定格を満たすには22 μ F ~ 470 μ Fの範囲の値が一般に必要です。

アプリケーション情報

リップル定格とサージ定格を超えないように注意が必要です。AVXのTPSシリーズとKemetのT495シリーズはサージ定格が規定されています。高サージのアプリケーションでは2:1の割合でコンデンサの動作電圧をデレーティングすることをAVXは推奨しています。

出力コンデンサ

出力コンデンサは一般に等価直列抵抗(ESR)によって選択されます。これによって出力リップル電圧が決まるからです。ESRを小さくするには体積が必要なので、物理的に小さなコンデンサほどESRは大きくなります。LT3434の標準的アプリケーションでは、ESRの範囲は0.05Ω~0.2Ωです。標準的出力コンデンサはAVXのTPSタイプ(10Vで100μF)で、0.1Ω以下のESRが保証されています。これは“D”サイズの表面実装型固体タンタル・コンデンサです。TPSコンデンサは低ESR用に特に製造され、テストされているので、一定の体積ではESRが最小になります。マイクロファラッド表示のこの値そのものは特に重要というわけではなく、22μFから500μFを超す値まで問題なく動作しますが、ESRの自然法則を欺くことはできません。小さな22μF固体タンタル・コンデンサを見つけても、そのESRは高く、出力リップル電圧を許容できないでしょう。標準的な表面実装型固体タンタル・コンデンサを表2に示します。

表2. 表面実装型固体タンタル・コンデンサのESRとリップル電流

E CASE SIZE	ESR MAX (Ω)	RIPPLE CURRENT (A)
AVX TPS	0.1 to 0.3	0.7 to 1.1
D CASE SIZE		
AVX TPS	0.1 to 0.3	0.7 to 1.1
C CASE SIZE		
AVX TPS	0.2	0.5

固体タンタル・コンデンサは高いサージ電流が流れると故障しやすいと多くのエンジニアが聞かされてきました。これは歴史的には正しく、TPSタイプのコンデンサはサージ耐性に関して特にテストされていますが、出力コンデンサに関しては、サージ耐性は決定的に重要な問題ではありません。固体タンタル・コンデンサは非常に高い起動時サージでは故障しますが、このようなサージはレギュレータの出力には生じません。レギュレータの出力が完全に短絡されたときのような高放電サージではコンデンサは損傷を受けません。

入力コンデンサとは異なり、出力コンデンサのRMSリップル電流は通常十分低いので、リップル電流定格は問題になりません。電流波形は標準200mA_{RMS}の三角波です。これを計算する式は次のとおりです。

出力コンデンサのリップル電流(RMS)

$$I_{\text{RIPPLE(RMS)}} = \frac{0.29(V_{\text{OUT}})(V_{\text{IN}} - V_{\text{OUT}})}{(L)(f)(V_{\text{IN}})} = \frac{I_{\text{P-P}}}{\sqrt{12}}$$

セラミック・コンデンサ

値の大きな低価格セラミック・コンデンサを今では入手できるようになりました。これらは高周波動作が優れており、小型で、ESR(等価直列抵抗)が非常に小さいので一般に選択されます。ESRが小さいので出力リップル電圧は下がりますが、他方、ループ周波数応答で役立つゼロ(これはタンタル・コンデンサでは普通に見られます)が失われてしまいます。これを補償するため、V_C補償用コンデンサC_Cに直列に抵抗R_Cを接続することができます(図10)。ただし、この抵抗は誤差アンプの(スイッチング周波数での利得を含む)高周波利得を設定するので注意が必要です。誤差アンプの利得がスイッチング周波数で十分高いと、出力リップル電圧は(セラミック出力コンデンサの場合より小さいとはいえ)依然レギュレータの適切な動作に影響を与えることがあります。V_Cピンに生じる可能性のあるリップルを制御するため、(小さなフィードフォワード・コンデンサC_{FB}とともに)R_C/C_Cネットワークに並列にフィルタ・コンデンサC_Fを接続することを推奨します。100μFのセラミック出力コンデンサと、C_C = 4700pF、R_C = 10k、C_F = 470pF、C_{FB} = 27pFのV_Cコンポーネントの値を使ってLT3434を安定化することができます。

出力リップル電圧

LT3434の標準的出力リップル電圧波形を図3に示します。リップル電圧は出力コンデンサのインピーダンスとインダクタを流れるリップル電流によって決まります。インダクタを通り出力コンデンサに流れ込むピーク・トゥ・ピーク・リップル電流は次式で表されます。

$$I_{\text{P-P}} = \frac{V_{\text{OUT}}(V_{\text{IN}} - V_{\text{OUT}})}{(V_{\text{IN}})(L)(f)}$$

アプリケーション情報

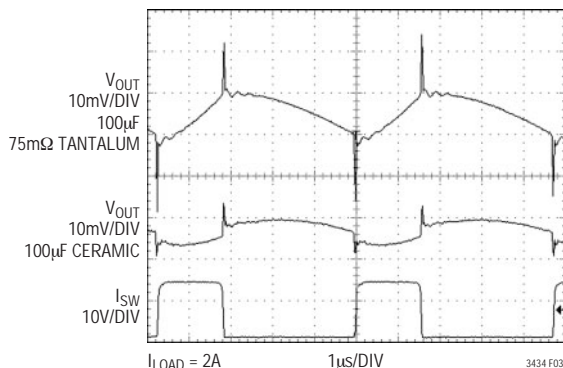


図3 . LT3434のリップル電圧波形

高周波スイッチャの場合、リップル電流のスルーレートも関係しており、次式で計算することができます。

$$\frac{di}{dt} = \frac{V_{IN}}{L}$$

ピーク・トゥ・ピーク出力リップル電圧は、ピーク・トゥ・ピーク・リップル電流にESRを乗じて生じる三角波と、寄生インダクタンス(ESL)とリップル電流のスルーレートによって生じる方形波との和です。容量性リアクタンスはESRやESLに比べて小さいと仮定しています。

$$V_{RIPPLE} = (I_{P-P})(ESR) + (ESL) \frac{di}{dt}$$

例： $V_{IN} = 12V$ 、 $V_{OUT} = 3.3V$ 、 $L = 33\mu H$ 、 $ESR = 0.08\Omega$ 、 $ESL = 10nH$ の場合：

$$I_{P-P} = \frac{(3.3)(12 - 3.3)}{(12)(33e-6)(200e3)} = 0.362A$$

$$\frac{di}{dt} = \frac{12}{3.3e-5} = 3.63e5$$

$$V_{RIPPLE} = (0.362A)(0.08) + (10e-9)(363e3) \\ = 0.0289 + 0.003 = 32mV_{P-P}$$

最大出力負荷電流

降圧コンバータの最大負荷電流は最大スイッチ電流定格(I_{PK})によって制限されます。LT3434の最小ピーク電流定格は3Aです。ほとんどの電流モード・コンバータと

は異なり、LT3434の最大スイッチ電流制限は高いデューティ・サイクルでも低下しません。ほとんどの電流モード・コンバータでは、50%を越すデューティ・サイクルではピーク・スイッチ電流が低下します。これは電流モード・コンバータの低調波発振を防ぐために必要なスロープ補償の影響です。(詳細な分析については「アプリケーションノート19」を参照してください。)

LT3434は、スロープ補償が与える周波数補償に影響を与えることなく、ピーク・スイッチ電流に対するスロープ補償の影響をキャンセルする回路(特許取得)を使って全デューティ・サイクル範囲にわたってピーク・スイッチ電流制限を維持することができます。

インダクタが無限に大きければ最大負荷電流は最大スイッチ電流に等しくなるでしょうが、有限のインダクタ・サイズでは、最大負荷電流はピーク・トゥ・ピーク・インダクタ電流の半分だけ小さくなります。次式では連続モード動作を仮定しており、右側の項($I_{P-P}/2$)は I_{OUT} より小さいことを前提としています。

$$I_{OUT(MAX)} = I_{PK} - \frac{(V_{OUT})(V_{IN} - V_{OUT})}{2(L)(f)(V_{IN})} = I_{PK} - \frac{I_{P-P}}{2}$$

次のときは不連続動作になります。

$$I_{OUT(DIS)} \leq \frac{V_{OUT}(V_{IN} - V_{OUT})}{2(L)(f)(V_{IN})}$$

$V_{OUT} = 5V$ 、 $V_{IN} = 8V$ 、 $L = 20\mu H$ の場合：

$$I_{OUT(MAX)} = 3 - \frac{(5)(8 - 5)}{2(20e-6)(200e3)(8)} \\ = 3 - 0.24 = 2.76A$$

高い入力電圧ではインダクタのリップル電流が増加するため、利用できる負荷電流が減少することに注意してください。 $V_{IN} = 15V$ ではデューティ・サイクルが33%で、他の条件が同じ場合、次のようになります。

$$I_{OUT(MAX)} = 3 - \frac{(5)(15 - 5)}{2(20e-6)(200e3)(15)} \\ = 3 - 0.42 = 2.58A$$

アプリケーション情報

与えられた一組の条件での連続モードの実際のピーク・スイッチ電流を計算するには次式を使います。

$$I_{SW(PK)} = I_{OUT} + \frac{V_{OUT}(V_{IN} - V_{OUT})}{2(L)(f)(V_{IN})}$$

小さなインダクタが選択されて全負荷範囲で不連続動作になった場合、最大負荷電流は次のようになります。

$$I_{OUT(MAX)} = \frac{I_{PK}^2 2(f)(L)(V_{IN})}{2(V_{OUT})(V_{IN} - V_{OUT})}$$

インダクタの選択

出力インダクタはほとんどのアプリケーションで15μH ~ 100μHの範囲になります。インダクタの物理的サイズを小さくするには小さな値を選びます。値を大きくすると、(3Aに制限されている)LT3434のスイッチを流れるピーク電流が減少するので、出力電流を増やすことができます。値を大きくすると出力リップル電圧も減少し、コア損失が減少します。

インダクタを選択するときは、最大負荷電流、コア損失と銅損失、部品の許容できる高さ、出力電圧リップル、EMI、インダクタのフォールト電流、飽和、さらに当然コストについて考慮する必要があるでしょう。これらの複雑で相反する要求条件を調整する方法として以下の手順を推奨します。

1. 最大負荷電流とインダクタ・リップル電流の半分の和が最小ピーク・スイッチ電流(I_{PK})より小さくなるようにマイクロヘンリーの値を選択します。軽負荷に対して小さなインダクタを選択すると不連続モードの動作になることがありますが、LT3434はどちらのモードでも問題なく動作するように設計されています。

平均インダクタ電流は負荷電流に等しいと仮定して、連続フォールト状態に耐える必要があるかどうか決定します。

表3. インダクタの選択基準

VENDOR/ PART NO.	VALUE (μH)	I _{DC} (Amps)	DCR (Ohms)	HEIGHT (mm)
Sumida				
CDRH104R-150	15	3.6	0.050	4
CDRH104R-220	22	2.9	0.073	4
CDRH104R-330	33	2.3	0.093	4
CDRH124-220	22	2.9	0.066	4.5
CDRH124-330	33	2.7	0.097	4.5
CDRH127-330	33	3.0	0.065	8
CDRH127-470	47	2.5	0.100	8
CEI122-220	22	2.3	0.085	3
Coiltronics				
UP3B-330	33	3	0.069	6.8
UP3B-470	47	2.4	0.108	6.8
UP4B-680	68	4.3	0.120	7.9
Coilcraft				
D03316P-153	15	3	0.046	5.2
D05022p-683	68	3.5	0.130	7.1

たとえば、最大負荷電流が1Aならば、1Aのインダクタは連続4Aの過負荷状態には耐えられないかもしれません。

デューティ・サイクルが50%を超すアプリケーションでは、ピーク・スイッチ電流の40%より小さなインダクタ・リップル電流を得るようにインダクタの値を選択します。

2. 全負荷電流でのピーク・インダクタ電流を計算して、インダクタが飽和しないようにします。特にインダクタが小さく負荷が軽い場合、ピーク電流が出力電流よりもかなり高くなることがあるのでこのステップを省かないでください。鉄粉コアはゆるやかに飽和するのでゆとりがありますが、フェライト・コアは突然飽和します。他のコア材はこれらの中間に位置します。次の式では連続モード動作を仮定していますが、不連続モードの上側での誤差は僅少なので、すべての条件でこの式を使うことができます。

アプリケーション情報

$$I_{PEAK} = I_{OUT} + \frac{V_{OUT}(V_{IN} - V_{OUT})}{2(f)(L)(V_{IN})}$$

V_{IN} = 最大入力電圧

f = スイッチング周波数、200kHz

3. ロッドやバレルのような(磁界放射が高い)オープンなコア形状を設計が許容できるかどうか、それともEMIの問題を防ぐためにトロイドのような密閉コアを必要とするか決定します。ロッドやバレルは非常に安価で小型ですが、磁気放射がどうしても問題になるかを計算するのに役立つガイドラインが無いため、この決定は困難です。
4. 最初の選択をおこなったら、出力電圧リップル、セカンドソースなどの二次的事項について検討します。最終的な選択に迷う場合、弊社の応用技術部へご相談ください。弊社の専門スタッフは多種のインダクタに精通しており、低プロフィール、表面実装などの最新動向についてご紹介できます。

短絡に対する検討事項

LT3434は電流モードのコントローラです。電流コンパレータへの入力として V_C ノードの電圧を使います。このコンパレータはサイクル毎にピーク電流に達すると出力スイッチをオフします。したがって、 V_C ノードの内部クランプ(公称2.2V)が出力スイッチのピーク電流制限として機能します。この動作がスイッチ電流制限の仕様になります。こうして、利用可能な最大出力電力はスイッチ電流制限によって決まります。

短絡状態で制御可能性の問題が生じることがあります。電源の出力が短絡すると、帰還アンプが制御電圧(V_C)をそのピーク電流制限値まで上昇させて低出力電圧に回答します。理想的には出力スイッチがオンし、その後その電流が V_C で示される値を超えるとオフします。ただし、電流コンパレータにも、出力スイッチがオフするのにも有限の応答時間がかかります。その結果、標準250nsの最小オン時間が必要となります。したがって、ダイオードの順方向電圧プラス $I \cdot R$ 電圧降下($V_F + I \cdot R$)に対する V_{IN} の比率が大きいと、制御が失われる可能性があります。

制御を維持するのに必要な条件を数式で表すと次のようになります。

$$f \cdot t_{ON} \leq \frac{V_F + I \cdot R}{V_{IN}}$$

ここで、

f = スイッチング周波数

t_{ON} = スイッチ・オン時間

V_F = ダイオードの順方向電圧

V_{IN} = 入力電圧

$I \cdot R$ = インダクタの $I \cdot R$ 電圧降下

この条件が守られないと電流は I_{PK} で制限されず、サイクルごとにもっと高い値へ次第に上がっていきます。LT3434の公称周波数200kHz、40Vの V_{IN} 、さらに、たとえば0.7Vの($V_F + I \cdot R$)を使うと、制御を維持するための最大 t_{ON} は約90nsとなり、許容できないほど短い時間になるでしょう。

このジレンマに対する解決策は、インダクタの電流が徐々に上昇し続けないように、発振器を減速してインダクタの電流が十分低い値まで下がることができるようにすることです。FBピンの電圧が異常に下がり、ある種の短絡状態を示したら、発振器の周波数が下がります。FBピンの電圧が0.4Vより下に下がると発振器の周波数は4分の1に減少し、FBピンの電圧が0.95Vで200kHzの標準値になるまで直線的に増加します(「標準的性能特性」を参照)。さらに、スイッチ電流が V_C によって要求される I_{PK} 電流の1.5倍を超すと、LT3434は次のオン・サイクルをスキップし、実効的に発振器の周波数を2分の1に減らします。短絡状態での発振器周波数のこれらの低下により、LT3434は電流制御を維持します。

ソフト・スタート

$[V_{IN}/(V_{OUT} + V_F)]$ の比 > 10のアプリケーションの場合、または大きな入力サージ電流を許容できないアプリケーションの場合、LT3434のソフトスタート回路を使って、起動時あるいは出力の短絡からの回復期に出力コンデンサの充電速度を制御してピーク・インダクタ電流に対する制御を強化します。

アプリケーション情報

ソフトスタート機能はV_Cピンによってスイッチ電流を制限して出力コンデンサの電圧ランプ・レート(dV/dt)を一定に保ちます。C_{SS}ピンから安定化出力電圧に接続したコンデンサ(図2のC1)により出力電圧のランプ・レートが決まります。C_{SS}コンデンサに流れる電流がC_{SS}のスレッシュホールド(I_{CSS})を超すと、V_Cピンの電圧の低下により出力コンデンサの電圧ランプが制限されます。C_{SS}のスレッシュホールドはFB電圧に比例し(「標準的性能特性」を参照) 0.9V(標準)を超すFB電圧に対しては無効になります。出力のdV/dtは次式で近似することができます。

$$\frac{dV}{dt} = \frac{I_{CSS}}{C_{SS}}$$

ただし、実際の値は、起動時の負荷条件、補償値、および出力コンデンサの選択によって変化します。

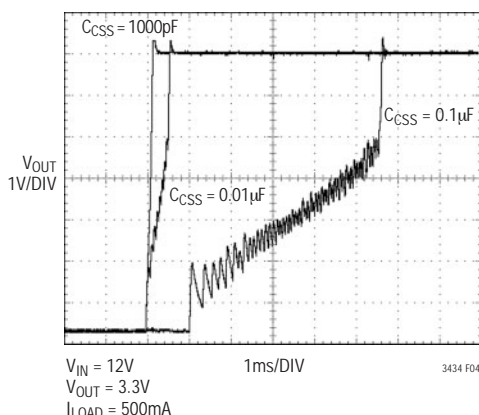


図4. V_{OUT}のdV/dt

バースト・モード動作

軽負荷での効率を向上させるため、LT3434は自動的にバースト・モード動作に切り替わります。バースト・モード動作では入力消費電流を最小に抑えながら出力コンデンサを適切な電圧に充電します。LT3434はバースト・モード動作のあいだ短いバーストで電流を出力コンデンサに供給し、それに続くスリープ期間には出力コンデンサから出力電力が負荷に供給されます。さらに、V_{IN}とBIASの消費電流はスリープ時間のあいだそれぞれ標準で45μAと125μAに減少します。負荷電流が無負荷状態に向かって減少するにつれ、LT3434がスリープ・モードで動作する時間の割合が増加し、平均入力電流が大きく減少するので効率が高くなります。

最小平均入力電流はV_{IN}とV_{OUT}の比、V_Cの周波数補償、帰還分割器ネットワーク、およびショットキー・ダイオードのリーク電流に依存します。これは次式で近似することができます。

$$I_{IN(AVG)} \approx I_{VINS} + I_{SHDN} + \left(\frac{V_{OUT}}{V_{IN}} \right) \frac{(I_{BIASS} + I_{FB} + I_S)}{(\eta)}$$

ここで、

I_{VINS} = スリープ・モードでの入力ピンの電流

V_{OUT} = 出力電圧

V_{IN} = 入力電圧

I_{BIASS} = スリープ・モードでのBIASピンの電流

I_{FB} = 帰還ネットワークの電流

I_S = V_{OUT}のキャッチ・ダイオードの逆方向リーク電流

η = 低電流効率(非バースト・モード動作)

例: V_{OUT} = 3.3V、V_{IN} = 12Vの場合

$$\begin{aligned} I_{IN(AVG)} &= 45\mu A + 5\mu A + \left(\frac{3.3}{12} \right) \frac{(125\mu A + 12.5\mu A + 0.5\mu A)}{(0.85)} \\ &= 45\mu A + 5\mu A + 44\mu A = 99\mu A \end{aligned}$$

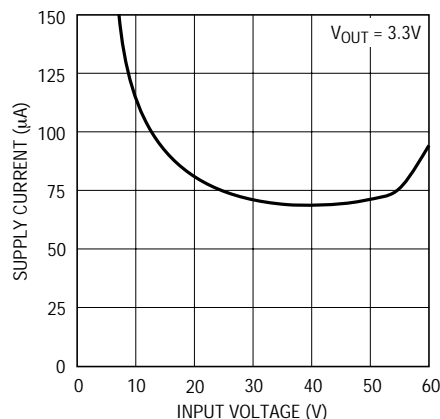


図5. I_QとV_{IN}

バースト・モード・サイクルのスリープのあいだ、過渡応答を良くするため、V_Cピンの電圧は通常動作に必要なレベルのすぐ下に保たれます。バーストと過渡応答の波形については「標準的性能特性」のセクションを参照してください。

アプリケーション情報

無負荷状態を予想できる場合、本来の無負荷時バースト周波数より高いレートでSHDNピンをサイクルさせることにより、電源電流をさらに減らすことができます。SHDNピンを使ったバースト・モード動作を図6に示します。V_{OUT}のバースト・リップルは平均電源電流が15μAに低下しているあいだ保たれます。SHDNが「L」に引き下げられたときのC_Tコンデンサの放電により、PGピンはSHDN波形の「オン」の部分ではアクティブ「L」になります。詳細については「パワーグッド」のセクションを参照してください。

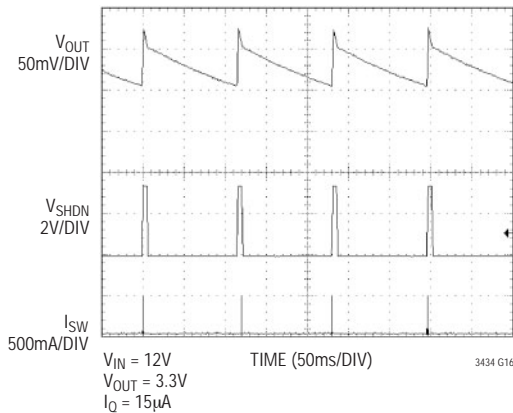


図6. シャットダウン・ピンを使ったバースト・モード

キャッチ・ダイオード

キャッチ・ダイオードはSWのオフ時間に負荷電流を流します。したがって、平均ダイオード電流はスイッチのデューティ・サイクルに依存します。出力に対する入力電圧比が大きいと、ダイオードはほとんどの時間導通しています。この比が1に近づく、ダイオードはわずかな時間だけ導通します。ダイオードにとって最も過酷な状態は出力短絡時です。ダイオードはこの状態で最大デューティ・サイクルのI_{PEAK}を安全に扱う必要があります。

高低両方の負荷電流の効率を最大化するには、順方向の電圧降下が小さく、逆方向のリーク電流が小さい高速スイッチング・ダイオードを使います。逆方向リーク電流が小さいことが低電流での効率を最大にするのに不可欠です。全温度範囲ではその値がLT3434の電源電流の大きさを超す可能性があるからです。順方向の電圧降下が小さいことが高電流での効率にとって不可欠です。損失は順方向の電圧降下に比例するからです。

これらの必要条件を考慮するとショットキー・ダイオードを使用することになります。このダイオードの順方向電圧降下は小さいのでDCスイッチング損失は小さく、逆回復時間は大きくないのでAC動作による悪影響はありません。

表4. キャッチ・ダイオードの選択基準

DIODE	LEAKAGE V _{OUT} = 3.3V		V _F AT 1A		I _Q at 125°C V _{IN} = 12V V _{OUT} = 3.3	EFFICIENCY V _{IN} = 12V V _{OUT} = 3.3V
	25°C	125°C	25°C	125°C	I _L = 0A	I _L = 1A
IR 10BQ100	0.0μA	59μA	0.72V	0.58V	125μA	78.2%
Diodes Inc. B260SMA	0.1μA	242μA	0.48V	0.41V	215μA	82%
Diodes Inc. B360SMB	0.2μA	440μA	0.45V	0.36V	270μA	82.8%
IR MBRS360TR	1μA	1.81mA	0.42V	0.34V	821μA	82.7%
IR 30BQ100	1.7μA	2.64mA	0.40V	0.32V	1088μA	80.3%

ショットキー・ダイオードは一般に逆電圧定格が60Vのもの、あるいは100Vのものさえ入手でき、価格的にも他のタイプと競合できます。

いくつかのショットキー・ダイオードの逆方向リーク電流と順方向電圧降下の効率に対する影響を表4に示します。見ると分かるように、これらのパラメータは相反していますので、アプリケーションに最適のダイオードを選択するとき、ユーザーは各仕様の重要度を評価する必要があります。

いわゆる「超高速」リカバリ・ダイオードの使用は一般に推奨しません。連続モードで動作しているとき、「超高速」ダイオードが示す逆回復時間はゴムばちんこ式の影響を生じます。内部パワー・スイッチはダイオードを回復させようとしてV_{IN}電流を増加させながらダイオードに注入します。ダイオードがついにオフすると、数十ナノ秒後、V_{SW}ノード電圧は極端に高いdv/dtで(おそらく5V/ns、それどころか10V/nsで!)上昇していきます。実際のリード・インダクタンスでは、V_{SW}ノードは簡単にV_{IN}レールをオーバーシュートすることがあります。その結果、RFIの問題が生じ、オーバーシュートが過度に大きいと、デバイス自体を損傷することがあります。

BOOSTピン

ほとんどのアプリケーションでは、ブースト用部品は0.68μFのコンデンサとMMSD914ダイオードです。アノードは通常安定化出力電圧に接続され、出力段をドライブするためにV_{IN}より約V_{OUT}だけ高い電圧を発生します(図7a)。ただし、出力段はスイッチのオン時間のあいだブースト・コンデンサを放電します。スイッチを完全に飽和させるため、出力ドライバはこの期間を通じて少なくとも2.5Vのゆとりを必要とします。

アプリケーション情報

出力電圧が3.3Vより低い場合、代替のブースト電源を使うことを推奨します。ブースト・ダイオードは入力に接続することができますが(図7b)、ブースト電圧 ($V_{\text{BOOST}} = V_{\text{IN}} \cdot 2$) がBOOSTピンの絶対最大定格を超えないように注意する必要があります。さらに、スイッチ・ドライバ両端の追加電圧は電力損失を増やし、効率を下げます。独立した電源が利用できれば、それを使って必要なBOOST電圧を発生させることができます(図7c)。BOOSTを V_{IN} または独立した電源に接続すると効率が下がることがありますが、軽負荷で起動するのに必要な最小 V_{IN} が小さくなります。発生したBOOST電圧が最大負荷で電力を消費しすぎる場合、BOOSTダイオードに直列にツェナー・ダイオードを接続することにより、LT3434から見たBOOST電圧を下げるすることができます(図7aのオプション)。

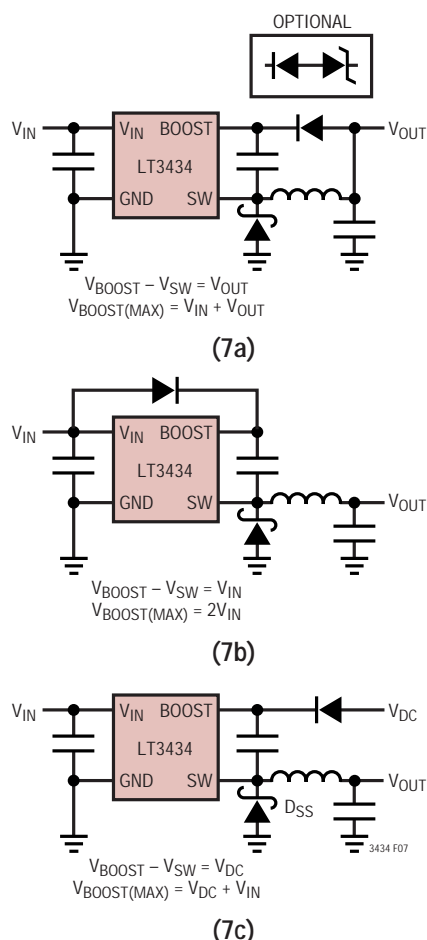


図7 . BOOSTピンの構成法

ほとんどのアプリケーションでは、0.68μFのブースト・コンデンサを推奨します。ほとんどの種類の薄膜コンデンサあるいはセラミック・コンデンサが適していますが、スイッチのオフ時間のあいだに完全に再充電できるようにESRは<1Ωである必要があります。コンデンサの値は、4700nsのオン時間、65mAのブースト電流、0.7Vの放電リップルという最悪条件から求められます。要求の厳しくない条件ではブースト・コンデンサの値を小さくできるでしょうが、回路動作や効率は改善されません。低入力電圧で低負荷の条件では、コンデンサの値を大きくすると放電リップルが下がり、起動動作が改善されます。

シャットダウン機能と低電圧ロックアウト

LT3434のSHDNピンはこのデバイスの動作を制御します。SHDNピンの電圧が1.2Vのシャットダウン・スレッシュヨルドより低いと、LT3434は「ゼロ」電源電流の状態になります。SHDNピンをシャットダウン・スレッシュヨルドより上にドライブすると、通常動作がイネーブルされます。SHDNピンの内部シンク電流は3μAです。

LT3434はシャットダウン機能に加えて低電圧ロックアウト機能を備えています。入力電圧が2.4Vより低いとスイッチングがディスエーブルされます。低電圧ロックアウトのスレッシュヨルドにはヒステリシスがなく、スイッチングがイネーブルされる前にすべての内部電圧を正しいレベルにするのに主に使われます。 V_{OUT} に対する V_{IN} の比が小さいとき入力電流を制限するためにヒステリシスのある低電圧ロックアウト機能が必要ならば、図8と以下の式を参照してください。

$$V_{\text{UVLO}} = R1 \left(\frac{V_{\text{SHDN}}}{R3} + \frac{V_{\text{SHDN}}}{R2} + I_{\text{SHDN}} \right) + V_{\text{SHDN}}$$

$$V_{\text{HYST}} = \frac{V_{\text{OUT}}(R1)}{R3}$$

通常動作時の消費電流を最小に抑えるには、次式を使ってR1を選択します。

$$R1 = \frac{V_{\text{IN}} - 2V}{(1.5)(I_{\text{SHDN}}(\text{MAX}))}$$

アプリケーション情報

例：

$$R1 = \frac{12 - 2}{1.5(5\mu A)} = 1.3M\Omega$$

$$R3 = \frac{5(1.3M\Omega)}{1} = 6.5M\Omega \text{ (最も近い11\% 6.49M)}$$

$$R2 = \frac{1.3}{\frac{7 - 1.3}{1.3M\Omega} - 1\mu A - \frac{1.3}{6.49M\Omega}} = 408k \text{ (最も近い11\% 412k)}$$

SHDN電流および V_{IN} 電流と入力電圧のグラフに関しては「標準的性能特性」のセクションを参照してください。

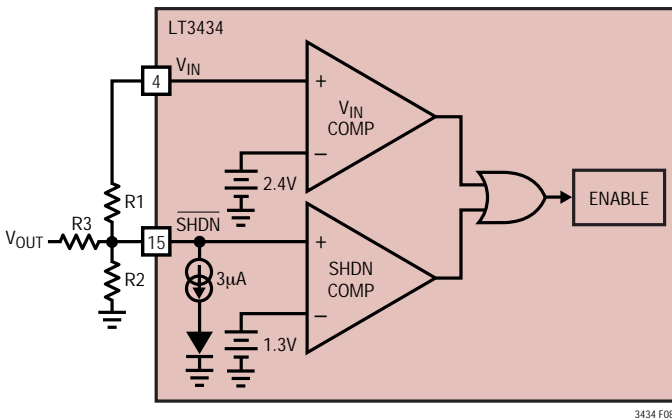


図8．低電圧ロックアウト

同期

発振器を外部入力に同期させるには、デューティ・サイクルが30%～70%のTTLロジック・レベルの方形波をLT3434のSYNCピンに接続します。同期範囲は初期動作周波数から700kHzです。つまり、実際上の最小同期周波数は標準動作周波数の200kHzではなく、ワーストケースの高い方の自励発振周波数(230kHz)に等しくなります。高い同期周波数では低調波スイッチングの防止に使われる内部スローブ補償の振幅が減少するため、230kHzを超す周波数に同期するときは注意が必要です。このタイプの低調波スイッチングは出力電圧の2倍より低い入力電圧でだけ起きます。インダクタ値が高いとこの問題は起きにくくなります。原因は不十分なスローブ補償であると決めてかかる前に、低調波スイッチングの全く別の原因について説明している「周波数補償」

のセクションも参照してください。スローブ補償の理論の詳細については「アプリケーションノート19」で解説されています。

FBピンの電圧が0.9Vより低いと(起動時または出力の短絡状態)、同期機能はディスエーブルされます。このため周波数フォールドバックが動作することができ、SWピンに害を与える状態が避けられます。

同期が不要なら、このピンはグランドに接続します。

パワーグッド機能

LT3434にはコンパレータ、遅延タイマ、およびアクティブ「L」のフラグで構成されたパワーグッド・ブロックが備わっていますので、ユーザーは出力電圧がパワーグッド・スレッシュヨルドを超えたあと遅延をもたせた信号を発生させることができます。

図1を見るとPGFBピンはコンパレータの正入力で、このコンパレータの負入力は V_{PGFB} に設定されています。PGFBが V_{PGFB} を超すと、電流(I_{CSS})が C_T ピンにソースされ、PG遅延期間が開始されます。PGFBピンの電圧が V_{PGFB} より下に下がると、 C_T ピンが急速に放電して遅延期間をリセットします。PGFB電圧は一般に安定化された出力または入力電源に接続した抵抗分割器によって発生させます。

C_T ピンのコンデンサにより、PGFBピンがスレッシュヨルドを超してからPGピンが高インピーダンス状態に設定されるまでの遅延時間が決まります。PGFBピンが V_{PGFB} を超すと、 C_T ピンから外部のコンデンサに電流(I_{CT})がソースされます。外部コンデンサの電圧が内部クランプ(V_{CT})に達すると、PGピンが高インピーダンスのノードになります。こうして生じるPGの遅延時間は $t = C_T \cdot V_{CT} / I_{CT}$ によって与えられます。PGFBピンの電圧が V_{PGFB} より下に下がると、 C_T は急速に0Vに放電し、PGは200μAのシンク能力でアクティブ「L」になります。通常動作時にSHDNピンがそのスレッシュヨルドより下に引き下げられると、 C_T ピンが放電してPGが無効になるので、SHDNがそのスレッシュヨルドより上に引き上げられると非パワーグッド・サイクルになります。PGFBがFBに接続され、 C_T の容量 = 0.1μFのときのパワーグッド動作を図9に示します。LT3434のパワーグッド回路のいくつかの異なる構成法を図10に示します。

アプリケーション情報

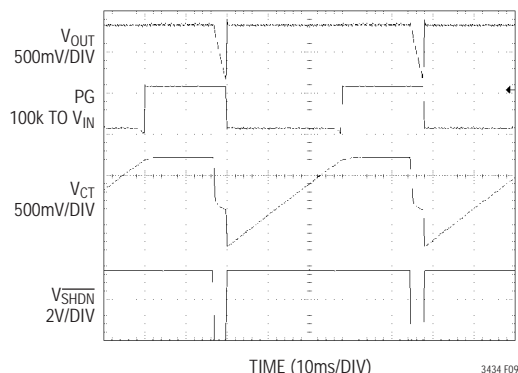
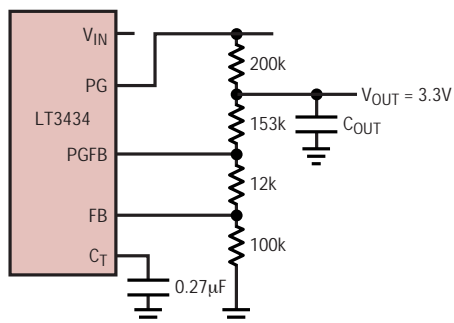


図9 . パワーグッド

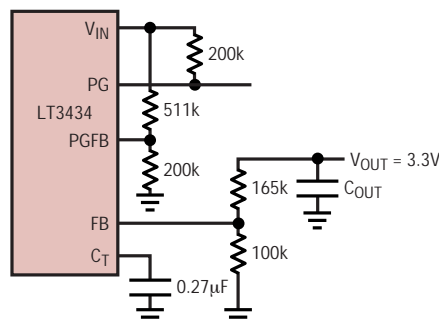
レイアウトの検討事項

どんな高周波スイッチャの場合でもそうですが、レイアウトを検討するとき、電気、熱およびノイズに関する最適性能を達成するには注意を払う必要があります。最大効率を得るため、スイッチの立上り時間と立下り時間は通常ナノ秒の範囲です。放射ノイズと導通ノイズの両方を防止するため、図11に示されている高速スイッチング電流パスはできるだけ短くします。これは図12の推奨レイアウトで実現されています。このパスを短くすると、約25nH/インチの寄生トレース・インダクタンスも減少します。

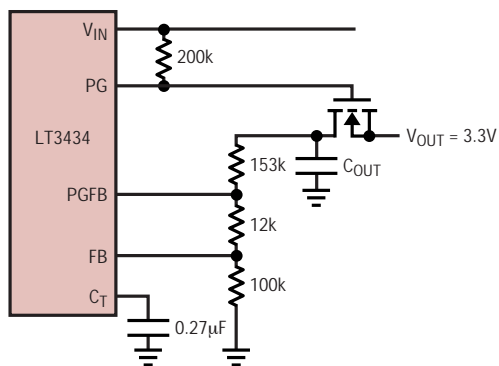
PGは80% V_{OUT} 、100msの遅延付き



PGは $V_{IN} > 4V$ 、100msの遅延付き



V_{OUT} は80% V_{OUT} で切断、
100msの遅延付き



V_{OUT} は3.3Vのロジック信号で切断、
100µsの遅延付き

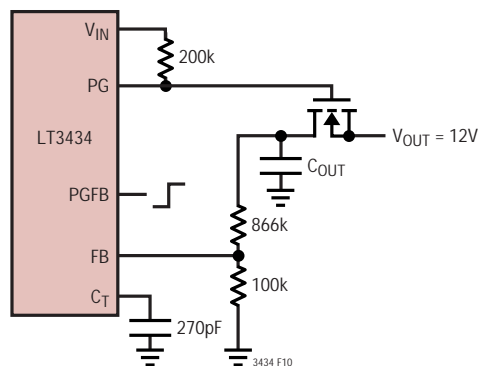


図10 . パワーグッド回路

アプリケーション情報

スイッチがオフするとき、この寄生インダクタンスにより、LT3434のスイッチの両端にフライバック・スパイクが発生します。動作時の電流と入力電圧が大きいとき、レイアウトが良くないと、このスパイクはLT3434の絶対最大定格を超える電圧を発生させるおそれがあります。プレーン間のカップリングおよび全体のノイズを防ぐため、スイッチャ回路の下には常にグランド・プレーンを使います。

V_C とFBに関連する部品はスイッチ・ノードおよびブースト・ノードからできるだけ離して配置します。LT3434のピン配置はこのようにレイアウトしやすいようにデザインされています。これらの部品のグランドはスイッチ電流パスから離します。そうしないと不安定になり、低調波のような発振が起きます。

ボードのレイアウトは熱抵抗にも大きく影響します。

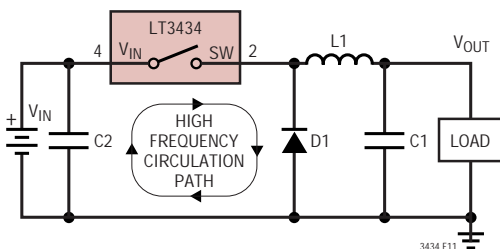


図11．高速スイッチング・パス

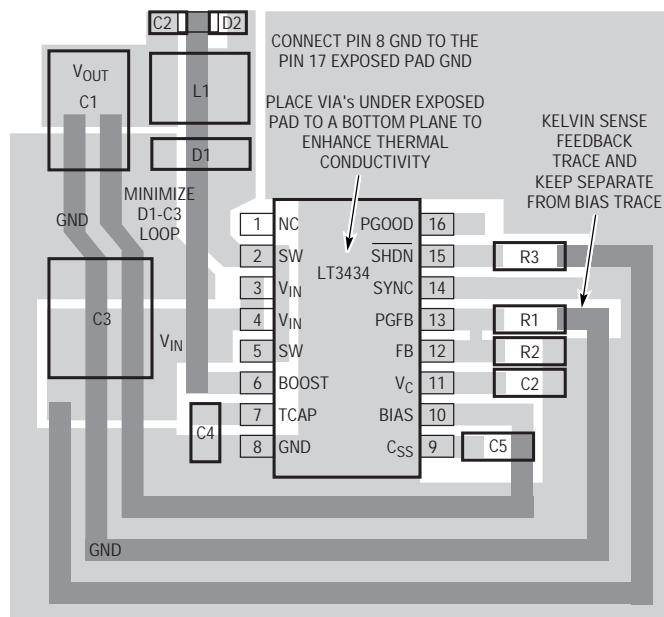


図12．推奨レイアウト

ピン8と露出パッド(ピン17)はLT3434のダイの下を通る連続した銅プレートです。これはパッケージから出る熱の最良の放熱パスです。ピン8と露出パッドからボードへの熱抵抗を減らすと、ダイの温度が下がり、LT3434の電力許容量が増加します。これは、露出パッドの周りにできるだけ大きな銅領域を設けることによって達成されます。このパッドの下および周囲から内部グランド・プレーンに半田で充填した複数のフィードスルーを追加しても効果があります。キャッチ・ダイオードおよびコイル終端部を同様に処理すると、その他の熱の影響が減ります。

熱に関する検討事項

LT3434の熱消費は4つの要因から生じます。スイッチのDC損失、スイッチのAC損失、昇圧回路の電流、および入力消費電流です。これらの各損失の計算方法を以下の式で示します。これらの式は連続モード動作を仮定しているため、軽負荷電流での効率の計算には使用しないでください。

スイッチ損失：

$$P_{SW} = \frac{R_{SW}(I_{OUT})^2(V_{OUT})}{V_{IN}} + t_{EFF}(1/2)(I_{OUT})(V_{IN})(f)$$

ブースト電流損失：

$$P_{BOOST} = \frac{(V_{OUT})^2(I_{OUT}/36)}{V_{IN}}$$

消費電流損失：

$$P_Q = V_{IN}(0.0015) + V_{OUT}(0.001)$$

R_{SW} = スイッチ抵抗(高温で約0.15)

t_{EFF} = 実効スイッチ電流/電圧のオーバーラップ時間
($t_r + t_f + t_{IR} + t_{fF}$)

$$t_r = (V_{IN}/1.2)ns$$

$$t_f = (V_{IN}/1.7)ns$$

$$t_{IR} = t_{fF} = (I_{OUT}/0.2)ns$$

f = スイッチ周波数

アプリケーション情報

例: $V_{IN} = 40V$ 、 $V_{OUT} = 5V$ 、 $I_{OUT} = 2A$ とすると:

$$P_{SW} = \frac{(0.15)(2)^2(5)}{40} + (77e-9)(1/2)(2)(40)(200e3)$$

$$0.08 + 0.62 = 0.7$$

$$P_{BOOST} = \frac{(5)^2(240)}{40} = 0.03$$

$$P_Q = 40(0.0015) + 5(0.001) = 0.07$$

総電力消費は次のようになります。

$$P_{TOT} = 0.7 + 0.03 + 0.07 = 0.8$$

LT3434のパッケージの熱抵抗は内部プレーンあるいは裏面プレーンの有無によって影響を受けます。FE16パッケージの下に十分なプレーンがあると、熱抵抗は約45 mW になります。プレーンがないと熱抵抗は約150 mW に増加します。ダイの温度を計算するには、使用するパッケージの適切な熱抵抗値を使い、ワーストケースの周囲温度を加えます。

$$T_J = T_A + Q_{JA} (P_{TOT})$$

FE16パッケージ ($Q_{JA} = 45 \text{ mW}$) の場合、70 $^{\circ}\text{C}$ の周囲温度では次のようになります。

$$T_J = 70 + 45(0.8) = 106^{\circ}\text{C}$$

入力電圧と動作周波数の検討事項

LT3434の絶対最大入力電源電圧は60Vに規定されています。これは内部半導体接合部のブレークダウン現象だけに基いています。内部電力消費により、特定のアプリケーションで適用可能な実際の最大 V_{IN} はこれよりも低いことがあります。

内部電力損失の計算の理論的基礎の詳細は「熱に関する検討事項」のセクションで与えられています。ACスイッチング損失は動作周波数と出力電流の両方に比例することに注意してください。ACスイッチング損失の大部分は入力電圧の二乗にも比例します。

たとえば、 $V_{IN} = 40V$ 、 $V_{OUT} = 5V$ で2A、 $f_{OSC} = 200\text{kHz}$ の組合せは容易に実現可能ですが、同時に V_{IN} を60Vに、 f_{OSC} を700kHzに上げることは不可能です。にもかかわらず、60Vまでの入力過渡電圧は、その結果生じる内部消費の増加がダイ温度を大きく上昇させるほど長い時間は続かないと仮定すれば、通常許容できます。

第二の検討事項は制御可能性です。 V_{IN} から V_{OUT} への降圧比が大きいと、それに応じて狭い最小スイッチ・オン時間が必要になりますので、潜在的に制限が生じます。(連続モード動作を仮定して)これに対する近似式は次のようになります。

$$t_{ON(MIN)} = V_{OUT} + V_F/V_{IN}(f_{OSC})$$

ここで、

V_{IN} = 入力電圧

V_{OUT} = 出力電圧

V_F = ショットキー・ダイオードの順方向電圧降下

f_{OSC} = スイッチング周波数

250nsの標準値より短いオン時間を発生するようにLT3434が要求されると、潜在的に制御可能性の問題が生じます。フィードバック・ループの動作が低下し、ある種のサイクル・スキッピングやバースト・モード動作が現れるポイントまで V_C 制御電圧が減少します。

要約すると次のようになります。

1. 高い V_{IN} 、高い I_{OUT} 、高い f_{OSC} という条件を同時に満たすことは内部消費のため実際にはできないことがあることを認識してください。「熱に関する検討事項」のセクションで内部電力の計算法が説明してあります。疑わしい場合はプロトタイプ電源を作成して動作させ、許容できる動作であることを検証します。
2. 高い V_{IN} 、低い V_{OUT} 、高い f_{OSC} を同時に要求すると、最小スイッチ・オン時間が許容できないほど短くなることがあります。正しい出力電圧が通常は維持されますが、サイクル・スキッピングやバースト・モード動作が生じます。

周波数補償

周波数応答の理論的分析を始める前に、ボードのレイアウトが良くないと回路の安定化が難しくなることを思い出してください。このことはほとんどすべての高周波アナログ回路に当てはまります。まず「レイアウトの検討事項」のセクションを読んでください。安定性の問題として現れる、よくあるレイアウトの誤りは、入力デカップリング・コンデンサやキャッチ・ダイオードを遠くに配置し、大きなスイッチ電流を流しているグラウンド・トラックに V_C 補償を接続することです。

アプリケーション情報

さらに、理論的分析では非理想的な部品の1次動作しか考慮しません。これらの理由により、量産用のレイアウトと部品を使って安定性の最終チェックをおこなうことが重要です。

LT3434では電流モード制御が使われています。このため、インダクタに関連した位相シフトの問題の多くが緩和されます。基本的なレギュレータのループを図13に示します。LT3434は、2つのgmブロック(誤差アンプとパワー段)として考えることができます。

470pFの V_C コンデンサと、標準100 μ Fのタンタル出力コンデンサを使った場合の全ループ応答を図14に示します。応答は以下の項で設定されます。

誤差アンプ：DC利得は g_m と R_O で設定されます。

$$\text{EAの利得} = 650\mu\text{S} \cdot 1.5\text{M} = 975$$

ポールは C_F と R_L で設定されます。

$$\text{EAのポール} = 1/(2\pi \cdot 1.5\text{M} \cdot 470\text{pF}) = 226\text{Hz}$$

ユニティゲイン周波数は C_F と g_m で設定されます。

$$\begin{aligned} \text{EAのユニティゲイン周波数} &= 650\mu\text{F}/(2\pi \cdot 470\text{pF}) \\ &= 220\text{kHz} \end{aligned}$$

パワー段：DC利得は g_m と R_L (10 Ω と仮定)で設定されます。

$$\text{PSのDC利得} = 6 \cdot 10 = 60$$

ポールは C_{OUT} と R_L で設定されます。

$$\text{PSのポール} = 1/(2\pi \cdot 100\mu\text{F} \cdot 10) = 159\text{Hz}$$

ユニティゲインは C_{OUT} と g_m で設定されます。

$$\text{PSのユニティゲイン周波数} = 6/(2\pi \cdot 100\mu\text{F}) = 94\text{kHz}$$

タンタル出力コンデンサによるゼロは C_{OUT} と C_{OUT} のESRによって設定されます。

$$\text{出力コンデンサによるゼロ} = 1/(2\pi \cdot 100\mu\text{F} \cdot 0.1) = 15.9\text{kHz}$$

タンタル出力コンデンサのESRによって生じるゼロは安定性を維持するうえで非常に役立ちます。出力コンデンサのESRが小さいか、過渡応答を改善する必要がある場合は、補償コンデンサ(C_C)に直列に抵抗(R_C)を接続して、ループにゼロを追加することができます。 R_C の値が増加するにつれ、過渡応答は一般に改善されますが、2つの効果により R_C の値が制限されます。

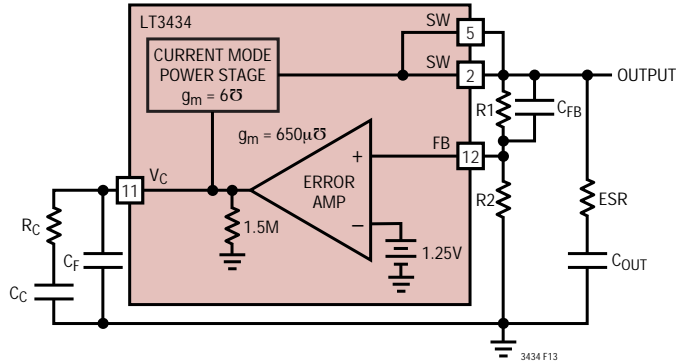


図13. ループ応答モデル

第一に、出力コンデンサのESRと大きな R_C の組合せは、ループ利得がロールオフするのを完全に止めてしてしまうことがあります。第二に、ループ利得がスイッチング周波数で十分ロールオフしないと出力リップルが V_C ピンを攪乱して、低調波発振に似た不安定なデューティ・サイクルのスイッチングを引き起こします。これは出力では明らかではないかもしれませんが、小信号解析では連続時間系が仮定されているため、このことは示されません。

ループの安定性をチェックするには、アプリケーションの電圧、電流、および温度の全範囲にわたって回路を動作させる必要があります。あらゆる過渡負荷を適用して、過渡動作が十分減衰しているか出力電圧をモニタします。

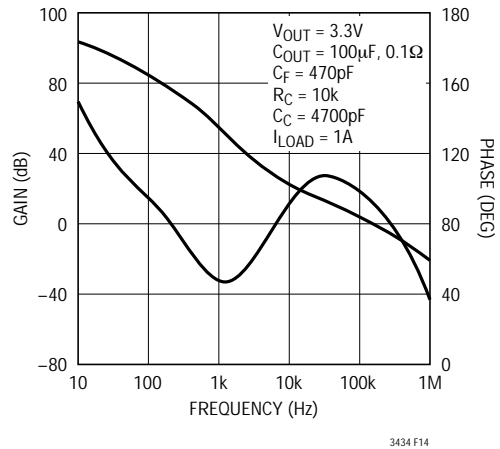
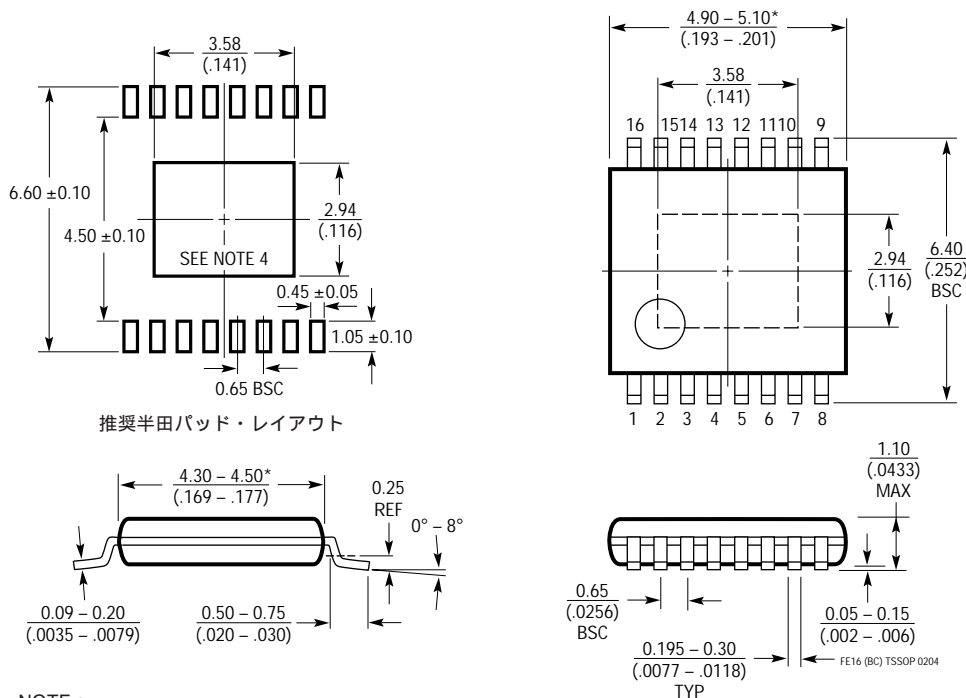


図14. 全ループ応答

パッケージ寸法

FEパッケージ
16ピン・プラスチックTSSOP(4.4mm)
(Reference LTC DWG # 05-08-1663)

露出パッドのバリエーションBC



推奨半田パッド・レイアウト

- NOTE :
- 標準寸法 : ミリメートル
 - 寸法は $\frac{\text{ミリメートル}}{(\text{インチ})}$
 - 図は実寸とは異なる
 - 露出パッド接着のための推奨最小PCBメタルサイズ
*寸法にはモールドのバリを含まない。モールドのバリは各サイドで 0.150mm ($0.006''$)を超えないこと

関連製品

製品番号	説明	注釈
LT1074/LT1074HV	4.4A (I _{OUT})、100kHz高効率降圧DC/DCコンバータ	V _{IN} : 7.3V ~ 45V/64V、V _{OUT(MIN)} : 2.21V、I _Q : 8.5mA、I _{SD} : 10μA、DD5/7、TO220-5/7
LT1076/LT1076HV	1.6A (I _{OUT})、100kHz高効率降圧DC/DCコンバータ	V _{IN} : 7.3V ~ 45V/64V、V _{OUT(MIN)} : 2.21V、I _Q : 8.5mA、I _{SD} : 10μA、DD5/7、TO220-5/7
LT1676	60V、440mA (I _{OUT})、100kHz高効率降圧DC/DCコンバータ	V _{IN} : 7.4V ~ 60V、V _{OUT(MIN)} : 1.24V、I _Q : 3.2mA、I _{SD} : 2.5μA、S8
LT1765	25V、2.75A (I _{OUT})、1.25MHz高効率降圧DC/DCコンバータ	V _{IN} : 3V ~ 25V、V _{OUT(MIN)} : 1.20V、I _Q : 1mA、I _{SD} : 15μA、SO-8、TSSOP16E
LT1766	60V、1.2A (I _{OUT})、200kHz高効率降圧DC/DCコンバータ	V _{IN} : 5.5V ~ 60V、V _{OUT(MIN)} : 1.20V、I _Q : 2.5mA、I _{SD} : 25μA、TSSOP16/E
LT1767	25V、1.2A (I _{OUT})、1.25MHz高効率降圧DC/DCコンバータ	V _{IN} : 3V ~ 25V、V _{OUT(MIN)} : 1.20V、I _Q : 1mA、I _{SD} : 6μA、MS8/E
LT1776	40V、550mA (I _{OUT})、200kHz高効率降圧DC/DCコンバータ	V _{IN} : 7.4V ~ 40V、V _{OUT(MIN)} : 1.24V、I _Q : 3.2mA、I _{SD} : 30μA、N8、S8
LTC(r)1875	1.5A (I _{OUT})、550kHz同期式降圧DC/DCコンバータ	V _{IN} : 2.7V ~ 6V、V _{OUT(MIN)} : 0.8V、I _Q : 15μA、I _{SD} : <1μA、TSSOP16
LT1940	デュアルの1.2A (I _{OUT})、1.1MHz高効率降圧DC/DCコンバータ	V _{IN} : 3V ~ 25V、V _{OUT(MIN)} : 1.2V、I _Q : 3.8mA、MS10
LT1956	60V、1.2A (I _{OUT})、500kHz高効率降圧DC/DCコンバータ	V _{IN} : 5.5V ~ 60V、V _{OUT(MIN)} : 1.20V、I _Q : 2.5mA、I _{SD} : 25μA、TSSOP16/E
LT1976	60V、1.5A (I _{OUT})、200kHz降圧DC/DCコンバータ	V _{IN} : 3V ~ 60V、V _{OUT(MIN)} : 1.25V、I _Q : 100μA、I _{SD} : 4μA、TSSOP16E
LT3010	80V、50mA、低ノイズ・リニア・レギュレータ	V _{IN} : 1.5V ~ 80V、V _{OUT(MIN)} : 1.28V、I _Q : 30μA、I _{SD} : <1μA、MS8E
LTC3407	デュアル600mA (I _{OUT})、1.5MHz高効率降圧DC/DCコンバータ	V _{IN} : 2.5V ~ 5.5V、V _{OUT(MIN)} : 0.6V、I _Q : 40μA、MS10
LTC3412	2.5A (I _{OUT})、4MHz同期式降圧DC/DCコンバータ	V _{IN} : 2.5V ~ 5.5V、V _{OUT(MIN)} : 0.8V、I _Q : 60μA、I _{SD} : <1μA、TSSOP16E
LTC3414	4A (I _{OUT})、4MHz同期式降圧DC/DCコンバータ	V _{IN} : 2.25V ~ 5.5V、V _{OUT(MIN)} : 0.8V、I _Q : 64μA、I _{SD} : <1μA、TSSOP20E
LT3430	60V、2.5A (I _{OUT})、200kHz高効率降圧DC/DCコンバータ	V _{IN} : 5.5V ~ 60V、V _{OUT(MIN)} : 1.20V、I _Q : 2.5mA、I _{SD} : 30μA、TSSOP16E
LT3431	60V、2.5A (I _{OUT})、500kHz高効率降圧DC/DCコンバータ	V _{IN} : 5.5V ~ 60V、V _{OUT(MIN)} : 1.20V、I _Q : 2.5mA、I _{SD} : 30μA、TSSOP16E
LT3433	60V、400mA (I _{OUT})、200kHz降圧/昇圧DC/DCコンバータ	V _{IN} : 5V ~ 60V、V _{OUT} : 3.3V ~ 20V、I _Q : 100μA、TSSOP-16E
LTC3727/LTC3727-1	36V、500kHz高効率降圧DC/DCコンバータ	V _{IN} : 4V ~ 36V、V _{OUT(MIN)} : 0.8V、I _Q : 670μA、I _{SD} : 20μA、QFN-32、SSOP-28