

出力電流をプログラム可能な 40V、1A同期整流式 昇降圧 DC/DC コンバータ

特長

- 入力電圧より高い、低い、または等しい出力電圧を安定化
- 単一インダクタ構成
- 広い入力電圧範囲: 2.2V ~ 40V
- 広い出力電圧範囲: 2.7V ~ 40V
- 降圧モードでの出力電流: 1A
- 出力電流: 0.5A ($V_{IN} = 3.6V$, $V_{OUT} = 5V$)
- プログラム可能な平均出力電流
- 効率: 最大 96%
- Burst Mode[®] 動作、無負荷時の I_Q : 30 μ A
- 電流モード制御
- 1.2MHzの超低ノイズ PWM
- 高精度の RUN ピンしきい値
- 熱特性が改善された 16ピン (3mm \times 5mm) DFN パッケージ および TSSOP パッケージ

アプリケーション

- 24V/28V 産業用電源
- 12V 鉛蓄電池入力の 12V レギュレータ
- 大出力 LED ドライバ
- 12V/24V 太陽電池パネル・バッテリー充電システム
- 自動車用電源システム

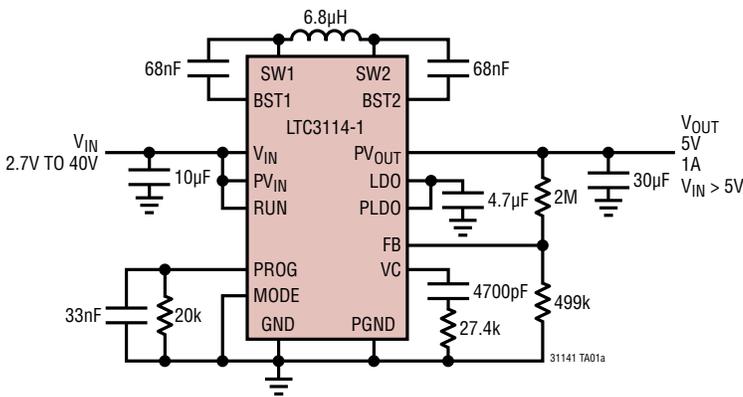
概要

LTC[®]3114-1 は、平均出力電流をプログラム可能で動作電圧範囲の広い、多用途のモノリシック同期整流式昇降圧 DC/DC コンバータです。LTC3114-1 独自の昇降圧 PWM 制御回路により、全動作電圧範囲にわたって低ノイズ動作を実現します。電流モード制御により、優れた入力トランジェント応答と負荷トランジェント応答が確保されます。

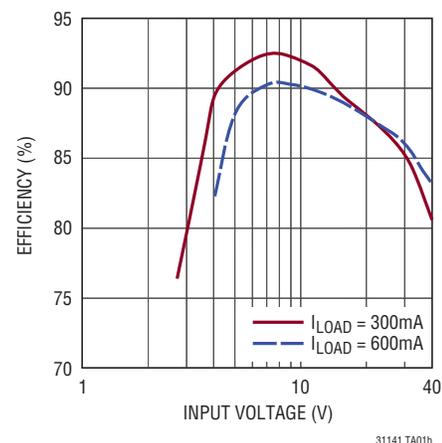
内蔵の同期 MOSFET スイッチと、ピンで選択可能な Burst Mode 動作により、負荷電流の全範囲で高い効率を維持します。平均出力電流は標準抵抗で設定され、広い入力電圧範囲、高効率の充電方式、または定電流、高効率の LED 駆動の基盤となります。レギュレータの起動は高精度の RUN ピンによって設定できます。シャットダウン時の静止電流はわずか 3 μ A です。過熱保護回路、短絡保護回路、およびソフトスタート回路を内蔵しています。LTC3114-1 は、16ピン (3mm \times 5mm) DFN パッケージおよび 16ピン TSSOP (FE) パッケージで供給されます。

LT、LT、LTC、LTM、Burst Mode、LTspice、 μ Module、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。No RSENSE はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例



効率と入力電圧



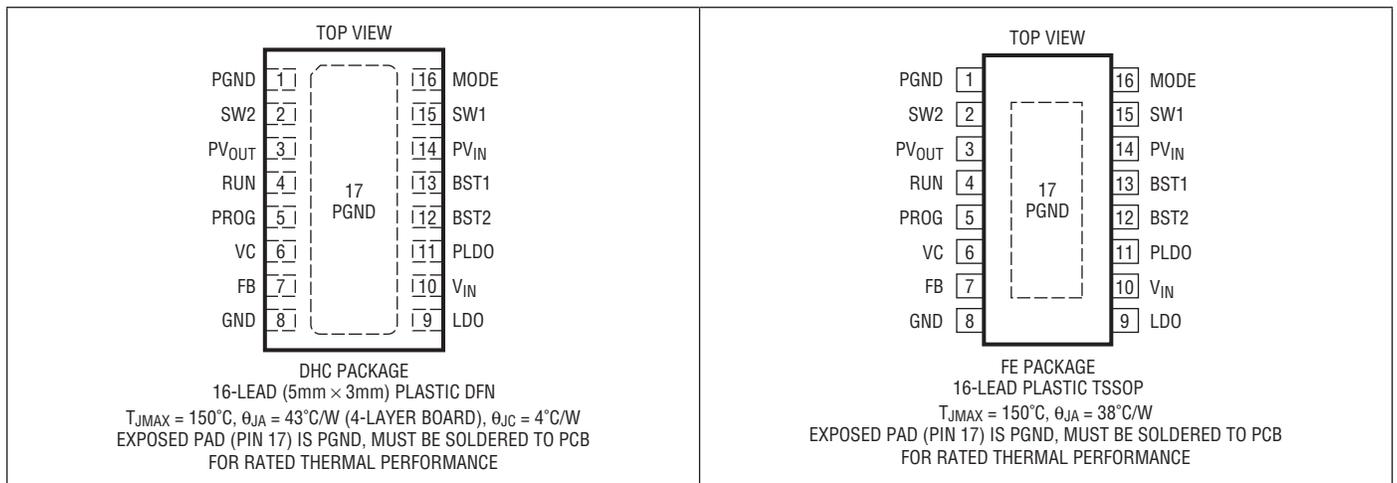
LTC3114-1

絶対最大定格 (Note 1)

V_{IN} , PV_{IN} , PV_{OUT}	-0.3V ~ 45V
V_{BST1}	($V_{SW1} - 0.3V$) ~ ($V_{SW1} + 6V$)
V_{BST2}	($V_{SW2} - 0.3V$) ~ ($V_{SW2} + 6V$)
V_{RUN}	-0.3V ~ ($V_{IN} + 0.3V$)
電圧、他のすべてのピン	-0.3V ~ 6V
動作接合部温度範囲 (Note 2、4)	
LTC3114E-1/LTC3114I-1	-40°C ~ 125°C
LTC3114H-1	-40°C ~ 150°C
LTC3114MP-1	-55°C ~ 150°C

保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け、10秒)	
FE パッケージ	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3114EDHC-1#PBF	LTC3114EDHC-1#TRPBF	31141	16-Lead (5mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3114IDHC-1#PBF	LTC3114IDHC-1#TRPBF	31141	16-Lead (5mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3114HDHC-1#PBF	LTC3114HDHC-1#TRPBF	31141	16-Lead (5mm × 3mm) Plastic DFN	-40°C to 150°C
LTC3114MPDHC-1#PBF	LTC3114MPDHC-1#TRPBF	31141	16-Lead (5mm × 3mm) Plastic DFN	-55°C to 150°C
LTC3114EFE-1#PBF	LTC3114EFE-1#TRPBF	31141FE-1	16-Lead Plastic TSSOP	-40°C to 125°C
LTC3114IFE-1#PBF	LTC3114IFE-1#TRPBF	31141FE-1	16-Lead Plastic TSSOP	-40°C to 125°C
LTC3114HFE-1#PBF	LTC3114HFE-1#TRPBF	31141FE-1	16-Lead Plastic TSSOP	-40°C to 150°C
LTC3114MPFE-1#PBF	LTC3114MPFE-1#TRPBF	31141FE-1	16-Lead Plastic TSSOP	-55°C to 150°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げ製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電氣的特性

●は規定動作接合部温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ の値 (Note 2)。注記がない限り、 $V_{IN} = 24\text{V}$ 、 $V_{OUT} = 5\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{IN} Operating Voltage	$V_{LDO} \geq 2.7\text{V}$	●	2.2		40	V
Output Operating Voltage	(Note 5)	●	2.7		40	V
Undervoltage Lockout Threshold on LDO	V_{LDO} Rising	●	2.3	2.5	2.7	V
V_{IN} Quiescent Current in Shutdown				3		μA
V_{IN} Quiescent Current in Burst Mode Operation	FB = 1.4V, Non-Bootstrapped (Note 6)			50		μA
Oscillator Frequency		●	1000	1200	1400	kHz
Oscillator Frequency Variation	$V_{IN} = 12\text{V}$ to 36V			0.1		%/V
Feedback Voltage	Measured on FB	●	0.98	1.0	1.02	V
Feedback Voltage Line Regulation	$V_{IN} = 2.7\text{V}$ to 40V, Measured on FB			0.2		%
Error Amplifier Transconductance	VC Current = $\pm 5\mu\text{A}$			120		μS
FB Pin Input Current	FB = 1V			1	50	nA
VC Source Current	VC = 0.6V			-12		μA
VC Sink Current	VC = 0.6V			12		μA
RUN Pin Threshold—Accurate	RUN Pin Rising	●	1.185	1.205	1.29	V
RUN Pin Hysteresis				140		mV
Run Pin Threshold—Logic		●	0.3	0.7	1.1	V
PROG Current	Switch D Current = 1A Switch D Current = 500mA Switch D Current = 100mA (Note 3)		38 18 2	40 20 4	42 22 6	μA μA μA
PROG Current Gain	Ratio of PROG Current to SWD Current			40		$\mu\text{A}/\text{A}$
PROG Voltage Threshold			0.90	0.925	0.95	V
Inductor Current Limit	(Note 3)	●	1.3	1.7	2.3	A
Overload Current Limit	$V_{OUT} = 0\text{V}$ (Note 3)			2.6		A
I_{ZERO} Inductor Current Limit	(Note 3)			100		mA
Maximum Duty Cycle	Percentage of Period SW2 is Low in Boost Mode Percentage of Period SW1 is High in Boost Mode	● ●	90 85	95 88		% %
Minimum Duty Cycle	Percentage of Period SW1 is High in Buck Mode	●			0	%
N-Channel Switch Resistance	Switch A (from PV_{IN} to SW1) Switch B (from SW1 to PGND) Switch C (from SW2 to PGND) Switch D (from PV_{OUT} to SW2)			250 250 250 250		m Ω m Ω m Ω m Ω
N-Channel Switch Leakage				0.1	10	μA
LDO Output Voltage	$I_{LDO} = 10\text{mA}$	●	4.2	4.4	4.6	V
LDO Load Regulation	$I_{LDO} = 1\text{mA}$ to 10mA			0.8		%
LDO Line Regulation	$I_{LDO} = 1\text{mA}$, $V_{IN} = 10\text{V}$ to 40V			0.2		%
LDO Current Limit	$V_{LDO} = 2.5\text{V}$		40	65		mA
Soft-Start Time				2		ms
SW1 and SW2 Forced Low Time				100		ns
MODE Pin Logic Threshold	H = PWM Mode, L = Burst Mode Operation	●	0.5	0.9	1.3	V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTC3114-1は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTC3114E-1は、 $0^\circ\text{C} \sim 85^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3114-1の仕様は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で保証されている。LTC3114H-1の仕様は $-40^\circ\text{C} \sim 150^\circ\text{C}$ の動作接合部温度範囲で保証されている。

LTC3114-1

電気的特性

LTC3114MP-1の仕様は-55°C～150°Cの動作接合部温度範囲で保証されている。接合部温度が高いと動作寿命に悪影響を及ぼす。接合部温度が125°Cを超えると、動作寿命は短くなる。これらの仕様と調和する最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まる。

接合部温度(T_J (°C))は周囲温度(T_A (°C))および電力損失(P_D (W))から次式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

ここで、 θ_{JA} はパッケージの熱インピーダンス。

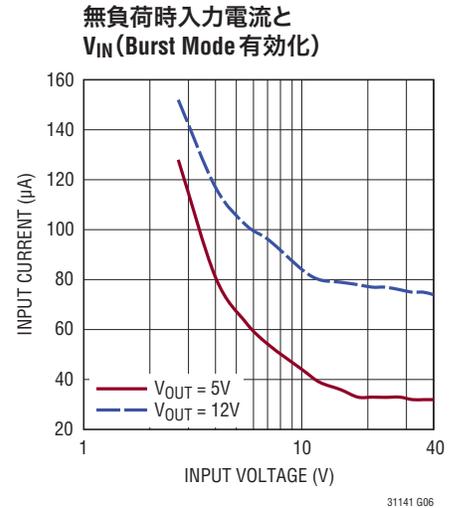
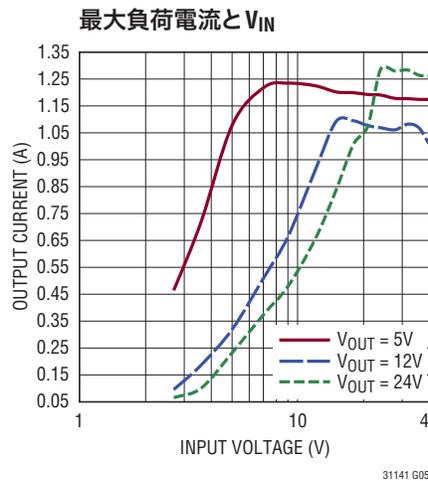
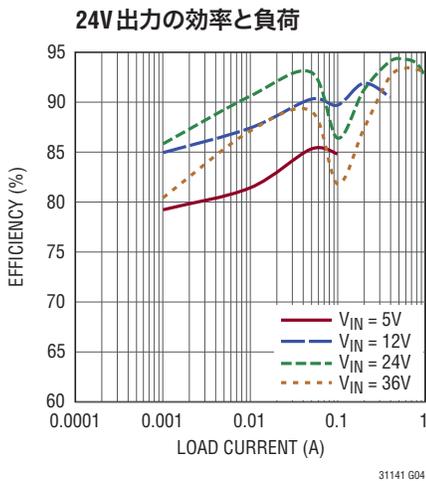
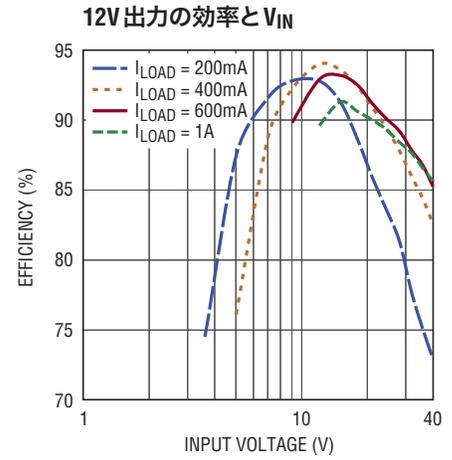
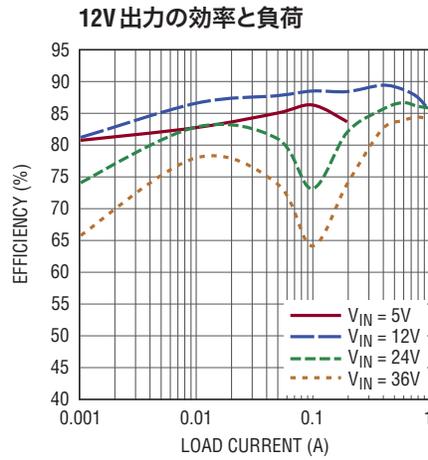
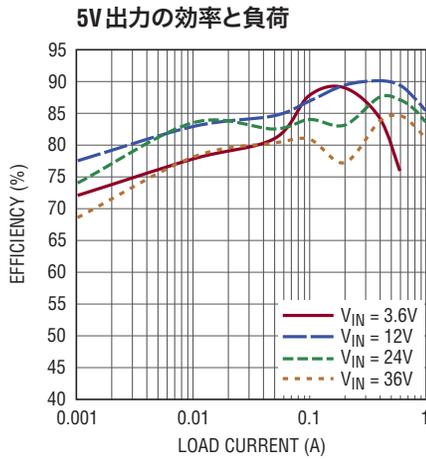
Note 3: 電流の測定は、LTC3114-1がスイッチング動作を行っていないときに行われる。動作時に測定された電流制限値は、コンパレータの伝搬遅延のためにいくらか大き目の値となる。LTC3114-1は、専用の非スイッチング・テスト・モードでテストされる。

Note 4: このデバイスには、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。この保護がアクティブなときは、最大定格接合部温度を超えることができる。規定された絶対最高動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうか、またはデバイスに永続的損傷を与える恐れがある。

Note 5: 正確なプログラム可能出力電流制限機能が不要な場合は、動作出力電圧を公称1.0Vまで低く設定できる。

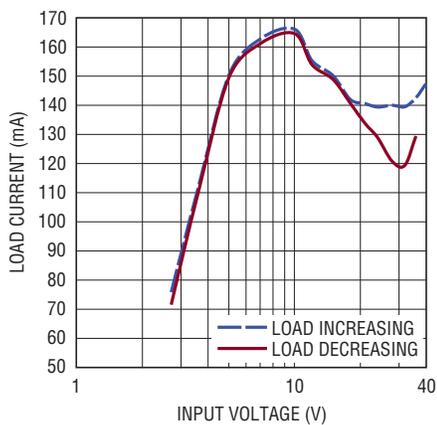
Note 6: LDO/PLDOを安定化された5V出力(ブートストラップ)に接続すると、静止電流が大幅に減少する。 V_{IN} が12V、 V_{OUT} が5Vの場合の標準的な無負荷時静止電流は、ブートストラップされる場合、30 μ Aになる。

標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}$)



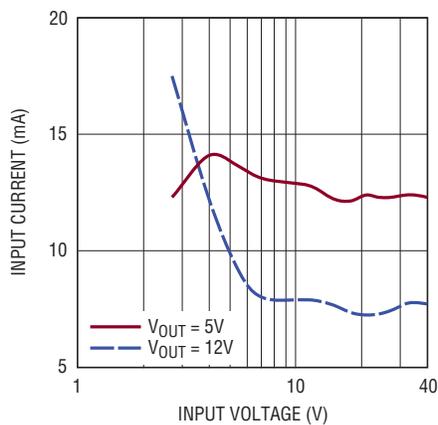
標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}$)

Burst Mode 動作しきい値と V_{IN}



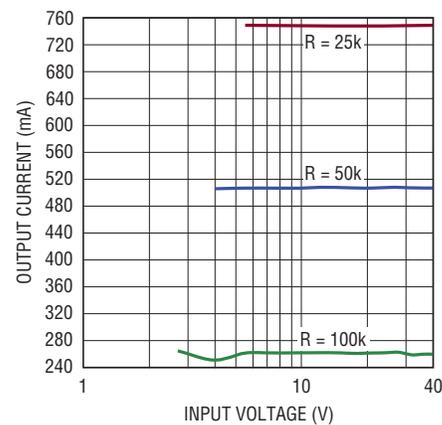
31141 G07

無負荷時入力電流と V_{IN} (PWM モード)



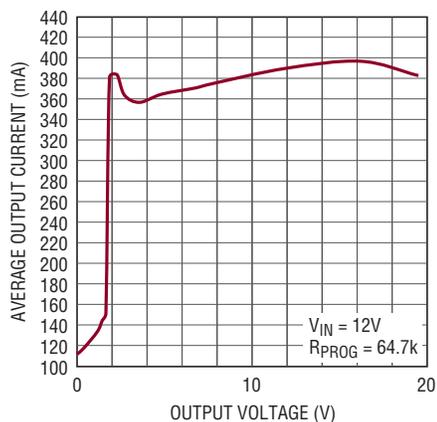
31141 G08

平均出力電流と V_{IN} 、 R_{PROG}



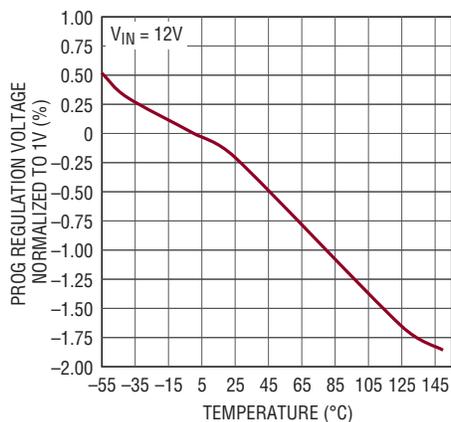
31141 G09

平均出力電流と V_{OUT}



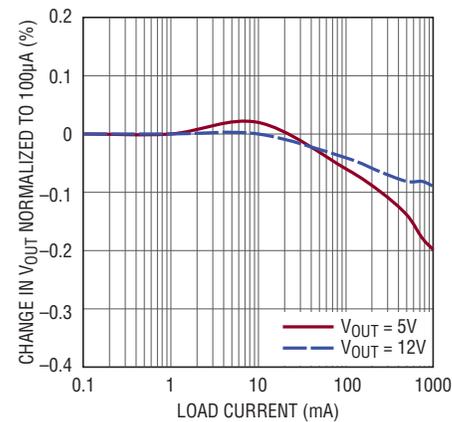
31141 G10

PROG のレギュレーション電圧と温度



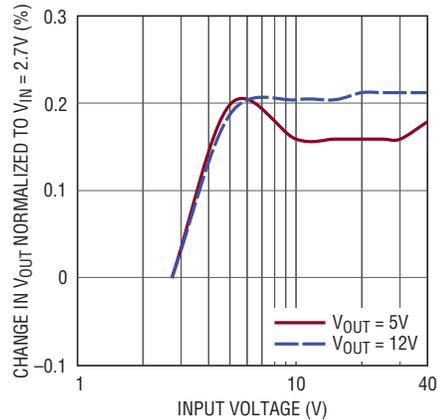
31141 G11

出力電圧の負荷レギュレーション



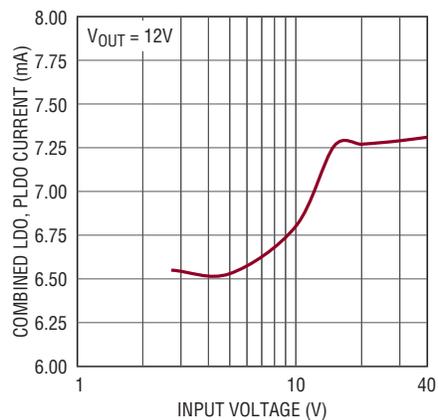
31141 G12

出力電圧の入力レギュレーション



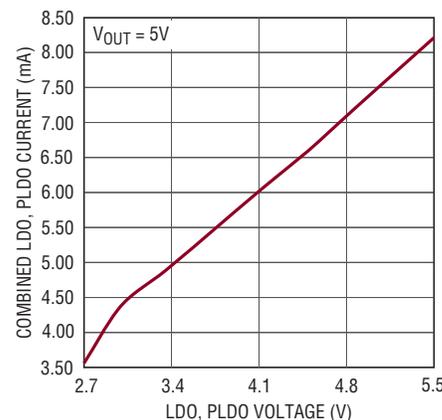
31141 G13

結合された LDO、PLDO 電源電流と V_{IN}



31141 G14

結合された LDO、PLDO 電源電流と LDO

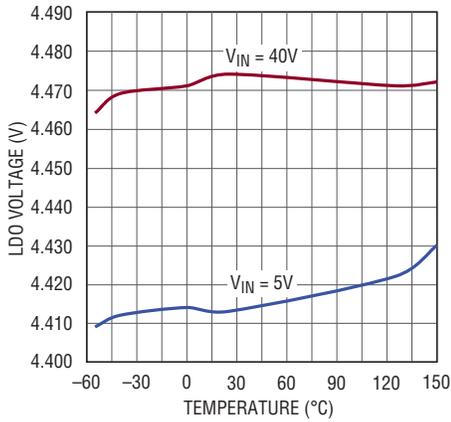


31141 G15

LTC3114-1

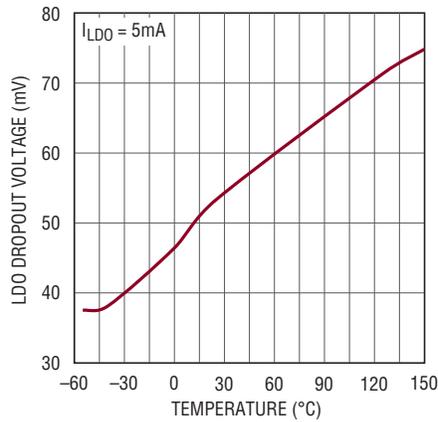
標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}$)

LDO 電圧と温度



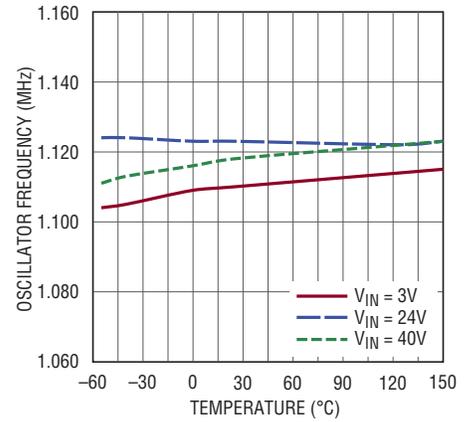
31141 G16

LDO のドロップアウト電圧と温度



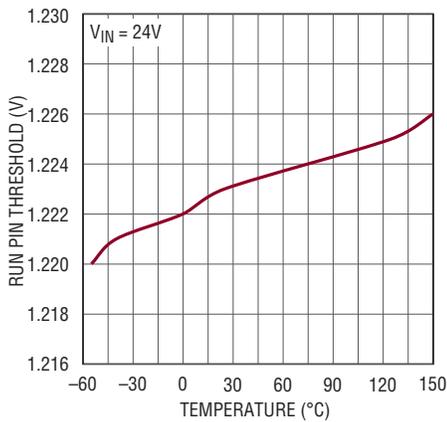
31141 G17

発振器周波数と温度



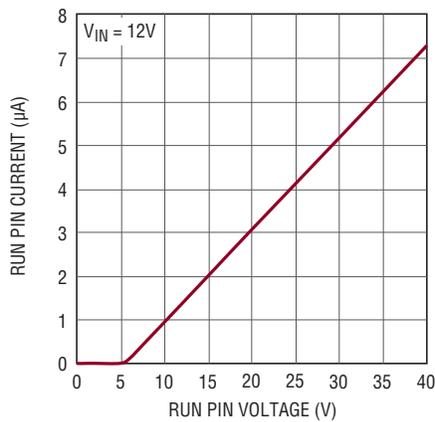
31141 G18

RUNピンのしきい値と温度



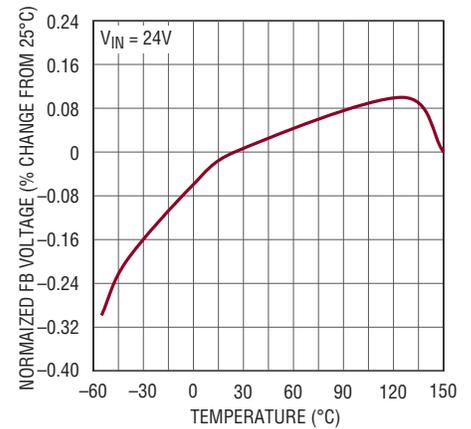
31141 G19

RUNピン電流とRUNピン電圧



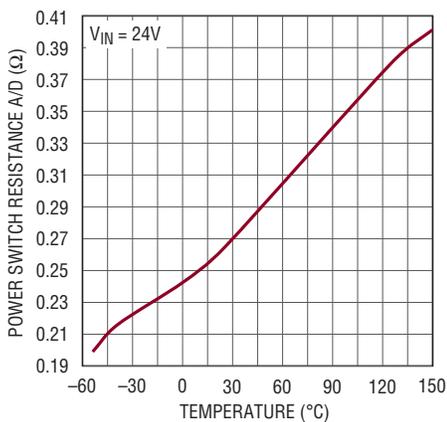
31141 G20

FB電圧と温度



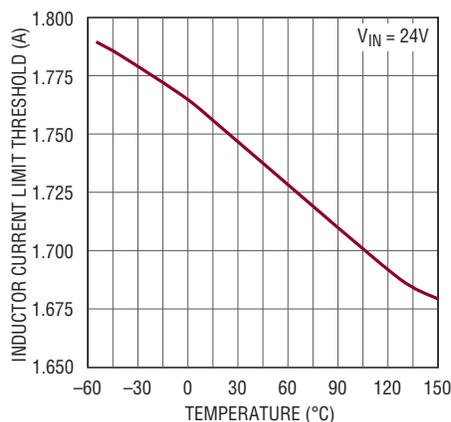
31141 G21

パワースイッチの抵抗と温度



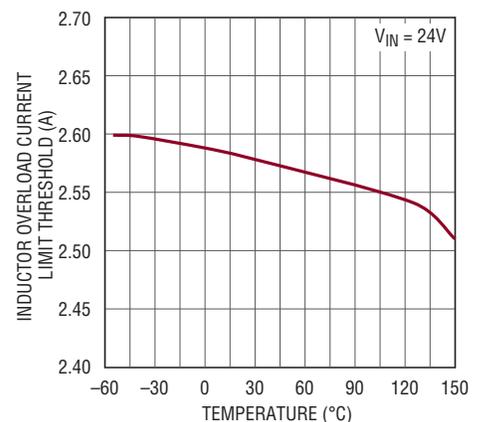
31141 G22

インダクタ電流制限しきい値と温度



31141 G23

インダクタ過負荷電流制限しきい値と温度

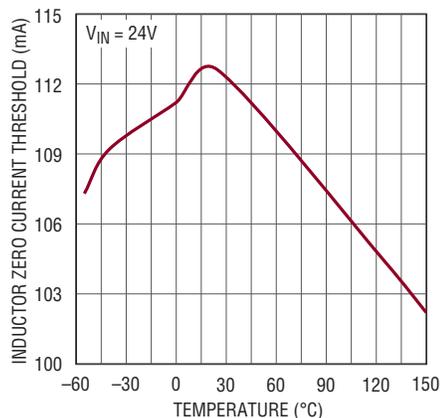


31141 G24

31141f

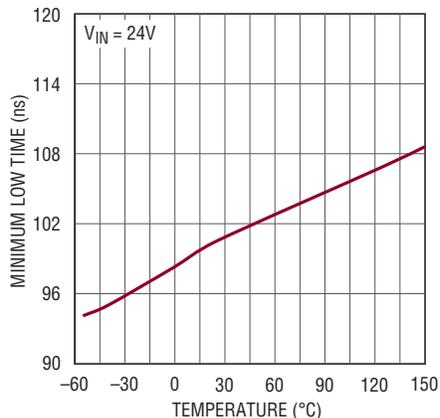
標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}$)

インダクタ・ゼロ電流制限
しきい値と温度



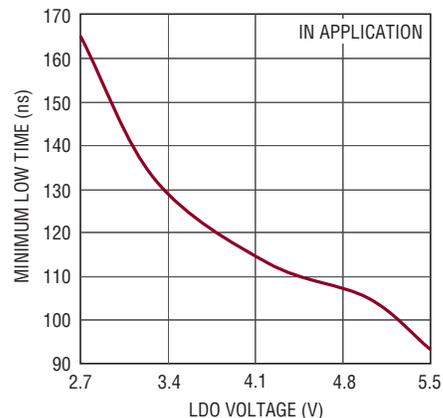
31141 G25

SW1/SW2の最小“L”時間と温度



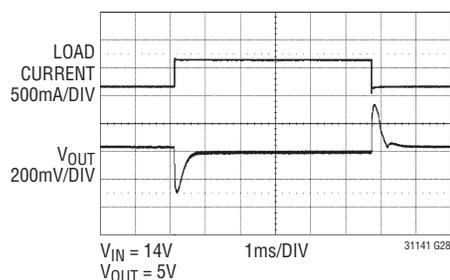
31141 G26

SW1/SW2の最小“L”時間とLDO



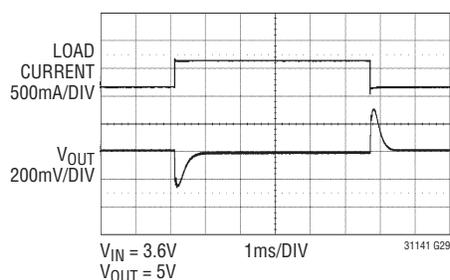
31141 G27

降圧モードでの負荷トランジェント、
100mA ~ 600mA



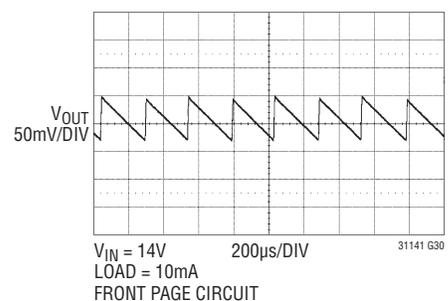
31141 G28

昇圧モードでの負荷トランジェント、
100mA ~ 600mA



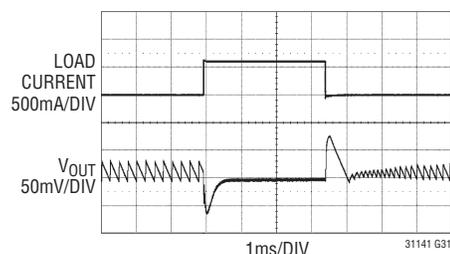
31141 G29

Burst Mode動作での
出力電圧リップル



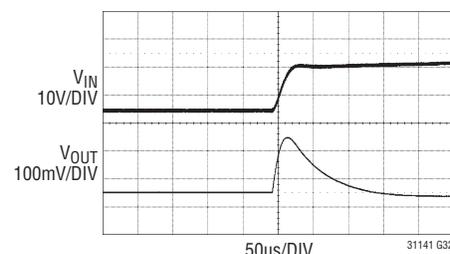
31141 G30

Burst Mode動作からPWMモード
への出力電圧応答



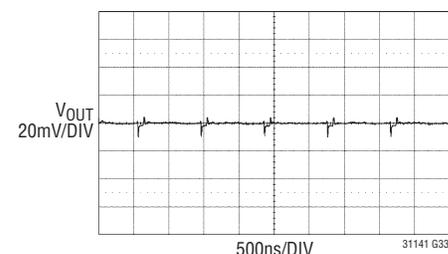
31141 G31

高速入カトランジェントに対する
5V出力電圧応答 (4V ~ 28V、10µs)



31141 G32

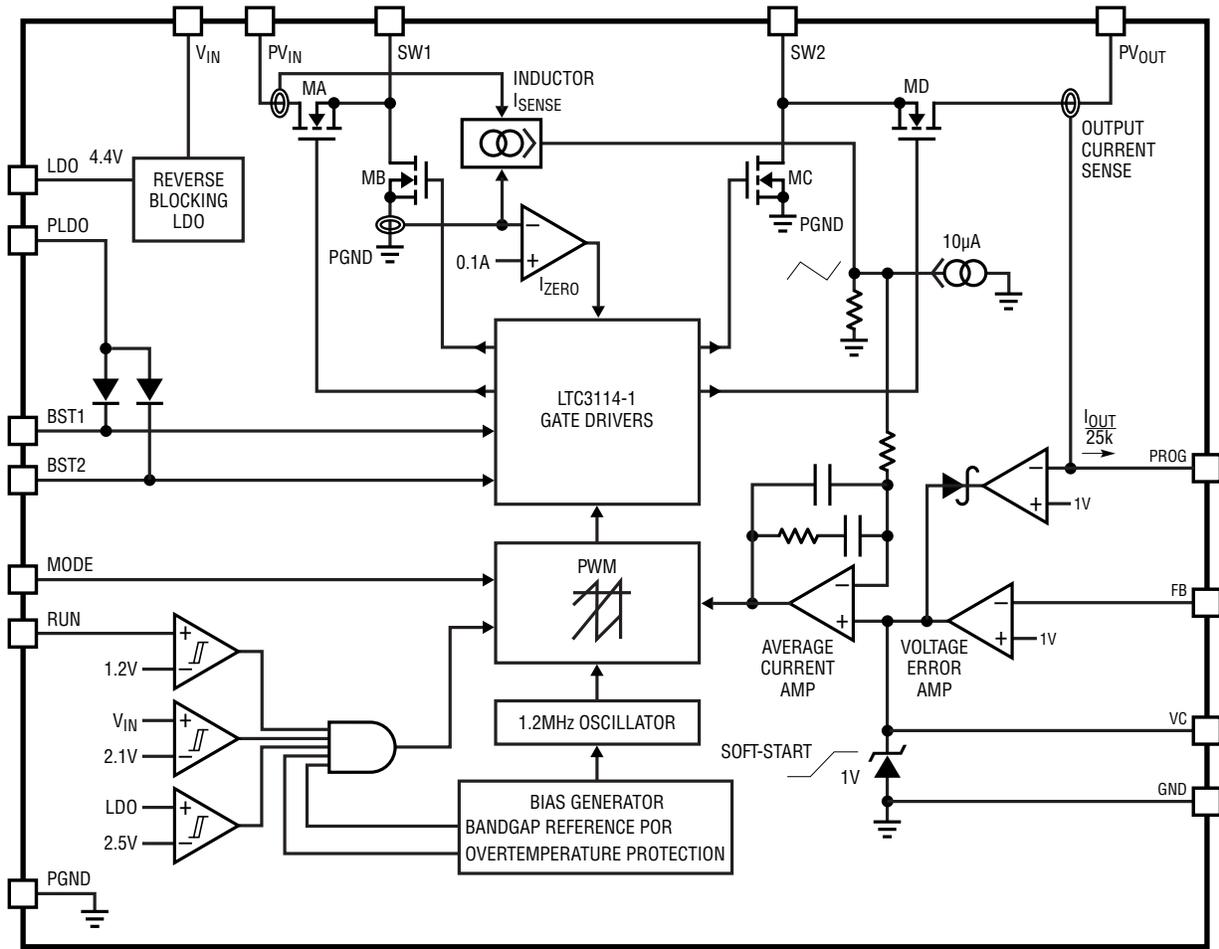
出力電圧リップル PWM Mode



31141 G33

LTC3114-1

ブロック図



31141 BD

ピン機能

PGND (ピン1、露出パッド・ピン17) : 電源グランド接続ピン。アプリケーションでは、PGNDピンを電氣的に電源グランド・プレーンに接続する必要があります。露出パッドは、ピン1と並列な追加電源グランド接続です。最適な熱性能を得るには、露出パッドをPC基板(できればグランド・プレーン)に半田付けします。

SW2 (ピン2) : 昇降圧コンバータのパワースイッチ・ピン。このピンは昇降圧インダクタの片側に接続します。

PV_{OUT} (ピン3) : 昇降圧コンバータの電力出力。このピンは10 μ F以上の低ESRコンデンサに接続します。コンデンサはできるだけデバイスの近くに配置し、PGNDまでのリターン・パスを短くします。

RUN (ピン4) : デバイスのイネーブルとディスエーブル、および個別の入力低電圧ロックアウト(UVLO)しきい値の設定を行う入力。RUNピンを外部ロジック信号によってドライブすることにより、デバイスのイネーブルとディスエーブルを行うことができます。また、入力電圧に接続された抵抗電圧分割器によってこのピンの電圧を設定すると、高精度なオンおよびオフ(UVLO)しきい値が得られます。RUNピンの電圧が公称1.2Vを超えると、デバイスはイネーブルされます。デバイスがイネーブルされた後、UVLOしきい値は約100mVの内部ヒステリシスを備えているため、RUNピンの電圧が公称1.1Vを下回るとデバイスはオフになります。デバイスを継続的にイネーブルするために、RUNを絶対最大定格までの入力電圧に直接接続することができます。

PROG (ピン5) : 出力電流設定ピンであり、スイッチDの電流検出アンプの出力。スイッチDの電流に比例する電流(昇降圧コンバータの出力電流)が、PROGから供給されます。PROG電流の大きさは、約 $I_{SWD}/25000$ です。抵抗とコンデンサをPROGからGNDに並列に接続して、出力電流に比例する電圧を生成します。この電圧を平均出力電流の制御に使用するアプリケーションでは、目的の平均出力電流によってPROGに1Vが生成されるように、抵抗値を設定します。この抵抗値は、次式で与えられます。

$$R_{PROG}(\Omega) = \frac{1V \cdot 25000}{I_{OUT}(A)}$$

あるいは、PROGの電圧をA/Dコンバータに接続して、システム診断機能に使用することもできます。適切な R_{PROG} と C_{PROG} の値の選択方法については、「アプリケーション情報」を参照してください。

VC (ピン6) : エラーアンプの出力。VCとGNDの間に周波数補償ネットワークを接続し、昇降圧コンバータを安定化させる必要があります。詳細については「アプリケーション情報」のセクションを参照。

FB (ピン7) : 帰還電圧の入力。このピンに接続された抵抗分割器によって昇降圧コンバータの出力電圧が設定されます。公称FB電圧は1Vです。SWピンからの浮遊結合を最小限に抑えるため、このピンに接続する配線には注意する必要があります。

GND (ピン8) : 信号グランド。このピンは、デバイスの制御回路のグランドに接続されているので、アプリケーションではグランドに接続する必要があります。

LDO (ピン9) : デバイスの制御回路用低電圧電源入力。このピンはデバイスの内部制御回路に給電するので、アプリケーションではLDOピンに接続する必要があります。このピンとグランドの間に4.7 μ F以上のバイパス・コンデンサを接続する必要があります。**アプリケーションでは、LDOピンとPLDOピンを相互接続する必要があります。**

V_{IN} (ピン10) : LDOの電源接続。このピンは、内部V_{CC}レギュレータに電力を供給します。**アプリケーションでは、V_{IN}ピンとPV_{IN}ピンを相互接続する必要があります。**V_{IN}とPV_{IN}を接続するトレースがかなり長い場合、1 μ Fのコンデンサを、できるだけデバイス・ピンに近づけてV_{IN}からGNDに接続する必要があります。

PLDO (ピン11) : 内部LDOレギュレータの出力。PLDOは、V_{IN}からLDOレールを生成する内部リニア・レギュレータの出力です。PLDOは、電力スイッチ・ゲート・ドライバへの電源接続としても使用されます。**アプリケーションでは、PLDOピンとLDOピンを相互接続する必要があります。**

BST2 (ピン12) : SW2のフライング・コンデンサ・ピン。このピンは68nFのコンデンサを介してSW2に接続する必要があります。BST2を使ってパワースイッチDのゲート・ドライバ・レールを生成します。

BST1 (ピン13) : SW1のタイミング・コンデンサ・ピン。このピンは68nFのコンデンサを介してSW1に接続する必要があります。BST1を使ってパワースイッチAのゲート・ドライバ・レールを生成します。

ピン機能

PV_{IN} (ピン14) : 昇降圧コンバータの電源入力。10 μ F以上のコンデンサを、デバイスにできるだけ近づけてPV_{IN}とGNDの間に接続する必要があります。バイパス・コンデンサのグラウンドは、ビアを介してPCBのグラウンド・プレーンに直接接続します。**アプリケーションでは、PV_{IN}ピンとV_{IN}ピンを相互接続する必要があります。**

SW1 (ピン15) : 昇降圧電力コンバータのスイッチ・ピン。このピンは昇降圧インダクタの片側に接続します。

MODE (ピン16) : Burst Mode/PWMモードの制御ピン。MODEを“H”に強制すると、デバイスは連続固定周波数PWMモードで動作します。PWMモードでの公称スイッチング周波数は、1.2MHzです。MODEを“L”に強制すると、Burst Mode動作がイネーブルされます。Burst Mode動作では、公称安定化出力電圧を維持するために必要に応じて昇降圧コンバータのみを駆動することで、軽負荷時の効率が向上します。MODEが“L”の場合に負荷電流が増加すると、コンバータは自動的にPWMモードに移行します。

動作

はじめに

LTC3114-1は、モノリシック、電流モードの昇降圧DC/DCコンバータで、2.2V~40Vの広い電圧範囲で動作し、最大1Aを負荷に供給します。内部の低R_{DS(ON)} NチャネルDMOS電力スイッチによってソリューションの複雑さを低減し、効率を最大化します。独自のスイッチ制御アルゴリズムにより、昇降圧コンバータは、入力電圧が出力電圧を上回るまたは下回る、あるいは出力電圧と等しい場合でも、出力電圧レギュレーションを維持します。昇圧動作モードと降圧動作モードの間ではシームレスに移行して、過渡電流やサブハーモニック・スイッチングが発生しません。そのためこのデバイスは、ノイズの影響を受けやすいアプリケーションにとって理想的な製品です。LTC3114-1は、1.2MHzの固定公称スイッチング周波数で動作し、ソリューションの小型化と高効率との間での理想的なトレードオフを提供します。電流モード制御によって、固有の入力線間電圧の除去、簡易的な補償、および高速負荷トランジェント応答を行います。LTC3114-1はBurst Mode機能も備えており、MODE入力ピンによってこの機能を選択できます。LTC3114-1は、Burst Mode動作において、電圧レギュレーションの維持に必要なときにのみコンバータを動作させることによって、出力負荷が軽い状態で極めて高い効率を実現します。Burst Mode動作を選択した場合に負荷が大きくなると、LTC3114-1は自動的に固定周波数PWMモードに切り替わります。5V V_{OUT}アプリケーションの場合、Burst Mode動作での静止電流は、内部LDOレギュレータが出力電圧にブートストラップされた状態で、20 μ Aまで低下できます。アプリケーションが極度の低ノイズを必要とする場合、MODEピンによって、

連続的なPWM動作を選択することもできます。LTC3114-1は、ヒステリシス付きの高精度なRUNコンパレータしきい値も備えています。これによって、昇降圧DC/DCコンバータは、ユーザ選択されたV_{IN}電圧しきい値でオン/オフすることができます。広い電圧範囲と設定可能な出力電流、モニタ機能などを持つLTC3114-1は、要求の厳しい多くの電力変換要件に最適です。

設定可能な平均出力電流

LTC3114-1は、昇降圧DC/DCコンバータからの正確な平均出力電流を設定する機能を備えています。アプリケーションが高電力LEDを駆動するのか、バッテリーを充電するのか、適合範囲の広い電流源になるのか、あるいは単に適切に制御された電流制限を提供するのに関わらず、LTC3114-1の設定可能な平均出力電流能力は、高い効率と最高の柔軟性を提供します。出力電流制限レベルは、動作モード(降圧または昇圧)とは独立しており、V_{OUT}が約2Vに低下するまでは有効です。V_{OUT}が2Vを下回ると、2次フォールドバック電流制限回路が動作して、電力損失が減少します。目的の平均出力電流レベルは、標準の低消費電力抵抗をPROGからグラウンドに接続して設定します。デバイスには、低損失の電流検出抵抗と高精度の電流検出アンプが内蔵されているため、PCBのレイアウトと設計が大幅に簡略化されます。製造時の出力電流制限のオフセットと利得の調整によって、高精度(標準で設定値の $\pm 5\%$)が提供されます。LTC3114-1から目的の平均出力電流レベルを得るためのプログラミング抵抗(R_{PROG})の選択方法については、アプリケーションのセクションに記載されています。

動作

PWMモードの動作

LTC3114-1は、MODEピンが“H”の場合や、コンバータの負荷電流が高いためにMODEが“L”の状態でもPWMモード動作が強制された場合、電流モード制御ループを使用して、1.2MHzの固定PWMモードで動作します。PWMモードでは、出力電圧リップルが最小限に抑えられ、低ノイズのスイッチング周波数スペクトラムが生成されます。独自のスイッチング・アルゴリズムにより、すべての動作モードにわたって動作モード間をシームレスに移行し、平均インダクタ電流、インダクタ・リップル電流、およびループの伝達関数の不連続性を除去します。これらの利点により、従来の昇降圧コンバータに比べて効率が向上し、ループの安定性が改善され、出力電圧リップルが小さくなります。

4個のNチャネルDMOSスイッチ、およびこれらの関連ゲート・ドライバで構成されるLTC3114-1の電力段のトポロジーを図1に示します。PWMモードの動作では、入力および出力の電圧に関係なく、両方のスイッチ・ピンがサイクルごとに遷移します。内部の制御ループ・コマンドにตอบสนองして、内部のパルス幅変調器がスイッチの適正なデューティ・サイクルを生成し、出力電圧のレギュレーションを維持します。

高い入力電圧から低い出力電圧に降圧する場合、コンバータが降圧モードで動作し、スイッチの最小“L”時間(標準50ns)を除き、全スイッチング・サイクルの間スイッチDがオンのままになります。スイッチが“L”である間、スイッチCがオンになって強制的にSW2を“L”にし、浮動コンデンサC_{BST2}を充電し

ます。これによって、BST2で、スイッチDのゲート・ドライバの電源レールが確実に維持されます。スイッチAとスイッチBのデューティ・サイクルは、降圧モードで出力電圧レギュレーションを維持するようにPWMによって調整されます。

入力電圧が出力電圧より低いと、コンバータは昇圧モードで動作します。スイッチAは、スイッチの最小“L”時間(標準100ns)を除き、全スイッチング・サイクルの間オンのままになります。スイッチが“L”である間、スイッチBがオンになって強制的にSW1を“L”にし、浮動コンデンサC_{BST1}を充電します。これによって、BST1で、スイッチAのゲート・ドライバの電源レールが確実に維持されます。スイッチCとスイッチDのデューティ・サイクルがPWMによって調整されて、昇圧モードでの出力電圧レギュレーションが維持されます。

発振器

LTC3114-1は、内部発振器によって、1.2MHzの公称固定周波数で動作します。これによって、小型の外付け部品を使用しながらDC/DCコンバータの効率を最大化できます。

電流モード制御

LTC3114-1は、図2に示すように、平均電流モード制御をパルス幅変調器で使用します。電流モード制御(平均方式とよく知られたピーク方式の両方)には、簡易的なループ補償、負荷トランジェントに対する高速応答、線間電圧トランジェントの除去の改善などの、他の制御方式よりも優れたメリットがあります。

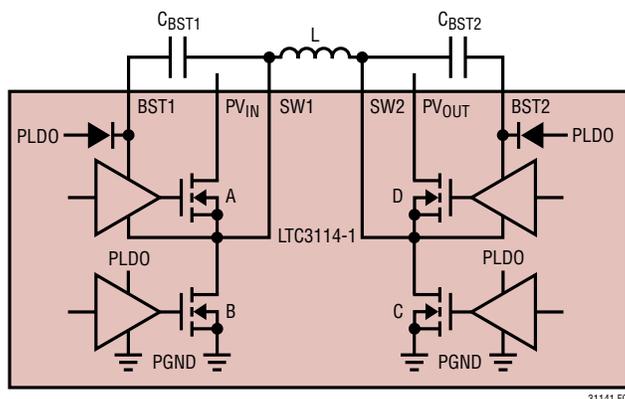


図1. 電力段の回路図

動作

図2を参照すると、内部高利得トランスコンダクタンス・エラー・アンプが、FBピンに接続された電圧分割器を通じてV_{OUT}をモニタし、出力(VC)を供給しています。この出力は、適切なインダクタ電流レベルを設定するために、電流モード制御ループによって使用されます。安定性を確保するために、外付け周波数補償部品(C_{P1}、C_{P2}およびR_Z)をVCとグラウンドの間に設置する必要があります。これらの部品を決定する手順については、このデータシートの「アプリケーション情報」に記載されています。VCは、内部で(図2では平均電流アンプとして示される)高利得の積分型オペアンプの非反転入力に接続されます。この平均電流アンプの反転入力、利得設定抵抗(R_{CS1})を介してインダクタ電流検出回路に接続されるとともに、R_{CS2}、C_{CS1}、およびC_{CS2}で構成された内部周波数補償

ネットワークを介して平均電流アンプの出力(VIA)に接続されます。平均電流アンプの出力は、サイクルごとのデューティ・サイクル・コマンドを昇降圧PWM回路に提供します。

平均電流アンプへの非反転リファレンス・レベル入力(VC)であり、帰還入力または反転入力、インダクタ電流検出回路から駆動されます。インダクタ電流検出回路は、スイッチAおよびBを介して交互に電流を測定します。この検出回路の出力によって、抵抗R_Xの両端に、電圧に変換されるインダクタ電流波形に似た電圧が発生します。V_{OUT}に接続されたパワー・コンバータの負荷が増加した場合、V_{OUT}のレベルが瞬間的にわずかに低下し、電圧エラーアンプの反転動作によってVCの電圧レベルが増加します。最初にVCの電圧が増加がすると、平均電流アンプの出力(VIA)も瞬間的に増加して、強制

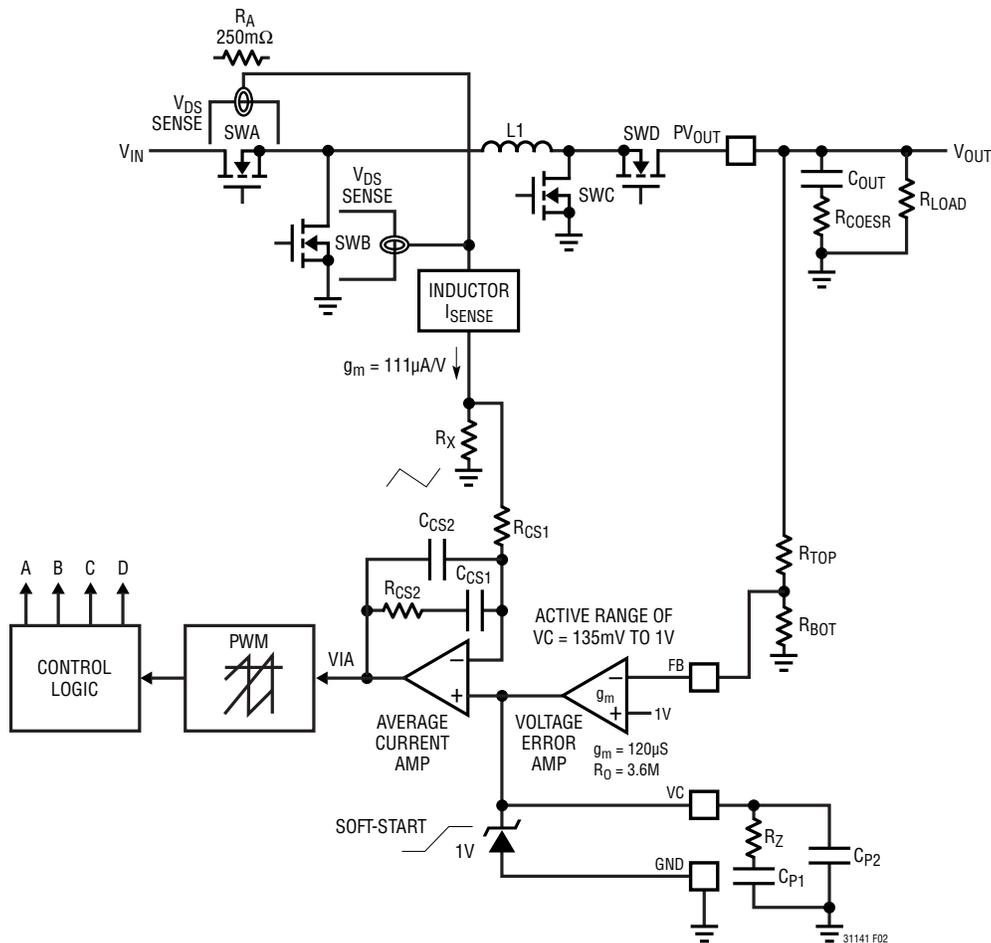


図2. 平均電流モード制御ループ

動作

的にデューティ・サイクルを大きくします。デューティ・サイクルの増加によって、インダクタ電流レベルが高くなり、最終的に R_X の両端の平均電圧が上昇します。 R_X の電圧の平均値が V_C と等しくなると、 V_{IA} の電圧が反転して前のレベルに非常に近づき、PWMに入力され、より高いこの新しいインダクタ電流レベルで電圧レギュレーションを維持する適切なデューティ・サイクルを強制します。平均電流アンプは、積分器として構成されています。そのため、定常状態では、平均電流アンプの反転入力(R_X の両端の電圧)に加えられる電圧の平均値は、その非反転の電圧(V_C)と等しくなります。その結果、電圧レギュレーションを維持するために、インダクタ電流の平均値が制御されます。 V_C から入力される駆動電圧によって電流源が制御されるため、電流アンプとPWM全体を簡略化できます。このため、 V_C は、一般に電流コマンドと呼ばれます。 V_C の電圧は、平均インダクタ電流に直接比例します。この仕組みは、多くのアプリケーションに役立つことがわかっています。

電圧エラーアンプは、電圧分割器を通して出力電圧 V_{OUT} をモニタし、必要に応じて電流コマンドを調整してレギュレーションを維持します。そのため電圧エラーアンプは、外側の電圧レギュレーション・ループを制御します。平均電流アンプは、 V_C を介した電圧エラーアンプ出力の指示どおりにインダクタ電流を調整します。一般に平均電流アンプは、内部電流ループ・アンプと呼ばれます。

平均電流モード制御方式は、平均電流アンプを積分器として構成することによってピーク電流の代わりに平均電流を制御する点を除き、ピーク電流モード制御に似ています。この違いによって、ピーク電流モード制御に備わる大部分のメリットを生かしながら、ピークを除去してピーク電流モード制御に特有の電流エラーを平均化します。

平均電流モード制御では、ピーク電流モード制御とは異なり、内部電流ループを適切に補償する必要があります。補償ネットワークは、制御される平均電流レベルと実際の平均電流レベルとの間の誤差を最小限に抑えるために高い直流利得を備え、制御される電流レベルを負荷トランジエント・ステップに従って素早く変更するために高帯域幅を備え、平均電流モード制御に固有のスロー補償の形式を提供するために制御される中間周波帯利得を備える必要があります。幸い、しばし

ば矛盾するこれらの要件を保証するために必要な補償部品が注意深く選択されて、LTC3114-1内に組み込まれています。内部ループ補償は内部で固定されており、外部電圧ループの補償は、「アプリケーション情報」で説明されているように、ピーク電流モード制御で使用されるよく知られた技術に類似しています。

インダクタ電流検出と最大出力電流

電流モード制御に必要な電流制御ループの一部として、LTC3114-1は、図2に示すように、昇降圧コンバータのインダクタ電流を直接測定する一対の電流検出回路を備えています。これらの回路は、スイッチAおよびBの両端で低下する電圧を別々に測定し、スイッチの電圧低下に比例する出力電流を生成します。この方法で電流を検出することによって、追加の電力損失を招くことなくコンバータの効率が向上します。アンプの出力端子は、グランドに接続された共通抵抗(R_X)で合計されます。スイッチAとBは同時には導通しないため、 R_X に発生する波形はインダクタ電流の波形に似ています。このインダクタ電流の複製は、前のセクションで説明したように、平均電流アンプの1つの入力として使用されます。

電圧エラーアンプの出力(V_C)は、内部で1Vの公称レベルにクランプされます。平均インダクタ電流は、 V_C に比例します。そのため、1Vのクランプ・レベルは、内部電流ループによってプログラム可能な最大平均インダクタ電流を設定します。電流検出アンプの利得と R_X の値を考慮すると、最大平均インダクタ電流は、約1.7A(標準)になります。降圧モードでは、出力電流はインダクタ電流 I_L にほぼ等しくなります。

$$I_{OUT(BUCK)} \approx I_L \cdot 0.9$$

各スイッチング・サイクルでの $SW1/SW2$ の強制的な“L”時間の間、一時的にインダクタが V_{OUT} と V_{IN} から切断されて、降圧モードと昇圧モードのいずれの場合にも、規定されたインダクタ電流に対して出力電流がわずかに減少します。昇圧モードでは、出力電流は次式によって平均インダクタ電流とデューティ・サイクルに関連付けられます。

$$I_{OUT(BOOST)} \approx I_L \cdot (1 - D)$$

ここで、 D はコンバータのデューティ・サイクルです。

動作

昇圧モードでの出力電流がデューティ・サイクル(D)によって減少するため、降圧モードでの定格出力電流は、昇圧モードのときよりも常に大きくなります。また、昇圧モードの動作では、降圧モードと比較して、規定された出力電流に対してより高いインダクタ電流が必要になるため、昇圧モードでの効率は、電力スイッチでの $I_{INDUCTOR}^2 \cdot R_{DS(ON)}$ の損失が大きくなることによって低下します。これによって、昇圧モードでの出力電流能力がさらに低下します。ただし、どちらの動作モードでも、ピーク電流モード制御とは異なり、インダクタのピーク・トゥ・ピーク・リップル電流は、出力電流能力の決定において大きな役割を果たしません。

ピーク電流モード制御では、インダクタのピーク電流レベルが制御変数になる一方、平均インダクタ電流が出力電流を決定するため、最大出力電流能力はインダクタのリップル電流の大きさに応じて減少します。LTC3114-1は、平均インダクタ電流を測定して制御します。そのため、インダクタのリップル電流の大きさは、同等のピーク電流モードのコンバータとは対照的に、最大電流能力に対してあまり影響しません。LTC3114-1は、降圧モードのほとんどの状態で、1Aを負荷に供給できます。特定の条件下では、さらに大きい出力電流が可能です。詳細については、「標準的性能特性」を参照してください。前述のように昇圧モードでは、出力電流能力は昇圧率またはデューティサイクル(D)に関連します。 V_{IN} が3.6V、出力電圧が5Vのアプリケーションの場合、LTC3114-1は最大500mAを負荷に供給できます。出力電流能力の詳細については、標準的性能特性のセクションを参照してください。

内部電流検出信号に135mVのオフセットが組み込まれているため、135mV未満のVCレベルでは、LTC3114-1はどの電流も設定しません。そのため、VCの動作範囲は、約135mV(ゼロ電流)～1V(最大電流)です。アプリケーションによっては、外部回路を使用してVC電圧レベルを制御できます。そのような回路では、内部エラーアンプが供給する約12 μ Aをシンクまたはソースする能力を備える必要があり、必要に応じて135mV未満に引き下げて電流コマンドを無効にします。

過負荷電流制限とゼロ電流コンパレータ

内部電流検出波形は、ピーク過負荷電流(I_{PEAK})コンパレータとゼロ電流(I_{ZERO})コンパレータによっても使用されます。I_{PEAK}電流コンパレータは、I_{SENSE}をモニタし、インダクタ電流レベルが最大内部しきい値を超えるとコンバータの動作を停止します。最大内部しきい値は、電流制御ループが設定する通常の最大電流レベルを約50%超える値です。この大きさのインダクタ電流レベルは、出力短絡や高速V_{IN}(入力)トランジェントなどのフォールト中にのみ発生します。I_{PEAK}コンパレータが作動すると、SW1とSW2が“L”に保持されて、残りのスイッチング・サイクルの間、PWMが停止します。ピーク制限が発生したときにV_{OUT}が約1.8Vを下回ると、ソフトスタート・サイクルが開始されます。出力短絡状態の結果、電流過負荷が発生した場合、LTC3114-1は低周波数再起動モードに留まり、デバイスの電力損失を極めて低いレベルに維持します。短絡が取り除かれると、LTC3114-1は通常どおり再起動します。

LTC3114-1は、ほとんどの動作条件で、I_{ZERO}コンパレータ回路により、出力負荷が軽い場合に不連続なインダクタ電流動作を示します。これによって、PWMモード動作の場合、連続導通モードに比べて、出力負荷が軽い状態での効率が向上します。内部電流検出波形が変化して内部で設定されたゼロ電流しきい値を下回ると、LTC3114-1はスイッチDをオフにしてインダクタをV_{OUT}から切断し、出力コンデンサの放電を防ぎます。I_{ZERO}回路は、スイッチング・サイクルの終了時に、発振器のクロックによってリセットされます。I_{ZERO}コンパレータのしきい値は、コンパレータの伝播遅延を補償するために、ゼロ電流のわずかに上に設定されます。極めて高い電圧出力または小さいインダクタが存在するために、ゼロ電流が発生した後にインダクタに少量の残留エネルギーが残った場合、インダクタ電流がわずかに反転することがあります。そのような場合、LTC3114-1のSW1の波形は、I_{ZERO}が検出されたときから次のスイッチング・サイクルが開始されるまでの間、特有の半正弦波を示します。これは、SWCが、I_{ZERO}イベントの後に唯一アクティブな(オンになっている)スイッチであるためです。この挙動は、LTC3114-1に害を与えません。

動作

Burst Mode 動作

MODEピンを“L”に保つと、LTC3114-1はBurst Mode動作に設定されます。その結果、昇降圧DC/DCコンバータは、規定された最小出力負荷を超えると通常の連続PWMスイッチングで動作し、この出力負荷レベルを下回ると自動的に省電力Burst Mode動作に移行します。 V_{IN} と V_{OUT} のさまざまな組み合わせに対するBurst Mode移行しきい値の決定については、このデータ・シートの標準的性能特性のセクションを参照してください。MODEが“L”で出力負荷が軽い場合、出力電圧が公称レギュレーション・レベルに達すると、LTC3114-1はスタンバイ・ステートまたはスリープ・ステートに移行します。スリープ・ステートではPWMのスイッチングが停止し、デバイスの必須でない機能がすべてパワーダウンして、LTC3114-1の静止電流が大幅に低下します。これによって、出力負荷が軽い場合に全体的な電力変換効率が大きく向上します。スリープ中はコンバータが動作していないため、出力電圧は、出力負荷抵抗と出力コンデンサの値によって決まる率で緩やかに減少します。出力電圧がわずかに(標準で1%)減少すると、LTC3114-1が始動して通常のPWMスイッチング動作を再開し、 V_{OUT} の電圧が以前のレベルに回復するまで動作します。負荷が非常に軽い場合、LTC3114-1は、 V_{OUT} を回復するために数サイクルの間スイッチするだけですみ、長時間スリープすることができます。これによって、効率が大幅に向上します。

ソフトスタート

LTC3114-1のソフトスタート回路によって、初期電源投入時の入力電流トランジェントと出力電圧オーバーシュートが最小限に抑えられます。ソフトスタートに必要なタイミング・コンポーネントがLTC3114-1の内部に存在し、約2msの公称ソフトスタート期間を発生させます。内部のソフトスタート回路によって、エラーアンプの出力(VC)が緩やかに立ち上がります。この立ち上がり間、デバイスの電流コマンドも、ゼロから始めて緩やかに増加します。これは、出力負荷や出力コンデンサの値には影響されません。ソフトスタートは、前述したように、 V_{IN} とLDOの両方での低電圧ロックアウト、正確なRUNピンのコンパレータ、サーマル・シャットダウン、過負荷電流制限によってリセットされます。

LDOレギュレータ

内部の低ドロップアウト・レギュレータは、 V_{IN} から公称4.4Vレールを生成します。LDOレールは、LTC3114-1の内部制御回路とパワーデバイスのゲート・ドライバに電力を供給します。LDOレギュレータは、暗電流を低減するためにシャットダウン時にディスエーブルされ、RUNピンをロジックしきい値より上に強制することによってイネーブルされます。LDOレギュレータには電流制限による保護機能が搭載されており、LDOレールの偶発的な短絡に対して保護します。 V_{OUT} が5Vのアプリケーションでは、LDOをショットキー・ダイオードを介して V_{OUT} によって駆動できます。通常、これをブートストラップと呼びます。ブートストラップによって、特に V_{IN} が非常に高い場合に大幅に効率を向上し、2.2Vの最小入力電圧定格での動作も可能にします。

低電圧ロックアウト

LTC3114-1の低電圧ロックアウト(UVLO)回路によって、 V_{IN} に加わる入力電圧またはLDO出力電圧のいずれかが各UVLOしきい値を下回った場合、内部電力スイッチの動作がディスエーブルされて、デバイスの他の機能がリセット・ステートに保たれます。2つのUVLO回路があり、1つは V_{IN} をモニタし、もう1つはLDOをモニタします。 V_{IN} のUVLOコンパレータの下降時電圧しきい値は2.1V(標準)です。LDOの電圧がUVLOしきい値を超えている間、 V_{IN} がこのレベルを下回ると、 V_{IN} が2.2V(標準)を超えるまでデバイスの動作はディスエーブルされます。LDOのUVLOの下降時電圧しきい値は2.4V(標準)です。 V_{IN} が公称UVLOしきい値レベルを超えている間、LDOの電圧がこのしきい値を下回ると、LDOが2.5V(標準)を超えるまでデバイスの動作はディスエーブルされます。

特定のアプリケーションによっては、これらのUVLOしきい値のいずれかを、動作に必要な最小入力電圧に影響を与える制限要因にすることができます。LTC3114-1のLDOレギュレータは、電力入力に V_{IN} を使用します。LDOをブートストラップしない場合、 V_{IN} とLDOの間には、電圧降下、つまりドロップアウト電圧が存在します。このドロップアウト電圧は、LDOに加わる負荷に比例します。この負荷は、主に、内部電力スイッ

動作

ちに固有のゲート電荷および容量の充電電流に起因します。したがって、LDOに加わる負荷とLDOのドロップアウト電圧は、 V_{IN} および V_{OUT} に比例します。このため、通常の(ブートストラップされない)構成では入力電圧(V_{IN})が常にLDOの電圧を超えるため、動作に必要な最小入力電圧はLDOの最小電圧によって制限されます。このデータシートの「標準的性能特性」に、 $V_{IN} \sim V_{OUT}$ の範囲での V_{IN} とLDOの間のドロップアウト電圧に関する参考情報が記載されています。

LDOがブートストラップされる(ショットキー・ダイオードを経由して V_{OUT} から、または補助電力レールから電力が供給される)アプリケーションでは、(起動後に)動作するための最小入力電圧は、 V_{IN} のUVLOしきい値(標準2.1V)によってのみ制限されます。ブートストラップ電圧がLTC3114-1の V_{OUT} から供給され、独立した電力レールではない場合、初期起動に必要な最小入力電圧が最小LDO電圧(標準2.6V)によって制限されたままであることに注意してください。

RUNピンのコンパレータ

RUNピンは、デバイスの特定の機能をイネーブルするロジック・レベル入力として機能するほか、高精度内部コンパレータを備えているので、外付け抵抗分割器を追加することにより、個別の上昇時および下降時のオン/オフしきい値を設定するのに使用できます。RUNがロジックしきい値(標準0.7V)より上に駆動されると、LDOレギュレータがイネーブルされ、これによりデバイスの内部制御回路に電力が供給されます。RUNの電圧がさらに増加してRUNコンパレータの高精度アナログしきい値(公称1.2V)を超えると、昇降圧コンバータのすべての機能がイネーブルされ、起動シーケンスが開始されます。

RUNが高精度コンパレータのしきい値を下回ると、昇降圧コンバータはスイッチングを停止しますが、RUNがロジックしきい値を下回らない限り、LDOレギュレータと制御回路は給電されたままです。したがって、デバイスを完全にシャットダウンして V_{IN} の電流を $3\mu\text{A}$ (標準)に減らすには、RUNを必ず0.3Vの最低ロジックしきい値よりも下げる必要があります。RUNは高電圧入力であり、入力電源が接続されている場合、 V_{IN} に直接接続してデバイスを継続的にイネーブルすることができます。

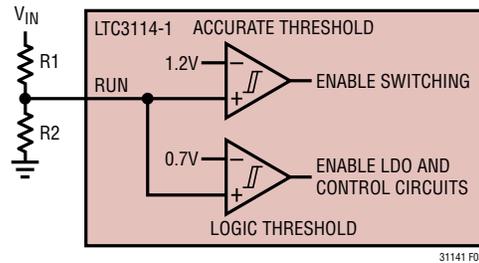


図3. RUNピンの高精度コンパレータ

す。RUNの電圧がデバイスの動作範囲内(つまり、40V未満)にある間、RUNが V_{IN} または V_{OUT} を超えて駆動される場合があることにも注意してください。RUNは、5Vより上に強制されると、次式によって求められる小電流をシンクします。

$$I_{\text{RUN}} \approx \frac{V_{\text{RUN}} - 5\text{V}}{5\text{M}\Omega}$$

図3に示すオプションの抵抗分割器を追加することにより、RUNピンを使用して、プログラム可能なオンしきい値とオフしきい値を設定できます。

この昇降圧コンバータは、RUNの電圧が1.205V(公称)に達するとイネーブルされます。したがって、 V_{IN} のオン電圧しきい値は、次の式から得られます。

$$V_{\text{TURNON}} = 1.205\text{V} \left(1 + \frac{R1}{R2} \right)$$

コンバータがイネーブルされると、RUNコンパレータは約140mVの内部ヒステリシスを備えているため、オフしきい値はオンしきい値より約8.33%低くなります。言い換えると、デバイスがイネーブルされた後、RUNコンパレータの内部しきい値レベルは1.1Vのように見えます。

RUNコンパレータは比較的ノイズの影響を受けにくい部品ですが、PCBレイアウト、R1とR2の非常に大きな抵抗値、またはノイズを発生する部品への近接が原因で、ノイズ・ピックアップが不可避となり、デバイスのオンとオフが中断される問題が生じる場合があります。そのような場合、R2の両端にフィルタ・コンデンサを追加して、正しい動作を確保できます。

動作

熱に関する検討事項

LTC3114-1のパワー・スイッチは、内部電流制限しきい値までの電流で連続的に動作するように設計されています。ただし、高電流レベルで動作しているときは、デバイス内部でかなりの熱が発生する可能性があります。さらに、LDOレギュレータは、 V_{IN} が非常に高い場合に大きな熱が発生することがあります。これによって、デバイスの総電力損失が増加します。このデータ・シートの別の場所で説明しているように、5V出力のアプリケーションのLDOをブートストラップすることによって、LDOの電力損失の項を本質的に除去し、大幅に効率を改善することができます。そのため、デバイスから熱を除去する方法を提供し、LTC3114-1が最大定格出力電流を供給できるようにするため、デバイスの温度環境に関して注意深く検討する必要があります。特に、DHCパッケージとFEパッケージの両方の露出ダイアタッチ・パッドをPCB上の銅層に半田付けし、デバイス・パッケージからの熱伝導が最大になるようにします。これは、デバイス・パッケージの下のダイアタッチ・パッド接続から、大きな銅の面を備える他のPCB層へ、複数のビアを使用することによって実現できます。これらの概念を取り入れた標準的な基板レイアウトを、図4に示します。

デバイスのダイ温度が約 165°C を超えると、過熱シャットダウンが作動して、すべてのスイッチングが停止します。ダイ温度が約 10°C 冷却されるまで、デバイスはディスエーブルされたままになります。動作を再開するのに十分なほどデバイスのダイ温度が冷却されると、過熱シャットダウン状態から滑らかに回復するために、ソフトスタート回路が再起動されます。

プリバイアスされた V_{OUT} に対する起動

アプリケーションによっては、LTC3114-1を、外部ソースによってあるレベルにプリバイアスされた出力電圧(V_{OUT})に対して起動する必要があります。LTC3114-1の起動では、プリバイアス電圧源と V_{OUT} の蓄電コンデンサから流れる電流を最小限に抑え、LTC3114-1の V_{OUT} のグリッチと V_{IN} 電源に逆流する電流を防ぐことが望まれます。

LTC3114-1の V_{IN} の電圧がプリバイアスされた V_{OUT} よりも高い場合(降圧動作モード動作を示す)、起動時の逆電流は最小になります。一方、LTC3114-1の V_{IN} の電圧がプリバイアスされた V_{OUT} よりも低い場合(昇圧モード動作を示す)、瞬間的に大きな逆電流が V_{OUT} からLTC3114-1に流れる可能性があります。この逆電流が流れる時間は、約 $100\mu\text{s}$ ~ $200\mu\text{s}$ です。この逆電流の大きさは、 V_{IN} の電圧に反比例し、外付け部品の値によって変わります。

昇圧モードでのプリバイアスされた V_{OUT} の逆電流は、次の2つの方法で防ぐことができます。推奨される方法は、プリバイアスされた V_{OUT} の電圧レベルを、必ず V_{OUT} の公称レギュレーション・レベルよりも高く設定することです。例えば、 V_{OUT} が13Vにプリバイアスされた場合、LTC3114-1の V_{OUT} のレギュレーション電圧を、誤差マージンを考慮して13V未満に設定すると、起動時の逆電流はゼロまたは無視できる値になります。これを行えない場合は、ショットキー・ダイオードをLTC3114-1の V_{OUT} とコンバータの出力の間に直列に接続して、逆電流を防ぐことができます。

動作

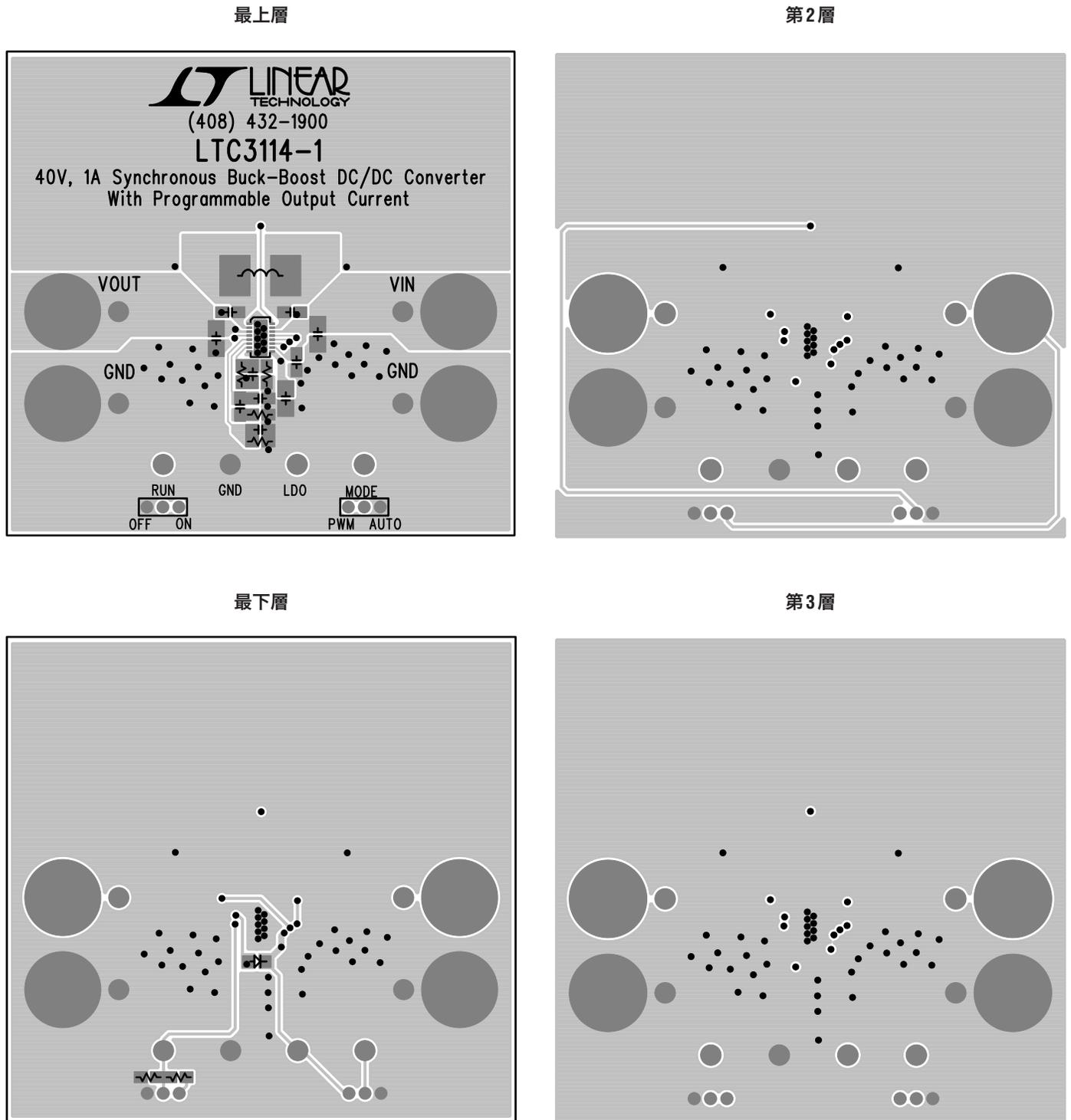


図4. 標準的な4層プリント回路基板レイアウト

アプリケーション情報

LTC3114-1の標準的なアプリケーション回路を、このデータシートの最初のページに示しています。外付け部品を適切に選択するには、アプリケーションごとにそのデバイスに必要な性能に基づいて、PCBの面積、入力/出力電圧範囲、出力電圧リップル、必要な効率、熱に関する検討、コストなどのトレードオフに配慮します。ここでは、外付け部品の選択とアプリケーション回路の設計に役立ついくつかの基本的ガイドラインと検討事項について説明します。

LDO コンデンサの選択

LTC3114-1のLDO出力は、低ドロップアウト・リニア・レギュレータによって V_{IN} から生成されます。LDOレギュレータは様々な出力コンデンサで安定して動作するように設計されています。ほとんどのアプリケーションでは、少なくとも4.7 μ Fの低ESRコンデンサを使用する必要があります。このコンデンサをできるだけPLDOピンの近くに配置し、できるだけ短い配線を介してLDOピンとグランドに接続する必要があります。PLDOは、レギュレータの出力であり、ゲート・ドライバと昇圧レール充電ダイオードの内部電源ピンでもあります。LDOピンは制御回路の残りの部分の電源接続ピンです。PCBではLDOピンとPLDOピンを相互接続する必要があります。トレースの接続を短くすることができない場合は、追加の0.1 μ Fのバイパス・コンデンサを、LDOピンとグランドの間に、できるだけパッケージ・ピンに近づけて接続します。

インダクタの選択

LTC3114-1のアプリケーション回路に使用されるインダクタの選択により、供給可能な最大出力電流、コンバータの帯域幅、インダクタ電流リップルの大きさ、および全体変換効率が決まります。インダクタはDC直列抵抗が小さくなければなりません。つまり、出力電流能力と効率は妥協することになります。インダクタ値を大きくするとインダクタ電流リップルが減少しますが、このデータシートの最大出力電流のセクションで説明したように、ピーク電流モード制御と同様に出力電流能力は増えません。ケース・サイズが一定の場合、インダクタの値が大きいほど、DC直列抵抗が大きくなる傾向もあります。これは、効率に悪影響を与えます。インダクタンスの値が大きくなると、昇圧モードでの動作時の右半平面(RHP)ゼロ周波数が減少します。その場合、コンバータの帯域幅の周波数を低く設定し、負荷トランジェントに対するコンバータの応答を遅くする必要があります。LTC3114-1のほぼすべてのアプリケーション回路は、インダクタ値が4.7 μ H～15 μ Hの範囲にある場

合に最高の性能を発揮します。降圧モード専用のアプリケーションは、右半面ゼロ周波数の影響を受けないため、より大きなインダクタ値を使用できます。一方、ほとんどの昇圧モードのアプリケーションは、昇圧モードでの動作の幅に応じて、この範囲の下限のインダクタンスを使用する必要があります。

インダクタ値に関わらず、最悪の平均インダクタ電流にリップル電流の1/2を加えた値よりも大きくなるように、飽和電流定格を選択する必要があります。各動作モードのピーク・トゥ・ピーク・インダクタ電流リップルは以下の式から計算することができます。ここで、 f はスイッチング周波数(1.2MHz)、 L はインダクタンス(μ H単位)、 t_{LOW} はスイッチ・ピンの最小“L”時間(μ s単位)です。スイッチ・ピンの最小“L”時間は、0.05 μ s(標準)です。

$$\Delta I_{L(P-P)(BUCK)} = \frac{V_{OUT}}{L} \left(\frac{V_{IN} - V_{OUT}}{V_{IN}} \right) \left(\frac{1}{f} - t_{LOW} \right) \text{ Amps}$$

$$\Delta I_{L(P-P)(BOOST)} = \frac{V_{IN}}{L} \left(\frac{V_{OUT} - V_{IN}}{V_{OUT}} \right) \left(\frac{1}{f} - t_{LOW} \right) \text{ Amps}$$

降圧モードではデューティ・サイクルが最大(V_{IN} が最大)のとき、昇圧モードではデューティ・サイクルが50% ($V_{OUT} = 2 \cdot V_{IN}$)のときに、最悪のピーク・トゥ・ピーク・インダクタ・リップル電流が発生することに注意してください。例えば、 V_{IN} (最小) = 3.6V、 V_{IN} (最大) = 40V、 $V_{OUT} = 5$ V、 $L = 6.8\mu$ Hの場合、電圧が両極端(降圧時は V_{IN} が40V、昇圧時は V_{IN} が3.6V)のときに、ピーク・トゥ・ピーク・インダクタ・リップルは、次のようになります。

降圧 = 504mA(ピーク・トゥ・ピーク)

昇圧 = 116mA(ピーク・トゥ・ピーク)

インダクタの適切な飽和電流定格を選択するには、インダクタ・リップル電流の1/2を、予想される最大平均インダクタ電流に加える必要があります。

電力変換効率に対する影響に加え、インダクタのDC抵抗は特に低入力電圧での昇降圧コンバータの最大出力電流能力にも影響を与えることがあります。降圧モードでは、昇降圧コンバータの出力電流は、主にインダクタ電流がVCで定義される平均電流制限しきい値に達することによって制限されます。ただし、昇圧モードの場合、特に大きな昇圧比では、出力電流能力は電力段の総抵抗損失によっても制限されます。これらの損失には、スイッチ抵抗、インダクタのDC抵抗、お

アプリケーション情報

よびPCBの配線抵抗が含まれます。高いDC抵抗(DCR)を持つインダクタは、標準的性能特性のセクションや標準的応用例の回路で示された最大出力電流能力を低下させる可能性があるため、使用しないようにしてください。指針としては、インダクタのDCRを、250mΩ(標準)の電力スイッチ抵抗よりも大幅に小さくする必要があります。ただし、唯一の例外は、LTC3114-1の電流供給能力よりも非常に小さい最大出力電流を持つアプリケーションです。

インダクタのコア材と種類により、所定の電流定格でのインダクタのサイズと価格が異なります。シールドされた構造は、他の回路との干渉の可能性を最小限に抑えるので一般に適しています。インダクタの種類を選択は、価格、サイズ、および特定のアプリケーションのEMIに対する要件に依存します。LTC3114-1の多くのアプリケーションに最適なインダクタのサンプルを表1に示します。

出力コンデンサの選択

出力電圧リップルを最小限に抑えるには、等価直列抵抗(ESR)の低い出力コンデンサを、昇降圧コンバータの出力に接続する必要があります。積層セラミック・コンデンサはESRが小さく、実装面積の小さいものが入手できるので最適です。十分大きな値のコンデンサを選択して出力電圧リップルを許容レベルに下げます。コンデンサのESRとESL(有効直列インダクタンス)を無視すると、ピーク・トゥ・ピーク出力電圧リップルは以下の式で計算することができます。ここで、fは周波数(TC3114-1の場合は1.2MHz)、C_{OUT}は容量(μF)、t_{LOW}はスイッチ・ピンの最小“L”時間(LTC3114-1の場合は0.1μs)、I_{LOAD}は出力電流(アンペア)です。

$$\Delta V_{P-P(BUCK)} = \frac{I_{LOAD} t_{LOW}}{C_{OUT}} \text{ Volts}$$

$$\Delta V_{P-P(BOOST)} = \frac{I_{LOAD}}{f C_{OUT}} \left(\frac{V_{OUT} - V_{IN} + t_{LOW} f V_{IN}}{V_{OUT}} \right) \text{ Volts}$$

表1. 代表的な表面実装インダクタ

製品番号	値 (μH)	DCR (mΩ)	最大DC電流 (A)	サイズ (mm) W × L × H
Coilcraft				
LPS6225	4.7	65	3.2	6.2 × 6.2 × 2.5
LPS6235	6.8	75	2.8	6.2 × 6.2 × 3.5
MSS1038	22	70	3.3	10.2 × 10.5 × 3.8
D03316P	15	50	3.0	12.9 × 9.4 × 5.2
Cooper-Bussmann				
CD1-150-R	15	50	3.6	10.5 × 10.4 × 4.0
DR1030-100-R	10	40	3.18	10.3 × 10.5 × 3.0
FP3-8R2-R	8.2	74	3.4	7.3 × 6.7 × 3.0
DR1040-220-R	22	54	2.9	10.3 × 10.5 × 4.0
パナソニック				
ELLCTV180M	18	30	3.0	12 × 12 × 4.2
ELLATV100M	10	23	3.3	10 × 10 × 4.2
スミダ電機				
CDRH8D28/HP	10	78	3.0	8.3 × 8.3 × 3
CDR10D48MNNP	39	105	3.0	10.3 × 10.3 × 5
CDRH8D28NP	4.7	24.7	3.4	8.3 × 8.3 × 3
太陽誘電				
NR10050T150M	15	46	3.6	9.8 × 9.8 × 5
東光				
B1047AS-6R8N	6.8	36	2.9	7.6 × 7.6 × 5
B1179BS-150M	15	56	3.3	10.3 × 10.3 × 4
892NAS-180M	18	42	3.0	12.3 × 12.3 × 4.5
Würth				
7447789004	4.7	33	2.9	7.3 × 7.3 × 3.2
7440650068	6.8	33	3.6	10 × 10 × 3
744771133	33	49	2.7	12 × 12 × 6
744066150	15	40	3.2	10 × 10 × 3.8

前述の式より、出力電圧リップルは、負荷電流とともに増加し、降圧モードよりも昇圧モードの方が一般に大きくなるのがわかります。なお、これらの式は、インダクタ電流から出力へ不連続に生じる電圧リップルのみを考慮しています。これらの式により、ある程度の大きさの負荷電流でのリップルについてはかなり正確な概算値が出ますが、出力電圧リップルがインダクタ電流リップルに左右される非常に軽負荷時の出力電圧リップルは小さめの概算値となります。

出力容量の両端に生じる出力電圧リップルに加えて、出力コンデンサの内部抵抗の両端にも出力電圧リップルが生じます。ESRによって生じる出力電圧リップルは出力コンデンサの

アプリケーション情報

直列抵抗に比例し、次式で与えられます。ここで、 R_{ESR} は出力コンデンサの直列抵抗、他のすべての項は前述のとおりです。

$$\Delta V_{P-P(BUCK)} = \frac{I_{LOAD} R_{ESR}}{1 - t_{LOW} f} \cong I_{LOAD} R_{ESR} \text{ Volts}$$

$$\Delta V_{P-P(BOOST)} = \frac{I_{LOAD} R_{ESR} V_{OUT}}{V_{IN} (1 - t_{LOW} f)} \cong I_{LOAD} R_{ESR} \left(\frac{V_{OUT}}{V_{IN}} \right) \text{ Volts}$$

LTC3114-1 のほとんどのアプリケーションでは、 $10\mu\text{F} \sim 22\mu\text{F}$ の範囲の出力コンデンサは問題なく動作します。

入力コンデンサの選択

PV_{IN} ピンは全インダクタ電流を流し、デバイスの内部制御回路に電力を供給します。入力電圧リップルを最小限に抑えてデバイスに適切な動作をさせるため、少なくとも $6.8\mu\text{F}$ の値の低 ESR バイパス・コンデンサをこのピンにできるだけ近づけて配置します。このコンデンサを PV_{IN} とグランド・プレーンに接続するトレースはできるだけ短くします。 V_{IN} ピンは LDO レギュレータとその他の内部回路に電力を供給します。 PV_{IN} を V_{IN} に接続する PCB トレースが長い場合、 V_{IN} ピンの近くに小さな $0.1\mu\text{F}$ のバイパス・コンデンサを追加することを推奨します。

長いリード線を介して給電するか、または高 ESR の電源から給電するときは、より大きな値のバルク入力コンデンサが必要になる場合があります。このようなアプリケーションでは、 $1\mu\text{F}$ のセラミック・コンデンサと並列に $47\mu\text{F} \sim 100\mu\text{F}$ の電解コンデンサを接続すると、高性能で低コストのソリューションが得られます。

推奨する入力および出力のコンデンサ

LTC3114-1 の入力と出力のフィルタに使用するコンデンサは、低 ESR であり、スイッチング・コンバータが発生する大きな AC 電流に対応した定格である必要があります。これはデバイスの適切な動作を維持し、出力電圧リップルを減らすのに重要です。それらのアプリケーションに最適なコンデンサには、積層セラミック、低 ESR タンタル、OS-CON、POSCAP など多くのタイプがあります。さらに、低 ESR および高 AC 電流向けに設計された固体アルミ有機ポリマー・コンデンサなどの特定のタイプの電解コンデンサがあり、これらも一部の LTC3114-1 のアプリケーションに最適です。表 2 に、LTC3114-1 での使用に適したコンデンサのリストの一部を示します。コンデンサの種類を選択は、主にサイズ、リーク電流、およびコストの間のトレードオフによって決まります。バックアップ電力のアプリケーションでは、入力コンデンサや出力コンデンサとして、ファラッド単位の容量値を持つスーパー・コンデンサまたはウルトラ・コン

表 2. 代表的なバイパス・コンデンサおよび出力コンデンサ

メーカー、製品番号	値 (μF)	電圧 (V)	サイズ L x W x H (mm)、タイプ、ESR
AVX			
12103D226MAT2A	22	25	3.2 x 2.5 x 2.79 X5R セラミック
TPME226K050R0075	22	50	7.3 x 4.3 x 4.1 タンタル、75m Ω
Kemet			
C2220X226K3RACTU	22	25	5.7 x 5.0 x 2.4 X7R セラミック
A700D226M016ATE030	22	16	7.3 x 4.3 x 2.8, Alum.Polymer, 30m Ω
村田製作所			
GRM32ER71E226KE15L	22	25	3.2 x 2.5 x 2.5 X7R セラミック
ニチコン			
PLV1E121MDL1	82	25	8 x 8 x 12, Alum.Polymer, 25m Ω
パナソニック			
ECJ-4YB1E226M	22	25	3.2 x 2.5 x 2.5 X5R セラミック
三洋電機			
25TQC22MV	22	25	7.3x4.3x3.1 POSCAP, 50m Ω
16TQC100M	100	16	7.3x4.3x1.9 POSCAP, 45m Ω
25SVPF47M	47	25	6.6x6.6x5.9 OS-CON, 30m Ω
太陽誘電			
UMK325BJ106MM-T	10	50	3.2 x 2.5 x 2.5 X5R セラミック
TMK325BJ226MM-T	22	25	3.2 x 2.5 x 2.5 X5R セラミック
TDK			
KTJ500B226M55BFT00	22	50	6.0 x 5.3 x 5.5 X7R セラミック
C5750X7R1H106M	10	50	5.7 x 5.0 x 2.0 X7R セラミック
CKG57NX5R1E476M	47	25	6.5 x 5.5 x 5.5 X5R セラミック
Vishay			
94SVPD476X0035F12	47	35	10.3x10.3x12.6 OS-CON, 30m Ω

デンサを使用する場合があります。これらのアプリケーションでの選択基準は、電圧リップルが関係しないことを除き、一般

アプリケーション情報

的に同じです。コンデンサによっては、高いDCリーク電流を示すため、Burst Mode動作での非常に低い静止電流を要求するアプリケーションでは、検討対象から除外される場合があります。

スイッチング・コンバータのアプリケーションには、小型、低ESR、および低リーク電流であることから、多くの場合セラミック・コンデンサが使用されます。ただし、電力アプリケーション用のセラミック・コンデンサの多くは、コンデンサのDCバイアス電圧が上昇するに従って、容量が定格値から大きく減少します。小型表面実装コンデンサをその最大定格電圧近くで動作させると、容量がその定格値から50%以上低下することも珍しくありません。この効果は、コンデンサの公称値が同じ場合、ケース・サイズが大きくなるに従って通常は減少します。そのため、アプリケーションの動作電圧で意図する容量を実現させるため、多くの場合、通常必要とされるよりも大きな値の容量や、高い電圧定格のコンデンサを使用する必要があります。LTC3114-1の広い動作範囲と温度で最高の性能を発揮するように、X5RおよびX7Rの誘電体タイプを推奨します。アプリケーション回路で意図する容量が実現することを確認するため、コンデンサ・メーカーの容量対DCバイアス電圧の曲線を必ず参照してください。

カスタム V_{IN} のターンオンしきい値およびターンオフしきい値の設定

図3に示すように、入力電圧に外付け抵抗分割器を接続することにより、RUNピンを使ってLTC3114-1がイネーブルおよびディスエーブルされる入力電圧を設定できます。

上昇時の入力電圧の場合、LTC3114-1は V_{IN} が次式で与えられるしきい値に達するとイネーブルされます。ここで、 $R1$ と $R2$ は $k\Omega$ 単位で指定される抵抗分割器の抵抗の値です。

$$V_{TH(RISING)} = 1.2 \left(\frac{R1+R2}{R2} \right) \text{ Volts}$$

デバイスは、イネーブルされると、入力電圧がコンパレータのしきい値よりも約100mVのヒステリシス電圧だけ低下するまで (RUNピンで測定されます)、イネーブルされたままになります。したがって、ヒステリシスの量は、前の式で与えられる設定されたターンオンしきい値レベルの約8.33%になります。

LDOレギュレータのブートストラップ

ハイサイドおよびローサイド・ゲート・ドライバは、入力電圧 (V_{IN}) から内部リニア・レギュレータを経由して生成されるPLDOレールから電力を供給されます。一部の、特に入力電圧が高いアプリケーションでは、リニア・レギュレータでの電力損失が、デバイスの加熱に大きく寄与する場合があります。このデータシートの標準的性能特性のセクションに、 V_{IN} および V_{OUT} に対するLDO/PLDO電流および発生する電力損失のデータを示しています。 V_{OUT} を使用してLDO/PLDOレールに電力を供給した場合、コンバータの出力電圧 (V_{OUT}) を5Vに設定したアプリケーションでは、性能上の大きなメリットが得られます。LDO/PLDOレールへのこの電力供給方法は、ブートストラップと呼ばれます。これは図5に示すように、 V_{OUT} からLDO/PLDOにショットキー・ダイオードを接続することによって実現できます。このブートストラップ・ダイオードを実装した場合、ゲート・ドライバの電流は、内部リニア・レギュレータを介して供給されるのではなく、昇降圧コンバータによって高効率で供給されます。内部リニア・レギュレータは、逆電流遮断回路を備えています。これによって、逆電流を極めて微量に抑え、公称レギュレーション・レベルをわずかに超えてLDO/PLDOピンを駆動することができます。ブートストラップ電源 (V_{OUT} または別のレギュレータ) を5.7V未満に制限する必要があることに注意してください。

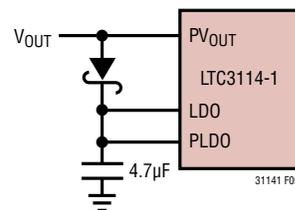


図5. PLDOとLDOのブートストラップ

平均出力電流制限の設定

LTC3114-1は、平均出力電流設定機能を備えています。この機能によって、LTC3114-1は、電圧適合範囲の広い高効率の定電流源に変わります。抵抗をPROGからグラウンドに接続して、目的の平均出力電流のレベル (最大1A) を設定します。この機能は、高輝度LEDの駆動、定電流バッテリーまたはコンデンサの充電などに適用できます。

アプリケーション情報

平均出力電流設定回路の概略図を、「ブロック図」に示します。内部検出抵抗 (R_S) と低オフセット・アンプによって、 V_{OUT} への経路の電流を直接測定し、この電流のごく一部を PROG ピンから流します。その結果、PROG からグラウンドに接続された抵抗とフィルタ・コンデンサが、平均出力電流に比例する電圧を PROG に生成します。内部トランスコンダクタンス・アンプは、PROG の電圧を 1V の固定内部リファレンスと比較します。PROG の電圧が 1V のリファレンス・レベルを越えようとする、このアンプは VC の電圧を引き下げ、PWM を制御します。前述したように、VC は電流コマンド電圧です。そのため、この方法で VC を制限すると、出力電流も制限されます。その結果得られる平均出力電流は、次式で与えられます。

$$I_{OUT(AVG)} \cong 25,000 \cdot \frac{1V}{R_{PROG}}$$

LTC3114-1 内で生成される 25,000 の利得は、製造時に調整されており、500mA の出力電流で最高の精度を提供します。設定される出力電流の精度は、設定範囲の上限で最高になります。これは、電流が増加するに従って、電流検出信号の振幅全体に占める残留内部電流検出アンプのオフセットの割合が小さくなるためです。提供されている電氣的仕様に、出力電流の範囲での PROG ピンの電流精度が定義されています。

R_{PROG} と並列に配置するコンデンサ (C_{PROG}) は、応答時間、出力電流リップル、および通常の出力量制御ループとの相互作用の間のトレードオフを考慮して選択します。通常、ほとんどの電流源アプリケーションと同様にスピードが問題にならない場合、 C_{PROG} の値を電圧エラーアンプ補償コンデンサ C_{P1} (このデータシートの補償のセクションに記載) よりも 3 倍以上大きくします。こうすることで、電圧レギュレーション・モードと出力電流レギュレーション・モードとの間で遷移が発生したときに、相互作用のない状態を最小限に抑えることができます。

電流源アプリケーションでは、LTC3114-1 が対応する最大出力電圧は、標準的な電圧レギュレーション・アプリケーションの場合と同様に、電圧エラーアンプの抵抗分割器によって設定されます。LED を駆動するアプリケーションの場合は、予想される LED ストリングの順方向電圧降下よりも高いクランプ・レベル 1V ~ 2V について、 V_{OUT} の分割器抵抗を選択します。

平均出力電流回路は、出力電流の制御だけでなく、モニタにも使用できます。これを行うには、アプリケーションで予想される最大の出力電流で PROG ピンの電圧を 0.8V 以下に制限する R_{PROG} の値を選択します。

この機能を使用して、 V_{OUT} での意図しない短絡状態に対する高度な保護機能を提供する予定がない場合は、20k の抵抗と 33nF のコンデンサを PROG ピンからグラウンドに接続します。

昇降圧コンバータの補償

LTC3114-1 は、平均電流モード制御を使用して出力電圧を安定化します。平均電流モード制御には、内部平均電流ループと外部電圧ループという、周波数補償を必要とする 2 つのループが含まれています。内部平均電流ループ用の補償は、LTC3114-1 の広い動作範囲で最高の帯域幅を提供するために、LTC3114-1 内で固定されています。そのため、補償設計を必要とする制御ループは、外部電圧ループのみです。後で示すように、外部ループの補償設計は、よく知られたピーク電流モード制御デバイスで使用される手法に類似しています。

LTC3114-1 の平均電流モード制御は、図 6 に示すように、主に R_{LOAD} と C_{OUT} で形成された出力負荷を駆動する電圧制御電流源 (V_{CCS}) として、最も単純な形で概念化できます。

エラーアンプの出力 (VC) は、 V_{CCS} へのコマンド入力を提供します。VC のフルスケール範囲は、0.865V (135mV ~ 1V) です。VC のフルスケール・コマンドでは、LTC3114-1 昇降圧コ

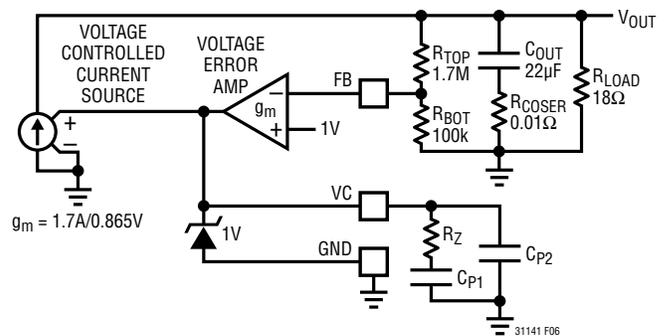


図 6. 平均電流モード制御ループの簡易表現

アプリケーション情報

コンバータは、トランスコンダクタンス利得が1.97A/Vの場合、平均1.7Aのインダクタ電流(標準)をコンバータから生成します。ピーク電流モード制御と同様に、内部平均電流モード制御ループは、目的の周波数範囲でインダクタを効率的に電流源に変え、その結果、電力段からシングル・ポール(-20dB/decade)ロールオフを示す周波数応答が得られます。出力コンデンサ(C_{OUT})と負荷抵抗(R_{LOAD})は、通常は支配的な低周波数ポールを形成し、出力コンデンサの等価直列抵抗とその容量は、通常は無視できる程度の高さの周波数でゼロを形成します。LTC3114-1が昇圧モードで動作する場合、問題になる可能性のある右半平面のゼロ(RHPZ)も発生します。RHPZによって、ゼロのように利得が増加しますが、ポールのように位相が減少します。これによって、最終的に、LTC3114-1で実現可能なコンバータの最大帯域幅が制限されます。降圧モードで動作する場合、RHPZは存在しません。直流での全体的な開ループ利得は、以下の項の積になります。

電圧エラーアンプの利得:

$$g_m \cdot R_0 = 120\mu\text{s} \cdot 3.6\text{M} = 432\text{V/V (調整不可)}$$

電圧ドライバの利得:

$$\frac{V_{FB}}{V_{OUT}} = \frac{1\text{V}}{V_{OUT}}$$

(アプリケーションによって決定されます)

V_{FB}は電圧エラーアンプのリファレンス電圧)

電流ループ・トランスコンダクタンス:

$$G_c = \frac{1.7\text{A}}{0.865\text{V}} = 1.97\text{A/V (調整不可)}$$

負荷抵抗(R_{LOAD})

(アプリケーションによって決定されます)

ループ利得に影響を与える、周波数に依存する以下の項:

出力負荷のポール(P1):

$$\frac{1}{2\pi \cdot R_{LOAD} \cdot C_{OUT}} \quad (\text{アプリケーションに依存します})$$

エラーアンプ補償(2つのポールと1つのゼロ):

これらは使用可能な設計変数です

右半平面のゼロ(RHPZ):昇圧モードの場合のみ(最大負荷、V_{IN}、V_{OUT}、およびインダクタによって決定されます)

電流アンプ補償部品(LTC3114-1内で固定)

内部電流アンプと内部電流ループは、ループ全体よりも非常に高い帯域幅を持っていますが、フラットな利得対周波数特性を持つ理想的なV_{CCS}とは異なり、内部ループは、固定電流アンプ補償の影響により、約2kHz~20kHzの範囲内で利得ピークを示します。この利得ピークには、ループ全体のクロスオーバー周波数を押し上げる効果がありますが、位相マージンの上昇も生じます。ループのクロスオーバー周波数とワーストケースのRHPZ周波数の間に十分なマージンが存在する限り、あらゆる条件での安定動作が比較的容易に達成されます。

補償設計用の設計パラメータは、VCとグラウンドの間に接続される直列抵抗とコンデンサ(R_Z、C_{P1}、およびC_{P2})に焦点を合わせます。これらのパラメータの通常の目的は、コンバータの帯域幅と位相マージンを最大化するために、補償ネットワークのゼロを使用した位相ブーストを提供することです。昇降圧コンバータの場合、補償設計におけるループの目標クロスオーバー周波数は、最低RHPZ周波数が発生する、予想される最大の昇圧率および負荷電流によって決定されます。次に、標準的なLTC3114-1アプリケーションの補償部品を選択する例を示します。

補償の例

このセクションでは、標準的なLTC3114-1アプリケーションの補償部品の選択方法を示します。他のアプリケーションの補償設計は、単に、示された各式の値を別の値に置き換え、ボード線図を確認し、必要に応じて微調整を行う問題になります。この補償設計の手順では、LTC3114-1の単純化されたモデルを使用します。そのため、以下の補償設計の結果は、時間領域の負荷ステップ応答テストによって必ず確認し、補償設計の有効性を検証する必要があります。このデータシート内に記載されたガイドラインに基づいて出力コンデンサの値と種類を選択することが、前提となります。出力のバイパスに標準的に使用されるセラミック・コンデンサに対する電圧バイア

アプリケーション情報

スの影響に、特に注意する必要があります。同様に、インダクタ値と電流定格も、アプリケーション要件に基づいて選択されていることが前提となります。

アプリケーション例の詳細:

$$V_{IN} = 9V \sim 36V$$

$$V_{OUT} = 12V$$

$$\text{最大 } I_{OUT} (\text{昇圧モード}) = 700\text{mA}, R_{LOAD} (\text{最小}) = 12V/0.7A = 17.1\Omega$$

$$\text{最大 } I_{OUT} (\text{降圧モード}) = 1A, R_{LOAD} (\text{最小}) = 12\Omega$$

$$C_{OUT} = 44\mu\text{F}$$

$$L = 10\mu\text{H}$$

このアプリケーションには、昇圧モード動作が含まれています。そのため、最初のステップは、コンバータの最大ループ帯域幅を決定するワーストケースのRHPZ周波数を次式で計算することです。

$$RHPZ(f) = \frac{V_{IN}^2 \cdot R_{LOAD}}{V_{OUT}^2 \cdot 2\pi \cdot L} \text{ (Hz)}$$

上の式に各値を代入すると、以下の値が得られます。

$$RHPZ(f) = \frac{9V^2 \cdot 17.1\Omega}{12V^2 \cdot 2\pi \cdot 10\mu\text{H}} = 153.1\text{kHz}$$

内部IC部品の変動を考慮するために、コンバータの帯域幅またはクロスオーバー周波数をRHPZ周波数の1/3以下に設定し、昇圧モードでの動作時のRHPZからの過剰な位相損失を避けることをお勧めします。場合によっては、出力電圧がさらに高いアプリケーションなどで、ループのクロスオーバー周波数とRHPZ周波数の間をさらに大きく離すことが必要になることがあります。この設計例では、29kHzのループ帯域幅(fcc)、つまりRHPZ周波数の約1/5を達成することを予定しています。

システムのポールとゼロは次のとおりです。

$$\text{出力負荷のポール}(P1) = \frac{1}{2\pi \cdot R_{LOAD} \cdot C_{OUT}};$$

これは降圧モードの場合で、 R_{LOAD} は出力抵抗です。

昇圧モードでは、この式は次のように若干異なります、

$$\frac{2}{(2\pi \cdot R_{LOAD} \cdot C_{OUT})'}$$

ただし、昇圧モードでは出力電流能力が減少し(より大きい R_{LOAD})、負荷のポールの位置はほぼ同じです。

$$\text{エラーアンプのポール}(P2) = \frac{1}{(2\pi \cdot R_{EA} \cdot C_C)};$$

このポールはDCに極めて近く、 R_{EA} はエラーアンプの出力抵抗(約3.6M Ω)です。これは、補償設計に影響を与えませんが、完全性を期するために含まれています。

$$\text{補償ゼロ}(Z1) = \frac{1}{(2\pi \cdot R_Z \cdot C_{P1})};$$

R_Z と C_{P1} は、選択されるエラーアンプの補償部品です。

非常に周波数の高い出力コンデンサのESRのゼロ、および2番目に周波数の高いエラーアンプのポールを無視すると、システムには2つのポールと1のゼロが存在します。エラーアンプのポール(P2)は常にDCに近く、これに対してわずかな影響を与えます。出力負荷のポール(P1)は、昇降圧コンバータの負荷抵抗に応じて変動します。P1の最高周波数(出力負荷のポール)は、最大負荷電流(最小 R_{LOAD})にあります。エラーアンプのゼロ(Z1)周波数をP1(最大)と一致するように設計した場合、最大負荷で補償ネットワークから最大位相利得が得られ、安定動作での軽負荷時に十分な位相ブーストが得られ、ループがゼロdBと交差する場合にシングル・ポール応答が得られます。

エラーアンプのゼロを説明どおり設計したと仮定すると、P2(およびZ1)を超える周波数で、システムの閉ループ利得は次式で表されます。

$$G_{CL} = \frac{G_{CS} \cdot R_{LOAD} \cdot g_m \cdot R_Z}{V_{OUT}}$$

アプリケーション情報

ここで、

G_{CS} は内部電流ループの閉ループ・トランスコンダクタンス
= 1.97A/V

R_{LOAD} は最小負荷抵抗 (Ω)

g_m はエラーアンプのトランスコンダクタンス (120 μ S)

R_Z は補償ゼロ設定抵抗 (設計変数のうちの1つ)

V_{OUT} は出力電圧

前に定義した目的の閉ループ周波数 (f_{CC}) は、29kHz です。システムにシングル・ポール応答が存在すると仮定すると、降圧モード動作での f_{P1} に対する閉ループ・クロスオーバー周波数の比率は、次式で表すことができます。

$$\frac{f_{CC}}{f_{P1}} = \frac{G_{CS} \cdot R_{LOAD} \cdot g_m \cdot R_Z}{V_0}$$

ここで、前の式を変形することで、 R_Z を計算できます。

$$R_Z = \frac{f_{CC} \cdot V_{OUT} \cdot 2\pi \cdot C_{OUT}}{G_{CS} \cdot g_m}$$

R_Z の値がクロスオーバー周波数 f_{CC} 全体に比例することに注意してください。例えば、後で f_{CC} を低く調整する必要がある場合、 R_Z の値を小さくし、それに比例して C_{P1} を増やすことで、補償ゼロを同じ周波数に維持できます。

前述したように、ゼロを周波数 $P1$ に配置すると、以下が得られます。

$$C_{P1} = \frac{1}{2\pi \cdot R_Z \cdot f_{P1}} \text{ or more simply, } \frac{R_{LOAD} \cdot C_{OUT}}{R_Z}$$

ここで、 R_1 は降圧モードでの最小負荷抵抗 (この例では 12 Ω) です。

上の式に値を代入すると、次の値が得られます。

$$R_Z = 407k, C_{P1} = 1.3nF$$

ただし、これが最終的な答えではないため、引き続き読んでください。

内部電流ループが理想的な V_{CCS} であれば、前に求めた補償で十分コンバータを安定化できます。ところが、内部電流ループは、積分補償ネットワークとともにオペアンプを利用します。この積分補償ネットワークは、前述したように、電力段の応答での追加ゼロおよびポール (利得ピーク) に寄与します。追加ゼロ/ポールの対の効果によって、 f_{CC} (クロスオーバー周波数) が、前の計算で予測された値を超えて押し上げられます。補償部品を計算する簡単な方法は、 f_{CC} (クロスオーバー周波数) にスケール係数 (α) を掛けて前の式を再利用することです。これによって、システムに存在する利得上昇が考慮されます。

$$f_{CC'} = \frac{f_{CC}}{3} \cdot (\alpha), \text{ where } \alpha = 0.42$$

この例では、次の結果が得られます。

$$f_{CC'} = \frac{29kHz}{3} \cdot (0.42) = 4.06kHz$$

$f_{CC'}$ の新しい値を前の式の R_Z および C_C に使用して、以下が得られます。

$$R_Z = \frac{4.06kHz \cdot 12V \cdot 2\pi \cdot 44\mu F}{\frac{1.97A}{V} \cdot \frac{120\mu A}{V}}$$

$$R_Z = 56.9k\Omega, \text{ use } 56.2k\Omega$$

$$C_{P1} = \frac{12\Omega \cdot 44\mu F}{56.2k}$$

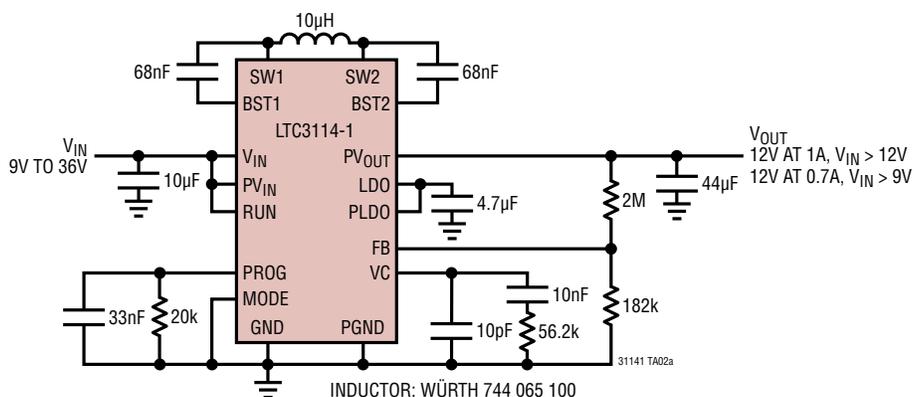
$$C_{P1} = 9.4nF, \text{ use } 10nF$$

高周波のスイッチング周波数関連成分を除去することが目的であるため、 C_{P2} には、通常、約 10pF の小さい値を選択します。

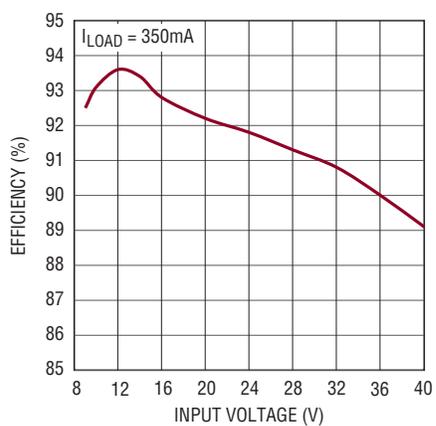
この分析では、出力コンデンサとその ESR によって得られるゼロが、 f_{CC} よりも非常に高い周波数にあると仮定していることに注意してください。

標準的応用例

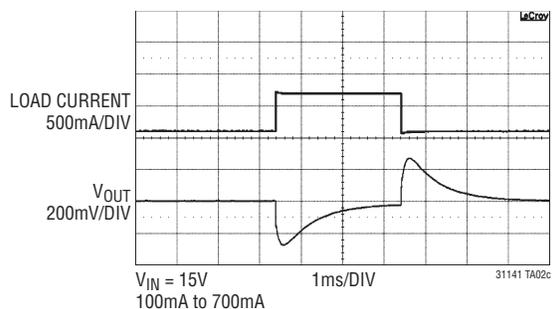
V_{IN} が 9V ~ 36V、 V_{OUT} が 12V のレギュレータ



効率と入力電圧

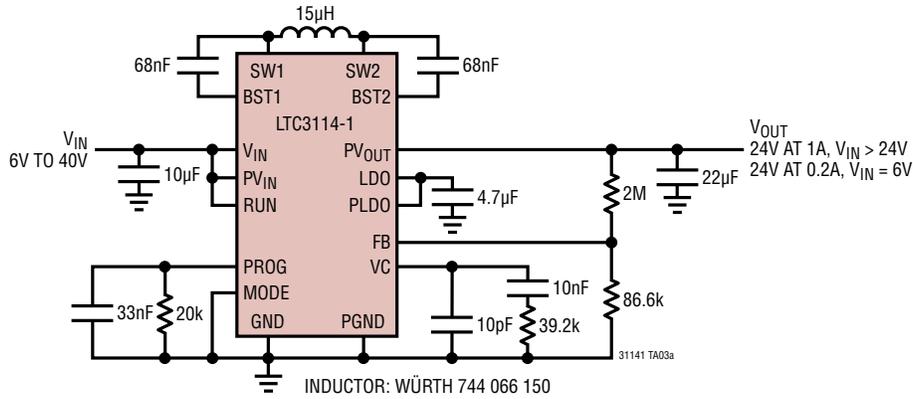


負荷ステップ応答

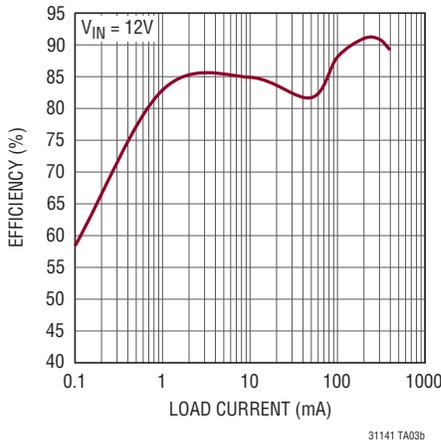


標準的応用例

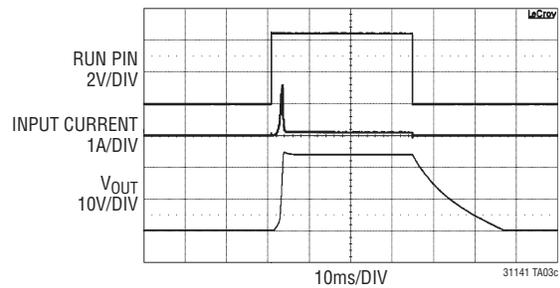
V_{IN} が6V~40V、 V_{OUT} が24Vのレギュレータ



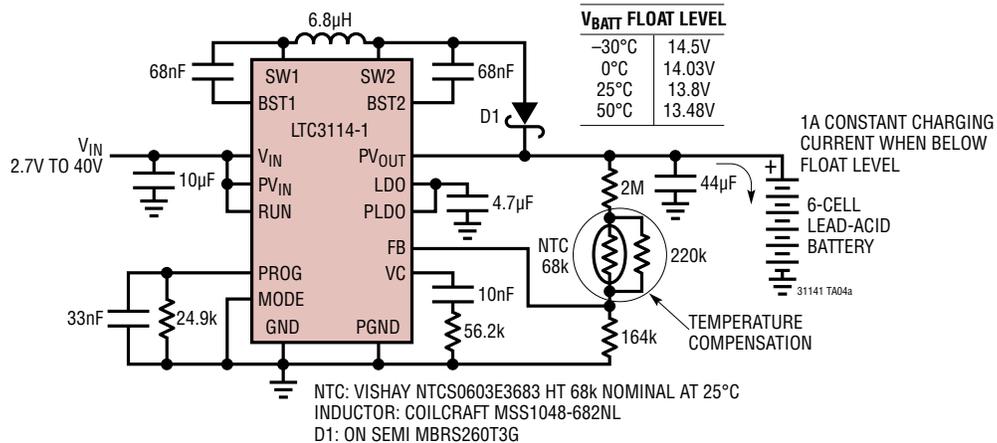
効率と負荷電流



12V V_{IN} 同期整流式昇圧動作、起動時の突入電流制限およびシャットダウン時の出力切断機能付き

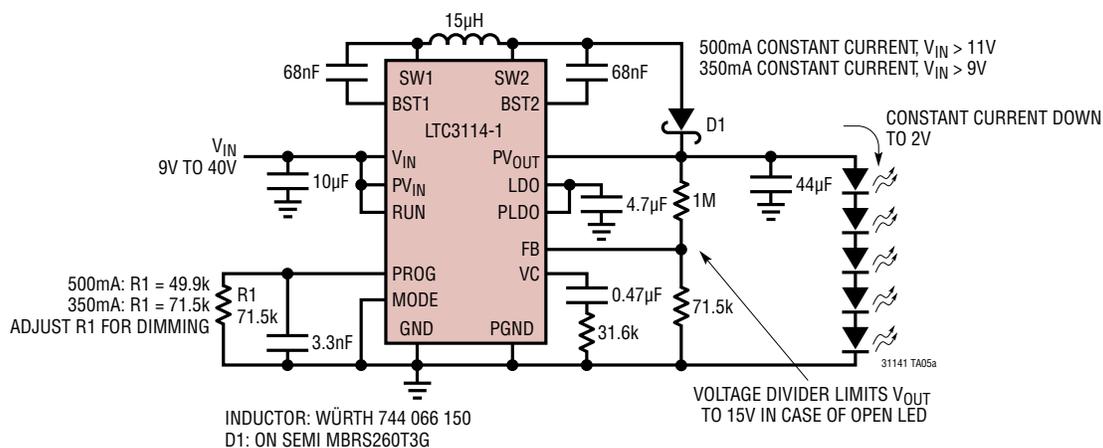


定電流/定電圧鉛蓄電池チャージャ

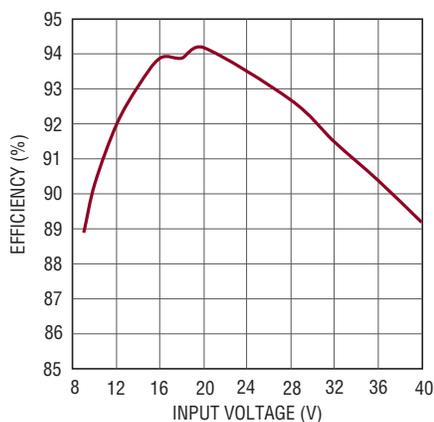


標準的応用例

定電流高輝度LEDドライバ



効率と入力電圧、350mA 駆動電流

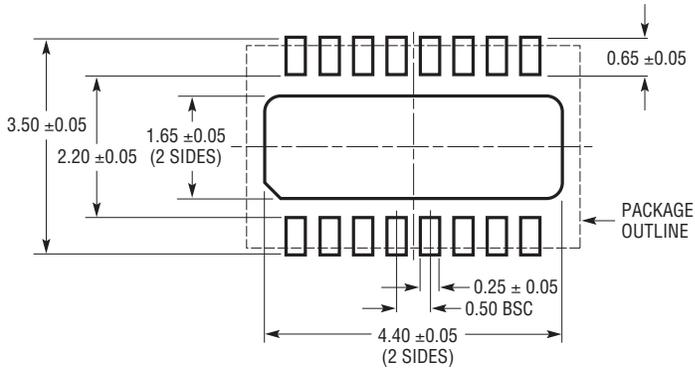


31141 TA05b

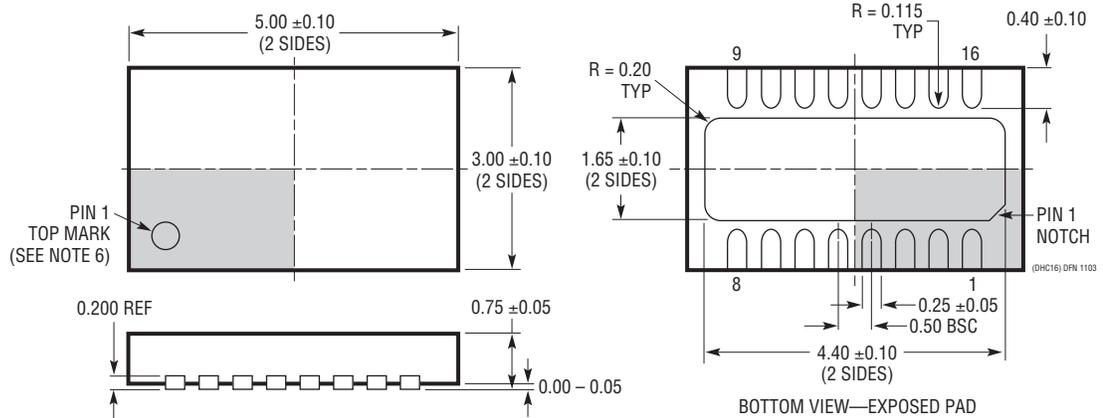
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

DHC Package 16-Lead Plastic DFN (5mm × 3mm) (Reference LTC DWG # 05-08-1706 Rev 0)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS



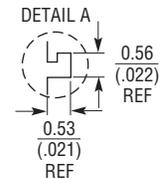
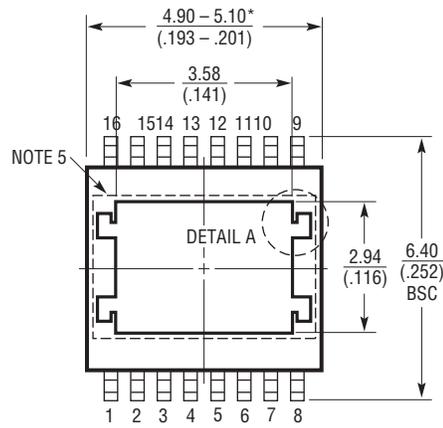
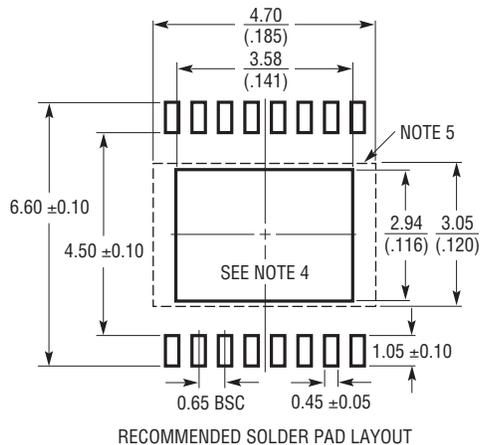
NOTE:

1. 図はJEDECパッケージ・アウトラインM0-229のバージョンのバリエーション(WJED-1)として提案。
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

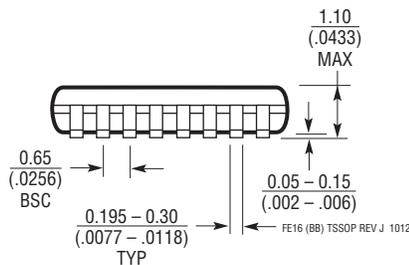
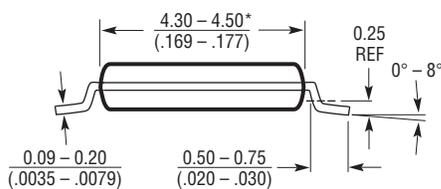
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

FE Package
16-Lead Plastic TSSOP (4.4mm)
 (Reference LTC DWG # 05-08-1663 Rev J)
Exposed Pad Variation BB



DETAIL A IS THE PART OF THE LEAD FRAME FEATURE FOR REFERENCE ONLY
NO MEASUREMENT PURPOSE



NOTE:

- 標準寸法：ミリメートル
- 寸法は $\frac{\text{ミリメートル}}{\text{インチ}}$
- 図は実寸とは異なる
- 露出パッド接着のための推奨最小 PCB メタルサイズ

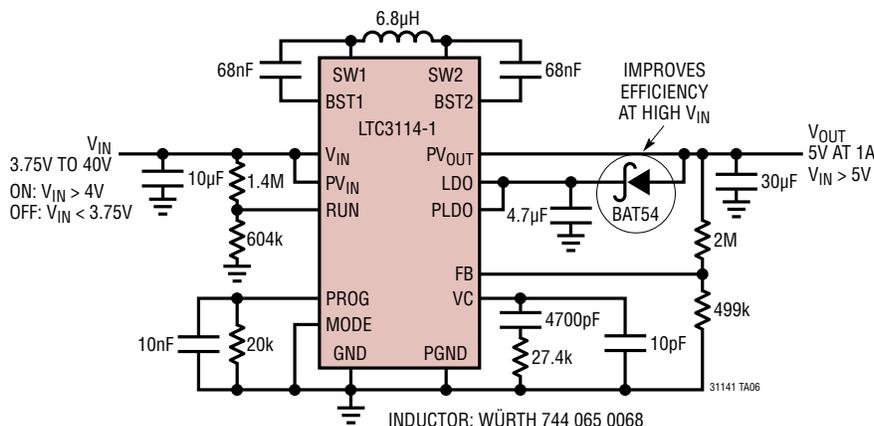
- 露出パッド底面のこの部分には金属の突出部があってもよい。PCB レイアウト上この部分には配線やビアを配置しないこと

* 寸法にはモールドのバリを含まない。
 モールドのバリは各サイドで 0.150mm (0.006") を超えないこと

LTC3114-1

標準的応用例

V_{IN} の範囲が5Vと広い、ブートストラップされるLDOおよびカスタムUVLOしきい値付き1Aレギュレータ



関連製品

製品番号	説明	注釈
LTC3534	7V、500mA (I_{OUT})、1MHz同期整流式昇降圧DC/DCコンバータ	94%の効率、 V_{IN} :2.4V~7V、 V_{OUT} :1.8V~7V、 $I_Q = 25\mu A$ 、 $I_{SD} < 1\mu A$ 、DFNおよびGNパッケージ
LTC3112	2.5A (I_{OUT})、同期整流式昇降圧DC/DCコンバータ	V_{IN} :2.7V~15V、 V_{OUT} :2.5V~14V、 $I_Q = 40\mu A$ 、 $I_{SD} < 1\mu A$ 、DFNおよびTSSOPパッケージ
LTC3115-1	40V、2A同期整流式昇降圧DC/DCコンバータ	V_{IN} 、 V_{OUT} :2.7V~40V、 $I_Q = 30\mu A$ 、 $I_{SD} = 3\mu A$ 、DFNおよびTSSOPパッケージ
LTC3785	$\leq 10A$ (I_{OUT})、高効率、1MHz同期整流式、No R_{SENSE} ™昇降圧DC/DCコントローラ	V_{IN} :2.7V~10V、 V_{OUT} :2.7V~10V、 $I_Q = 86\mu A$ 、 $I_{SD} < 15\mu A$ 、QFNパッケージ
LTC3789	昇降圧DC/DCコントローラ	96%の効率、 V_{IN} :4.5V~38V、 V_{OUT} :0.8V~38V、4mm×5mmのQFNパッケージおよびSSOPパッケージ
LTM®4605	4.5V~20V、10A昇降圧µModule®レギュレータ	高電力昇降圧µModuleレギュレータ
LTC3129	I_Q が1.3µAの15.75V、200mA昇降圧DC/DCコンバータ	V_{IN} :2.42V~15.75V、 V_{OUT} :1.4V~15V、 $I_Q = 1.3\mu A$ 、 $I_{SD} = 10nA$ 、DFNパッケージおよびMSパッケージ
LTC3129-1	I_Q が1.3µA、出力電圧がプログラム可能な15.75V、200mA昇降圧DC/DCコンバータ	V_{IN} :2.42V~15.75V、 V_{OUT} :ピンでプログラム可能な2.5V~15V、 $I_Q = 1.3\mu A$ 、 $I_{SD} = 10nA$ 、DFNパッケージおよびMSパッケージ

31141f