

16チャンネルのμModule PMBus パワーシステム・マネージャ

特長

- 16電源のシーケンス制御、調整、マージニング、および監視
- フォルトの管理、遠隔測定値のモニタ、およびフォルト・ログの作成
- PMBus™準拠のコマンド・セット
- LTpowerPlay™ GUIでサポート
- 電源のマージニングまたは調整の精度:0.25%
- チャンネルごとの高速OV/UVスーパーバイザ
- 複数のLTC PSMデバイスにまたがるシーケンシングとフォルト管理の連携
- 内蔵のEEPROMへの自動フォルト・ログ機能
- ソフトウェア追加不要の自律動作
- 内部温度スーパーバイザと入力電圧スーパーバイザ
- 16の出力電圧、2つの入力電圧、内部ダイ温度の正確なモニタ
- I²C/SMBusシリアル・インタフェース
- 3.3Vまたは4.5V~15Vの電源で動作可能
- プログラム可能なウォッチドッグ・タイマ
- 15mm×15mmの144ピンBGAパッケージで供給

アプリケーション

- コンピュータおよびネットワーク・サーバ
- 産業用テスト装置および測定装置
- 高信頼性システム
- 医療用画像処理
- ビデオ

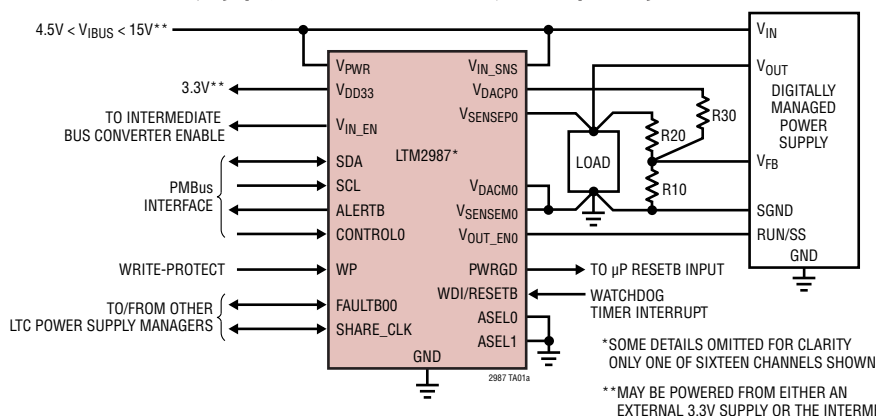
概要

LTM[®]2987は、16チャンネルのμModule[®]（マイクロモジュール）パワーシステム・マネージャで、シーケンス制御、調整（サーボ制御）、監視、フォルトの管理、遠隔測定の実行、およびフォルト・ログの作成を行うために使用します。PMBusコマンドは、電源シーケンシング、高精度のポイントオブロード電圧調整およびマージニングをサポートしています。D/Aコンバータは、独自のソフト接続アルゴリズムを使用して、電源の障害を最小限に抑えます。監視機能には、16の電源出力チャンネルと2つの電源入力チャンネルの過電圧および低電圧制限しきい値、ならびに温度の上限値と下限値が含まれています。プログラム可能なフォルト応答により電源をディスエーブルできますが、フォルトが検出された後に再試行を任意で選択可能です。電源をディスエーブルするフォルトが発生すると、フォルト状態と関連の遠隔測定データをブラック・ボックスEEPROMに保存する機能を自動的に起動できます。内蔵の16ビットA/Dコンバータは、16の出力電圧、2つの入力電圧、ダイ温度をモニタします。さらに、電流検出抵抗両端の電圧を測定するように奇数チャンネルを設定できます。プログラム可能なウォッチドッグ・タイマは、マイクロプロセッサの動作が膠着状態であるかどうかをモニタし、必要に応じてマイクロプロセッサをリセットします。1線式バスは、リニアテクノロジーの複数のパワーシステム・マネージメント(PSM)デバイスにわたって電源を同期します。環境設定EEPROMにより、ソフトウェアを追加せずに自律動作がサポートされます。

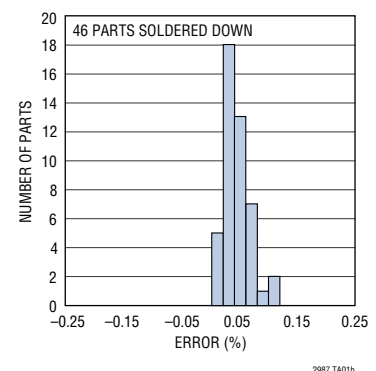
LT、LT、LTC、LTM、μModule、PolyPhase、Linear Technology、およびLinearのロゴはリニアテクノロジー社の登録商標です。LTpowerPlayはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。7382303、7420359、7940091をはじめとする米国特許によって保護されています。

標準的応用例

16チャンネルのPMBusパワーシステム・マネージャ



電源精度



LTM2987

絶対最大定格

(Note 1、2、3)

電源電圧:

| | |
|-----------------------------|---------------|
| V _{PWR} - GND 間 | -0.3V ~ 15V |
| V _{IN_SNS} - GND 間 | -0.3V ~ 15V |
| V _{DD33} - GND 間 | -0.3V ~ 3.6V |
| V _{DD25} - GND 間 | -0.3V ~ 2.75V |

デジタル入力/出力電圧:

| | |
|---|----------------------------------|
| ALERTB、SDA、SCL、CONTROL0、 CONTROL1 | -0.3V ~ 5.5V |
| PWRGD、SHARE_CLK、 WDI/RESETB、WP | -0.3V ~ V _{DD33} + 0.3V |
| FAULTB00、FAULTB01、FAULTB10、 FAULTB11 | -0.3V ~ V _{DD33} + 0.3V |
| ASEL0、ASEL1 | -0.3V ~ V _{DD33} + 0.3V |

アナログ電圧:

| | |
|--|---------------|
| REFP - GND 間 | -0.3V ~ 1.35V |
| REFM - GND 間 | -0.3V ~ 0.3V |
| V _{SENSE} [7:0] - GND 間 | -0.3V ~ 6V |
| V _{SENSE} M[7:0] - GND 間 | -0.3V ~ 6V |
| V _{OUT_EN} [3:0]、V _{IN_EN} - GND 間 | -0.3V ~ 15V |
| V _{OUT_EN} [7:4] - GND 間 | -0.3V ~ 6V |
| V _{DACP} [7:0] - GND 間 | -0.3V ~ 6V |
| V _{DACP} M[7:0] - GND 間 | -0.3V ~ 0.3V |

プルアップ抵抗:

| | |
|--|--------------|
| V _{PU} | -0.3V ~ 5.5V |
| R _{PU1} 、R _{PU2} 、R _{PU3} 、R _{PU4} | -0.3V ~ 5.5V |

動作接合部温度範囲:

| | |
|----------|----------------|
| LTM2987C | 0°C ~ 70°C |
| LTM2987I | -40°C ~ 105°C* |

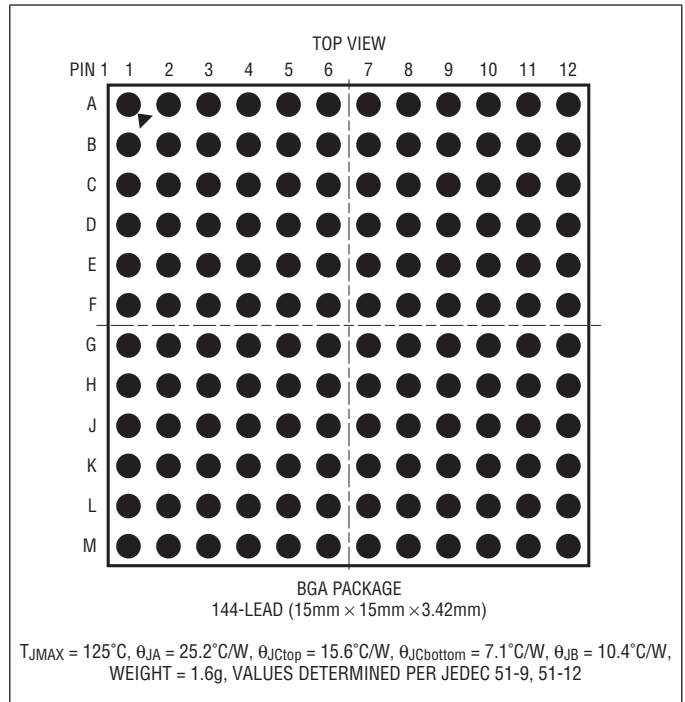
保存温度範囲..... -55°C ~ 125°C*

最大接合部温度..... 125°C*

最大半田付け温度..... 245°C

* 105°Cを超える温度でのEEPROMの接合部温度に対する詳細なディレーティングについてはLTC2977のデータシートの「動作」のセクションを参照してください。

ピン配置



発注情報

| 製品番号 | パッドまたはボール 仕上げ | 製品マーキング* | | パッケージ・ タイプ | MSL 定格 | 動作接合部温度範囲 |
|---------------|------------------|----------|--------|---------------|--------|----------------|
| | | デバイス | 仕上げコード | | | |
| LTM2987CY#PBF | SAC305 (RoHS) | LTM2987Y | e1 | BGA | 3 | 0°C to 70°C |
| LTM2987IY#PBF | SAC305 (RoHS) | LTM2987Y | e1 | BGA | 3 | -40°C to 105°C |

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。パッドまたはボール仕上げコードは、IPC/JEDEC J-STD-609に準拠します。

• 終端仕上げ部品マーキング:
www.linear-tech.co.jp/leadfree

• 推奨する LGA および BGA PCB アセンブリおよび製造手順:
www.linear-tech.co.jp/umodule/pcbassembly

• LGA および BGA パッケージおよびトレイの図:
www.linear-tech.co.jp/packaging

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{PWR} = V_{IN_SNS} = 12\text{V}$ 、 V_{DD33} 、REFP、REFMピンはフロート状態。(Note 3)

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS | |
|-----------------------|--|---|-----|---------------------------------------|------------|--|----|
| 電源特性 | | | | | | | |
| V_{PWR} | V_{PWR} Supply Input Operating Range | | ● | 4.5 | 15 | V | |
| I_{PWR} | V_{PWR} Supply Current | $4.5\text{V} \leq V_{PWR} \leq 15\text{V}$, V_{DD33} Floating | ● | 10 | 13 | mA | |
| I_{VDD33} | V_{DD33} Supply Current | $3.13\text{V} \leq V_{DD33} \leq 3.47\text{V}$, $V_{PWR} = V_{DD33}$ | ● | 10 | 13 | mA | |
| V_{UVLO_VDD33} | V_{DD33} Undervoltage Lockout | V_{DD33} Ramping Up, $V_{PWR} = V_{DD33}$ | ● | 2.35 | 2.55 | 2.8 | V |
| | V_{DD33} Undervoltage Lockout Hysteresis | | | 120 | | mV | |
| V_{DD33} | Supply Input Operating Range | $V_{PWR} = V_{DD33}$ | ● | 3.13 | 3.47 | V | |
| | Regulator Output Voltage | $4.5\text{V} \leq V_{PWR} \leq 15\text{V}$ | ● | 3.13 | 3.26 | 3.47 | V |
| | Regulator Output Short-Circuit Current | $V_{PWR} = 4.5\text{V}$, $V_{DD33} = 0\text{V}$ | ● | 75 | 90 | 140 | mA |
| V_{DD25} | Regulator Output Voltage | $3.13\text{V} \leq V_{DD33} \leq 3.47\text{V}$ | ● | 2.35 | 2.5 | 2.6 | V |
| | Regulator Output Short-Circuit Current | $V_{PWR} = V_{DD33} = 3.47\text{V}$, $V_{DD25} = 0\text{V}$ | ● | 30 | 55 | 80 | mA |
| t_{INIT} | Initialization Time | Time from V_{IN} Applied Until the TON_DELAY Timer Starts | | 30 | | ms | |
| 電圧リファレンス特性 | | | | | | | |
| V_{REF} | Output Voltage | | | 1.232 | | V | |
| | Temperature Coefficient | | | 3 | | ppm/ $^\circ\text{C}$ | |
| | Hysteresis | (Note 4) | | 100 | | ppm | |
| ADCの特性 | | | | | | | |
| V_{IN_ADC} | Voltage Sense Input Range | Differential Voltage: $V_{IN_ADC} = (V_{SENSEPN} - V_{SENSEMN})$ | ● | 0 | 6 | V | |
| | | Single-Ended Voltage: $V_{SENSEMN}$ | ● | -0.1 | 0.1 | V | |
| | Current Sense Input Range (Odd Numbered Channels Only) | Single-Ended Voltage: $V_{SENSEPN}$, $V_{SENSEMN}$ | ● | -0.1 | 6 | V | |
| | | Differential Voltage: V_{IN_ADC} | ● | -170 | 170 | mV | |
| N_ADC | Voltage Sense Resolution (Uses L16 Format) | $0\text{V} \leq V_{IN_ADC} \leq 6\text{V}$ $Mfr_config_adc_hires = 0$ | | 122 | | $\mu\text{V}/\text{LSB}$ | |
| | Current Sense Resolution (Odd Numbered Channels Only) | $0\text{mV} \leq V_{IN_ADC} < 16\text{mV}$ (Note 5) $16\text{mV} \leq V_{IN_ADC} < 32\text{mV}$ $32\text{mV} \leq V_{IN_ADC} < 63.9\text{mV}$ $63.9\text{mV} \leq V_{IN_ADC} < 127.9\text{mV}$ $127.9\text{mV} \leq V_{IN_ADC} $ $Mfr_config_adc_hires = 1$ | | 15.625 31.25 62.5 125 250 | | $\mu\text{V}/\text{LSB}$ $\mu\text{V}/\text{LSB}$ $\mu\text{V}/\text{LSB}$ $\mu\text{V}/\text{LSB}$ $\mu\text{V}/\text{LSB}$ | |
| $TUE_ADC_VOLT_SNS$ | Total Unadjusted Error | Voltage Sense Mode $V_{IN_ADC} \geq 1\text{V}$ | ● | | ± 0.25 | % of Reading | |
| | | Voltage Sense Mode $0 \leq V_{IN_ADC} \leq 1\text{V}$ | ● | | ± 2.5 | mV | |
| $TUE_ADC_CURR_SNS$ | Total Unadjusted Error | Current Sense Mode, Odd Numbered Channels Only, $20\text{mV} \leq V_{IN_ADC} \leq 170\text{mV}$ | ● | | ± 0.7 | % of Reading | |
| | | Current Sense Mode, Odd Numbered Channels Only, $V_{IN_ADC} \leq 20\text{mV}$ | ● | | 140 | μV | |
| V_{OS_ADC} | Offset Error | Current Sense Mode, Odd Numbered Channels Only | ● | | ± 35 | μV | |
| t_{CONV_ADC} | Conversion Time | Voltage Sense Mode (Note 6) | | 6.15 | | ms | |
| | | Current Sense Mode (Note 6) | | 24.6 | | ms | |
| | | Temperature Input (Note 6) | | 24.6 | | ms | |

LTM2987

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{PWR} = V_{IN_SNS} = 12\text{V}$ 、 V_{DD33} 、REFP、REFMピンはフロート状態。(Note 3)

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|-------------------|----------------------------|---|-----|------|------|-------|
| t_{UPDATE_ADC} | Maximum Update Time | Odd Numbered Channels in Current Sense Mode (Note 6) | | 160 | | ms |
| C_{IN_ADC} | Input Sampling Capacitance | | | 1 | | pF |
| f_{IN_ADC} | Input Sampling Frequency | | | 62.5 | | kHz |
| I_{IN_ADC} | Input Leakage Current | $V_{IN_ADC} = 0\text{V}$, $0\text{V} \leq V_{COMMONMODE} \leq 6\text{V}$, Current Sense Mode | ● | | ±0.5 | μA |
| | Differential Input Current | $V_{IN_ADC} = 0.17\text{V}$, Current Sense Mode | ● | 80 | 250 | nA |
| | | $V_{IN_ADC} = 6\text{V}$, Voltage Sense Mode | ● | 10 | 15 | μA |

DACの出力特性

| | | | | | | | |
|----------------------------|---|---|---|-----|------|--------|----|
| N_VDACP | Resolution | | | 10 | | Bits | |
| V_{FS_VDACP} | Full-Scale Output Voltage (Programmable) | DAC Code = 0x3FF | ● | 1.3 | 1.38 | 1.44 | V |
| | | DAC Polarity = 1 | ● | 2.5 | 2.65 | 2.77 | V |
| INL_VDACP | Integral Nonlinearity | (Note 7) | ● | | ±2 | LSB | |
| DNL_VDACP | Differential Nonlinearity | (Note 7) | ● | | ±2.4 | LSB | |
| V_{OS_VDACP} | Offset Voltage | (Note 7) | ● | | ±10 | mV | |
| V_{DACP} | Load Regulation ($V_{DACPn} - V_{DACMn}$) | $V_{DACPn} = 2.65\text{V}$, I_{VDACPn} Sourcing = 2mA | | 100 | | ppm/mA | |
| | | $V_{DACPn} = 0.1\text{V}$, I_{VDACPn} Sinking = 2mA | | 100 | | ppm/mA | |
| | PSRR ($V_{DACPn} - V_{DACMn}$) | DC: $3.13\text{V} \leq V_{DD33} \leq 3.47\text{V}$, $V_{PWR} = V_{DD33}$ | | 60 | | dB | |
| | | 100mV Step in 20ns with 50pF Load | | 40 | | dB | |
| | DC CMRR ($V_{DACPn} - V_{DACMn}$) | $-0.1\text{V} \leq V_{DACMn} \leq 0.1\text{V}$ | | 60 | | dB | |
| | Leakage Current | V_{DACPn} Hi-Z, $0\text{V} \leq V_{DACPn} \leq 6\text{V}$ | ● | | ±100 | nA | |
| | Short-Circuit Current Low | V_{DACPn} Shorted to GND | ● | -10 | | -4 | mA |
| Short-Circuit Current High | V_{DACPn} Shorted to V_{DD33} | ● | 4 | | 10 | mA | |
| C_{OUT} | Output Capacitance | V_{DACPn} Hi-Z | | 10 | | pF | |
| t_{S_VDACP} | DAC Output Update Rate | Fast Servo Mode | | 250 | | μs | |

DACソフト接続コンパレータ特性

| | | | | | | |
|---------------|----------------|----------------------------|---|----|-----|----|
| V_{OS_CMP} | Offset Voltage | $V_{DACPn} = 0.2\text{V}$ | ● | ±1 | ±18 | mV |
| | | $V_{DACPn} = 1.3\text{V}$ | ● | ±2 | ±26 | mV |
| | | $V_{DACPn} = 2.65\text{V}$ | ● | ±3 | ±52 | mV |

電圧スーパーバイザ特性

| | | | | | | | |
|--------------|------------------------------------|---|----------------------|-------|-------|--------------|---|
| V_{IN_VS} | Input Voltage Range (Programmable) | $V_{IN_VS} = (V_{SENSEn} - V_{SENSEMn})$ | Low Resolution Mode | ● | 0 | 6 | V |
| | | | High Resolution Mode | ● | 0 | 3.8 | V |
| | | Single-Ended Voltage: $V_{SENSEMn}$ | | ● | -0.1 | 0.1 | V |
| N_VS | Voltage Sensing Resolution | 0V to 3.8V Range: High Resolution Mode | | 4 | | mV/LSB | |
| | | 0V to 6V Range: Low Resolution Mode | | 8 | | mV/LSB | |
| TUE_VS | Total Unadjusted Error | $2\text{V} \leq V_{IN_VS} \leq 6\text{V}$, Low Resolution Mode | ● | | ±1.25 | % of Reading | |
| | | $1.5\text{V} < V_{IN_VS} \leq 3.8\text{V}$, High Resolution Mode | ● | | ±1.0 | % of Reading | |
| | | $0.8\text{V} \leq V_{IN_VS} \leq 1.5\text{V}$, High Resolution Mode | ● | | ±1.5 | % of Reading | |
| t_{S_VS} | Update Rate | | | 12.21 | | μs | |

2987f

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{PWR} = V_{IN_SNS} = 12\text{V}$ 、 V_{DD33} 、REFP、REFMピンはフロート状態。(Note 3)

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS | |
|---|--|---|-----|--------|---------|------------------|---------------|
| V_{IN_SNS} 入力特性 | | | | | | | |
| V_{IN_SNS} | V_{IN_SNS} Input Voltage Range | | ● | 0 | 15 | V | |
| R_{VIN_SNS} | V_{IN_SNS} Input Resistance | | ● | 70 | 90 | 110 | $k\Omega$ |
| TUE_{VIN_SNS} | VIN_ON, VIN_OFF Threshold Total Unadjusted Error | $3\text{V} \leq V_{VIN_SNS} \leq 8\text{V}$ | ● | | | ± 2.0 | % of Reading |
| | | $V_{VIN_SNS} > 8\text{V}$ | ● | | | ± 1.0 | % of Reading |
| | READ_VIN Total Unadjusted Error | $3\text{V} \leq V_{VIN_SNS} \leq 8\text{V}$ | ● | | | ± 1.5 | % of Reading |
| | | $V_{VIN_SNS} > 8\text{V}$ | ● | | | ± 1.0 | % of Reading |
| 温度センサ特性 | | | | | | | |
| TUE_{TS} | Total Unadjusted Error | | | | ± 1 | $^\circ\text{C}$ | |
| V_{OUT} イネーブル出力 (V_{OUT_EN} [3:0]) 特性 | | | | | | | |
| V_{VOUT_ENn} | Output High Voltage (Note 8) | $I_{VOUT_ENn} = -5\mu\text{A}$, $V_{DD33} = 3.3\text{V}$ | ● | 10 | 12.5 | 14.7 | V |
| I_{VOUT_ENn} | Output Sourcing Current | V_{VOUT_ENn} Pull-Up Enabled, $V_{VOUT_ENn} = 1\text{V}$ | ● | -5 | -6 | -8 | μA |
| | Output Sinking Current | Strong Pull-Down Enabled, $V_{VOUT_ENn} = 0.4\text{V}$ | ● | 3 | 5 | 8 | mA |
| | | Weak Pull-Down Enabled, $V_{VOUT_ENn} = 0.4\text{V}$ | ● | 33 | 50 | 60 | μA |
| | Output Leakage Current | Internal Pull-Up Disabled, $0\text{V} \leq V_{VOUT_ENn} \leq 15\text{V}$ | ● | | | ± 1 | μA |
| V_{OUT} イネーブル出力 (V_{OUT_EN} [7:4]) 特性 | | | | | | | |
| I_{VOUT_ENn} | Output Sinking Current | Strong Pull-Down Enabled, $V_{VOUT_ENn} = 0.1\text{V}$ | ● | 3 | 6 | 9 | mA |
| | Output Leakage Current | $0\text{V} \leq V_{VOUT_ENn} \leq 6\text{V}$ | ● | | | ± 1 | μA |
| V_{IN} イネーブル出力 (V_{IN_EN}) 特性 | | | | | | | |
| V_{VIN_EN} | Output High Voltage | $I_{VIN_EN} = -5\mu\text{A}$, $V_{DD33} = 3.3\text{V}$ | ● | 10 | 12.5 | 14.7 | V |
| I_{VIN_EN} | Output Sourcing Current | V_{IN_EN} Pull-Up Enabled, $V_{VIN_EN} = 1\text{V}$ | ● | -5 | -6 | -8 | μA |
| | Output Sinking Current | $V_{VIN_EN} = 0.4\text{V}$ | ● | 3 | 5 | 8 | mA |
| | Leakage Current | Internal Pull-Up Disabled, $0\text{V} \leq V_{VIN_EN} \leq 15\text{V}$ | ● | | | ± 1 | μA |
| EEPROM 特性 | | | | | | | |
| Endurance | (Notes 9, 10) | $0^\circ\text{C} < T_J < 85^\circ\text{C}$ During EEPROM Write Operations | ● | 10,000 | | | Cycles |
| Retention | (Notes 9, 10) | $T_J < 105^\circ\text{C}$ | ● | 20 | | | Years |
| Mass_Write | Mass Write Operation Time (Note 11) | STORE_USER_ALL, $0^\circ\text{C} < T_J < 85^\circ\text{C}$ During EEPROM Write Operations | ● | | 440 | 4100 | ms |
| 汎用 Pull-Up 抵抗 | | | | | | | |
| R_{PU} | Pull-Up Resistance | | | | 10 | | $k\Omega$ |
| デジタル入力 SCL、SDA、CONTROLO、CONTROL1、WDI/RESETB、FAULTB00、FAULTB01、FAULTB10、FAULTB11、WP | | | | | | | |
| V_{IH} | High Level Input Voltage | | ● | 2.1 | | | V |
| V_{IL} | Low Level Input Voltage | | ● | | | 1.5 | V |
| V_{HYST} | Input Hysteresis | | | | 20 | | mV |

LTM2987

電気的特性 ● は全動作温度範囲での規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{PWR} = V_{IN_SNS} = 12\text{V}$ 、 V_{DD33} 、REFP、REFM ピンはフロート状態。(Note 3)

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|------------------|---|---|-----|-----|-----|-------|
| I_{LEAK} | Input Leakage Current | $0\text{V} \leq V_{PIN} \leq 5.5\text{V}$, SDA, SCL, CONTROLn Pins Only | ● | | ±2 | μA |
| | | $0\text{V} \leq V_{PIN} \leq V_{DD33} + 0.3\text{V}$, FAULTBzn, WDI/RESETB, WP Pins Only | ● | | ±2 | μA |
| t_{SP} | Pulse Width of Spike Suppressed | FAULTBzn, CONTROLn Pins Only | | 10 | | μs |
| | | SDA, SCL Pins Only | | 98 | | ns |
| t_{FAULT_MIN} | Minimum Low Pulse Width for Externally Generated Faults | | 110 | | | ms |
| t_{RESETB} | Pulse Width to Assert Reset | $V_{WDI/RESETB} \leq 1.5\text{V}$ | ● | 300 | | μs |
| t_{WDI} | Pulse Width to Reset Watchdog Timer | $V_{WDI/RESETB} \leq 1.5\text{V}$ | ● | 0.3 | 200 | μs |
| f_{WDI} | Watchdog Interrupt Input Frequency | | ● | | 1 | MHz |
| C_{IN} | Digital Input Capacitance | | | 10 | | pF |

デジタル入力 SHARE_CLK

| | | | | | | |
|----------------------|---------------------------------|--|---|-------|-----|-----|
| V_{IH} | High Level Input Voltage | | ● | 1.6 | | V |
| V_{IL} | Low Level Input Voltage | | ● | | 0.8 | V |
| $f_{SHARE_CLK_IN}$ | Input Frequency Operating Range | | ● | 90 | 110 | kHz |
| t_{LOW} | Assertion Low Time | $V_{SHARE_CLK} < 0.8\text{V}$ | ● | 0.825 | 1.1 | μs |
| t_{RISE} | Rise Time | $V_{SHARE_CLK} < 0.8\text{V}$ to $V_{SHARE_CLK} > 1.6\text{V}$ | ● | | 450 | ns |
| I_{LEAK} | Input Leakage Current | $0\text{V} \leq V_{SHARE_CLK} \leq V_{DD33} + 0.3\text{V}$ | ● | | ±1 | μA |
| C_{IN} | Input Capacitance | | | 10 | | pF |

デジタル出力 SDA, ALERTB, PWRGD, SHARE_CLK, FAULTB00, FAULTB01, FAULTB10, FAULTB11

| | | | | | | | |
|-----------------------|----------------------------------|------------------------------|---|----|-----|-----|-----|
| V_{OL} | Digital Output Low Voltage | $I_{SINK} = 3\text{mA}$ | ● | | 0.4 | V | |
| $f_{SHARE_CLK_OUT}$ | Output Frequency Operating Range | 5.49kΩ Pull-Up to V_{DD33} | ● | 90 | 100 | 110 | kHz |

デジタル入力 ASELO, ASEL1

| | | | | | | |
|------------------|------------------------------|---------------------------|---|------------------|-----|----|
| V_{IH} | Input High Threshold Voltage | | ● | $V_{DD33} - 0.5$ | | V |
| V_{IL} | Input Low Threshold Voltage | | ● | | 0.5 | V |
| I_{IH}, I_{IL} | High, Low Input Current | $ASEL[1:0] = 0, V_{DD33}$ | ● | | ±95 | μA |
| I_{HIZ} | Hi-Z Input Current | | ● | | ±24 | μA |
| C_{IN} | Input Capacitance | | | 10 | | pF |

シリアル・バスのタイミング特性

| | | | | | | |
|--------------|--|--|---|-----|-----|-----|
| f_{SCL} | Serial Clock Frequency (Note 12) | | ● | 10 | 400 | kHz |
| t_{LOW} | Serial Clock Low Period (Note 12) | | ● | 1.3 | | μs |
| t_{HIGH} | Serial Clock High Period (Note 12) | | ● | 0.6 | | μs |
| t_{BUF} | Bus Free Time Between Stop and Start (Note 12) | | ● | 1.3 | | μs |
| $t_{HD,STA}$ | Start Condition Hold Time (Note 12) | | ● | 600 | | ns |
| $t_{SU,STA}$ | Start Condition Setup Time (Note 12) | | ● | 600 | | ns |
| $t_{SU,STO}$ | Stop Condition Setup Time (Note 12) | | ● | 600 | | ns |
| $t_{HD,DAT}$ | Data Hold Time (LTM2987 Receiving Data) (Note 12) | | ● | 0 | | ns |
| | Data Hold Time (LTM2987 Transmitting Data) (Note 12) | | ● | 300 | 900 | ns |

2987f

電気的特性 ● は全動作温度範囲での規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{PWR} = V_{IN_SNS} = 12\text{V}$ 、 V_{DD33} 、REFP、REFM ピンはフロート状態。(Note 3)

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|--------------------|---|--|--------|-----------|-----------|----------|
| t_{SU_DAT} | Data Setup Time (Note 12) | | ● | 100 | | ns |
| t_{SP} | Pulse Width of Spike Suppressed (Note 12) | | | 98 | | ns |
| $t_{TIMEOUT_BUS}$ | Time Allowed to Complete any PMBus Command After Which Time SDA Will Be Released and Command Terminated | Longer Timeout = 0 Longer Timeout = 1 | ● ● | 25 200 | 35 280 | ms ms |

その他のデジタル・タイミング特性

| | | | | | | |
|----------------|----------------------------------|--|--|-----|--|----|
| t_{OFF_MIN} | Minimum Off Time for Any Channel | | | 100 | | ms |
|----------------|----------------------------------|--|--|-----|--|----|

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: デバイスのピンに流れ込む電流は全て正。デバイスのピンから流れ出す電流は全て負。注記がない限り、すべての電圧はグラウンドを基準にしている。 V_{DD33} ピンのみから電力供給される場合は、 V_{PWR} と V_{DD33} ピンを接続する。

Note 3: 注記がない限り、LTM2987 の電気的特性はデバイスの各 1/2 部分に適用される。仕様と機能は、デバイス A およびデバイス B 両方のピンで同一である。

Note 4: 出力電圧のヒステリシスは、モジュールがそれまでに置かれていた温度が高温か低温かによってパッケージ・ストレスが異なるために生じる。出力電圧は常に 25°C で測定されるが、モジュールは次の測定前に 105°C または -40°C の温度環境に置かれる。ヒステリシスは、ほぼ温度変化の二乗に比例する。

Note 5: 電流の検出分解能は L11 フォーマットと返される値の mV 単位で決定される。たとえば、 170mV のフルスケール値は $0xF2A8 = 680 \cdot 2^{-2} = 170$ の L11 値が返される。これが L11 の仮数部をオーバーフローすることなくこの値を表現できる最小の範囲で、この範囲での 1LSB は $2^{-2} \text{mV} = 250\mu\text{V}$ となる。これより順次低くなる範囲は、LSB の大きさを 1 段階ごとに半分にして分解能を向上する。

Note 6: ADC 変換の各回間の時間間隔 (ADC のレイテンシ) は、いずれのチャンネルでも次の式で求められる。 $36.9\text{ms} + (6.15\text{ms} \cdot \text{低分解能モードに設定されたADCチャンネル数}) + (24.6\text{ms} \cdot \text{高分解能モードに設定されたADCチャンネル数})$

Note 7: 非直線性は、最大オフセット仕様以上の最初のコードからフルスケールのコードである 1023 までで定義される。

Note 8: 出力イネーブル・ピンは V_{DD33} からチャージポンプされる。

Note 9: EEPROM の耐久性とデータ保持能力は、設計、特性評価および統計学的なプロセス・コントロールとの相関で保証されている。最小保持時間仕様は、内蔵 EEPROM の書き込みサイクル数が最小耐久性仕様より少ないデバイスに適用される。

Note 10: EEPROM の耐久性とデータ保持能力は $T_J > 105^\circ\text{C}$ になると低下する。

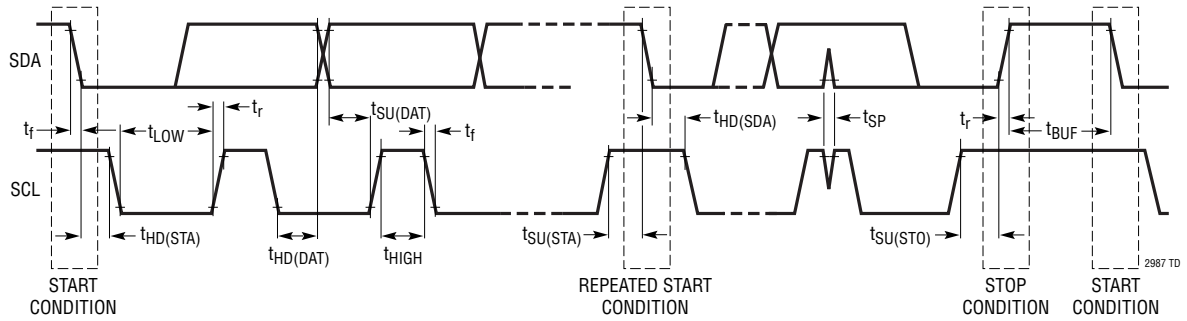
Note 11: 大量書き込み動作の実行中は、LTM2987 はどの PMBus コマンドにもアクノリッジを返さない。このようなコマンドには、STORE_USER_ALL および MFR_FAULT_LOG_STORE コマンドの他に、チャンネルのフォルト・オフによって起動されるフォルト・ログ保存のコマンドが含まれる。

Note 12: SCL と SDA の最大容量性負荷、 C_B は 400pF 。データとクロックの立ち上がり時間 (t_r) と立ち下がり時間 (t_f) は次のとおり:

$$(20 + 0.1 \cdot C_B) \text{ (ns)} < t_r < 300\text{ns} \text{ および } (20 + 0.1 \cdot C_B) \text{ (ns)} < t_f < 300\text{ns}$$

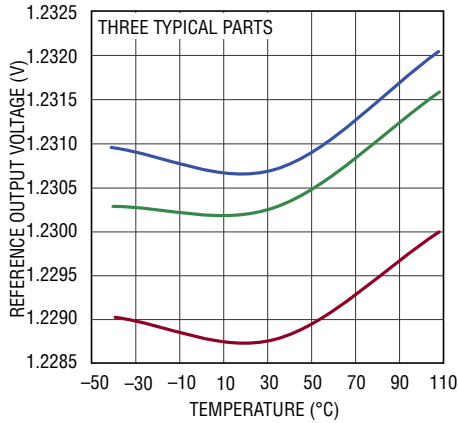
$C_B = 1$ 本のバスラインの容量 (pF)。SCL と SDA の外部プルアップ電圧、 V_{I0} は $3.13\text{V} < V_{I0} < 5.5\text{V}$ 。

PMBusのタイミング図

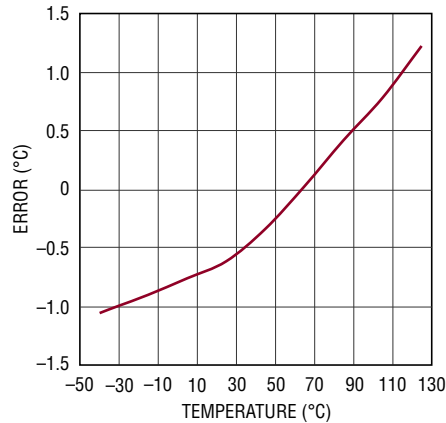


標準的性能特性

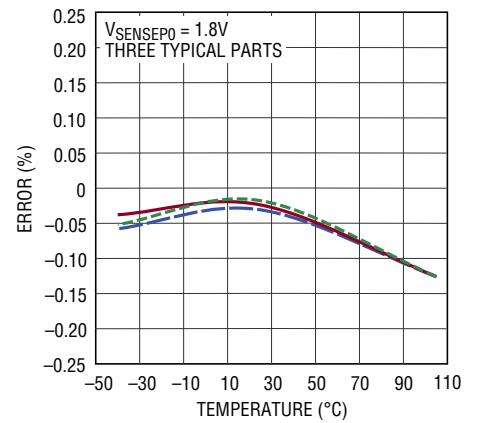
リファレンス電圧と温度



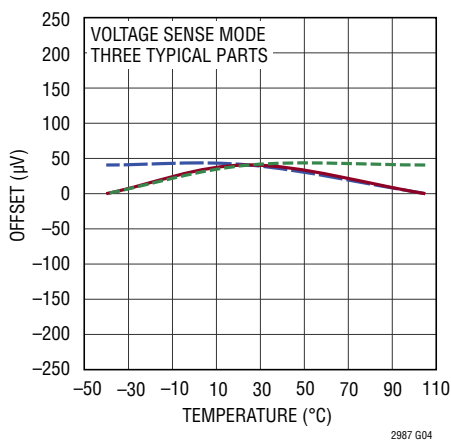
温度センサの誤差と温度



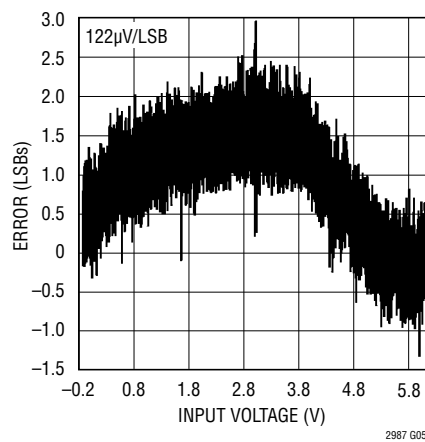
ADCの全未調整誤差と温度



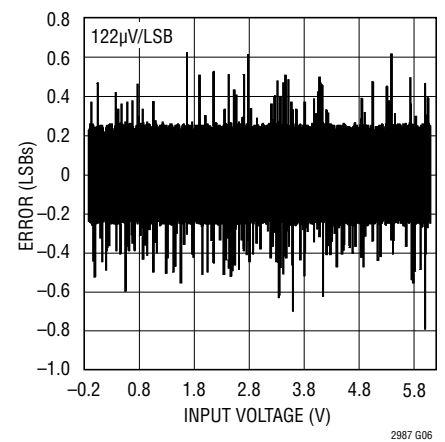
ADCのゼロ・コード中心オフセット電圧と温度



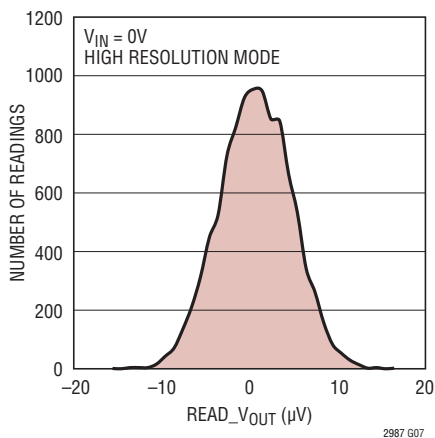
ADCのINL



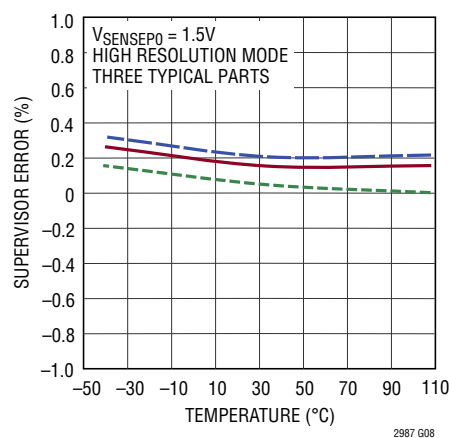
ADCのDNL



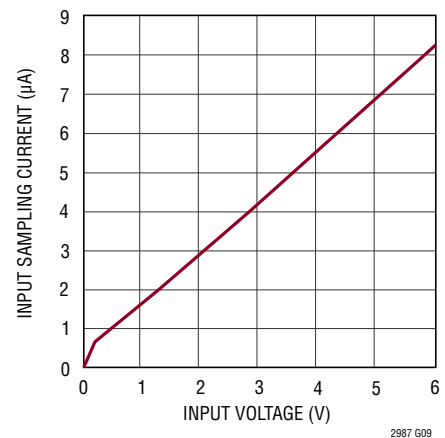
ADCのノイズ・ヒストグラム



電圧スーパーバイザの全未調整誤差と温度

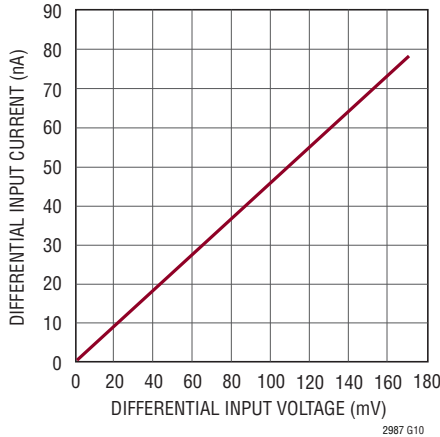


入力サンプリング電流と差動入力電圧

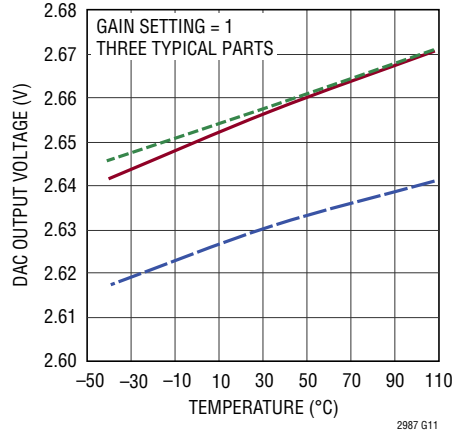


標準的性能特性

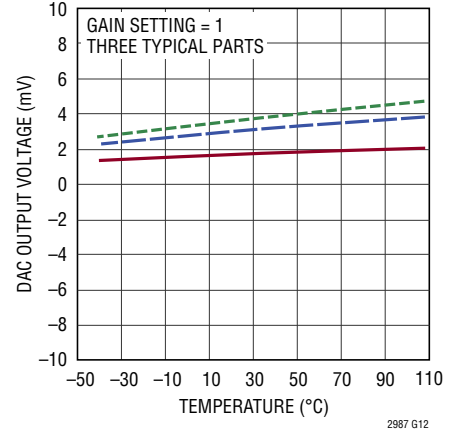
ADCの高分解能モードでの
差動入力電流



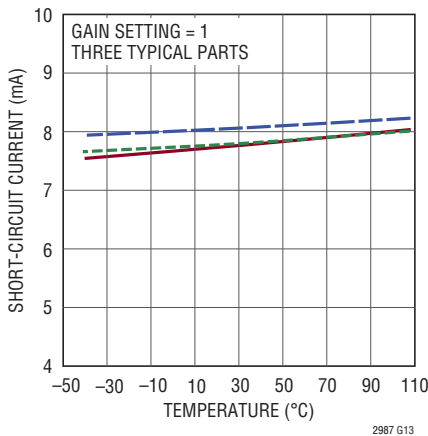
DACのフルスケール出力電圧と
温度



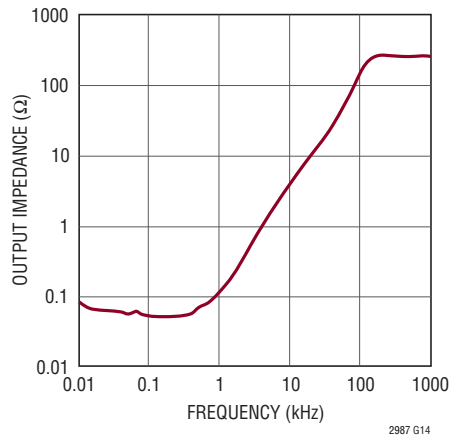
DACのオフセット電圧と温度



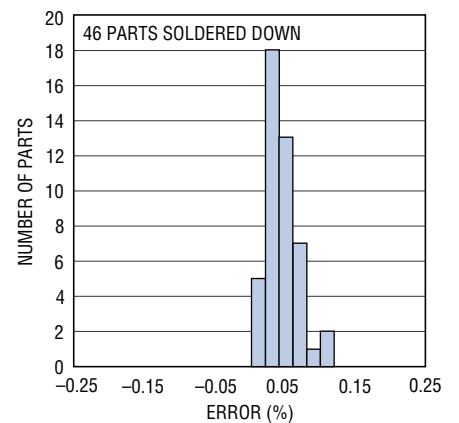
DACの短絡電流と温度



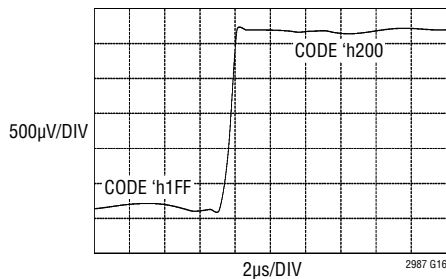
DACの出カインピーダンスと
周波数



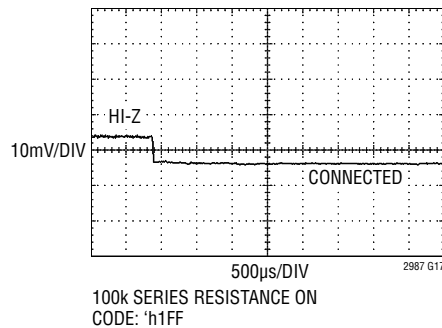
クローズド・ループ・サーボ精度



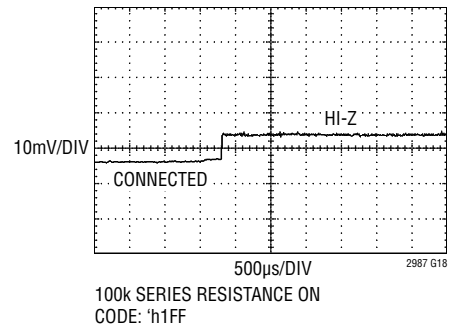
DACのコードの1LSBの変化に
対するDACのトランジェント応答



高インピーダンス状態から
オン状態への遷移時のDACの
ソフト接続トランジェント応答

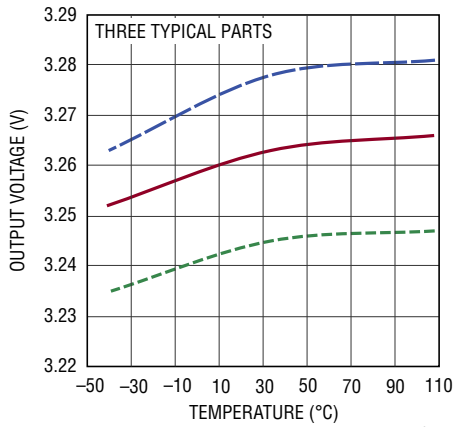


オン状態から高インピーダンス
状態への遷移時のDACのソフト
接続トランジェント応答

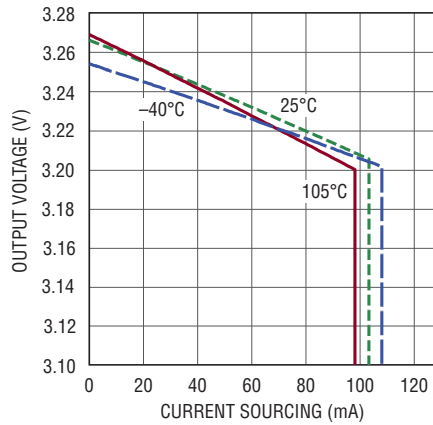


標準的性能特性

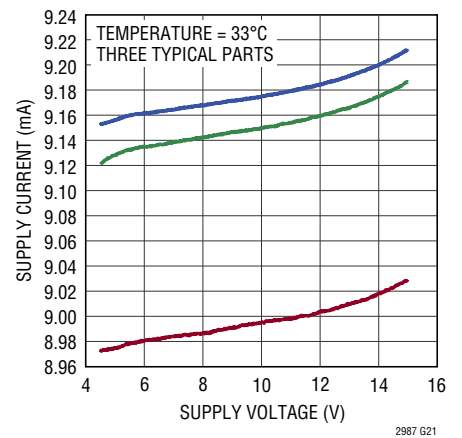
V_{DD33}レギュレータの出力電圧と温度



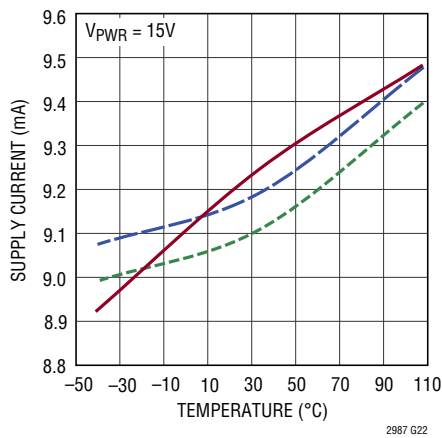
V_{DD33}レギュレータの負荷レギュレーション



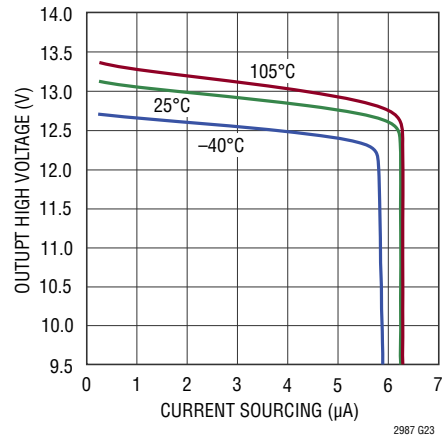
電源電流と電源電圧 (1/2 LTM2987)



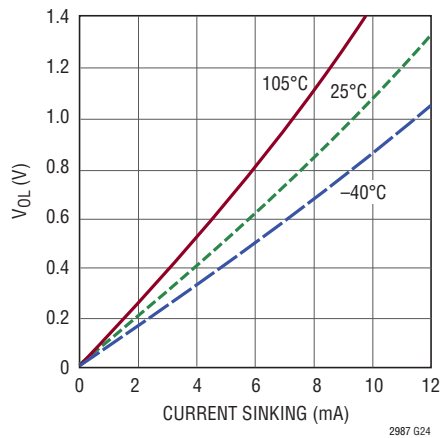
電源電流と温度 (1/2 LTM2987)



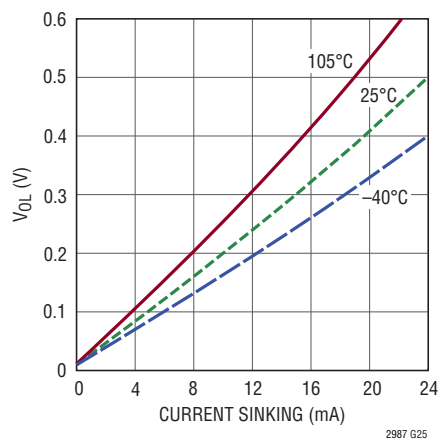
V_{OUT_EN[3:0]}およびV_{IN_EN}の出力“H”の電圧と電流



V_{OUT_EN[3:0]}およびV_{IN_EN}の出力V_{OL}と電流



V_{OUT_EN[7:4]}のV_{OL}と電流



ピン機能

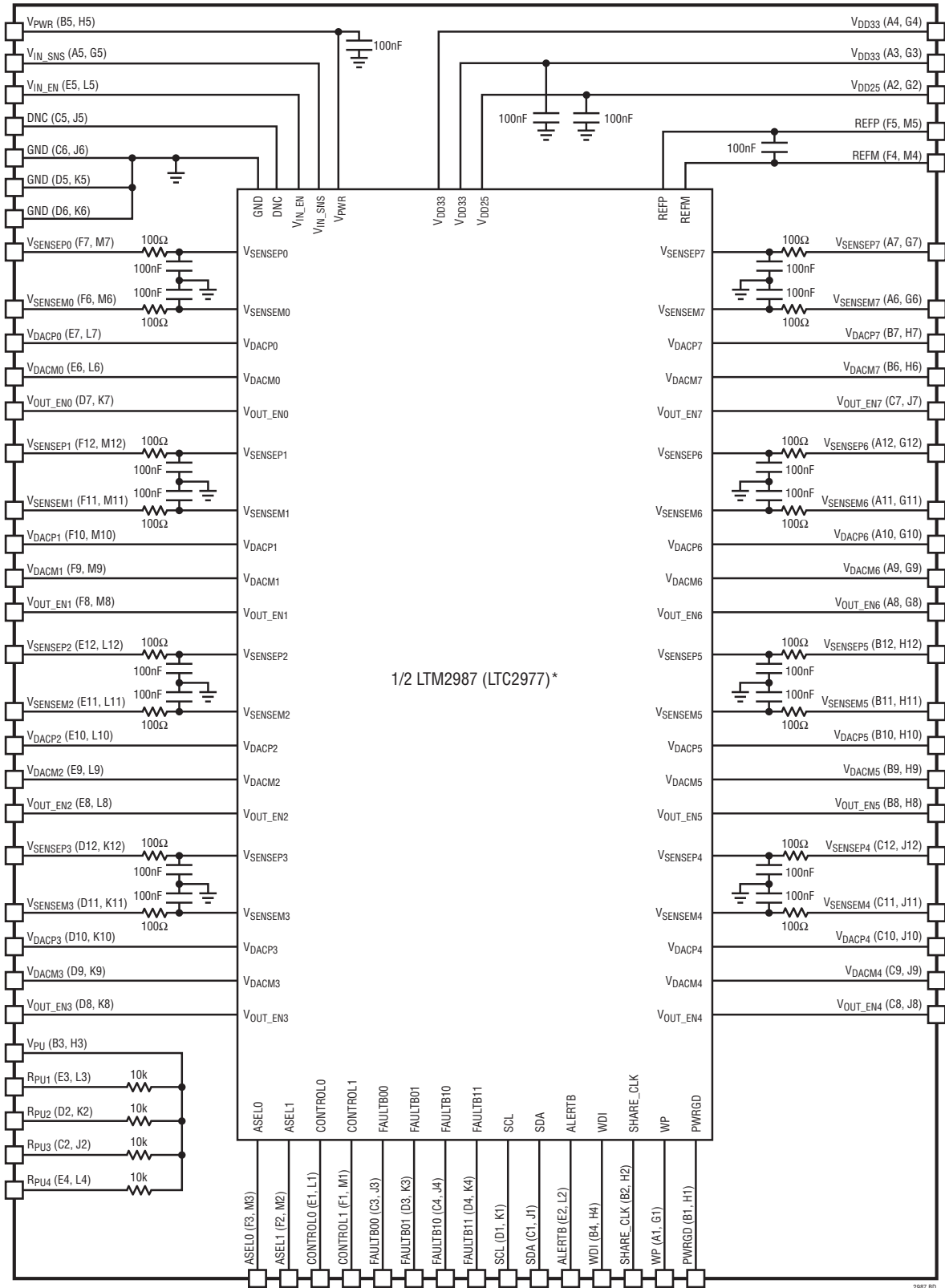
| ピン名称 | ピン | | ピンのタイプ | 説明 |
|-------------------|-------|-------|--------|---|
| | デバイスA | デバイスB | | |
| VSENSEP0 | F7* | M7* | In | DC/DC Converter Differential (+) Output Voltage-0 Sensing Pin |
| VSENSEM0 | F6* | M6* | In | DC/DC Converter Differential (-) Output Voltage-0 Sensing Pin |
| VSENSEP1 | F12* | M12* | In | DC/DC Converter Differential (+) Output Voltage or Current-1 Sensing Pins. |
| VSENSEM1 | F11* | M11* | In | DC/DC Converter Differential (-) Output Voltage or Current-1 Sensing Pins. |
| VSENSEP2 | E12* | L12* | In | DC/DC Converter Differential (+) Output Voltage-2 Sensing Pin |
| VSENSEM2 | E11* | L11* | In | DC/DC Converter Differential (-) Output Voltage-2 Sensing Pin |
| VSENSEP3 | D12* | K12* | In | DC/DC Converter Differential (+) Output Voltage or Current-3 Sensing Pins. |
| VSENSEM3 | D11* | K11* | In | DC/DC Converter Differential (-) Output Voltage or Current-3 Sensing Pins. |
| VSENSEP4 | C12* | J12* | In | DC/DC Converter Differential (+) Output Voltage-4 Sensing Pin |
| VSENSEM4 | C11* | J11* | In | DC/DC Converter Differential (-) Output Voltage-4 Sensing Pin |
| VSENSEP5 | B12* | H12* | In | DC/DC Converter Differential (+) Output Voltage or Current-5 Sensing Pins. |
| VSENSEM5 | B11* | H11* | In | DC/DC Converter Differential (-) Output Voltage or Current-5 Sensing Pins. |
| VSENSEP6 | A12* | G12* | In | DC/DC Converter Differential (+) Output Voltage-6 Sensing Pin |
| VSENSEM6 | A11* | G11* | In | DC/DC Converter Differential (-) Output Voltage-6 Sensing Pin |
| VSENSEP7 | A7* | G7* | In | DC/DC Converter Differential (+) Output Voltage or Current-7 Sensing Pin |
| VSENSEM7 | A6* | G6* | In | DC/DC Converter Differential (-) Output Voltage or Current-7 Sensing Pin |
| VOUT_EN0 | D7 | K7 | Out | DC/DC Converter Enable-0 Pin. Output High Voltage Optionally Pulled Up to 12V by 5 μ A |
| VOUT_EN1 | F8 | M8 | Out | DC/DC Converter Enable-1 Pin. Output High Voltage Optionally Pulled Up to 12V by 5 μ A |
| VOUT_EN2 | E8 | L8 | Out | DC/DC Converter Enable-2 Pin. Output High Voltage Optionally Pulled Up to 12V by 5 μ A |
| VOUT_EN3 | D8 | K8 | Out | DC/DC Converter Enable-3 Pin. Output High Voltage Optionally Pulled Up to 12V by 5 μ A |
| VOUT_EN4 | C8 | J8 | Out | DC/DC Converter Enable-4 Pin. Open-Drain Pull-Down Output. |
| VOUT_EN5 | B8 | H8 | Out | DC/DC Converter Enable-5 Pin. Open-Drain Pull-Down Output. |
| VOUT_EN6 | A8 | G8 | Out | DC/DC Converter Enable-6 Pin. Open-Drain Pull-Down Output. |
| VOUT_EN7 | C7 | J7 | Out | DC/DC Converter Enable-7 Pin. Open-Drain Pull-Down Output. |
| VIN_EN | E5 | L5 | Out | DC/DC Converter V _{IN} ENABLE Pin. Output High Voltage Optionally Pulled Up to 12V by 5 μ A |
| VIN_SNS | A5 | G5 | In | V _{IN} SENSE Input. This Voltage is Compared Against the V _{IN} On and Off Voltage Thresholds in Order to Determine When to Enable and Disable, Respectively, the Downstream DC/DC Converters |
| V _{PWR} | B5 | H5 | In | V _{PWR} Serves as the Unregulated Power Supply Input to the Chip (4.5V to 15V). If a 4.5V to 15V Supply Voltage is Unavailable, Short V _{PWR} to V _{DD33} and Power the Chip Directly from a 3.3V Supply |
| V _{DD33} | A4 | G4 | In/Out | If Shorted to V _{PWR} , it Serves as 3.13V to 3.47V Supply Input Pin. Otherwise it is a 3.3V Internally Regulated Voltage Output. |
| V _{DD33} | A3 | G3 | In | Input for Internal 2.5V Sub-Regulator. Short Pin A3 to Pin A4 and Pin G3 to Pin G4 |
| V _{DD25} | A2 | G2 | In/Out | 2.5V Internally Regulated Voltage Output |
| WP | A1 | G1 | In | Digital Input. Write-Protect Input Pin, Active High |
| PWRGD | B1 | H1 | Out | Power Good Open-Drain Output. Indicates When Outputs are Power Good. Can be Used as System Power-On Reset. The Latency of This Signal May Be as Long as the ADC Latency. See Note 6 |
| SHARE_CLK | B2 | H2 | In/Out | Bidirectional Clock Sharing Pin. Connect a 5.49k Pull-Up Resistor to V _{DD33} |
| WDI/RESETB | B4 | H4 | In | Watchdog Timer Interrupt and Chip Reset Input. Connect a 10k Pull-Up Resistor to V _{DD33} . Rising Edge Resets Watchdog Counter. Holding This Pin Low for More Than t _{RESETB} Resets the Chip |
| FAULTB00 | C3 | J3 | In/Out | Open-Drain Output and Digital Input. Active Low Bidirectional Fault Indicator-00. Connect a 10k Pull-Up Resistor to V _{DD33} |
| FAULTB01 | D3 | K3 | In/Out | Open-Drain Output and Digital Input. Active Low Bidirectional Fault Indicator-01. Connect a 10k Pull-Up Resistor to V _{DD33} |
| FAULTB10 | C4 | J4 | In/Out | Open-Drain Output and Digital Input. Active Low Bidirectional Fault Indicator-10. Connect a 10k Pull-Up Resistor to V _{DD33} |
| FAULTB11 | D4 | K4 | In/Out | Open-Drain Output and Digital Input. Active Low Bidirectional Fault Indicator-11. Connect a 10k Pull-Up Resistor to V _{DD33} |

ピン機能

| ピン名称 | ピン | | ピンのタイプ | 説明 |
|----------|------------|------------|----------------|---|
| | デバイスA | デバイスB | | |
| SDA | C1 | J1 | In/Out | PMBus Bidirectional Serial Data Pin |
| SCL | D1 | K1 | In | PMBus Serial Clock Input Pin (400kHz Maximum) |
| ALERTB | E2 | L2 | Out | Open-Drain Output. Generates an Interrupt Request in a Fault/Warning Situation |
| CONTROL0 | E1 | L1 | In | Control Pin 0 Input |
| CONTROL1 | F1 | M1 | In | Control Pin 1 Input |
| ASEL0 | F3 | M3 | In | Ternary Address Select Pin 0 Input. Connect to V _{DD33} , GND or Float to Encode 1 of 3 Logic States |
| ASEL1 | F2 | M2 | In | Ternary Address Select Pin 1 Input. Connect to V _{DD33} , GND or Float to Encode 1 of 3 Logic States |
| REFP | F5 | M5 | Out | Reference Voltage Output |
| REFM | F4 | M4 | Out | Reference Return Pin |
| VDACP0 | E7 | L7 | Out | DAC0 Output |
| VDACM0 | E6* | L6* | Out | DAC0 Return. Connect to Channel 0 DC/DC Converter's GND Sense or Return to GND |
| VDACP1 | F10 | M10 | Out | DAC1 Output |
| VDACM1 | F9* | M9* | Out | DAC1 Return. Connect to Channel 1 DC/DC Converter's GND Sense or Return to GND |
| VDACP2 | E10 | L10 | Out | DAC2 Output |
| VDACM2 | E9* | L9* | Out | DAC2 Return. Connect to Channel 2 DC/DC Converter's GND Sense or Return to GND |
| VDACP3 | D10 | K10 | Out | DAC3 Output |
| VDACM3 | D9* | K9* | Out | DAC3 Return. Connect to Channel 3 DC/DC Converter's GND Sense or Return to GND |
| VDACP4 | C10 | J10 | Out | DAC4 Output |
| VDACM4 | C9* | J9* | Out | DAC4 Return. Connect to Channel 4 DC/DC Converter's GND Sense or Return to GND |
| VDACP5 | B10 | H10 | Out | DAC5 Output |
| VDACM5 | B9* | H9* | Out | DAC5 Return. Connect to Channel 5 DC/DC Converter's GND Sense or Return to GND |
| VDACP6 | A10 | G10 | Out | DAC6 Output |
| VDACM6 | A9* | G9* | Out | DAC6 Return. Connect to Channel 6 DC/DC Converter's GND Sense or Return to GND |
| VDACP7 | B7 | H7 | Out | DAC7 Output |
| VDACM7 | B6* | H6* | Out | DAC7 Return. Connect to Channel 7 DC/DC Converter's GND Sense or Return to GND |
| VPU | B3 | H3 | In | Common Connection for Internal Pull-Up Resistors |
| RPU1 | E3 | L3 | Out | General Purpose 10k Pull-Up Resistor 1 |
| RPU2 | D2 | K2 | Out | General Purpose 10k Pull-Up Resistor 2 |
| RPU3 | C2 | J2 | Out | General Purpose 10k Pull-Up Resistor 3 |
| RPU4 | E4 | L4 | Out | General Purpose 10k Pull-Up Resistor 4 |
| GND | C6, D5, D6 | J6, K5, K6 | Ground | Device A Ground Pins are Isolated from the Device B Ground Pins |
| DNC | C5 | J5 | Do Not Connect | Do Not Connect to This Pin |

* 未使用の V_{SENSEn} ピン、V_{SENSEm} ピン、または V_{DACm} ピンはいずれも、GND に接続する必要があります。

ブロック図



*NOTES: 1. ONLY 1/2 OF THE LTM2987 MODULE SHOWN
 2. THE TWO 8-CHANNEL LTC2977 HALVES ARE IDENTICAL AND COMPLETELY ISOLATED
 3. PIN NAMES REFER TO (DEVICE A, DEVICE B)

2987 B0

動作

概要

LTM2987は、独立した2つのLTC2977デバイスと、16チャンネル電源システム・マネージャを完成させるのに必要なほとんどの受動部品を備えています。LTM2987は、必要な受動部品を内蔵することで電源システム設計を簡素化し、BOMコストを削減し、プリント回路基板の配線効率を向上します。

LTM2987の各1/2部分は、独立した電源とグランド・ピンを備え、スタンドアロンのLTC2977と同様に動作します。この機能は、ソリューションの全体サイズを小さく保ちながらシステムの冗長性を向上するために使用できます。

デバイス動作、PMBus コマンド・セット、アプリケーション情報の詳細については、LTC2977のデータシートを参照してください。

デバイス・アドレス

LTM2987は独立した2つのLTC2977デバイスで構成されているため、LTM2987の各1/2部分に独自のアドレスを構

成する必要があります。LTM2987のI²C/SMBusアドレスは、独立したLTC2977デバイスと同じ方法で構成します。また、LTM2978はASELピンとMFR_I2C_BASE_ADDRESSのステートに関係なく、LTC2977のグローバルアドレスとSMBus Alert Responseアドレスに応答します。詳細については、LTC2977のデータシートの「デバイスのアドレス」セクションを参照してください。

MFR_SPECIAL_ID

LTM2987は、独自のMFR_SPECIAL_ID値によってLTC2977と区別されます。LTM2987のMFR_SPECIAL_IDの値を表1に示します。

表1. LTM2987のMFR_SPECIAL_IDの値

| LTM2987デバイス | MFR_SPECIAL_ID |
|-------------|----------------|
| デバイスA | 0x8010 |
| デバイスB | 0x8020 |

LTM2987

アプリケーション情報

概要

LTM2987は、16個のDC/DCコンバータについて、シーケンシング、マーゼニング、トリミング、出力電圧の過電圧/低電圧状態の監視、フォルト管理、および電圧の読み出しが可能なパワー・システム・マネージャです。入力電圧およびLTM2987の接合部温度の読み出しも可能です。奇数番号のチャンネルは、電流検出抵抗電圧の読み出しのために構成できます。SHARE_CLK、FAULTB、CONTROLピンを使用すると、複数のLTM2987を同期動作できます。LTM2987では、PMBus準拠のインタフェースとコマンド・セットが使用されます。

別の方法は、外部の3.3V電源を直接V_{DD33}ピンに印加することで、3.13V～3.47Vの電圧を使用します。V_{PWR}はV_{DD33}ピンに接続します。図2を参照してください。この場合、V_{DD33}(A)とV_{DD33}(B)は相互に接続できます。この第2の方法でもすべての機能が使用できます。V_{OUT_EN}[0:3]ピンとV_{SENSE}ピンのバイアスにはより高い電圧が必要ですが、これはV_{DD33}からチャージ・ポンプで生成されます。

LTM2987の一方のデバイスへの電源供給方法は他方のデバイスへの電源供給方法に影響しません。どちらの方法も、任意の組み合わせで使用できます。

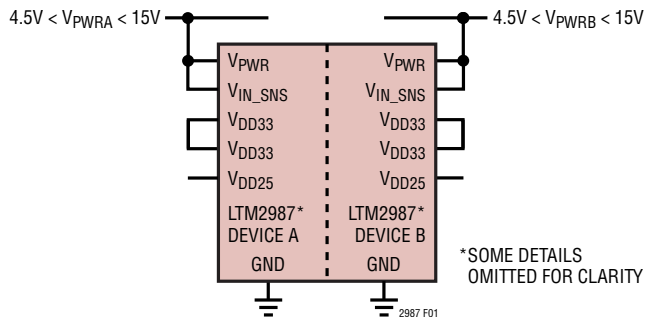


図1. 中間バスからのLTM2987への直接電力供給

LTM2987への電力供給

LTM2987への電力供給は2つの方法があります。第1の方法は4.5V～15VをV_{PWR}ピンに印加することです。図1を参照してください。内部のリニア・レギュレータがV_{PWR}を3.3Vに変換し、これで各デバイスの内部回路すべてをドライブします。LTM2987の各1/2部分は独立した電圧レギュレータを備えているため、V_{DD33}(A)ピンとV_{DD33}(B)ピンは相互に接続しないください。

アプリケーション回路

非専用のプルアップ抵抗

LTM2987モジュールの各1/2部分は、4つの非専用の10kプルアップ抵抗を備えています(図3参照)。V_{PU}ピンに共通のプルアップ電圧が印加され、個別のプルアップ抵抗がR_{PU1}、R_{PU2}、R_{PU3}、R_{PU4}上にあります。これらのプルアップ抵抗はSDA、SCL、ALERTB、またはFAULTB_{zn}のオープンドレイン・ピンに使用できます。その場合、共通のプルアップ電圧V_{PU}を3.3V電源に接続する必要があります。レイアウトを簡単にするため、V_{PU}ピンはV_{DD33}ピンの近くにあります。

アンチエイリアシング・フィルタに関する検討事項

動作に必要なほとんどの受動部品はLTM2987に内蔵されているため、外付けのフィルタ部品は必要ありません。

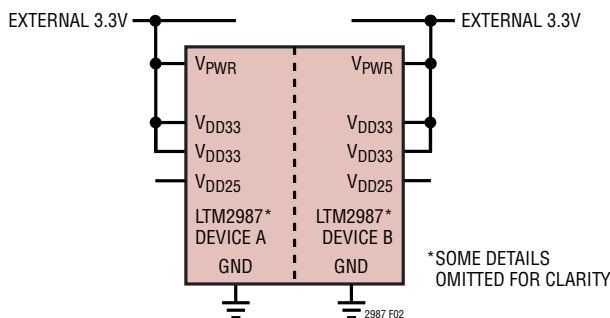


図2. 外部3.3V電源からのLTM2987への電力供給

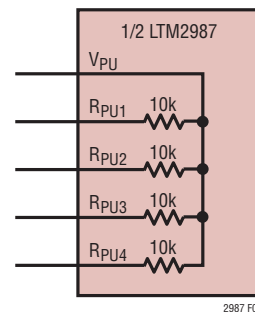


図3. 非専用のプルアップ抵抗

アプリケーション情報

V_{IN}の検出

V_{IN}以外の電圧は、V_{IN_SNS}ピンを使用して監視できます。各V_{IN_SNS}ピンは、校正された内部分割器を備えており、最高15Vの電圧を直接検出できます。

未使用のADC検出入力

未使用のADC検出入力(V_{SENSE_{Pn}}またはV_{SENSE_{Mn}})はすべてGNDに接続してください。図4に示すように、これらの入力を取り外し可能なカードに接続されていて、かつ、ある状態でフローティング状態のままになる可能性があるシステムでは、これらの入力は100k抵抗を使ってGNDに接続する必要があります。

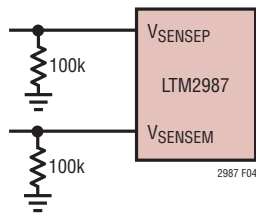


図4. 未使用の入力をGNDに接続

PCBのアセンブリとレイアウトに関する推奨事項

バイパス・コンデンサの配置

必要なバイパス・コンデンサはすべてLTM2987に内蔵されています。バイパス・コンデンサを追加する必要はありません。PCBレイアウトは、優れたレイアウトのガイドラインに従う必要があります。電力およびグランド専用の層を備えた多層PCBを推奨します。電源ノイズを最小限に抑え、デバイスが正常に動作できるようにするには、電力とグランドの接続が低抵抗かつ低インダクタンスであることが重要です。

設計のチェックリスト

I²C

- LTM2987の各1/2部分は一意のアドレスになるように構成する必要があります。システム・プログラミングを簡単にするには、一意のハードウェアASEL_n値を推奨します。
- アドレス選択ピン(ASEL_n)は3レベルのピンです。LTC2977のデータシートの表1を参照してください。
- アドレスを調べて、バス上の他のデバイスおよびグローバル・アドレスと衝突しないかどうか確認してください。

出力イネーブル

- すべてのV_{OUT_EN_n}ピンに適切なプルアップ抵抗を使用してください。
- V_{OUT_EN_n}ピンの絶対最大定格を超えていないことを確認してください。

V_{IN}の検出

- V_{IN}を検出するのに抵抗分割器を外付けする必要はありません。V_{IN_SNS}には校正済みの抵抗分割器が既に内蔵されています。

ロジック信号

- デジタル・ピン(SCL、SDA、ALERTB、FAULTB_{zn}、CONTROL_n、SHARE_CLK、WDI、ASEL_n、PWRGD)の絶対最大定格を超えていないことを確認してください。
- システム内のすべてのSHARE_CLKピンを互いに接続し、5.49kの抵抗で3.3Vにプルアップしてください。
- CONTROL_nピンはフロート状態のままにしないでください。10kの抵抗で3.3Vにプルアップしてください。

10kの抵抗を使用して、WDI/RESETBをVDD33に接続します。コンデンサをWDI/RESETBピンに接続してはなりません。

- WPをVDD33またはGNDのいずれかに接続します。このピンはフロート状態のままにしないでください。

不使用の入力

- V_{SENSE_{Pn}}ピン、V_{SENSE_{Mn}}ピン、およびDACM_nピンの未使用ピンはすべてGNDに接続してください。不使用のピンをフロート状態にしないでください。

DACの出力

- 必要なマージン範囲を達成するために適切な抵抗を選択してください。LTpowerPlayの抵抗選択ツールが役立ちます。

電源

- VPWRから電力を供給している場合、VDD33(A)ピンとVDD33(B)ピンを相互に接続してはなりません。各VDD33ピンは、独立した内部レギュレータを備えています。

より詳細な設計上の検討事項と回路図のチェックリストについては、LTpowerPlayのヘルプ・メニューを参照してください。

パッケージ

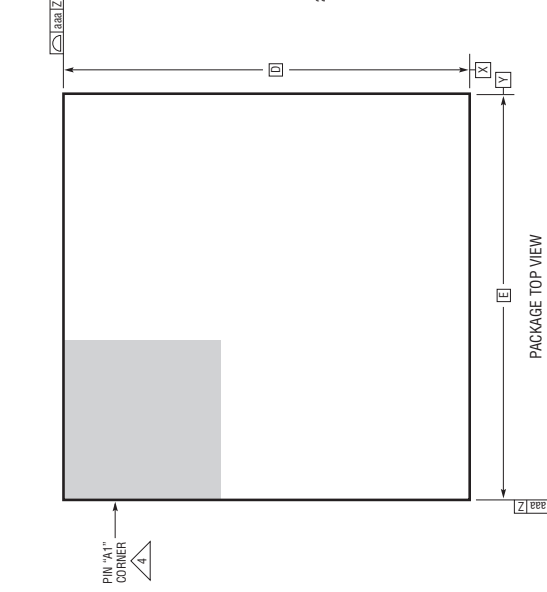
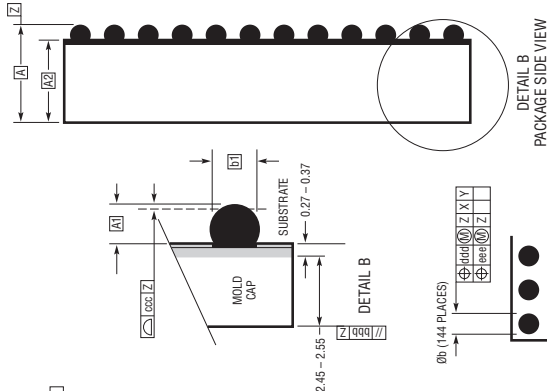
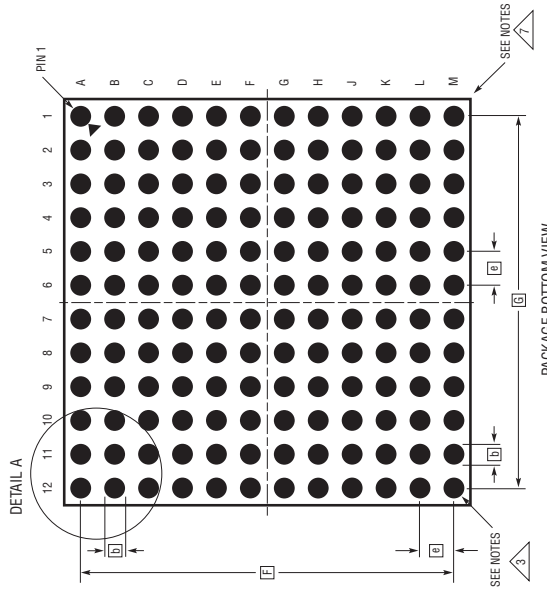
LTM2987の部品BGAピン配置(上面図)

| | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | |
|-------|---|----------|-----------|----------|----------|---------|----------|----------|----------|--------|--------|----------|----------|
| デバイスA | A | WP | VDD25 | VDD33 | VDD33 | VIN_SNS | VSENSEM7 | VSENSEP7 | VOUT_EN6 | VDACM6 | VDACP6 | VSENSEM6 | VSENSEP6 |
| | B | PWRGD | SHARE_CLK | VPU | WDI | VPWR | VDACM7 | VDACP7 | VOUT_EN5 | VDACM5 | VDACP5 | VSENSEM5 | VSENSEP5 |
| | C | SDA | RPU3 | FAULTB00 | FAULTB10 | DNC | GND | VOUT_EN7 | VOUT_EN4 | VDACM4 | VDACP4 | VSENSEM4 | VSENSEP4 |
| | D | SCL | RPU2 | FAULTB01 | FAULTB11 | GND | GND | VOUT_EN0 | VOUT_EN3 | VDACM3 | VDACP3 | VSENSEM3 | VSENSEP3 |
| | E | CONTROL0 | ALERTB | RPU1 | RPU4 | VIN_EN | VDACM0 | VDACP0 | VOUT_EN2 | VDACM2 | VDACP2 | VSENSEM2 | VSENSEP2 |
| | F | CONTROL1 | ASEL1 | ASEL0 | REFM | REFP | VSENSEM0 | VSENSEP0 | VOUT_EN1 | VDACM1 | VDACP1 | VSENSEM1 | VSENSEP1 |
| デバイスB | G | WP | VDD25 | VDD33 | VDD33 | VIN_SNS | VSENSEM7 | VSENSEP7 | VOUT_EN6 | VDACM6 | VDACP6 | VSENSEM6 | VSENSEP6 |
| | H | PWRGD | SHARE_CLK | VPU | WDI | VPWR | VDACM7 | VDACP7 | VOUT_EN5 | VDACM5 | VDACP5 | VSENSEM5 | VSENSEP5 |
| | J | SDA | RPU3 | FAULTB00 | FAULTB10 | DNC | GND | VOUT_EN7 | VOUT_EN4 | VDACM4 | VDACP4 | VSENSEM4 | VSENSEP4 |
| | K | SCL | RPU2 | FAULTB01 | FAULTB11 | GND | GND | VOUT_EN0 | VOUT_EN3 | VDACM3 | VDACP3 | VSENSEM3 | VSENSEP3 |
| | L | CONTROL0 | ALERTB | RPU1 | RPU4 | VIN_EN | VDACM0 | VDACP0 | VOUT_EN2 | VDACM2 | VDACP2 | VSENSEM2 | VSENSEP2 |
| | M | CONTROL1 | ASEL1 | ASEL0 | REFM | REFP | VSENSEM0 | VSENSEP0 | VOUT_EN1 | VDACM1 | VDACP1 | VSENSEM1 | VSENSEP1 |

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

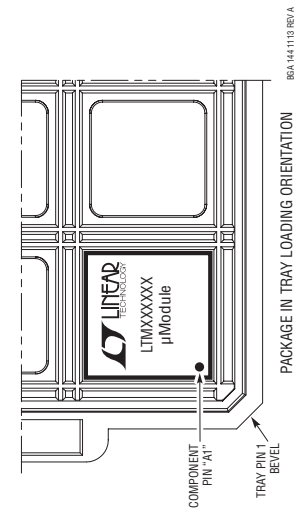
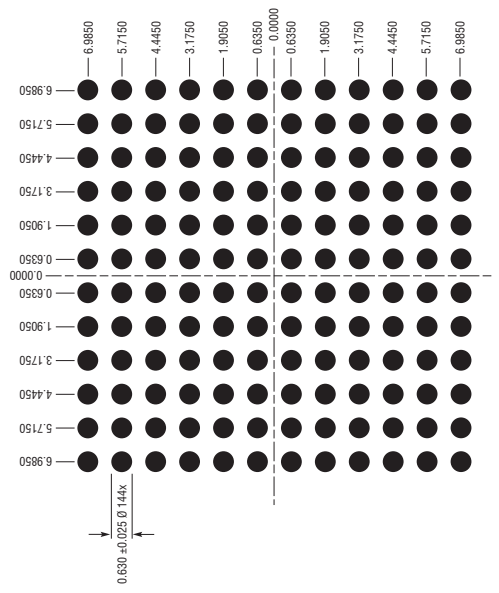
BGA Package
144-Lead (15mm × 15mm × 3.42mm)
 (Reference LTC DWG # 05-08-1946 Rev A)



- NOTES:**
1. 寸法と許容誤差はASME Y14.5M-1994による
 2. すべての寸法はミリメートル
 3. ボールの指定は「JESD MS-Q28 および JEP95」による
 4. ピン #1 の識別マークの詳細はオプションだが、示された領域内になければならない。ピン #1 の識別マークはモールドまたはマーキングにすることができる
 5. 主テーム、Zはシーティングプレーン
 6. はんだボールは、元素構成比がスズ(Sn)96.5%、銀(Ag)3.0%、銅(Cu)0.5%の合金とする。
 7. パッケージの行と列のラベルは、μModule 製品間で異なります。各パッケージのレイアウトを十分にご確認ください。



| DIMENSIONS | | | | NOTES |
|------------|------|-------|------|----------------------------|
| SYMBOL | MIN | NOM | MAX | |
| A | 3.22 | 3.42 | 3.62 | |
| A1 | 0.50 | 0.60 | 0.70 | |
| A2 | 2.72 | 2.82 | 2.92 | |
| b | 0.60 | 0.75 | 0.90 | |
| b1 | 0.60 | 0.63 | 0.66 | |
| D | | 15.0 | | |
| E | | 15.0 | | |
| e | | 1.27 | | |
| F | | 13.97 | | |
| G | | 13.97 | | |
| aaa | | | 0.15 | |
| bbb | | | 0.10 | |
| ccc | | | 0.20 | |
| ddd | | | 0.30 | |
| eee | | | 0.15 | |
| | | | | TOTAL NUMBER OF BALLS: 144 |



標準的応用例

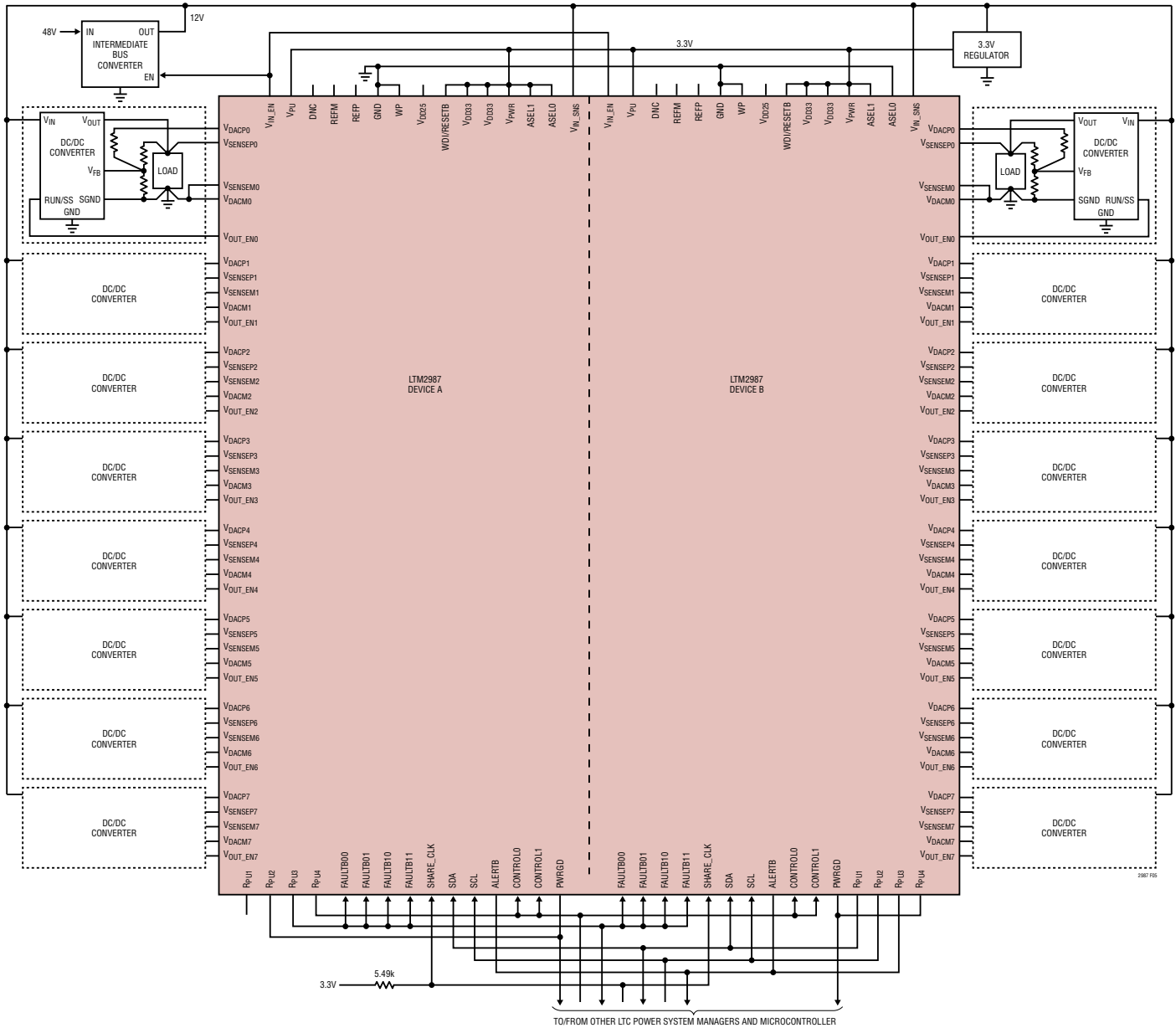


図5. 外付け3.3Vデバイス電源を持つLTM2987 16チャンネル・アプリケーション回路

関連製品

| 製品番号 | 説明 | 注釈 |
|---------|--|--|
| LTC2970 | デュアルI ² C電源モニタおよびマーージニング・コントローラ | 5V~15V、全未調整誤差が0.5%の14ビットADC、8ビットDAC、温度センサー |
| LTC2974 | 4チャンネルPMBusパワーシステム・マネージャ | 全未調整誤差が0.25%の16ビットADC、電圧/電流/温度の監視および管理 |
| LTC2977 | 8チャンネルPMBusパワーシステム・マネージャ | 全未調整誤差が0.25% TUE 16ビットADC、電圧/温度の監視および管理 |
| LTC3880 | デュアル出力PolyPhase降圧DC/DCコントローラ | 全未調整誤差が0.5%の16ビットADC、電圧/電流/温度の監視および管理 |
| LTC3883 | シングル出力PolyPhase降圧DC/DCコントローラ | 全未調整誤差が0.5%の16ビットADC、電圧/電流/温度の監視および管理 |

2987f