

EEPROMを内蔵した プログラム可能な 6 電圧スーパーバイザ

特長

- 6つの電源を監視
- UVおよびOVの作動点をI²Cで調整可能
- 保証しきい値精度: ±1%
- I²C/SMBus インタフェース
- EEPROM内蔵
- 1チャンネル当たりのプログラム可能なしきい値: 256種類
- 1チャンネル当たり最大3つの範囲設定
- 2つの汎用入力
- 3つの汎用入力/出力
- プログラム可能な出力遅延
- 電源電圧範囲: 3.4V ~ 13.9V
- 電源電圧の電力を共有: V1 ~ V4
- 5mm×4mmの16ピンDFNパッケージおよびSSOPパッケージ

アプリケーション

- 高可用性のコンピュータ・システム
- ネットワーク・サーバ
- 通信機器
- データ・ストレージ

LT, LTC, LTM, Linear Technology および Linear のロゴは、リニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

概要

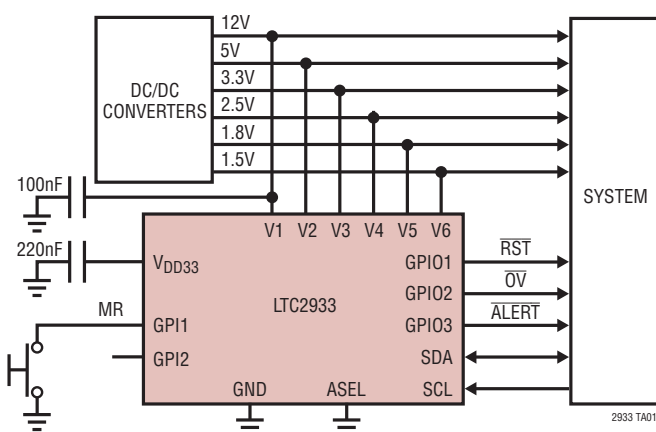
LTC[®]2933 は、最大6つの電源電圧入力を同時にモニタできるEEPROM書き換え可能な電圧スーパーバイザです。各電圧検出器は、さまざまな範囲および増分でプログラム可能な過電圧/低電圧しきい値の機能を備えています。

2つの汎用入力(GPI)は、プログラム可能な手動リセット(MR)入力、UVディスエーブル(UVDIS)入力、マージン(MARG)入力、または補助コンパレータ(AUXC)入力として設定できます。3つの汎用ピン(GPIO)は入力動作または出力動作に応じて設定できます。GPIOピンは、入力として設定した場合、出力として設定した他のGPIOに対応付けることができます。GPIOピンはALERT出力またはフォルト出力として設定することもできます。フォルトはプログラム可能な復旧時間の遅延を使用して設定できます。出力のタイプおよび極性を設定することもできます。

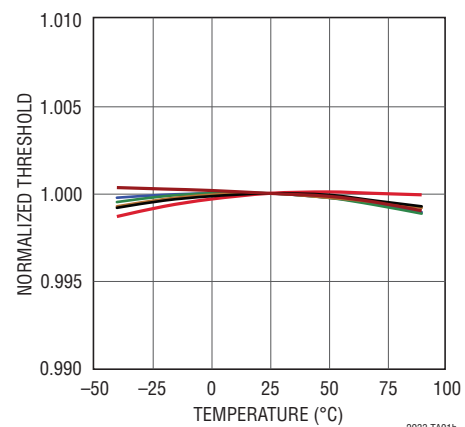
状態レジスタと履歴レジスタはフォルトを記録し、I²Cインタフェースを介してポーリングすることができます。フォルト・ログのスナップショットも内部のEEPROMにバックアップされます。すべてのパラメータはI²Cインタフェースを介してプログラムできます。環境設定EEPROMにより、ソフトウェアを追加せずに自律動作がサポートされます。

標準的応用例

高精度な複数電源スーパーバイザ



正規化されたV1~V6
しきい値と温度



LTC2933

絶対最大定格 (Note 1)

電源電圧:

V1 から GND -0.3V ~ 14V
 V2、V3、V4 から GND -0.3V ~ 6V

入力/出力電圧:

SDA、SCL、GPIO1、GPIO2、V5、V6 -0.3V ~ 6V
 GPIO1、GPIO2、GPIO3 -0.3V ~ 14V
 V_{DD33} -0.3V ~ 3.6V
 ASEL -0.3V ~ V_{DD33}

動作温度範囲:

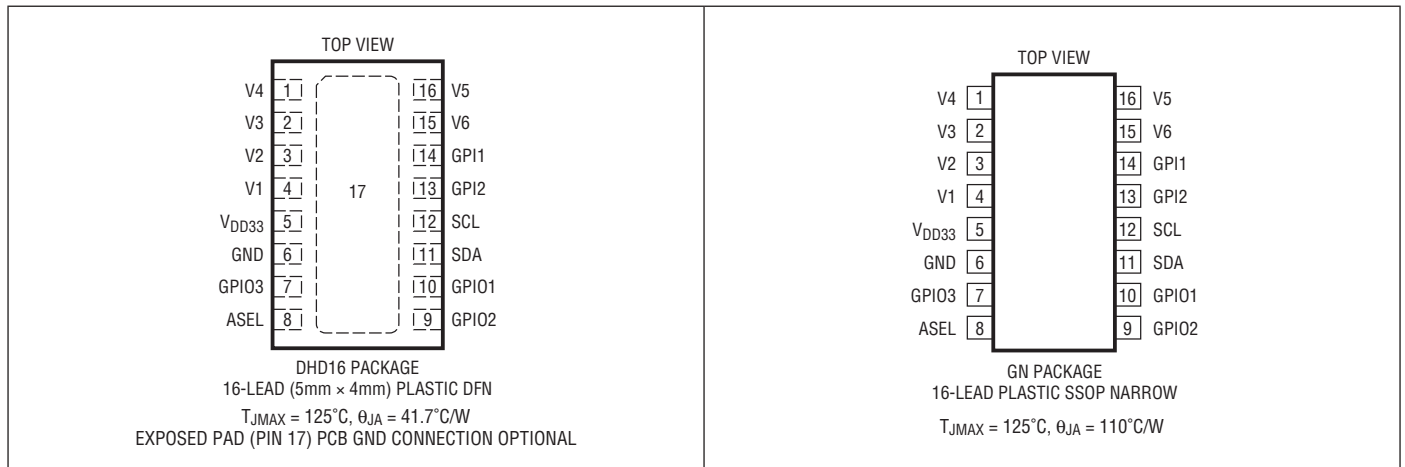
LTC2933C 0°C ~ 70°C
 LTC2933I -40°C ~ 85°C

保存温度範囲 -65°C ~ 125°C

リード温度範囲 (半田付け、10 秒):

SSOP パッケージ 300°C

ピン配置



発注情報

無鉛仕上げ	テープ・アンド・リール	製品マーキング*	パッケージ	温度範囲
LTC2933CDHD#PBF	LTC2933CDHD#TRPBF	2933	16-Lead (5mm × 4mm) Plastic DFN	0°C to 70°C
LTC2933IDHD#PBF	LTC2933IDHD#TRPBF	2933	16-Lead (5mm × 4mm) Plastic DFN	-40°C to 85°C
LTC2933CGN#PBF	LTC2933CGN#TRPBF	2933	16-Lead Plastic SSOP	0°C to 70°C
LTC2933IGN#PBF	LTC2933IGN#TRPBF	2933	16-Lead Plastic SSOP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ および $V_1 = 12\text{V}$ での値。(Note 1、2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
電源特性							
V_n	Supply Voltage Range	V1	●	3.4	13.9	V	
		V2 to V4	●	3.4	5.8	V	
V_{DD33}	V_{DD33} Regulator Output Voltage	$I_{DD33} = -1\text{mA}$	●	3.22	3.3	3.37	V
I_{DD}	V_{DD33} Regulator Current Limit	$V_{DD33} = 0\text{V}$	●	-5.5		mA	
$I_{7\text{SUP}}$	V1 to V4 Supply Current	Highest Voltage Supplies Current	●		0.7	mA	
		Writing to EEPROM			1.5	mA	
電圧スーパーバイザ特性							
$V_{1\text{RANGE}}$	V1 Monitoring Range	Medium Range	●	1	5.8	V	
		High Range	●	2.5	13.9	V	
$V_{2\text{RANGE}}$ to $V_{6\text{RANGE}}$	V2 to V6 Monitoring Range	Precision Range	●	0.2	1.2	V	
		Low Range	●	0.5	3	V	
		Medium Range	●	1	5.8	V	
$V_{1\text{STEP}}$	V1 Threshold Programming Step (LSB)	Medium Range		20		mV	
		High Range		50		mV	
$V_{2\text{STEP}}$ to $V_{6\text{STEP}}$	V2 to V6 Threshold Programming Step (LSB)	Precision Range		4		mV	
		Low Range		10		mV	
		Medium Range		20		mV	
$V_{1\text{ERR}}$	V1 Threshold Accuracy	Medium Range, $3\text{V} < V_1 < 5.8\text{V}$	●		± 1.5	%	
		Medium Range, $1\text{V} < V_1 < 3\text{V}$	●		± 45	mV	
		High Range, $7.5\text{V} < V_1 < 13.9\text{V}$	●		± 1.5	%	
		High Range, $2.5\text{V} < V_1 < 7.5\text{V}$	●		± 112.5	mV	
$V_{2\text{ERR}}$ to $V_{6\text{ERR}}$	V2 to V6 Threshold Accuracy	Precision Range, $0.6\text{V} < V_n < 1.2\text{V}$	●		± 1	%	
		Precision Range, $0.2\text{V} < V_n < 0.6\text{V}$	●		± 6	mV	
		Low Range, $1.5\text{V} < V_n < 3\text{V}$	●		± 1	%	
		Low Range, $0.5\text{V} < V_n < 1.5\text{V}$	●		± 15	mV	
		Medium Range, $3\text{V} < V_n < 5.8\text{V}$	●		± 1	%	
		Medium Range, $1\text{V} < V_n < 3\text{V}$	●		± 30	mV	
R_{IN}	V_n Input Impedance	Low, Medium and High Range	●	200		k Ω	
I_{IN}	V_n Input Current	Precision Range, V2 to V4 = 1.2V	●		± 2	μA	
		Precision Range, V5 to V6 = 1.2V	●		± 10	nA	
t_{RT}	V_n Comparator Response Time	2LSB of Overdrive	●	100		μs	
		20LSB of Overdrive		25	40	μs	
手動リセット特性							
t_{MRI}	Input Pulse Width	Active Low	●	5		μs	
t_{MRR}	Glitch Rejection			1		μs	
GPIn 特性							
V_{TH}	Input Threshold Voltage		●	0.6	1	1.4	V
I_{LEAK}	Leakage Current	$V_{\text{GPI}} = 6\text{V}$	●		± 2	μA	
I_{PU}	Internal Pull-Up Current	$V_{\text{GPI}} = 2\text{V}$	●	-5	-15	-30	μA

LTC2933

電気的特性 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ および $V_I = 12\text{V}$ での値。(Note 1、2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
補助コンパレータ特性						
V_{ACIN}	Input Threshold Voltage		● 0.49	0.5	0.51	V
I_{ACIN}	Input Current	Input Voltage = 0.5V	●		±20	nA
t_{ACRT}	Response Time	40mV Overdrive		9		μs
GPIO_n 特性						
V_{OL}	Output Low Voltage	$I_{SINK} = 3\text{mA}$	●		0.4	V
V_{ITH}	Input Threshold Voltage		● 0.6	1	1.4	V
I_{LEAK}	Leakage Current	$V_{GPIO} = 13.9\text{V}$	●		±2	μA
I_{PU}	Internal Pull-Up Current	$V_{GPIO} = 2\text{V}$	● -5	-15	-30	μA
t_{DRO}	Programmable Output Delay-on-Release	000b	●	0.001	0.050	ms
	GPIO1_DELAY_ON_RELEASE,	001b	●	1.1	2.2	ms
	GPIO2_DELAY_ON_RELEASE and	010b	●	4.5	8.7	ms
	GPIO3_DELAY_ON_RELEASE	011b	●	17	34	ms
		100b	●	35	69	ms
		101b	●	143	275	ms
		110b	●	286	550	ms
		111b	●	1140	2200	ms
EEPROM 特性						
Retention	Retention		● 10			Years
Endurance	Endurance		● 10,000			Cycles
t_{EFS}	Fault Storage Time	Backup Fault Storage Operation		10		ms
t_{EPR}	Programming Time	I ² C NACK's During STORE_USER Operation		100		ms
t_{ERU}	Restore Time	RESTORE_USER Command		1		ms
デジタル入力 SCL、SDA						
V_{IH}	High Level Input Voltage		● 2			V
V_{IL}	Low Level Input Voltage		●		0.8	V
V_{HYST}	Input Hysteresis (Note 4)			40		mV
I_{LEAK}	Input Leakage Current	SCL, SDA = GND to 5.5V	● -1		1	μA
デジタル出力 SDA						
V_{OL}	Digital Output Low Voltage	$I_{SINK} = 3\text{mA}$	●		0.4	V
デジタル入力 ASEL						
V_{IH}	Input High Threshold Voltage		●		$V_{DD33} - 0.4$	V
V_{IL}	Input Low Threshold Voltage		● 0.4			V
$I_{IH,IL}$	High, Low Input Current	ASEL = 0, V_{DD33}	● -20		20	μA
I_{FLOAT}	Hi-Z Input Current	$0.5\text{V} < \text{ASEL} < V_{DD33} - 0.5\text{V}$	● -10		10	μA
シリアル・バスのタイミング特性 (Note 3)						
f_{SCL}	Serial Clock Frequency		● 10		400	kHz
t_{LOW}	Serial Clock LOW Period		● 1.3			μs
t_{HIGH}	Serial Clock HIGH Period		● 0.6			μs
t_{BUF}	Bus Free Time Between STOP and START		● 1.3			μs
$t_{HD:STA}$	START Condition Hold Time		● 600			ns

2933f

電気的特性 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ および $V_1 = 12\text{V}$ での値。(Note 1、2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$t_{\text{SU:STA}}$	START Condition Setup Time		●	600		ns
$t_{\text{SU:STO}}$	STOP Condition Setup Time		●	600		ns
$t_{\text{HD:DAT}}$	Data Hold Time	LTC2933 Receiving Data	●	0		ns
		LTC2933 Transmitting Data	●	300	900	ns
$t_{\text{SU:DAT}}$	Data Setup Time		●	100		ns
t_{SP}	Pulse Width of Spike Suppressed			100		ns
$t_{\text{TIMEOUT_BUS}}$	Time Allowed to Complete Any Command After Which Time SDA Will Be Released and Command Terminated			32		ms

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: デバイスのピンに流れ込む電流はすべて正。デバイスのピンから流れ出す電流はすべて負。注記がない限り、全ての電圧はグランドを基準にしている。

Note 3: SCLとSDAの最大容量性負荷、 C_B は400pF。データとクロックの立ち上がり時間(t_r)と立ち下がり時間(t_f)は次のとおり:

$$(20 + 0.1 \cdot C_B)(\text{ns}) < t_r < 300\text{ns},$$

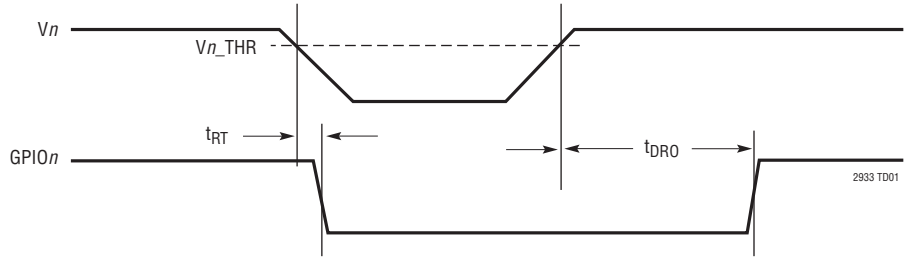
$$(20 + 0.1 \cdot C_B)(\text{ns}) < t_f < 300\text{ns}$$

C_B = 1本のバスラインの容量(pF)。SCLとSDAの外部プルアップ電圧、 V_{IO} は $3\text{V} < V_{IO} < 5.5\text{V}$ 。

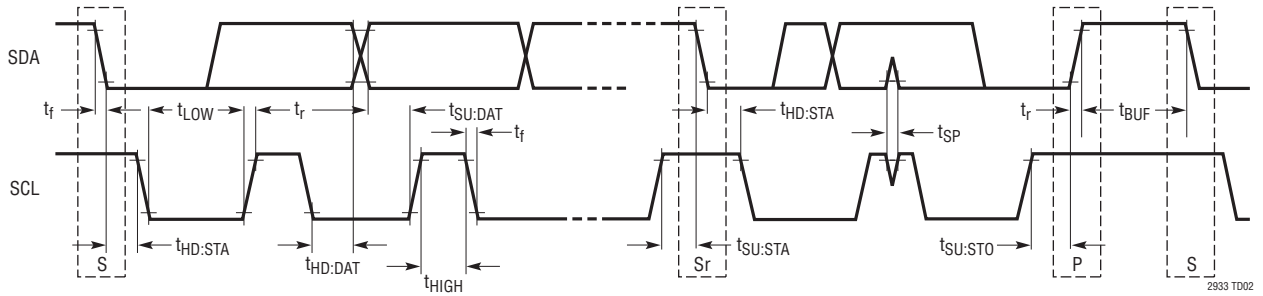
Note 4: 設計によって保証されているが、直接はテストされない。

タイミング図

Vn スーパーバイザのタイミング図

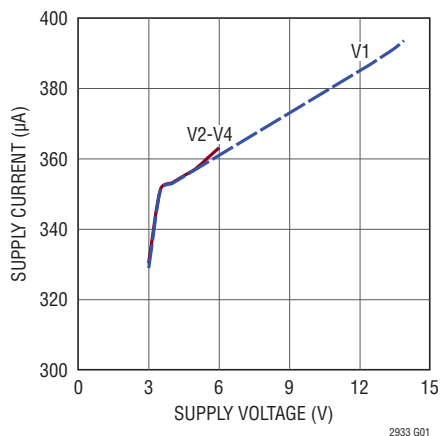


I²Cのタイミング図

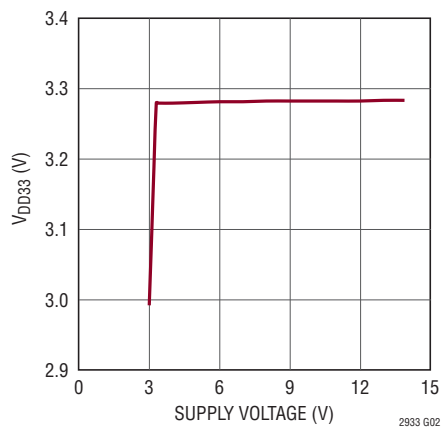


標準的性能特性

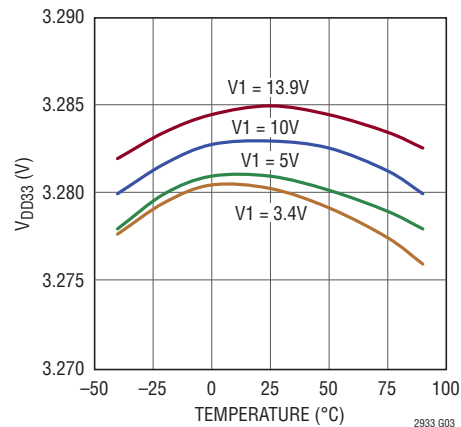
V1 ~ V4 電源電流と電源電圧



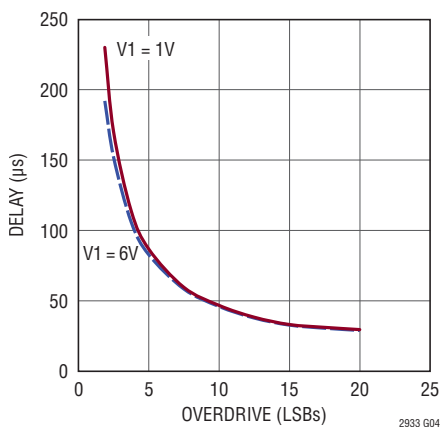
V_{DD33} と電源電圧



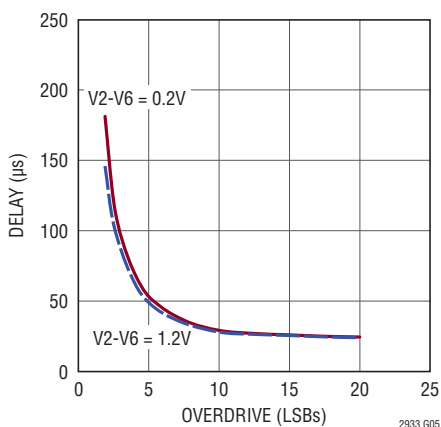
V_{DD33} と温度



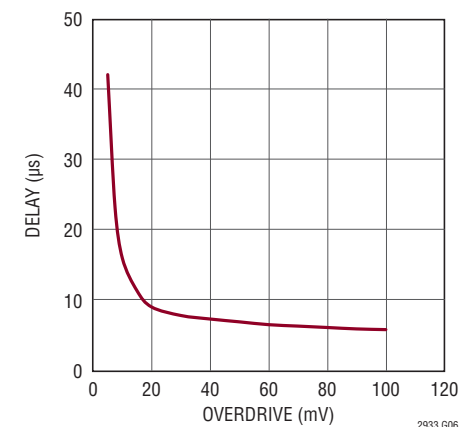
V1 コンパレータ応答時間と
オーバードライブ



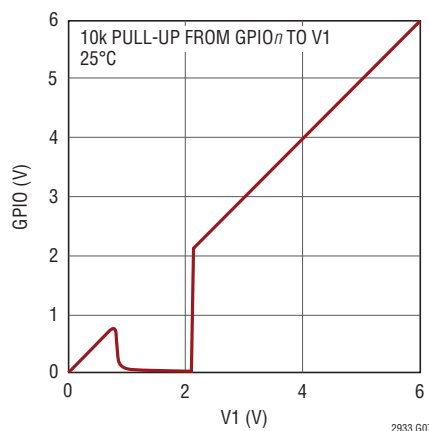
V2 ~ V6 コンパレータ応答時間と
オーバードライブ



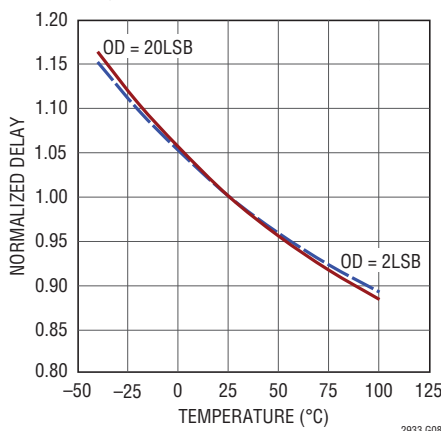
補助コンパレータ応答時間と
オーバードライブ



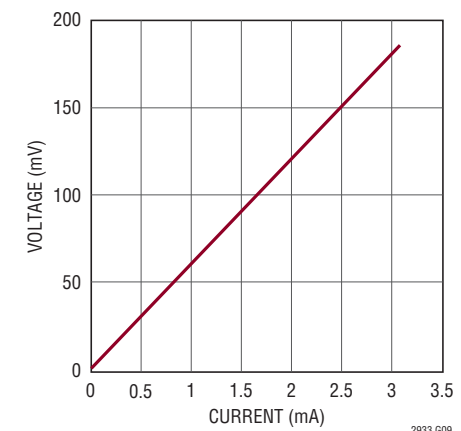
パワーアップ中の GPIO ピン



正規化された GPIO 遅延と温度



GPIO 電圧と出力シンク電流



ピン機能

ASEL : 3レベルのI²Cバスアドレス選択。グラウンド、V_{DD33}に接続するか、未接続にして3つのアドレスから1つを選択できます。

露出パッド(DFNパッケージのみ) : グラウンド。露出パッドは開放のままにするか、デバイスのグラウンドに接続することができます。

GND : グラウンド。

GPIO1, GPIO2, GPIO3 : 汎用入出力。各GPIOは、入力、オープンドレイン出力、ウィークプルアップ出力のいずれかとして構成できます。出力極性はプログラム可能です。出力として構成した場合、これらのピンは、プログラム可能な復旧時間の遅延の後、選択可能なUV条件、OV条件、 $\overline{\text{MR}}$ 、補助コンパレータ出力、または他の入力として構成されたGPIO_nに応答します。これらのピンは、SMBus標準に準じた $\overline{\text{ALERT}}$ としても構成できます。入力として構成した場合、各ピンは、他の任意の出力にマッピングできます。これらのピンは、オプションでV_{DD33}への15 μ Aのプルアップを持ちます。使用しないGPIOピンはV_{DD33}に接続するか、ピンのプルアップをイネーブルにします。

GPI1, GPI2 : 汎用入力。次の4つのいずれかとして構成できます(重複なし)。

- 手動リセット($\overline{\text{MR}}$)入力、アクティブ“L”、V_{DD33}への15 μ Aプルアップ
- UVデイスエーブル(UV_{DIS})、アクティブ“L”、V_{DD33}への15 μ Aプルアップ。出力はUVフォルトを無視します。
- マージン($\overline{\text{MARG}}$)、アクティブ“L”、V_{DD33}への15 μ Aプルアップ。出力はUVフォルトとOVフォルトの両方を無視します。
- Hi-Z補助コンパレータ(AUXC)入力。極性をプログラム可能。

SCL : I²Cシリアル・クロック(最大400kHz)。外付けのプルアップ抵抗が必要です。

SDA : I²Cシリアル・データ。外付けのプルアップ抵抗が必要です。

V1 : 高電圧スーパーバイザ入力。1~5.8Vの20mV刻み(中範囲)または2.5~13.9Vの50mV刻み(高範囲)でプログラム可能なしきい値。デバイスの電源として使用する場合、このピンを0.1 μ F(もしくはそれ以上)のコンデンサを使用してグラウンドにバイパスし、最小3.4Vの電圧を低インピーダンス接続で印加します。V1からV4までで最も高い電圧が電源電圧として自動的に選択されます。使用しない場合はグラウンドに接続します。未使用チャンネルの詳細については、「アプリケーション情報」のセクションを参照してください。

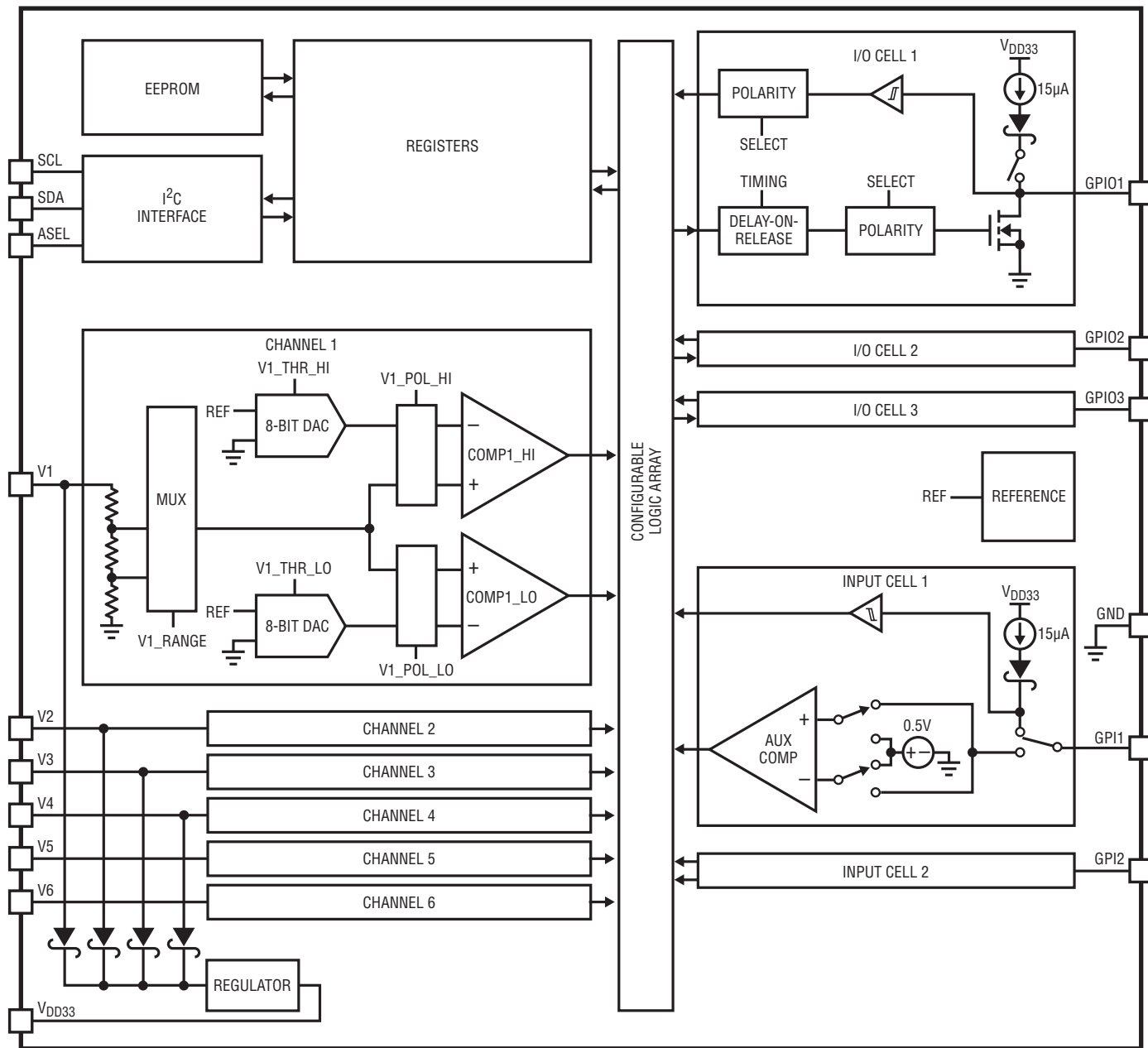
V2~V4 : 低電圧スーパーバイザ入力。0.2V~1.2Vの4mV刻み(高精度範囲)、0.5V~3Vの10mV刻み(低範囲)、または1V~5.8Vの20mV刻み(中範囲)でプログラム可能なしきい値。デバイスの電源として使用する場合、このピンを0.1 μ F(もしくはそれ以上)のコンデンサを使用してグラウンドにバイパスし、最小3.4Vの電圧を低インピーダンス接続で印加します。V1からV4までで最も高い電圧が電源電圧として自動的に選択されます。使用しない場合はグラウンドに接続します。未使用チャンネルの詳細については、「アプリケーション情報」のセクションを参照してください。

V5~V6 : 低電圧スーパーバイザ入力。0.2V~1.2Vの4mV刻み(高精度範囲)、0.5V~3Vの10mV刻み(低範囲)、または1V~5.8Vの20mV刻み(中範囲)でプログラム可能なしきい値。使用しない場合はグラウンドに接続します。未使用チャンネルの詳細については、「アプリケーション情報」のセクションを参照してください。

V_{DD33} : 3.3V内部レギュレータの出力。グラウンドへの220nFコンデンサが必要です。

ピン名称	ピンの種類	ピン(DFN)	ピン(SSOP)
V4	In	1	1
V3	In	2	2
V2	In	3	3
V1	In	4	4
V _{DD33}	Out	5	5
GND	Ground	6	6
GPIO3	In/Out	7	7
ASEL	In	8	8
GPIO2	In/Out	9	9
GPIO1	In/Out	10	10
SDA	In/Out	11	11
SCL	In	12	12
GPI2	In	13	13
GPI1	In	14	14
V6	In	15	15
V5	In	16	16
Exposed Pad		17	N/A

ブロック図



2933 BD

動作

LTC2933は、次の動作を行うことができます。

- I²Cバス・プログラミング・コマンドを受信可能
- プログラムされたフォルト制限について、最大6つの入力を同時にモニタ可能
- 1チャンネル当たり2つの独立したコンパレータを使用して、OV/UVフォルトをモニタするよう構成可能
- 手動リセット
- 2つの汎用入力は、手動リセット ($\overline{\text{MR}}$)、低電圧ディセーブル ($\overline{\text{UVDIS}}$)、マージン ($\overline{\text{MARG}}$)、または補助コンパレータ (AUXC) 入力として構成可能
- 3つの汎用入出力 (GPIO_n) は、フォルトの出力、または GPI_n または他の GPIO_n からの入力として構成可能
- 各汎用出力の極性とタイプ (オープンドレインまたはウィーク・プルアップ) を個別に選択可能
- 各汎用出力について (その状態が内部的にクリアされる時点に関する) 復旧時間の応答遅延を個別に選択可能
- 電圧フォルト、入力の論理状態に応じて割り込み ($\overline{\text{ALERT}}$) 信号を生成
- レジスタの内容をEEPROMに保存
- 電圧およびタイミング・フォルトの履歴をEEPROMに保存
- EEPROMの内容を動作メモリに、I²Cコマンドによって起動時に復元
- 電圧フォルトのステータスおよび履歴をレポート
- 動作メモリのソフトウェア書き込み保護

しきい値の精度

LTC2933のしきい値精度仕様は±1%で、スーパーバイザのしきい値の許容差が大きいことでシステムの信頼性が向上します。精度が低い電圧スーパーバイザでは、必要なシステム電圧マージンが大きくなります。そのため、システムが誤動作する可能性が高くなります。

たとえば、5V±10%の電源を使用する場合、電圧が4.5V～5.5Vの範囲で変動するため、電源供給先の回路がその範囲内で確実に動作する必要があります。理想的な完全に正確なスーパーバイザの場合、4.5Vちょうどでリセットを生成します。LTC2933のしきい値は、選択した値が3Vより高い場合、中範囲で、公称しきい値電圧の上下±1%で変動します、電源が規定の許容差範囲に実際は適合しているにもかかわらずフォルトが誤検出されるのを防ぐため、リセットしきい値範囲と電源許容差範囲は重複してはなりません (図1を参照)。

通常、±10%しきい値は、公称入力電圧の11%下 (この例では4.45V) に設定されます。このしきい値は、全温度範囲で4.4V～4.5Vの範囲内にあることが保証されています。誤動作を防ぐため、電源供給先システムは最低4.4Vの電圧で確実に動作する必要があります。

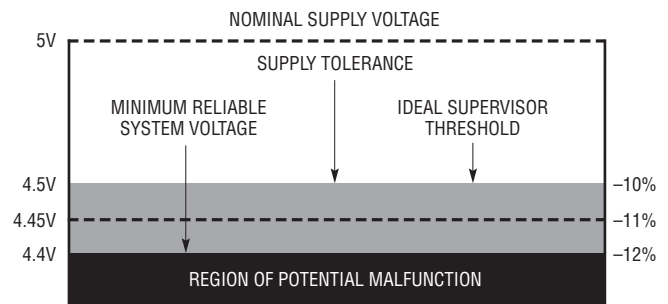


図1. 1%のしきい値精度でシステムの信頼性が向上

動作

I²C シリアル・デジタル・インタフェース

LTC2933は、I²Cシリアル・バス・インタフェースを使用してホスト(マスタ)と通信します。バス信号相互のタイミング関係をタイミング図に示します。バスを使用しない場合、2本のバスライン(SDAとSCL)は“H”にする必要があります。これらのラインには外付けのプルアップ抵抗または電流源が必要です。

LTC2933は、送信/受信のスレーブオンリー・デバイスです。データ転送を行うには、マスタ・デバイスがSCLを生成してバ

ス上のデータ転送を開始する必要があります。OV/UVフォルトが発生した場合、LTC2933はALERT出力を“L”にアサートしてホストに通知するよう構成できます。

スレーブ・アドレス

LTC2933は、3つのアドレスのいずれかに応答できます。アドレスASEL入力をV_{DD33}、GNDに接続するかフロートさせることで、スレーブ・アドレスは次の表に示すように決定されます。LTC2933は特殊アドレスに常に応答します。

LTC2933のスレーブ・アドレス表

ASEL	0	HI-Z	1
7ビット・アドレス	0x1C	0x1D	0x1E
8ビット・アドレス	0x38	0x3A	0x3C

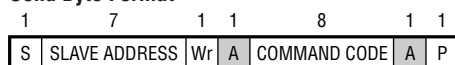
LTC2933の特殊スレーブ・アドレス

7ビット・アドレス	8ビット・アドレス	説明
0x0C	0x19	Alert Response Address. Independent of the ASEL pin.
0x1B	0x36	Global address to which all LTC2933's will respond. Independent of the ASEL pin.

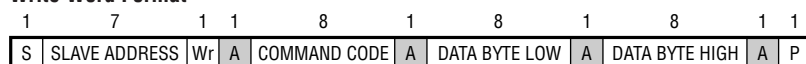
Communication Protocols

- S START CONDITION
- Sr REPEATED START CONDITION
- Rd READ (BIT VALUE OF 1)
- Wr WRITE (BIT VALUE OF 0)
- A ACKNOWLEDGE (THIS BIT POSITION MAY BE 0 FOR AN ACK OR 1 FOR A NACK)
- P STOP CONDITION
- MASTER TO SLAVE
- SLAVE TO MASTER

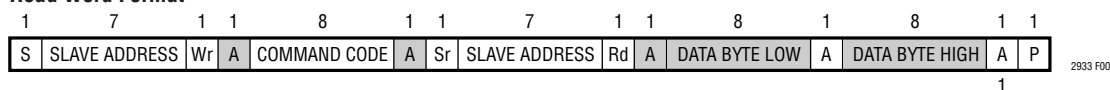
Send Byte Format



Write Word Format



Read Word Format



動作

レジスタ・コマンド・セット

コマンド機能	説明	R/W/S (Note 参照)	データ長 (ビット単位)	コマンド・ バイト	デフォルト値
WRITE_PROTECT	Contains lock key code and write lock.	R/W	16	0x00	0xAAA8
GPI_CONFIG	Configure GPI2 and GPI1 assignment, GPIO n mapping and \overline{MR} internal response.	R/W	16	0x01	0x1000
GPI01_CONFIG	Configure GPIO1 type, delay-on-release and mapping to GPIO2, GPIO3.	R/W	16	0x02	0x002B
GPI02_3_CONFIG	Configure GPIO3 type, delay-on-release and mapping to GPIO1 and GPIO2. Configure GPIO2 type, delay-on-release and mapping to GPIO1 and GPIO3.	R/W	16	0x03	0x2B2B
V1_THR	Encode high and low voltage thresholds on channel V1.	R/W	16	0x04	0xDEA8
V2_THR	Encode high and low voltage thresholds on channel V2.	R/W	16	0x05	0xE9B1
V3_THR	Encode high and low voltage thresholds on channel V3.	R/W	16	0x06	0x8B65
V4_THR	Encode high and low voltage thresholds on channel V4.	R/W	16	0x07	0xE9B1
V5_THR	Encode high and low voltage thresholds on channel V5	R/W	16	0x08	0x9B73
V6_THR	Encode high and low voltage thresholds on channel V6.	R/W	16	0x09	0x7A58
V1_CONFIG	Encode comparator range, polarity and GPIO n mapping.	R/W	16	0x0A	0x0089
V2_CONFIG	Encode comparator range, polarity and GPIO n mapping.	R/W	16	0x0B	0x0089
V3_CONFIG	Encode comparator range, polarity and GPIO n mapping.	R/W	16	0x0C	0x0089
V4_CONFIG	Encode comparator range, polarity and GPIO n mapping.	R/W	16	0x0D	0x0189
V5_CONFIG	Encode comparator range, polarity and GPIO n mapping.	R/W	16	0x0E	0x0189
V6_CONFIG	Encode comparator range, polarity and GPIO n mapping.	R/W	16	0x0F	0x0189
HISTORY_WORD	Read the fault history. Read only.	R	16	0x11	NA
CLEAR_HISTORY	Clear volatile memory history register. Write only.	S	0	0x1B	NA
STORE_USER	Store volatile memory to EEPROM. Write only.	S	0	0x1C	NA
RESTORE_USER	Restore volatile memory from EEPROM. Write only.	S	0	0x1D	NA
BACKUP_WORD	Read the EEPROM backup of the first fault history. Read only.	R	16	0x1E	NA
STATUS_WORD	Read the fault status. Read only.	R	16	0x1F	NA

Note: R = 読み出し、W = 書き込み、S = バイト送信

動作

詳細コマンド・レジスタの説明

WRITE_PROTECT (コマンド・バイト 0x00)

WRITE_PROTECTコマンドを使用すると、WRITE_LOCK = 1の場合に、揮発性メモリへの一切の書き込み動作を防止できます。WRITE_LOCK = 0のとき、あるいはWRITE_LOCK = 1に設定するコマンド中において、KEYを変更できます。

ロック時は、KEYがメモリ内の既存の値と一致する場合にWRITE_LOCKは0にのみ変更できます。不正な書き込みから適切に保護するため、KEYには、少なくとも1に設定された1ビットが含まれる必要があります。

WRITE_LOCK = 1のとき、サポート対象のコマンドへの書き込みは無視されます。WRITE_LOCKのビット設定にかかわらず、すべてのコマンドは読み取り可能です。

WRITE_PROTECTのデータの内容

ビット	シンボル	目的
b[15:2]	KEY	Must match against programmed combination in order to deactivate write lock. Factory default 10_1010_1010_1010b (0x2AAA).
b[1]	Reserved	Ignore
b[0]	WRITE_LOCK	0:Unlocked.Writes to volatile memory are permitted. 1:Locked.Writing to volatile memory is not permitted.To unlock, set WRITE_LOCK = 0 with the appropriate key. Factory default 0.

動作

GPI_CONFIG(コマンド・バイト 0x01)

GPI_CONFIG コマンドは、手動リセットに対する内部応答を構成し、各 GPI の機能を設定し、オプションで手動リセット ($\overline{\text{MR}}$) または補助コンパレータ (AUXC) に構成された GPI ピンを 1 本または複数の GPIO ピンにマッピングします。

GPI_CONFIG のデータの内容

ビット	シンボル	動作
b[15]	Reserved	Ignore
b[14]	GPI2_MR_RESPONSE	Effective only if the input GPI2 is $\overline{\text{MR}}$ configured. 0: Disable CLEAR_HISTORY response. 1: Enable CLEAR_HISTORY response on falling edge of GPI2. Factory default 0.
b[13:11]	GPI2_CONFIG	000b: Manual Reset ($\overline{\text{MR}}$) active low, 15 μ A pull-up. 001b: Reserved. 010b: Margin ($\overline{\text{MARG}}$) active low, 15 μ A pull-up. Overvoltage and undervoltage faults are inhibited. 011b: UV Disable ($\overline{\text{UVDIS}}$) active low, 15 μ A pull-up. Undervoltage faults are inhibited. 100b: and 101b: Auxiliary Comparator (AUXC) positive input on GPI2. 110b: and 111b: Auxiliary Comparator (AUXC) negative input on GPI2. Factory default 010b.
b[10]	MAP_GPI2_TO_GPIO3	0: GPI2 input is not mapped to GPIO3. 1: GPI2 input is mapped to GPIO3 if configured as $\overline{\text{MR}}$ or AUXC. Factory default 0.
b[9]	MAP_GPI2_TO_GPIO2	0: GPI2 input is not mapped to GPIO2. 1: GPI2 input is mapped to GPIO2 if configured as $\overline{\text{MR}}$ or AUXC. Factory default 0.
b[8]	MAP_GPI2_TO_GPIO1	0: GPI2 input is not mapped to GPIO1. 1: GPI2 input is mapped to GPIO1 if configured as $\overline{\text{MR}}$ or AUXC. Factory default 0.
b[7]	Reserved	Ignore
b[6]	GPI1_MR_RESPONSE	Effective only if the input GPI1 is $\overline{\text{MR}}$ configured. 0: Disable CLEAR_HISTORY response. 1: Enable CLEAR_HISTORY response on falling edge of GPI1. Factory default 0.
b[5:3]	GPI1_CONFIG	000b: Manual Reset ($\overline{\text{MR}}$) active low, 15 μ A pull-up. 001b: Reserved. 010b: Margin ($\overline{\text{MARG}}$) active low, 15 μ A pull-up. Overvoltage and undervoltage faults are inhibited. 011b: UV Disable ($\overline{\text{UVDIS}}$) active low, 15 μ A pull-up. Undervoltage faults are inhibited. 100b: and 101b: Auxiliary Comparator (AUXC) positive input on GPI1. 110b: and 111b: Auxiliary Comparator (AUXC) negative input on GPI1. Factory default 000b.
b[2]	MAP_GPI1_TO_GPIO3	0: GPI1 input is not mapped to GPIO3. 1: GPI1 input is mapped to GPIO3 if configured as $\overline{\text{MR}}$ or AUXC. Factory default 0.
b[1]	MAP_GPI1_TO_GPIO2	0: GPI1 input is not mapped to GPIO2. 1: GPI1 input is mapped to GPIO2 if configured as $\overline{\text{MR}}$ or AUXC. Factory default 0.
b[0]	MAP_GPI1_TO_GPIO1	0: GPI1 input is not mapped to GPIO1. 1: GPI1 input is mapped to GPIO1 if configured as $\overline{\text{MR}}$ or AUXC. Factory default 0.

動作

GPIO1_CONFIG(コマンド・バイト 0x02)

GPIO1_CONFIG コマンドは、GPIO1 のマッピング、復旧時間の遅延、出力タイプ、極性を構成します。GPIO1_TYPE_AND_POLARITY が $\overline{\text{ALERT}}$ として構成されている場合 (100b または 111b)、LTC2933 がアラート応答アドレスを受信するか

(SMBus プロトコルを参照)、HISTORY_WORD を読み取るか、CLEAR_HISTORY コマンドを受信した後、出力はラッチされ、クリアされます。 $\overline{\text{ALERT}}$ として構成できる GPIO n ピンは 1 本だけです。GPIO n _DELAY_ON_RELEASE は、 $\overline{\text{ALERT}}$ として構成された GPIO n ピンには適用されません。

GPIO1_CONFIG のデータの内容

ビット	シンボル	動作
b[15:8]	Reserved	Ignore
b[7]	MAP_GPIO1_TO_GPIO3	0:GPIO1 input is not mapped to GPIO3. 1:GPIO1 input is mapped to GPIO3. Factory default 0.
b[6]	MAP_GPIO1_TO_GPIO2	0:GPIO1 input is not mapped to GPIO2. 1:GPIO1 input is mapped to GPIO2. Factory default 0.
b[5:3]	GPIO1_DELAY_ON_RELEASE	000b:Delay selected is 0. 001b:Delay selected is 1.6ms. 010b:Delay selected is 6.4ms. 011b:Delay selected is 26ms. 100b:Delay selected is 51ms. 101b:Delay selected is 205ms. 110b:Delay selected is 410ms. 111b:Delay selected is 1.64s. Factory default 101b (205ms).
b[2:0]	GPIO1_TYPE_AND_POLARITY	000b:Active H input. 001b:Active L input. 010b:Active H open-drain output. 011b:Active L open-drain output. 100b:Active L open-drain $\overline{\text{ALERT}}$ output. 101b:Active H, weak pull-up output. 110b:Active L, weak pull-up output. 111b:Active L, weak pull-up $\overline{\text{ALERT}}$ output. Factory default 011b (Active L open-drain output).

動作

GPIO2_3_CONFIG (コマンド・バイト 0x03)

GPIO2_3_CONFIG コマンドは、GPIO2 と GPIO3 のマッピング、復旧時間の遅延、出力タイプ、極性を構成します。GPIO2_TYPE_AND_POLARITY が $\overline{\text{ALERT}}$ (100b または 111b) として構成されている場合、または GPIO3_TYPE_AND_POLARITY が $\overline{\text{ALERT}}$ (100b または 111b) として構成され

ている場合、LTC2933 がアラート応答アドレスを受信するか (SMBus プロトコルを参照)、HISTORY_WORD を読み取るか、CLEAR_HISTORY コマンドを受信した後、出力はラッチされ、クリアされます。 $\overline{\text{ALERT}}$ として構成できる GPIO n ピンは 1 本だけです。GPIO n _DELAY_ON_RELEASE は、 $\overline{\text{ALERT}}$ として構成された GPIO n ピンには適用されません。

GPIO2_3_CONFIG のデータの内容

ビット	シンボル	動作
b[15]	MAP_GPIO3_TO_GPIO2	0:GPIO3 is not mapped into GPIO2. 1:GPIO3 is mapped into GPIO2. Factory default 0.
b[14]	MAP_GPIO3_TO_GPIO1	0:GPIO3 is not mapped into GPIO1. 1:GPIO3 is mapped into GPIO1. Factory default 0.
b[13:11]	GPIO3_DELAY_ON_RELEASE	000b:Delay selected is 0. 001b:Delay selected is 1.6ms. 010b:Delay selected is 6.4ms. 011b:Delay selected is 26ms. 100b:Delay selected is 51ms. 101b:Delay selected is 205ms. 110b:Delay selected is 410ms. 111b:Delay selected is 1.64s. Factory default 101b (205ms).
b[10:8]	GPIO3_TYPE_AND_POLARITY	000b:Active H input. 001b:Active L input. 010b:Active H open-drain output. 011b:Active L open-drain output. 100b:Active L open-drain $\overline{\text{ALERT}}$ output. 101b:Active H, weak pull-up output. 110b:Active L, weak pull-up output. 111b:Active L, weak pull-up $\overline{\text{ALERT}}$ output. Factory default 011b (Active L open-drain output).
b[7]	MAP_GPIO2_TO_GPIO3	0:GPIO2 is not mapped into GPIO3. 1:GPIO2 is mapped into GPIO3. Factory default 0.
b[6]	MAP_GPIO2_TO_GPIO1	0:GPIO2 is not mapped into GPIO1. 1:GPIO2 is mapped into GPIO1. Factory default 0.
b[5:3]	GPIO2_DELAY_ON_RELEASE	000b:Delay selected is 0. 001b:Delay selected is 1.6ms. 010b:Delay selected is 6.4ms. 011b:Delay selected is 26ms. 100b:Delay selected is 51ms. 101b:Delay selected is 205ms. 110b:Delay selected is 410ms. 111b:Delay selected is 1.64s. Factory default 101b (205ms).
b[2:0]	GPIO2_TYPE_AND_POLARITY	000b:Active H input. 001b:Active L input. 010b:Active H open-drain output. 011b:Active L open-drain output. 100b:Active L open-drain $\overline{\text{ALERT}}$ output. 101b:Active H, weak pull-up output. 110b:Active L, weak pull-up output. 111b:Active L, weak pull-up $\overline{\text{ALERT}}$ output. Factory default 011b (Active L open-drain output).

動作

**V1_THR (コマンド・バイト 0x04)、V2_THR (0x05)、
V3_THR (0x06)、V4_THR (0x07)、V5_THR (0x08)、
V6_THR (0x09)**

V_n_THR コマンドを使用すると、各チャンネルの電圧をモニタする電圧の高しきい値と低しきい値をユーザー指定できます。

V_n_THR のデータの内容、チャンネル V1 ~ V6

ビット	シンボル	動作
b[15:8]	V _n _THR_HI	The COMP _n _HI threshold. See the Applications Information section. Factory default settings of 0xDE, 0xE9, 0x8B, 0xE9, 0x9B, 0x7A correspond to 13.2V, 5.5V, 3.63V, 2.75V, 1.98V and 1.65V for channels V1 to V6, respectively.
b[7:0]	V _n _THR_LO	The COMP _n _LO threshold. See the Applications Information section. Factory default settings of 0xA8, 0xB1, 0x65, 0xB1, 0x73, 0x58 correspond to 10.8V, 4.5V, 2.97V, 2.25V, 1.62V and 1.35V for channels V1 to V6, respectively.

**V1_CONFIG (コマンド・バイト 0x0A)、V2_CONFIG (0x0B)、
V3_CONFIG (0x0C)、V4_CONFIG (0x0D)、V5_CONFIG (0x0E)、
V6_CONFIG (0x0F)**

V_n_CONFIG コマンドは、V1 ~ V6 のコンパレータの範囲、極性、GPIO へのマッピングをプログラムします。

V_n_CONFIG のデータの内容、チャンネル V1 ~ V6

ビット	シンボル	動作
b[15:10]	Reserved	Ignore
b[9:8]	V _n _RANGE	Channel V1: 00b: High Range. 01b: Medium Range. 10b and 11b: Reserved. Factory default 00b. Channels V2, V3, V4, V5 and V6: 00b: Medium Range. 01b: Low Range. 10b and 11b: Precision Range. Factory defaults are 00b on V2 to V3 and 01b on V4, V5 and V6.
b[7]	V _n _POL_HI	Controls polarity of COMP _n _HI output reported by STATUS_WORD. See STATUS_WORD description for details. 0: Undervoltage. Indicates a fault when the input voltage is below V _n _THR_HI. 1: Overvoltage. Indicates a fault when the input voltage is above V _n _THR_HI. Factory default 1.
b[6]	V _n _POL_LO	Controls polarity of COMP _n _LO output reported by STATUS_WORD. See STATUS_WORD description for details. 0: Undervoltage. Indicates a fault when the input voltage is below V _n _THR_LO. 1: Overvoltage. Indicates a fault when the input voltage is above V _n _THR_LO. Factory default 0.
b[5]	MAP_COMP _n _HI_TO_GPIO3	0: High comparator not mapped to GPIO3. 1: High comparator mapped to GPIO3. Factory default 0.
b[4]	MAP_COMP _n _HI_TO_GPIO2	0: High comparator not mapped to GPIO2. 1: High comparator mapped to GPIO2. Factory default 0.
b[3]	MAP_COMP _n _HI_TO_GPIO1	0: High comparator not mapped to GPIO1. 1: High comparator mapped to GPIO1. Factory default 1.

2933f

動作

Vn_CONFIGのデータの内容、チャンネルV1～V6

ビット	シンボル	動作
b[2]	MAP_COMPn_LO_TO_GPIO3	0:Low comparator not mapped to GPIO3. 1:Low comparator mapped to GPIO3. Factory default 0.
b[1]	MAP_COMPn_LO_TO_GPIO2	0:Low comparator not mapped to GPIO2. 1:Low comparator mapped to GPIO2. Factory default 0.
b[0]	MAP_COMPn_LO_TO_GPIO1	0:Low comparator not mapped to GPIO1. 1:Low comparator mapped to GPIO1. Factory default 1.

HISTORY_WORD(コマンド・バイト0x11)

HISTORY_WORD コマンドは、電力が印加されてから、もしくは HISTORY_WORD が最後にクリアされてから発生したフォルトを要約した2バイトの情報を返します。HISTORY_WORD は揮発性メモリ内にあり、フォルトが発生するたびに自動的に更新されます。HISTORY_WORD は、CLEAR_HISTORY コマンドによってクリアされます。

CLEAR_HISTORY(コマンド・バイト0x1B)

CLEAR_HISTORY コマンドは、揮発性の HISTORY_WORD レジスタにログ記録されているすべてのフォルトをクリアします。GPLn_MR_RESPONSE = 1 の場合、手動リセットは同様の動作をします。HISTORY_WORD をクリアしても STATUS_WORD の内容は影響されません。通常、CLEAR_HISTORY コマンドの処理は10ms未満で完了し、その間、デバイスは他のI²C動作を認識しません。

HISTORY_WORDのデータの内容

ビット	シンボル	動作
b[15:13]	Reserved	Ignore
b[12]	V6_HI_LATCHED_FAULT	1:Latched V6_HI_FAULT. 0:No fault.
b[11]	V6_LO_LATCHED_FAULT	1:Latched V6_LO_FAULT. 0:No fault.
b[10]	V5_HI_LATCHED_FAULT	1:Latched V5_HI_FAULT. 0:No fault.
b[9]	V5_LO_LATCHED_FAULT	1:Latched V5_LO_FAULT. 0:No fault.
b[8]	V4_HI_LATCHED_FAULT	1:Latched V4_HI_FAULT. 0:No fault.
b[7]	V4_LO_LATCHED_FAULT	1:Latched V4_LO_FAULT. 0:No fault.
b[6]	V3_HI_LATCHED_FAULT	1:Latched V3_HI_FAULT. 0:No fault.
b[5]	V3_LO_LATCHED_FAULT	1:Latched V3_LO_FAULT. 0:No fault.
b[4]	V2_HI_LATCHED_FAULT	1:Latched V2_HI_FAULT. 0:No fault.
b[3]	V2_LO_LATCHED_FAULT	1:Latched V2_LO_FAULT. 0:No fault.
b[2]	V1_HI_LATCHED_FAULT	1:Latched V1_HI_FAULT. 0:No fault.
b[1]	V1_LO_LATCHED_FAULT	1:Latched V1_LO_FAULT. 0:No fault.
b[0]	Reserved	Ignore

2933f

動作

STORE_USER (コマンド・バイト 0x1C)
RESTORE_USER (コマンド・バイト 0x1D)

STORE_USER コマンドと RESTORE_USER コマンドは不揮発性のEEPROMメモリにアクセスします。STORE_USER によってコマンドがEEPROMに格納された後は、RESTORE_USER コマンドを使用して、もしくはデバイス起動時に、その内容が揮発性動作メモリに復元されます。

BACKUP_WORD (コマンド・バイト 0x1E)

最初のフォルトが発生すると、バックアップのため HISTORY_WORD がEEPROMに書き込まれます。その後、CLEAR_HISTORY コマンドが発行されるまでフォルト後の BACKUP_WORD 書き込みは行われません。BACKUP_WORD を読み出すには、RESTORE_USER コマンド送信後に BACKUP_WORD の読み込みを行います。EEPROM内の BACKUP_WORD をクリアするには、CLEAR_HISTORY コマンドを送信後に STORE_USER コマンドを使用します。

BACKUP_WORD のデータの内容

ビット	シンボル	動作
b[15:13]	Reserved	Ignore
b[12]	V6_HI_STORED_FAULT	1:Stored V6_HI_FAULT. 0:No fault.
b[11]	V6_LO_STORED_FAULT	1:Stored V6_LO_FAULT. 0:No fault.
b[10]	V5_HI_STORED_FAULT	1:Stored V5_HI_FAULT. 0:No fault.
b[9]	V5_LO_STORED_FAULT	1:Stored V5_LO_FAULT. 0:No fault.
b[8]	V4_HI_STORED_FAULT	1:Stored V4_HI_FAULT. 0:No fault.
b[7]	V4_LO_STORED_FAULT	1:Stored V4_LO_FAULT. 0:No fault.
b[6]	V3_HI_STORED_FAULT	1:Stored V3_HI_FAULT. 0:No fault.
b[5]	V3_LO_STORED_FAULT	1:Stored V3_LO_FAULT. 0:No fault.
b[4]	V2_HI_STORED_FAULT	1:Stored V2_HI_FAULT. 0:No fault.
b[3]	V2_LO_STORED_FAULT	1:Stored V2_LO_FAULT. 0:No fault.
b[2]	V1_HI_STORED_FAULT	1:Stored V1_HI_FAULT. 0:No fault.
b[1]	V1_LO_STORED_FAULT	1:Stored V1_LO_FAULT. 0:No fault.
b[0]	Reserved	Ignore

動作

STATUS_WORD (コマンド・バイト 0x1F)

STATUS_WORD コマンドは、現在のフォルトを要約した2バイトの情報を返します。STATUS_WORDの内容は、コンパレータから直接読み取られ、現在のステートのスナップショットです。

STATUS_WORDフォルトをディスエーブルするには、GPI1_CONFIG = 010b ($\overline{\text{MARG}}$)、GPI1_CONFIG = 011b ($\overline{\text{UVDIS}}$)、GPI2_CONFIG = 010b ($\overline{\text{MARG}}$)、またはGPI2_CONFIG = 011b ($\overline{\text{UVDIS}}$)に設定し、適切なGPI n ピンをアサートします。

STATUS_WORDのデータの内容

ビット	シンボル	動作
b[15:13]	Reserved	Ignore
b[12]	V6_HI_FAULT	V6_POL_HI = 1 (default). 1:Fault (V6 greater than V6_THR_HI). 0:No fault (V6 less than V6_THR_HI). V6_POL_HI = 0. 1:Fault (V6 less than V6_THR_HI). 0:No fault (V6 greater than V6_THR_HI).
b[11]	V6_LO_FAULT	V6_POL_LO = 1. 1:Fault (V6 greater than V6_THR_LO). 0:No fault (V6 less than V6_THR_LO). V6_POL_LO = 0 (default). 1:Fault (V6 less than V6_THR_LO). 0:No fault (V6 greater than V6_THR_LO).
b[10]	V5_HI_FAULT	V5_POL_HI = 1 (default). 1:Fault (V5 greater than V5_THR_HI). 0:No fault (V5 less than V5_THR_HI). V5_POL_HI = 0. 1:Fault (V5 less than V5_THR_HI). 0:No fault (V5 greater than V5_THR_HI).
b[9]	V5_LO_FAULT	V5_POL_LO = 1. 1:Fault (V5 greater than V5_THR_LO). 0:No fault (V5 less than V5_THR_LO). V5_POL_LO = 0 (default). 1:Fault (V5 less than V5_THR_LO). 0:No fault (V5 greater than V5_THR_LO).
b[8]	V4_HI_FAULT	V4_POL_HI = 1 (default). 1:Fault (V4 greater than V4_THR_HI). 0:No fault (V4 less than V4_THR_HI). V4_POL_HI = 0. 1:Fault (V4 less than V4_THR_HI). 0:No fault (V4 greater than V4_THR_HI).
b[7]	V4_LO_FAULT	V4_POL_LO = 1. 1:Fault (V4 greater than V4_THR_LO). 0:No fault (V4 less than V4_THR_LO). V4_POL_LO = 0 (default). 1:Fault (V4 less than V4_THR_LO). 0:No fault (V4 greater than V4_THR_LO).
b[6]	V3_HI_FAULT	V3_POL_HI = 1 (default). 1:Fault (V3 greater than V3_THR_HI). 0:No fault (V3 less than V3_THR_HI). V3_POL_HI = 0. 1:Fault (V3 less than V3_THR_HI). 0:No fault (V3 greater than V3_THR_HI).

動作

STATUS_WORDのデータの内容

ビット	シンボル	動作
b[5]	V3_LO_FAULT	V3_POL_LO = 1. 1:Fault (V3 greater than V3_THR_LO). 0:No fault (V3 less than V3_THR_LO). V3_POL_LO = 0 (default). 1:Fault (V3 less than V3_THR_LO). 0:No fault (V3 greater than V3_THR_LO).
b[4]	V2_HI_FAULT	V2_POL_HI = 1 (default). 1:Fault (V2 greater than V2_THR_HI). 0:No fault (V2 less than V2_THR_HI). V2_POL_HI = 0. 1:Fault (V2 less than V2_THR_HI). 0:No fault (V2 greater than V2_THR_HI).
b[3]	V2_LO_FAULT	V2_POL_LO = 1. 1:Fault (V2 greater than V2_THR_LO). 0:No fault (V2 less than V2_THR_LO). V2_POL_LO = 0 (default). 1:Fault (V2 less than V2_THR_LO). 0:No fault (V2 greater than V2_THR_LO).
b[2]	V1_HI_FAULT	V1_POL_HI = 1 (default). 1:Fault (V1 greater than V1_THR_HI). 0:No fault (V1 less than V1_THR_HI). V1_POL_HI = 0. 1:Fault (V1 less than V1_THR_HI). 0:No fault (V1 greater than V1_THR_HI).
b[1]	V1_LO_FAULT	V1_POL_LO = 1. 1:Fault (V1 greater than V1_THR_LO). 0:No fault (V1 less than V1_THR_LO). V1_POL_LO = 0 (default). 1:Fault (V1 less than V1_THR_LO). 0:No fault (V1 greater than V1_THR_LO).
b[0]	Reserved	Ignore

アプリケーション情報

電源

LTC2933への電力供給は、V1～V4のいずれかの電圧モニタ入力から行えます。仮想的なダイオードORスキームにより、最も高い電源電圧が選択されます。LTC2933は、3.3Vの安定化された電源を生成し、V_{DD33}ピンに出力します。電源ノイズをデカップルするため、最も高い電源電圧ピン(V1～V4)とGND間に100nFの外付けコンデンサが1つ必要です。内部電圧レギュレータを正しく補償するため、V_{DD33}からGND間に220nFの外付けコンデンサが1つ必要です。

パワーアップ条件

電源が印加され、V1～V4のいずれかの電源入力が3.4Vを超えると、デバイスがオンし、EEPROMの内容が揮発性動作メモリに読み込まれます。通常、この動作にかかる時間は200μs未満です。

パワーダウン条件

V1～V4の電源入力がすべて3.4V未満になると、内部レギュレータがレギュレーション状態から外れていきます。V_{DD33}が内部低電圧ロックアウト電圧を下回ると、GPIO出力が“L”に引き下げられます。「標準的性能特性」のセクションを参照してください。

電圧しきい値のプログラミング

V1の入力は、2.25V～15Vの全域に基づく高範囲を持ちます。8ビットのプログラミング刻み幅は50mVです。これらのしきい値の一部はV1入力の絶対最大電圧定格である14Vを外れます。広範囲では、2.5V未満および13.9Vを超えるしきい値精度は規定されていませんが、この範囲のしきい値も達成可能です。

V1の高範囲に対する電圧しきい値のコマンド・バイトは次の式で計算できます。

$$\text{コマンド・バイト} = \text{ROUND} [20 \cdot (V_{\text{TH}} - 2.25)]$$

V1～V6の入力は、0.9V～6Vの全域に基づく中範囲を持ちます。8ビットのプログラミング刻み幅は20mVです。中範囲では、1V未満および5.8Vを超えるしきい値精度は規定されていませんが、この範囲のしきい値も達成可能です。

V1～V6の中範囲に対する電圧しきい値のコマンド・バイトは次の式で計算できます。

$$\text{コマンド・バイト} = \text{ROUND} [50 \cdot (V_{\text{TH}} - 0.9)]$$

V2～V6の入力は、0.45V～3Vの全域に基づく低範囲を持ちます。8ビットのプログラミング刻み幅は10mVです。低範囲では、0.5V未満のしきい値精度は規定されていませんが、この範囲のしきい値も達成可能です。

V2～V6の低範囲に対する電圧しきい値のコマンド・バイトは次の式で計算できます。

$$\text{コマンド・バイト} = \text{ROUND} [100 \cdot (V_{\text{TH}} - 0.45)]$$

V2～V6の入力は、0.18V～1.2Vの全域に基づく高精度範囲を持ちます。8ビットのプログラミング刻み幅は4mVです。低範囲では、0.2V未満のしきい値精度は規定されていませんが、この範囲のしきい値も達成可能です。

V2～V6の高精度範囲に対する電圧しきい値のコマンド・バイトは次の式で計算できます。

$$\text{コマンド・バイト} = \text{ROUND} [250 \cdot (V_{\text{TH}} - 0.18)]$$

6つのチャンネルはすべてグリッチ耐性を内蔵していますが、V1～V4のうち最も高い電圧はデバイスの電源としても使用されるため、V1～V4の入力には100nFのバイパス・コンデンサを接続することを推奨します。

未使用のチャンネル

フォルトの誤検出を防ぐため、未使用のチャンネル入力はすべてグランドに接続し、その構成ワード(V_n_CONFIG)を0x01C0に設定し、そのしきい値(V_n_THR)を0x0000に設定してください。

補助コンパレータ

汎用入力には追加で2つの補助コンパレータを接続できます。反転入力または非反転入力のいずれかに接続し、もう一方の入力は0.5Vのリファレンス電圧に内部的に接続します。これらの低オフセット、低ドリフトのコンパレータは、追加のモニタリング用に使用できます。

アプリケーション情報

外部電圧 V_{TRIP} と GND 間に接続された外付けの抵抗分割器 (図2を参照) のタップ点が補助コンパレータの入力に接続されている場合、トリップ電圧は次式で計算されます。

$$V_{TRIP} = 0.5V \cdot \left(1 + \frac{R1}{R2}\right)$$

負電圧のアプリケーション (これも図2に示す) では、検出される負電圧と V_{DD33} 間に抵抗分割器が接続され、トリップ電圧は次式で計算されます。

$$V_{TRIP} = 0.5V - 2.8V \cdot \left(\frac{R3}{R4}\right)$$

$R4$ の最小値は、次のときの V_{DD33} の電流供給能力によって制限されます。

$$\frac{3.3V - 0.5V}{1mA} = 2.8k\Omega$$

手動リセット

\overline{MR} 入力 はアクティブ“L”です。GPIO_n_MR_RESPONSE = 1 の場合、 \overline{MR} が“L”に引き下げられたときに HISTORY_WORD レジスタがクリアされます。内部の 15 μ A 電流源によって \overline{MR} は V_{DD33} に引き上げられています。また、 \overline{MR} 入力 は、GPIO ピンにマッピングし、COMP_n_HI フォルトおよび COMP_n_LO フォルトと組み合わせてシステム・リセット信号を生成できます。

UV ディスエーブル

GPIO_n ピンが \overline{UVDIS} として構成されているとき、入力 はアクティブ“L”です。 \overline{UVDIS} が接地されているとき、LTC2933 は UV タイプのフォルトに反応しません。この機能は、モニタされている

電源をパワーサイクリングする際に役立ちます。内部の 15 μ A 電流源によって \overline{UVDIS} は V_{DD33} に引き上げられています。

マージン

GPIO_n ピンが \overline{MARG} として構成されているとき、入力 はアクティブ“L”です。 \overline{MARG} が接地されているとき、LTC2933 は OV フォルトや UV フォルトに反応しません。この機能は、モニタされている電源をマージニングする際に役立ちます。内部の 15 μ A 電流源によって \overline{MARG} は V_{DD33} に引き上げられています。

出力

GPIO_n の出力はオープンドレインで、内部の 15 μ A 電流源によって V_{DD33} に引き上げられており、最高 14V のプルアップ電圧を許容します。

すべてのフォルト、GPIO_n、または GPIO_n 出力にマッピングされた GPIO_n 入力 は、論理 OR 関数と組み合わせられています。

GPIO_n ピンは、復旧時間の遅延タイミングをプログラム可能です。GPIO_n ピンは、即座にアクティブ状態をアサートし、復旧時間の遅延時間が経過後ディアサートします。復旧時間の遅延タイマ中に GPIO_n ピンをアサートさせるすべてのフォルトは、復旧時間の遅延タイマをリセットします。

GPIO_n がアラートを示すとき、アラートは標準 SMBus アラート応答アドレス (ARA) プロトコルを使用してクリアできます。アラートの原因となっている状態が残っていないことを前提として、HISTORY_WORD を読み取る (もしくはクリアする) ことでアラートをクリアすることもできます。

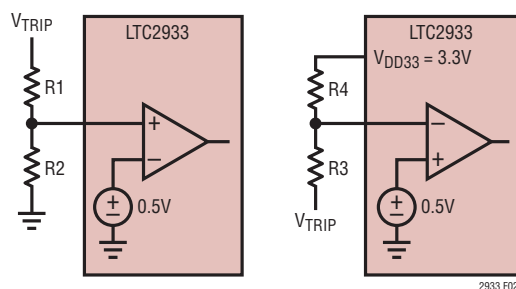


図2. 補助コンパレータの使用

アプリケーション情報

書き込み保護機能

WRITE_PROTECTロック・ビットが“H”に設定されているとき、I²C書き込みワード・コマンドはすべて無視されます。この機能により、不用意な書き込みを防止できます。KEYに指定された値がメモリ内の値と一致する場合、デバイスが書き込み保護されていてもロック・ビットを書き込みできます。

EEPROM

STORE_USERコマンドとRESTORE_USERコマンドを使用することで、構成データを動作メモリ・レジスタにいつでも保存および復元できます。パワーアップ後、ユーザーによって保存されたデータが自動的に動作メモリに読み込まれます。デバイスがEEPROM処理を実行中、I²Cコマンドは無視されます。

T_A = 85°Cを上回る温度での非破壊動作は可能ですが、保持特性が多少低下することがあります。85°Cを超える温度でのEEPROMの保持特性の低下は、次式を用いて加速係数を計算することにより、近似することができます。

$$AF = e^{\left[\left(\frac{E_a}{k} \right) \cdot \left(\frac{1}{T_{USE} + 273} - \frac{1}{T_{STRESS} + 273} \right) \right]}$$

ここで、

AF = 加速係数

E_a = 活性化エネルギー = 1.5eV

$$k = 8.625 \cdot 10^{-5} \text{ eV/}^\circ\text{K}$$

T_{USE} = 85°Cの最高規定動作温度

T_{STRESS} = 実際の温度(°C)

例: 95°Cで10時間動作させた場合の保持特性への影響を計算します。

$$T_{STRESS} = 95^\circ\text{C}, T_{USE} = 85^\circ\text{C}, AF = 3.74$$

したがって、接合部温度95°Cで10時間動作させた場合、EEPROMの全データ保持時間は37.4時間だけ短くなります。最大接合部温度85°CでのEEPROMの全データ保持時間の定格値が10年間(87,600時間)であることと比較すれば、このオーバーストレスの影響は無視できます。

負電源モニタ

LTC2933で負電源レールをモニタリングする構成の方法を図3に示します。たとえば、±5%システム仕様内の1.5V電源レール、±10%システム仕様内の3.3V、5V、および-5V電源レールをモニタリングする必要があるとします。この例では、V1とV2は使用されません。

V6は中範囲に設定し、チャンネルV3とチャンネルV4は高範囲に設定し、チャンネルV5は高精度範囲に設定し、チャンネルV1とチャンネルV2は未使用にします。

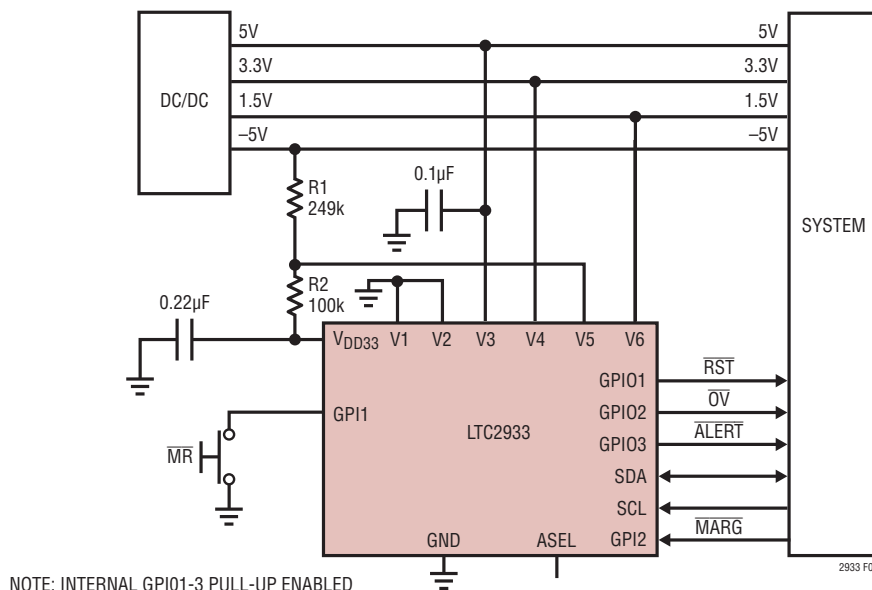


図3. 負電源モニタ

アプリケーション情報

V6に低範囲を選択するには、次のように設定します(0.5V～3V)。

$$V6_THR_HI = \text{ROUND} [100 \cdot (1.5 \cdot 1.06 - 0.45)] = 114$$

$$V6_THR_LO = \text{ROUND} [100 \cdot (1.5 \cdot 0.94 - 0.45)] = 96$$

V3とV4に中範囲を選択するには、次のように設定します(1V～6V)。

$$V3_THR_HI = \text{ROUND} [50 \cdot (3.3 \cdot 1.11 - 0.9)] = 139$$

$$V3_THR_LO = \text{ROUND} [50 \cdot (3.3 \cdot 0.89 - 0.9)] = 101$$

$$V4_THR_HI = \text{ROUND} [50 \cdot (5 \cdot 1.11 - 0.9)] = 233$$

$$V4_THR_LO = \text{ROUND} [50 \cdot (5 \cdot 0.89 - 0.9)] = 177$$

-5V電源をモニタするには、V_{DD33}と負電源レールの間に外付けの抵抗分割器を接続します。V_{DD33}の電圧は3.3Vです。V5入力ピンに流れる漏れ電流による誤差を最小限に抑えるため、この分割器の出力は高精度電圧範囲(0.2V～1.2V)に収まるよう設定します。-5V電源レールのOVおよびUVしきい値は、次式で計算されます。

$$V5_{\text{MIN}} = \frac{(3.3 \cdot R1) - 1.1 \cdot (5 \cdot R2)}{R1 + R2} > 0.2\text{V}$$

$$V5_{\text{MAX}} = \frac{(3.3 \cdot R1) - 0.9 \cdot (5 \cdot R2)}{R1 + R2} < 1.2\text{V}$$

R1 = 249k ±0.1% および R2 = 100k ±0.1% は、上式の間係を満たします。プログラミング・コードは、次式に示すように計算されます。

$$V5_{\text{MIN}} = \frac{(3.3 \cdot 0.98) \cdot (249 \cdot 0.999) - (1.1 \cdot 5) \cdot (100 \cdot 1.001)}{(249 \cdot 0.999) + (100 \cdot 1.001)} = 0.728\text{V}$$

$$V5_{\text{MAX}} = \frac{(3.3 \cdot 1.02) \cdot (249 \cdot 1.001) - (0.9 \cdot 5) \cdot (100 \cdot 0.999)}{(249 \cdot 1.001) + (100 \cdot 0.999)} = 1.115\text{V}$$

$$V5_THR_HI = \text{ROUND} [250 \cdot (0.728 \cdot 0.99 - 0.18)] = 135$$

$$V5_THR_LO = \text{ROUND} [250 \cdot (1.115 \cdot 1.01 - 0.18)] = 237$$

指定された絶対値よりも負電源が低下することでV5_{MAX}がエンコードされたしきい値を上回るため、OVおよびUVコンパレータの標準極性を入れ替える必要があります。負電源が指定された絶対値を上回った場合、V5_{MIN}がエンコードされたしきい値を下回ります。

GPIO_n出力は、 $\overline{\text{RST}}$ (アクティブ“L”のシステム・リセット)、 $\overline{\text{OV}}$ (アクティブ“L”のシステムOV)、 $\overline{\text{ALERT}}$ (アクティブ“L”の $\overline{\text{ALERT}}$ 、SMBus仕様を参照)としてプログラムされます。UVコンパレータは、GPIO1およびGPIO3にマッピングされます。OVコンパレータは、GPIO2およびGPIO3にマッピングされず。GPI1入力、 $\overline{\text{MR}}$ (手動リセット)として構成され、GPIO1にマッピングされます。GPI2入力は $\overline{\text{MARG}}$ (マージン・テスト)として構成され、マージン・テスト中にシステムがOVフォルトとUVフォルトを無効化できるようにします。

アプリケーション情報

11チャンネル電源モニタ

複数のLTC2933スーパーバイザを使用して電源レールをモニタする方法を図4に示します。このシステムはカスケード接続された2つのLTC2933スーパーバイザで構成されており、V1に接続された共用の12V専用レールで両デバイスに電源を供給し、10個の電源とこの12Vレールをモニタします。

1つ目のスーパーバイザが6つのレールをモニタし、いずれかのレールにフォルトが発生するとRST $\bar{1}$ 信号およびOV $\bar{1}$ 信号を生成します。GPIO1上のMR信号もRST $\bar{1}$ にマッピングされます。

2つ目のスーパーバイザは残りの5チャンネルをモニタし、フォルトの発生に対応してRST信号とOV信号を生成します。GPIO1

入力は1つ目のスーパーバイザのRST $\bar{1}$ 出力に接続され、システムのRST信号を生成するため2つ目のスーパーバイザのGPIO1ピンにマッピングされます。GPIO2入力は1つ目のスーパーバイザのOV $\bar{1}$ 出力に接続され、システムのOV信号を生成するため2つ目のスーパーバイザのGPIO2ピンにマッピングされます。そのため、監視対象のいずれかのレールにフォルトが発生するか、有効なMR信号が存在する場合、適切なグローバルRSTまたはOVが生成されます。

各LTC2933スーパーバイザの両方のGPIO3出力は相互に接続され、SMBusプロトコル準拠のALERT信号として構成されます。

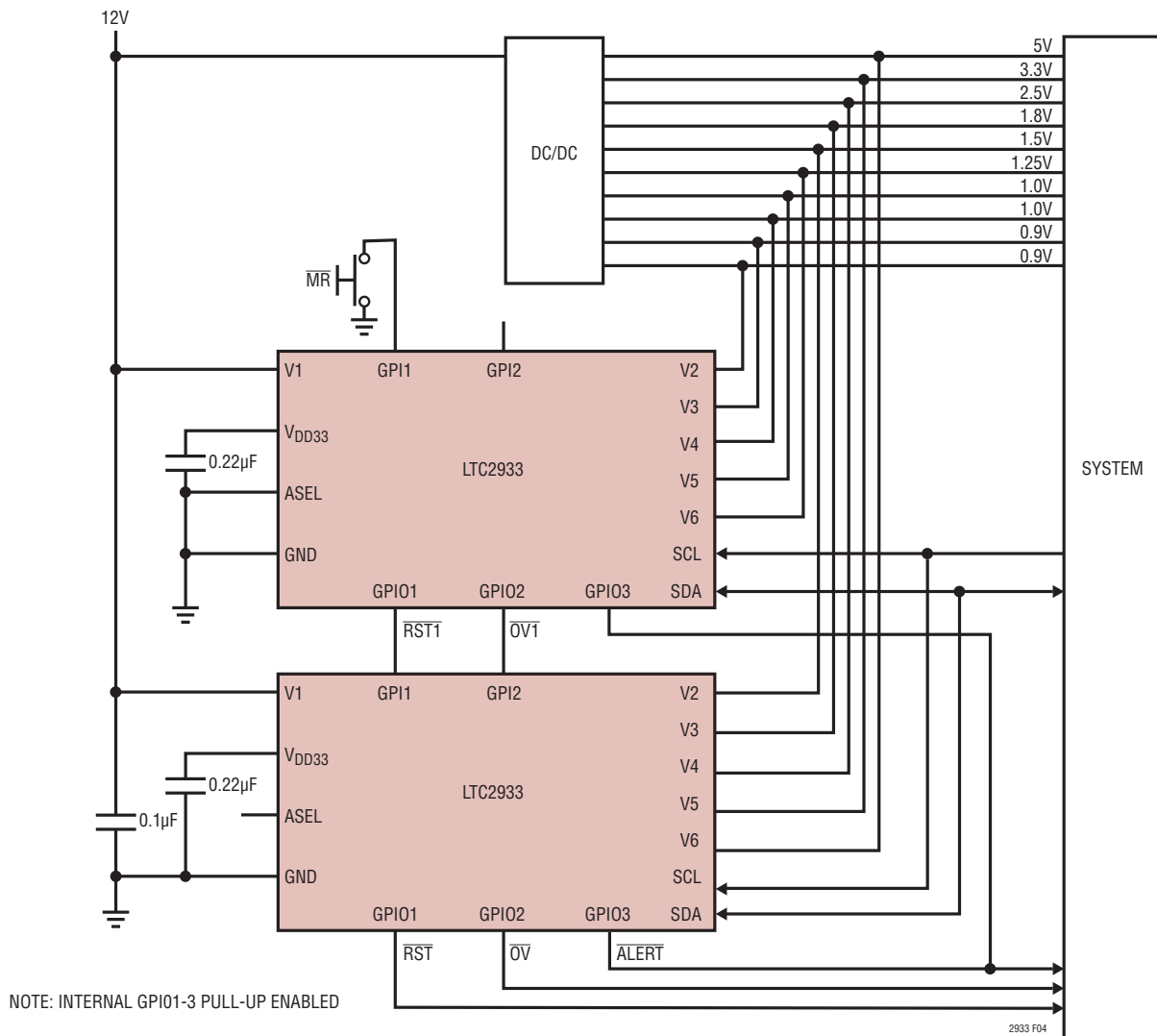


図4.11 チャンネル電源モニタ

標準的応用例

EEPROM フォルト保存電力バックアップ付き 2チャンネル電圧モニタリング

EEPROMのフォルト保存電力バックアップ回路を「標準的応用例」セクションの図5に示します。LTC2933への電力供給は12Vレールによって行われ、この12VレールもV1上でモニタされます。もう一方のモニタ対象レール(V3上の1.8Vレール)は、万が一12Vラインがグラウンドに落ちた場合に適正な電源電圧を供給するには電圧が低すぎます。このようなフォルトが発生した場合でも、EEPROMバックアップ・フォルトの保存に要する10ms未満の間、LTC2933に適正な電力を供給する必要があります。この電力は、V2ピンとグラウンドの間に接続され、R1を介して12Vレールから充電される22μFコンデンサによって提供されます。V2の電圧は6Vを超えることができないため、V2ピンとグラウンドの間に4.7Vの電圧制限されたツェナー・ダイオードを接続する必要があります。この例では、V4からV6までは不使用です。

この電荷蓄積コンデンサの最小値は、次式で計算されます。

$$C_{\text{MIN}} = \frac{I_{2\text{SUP(MAX)}} \cdot t_{\text{EEFS}}}{V2 - V2_{\text{MIN}}}$$

$$= \frac{1.5\text{mA} \cdot 10\text{ms}}{4.7\text{V} - 3.4\text{V}} = 11.5\mu\text{F}$$

R1は、ツェナー・ダイオードの逆電流を最大定格未満に制限する必要があります。これにより、R1の最小値が決定されます。

$$R_{\text{MIN}} = \frac{V1 - V2}{I_{Z(\text{MAX})}} = \frac{12\text{V} - 4.7\text{V}}{0.1\text{mA}} = 73\text{k}\Omega$$

R1の最大値は、V2ピンの入力電流とツェナー・ダイオードの逆漏れ電流によって決定されます。

$$R_{\text{MAX}} = \frac{V1 - V2}{I_{Z(\text{MIN})} + V2 / R_{\text{IN}(\text{MIN})}}$$

$$= \frac{12\text{V} - 4.7\text{V}}{0.01\text{mA} + 4.7\text{V} / 400\text{k}} = 336\text{k}\Omega$$

低コスト・マルチポイント温度制御システム

電気オープンやドライヤーなどの商用アプリケーションに最適な低コストの4ポイント温度制御システムを、「標準的応用例」セクションの図6に示します。

温度センサは、4つのダイオード接続されたBJTである2N3904で構成され、オープン/ドライヤー内に最大限の効果が得られるように配置され、安定化された3.3Vピンに接続された10k抵抗を流れる定電流で順方向バイアスされています。負の2.2mV/°C温度係数を示すダイオードの電圧は、高精度範囲に設定されたV2～V5入力上でモニタリングされます。

限度値を下回る温度に対応するOVフォルトは、GPIO1にマッピングされ、パワーMOSFETスイッチおよびリレーを通して電気ヒーターを制御します。

限度値を上回る温度に対応するUVフォルトは、GPIO2にマッピングされ、パワーMOSFETスイッチを通して冷却ファンを制御します。

適切な温度制限をLTC2933にプログラミングするため、I²Cインタフェースを介してマイクロプロセッサを使用します。

すべてのフォルトは、マイクロプロセッサにシステム状態をアラートするGPIO3にもマッピングされます。

ファン12V電源に直列接続されたダイオードは、共用12Vラインを介してV1電源ピンに伝播する可能性のある誘導性電圧スパイクからLTC2933を保護します。

適切な校正を行った後、このような低コスト・システムは、オープン/ドライヤーの温度を±10°C以内の精度で、50～150°Cの温度範囲にわたって制御できます。

標準的応用例

7 電源モニタ

LTC2933の補助コンパレータを使用して電源モニタリングを7チャンネルに拡張する方法を「標準的応用例」セクションの図7に示します。このシステムは12V電源によって電源供給され、12V電源自体もモニタします。6つの入力チャンネル(12V、5V、3.3V、2.5V、1.8V、24V)に加えて、GPI1入力およびGPI2入力上の補助コンパレータにOVおよびUVのタップ電圧を供給する外付けの抵抗分割器を使用して、9Vのレールをモニタリングできます。

補助コンパレータのしきい値は $0.5V \pm 10mV$ に固定されているため、 $9V \pm 10\%$ の電源をモニタするには、次の式が成り立ちます。

$$\frac{R2+R3}{R1+R2+R3} = \frac{0.51V}{0.9 \cdot 9V}$$

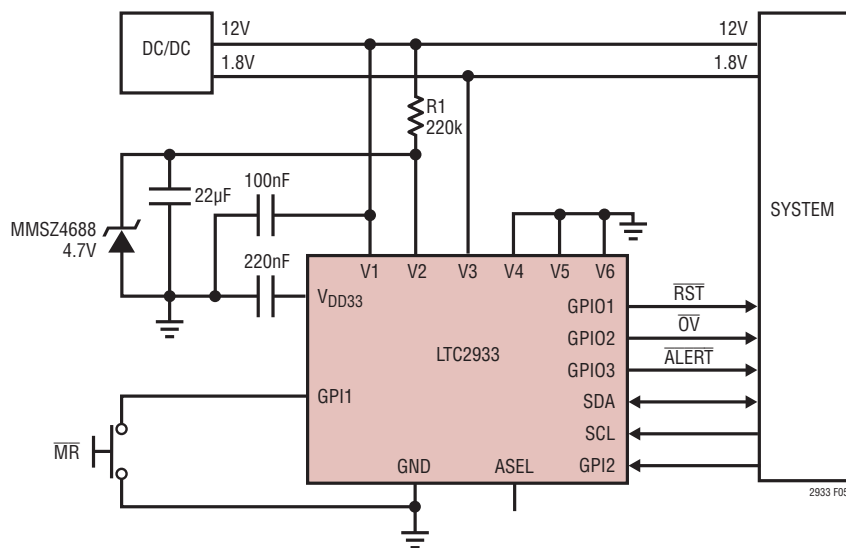
$$\frac{R3}{R1+R2+R3} = \frac{0.49V}{1.1 \cdot 9V}$$

$R3 = 8.87k$ の場合、式から $R2 = 2.4k$ および $R1 = 168k$ が導かれます。

GPI1コンパレータはUV制限をモニタし、負の極性にプログラムされています。GPI2コンパレータはOV制限をモニタし、正の極性にプログラムされています。

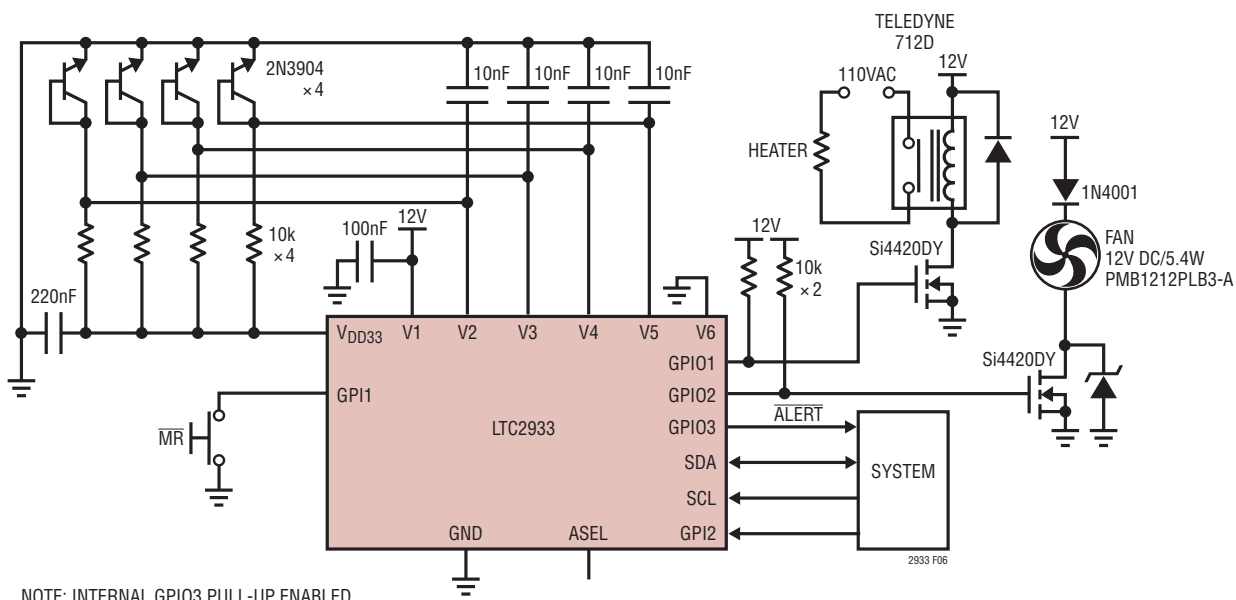
2つ目の抵抗分割器は、V5チャンネルの漏れの少ない低範囲を使用できるように、24Vレールの電圧を1.08Vに分割するために使用されます。

標準的応用例



NOTE: INTERNAL GPI01-3 PULL-UP ENABLED

図5. EEPROM フォルト保存電力バックアップ付き2チャンネル電圧モニタリング



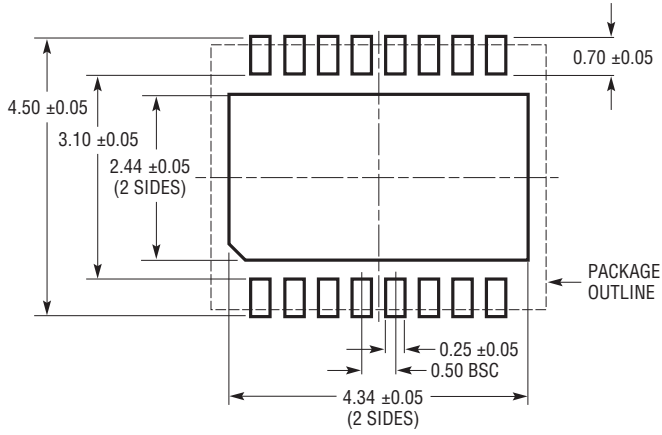
NOTE: INTERNAL GPI03 PULL-UP ENABLED

図6. 低コスト・マルチポイント温度制御システム

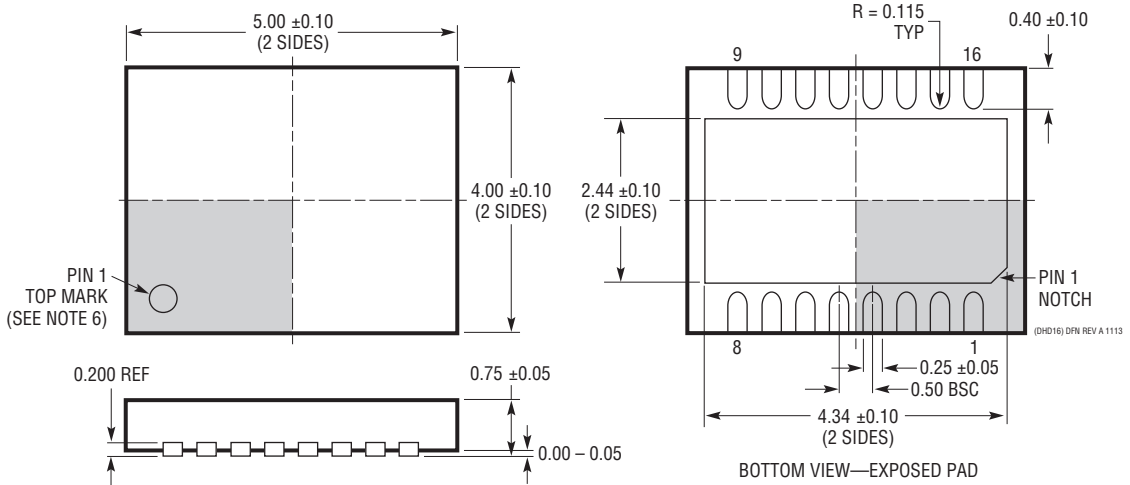
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

DHD Package
16-Lead Plastic DFN (5mm × 4mm)
(Reference LTC DWG # 05-08-1707 Rev A)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS



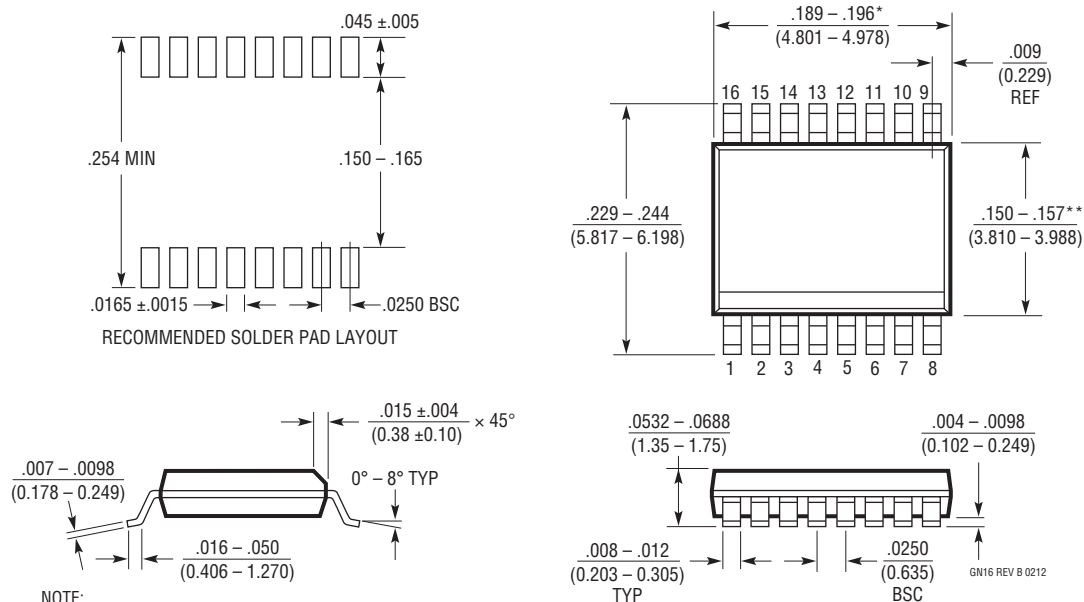
NOTE:

1. 図はJEDECパッケージ・アウトラインM0-229のバージョンのバリエーション (WJGD-2)として提案。
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

GN Package
16-Lead Plastic SSOP (Narrow .150 Inch)
 (Reference LTC DWG # 05-08-1641 Rev B)



標準的応用例

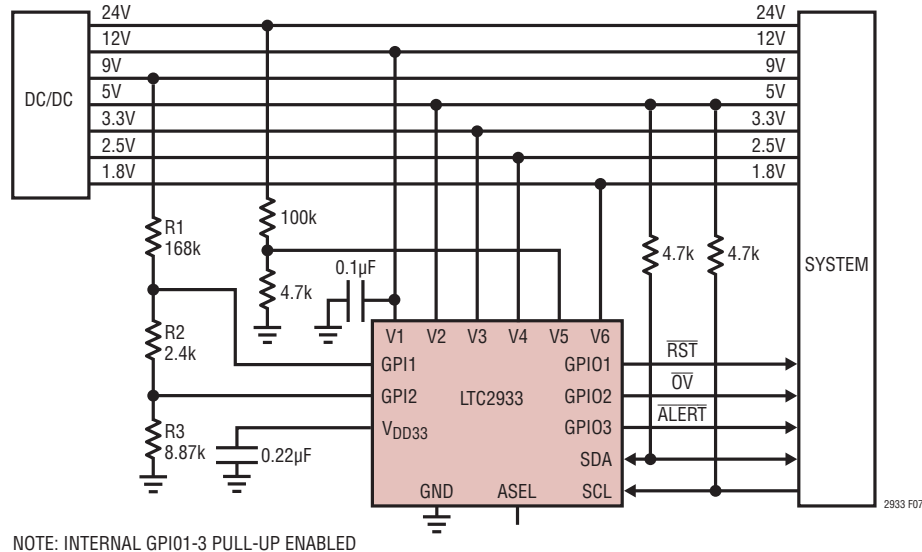


図 7.7 電源モニタ

関連製品

製品番号	説明	注釈
LTC2908	高精度6入力電源モニタ	リセット: $V_{CC} = 0.5V$ 、全温度範囲で $\pm 1.5\%$ 精度、内部 V_{CC} の自動選択
LTC2910	オクタル正電圧/負電圧モニタ	8つの調整可能な入力 ($0.5V$)、 $\pm 1.5\%$ 精度、入力グリッチ拒否、ピン選択可能な入力極性
LTC2930	調整可能なリセット・タイム、手動リセット付きの構成可能な6電源モニタ	16個の選択可能なしきい値
LTC2931	調整可能なリセット・タイムおよびウォッチドッグ・タイム付きの構成可能な6電源モニタ	選択可能な16種類のしきい値、リセット・タイム、個別の電圧モニタ出力。
LTC2932	調整可能なリセット・タイム、電源許容誤差付きの構成可能な6電源モニタ	選択可能な16種類のしきい値、しきい値許容誤差、個別の電圧モニタ出力。
LTC2938	プロセッサ監視機能付きの構成可能な4電源モニタ	選択可能な16種類のしきい値、調整可能なリセット・タイム、ウォッチドッグ・タイムアウト、ウォッチドッグ・ステータス出力
LTC2939	プロセッサ監視機能付きの構成可能な6電源モニタ	選択可能な16種類のしきい値、調整可能なリセット・タイム、ウォッチドッグ・タイムアウト、ウォッチドッグ・ステータス出力
LTC2977	8チャンネル PMBus パワーシステム・マネージャ	全未調整誤差が 0.25% の16ビット ADC、電圧/温度の監視および管理
LTC2974	4チャンネル PMBus パワーシステム・マネージャ	全未調整誤差が 0.25% の16ビット ADC、電圧/電流/温度の監視および管理
LTC2970	デュアル I^2C 電源モニタおよびマージニング・コントローラ	2つの電源の電圧および電流を監視。 0.5% 精度のマージニング