

10ppm/°C リファレンスを内蔵した PWM 入力/電圧出力の クワッド 12/10/8 ビット D/A コンバータ

特長

- 待ち時間のない PWM/電圧変換
- 8 μ s 以内に電圧出力を更新して安定化
- PWM 入力周波数: 100kHz ~ 30Hz
- INL: 最大 ± 2.5 LSB、DNL: 最大 ± 1 LSB (LTC2645-12)
- 単調性を保証
- 内部リファレンスまたは外部リファレンスをピンで選択可能
- 電源電圧範囲: 2.7V ~ 5.5V
- 入力電圧範囲: 1.71V ~ 5.5V
- 低消費電力: 4mA (3V時)、 $< 1\mu$ A (パワーダウン時)
- $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ での動作を保証
- 16ピン MSOP パッケージ

アプリケーション

- デジタル較正
- トリミングおよび調整
- レベル設定
- プロセス制御および産業用オートメーション
- 計測器
- 自動車

概要

LTC[®]2645 は、PWM 信号を電圧に変換して出力する、クワッド 12、10、および 8 ビットの D/A コンバータ・ファミリで、高精度、低ドリフト (10ppm/°C) のリファレンスを 16ピン MSOP パッケージに集積しています。このデバイスはレール・トゥ・レールの出力バッファを内蔵しており、単調性を保証しています。

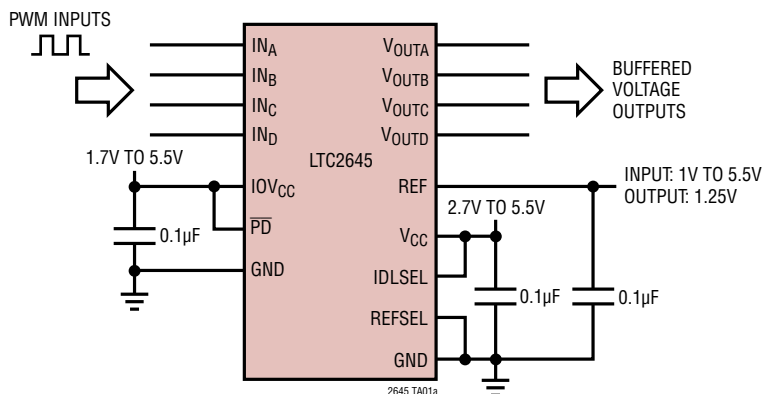
LTC2645 は PWM 入力信号の周期とパルス幅を測定し、各 PWM 入力の立ち上がりエッジ後に、対応する電圧出力 DAC を更新します。DAC 出力は、標準で 8 μ s 以内に更新されて 12 ビット精度に安定化されます。また、最大 5mA (3V 時) または 10mA (5V 時) のソース電流およびシンク電流を供給可能なので、電圧リップルを除去し、低速のアナログ・フィルタおよびバッファ・アンプを置き換えます。

LTC2645 は、10ppm/°C の内部リファレンスを使用する 2.5V のフルスケール出力を備えています。このデバイスは外部リファレンスで動作できるので、これによって外部リファレンス電圧に等しいフルスケール出力を設定できます。PWM 入力が変わらない状態が 60ms より長く続くと、各 DAC はピンで選択可能なアイドル状態に移行します。このデバイスは 2.7V ~ 5.5V の単電源で動作し、1.71V ~ 5.5V の PWM 入力電圧をサポートします。

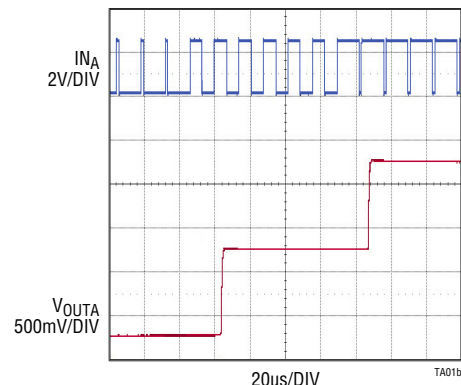
LT、LT、LTC、LTM、Linear Technology および Linear のロゴは、リニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5396245、5859606、6891433、6937178、7414561 を含む米国特許により保護されています。

標準的応用例

4チャンネル PWM 信号を電圧に変換して出力する D/A コンバータ



PWM 入力から DAC 出力への変換



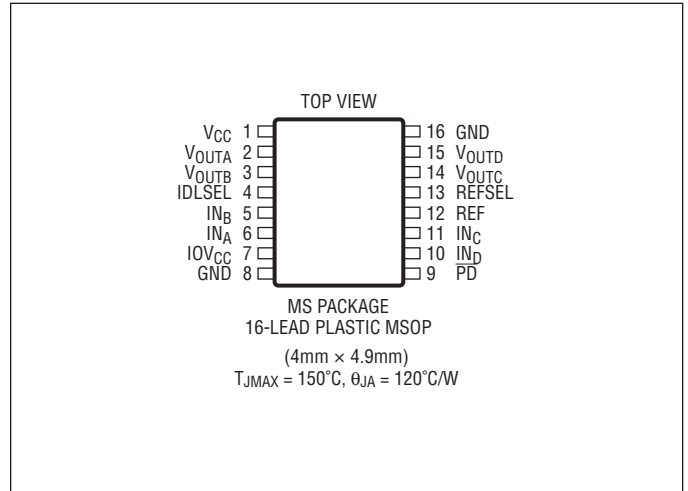
LTC2645

絶対最大定格

(Note 1, 2)

電源電圧 (V_{CC} 、 IOV_{CC})	-0.3V ~ 6V
IN_A 、 IN_B 、 IN_C 、 IN_D	-0.3V ~ 6V
$IDLSEL$ 、 \overline{PD} 、 $REFSEL$	-0.3V ~ 6V
V_{OUTA} 、 V_{OUTB} 、 V_{OUTC} 、 V_{OUTD}	-0.3V ~ 最小 ($V_{CC} + 0.3V$ 、6V)
REF	-0.3V ~ 最小 ($V_{CC} + 0.3V$ 、6V)
動作温度範囲	
LTC2645C	0°C ~ 70°C
LTC2645I	-40°C ~ 85°C
LTC2645H	-40°C ~ 125°C
最大接合部温度	150°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け、10秒)	300°C

ピン配置



発注情報

LTC2645	C	MS	-L	12	#TR	PBF	
							無鉛指定
							テープアンドリール TR = 2,500 個テープアンドリール
							分解能 12 = 12 ビット 10 = 10 ビット 8 = 8 ビット
							フルスケール電圧、内部リファレンス・モード L = 2.5V
							パッケージ・タイプ MS = 16ピン MSOP
							温度グレード C = 民生用温度範囲 (0°C ~ 70°C) I = 産業用温度範囲 (-40°C ~ 85°C) H = 自動車用温度範囲 (-40°C ~ 125°C)
							製品番号

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。
非標準の鉛仕上の製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

製品選択ガイド

製品番号	製品マーキング*	分解能	チャンネル	内部リファレンス 使用時の VFS	INL 最大値	パッケージ
LTC2645-L12	645L12	12ビット	4	2.5V	±2.5LSB	16ピン・プラスチック MSOP
LTC2645-L10	645L10	10ビット	4	2.5V	±1.0LSB	16ピン・プラスチック MSOP
LTC2645-L8	2645L8	8ビット	4	2.5V	±0.5LSB	16ピン・プラスチック MSOP

*温度グレードは出荷時のコンテナのラベルで識別されます。

LTC2645

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。規定がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。

LTC2645-L12/-L10/-L8 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	LTC2645-L8			LTC2645-L10			LTC2645-L12			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
DC性能												
	Resolution		●	8		10		12			Bits	
	Monotonicity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 3)	●	8		10		12			Bits	
DNL	Differential Nonlinearity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 3)	●		± 0.5		± 0.5		± 1		LSB	
INL	Integral Nonlinearity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 3)	●	± 0.05	± 0.5	± 0.2	± 1	± 1	± 2.5		LSB	
ZSE	Zero-Scale Error	$V_{CC} = 3\text{V}$, Internal Ref., Code = 0	●	0.5	5	0.5	5	0.5	5		mV	
V_{OS}	Offset Error	$V_{CC} = 3\text{V}$, Internal Ref. (Note 4)	●	± 0.5	± 5	± 0.5	± 5	± 0.5	± 5		mV	
V_{OSTC}	V_{OS} Temperature Coefficient	$V_{CC} = 3\text{V}$, Internal Ref. (Note 9)		± 10		± 10		± 10			$\mu\text{V}/^\circ\text{C}$	
GE	Gain Error	$V_{CC} = 3\text{V}$, Internal Ref.	●	± 0.2	± 0.8	± 0.2	± 0.8	± 0.2	± 0.8		%FSR	
GETC	Gain Temperature Coefficient	$V_{CC} = 3\text{V}$, Internal Ref. (Note 9) C-grade I-grade H-grade		10 10 10		10 10 10		10 10 10			ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$	
	Load Regulation	Internal Ref., Mid-Scale, $V_{CC} = 3\text{V} \pm 10\%$, $-5\text{mA} \leq I_{OUT} \leq 5\text{mA}$	●	0.009	0.016	0.035	0.064	0.14	0.256		LSB/mA	
		$V_{CC} = 5\text{V} \pm 10\%$, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.009	0.016	0.035	0.064	0.14	0.256		LSB/mA	
R_{OUT}	DC Output Impedance	Internal Ref., Mid-Scale, $V_{CC} = 3\text{V} \pm 10\%$, $-5\text{mA} \leq I_{OUT} \leq 5\text{mA}$	●	0.09	0.156	0.09	0.156	0.09	0.156		Ω	
		$V_{CC} = 5\text{V} \pm 10\%$, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.09	0.156	0.09	0.156	0.09	0.156		Ω	

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OUT}	DAC Output Span	External Reference		0 to V_{REF}		V
		Internal Reference		0 to 2.5		V
PSR	Power Supply Rejection	$V_{CC} = 3\text{V} \pm 10\%$ or $5\text{V} \pm 10\%$		-80		dB
I_{SC}	Short Circuit Output Current (Note 5) Sinking Sourcing	$V_{FS} = V_{CC} = 5.5\text{V}$ Zero-Scale; V_{OUT} Shorted to V_{CC}	●	27	48	mA
		Full-Scale; V_{OUT} Shorted to GND	●	-28	-48	mA

電源

V_{CC}	Positive Supply Voltage	For Specified Performance	●	2.7	5.5	V
IOV_{CC}	Digital Input Supply Voltage	For Specified Performance	●	1.71	5.5	
I_{CC}	Supply Current (Note 6)	$V_{CC} = 3\text{V}$, Internal Reference	●	4	5	mA
		$V_{CC} = 5\text{V}$, Internal Reference	●	6.4	8	mA
$I_{CC}(IOV_{CC})$	Supply Current, IOV_{CC} (Note 6)	$IOV_{CC} = 5\text{V}$	●	25	50	μA
I_{SD}	Supply Current in Power-Down Mode (Note 6)	$V_{CC} = 5\text{V}$, $\overline{PD} = 0\text{V}$	●	0.5	5	μA
$I_{SD}(IOV_{CC})$	Supply Current in Power-Down Mode, IOV_{CC} (Note 6)	$IOV_{CC} = 5\text{V}$, $\overline{PD} = 0\text{V}$	●	0.5	5	μA

2645f

電气的特性

● は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。規定がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。

LTC2645-L12/-L10/-L8 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
リファレンス入力							
V_{REF}	Input Voltage Range		●	1	V_{CC}	V	
	Resistance		●	120	160	200	$k\Omega$
	Capacitance			7.5			pF
I_{REF}	Reference Current, Power-Down Mode	DAC Powered Down	●	0.005	1.5	μA	
リファレンス出力							
	Output Voltage		●	1.24	1.25	1.26	V
	Reference Temperature Coefficient	(Note 9)		± 10			ppm/ $^\circ\text{C}$
	Output Impedance			0.5			$k\Omega$
	Capacitive Load Driving			10			μF
	Short Circuit Current	$V_{CC} = 5.5\text{V}$, REF Shorted to GND		2.5			mA
デジタル入力 (I_{NA}、I_{NB}、I_{NC}、I_{ND}、PD)							
V_{IH}	Digital Input High Voltage		●	$0.8 \cdot I_{OVCC}$			V
V_{IL}	Digital Input Low Voltage		●		0.5		V
I_{LK}	Digital Input Leakage	$I_{NA}/I_{NB}/I_{NC}/I_{ND} = \text{GND to } I_{OVCC}$	●		± 1		μA
C_{IN}	Digital Input Capacitance	(Note 7)	●		5		pF
AC性能							
t_s	Settling Time From $I_{NA}/I_{NB}/I_{NC}/I_{ND}$ Rising Edge (Note 8)	$\pm 0.39\%$ ($\pm 1\text{LSB}$ at 8 Bits)		7.0		μs	
		$\pm 0.098\%$ ($\pm 1\text{LSB}$ at 10 Bits)		7.4		μs	
		$\pm 0.024\%$ ($\pm 1\text{LSB}$ at 12 Bits)		7.8		μs	
	Voltage Output Slew Rate			1.0		V/ μs	
	Capacitive Load Driving			500		pF	
	Glitch Impulse	At Mid-Scale Transition		2.1		nV \cdot s	
	DAC-to-DAC Crosstalk	1 DAC Held at FS, 1 DAC Switched 0 to FS		0.9		nV \cdot s	
	Multiplying Bandwidth	External Reference		320		kHz	
e_n	Output Voltage Noise Density	At $f = 1\text{kHz}$, External Reference		180		$\text{nV}/\sqrt{\text{Hz}}$	
		At $f = 10\text{kHz}$, External Reference		160		$\text{nV}/\sqrt{\text{Hz}}$	
		At $f = 1\text{kHz}$, Internal Reference		200		$\text{nV}/\sqrt{\text{Hz}}$	
		At $f = 10\text{kHz}$, Internal Reference		180		$\text{nV}/\sqrt{\text{Hz}}$	
	Output Voltage Noise	0.1Hz to 10Hz, External Reference		35		nV _{p-p}	
		0.1Hz to 10Hz, Internal Reference		40		nV _{p-p}	
		0.1Hz to 200kHz, External Reference		680		nV _{p-p}	
		0.1Hz to 200kHz, Internal Reference		730		nV _{p-p}	
		$C_{REF} = 0.1\mu\text{F}$					

LTC2645

電気的特性

- は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。規定がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。

LTC2645-L12/-L10/-L8 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_{PWH}	$I_{NA}/I_{NB}/I_{NC}/I_{ND}$ High Time		●	25		ns
t_{PWL}	$I_{NA}/I_{NB}/I_{NC}/I_{ND}$ Low Time		●	25		ns
t_{PER}	$I_{NA}/I_{NB}/I_{NC}/I_{ND}$ Rising Edge to Rising Edge Period	LTC2645-L12	●	0.160	33	ms
		LTC2645-L10	●	0.040	33	ms
		LTC2645-L8	●	0.010	33	ms
t_3	$I_{NA}/I_{NB}/I_{NC}/I_{ND}$ Idle Mode Timeout		●	50	70	ms
t_4	$I_{NA}/I_{NB}/I_{NC}/I_{ND}$ Rising Edge to DAC Update Delay			3.2		μs
f_{MAX}	$I_{NA}/I_{NB}/I_{NC}/I_{ND}$ Frequency	LTC2645-L12	●	0.03	6.25	kHz
		LTC2645-L10	●	0.03	25	kHz
		LTC2645-L8	●	0.03	100	kHz

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: すべての電圧値は GND を基準にしている。

Note 3: 直線性と単調性はコード 16 からコード 4095 まで (LTC2645-12)、またはコード 4 からコード 1023 まで (LTC2645-10)、またはコード 1 からコード 255 まで (LTC2645-8) 定義されている。

Note 4: コード 16 (LTC2645-12)、コード 4 (LTC2645-10) またはコード 1 (LTC2645-8)、およびフルスケールでの測定から推測される。

Note 5: このデバイスは短時間の過負荷状態の間デバイスを保護するための電流制限回路を内蔵している。電流制限時には接合部温度が最大定格を超えることがある。規定された最大動作接合部温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう恐れがある。

Note 6: 0V または IOV_{CC} における I_{NX} 。

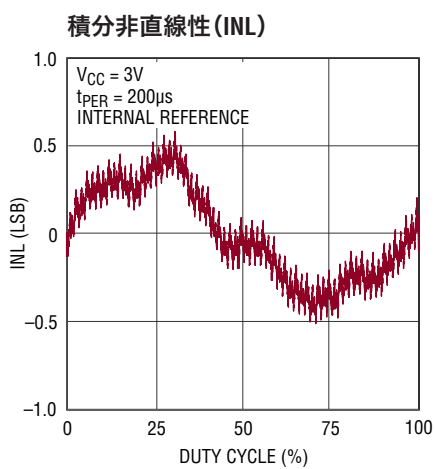
Note 7: 設計によって保証されているが、製造時にはテストされない。

Note 8: 内部リファレンス・モード。DAC は 1/4 スケールから 3/4 スケール、および 3/4 スケールから 1/4 スケールまでステップ状に変化する。負荷は $2\text{k}\Omega$ で 100pF と並列に GND に接続する。

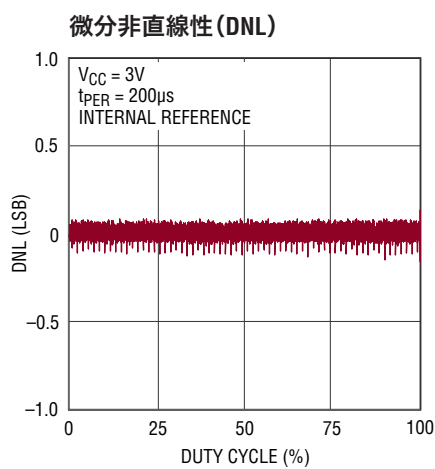
Note 9: 温度係数は出力電圧の最大変化を規定温度範囲で割って計算される。

標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}$ 。)

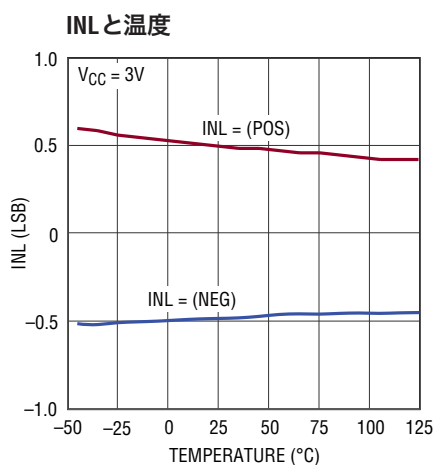
LTC2645-12 (内部リファレンス、 $V_{FS} = 2.5\text{V}$)



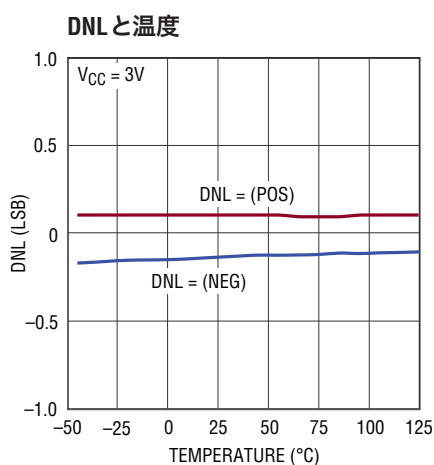
2645 G01



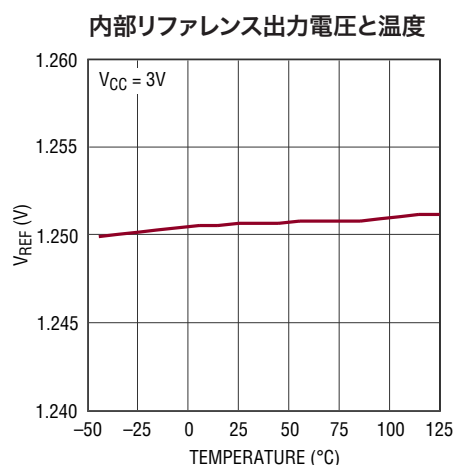
2645 G02



2645 G03

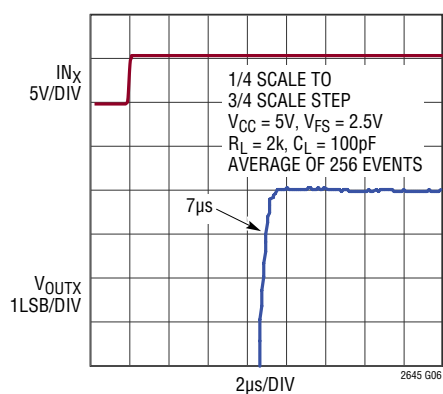


2645 G04

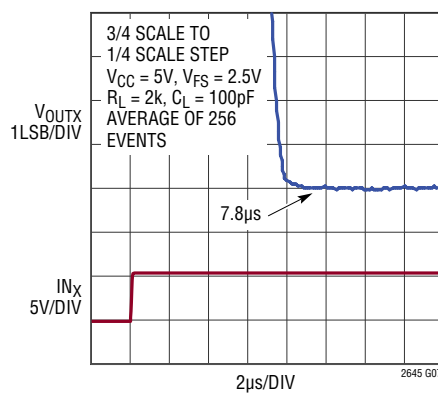


2645 G05

±1LSB 立ち上がりまでの
セトリング時間



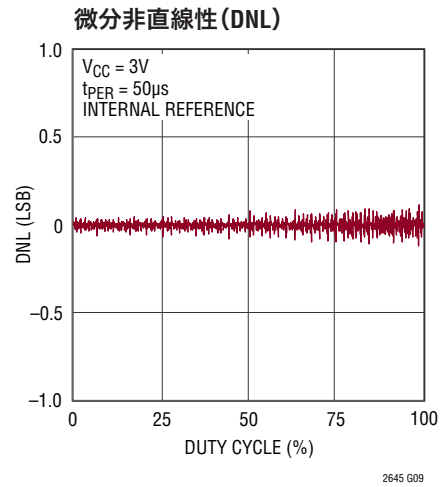
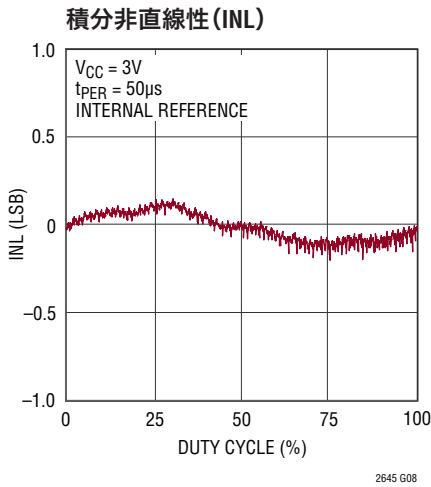
±1LSB 立ち下がりまでの
セトリング時間



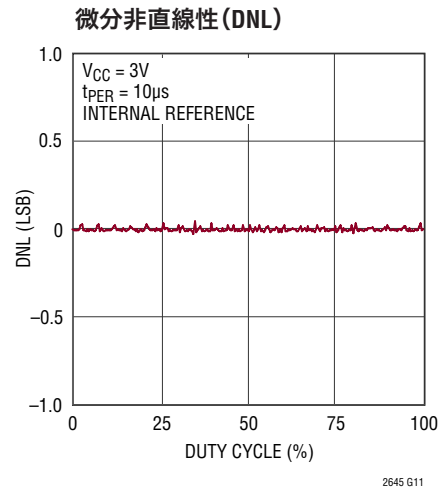
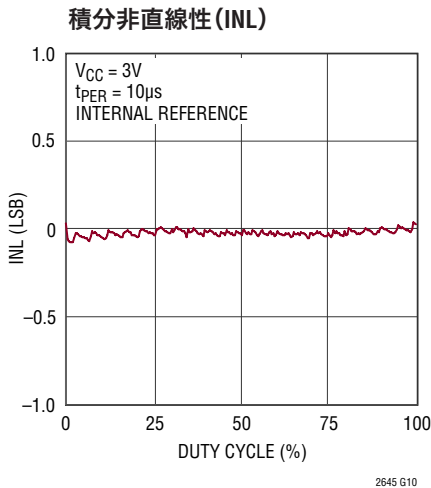
LTC2645

標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}$)

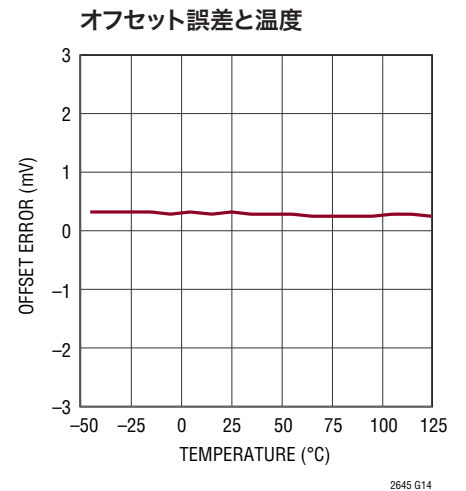
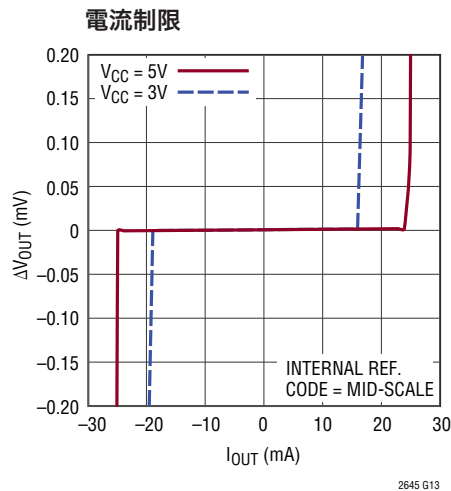
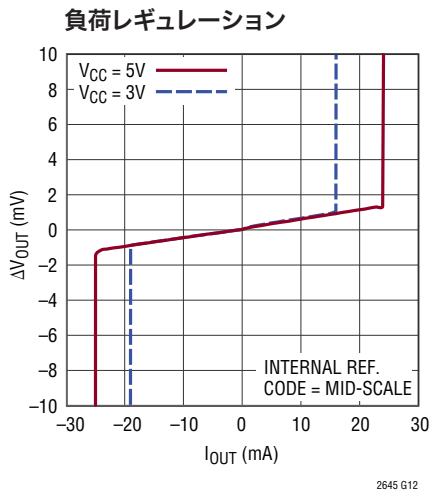
LTC2645-10 (内部リファレンス、 $V_{FS} = 2.5\text{V}$)



LTC2645-8 (内部リファレンス、 $V_{FS} = 2.5\text{V}$)

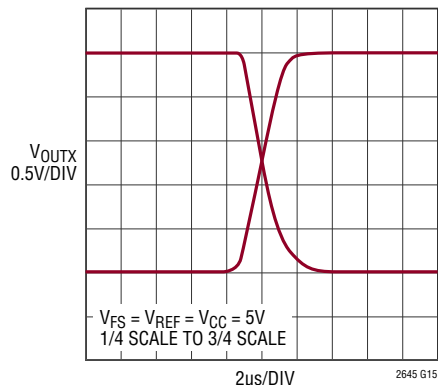


LTC2645

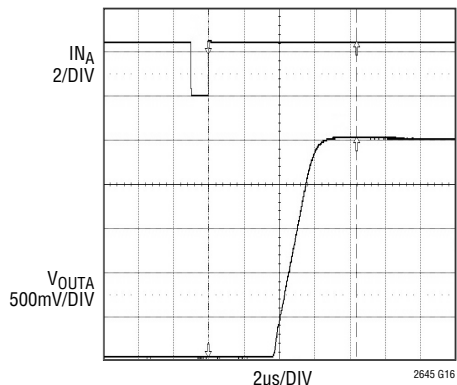


標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}_o$) (内部リファレンス、 $V_{FS} = 2.5\text{V}$)

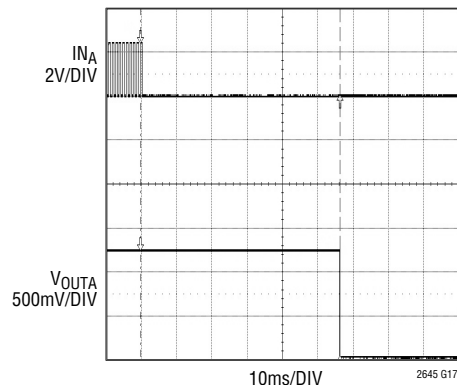
大信号応答



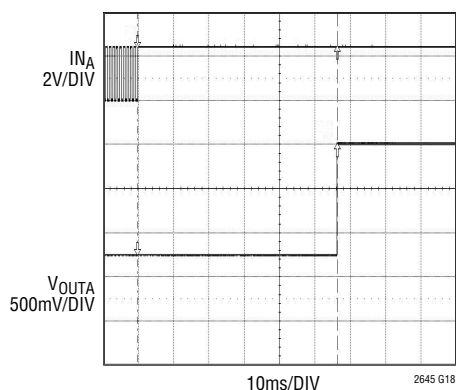
IN_X から V_{OUTX} までの
遅延フルスケール遷移



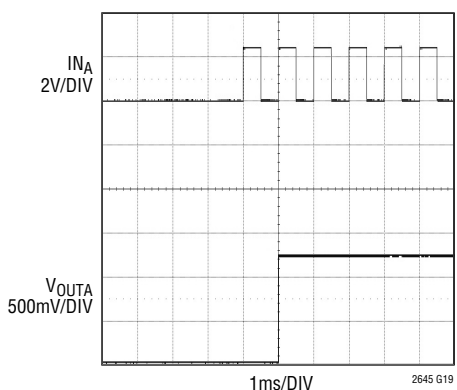
ミッド・スケールからアイドル・モード・
ゼロスケールへの遷移 ($IDLSEL=GND$)



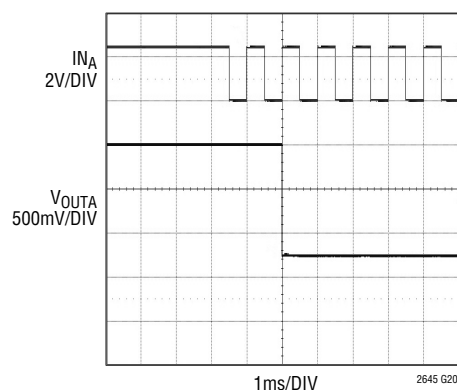
ミッド・スケールからアイドル・モード・
フルスケールへの遷移 ($IDLSEL=GND$)



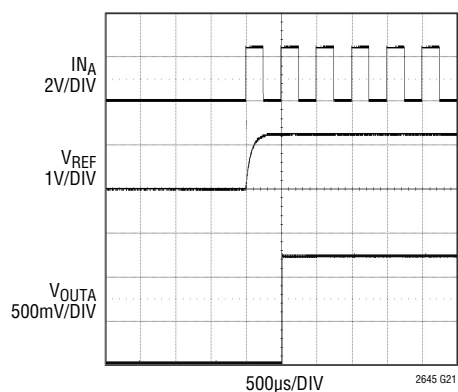
アイドル・モード・ゼロスケールから
ミッド・スケールへの遷移 ($IDLSEL=GND$)



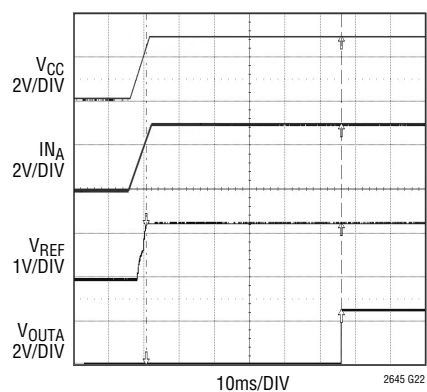
アイドル・モード・フルスケールから
ミッド・スケールへの遷移 ($IDLSEL=GND$)



アイドル・モード・パワーダウン
(1チャンネル) からミッド・スケールへの
遷移 ($IDLSEL=V_{CC}$)



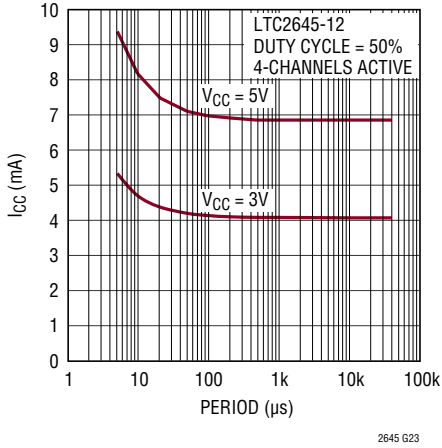
パワーオン・リセットから
アイドル・モード・フルスケールへの
遷移 ($IDLSEL=GND$)



LTC2645

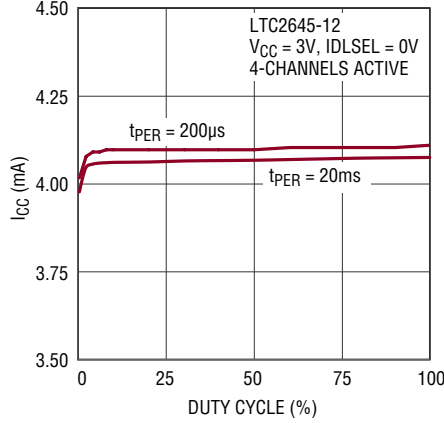
標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}$)
 (内部リファレンス、 $V_{FS} = 2.5\text{V}$)

電源電流と入力周期 (t_{PER})



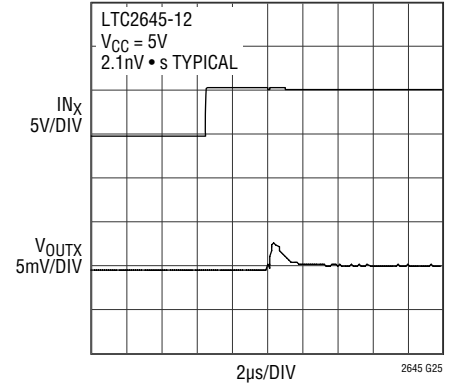
2645 G23

電源電流とデューティ・サイクル (t_{PW}/t_{PER})



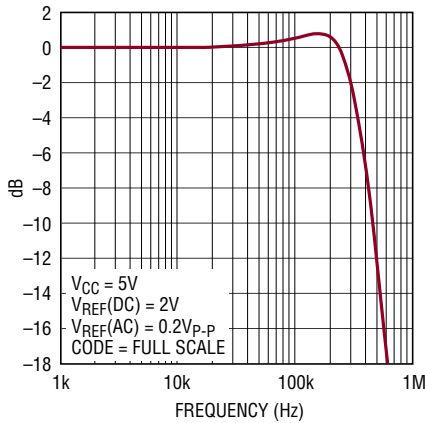
2645 G24

ミッドスケールの
グリッチ・インパルス



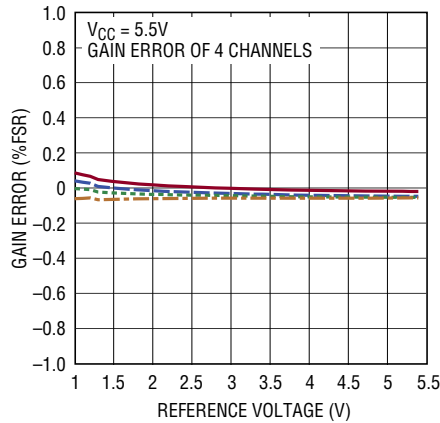
2645 G25

乗算帯域幅



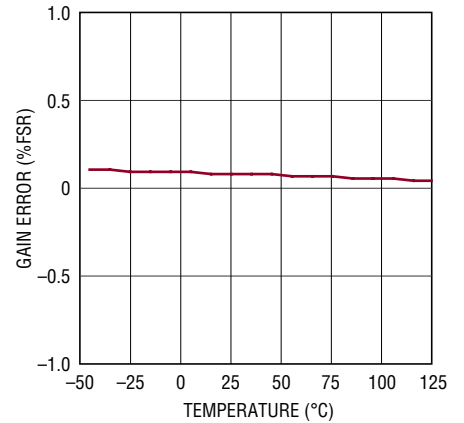
2645 G26

利得誤差とリファレンス入力



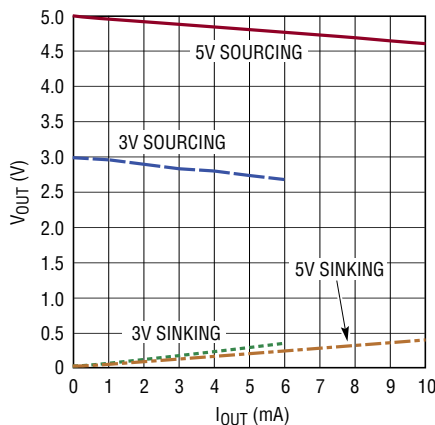
2645 G27

利得誤差と温度



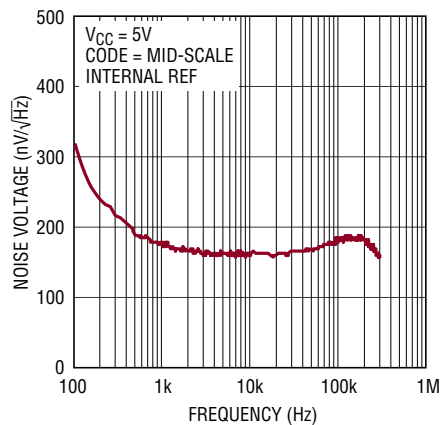
2645 G28

レールでのヘッドルームと
出力電流



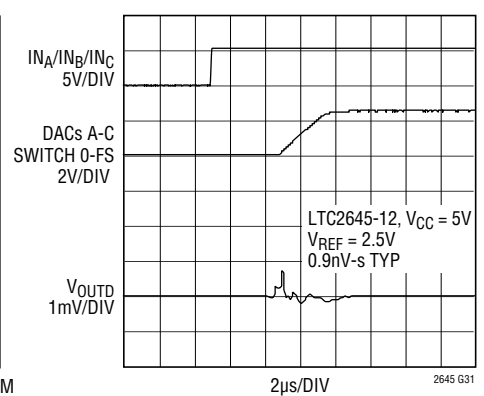
2645 G29

ノイズ電圧と周波数



2645 G30

DAC間のクロストーク(動的)



2645 G31

ピン機能

V_{CC} (ピン1) : 電源電圧入力。2.7V ≤ V_{CC} ≤ 5.5V。0.1μFのコンデンサを使用してGNDにバイパスします。

IN_A、IN_B、IN_C、IN_D (ピン6、5、11、10) : PWM入力。30Hz～6.25kHz(12ビット)、25kHz(10ビット)、または100kHz(8ビット)のパルス幅変調された入力周波数を印加します。各IN_Xの立ち上がりエッジ後、デバイスはそのパルス幅と周期からデューティ・サイクルを計算し、DACチャネルV_{OUTX}を更新します。ロジック・レベルはIOV_{CC}を基準にします。

IOV_{CC} (ピン7) : I/O電源電圧入力。1.71V ≤ IOV_{CC} ≤ 5.5V。0.1μFのコンデンサを使用してGNDにバイパスします。

IDLSEL (ピン4) : アイドル・モード選択入力。IDLSELをGNDまたはV_{CC}に接続することで、アイドル・モード・タイムアウト遅延時間t₃(公称遅延値: 60ms)を超えてPWM入力に立ち上がりエッジがなかったときのDAC出力の動作を選択できます。アイドル・モード・ステートとして、高インピーダンス出力でのパワーダウン、前のステートの維持、ゼロスケール、またはフルスケールが使用できます。また、このピンはパワーオン・リセット後のDAC出力の初期状態を選択するためにも使用されます。

PD (ピン9) : アクティブ“L”パワーダウン入力。PDをGNDに接続すると、標準電源電流(1μA未満)でデバイスをパワーダウン状態にします。PDをIOV_{CC}に接続すると、通常動作になります。

REFSEL (ピン13) : リファレンス選択入力。REFSELをGNDに接続すると、内部リファレンス・モードが選択されます。REFSELをV_{CC}に接続すると、外部リファレンス・モードが選択されます。

REF (ピン12) : リファレンス電圧の入力または出力。REFSELがV_{CC}に接続されているとき、REFは入力(1V ≤ V_{REF} ≤ V_{CC})で、与えられる電圧によってDACのフルスケール出力電圧が設定されます。REFSELがGNDに接続されているときは、このピンで10ppm/°C、1.25Vの内部リファレンス(フルスケールの1/2)が供給されます。この出力は最大10μFでGNDにバイパスすることが可能で、外部のDC負荷電流を駆動するときにはバッファを接続する必要があります。

V_{OUTA}、V_{OUTB}、V_{OUTC}、V_{OUTD} (ピン2、3、14、15) : DACアナログ電圧出力。このDAC出力電圧は、次式で計算できます。

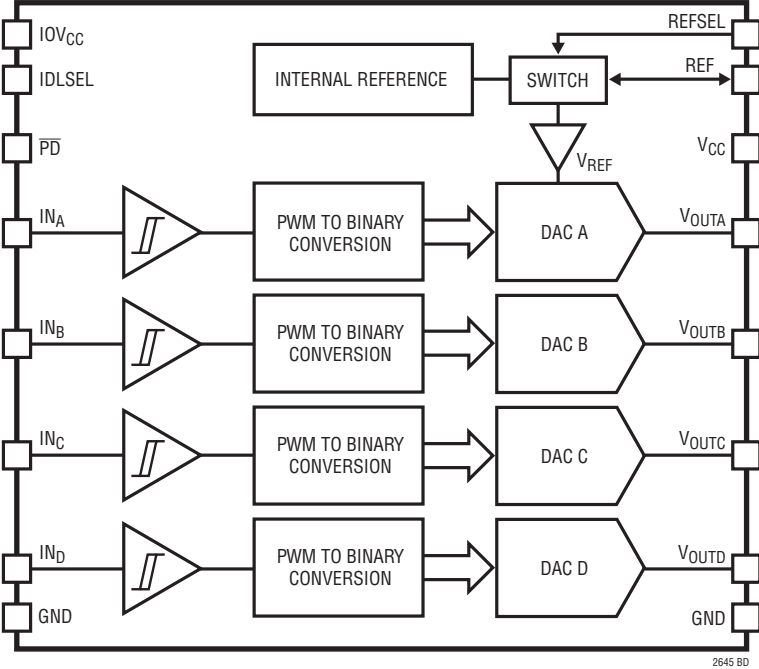
$$V_{OUTX} = V_{REF} \cdot t_{PWHX} / t_{PERX}$$

ここで、V_{REF}は2.5V(内部リファレンス・モードの場合)またはREFピンの電圧(外部リファレンス・モードの場合)、t_{PWHX}は1つ前のIN_X周期のパルス幅、t_{PERX}は直近の2つのIN_X立ち上がりエッジ間の間隔です。

GND (ピン8、16) : グランド。

LTC2645

ブロック図



タイミング図

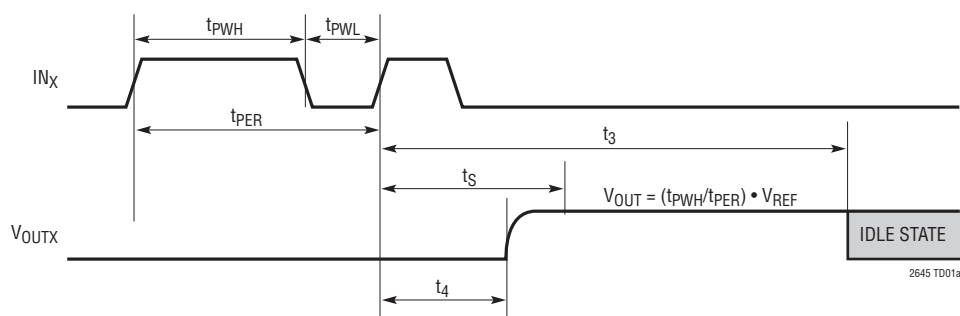


図 1a.

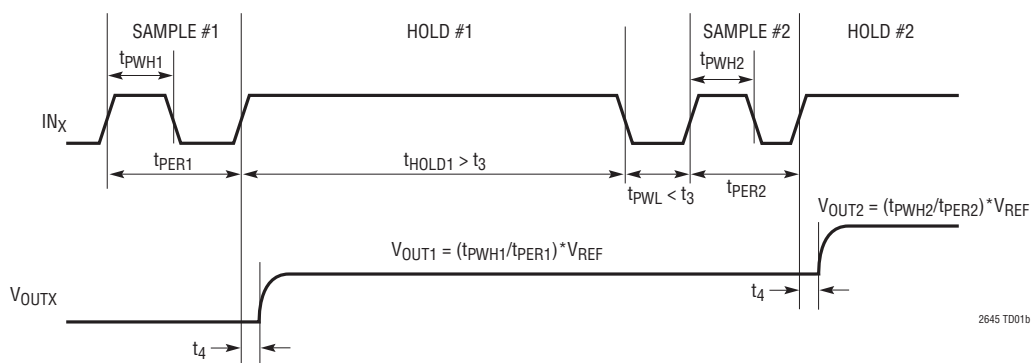


図 1b. サンプル/ホールド動作 (IDLSEL = VCC)

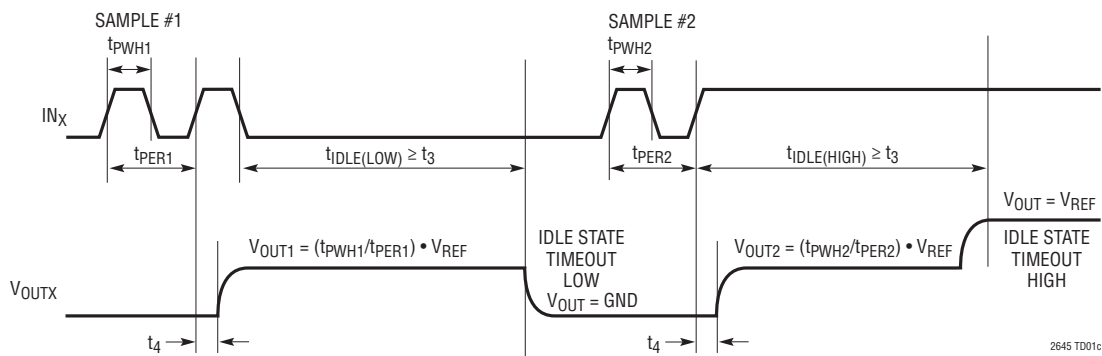


図 1c. トランスペアレント動作 (IDLSEL = GND)

動作

LTC2645は、クワッドPWM入力、電圧出力D/Aコンバータのファミリで、16ピンMSOPパッケージに收容されています。このデバイスは、PWM入力のパルス幅と周期を測定し、各PWM入力の立ち上がりエッジ後に、対応するDAC出力を更新します。各DACは、外部リファレンスを使用するか、内部リファレンスによる2.5Vのフルスケール電圧を使用して、レール・トゥ・レールで動作できます。3つの分解能(12ビット、10ビット、8ビット)を使用できます。

PWMから電圧への変換

LTC2645は、遅延や長いセトリング時間を要することなく、ディスタリット・ソリューションのような高価な受動素子は不要で、PWM入力を正確で安定したバッファ電圧に変換します。PWM入力ピン(IN_X)は、30Hzから最高6.25kHz(12ビット)、25kHz(10ビット)、または100kHz(8ビット)までの周波数を受け入れます。

デューティー・サイクルは、各PWM入力の立ち上がりエッジ後に、1つ前の“H”パルス幅および“L”パルス幅に基づいて計算されます。出力されるデジタルDACコードkは次の式で計算されます。

$$k = 2^N \cdot t_{\text{PWHX}} / t_{\text{PERX}}$$

ここで、t_{PWHX}は1つ前のIN_X周期のパルス幅で、t_{PERX}は直近の2つのIN_X立ち上がりエッジ間の間隔です。デジタルからアナログへの伝達関数は次のとおりです。

$$V_{\text{OUT(IDEAL)}} = \left(\frac{k}{2^N} \right) V_{\text{REF}}, \text{ for } k = 0 \text{ to } 2^N - 1$$

ここで、Nは分解能、V_{REF}は2.5V(内部リファレンス・モードの場合)またはREFピンの電圧(外部リファレンス・モードの場合)です。

DACの更新タイミング

DAC出力(V_{OUTX})の更新は、IN_Xにおける各立ち上がりエッジ入力の後に行われます(図1a)。遅延t_Sは、IN_Xの立ち上がりエッジから前の周期のデューティー・サイクルに対応するV_{OUTX}出力電圧が安定化するまでの遅延です。遅延t_Sは、計算上の周期遅延(t₄)と実際の出力DACのセトリング時間で構成されます。PWMからバイナリへの内部的な計算サイクルは、IN_Xの立ち上がりエッジの直後に開始します。この計算サイクルは、遅延t₄の後にDAC出力V_{OUTX}が更新されると完了します。通常、このDAC出力はIN_Xの立ち上がりエッジから8μs以内に、12ビット精度に安定化します。

PWM入力アイドル・モードの選択

アイドル・モード・タイムアウト遅延t₃(公称遅延:60ms)より長くPWM入力立ち上がりエッジが受信されなかった場合、DAC出力はアイドル・モード状態になります。アイドル・モード状態は、IDLSELをGNDに接続するかV_{CC}に接続するかによって、次の表1に従って構成できます。これらのピンは、パワーオン・リセット後のDACの初期状態の制御にも使用されることに注意してください。

表1. パワーオン・リセットとアイドル・モード状態

IDLSEL	パワーオン・リセット	IN _X アイドル“L”	IN _X アイドル“H”
GND	ゼロスケール	ゼロスケール	フルスケール
V _{CC}	パワーダウン 高インピーダンス	パワーダウン 高インピーダンス	ホールド

トランスペアレント動作

PWM入力デューティー・サイクルが0%または100%になる可能性があるアプリケーションでは、IDLSELをGNDに接続してトランスペアレント動作を選択します。トランスペアレント動作では、アイドル“L”入力でDACがゼロスケールに設定され、アイドル“H”入力でDACがフルスケールに設定されます。図1cは、トランスペアレント動作のタイミング図です。任意の1対のPWM入力立ち上がり・エッジ間の間隔がアイドル・モード・タイムアウト遅延t₃(最短50ms)未満になると、2つ目の立ち上がりエッジ後にDACコードが更新されます。アイドル“H”入力ステートの後に、アイドル“L”入力ステートになることがあることに注意してください。

動作

サンプル/ホールド動作

LTC2645には、パルス幅/周期を**サンプリング**して、対応する電圧レベルを無期限に**ホールド**する機能があります。連続的なPWM入力を要とするアナログ・フィルタ実装とは異なり、LTC2645は不連続なPWM入力でも動作可能です。IDLSELをV_{CC}に接続すると、サンプル/ホールド動作が選択されます。サンプル/ホールド動作では、1対の立ち上がりエッジがあればDACを更新するのに十分で、PWM入力がアイドル“H”になったときDACコードは前の値を保持します。図1bは、サンプル/ホールド動作の適切なタイミングを示しています。任意の1対の立ち上がり・エッジ間の間隔がアイドル・モード・タイムアウト遅延 t_3 (最短50ms)未満になると、DACコードが更新されます。任意の1対の立ち上がり・エッジ間の間隔がアイドル・モード・タイムアウト遅延 t_3 (最長70ms)より長くなると、DACコードは前の値を保持します。パワーオン・リセットの後、もしくはIN_Xがアイドル“L”になったとき、DACは高インピーダンス出力でパワーダウンスすることに注意してください。

IN_Xの周期が短い場合の動作

PWMから電圧への変換精度は、IN_Xの最高入力周波数6.25kHz (12ビット)、25kHz (10ビット)、100kHz (8ビット)までに対して保証されています。IN_Xの入力周波数がこれより高い場合、アナログ出力の分解能がそれに比例して減少します。IN_X入力周期が計算上の遅延時間 t_4 (公称3.2 μ s)より短い場合、DACの更新はスキップされ、DACコードは前の値に保持されます。

IN_Xのパルス幅が短い場合の動作

DAC出力が各IN_X立ち上がりエッジ後に確実に更新されるよう、IN_X入力の“H”および“L”パルス幅には、 t_{pWH} および t_{pWL} より大きい値を与えてください。“H”パルスが t_{pWH} より狭い場合はDACコードがゼロスケールとして計算され、“L”パルスが t_{pWL} より狭い場合はDACコードがフルスケールとして計算されます。わずかに数ナノ秒のような極めて狭いパルス幅では、入力エッジを認識できず、DACの更新が完全にスキップされ、DACコードが前の値に保持されます。

パワーオン・リセット

LTC2645は、電源の最初の投入時に出力をある既知のステートにクリアするので、システムの初期設定が一定に保たれ、再現可能になります。IDLSELピンをGNDに接続するかV_{CC}に接続するかによって、DACをゼロスケールに初期化するか、デバイスをパワーダウンした上でDACを高インピーダンス出力にするかを選択できます(表1参照)。

アプリケーションによっては、DACの起動時に下流の回路が動作状態になるので、この時間にDACからのゼロ以外の出力に対する感度が高くなる場合があります。LTC2645は、ゼロスケール・リセット選択時にパワーオン・グリッチを低減する回路を内蔵しています。電源が5Vまで上昇するのに1ms以上かかる場合、電源投入時にアナログ出力が上昇する標準的な電圧はゼロスケールから5mV以内です。通常、グリッチの振幅は電源の電圧上昇時間が長くなるにつれて小さくなります。

リファレンス・モード

高精度の外部リファレンスを使用できない、もしくは面積の制約により望ましくないアプリケーションに備えて、LTC2645はユーザが選択できるリファレンスを内蔵しています。内部リファレンス・モードを選択するには、REFSELピンをGNDに接続します。

REFピンで10ppm/°C、1.25Vの内部リファレンスを供給できます。この電圧は、内部的に2倍に増幅され、2.5VのフルスケールDAC出力電圧範囲を供給します。REFピンにバイパス容量を追加するとノイズ性能が向上します。0.1 μ Fを推奨しますが、最大10 μ Fを発振なしで駆動できます。REFピンの出力は、外部DC負荷電流を駆動するときにはバッファを付加する必要があります。

もしくは、REFSELピンをV_{CC}に接続することで、外部リファレンス・モードでDACを動作させることができます。このモードでは、外部からREFピンに供給する入力電圧によってリファレンス($1V \leq V_{REF} \leq V_{CC}$)を得るので、電源電流が減少します。このモードでは、フルスケールDAC出力電圧はREFピンの電圧と同じになります。

動作

パワーダウン・モード

電力が制限されているアプリケーションで、4本のDAC出力のすべては必要ないときはパワーダウン・モードを使って消費電流を減らすことができます。パワーダウン時、バッファ・アンプ、バイアス回路、および内蔵リファレンス回路がデイスエーブ状態なので、実質的には電流が流れません。

IDLSELがV_{CC}に接続されている場合、アイドル・モード・タイムアウト遅延 t_3 の間PWM入力(IN_A/IN_B/IN_C/IN_D)を“L”に維持することで、任意のチャンネルまたはすべてのチャンネルをパワーダウンできます。外部リファレンス・モードが選択されているとき、またはすべてのDACチャンネルがパワーダウンされているとき、内蔵リファレンスは自動的にパワーダウンされます。さらに、すべてのDACチャンネルおよび内蔵リファレンスは、 \overline{PD} ピンを“L”に引き下げることでパワーダウンできます。内蔵リファレンスがパワーダウンしているとき、REFピンは高インピーダンス(標準で1G Ω 超)になります。

トランスペアレント動作(IDLSEL = GND)では、 \overline{PD} が“H”に戻ると通常動作電流に戻ります。サンプル/ホールド動作(IDLSEL = V_{CC})では、任意のPWM入力で最初の立ち上がりエッジを受信するまで、LTC2645は完全なパワーダウン状態のままになります。任意の1対のPWM入力立ち上がり・エッジ間の間隔がアイドル・モード・タイムアウト遅延 t_3 (最短50ms)未満になると、DACコードが更新されます。2つ目の立ち上がりPWM入力エッジ後にチャンネルが更新されるまで、DAC出力は高インピーダンスのままになります。

電圧出力

LTC2645の内蔵レール・トゥ・レール・アンプは、5V時に最大10mA、3V時に最大5mAのソース電流またはシンク電流が流れる場合、負荷レギュレーションを保証しています。

負荷レギュレーションは、広範囲の負荷電流にわたって定格電圧の精度を維持するアンプ能力の評価基準です。強制負荷電流の変化当たりの出力電圧の変化の測定値をLSB/mAの単位で表します。

DC出力インピーダンスは負荷レギュレーションと同等であり、LSB/mAから Ω への単位変更を計算するだけで求めることができます。負荷をレールから十分に離して駆動した場合、アンプのDC出力インピーダンスは0.1 Ω です。

負荷電流が一方のレールから流れているとき、そのレールを基準にした出力電圧のヘッドルームは出力デバイスの標準50 Ω のチャンネル抵抗によって制限されます(たとえば、シンク電流が1mAのとき、最小出力電圧は50 Ω ・1mA、つまり50mVになります)。「標準的性能特性」のセクションの「レールでのヘッドルームと出力電流」のグラフを参照してください。

アンプは最大500pFの容量性負荷を安定して駆動します。

レール・トゥ・レール出力に関する検討事項

どのようなレール・トゥ・レール電圧出力デバイスでも、出力は電源範囲内の電圧に制限されます。

DACのアナログ出力をグラウンドより低い電圧にすることはできないので、図2bに示すように、アナログ出力が最小コードを制限することがあります。同様に、REFピンがV_{CC}に接続されているときは、制限がフルスケールの近くで生じることがあります。V_{REF} = V_{CC}でDACのフルスケール誤差(FSE)が正の場合は、図2cに示すように、最大コードの出力がV_{CC}に制限されます。V_{REF}がV_{CC} - FSEより小さいと、フルスケールの制限は生じません。

オフセットと直線性は、DACの伝達関数の(出力の制限が生じない)領域にわたって定義され、テストされます。

基板のレイアウト

プリント回路基板は、回路のアナログ部分とデジタル部分の領域を分ける必要があります。1枚の切れ目のないグラウンド・プレーンを使用し、アナログ信号とデジタル信号の配線はグラウンド・プレーンの別の領域上で注意深く行います。こうすることで、影響を受けやすいアナログ信号からデジタル信号を遠ざけ、デジタル・グラウンド電流とグラウンド・プレーンのアナログ部分の間の相互作用を最小限に抑えます。LTC2645のGNDピンからグラウンド・プレーンまでの抵抗はできるだけ小さくします。この抵抗はデバイスの実効DC出力インピーダンス(標準で0.1 Ω)に直接追加されます。LTC2645が同種の他のデバイスに比べてこの影響を受けやすいというわけではないので注意してください。むしろ、レイアウトに基づいて性能を向上させることが可能であり、実現可能な性能が過大な内部抵抗によって制限されることはありません。

動作

誤差を最小限に抑える別の技法は、別の電源グランド帰路トレースを別の基板層に使用する方法です。このトレースは電源と基板の接続箇所とDACのグランド・ピンの間に配線します。このようにして、DACのグランド・ピンはアナログ・グランド、デジタル・グランド、および電源グランドの共有点になります。LTC2645に大量のシンク電流が流れている場合、この電流はグランド・ピンから直接電源グランドのトレースに流れ、アナログ・グランド・プレーンの電圧には影響を与えません。

場合によっては、グランド・プレーンを遮断して、デジタル・グランドの電流をグランド・プレーンのデジタル部分に限定することが必要になります。これを行う場合は、目的を果たすために必要な範囲に限定してグランド・プレーン内に隙間を設け、隙間の上をまたぐトレースがないようにします。

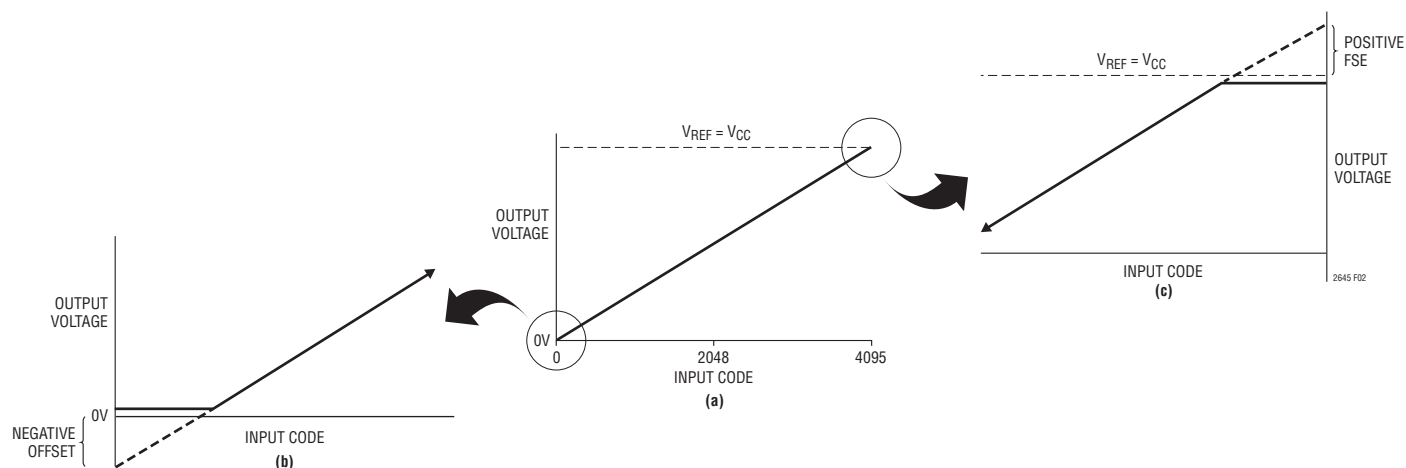


図2. DAC 伝達曲線に対するレール・トゥ・レール動作の影響(12ビットの場合)。

- (a) 全体の伝達関数
- (b) ゼロに近いコードに対する負のオフセットの影響
- (c) フルスケールに近いコードに対する正のフルスケール誤差の影響

標準的応用例

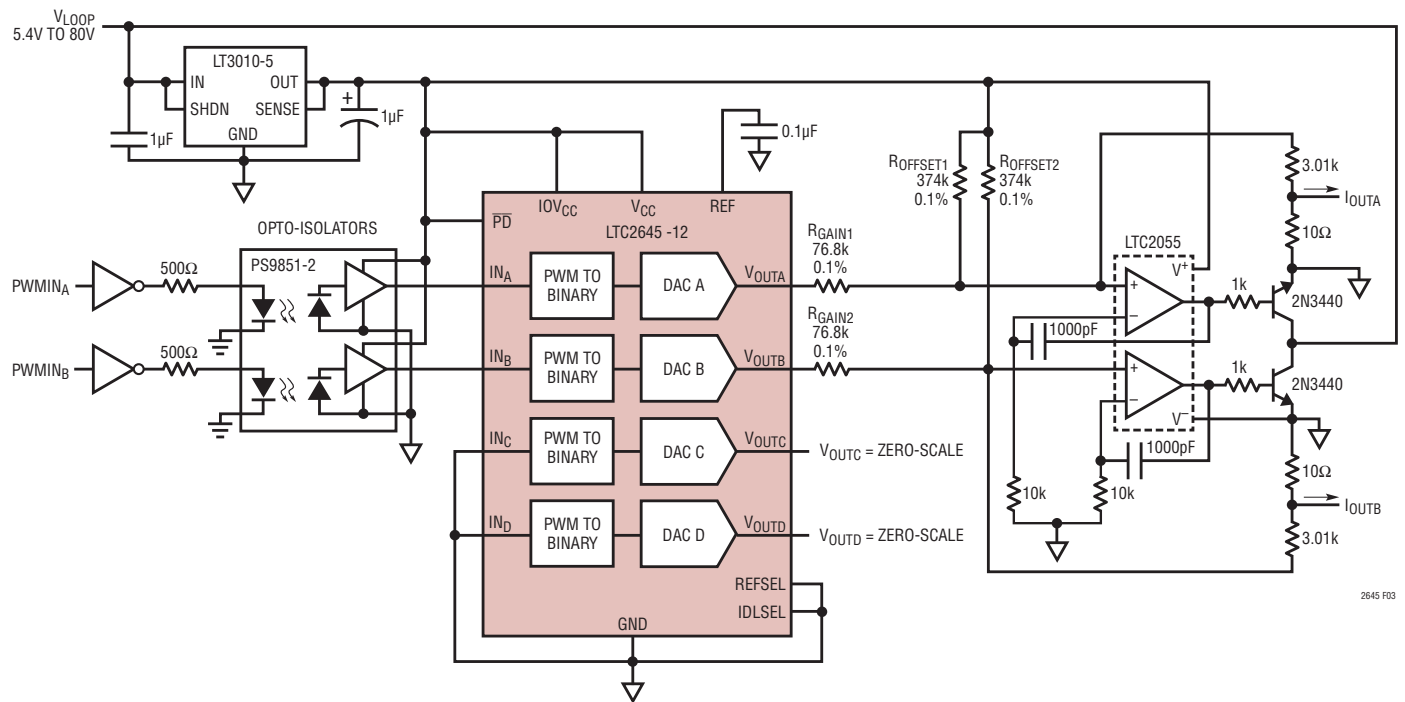


図3. オプト・アイソレーションおよびPWMレギュレーションされた、4mAから20mAへのプロセス・コントローラ

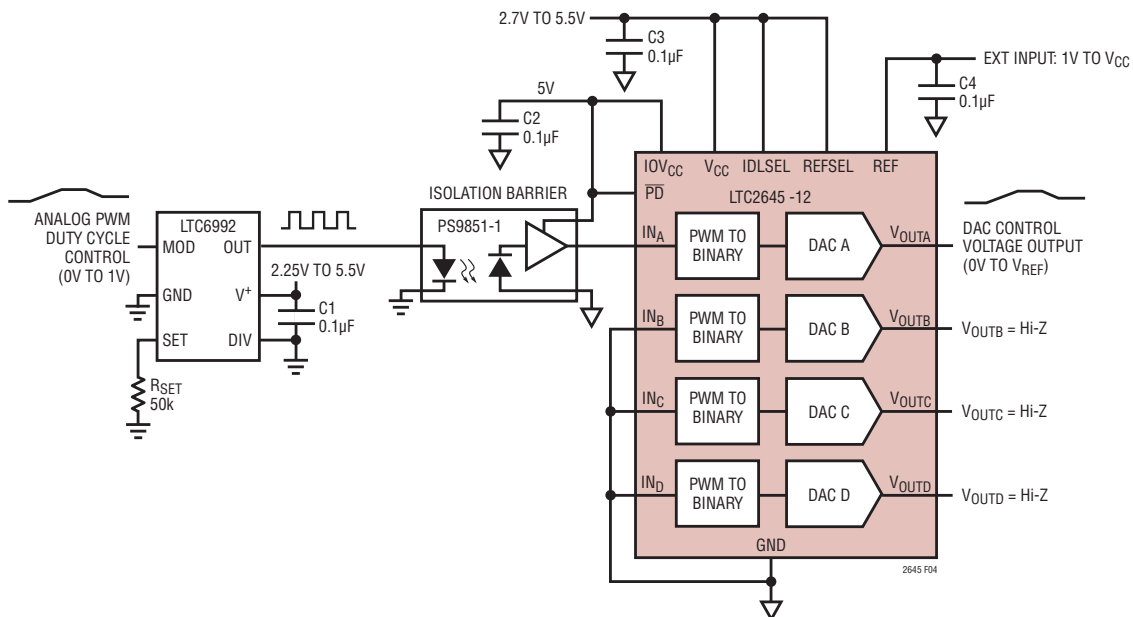
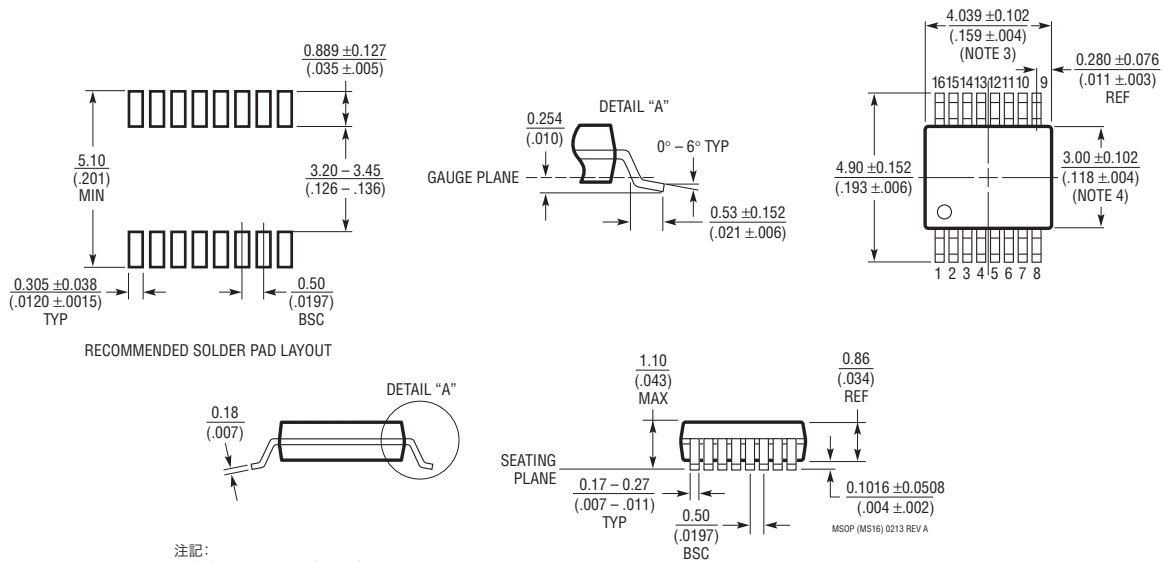


図4. PWM伝送を持つアナログ制御電圧からのDAC制御電圧出力

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

MS Package
16-Lead Plastic MSOP
 (Reference LTC DWG # 05-08-1669 Rev A)



- 注記:
1. 寸法はミリメートル/（インチ）
 2. 図は実寸とは異なる
 3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない
モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm(0.006")を超えないこと
 4. 寸法には、リード間のバリまたは突出部を含まない
リード間のバリまたは突出部は、各サイドで0.152mm(0.006")を超えないこと
 5. リードの平坦度（整形後のリードの底面）は最大0.102mm(0.004")であること

標準的応用例

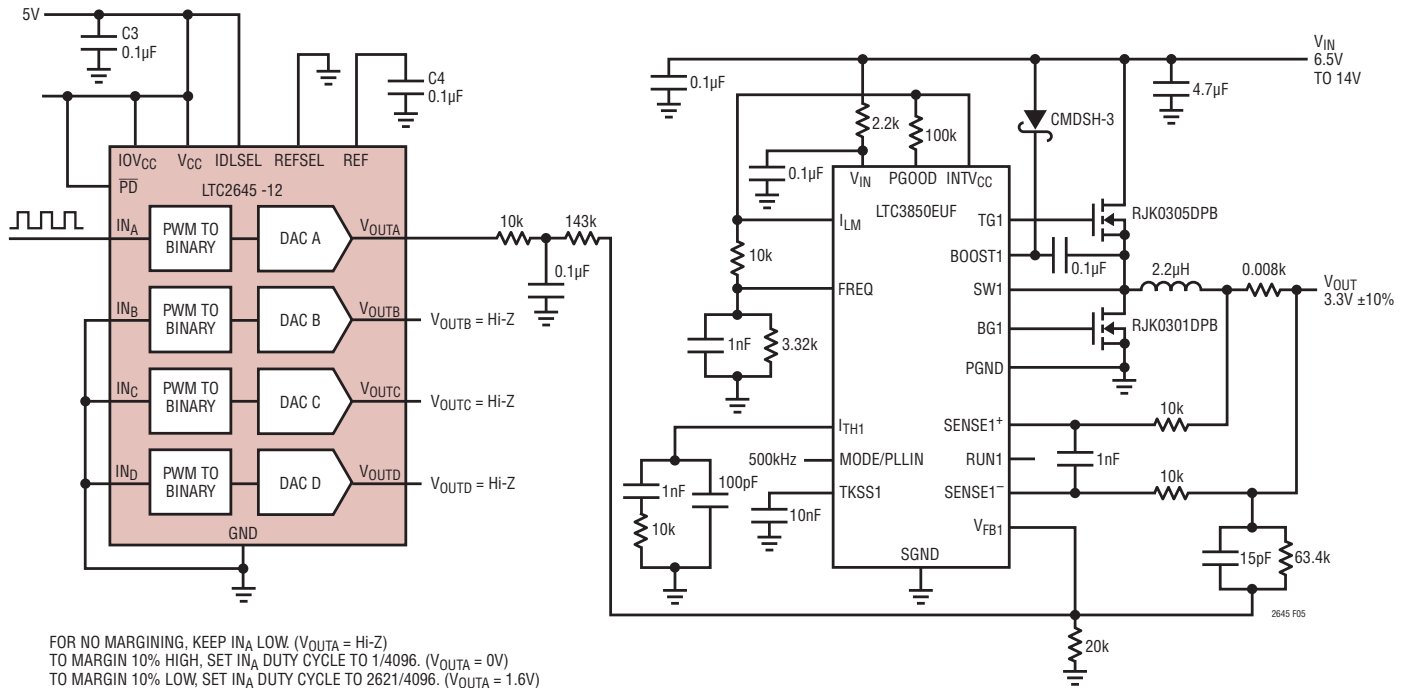


図5. LTC3850を使った電圧マーージニング・アプリケーション (3.3V±10%)

関連製品

製品番号	説明	注釈
LTC2644	10ppm/°Cリファレンスを内蔵したデュアル12/10/8ビットPWM入力/電圧出力のD/Aコンバータ	ゼロ遅延バス更新、100kHz～30Hzの入力周波数、±2.5LSB INL、2.7V～5.5V電源範囲、12ピンMSOPパッケージ
LT®1991	高精度、100μA、利得選択可能アンプ	利得精度0.04%、-13～14の利得、100μA精度オペアンプ
LT1469-2	デュアル200MHz、30V/μs 16ビット精度オペアンプ	200MHzの利得帯域幅、125μVオフセット、30V/μsスルーレートの高精度オペアンプ
LTC2055	デュアル・マイクロパワー・ゼロドリフト・オペアンプ	2.7Vの最小電源電圧、150μA/アンプの電源電流、ゼロドリフト・オペアンプ
LTC6992	Timer Blox 電圧制御パルス幅変調器(PWM)	3.8Hz～1MHzの出力周波数範囲、0V～1Vのアナログ入力、1.7%未満の最大周波数誤差
LTC2634/ LTC2635	10ppm/°Cリファレンス内蔵のクワッド12/10/8ビットSPI/I ² C電圧出力D/Aコンバータ	±2.5LSB INL、2.7V～5.5Vの電源範囲、10ppm/°Cリファレンス、外部REFモード、16ピン3mm×3mm QFNおよび10ピンMSOPパッケージ