

10ppm/°C リファレンス内蔵の デュアル 12/10/8ビット SPI 電圧出力 DAC

特長

- 高精度リファレンス内蔵
2.5V フルスケール 10ppm/°C (LTC2632-L)
4.096V フルスケール 10ppm/°C (LTC2632-H)
- 最大 INL 誤差: ±1LSB (LTC2632A-12)
- 低ノイズ: 0.75mVp-p (0.1Hz ~ 200kHz)
- -40°C ~ 125°C の車載温度範囲で単調性を保証
- 内部リファレンスまたは外部リファレンスを選択可能
- 電源範囲: 2.7V ~ 5.5V (LTC2632-L)
- 低消費電力動作: 0.4mA (3V 電源)
- ゼロスケールまたはミッドスケールへのパワーオン・リセット
- ダブルバッファ・データ・ラッチ
- 8ピン ThinSOT™ パッケージ

アプリケーション

- モバイル通信
- プロセス制御および産業用オートメーション
- 自動テスト装置
- 携帯機器
- 車載機器

概要

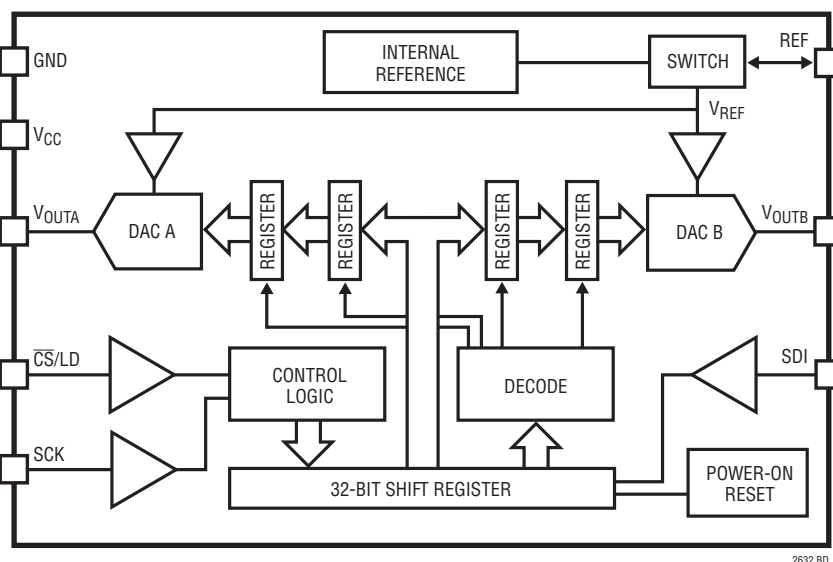
LTC®2632は、高精度、低ドリフトのリファレンスを内蔵した、デュアル 12ビット、10ビットおよび8ビット電圧出力DACファミリです。8ピン TSOT-23 パッケージで供給されます。レール・トゥ・レールの出力バッファを備えており、単調性が保証されています。

LTC2632-Lはフルスケール出力が2.5Vで、2.7V ~ 5.5Vの単一電源で動作します。LTC2632-Hはフルスケール出力が4.096Vで、4.5V ~ 5.5Vの電源で動作します。各DACは外部リファレンス電圧でも動作可能で、このモードではDACのフルスケール出力は外部リファレンス電圧に設定されます。

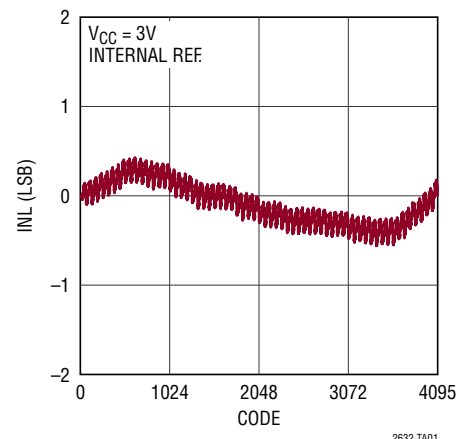
これらのDACは、最大50MHzのクロックレートで動作するシンプルな SPI/MICROWIRE 互換3線シリアル・インタフェースを介して通信を行います。LTC2632はパワーオン・リセット回路を内蔵しています。起動後に内部リファレンス・モードでゼロスケールまたはミッドスケールにリセットするか、外部リファレンス・モードでミッドスケールにリセットするかを選択できます。

LT, LT, LTC, LTM, Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。ThinSOTはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5396245、5859606、6891433、6937178を含む米国特許によって保護されています。

ブロック図



積分非直線性 (LTC2632A-LZ12)



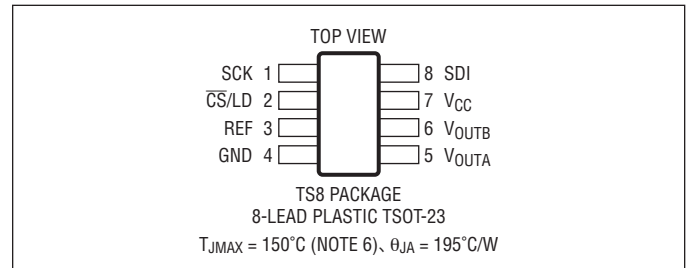
LTC2632

絶対最大定格

(Note 1, 2)

電源電圧 (V_{CC})	-0.3V ~ 6V
SCK, SDI	-0.3V ~ 6V
\overline{CS}/LD (Note 11)	-0.3V ~ 最小 ($V_{CC} + 0.3V, 6V$)
V_{OUTA}, V_{OUTB}	-0.3V ~ 最小 ($V_{CC} + 0.3V, 6V$)
REF	-0.3V ~ 最小 ($V_{CC} + 0.3V, 6V$)
動作温度範囲	
LTC2632C	0°C ~ 70°C
LTC2632H (Note 3)	-40°C ~ 125°C
最大接合部温度	150°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け, 10秒)	300°C

ピン配置



発注情報

LTC2632	A	C	TS8	-L	Z	12	#TRM	PBF	
									鉛フリー指定
									テープアンドリール TR = 2,500個テープアンドリール TRM = 500個テープアンドリール
									分解能 12 = 12ビット 10 = 10ビット 8 = 8ビット
									パワーオン・リセット I = 内部リファレンス・モードでミッド・スケールにリセット X = 外部リファレンス・モードでミッド・スケールにリセット (2632-Lのみ) Z = 内部リファレンス・モードでゼロスケールにリセット
									フルスケール電圧、内部リファレンス・モード L = 2.5V H = 4.096V
									パッケージ TS8 = 8ピン・プラスチックTSOT-23
									温度グレード C = コマーシャル温度範囲 (0°C ~ 70°C) H = 車載温度範囲 (-40°C ~ 125°C)
									電氣的グレード (オプション) A = INLが最大±1LSB (12ビット)
									製品番号

非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。
鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

2632fa

製品選択ガイド

製品番号	製品マーキング*	内部リファレンス 使用時の V_{FS}	パワーオン・ リセット時の コード	パワーオン時の リファレンス・モード	分解能	V _{CC}	最大 INL
LTC2632A-LI12	LTFSJ	2.5V • (4095/4096)	ミッドスケール	内部	12ビット	2.7V ~ 5.5V	±1LSB
LTC2632A-LX12	LTFSH	2.5V • (4095/4096)	ミッドスケール	外部	12ビット	2.7V ~ 5.5V	±1LSB
LTC2632A-LZ12	LTFSG	2.5V • (4095/4096)	ゼロ	内部	12ビット	2.7V ~ 5.5V	±1LSB
LTC2632A-HI12	LTFSM	4.096V • (4095/4096)	ミッドスケール	内部	12ビット	4.5V ~ 5.5V	±1LSB
LTC2632A-HZ12	LTFSK	4.096V • (4095/4096)	ゼロ	内部	12ビット	4.5V ~ 5.5V	±1LSB
LTC2632-LI12	LTFSJ	2.5V • (4095/4096)	ミッドスケール	内部	12ビット	2.7V ~ 5.5V	±2.5LSB
LTC2632-LI10	LTFSQ	2.5V • (1023/1024)	ミッドスケール	内部	10ビット	2.7V ~ 5.5V	±1LSB
LTC2632-LI8	LTFSW	2.5V • (255/256)	ミッドスケール	内部	8ビット	2.7V ~ 5.5V	±0.5LSB
LTC2632-LX12	LTFSH	2.5V • (4095/4096)	ミッドスケール	外部	12ビット	2.7V ~ 5.5V	±2.5LSB
LTC2632-LX10	LTFSQ	2.5V • (1023/1024)	ミッドスケール	外部	10ビット	2.7V ~ 5.5V	±1LSB
LTC2632-LX8	LTFSV	2.5V • (255/256)	ミッドスケール	外部	8ビット	2.7V ~ 5.5V	±0.5LSB
LTC2632-LZ12	LTFSG	2.5V • (4095/4096)	ゼロ	内部	12ビット	2.7V ~ 5.5V	±2.5LSB
LTC2632-LZ10	LTFSN	2.5V • (1023/1024)	ゼロ	内部	10ビット	2.7V ~ 5.5V	±1LSB
LTC2632-LZ8	LTFSK	2.5V • (255/256)	ゼロ	内部	8ビット	2.7V ~ 5.5V	±0.5LSB
LTC2632-HI12	LTFSM	4.096V • (4095/4096)	ミッドスケール	内部	12ビット	4.5V ~ 5.5V	±2.5LSB
LTC2632-HI10	LTFSQ	4.096V • (1023/1024)	ミッドスケール	内部	10ビット	4.5V ~ 5.5V	±1LSB
LTC2632-HI8	LTFSY	4.096V • (255/256)	ミッドスケール	内部	8ビット	4.5V ~ 5.5V	±0.5LSB
LTC2632-HZ12	LTFSK	4.096V • (4095/4096)	ゼロ	内部	12ビット	4.5V ~ 5.5V	±2.5LSB
LTC2632-HZ10	LTFSR	4.096V • (1023/1024)	ゼロ	内部	10ビット	4.5V ~ 5.5V	±1LSB
LTC2632-HZ8	LTFSX	4.096V • (255/256)	ゼロ	内部	8ビット	4.5V ~ 5.5V	±0.5LSB

* 温度等級は出荷時のコンテナのラベルで識別されます。

上記のオプションは8ピンTSOTパッケージ(LTC2632xTS8)で提供されます。

LTC2632

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} に負荷なし。

LTC2632-LI12/-LI10/-LI8/-LX12/-LX10/-LX8/-LZ12/-LZ10/-LZ8, LTC2632A-LI12/-LX12/-LZ12 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	LTC2632-8			LTC2632-10			LTC2632-12			LTC2632A-12			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
DC性能															
	Resolution		●	8		10		12		12		12		Bits	
	Monotonicity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 4)	●	8		10		12		12		12		Bits	
DNL	Differential Nonlinearity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 4)	●		± 0.5		± 0.5		± 1		± 1		± 1	LSB	
INL	Integral Nonlinearity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 4)	●	± 0.05	± 0.5	± 0.2	± 1	± 1	± 2.5	± 0.5	± 1	± 0.5	± 1	LSB	
ZSE	Zero-Scale Error	$V_{CC} = 3\text{V}$, Internal Ref., Code = 0	●	0.5	5	0.5	5	0.5	5	0.5	5	0.5	5	mV	
V_{OS}	Offset Error	$V_{CC} = 3\text{V}$, Internal Ref. (Note 5)	●	± 0.5	± 5	± 0.5	± 5	± 0.5	± 5	± 0.5	± 5	± 0.5	± 5	mV	
V_{OSTC}	V_{OS} Temperature Coefficient	$V_{CC} = 3\text{V}$, Internal Ref.		± 10		± 10		± 10		± 10		± 10		$\mu\text{V}/^\circ\text{C}$	
GE	Gain Error	$V_{CC} = 3\text{V}$, Internal Ref.	●	0.2	0.8	0.2	0.8	0.2	0.8	0.2	0.8	0.2	0.8	%FSR	
GE_{TC}	Gain Temperature Coefficient	$V_{CC} = 3\text{V}$, Internal Ref. (Note 10) C-Grade H-Grade		10 10		10 10		10 10		10 10		10 10		ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$	
	Load Regulation	Internal Ref., Mid-Scale, $V_{CC} = 3\text{V} \pm 10\%$, $-5\text{mA} \leq I_{OUT} \leq 5\text{mA}$	●	0.009	0.016	0.035	0.064	0.14	0.256	0.14	0.256	0.14	0.256	LSB/mA	
		Internal Ref., Mid-Scale, $V_{CC} = 5\text{V} \pm 10\%$, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.009	0.016	0.035	0.064	0.14	0.256	0.14	0.256	0.14	0.256	LSB/mA	
R_{OUT}	DC Output Impedance	Internal Ref., Mid-Scale, $V_{CC} = 3\text{V} \pm 10\%$, $-5\text{mA} \leq I_{OUT} \leq 5\text{mA}$	●	0.09	0.156	0.09	0.156	0.09	0.156	0.09	0.156	0.09	0.156	Ω	
		Internal Ref., Mid-Scale, $V_{CC} = 5\text{V} \pm 10\%$, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.09	0.156	0.09	0.156	0.09	0.156	0.09	0.156	0.09	0.156	Ω	

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OUT}	DAC Output Span	External Reference Internal Reference		0 to V_{REF} 0 to 2.5		V V
PSR	Power Supply Rejection	$V_{CC} = 3\text{V} \pm 10\%$ or $5\text{V} \pm 10\%$		-80		dB
I_{SC}	Short-Circuit Output Current (Note 6) Sinking Sourcing	$V_{FS} = V_{CC} = 5.5\text{V}$ Zero-Scale; V_{OUT} Shorted to V_{CC} Full-Scale; V_{OUT} Shorted to GND	●	27	48	mA
			●	-28	-48	mA

電源

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{CC}	Positive Supply Voltage	For Specified Performance	●	2.7	5.5	V
I_{CC}	Supply Current (Note 7)	$V_{CC} = 3\text{V}$, $V_{REF} = 2.5\text{V}$, External Reference	●	0.3	0.5	mA
		$V_{CC} = 3\text{V}$, Internal Reference	●	0.4	0.6	mA
		$V_{CC} = 5\text{V}$, $V_{REF} = 2.5\text{V}$, External Reference	●	0.3	0.5	mA
		$V_{CC} = 5\text{V}$, Internal Reference	●	0.4	0.6	mA
I_{SD}	Supply Current in Power-Down Mode (Note 7)	$V_{CC} = 5\text{V}$	●	0.5	2	μA

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} に負荷なし。

LTC2632-LI12/-LI10/-LI8/-LX12/-LX10/-LX8/-LZ12/-LZ10/-LZ8, LTC2632A-LI12/-LX12/-LZ12 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
リファレンス入力							
	Input Voltage Range		●	1	V_{CC}	V	
	Resistance		●	120	160	200	$\text{k}\Omega$
	Capacitance			12			pF
I_{REF}	Reference Current, Power-Down Mode	DAC Powered Down	●	0.005	5.0		μA
リファレンス出力							
	Output Voltage		●	1.24	1.25	1.26	V
	Reference Temperature Coefficient			± 10			$\text{ppm}/^\circ\text{C}$
	Output Impedance			0.5			$\text{k}\Omega$
	Capacitive Load Driving			10			μF
	Short-Circuit Current	$V_{CC} = 5.5\text{V}$, REF Shorted to GND		2.5			mA
デジタルI/O							
V_{IH}	Digital Input High Voltage	$V_{CC} = 3.6\text{V}$ to 5.5V $V_{CC} = 2.7\text{V}$ to 3.6V	● ●	2.4 2.0			V V
V_{IL}	Digital Input Low Voltage	$V_{CC} = 4.5\text{V}$ to 5.5V $V_{CC} = 2.7\text{V}$ to 4.5V	● ●		0.8 0.6		V V
I_{LK}	Digital Input Leakage	$V_{IN} = \text{GND}$ to V_{CC}	●		± 1		μA
C_{IN}	Digital Input Capacitance	(Note 8)	●		8		pF
AC性能							
t_s	Settling Time	$V_{CC} = 3\text{V}$ (Note 9) $\pm 0.39\%$ ($\pm 1\text{LSB}$ at 8 Bits) $\pm 0.098\%$ ($\pm 1\text{LSB}$ at 10 Bits) $\pm 0.024\%$ ($\pm 1\text{LSB}$ at 12 Bits)			3.5 3.9 4.4		μs μs μs
	Voltage Output Slew Rate			1.0			$\text{V}/\mu\text{s}$
	Capacitive Load Driving			500			pF
	Glitch Impulse	At Mid-Scale Transition		2.8			$\text{nV}\cdot\text{s}$
	DAC-to-DAC Crosstalk	1 DAC Held at FS, 1 DAC Switch 0 to FS		4.5			$\text{nV}\cdot\text{s}$
	Multiplying Bandwidth	External Reference		320			kHz
e_n	Output Voltage Noise Density	At $f = 1\text{kHz}$, External Reference At $f = 10\text{kHz}$, External Reference At $f = 1\text{kHz}$, Internal Reference At $f = 10\text{kHz}$, Internal Reference			180 160 200 180		$\text{nV}/\sqrt{\text{Hz}}$ $\text{nV}/\sqrt{\text{Hz}}$ $\text{nV}/\sqrt{\text{Hz}}$ $\text{nV}/\sqrt{\text{Hz}}$
	Output Voltage Noise	0.1Hz to 10Hz, External Reference 0.1Hz to 10Hz, Internal Reference 0.1Hz to 200kHz, External Reference 0.1Hz to 200kHz, Internal Reference $C_{REF} = 0.1\mu\text{F}$			30 35 680 730		μV_{P-P} μV_{P-P} μV_{P-P} μV_{P-P}

LTC2632

タイミング特性 ●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} に負荷なし。

LTC2632-LI12/-LI10/-LI8/-LX12/-LX10/-LX8/-LZ12/-LZ10/-LZ8、LTC2632A-LI12/-LX12/-LZ12 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t ₁	SDI Valid to SCK Setup	(Figure 1)	●	4		ns
t ₂	SDI Valid to SCK Hold	(Figure 1)	●	4		ns
t ₃	SCK High Time	(Figure 1)	●	9		ns
t ₄	SCK Low Time	(Figure 1)	●	9		ns
t ₅	$\overline{\text{CS}}/\text{LD}$ Pulse Width	(Figure 1)	●	10		ns
t ₆	LSB SCK High to $\overline{\text{CS}}/\text{LD}$ High	(Figure 1)	●	7		ns
t ₇	$\overline{\text{CS}}/\text{LD}$ Low to SCK High	(Figure 1)	●	7		ns
t ₁₀	$\overline{\text{CS}}/\text{LD}$ High to SCK Positive Edge	(Figure 1)	●	7		ns
	SCK Frequency	50% Duty Cycle	●		50	MHz

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 V_{OUT} に負荷なし。

LTC2632-HI12/-HI10/-HI8/-HZ12/-HZ10/-HZ8、LTC2632A-HI12/-HZ12 ($V_{FS} = 4.096\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	LTC2632-8			LTC2632-10			LTC2632-12			LTC2632A-12			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
DC性能															
	Resolution		●	8		10		12		12				Bits	
	Monotonicity	$V_{CC} = 5\text{V}$, Internal Ref. (Note 4)	●	8		10		12		12				Bits	
DNL	Differential Nonlinearity	$V_{CC} = 5\text{V}$, Internal Ref. (Note 4)	●		± 0.5		± 0.5		± 1		± 1		± 1	LSB	
INL	Integral Nonlinearity	$V_{CC} = 5\text{V}$, Internal Ref. (Note 4)	●	± 0.05	± 0.5	± 0.2	± 1	± 1	± 2.5	± 0.5	± 1			LSB	
ZSE	Zero-Scale Error	$V_{CC} = 5\text{V}$, Internal Ref., Code = 0	●	0.5	5	0.5	5	0.5	5	0.5	5			mV	
V _{OS}	Offset Error	$V_{CC} = 5\text{V}$, Internal Ref. (Note 5)	●	± 0.5	± 5	± 0.5	± 5	± 0.5	± 5	± 0.5	± 5			mV	
V _{OSTC}	V _{OS} Temperature Coefficient	$V_{CC} = 5\text{V}$, Internal Ref.		± 10		± 10		± 10		± 10				$\mu\text{V}/^\circ\text{C}$	
GE	Gain Error	$V_{CC} = 5\text{V}$, Internal Ref.	●	0.2	0.8	0.2	0.8	0.2	0.8	0.2	0.8			%FSR	
GE _{TC}	Gain Temperature Coefficient	$V_{CC} = 5\text{V}$, Internal Ref. (Note 10) C-Grade H-Grade		10 10		10 10		10 10		10 10				ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$	
	Load Regulation	$V_{CC} = 5\text{V} \pm 10\%$, Internal Ref. Mid-Scale, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.006	0.01	0.022	0.04	0.09	0.16	0.09	0.16			LSB/mA	
R _{OUT}	DC Output Impedance	$V_{CC} = 5\text{V} \pm 10\%$, Internal Ref. Mid-Scale, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.09	0.156	0.09	0.156	0.09	0.156	0.09	0.156			Ω	

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V _{OUT}	DAC Output Span	External Reference Internal Reference		0 to V _{REF} 0 to 4.096		V V
PSR	Power Supply Rejection	$V_{CC} = 5\text{V} \pm 10\%$		-80		dB
I _{SC}	Short-Circuit Output Current (Note 6) Sinking Sourcing	$V_{FS} = V_{CC} = 5.5\text{V}$ Zero-Scale; V _{OUT} Shorted to V _{CC} Full-Scale; V _{OUT} Shorted to GND	● ●	27 -28	48 -48	mA mA
電源						
V _{CC}	Positive Supply Voltage	For Specified Performance	●	4.5	5.5	V
I _{CC}	Supply Current (Note 7)	$V_{CC} = 5\text{V}$, V _{REF} = 4.096V, External Reference $V_{CC} = 5\text{V}$, Internal Reference	● ●	0.4 0.5	0.6 0.7	mA mA
I _{SD}	Supply Current in Power-Down Mode (Note 7)	$V_{CC} = 5\text{V}$	●	0.5	2	μA

LTC2632

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 V_{OUT} に負荷なし。

LTC2632-HI12/-HI10/-HI8/-HZ12/-HZ10/-HZ8、LTC2632A-HI12/-HZ12 ($V_{FS} = 4.096\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
リファレンス入力							
	Input Voltage Range		●	1	V_{CC}	V	
	Resistance		●	120	160	200	$k\Omega$
	Capacitance			12		pF	
I_{REF}	Reference Current, Power-Down Mode	DAC Powered Down	●	0.005	5.0	μA	
リファレンス出力							
	Output Voltage		●	2.032	2.048	2.064	V
	Reference Temperature Coefficient			± 10		ppm/ $^\circ\text{C}$	
	Output Impedance			0.5		$k\Omega$	
	Capacitive Load Driving			10		μF	
	Short-Circuit Current	$V_{CC} = 5.5\text{V}$; REF Shorted to GND		4		mA	
デジタルI/O							
V_{IH}	Digital Input High Voltage		●	2.4		V	
V_{IL}	Digital Input Low Voltage		●		0.8	V	
I_{LK}	Digital Input Leakage	$V_{IN} = \text{GND to } V_{CC}$	●		± 1	μA	
C_{IN}	Digital Input Capacitance	(Note 8)	●		8	pF	
AC性能							
t_s	Settling Time	$V_{CC} = 5\text{V}$ (Note 9) $\pm 0.39\%$ ($\pm 1\text{LSB}$ at 8 Bits) $\pm 0.098\%$ ($\pm 1\text{LSB}$ at 10 Bits) $\pm 0.024\%$ ($\pm 1\text{LSB}$ at 12 Bits)			3.9 4.1 4.9	μs μs μs	
	Voltage Output Slew Rate			1.0		V/ μs	
	Capacitive Load Driving			500		pF	
	Glitch Impulse	At Mid-Scale Transition		3.0		nV $\cdot\text{s}$	
	DAC-to-DAC Crosstalk	1 DAC Held at FS, 1 DAC Switch 0 to FS		6.7		nV $\cdot\text{s}$	
	Multiplying Bandwidth	External Reference		320		kHz	
e_n	Output Voltage Noise Density	At $f = 1\text{kHz}$, External Reference At $f = 10\text{kHz}$, External Reference At $f = 1\text{kHz}$, Internal Reference At $f = 10\text{kHz}$, Internal Reference			180 160 250 230	nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$	
	Output Voltage Noise	0.1Hz to 10Hz, External Reference 0.1Hz to 10Hz, Internal Reference 0.1Hz to 200kHz, External Reference 0.1Hz to 200kHz, Internal Reference $C_{REF} = 0.1\mu\text{F}$			30 40 680 750	μV_{P-P} μV_{P-P} μV_{P-P} μV_{P-P}	

タイミング特性 ●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 V_{OUT} に負荷なし。

LTC2632-HI12/-HI10/-HI8/-HZ12/-HZ10/-HZ8、LTC2632A-HI12/-HZ12 ($V_{FS} = 4.096\text{V}$)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
t_1	SDI Valid to SCK Setup	(Figure 1)	●	4			ns
t_2	SDI Valid to SCK Hold	(Figure 1)	●	4			ns
t_3	SCK High Time	(Figure 1)	●	9			ns
t_4	SCK Low Time	(Figure 1)	●	9			ns
t_5	$\overline{\text{CS}}/\text{LD}$ Pulse Width	(Figure 1)	●	10			ns
t_6	LSB SCK High to $\overline{\text{CS}}/\text{LD}$ High	(Figure 1)	●	7			ns
t_7	$\overline{\text{CS}}/\text{LD}$ Low to SCK High	(Figure 1)	●	7			ns
t_{10}	$\overline{\text{CS}}/\text{LD}$ High to SCK Positive Edge	(Figure 1)	●	7			ns
	SCK Frequency	50% Duty Cycle	●			50	MHz

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 全ての電圧はGNDを基準にしている。

Note 3: 高い温度は動作寿命に悪影響を及ぼす。温度が 105°C を超えると、動作寿命は短くなる。

Note 4: 直線性と単調性はコード k_L からコード 2^N-1 まで定義されている。ここで、 N は分解能で、 k_L は $k_L = 0.016 \cdot (2^N/V_{FS})$ で与えられ、最も近い整数のコードに丸められている。 $V_{FS} = 2.5\text{V}$ および $N = 12$ の場合、 $k_L = 26$ となり、直線性はコード26からコード4,095まで定義される。 $V_{FS} = 4.096\text{V}$ および $N = 12$ の場合、 $k_L = 16$ となり、直線性はコード16からコード4,095まで定義される。

Note 5: コード16 (LTC2632-12)、コード4 (LTC2632-10) またはコード1 (LTC2632-8) およびフルスケールでの測定から推測される。

Note 6: このデバイスには短時間の過負荷状態の間デバイスを保護するための電流制限が備わっている。電流制限時に接合部温度が最大定格を超えることがある。規定された最高動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

Note 7: 0Vまたは V_{CC} でのデジタル入力。

Note 8: 設計によって保証されているが、製造時にはテストされない。

Note 9: 内蔵リファレンス・モード。DACは1/4スケールから3/4スケールへ、さらに3/4スケールから1/4スケールへステップさせる。負荷はGNDに並列に接続した $2\text{k}\Omega$ と 100pF 。

Note 10: 温度係数は出力電圧の最大変化を規定温度範囲で割って計算される。

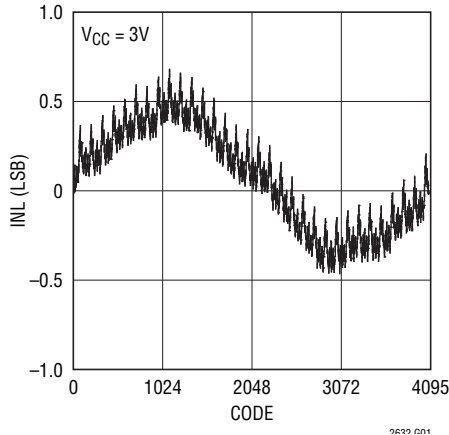
Note 11: 起動時に V_{CC} がランプするとき、 $\overline{\text{CS}}/\text{LD}$ を高い電圧に保つことができる。

LTC2632

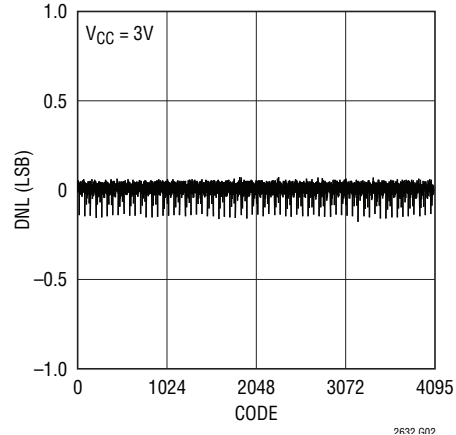
標準的性能特性

注記がない限り $T_A = 25^\circ\text{C}$ 。LTC2632-L12 (内部リファレンス、 $V_{FS} = 2.5\text{V}$)

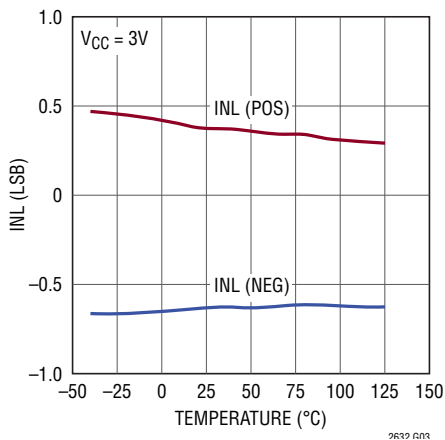
積分非直線性 (INL)



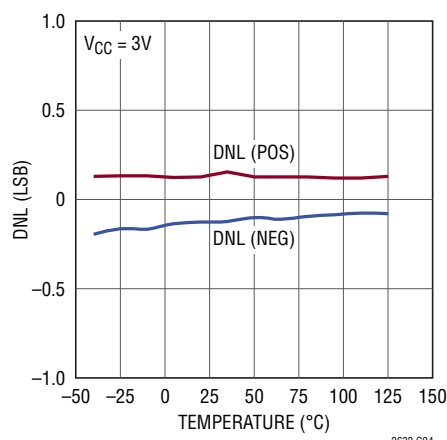
微分非直線性 (DNL)



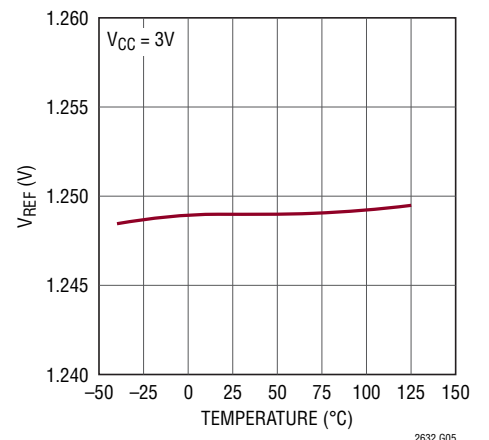
INLと温度



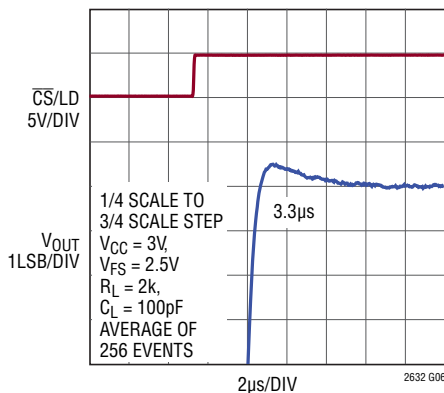
DNLと温度



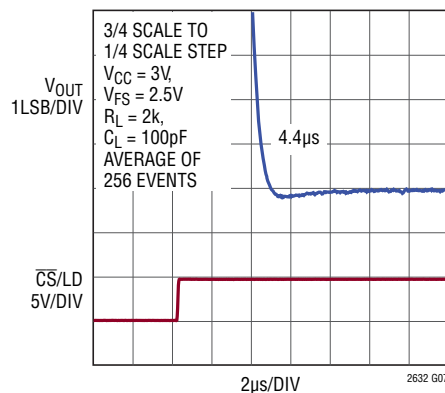
リファレンスの出力電圧と温度



$\pm 1\text{LSB}$ へのセトリング (立ち上がり)



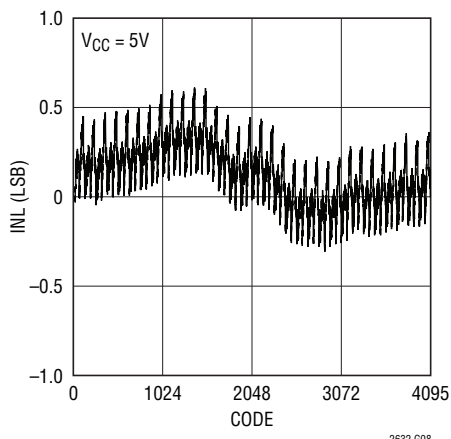
$\pm 1\text{LSB}$ へのセトリング (立ち下がり)



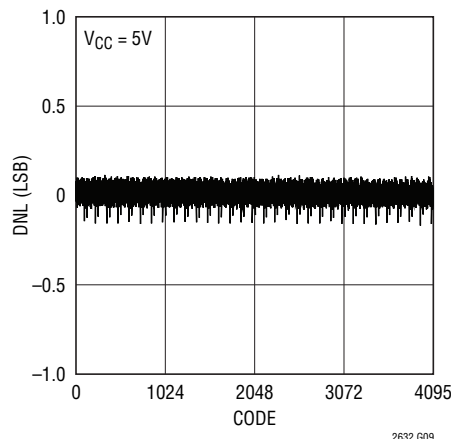
標準的性能特性

注記がない限り $T_A = 25^\circ\text{C}$ 。LTC2632-H12 (内部リファレンス、 $V_{FS} = 4.096\text{V}$)

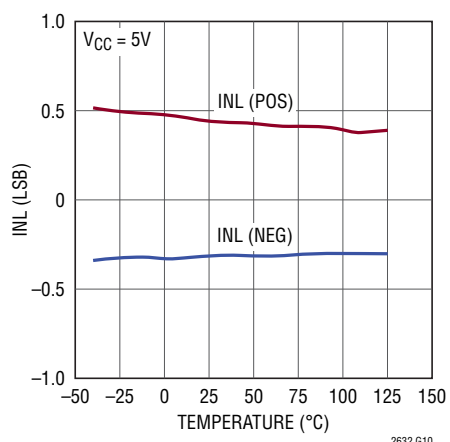
積分非直線性 (INL)



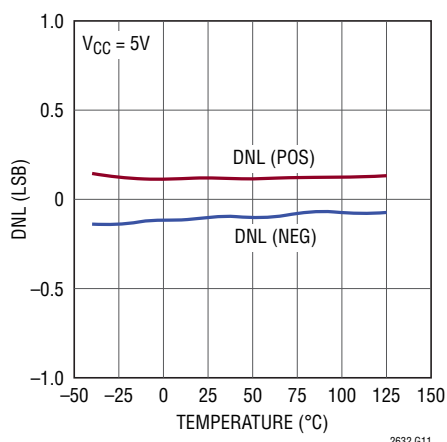
微分非直線性 (DNL)



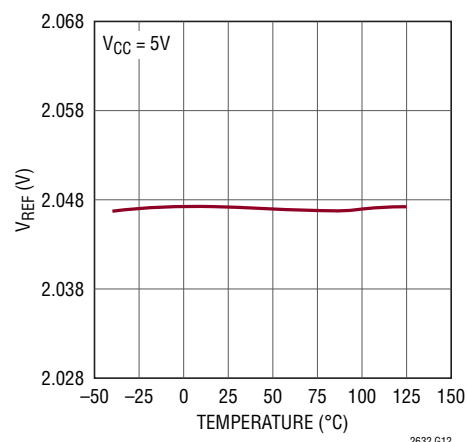
INLと温度



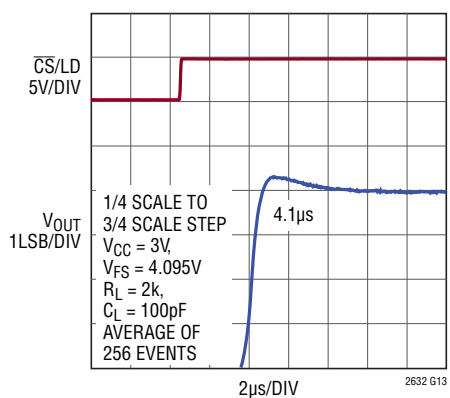
DNLと温度



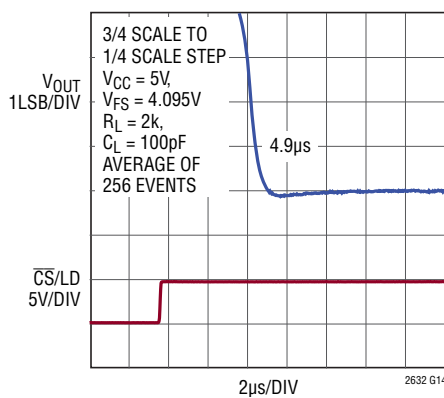
リファレンスの出力電圧と温度



±1LSBへのセトリング (立ち上がり)



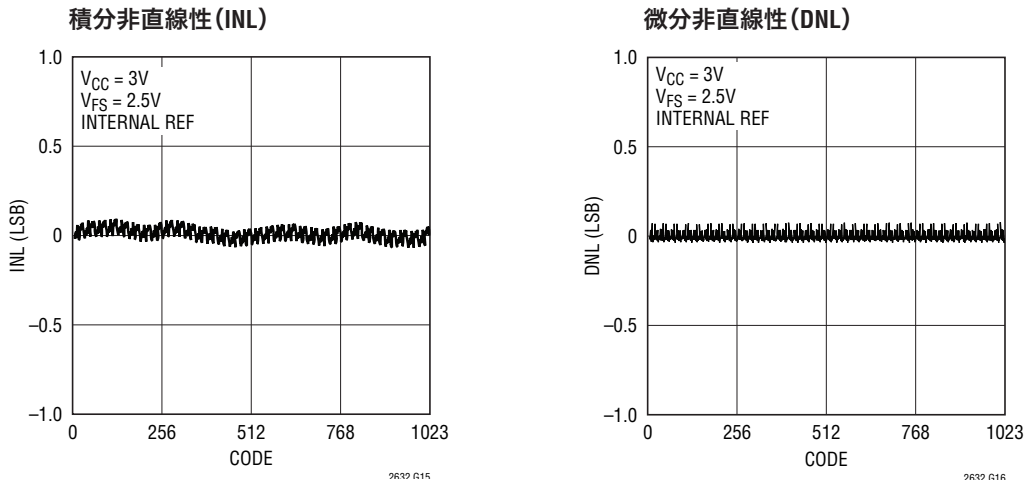
±1LSBへのセトリング (立ち下がり)



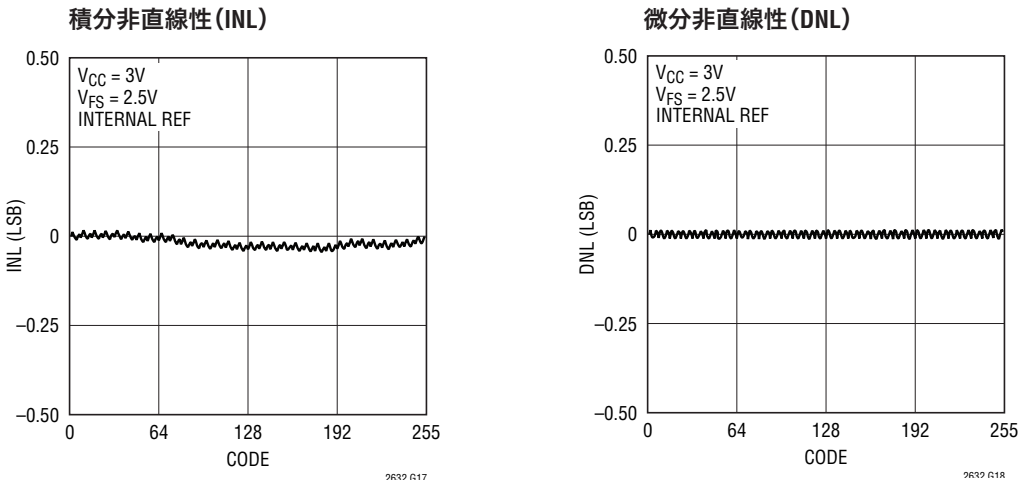
LTC2632

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

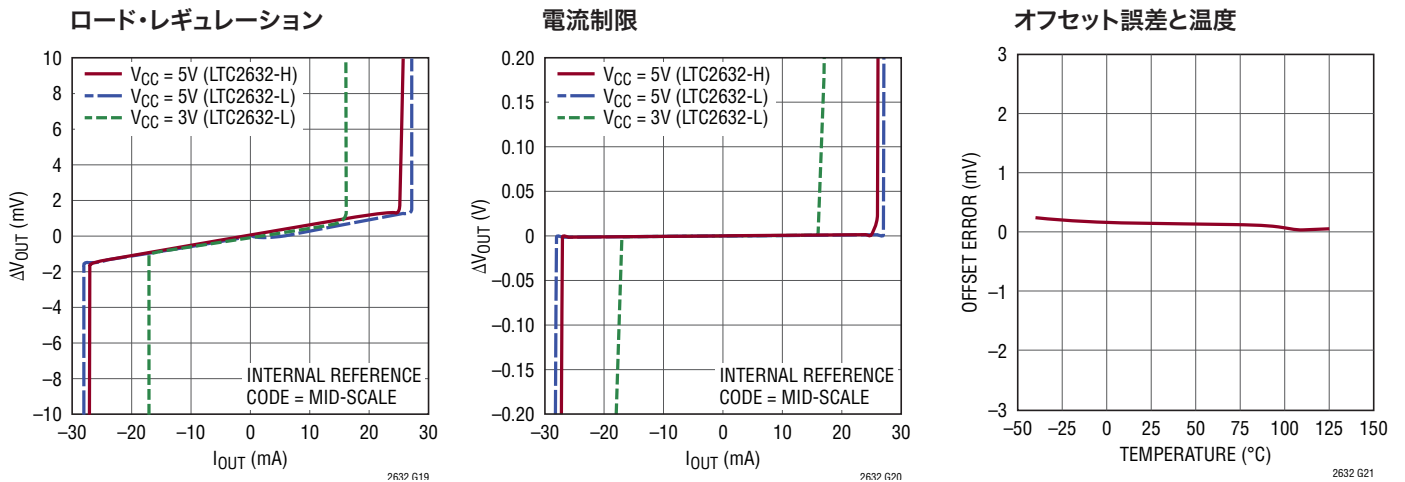
LTC2632-10



LTC2632-8



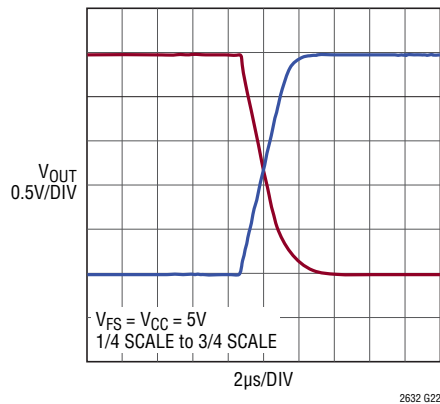
LTC2632



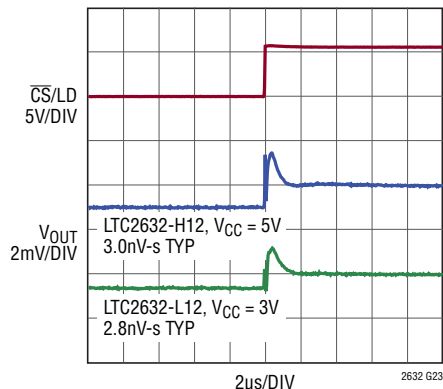
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

LTC2632

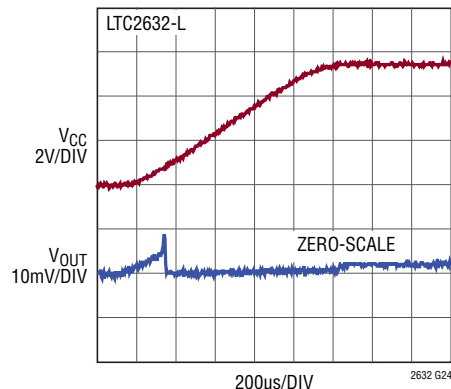
大信号応答



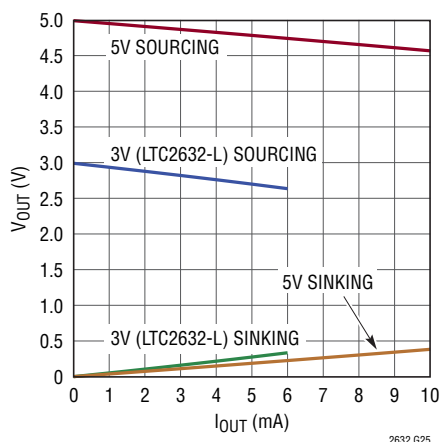
ミッドスケール・グリッチ・インパルス



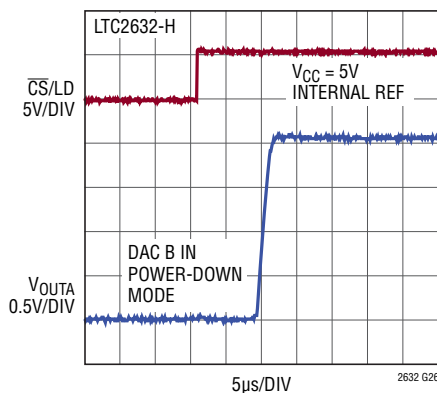
パワーオン・リセット・グリッチ



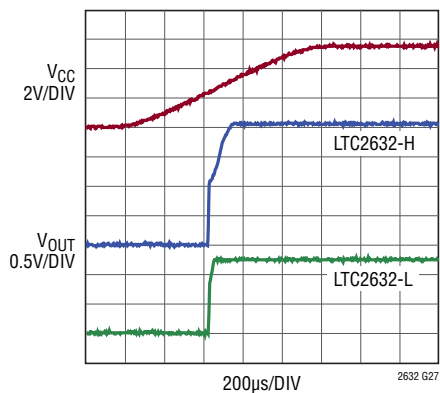
レール電圧での空き高と出力電流



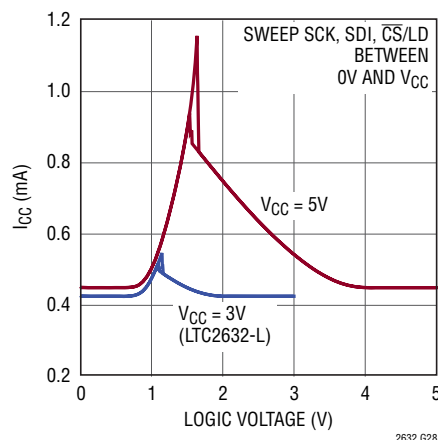
パワーダウン終了からミッドスケールまで



ミッドスケールへのパワーオン・リセット



電源電流とロジック電圧

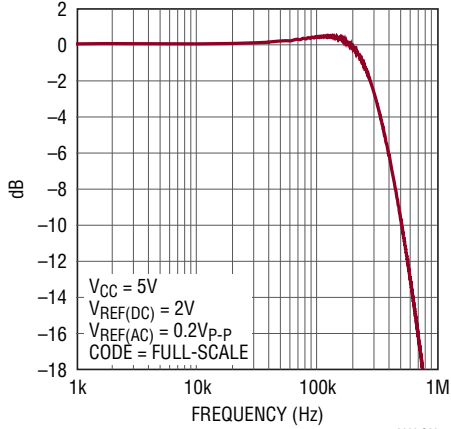


LTC2632

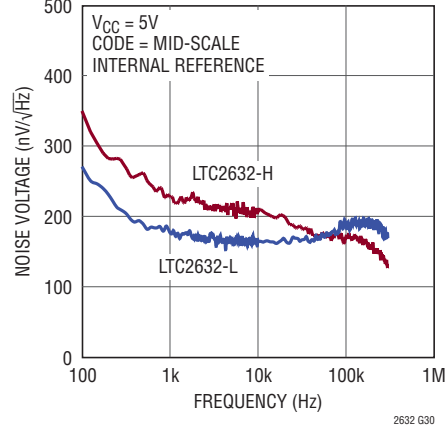
標準的性能特性 注記がない限り $T_A = 25^\circ\text{C}$ 。

LTC2632

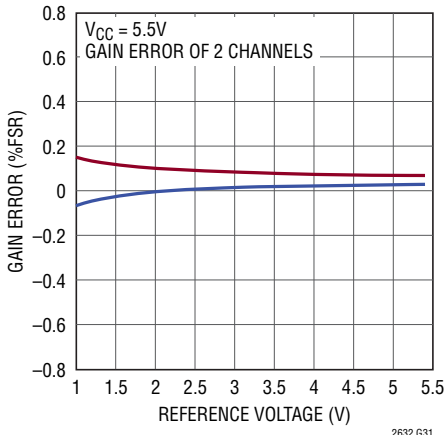
乗算帯域幅



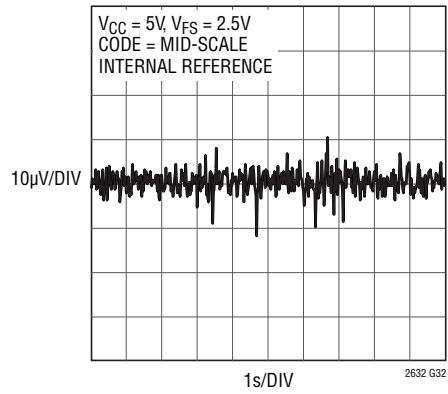
ノイズ電圧と周波数



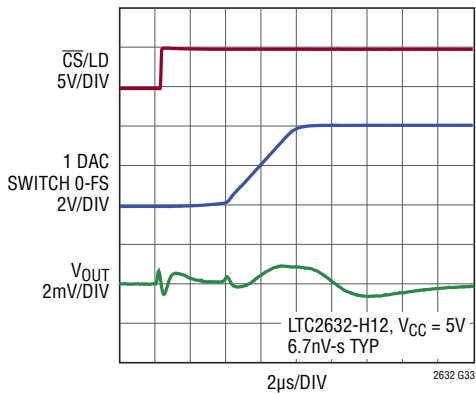
利得誤差とリファレンス入力



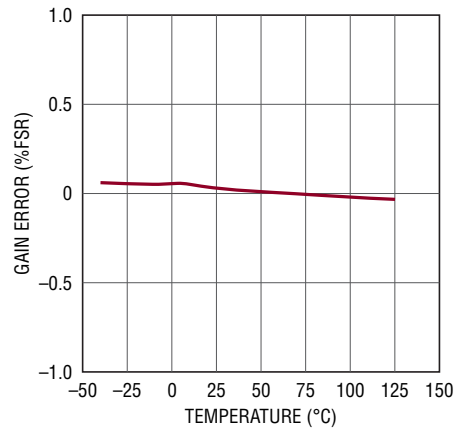
0.1Hz~10Hz 電圧ノイズ



DAC間クロストーク(動的)



利得誤差と温度



2632fa

ピン機能

SCK (ピン1): シリアル・インタフェースのクロック入力。CMOSとTTLに対して互換性があります。

$\overline{\text{CS}}/\text{LD}$ (ピン2): シリアル・インタフェースのチップ・セレクト/ロード入力。 $\overline{\text{CS}}/\text{LD}$ が“L”のとき、SCKがイネーブルされ、SDIのデータをレジスタにシフトします。 $\overline{\text{CS}}/\text{LD}$ が“H”に引き上げられると、SCKはディスエーブルされ、指定されたコマンド(表1を参照)が実行されます。

REF (ピン3): リファレンス電圧の入力または出力。外部リファレンス・モードが選択されると、REFは入力で($1\text{V} \leq V_{\text{REF}} \leq V_{\text{CC}}$)、与えられた電圧がフルスケールDAC出力電圧を設定します。内部リファレンスが選択されると、 $10\text{ppm}/^\circ\text{C}$ の 1.25V (LTC2632-L)または 2.048V (LTC2632-H)の内部リファレンス(1/2フルスケール)がこのピンで利用可能になります。この出力は最大 $10\mu\text{F}$ ($0.1\mu\text{F}$ を推奨)でGNDにバイパスすることができ、外部DC負荷電流をドライブするときはバッファする必要があります。

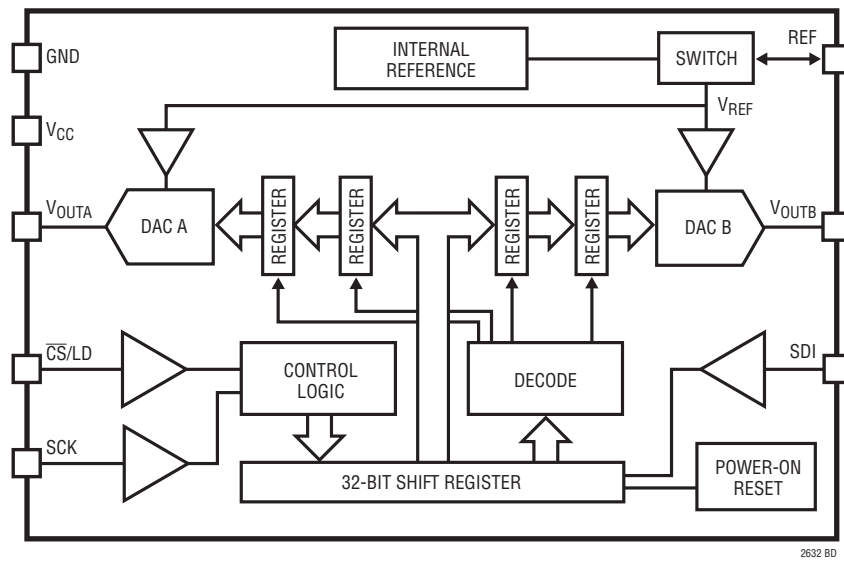
GND (ピン4): グランド。

V_{OUT A}, V_{OUT B} (ピン5, 6): DACのアナログ電圧出力。

V_{CC} (ピン7): 電源電圧入力。 $2.7\text{V} \leq V_{\text{CC}} \leq 5.5\text{V}$ (LTC2632-L)または $4.5\text{V} \leq V_{\text{CC}} \leq 5.5\text{V}$ (LTC2632-H)。 $0.1\mu\text{F}$ のコンデンサを使ってGNDにバイパスします。

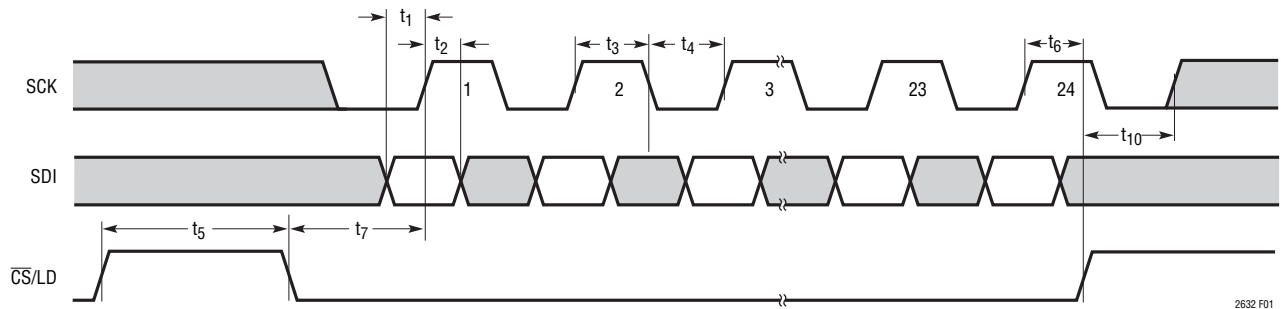
SDI (ピン8): シリアル・インタフェースのデータ入力。SDIのデータはSCKの立ち上がりエッジでDACにクロックインされます。LTC2632は24ビットまたは32ビットの入力ワード長を受け入れます。

ブロック図



2632 BD

タイミング図



2632 F01

図1. シリアル・インタフェースのタイミング

動作

LTC2632はデュアル電圧出力DACのファミリーで、8ピンTSOTパッケージで供給されます。各DACは外部リファレンスを使ってレール・トゥ・レールで動作するか、または内蔵リファレンスで設定されるフルスケール電圧で動作します。精度(12、10および8ビット)、パワーオン・リセット値(内部リファレンス・モードでゼロスケールまたはミッドスケール、または外部リファレンス・モードでミッドスケール)、およびフルスケール電圧(2.5Vまたは4.096V)の15通りの組み合わせを利用できます。LTC2632は3線式SPI/MICROWIRE互換のインタフェースを使って制御します。

パワーオン・リセット

LTC2632-HZ/LTC2632-LZは電源が最初に入れられたとき出力をゼロスケールにクリアして、システムの初期状態を一定に保ち、反復可能にします。

アプリケーションによっては、DACの起動時に下流の回路がアクティブ状態であり、この間DACからのゼロではない出力に対して敏感な場合があります。LTC2632にはパワーオン・グリッチを減少させる回路が備わっています。電源が1ms以上かかって5Vまでランプする場合、パワーオン時にアナログ出力がゼロスケールより10mV以上上昇することは一般にありません。グリッチ振幅は一般に電源のランプ時間が増加するにつれて減少します。「標準的性能特性」のセクションの「パワーオン・リセット・グリッチ」を参照してください。

LTC2632-HI/LTC2632-LI/LTC2632-LXは別のリセットを備えており、電源が最初に与えられたとき出力をミッドスケールに設定します。LTC2632-LIとLTC2632-HIは内部リファレンス・モードでパワーアップし、出力はそれぞれ1.25Vと2.048Vのミッドスケール電圧に設定されます。LTC2632-LXは外部リファレンス・モードでパワーアップし、出力は外部リファレンスのミッドスケールに設定されます。既定のリファレンス・モードの選択については、「リファレンス・モード」のセクションで説明されています。

電源シーケンス制御

REF(ピン3)の電圧は $-0.3V \leq V_{REF} \leq V_{CC} + 0.3V$ の範囲内に保つ必要があります(「絶対最大定格」のセクションを参照)。電源のターンオン・シーケンスとターンオフ・シーケンスの間(このとき V_{CC} の電圧は遷移しています)、これらのリミットが守られるように特に注意が必要です。

伝達関数

デジタルからアナログへの伝達関数は次のとおりです。

$$V_{OUT(IDEAL)} = \left(\frac{k}{2^N} \right) \cdot V_{REF}$$

ここで、kはDACの2進数入力コードに相当する10進数、Nは分解能、 V_{REF} は内部リファレンス・モードでは2.5V(LTC2632-LI/LTC2632-LX/LTC2632-LZ)または4.096V(LTC2632-HI/LTC2632-HZ)のどちらかであり、外部リファレンス・モードではREFの電圧です。

表1. コマンドのコード

コマンド*				
C3	C2	C1	C0	
0	0	0	0	入力レジスタ <i>n</i> に書き込む
0	0	0	1	DACレジスタ <i>n</i> を更新(パワーアップ)する
0	0	1	0	入力レジスタ <i>n</i> に書き込み、全てを更新(パワーアップ)する
0	0	1	1	DACレジスタ <i>n</i> に書き込み、更新(パワーアップ)する
0	1	0	0	<i>n</i> をパワーダウン
0	1	0	1	デバイス(全てのDACとリファレンス)をパワーダウン
0	1	1	0	内部リファレンスを選択する(リファレンスをパワーアップ)
0	1	1	1	外部リファレンスを選択する(内部リファレンスをパワーダウン)
1	1	1	1	非動作

*示されていないコマンドは予備のため使用不可。

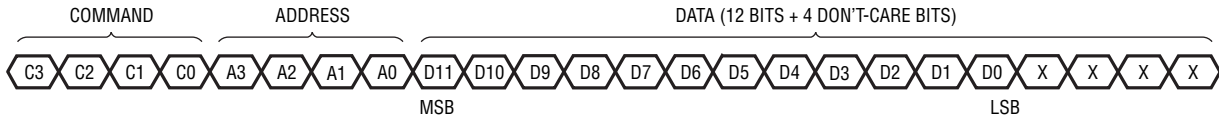
表2. アドレス・コード

アドレス(<i>n</i>)*				
A3	A2	A1	A0	
0	0	0	0	DAC A
0	0	0	1	DAC B
1	1	1	1	両方のDAC

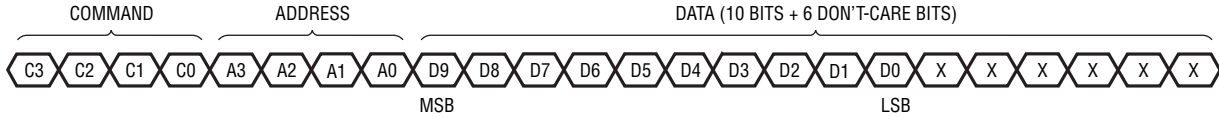
*示されていないアドレス・コードは予備のため、使用不可。

動作

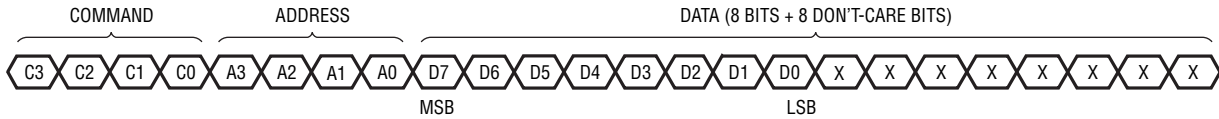
INPUT WORD (LTC2632-12)



INPUT WORD (LTC2632-10)



INPUT WORD (LTC2632-8)



2632 F02

図2. コマンドとデータ入力フォーマット

シリアル・インタフェース

\overline{CS}/LD 入力はレベル・トリガされます。この入力が“L”に引き下げられるとチップ・セレクト信号として機能し、SDIとSCKのバッファおよび入力のシフト・レジスタをイネーブルします。データ(SDI入力)は次に続く24のSCKの立ち上がりエッジで転送されます。最初に4ビットのコマンド(C3～C0)、次に4ビットのDACアドレス(A3～A0)、最後に16ビットのデータ・ワードがロードされます。データ・ワードは、MSBからLSBに向かって並んだ12、10、または8ビットの入力コードと、それに続く4、6、または8ビットのドントケアで構成されます(それぞれ、LTC2632-12、LTC2632-10およびLTC2632-8、図2を参照)。データは \overline{CS}/LD 信号が“L”のときだけデバイスに転送することができ、SCKの最初の立ち上がりエッジで開始されます。 \overline{CS}/LD の立ち下がりエッジで、SCKは“H”または“L”のどちらでもかまいません。 \overline{CS}/LD の立ち上がりエッジでデータの転送が終了し、24ビットの入力シーケンスで指定されたコマンドがデバイスによって実行されます。全体のシーケンスを図3aに示します。

コマンド(C3～C0)およびアドレス(A3～A0)の割り当てを表1および表2に示します。表1の中の最初の4つのコマンド

は書き込みと更新の操作です。書き込み操作は、24ビットのシフト・レジスタから16ビットのデータ・ワードを、選択されたDAC(n)の入力レジスタにロードします。更新動作はデータ・ワードを入力レジスタからDACレジスタにコピーします。DACレジスタにコピーされると、データ・ワードはアクティブな12、10、または8ビットの入力コードになり、DACの出力でアナログ電圧に変換されます。「書き込みと更新」は最初の2つのコマンドを組み合わせます。また、DACがパワーダウン・モードに置かれていると、「更新」動作により、DACがパワーアップします。データ・バスとレジスタを「ブロック図」に示します。

最小入力シーケンスは24ビットですが、16ビット(2バイト)の最小ワード幅のマイクロプロセッサに適合させるために32ビットに拡張することもできます。32ビット幅を利用するには、ドントケア(対象外)の8ビットが最初にデバイスに転送され、続いて上で説明した24ビット・シーケンスが転送されます。32ビットのシーケンスを図3bに示します。

16ビット・データ・ワードは「書き込み」動作を含まない全てのコマンドで無視されます。

動作

リファレンス・モード

精確な外部リファレンスを利用できないか、またはスペースの制約のため外部リファレンスが望ましくないアプリケーションのため、LTC2632はユーザーが選択できる内部リファレンスを備えています。内部リファレンスの電圧は内部で2倍に増幅され、DACのフルスケール出力電圧範囲を与えます。LTC2632-LI/LTC2632-LX/LTC2632-LZのフルスケール出力は2.5Vです。LTC2632-HI/LTC2632-HZのフルスケール出力は4.096Vです。内部リファレンスは電源電圧がよく安定化されていないアプリケーションで役立ちます。内部リファレンス・モードはコマンド0110bを使って選択することができます。LTC2632-HZ/LTC2632-LZおよびLTC2632-HI/LTC2632-LIのパワーオン時のデフォルトです。

10ppm/°Cの1.25V (LTC2632-LI/LTC2632-LX/LTC2632-LZ) または2.048V (LTC2632-HI/LTC2632-HZ)の内部リファレンスをREFピンで利用可能です。REFピンにバイパス容量を追加するとノイズ性能が改善されます。0.1μFを推奨します。最大10μFまで発振させずにドライブすることができます。この出力は外部DC負荷電流をドライブするときはバッファする必要があります。

代わりに、コマンド0111bを使って、DACを外部リファレンス・モードで動作させることができます。このモードでは、外部からREFピンに与えられる入力電圧がリファレンス($1V \leq V_{REF} \leq V_{CC}$)を与えるので、消費電流が減少します。与えられた外部リファレンスの電圧がDACのフルスケール出力電圧を設定します。外部リファレンス・モードがLTC2632-LXのパワーオン時のデフォルトです。

LTC2632-HZ/LTC2632-LZ/LTC2632-HI/LTC2632-LIのリファレンス・モード(パワーオン時のデフォルトは内部リファレンス)は、パワーアップ後にソフトウェアのコマンドによって変更することができます。LTC2632-LXの場合も同様です(パワーオン時のデフォルトは外部リファレンス)。

パワーダウン・モード

電力が制限されているアプリケーションでは、2つのDAC出力の両方は必要ないときはパワーダウン・モードを使って消費電流を減らすことができます。パワーダウン時、バッファ・アンプ、バイアス回路および内部リファレンス回路はディスエーブルされ、実質的に電流は流れません。DAC出力は高インピーダンス状態になり、出力ピンは個別の200k抵抗によって受動的にグラウンドに引き下げられます。入力レジスタとDACレジスタの内容はパワーダウンの間乱されません。

どちらかのチャンネルまたは両方のチャンネルを、適切なDACアドレス(n)と組み合わせたコマンド0100bを使ってパワーダウン・モードにすることができます。消費電流は各DACのパワーダウンにより約30%減少します。コマンド0111bを使って外部リファレンスを選択すると、内部リファレンスは自動的にパワーダウンします。さらに、「デバイスをパワーダウン」コマンド(0101b)を使って、すべてのDACチャンネルと内部リファレンスを一緒にパワーダウン・モードにすることができます。内部リファレンスがパワーダウン・モードのとき、REFピンは高インピーダンス(標準 $> 1G\Omega$)になります。すべてのパワーダウン・コマンドで、16ビットのデータ・ワードは無視されます。

表1に示されているように、DACの更新を含むどのコマンドを実行した後も、通常の動作が再開されます。選択されたDACはその電圧出力が更新されるとパワーアップされます。パワーダウン状態のDACがパワーアップされ、更新されると、通常のセトリングが遅延させられます。更新コマンドの前に片方のDACだけがパワーダウン状態の場合、パワーアップ遅延は10μsです。ただし、両方のDACおよび内部リファレンスがパワーダウンされると、個々のDACのアンプやリファレンス・バッファに加えて、主バイアス発生回路ブロックが自動的にシャットダウンされます。この場合、パワーアップ遅延は12μsです。内部リファレンスのパワーアップはそれをパワーダウンしたコマンドに依存します。「外部リファレンスを選択」コマンド(0111b)を使ってリファレンスをパワーダウンした場合、「内部リファレンスを選択」コマンド(0110b)を使わない限り再度パワーアップすることができません。ただし、「デバイスをパワーダウン」コマンド(0101b)を使ってリファレンスをパワーダウンした場合、「内部リファレンスを選択」コマンド(0110b)に加えて、DACをパワーアップするどのコマンドでも内部リファレンスがパワーアップします。

動作

電圧出力

LTC2632の内蔵レール・トゥ・レール・アンプは、5Vで最大10mA (3Vで最大5mA)までの電流をソースまたはシンクする限り、ロードレギュレーションが保証されています。

ロードレギュレーションは、広い範囲の負荷電流にわたって定格電圧精度を維持する、アンプの能力の指標です。負荷電流を強制的に変化させたときの出力電圧の変化の測定値はLSB/mAで表現されます。

DC出力インピーダンスはロードレギュレーションと等価で、単にLSB/mAからオームに単位を変えて計算するだけで求めることができます。アンプのDC出力インピーダンスはレールから十分離れた負荷をドライブしているとき0.1Ωです。

どちらかのレールから負荷電流が流れているとき、そのレールを基準にした出力電圧の空き高は出力デバイスの標準チャネル抵抗50Ωによって制限されます(たとえば、1mAをシンクしているとき、最小出力電圧は50Ω・1mA、つまり50mVになります)。「標準的性能特性」のセクションの「**レールの空き高と出力電流**」のグラフを参照してください。

アンプは最大500pFの容量性負荷を安定してドライブします。

レール・トゥ・レール出力に関する検討事項

どんなレール・トゥ・レールの電圧出力のデバイスでも、出力は電源電圧範囲内に制限されます。

DACのアナログ出力はグランドより下には下がれないので、図4bに示されているように、これらの出力は最低コードを制限することがあります。同様に、REFピンがV_{CC}に接続されているとき、フルスケールの近くで出力が制限されることがあります。V_{REF} = V_{CC}で、DACのフルスケール誤差(FSE)が正のとき、最高コードの出力が、図4cに示されているように、V_{CC}に制限されます。V_{REF}がV_{CC} - FSEより小さいと、フルスケールの制限は生じません。

オフセットと直線性は、DACの伝達関数の(出力の制限が生じない)領域にわたって定義され、テストされます。

基板のレイアウト

PCボードには、回路のアナログ部分とデジタル部分のために別の領域が必要です。1枚の切れ目のないグランド・プレーンを使い、アナログ信号とデジタル信号をプレーンの別の領域に注意深く配線します。これにより、デジタル信号を敏感なアナログ信号から遠ざけ、デジタル・グランド電流とグランド・プレーンのアナログ部分の間の相互作用を最小に抑えます。LTC2632のGNDピンからグランド・プレーンまでの抵抗はできるだけ小さくします。この抵抗はデバイスの実効DC出力インピーダンス(標準で0.1Ω)に直接追加されます。LTC2632は、同種の他のデバイスに比べて、これらの影響を受けやすいということはないことに注意してください。それどころか、大きな内部抵抗によって達成可能な性能が制限されるというより、レイアウトに基づく際立った性能向上を可能で

誤差を最小に抑える別の手法として、別の基板層に配置した別の電源グランド・リターン・トレースを使います。トレースは電源がボードに接続されるポイントとDACのグランド・ピンの間に配置します。こうして、DACのグランド・ピンはアナログ・グランド、デジタル・グランドおよびパワー・グランドの共通ポイントになります。LTC2632が大きな電流をシンクしているとき、この電流はグランド・ピンから直接パワー・グランドのトレースに流れ、アナログ・グランド・プレーンの電圧には影響を与えません。

グランド・プレーンを遮って、デジタル・グランドの電流をプレーンのデジタル部分に限定する必要があることがたまにあります。これを行うときは、目的に役立つ必要な範囲でだけプレーンに間隙を作り、どのトレースも間隙の上をまたがないようにします。

バイパス・コンデンサは、GNDへの低インピーダンスの経路を使って、できるだけピンの近くに配置します。

動作

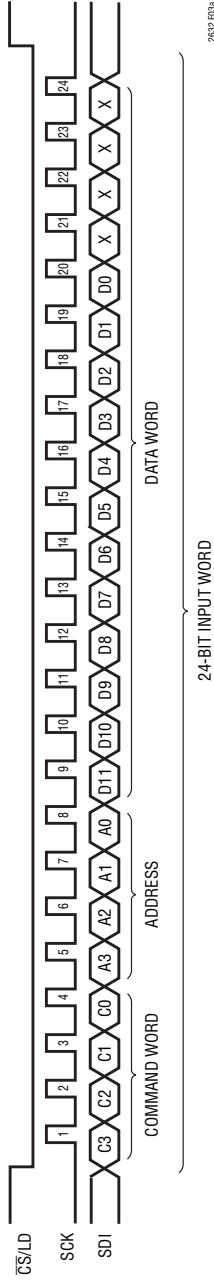


図 3a LTC2632-12 の 24 ビットのロード・シーケンス (最小入力ワード)。
 LTC2632-10 の SDI データ・ワード: 10 ビットの入力コード + 6 ビットのドントケア;
 LTC2632-8 の SDI データ・ワード: 8 ビットの入力コード + 8 ビットのドントケア

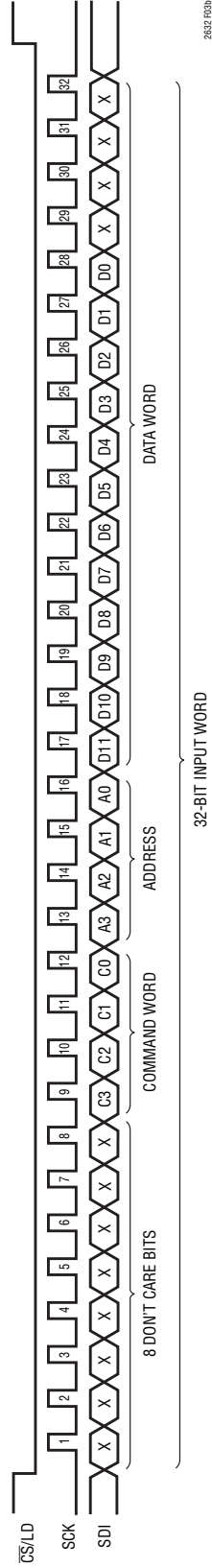


図 3b LTC2632-12 の 32 ビットのロード・シーケンス
 LTC2632-10 の SDI データ・ワード: 10 ビットの入力コード + 6 ビットのドントケア;
 LTC2632-8 の SDI データ・ワード: 8 ビットの入力コード + 8 ビットのドントケア

動作

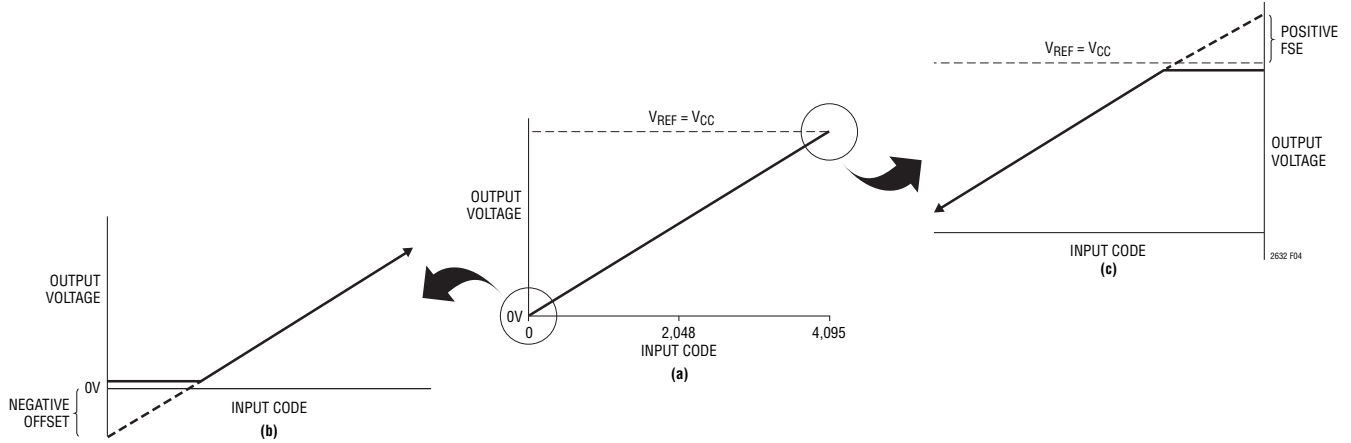
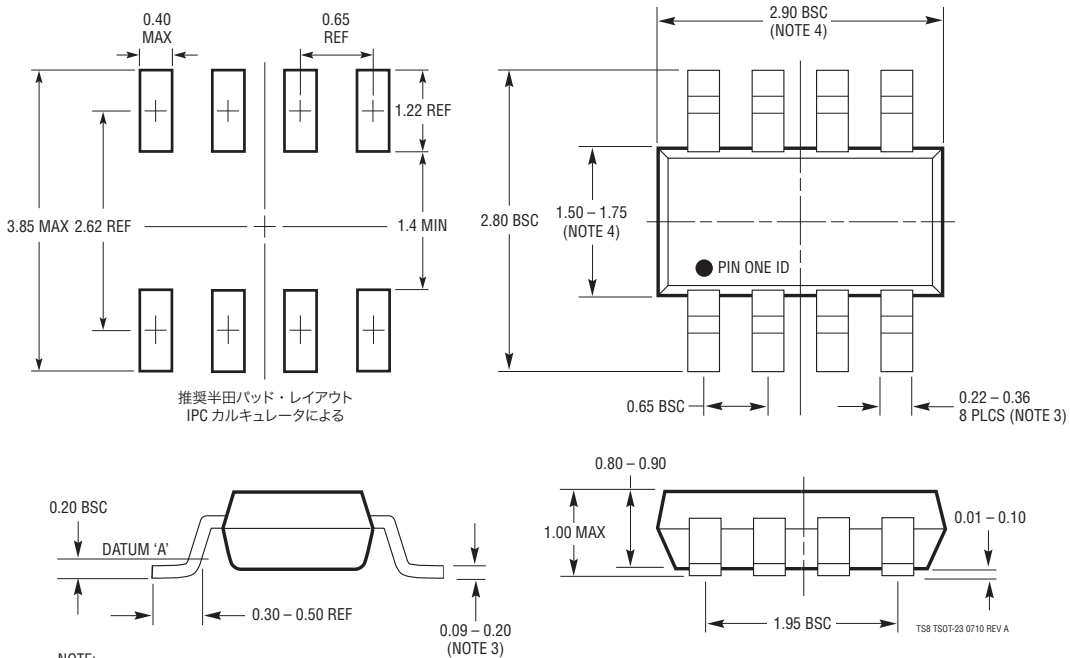


図4. DAC 伝達曲線に対するレール・トゥ・レール動作の影響(12ビットの場合が示されている)
 (a)全体の伝達関数
 (b)ゼロに近いコードに対する負のオフセットの影響
 (c)フルスケールに近いコードに対する正のフルスケール誤差の影響

パッケージ

TS8 パッケージ
 8ピン・プラスチックTSOT-23
 (Reference LTC DWG # 05-08-1637 Rev A)



- NOTE:
 1. 寸法はミリメートル
 2. 図は実寸とは異なる
 3. 寸法には半田を含む
 4. 寸法にはモールドのバリや金属のバリを含まない
 5. モールドのバリは 0.254mm を超えてはならない
 6. JEDEC パッケージ参照番号は MO-193

改訂履歴

REV	日付	概要	ページ番号
A	3/11	製品番号を修正。	2～9、17、19、 24

