シリアル・インタフェース付き、16 ビット、500ksps、低消費電力 SAR ADC

特長

- **スループット・レート：500ksps**
- **INL：±2LSB（最大）**
- **ミッシングコードのない16ビット分解能を保証**
- **低消費電力：500kspsで6.5mW、1kspsで13μW**
- **SNR：92dB（標準）（f_{IN} = 20kHz）**
- **収集時間が1.25μsと長いので、低消費電力のドライバを使用可能**
- 125°Cまで動作を保証
- 2.5V電源
- 完全差動入力範囲：±2.5V
- 外部2.5Vリファレンス入力
- パイプライン遅延なし、サイクル待ち時間なし
- I/O電圧：1.8V～5V
- デイジーチェーン・モードを備えたSPI互換シリアルI/O
- 内部変換クロック
- 16ピンMSOPおよび4mm×3mm DFNパッケージ

アプリケーション

- 医療用イメージング
- 高速データ収集
- 携帯型または小型計測器
- 産業用プロセス制御
- 低消費電力のバッテリ駆動計測器
- ATE

概要

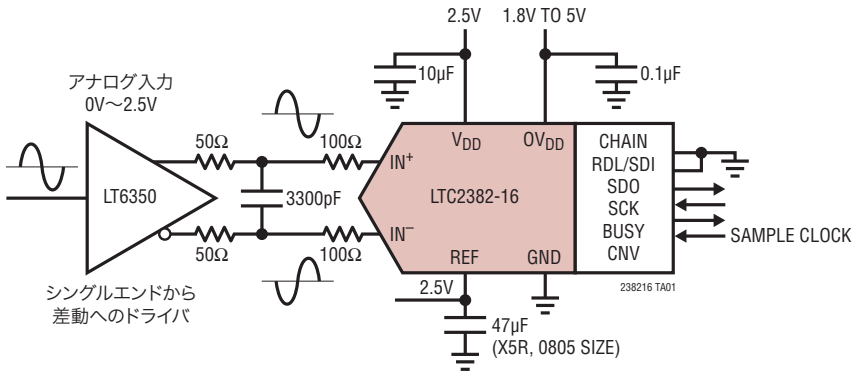
LTC®2382-16は、低ノイズ、低消費電力の高速16ビット逐次比較レジスタ（SAR）ADCです。LTC2382-16は2.5V電源で動作し、完全差動入力範囲が±2.5Vです。消費電力がわずか6.55mWで、最大±2LSBのINLと92dBのSNRを達成し、16ビット分解能でミッシングコードがありません。

LTC2382-16は、1.8V、2.5V、3.3Vおよび5Vのロジックをサポートし、デイジーチェーン・モードも備えた高速SPI互換シリアル・インタフェースを搭載しています。500kspsの高速スループットを実現し、サイクルの待ち時間がないので、様々な高速アプリケーションに最適です。内部発振器が変換時間を設定するので、外部のタイミングの問題が緩和されます。LTC2382-16は変換と変換の間で自動的にパワーダウンするので、サンプリング・レートに比例して増大する電力損失が低減されます。

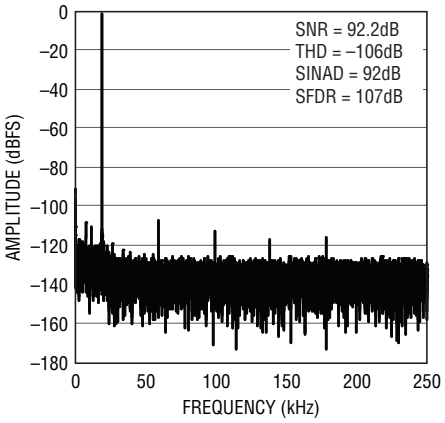
LTC2382-16は、現在の変換の進行中にADCが次のサンプルの収集を開始することができる独自のサンプリング・アーキテクチャを備えています。そのため、収集時間が1.25μsと長くなるので、極めて低消費電力のADCドライバを使用することができます。

LT、LTC、LTM、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。他の全ての商標はそれぞれの所有者に所有権があります。

標準的応用例



32kポイントのFFT f_S = 500ksps、f_{IN} = 20kHz

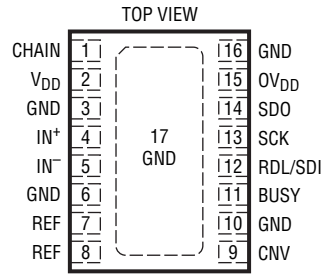


絶対最大定格

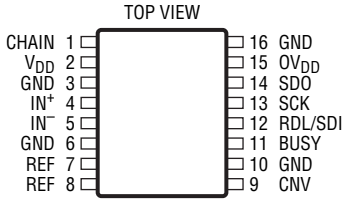
(Note 1、2)

電源電圧(V_{DD}) 2.8V
電源電圧(OV_{DD}) 6V
リファレンス入力(REF) 2.8V
アナログ入力電圧(Note 3)
　IN^+、IN^- ..... (GND –0.3V)～(REF + 0.3V)
デジタル入力電圧
(Note 3) ..... (GND –0.3V)～(OV_{DD} + 0.3V)
デジタル出力電圧
(Note 3) ..... (GND –0.3V)～(OV_{DD} + 0.3V)
電力損失 500mW
動作温度範囲
　LTC2382C ..... 0°C～70°C
　LTC2382I ..... –40°C～85°C
　LTC2382H ..... –40°C～125°C
保存温度範囲 ..... –65°C～150°C

ピン配置



DE PACKAGE
16-LEAD (4mm × 3mm) PLASTIC DFN
T_{JMAX} = 150°C, θ_{JA} = 43°C/W
EXPOSED PAD (PIN 17) IS GND, MUST BE SOLDERED TO PCB



MS PACKAGE
16-LEAD (4mm × 5mm) PLASTIC MSOP
T_{JMAX} = 150°C, θ_{JA} = 110°C/W

発注情報

鉛フリー仕様	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC2382CMS-16#PBF	LTC2382CMS-16#TRPBF	238216	16-Lead Plastic MSOP	0°C to 70°C
LTC2382IMS-16#PBF	LTC2382IMS-16#TRPBF	238216	16-Lead Plastic MSOP	–40°C to 85°C
LTC2382HMS-16#PBF	LTC2382HMS-16#TRPBF	238216	16-Lead Plastic MSOP	–40°C to 125°C
LTC2382CDE-16#PBF	LTC2382CDE-16#TRPBF	23826	16-Lead (4mm × 3mm) Plastic DFN	0°C to 70°C
LTC2382IDE-16#PBF	LTC2382IDE-16#TRPBF	23826	16-Lead (4mm × 3mm) Plastic DFN	–40°C to 85°C

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。
鉛ベースの非標準仕様の製品の詳細については、弊社へお問い合わせください。

鉛フリー製品のマーキングの詳細については、http://www.linear-tech.co.jp/leadfree/ をご覧ください。
テープアンドリールの仕様の詳細については、http://www.linear-tech.co.jp/tapeandreel/ をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25℃での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$V_{IN}+$	Absolute Input Range (IN^+)	(Note 5)	●	–0.05		V_{REF}	V
$V_{IN}-$	Absolute Input Range (IN^-)	(Note 5)	●	–0.05		V_{REF}	V
$V_{IN}+ – V_{IN}-$	Input Differential Voltage range	$V_{IN} = V_{IN}+ – V_{IN}-$	●	$–V_{REF}$		$+V_{REF}$	V
V_{CM}	Common-Mode Input Range		●	$V_{REF}/2–$ 0.05	$V_{REF}/2$	$V_{REF}/2+$ 0.05	V
I_{IN}	Analog Input Leakage Current		●			±1	µA
C_{IN}	Analog Input Capacitance	Sample Mode Hold Mode			45 5		pF pF
CMRR	Input Common Mode Rejection Ratio				70		dB

コンバータ特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25℃での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
	Resolution		●	16			Bits
	No Missing Codes		●	16			Bits
	Transition Noise				0.6		LSB_{RMS}
INL	Integral Linearity Error	(Note 6)	●	–2	±0.9	2	LSB
DNL	Differential Linearity Error		●	–1	±0.4	1	LSB
BZE	Bipolar Zero-Scale Error	(Note 7)	●	–6	±0.25	6	LSB
	Bipolar Zero-Scale Error Drift				3		mLSB/°C
FSE	Bipolar Full-Scale Error	(Note 7)	●	–14	±3	14	LSB
	Bipolar Full-Scale Error Drift				±0.1		ppm/°C

ダイナミック精度

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25℃、A_{IN} = –1dBFSでの値。(Note 4、8)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
SINAD	Signal-to-(Noise + Distortion) Ratio	f_{IN} = 20kHz	●	88.5	92		dB
SNR	Signal-to-Noise Ratio	f_{IN} = 20kHz	●	89	92		dB
THD	Total Harmonic Distortion	f_{IN} = 20kHz, First 5 Harmonics	●		–106	–99	dB
SFDR	Spurious Free Dynamic Range	f_{IN} = 20kHz			107		dB
	–3dB Input Bandwidth				30		MHz
	Aperture Delay				2		ns
	Aperture Jitter				30		ps
	Transient Response	Full-Scale Step			250		ns

リファレンス入力

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25℃での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{REF}	Reference Voltage	(Note 5)	●	2.4		2.6	V
I_{REF}	Load Current	(Note 9)	●			495	µA

デジタル入力とデジタル出力

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25℃での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{IH}	High Level Input Voltage		●	0.8 • OV_{DD}			V
V_{IL}	Low Level Input Voltage		●			0.2 • OV_{DD}	V
I_{IN}	Digital Input Current	V_{IN} = 0V to OV_{DD}	●	–10		10	µA
C_{IN}	Digital Input Capacitance				5		pF
V_{OH}	High Level Output Voltage	I_O = –500 µA	●	OV_{DD} – 0.2			V
V_{OL}	Low Level Output Voltage	I_O = 500 µA	●			0.2	V
I_{OZ}	Hi-Z Output Leakage Current	V_{OUT} = 0V to OV_{DD}	●	–10		10	µA
I_{SOURCE}	Output Source Current	V_{OUT} = 0V			–10		mA
I_{SINK}	Output Sink Current	V_{OUT} = OV_{DD}			10		mA

電源条件

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25℃での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{DD}	Supply Voltage		●	2.375	2.5	2.625	V
OV_{DD}	Supply Voltage			1.71		5.25	V
I_{DD}	Supply Current Power Down Mode Power Down Mode	500ksps Sample Rate Conversion Done Conversion Done (H-Grade)	● ● ●		2.6 0.5 0.5	3.3 40 110	mA µA µA
P_D	Power Dissipation Power Down Mode Power Down Mode	500ksps Sample Rate Conversion Done Conversion Done (H-Grade)			6.5 1.25 1.25	8.25 100 275	mW µW µW

ADC のタイミング特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25℃での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
f_{SMPL}	Maximum Sampling Frequency		●			500	ksps
t_{CONV}	Conversion Time		●	1		1.5	µs
t_{ACQ}	Acquisition Time	t_{ACQ} = t_{CYC} – t_{HOLD} (Note 10)	●	1.25			µs
t_{HOLD}	Maximum Time Between Acquisitions		●			750	ns
t_{CYC}	Time Between Conversions		●	2			µs
t_{CNVH}	CNV High Time		●	20			ns
t_{BUSYLH}	CNV ↑ to BUSY Delay	C_L = 20pF (Note 11)	●			20	ns
t_{CNVL}	Minimum Low Time for CNV	(Note 11)	●	200			ns

ADC のタイミング特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25℃での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
t_{SCK}	SCK Period	(Notes 11, 12)	●	10			ns
t_{SCKH}	SCK High Time		●	4			ns
t_{SCKL}	SCK Low Time		●	4			ns
$t_{SSDISCK}$	SDI Setup Time From SCK ↑	(Note 11)	●	4			ns
$t_{HSDISCK}$	SDI Hold Time From SCK ↑	(Note 11)	●	1			ns
t_{SCKCH}	SCK Period in Chain Mode	$t_{SCKCH} = t_{SSDISCK} + t_{DSDO}$ (Note 11)	●	13.5			ns
t_{DSDO}	SDO Data Valid Delay from SCK ↑	C_L = 20pF (Note 11)	●			9.5	ns
t_{HSDO}	SDO Data Remains Valid Delay from SCK ↑	C_L = 20pF (Note 10)	●	1			ns
$t_{DSDOBUSYL}$	SDO Data Valid Delay from BUSY ↓	C_L = 20pF (Note 10)	●			5	ns
t_{EN}	Bus Enable Time After RDL ↓	(Note 11)	●			16	ns
t_{DIS}	Bus Relinquish Time After RDL ↑	(Note 11)	●			13	ns
$t_{SSCKRDL}$	SCK Setup Time from RDL/SDI ↓	(Note 10)	●	1			ns
$t_{HSCKRDL}$	SCK Hold Time from RDL/SDI ↓	(Note 10)	●	16			ns

Note 1：絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2：全ての電圧値はグランドを基準にしている。

Note 3：これらのピンの電圧がグランドより下に引き下げられるか、REF または OV_{DD} より上に引き上げられると、内部のダイオードによってクランプされる。この製品は、グランドより低いか、あるいは REF または OV_{DD} より高い電圧でラッチアップを生じることなしに最大 100mA の入力電流を処理することができる。

Note 4：V_{DD} = 2.5V、OV_{DD} = 2.5V、REF = 2.5V、f_{SMPL} = 250kHz。

Note 5：推奨動作条件。

Note 6：積分非直線性は、実際の伝達曲線のエンドポイントを通る直線からのコードの偏差として定義されている。偏差は量子化幅の中心から測定される。

Note 7：バイポーラ・ゼロスケール誤差は、出力コードが 0000 0000 0000 0000 と 1111 1111 1111 1111 の間をふらつくとき、–0.5LSB から測定されたオフセット電圧である。フルスケール・バイポーラ誤差は、最初と最後のコードの理想的な遷移からの –FS または +FS の未調整偏差のワーストケースであり、他の誤差の影響を含む。

Note 8：dB 表示の全ての規格値は、2.5V のリファレンス電圧でフルスケール± 2.5V の入力を基準にしている。

Note 9：f_{SMPL} = 500kHz、IREF はサンプル・レートに比例して変化する。

Note 10：設計によって保証されているが、テストされない。

Note 11：パラメータは、OV_{DD} = 1.71V、OV_{DD} = 2.5V および OV_{DD} = 5.25V でテストされ、保証されている。

Note 12：立ち上がりで捕捉する場合、最大 10ns の t_{SCK} により、最大 100MHz のシフトクロック周波数が可能である。

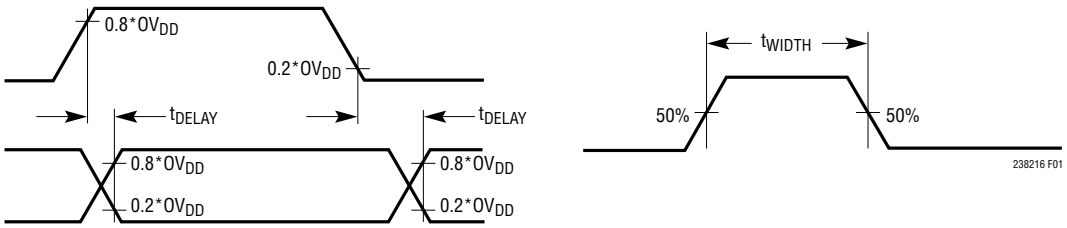
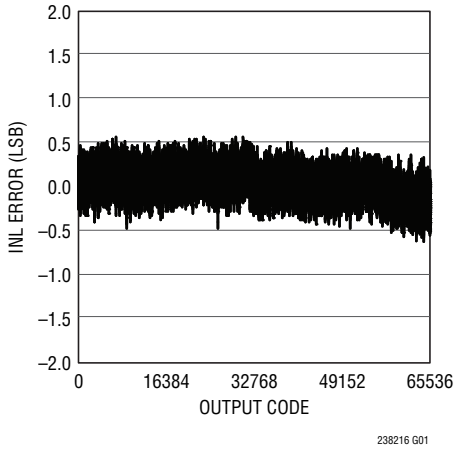


図1. タイミングの仕様の電圧レベル

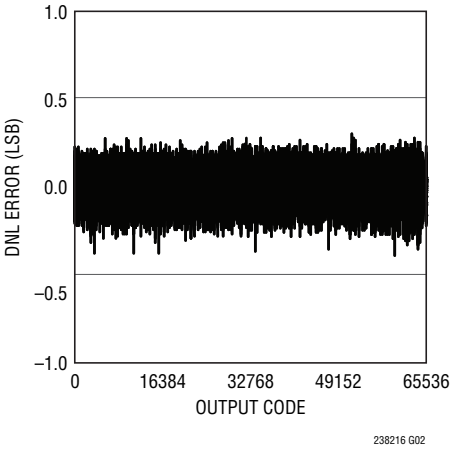
標準的性能特性

注記がない限り、T_A = 25°C、V_{DD} = 2.5V、OV_{DD} = 2.5V、REF = 2.5V、f_{SMPL} = 500ksps。

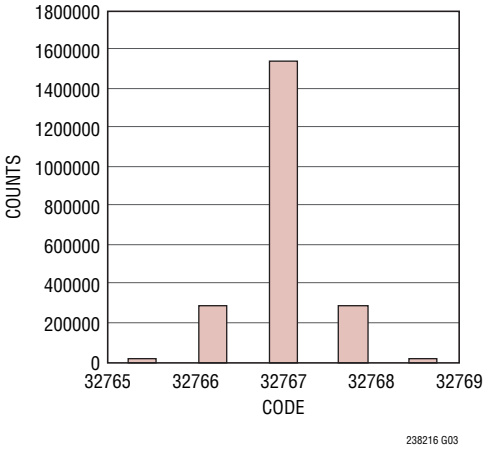
積分非直線性と出力コード



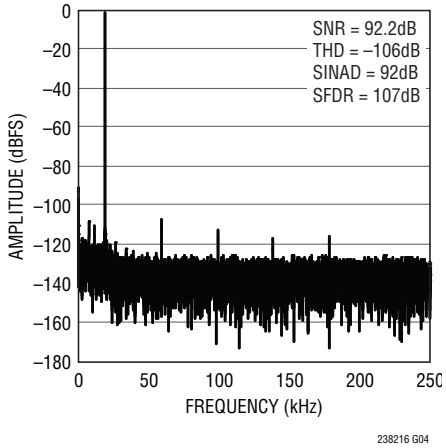
微分非直線性と出力コード



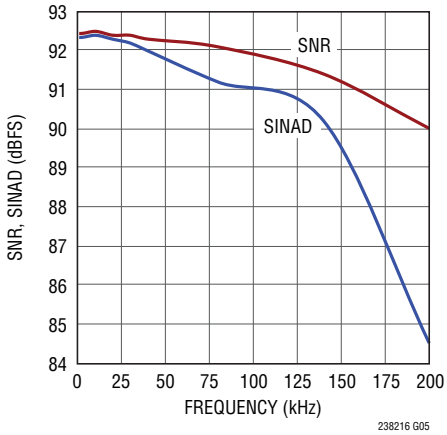
DCのヒストグラム



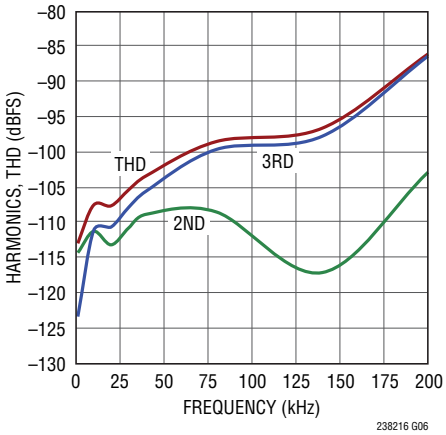
32kポイントのFFT f_S = 500Ksps、f_{IN} = 20kHz



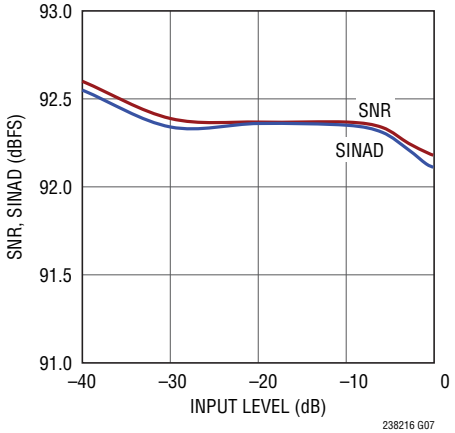
SNR、SINADと入力周波数



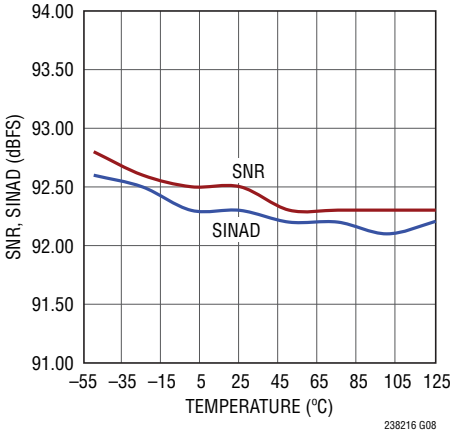
THD、高調波と入力周波数



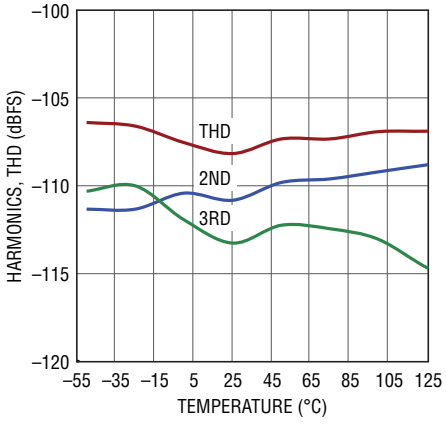
SNR、SINADと入力レベル、f_{IN} = 20kHz



SNR、SINADと温度



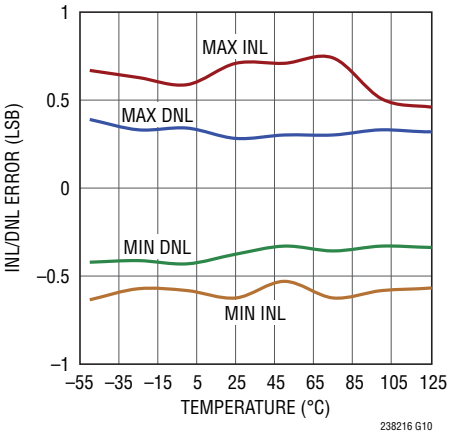
THD、高調波と温度



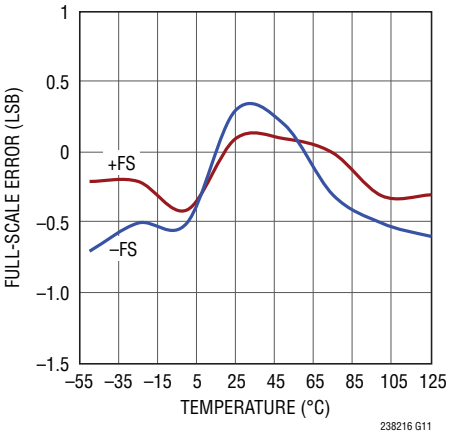
標準的性能特性

注記がない限り、T_A = 25℃、V_{DD} = 2.5V、OV_{DD} = 2.5V、REF = 2.5V、f_{SMPL} = 500ksps。

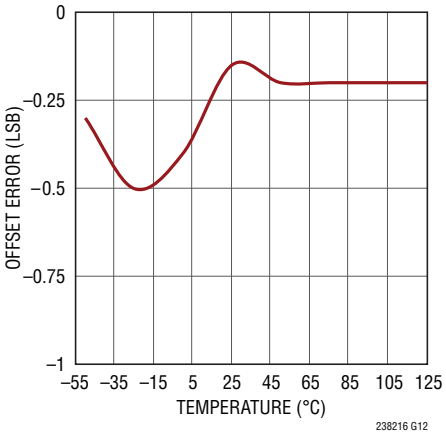
INL/DNLと温度



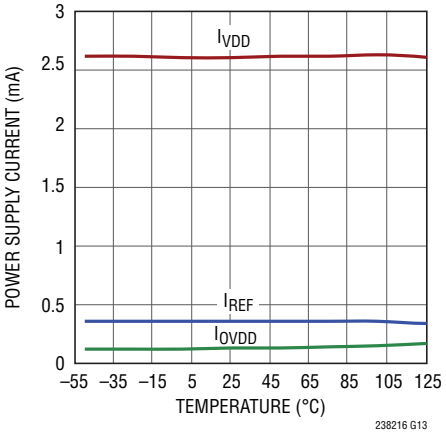
フルスケール誤差と温度



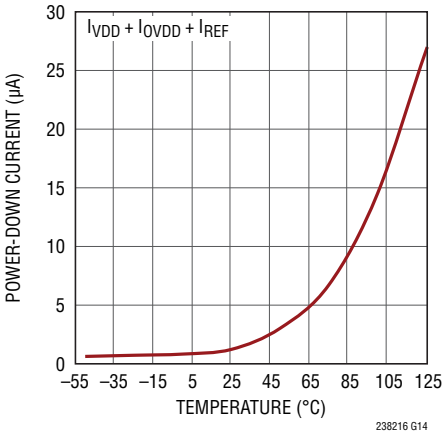
オフセット誤差と温度



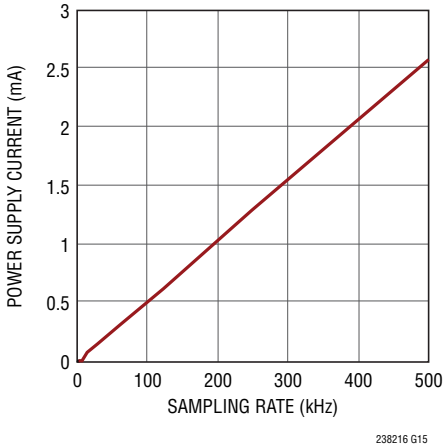
消費電流と温度



シャットダウン電流と温度



消費電流とサンプル・レート



ピン機能

CHAIN（ピン）：チェーン・モード選択ピン。“L”のとき、LTC2382-16は通常モードで動作し、RDL/SDI入力ピンはSDOをイネーブルまたはディスエーブルします。“H”のとき、LTC2382-16はチェーン・モードで動作し、RDL/SDIピンはSDI（デイジーチェーンのシリアル・データ入力）として機能します。

V_{DD}（ピン2）：2.5Vデジタル電源。V_{DD}の範囲は2.375V～2.625Vです。10µFのセラミック・コンデンサを使ってGNDにバイパスします。

GND（ピン3、6、10、16）：グランド。

IN^+、IN^-（ピン4、5）：正と負の差動アナログ入力。

REF（ピン7、8）：リファレンス入力。REFの範囲は2.4V～2.6Vです。このピンはGNDピンを基準にしており、47µFのセラミック・コンデンサ（X5R、0805のサイズ）を使ってピンの近くでデカップリングします。

CNV（ピン9）：変換入力。この入力への立ち上がりエッジにより新しい変換が開始されます。変換が終了すると、CNVが“H”に保持されている限り、デバイスはパワーダウンします。CNVが“L”に戻ると、次の変換に備えてデバイスはパワーアップします。

BUSY（ピン11）：BUSYのインジケータ。新しい変換が開始されると“H”になり、変換が終了すると“L”に戻ります。

RDL/SDI（ピン12）：CHAINが“L”のとき、デバイスは通常モードになり、このピンはバス・イネーブル入力として扱われます。CHAINが“H”のとき、デバイスはチェーン・モードになり、このピンはシリアル・データ入力ピンとして扱われ、デイジーチェーン内の別のADCからのデータが入力されます。

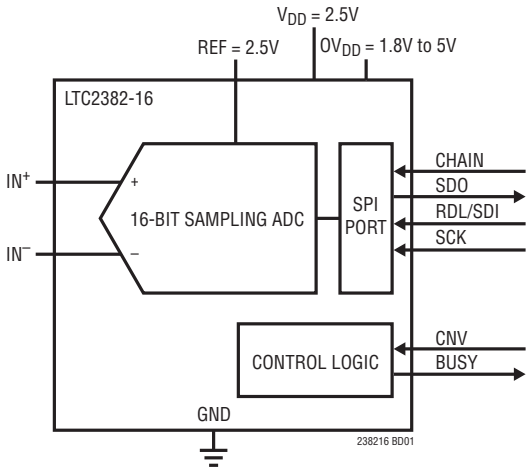
SCK（ピン13）：シリアル・データ・クロック入力。SDOがイネーブルされていると、変換結果または別のADCからのデイジーチェーン・データが、このクロックの立ち上がりエッジで、MSBを先頭にしてシフトアウトされます。

SDO（ピン14）：シリアル・データ出力。変換結果またはデイジーチェーン・データは、SCKの各立ち上がりエッジでMSBを先頭にしてこのピンから出力されます。出力データは2の補数形式です。

OV_{DD}（ピン15）：I/Oインタフェースのデジタル電源。OV_{DD}の範囲は1.71V～5.25Vです。この電源は公称値がホストのインタフェースと同じ電源電圧に設定します（1.8V、2.5V、3.3V、または5V）。0.1µFのコンデンサを使ってOV_{DD}をGNDにバイパスします。

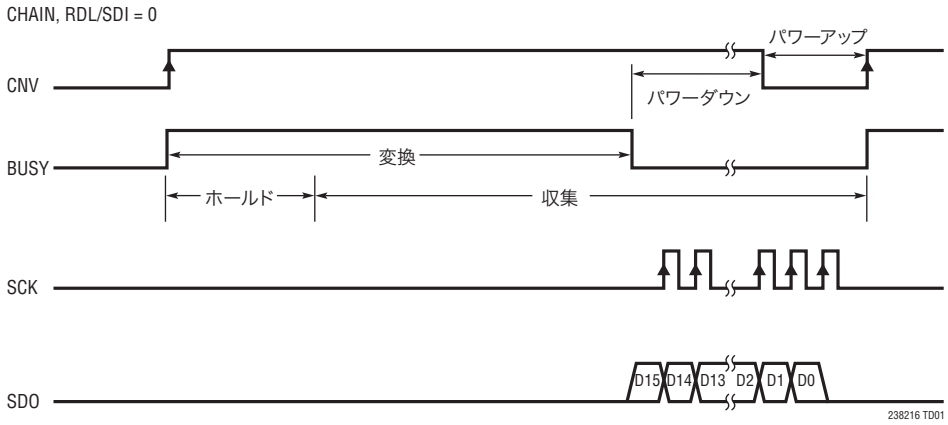
GND（露出パッド・ピン17 – DFNパッケージのみ）：グランド。露出パッドはグランド・プレーンに直接接続する必要があります。

機能ブロック図



タイミング図

シリアル・インタフェースを使った変換タイミング



アプリケーション情報

概要

LTC2382-16は低ノイズ、低消費電力の高速16ビット逐次比較レジスタ（SAR）ADCです。単一2.5V電源で動作するとき、LTC2382-16は±2.5Vの大きな完全差動入力範囲をサポートするので、大きなダイナミックレンジを必要とする高性能アプリケーションに最適です。LTC2382-16は最大±2LSBのINLと92dBのSNRを達成し、16ビット分解能でミッシング・コードがありません。

サイクル待ち時間がなく、スループットが500kspsと高速なので、LTC2382-16は様々な高速アプリケーションに最適です。内部発振器が変換時間を設定するので、外部のタイミングの問題が緩和されます。LTC2382-16は500kspsでわずか6.5mWしか消費しませんが、自動パワーダウン機能を備えており、アクティブでない期間の電力損失がさらに減少します。

LTC2382-16は、現在の変換の進行中にADCが次のサンプルの収集を開始することができる独自のサンプリング・アーキテクチャを備えています。そのため、収集時間が1.25μsと長くなるので、極めて低消費電力のADCドライバを使用することができます。

コンバータの動作

CNVピンの立ち上がりエッジにより変換が開始されます。変換フェーズの間、16ビットCDACが逐次比較アルゴリズムを順に実行し、差動コンパレータを使って、サンプルされた入力を、リファレンス電圧のバイナリの重み付けをした部分（たとえば、$V_{REF}/2$, $V_{REF}/4$ ...$V_{REF}/65536$）と効果的に比較します。変換の最後には、CDACの出力はサンプルされたアナログ入力を近似しています。次いで、ADC制御ロジックがシリアル転送のための16ビットのデジタル出力コードを用意します。

伝達関数

LTC2382-16は2×REFのフルスケール電圧を2^{16}レベルにデジタル化するので、REF = 2.5Vでは1 LSBの大きさは76μVになります。理想的伝達関数を図2に示します。出力データは2の補数形式です。

アナログ入力

LTC2382-16のアナログ入力はデジタル化できる信号振幅を最大化するために完全に差動です。このアナログ入力は図3に示されているような等価回路によってモデル化することができます。

アプリケーション情報

入力ダイオードがESDに対して保護します。収集フェーズでは、各入力は、サンプリング・スイッチの40Ωのオン抵抗（R_{ON}）とそれに直列なサンプリングCDACの約45pF（C_{IN}）の容量を示します。両方の入力に共通している不要信号はADCの同相除去によって減少します。収集の間にCINコンデンサを充電するとき、入力に電流スパイクが流れます。LTC2382-16が入力を収集していないとき、アナログ入力には小さなリーク電流が流れるだけです。

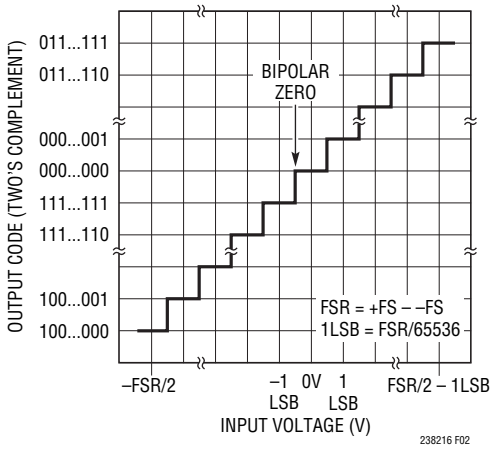


図2. LTC2382-16の伝達関数

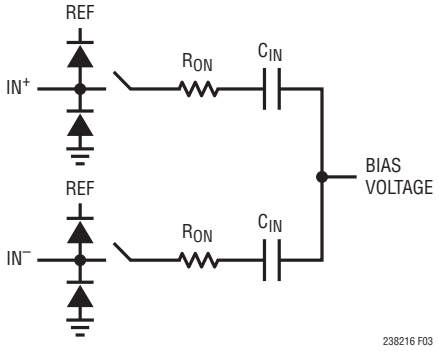


図3. LTC2382-16の差動アナログ入力の等価回路

入力ドライブ回路

低インピーダンスのソースは、利得誤差なしに、LTC2382-16の高インピーダンス入力を直接ドライブすることができます。高インピーダンスのソースはバッファして、収集時のセトリング時間を最小にし、ADCの歪み性能を最適化します。収集を開始するときADCの入力に電流スパイクが流れるので、DC入力であっても、セトリング時間の最小化が重要です。

最良の性能を得るには、バッファ・アンプを使ってLTC2382-16のアナログ入力をドライブします。アンプは低出力インピーダンスを与え、収集フェーズの間にアナログ信号を高速でセトリングさせます。また、このアンプは、信号ソースと、ADCの入力に流れる電流スパイクの間を絶縁します。

入力のフィルタリング

バッファ・アンプと信号源のノイズと歪みがADCのノイズと歪みに加わるので、それらについて考慮する必要があります。ノイズの多い入力信号は、バッファ・アンプの入力の前で適切なフィルタを使ってノイズを最小に抑える必要があります。多くのアプリケーションでは、図4に示されている簡単な1ポールのRCローパス・フィルタ（LPF1）で十分です。

LPF2と100Ωの直列入力抵抗で構成される別のフィルタ・ネットワークをバッファとADCの入力の間に使って、バッファのノイズの寄与を最小に抑え、同時にサンプリング過渡からバッファへ反射される撹乱を最小に抑えます。アナログ入力の長いRC時定数はアナログ入力のセトリングを遅らせます。したがって、LPF2はLPF1より広い帯域幅を必要とします。ノイズ密度の低いバッファ・アンプを選択してSNRの劣化を最小に抑える必要があります。図4に示されている482kHzのローパス・フィルタを使うと、LT6350 はLTC2382-16のデータシートに規定されている性能を全て実現します。

これらの部品は歪みを大きくする可能性があるので、RCフィルタには高品質のコンデンサと抵抗を使ってください。NPOやシルバーマイカ・タイプの誘電体コンデンサはすぐれた直線性を示します。表面実装カーボン抵抗は自己発熱や半田工程で生じる損傷により歪みを生じることがあります。表面実装金属皮膜抵抗は両方の問題に対してはるかに耐性があります。

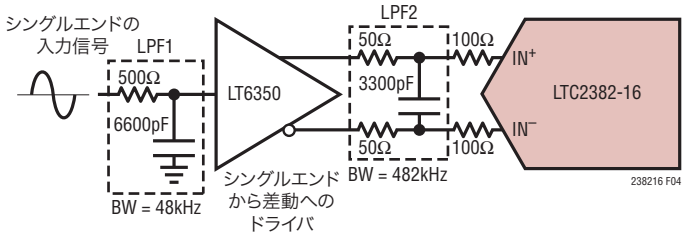


図4. 入力信号チェーン

アプリケーション情報

シングルエンドから差動への変換

シングルエンドの入力信号の場合、シングルエンドから差動への変換回路を使ってLTC2382-16の入力に差動信号を発生する必要があります。シングルエンドから差動への変換を行うには、LT6350 ADCドライバを推奨します。LT6350は柔軟性があり、様々な振幅のシングルエンド信号をLTC2382-16の±2.5Vの差動入力範囲に変換するように構成設定することができます。LT6350はHグレードでも供給されており、LTC2382-16の125℃までの拡張温度動作を補完します。

0V～2.5Vのシングルエンド入力信号を変換するのに使用されているLT6350を図5に示します。この場合、最初のアンプはユニティゲインのバッファとして構成設定されており、シングルエンド信号はアンプの高インピーダンス入力を直接ドライブします。図5aのFFTに示されているように、LT6350は、LTC2382-16が（SNRまたはTHDを劣化させることなく）データシートで規定されている全性能を実現するようにドライブします。

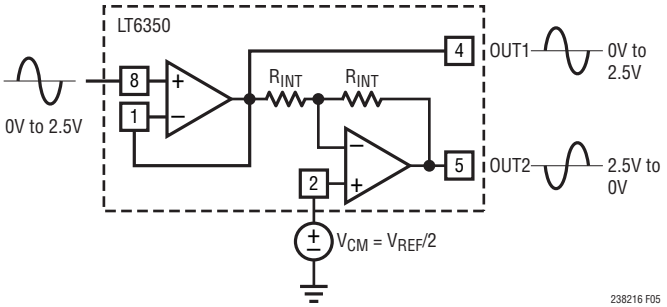


図5. 0V～2.5Vのシングルエンド入力信号を±2.5V差動入力信号に変換するLT6350

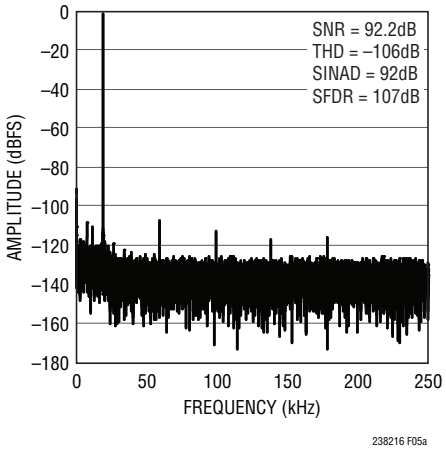


図5a. 図5に示されている回路の32kポイントのFFTプロット

LT6350は、デジタル化可能な信号振幅を最大化するために、LTC2382-16の入力範囲より大きなシングルエンド信号をバッファして変換するのにも使用することができます。0V～5Vのシングルエンド入力信号をLTC2382-16の±2.5V差動入力範囲に変換するLT6350を図6に示します。この場合、LT6350の最初のアンプは反転アンプ段として構成設定され、入力信号をLTC2382-16の0V～2.5Vの入力範囲まで減衰させる役目を果たします。反転アンプ構成では、シングルエンド入力信号源はもはや最初のアンプの高インピーダンス入力を直接ドライブしません。代わりに、入力インピーダンスは抵抗R_{IN}によって設定されます。R_{IN}は、信号源のソース・インピーダンスに基づいて、注意して選択する必要があります。R_{IN}の値が高いと、システムとしてのLT6350とLTC2382-16のノイズと歪みの両方が劣化する傾向があります。望みの減衰を達成し、最初のアンプのバランスのとれたインピーダンスを維持するには、R1、R2およびR3を、R_{IN}との関係で選択する必要があります。この構成設定のR_{IN}、R1、R2およびR3のいくつかの値に対するSNRとTHDを表1に示します。図6に示されているようにLT6350を使用したときのFFTを図6aに示します。

LT6350は、グランドより下に振幅する大きな真のバイポーラ信号をバッファして、LTC2382-16の±2.5Vの差動入力範囲まで変換するのに使うこともできます。LTC2382-16で使うために、±10Vの真のバイポーラ信号を変換するのに使われているLT6350を図7に示します。この場合も入力インピーダンスは抵抗RINによって設定されます。R_{IN}のいくつかの値に対するSNRとTHDを表2に示します。図7に示されているようにLT6350を使用したときのFFTを図7aに示します。

アプリケーション情報

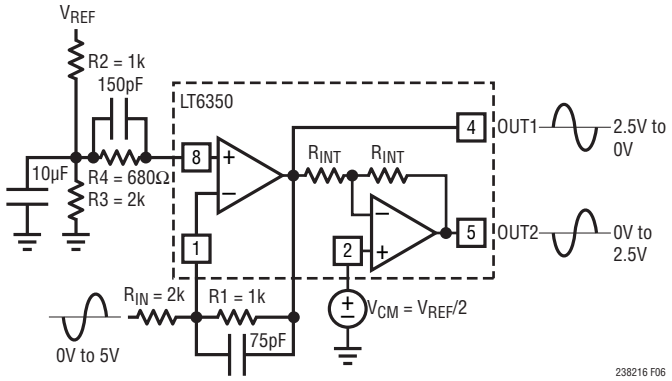


図6. 0V～5Vのシングルエンド入力信号を±2.5V差動入力信号に変換するLT6350

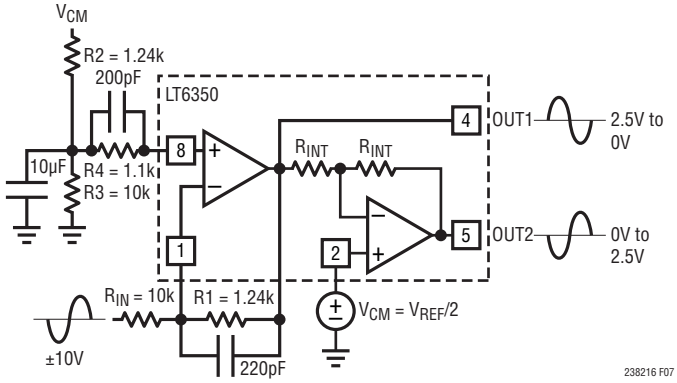


図7. ±10Vのシングルエンド入力信号を±2.5V差動入力信号に変換するLT6350

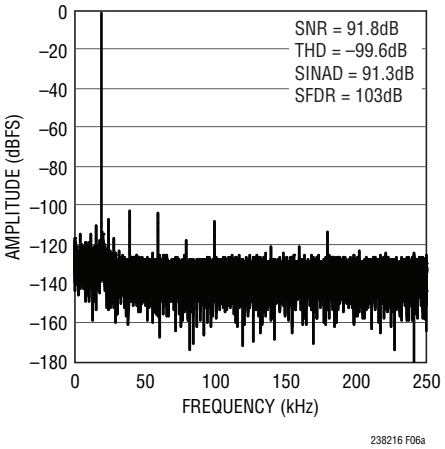


図6a. 図6に示されている回路の32kポイントのFFTプロット

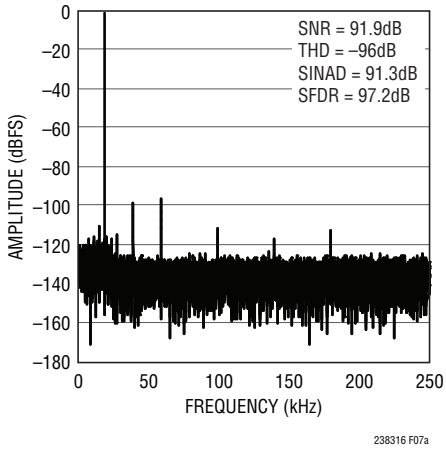


図7a. 図7に示されている回路の32kポイントのFFTプロット

表1. 0～5Vのシングルエンド入力信号のSNR、THDとR_{IN}

R_{IN} (Ω)	R1 (Ω)	R2 (Ω)	R3 (Ω)	R4 (Ω)	SNR (dB)	THD (dB)
2k	1k	1k	2k	680	92	–100
10k	5k	5k	10k	3.3k	91	–100
50k	25k	25k	50k	16.5k	91	–97

表2. ±10Vのシングルエンド入力信号のSNR、THDとR_{IN}

R_{IN} (Ω)	R1 (Ω)	R2 (Ω)	R3 (Ω)	R4 (Ω)	SNR (dB)	THD (dB)
10k	1.24k	1.24k	10k	1.1k	92	–96
50k	6.19k	6.19k	50k	5.49k	91	–96
100k	12.4k	12.4k	100k	11k	91	–97

ADC のリファレンス

LTC2382-16はその入力範囲を定めるのに外部リファレンスを必要とします。このADCのデータシートで規定されている全性能を実現するには、低ノイズ、低温度ドリフトのリファレンスが不可欠です。リニアテクノロジーは多くのアプリケーションの要求を満たすように設計された高性能リファレンスの品揃えを提供しています。小型、低消費電力、高精度なので、LTC6652-2.5はLTC2382-16と一緒に使用するのに特に適しています。LTC6652-2.5の初期精度は0.05%（最大）、温度係数は5ppm/°C（最大）で、高精度アプリケーションに適しています。LTC6652-2.5はHグレードの温度範囲で完全に規定されており、LTC2382-16の最大125°Cの拡張温度での動作を補完します。47µFのセラミック・コンデンサ（X5R、0805のサイズ）をREFピンの近くに使って、LTC6652-2.5をバイパスすることを推奨します。このデータシートに示されている全ての性能曲線はLTC6652-2.5を使って得られました。

アプリケーション情報

LTC2382-16のREFピンには各変換サイクルの間47μFのバイパス・コンデンサから電荷（Q_{CONV}）が流れます。リファレンスはこの電荷をDC電流（$I_{REF} = Q_{CONV}/t_{CYC}$）で補充します。REFピンのDC電流（$I_{REF}$）はサンプリング・レートと出力コードに依存します。LTC2382-16を使って信号を一定のレートで連続的にサンプルする場合、LTC6652-2.5は全コード範囲でリファレンス電圧の偏差を0.5LSB未満に保ちます。

アイドル時には、LTC2382-16のREFピンには微小なリーク電流（1μA未満）が流れるだけです。図8に示されているように、長時間のアイドル状態の後、バースト状にサンプルがとられるアプリケーションでは、I_{REF}は短時間で約0μAから、500kspsで最大495μAになります。このDC電流ステップによりリファレンスの過渡応答がトリガされます。この過渡応答は、リファレンスの出力電圧のどんな偏差も出力コードの精度に影響を与えるので、検討する必要があります。リファレンスの過渡応答が重要なアプリケーションでは、高速でセトリングするLTC6655-2.5リファレンスを推奨します。図9に示されているように、47μFのバイパス・コンデンサとリファレンスの出力の間に1Ωの抵抗を挿入すると、過渡のセトリング時間を改善し、リファレンスの電圧変動を最小に抑えるのに役立ちます。

ダイナミック特性

定格スループットでのADCの周波数応答、歪みおよびノイズをテストするには高速フーリエ変換（FFT）の手法が使われます。低歪みの正弦波を与えてそのデジタル出力をFFTアルゴリズムを用いて解析することにより、基本波の外側の周波数に関してADCのスペクトルの内容を調べることができます。LTC2382-16はAC歪みおよびノイズの両方の測定に関して保証されたテスト・リミットを与えます。

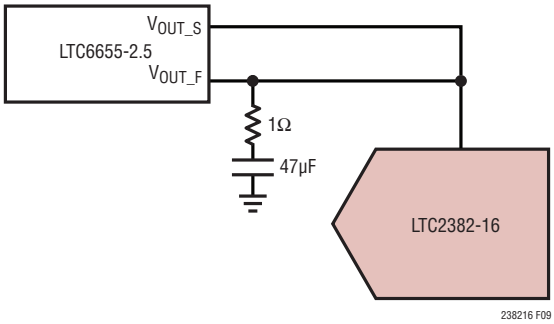


図9. LTC2382-16のREFをドライブするLTC6655-2.5

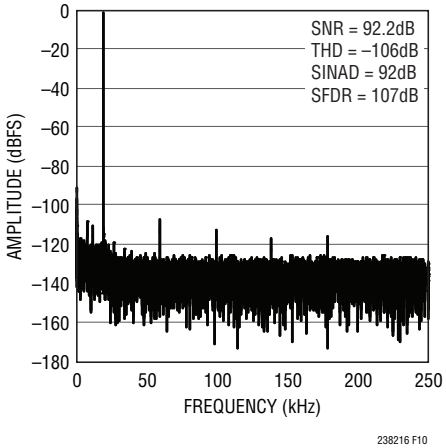


図10. LTC2382-16の32kポイントのFFT

信号と雑音＋歪み比（SINAD）

信号と雑音＋歪み比（SINAD）は、基本入力周波数のRMS振幅とADCの出力の他の全ての周波数成分のRMS振幅の比です。出力はDCより高くサンプリング周波数の半分より低い周波数に帯域が制限されています。20kHzの入力で、500kHzのサンプリング・レートで、LTC2382-16が92dBの標準的SINADを達成することを図10は示しています。

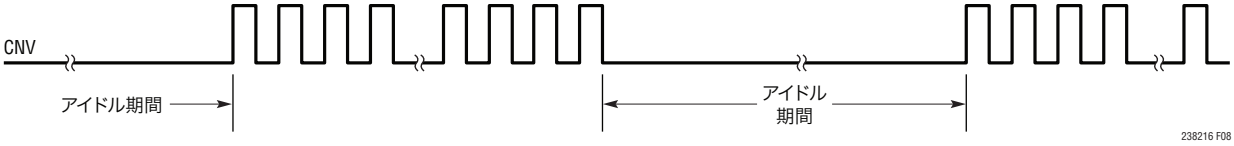


図8. バースト・サンプリングを示すCNVの波形

アプリケーション情報

信号対雑音比（SNR）

信号対雑音比（SNR）は基本入力周波数のRMS振幅と、最初の5つの高調波およびDCを除く他のすべての周波数成分のRMS振幅の比です。20kHzの入力で、500kHzのサンプリング・レートで、LTC2382-16が92dBの標準的SNRを達成することを図10は示しています。

全高調波歪み（THD）

全高調波歪み（THD）は入力信号の全高調波のRMS和の基本周波数に対する比です。帯域外高調波はDCとサンプリング周波数の半分（$f_{SMPL}/2$）の間の周波数帯域でエイリアスを生じます。THDは次のように表されます。

$$THD=20\log\frac{\sqrt{V2^2+V3^2+V4^2+\ldots+V_N^2}}{V1}$$

ここで、V1は基本波のRMS振幅で、V2～V_Nは2次～N次の高調波の振幅です。

電力に関する検討事項

LTC2382-16は2つの電源ピンを備えています。2.5V電源（V_{DD}）とデジタル入力/出力インタフェースの電源（OV_{DD}）です。柔軟なOV_{DD}電源により、LTC2382-16は、2.5Vと3.3Vのシステムを含む、1.8V～5Vで動作するどんなデジタル・ロジックとも通信することができます。

電源シーケンシング

LTC2382-16には特定の電源シーケンシングの要件はありません。「絶対最大定格」のセクションに記載されている最大電圧の関係を遵守するよう注意する必要があります。LTC2382-16はパワーオン・リセット（POR）回路を備えており、最初のパワーオン時、または電源電圧が1Vを下回ったとき常にLTC2382-16をリセットします。電源電圧が公称電源電圧範囲に戻ると、PORはADCを再度初期化します。再初期化の期間が確実に終了するように、PORイベントの20μs後まで変換は開始しないようにします。この期間より前に変換を開始すると、結果が無効になります。

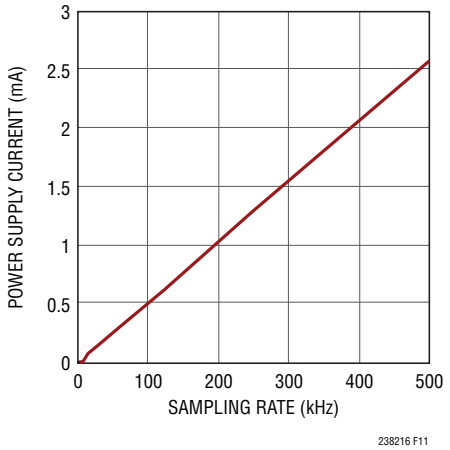


図11. LTC2382-16の消費電流とサンプリング・レート

タイミングと制御

CNV のタイミング

LTC2382-16の変換はCNVによって制御されます。CNVの立ち上がりエッジにより変換が開始されます。一度変換が開始されると、変換が完了するまで再度開始することはできません。最適性能を得るには、CNVはクリーンな低ジッタ信号でドライブします。コンバータの状態はBUSY出力で示され、これは変換の進行中は“H”に留まります。デジタル化された結果にエラーが生じないようにするには、CNVのどんな追加の遷移も、変換開始後40ns以内または変換完了後に生じるようにします。

収集

独自のサンプリング・アーキテクチャにより、LTC2382-16は現在の変換の開始から750ns後に次の変換のための入力信号の収集を開始することができます。これにより、収集時間が1.25μsに伸びるので、セトリング要件が緩和され、非常に低消費電力のADCドライバを使用することができます。（タイミング図を参照）

内部変換クロック

LTC2382-16には内部クロックが備わっており、1.5μsの最大変換時間を達成するように調整されています。

アプリケーション情報

自動パワーダウン

LTC2382-16は、CNVが“H”に留まる限り、変換完了後自動的にパワーダウンします。パワーダウンの間、最後の変換のデータをクロックアウトすることができます。パワーダウンの間の電力損失を最小に抑えるには、SDOをディスエーブルし、SCKをオフします。デバイスをパワーアップするには、次の変換の開始前に、CNVを少なくとも20ns（t_{CONVL}）“L”にします。自動パワーダウン機能により、サンプリング周波数が減少するに伴って、LTC2382-16の電力損失が減少します。デバイスをパワーアップするのに要する時間は低いサンプル・レートでも変化しないので、LTC2382-16は変換サイクル（t_{CYC}）の大きな部分でパワーダウン状態に留まることができ、そのため平均電力損失が減少し、図11に示されているように、サンプリング・レートに伴ってリニアに変化します。

デジタル・インタフェース

LTC2382-16はシリアル・デジタル・インタフェースを備えています。柔軟なOV_{DD}電源により、LTC2382-16は、2.5Vと3.3Vのシステムを含む、1.8V～5Vで動作するどんなデジタル・ロジックとも通信することができます。

シリアル出力データは、SDOがイネーブルされていれば、外部クロックがSCKピンに与えられると、SDOピンからクロックアウトされます。変換後データをクロックアウトすると最良の性能が得られます。少なくとも30MHzのシフトクロック周波数では、500kspsのスループットが依然達成されます。シリアル出力データはSCKの立ち上がりエッジで状態を変え、SCKの立ち下がりエッジまたは次の立ち上がりエッジで捕捉することができます。D15はSCKの最初の立ち上がりエッジまで有効なまま保たれます。

LTC2382-16のシリアル・インタフェースはシンプルで使うのが簡単です。以下のセクションでは、LTC2382-16の動作について説明します。単一のADCか、それとも複数のADCがSPIバスを共有しているか、またはデイジーチェーン接続されているかに依存して、いくつかのモードが用意されています。

タイミング図

通常モード、単一デバイス

CHAIN = 0のとき、LTC2382-16は通常モードで動作します。通常モードでは、RDL/SDIがシリアル・データ出力ピンSDOをイネーブルまたはディスエーブルします。RDL/SDIが“H”だと、SDOは高インピーダンスになります。RDL/SDIが“L”だと、SDOはドライブされます。

CHAINとRDL/SDIがグランドに接続されている状態で、通常モードで動作している単一のLTC2382-16を図12に示します。RDL/SDIが接地されていると、SDOはイネーブルされ、新しい変換データのMSB(D15)がBUSYの立ち下がりエッジで利用可能になります。これがLTC2382-16を動作させる最も簡単な方法です。

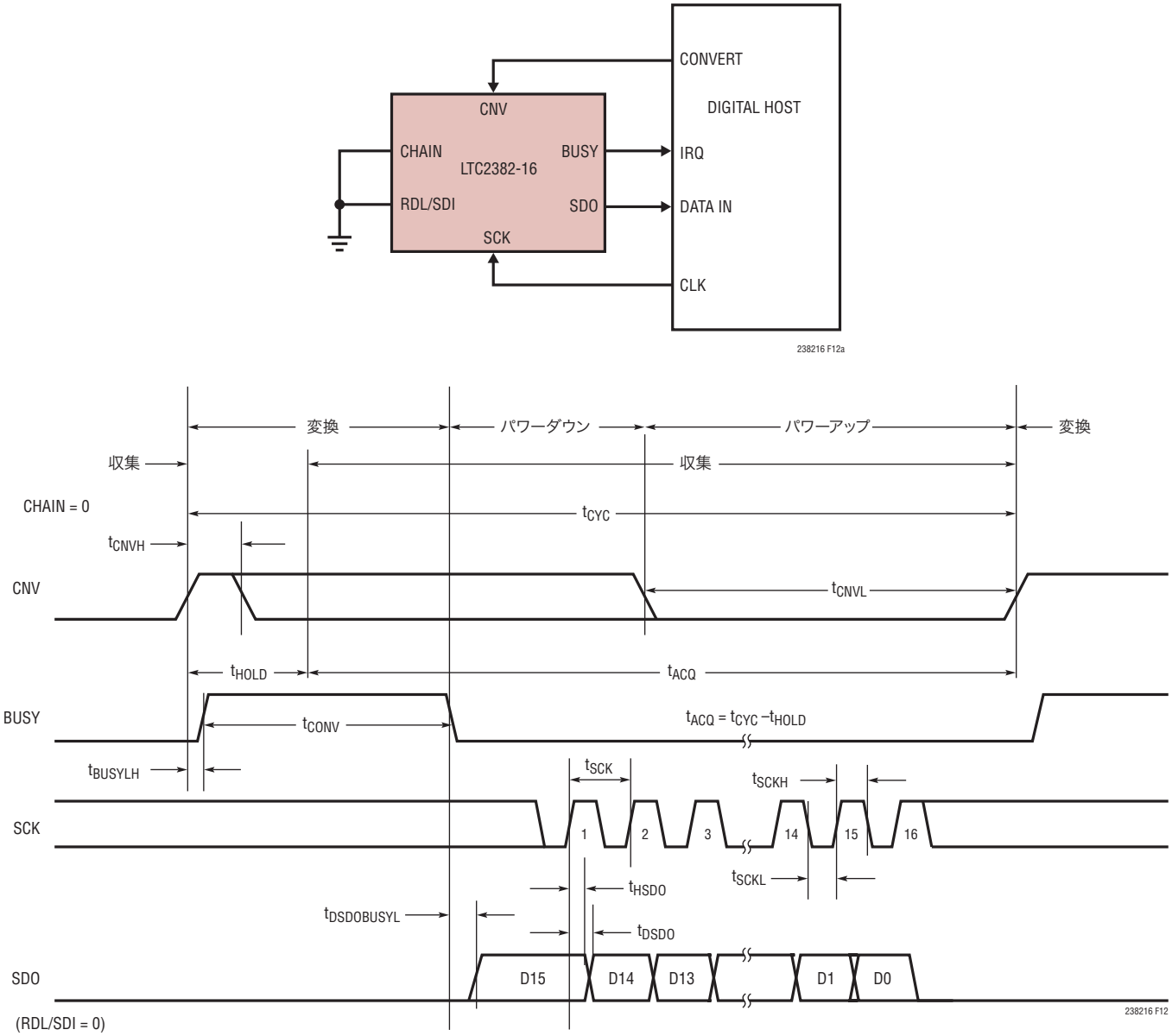
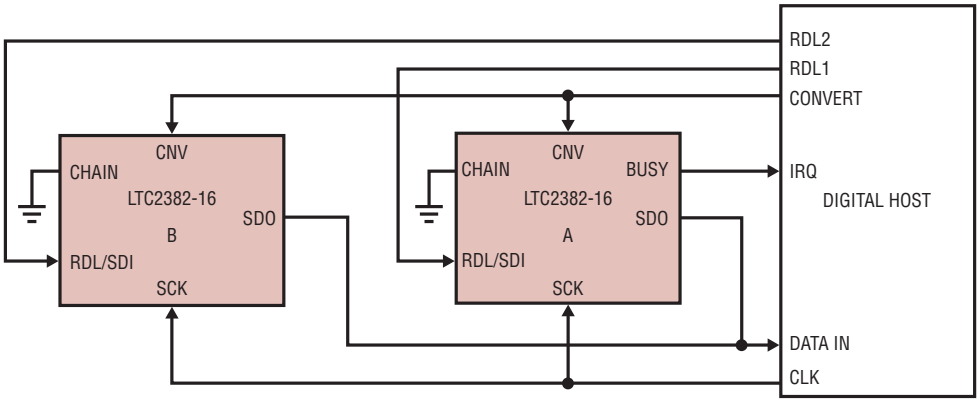


図12. 1個のLTC2382-16を通常モードで使用

タイミング図

通常モード、複数デバイス

CNV、SCKおよびSDOを共有して、通能モード（CHAIN = 0）で動作している複数のLTC2382-16デバイスを図13に示します。CNV、SCKおよびSDOを共有することにより、複数のADCを並列に動作させるのに必要な信号数が減少します。SDOが共有されているので、バスの競合を防ぐため、各ADCのRDL/SDI入力を使って、一度に1個のLTC2382-16だけがSDOをドライブするのを許す必要があります。図13に示されているように、RDL/SDI入力は“H”に保ち、個別に“L”にして、変換と変換の間に各デバイスからデータを読み出します。RDL/SDIを“L”にすると、選択されたデバイスのMSBがSDOに出力されます。MSBが適切に出力され、捕捉されるように、SCKはRDL/SDIの立ち下がりエッジに対して少なくとも1ns前から16ns後まで“L”に保持する必要があります。



238216 F13a

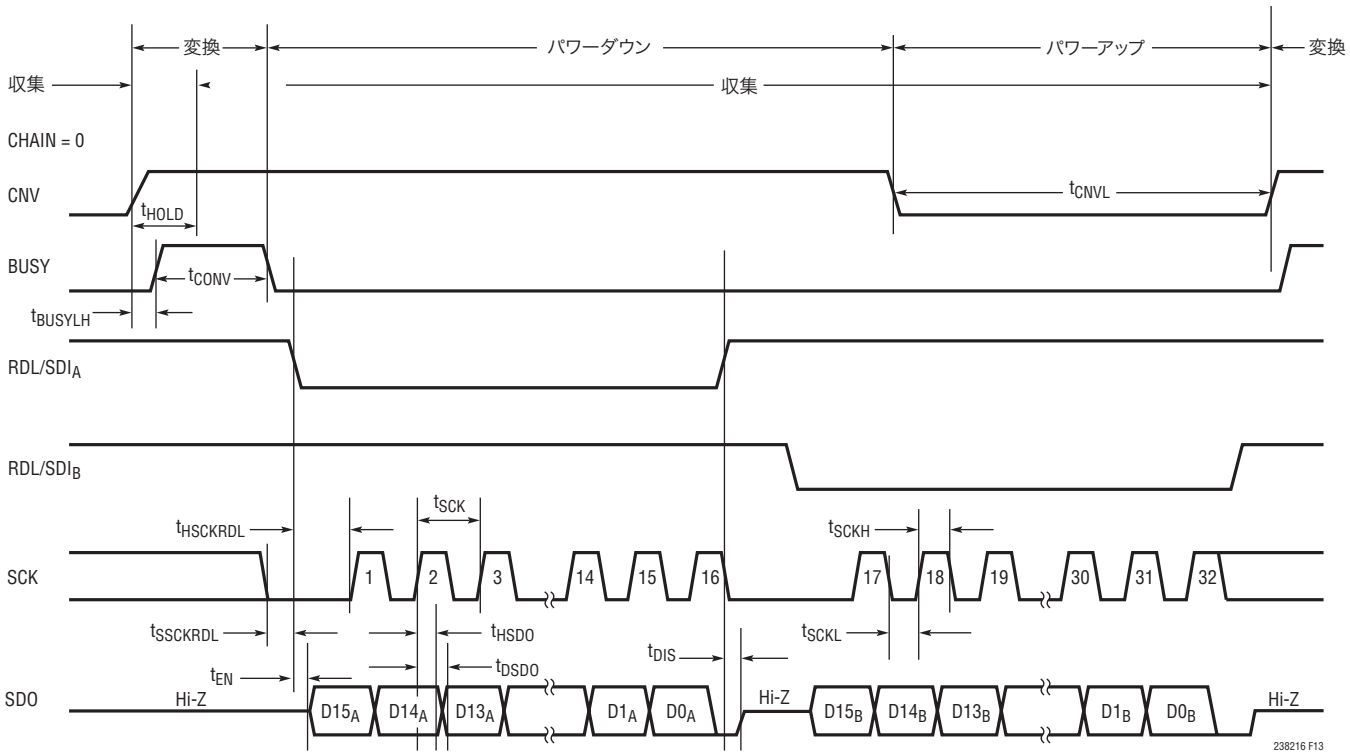


図13. 複数のデバイスがCNV、SCKおよびSDOを共有する通常モード

タイミング図

CHAIN = OV_{DD}のとき、LTC2382-16はチェーン・モードで動作します。チェーン・モードでは、SDOは常にイネーブルされており、RDL/SDIはシリアル・データ入力ピン（SDI）として機能し、そこに別のADCからのデイジーチェーンのデータ出力を入力することができます。

これは、ハードウェアの制約により多数のコンバータにインタフェースするのに必要なライン数が制限されるアプリケーションに便利です。デイジーチェーン接続された2個のデバイスの例を図14に示します。コンバータAのMSBは16 SCKサイクル後にコンバータBのSDOに現れます。コンバータAのMSBは、最初のSCKの立ち上がりエッジで、コンバータBのSDI/RDLピンにクロックインされます。

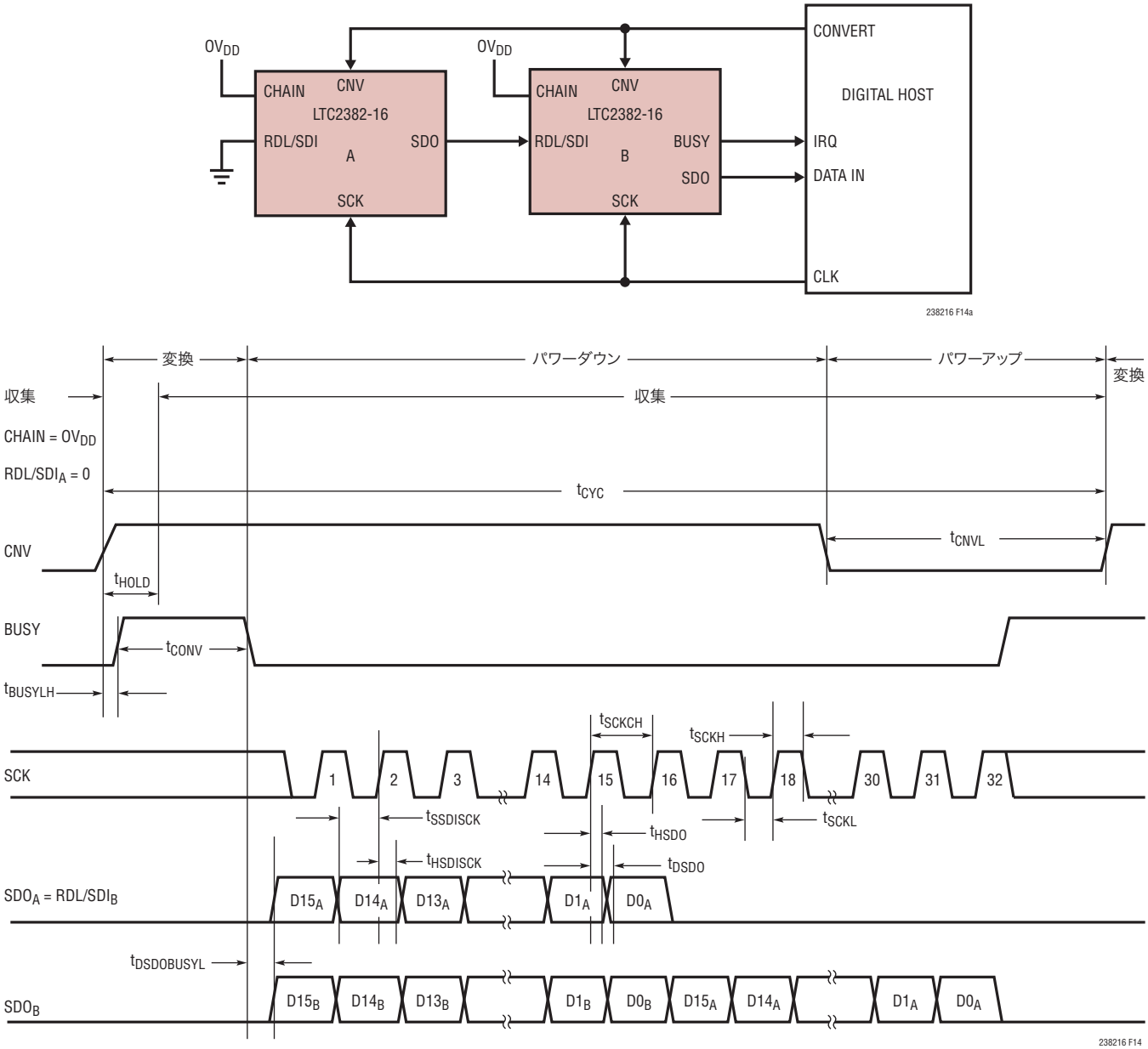


図14. チェーン・モードのタイミング図

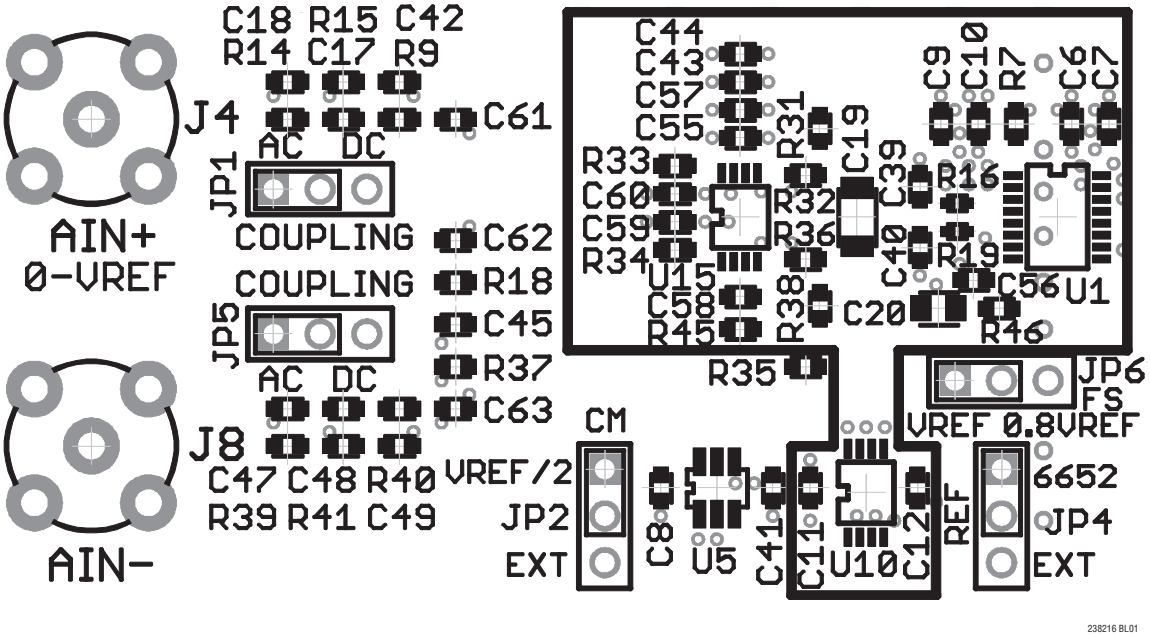
ボードのレイアウト

LTC2382-16から最良の性能を引き出すには、プリント回路基板を推奨します。プリント回路基板（PCB）のレイアウトでは、デジタル信号ラインとアナログ信号ラインをできるだけ分離します。特に、どのデジタル・クロックやデジタル信号も、アナログ信号に沿って、またはADCの下に配置しないように注意します。

推奨レイアウト

以下は推奨PCBレイアウトの一例です。単一の切れ目のないグランド・プレーンを使用します。電源のバイパス・コンデンサは電源ピンにできるだけ近づけて配置します。これらのバイパス・コンデンサの低インピーダンスの共通リターンが、ADCの低ノイズ動作には不可欠です。アナログ入力のトレースはグランドを使ってシールドします。詳細に関しては、LTC2382-16の評価キットのDC1571Aを参照してください。

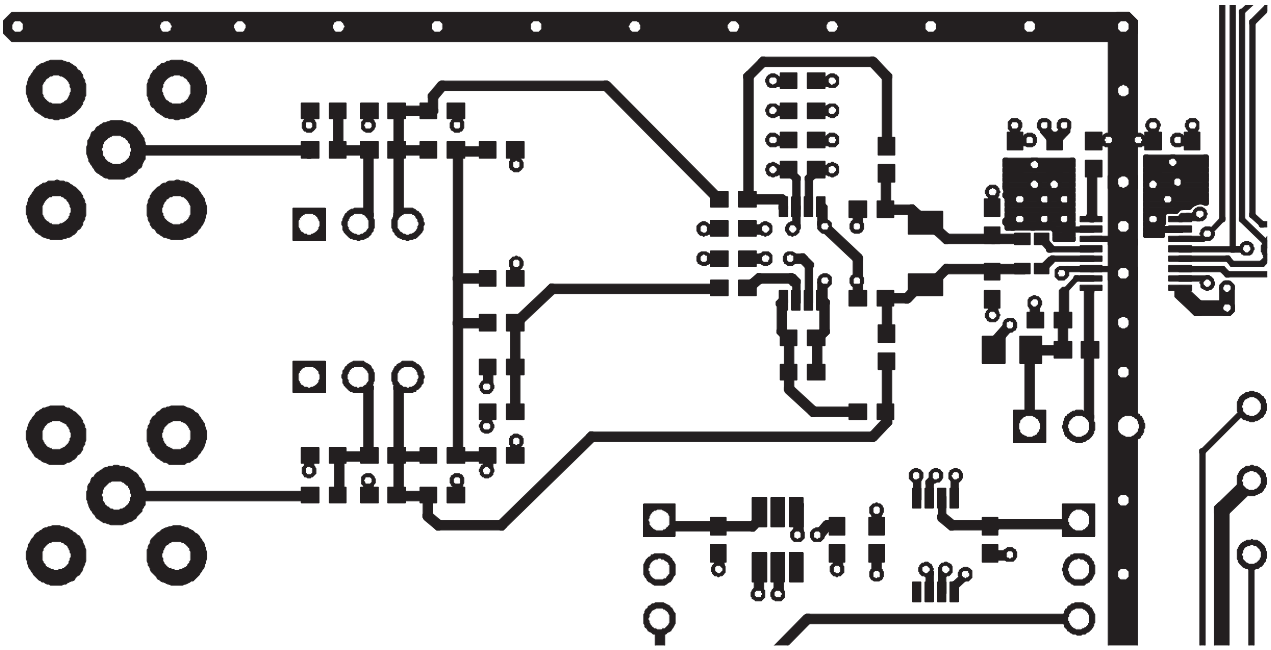
トップ・シルクスクリーンの一部



238216 BL01

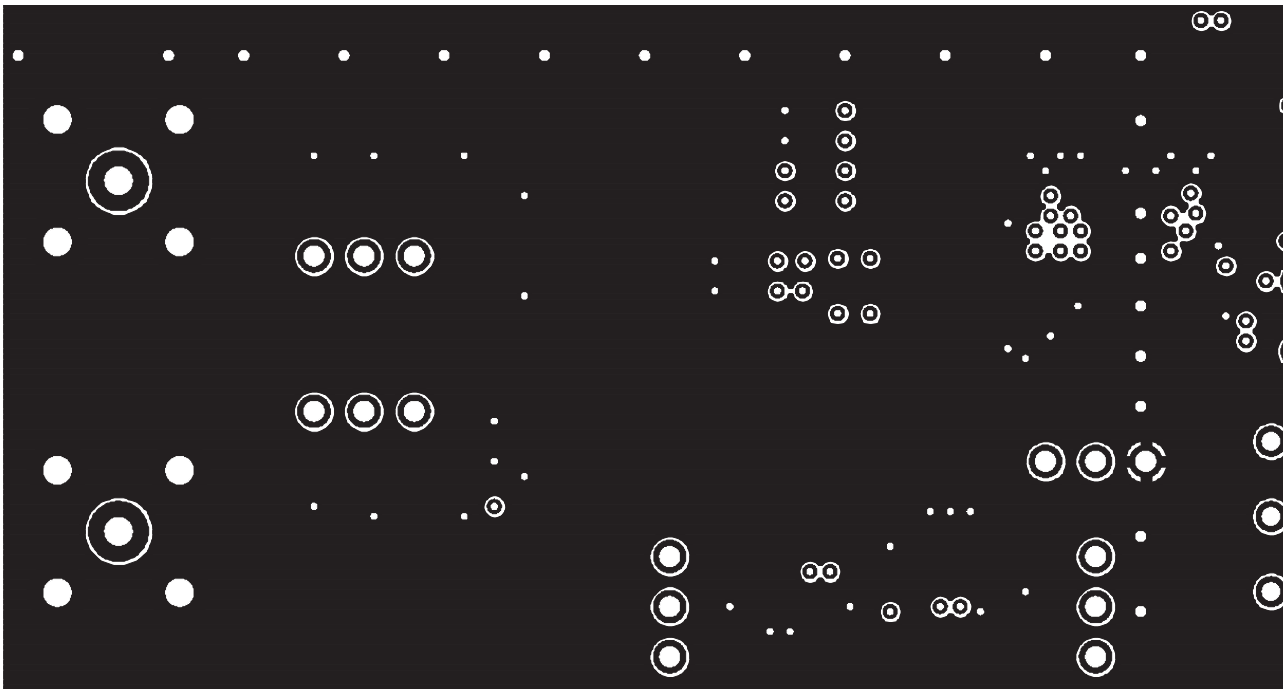
ボードのレイアウト

レイヤ1（部品側）の一部



238216 BL02

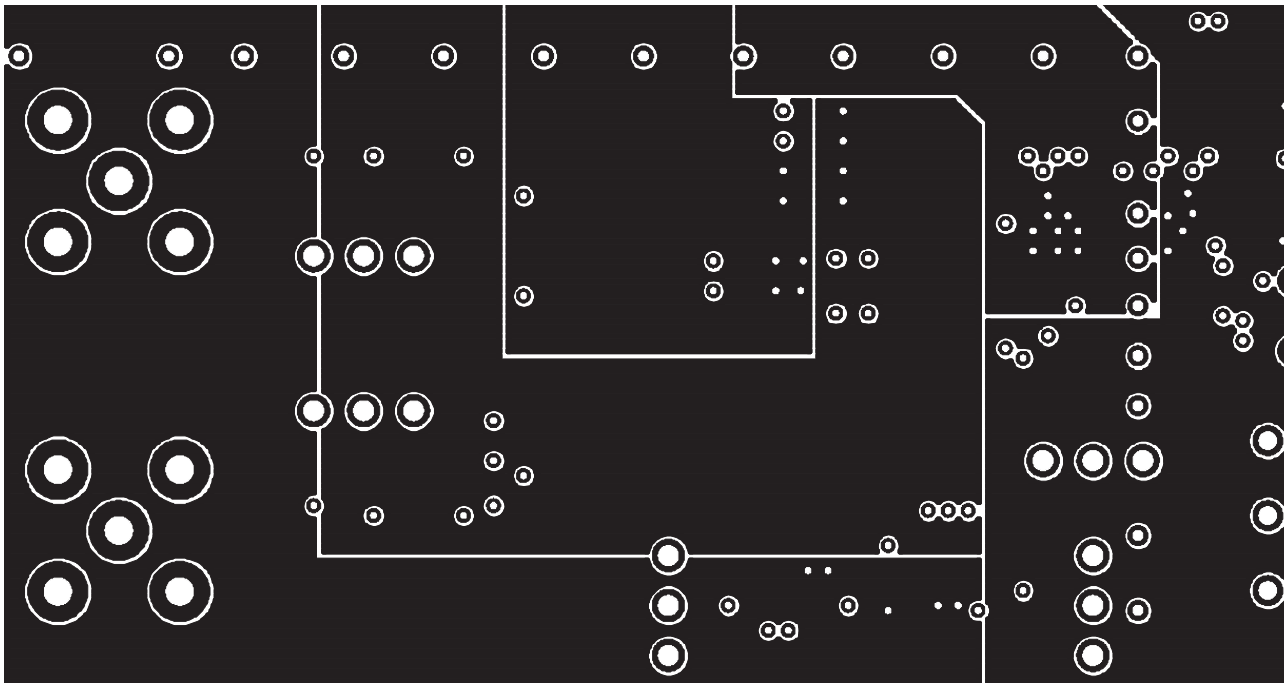
レイヤ2（グランド・プレーン）の一部



238216 BL03

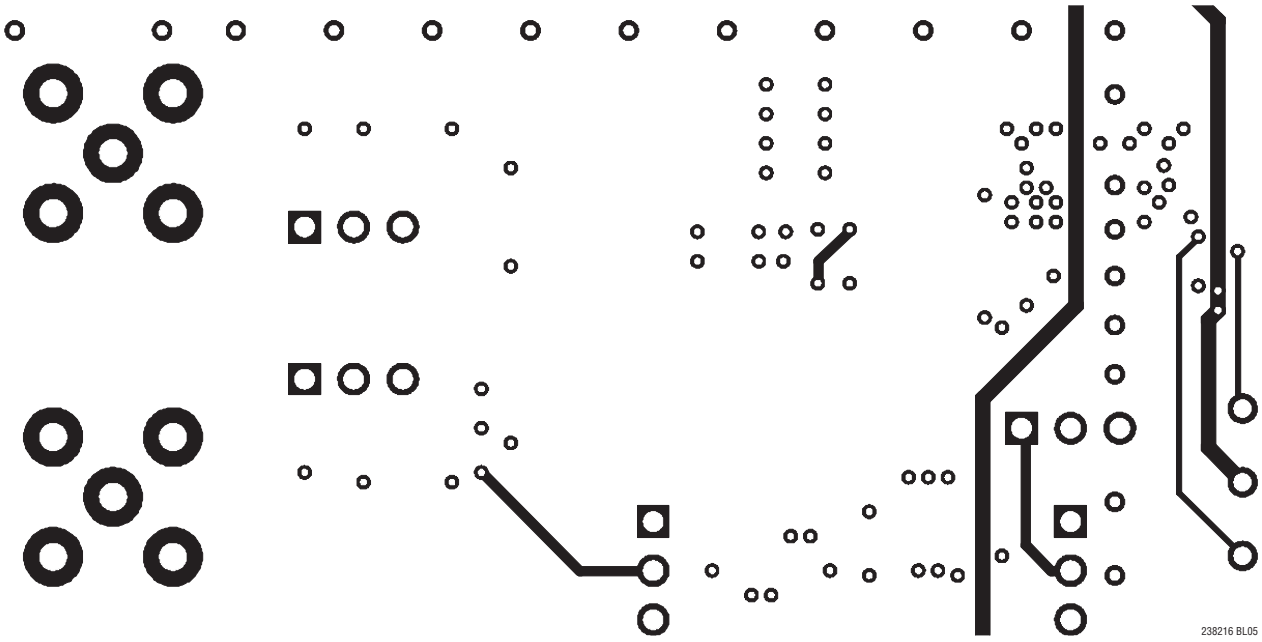
ボードのレイアウト

レイヤ3（PWRプレーン）の一部



238216 BL04

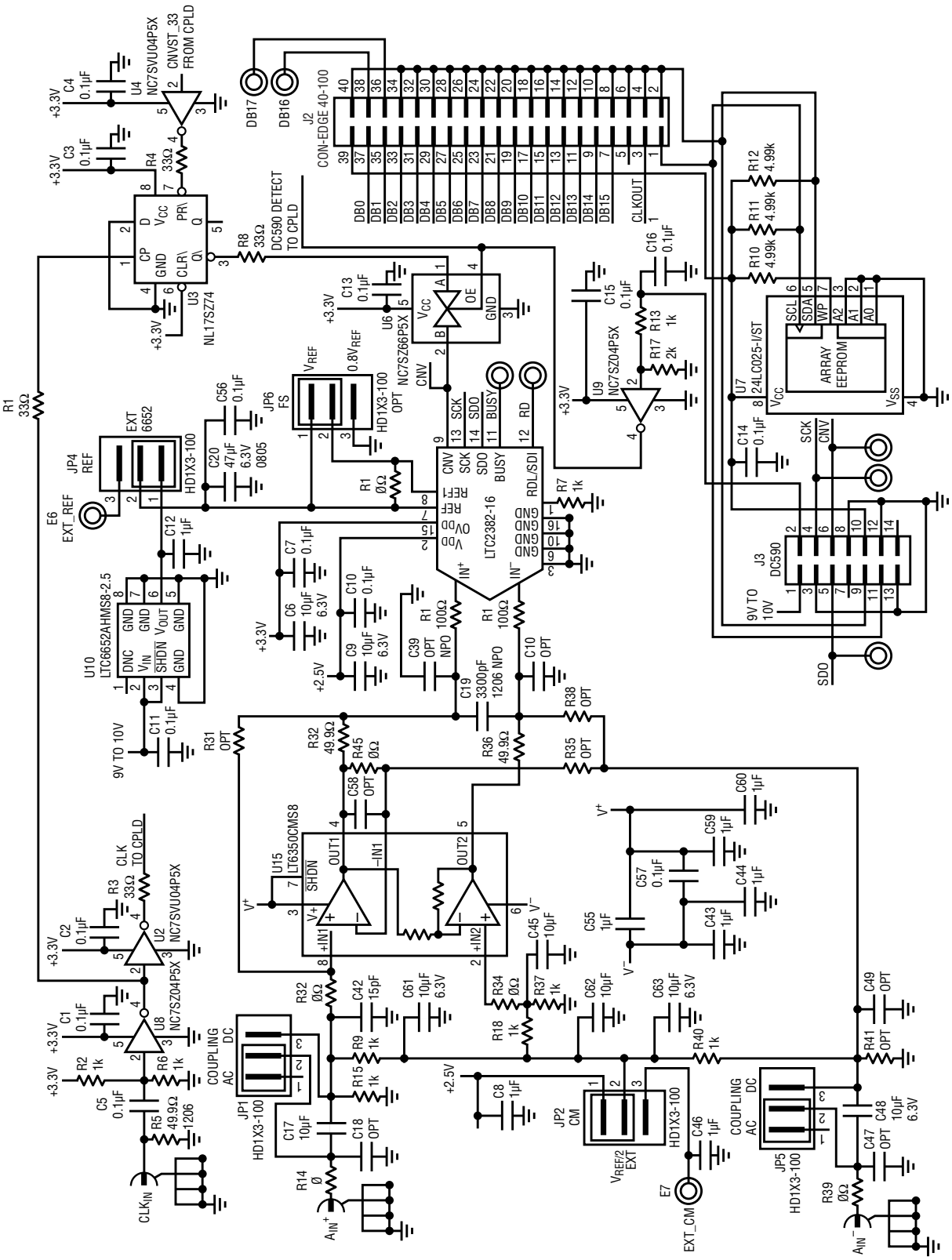
レイヤ4（最下層）の一部



238216 BL05

ボードのレイアウト

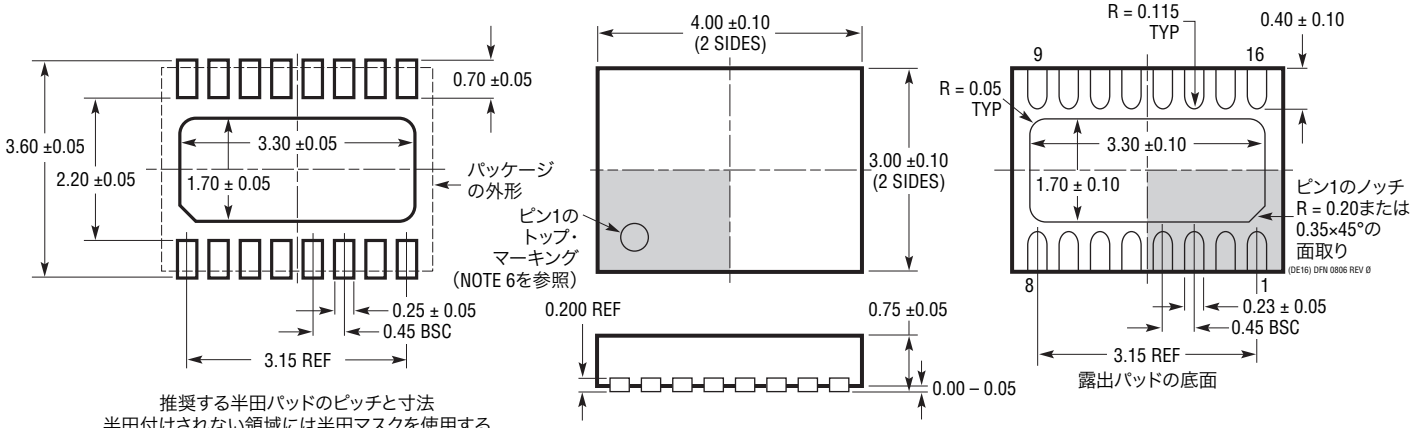
デモボードの回路図の一部



238216f

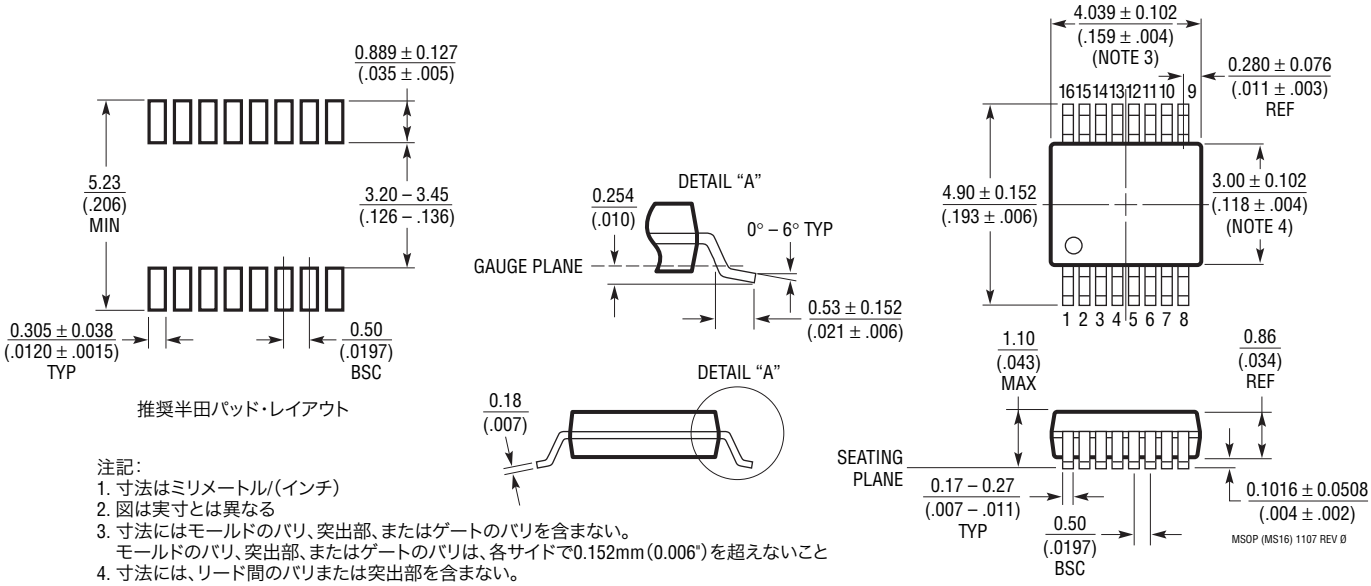
パッケージ

DE パッケージ
16ピン・プラスチックDFN（4mm×3mm）
(Reference LTC DWG # 05-08-1732 Rev Ø)



注記：
1. 図はJEDECパッケージ・アウトラインMO-229のバージョンのバリエーション（WGED-3）として提案
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
   モールドのバリは（もしあれば）各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

MS パッケージ
16ピン・プラスチックMSOP
(Reference LTC DWG # 05-08-1669 Rev Ø)

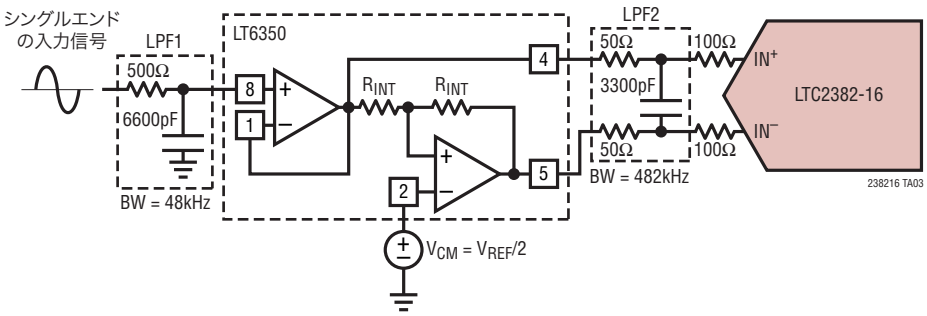


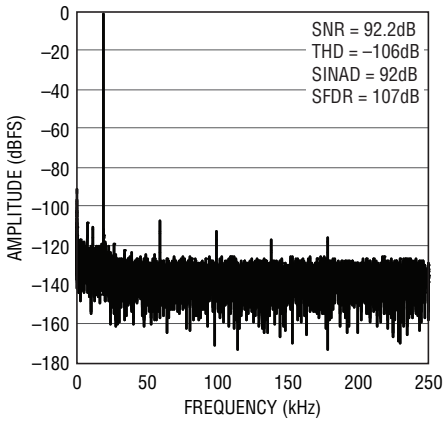
注記：
1. 寸法はミリメートル/（インチ）
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
   モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm（0.006"）を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。
   リード間のバリまたは突出部は、各サイドで0.152mm（0.006"）を超えないこと
5. リードの平坦度（整形後のリードの底面）は最大0.102mm (0.004") であること

リニアテクノロジー・コーポレーションがここで提供する情報は正確かつ信頼できるものと考えておりますが、その使用に関する責務は一切負いません。また、ここに記載された回路結線と既存特許とのいかなる関連についても一切関知いたしません。なお、日本語の資料はあくまでも参考資料です。訂正、変更、改版に追従していない場合があります。最終的な確認は必ず最新の英語版データシートでお願いいたします。

標準的応用例

ADCドライバ：フィルタ付きシングルエンド入力から差動出力





関連製品

製品番号	説明	注釈
ADC		
LT2383/LTC2381	16ビット、1Msps/250kspsシリアルADC	2.5V電源、差動入力、SNR：92dB、入力範囲：±2.5V、16ビットMSOPおよび4mm×3mm 16ピンDFNパッケージ、LTC2382-16とピン互換
LTC2393-16	16ビット、1Mspsパラレル/シリアルADC	5V電源、差動入力、SNR：94dB、入力範囲：4.096V、48ピンLQFPパッケージ、LTC2392-16/LTC2391-16とピン互換
LTC2392-16	16ビット、500Kspsパラレル/シリアルADC	5V電源、差動入力、SNR：94dB、入力範囲：4.096V、48ピンLQFPパッケージ、LTC2393-16/LTC2391-16とピン互換
LTC2391-16	16ビット、250Kspsパラレル/シリアルADC	5V電源、差動入力、SNR：94dB、入力範囲：4.096V、48ピンLQFPパッケージ、LTC2393-16/LTC2392-16とピン互換
LTC1864/LTC1864L	16ビット、250ksps/150ksps、1チャネル・マイクロパワーADC	5V電源、1チャネル、4.3mW/1.3mW、MSOP-8パッケージ
LTC1865/LTC1865L	16ビット、250ksps、2チャネル・マイクロパワーADC	5V電源、1チャネル、4.3mW/1.3mW、MSOP-8パッケージ
LTC2302/LTC2306	12ビット、500ksps、1チャネル/2チャネル、低ノイズADC	5V電源、500kspsで14mW、10ピンDFNパッケージ
LTC2355-14/ LTC2356-14	14ビット、3.5MspsシリアルADC	3.3V電源、1チャネル、ユニポーラ/バイポーラ、18mW、MSOP-10パッケージ
LTC1417	14ビット、400kspsシリアルADC	5V/±5V電源、1チャネル、ユニポーラ/バイポーラ、20mW、16ピン細型SSOPパッケージ
DAC		
LTC2641	16ビット、シングル・シリアル電圧出力DAC	INL：±1LSB、DNL：±1LSB、MSOP-8パッケージ、0V～5V出力
LTC2630	12/10/8ビット、シングル電圧出力DAC	SC70 6ピン・パッケージ、内部リファレンス、INL：±1LSB（12ビット）
リファレンス		
LTC6652	バッファ付き、高精度、低ドリフト、低ノイズ・リファレンス	2.5V、温度係数：最大5ppm/°C、ピーク・トゥ・ピーク・ノイズ：2.1ppm、MSOP-8パッケージ
LTC6655	バッファ付き、高精度、低ドリフト、低ノイズ・リファレンス	2.5V、温度係数：最大5ppm/°C、ピーク・トゥ・ピーク・ノイズ：0.25ppm、MSOP-8パッケージ
アンプ		
LT6350	低ノイズ、シングルエンドから差動へのADCドライバ	レール・トゥ・レールの入力および出力、0.01%へのセトリング時間：240ns、DFN-8またはMSOP-8パッケージ
LT6200/LT6200-5/ LT6200-10	165MHz/800MHz/1.6GHzオペアンプ、ユニティゲイン/AV = 5/AV = 10	低ノイズ電圧：0.95nV/$\sqrt{Hz}$ (100kHz)、低歪み：1MHzで–80dB、TSOT23-6パッケージ
LT6202/LT6203	シングル/デュアル100MHz、レール・トゥ・レール入力/出力、超低ノイズ、低消費電力アンプ	1.9nV/$\sqrt{Hz}$、最大3mA、100MHz利得帯域幅
LTC1992	低消費電力、完全差動入力/出力のアンプ/ドライバ・ファミリー	消費電流：1mA

リニアテクノロジー株式会社
〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F
TEL 03- 5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp
LT 0810 • PRINTED IN JAPAN
© LINEAR TECHNOLOGY CORPORATION 2010