

SNRが96.2dBの16ビット、 2Msps、低消費電力SAR ADC

特長

- スループット・レート: 2Msps
- INL: ± 0.6 LSB(最大)
- ミッシングコードのない16ビット分解能を保証
- 低消費電力: 2Mspsで19mW、2kspsで19 μ W
- SNR: 96.2dB(標準) ($f_{IN} = 2$ kHz)
- THD: -117dB(標準) ($f_{IN} = 2$ kHz)
- デジタル利得圧縮(DGC)
- 125°Cまで動作を保証
- 2.5V電源
- 完全差動入力範囲: $\pm V_{REF}$
- V_{REF} 入力範囲: 2.5V~5.1V
- パイプライン遅延なし、サイクル待ち時間なし
- I/O電圧: 1.8V~5V
- デイジーチェーン・モードを備えたSPI互換シリアルI/O
- 内部変換クロック
- 16ピンMSOPおよび4mm \times 3mm DFNパッケージ

アプリケーション

- 医療用画像処理
- 高速データ収集
- 携帯型または小型計測器
- 産業用プロセス制御
- 低消費電力のバッテリー駆動計測器
- ATE

LT, LT, LTC, LTM, Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。SoftSpanはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。7705765を含む米国特許によって保護されています。

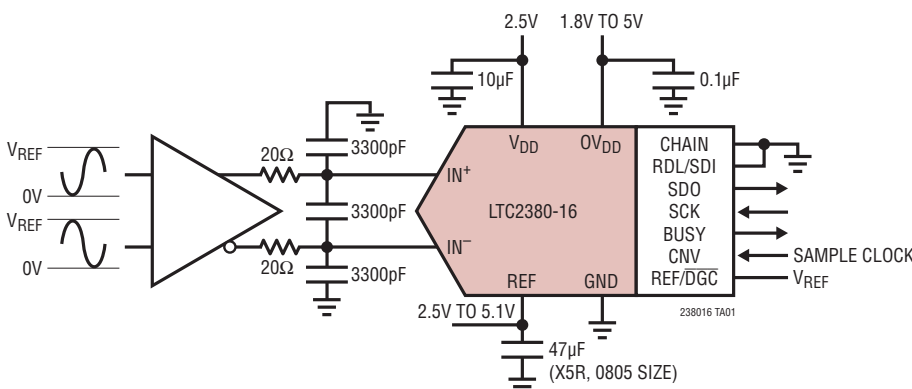
概要

LTC[®]2380-16は、低ノイズ、低消費電力の高速16ビット逐次比較レジスタ(SAR)ADCです。このデバイスは2.5V電源で動作し、2.5V~5.1Vの範囲の V_{REF} に対して完全差動入力範囲が $\pm V_{REF}$ です。消費電力がわずか19mWで、最大 ± 0.6 LSBのINLと96.2dBのSNRを達成し、16-ビット分解能でミッシングコードがありません。

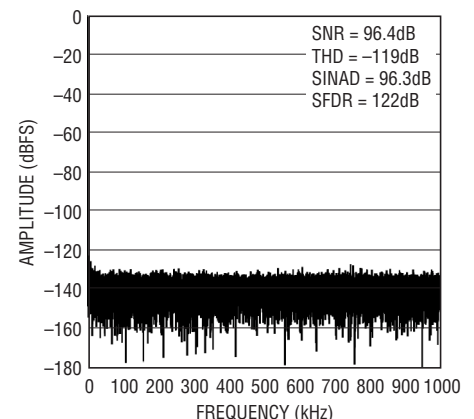
LTC2380-16は1.8V、2.5V、3.3Vおよび5Vのロジックをサポートする高速SPI互換シリアル・インタフェースを搭載しており、デイジーチェーン・モードも備えています。2Mspsの高速スループットを実現し、サイクルの待ち時間がないので、様々な高速アプリケーションに最適です。内部発振器が変換時間を設定するので、外部のタイミングの問題が緩和されます。LTC2380-16は変換と変換の間で自動的にパワーダウンするので、サンプリング・レートに比例して電力損失が減少します。

LTC2380-16は独自のデジタル利得圧縮(DGC)機能を備えており、ドライバ・アンプの負電源がなくてもADCのフル分解能を維持します。この機能をイネーブルすると、ADCは、ゼロスケール・コードを0Vから $0.1 \cdot V_{REF}$ に、フルスケール・コードを V_{REF} から $0.9 \cdot V_{REF}$ にマップするデジタル・スケール調整を行います。5Vの標準的リファレンス電圧の場合、フルスケールの入力電圧範囲は0.5V~4.5Vとなり、適切な空き高で単一5.5V電源からドライバ・アンプに給電できます。

標準的応用例



32kポイントのFFT
($f_s = 2$ Msps, $f_{IN} = 2$ kHz)



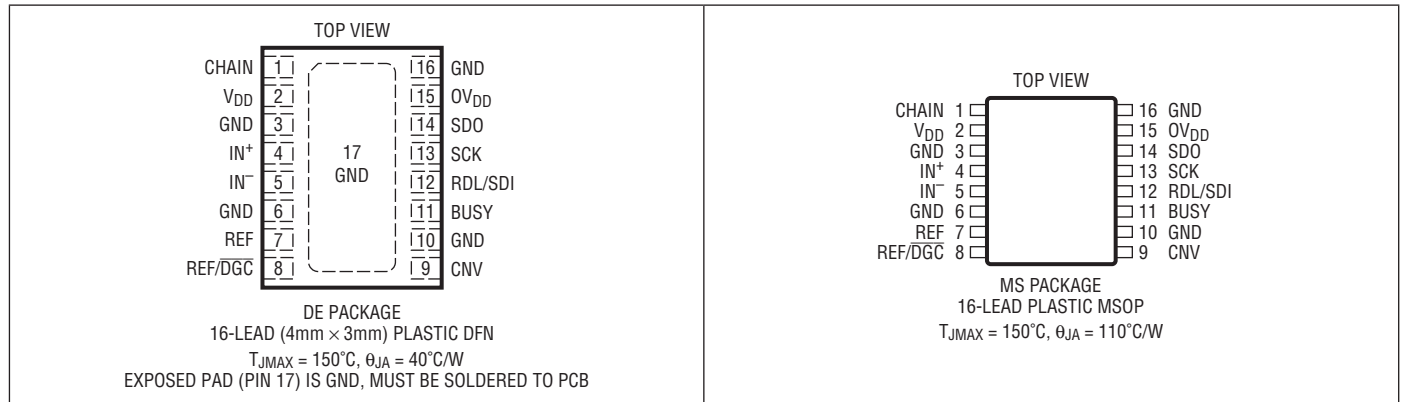
LTC2380-16

絶対最大定格

(Note 1, 2)

電源電圧 (V_{DD})	2.8V	デジタル出力電圧	
電源電圧 (OV_{DD})	6V	(Note 3)	(GND -0.3V) ~ ($OV_{DD} + 0.3V$)
リファレンス入力 (REF)	6V	電力損失	500mW
アナログ入力電圧 (Note 3)		動作温度範囲	
IN^+ , IN^-	(GND -0.3V) ~ (REF + 0.3V)	LTC2380C	0°C ~ 70°C
REF/DGC 入力 (Note 3)	(GND -0.3V) ~ (REF + 0.3V)	LTC2380I	-40°C ~ 85°C
デジタル入力電圧		LTC2380H	-40°C ~ 125°C
(Note 3)	(GND -0.3V) ~ ($OV_{DD} + 0.3V$)	保存温度範囲	-65°C ~ 150°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC2380CMS-16#PBF	LTC2380CMS-16#TRPBF	238016	16-Lead Plastic MSOP	0°C to 70°C
LTC2380IMS-16#PBF	LTC2380IMS-16#TRPBF	238016	16-Lead Plastic MSOP	-40°C to 85°C
LTC2380HMS-16#PBF	LTC2380HMS-16#TRPBF	238016	16-Lead Plastic MSOP	-40°C to 125°C
LTC2380CDE-16#PBF	LTC2380CDE-16#TRPBF	23806	16-Lead (4mm x 3mm) Plastic DFN	0°C to 70°C
LTC2380IDE-16#PBF	LTC2380IDE-16#TRPBF	23806	16-Lead (4mm x 3mm) Plastic DFN	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

*温度グレードは出荷時のコンテナのラベルで識別されます。

非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー製品のマーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN+}	Absolute Input Range (IN^+)	(Note 5)	●	-0.05	$V_{REF} + 0.05$	V
V_{IN-}	Absolute Input Range (IN^-)	(Note 5)	●	-0.05	$V_{REF} + 0.05$	V
$V_{IN+} - V_{IN-}$	Input Differential Voltage Range	$V_{IN} = V_{IN+} - V_{IN-}$	●	$-V_{REF}$	$+V_{REF}$	V
V_{CM}	Common-Mode Input Range		●	$V_{REF}/2 - 0.1$	$V_{REF}/2 + 0.1$	V
I_{IN}	Analog Input Leakage Current		●		± 1	μA
C_{IN}	Analog Input Capacitance	Sample Mode Hold Mode		45 5		pF pF
CMRR	Input Common Mode Rejection Ratio	$f_{IN} = 1\text{MHz}$		83		dB

コンバータ特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	Resolution		●	16		Bits
	No Missing Codes		●	16		Bits
	Transition Noise			0.15		LSB_{RMS}
INL	Integral Linearity Error	(Note 6)	●	-0.6	± 0.2	0.6 LSB
DNL	Differential Linearity Error		●	-0.5	± 0.1	0.5 LSB
BZE	Bipolar Zero-Scale Error	(Note 7)	●	-4	0	4 LSB
	Bipolar Zero-Scale Error Drift			1		$\text{mLSB}/^\circ\text{C}$
FSE	Bipolar Full-Scale Error	(Note 7)	●	-13	± 2	13 LSB
	Bipolar Full-Scale Error Drift			± 0.05		$\text{ppm}/^\circ\text{C}$

ダイナミック精度 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ 、 $A_{IN} = -1\text{dBFS}$ での値。(Note 4, 8)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SINAD	Signal-to-(Noise + Distortion) Ratio	$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$	●	93.8	96	dB
SNR	Signal-to-Noise Ratio	$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$	●	94.4	96.2	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$, $\text{REF}/\overline{\text{DGC}} = \text{GND}$	●	93.4	95.3	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 2.5\text{V}$	●	90.6	93.4	dB
THD	Total Harmonic Distortion	$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$	●	-117	-103	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$, $\text{REF}/\overline{\text{DGC}} = \text{GND}$	●	-114	-101	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 2.5\text{V}$	●	-103	-95	dB
SFDR	Spurious Free Dynamic Range	$f_{IN} = 2\text{kHz}$		118		dB
	-3dB Input Bandwidth			34		MHz
	Aperture Delay			500		ps
	Aperture Jitter			4		ps
	Transient Response	Full-Scale Step		165		ns

LTC2380-16

リファレンス入力 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{REF}	Reference Voltage	(Note 5)	● 2.5		5.1	V
I_{REF}	Reference Input Current	(Note 9)	●	1.2	1.4	mA
$V_{IH\overline{DGC}}$	High Level Input Voltage REF/ \overline{DGC} Pin		● 0.8 V_{REF}			V
$V_{IL\overline{DGC}}$	Low Level Input Voltage REF/ \overline{DGC} Pin		●		0.2 V_{REF}	V

デジタル入力とデジタル出力 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IH}	High Level Input Voltage		● 0.8 • OV_{DD}			V
V_{IL}	Low Level Input Voltage		●		0.2 • OV_{DD}	V
I_{IN}	Digital Input Current	$V_{IN} = 0V$ to OV_{DD}	● -10		10	μA
C_{IN}	Digital Input Capacitance			5		pF
VOH	High Level Output Voltage	$I_O = -500 \mu\text{A}$	● $OV_{DD} - 0.2$			V
VOL	Low Level Output Voltage	$I_O = 500 \mu\text{A}$	●		0.2	V
I_{OZ}	Hi-Z Output Leakage Current	$V_{OUT} = 0V$ to OV_{DD}	● -10		10	μA
I_{SOURCE}	Output Source Current	$V_{OUT} = 0V$		-10		mA
I_{SINK}	Output Sink Current	$V_{OUT} = OV_{DD}$		10		mA

電源要件 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{DD}	Supply Voltage		● 2.375	2.5	2.625	V
OV_{DD}	Supply Voltage		● 1.71		5.25	V
I_{VDD}	Supply Current	2MSPS Sample Rate	●	7.5	8.8	mA
I_{OVDD}	Supply Current	2MSPS Sample Rate ($C_L = 20\text{pF}$)	●	1.1		mA
I_{PD}	Power Down Mode	Conversion Done ($I_{VDD} + I_{OVDD} + I_{REF}$)	●	0.9	90	μA
I_{PD}	Power Down Mode	Conversion Done ($I_{VDD} + I_{OVDD} + I_{REF}$, H-Grade)	●	0.9	140	μA
P_D	Power Dissipation	2MSPS Sample Rate		19	22	mW
	Power Down Mode	Conversion Done ($I_{VDD} + I_{OVDD} + I_{REF}$)		2.25	225	μW
	Power Down Mode	Conversion Done ($I_{VDD} + I_{OVDD} + I_{REF}$, H-Grade)		2.25	315	μW

ADCのタイミング特性 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f_{SAMPL}	Maximum Sampling Frequency		●		2	MSPS
t_{CONV}	Conversion Time		● 278		322	ns
t_{ACQ}	Acquisition Time	$t_{ACQ} = t_{CYC} - t_{CONV} - t_{BUSYLH}$ (Note 10)	● 165			ns
t_{CYC}	Time Between Conversions		● 500			ns
t_{CNVH}	CNV High Time		● 20			ns
t_{BUSYLH}	CNV \uparrow to BUSY Delay	$C_L = 20\text{pF}$	●		13	ns
t_{CNVL}	Minimum Low Time for CNV	(Note 11)	● 20			ns
t_{QUIET}	SCK Quiet Time from CNV \uparrow	(Note 10)	● 10			ns
t_{SCK}	SCK Period	(Note 11, 12)	● 10			ns
t_{SCKH}	SCK High Time		● 4			ns

238016fa

ADCのタイミング特性 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_{SCKL}	SCK Low Time		●	4		ns
t_{SSDISCK}	SDI Setup Time From SCK \uparrow	(Note 11)	●	4		ns
t_{HSDISCK}	SDI Hold Time From SCK \uparrow	(Note 11)	●	1		ns
t_{SCKCH}	SCK Period in Chain Mode	$t_{\text{SCKCH}} = t_{\text{SSDISCK}} + t_{\text{DSDO}}$ (Note 11)	●	13.5		ns
t_{DSDO}	SDO Data Valid Delay from SCK \uparrow	$C_L = 20\text{pF}$ (Note 11)	●		9.5	ns
t_{HSDO}	SDO Data Remains Valid Delay from SCK \uparrow	$C_L = 20\text{pF}$ (Note 10)	●	1		ns
$t_{\text{DSDOBUSYL}}$	SDO Data Valid Delay from BUSY \downarrow	$C_L = 20\text{pF}$ (Note 10)	●		5	ns
t_{EN}	Bus Enable Time After RDL \downarrow	(Note 11)	●		16	ns
t_{DIS}	Bus Relinquish Time After RDL \uparrow	(Note 11)	●		13	ns

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: すべての電圧値はグラウンドを基準にしている。

Note 3: これらのピンの電圧がグラウンドを下回るか、REFまたは $0V_{\text{DD}}$ を上回ると、内部のダイオードによってクランプされる。この製品は、グラウンドを下回るか、REFまたは $0V_{\text{DD}}$ を上回った場合でも、ラッチアップを生じることなく最大100mAの入力電流を処理することができる。

Note 4: $V_{\text{DD}} = 2.5\text{V}$, $0V_{\text{DD}} = 2.5\text{V}$, REF = 5V, $V_{\text{CM}} = 2.5\text{V}$, $f_{\text{SAMPL}} = 2\text{MHz}$, REF/DGC = V_{REF} 。

Note 5: 推奨動作条件。

Note 6: 積分非直線性は、実際の伝達曲線のエンドポイントを通る直線からのコードの偏差として定義されている。偏差は量子化幅の中心から測定される。

Note 7: バイポーラ・ゼロスケール誤差は、出力コードが0000 0000 0000 0000と1111 1111 1111 1111の間を行ったり来たりするとき、 -0.5LSB から測定されたオフセット電圧である。フルスケール・バイポーラ誤差は、最初と最後のコードの理想的な遷移からの $-FS$ または $+FS$ の未調整のワーストケースの偏差で、オフセット誤差の影響が含まれる。

Note 8: dB 表示のすべての規格値は、5Vのリファレンス電圧でフルスケール $\pm 5\text{V}$ の入力を基準にしている。

Note 9: $f_{\text{SAMPL}} = 2\text{MHz}$ 。I_{REF} はサンプル・レートに比例して変化する。

Note 10: 設計によって保証されているが、テストされない。

Note 11: パラメータは $0V_{\text{DD}} = 1.71\text{V}$ 、 $0V_{\text{DD}} = 2.5\text{V}$ および $0V_{\text{DD}} = 5.25\text{V}$ でテストされ、保証されている。

Note 12: 立ち上がりで捕捉する場合、最大10nsの t_{SCK} により最大100MHzのシフトクロック周波数が可能である。

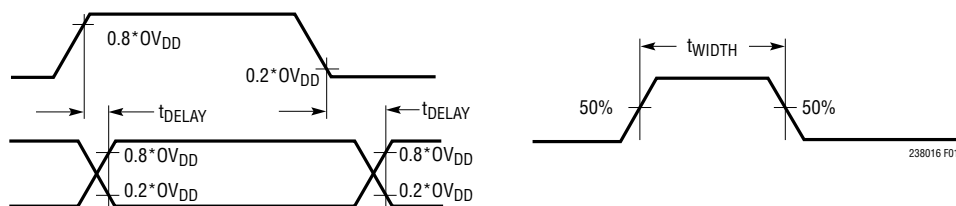
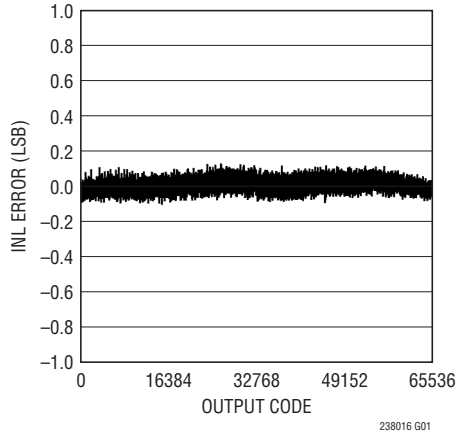


図1. タイミングの仕様の電圧レベル

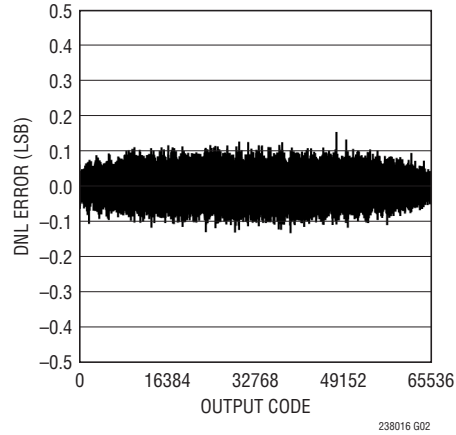
LTC2380-16

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 2.5\text{V}$ 、 $0V_{DD} = 2.5\text{V}$ 、 $V_{CM} = 2.5\text{V}$ 、 $REF = 5\text{V}$ 、 $f_{SAMPL} = 2\text{MSPS}$ 。

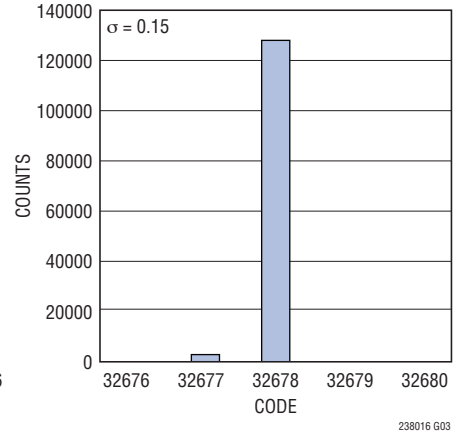
積分非直線性と出力コード



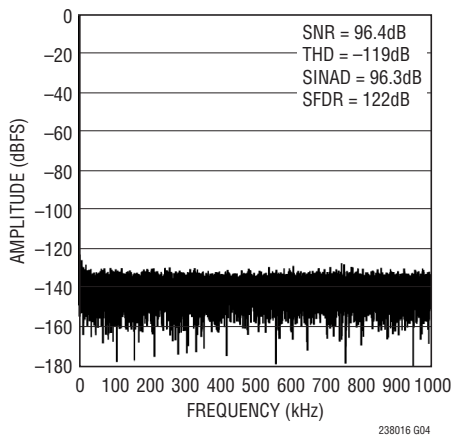
微分非直線性と出力コード



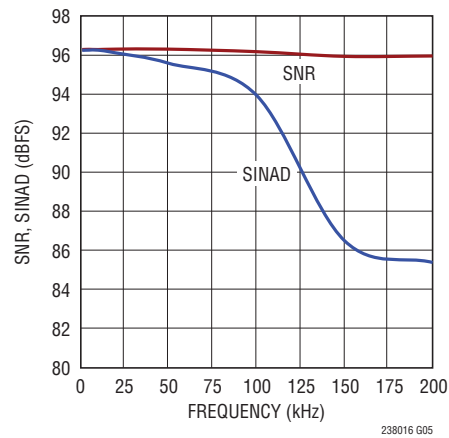
DCのヒストグラム



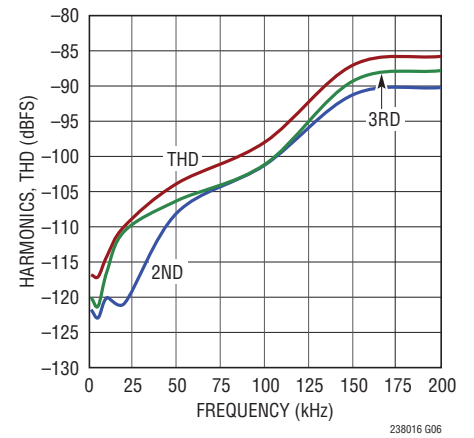
32kポイントのFFT
($f_S = 2\text{MSPS}$ 、 $f_{IN} = 2\text{kHz}$)



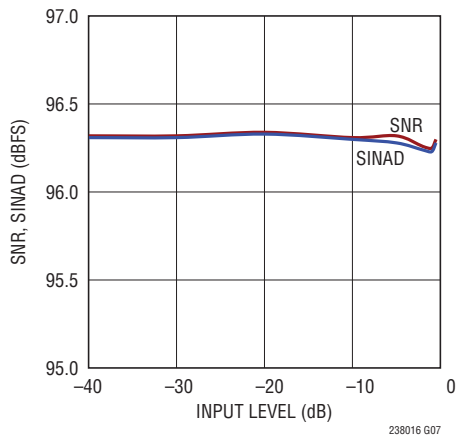
SNRおよびSINADと入力周波数



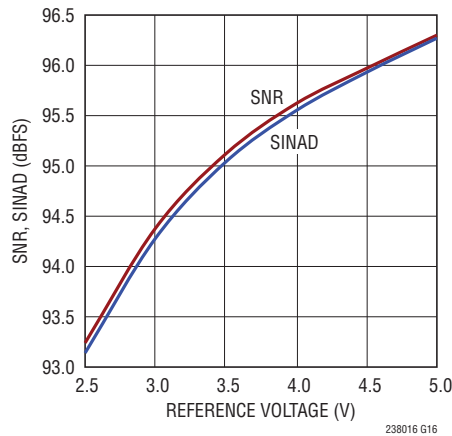
THDおよび高調波と入力周波数



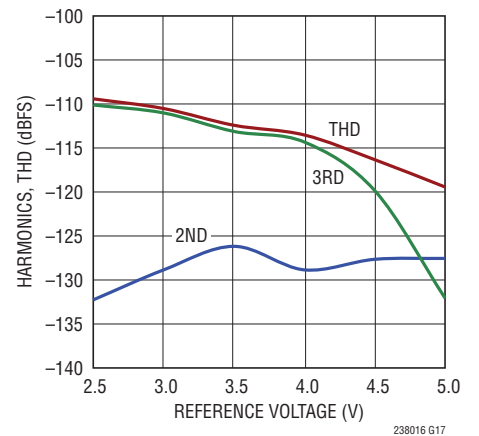
SNRおよびSINADと入力レベル、 $f_{IN} = 2\text{kHz}$



SNRおよびSINADとリファレンス電圧、 $f_{IN} = 2\text{kHz}$



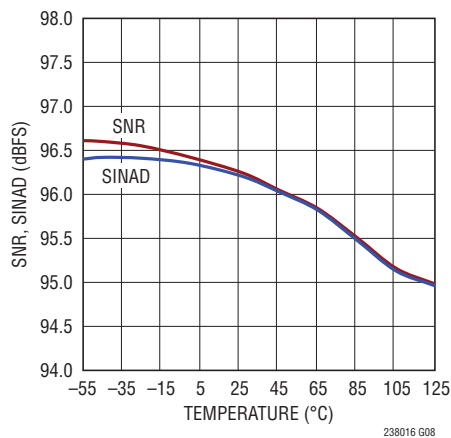
THDおよび高調波とリファレンス電圧、 $f_{IN} = 2\text{kHz}$



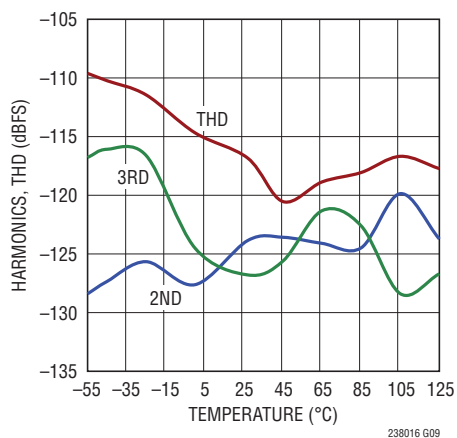
238016fa

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 2.5\text{V}$ 、 $0V_{DD} = 2.5\text{V}$ 、 $V_{CM} = 2.5\text{V}$ 、 $REF = 5\text{V}$ 、 $f_{SAMPL} = 2\text{MSPS}$ 。

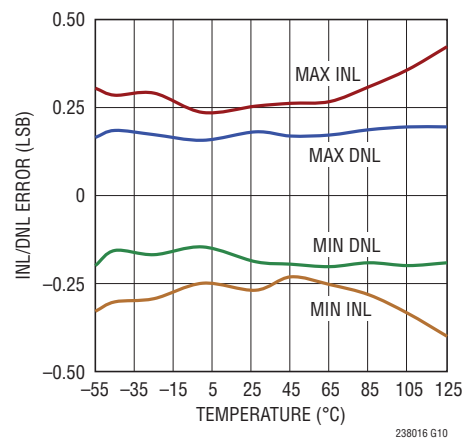
SNRおよびSINADと温度、 $f_{IN} = 2\text{kHz}$



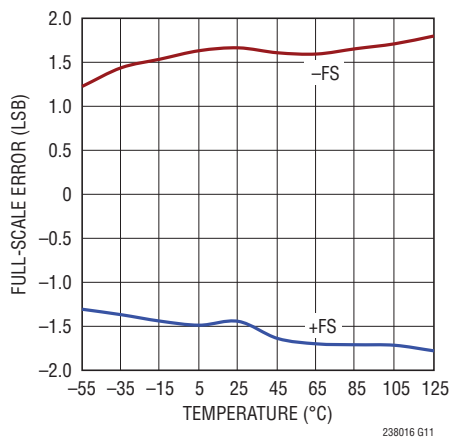
THDおよび高調波と温度、 $f_{IN} = 2\text{kHz}$



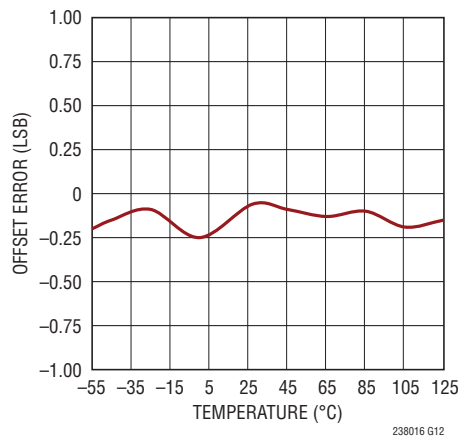
INL/DNLと温度



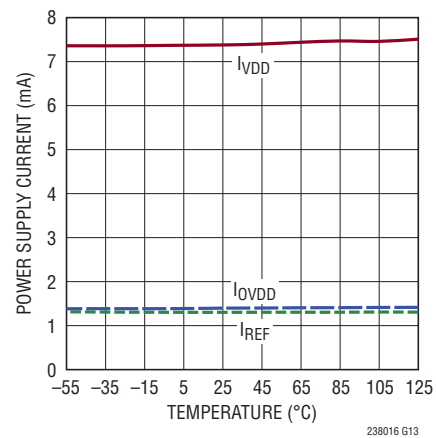
フルスケール誤差と温度



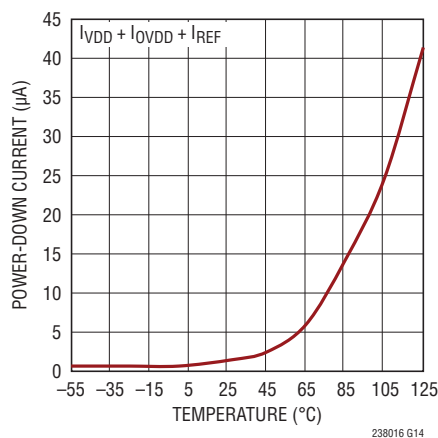
オフセット誤差と温度



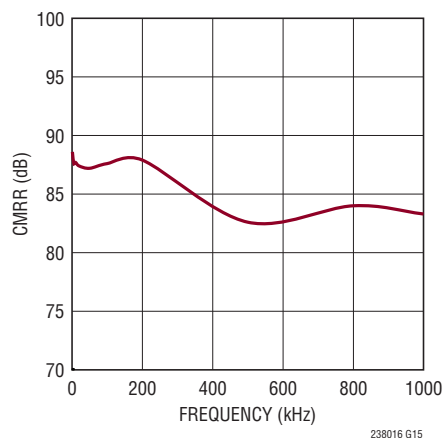
電源電流と温度



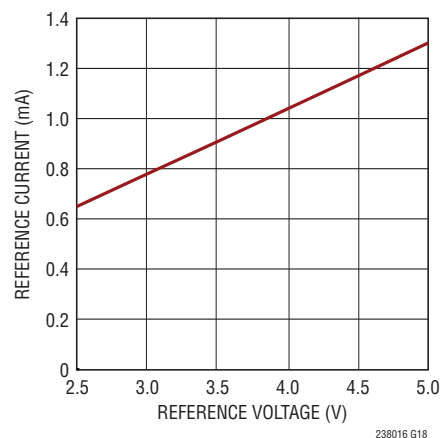
シャットダウン電流と温度



CMRRと入力周波数



リファレンス電流とリファレンス電圧



LTC2380-16

ピン機能

CHAIN (ピン1) : チェーン・モード選択ピン。“L”のとき、LTC2380-16は通常モードで動作し、RDL/SDI入力ピンはSDOをイネーブルまたはディスエーブルします。“H”のとき、LTC2380-16はチェーン・モードで動作し、RDL/SDIピンはSDI (デジタイゼーションのシリアル・データ入力)として機能します。ロジック・レベルは OV_{DD} によって決まります。

V_{DD} (ピン2) : 2.5V電源。 V_{DD} の範囲は2.375V~2.625Vです。 V_{DD} ピンは10 μ Fのセラミック・コンデンサを使ってGNDにバイパスします。

GND (ピン3、6、10、16) : グランド。

IN^+ 、 IN^- (ピン4、5) : 正と負の差動アナログ入力。

REF (ピン7) : リファレンス入力。REFの範囲は2.5V~5.1Vです。このピンはGNDピンを基準にしており、47 μ Fのセラミック・コンデンサ(X5R、0805のサイズ)を使ってピンの近くでデカップリングします。

REF/DGC (ピン8) : このピンをREFに接続するとデジタル利得圧縮機能がディスエーブルされ、LTC2380-16は $\pm V_{REF}$ のアナログ入力範囲に従ってフルスケールを定義します。このピンをGNDに接続するとデジタル利得圧縮機能がイネーブルされ、LTC2380-16は $\pm V_{REF}$ のアナログ入力範囲の10%~90%の間で振幅する入力でフルスケールを定義します。

CNV (ピン9) : 変換入力。この入力の立ち上がりエッジによって新しい変換が開始されます。ロジック・レベルは OV_{DD} によって決まります。

BUSY (ピン11) : BUSYのインジケータ。新しい変換が開始されると“H”になり、変換が終了すると“L”に戻ります。ロジック・レベルは OV_{DD} によって決まります。

RDL/SDI (ピン12) : CHAINが“L”のとき、デバイスは通常モードになり、RDL/SDIピンはバス・イネーブル入力として扱われます。CHAINが“H”のとき、デバイスはチェーン・モードになり、RDL/SDIピンはシリアル・データ入力ピンとして扱われ、デジタイゼーション内の別のADCからのデータが入力されます。ロジック・レベルは OV_{DD} によって決まります。

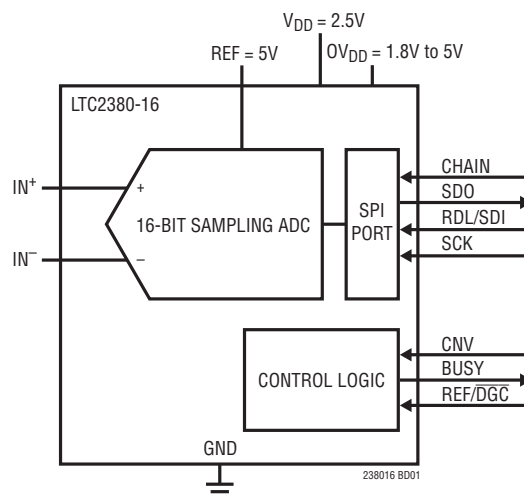
SCK (ピン13) : シリアル・データ・クロック入力。SDOがイネーブルされていると、変換結果または別のADCからのデジタイゼーション・データが、このクロックの立ち上がりエッジで、MSBを先頭にしてシフトアウトされます。ロジック・レベルは OV_{DD} によって決まります。

SDO (ピン14) : シリアル・データ出力。変換結果またはデジタイゼーション・データは、SCKの各立ち上がりエッジでMSBを先頭にしてこのピンから出力されます。出力データは2の補数形式です。ロジック・レベルは OV_{DD} によって決まります。

OV_{DD} (ピン15) : I/O インタフェースのデジタル電源。 OV_{DD} の範囲は1.71V~5.25Vです。この電源の公称値は、ホストのインタフェースと同じ電源電圧に設定されます(1.8V、2.5V、3.3V、または5V)。 OV_{DD} ピンは、0.1 μ Fのコンデンサを使ってGNDにバイパスします。

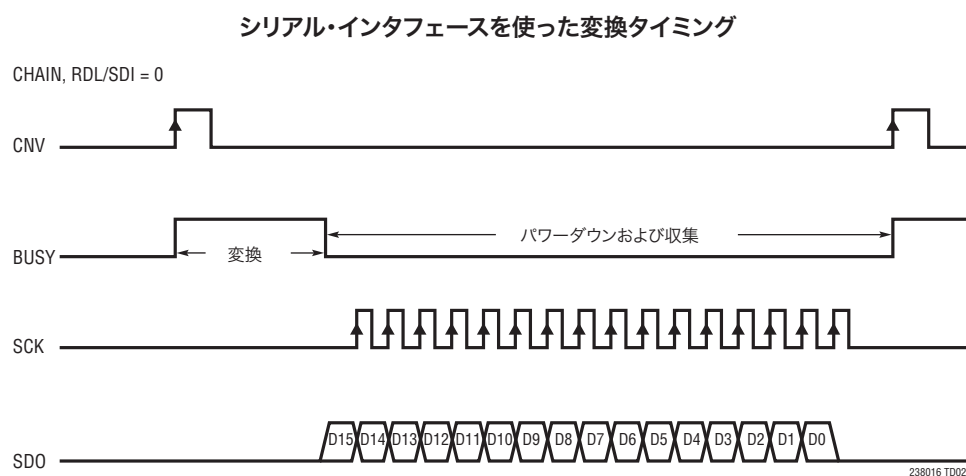
GND (露出パッド・ピン17、DFNパッケージのみ) : グランド。露出パッドはグランド・プレーンに直接半田付けする必要があります。

機能ブロック図



238016fa

タイミング図



LTC2380-16

アプリケーション情報

概要

LTC2380-16は低ノイズ、低消費電力の高速16ビット逐次比較レジスタ(SAR)ADCです。単一2.5V電源で動作するとき、LTC2380-16は2.5V～5.1Vの範囲の V_{REF} に対して完全差動入力範囲が $\pm V_{REF}$ と広く柔軟性が高いので、大きなダイナミックレンジを必要とする高性能アプリケーションに最適です。LTC2380-16は最大 $\pm 0.6\text{LSB}$ のINLと96.2dBのSNRを達成し、16ビット分解能でミッシング・コードがありません。

サイクル待ち時間がなく、スループットが2MSPSと高速なので、様々な高速アプリケーションに最適です。内部発振器が変換時間を設定するので、外部のタイミングの問題が緩和されます。LTC2380-16は2MSPSでわずか19mWしか消費しませんが、自動パワーダウン機能を備えており、アクティブでない期間の電力損失がさらに減少します。

LTC2380-16は独自のデジタル利得圧縮(DGC)機能を備えており、ドライバ・アンプの負電源がなくてもADCのフル分解能を維持します。この機能をイネーブルすると、ADCは、ゼロスケール・コードを0Vから $0.1 \cdot V_{REF}$ に、フルスケール・コードを V_{REF} から $0.9 \cdot V_{REF}$ にマップするデジタル・スケール調整を行います。5Vの標準的リファレンス電圧の場合、フルスケールの入力電圧範囲は0.5V～4.5Vとなり、適切な空き高で単一5.5V電源からドライバ・アンプに給電できます。

コンバータの動作

LTC2380-16は2フェーズで動作します。収集フェーズでは、差動アナログ入力電圧をサンプリングするために、 IN^+ ピンと IN^- ピンに電荷再配分コンデンサD/Aコンバータ(CDAC)が接続されます。CNVピンの立ち上がりエッジにより変換が開始されます。変換フェーズでは、16ビットCDACが逐次比較アルゴリズムを通じてシーケンス制御され、差動コンパレータを使用してサンプル入力とリファレンス電圧のバイナリ加重した部分(例： $V_{REF}/2$ 、 $V_{REF}/4$... $V_{REF}/65536$)を効率的に比較します。変換の最後には、CDACの出力はサンプリングされたアナログ入力に近似します。次に、ADC制御ロジックが、シリアル転送用の16ビット・デジタル出力コードを準備します。

伝達関数

LTC2380-16は $2 \times \text{REF}$ のフルスケール電圧を 2^{16} レベルにデジタル化するので、 $\text{REF} = 5\text{V}$ では1LSBの大きさは $152\mu\text{V}$ になります。理想的な伝達関数を図2に示します。出力データは2の補数形式です。

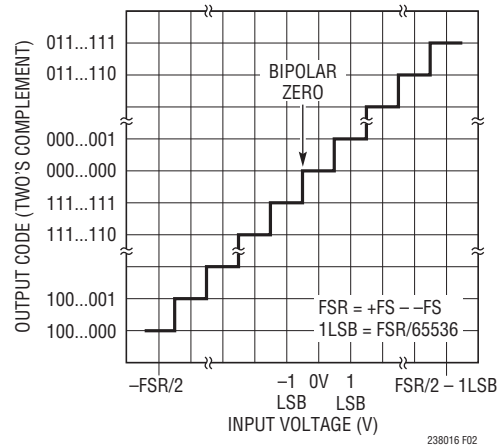


図2. LTC2380-16の伝達関数

アナログ入力

LTC2380-16のアナログ入力は、デジタル化可能な信号振幅をできるだけ大きくするために完全差動となっています。このアナログ入力は、図3に示す等価回路によってモデル化できます。入力のダイオードはESD保護機能を提供します。収集フェーズの各入力には、直列に接続されたサンプリング・スイッチのオン抵抗 40Ω (R_{ON})とサンプリングCDACの容量約 45pF (C_{IN})があります。両方の入力に共通する不要な信号は、ADCの同相除去によって減少します。入力には、収集フェーズで C_{IN} コンデンサを充電する間に電流スパイクが流れます。変換時にアナログ入力に流れるのはわずかなリーク電流だけです。

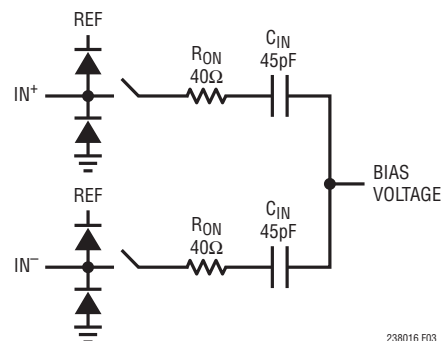


図3. LTC2380-16の差動アナログ入力の等価回路

アプリケーション情報

入カドライブ回路

低インピーダンスのソースは、利得誤差なしに、LTC2380-16の高インピーダンス入力を直接ドライブすることができます。高インピーダンス・ソースは、収集時のセトリング時間を最小にするためとADCの歪み性能を最適化するために、バッファする必要があります。収集を開始するときADCの入力に電流スパイクが流れるので、DC入力であっても、セトリング時間の最小化が重要です。

最良の性能を得るには、バッファ・アンプを使用してLTC2380-16のアナログ入力をドライブする必要があります。このアンプは出力インピーダンスを低くして、収集時にアナログ信号を高速でセトリングさせます。また、このアンプは、信号源を、ADCの入力に流れる電流スパイクから絶縁します。

入力フィルタリング

バッファ・アンプと信号源のノイズと歪みはADCのノイズと歪みに加わるので、これらについても考慮しなければなりません。ノイズの多い入力信号は、バッファ・アンプの入力の前で適切なフィルタを使ってノイズを最小に抑える必要があります。多くのアプリケーションでは、図4に示されている簡単な1ポールのRCローパス・フィルタ(LPF1)で十分です。

LPF2で構成される別のフィルタ・ネットワークをバッファとADCの入力の間を使って、ノイズに対するバッファの影響を最小に抑え、同時にサンプリング過渡変動からバッファに反射される攪乱を最小に抑えます。アナログ入力のRC時定数が大きいと、アナログ入力のセトリング時間が長くなります。したがって、LPF2はLPF1より広い帯域幅を必要とします。ノイズ密度の低いバッファ・アンプを選択して、SNRの劣化を最小に抑える必要があります。

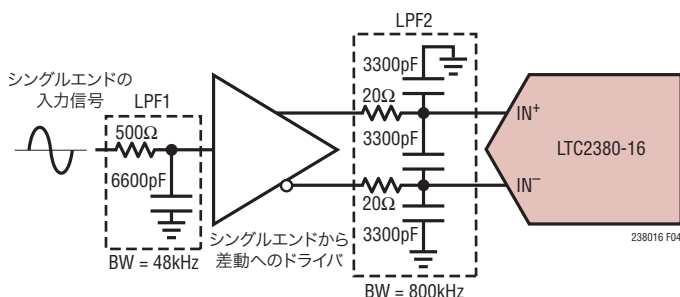


図4. 入力信号チェーン

RCフィルタのコンデンサと抵抗は歪みを大きくする可能性があります。これらの部品は高品質のものを使用します。NPOタイプやシルバマイカ・タイプの誘電体コンデンサはすぐれた直線性を示します。表面実装カーボン抵抗は、自己発熱や半田工程で生じる損傷により歪みを生じることがあります。表面実装金属皮膜抵抗は、両方の問題に対してはるかに耐性があります。

シングルエンドから差動への変換

シングルエンド入力信号の場合、LTC2380-16の入力の差動信号を生成するためにシングルエンドから差動への変換回路を使用する必要があります。シングルエンドから差動への変換を行うには、LT6350 ADCドライバを推奨します。LT6350は柔軟性が高く、様々な振幅のシングルエンド信号をLTC2380-16の±5Vの差動入力範囲に変換するように構成可能です。LT6350はHグレードでも供給されており、LTC2380-16の動作温度を125°Cまで拡張します。

0V～5Vのシングルエンド入力信号を変換するのに使用されているLT6350を図5aに示します。この場合、最初のアンプはユニティゲインのバッファとして構成されており、シングルエンド入力信号はアンプの高インピーダンス入力を直接ドライブします。図5bのFFTに示されているように、LT6350は、LTC2380-16がデータシートで規定されているほぼすべての性能を実現するようにドライブします。

LT6350は、デジタル化可能な信号振幅をできるだけ大きくするために、グラウンド以下まで振幅する大きな真のバイポーラ信号をバッファして、LTC2380-16の±5Vの差動入力範囲に変換するのにも使用することができます。LTC2380-16で使えるように±10Vの真のバイポーラ信号を変換するのに使用されているLT6350を図6aに示します。この場合、LT6350の最初のアンプは反転アンプ段として構成され、入力信号をLTC2380-16の0V～5Vの入力範囲まで減衰させてレベルシフトする役割を果たします。反転アンプ構成では、シングルエンド入力信号源は最初のアンプの高インピーダンス入力を直接ドライブすることはありません。代わりに、入力インピーダンスは抵抗 R_{IN} によって設定されます。 R_{IN} は、信号源のソース・インピーダンスに基づいて、注意して選択する必要があります。 R_{IN} の値が高いと、システムとしてのLT6350とLTC2380-16のノイズと歪みの両方が劣化する傾向があります。

アプリケーション情報

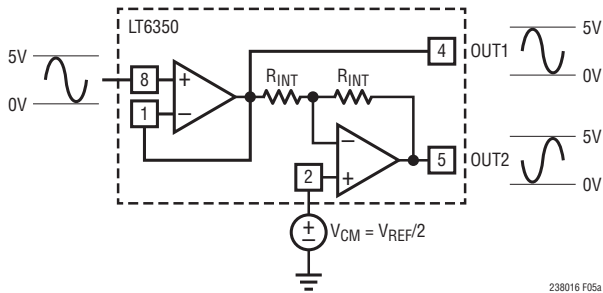


図5a. 0V～5Vのシングルエンド信号を±5Vの差動入力信号に変換するLT6350

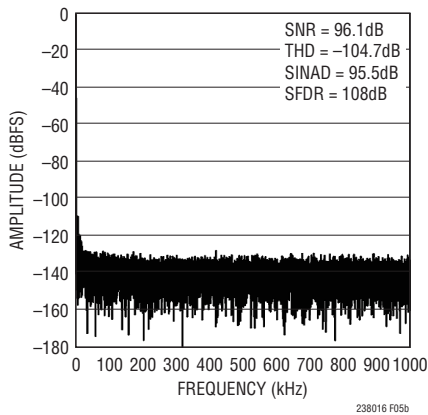


図5b. 図5aに示されている回路の32kポイントのFFTプロット ($f_{IN} = 2\text{kHz}$)

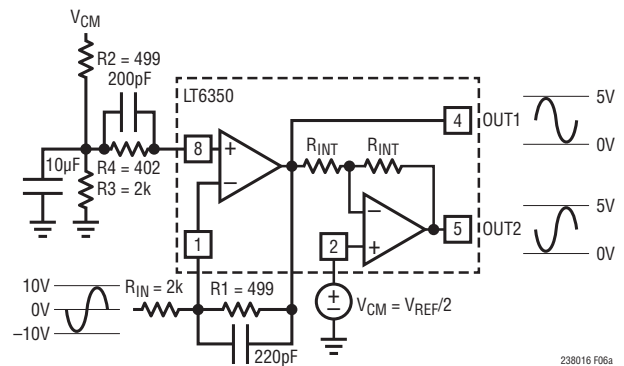


図6a. ±10Vのシングルエンド信号を±5Vの差動入力信号に変換するLT6350

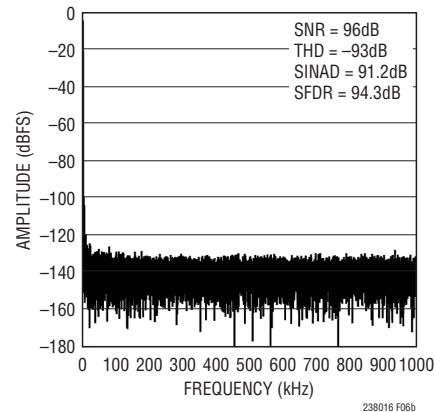


図6b. 図6aに示されている回路の32kポイントのFFTプロット ($f_{IN} = 2\text{kHz}$)

必要な減衰を行い、最初のアンプの入力インピーダンスのバランスを維持するには、 R_1 、 R_2 、 R_3 、 R_4 を、 R_{IN} との関係で選択する必要があります。この構成の R_{IN} 、 R_1 、 R_2 、 R_3 および R_4 のいくつかの値に対するSNRとTHDを表1に示します。図6aに示されているようにLT6350を使用したときのFFTを図6bに示します。

表1. ±10Vのシングルエンド入力信号のSNRおよびTHDと R_{IN}

R_{IN} (Ω)	R_1 (Ω)	R_2 (Ω)	R_3 (Ω)	R_4 (Ω)	SNR (dB)	THD (dB)
2k	499	499	2k	402	96	-93
10k	2.49k	2.49k	10k	2k	96	-96
100k	24.9k	24.9k	100k	20k	93	-97

完全差動入力

LTC2380-16の最大限の歪み性能を実現するために、図7に示すように2つのユニティゲイン・バッファとして構成されたLT6203を介してドライブされる歪みの少ない完全差動信号源を使って、データシートで規定された-117dBのTHDを達成することができます。

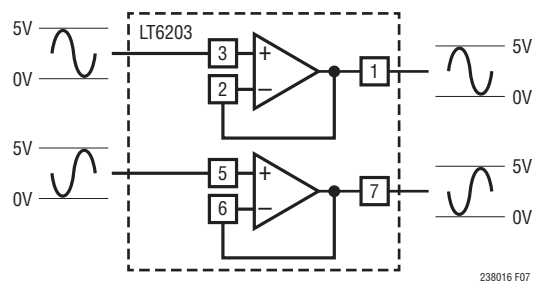


図7. 完全差動信号源をバッファするLT6203

デジタル利得圧縮

LTC2380-16は、フルスケール入力振幅を $\pm V_{REF}$ のアナログ入力範囲の10%～90%にするデジタル利得圧縮(DGC)機能を備えています。デジタル利得圧縮機能をイネーブルするには、 $\overline{REF/DGC}$ ピンを“L”にします。この機能により、図8に示すように、各入力は0.5V～4.5Vの範囲で振幅するので、+5.5Vの単一電源をLT6350に使うことができます。LT6350に

238016fa

アプリケーション情報

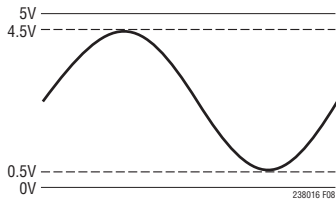


図8. 利得圧縮機能をイネーブルしたときのLTC2380の入力振幅

は正電源が1つあれば済むので、システム全体で一層の節電になります。

デジタル利得圧縮機能がイネーブルされているとき、LT6350が±10Vの真のバイポーラ入力信号を受け取り、その信号をLTC2380-16の狭められた入力範囲まで減衰させてレベルシフトするように構成する方法を図9aに示します。デジタル利得圧縮をイネーブルしたLTC2380-16をLT6350によってドライブした場合のFFTプロットを図9bに示します。

ADCのリファレンス

LTC2380-16はその入力範囲を定めるのに外部リファレンスが必要とします。このADCのデータシートで規定されている性能を完全に実現するには、低ノイズ、低温度ドリフトのリファレンスが不可欠です。リニアテクノロジーは多くのアプリケーショ

ンの要求を満たすように設計された高性能リファレンスの品揃えを提供しています。LTC6655-5は小型、低消費電力、高精度なので、LTC2380-16と一緒に使用するのに特に適しています。LTC6655-5の初期精度は0.025% (最大)、温度係数は2ppm/°C (最大)で、高精度アプリケーションに適しています。LTC6655-5はHグレードの温度範囲で完全に規定されており、LTC2380-16の最大125°Cの拡張温度範囲での動作を補完します。47μFのセラミック・コンデンサ(X5R、0805のサイズ)をREFピンの近くに配置して、LTC6655-5をバイパスすることを推奨します。

LTC2380-16のREFピンには、各変換サイクルの間47μFのバイパス・コンデンサから電荷(Q_{CONV})が流れます。リファレンスはこの電荷をDC電流(I_{REF} = Q_{CONV}/t_{CYC})で補充します。REFピンのDC電流(I_{REF})はサンプリング・レートと出力コードに依存します。LTC2380-16を使って信号を一定のレートで連続的にサンプリングする場合、LTC6655-5は全コード範囲でリファレンス電圧の偏差を0.5LSB未満に保ちます。

アイドル時には、LTC2380-16のREFピンには微小なリーク電流(1μA未満)が流れるだけです。図10に示すように、長時間のアイドル状態の後、バースト状にサンプリングされるアプリケーションでは、I_{REF}は短時間で約0μAから最大1.4mA (2Msps)になります。このDC電流のステップによりリファレンスの過渡応答がトリガされます。リファレンスの出力電圧

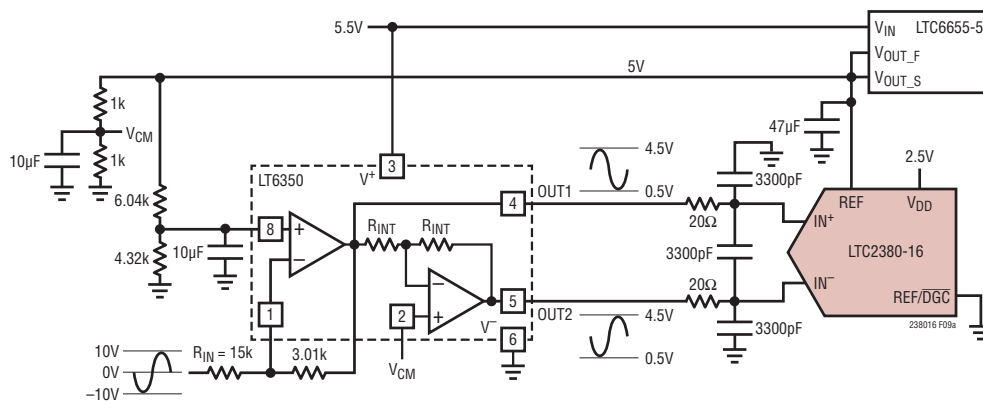


図9a. LTC2380-16のデジタル利得圧縮がイネーブルされているとき、±10Vの入力信号を受け取り、単一5.5V電源で動作するように構成設定されたLT6350

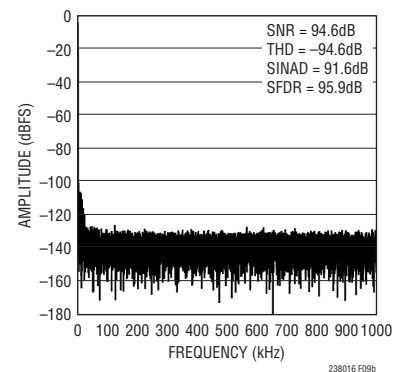


図9b. 図9aに示されている回路の32kポイントのFFTプロット (f_{IN} = 2kHz)

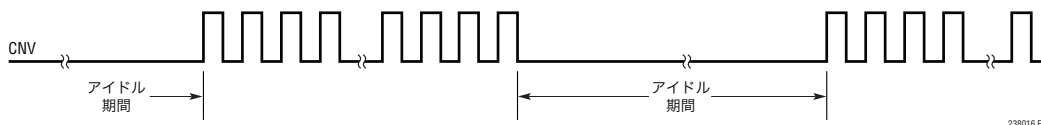


図10. バースト・サンプリングを示すCNVの波形

238016fa

アプリケーション情報

のどんな偏差も出力コードの精度に影響を与えるので、この過渡応答を考慮する必要があります。リファレンスの過渡応答が重要なアプリケーションでは、高速でセトリングするLTC6655-5リファレンスを推奨します。

ダイナミック性能

ADCの定格スループットでの周波数応答、歪み、およびノイズをテストするには、高速フーリエ変換(FFT)の手法が使われます。低歪みの正弦波を与えてそのデジタル出力をFFTアルゴリズムを用いて解析することにより、基本波の外側の周波数に関してADCのスペクトルの内容を調べることができます。LTC2380-16のAC歪みの測定値とノイズの測定値は、保証されたテスト済みの限界値です。

信号対ノイズ+歪み比(SINAD)

信号対ノイズ+歪み比(SINAD)は、基本入力周波数のRMS振幅とADCの出力の他のすべての周波数成分のRMS振幅の比です。出力の帯域は、DCより高くサンプリング周波数の半分より低い周波数に制限されます。図11は、LTC2380-16が2kHzの入力、2MHzのサンプリング・レートで96dBの標準SINADを達成していることを示しています。

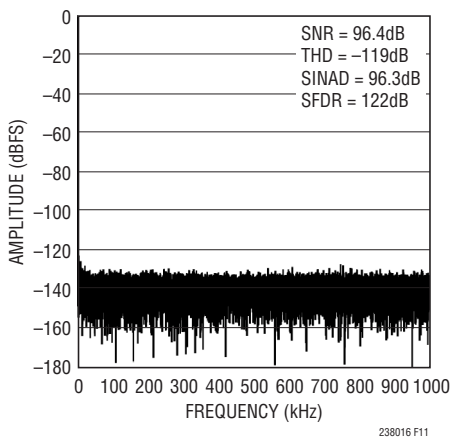


図11. LTC2380-16の32kポイントのFFT ($f_{IN} = 2\text{kHz}$)

信号対ノイズ比(SNR)

信号対ノイズ比(SNR)は、基本入力周波数のRMS振幅と、最初の5つの高調波とDCを除く他のすべての周波数成分のRMS振幅の比です。図11は、LTC2380-16が2kHzの入力、2MHzのサンプリング・レートで96.2dBの標準SNRを達成していることを示しています。

全高調波歪み(THD)

全高調波歪み(THD)は、入力信号のすべての高調波の二乗平方根と基本波のRMS値との比です。帯域外高調波は、DCとサンプリング周波数の半分($f_{SAMPL}/2$)の間の周波数帯域でエイリアスを生じます。THDは次のように表されます。

$$THD = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots + V_N^2}}{V_1}$$

ここで、 V_1 は基本波のRMS振幅で、 $V_2 \sim V_N$ は2次～N次の高調波の振幅です。

電力に関する検討事項

LTC2380-16は2つの電源ピンを備えています。2.5V電源(V_{DD})とデジタル入力/出力インタフェースの電源(OV_{DD})です。柔軟性の高い OV_{DD} 電源により、LTC2380-16は、2.5Vと3.3Vのシステムを含む、1.8V～5Vで動作するどんなデジタル・ロジックとも通信することができます。

電源シーケンス制御

LTC2380-16には電源シーケンス制御に関する特別な要件はありません。「絶対最大定格」のセクションに記載されている最大電圧の関係を遵守するよう注意する必要があります。LTC2380-16はパワーオン・リセット(POR)回路を備えており、最初のパワーオン時、または電源電圧が1Vを下回ったとき常にLTC2380-16をリセットします。電源電圧が公称電源電圧範囲に戻ると、PORはADCを再度初期化します。再初期化の期間が確実に終了するように、PORイベントの20 μ s後までは変換を開始しないようにします。この時点より前に変換を開始すると、結果が無効になります。

アプリケーション情報

タイミングと制御

CNVのタイミング

LTC2380-16の変換はCNVによって制御されます。CNVの立ち上がりエッジで変換が開始され、LTC2380-16がパワーアップします。変換が開始されると、その変換が完了するまでは変換を再度開始することはできません。最適な性能を得るには、CNVをクリーンな低ジッタ信号でドライブすることが求められます。コンバータの状態はBUSY出力で示され、変換の進行中はこの出力が“H”に保たれます。デジタル化された結果にエラーが生じないようにするには、CNVのどんな追加の遷移も、変換開始後40ns以内または変換完了後に生じるようにします。変換が完了すると、LTC2380-16はパワーダウンして入力信号の収集を開始します。

内部変換クロック

LTC2380-16には内部クロックが備わっており、322nsの最大変換時間を達成するように調整されています。最小データ収集時間は165nsであり、外部調整なしに、2Mspsのスループット性能が保証されています。

自動パワーダウン

LTC2380-16は変換完了後自動的にパワーダウンし、CNVの立ち上がりエッジで新しい変換が開始されるとパワーアップします。パワーダウンの間に、最後の変換のデータをクロックアウトすることができます。パワーダウンの間の電力損失を最小に抑えるには、SDOをディスエーブルし、SCKをオフします。自動パワーダウン機能により、サンプリング周波数が減少するに伴って、LTC2380-16の電力損失が減少します。電力が消費されるのは変換中だけなので、サンプリング・レートが低いほど、変換サイクル(t_{CYC})の大きな部分でパワーダウン状態に留まることができ、そのため平均電力損失は図12に示すようにサンプリング・レートに比例して減少します。

デジタル・インタフェース

LTC2380-16はシリアル・デジタル・インタフェースを備えています。柔軟性の高い OV_{DD} 電源により、LTC2380-16は、2.5Vと3.3Vのシステムを含む、1.8V~5Vで動作するどんなデジタル・ロジックとも通信することができます。

SDOがイネーブルされているとき、外部クロックがSCKピンに与えられると、シリアル出力データがSDOピンからクロックアウトされます。変換後にデータをクロックアウトすると、最良の性能が得られます。少なくとも100MHzのシフトクロック周波数では、2Mspsのスループットが達成されます。シリアル出力データはSCKの立ち上がりエッジで状態を変え、SCKの立ち下がりエッジまたは次の立ち上がりエッジで捕捉することができます。D15はSCKの最初の立ち上がりエッジまで有効なまま保たれます。

LTC2380-16のシリアル・インタフェースはシンプルで使うのが簡単です。以下のセクションでは、LTC2380-16の動作について説明します。単一のADCが使用されているか、それとも複数のADCがSPIバスを共有しているか、またはデジタイゼーション接続されているかにより、いくつかのモードが用意されています。

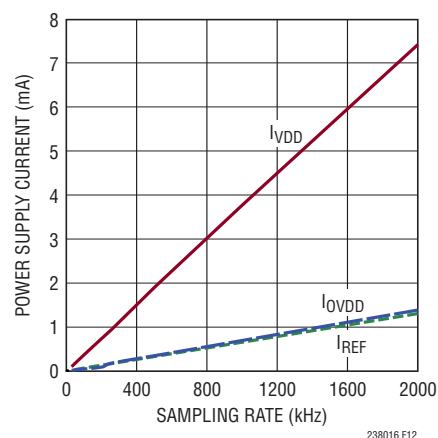


図12. LTC2380-16の電源電流とサンプリング・レート

LTC2380-16

タイミング図

通常モード、単一デバイス

CHAIN = 0 のとき、LTC2380-16 は通常モードで動作します。通常モードでは、RDL/SDI はシリアル・データ出力ピン SDO をイネーブルまたはディスエーブルします。RDL/SDI が“H”だと、SDO は高インピーダンスになります。RDL/SDI が“L”だと、SDO はドライブされます。

CHAIN と RDL/SDI がグランドに接続されている状態で通常モードで動作している単一の LTC2380-16 を図 13 に示します。RDL/SDI が接地されると、SDO はイネーブルされ、新しい変換データの MSB(D15) が BUSY の立ち上がりエッジで利用可能になります。これが LTC2380-16 を動作させる最も簡単な方法です。

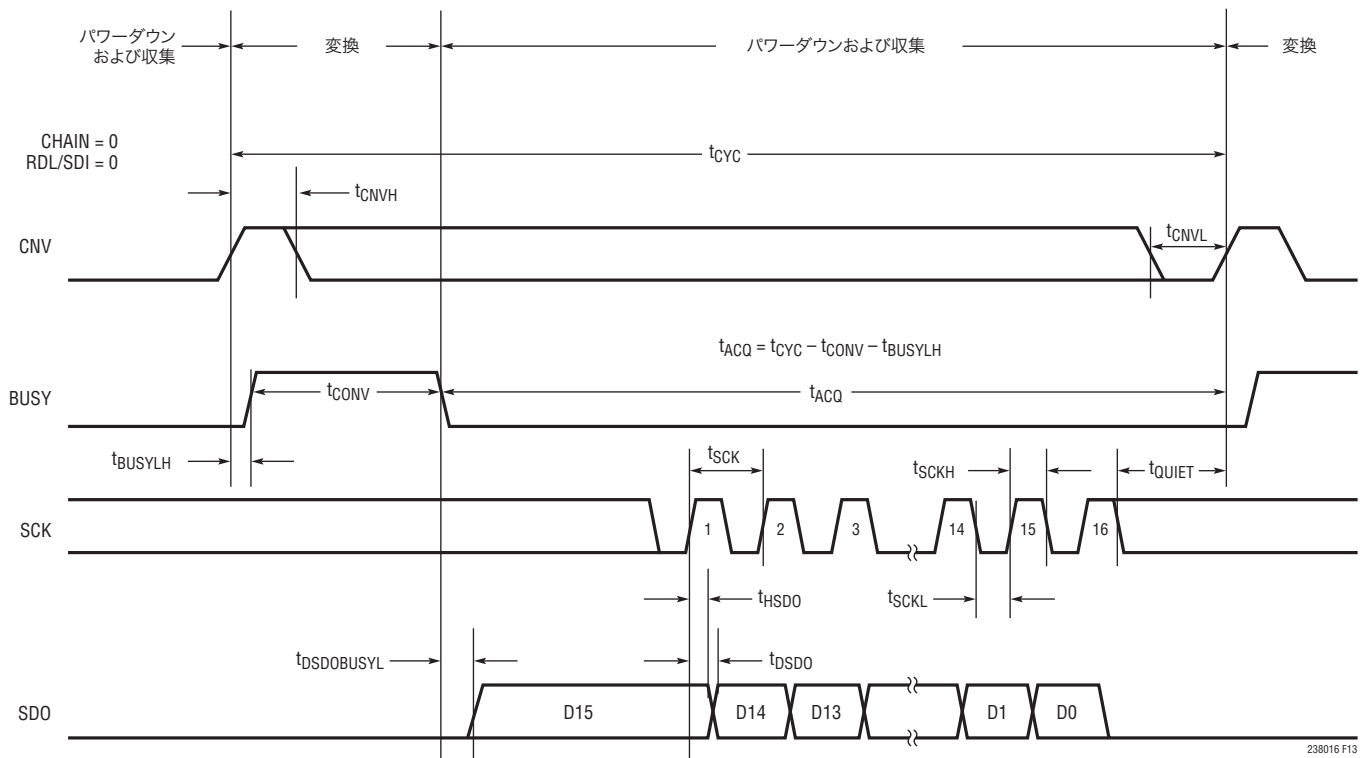
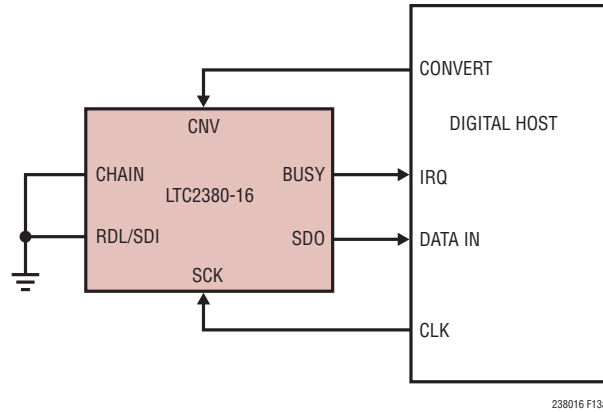


図 13. 1 個の LTC2380-16 を通常モードで使用

タイミング図

通常モード、複数デバイス

CNV、SCKおよびSDOを共有して、通常モード(CHAIN = 0)で動作している複数のLTC2380-16デバイスを図14に示します。CNV、SCKおよびSDOを共有することにより、複数のADCを並列で動作させるのに必要な信号数が減少します。

SDOが共有されているので、バスの競合を防ぐため、各ADCのRDL/SDI入力を使って、一度に1個のLTC2380-16だけがSDOをドライブできるようにする必要があります。図14に示すように、RDL/SDI入力はアイドル状態では“H”であり、個別に“L”にして変換と変換の間に各デバイスからデータを読み出します。RDL/SDIを“L”にすると、選択されたデバイスのMSBがSDOに出力されます。

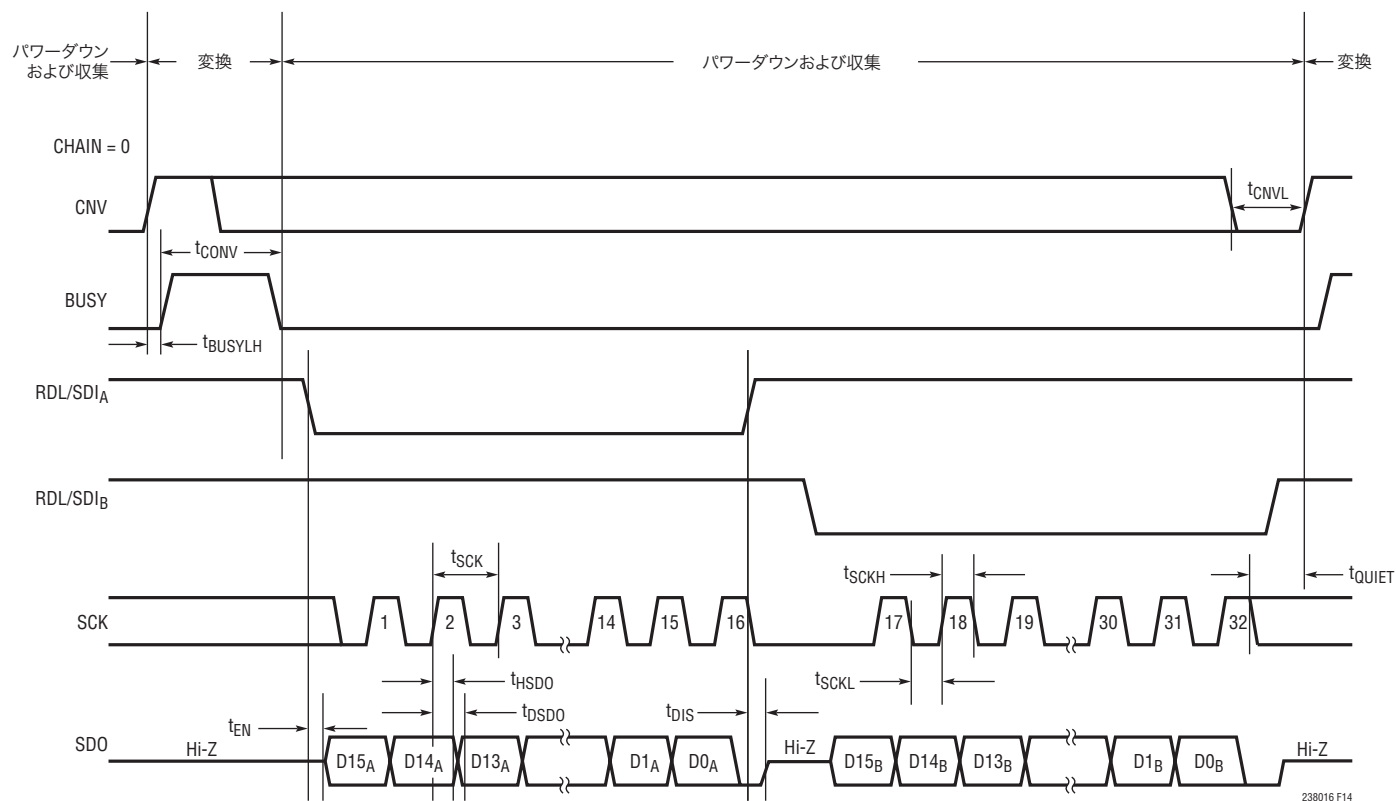
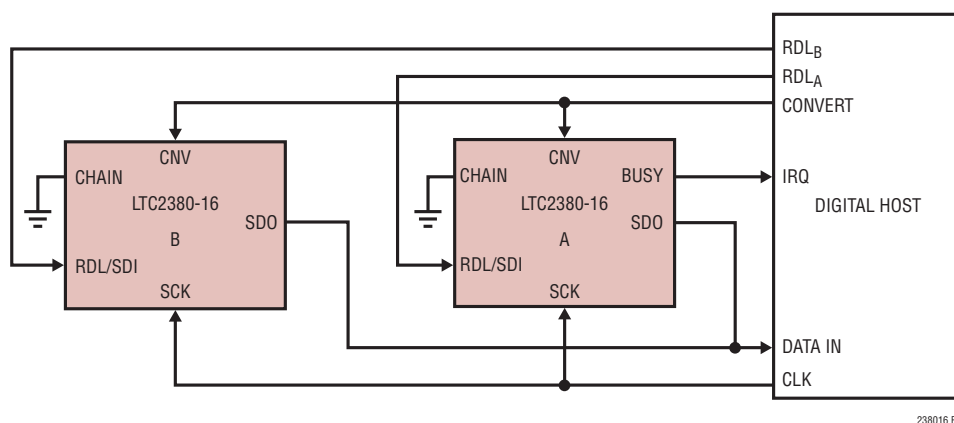


図14. 複数のデバイスがCNV、SCKおよびSDOを共有する通常モード

タイミング図

チェーン・モード、複数デバイス

CHAIN = OV_{DD} のとき、LTC2380-16 はチェーン・モードで動作します。チェーン・モードでは、SDO は常にイネーブルされており、RDL/SDI はシリアル・データ入力ピン (SDI) として機能し、別の ADC からのデジタイズチェーン・データ出力を入力することができます。

これは、多数のコンバータにインタフェースするのに必要なライン数がハードウェアの制約によって制限されるアプリケーションに便利です。デジタイズチェーン接続された2個のデバイスの例を図15に示します。コンバータAのMSBは、16 SCK サイクル後にコンバータBのSDOに現れます。コンバータAのMSBは、最初のSCKの立ち上がりエッジで、コンバータBのSDI/RDLピンにクロックインされます。

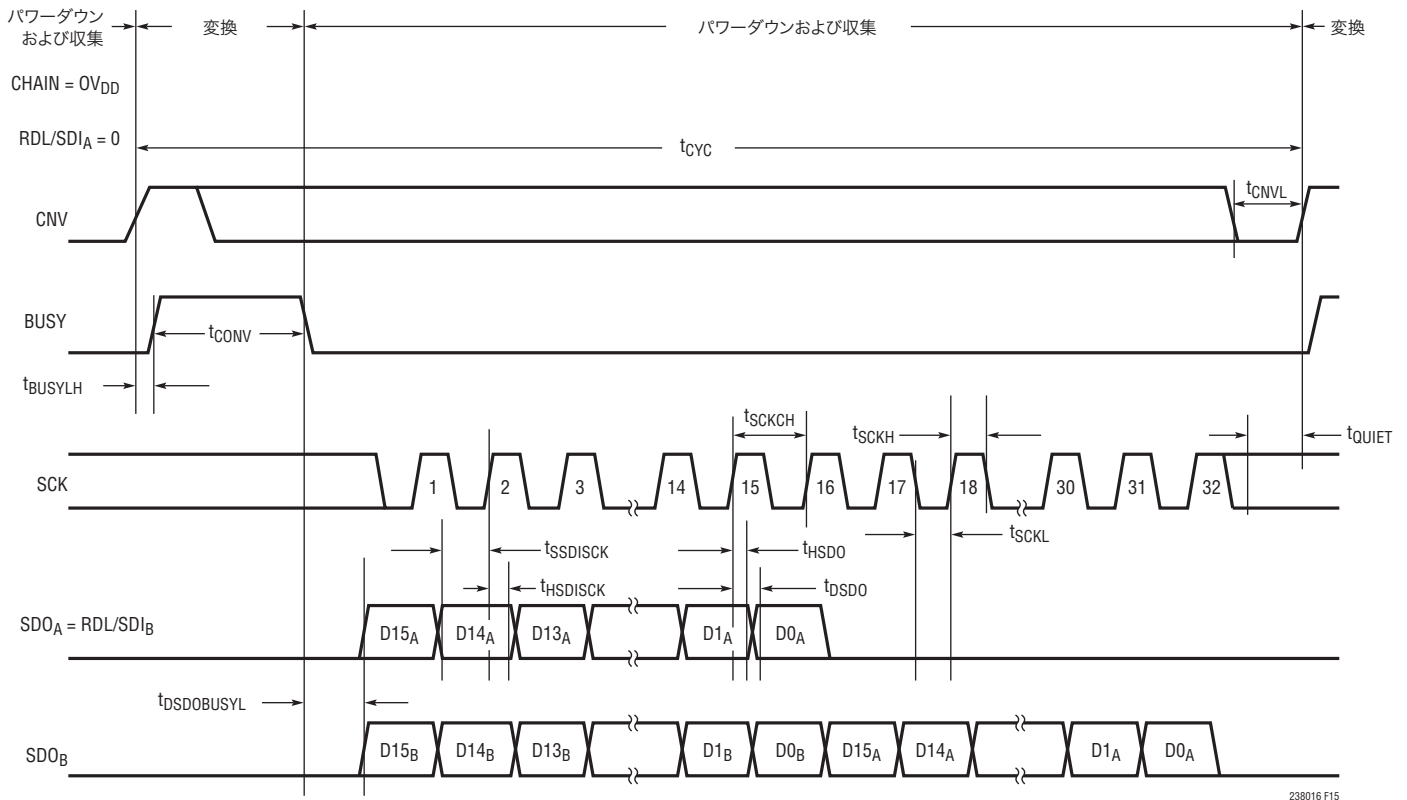
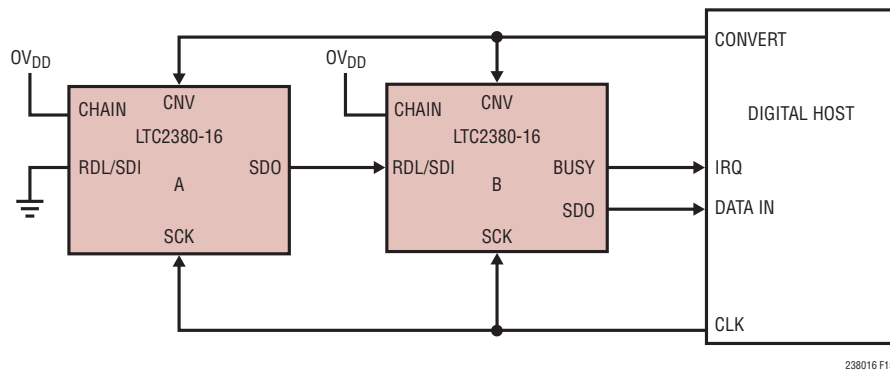


図15. チェーン・モードのタイミング図

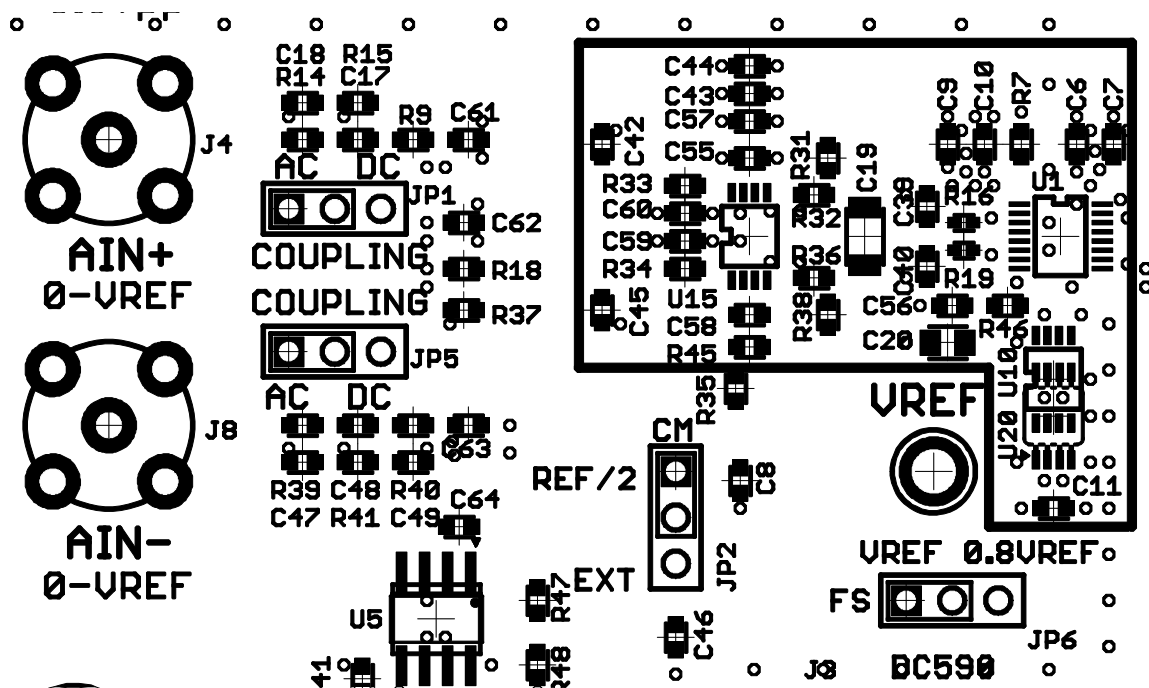
基板のレイアウト

LTC2380-16から最大限の性能を引き出すには、プリント回路基板を推奨します。プリント回路基板(PCB)のレイアウトでは、デジタル信号ラインとアナログ信号ラインをできるだけ離すようにします。特に、どのデジタル・クロックやデジタル信号も、アナログ信号に沿って配置したり、ADCの下を通したりしないでください。

推奨レイアウト

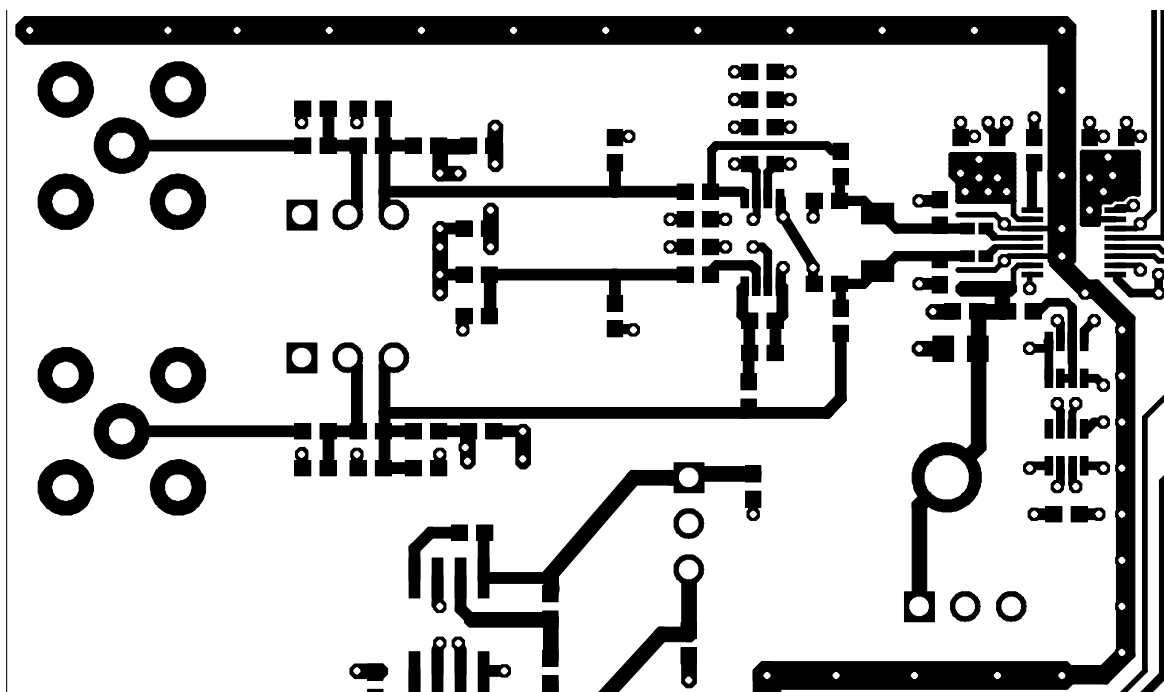
以下に推奨PCBレイアウトの一例を示します。切れ目のない単一のグラウンド・プレーンを使用します。電源へのバイパス・コンデンサは電源ピンのできるだけ近くに配置します。ADCを低ノイズで動作させるには、これらのバイパス・コンデンサの低インピーダンスの共通リターンが不可欠です。アナログ入力の実線はグラウンドを使ってシールドします。詳細に関しては、LTC2380-16用評価キットDC1783Aを参照してください。

シルクスクリーンの上面(一部)

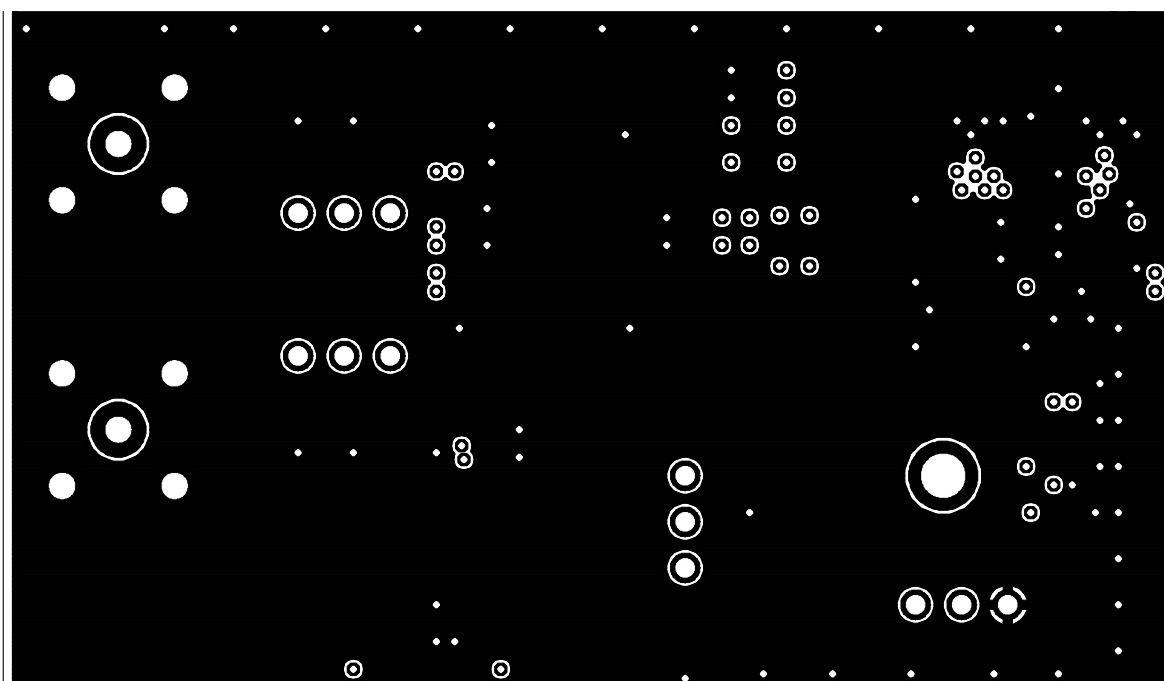


基板のレイアウト

第1層、部品面(一部)

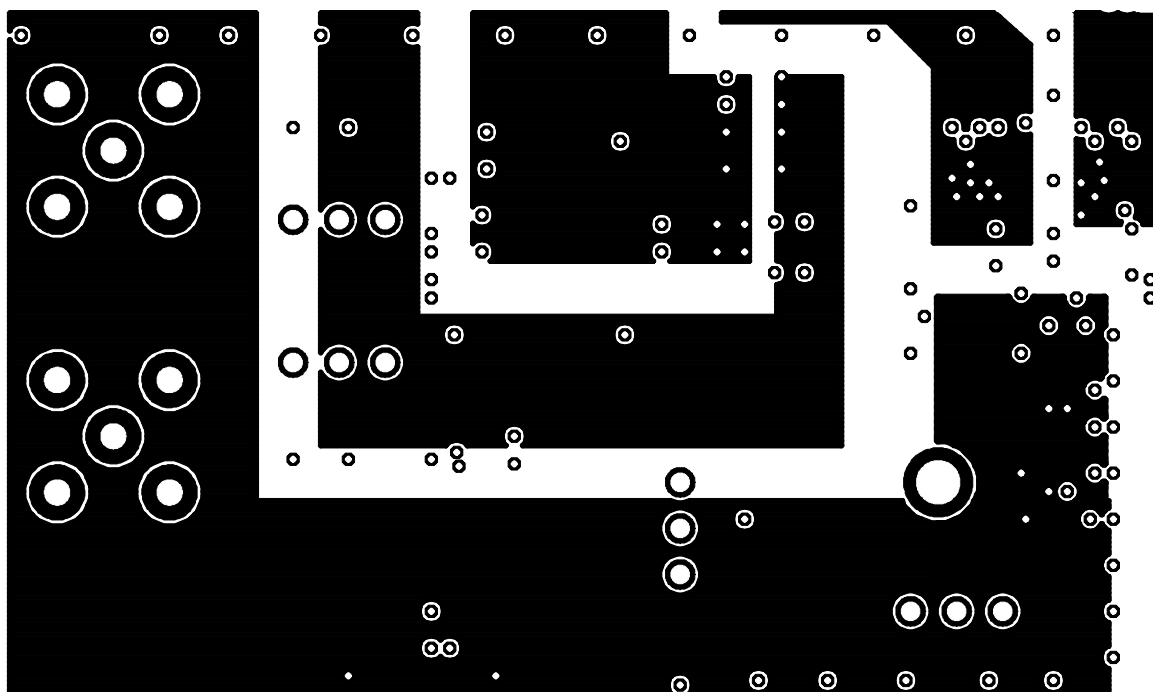


第2層、グランド・プレーン(一部)

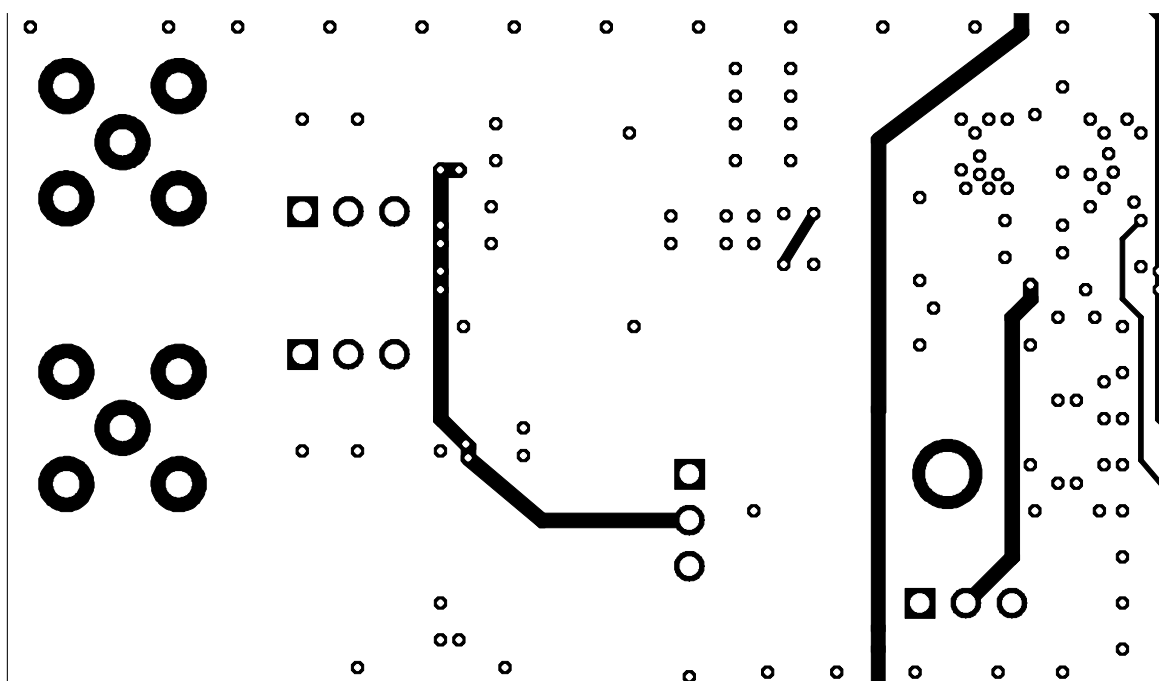


基板のレイアウト

第3層、電源プレーン(一部)

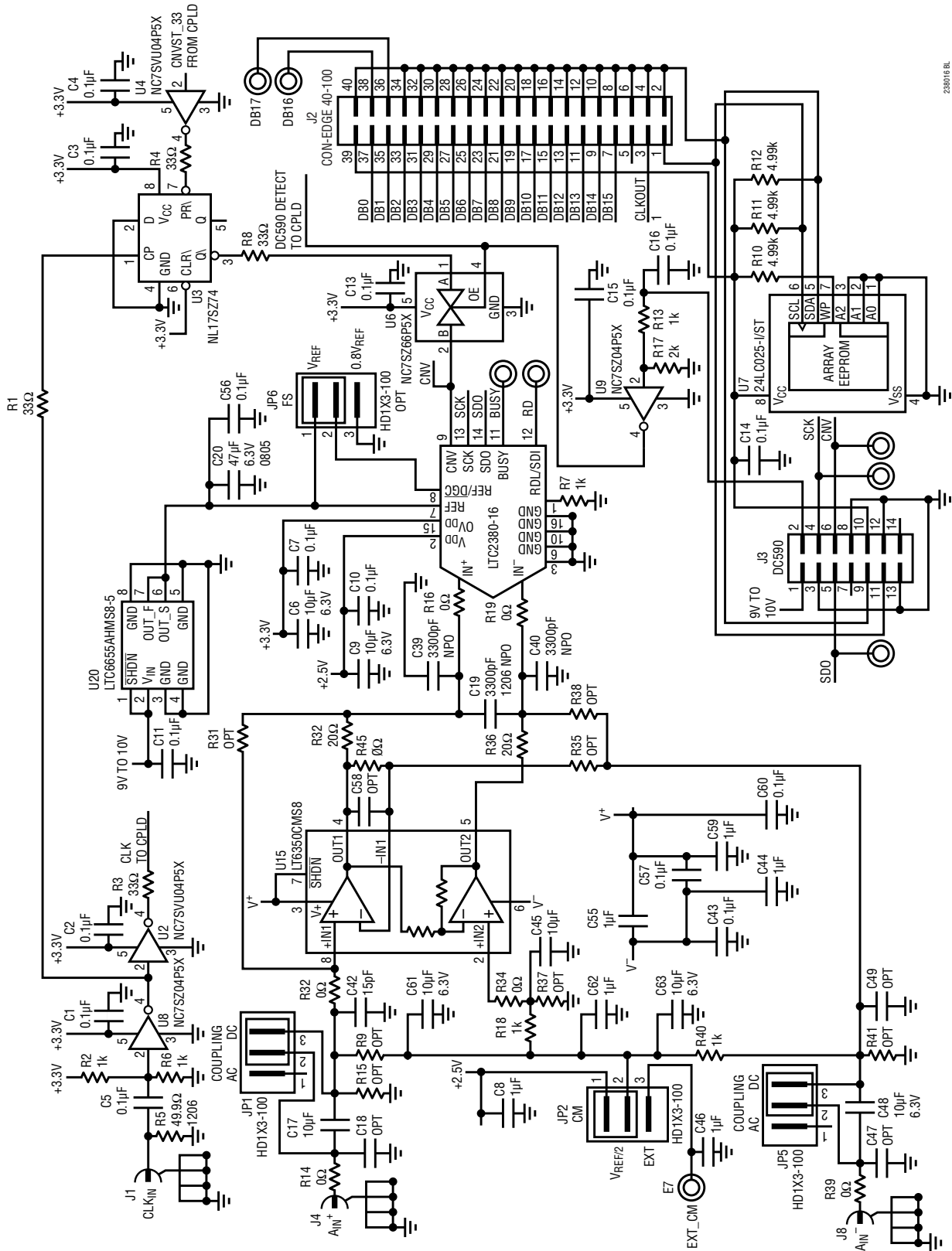


第4層、最下層(一部)



基板のレイアウト

デモボードの回路図(一部)



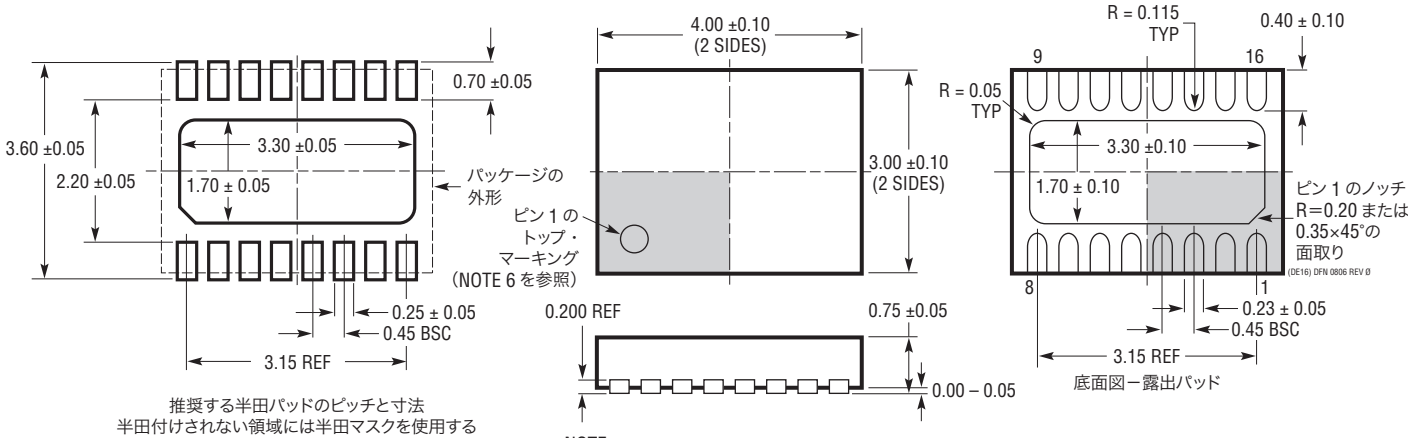
238016 RL

238016fa

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

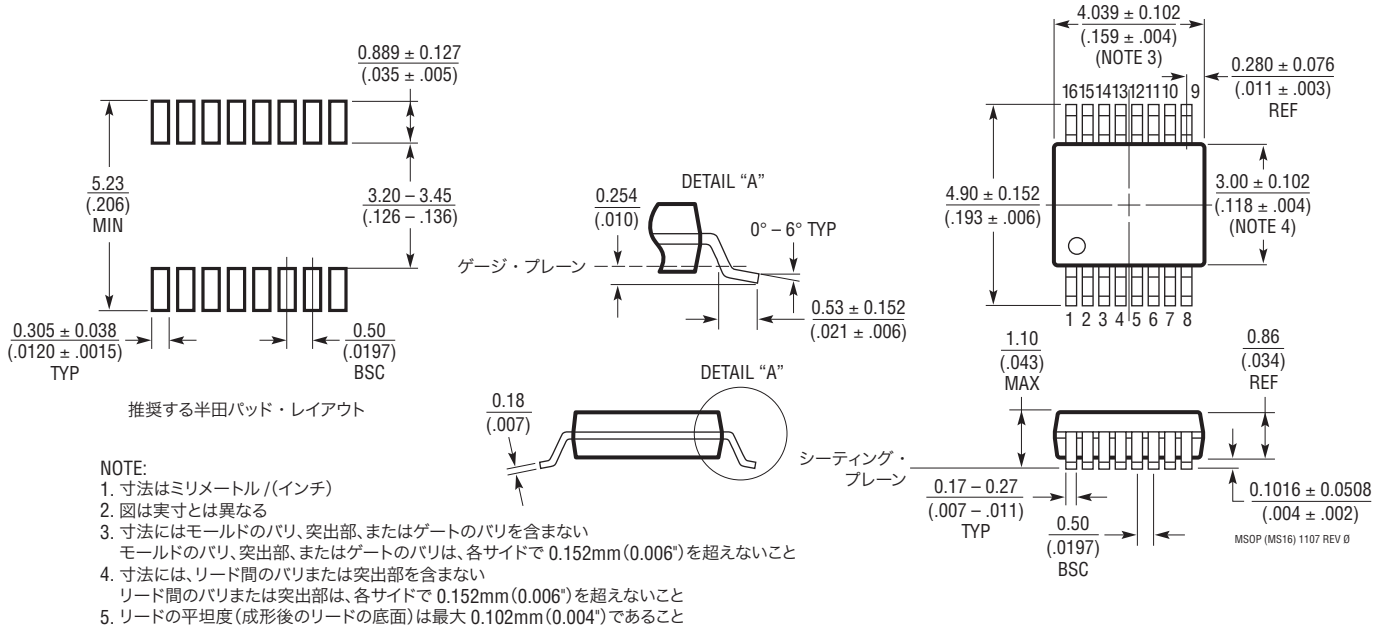
DEパッケージ
 16ピン・プラスチック DFN (4mm×3mm)
 (Reference LTC DWG # 05-08-1732 Rev 0)



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

MS パッケージ 16ピン・プラスチック MSOP (Reference LTC DWG # 05-08-1669 Rev 0)



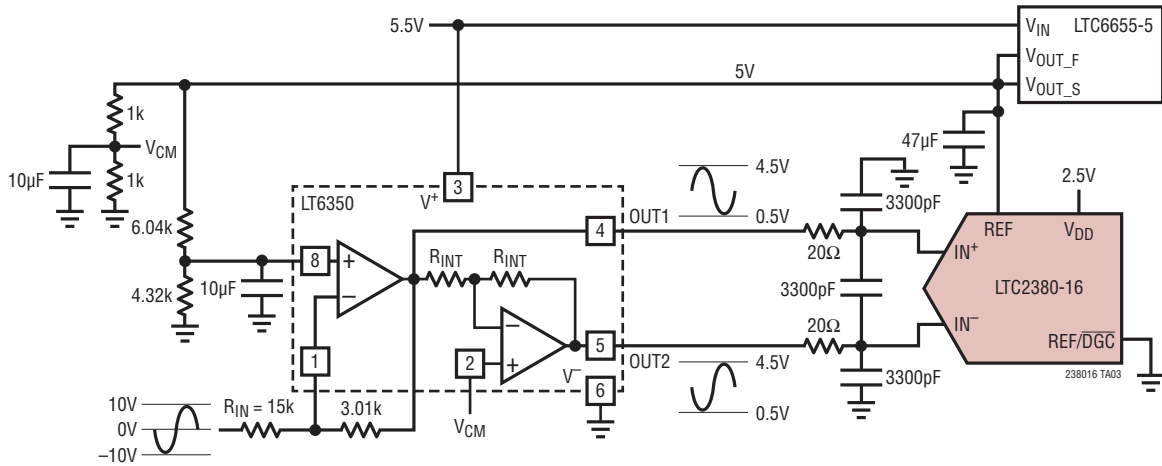
改訂履歴

REV	日付	概要	ページ番号
A	9/11	DEパッケージのピン配置の θ_{JA} を更新	2
		「コンバータ特性」と「ダイナミック精度」セクションの規定を更新	3
		図15を更新	18
		「関連製品」を更新	24

LTC2380-16

標準的応用例

LTC2380-16のデジタル利得圧縮機能がイネーブルされているとき、±10Vの入力信号を受け取り、単一5.5V電源で動作するように構成されたLT6350



関連製品

製品番号	説明	注釈
ADC		
LTC2379-18/LTC2378-18/ LTC2377-18/LTC2376-18	18ビット、1.6Msps/1Msps/500ksps/250ksps シリアル、低消費電力ADC	2.5V電源、差動入力、SNR:101.2dB、入力範囲:±5V、DGC、MSOP-16および4mm×3mm DFN-16パッケージ
ATX2378-16/ATX2377-16/ ATX2376-16	16ビット、1Msps/500ksps/250ksps シリアル、低消費電力ADC	2.5V電源、差動入力、SNR:97dB、入力範囲:±5V、DGC、MSOP-16および4mm×3mm DFN-16パッケージ
LTC2393-16/LTC2392-16/ LTC2391-16	16ビット、1Msps/500ksps/250ksps パラレル/シリアルADC	5V電源、差動入力、SNR:94dB、入力範囲:±4.096V、7mm×7mm LQFP-48およびQFN-48パッケージのピン互換ファミリー
LTC2383-16/LTC2382-16/ LTC2381-16	16ビット、1Msps/500ksps/250ksps シリアル、低消費電力ADC	2.5V電源、差動入力、SNR:92dB、入力範囲:±2.5V、MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリー
LTC2355-14/LTC2356-14	14ビット、3.5MspsシリアルADC	3.3V電源、1チャンネル、ユニポーラ/バイポーラ、18mW、MSOP-10パッケージ
DAC		
LTC2757	18ビット、シングル・パラレル SoftSpan™ 電流出力DAC	INL/DNL:±1LSB、ソフトウェアで選択可能な範囲、7mm×7mm LQFP-48パッケージ
LTC2641	16/14/12ビット、シングル・シリアル V _{OUT} DAC	INL/DNL:±1LSB、MSOP-8パッケージ、0V～5V出力
LTC2630	12/10/8ビット、シングル V _{OUT} DAC	6ピンSC70パッケージ、内部リファレンス、INL:±1LSB (12ビット)
リファレンス		
LTC6652	バッファ付き、高精度、低ドリフト、低ノイズ・リファレンス	5V/2.5V、5ppm/°C、ピーク・トゥ・ピーク・ノイズ:2.1ppm、MSOP-8パッケージ
LTC6655	バッファ付き、高精度、低ドリフト、低ノイズ・リファレンス	5V/2.5V、2ppm/°C、ピーク・トゥ・ピーク・ノイズ:0.25ppm、MSOP-8パッケージ
アンプ		
LT6350	低ノイズ、シングルエンドから差動へのADCドライバ	レール・トゥ・レールの入力および出力、0.01%へのセトリング時間:240ns、DFN-8またはMSOP-8パッケージ
LT6200/LT6200-5/ LT6200-10	165MHz/800MHz/1.6GHz オペアンプ、ユニティゲイン/AV = 5/AV = 10	低ノイズ電圧:0.95nV/√Hz (100kHz)、低歪み:1MHzで-80dB、TSOT23-6パッケージ
LT6202/LT6203	シングル/デュアル100MHz、レール・トゥ・レール入力/出力、超低ノイズ、低消費電力アンプ	1.9nV√Hz、3mA(最大)、利得帯域幅積:100MHz
LTC1992	低消費電力、完全差動入出力アンプ/ドライバ・ファミリー	消費電流:1mA

238016fa