

SNRが101.2dBの、18ビット、1.6Msps、低消費電力SAR ADC

特長

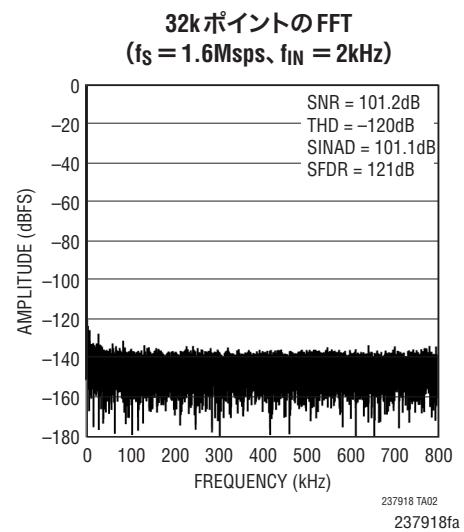
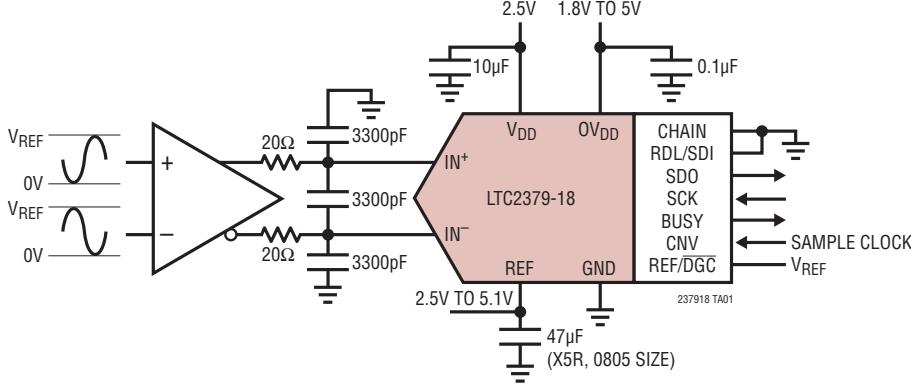
- スループット・レート: 1.6Msps
- INL: ± 2 LSB(最大)
- ミッシングコードのない18ビット分解能を保証
- 低消費電力: 1.6Mspsで18mW、1.6kspsで18 μ W
- SNR: 101.2dB(標準) ($f_{IN} = 2$ kHz)
- THD: -120dB(標準) ($f_{IN} = 2$ kHz)
- デジタル利得圧縮(DGC)
- 125°Cまでの動作を保証
- 2.5V電源
- 完全差動入力範囲: $\pm V_{REF}$
- V_{REF} 入力範囲: 2.5V ~ 5.1V
- パイプライン遅延なし、サイクル待ち時間なし
- I/O電圧: 1.8V ~ 5V
- ディジーチェーン・モードを備えたSPI互換シリアルI/O
- 内部変換クロック
- 16ピンMSOPおよび4mm×3mm DFNパッケージ

アプリケーション

- 医療用画像処理
- 高速データ収集
- 携帯型または小型計測器
- 産業用プロセス制御
- 低消費電力のバッテリ駆動計測器
- ATE

LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。SoftSpanはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。7705765を含む米国特許によって保護されています。

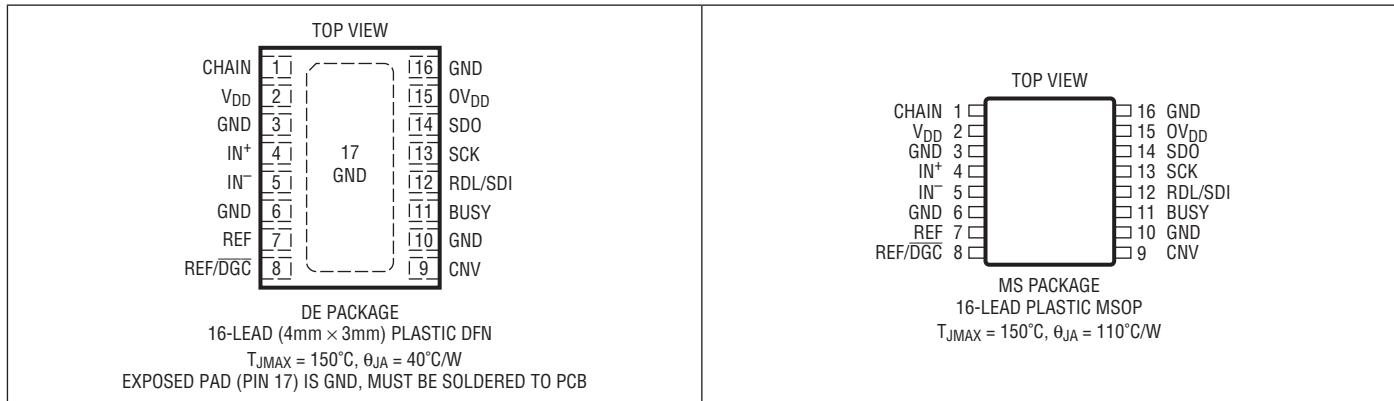
標準的応用例



絶対最大定格 (Notes 1, 2)

電源電圧 (V_{DD})	2.8V	デジタル出力電圧	
電源電圧 (OV_{DD})	6V	(Note 3)	($GND - 0.3V$) ~ ($OV_{DD} + 0.3V$)
リファレンス入力 (REF)	6V	電力損失	500mW
アナログ入力電圧 (Note 3)		動作温度範囲	
IN^+ 、 IN^-	($GND - 0.3V$) ~ ($REF + 0.3V$)	LTC2379C	0°C ~ 70°C
REF/DGC 入力 (Note 3)	($GND - 0.3V$) ~ ($REF + 0.3V$)	LTC2379I	-40°C ~ 85°C
デジタル入力電圧		LTC2379H	-40°C ~ 125°C
(Note 3)	($GND - 0.3V$) ~ ($OV_{DD} + 0.3V$)	保存温度範囲	-65°C ~ 150°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC2379CMS-18#PBF	LTC2379CMS-18#TRPBF	237918	16-Lead Plastic MSOP	0°C to 70°C
LTC2379IMS-18#PBF	LTC2379IMS-18#TRPBF	237918	16-Lead Plastic MSOP	-40°C to 85°C
LTC2379HMS-18#PBF	LTC2379HMS-18#TRPBF	237918	16-Lead Plastic MSOP	-40°C to 125°C
LTC2379CDE-18#PBF	LTC2379CDE-18#TRPBF	23798	16-Lead (4mm × 3mm) Plastic DFN	0°C to 70°C
LTC2379IDE-18#PBF	LTC2379IDE-18#TRPBF	23798	16-Lead (4mm × 3mm) Plastic DFN	-40°C to 85°C

より広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度等級は出荷時のコンテナのラベルで識別されます。
非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/>をご覧ください。

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN+}	Absolute Input Range (IN^+)	(Note 5)	●	-0.05	$V_{REF} + 0.05$	V
V_{IN-}	Absolute Input Range (IN^-)	(Note 5)	●	-0.05	$V_{REF} + 0.05$	V
$V_{IN+} - V_{IN-}$	Input Differential Voltage Range	$V_{IN} = V_{IN+} - V_{IN-}$	●	- V_{REF}	$+V_{REF}$	V
V_{CM}	Common-Mode Input Range		●	$V_{REF}/2 \pm 0.1$	$V_{REF}/2$	$V_{REF}/2 + 0.1$
I_{IN}	Analog Input Leakage Current		●		±1	μA
C_{IN}	Analog Input Capacitance	Sample Mode Hold Mode		45 5		pF pF
CMRR	Input Common Mode Rejection Ratio	$f_{IN} = 800\text{kHz}$			86	dB

コンバータ特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	Resolution		●	18		Bits
	No Missing Codes		●	18		Bits
	Transition Noise			0.8		LSBRMS
INL	Integral Linearity Error	(Note 6)	●	-2	±0.8	2
DNL	Differential Linearity Error		●	-0.9	±0.2	0.9
BZE	Bipolar Zero-Scale Error	(Note 7)	●	-9	0	9
	Bipolar Zero-Scale Error Drift			3		mLSB/°C
FSE	Bipolar Full-Scale Error	(Note 7)	●	-40	±7	40
	Bipolar Full-Scale Error Drift			±0.05		ppm/°C

ダイナミック精度 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ 、 $A_{IN} = -1\text{dBFS}$ での値。(Note 4、8)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SINAD	Signal-to-(Noise + Distortion) Ratio	$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$	●	97.5	101	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$, (H-Grade)	●	96.8	101	dB
SNR	Signal-to-Noise Ratio	$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$	●	98.1	101.2	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$, REF/DCG = GND	●	96.3	99	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 2.5\text{V}$	●	92.3	96	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$, (H-Grade)	●	97.7	101.2	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$, REF/DCG = GND, (H-Grade)	●	95.8	99	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 2.5\text{V}$, (H-Grade)	●	92	96	dB
THD	Total Harmonic Distortion	$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$	●	-120	-106	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$, REF/DCG = GND	●	-119	-103	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 2.5\text{V}$	●	-107	-99.6	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$, (H-Grade)	●	-120	-104	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$, REF/DCG = GND, (H-Grade)	●	-119	-100	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 2.5\text{V}$, (H-Grade)	●	-107	-99.4	dB
SFDR	Spurious Free Dynamic Range	$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$		122		dB
	-3dB Input Bandwidth			34		MHz
	Aperture Delay			500		ps
	Aperture Jitter			4		ps
	Transient Response	Full-Scale Step		200		ns

リファレンス入力 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{REF}	Reference Voltage	(Note 5)	●	2.5	5.1	V
I_{REF}	Reference Input Current	(Note 9)	●	1	1.3	mA
$V_{\text{IH}\text{DGC}}$	High Level Input Voltage REF/DGC Pin		●	0.8 V_{REF}		V
$V_{\text{IL}\text{DGC}}$	Low Level Input Voltage REF/DGC Pin		●		0.2 V_{REF}	V

デジタル入力とデジタル出力 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IH}	High Level Input Voltage		●	0.8 • 0 V_{DD}		V
V_{IL}	Low Level Input Voltage		●		0.2 • 0 V_{DD}	V
I_{IN}	Digital Input Current	$V_{\text{IN}} = 0\text{V}$ to $0V_{\text{DD}}$	●	-10	10	μA
C_{IN}	Digital Input Capacitance				5	pF
V_{OH}	High Level Output Voltage	$I_{\text{O}} = -500\mu\text{A}$	●	0 V_{DD} - 0.2		V
V_{OL}	Low Level Output Voltage	$I_{\text{O}} = 500\mu\text{A}$	●		0.2	V
I_{OZ}	Hi-Z Output Leakage Current	$V_{\text{OUT}} = 0\text{V}$ to $0V_{\text{DD}}$	●	-10	10	μA
I_{SOURCE}	Output Source Current	$V_{\text{OUT}} = 0\text{V}$			-10	mA
I_{SINK}	Output Sink Current	$V_{\text{OUT}} = 0V_{\text{DD}}$			10	mA

電源条件 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{DD}	Supply Voltage		●	2.375	2.5	2.625	V
$0V_{\text{DD}}$	Supply Voltage		●	1.71		5.25	V
I_{VDD}	Supply Current	1.6Msps Sample Rate	●		7.2	8.6	mA
I_{OVDD}	Supply Current	1.6Msps Sample Rate ($C_L = 20\text{pF}$)	●		0.7	mA	
I_{PD}	Power Down Mode	Conversion Done ($I_{\text{VDD}} + I_{\text{OVDD}} + I_{\text{REF}}$)	●		0.9	90	μA
I_{PD}	Power Down Mode	Conversion Done ($I_{\text{VDD}} + I_{\text{OVDD}} + I_{\text{REF}}$, H-Grade)	●		0.9	140	μA
P_{D}	Power Dissipation	1.6Msps Sample Rate			18	21.5	mW
	Power Down Mode	Conversion Done ($I_{\text{VDD}} + I_{\text{OVDD}} + I_{\text{REF}}$)			2.25	225	μW
	Power Down Mode	Conversion Done ($I_{\text{VDD}} + I_{\text{OVDD}} + I_{\text{REF}}$, H-Grade)			2.25	315	μW

ADCのタイミング特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f_{SMPL}	Maximum Sampling Frequency		●		1.6	Msps
t_{CONV}	Conversion Time		●	360	412	ns
t_{ACQ}	Acquisition Time	$t_{\text{ACQ}} = t_{\text{CYC}} - t_{\text{CONV}} - t_{\text{BUSYH}}$ (Note 10)	●	200		ns
t_{CYC}	Time Between Conversions		●	625		ns
t_{CNVH}	CNV High Time		●	20		ns
t_{BUSYH}	CNV \uparrow to BUSY Delay	$C_L = 20\text{pF}$	●		13	ns
t_{CNVL}	Minimum Low Time for CNV	(Note 11)	●	20		ns
t_{QUIET}	SCK Quiet Time from CNV \uparrow	(Note 10)	●	20		ns
t_{SCK}	SCK Period	(Note 11, 12)	●	10		ns
t_{SCKH}	SCK High Time		●	4		ns

ADCのタイミング特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_{SCKL}	SCK Low Time		●	4		ns
$t_{SSDISCK}$	SDI Setup Time From SCK \uparrow	(Note 11)	●	4		ns
$t_{HSDISCK}$	SDI Hold Time From SCK \uparrow	(Note 11)	●	1		ns
t_{SCKCH}	SCK Period in Chain Mode	$t_{SCKCH} = t_{SSDISCK} + t_{DSDO}$ (Note 11)	●	13.5		ns
t_{DSDO}	SDO Data Valid Delay from SCK \uparrow	$C_L = 20\text{pF}$ (Note 11)	●		9.5	ns
t_{HSDO}	SDO Data Remains Valid Delay from SCK \uparrow	$C_L = 20\text{pF}$ (Note 10)	●	1		ns
$t_{DSDOBUSYL}$	SDO Data Valid Delay from BUSY \downarrow	$C_L = 20\text{pF}$ (Note 10)	●		5	ns
t_{EN}	Bus Enable Time After RDL \downarrow	(Note 11)	●		16	ns
t_{DIS}	Bus Relinquish Time After RDL \uparrow	(Note 11)	●		13	ns

Note 1:絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2:すべての電圧値はグランドを基準にしている。

Note 3:これらのピンの電圧がグランドを下回るか、REFまたは $0V_{DD}$ を上回ると、内部のダイオードによってクランプされる。この製品は、グランドを下回るか、REFまたは $0V_{DD}$ を上回った場合でも、ラッチアップを生じることなく最大100mAの入力電流を処理することができる。

Note 4: $V_{DD} = 2.5\text{V}$, $0V_{DD} = 2.5\text{V}$, $REF = 5\text{V}$, $V_{CM} = 2.5\text{V}$, $f_{SMPL} = 1.6\text{MHz}$, $REF/DGC = V_{REF}$

Note 5:推奨動作条件。

Note 6:積分非直線性は、実際の伝達曲線のエンドポイントを通る直線からのコードの偏差として定義されている。偏差は量子化幅の中心から測定される。

Note 7:バイポーラ・ゼロスケール誤差は、出力コードが00 0000 0000 0000 0000と11 1111 1111 1111の間を行ったり来たりするとき、-0.5LSBから測定されたオフセット電圧である。フルスケール・バイポーラ誤差は、最初と最後のコードの理想的な遷移からの-FSまたは+FSの未調整のワーストケースの偏差で、オフセット誤差の影響が含まれる。

Note 8:dB表示のすべての規格値は、5Vのリファレンス電圧でフルスケール $\pm 5\text{V}$ の入力を基準にしている。

Note 9: $f_{SMPL} = 1.6\text{MHz}$, I_{REF} はサンプル・レートに比例して変化する。

Note 10:設計によって保証されているが、テストされない。

Note 11:パラメータは $0V_{DD} = 1.71\text{V}$, $0V_{DD} = 2.5\text{V}$ および $0V_{DD} = 5.25\text{V}$ でテストされ、保証されている。

Note 12:立ち上がりで捕捉する場合、最大10nsの t_{SCK} により最大100MHzのシフトクロック周波数が可能である。

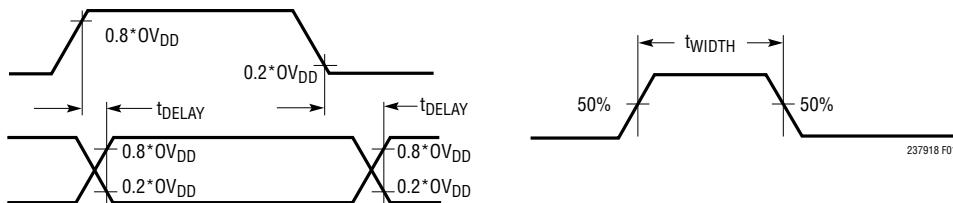
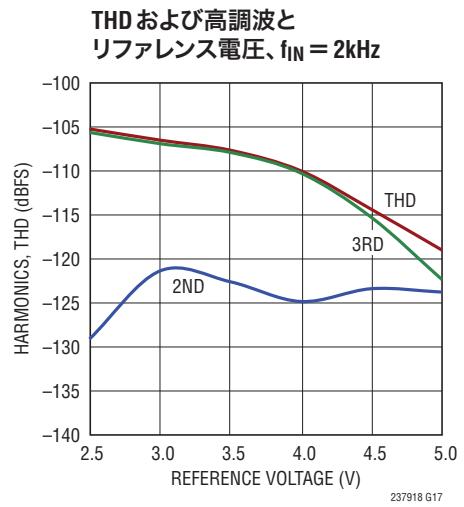
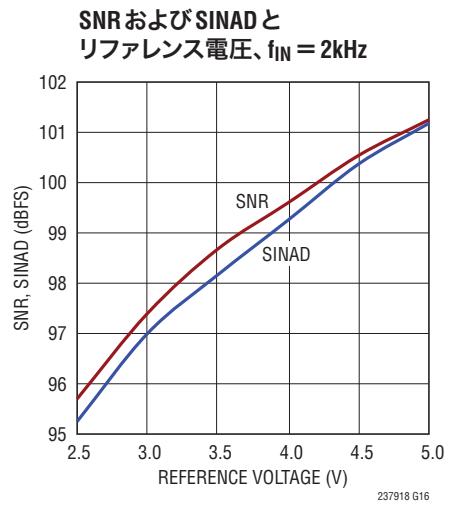
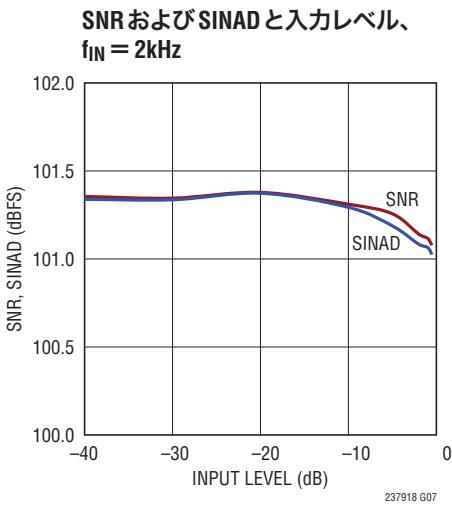
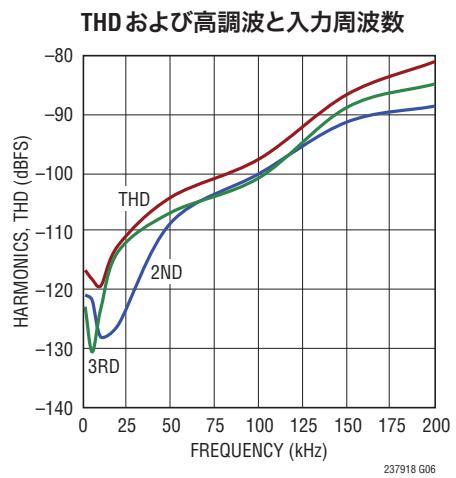
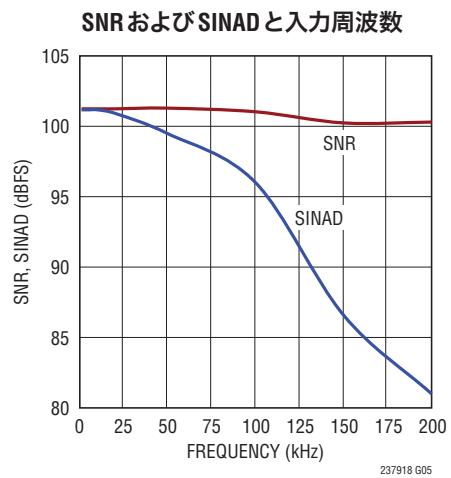
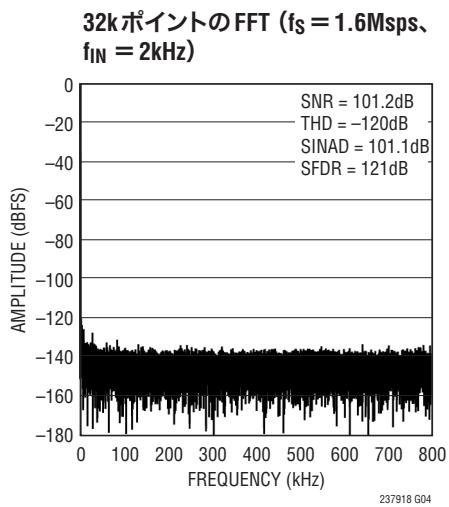
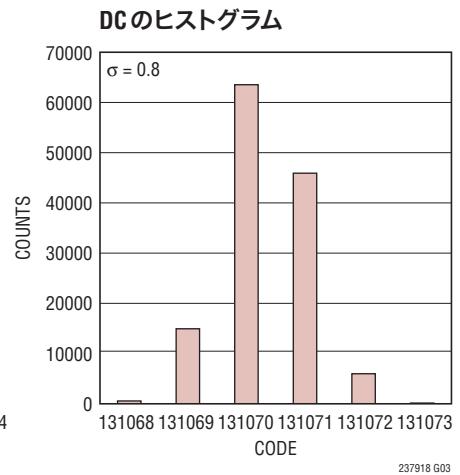
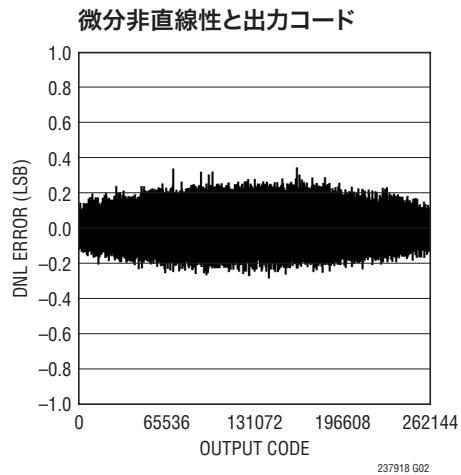
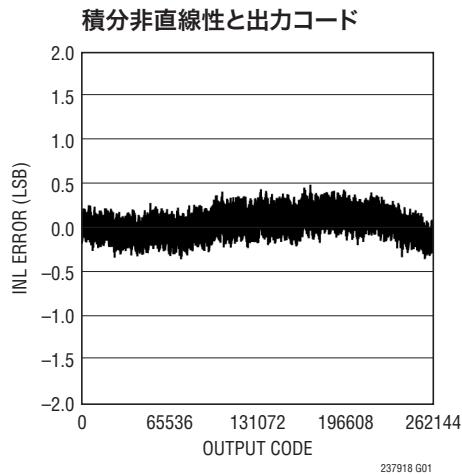
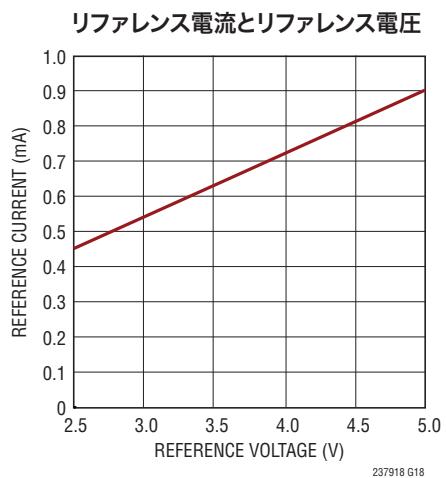
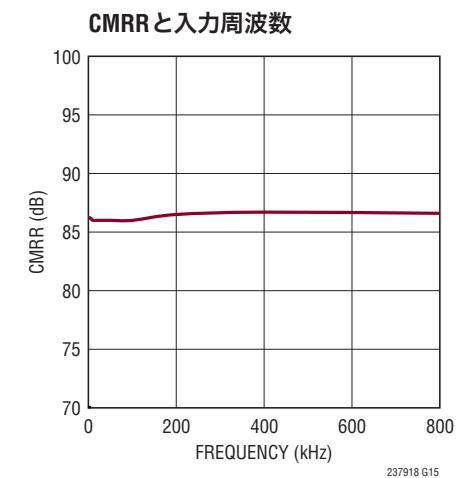
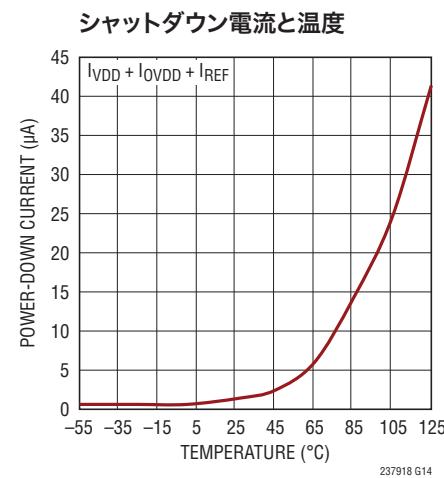
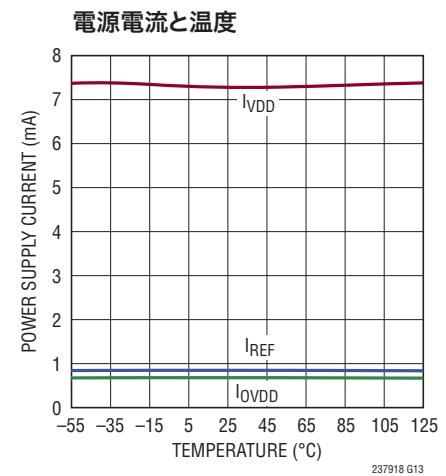
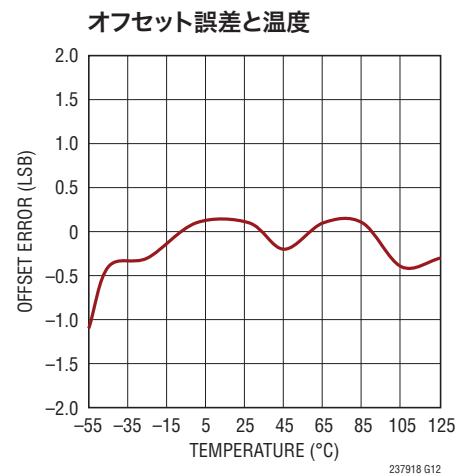
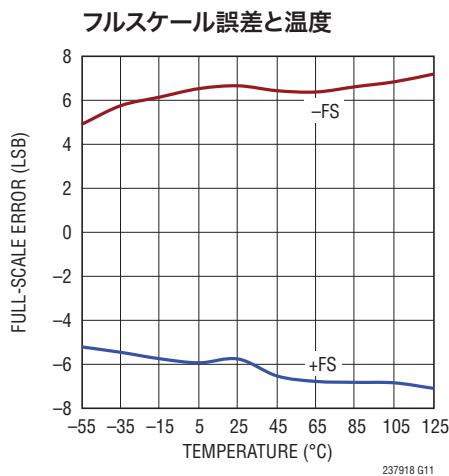
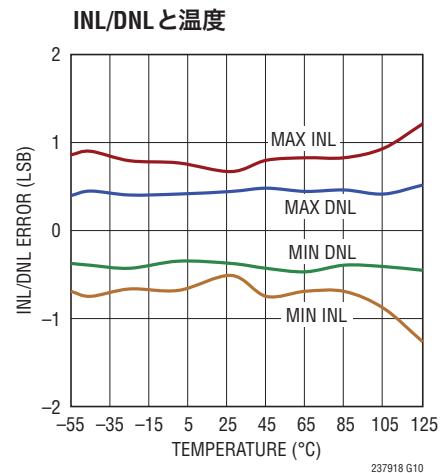
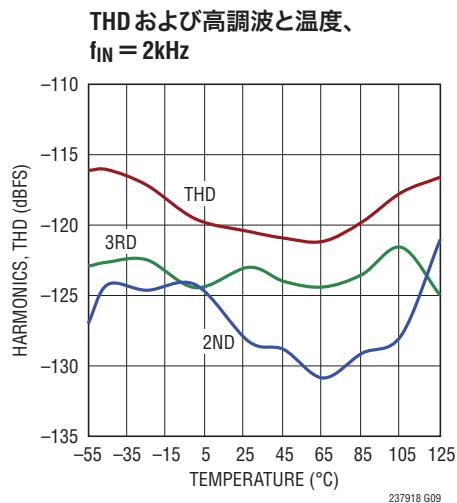
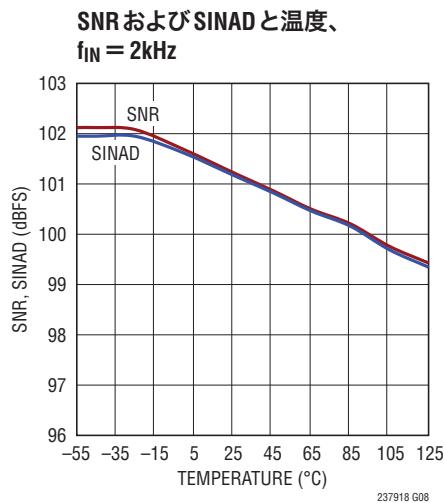


図1. タイミングの仕様の電圧レベル

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 2.5\text{V}$ 、 $0V_{DD} = 2.5\text{V}$ 、 $V_{CM} = 2.5\text{V}$ 、 $\text{REF} = 5\text{V}$ 、 $f_{\text{SAMPL}} = 1.6\text{Msps}$ 。



標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 2.5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $V_{CM} = 2.5\text{V}$ 、 $\text{REF} = 5\text{V}$ 、 $f_{\text{SMPL}} = 1.6\text{Msps}$ 。



ピン機能

CHAIN (ピン1) : チェーン・モード選択ピン。“L”的とき、LTC2379-18は通常モードで動作し、RDL/SDI入力ピンはSDOをイネーブルまたはディスエーブルします。“H”的とき、LTC2379-18はチェーン・モードで動作し、RDL/SDIピンはSDI(デジーチェーンのシリアル・データ入力)として機能します。ロジック・レベルはOV_{DD}によって決まります。

V_{DD}(ピン2) : 2.5V電源。V_{DD}の範囲は2.375V～2.625Vです。V_{DD}ピンは10μFのセラミック・コンデンサを使ってGNDにバイパスします。

GND(ピン3、6、10、16) : グランド。

IN⁺、IN⁻(ピン4、5) : 正と負の差動アナログ入力。

REF(ピン7) : リファレンス入力。REFの範囲は2.5V～5.1Vです。このピンはGNDピンを基準にしており、47μFのセラミック・コンデンサ(X5R、0805のサイズ)を使ってピンの近くでデカッピングします。

REF/DGC(ピン8) : このピンをREFに接続するとデジタル利得圧縮機能がディスエーブルされ、LTC2379-18は±V_{REF}のアナログ入力範囲に従ってフルスケールを定義します。このピンをGNDに接続するとデジタル利得圧縮機能がイネーブルされ、LTC2379-18は±V_{REF}アナログ入力範囲の10%～90%で振幅する入力からフルスケールを定義します。

CNV(ピン9) : 変換入力。この入力の立ち上がりエッジによってデバイスが起動し、新しい変換が開始されます。ロジック・レベルはOV_{DD}によって決まります。

BUSY(ピン11) : BUSYのインジケータ。新しい変換が開始されると“H”になり、変換が終了すると“L”に戻ります。ロジック・レベルはOV_{DD}によって決まります。

RDL/SDI(ピン12) : CHAINが“L”的とき、デバイスは通常モードになり、RDL/SDIピンはバス・イネーブル入力として扱われます。CHAINが“H”的とき、デバイスはチェーン・モードになり、RDL/SDIピンはシリアル・データ入力ピンとして扱われ、デジーチェーン内の別のADCからのデータが入力されます。ロジック・レベルはOV_{DD}によって決まります。

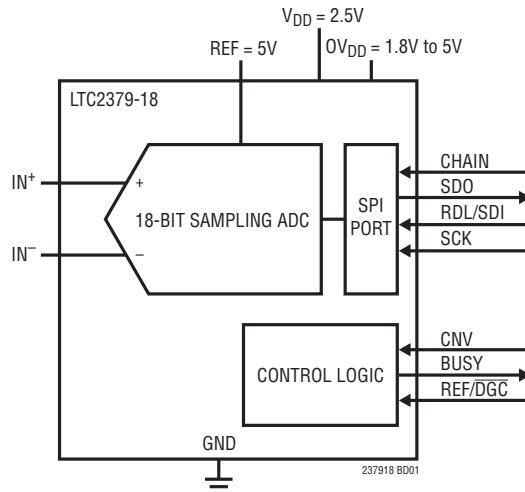
SCK(ピン13) : シリアル・データ・クロック入力。SDOがイネーブルされていると、変換結果または別のADCからのデジーチェーン・データが、このクロックの立ち上がりエッジで、MSBを先頭にしてシフトアウトされます。ロジック・レベルはOV_{DD}によって決まります。

SDO(ピン14) : シリアル・データ出力。変換結果またはデジーチェーン・データは、SCKの各立ち上がりエッジでMSBを先頭にしてこのピンから出力されます。出力データは2の補数形式です。ロジック・レベルはOV_{DD}によって決まります。

OV_{DD}(ピン15) : I/Oインターフェースのデジタル電源。OV_{DD}の範囲は1.71V～5.25Vです。この電源の公称値は、ホストのインターフェースと同じ電源電圧に設定されます(1.8V、2.5V、3.3V、または5V)。OV_{DD}ピンは、0.1μFのコンデンサを使ってGNDにバイパスします。

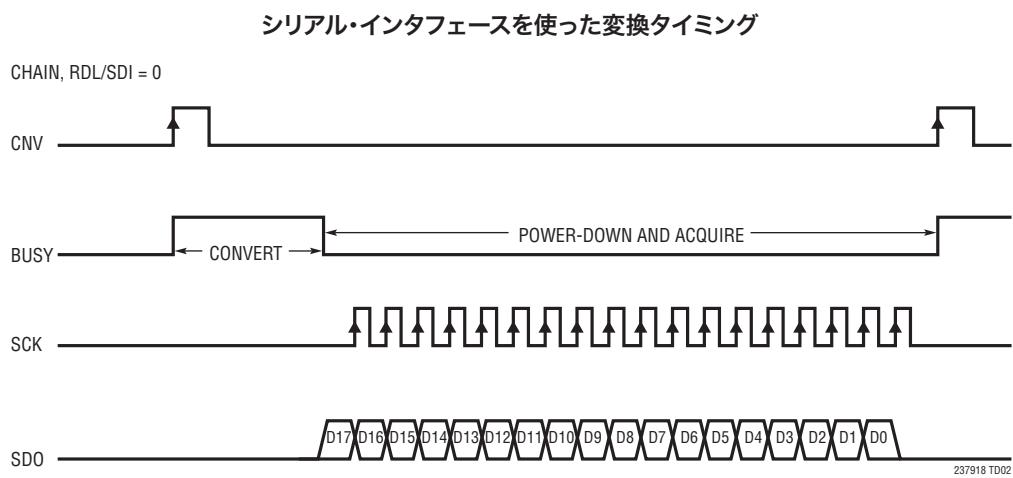
GND(露出パッド・ピン17、DFNパッケージのみ) : グランド。露出パッドはグランド・プレーンに直接半田付けする必要があります。

機能ブロック図



237918fa

タイミング図



アプリケーション情報

概要

LTC2379-18は低ノイズ、低消費電力の高速18ビット逐次比較レジスタ(SAR)ADCです。単一2.5V電源で動作するとき、LTC2379-18は2.5V～5.1Vの範囲のV_{REF}に対して完全差動入力範囲が±V_{REF}と広く柔軟性が高いので、大きなダイナミックレンジを必要とする高性能アプリケーションに最適です。LTC2379-18は最大±2LSBのINLと101.2dBのSNRを達成し、18ビット分解能でミッシング・コードはありません。

サイクル待ち時間がなく、スループットが1.6Mspsと高速なので、様々な高速アプリケーションに最適です。内部発振器が変換時間を設定するので、外部のタイミングの問題が緩和されます。LTC2379-18は1.6Mspsでわずか18mWしか消費しませんが、自動パワーダウン機能を備えており、アクティブでない期間の電力損失がさらに減少します。

LTC2379-18は独自のデジタル利得圧縮(DGC)機能を備えており、ドライバ・アンプの負電源がなくてもADCのフル分解能を維持します。この機能をイネーブルすると、ADCは、ゼロスケール・コードを0Vから0.1•V_{REF}に、フルスケール・コードをV_{REF}から0.9•V_{REF}にマップするデジタル・スケール調整を行います。5Vの標準的リファレンス電圧の場合、フルスケールの入力電圧範囲は0.5V～4.5Vとなり、適切な空き高で単一5.5V電源からドライバ・アンプに給電できます。

コンバータの動作

LTC2379-18は2フェーズで動作します。収集フェーズでは、差動アナログ入力電圧をサンプリングするために、IN⁺ピンとIN⁻ピンに電荷再配分コンデンサD/Aコンバータ(CDAC)が接続されます。CNVピンの立ち上がりエッジにより変換が開始されます。変換フェーズでは、18ビットCDACが逐次比較アルゴリズムを通じてシーケンス制御され、差動コンパレータを使用してサンプル入力とリファレンス電圧のバイナリ加重した部分(例:V_{REF}/2、V_{REF}/4...V_{REF}/262144)を効率的に比較します。変換の最後には、CDACの出力はサンプリングされたアナログ入力に近似します。次に、ADC制御ロジックが、シリアル転送用の18ビット・デジタル出力コードを準備します。

伝達関数

LTC2379-18は2×REFのフルスケール電圧を2¹⁸レベルにデジタル化するので、REF = 5Vでは1LSBの大きさは38μVになります。理想的な伝達関数を図2に示します。出力データは2の補数形式です。

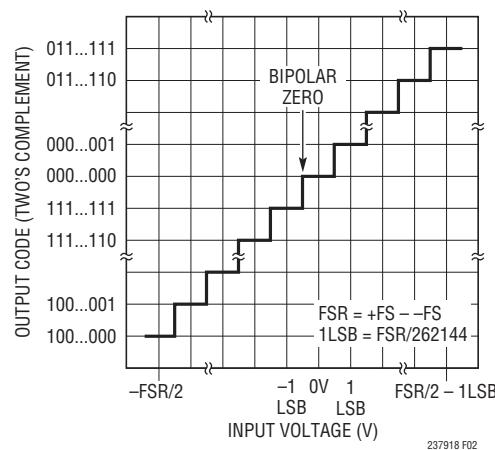


図2. LTC2379-18の伝達関数

アナログ入力

LTC2379-18のアナログ入力は、デジタル化可能な信号振幅をできるだけ大きくするために完全差動となっています。このアナログ入力は、図3に示す等価回路によってモデル化できます。入力のダイオードはESD保護機能を提供します。収集フェーズの各入力には、直列に接続されたサンプリング・スイッチのオン抵抗40Ω(R_{ON})とサンプリングCDACの容量約45pF(C_{IN})があります。両方の入力に共通する不要な信号は、ADCの同相除去によって減少します。収集の間にC_{IN}コンデンサを充電するとき、入力に電流スパイクが流れます。変換時にアナログ入力に流れるのはわずかなリーク電流だけです。

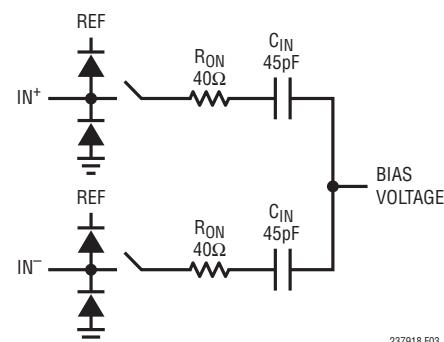


図3. LTC2379-18の差動アナログ入力の等価回路

アプリケーション情報

入力ドライブ回路

低インピーダンスのソースは、利得誤差なしに、LTC2379-18の高インピーダンス入力を直接ドライブすることができます。高インピーダンス・ソースは、収集時のセトリング時間を最小にするためとADCの歪み性能を最適化するために、バッファする必要があります。収集を開始するときADCの入力に電流スパイクが流れるので、DC入力であっても、セトリング時間の最小化が重要です。

最良の性能を得るには、バッファ・アンプを使用してLTC2379-18のアナログ入力をドライブする必要があります。このアンプは出力インピーダンスを低くして、収集時にアナログ信号を高速でセトリングさせます。また、このアンプは、信号源を、ADCの入力に流れる電流スパイクから絶縁します。

入力フィルタリング

バッファ・アンプと信号源のノイズと歪みはADCのノイズと歪みに加わるので、これらについても考慮しなければなりません。ノイズの多い入力信号は、バッファ・アンプの入力の前で適切なフィルタを使ってノイズを最小に抑える必要があります。多くのアプリケーションでは、図4に示されている簡単な1ポールのRCローパス・フィルタ(LPF1)で十分です。

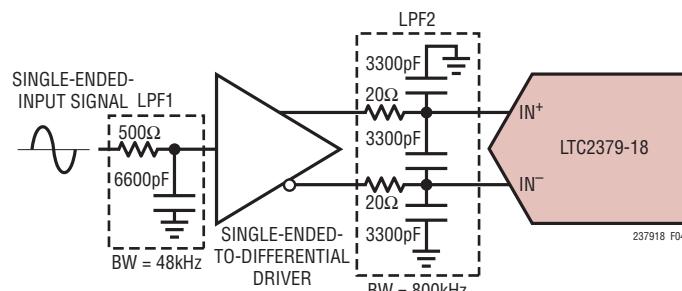


図4. 入力信号チェーン

LPF2で構成される別のフィルタ・ネットワークをバッファとADCの入力の間に使って、ノイズに対するバッファの影響を最小に抑え、同時にサンプリング過渡変動からバッファに反射される搅乱を最小に抑えます。アナログ入力のRC時定数が大きいと、アナログ入力のセトリング時間が長くなります。したがって、LPF2はLPF1より広い帯域幅を必要とします。ノイズ密度の低いバッファ・アンプを選択して、SNRの劣化を最小に抑える必要があります。

RCフィルタのコンデンサと抵抗は歪みを大きくする可能性があるので、これらの部品は高品質のものを使用します。NPOタイプやシルバーマイカ・タイプの誘電体コンデンサはすぐれた直線性を示します。表面実装カーボン抵抗は、自己発熱や半田工程で生じる損傷により歪みを生じることがあります。表面実装金属皮膜抵抗は、両方の問題に対してはるかに耐性があります。

シングルエンドから差動への変換

シングルエンド入力信号の場合、LTC2379-18の入力の差動信号を生成するためにシングルエンドから差動への変換回路を使用する必要があります。シングルエンドから差動への変換を行うには、LT6350 ADCドライバを推奨します。LT6350は柔軟性が高く、様々な振幅のシングルエンド信号をLTC2379-18の±5Vの差動入力範囲に変換するように構成可能です。LT6350はHグレードでも供給されており、LTC2379-18の動作温度を125°Cまで拡張します。

0V～5Vのシングルエンド入力信号を変換するのに使用されているLT6350を図5aに示します。この場合、最初のアンプはユニティゲインのバッファとして構成されており、シングルエンド入力信号はアンプの高インピーダンス入力を直接ドライブします。図5bのFFTに示されているように、LT6350は、LTC2379-18がデータシートで規定されている全性能をほぼ実現するようにドライブします。

LT6350は、デジタル化可能な信号振幅をできるだけ大きくするために、グランド以下まで振幅する大きな真のバイポーラ信号をバッファして、LTC2379-18の±5Vの差動入力範囲に変換するのにも使用することができます。±10Vの真のバイポーラ信号を変換するのに使用されているLT6350を図6aに示します。この場合、最初のアンプは反転アンプとして構成されており、入力信号を減衰、レベルシフトして、LTC2379-18の入力範囲である0V～5Vに変換します。反転アンプ構成では、シングルエンド入力信号源は最初のアンプの高インピーダンス入力を直接ドライブすることはありません。代わりに、入力インピーダンスは抵抗 R_{IN} によって設定されます。 R_{IN} は、信号源のソース・インピーダンスに基づいて、注意して選択する必要があります。 R_{IN} の値が高いと、システムとしてのLT6350とLTC2379-18のノイズと歪みの両方が劣化する傾向があります。

アプリケーション情報

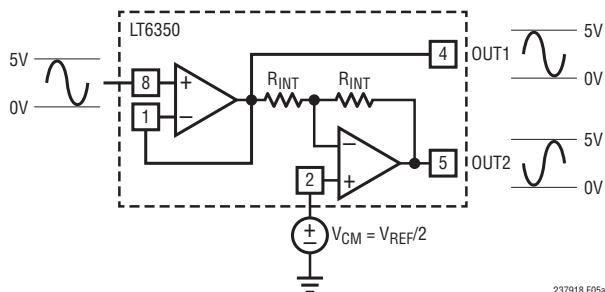


図5a. 0V～5Vのシングルエンド信号を±5Vの差動入力信号に変換するLT6350

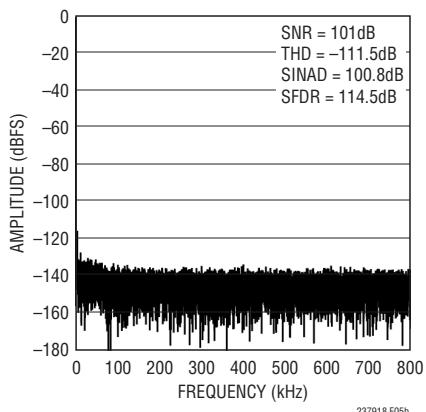


図5b. 図5aに示されている回路の32kポイントのFFTプロット($f_{IN} = 2\text{kHz}$)

必要な減衰を行い、最初のアンプの入力インピーダンスのバランスを維持するには、R1、R2、R3、R4を、 R_{IN} との関係で選択する必要があります。この構成の R_{IN} 、R1、R2、R3およびR4のいくつかの値に対するSNRとTHDを表1に示します。図6aに示されているようにLT6350を使用したときのFFTを図6bに示します。

表1. ±10Vのシングルエンド入力信号のSNRおよびTHDと R_{IN}

R_{IN} (Ω)	R1 (Ω)	R2 (Ω)	R3 (Ω)	R4 (Ω)	SNR (dB)	THD (dB)
2k	499	499	2k	402	100.8	-99
10k	2.49k	2.49k	10k	2k	100.5	-94
100k	24.9k	24.9k	100k	20k	94.8	-96

完全差動入力

LTC2379-18の歪み特性を最大限に生かすには、LT6203を図7に示すような2つのユニティゲインのバッファとして構成したものを通して低歪みの完全差動信号源から駆動すると、データシートで規定されているTHD仕様である-120dBが得られます。

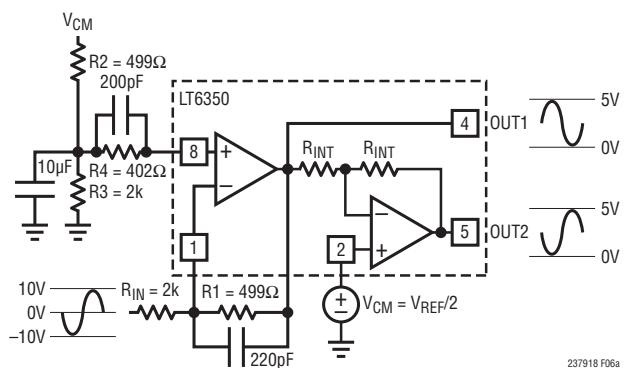


図6a. ±10Vのシングルエンド信号を±5Vの差動入力信号に変換するLT6350

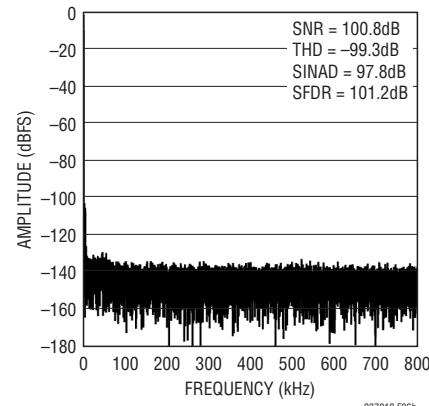


図6b. 図6aに示されている回路の32kポイントのFFTプロット($f_{IN} = 2\text{kHz}$)

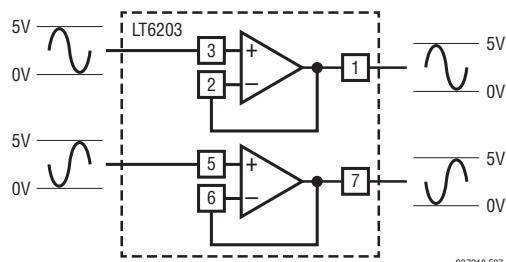


図7. 完全差動信号源をバッファするLT6203

デジタル利得圧縮

LTC2379-18はデジタル利得圧縮(DGC)機能を備えており、フルスケールの入力振幅を $\pm V_{REF}$ アノログ入力範囲の10%～90%に定めます。デジタル利得圧縮機能をイネーブルするには、REF/DGCピンを“L”にします。この機能のため各入力振幅は図8に示すように0.5V～4.5Vとなりますので、LT6350を单一

アプリケーション情報

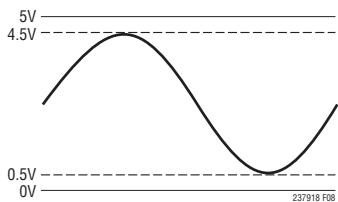


図8. 利得圧縮機能をイネーブルした場合の LTC2379 の入力振幅

の+5.5V電源で動作させることができます。LT6350には正電源が1つあれば済むので、システム全体で一層の節電になります。

デジタル利得圧縮機能がイネーブルされているとき、LT6350が $\pm 10V$ の真のバイポーラ入力信号を受け取り、その信号をLTC2379-18の狭められた入力範囲まで減衰させてレベルシフトするように構成する方法を図9aに示します。デジタル利得圧縮をイネーブルしたLTC2379-18をLT6350によってドライブした場合のFFTプロットを図9bに示します。

ADCのリファレンス

LTC2379-18はその入力範囲を定めるのに外部リファレンスを必要とします。このADCのデータシートで規定されている性能を完全に実現するには、低ノイズ、低温度ドリフトのリファレンスが不可欠です。リニアテクノロジーは多くのアプリケーションの要求を満たすように設計された高性能リファレンスの品揃えを提供しています。LTC6655-5は小型、低消費電力、高精度なので、LTC2379-18と一緒に使用するのに特に適しています。LTC6655-5の初期精度は0.025% (最大)、温度係数は2ppm/ $^{\circ}\text{C}$ (最大)で、高精度アプリケーションに適しています。LTC6655-5はHグレードの温度範囲で完全に規定されており、LTC2379-18の最大125 $^{\circ}\text{C}$ の拡張温度範囲での動作を補完します。47 μF のセラミック・コンデンサ(X5R、0805のサイズ)をREFピンの近くに配置して、LTC6655-5をバイパスすることを推奨します。

LTC2379-18のREFピンには、各変換サイクルの間47 μF のバイパス・コンデンサから電荷(Q_{CONV})が流れます。リファレンスはこの電荷をDC電流($I_{\text{REF}} = Q_{\text{CONV}}/t_{\text{CYC}}$)で補充します。REFピンのDC電流(I_{REF})はサンプリング・レートと出力コードに依存します。LTC2379-18を使って信号を一定のレートで連続的にサンプリングする場合、LTC6655-5は全コード範囲でリファレンス電圧の偏差を0.5LSB未満に保ちます。

アイドル時には、LTC2379-18のREFピンには微小なリーク電流(1 μA 未満)が流れるだけです。図10に示すように、長時間のアイドル状態の後、バースト状にサンプリングされるアプリケーションでは、 I_{REF} は短時間で約0 μA から最大1.3mA

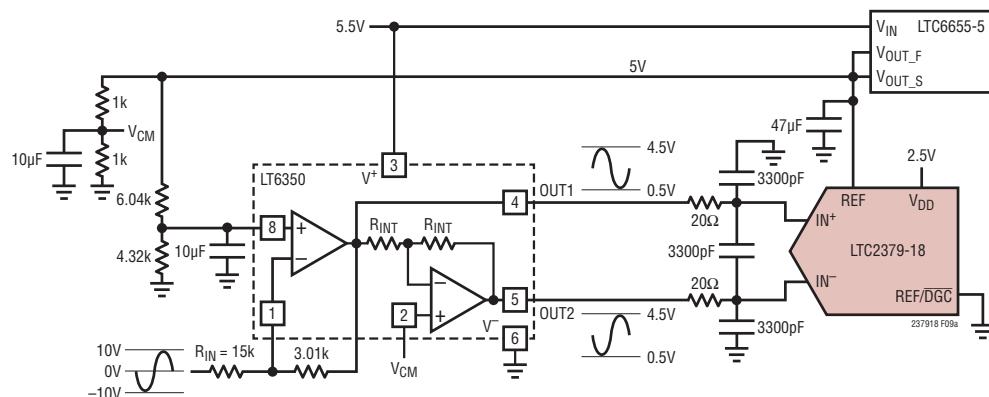


図9a LTC2379-18のデジタル利得圧縮機能がイネーブルされているとき、 $\pm 10V$ の入力信号を受け取り、単一5.5V電源で動作するように構成されたLT6350

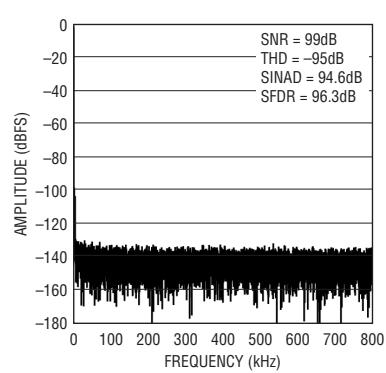


図9b. 図9aに示されている回路の32kポイントのFFTプロット ($f_{\text{IN}} = 2\text{kHz}$)

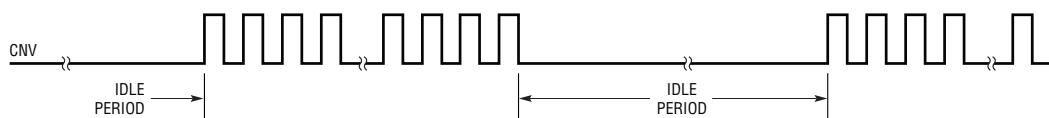


図10. バースト・サンプリングを示すCNVの波形

237918fa

アプリケーション情報

(1.6Msps)になります。このDC電流のステップによりリファレンスの過渡応答がトリガれます。リファレンスの出力電圧のどんな偏差も出力コードの精度に影響を与えるので、この過渡応答を考慮する必要があります。リファレンスの過渡応答が重要なアプリケーションでは、高速でセトリングする LTC6655-5 リファレンスを推奨します。

ダイナミック性能

ADCの定格スループットでの周波数応答、歪み、およびノイズをテストするには、高速フーリエ変換(FFT)の手法が使われます。低歪みの正弦波を与えてそのデジタル出力をFFTアルゴリズムを用いて解析することにより、基本波の外側の周波数に関してADCのスペクトルの内容を調べることができます。LTC2379-18のAC歪みとノイズの限界値は、保証されたテスト済みの値です。

信号対ノイズ+歪み比(SINAD)

信号対ノイズ+歪み比(SINAD)は、基本入力周波数のRMS振幅とADCの出力の他のすべての周波数成分のRMS振幅の比です。出力の帯域は、DCより高くサンプリング周波数の半分より低い周波数に制限されます。図11は、LTC2379-18が2kHzの入力、1.6MHzのサンプリング・レートで101dBの標準SINADを達成していることを示しています。

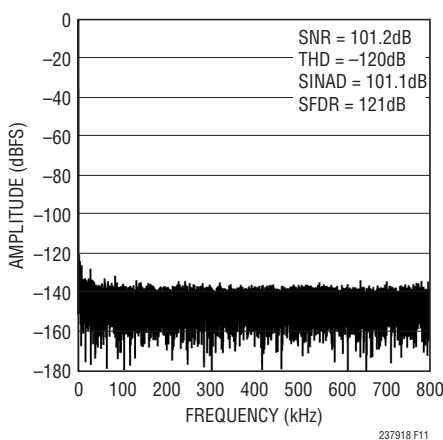


図11. LTC2379-18の32kポイントのFFT($f_{IN} = 2\text{kHz}$)

信号対ノイズ比(SNR)

信号対ノイズ比(SNR)は、基本入力周波数のRMS振幅と、最初の5つの高調波とDCを除く他のすべての周波数成分のRMS振幅の比です。図11は、LTC2379-18が2kHzの入力、1.6MHzのサンプリング・レートで101.2dBの標準SNRを達成していることを示しています。

全高調波歪み(THD)

全高調波歪み(THD)は、入力信号のすべての高調波の二乗和平方根と基本波のRMS値との比です。帯域外高調波は、DCとサンプリング周波数の半分($f_{SMPL}/2$)の間の周波数帯域でエイリアスを生じます。THDは次のように表されます。

$$\text{THD} = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots + V_N^2}}{V_1}$$

ここで、 V_1 は基本波のRMS振幅で、 $V_2 \sim V_N$ は2次～N次の高調波の振幅です。

電力に関する検討事項

LTC2379-18は2つの電源ピンを備えています。2.5V電源(V_{DD})とデジタル入力/出力インターフェースの電源(OV_{DD})です。柔軟性の高い OV_{DD} 電源により、LTC2379-18は、2.5Vと3.3Vのシステムを含む、1.8V～5Vで動作するどんなデジタル・ロジックとも通信することができます。

電源シーケンス制御

LTC2379-18には電源シーケンス制御に関する特別な要件はありません。「絶対最大定格」のセクションに記載されている最大電圧の関係を遵守するよう注意する必要があります。LTC2379-18はパワーオン・リセット(POR)回路を備えており、最初のパワーオン時、または電源電圧が1Vを下回ったときに常にLTC2379-18をリセットします。電源電圧が公称電源電圧範囲に戻ると、PORはADCを再度初期化します。再初期化の期間が確実に終了するように、PORイベントの20μs後ま

アプリケーション情報

では変換を開始しないようにします。この時点より前に変換を開始すると、結果が無効になります。

タイミングと制御

CNVのタイミング

LTC2379-18の変換はCNVによって制御されます。CNVの立ち上がりエッジで変換が開始され、LTC2379-18がパワーアップします。変換が開始されると、その変換が完了するまでは変換を再度開始することはできません。最適な性能を得るには、CNVをクリーンな低ジッタ信号でドライブすることが求められます。コンバータの状態はBUSY出力で示され、変換の進行中はこの出力が“H”に保たれます。デジタル化された結果にエラーが生じないようにするには、CNVのどんな追加の遷移も、変換開始後40ns以内または変換完了後に生じるようにします。変換が完了すると、LTC2379-18はパワーダウンして入力信号の収集を開始します。

内部変換クロック

LTC2379-18には内部クロックが備わっており、412nsの最大変換時間を達成するように調整されています。最小データ収集時間200nsであり、外部調整なしに、1.6Mspsのスループット性能が保証されています。

自動パワーダウン

LTC2379-18は変換完了後自動的にパワーダウンし、CNVの立ち上がりエッジで新しい変換が開始されるとパワーアップします。パワーダウンの間に、最後の変換のデータをクロックアウトすることができます。パワーダウンの間の電力損失を最小に抑えるには、SDOをディスエーブルし、SCKをオフします。自動パワーダウン機能により、サンプリング周波数が減少するのに伴って、LTC2379-18の電力損失が減少します。電力が消費されるのは変換中だけなので、サンプリング・レートが低いほど、変換サイクル(t_{CYC})の大きな部分でパワーダウン状

態に留まることができます、そのため平均電力損失は図12に示すようにサンプリング・レートに比例して減少します。

デジタル・インターフェース

LTC2379-18はシリアル・デジタル・インターフェースを備えています。柔軟性の高いOV_{DD}電源により、LTC2379-18は、2.5Vと3.3Vのシステムを含む、1.8V～5Vで動作するどんなデジタル・ロジックとも通信することができます。

SDOがイネーブルされているとき、外部クロックがSCKピンに与えられると、シリアル出力データがSDOピンからクロックアウトされます。変換後にデータをクロックアウトすると、最良の性能が得られます。少なくとも100MHzのシフトクロック周波数では、1.6Mspsのスループットが達成されます。シリアル出力データはSCKの立ち上がりエッジで状態を変え、SCKの立ち下がりエッジまたは次の立ち上がりエッジで捕捉することができます。D17はSCKの最初の立ち上がりエッジまで有効なまま保たれます。

LTC2379-18のシリアル・インターフェースはシンプルで使うのが簡単です。以下のセクションでは、LTC2379-18の動作について説明します。単一のADCが使用されているか、それとも複数のADCがSPIバスを共有しているか、またはデイベーチューン接続されているかにより、いくつかのモードが用意されています。

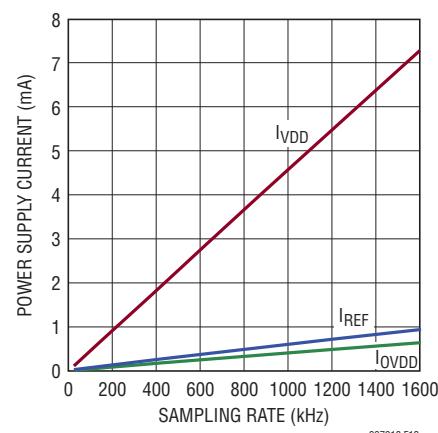


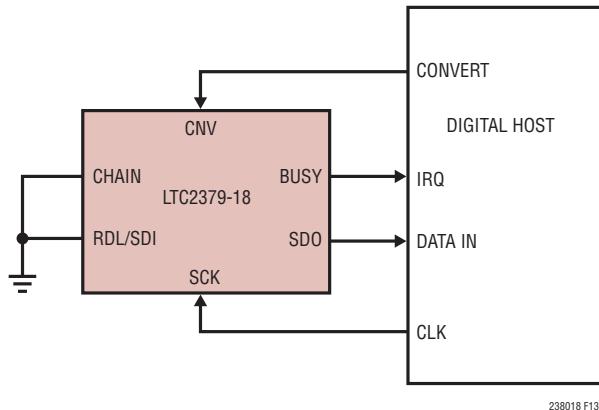
図12. LTC2379-18の電源電流とサンプリング・レート

タイミング図

通常モード、單一デバイス

CHAIN = 0 のとき、LTC2379-18 は通常モードで動作します。通常モードでは、RDL/SDI はシリアル・データ出力ピン SDO をイネーブルまたはディスエーブルします。RDL/SDI が “H” だと、SDO は高インピーダンスになります。RDL/SDI が “L” だと、SDO はドライブされます。

CHAIN と RDL/SDI がグランドに接続されている状態で通常モードで動作している単一の LTC2379-18 を図 13 に示します。RDL/SDI が接地されると、SDO はイネーブルされ、新しい変換データの MSB (D17) が BUSY の立ち下がりエッジで利用可能になります。これが LTC2379-18 を動作させる最も簡単な方法です。



238018 F13a

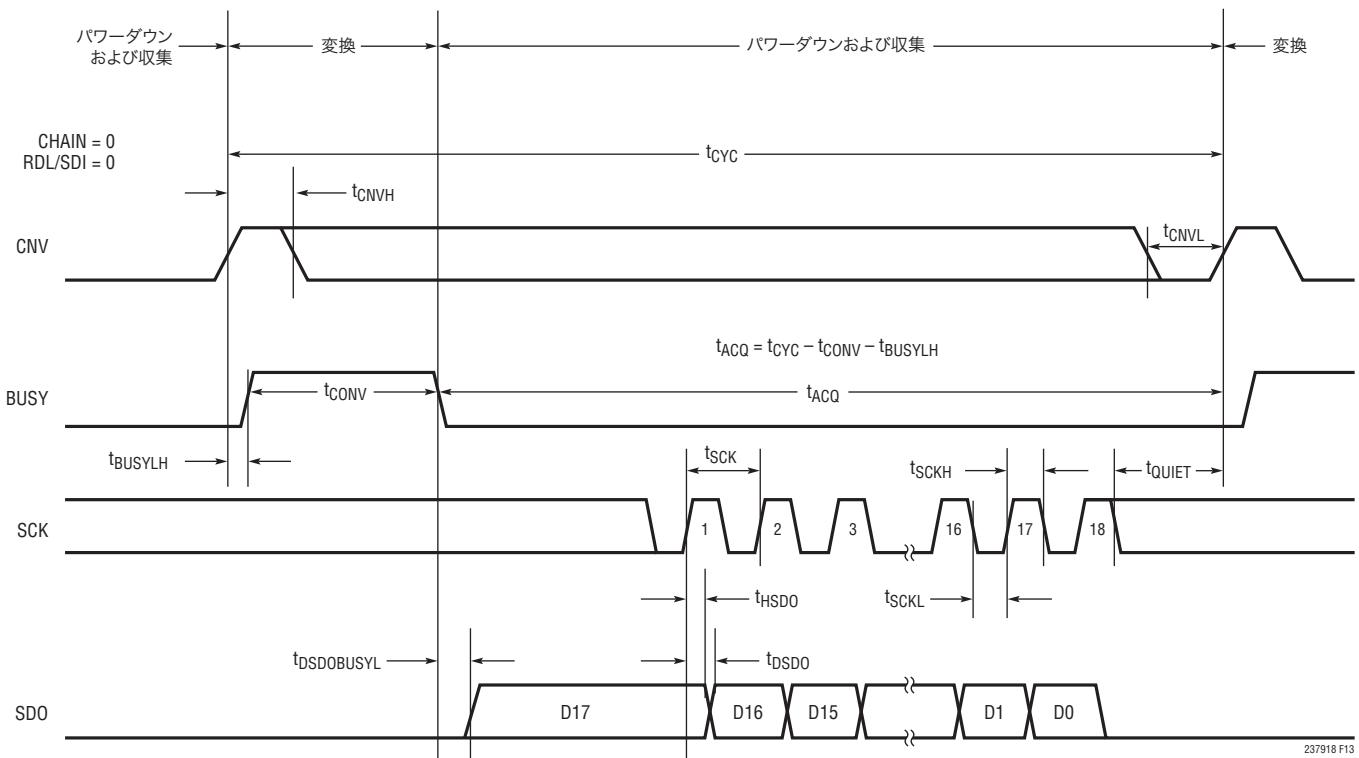


図 13. 1 個の LTC2379-18 を通常モードで使用

タイミング図

通常モード、複数デバイス

CNV、SCK および SDO を共有して、通常モード (CHAIN = 0) で動作している複数の LTC2379-18 デバイスを図 14 に示します。CNV、SCK および SDO を共有することにより、複数の ADC を並列で動作させるのに必要な信号数が減少します。SDO が共有されているので、バスの競合を防ぐため、各 ADC

の RDL/SDI 入力を一度に 1 個の LTC2379-18 だけが SDO をドライブできるようにする必要があります。図 14 に示すように、RDL/SDI 入力はアイドル状態では “H” であり、個別に “L” にして変換と変換の間に各デバイスからデータを読み出します。RDL/SDI を “L” にすると、選択されたデバイスの MSB が SDO に出力されます。

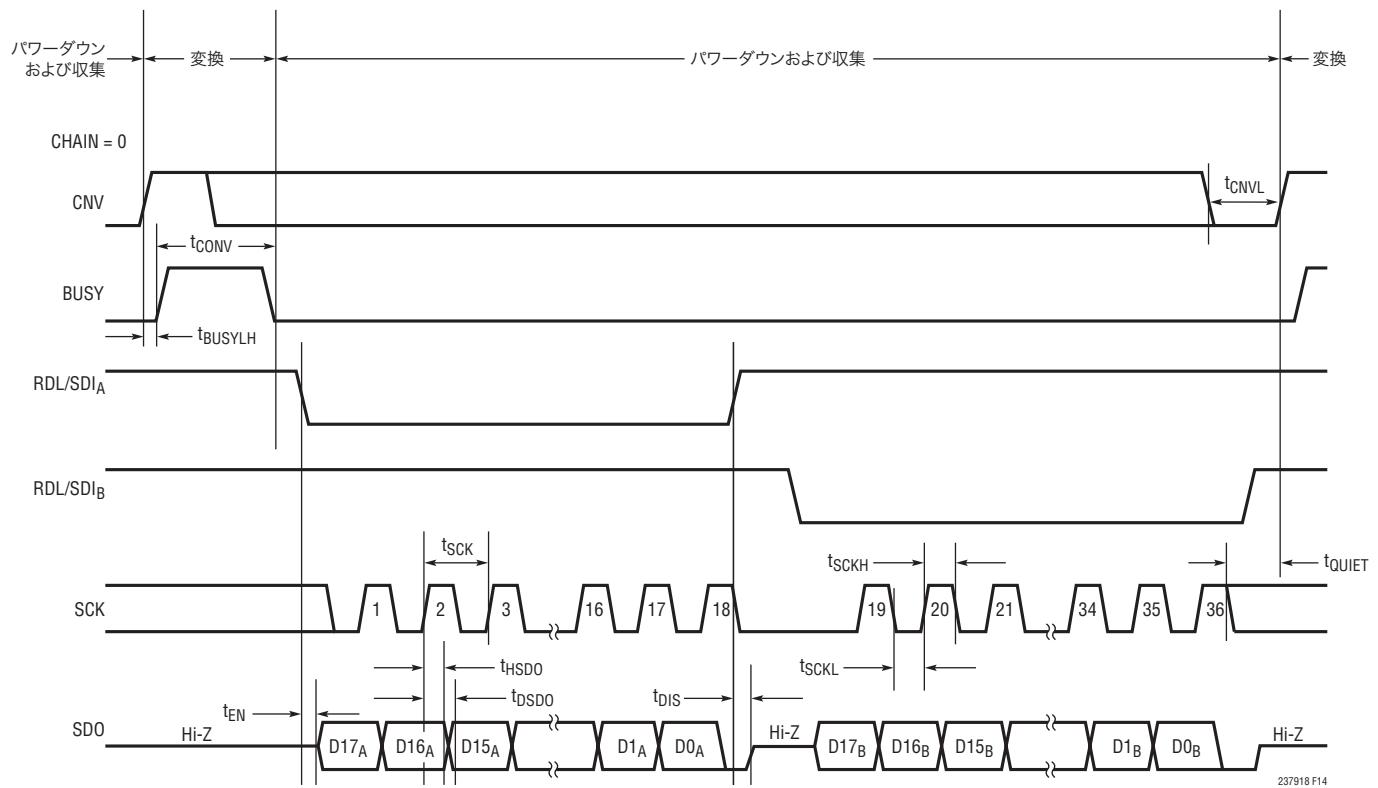
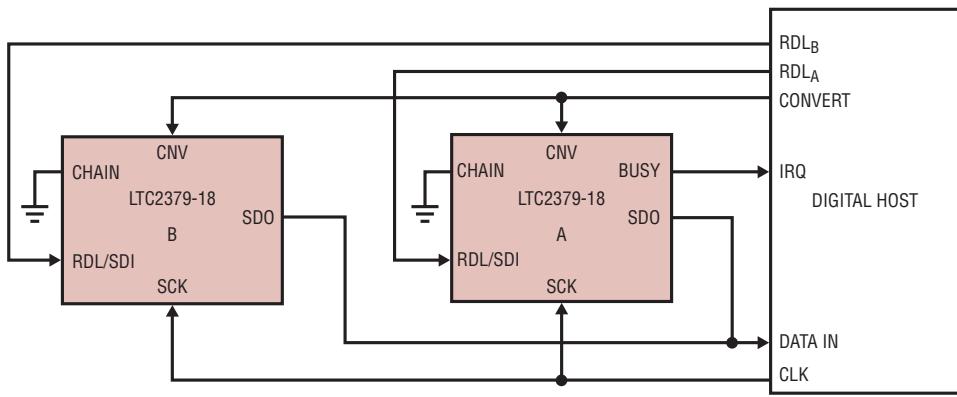


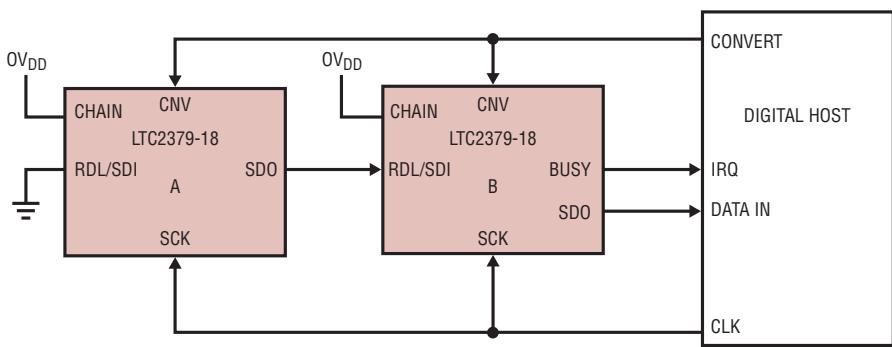
図 14. 複数のデバイスが CNV、SCK および SDO を共有する通常モード

タイミング図

チェーン・モード、複数デバイス

CHAIN = OV_{DD} のとき、LTC2379-18 はチェーン・モードで動作します。チェーン・モードでは、SDO は常にインエーブルされており、RDL/SDI はシリアル・データ入力ビン (SDI) として機能し、別の ADC からのデジタル・チェーン・データ出力を入力することができます。

これは、多数のコンバータにインターフェースするのに必要なライン数がハードウェアの制約によって制限されるアプリケーションに便利です。デジタル・チェーン接続された 2 個のデバイスの例を図 15 に示します。コンバータ A の MSB は、18 SCK サイクル後にコンバータ B の SDO に現れます。コンバータ A の MSB は、最初の SCK の立ち上がりエッジで、コンバータ B の SDI/RDL ピンにクロックインされます。



237918 F15a

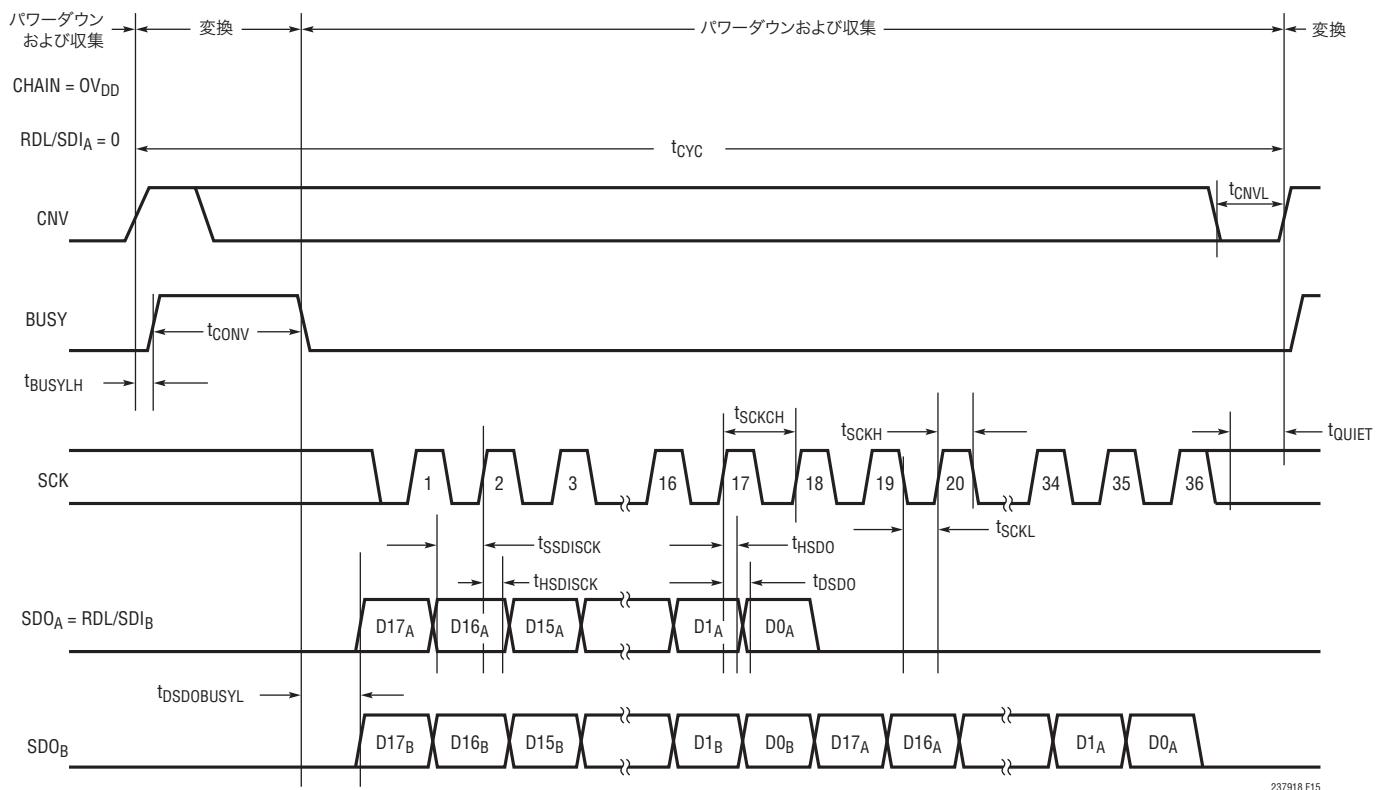


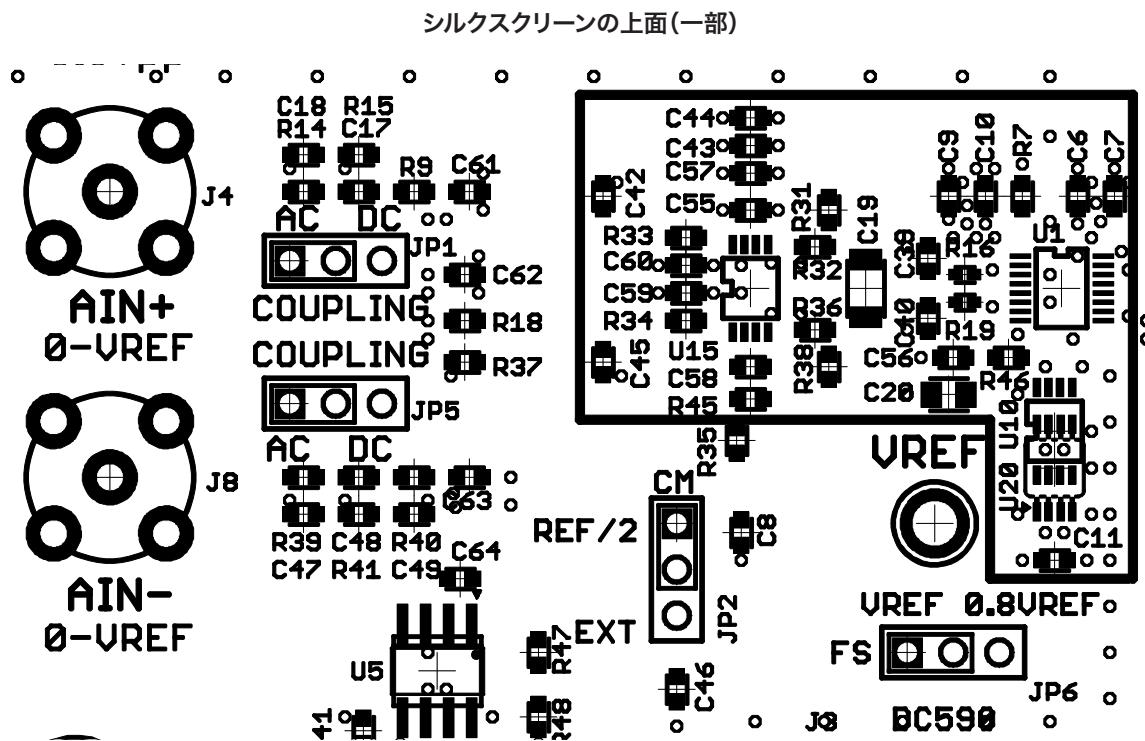
図 15. チェーン・モードのタイミング図

基板のレイアウト

LTC2379-18 から最大限の性能を引き出すには、プリント回路基板を推奨します。プリント回路基板(PCB)のレイアウトでは、デジタル信号ラインとアナログ信号ラインをできるだけ離すようにします。特に、どのデジタル・クロックやデジタル信号も、アナログ信号に沿って配置したり、ADCの下を通りしないでください。

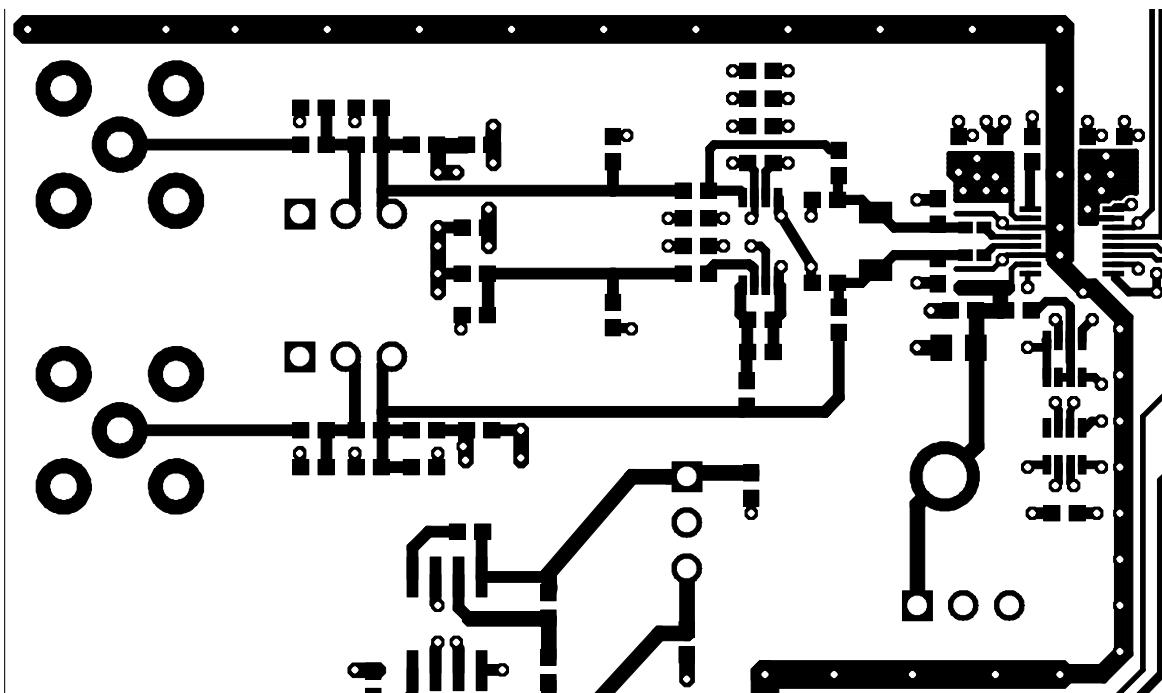
推奨レイアウト

以下に推奨PCBレイアウトの一例を示します。切れ目のない単一のグランド・プレーンを使用します。電源へのバイパス・コンデンサは電源ピンのできるだけ近くに配置します。これらのバイパス・コンデンサの低インピーダンスの共通リターンが、ADCの低ノイズ動作には不可欠です。アナログ入力のトレースはグランドを使ってシールドします。詳細に関しては、LTC2379-18用評価キットDC1783Aを参照してください。

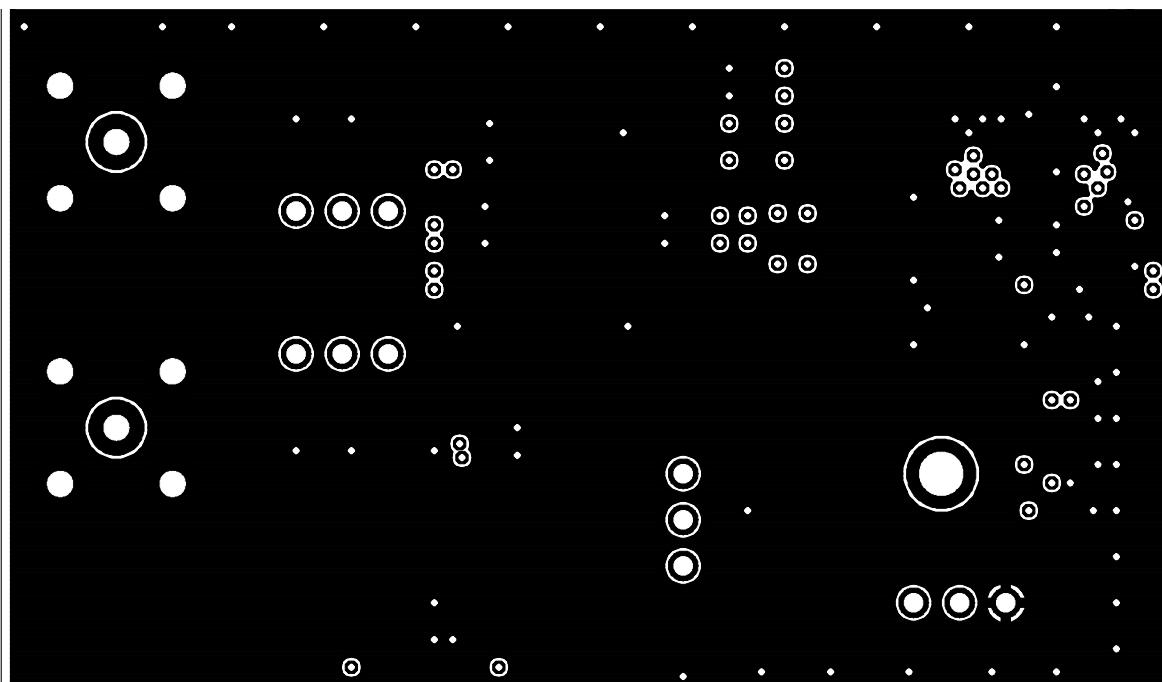


基板のレイアウト

第1層、部品面(一部)

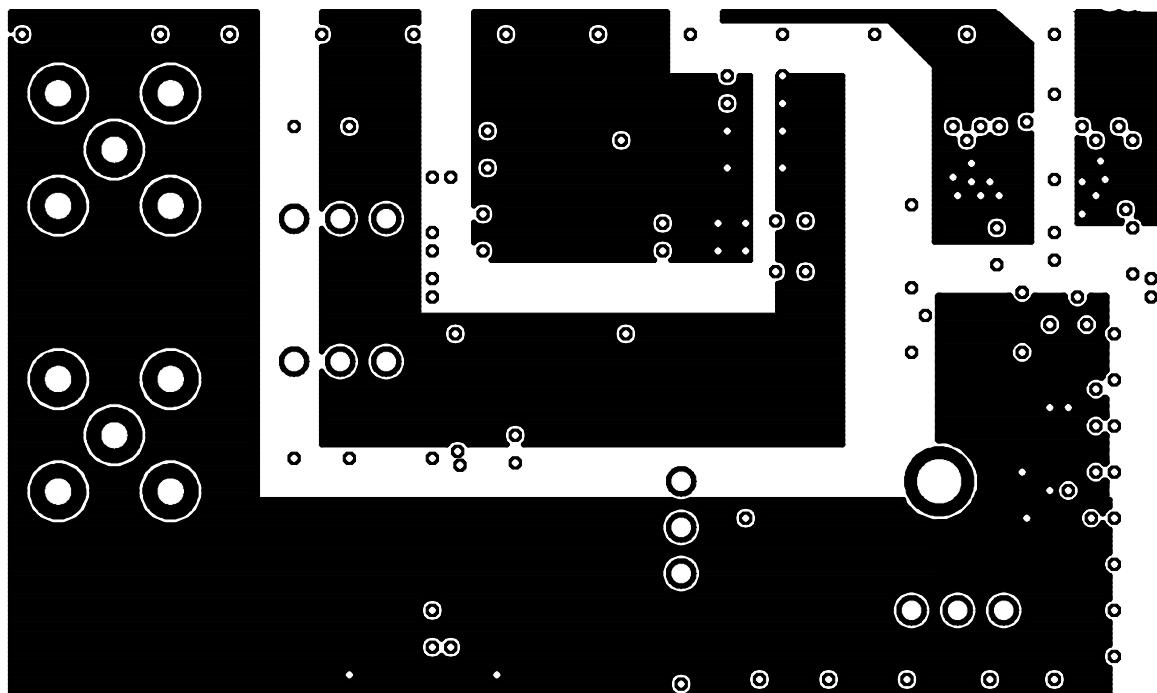


第2層、グランド・プレーン(一部)

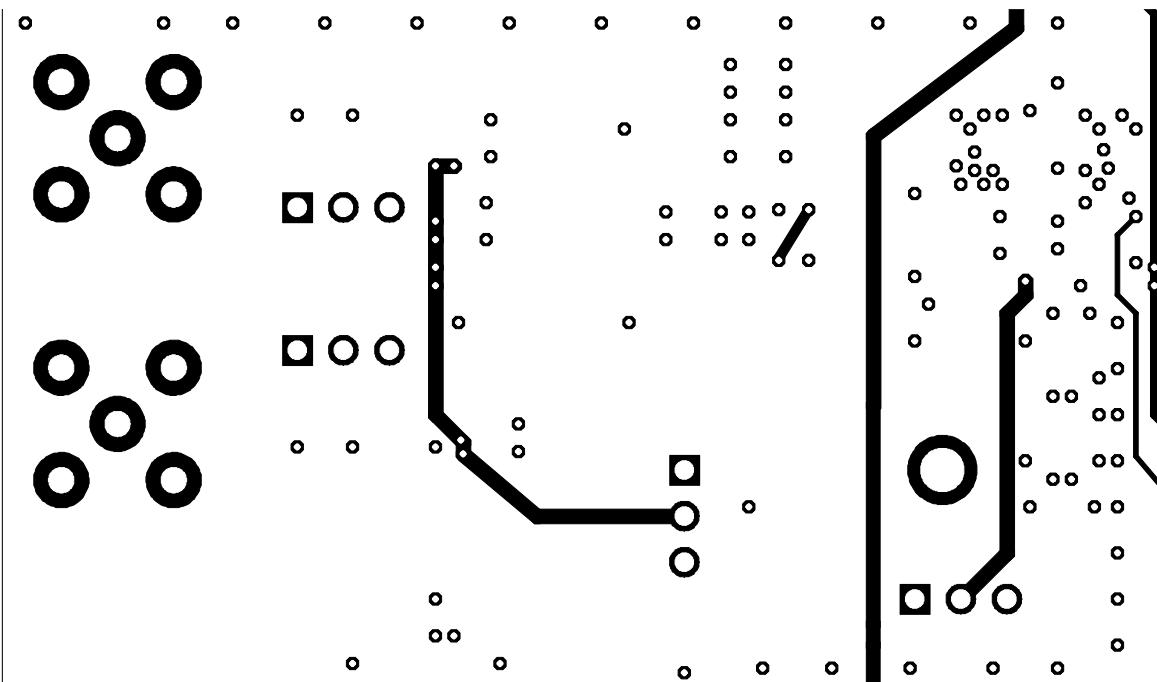


基板のレイアウト

第3層、電源プレーン(一部)

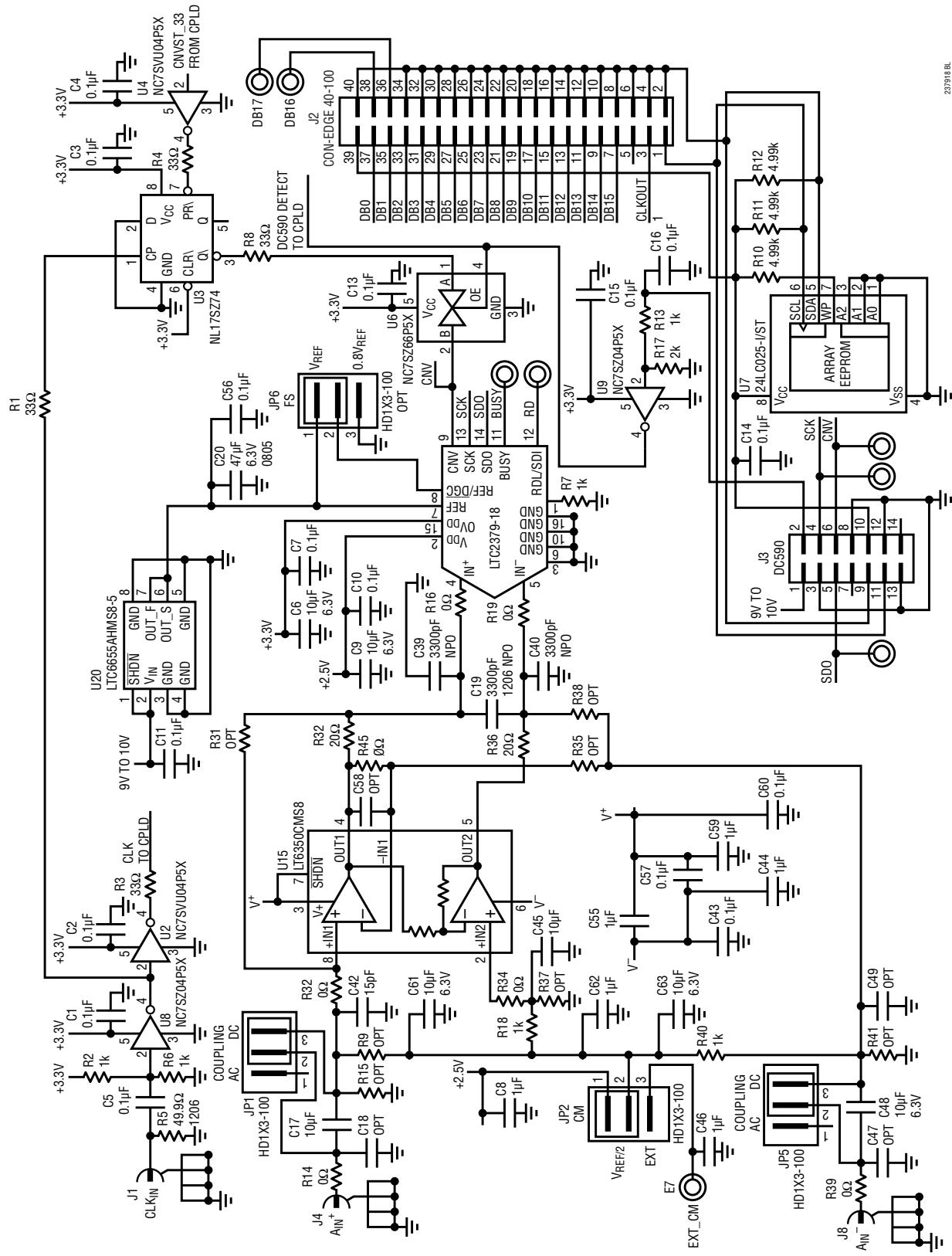


第4層、最下層(一部)



ボードのレイアウト

デモボードの回路図の一部



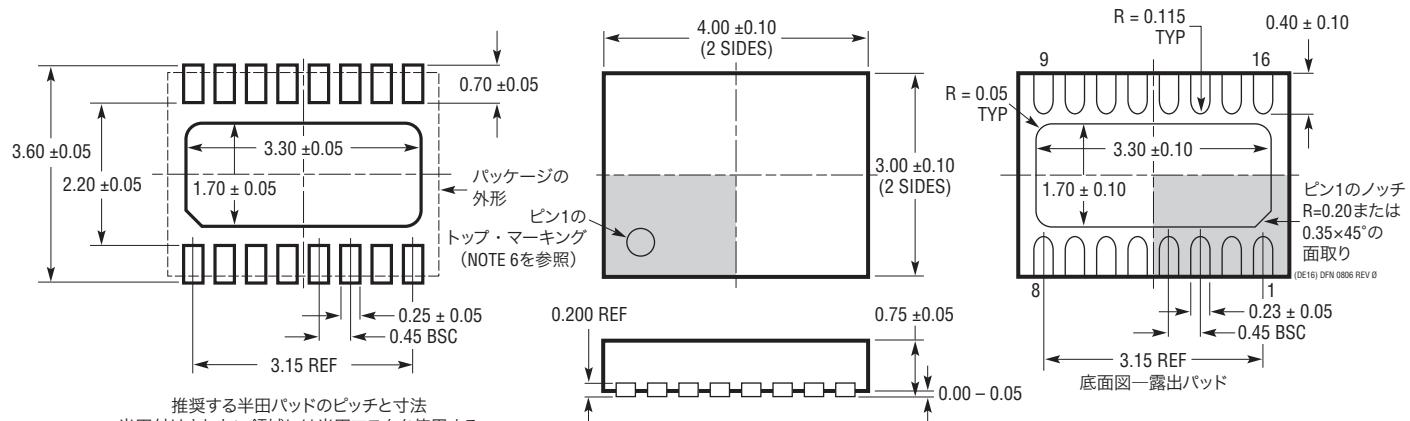
237918 BL

237918fa

パッケージ

最新のパッケージ図面は <http://www.linear-tech.co.jp/design-tools/packaging/> を参照してください。

DEパッケージ
16 ピン・プラスチック DFN (4mm×3mm)
 (Reference LTC DWG # 05-08-1732 Rev Ø)



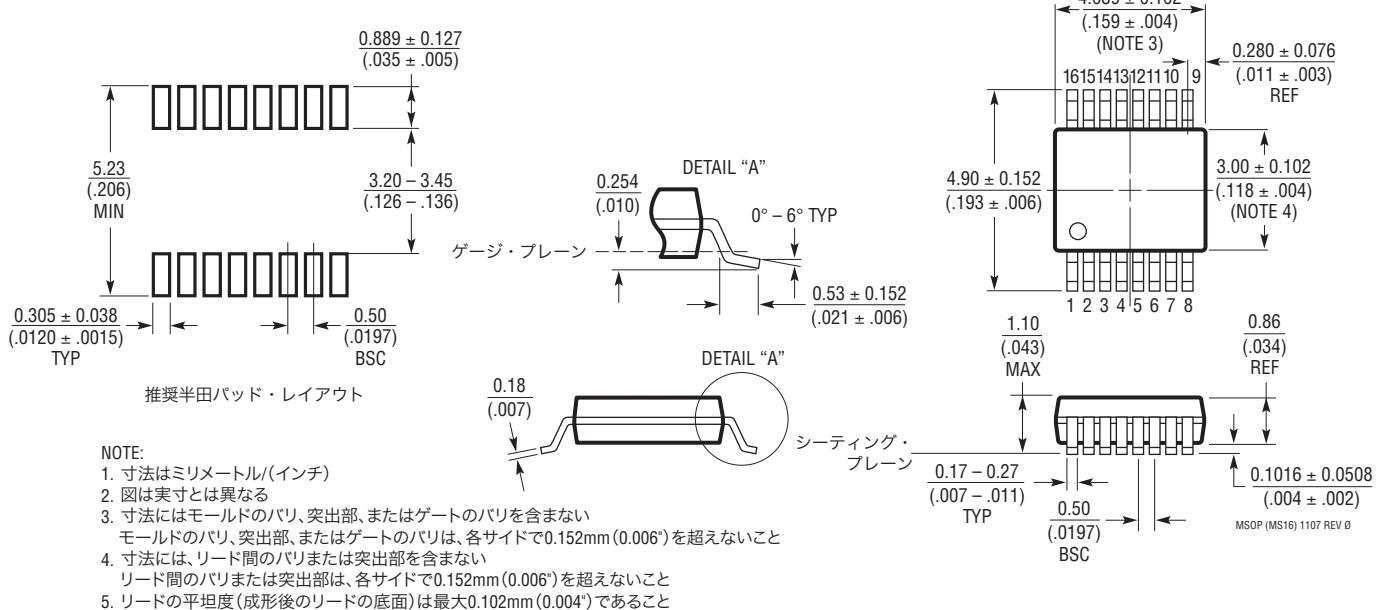
NOTE:

1. 図はJEDECパッケージ・アウトラインMO-229のバージョンのバリエーション(WGED-3)として提案
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

パッケージ

最新のパッケージ図面は <http://www.linear-tech.co.jp/design-tools/packaging/> を参照してください。

MSパッケージ
16ピン・プラスチック MSOP
(Reference LTC DWG # 05-08-1669 Rev Ø)



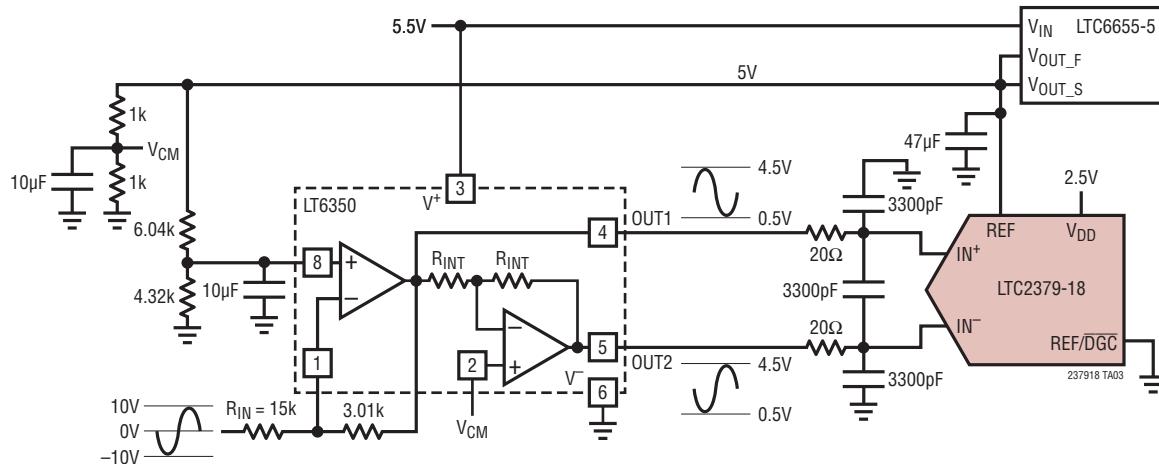
改訂履歴

REV	日付け	概要	ページ番号
A	9/11	DEピン配置の θ_{JA} を更新。 電気的特性、ダイナミック精度、電源要件セクションの使用を更新。 Note 4を更新。 グラフG13と図12を差し替え。 図15を更新 「関連製品」の更新	2 3, 4 5 7, 15 18 26

LTC2379-18

標準的應用例

LTC2379-18のデジタル利得圧縮機能がイネーブルされているとき、 $\pm 10V$ の入力信号を受け取り、
単一 $5.5V$ 電源で動作するように構成されたLT6350



関連製品

製品番号	説明	注釈
ADC		
LTC2378-18/LTC2377-18/ LTC2376-18	18ビット、1Msps/500ksps/250kspsシリアル、 低消費電力ADC	2.5V電源、差動入力、SNR:102dB、入力範囲:±5V、DGC、 MSOP-16および4mm×3mm DFN-16パッケージ
LTC2380-16/LTC2378-16/ LTC2377-16/LTC2376-16	16ビット、2Msps/1Msps/500ksps/250kspsシリアル、 低消費電力ADC	2.5V電源、差動入力、SNR:96.2dB/97dB、入力範囲:±5V、 DGC、MSOP-16および4mm×3mm DFN-16パッケージ
LTC2383-16/LTC2382-16/ LTC2381-16	16ビット、1Msps/500ksps/250kspsシリアル、 低消費電力ADC	2.5V電源、差動入力、SNR:92dB、入力範囲:±2.5V、 MSOP-16および4mm×3mm DFN-16パッケージの ピン互換ファミリ
LTC2393-16/LTC2392-16/ LTC2391-16	16ビット、1Msps/500ksps/250kspsパラレル/ シリアルADC	5V電源、差動入力、SNR:94dB、入力範囲:±4.096V、 7mm×7mm LQFP-48およびQFN-48パッケージの ピン互換ファミリ
LTC2355-14/LTC2356-14	14ビット、3.5MspsシリアルADC	3.3V電源、1チャネル、ユニポーラ/バイポーラ、18mW、 MSOP-10パッケージ

DACS

LTC2757	18ビット、シングル・パラレル SoftSpan™ 電流出力 DAC	INL/DNL:±1LSB、ソフトウェアで選択可能な範囲、7mm×7mm LQFP-48パッケージ
LTC2641	16/14/12ビット、シングル・シリアル電圧出力 DAC	INL/DNL:±1LSB、MSOP-8パッケージ、0V～5V出力
LTC2630	12/10/8ビット、シングル電圧出力DAC	6ピンSC70パッケージ 内部リファレンス INL:±1LSB (12ビット)

リファレンス

LTC6655	バッファ付き、高精度、低ドリフト、 低ノイズ・リファレンス	5V/2.5V、5ppm/ $^{\circ}$ C、ピーク・トゥ・ピーク・ノイズ:0.25ppm、 MSOP-8パッケージ
LTC6652	バッファ付き、高精度、低ドリフト、 低ノイズ・リファレンス	5V/2.5V、5ppm/ $^{\circ}$ C、ピーク・トゥ・ピーク・ノイズ:2.1ppm、 MSOP-8パッケージ

アンプ

LT6350	低ノイズ、シングルエンドから差動へのADCドライバ	レール・トゥ・レールの入力および出力、0.01%へのセトリング時間:240ns
LT6200/LT6200-5/ LT6200-10	165MHz/800MHz/1.6GHz オペアンプ、 ユニティゲイン/AV = 5/AV = 10	低ノイズ電圧: $0.95\text{nV}/\sqrt{\text{Hz}}$ (100kHz)、 低歪み: -80dB (1MHz)、TSOT23-6パッケージ
LT6202/LT6203	シングル/デュアル 100MHz、レール・トゥ・レール 入力/出力、超低ノイズ、低消費電力アンプ	$1.9\text{nV}\sqrt{\text{Hz}}$ 、3mA(最大)、利得帯域幅積: 100MHz
LTC1992	低消費電力、完全差動入出力アンプ/ ドライバ・ファミリ	消費電流: 1mA

237918fa