

SNRが96dBの16ビット、 1.6Msps、8チャンネルSAR A/Dコンバータ

特長

- スループット・レート: 1.6Msps
- 16ビット分解能で欠落コードなし
- 入力範囲を選択可能な8チャンネル・マルチプレクサ
 - 完全差動($\pm 4.096V$)
 - 単極性の疑似差動($0V \sim 4.096V$)
 - 両極性の疑似差動($\pm 2.048V$)
- INL: $\pm 1LSB$ (最大)
- SNR: 96dB (完全差動)/93dB (疑似差動) (標準, $f_{IN} = 1kHz$)
- THD: $-114dB$ (標準, $f_{IN} = 1kHz$)
- プログラム可能なシーケンサ
- デジタル利得の圧縮率を選択可能
- 5V単電源でI/Oの電圧範囲は1.8V~5V
- SPI互換のシリアルI/O
- 2.048Vのリファレンスおよびリファレンス・バッファを内蔵
- パイプライン遅延なし、サイクル待ち時間なし
- 電力損失: 55mW (標準)
- 5mm×5mmの32ピンQFNパッケージ

アプリケーション

- プログラム可能なロジック・コントローラ
- 産業用プロセス制御
- 高速データ収集
- ポータブル機器または小型機器
- ATE (自動試験装置)

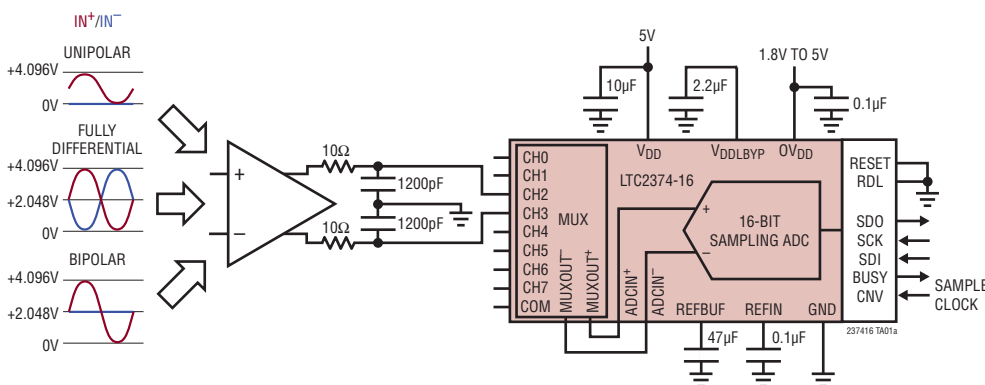
概要

LTC[®]2374-16は、低ノイズの高速8チャンネル16ビット逐次比較レジスタ(SAR) A/Dコンバータです。LTC2374-16は5V単電源で動作し、柔軟に構成可能な低クロストーク、8チャンネル入力マルチプレクサを内蔵しているため、完全差動、単極性の疑似差動、両極性の疑似差動の各アナログ入力範囲をサポートします。LTC2374-16は、全入力電圧範囲で $\pm 1LSB$ のINL(最大)、16ビットで欠落コードなし、および96dB(完全差動)/93dB(疑似差動)のSNR(標準)を実現します。

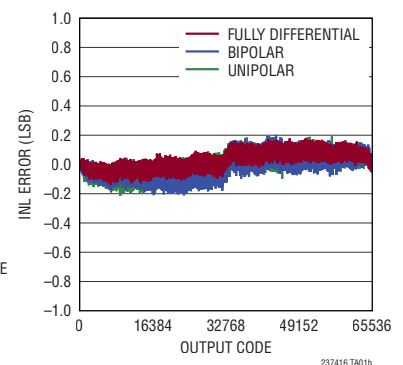
LTC2374-16は、低ドリフト(最大20ppm/°C)の2.048V温度補償リファレンスと、シングルショット動作が可能なリファレンス・バッファを内蔵しています。LTC2374-16は、深さが16のシーケンサを介してプログラム可能な1.8V、2.5V、3.3Vおよび5VのロジックをサポートするSPI互換の高速シリアル・インタフェースも内蔵しています。内部発振器が変換時間を設定するので、外部のタイミングに対する配慮は少なく済みます。LTC2374-16の電力損失はわずか55mWであり、変換と変換の間は自動的にナップ(低消費電力)モードになるので、サンプリング・レートに比例して電力損失が減少します。非活動期間中の消費電力をさらに節減するため、LTC2374-16の消費電力を300 μ Wまで低減するスリープ・モードも備えています。

LT, LT, LTC, LTM, Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。SoftSpan はリニアテクノロジー社の商標です。その他の商標の所有権は、いずれもそれぞれの所有者に帰属します。7705765, 7961132, 8319673 を含む米国特許によって保護されています。

標準的応用例



積分非直線性と出力コード



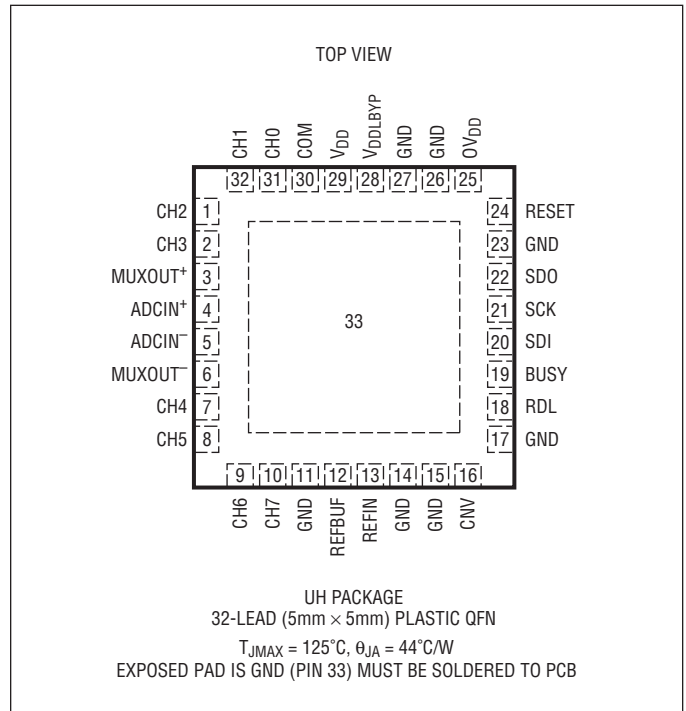
LTC2374-16

絶対最大定格

(Note 1, 2)

電源電圧 (V _{DD})6V
電源電圧 (OV _{DD})6V
アナログ入力電圧 (Note 3)	
CH0 ~ CH7, COM (GND - 0.3V) ~ (V _{DD} + 0.3V)
REFBUF (GND - 0.3V) ~ (V _{DD} + 0.3V)
REFIN2.8V
デジタル入力電圧	
(Note 3) (GND - 0.3V) ~ (OV _{DD} + 0.3V)
デジタル出力電圧	
(Note 3) (GND - 0.3V) ~ (OV _{DD} + 0.3V)
電力損失 500mW
動作温度範囲	
LTC2374C 0°C ~ 70°C
LTC2374I -40°C ~ 85°C
保存温度範囲 -65°C ~ 150°C

ピン配置



発注情報 <http://www.linear-tech.co.jp/product/LTC2374-16#orderinfo>

無鉛仕上げ	テープ・アンド・リール	製品マーキング*	パッケージ	温度範囲
LTC2374CUH-16#PBF	LTC2374CUH-16#TRPBF	237416	32-Lead (5mm×5mm) Plastic QFN	0°C to 70°C
LTC2374IUH-16#PBF	LTC2374IUH-16#TRPBF	237416	32-Lead (5mm×5mm) Plastic QFN	-40°C to 85°C

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

一部のパッケージは、指定販売チャネルを通じて、#TRMPBFの接尾辞付きで500単位のリールで供給されます。

電气的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{IN}^+	Absolute Input Range (CH0 to CH7)	(Note 5)	●	-0.1	$V_{REFBUF} + 0.1$	V	
V_{IN}^-	Absolute Input Range (CH0 to CH7, COM)	Fully Differential (Note 5)	●	-0.1	$V_{REFBUF} + 0.1$	V	
		Pseudo-Differential Unipolar (Note 5)	●	-0.1	0	0.1	V
		Pseudo-Differential Bipolar (Note 5)	●	$V_{REFBUF}/2 - 0.1$	$V_{REFBUF}/2$	$V_{REFBUF}/2 + 0.1$	V
$V_{IN}^+ - V_{IN}^-$	Input Differential Voltage Range	Fully Differential	●	$-V_{REFBUF}$	V_{REFBUF}	V	
		Pseudo-Differential Unipolar	●	0	V_{REFBUF}	V	
		Pseudo-Differential Bipolar	●	$-V_{REFBUF}/2$	$V_{REFBUF}/2$	V	
V_{CM}	Common Mode Input Range	Pseudo-Differential Bipolar and Fully Differential (Note 6)	●	$-V_{REFBUF}/2 - 0.1$	$V_{REFBUF}/2 + 0.1$	V	
I_{IN}	Analog Input Leakage Current		●	-1	1	μA	
C_{IN}	Analog Input Capacitance	Sample Mode		75		pF	
		Hold Mode		5		pF	
CMRR	Input Common Mode Rejection Ratio	Fully Differential, $f_{IN} = 800\text{kHz}$		60		dB	
		Pseudo-Differential Unipolar, $f_{IN} = 800\text{kHz}$		55		dB	
		Pseudo-Differential Bipolar, $f_{IN} = 800\text{kHz}$		60		dB	

コンバータの特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
	Resolution		●	16		Bits	
	No Missing Codes		●	16		Bits	
	Transition Noise	Fully Differential		0.3		LSB _{RMS}	
		Pseudo-Differential Unipolar		0.6		LSB _{RMS}	
		Pseudo-Differential Bipolar		0.6		LSB _{RMS}	
INL	Integral Linearity Error	Fully Differential (Note 7)	●	-1	0.1	1	LSB
		Pseudo-Differential Unipolar (Note 7)	●	-1	0.1	1	LSB
		Pseudo-Differential Bipolar (Note 7)	●	-1	0.1	1	LSB
DNL	Differential Linearity Error	Fully Differential (Note 6)	●	-0.5	0.1	0.5	LSB
		Pseudo-Differential Unipolar (Note 6)	●	-0.5	0.1	0.5	LSB
		Pseudo-Differential Bipolar (Note 6)	●	-0.5	0.1	0.5	LSB
ZSE	Zero-Scale Error	Fully Differential (Note 8)	●	-6	± 0.5	6	LSB
		Pseudo-Differential Unipolar (Note 8)	●	-6	± 0.5	6	LSB
		Pseudo-Differential Bipolar (Note 8)	●	-8	± 0.5	8	LSB
	Zero-Scale Error Drift	Fully Differential		1		mLSB/ $^\circ\text{C}$	
Pseudo-Differential Unipolar			2		mLSB/ $^\circ\text{C}$		
Pseudo-Differential Bipolar			2		mLSB/ $^\circ\text{C}$		
	Zero-Scale Error Match	Fully Differential	●	-6	± 0.5	6	LSB
Pseudo-Differential Unipolar		●	-7	± 1	7	LSB	
Pseudo-Differential Bipolar		●	-8	± 1	8	LSB	
FSE	Full-Scale Error	Fully Differential	●	-15	± 2	15	LSB
		REFBUF = 4.096V (REFBUF Overdriven) (Notes 8, 9)	●	-25	± 3	25	LSB
		REFIN = 2.048V (REFIN Overdriven) (Note 8)					
		Pseudo-Differential Unipolar	●	-20	± 1	20	LSB
		REFBUF = 4.096V (REFBUF Overdriven) (Notes 8, 9)	●	-45	± 4	45	LSB
		REFIN = 2.048V (REFIN Overdriven) (Note 8)					
Pseudo-Differential Bipolar	●	-15	± 2	15	LSB		
REFBUF = 4.096V (REFBUF Overdriven) (Notes 8, 9)	●	-30	± 3	30	LSB		
REFIN = 2.048V (REFIN Overdriven) (Note 8)							

コンバータの特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	Full-Scale Error Drift	Fully Differential REFBUF = 4.096V (REFBUF Overdriven) (Note 9) Pseudo-Differential Unipolar REFBUF = 4.096V (REFBUF Overdriven) (Note 9) Pseudo-Differential Bipolar REFBUF = 4.096V (REFBUF Overdriven) (Note 9)		0.2		ppm/ $^\circ\text{C}$
	Full-Scale Error Match	Fully Differential REFBUF = 4.096V (REFBUF Overdriven) (Note 9) Pseudo-Differential Unipolar REFBUF = 4.096V (REFBUF Overdriven) (Note 9) Pseudo-Differential Bipolar REFBUF = 4.096V (REFBUF Overdriven) (Note 9)	● ● ●	-6 -7 -8	± 0.5 ± 1 ± 1	6 7 8 LSB LSB LSB

ダイナミック精度

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ 、 $A_{IN} = -1\text{dBFS}$ での値。(Note 4、10)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SINAD	Signal-to-(Noise + Distortion) Ratio	Fully Differential $f_{IN} = 1\text{kHz}$, REFIN = 2.048V (REFIN Overdriven)	●	93	96	dB
		Pseudo-Differential Unipolar $f_{IN} = 1\text{kHz}$, REFIN = 2.048V (REFIN Overdriven)	●	90	93	dB
		Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, REFIN = 2.048V (REFIN Overdriven)	●	90	93	dB
		Fully Differential $f_{IN} = 1\text{kHz}$, REFBUF = 5V (REFBUF Overdriven) (Note 9)			96.5	dB
		Pseudo-Differential Unipolar $f_{IN} = 1\text{kHz}$, REFBUF = 5V (REFBUF Overdriven) (Note 9)			94	dB
		Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, REFBUF = 5V (REFBUF Overdriven) (Note 9)			94	dB
SNR	Signal-to-Noise Ratio	Fully Differential $f_{IN} = 1\text{kHz}$, REFIN = 2.048V (REFIN Overdriven), SEL = 1			94	dB
		Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, REFIN = 2.048V (REFIN Overdriven), SEL = 1			91	dB
		Fully Differential $f_{IN} = 1\text{kHz}$, REFIN = 2.048V (REFIN Overdriven)	●	93	96	dB
		Pseudo-Differential Unipolar $f_{IN} = 1\text{kHz}$, REFIN = 2.048V (REFIN Overdriven)	●	90	93	dB
		Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, REFIN = 2.048V (REFIN Overdriven)	●	90	93	dB
		Fully Differential $f_{IN} = 1\text{kHz}$, REFBUF = 5V (REFBUF Overdriven) (Note 9)			96.5	dB
Pseudo-Differential Unipolar $f_{IN} = 1\text{kHz}$, REFBUF = 5V (REFBUF Overdriven) (Note 9)			94	dB		
Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, REFBUF = 5V (REFBUF Overdriven) (Note 9)			94	dB		
		Fully Differential $f_{IN} = 1\text{kHz}$, REFIN = 2.048V (REFIN Overdriven), SEL = 1			94	dB
		Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, REFIN = 2.048V (REFIN Overdriven), SEL = 1			91	dB

ダイナミック精度

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ 、 $A_{IN} = -1\text{dBFS}$ での値。(Note 4、10)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS		
THD	Total Harmonic Distortion	Fully Differential $f_{IN} = 1\text{kHz}$, $\text{REFIN} = 2.048\text{V}$ (REFIN Overdriven)	●	-114	-101	dB		
		Pseudo-Differential Unipolar $f_{IN} = 1\text{kHz}$, $\text{REFIN} = 2.048\text{V}$ (REFIN Overdriven)	●	-110	-100	dB		
		Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, $\text{REFIN} = 2.048\text{V}$ (REFIN Overdriven)	●	-110	-100	dB		
		Fully Differential $f_{IN} = 1\text{kHz}$, $\text{REFBUF} = 5\text{V}$ (REFBUF Overdriven) (Note 9)		-111		dB		
		Pseudo-Differential Unipolar $f_{IN} = 1\text{kHz}$, $\text{REFBUF} = 5\text{V}$ (REFBUF Overdriven) (Note 9)		-110		dB		
		Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, $\text{REFBUF} = 5\text{V}$ (REFBUF Overdriven) (Note 9)		-110		dB		
		Fully Differential $f_{IN} = 1\text{kHz}$, $\text{REFIN} = 2.048\text{V}$ (REFIN Overdriven), $\text{SEL} = 1$		-113		dB		
		Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, $\text{REFIN} = 2.048\text{V}$ (REFIN Overdriven), $\text{SEL} = 1$		-110		dB		
		SFDR	Spurious Free Dynamic Range	Fully Differential $f_{IN} = 1\text{kHz}$, $\text{REFIN} = 2.048\text{V}$ (REFIN Overdriven)	●	101	115	dB
				Pseudo-Differential Unipolar $f_{IN} = 1\text{kHz}$, $\text{REFIN} = 2.048\text{V}$ (REFIN Overdriven)	●	100	112	dB
Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, $\text{REFIN} = 2.048\text{V}$ (REFIN Overdriven)	●			100	112	dB		
Fully Differential $f_{IN} = 1\text{kHz}$, $\text{REFBUF} = 5\text{V}$ (REFBUF Overdriven) (Note 9)					112	dB		
Pseudo-Differential Unipolar $f_{IN} = 1\text{kHz}$, $\text{REFBUF} = 5\text{V}$ (REFBUF Overdriven) (Note 9)					112	dB		
Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, $\text{REFBUF} = 5\text{V}$ (REFBUF Overdriven) (Note 9)					112	dB		
Fully Differential $f_{IN} = 1\text{kHz}$, $\text{REFIN} = 2.048\text{V}$ (REFIN Overdriven), $\text{SEL} = 1$					112.5	dB		
Pseudo-Differential Bipolar $f_{IN} = 1\text{kHz}$, $\text{REFIN} = 2.048\text{V}$ (REFIN Overdriven), $\text{SEL} = 1$					113.5	dB		
Channel-to-Channel Crosstalk	$f_{IN} = 100\text{kHz}$, Signal Applied to an OFF Channel					-110	dB	
-3dB Input Linear Bandwidth						22	MHz	
Aperture Delay				500	ps			
Aperture Jitter				4	psRMS			
Transient Response	Full-Scale Step			185	ns			

内部リファレンスの特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{REFIN}	Internal Reference Output Voltage		2.043	2.048	2.053	V
	V_{REFIN} Temperature Coefficient	(Note 11)		● 4	20	ppm/ $^\circ\text{C}$
	REFIN Output Impedance			15		k Ω
	V_{REFIN} Line Regulation	$V_{\text{DD}} = 4.75\text{V}$ to 5.25V		0.06		mV/V
	REFIN Input Voltage Range	(REFIN Overdriven) (Note 5)	1.25		2.4	V

LTC2374-16

リファレンス・バッファ特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V _{REFBUF}	Reference Buffer Output Voltage	V _{REFIN} = 2.048V	●	4.088	4.096	4.104	V
	REFBUF Input Voltage Range	(REFBUF Overdriven) (Notes 5, 9)	●	2.5		5	V
	REFBUF Output Impedance	V _{REFIN} = 0V (Buffer Disabled)			13		k Ω
I _{REFBUF}	REFBUF Load Current	V _{REFBUF} = 5V (REFBUF Overdriven) (Notes 9, 12) V _{REFBUF} = 5V, Nap Mode (REFBUF Overdriven) (Note 9)	●		1.3 0.38	1.6	mA mA

デジタル入力とデジタル出力

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V _{IH}	High Level Input Voltage		●	0.8 • OV _{DD}		V
V _{IL}	Low Level Input Voltage		●		0.2 • OV _{DD}	V
I _{IN}	Digital Input Current	V _{IN} = 0V to OV _{DD}	●	-10	10	μ A
C _{IN}	Digital Input Capacitance			5		pF
V _{OH}	High Level Output Voltage	I _O = -500 μ A	●	OV _{DD} - 0.2		V
V _{OL}	Low Level Output Voltage	I _O = 500 μ A	●		0.2	V
I _{OZ}	Hi-Z Output Leakage Current	V _{OUT} = 0V to OV _{DD}	●	-10	10	μ A
I _{SOURCE}	Output Source Current	V _{OUT} = 0V		-10		mA
I _{SINK}	Output Sink Current	V _{OUT} = OV _{DD}		10		mA

電源要件

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V _{DD}	Supply Voltage		●	4.75	5	5.25	V
OV _{DD}	Supply Voltage		●	1.71		5.25	V
I _{VDD}	Supply Current	1.6Msps Sample Rate	●		11	14	mA
I _{OVDD}	Supply Current	1.6Msps Sample Rate (C _L = 20pF)	●		0.7		mA
I _{NAP}	Nap Mode Current	Conversion Done (I _{VDD} + I _{OVDD})	●		1.25	1.5	mA
I _{SLEEP}	Sleep Mode Current	Sleep Mode (I _{VDD} + I _{OVDD})	●		60	120	μ A
P _D	Power Dissipation	1.6Msps Sample Rate			55	70	mW
	Nap Mode	Conversion Done (I _{VDD} + I _{OVDD})			6.25	7.5	mW
	Sleep Mode	Sleep Mode (I _{VDD} + I _{OVDD})			300	600	μ W

ADCのタイミング特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f _{SAMPL}	Maximum Sampling Frequency		●		1.6	Msps
t _{CONV}	Conversion Time		●	360	427	ns
t _{ACQ}	Acquisition Time	t _{ACQ} = t _{CYC} - t _{CONV} - t _{BUSYLH} (Note 6)	●	185		ns
t _{CYC}	Time Between Conversions		●	625		ns
t _{CNVH}	CNV High Time		●	20		ns
t _{CNVL}	Minimum Low Time for CNV	(Note 13)	●	20		ns
t _{BUSYLH}	CNV \uparrow to BUSY \uparrow Delay	C _L = 20pF	●		13	ns
t _{RESETH}	RESET Pulse Width		●	200		ns
t _{QUIET}	SCK, SDI and RDL Quiet Time from CNV \uparrow	(Note 6)	●	20		ns

237416f

電气的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

t_{SCK}	SCK Period	(Note 13, 14)	●	10	ns
t_{SCKH}	SCK High Time		●	4	ns
t_{SCKL}	SCK Low Time		●	4	ns
t_{SSDISCK}	SDI Setup Time From SCK \uparrow	(Note 13)	●	4	ns
t_{HSDISCK}	SDI Hold Time From SCK \uparrow	(Note 13)	●	1	ns
t_{DSDO}	SDO Data Valid Delay from SCK \uparrow	$C_L = 20\text{pF}$, $OV_{\text{DD}} = 5.25\text{V}$ $C_L = 20\text{pF}$, $OV_{\text{DD}} = 2.5\text{V}$ $C_L = 20\text{pF}$, $OV_{\text{DD}} = 1.71\text{V}$	●	7.5	ns
			●	8	ns
			●	9.5	ns
t_{HSDO}	SDO Data Remains Valid Delay from SCK \uparrow	$C_L = 20\text{pF}$ (Note 6)	●	1	ns
$t_{\text{DSDOBUSYL}}$	SDO Data Valid Delay from BUSY \downarrow	$C_L = 20\text{pF}$ (Note 6)	●	5	ns
t_{EN}	Bus Enable Time After RDL \downarrow	(Note 13)	●	16	ns
t_{DIS}	Bus Relinquish Time After RDL \uparrow	(Note 13)	●	13	ns
t_{WAKE}	REFBUF Wake-Up Time	$C_{\text{REFBUF}} = 47\mu\text{F}$, $C_{\text{REFIN}} = 0.1\mu\text{F}$		200	ms
t_{CNVMRST}	CNV \uparrow to MUX Starts Resetting Delay		●	38	ns
t_{MRST1}	MUX Reset Time During Conversion		●	36	ns
t_{VLDMRST}	8th SCK \uparrow to MUX Starts Resetting Delay After Programming 1st Valid Configuration Word		●	40	ns
t_{MRST2}	MUX Reset Time During Acquisition After Programming 1st Valid Configuration Word		●	42	ns

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

Note 2: 全ての電圧値はグラウンドを基準にしている。

Note 3: これらのピンの電圧をグラウンドより低くするか、 V_{DD} ピンまたは OV_{DD} ピンの電圧より高くすると、内部のダイオードによってクランプされる。この製品は、これらのピンの電圧がグラウンドより低くなるか、 V_{DD} ピンまたは OV_{DD} ピンの電圧より高くなった場合でも、ラッチアップを生じることなく最大 100mA の入力電流を処理することができる。

Note 4: 注記がない限り、 $V_{\text{DD}} = 5\text{V}$ 、 $OV_{\text{DD}} = 2.5\text{V}$ 、 $f_{\text{SMPL}} = 1.6\text{MHz}$ 、 $\text{REFIN} = 2.048\text{V}$ 。

Note 5: 推奨動作条件。

Note 6: 設計によって保証されているが、テストされない。

Note 7: 積分非直線性は、実際の伝達曲線の端点を通る直線からのコードの偏差として定義されている。偏差は量子化幅の中心から測定される。

Note 8: 完全差動ゼロスケール誤差は、出力コードが、ストレート・バイナリ・フォーマットで 0111 1111 1111 1111 ~ 1000 0000 0000 0000 間、および 2 の補数のフォーマットで 0000 0000 0000 0000 ~ 1111 1111 1111 1111 間を行ったり来たりするとき、 -0.5LSB から測定されたオフセット電圧である。単極性ゼロスケール誤差は、出力コードが 0000 0000 0000 0000 と 0000 0000 0000 0001 の間を往復しているときに、 0.5LSB から測定されたオフセット電圧である。両極性ゼロスケール誤差は、出力コードが 0000 0000 0000 0000 と 1111 1111 1111 1111 の間を往復しているときに、 -0.5LSB から測定されたオフセット電圧である。完全差動フルスケール誤差は、最初と最後のコード遷移の理想値からのワーストケースの偏差であり、オフセット誤差の影響を含む。ユニポーラ・フルスケール誤差は、最後のコード遷移の理想値からの偏差であり、オフセット誤差の影響を含む。バイポーラ・フルスケール誤差は、最初と最後のコード遷移の理想値からのワーストケースの偏差であり、オフセット誤差の影響を含む。

Note 9: REFBUF をオーバードライブする場合は、 $\text{REFIN} = 0\text{V}$ に設定して内部リファレンス・バッファをオフにしなければならない。

Note 10: dB 単位の全ての仕様は、フルスケールの $\pm V_{\text{REFBUF}}$ (完全差動)、 $0\text{V} \sim V_{\text{REFBUF}}$ (疑似差動ユニポーラ)、または $\pm V_{\text{REFBUF}}/2$ (疑似差動バイポーラ) の入力を基準にする。

Note 11: 温度係数は出力電圧の最大変化を規定温度範囲で割って計算される。

Note 12: $f_{\text{SMPL}} = 1.6\text{MHz}$ 。 I_{REFBUF} はサンプリング・レートに比例して変化する。

Note 13: パラメータは $OV_{\text{DD}} = 1.71\text{V}$ 、 $OV_{\text{DD}} = 2.5\text{V}$ 、および $OV_{\text{DD}} = 5.25\text{V}$ でテストされ、保証されている。

Note 14: 立ち上がりで捕捉する場合、最大 10ns の t_{SCK} により最大 100MHz のシフトクロック周波数が可能である。

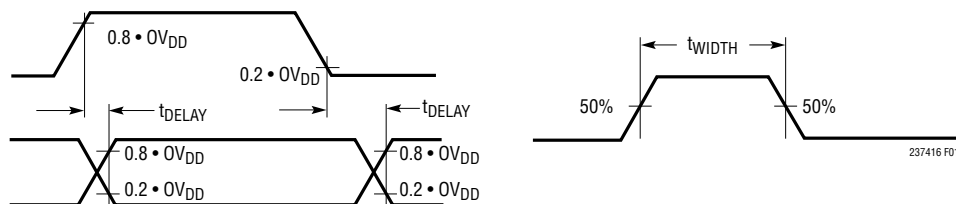


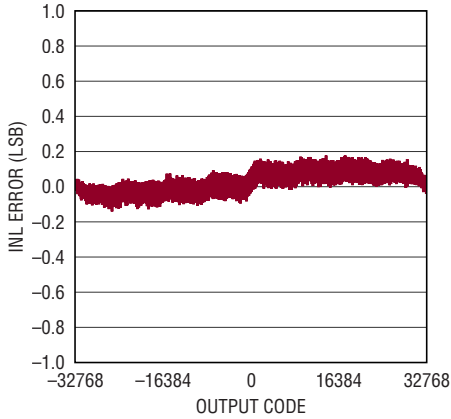
図1. タイミング仕様の電圧レベル

LTC2374-16

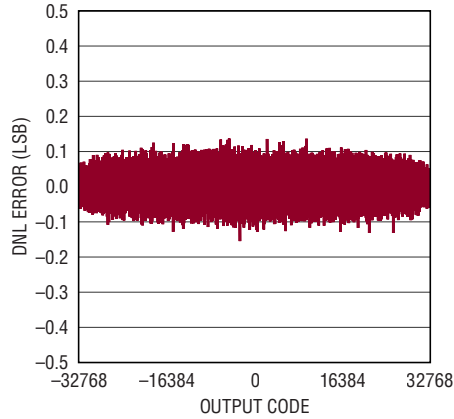
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $REF_{IN} = 2.048\text{V}$ 、完全差動範囲、 $V_{CM} = 2.048\text{V}$ 、 $f_{SAMPL} = 1.6\text{MSPS}$ 。

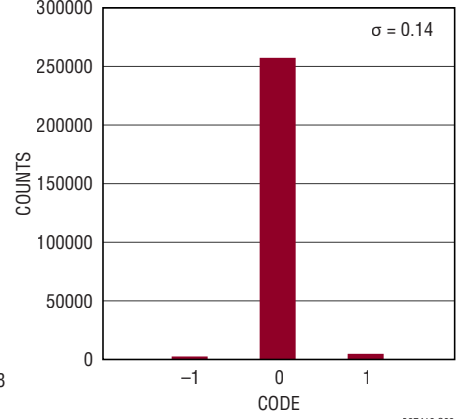
積分非直線性と出力コード



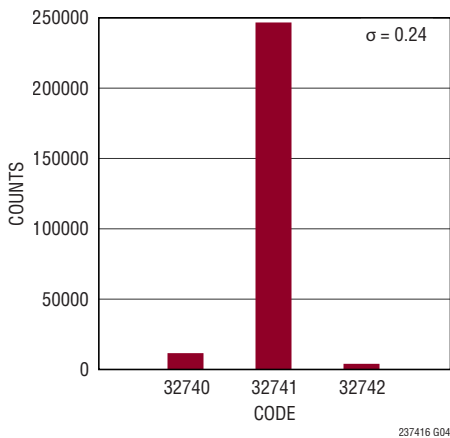
微分非直線性と出力コード



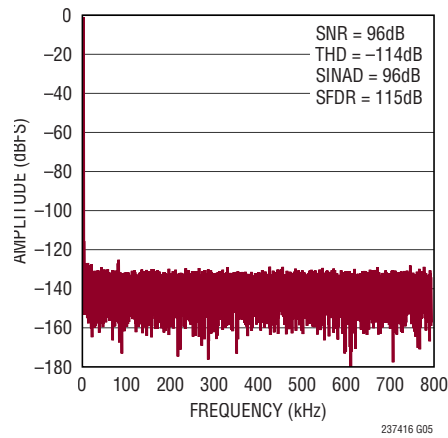
DC ヒストグラム (ゼロスケール)



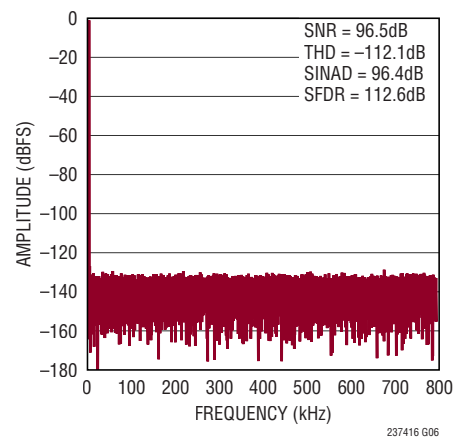
DC ヒストグラム (フルスケール付近)



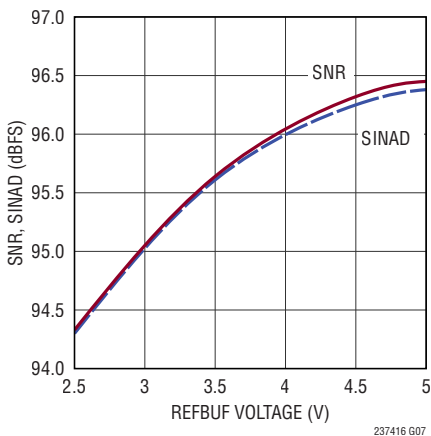
32k ポイントの FFT $f_{SAMPL} = 1.6\text{MSPS}$ 、 $f_{IN} = 1\text{kHz}$



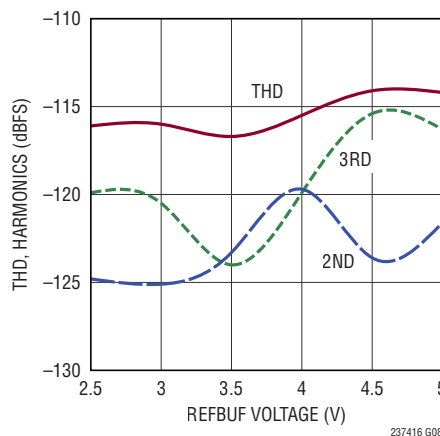
32k ポイントの FFT $f_{SAMPL} = 1.6\text{MSPS}$ 、 $f_{IN} = 1\text{kHz}$ 、 $REF_{BUF} = 5\text{V}$



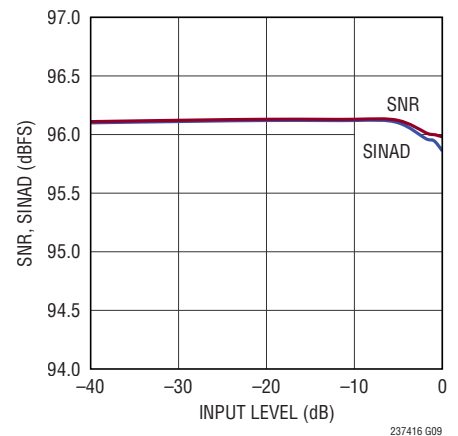
SNR、SINAD と REF_{BUF} 、 $f_{IN} = 1\text{kHz}$



THD、高調波と REF_{BUF} 、 $f_{IN} = 1\text{kHz}$



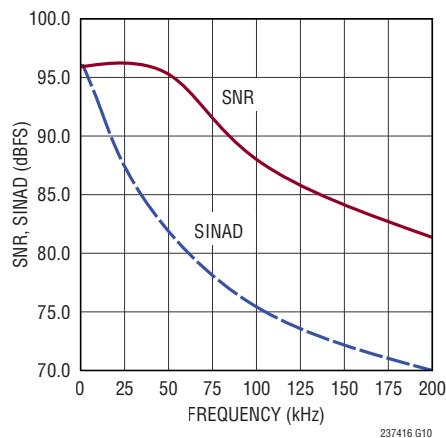
SNR、SINAD と入力レベル、 $f_{IN} = 1\text{kHz}$



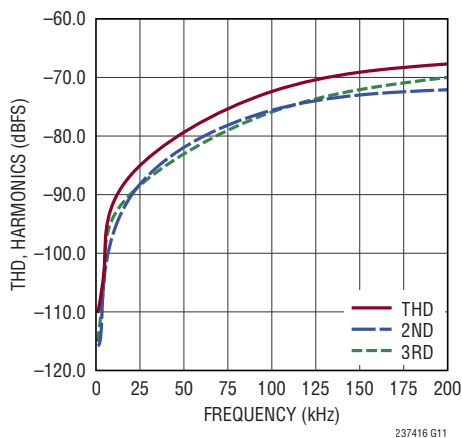
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $REF_{IN} = 2.048\text{V}$ 、完全差動範囲、 $V_{CM} = 2.048\text{V}$ 、 $f_{SAMPL} = 1.6\text{Msps}$ 。

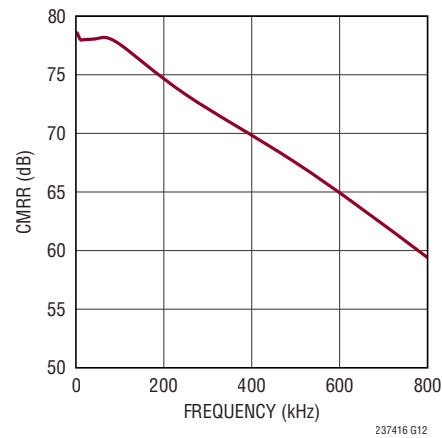
SNR、SINADと入力周波数



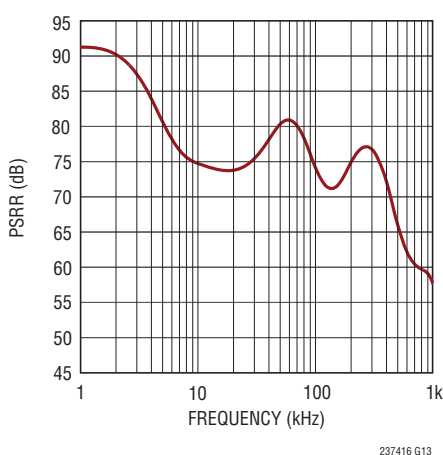
THD、高調波と入力周波数



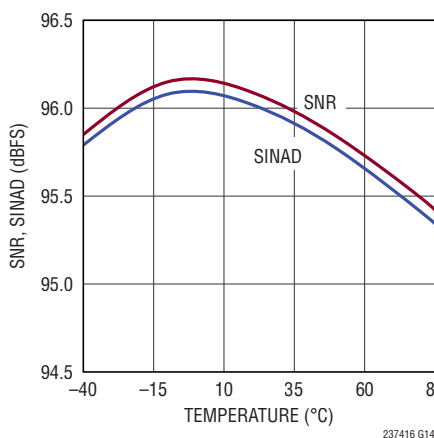
CMRRと入力周波数



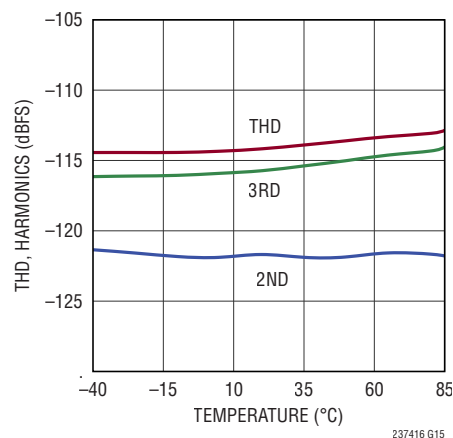
PSRRと周波数



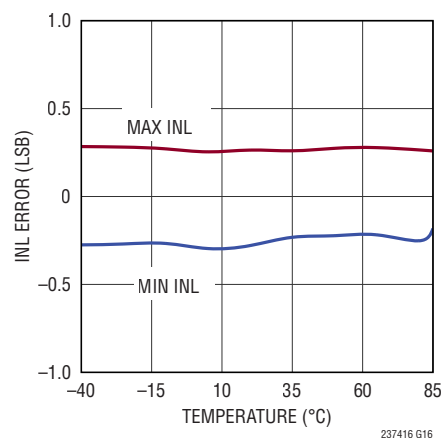
SNR、SINADと温度、 $f_{IN} = 1\text{kHz}$



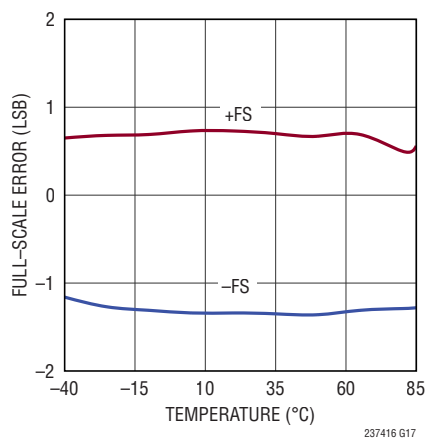
THD、高調波と温度 ($f_{IN} = 1\text{kHz}$)



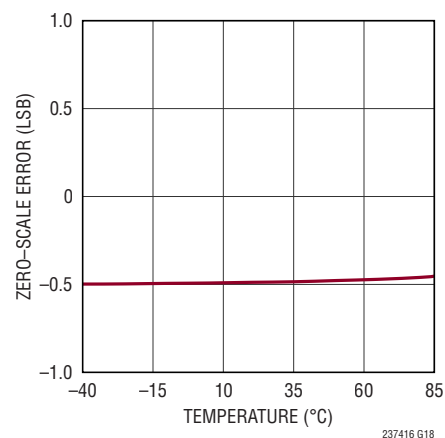
INLと温度



フルスケール誤差と温度
 $REF_{BUF} = 4.096\text{V}$



ゼロスケール誤差と温度

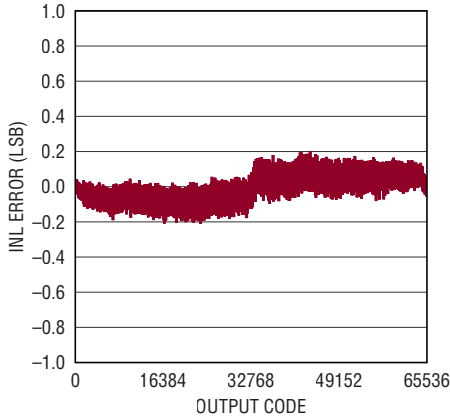


LTC2374-16

標準的性能特性

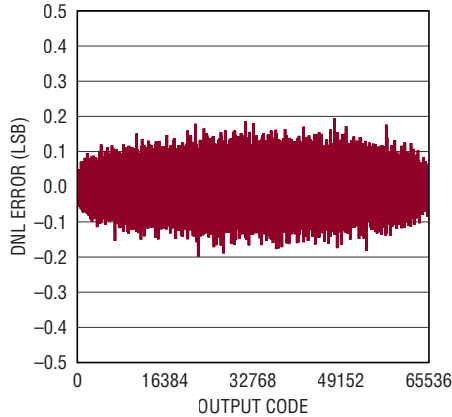
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $REF_{IN} = 2.048\text{V}$ 、疑似差動ユニポーラ範囲、 $f_{SAMPL} = 1.6\text{Mps}$ 。

積分非直線性と出力コード



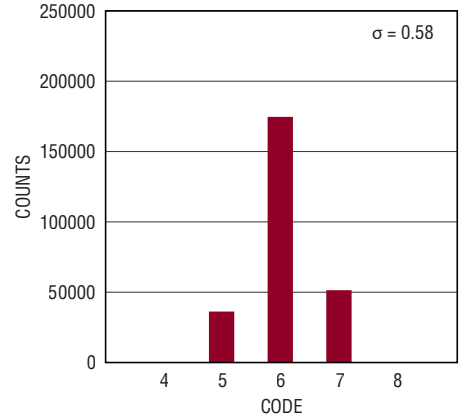
237416 G19

微分非直線性と出力コード



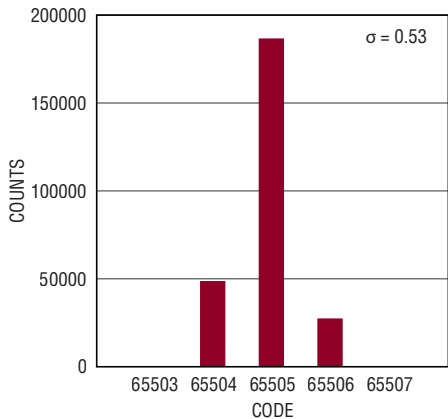
237416 G20

DCヒストグラム(ゼロスケール)



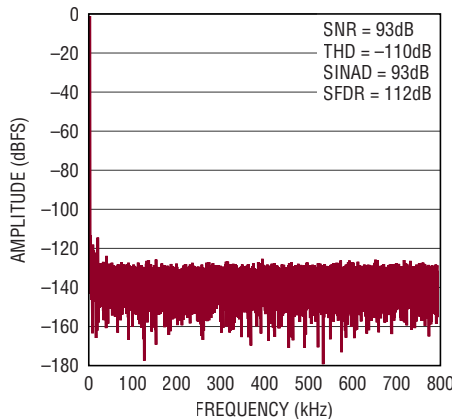
237416 G21

DCヒストグラム(フルスケール付近)



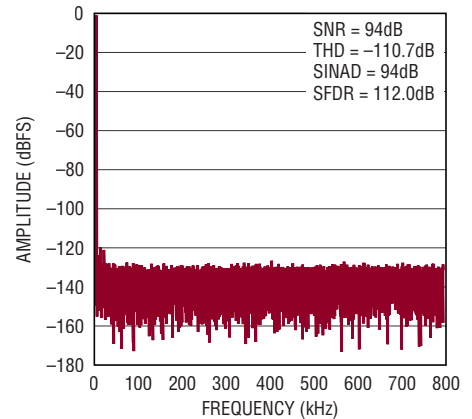
237416 G22

32kポイントのFFT $f_{SAMPL} = 1.6\text{Mps}$ 、 $f_{IN} = 1\text{kHz}$



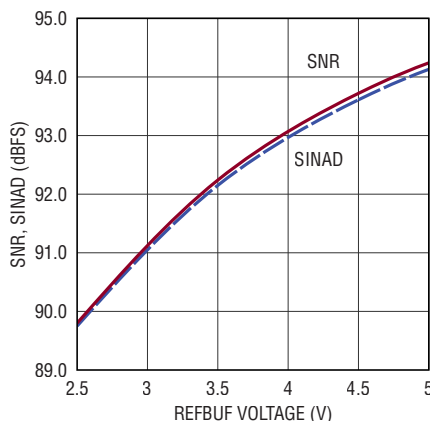
237416 G23

32kポイントのFFT $f_{SAMPL} = 1.6\text{Mps}$ 、 $f_{IN} = 1\text{kHz}$ 、 $REF_{BUF} = 5\text{V}$



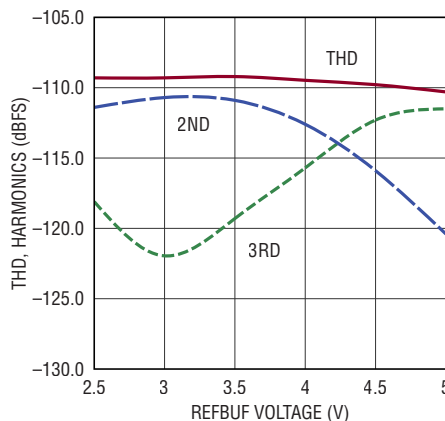
237416 G24

SNR, SINADとREFBUF、 $f_{IN} = 1\text{kHz}$



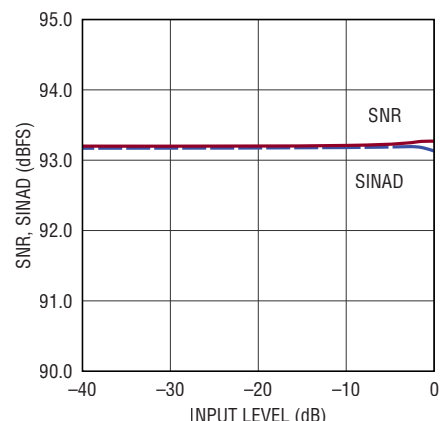
237416 G25

THD, 高調波とREFBUF、 $f_{IN} = 1\text{kHz}$



237416 G26

SNR, SINADと入力レベル、 $f_{IN} = 1\text{kHz}$



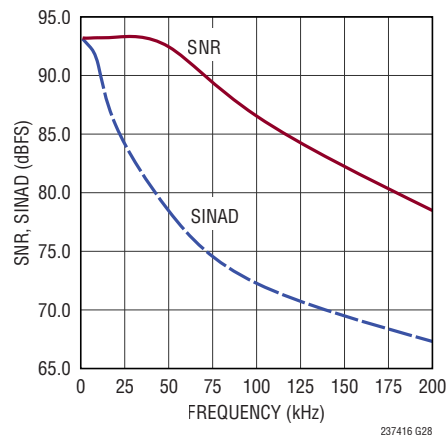
237416 G27

237416f

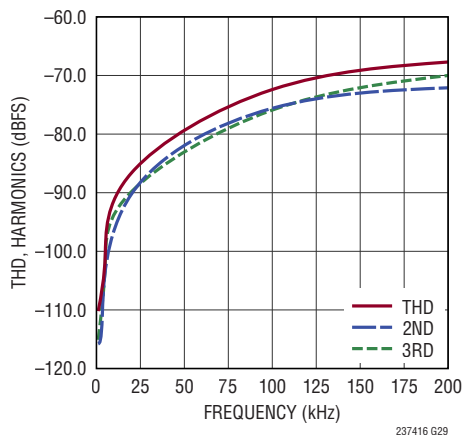
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $REF_{IN} = 2.048\text{V}$ 、疑似差動ユニポーラ範囲、 $f_{SAMPL} = 1.6\text{Msps}$ 。

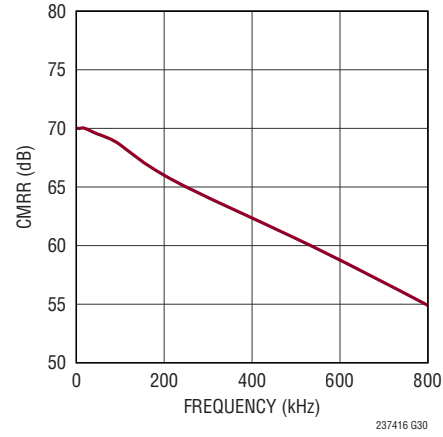
SNR、SINADと入力周波数



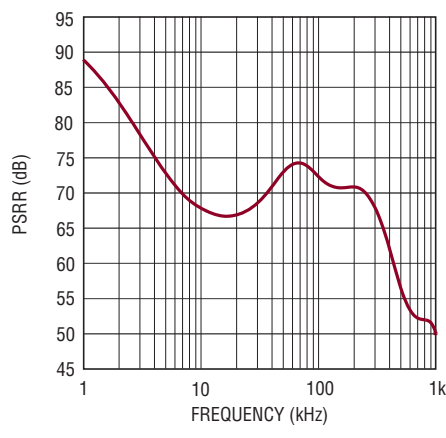
THD、高調波と入力周波数



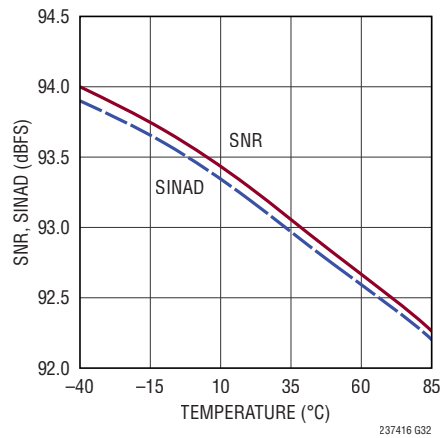
CMRRと入力周波数



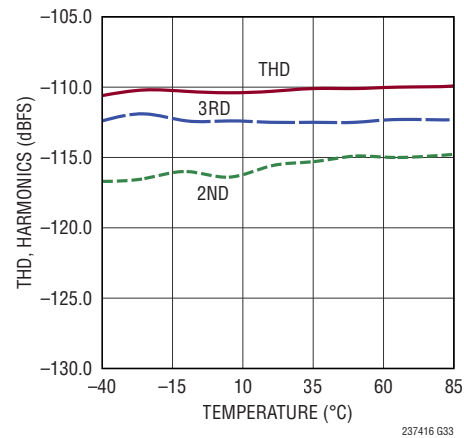
PSRRと周波数



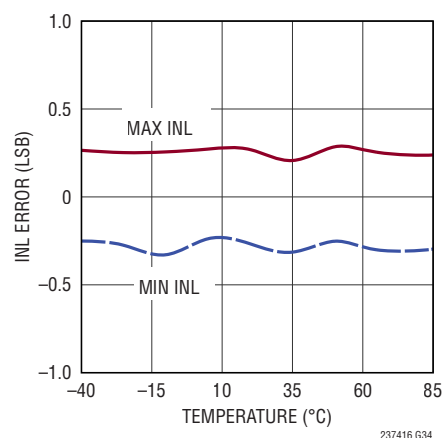
SNR、SINADと温度、 $f_{IN} = 1\text{kHz}$



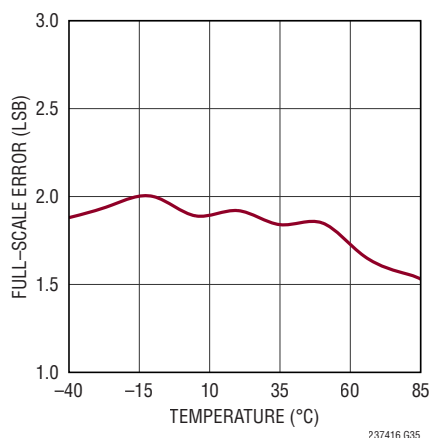
THD、高調波と温度、 $f_{IN} = 1\text{kHz}$



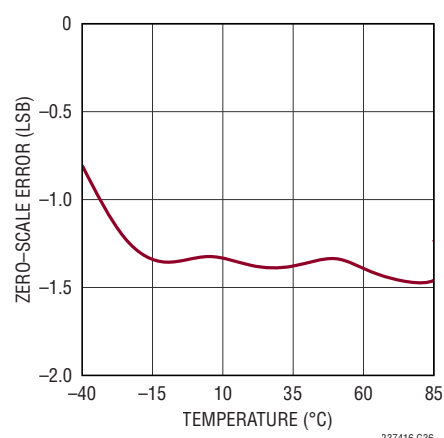
INLと温度



フルスケール誤差と温度
 $REF_{BUF} = 4.096\text{V}$



ゼロスケール誤差と温度

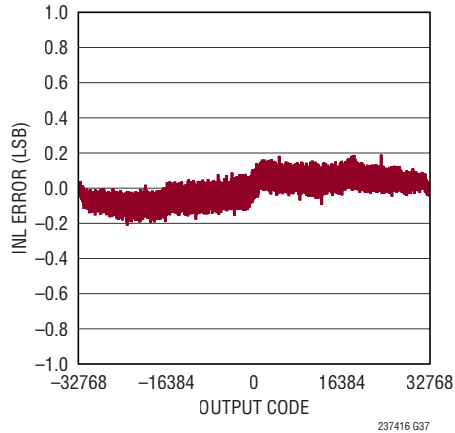


LTC2374-16

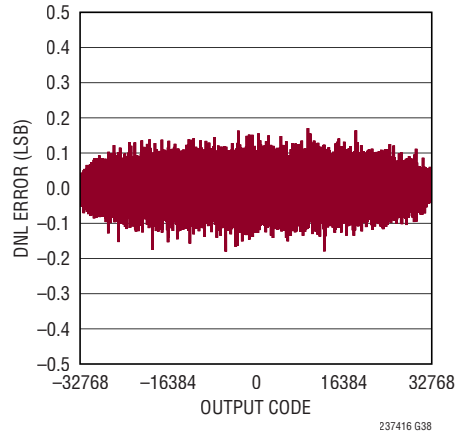
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $REF_{IN} = 2.048\text{V}$ 、疑似差動パイポーラ範囲、 $f_{SAMPL} = 1.6\text{Msps}$ 。

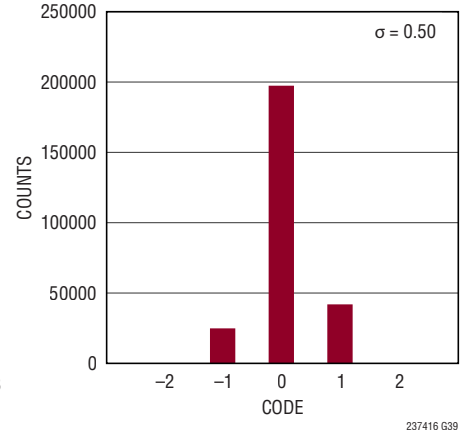
積分非直線性と出力コード



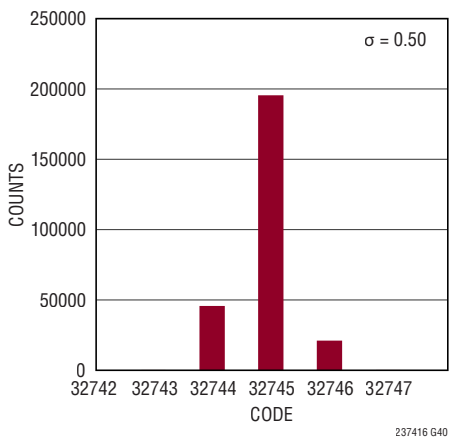
微分非直線性と出力コード



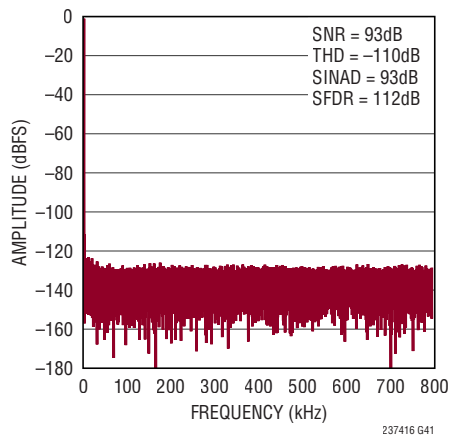
DC ヒストグラム (ゼロスケール)



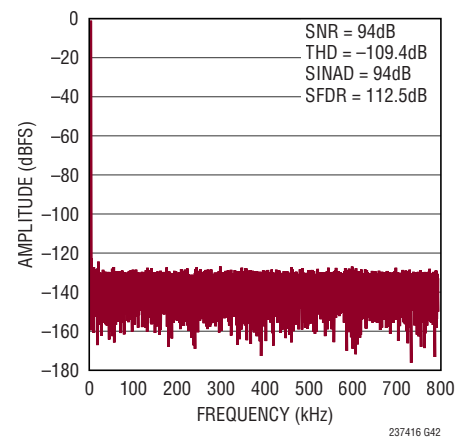
DC ヒストグラム (フルスケール付近)



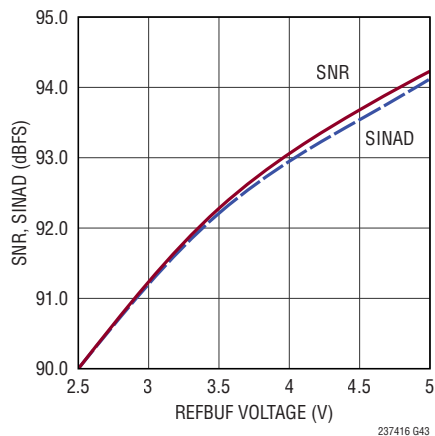
32k ポイントの FFT $f_{SAMPL} = 1.6\text{Msps}$ 、 $f_{IN} = 1\text{kHz}$



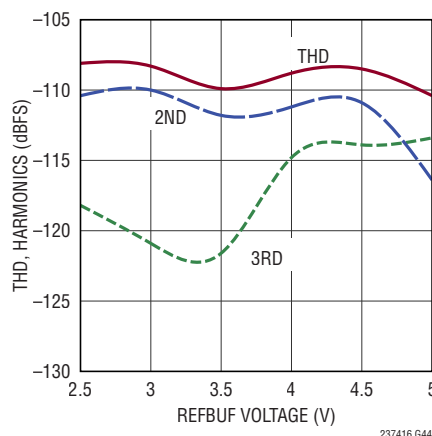
32k ポイントの FFT $f_{SAMPL} = 1.6\text{Msps}$ 、 $f_{IN} = 1\text{kHz}$ 、 $REF_{BUF} = 5\text{V}$



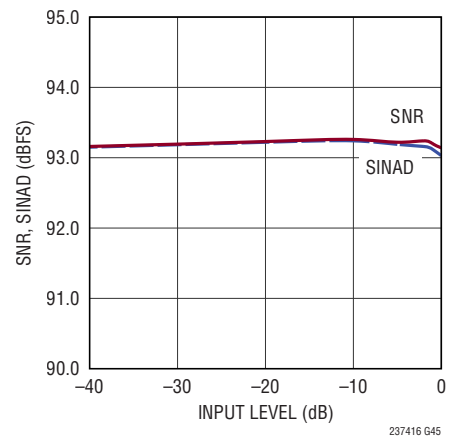
SNR, SINAD と REF_{BUF} 、 $f_{IN} = 1\text{kHz}$



THD, 高調波 と REF_{BUF} 、 $f_{IN} = 1\text{kHz}$



SNR, SINAD と入力レベル、 $f_{IN} = 1\text{kHz}$

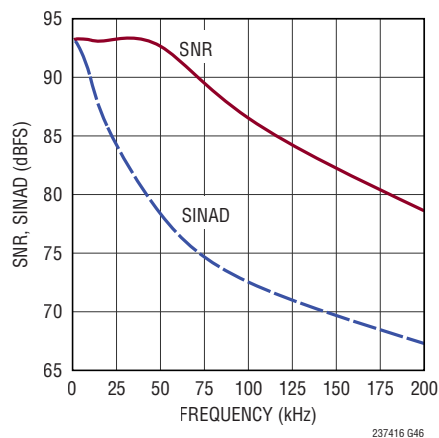


237416f

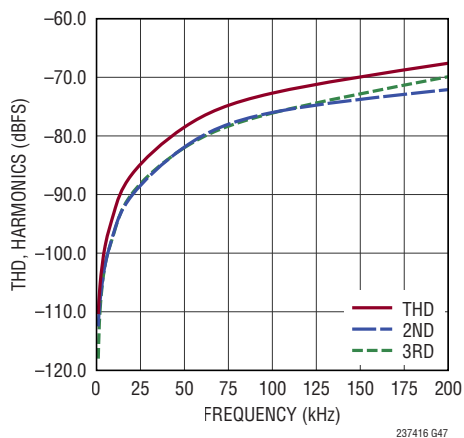
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $REFIN = 2.048\text{V}$ 、疑似差動バイポーラ範囲、 $f_{\text{SAMPL}} = 1.6\text{Msps}$ 。

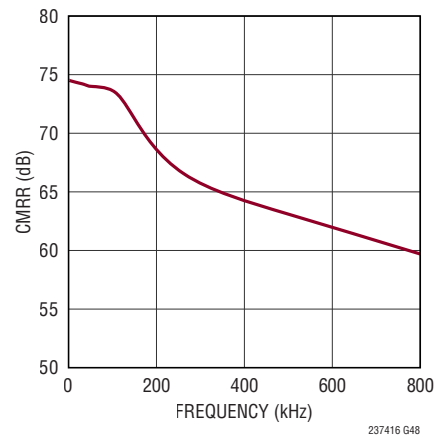
SNR、SINADと入力周波数



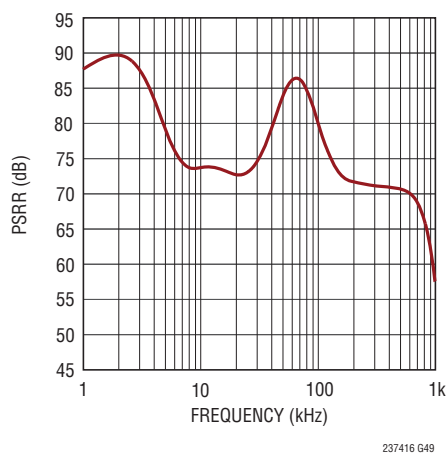
THD、高調波と入力周波数



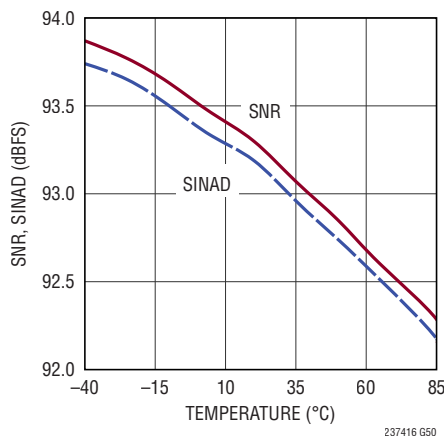
CMRRと入力周波数



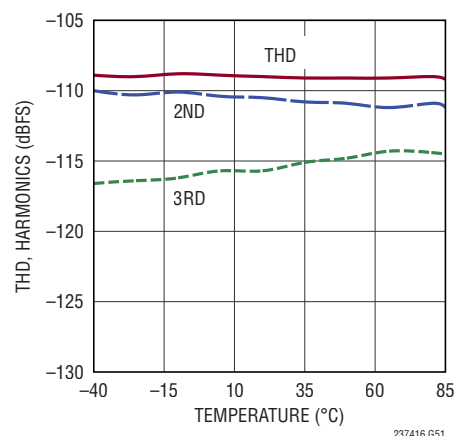
PSRRと周波数



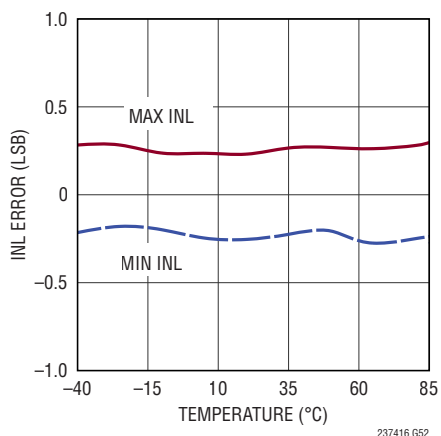
SNR、SINADと温度、 $f_{\text{IN}} = 1\text{kHz}$



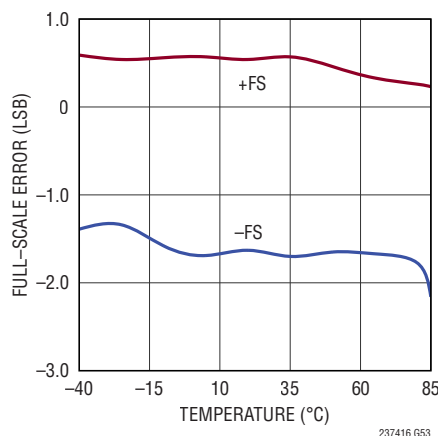
THD、高調波と温度、 $f_{\text{IN}} = 1\text{kHz}$



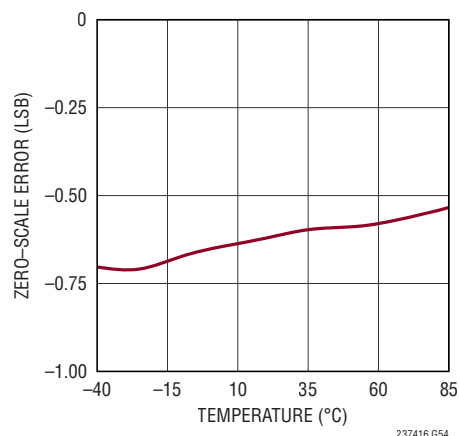
INLと温度



フルスケール誤差と温度
 $REFBUF = 4.096\text{V}$



ゼロスケール誤差と温度

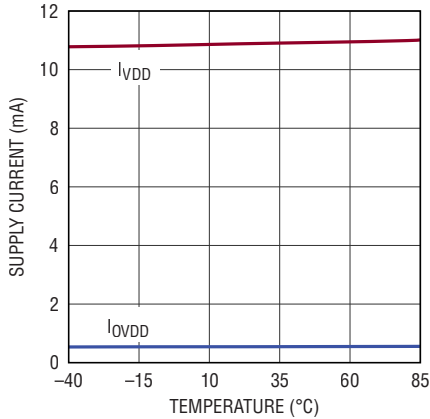


LTC2374-16

標準的性能特性

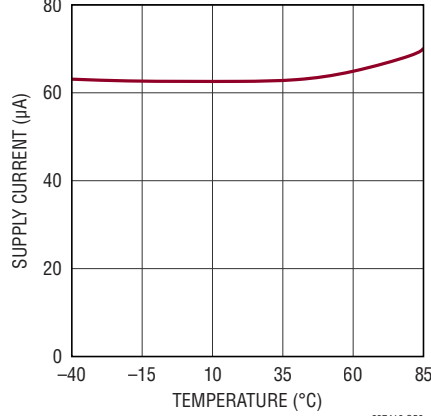
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $\text{REFIN} = 2.048\text{V}$ 、 $f_{\text{SMPL}} = 1.6\text{MSPS}$ 。

電源電流と温度



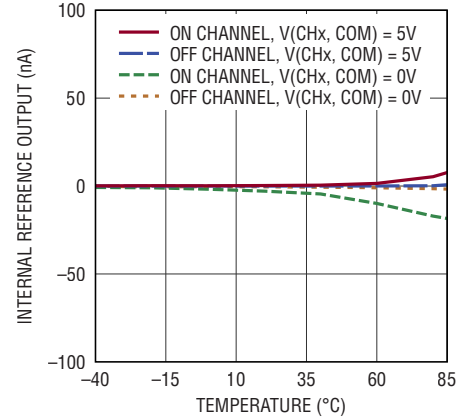
237416 G55

スリープ電流と温度



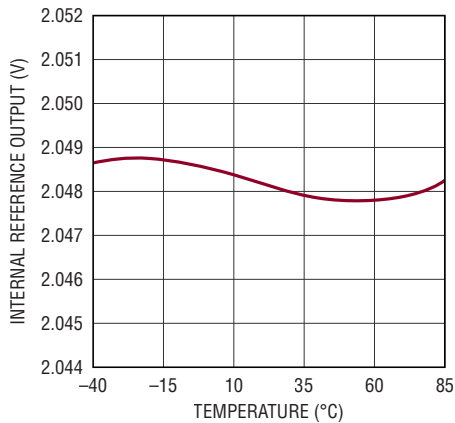
237416 G56

入力漏れ電流と温度
(MUXOUT±が ADCIN±に短絡)



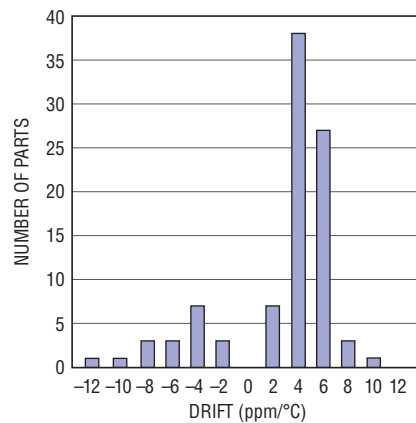
237416 G57

内部リファレンス出力と温度



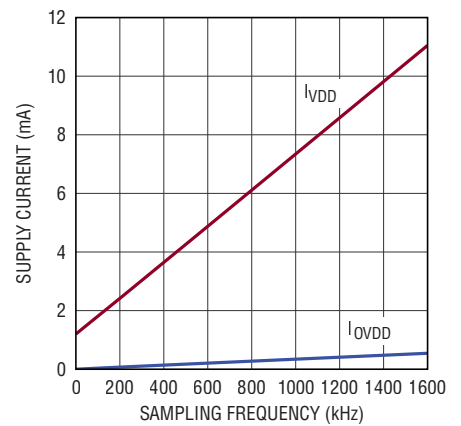
237416 G58

内部リファレンス出力温度係数の分布



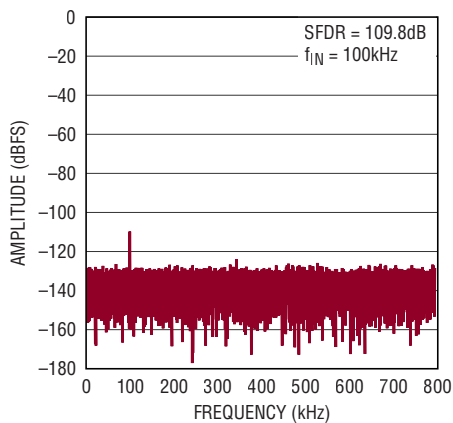
237416 G59

電源電流とサンプリング・レート



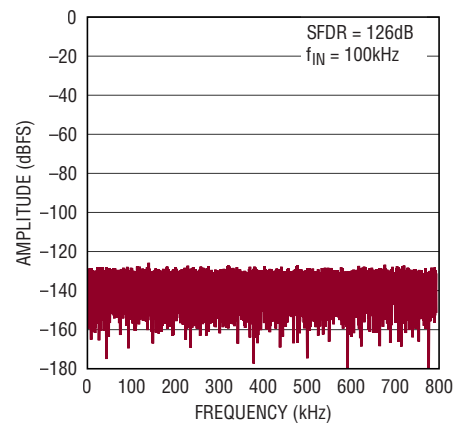
237416 G60

クロストークの FFT (MUXOUT に隣接する AC クロストークチャンネル)



237416 G61

クロストークの FFT (MUXOUT に隣接しない AC クロストークチャンネル)



237416 G62

237416f

ピン機能

CH0～CH7 (ピン1、2、7、8、9、10、31、および32) : アナログ入力。CH0～CH7は、COMを基準にしたシングルエンド入力として、または差動入力チャネルのペアとして構成できます。「アナログ入力マルチプレクサ」のセクションを参照してください。使用しないアナログ入力は、「絶対最大定格」に規定されているように、 $(GND - 0.3V) \sim (V_{DD} + 0.3V)$ のアナログ入力電圧範囲内のDC電圧に接続する必要があります。

MUXOUT⁺、MUXOUT⁻ (ピン3、ピン6) : MUXのアナログ出力ピン。

ADCIN⁺、ADCIN⁻ (ピン4、ピン5) : ADCコアのアナログ入力ピン。

GND (ピン11、14、15、17、23、26、27、および露出パッド・ピン33) : グランド。

REFBUF (ピン12) : リファレンス・バッファ出力。内蔵バッファはこのピンに公称4.096Vを出力します。このピンはGNDピンを基準にしており、47 μ Fのセラミック・コンデンサを使ってこのピンの近くでデカップリングします。このピンを駆動する内部バッファをディスエーブルするには、REFINのバッファ入力をグランド接続します。バッファがディスエーブルされると、外部リファレンスは2.5V～5Vの範囲でこのピンをオーバードライブできます。リファレンス・バッファ出力には500kを超える抵抗性負荷を接続できます。

REFIN (ピン13) : リファレンス出力/リファレンス・バッファ入力。内蔵のバンドギャップ・リファレンスはこのピンに公称2.048Vを出力します。0.1 μ Fセラミック・コンデンサを使ってこのピンをGNDにバイパスし、リファレンス出力ノイズを制限できます。さらに高い精度が必要な場合は、外部リファレンスによって1.25V～2.4Vの範囲でこのピンをオーバードライブできます。

CNV (ピン16) : 変換入力。この入力の立ち上がりエッジでデバイスが起動し、新しい変換が開始されます。ロジック・レベルはOV_{DD}によって決まります。

RDL (ピン18) : 読み出し“L”入力。RDLが“L”の場合、シリアル・データI/Oバスがイネーブルされます。RDLが“H”の場合、シリアル・データI/Oバスが高インピーダンスになります。RDLは、外部シフト・クロックもゲート制御します。ロジック・レベルはOV_{DD}によって決まります。

BUSY (ピン19) : BUSYのインジケータ。新しい変換の開始時に“H”になり、変換が終了すると“L”に戻ります。ロジック・レベルはOV_{DD}によって決まります。

SDI (ピン20) : シリアル・データ入力。SCKと同期してこのピンに入力されるデータを使用して、シーケンサを通じてMUXチャネル構成、コンバータの入力範囲、およびデジタル利得圧縮を設定できます。SDIの入力データは、シリアル・データI/Oバスがイネーブルされたときに、SCKの立ち上がりエッジでラッチされます。ロジック・レベルはOV_{DD}によって決まります。

SCK (ピン21) : シリアル・データ・クロック入力。シリアル・データI/Oバスがイネーブルされると、このクロックの立ち上がりエッジで、MSBを先頭にして、変換結果と、それに続いて構成情報がSDOからシフトアウトされます。シリアル入力データは、このクロックの立ち上がりエッジでSDIでラッチされます。ロジック・レベルはOV_{DD}によって決まります。

SDO (ピン22) : シリアル・データ出力。シリアル・データI/Oバスがイネーブルされると、SCKの各立ち上がりエッジで、MSBを先頭にして、変換結果と、それに続いて構成情報がこのピンから出力されます。出力データ形式は、変換動作モードによって決まります。ロジック・レベルはOV_{DD}によって決まります。

RESET (ピン24) : リセット入力。このピンを“H”にすると、LTC2374-16はリセットされます。変換中にリセットが実行されると変換は停止し、データ・バスは高インピーダンスになります。ロジック・レベルはOV_{DD}によって決まります。

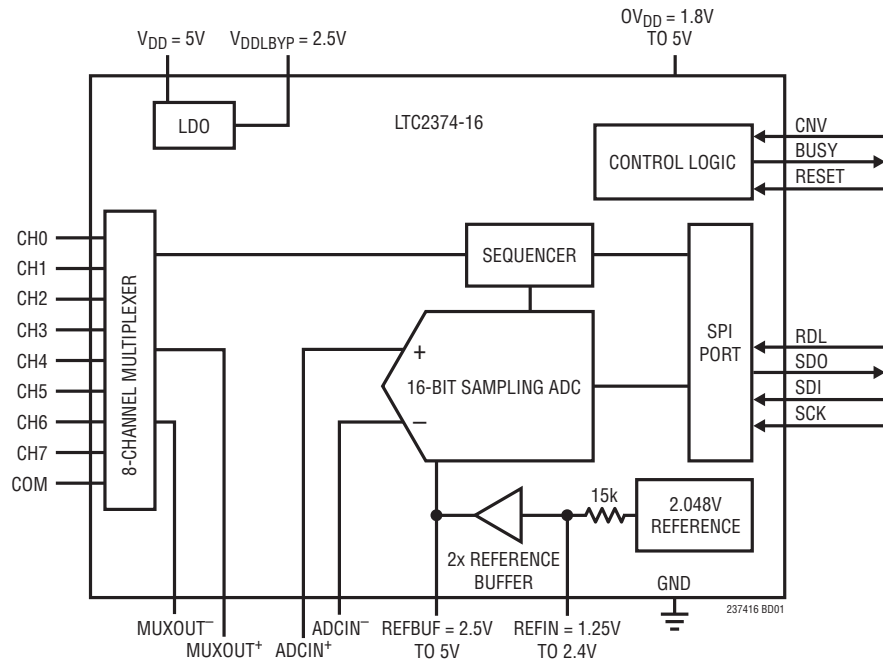
OV_{DD} (ピン25) : 入力/出力インタフェースのデジタル電源。OV_{DD}の範囲は1.71V～5.25Vです。この電源は公称値がホストのインタフェースと同じ電源電圧に設定します(1.8V、2.5V、3.3V、または5V)。OV_{DD}ピンは、0.1 μ Fのコンデンサを使ってGNDにバイパスします。

V_{DDL}BYP (ピン28) : 2.5V電源バイパス・ピン。このピン上の電圧は、内蔵レギュレータを介してV_{DD}から生成されます。このピンは2.2 μ Fのセラミック・コンデンサを使ってGNDにバイパスする必要があります。外部電圧をこのピンに加えると、デバイスが損傷したり、不正な動作を引き起こす恐れがあります。

V_{DD} (ピン29) : 5V電源。V_{DD}の範囲は4.75V～5.25Vです。V_{DD}ピンは10 μ Fのセラミック・コンデンサを使ってGNDにバイパスします。

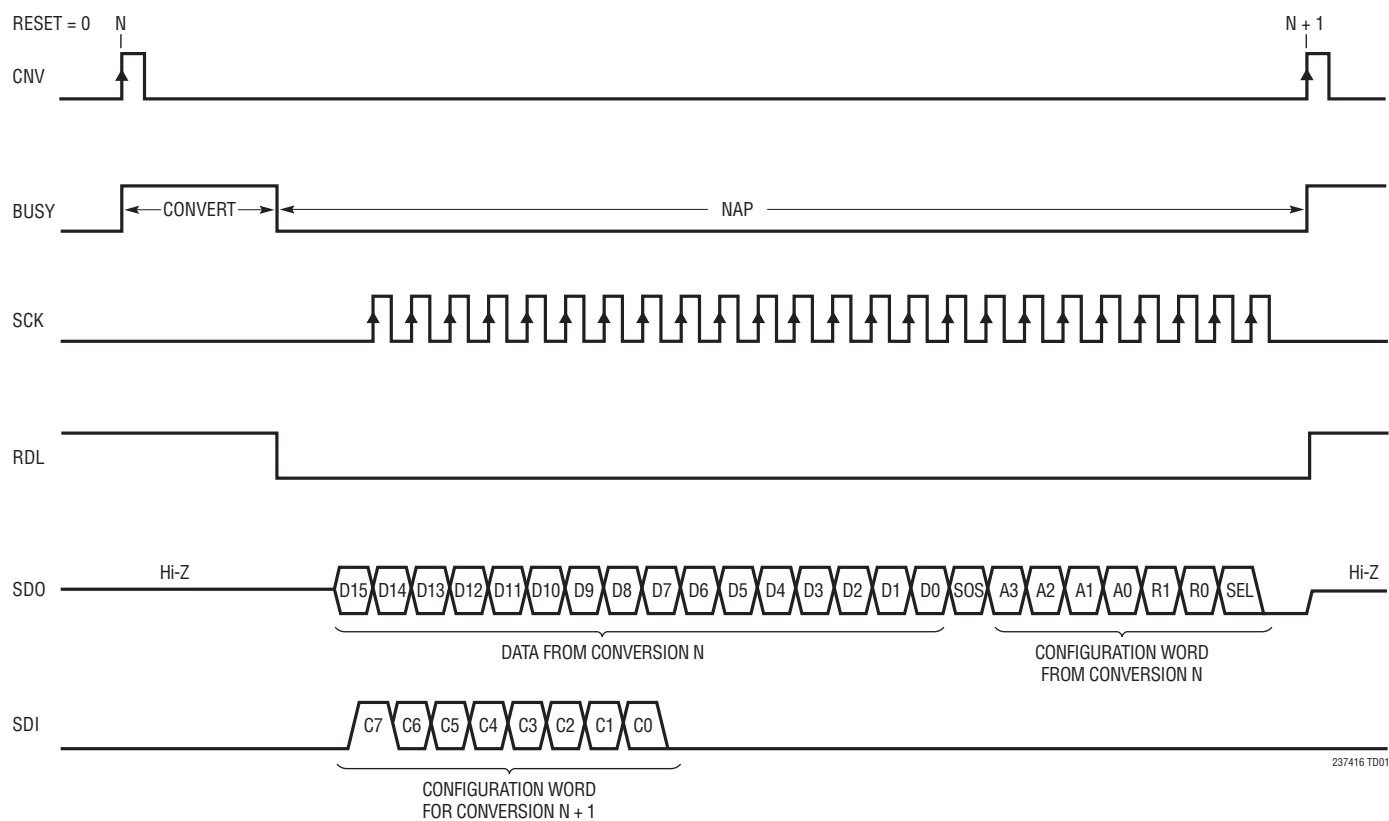
COM (ピン30) : 共通の入力。このピンは、全てのシングルエンド入力の基準点です。このピンは、ノイズを避けて、単極性変換の場合はGND、両極性変換の場合はREFBUF/2に接続する必要があります。この入力を使用しない場合、「絶対最大定格」に規定されているように、 $(GND - 0.3V) \sim (V_{DD} + 0.3V)$ のアナログ入力電圧範囲内のDC電圧に接続する必要があります。

機能ブロック図



タイミング図

標準的な変換とシリアル・インタフェースのタイミング



237416 TD01

アプリケーション情報

概要

LTC2374-16は、柔軟に構成可能な低ノイズの高速8チャンネル16ビット逐次比較レジスタ(SAR) A/Dコンバータです。LTC2374-16は、低クロストーク8チャンネル入力マルチプレクサ、および高性能16ビット精度ADCコアを備えており、完全差動、単極性疑似差動、および両極性疑似差動の各入力信号を受け取るように構成できます。ADCコアの入力範囲は、MUX入力チャンネル構成とは独立して設定できます。MUXの出力とADCコアの入力のピンが外に出ているため、MUXをADCコアに接続する方法を柔軟に選択できます。アプリケーションに応じて、MUXをADCコアに直接配線したり、シグナル・コンディショニング回路をMUXとADCコアの間に挿入することができます。LTC2374-16は、選択可能なデジタル利得圧縮(DGC)機能も備えています。LTC2374-16は設定可能なシーケンサを内蔵しており、1から最大16までの深さの構成ワードを使用して、このシーケンサを設定できます。

LTC2374-16は、低ドリフトのリファレンスと、シングルショット動作が可能なリファレンス・バッファを内蔵しています。LTC2374-16は、1.8V、2.5V、3.3V、および5VのロジックをサポートするSPI互換の高速シリアル・インタフェースも内蔵しています。LTC2374-16は変換と変換の間は自動的にナップ(低消費電力)モードになるので、サンプリング・レートに比例して電力損失が減少します。非活動期間中にさらに消費電力を削減するために、スリープ・モードも提供されています。

コンバータの動作

LTC2374-16は2つのフェーズで動作します。MUXOUT^{+/−}をADCIN^{+/−}に接続した場合、収集フェーズでは、電荷再配分コンデンサD/Aコンバータ(CDAC)が、MUXを介して、選択されたMUXのアナログ入力ピンに接続されます。CNVピンの立ち上がりエッジにより変換が開始されます。変換フェーズでは、16ビットのCDACが逐次比較アルゴリズムを通じて逐次制御され、差動コンパレータを使用してサンプリング入力とリファレンス電圧のバイナリ加重した分数(例: $V_{REFBUF}/2$, $V_{REFBUF}/4 \dots V_{REFBUF}/65536$)を効率的に比較します。変換の最後に、CDACの出力はサンプリングされたアナログ入力に近似します。次に、A/Dコンバータの制御ロジックが、シリアル転送用の16ビット・デジタル出力コードを準備します。

伝達関数

LTC2374-16は、 $2 \times REFBUF$ のフルスケール電圧を完全差動モードで、また、REFBUFのフルスケール電圧を疑似差動モードで、それぞれ 2^{16} レベルまでデジタル化します。REFBUF = 4.096Vの場合、完全差動モードと疑似差動モードで得られるLSBサイズは、それぞれ125 μ Vと62.5 μ Vになります。変換結果のバイナリ形式は、表3に示すようにコンバータの入力範囲によって異なります。理想的な2の補数の伝達関数を図2に、理想的なストレート・バイナリ伝達関数を図3に示します。理想的なストレート・バイナリ伝達関数は、各出力コードの最上位ビット(MSB)を反転することにより、2の補数の伝達関数から求めることができます。

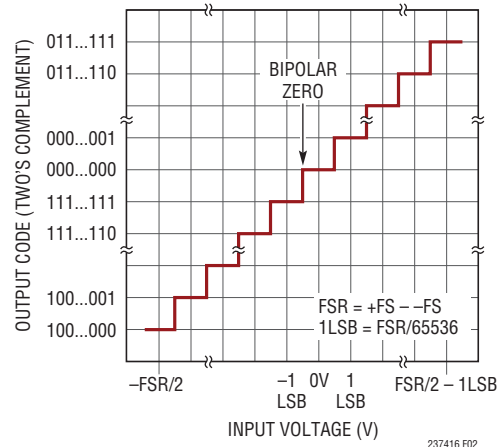


図2. LTC2374-16の2の補数の伝達関数。
ストレート・バイナリ伝達関数は、各出力コードの最上位ビット(MSB)を反転することによって得られる

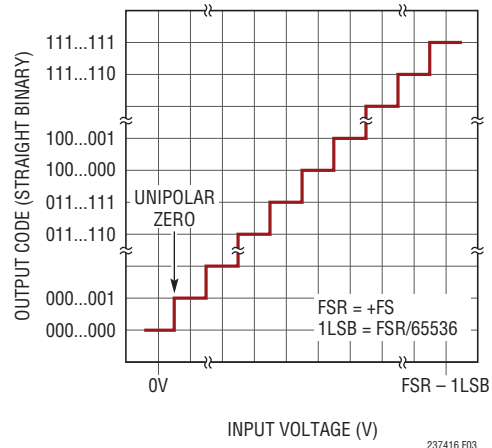


図3. LTC2374-16のストレート・バイナリ伝達関数

アプリケーション情報

アナログ入力

LTC2374-16の電圧範囲は設定が可能で、完全差動($\pm 4.096\text{V}$)、単極性疑似差動($0\text{V} \sim 4.096\text{V}$)、両極性疑似差動($\pm 2.048\text{V}$)の3つのうち1つを選ぶことができます。3つの範囲の全てで、A/Dコンバータは2つのADCコアのアナログ入力ピン間の電圧差($\text{ADCIN}^+ - \text{ADCIN}^-$)をサンプリングしてデジタル化します。また、A/Dコンバータの同相信号除去比(CMRR)特性により、両方の入力に共通する不要な信号が減少します。MUXは、MUXの構成に従って、選択されたMUXのアナログ入力チャンネルの電圧を MUXOUT^{+-} に出力します。 MUXOUT^{+-} は、直接配線するか、バッファを介して、 ADCIN^{+-} に接続することができます。アナログ入力範囲とMUXチャンネルの構成の選択方法については、「LTC2374-16の構成」のセクションを参照してください。

MUXのアナログ入力は、選択された範囲やチャンネルの構成に関係なく、図4に示す等価回路によってモデル化できます。 CH_x と CH_y は、MUXの構成に応じてMUXの $\text{CH}_0 \sim \text{CH}_7$ の各アナログ入力から選択された、異なる入力ピンです。各ピンは、ESD保護ダイオードを備えています。ADCコアのアナログ入力(ADCIN^{+-})には、それぞれサンプリング・ネットワークがあり、それらは、サンプリングCDACの約 50pF (C_{IN})とサンプリング・スイッチのオン抵抗の 40Ω (R_{ON})を直列に接続して構成されています。MUXは、MUXのスイッチのオン抵抗(R_{SW})を表す 40Ω の抵抗と、MUXの出力加算ノードでグラウンドに接

続される容量(C_{PAR})によってモデル化されています。 C_{PAR} は、ピンの寄生容量とダイオード接合によって主に形成される、約 20pF の一括された容量です。PCBの寄生容量も、 C_{PAR} に寄与します。この容量は、チャンネル間の電荷共有によるクロストークを最小限に抑えるために、変換サイクルごとに、または新しい最初の構成を設定したときに、スイッチを通してグラウンドに放電されます。

MUXOUT^{+-} を直接 ADCIN^{+-} に配線した場合、収集時に、MUXのアクティブな各アナログ入力には、 R_{SW} 、 C_{PAR} 、およびADCサンプリング・ネットワークによって、2つの1次ローパス・フィルタのカスケード接続が形成されます。バッファを MUXOUT^{+-} と ADCIN^{+-} の間に挿入した場合は、MUXのアクティブな各アナログ入力には、バッファの入力インピーダンスが付加された R_{SW} と C_{PAR} によって、1つの1次ローパス・フィルタのみが形成されます。

C_{IN} と C_{PAR} の両方には、収集時に充電される間、電流スパイクが流れます。 MUXOUT^{+-} を ADCIN^{+-} に直接配線した場合、両方のコンデンサの充電から生じる電流スパイクは、MUXのアクティブなアナログ入力から流れます。 MUXOUT^{+-} と ADCIN^{+-} の間に挿入されたバッファは、 C_{IN} からの電流スパイクを吸収し、 C_{PAR} からの電流スパイクは、MUXのアクティブなアナログ入力からそのまま流れます。変換時およびスリープ時に、MUXのアナログ入力とADCコアのアナログ入力には、わずかな漏れ電流しか流れません。

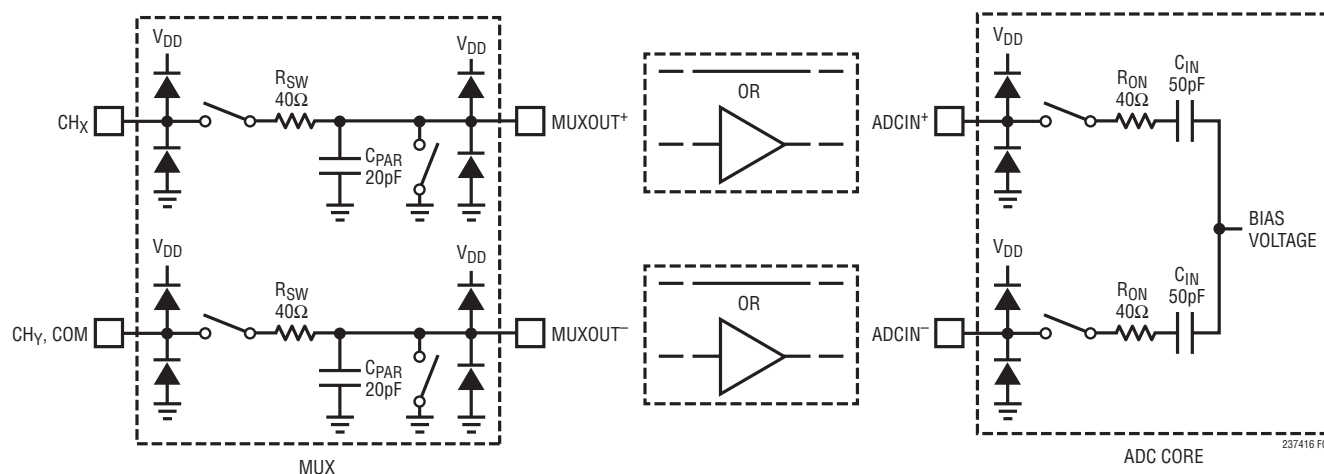


図4. LTC2374-16の差動アナログ入力の等価回路

アプリケーション情報

完全差動入力電圧範囲

完全差動入力電圧範囲は、最も広い入力信号振幅を提供します。A/Dコンバータは、選択されたMUXのアナログ入力を通じて $\pm V_{REFBUF}$ の範囲で入力された差動アナログ入力電圧を、ADCコアの(ADCIN⁺ – ADCIN⁻)にデジタル化するように構成されます。この範囲では、($V_{REFBUF}/2 \pm 0.1V$)に制限される同相電圧(ADCIN⁺ + ADCIN⁻) / 2付近を中心として、ADCIN⁺ピンとADCIN⁻ピンを互いに180°の位相差で駆動する必要があります。ADCIN⁺ピンとADCIN⁻ピンの振幅可能範囲は、いずれも(GND – 0.1V)から($V_{REFBUF} + 0.1V$)までです。両方の入力に共通な不要信号は、ADCのCMRRによって減少します。出力データ形式は、ストレート・バイナリまたは2の補数として選択できます。

疑似差動ユニポーラ入力電圧範囲

疑似差動ユニポーラ入力電圧範囲では、A/Dコンバータは、選択されたMUXのアナログ入力を通じて0V ~ V_{REFBUF} の範囲で入力された差動アナログ入力電圧を、ADCコアの(ADCIN⁺ – ADCIN⁻)にデジタル化します。この範囲では、ADCIN⁺ピンで駆動されるシングルエンドのユニポーラ入力信号は、ADCIN⁻ピンで駆動される信号グラウンドのリファレンス・レベルを基準にして測定されます。ADCIN⁺ピンの振幅可能範囲は(GND – 0.1V) ~ ($V_{REFBUF} + 0.1V$)までですが、ADCIN⁻ピンの範囲は(GND \pm 0.1V)に制限されます。両方の入力に共通な不要信号は、ADCのCMRRによって減少します。出力のデータ形式はストレート・バイナリです。

疑似差動バイポーラ入力電圧範囲

疑似差動バイポーラ入力電圧範囲では、A/Dコンバータは、選択されたMUXのアナログ入力を通じて($\pm V_{REFBUF}/2$)の範囲で入力された差動アナログ入力電圧を、ADCコアの(ADCIN⁺ – ADCIN⁻)にデジタル化します。この範囲では、ADCIN⁺ピンで駆動されるシングルエンドのバイポーラ入力信号は、ADCIN⁻ピンで駆動される信号グラウンドのミッドスケール・リファレンス・レベルを基準にして測定されます。ADCIN⁺ピンの振幅可能範囲は(GND – 0.1V) ~ ($V_{REFBUF} + 0.1V$)までですが、ADCIN⁻ピンの範囲は($V_{REFBUF}/2 \pm 0.1V$)に制限されます。両方の入力に共通な不要信号は、ADCのCMRRによって減少します。出力データの形式は、2の補数です。

入力駆動回路

MUXOUT^{+/-}をADCIN^{+/-}に直接配線するのか、それとも高入力インピーダンスを持つバッファを介して配線するのかにかかわらず、LTC2374-16のMUXのアナログ入力が高インピーダンスになります。いずれの場合も、低インピーダンスのソースによって、利得誤差を生じずにMUXのアナログ入力を直接駆動できます。どちらも、高インピーダンスのソースは、収集時のセトリング時間を最小限に抑えるためと、ADCの直線性を最適化するために、バッファリングする必要があります。

最高の性能を得るには、MUXOUT^{+/-}をADCIN^{+/-}に直接配線し、バッファ・アンプを使用してLTC2374-16のMUXのアナログ入力を駆動します。このアンプの出力インピーダンスは低いので、収集フェーズでアナログ信号の高速セトリングを実現できます。また、バッファ・アンプは、収集開始時にMUXのアナログ入力に流れる電流スパイクから信号源を切り離します。

ノイズと歪み

バッファ・アンプと信号源のノイズと歪みはA/Dコンバータのノイズと歪みに加わるので、これらについても考慮しなければなりません。入力信号にノイズが多い場合は、MUXのアナログ入力を駆動するバッファの入力の前に適切なフィルタを使用して、ノイズを最小限に抑えます。多くのアプリケーションでは、図5に示す簡単な1ポールのRCローパス・フィルタ(LPF1)で十分です。

ノイズ密度の低いバッファ・アンプを選択して、SNRの低下を最小限に抑える必要があります。フィルタ回路網(LPF2)をバッファの出力とMUXのアナログ入力の間配置して、バッファに対するノイズの影響を最小限に抑えると同時に、MUXのアナログ入力のサンプリング時のトランジェント電圧によってバッファに反射される妨害電圧を減らします。バッファ・アンプをMUXOUT^{+/-}とADCIN^{+/-}の間で使用する場合は、結合フィルタ回路網(LPF3)をバッファの出力とADCコアのアナログ入力の間配置して、バッファに対するノイズの影響を最小限に抑えると同時に、ADCコアのアナログ入力のサンプリング時のトランジェント電圧によってバッファに反射される妨害電圧を減らします。MUXまたはADCコアのアナログ入力のRC時定数が大きいと、これらの入力のセトリング時間が長くなります。そのため、LPF2とLPF3は、通常、LPF1よりも広い帯域幅を必要とします。表1に、前述の各LPFのRとCの標準的な推奨値を示します。

アプリケーション情報

表1. 各ローパス・フィルタのRとCの推奨値

	Rx(Ω)	Cx(pF)	帯域幅
LPF1	50	100000	31.8kHz
LPF2	10	1200	13MHz
LPF3	25	2700	2.4MHz

RCフィルタのコンデンサと抵抗は歪みを大きくする可能性があるため、これらの部品は高品質のものを使用します。NPOタイプやシルバーマイカ・タイプの誘電体のコンデンサは優れた直線性を示します。表面実装型カーボン抵抗は、半田付け工程で生じる損傷および自己発熱により歪みが生じることがあります。表面実装型金属皮膜抵抗は、この2つの問題に対してはるかに耐性があります。

入力電流

LTC2374-16にアンプを結合する上で最大の課題の1つは、各収集段階の開始時にMUXおよびADCコアのアナログ入力に流れる電流スパイクへの対処です。LPF2とLPF3は、ノイズのフィルタリングと、電流スパイクに起因するサンプリング時のトランジェント電圧の低減の両方に使用される結合フィルタの例です。

MUXおよびADCコアのアナログ入力は、駆動回路のスイッチト・キャパシタ負荷としてモデル化できます。駆動回路は、A/Dコンバータの入力に直接取り付けられた小容量のフィルタ・コンデンサ(C_{FILT})によってスイッチト・キャパシタの電流スパイクを減衰させることに依存している部分と、外乱の残りから回復するのに十分な帯域幅を持つドライバ・アンプに依存している部分があります。DC性能に対して最適化されたアンプには、ADCの最大変換レートで十分に回復するだけの帯域幅がない場合があるので、非直線性などの誤差を生じる可能性があります。結合フィルタ回路は3つの大きなカテゴリーに分類できます。

完全なセトリング:このケースは、フィルタの時定数と、サンプル期間より大幅に短い全セトリング時間によって特徴付けられます。収集が開始されると、結合フィルタが外乱を受けます。標準的な1次RCフィルタでは、外乱は指数関数的に減衰する初期ステップのように見えます。アンプは外乱に対して独自に応答するため、リングングを生じる可能性があります。入力が(LTC2374-16の精度の範囲内に)完全に落ち着くと、外乱は誤差に影響しなくなります。

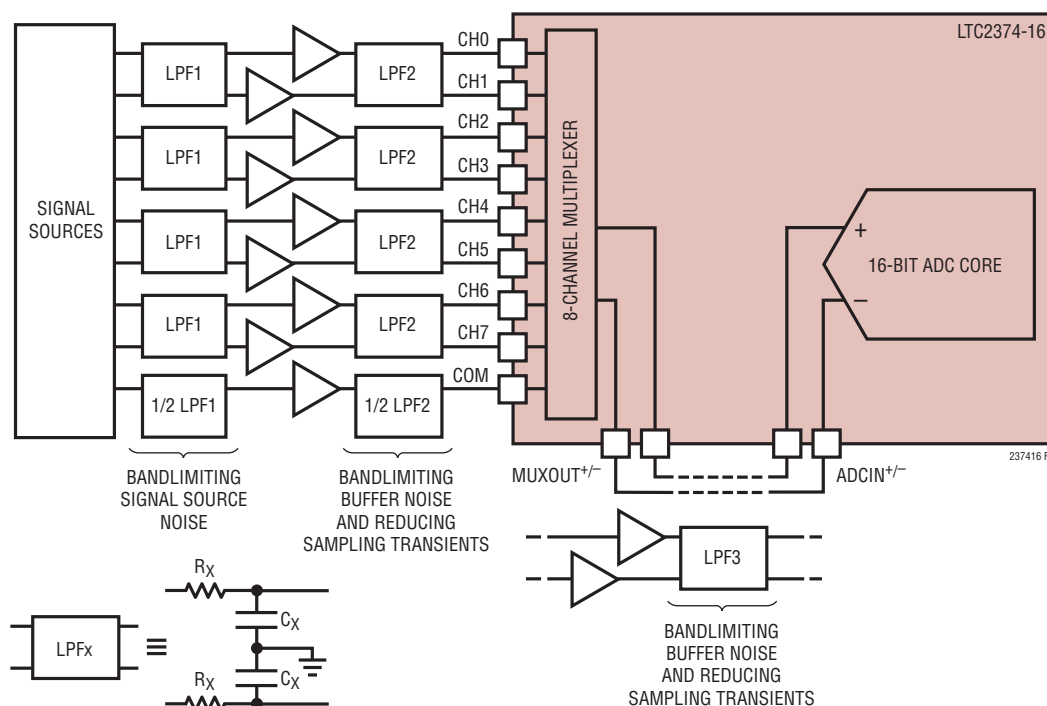


図5. 入力信号チェーン

237416f

アプリケーション情報

部分的なセトリング: この場合には、収集開始によって結合フィルタに乱れが生じますが、その後、公称の入力電圧の方向に落ち着き始めます。ただし、入力が最終値にセトリングする前に収集が終了し、変換が開始されます。通常、これにより利得誤差が生じますが、セトリングがリニアな限り、歪みは生成されません。結合フィルタの応答は、アンプの出力インピーダンスやその他のパラメータの影響を受けます。高速なスイッチト・キャパシタの電流スパイクに対するリニアなセトリング応答は、必ずしも高精度狭帯域アンプを想定したものではありません。結合フィルタは、電流スパイクの高周波エネルギーがアンプに達する前に、そのエネルギーを減衰させるのに役立ちます。

完全な平均化: MUXOUT^{+/-}をADCIN^{+/-}に直接配線する場合を考慮します。MUXのアナログ入力での結合フィルタのコンデンサ(C_{FILT})が、A/Dコンバータのサンプル・コンデンサ(50pF)とMUXの出力加算ノードの容量(20pF)の合計よりもはるかに大きいと、サンプリング・グリッチが大幅に減衰します。駆動アンプには実質的に非常に少ない平均サンプリング電流しか流れません。1.6Mspsでは、(図6に示すように)等価入力抵抗は約9kで、これはほとんどの高精度アンプにとって安全な抵抗性負荷です。ただし、結合フィルタのDC抵抗とMUXの等価(スイッチト・キャパシタ)入力抵抗の間に抵抗性の分圧が生じることにより、利得誤差が生成される可能性があります。

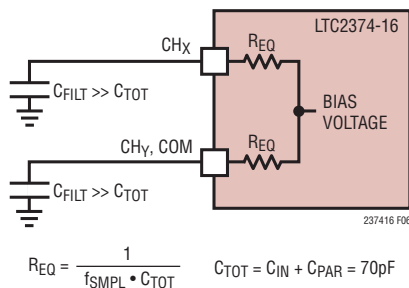


図6. 1MspsでのLTC2373-18のMUXアナログ入力の等価回路
1.6MspsでのLTC2374-16

クロストーク

マルチプレクサを使用しているシステムでは、一般に、クロストークが問題になります。LTC2374-16は、低クロストークの8チャンネルMUXを備えています。LTC2374-16には、サンプリング中にあるチャンネルの信号が別のチャンネルの信号を破損する可能性がある、2種類のクロストークが存在します。

クロストークの1つ目の種類は、多くの場合、静的クロストークと呼ばれます。静的クロストークでは、オフ・チャンネルに加えられる信号(V_{INTERFERER})が、入力信号経路に容量的に結合するため、オン・チャンネルの入力信号(V_{SIGNAL})を破損します。図7に、MUXの2つの入力チャンネルと、それに関連する寄生容量のRCモデルを示します。オフ・チャンネルから入力信号経路への容量結合は、オフ・スイッチのC_{SW}を介してMUXOUT^{+/-}出力ピンに発生するか、C_{PIN}を介して隣接する入力ピンまたはMUXOUT^{+/-}出力ピンに発生する可能性があります。C_{PIN}を介したMUXOUT^{+/-}ピンへの結合は、100kHzの入力信号をオフ・チャンネルCH3またはCH4に加える場合、クロストークを-107dBに制限する主要な結合メカニズムになります。これらのピンは、MUXOUT⁺ピンとMUXOUT⁻ピンにそれぞれ隣接して配置されています。

2つ目のクロストークの種類は、隣接チャンネル・クロストークと呼ばれます。このクロストークでは、あるチャンネルの入力が別のチャンネルのサンプリング値に影響を与える、メモリ効果に対処する必要があります。その場合、MUXの出力加算ノード(MUXOUT^{+/-})でのC_{PAR}は、適切に対処しなかった場合、記憶素子として機能します。ここで発生する可能性のあるクロストークのメカニズムは、電荷共有に基づいています。C_{PAR}は、概ね、サンプリングされる各チャンネルの電圧に充電されます。あるチャンネルから次のチャンネルに切り替わる時に、この電荷が除去されないと、あるチャンネルのフィルタ・コンデンサ(C_{FILT})の電荷と、C_{PAR}に蓄積された別のチャンネルの電荷との間で、電荷共有が発生します。C_{PAR}の不要な電荷によって、入力フィルタの帯域幅に応じて、セトリング時間が長くなる可能性があります。この影響を緩和するために、C_{PAR}は、変換サイクルごとに、または新しい最初の構成を設定したときに、低インピーダンスのスイッチを通じてグラウンドに放電されます。

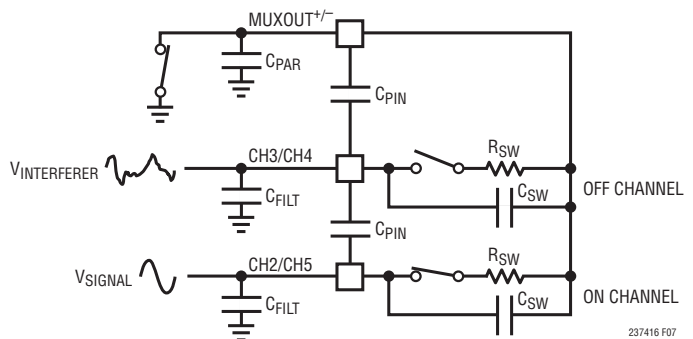


図7. 2つのMUXアナログ入力チャンネルのRC等価回路

アプリケーション情報

MUXのアナログ入力の駆動

LTC2374-16は、完全差動入力信号または疑似差動入力信号を受け取るように設定できます。ほとんどのアプリケーションでは、入力範囲にかかわらず、図8aに示すように、2個のユニティゲイン・バッファとして構成したLT6237 ADCドライバを使用して、LTC2374-16を駆動することを推奨します。LT6237は、高速セトリング特性と優れたDC直線性を兼ね備えた上に、 $1.1\text{nV}/\sqrt{\text{Hz}}$ の入力換算ノイズ密度を実現しており、図8b、

8c、および8dのFFTのグラフで示すように、全ての入力範囲で、A/Dコンバータのデータシートに示すSNRとTHDの規格値を全て満たすことができます。RCフィルタの時定数は、収集時にLTC2374-16のMUXアナログ入力のトランジェントのセトリング時間が十分な時間になるように選択します。LT6237は、7.8mAの最大電源電流で、低消費電力のLTC2374-16を完全に補完します。

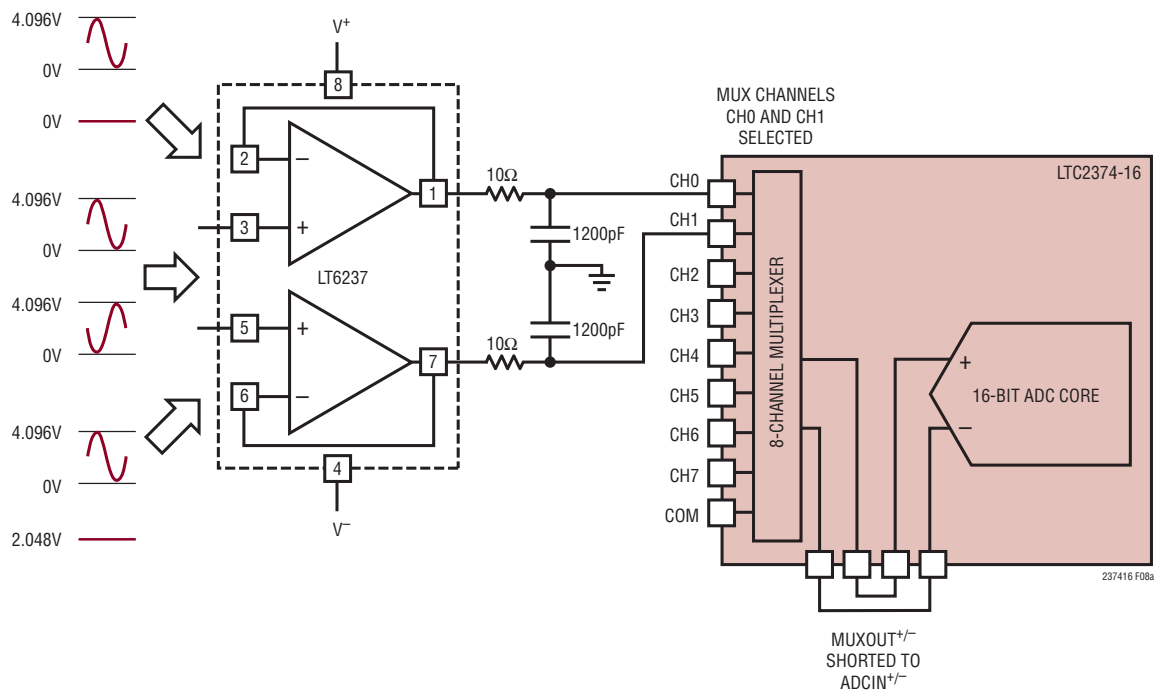


図8a. 完全差動信号源または疑似差動信号源をバッファリングするLT6237

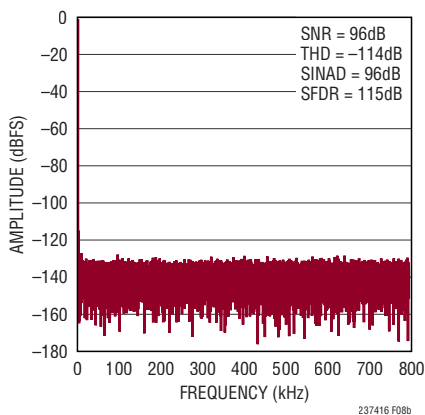


図8b. 図8aに示す回路の32kポイントのFFT ($f_{\text{SAMPL}} = 1.6\text{Mpsps}$ 、 $f_{\text{IN}} = 1\text{kHz}$)、完全差動入力駆動

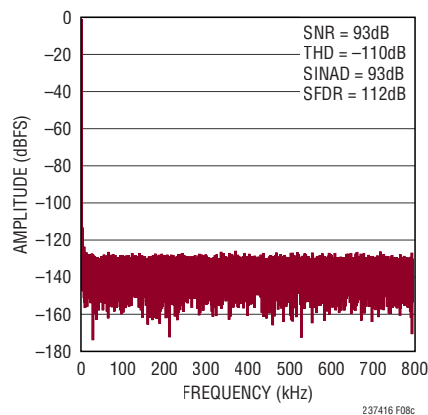


図8c. 図8aに示す回路の32kポイントのFFT ($f_{\text{SAMPL}} = 1.6\text{Mpsps}$ 、 $f_{\text{IN}} = 1\text{kHz}$)、ユニポーラ入力駆動

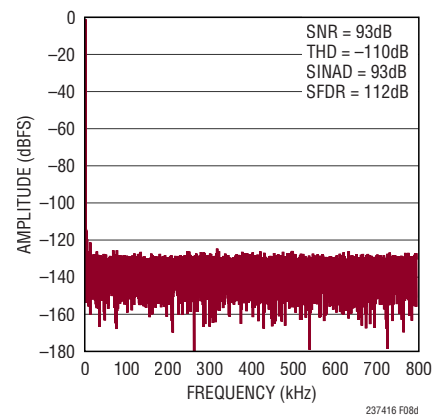


図8d. 図8aに示す回路の32kポイントのFFT ($f_{\text{SAMPL}} = 1.6\text{Mpsps}$ 、 $f_{\text{IN}} = 1\text{kHz}$)、バイポーラ入力駆動

アプリケーション情報

シングルエンドから差動に変換することによるSNRの最大化

LTC2374-16のMUXのアナログ入力を駆動する前に、シングルエンド入力信号を、完全差動信号に変換することができます。これによって、完全差動入力電圧範囲で、LTC2374-16の高いSNR性能を活用することができます。図9aに示すA/Dコンバータ・ドライバLT6350を使用して、0V～4.096Vの入力信号を完全差動の±4.096V出力信号に変換することができます。この場合のRC時定数は、LT6350の高周波ノイズの影響を制限するために大きくなっています。このトポロジーは、シングルエンド動作を3dB上回るSNRの増加をもたらし、図9bのFFTのグラフに示すように、完全差動入力電圧範囲での、96dBという、このデータシートのSNRの最大性能を実現します。10.4mAの最大電源電流を持つLT6350は、低消費電力のLTC2374-16と組み合わせて使用するのに適しています。

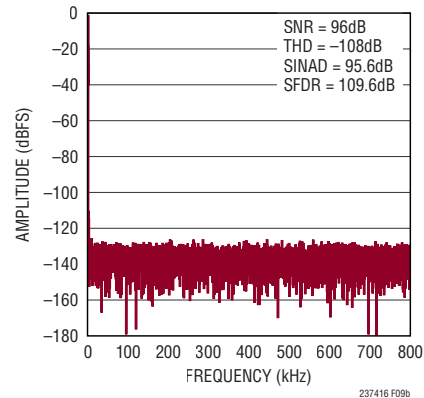


図9b. 図9aに示す回路の32kポイントのFFT
($f_{SAMPL} = 1.6\text{MSPS}$, $f_{IN} = 1\text{kHz}$)

MUXOUT^{+/-} および ADCIN^{+/-} 間で共有されたアンプを使用した8つのシングルエンド入力のSNRの最大化

シングルエンド信号を完全差動信号に変換すると、SNRが増大する効果がありますが、1つのシングルエンド入力につき2つの入力チャンネルが必要になるため、LTC2374-16とインタフェースを取ることができるシングルエンド入力信号の数が減ります。図10aに示すように、MUXOUT^{+/-} と ADCIN^{+/-} の間でLT6237を使用してシングルエンドを差動に変換するこ

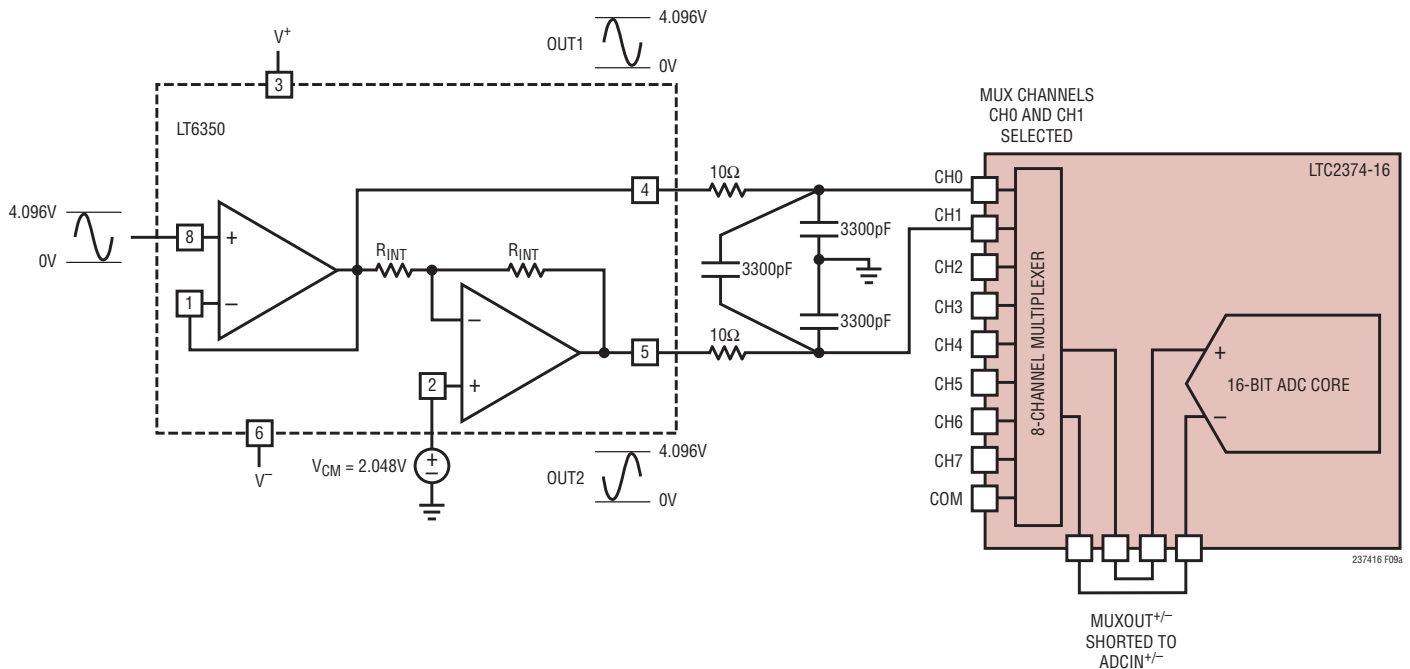


図9a. 0V～4.096Vのシングルエンド信号を±4.096Vの完全差動信号に変換するLT6350

アプリケーション情報

とによって、他のMUX入力を犠牲にすることなく、完全差動範囲でのSNRを改善する効果が得られます。CH0～CH7をMUXOUT⁺に出力し、COMをMUXOUT⁻に出力するMUX構成を使用して、8つのシングルエンド入力を完全差動入力電圧範囲で変換することができます。MUXのCOM入力チャネルを、フォロワ構成で接続されたバッファ・アンプの帰還接続で使用すると、回路の歪み性能が改善します。これを行わない場合、バッファの入力電流からのMUXスイッチの両端の非線形電圧降下、およびMUXスイッチの非線形オン抵抗によって、THDが劣化します。COMとMUXOUT⁻の間の1kの抵抗によって、MUXがオフになったときにバッファの負帰還が維持されるため、バッファ出力は振幅しません。この回路では、8つのシングルエンド入力によって、図10bに示すように95.5dBのSNRを実現しており、シングルエンド動作よりもSNRが2.3dB改善されています。

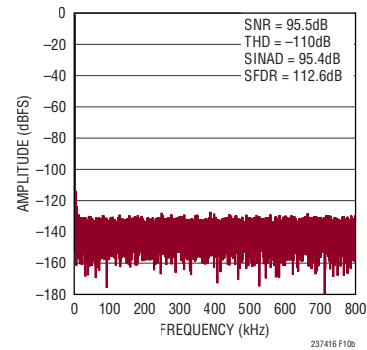


図10b. 図10aに示す回路の32kポイントのFFT ($f_{SAMPL} = 1.6\text{Mps}$ 、 $f_{IN} = 1\text{kHz}$)

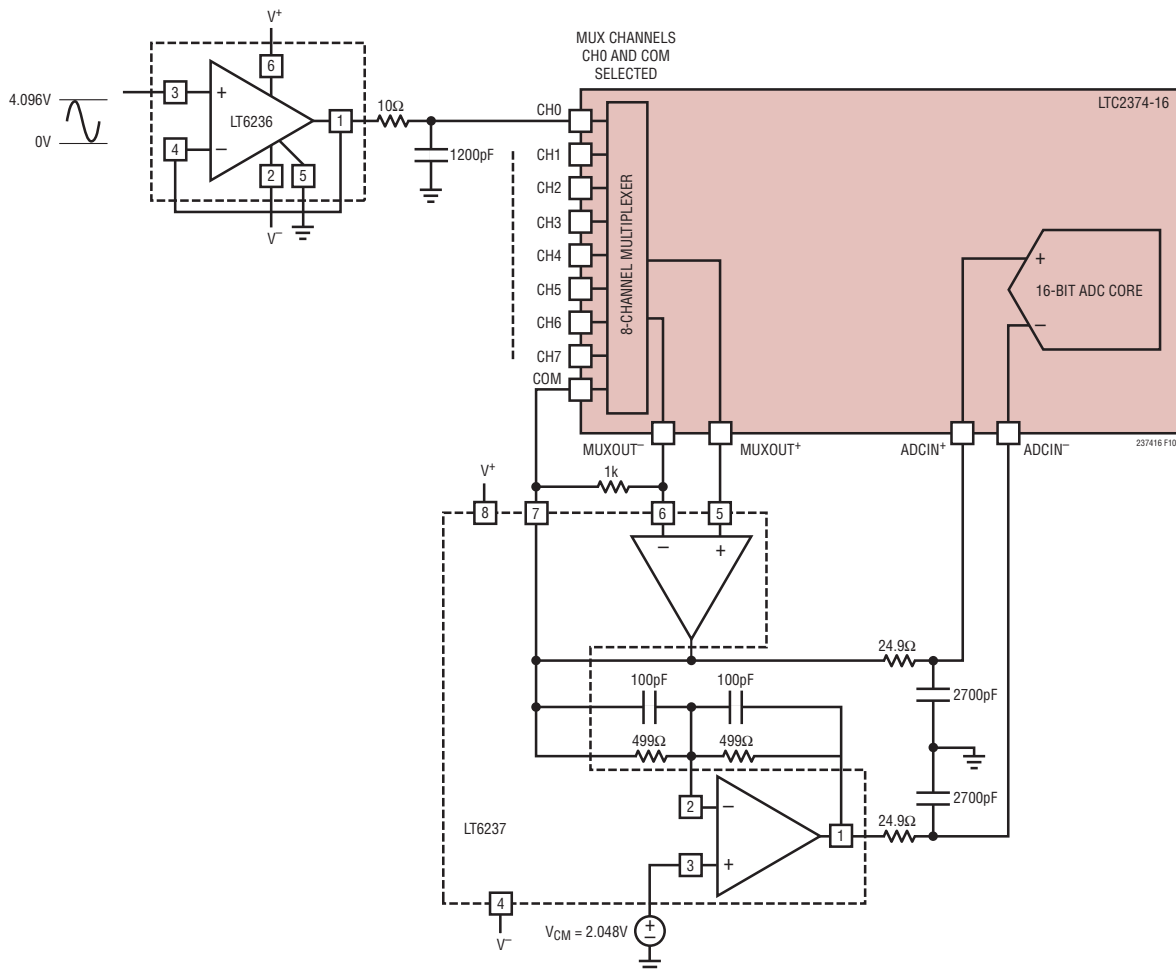


図10a. 0V～4.096Vのシングルエンド入力信号をバッファリングするLT6236と、シングルエンドから±4.096Vの完全差動入力電圧範囲の差動への変換を実行するように構成されたLT6237

237416f

LTC2374-16

アプリケーション情報

単一電源動作でのデジタル利得圧縮の使用

LTC2374-16はデジタル利得圧縮(DGC)機能を備えており、フルスケールの入力振幅を $\pm V_{REFBUF}$ アナログ入力範囲の10%~90%に定めます。この機能により、各入力振幅は図11aに示すように $V_{REFBUF} = 4.096V$ で $0.41V \sim 3.69V$ となるので、ADCドライブには単一の正電源から給電可能です。ADCドライブへの給電に必要なのは正電源とグラウンドだけなので、ADCドライブ用の負電源が存在する従来のシステムと比べて、システム全体の消費電力を一層削減できます。

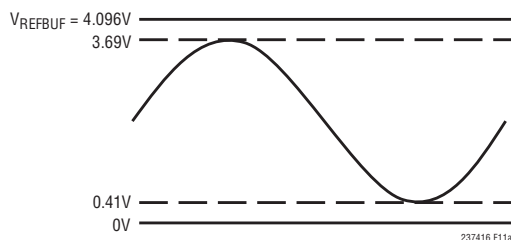


図11a. デジタル利得圧縮をイネーブした $V_{REFBUF} = 4.096V$ でのLTC2374-16の入力振幅

DGC機能をイネーブすると、5V単電源から給電される低消費電力のLTC6363差動ドライバでLTC2374-16を駆動できます。デジタル利得圧縮機能がイネーブされているとき、LTC6363が $\pm 3.28V$ の真のバイポーラ・シングルエンド入力信号を受け取り、その信号をLTC2374-16の狭められた入力範囲にレベルシフトするよう構成する方法を図11bに示します。LT6236を使用して、 V_{CM} を生成する抵抗分割器をバッファリングすると、信号チェーン・ソリューション全体が5V単電源から給電可能となり、消費電力が最小限に抑えられて複雑さが緩和されます。この5V単電源ソリューションでは、入力信号振幅が減少するため、図11cのFFTに示すように、達成可能なSNRが94dBに制限されます。DGC機能をイネーブするには、構成ワードでSELを1に設定します。

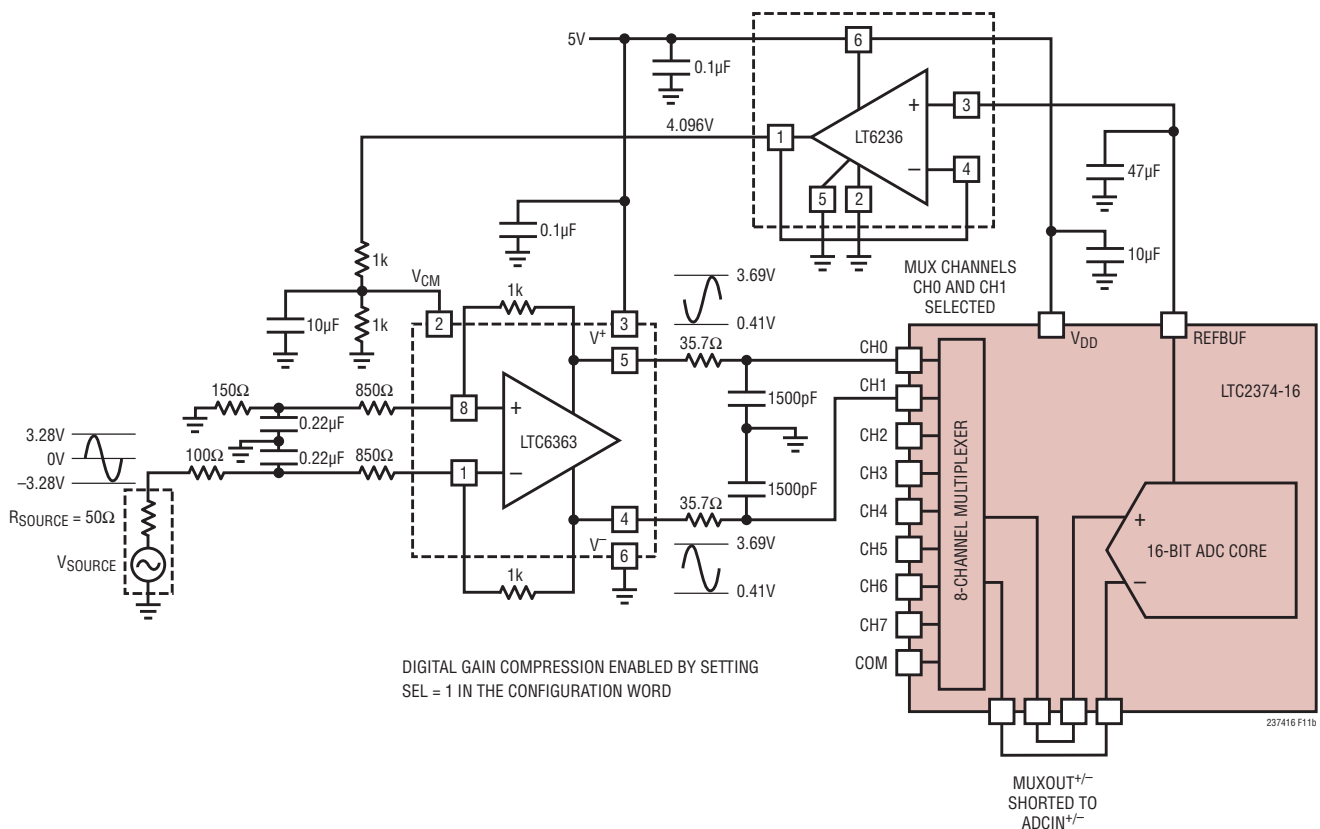


図11b LTC2374-16でデジタル利得圧縮機能がイネーブされているときに、5V単電源で動作しながら $\pm 3.28V$ の入力信号を受け取るように構成されたLTC6363

アプリケーション情報

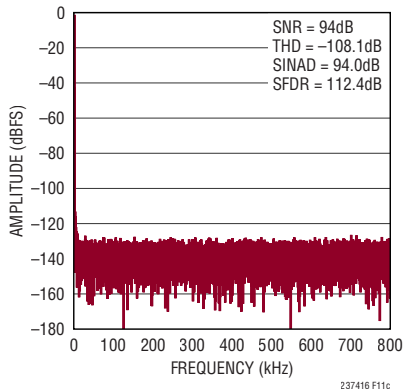


図 11c. 図 11b に示す回路の 32k ポイントの FFT (fsMPL = 1.6MSPS, fIN = 1kHz)

A/D コンバータのリファレンス

A/D コンバータのリファレンス供給には3つの方法があります。最初の方法では、内部リファレンスとリファレンス・バッファの両方を使用します。2つ目の方法では、内部リファレンスを外部でオーバードライブし、内部リファレンス・バッファを使用します。3つ目の方法では、内部リファレンス・バッファをディスエーブルし、外部ソースから REFBUF ピンをオーバードライブします。以下の表に、これらの使用例と、得られる完全差動、ユニポーラ、およびバイポーラの入力電圧範囲を示します。

表 1. 内部リファレンスと内部バッファ

REFIN	REFBUF	完全差動入力電圧範囲	単極性入力電圧範囲	両極性入力電圧範囲
2.048V	4.096V	±4.096V	0V to 4.096V	±2.048V

表 2. 外部リファレンスと内部バッファ

REFIN (オーバードライブ)	REFBUF	完全差動入力電圧範囲	単極性入力電圧範囲	両極性入力電圧範囲
1.25 (Min)	2.5V	±2.5V	0V to 2.5V	±1.25V
2.048V	4.096V	±4.096V	0V to 4.096V	±2.048V
2.4V (Max)	4.8V	±4.8V	0V to 4.8V	±2.4V

表 3. 外部リファレンス、バッファなし

REFIN	REFBUF	完全差動入力電圧範囲	単極性入力電圧範囲	両極性入力電圧範囲
0V	2.5V (Min)	±2.5V	0V to 2.5V	±1.25V
0V	5V (Max)	±5V	0V to 5V	±2.5V

内部リファレンスと内部バッファ

LTC2374-16 は、工場出荷時に 2.048V に調整された、オンチップ、低ノイズ、低ドリフト (20ppm/°C)、温度補償バンドギャップ・リファレンスを内蔵しています。図 12a に示すように、このリファレンスはリファレンス・バッファに内部で接続され、REFIN (ピン 13) で利用できます。ノイズを最小限に抑えるために、REFIN は 0.1μF のセラミック・コンデンサを使用して GND にバイパスします。リファレンス・バッファは、REFBUF (ピン 12) で REFIN 電圧の 2 倍の 4.096V を生成します。リファレンス・バッファの補償とノイズの抑制のために、47μF 以上のセラミック・コンデンサ (X7R、10V、1210 サイズ) を使って REFBUF を GND にバイパスします。

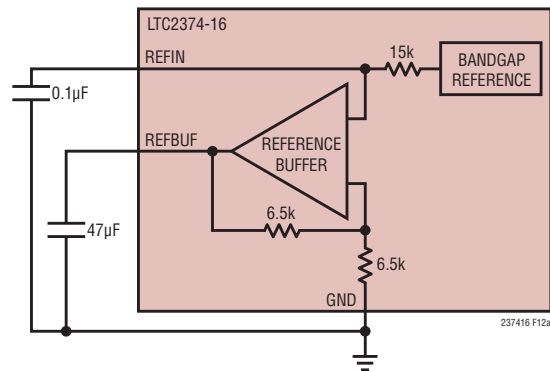


図 12a. LTC2374-16 の内部リファレンス回路

外部リファレンスと内部バッファ

さらに高い精度や低ドリフトが必要な場合は、図 12b に示すように 15k 抵抗がリファレンスに直列に接続されているので、外部リファレンスによって REFIN を簡単にオーバードライブできます。REFIN は 1.25V ~ 2.4V の範囲でオーバードライブできます。これによって REFBUF に発生する電圧は、2×REFIN になります。リニアテクノロジーでは、さまざまなアプリケーションの要求を満たすように設計された高性能リファレンスを取り

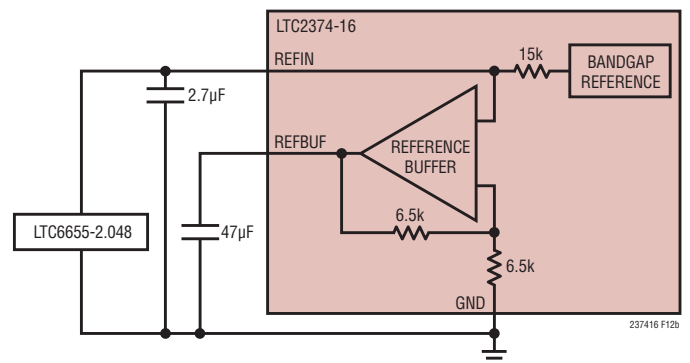


図 12b. LTC6655-2.048 を外部リファレンスとして使用

アプリケーション情報

揃えております。LTC6655-2.048は小型、低消費電力、高精度なので、LTC2374-16と組み合わせて内部リファレンスのオーバードライブに使用するのに最適です。LTC6655-2.048の初期精度は0.025% (最大)、温度係数は2ppm/°C (最大)で、高精度アプリケーションに適しています。2.7μF ~ 100μFのセラミック・コンデンサをREFINピンの近くに配置して、LTC6655-2.048をバイパスすることを推奨します。

外部リファレンス、バッファなし

図12cに示すように、内部リファレンス・バッファは、REFBUFに外部リファレンスを使用して2.5V ~ 5Vの範囲でオーバードライブすることもできます。この構成では、REFINをグランド接続してリファレンス・バッファをディスエーブルする必要があります。リファレンス・バッファがディスエーブルされると、13k抵抗がREFBUFピンに負荷を加えます。入力信号振幅と対応するSNRをできるだけ大きくするため、REFBUFをオーバードライブする場合はLTC6655-5の使用を推奨します。LTC6655-5は、LTC6655-2.048と同様に小型、高精度、低ドリフトで、拡張温度範囲に対応します。5Vリファレンスを使用することで、97dBのSNRを実現できます。47μFのセラミック・コンデンサ(X5R、0805サイズ)をREFBUFピンの近くに配置して、LTC6655-5をバイパスすることを推奨します。

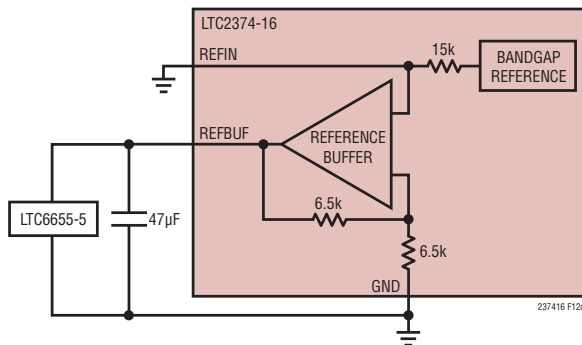


図12c. LTC6655-5を使用したREFBUFのオーバードライブ

各変換サイクル中に、LTC2374-16のREFBUFピンには外部バイパス・コンデンサから電荷(Q_{CONV})が流れます。内部リファレンス・バッファをオーバードライブする場合は、外部リファレンスがI_{REFBUF} = Q_{CONV}/t_{CYC}に等しいDC電流でこの

全電荷を供給する必要があります。したがって、REFBUFに流れるDC電流は、サンプリング・レートと出力コードによって異なります。図13に示すように、長時間のアイドル状態の後、集中的にサンプリングされるアプリケーションでは、I_{REFBUF}は短時間で約380μAから最大1.2mA (REFBUF = 5V、1.6Msps)になります。このDC電流のステップにより、外部リファレンスのトランジエント応答がトリガされます。REFBUFの電圧が正常値から逸脱すると、出力コードの精度に影響を与えるので、このトランジエント応答には注意が必要です。外部リファレンスを使用してREFBUFをオーバードライブする場合は、高速でセトリングするLTC6655-5リファレンスの使用を推奨します。

内部リファレンス・バッファのトランジエント応答

最適なトランジエント性能を得るには、内部リファレンス・バッファを使用します。内部リファレンス・バッファは独自の設計を採用しており、大量の変換が急に発生した場合でも、REFBUFの出力電圧の変化を1LSB以下に抑えます。これにより、アイドル状態の後に最初に収集されたサンプルでも、内部リファレンス・バッファのトランジエント応答のセトリング後に収集されたサンプルでも同じ結果が得られるため、LTC2374-16の内部リファレンス・バッファは真のシングルショット動作が可能になります。内部リファレンス・バッファを使用した場合と、内部リファレンス・バッファをLTC6655-5によってオーバードライブした場合について、どちらも47μFのバイパス・コンデンサを使用した完全差動、疑似差動ユニポーラ、および疑似差動バイポーラの各入力電圧範囲のLTC2374-16のトランジエント応答を、図14a、14b、および14cにそれぞれ示します。

ダイナミック性能

A/Dコンバータの周波数応答、歪み、およびノイズを定格スループットでテストするには、高速フーリエ変換(FFT)の手法が使われます。低歪みの正弦波を入力し、そのデジタル出力をFFTアルゴリズムを使って解析することにより、基本波の外側の周波数に関してADCのスペクトル成分を調べることができます。LTC2374-16では、AC歪みとノイズの測定値について、いずれも保証されたテスト済みの限界値を示しています。



図13. 集中的なサンプリングを示すCNVの波形

アプリケーション情報

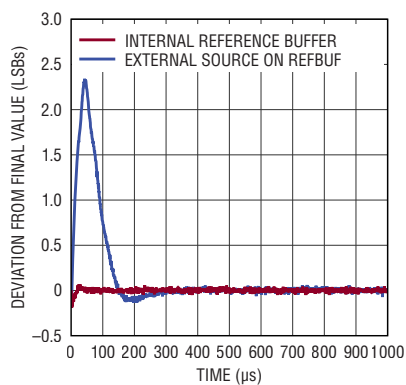


図 14a. 完全差動入力電圧範囲での LTC2374-16 の
トランジェント応答

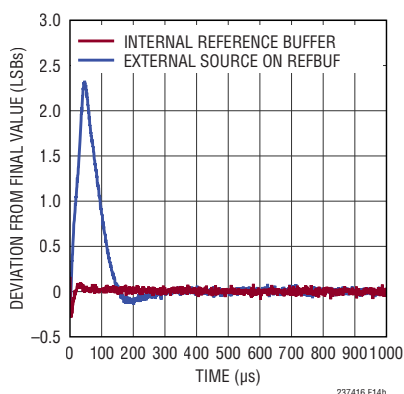


図 14b. 疑似差動バイポーラ入力電圧範囲での
LTC2374-16 のトランジェント応答

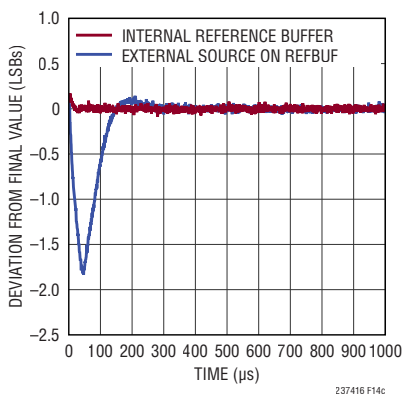


図 14c. 疑似差動バイポーラ入力電圧範囲での
LTC2374-16 のトランジェント応答

信号対ノイズ+歪み比 (SINAD)

信号対ノイズ+歪み比 (SINAD) は、基本入力周波数の RMS 振幅と A/D コンバータ 出力での他の全ての周波数成分の RMS 振幅の比です。出力の帯域は、DC より高くサンプリング周波数の半分より低い周波数に制限されます。図 15 は、LTC2374-16 が 1.6MHz の入力、1MHz のサンプリング・レートで 96dB (完全差動) の標準 SINAD を達成していることを示しています。

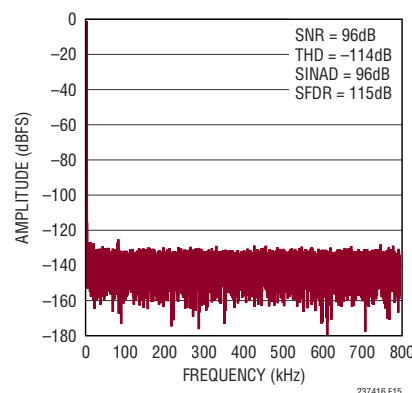


図 15. 32k ポイントの FFT ($f_{\text{SMPL}} = 1.6\text{MSPS}$, $f_{\text{IN}} = 1\text{kHz}$)

信号対ノイズ比 (SNR)

信号対ノイズ比 (SNR) は、基本入力周波数の RMS 振幅と、1 次から 5 次までの高調波および DC を除く他の全ての周波数成分の RMS 振幅との比です。図 15 は、LTC2374-16 が 1.6MHz の入力、1MHz のサンプリング・レートで 96dB (完全差動) の標準 SNR を達成していることを示しています。

全高調波歪み (THD)

全高調波歪み (THD) は、入力信号の全ての高調波の RMS 値の合計と基本波の RMS 値との比です。帯域外高調波は、DC とサンプリング周波数の半分 ($f_{\text{SMPL}}/2$) の間の周波数帯域で折り返しエラーを生じます。THD は次のように表されます。

$$\text{THD} = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots + V_N^2}}{V_1}$$

ここで、 V_1 は基本周波数の RMS 振幅で、 $V_2 \sim V_N$ は 2 次～ N 次の高調波の振幅です。図 15 は、LTC2374-16 が 1kHz の入力、1.6MHz のサンプリング・レートで -114dB (完全差動) の標準 THD を達成していることを示しています。

LTC2374-16

アプリケーション情報

電源に関する検討事項

LTC2374-16は2つの電源ピンを備えています。5V電源 (V_{DD}) とデジタル入力/出力インタフェースの電源 (OV_{DD}) です。柔軟な OV_{DD} 電源により、LTC2374-16は、2.5Vや3.3Vのシステムなど、1.8V～5Vで動作する任意のデジタル・ロジックと通信することができます。

電源シーケンシング

LTC2374-16には電源シーケンシングに関する特別な要件はありません。「絶対最大定格」のセクションに記載されている最大電圧の関係を遵守するよう注意する必要があります。LTC2374-16は、最初の起動時、または電源電圧が2Vより低くなったとき必ずLTC2374-16をリセットするパワーオン・リセット (POR) 回路を備えています。電源電圧が公称電源電圧範囲に戻ると、PORはADCを再初期化します。再初期化の期間が確実に終了するように、POR イベントの100ms後までは変換を開始しないようにします。この時点より前に変換を開始すると、結果は無効になります。

タイミングと制御

CNVのタイミング

LTC2374-16の変換はCNVによって制御されます。CNVの立ち上がりエッジで変換が開始され、LTC2374-16が起動します。いったん変換が開始されると、その変換が完了するまでは再開できません。最適な性能を得るには、CNVをノイズのない低ジッタの信号で駆動します。A/Dコンバータの状態はBUSY出力で示され、変換の進行中はBUSY出力が“H”に保たれます。デジタル化された結果に誤差が生じないようにするには、CNVでの追加の遷移が、変換開始後40ns以内または変換完了後に発生するようにします。変換が完了すると、LTC2374-16は消費電力が低下して入力信号の収集を開始します。全てのデータと構成ビットをクロックアウトしてから、新しい変換を開始する必要はありません。

内部変換クロック

LTC2374-16には、427nsの最大変換時間を達成するように調整されている内部クロックがあります。最小データ収集時間は185nsであり、外部調整なしに、1.6Mspsのスループット性能が保証されています。

自動ナップ・モード

LTC2374-16は変換完了後自動的にナップ・モードに移行し、CNVの立ち上がりエッジで新しい変換が開始されると完全に起動します。ナップ・モードの間は、ADCコアだけがパワーダウンし、その他の回路は全てアクティブなままです。ナップ・モードの間に、最後の変換で得られたデータをクロックアウトすることができます。自動ナップ・モード機能により、LTC2374-16の消費電力は、サンプリング周波数が減少するにつれて減少します。電力が最大限消費されるのは変換中だけなので、LTC2374-16のADCコアは、サンプリング・レートが低いほど、変換サイクル (t_{CYC}) 中に長い時間パワーダウン状態に留まることができ、そのため平均消費電力は図16に示すようにサンプリング・レートに比例して減少します。

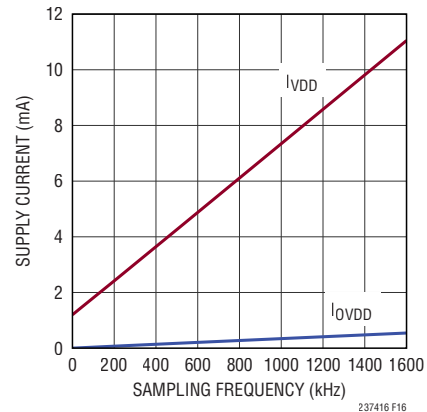


図16. LTC2374-16の電源電流とサンプリング・レート

スリープ・モード

自動ナップ・モードでは、ADCコアだけがパワーダウンするので、省電力効果は限られています。さらに消費電力を削減するために、LTC2374-16はスリープ・モードを備えています。スリープ・モード中は、300 μ Wの電力損失をもたらすわずかなスタンバイ電流を除いて、デバイス全体がパワーダウンします。スリープ・モードにするには、SCKの立ち上がりエッジが発生しないうちにCNVの状態を切り替えます。デバイスは、最後に開始された変換からBUSYの立ち下がりエッジでスリープ・モードになります。スリープ・モードになったデバイスは、SCKの立ち上がりエッジで起動します。スリープ・モードからの復帰時には、リファレンスとリファレンス・バッファが起動してREFINおよびREFBUFでバイパス・コンデンサを充電できるように、 t_{WAKE} ms待ってから変換を開始します。(スリープ・モードのタイミングの詳細については、「タイミング図」のセクションを参照してください)。

237416f

アプリケーション情報

デジタル・インタフェース

LTC2374-16はシリアル・デジタル・インタフェースを備えています。柔軟なOV_{DD}電源により、LTC2374-16は、2.5Vや3.3Vのシステムなど、1.8V～5Vで動作する任意のデジタル・ロジックと通信することができます。

RDLが“L”になると、シリアル・データI/Oバスがイネーブルされます。シリアル・データI/Oバスがイネーブルされた場合に、外部クロックがSCKピンに供給されると、シリアル出力データがSDOピンからクロックアウトされ、シリアル入力構成データがSDIピンにクロックインされます。シリアル出力データは、SCKの立ち上がりエッジで遷移し、シリアル入力データは、SCKの立ち上がりエッジでラッチされます。D15はSCKの最初の立ち上がりエッジまで有効な状態が維持されます。変換結果の16ビットがシフト出力された後に、シーケンス開始(SOS)ビットがシフト出力され、その後、変換結果に対応する7ビットの制御ワードがシフト出力されます。SDOは、SCKの24回の立ち上がりエッジの後に、“L”に留まります。変換後にデータと構成情報をクロックアウトすると、最高の性能が得られます。表5に、 $f_{SCK} = 100\text{MHz}$ で異なるビット数をシフト出力する場合に実現可能な最大サンプリング・レートを示します。

表5. $f_{SCK} = 100\text{MHz}$ での最大サンプリング・レートとビット数

	ビット数	f_{SAMPL} (MHz)
Conversion Result	16	1.6
Conversion Result + SOS Bit	17	1.57
Conversion Result + SOS Bit + Configuration Data	24	1.42

LTC2374-16の構成は、シリアル・インタフェースを介して、シーケンサによって設定します。次のセクションでは、LTC2374-16を設定するさまざまな方法、シーケンサの動作、およびLTC2374-16の一般的な用途について説明します。

LTC2374-16の構成

LTC2374-16の各種動作モードは、8ビット制御ワード(C[7:0])のうちの7ビットによって設定します。この制御ワードは、SCKの立ち上がりエッジで、MSBを先頭にしてSDIからシフト入力されます。制御ワードは、次のように定義されています。

C[7]	C[6]	C[5]	C[4]	C[3]	C[2]	C[1]	C[0]
X	A[3]	A[2]	A[1]	A[0]	R[1]	R[0]	SEL

制御ワードのMSB (C[7])は、シーケンサの設定時に使用され、動作モードを制御せず、MUXやADCの構成も制御しません(「シーケンサの設定」のセクションを参照)。表6を参照すると、ビットA[3:0] (C[6:3])が、MUXのアナログ入力チャネル構成を制御しています。ビットR[1:0] (C[2:1])は、A/Dコンバータの入力電圧範囲構成を制御し、SEL (C[0])ビットは、デジタル利得圧縮機能をイネーブル/ディスエーブルします(「単一電源動作でのデジタル利得圧縮の使用」のセクションを参照)。

表6. デコードされた構成ビットの説明

ビット	名称	動作
[A3:A0]	MUX Channel Configuration Bits	See Table 4
[R1:R0]	Input Range Selection Bits	00 – Pseudo-Differential Unipolar Input (Straight Binary Output Data Format) 01 – Pseudo-Differential Bipolar Input (Two's-Complement Output Data Format) 10 – Fully Differential Input (Straight Binary Output Data Format) 11 – Fully Differential Input (Two's-Complement Output Data Format)
SEL	Digital Gain Compression Bit	0 – Digital Gain Compression Disabled 1 – Digital Gain Compression Enabled

注記: デジタル利得圧縮機能は、疑似差動ユニポーラ入力電圧範囲の場合、必ずディスエーブルされます。

マルチプレクサのアナログ入力

MUXのアナログ入力は、入力制御ワードのA[3:0] (C[6:3])ビットで設定します。構成ビットの全ての組み合わせに対するMUX構成を表7に示します。選択した正(+)チャネルはMUXOUT⁺に出力され、選択した負(-)チャネルはMUXOUT⁻に出力されます。図17に、連続する変換において更新されているMUX構成の例を示します。選択した正(+)チャネルの電圧がMUXOUT⁺に出力され、選択した負(-)チャ

アプリケーション情報

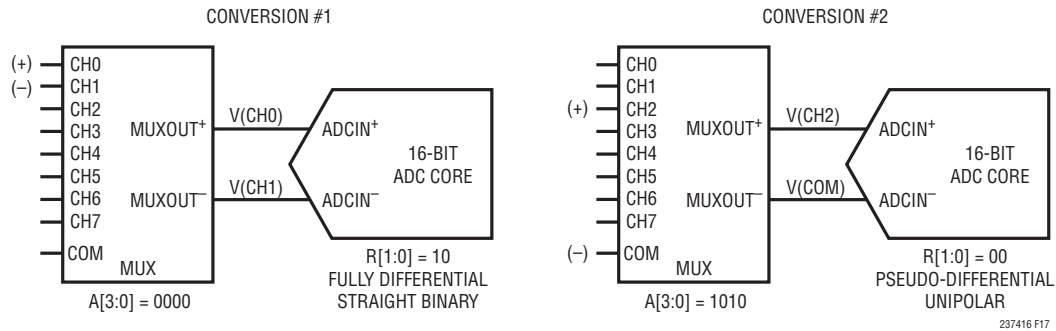


図 17. 連続する変換でのLTC2374-16の構成の変更

ネルの電圧がMUXOUT⁻に出力されていることに注意してください。

表 7. チャンネル構成

MUX構成ビット				マルチプレクサ構成								
A[3]	A[2]	A[1]	A[0]	CH0	CH1	CH2	CH3	CH4	CH5	CH6	CH7	COM
0	0	0	0	+	-							
0	0	0	1			+	-					
0	0	1	0					+	-			
0	0	1	1							+	-	
0	1	0	0	-	+							
0	1	0	1			-	+					
0	1	1	0					-	+			
0	1	1	1							-	+	
1	0	0	0	+								-
1	0	0	1		+							-
1	0	1	0			+						-
1	0	1	1				+					-
1	1	0	0					+				-
1	1	0	1						+			-
1	1	1	0							+		-
1	1	1	1								+	-

シーケンサ

LTC2374-16は、最大16個の7ビット制御ワードを内部メモリに格納できるシーケンサを備えています。この7ビット制御ワードは、「LTC2374-16の構成」のセクションで定義されています。特定のトランザクション内で、新しい有効な制御ワードがデバイスに入力されない場合、シーケンサは、連続する変換において、シーケンサ・メモリに格納された制御ワードを繰り返し循環します。シーケンサ・メモリを図18aに示します。

内部メモリ・ポインタは、最大16個の設定済み制御ワードのうち、どの制御ワードが現在コンバータを制御しているかを明らかにします。このポインタは、シーケンサ・メモリが設定されるたびに、設定済み制御ワードの先頭を指すようにリセットされます。ポインタは、メモリに格納されている設定済み制御ワードの末尾に達すると、メモリの先頭位置に自動的にリセットされ、シーケンサが再起動されます。パワーアップ時またはLTC2374-16がリセットされた後に、内部シーケンサ・メモリの設定は、制御ワードC0[6:0] = 0000000を使用して深さ1にデフォルトで設定されます(CH0⁺/CH1⁻、ユニポーラ入力電圧範囲、デジタル利得圧縮はディスエーブルされます)。図18bに、8つの構成で設定されたシーケンサ・メモリと、設定後に実行される変換のメモリ・ポインタの位置を示します。

シーケンスの開始

シーケンス開始(SOS)ビットは、SPIの全トランザクションにおいて、17番目のSCKサイクルでSDOに出力され、そのとき実行された変換の構成が、シーケンサ・メモリの先頭位置に格納されている制御ワードに対応するかどうかを示します。SOSが1である場合、現在の構成は、シーケンサ・メモリの先頭位置に対応します。SOSビットは、短縮されたSPIトランザクションを使用してスループットを最大化する場合に、変換データに対応する制御ワードと一致させるために使用できます。構成と変換データの一致を維持する場合、1ビットを余分にシフト出力するだけで済みます。その結果、必要なSCKサイクル数は、24ではなく17になり、構成情報と変換データの一致を正しく維持しながら、より高いスループットを実現できます。

アプリケーション情報

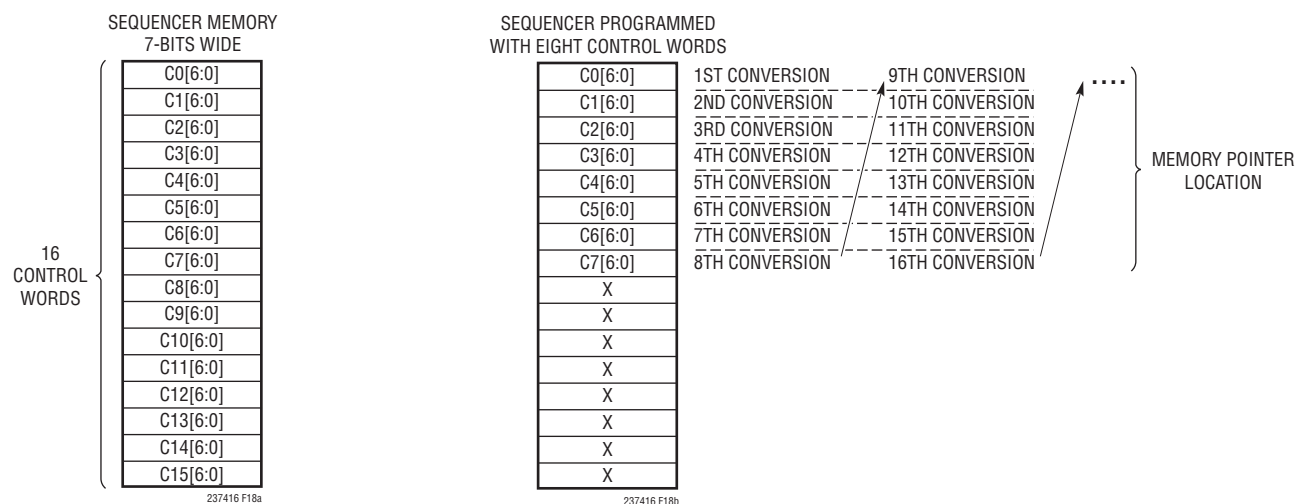


図 18a. 内部シーケンサ・メモリ

図 18b. 8つの制御ワードで設定されたシーケンサと、設定後に実行される変換のメモリ・ポインタの位置

シーケンサのトランザクション・ウィンドウの設定

トランザクション・ウィンドウは、パワーアップ時、LTC2374-16 がリセットされた後、および各変換サイクルのBUSYの立ち下がりがエッジで開きます。このウィンドウで、シーケンサを設定できます。トランザクション・ウィンドウが開くと、シーケンサ・メモリの設定を制御する状態マシンがリセット状態になり、SDIに制御ワードがシフト入力されるのを待機します。図19に示すようにBUSYが“L”から“H”に遷移すると、次の変換の開始時にトランザクション・ウィンドウが閉じます。BUSYが“H”の場合、SDIでのシリアル入力データは、シーケンサの状態マシンによって無視されます。

入力制御ワード

入力制御ワードは、シーケンサが設定中かどうかを決定するために使用されます。多くの場合、ユーザーは、デバイスのパワーアップ後またはリセット後に、特定のアプリケーション用

に1回コンバータを構成してから、SDIピンをGNDに駆動するだけで済みます。これによって、制御ワード・ビットが強制的に全てゼロになり、コンバータはシーケンサ・メモリに格納された各構成を自動的に順に適用します。次のセクションでは、シーケンサの設定についてさらに詳しく説明します。

シーケンサ・メモリは、1つ以上の有効な制御ワードをSDIに入力することによって設定できます。各制御ワードは、「LTC2374-16の構成」のセクションで説明したように、8ビット・ワードです。有効な入力制御ワードは、図20aに示すように、トランザクション・ウィンドウが閉じる前に、C[7]が1に設定され、残りの下位7ビット(C[6:0])がシフト入力されたワードです。1番目の制御ワードがSCKの8番目の立ち上がりエッジで正常に入力されると、シーケンサ・メモリがクリアされ、新しい構成(C[6:0])がメモリの先頭位置に書き込まれて、コンバータに適用されます。このとき、新しい構成によって別のチャネルが収集される可能性があるため、新しい収集ウィンドウ

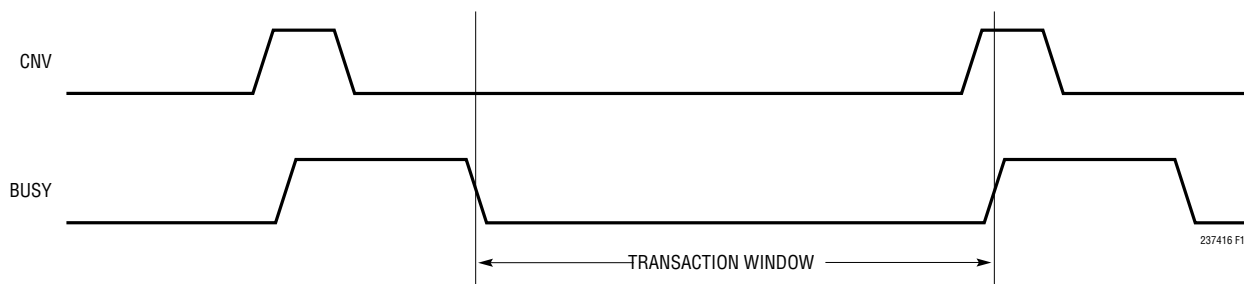


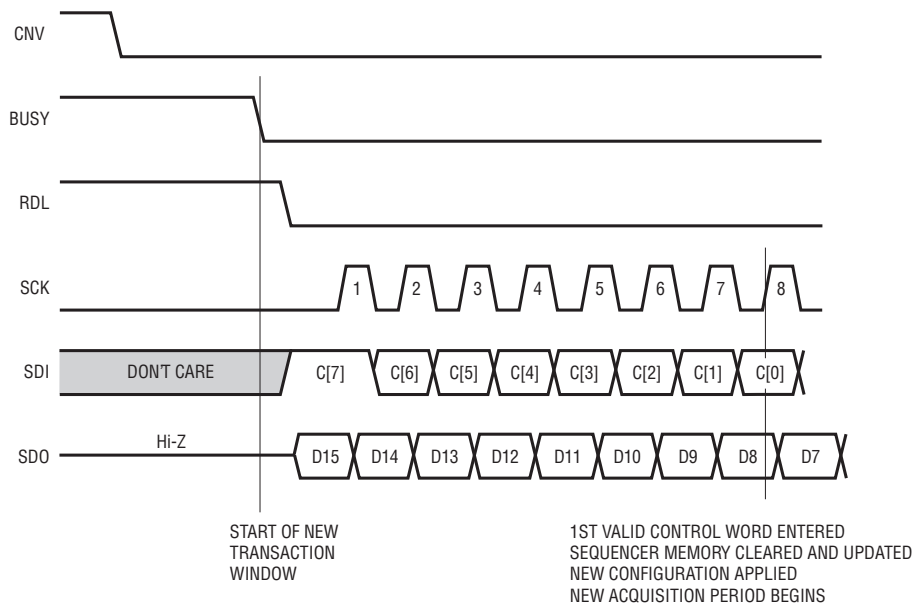
図 19. シーケンサ設定トランザクション・ウィンドウ

237416f

アプリケーション情報

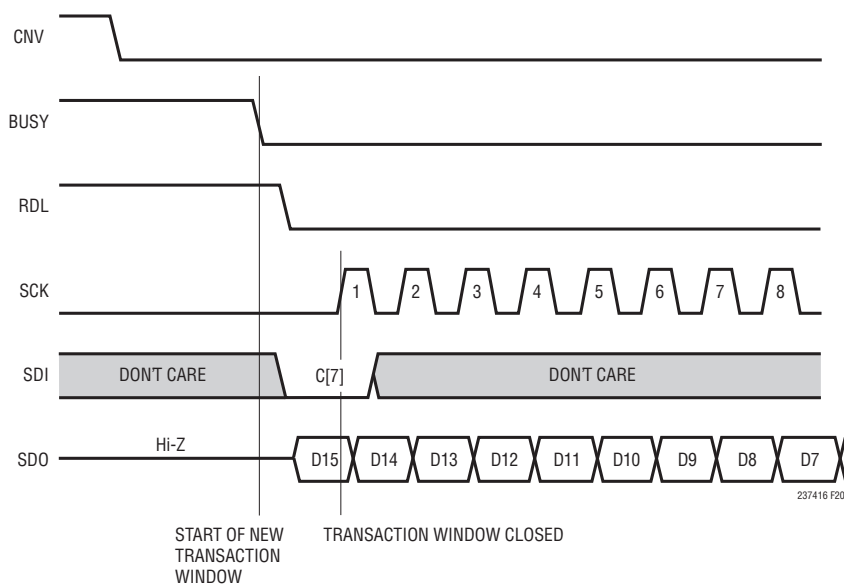
が開始されます。さらに入力された有効な制御ワードは、メモリの次の位置に書き込まれます。シーケンサは、有効な制御ワードのみを格納し、部分的に書き込まれた制御ワードや、C[7]が0の制御ワードを破棄します。シーケンサ設定のいずれかの時点で、図20bに示すようにC[7]が0になった場合、LTC2374-16は、次の変換が完了するまで入力トランザクシ

ョン・ウィンドウを閉じます。図21は短縮された設定トランザクションを示しており、最初の部分的な入力制御ワードは破棄され、2番目の完全な入力制御ワードが正常に設定されます。トランザクション・ウィンドウは、連続する16個の有効な入力制御ワードが書き込まれた場合も、シーケンサ・メモリがいっぱいになったため、閉じます。



237416 F20a

図20a. 正常に設定された有効な制御ワード (C[7] = 1)



237416 F20b

図20b. 入力された無効な制御ワード (C[7] = 0)

237416f

アプリケーション情報

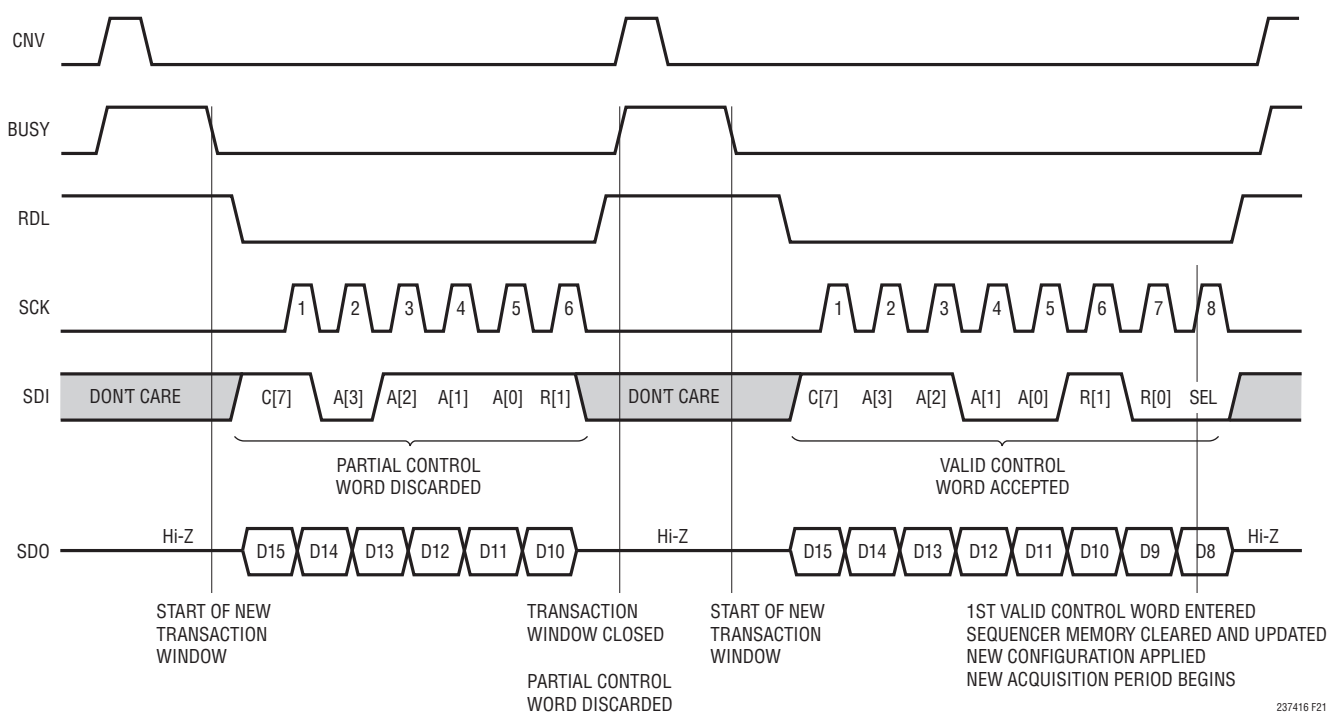


図21. 短縮された設定トランザクションと、それに続く1つの構成の正常な設定

アプリケーション情報

2つの構成によるシーケンサの設定

図22は、変換結果を読み出しながら行っているシーケンサ・メモリの設定を示しています。最初の2つの入力制御ワードのC[7]は1です。そのため、これらの制御ワードは有効であり、シーケンサ・メモリに連続して書き込まれます。3番目の制御ワードのC[7]は0です。そのため、この時点で入力トランザクションが終了します。入力された有効な制御ワードが2つだけであるため、シーケンサ・メモリは深さ2で設定されます。図23に、設定前、設定中、および設定後のシーケンサ・メモリの状態を示します。最初に格納された構成は、コンバータに対して、

デジタル利得圧縮をディスエーブルした状態でCH7+/CH6-の対で完全差動信号をサンプリングするように指示します。2番目に格納された構成は、コンバータに対して、デジタル利得圧縮をディスエーブルした状態でCH3/COMの対で単極性信号をサンプリングするように指示します。コンバータは、以降の変換において、設定された2つの構成を繰り返します。なお、シーケンサ・メモリに格納された構成は、電源を切ってから再投入するか、デバイスをリセットするか、新しい一連の構成設定ワードを入力するまで、維持されます。

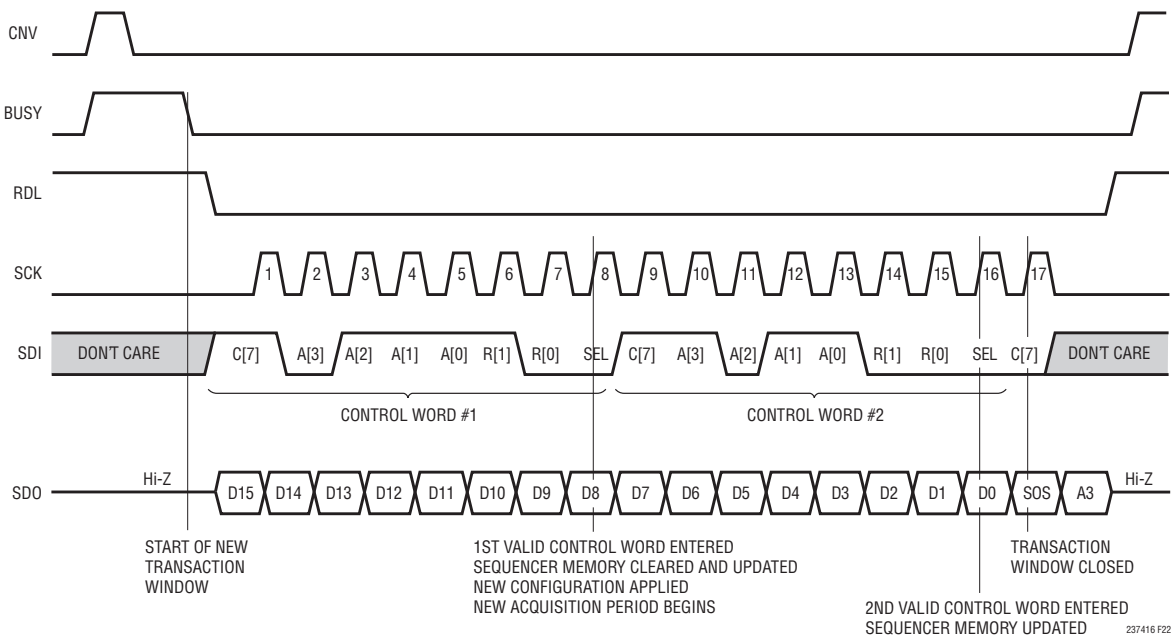


図22. 2つの制御ワードによるシーケンサの設定

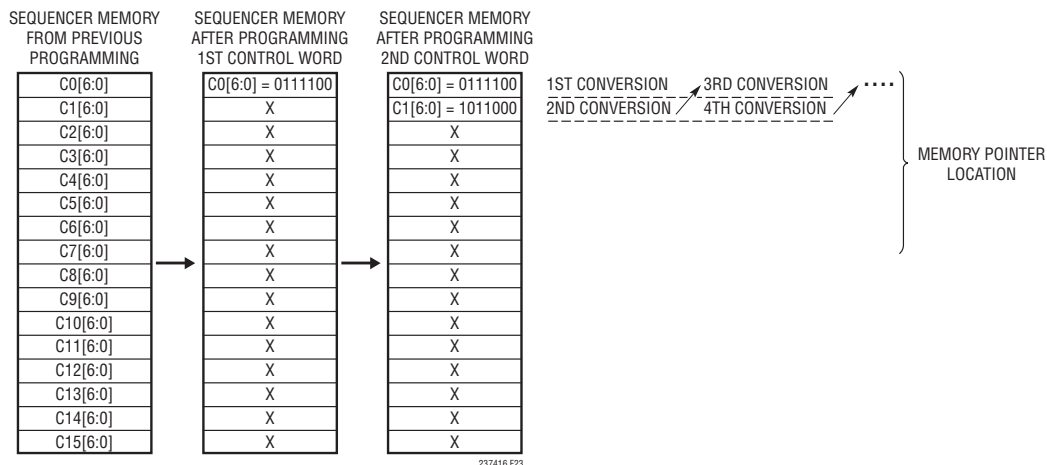


図23. 設定前、設定中、および設定後のシーケンサ・メモリ

アプリケーション情報

MUXのリセットのタイミング

MUXの出力加算ノード(MUXOUT^{+/−})の寄生容量(C_{PAR})は、変換サイクルごと、および新しい有効な最初の構成ワードがシーケンサに設定されたときに、グラウンドに放電されます。この放電は、C_{PAR}からの電荷共有に起因する入力チャネル間のクロストークを防ぐために実行されます。図24の一番下の波形は、MUXの出力ノードの電圧を表しています。MUXは、V(MUXOUT^{+/−})が0Vになると、リセットされます。

MUXはオフになり、CNVの立ち上がりエッジによる変換の開始後に、t_{CNVMRST} nsのリセットを開始します。t_{MRST1} nsの経過後に、MUXはオンになり、シーケンサに設定されている次のチャンネルに移行します。

MUXは、SCKの8番目の立ち上がりエッジで新しい有効な最初の構成ワードがシーケンサに設定されたときにもオフになり、t_{VLDMRST} nsの経過後にリセットされます。これは、MUXが新たに入力された構成に基づいてチャンネルを切り替える必要がある可能性があるため、前のチャンネルのメモリをクリアする必要があるからです。t_{MRST2} nsの経過後にMUXが再接続されると、新しい収集期間が開始します。

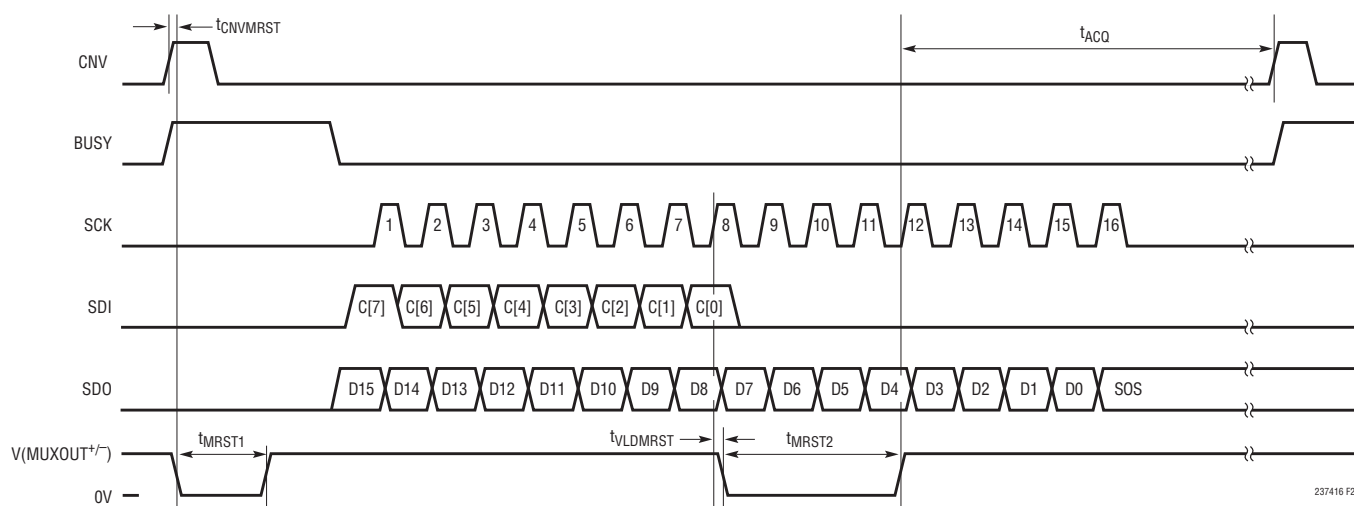


図24. MUXのリセットのタイミング

アプリケーション情報

シーケンサが設定されない単一のデバイス

RDLは、シリアル・データI/Oバスをイネーブ爾またはディスエーブ爾します。RDLが“H”の場合、シリアル・データI/Oバスがディスエーブ爾され、シリアル・シフト・クロックSCKは無視されます。RDLが“L”の場合、SDOが駆動され、シリアル入力データをSDIにシフト入力できます。RDLとRESETがグランドに接続されている状態で動作している単一のLTC2374-16を図25に示します。RDLが接地されると、シリアル・データ

I/Oバスはイネーブ爾され、新しい変換データのMSB (D15) がBUSYの立ち下がりエッジの $t_{DSDO\text{BUSYL}}$ 後に、利用可能になります。変換データの後に、シーケンス開始(SOS)ビットのシフト出力に続いて現在の構成がシフト出力されます。

図に示すように、データの読み出し時にSDIが“L”になると、C[7]が0になるため、BUSYの立ち下がりエッジの後に、SCKの最初の立ち上がりエッジで、シーケンサ設定ウィンドウが閉じます。その結果、シーケンサは設定されません。

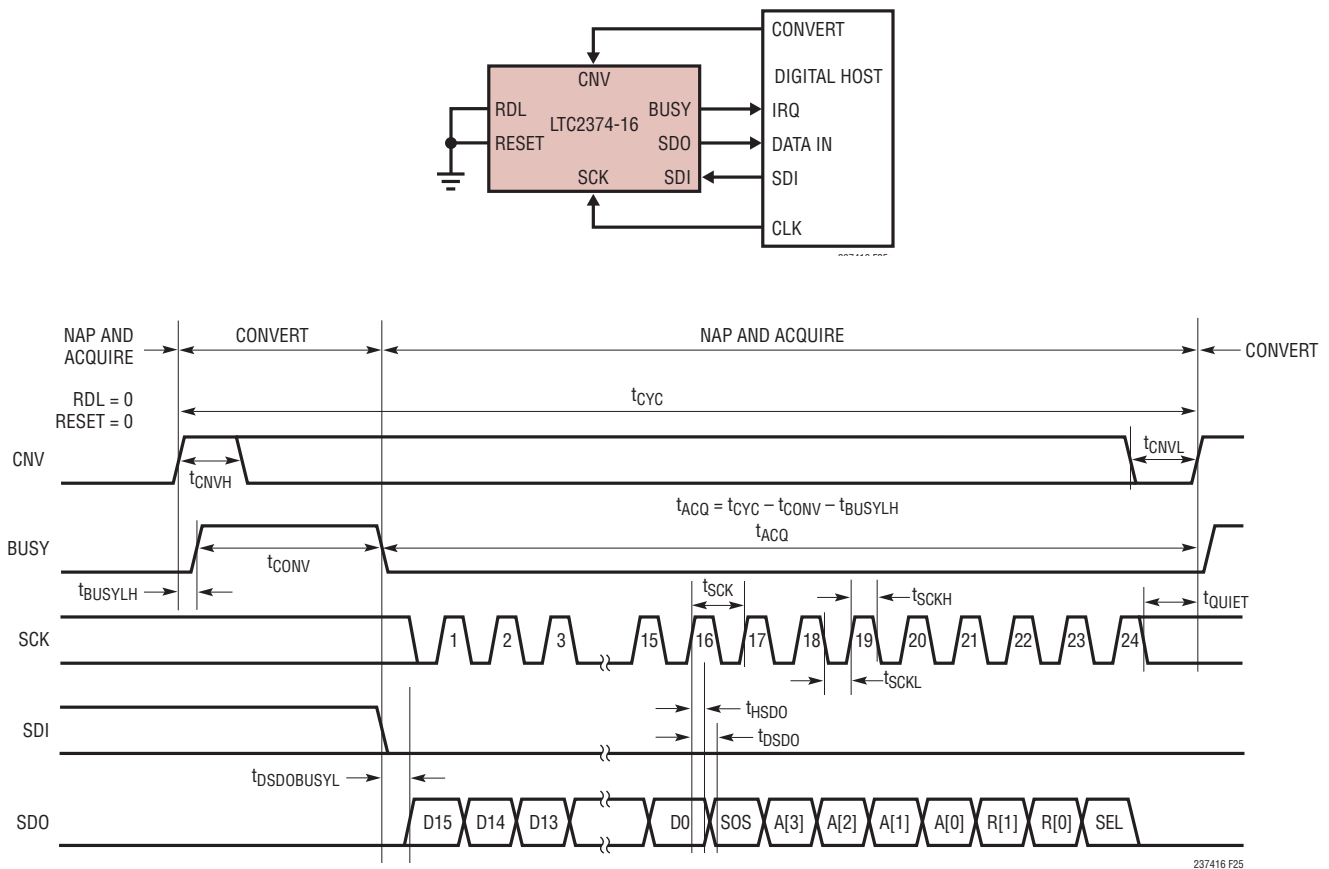


図25. シーケンサを設定しない単一のLTC2374-16の使用

アプリケーション情報

複数のデバイス

CNV、SDI、SCK、およびSDOを共有して動作する複数のLTC2374-16デバイスを、図27に示します。CNV、SDI、SCKおよびSDOを共有することにより、複数のA/Dコンバータを並列で動作させるのに必要な信号数が減少します。SDOを共有しているため、バスの競合を防ぐため、各A/DコンバータのRDL入力を使って、一度に1個のLTC2374-16だけがSDO

を駆動できるようにする必要があります。共有されたSDI入力ラインを介して各A/Dコンバータを選択的に設定する場合にも、RDLを使用する必要があります。RDL入力はアイドル状態では“H”であり、個別に“L”にして、変換と変換の間に各デバイスからデータを読み出し、選択的に各デバイスを設定します。RDLを“L”にすると、選択されたデバイスのMSB(D15)がSDOに出力されます。

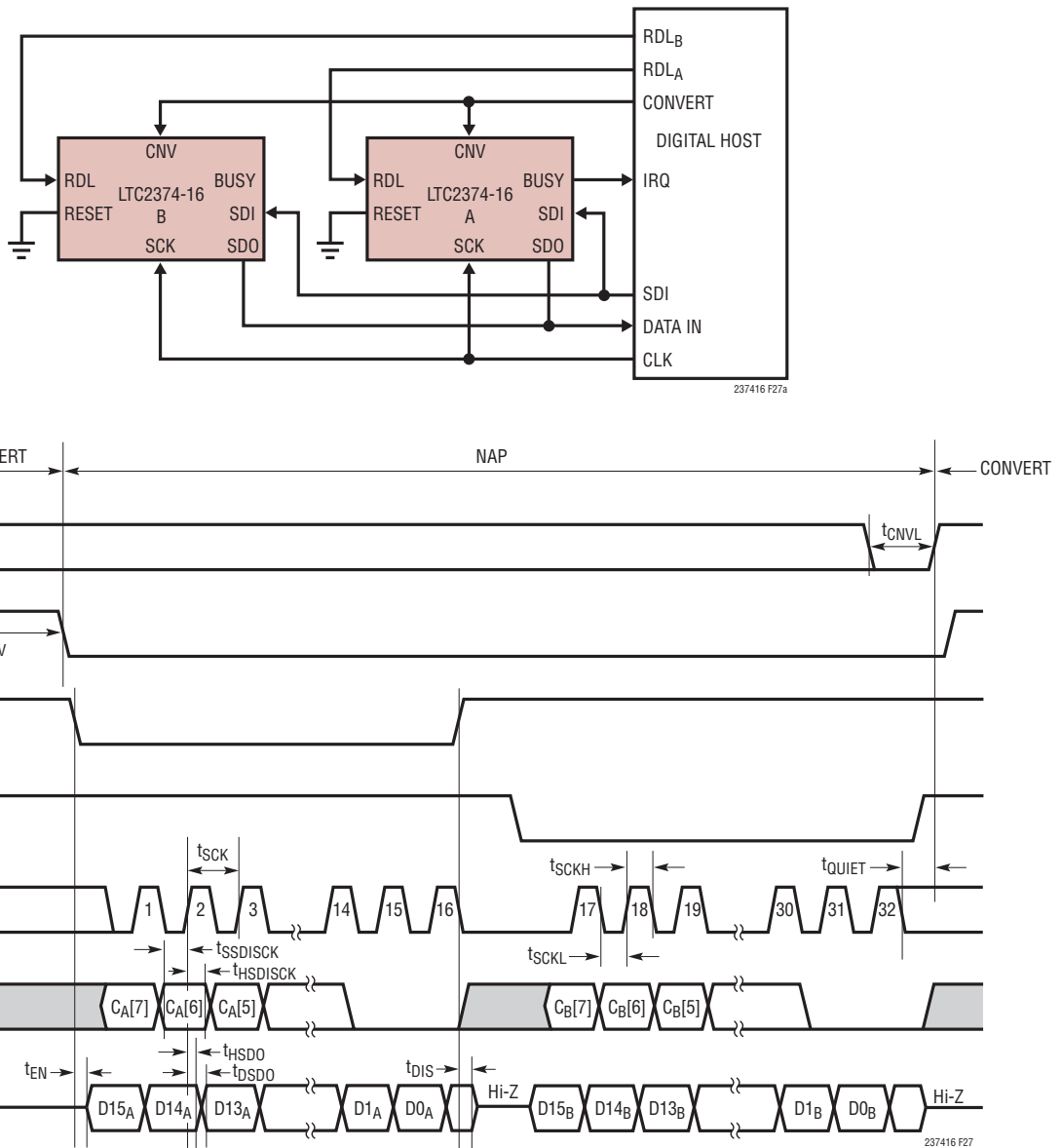


図27. CNV、SCK、およびSDOを共有する複数のデバイス

アプリケーション情報

スリープ・モード

LTC2374-16は、変換が完了すると、自動的にナップ・モードに移行し、入力の収集を開始します。ナップ・モードでは、ADCコアのみがパワーダウンします。そのため、自動ナップ機能は限定された消費電力削減を提供します。さらに消費電力を削減するために、LTC2374-16はスリープ・モードを備えています。スリープ・モード中は、 $300\mu\text{W}$ の電力損失をもたらすわずかなスタンバイ電流を除いて、デバイス全体がパワーダウンします。スリープ・モードにするには、図28に示すように、SCKの立ち上がりエッジが発生しないうちにCNVの状態を2回

切り替えます。デバイスは、最後に開始された変換からBUSYの立ち下がりエッジでスリープ・モードになります。スリープ・モードになったデバイスは、SCKの立ち上がりエッジで起動します。スリープ・モードからの復帰時には、リファレンスとリファレンス・バッファが起動してREFINおよびREFBUFでバイパス・コンデンサを充電できるように、 t_{WAKE} ms 待つてから変換を開始します。シリアル・データI/Oバスは、スリープ・モード時にRDLによってイネーブルまたはディスエーブルされます。スリープ・モードは、シーケンサ・メモリの状態にも、メモリ・ポインタの状態にも影響を与えません。

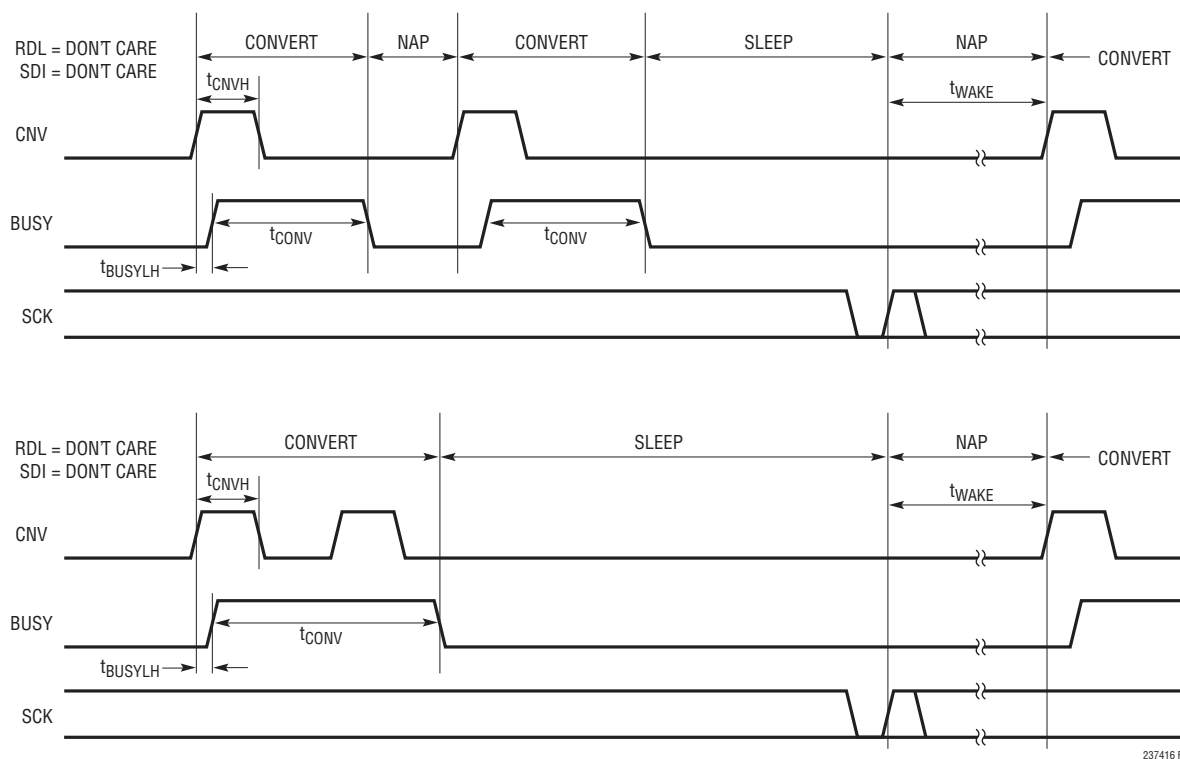


図28. スリープ・モードのタイミング図

LTC2374-16

アプリケーション情報

RESETのタイミング

図29に示すように、RESETピンが“H”になるとLTC2374-16はリセットされ、シリアルI/Oデータ・バスは高インピーダンス・モードになります。シリアル・データ出力レジスタとシーケンサ・メモリもクリアされ、デフォルト状態に設定されます。変換

中にリセットが行われると、変換は直ちに停止します。リセット中は、新しい変換要求は無視されます。RESETが“L”に戻ると、LTC2374-16は収集時間経過後に新しい変換を開始できる状態になります。

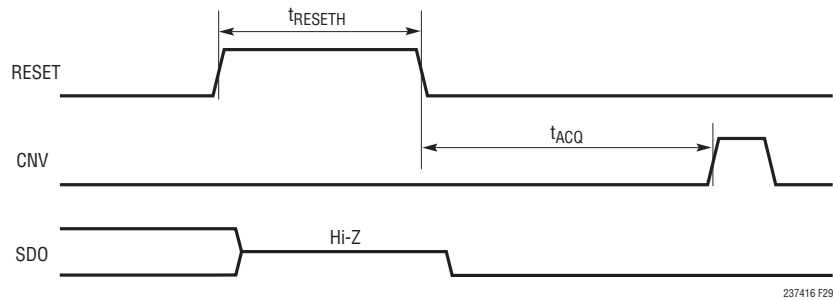


図29. RESETピンのタイミング

基板のレイアウト

LTC2374-16から最大限の性能を引き出すには、プリント回路基板を推奨します。プリント回路基板(PCB)のレイアウトでは、デジタル信号線とアナログ信号線をできるだけ離すようにします。特に、デジタル・クロックやデジタル信号は、アナログ信号に沿って配線したり、A/Dコンバータの下に配線したりしないように注意します。

電源バイパス・コンデンサを、できるだけ電源ピンに近づけて配置します。A/Dコンバータを低ノイズで動作させるには、これらのバイパス・コンデンサに低インピーダンスの共通帰線を

使用することが不可欠です。この目的には、単一の切れ目のないグランド・プレーンを推奨します。可能な場合、グランドを使用してアナログ入力トレースのスクリーニングを行います。

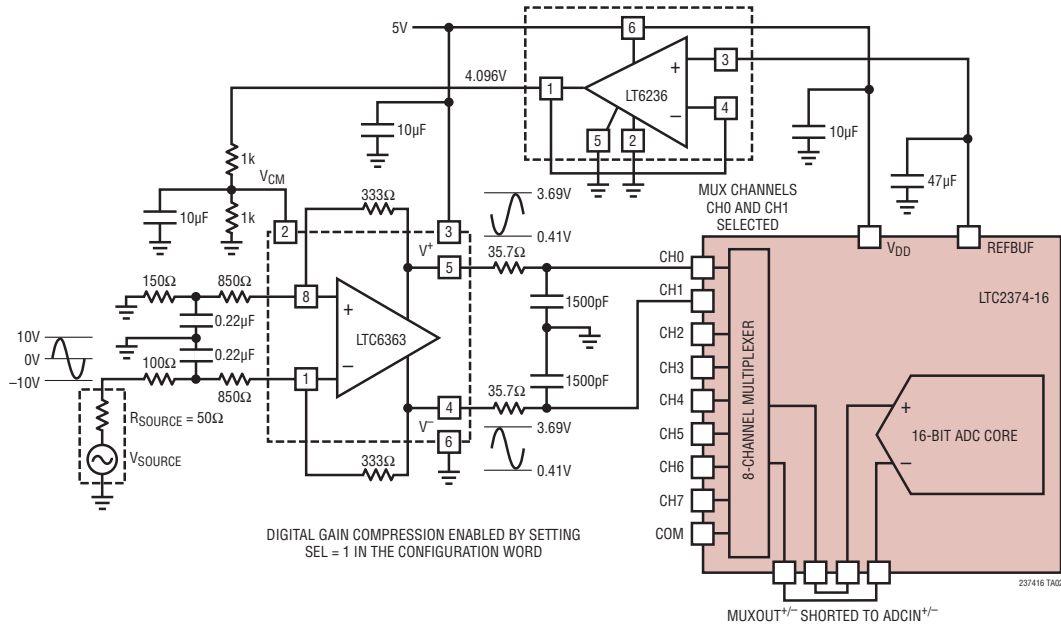
リファレンス設計

回路図およびPCBレイアウトを含むこのコンバータのリファレンス設計の詳細については、LTC2374-16の評価キットDC2071A-Cを参照してください。

LTC2374-16

標準的応用例

LTC2374-16でデジタル利得圧縮機能がイネーブルされている状態で、5V単電源を使用して±10Vの入力信号を受け取るように構成されたLTC6363



関連製品

製品番号	説明	注釈
A/D コンバータ		
LTC2373-18/LTC2372-18	18ビット、1Msps/500ksps、8チャンネル、シリアル A/D コンバータ	5V 電源、8チャンネル多重化、構成可能な入力範囲、SNR:100dB、DGC、5mm×5mm QFN-32パッケージ
LTC2373-16/LTC2372-16	16ビット、1Msps/500ksps、8チャンネル、シリアル A/D コンバータ	5V 電源、8チャンネル多重化、構成可能な入力範囲、SNR:96dB、SGC、5mm×5mm QFN-32パッケージ
LTC2335-18	18ビット、1Msps、8チャンネル多重化、±3LSB INL、シリアル A/D コンバータ	同相電圧範囲の広い±10.24V SoftSpan 入力、SNR:97dB、シリアル CMOS および LVDS I/O、7mm×7mm LQFP-48パッケージ
LTC2378-20/LTC2377-20 LTC2376-20	INLが±0.5ppmの20ビット、1Msps/500ksps/250ksps、シリアル、低消費電力 A/D コンバータ	2.5V 電源、±5V 完全差動入力、SNR:104dB、MSOP-16 および 4mm×3mm DFN-16 パッケージ
LTC2379-18/LTC2378-18 LTC2377-18/LTC2376-18	18ビット、1.6Msps/1Msps/500ksps/250ksps シリアル、低消費電力 A/D コンバータ	2.5V 電源、差動入力、SNR:101.2dB、入力範囲:±5V、DGC、MSOP-16 および 4mm×3mm DFN-16 パッケージのピン互換ファミリ
LTC2380-16/LTC2378-16 LTC2377-16/LTC2376-16	16ビット、2Msps/1Msps/500ksps/250ksps シリアル、低消費電力 A/D コンバータ	2.5V 電源、差動入力、SNR:96.2dB、入力範囲:±5V、DGC、MSOP-16 および 4mm×3mm DFN-16 パッケージのピン互換ファミリ
D/A コンバータ		
LTC2756	18ビット、シリアル SoftSpan™電流出力 D/A コンバータ	INL/DNL:±1LSB、ソフトウェアで選択可能な範囲、SSOP-28 パッケージ
LTC2641	16ビット/14ビット/12ビット、シングル・シリアル電圧出力 D/A コンバータ	INL/DNL:±1LSB、MSOP-8 パッケージ、0V～5V 出力
LTC2630	12ビット/10ビット/8ビット、シングル電圧出力 D/A コンバータ	6ピン SC70 パッケージ、内部リファレンス、INL:±1LSB (12ビット)
リファレンス		
LTC6655	高精度、低ドリフト、低ノイズのバッファ付きリファレンス	5V/2.5V/2.048V/1.2V、2ppm/°C、ピーク・トゥ・ピーク・ノイズ:0.25ppm、MSOP-8 パッケージ
アンプ		
LT6237/LT6236	デュアル/シングル・レール・トゥ・レール出力 A/D コンバータ・ドライバ	215MHz の GBW、1.1nV/√Hz、3.5mA の電源電流
LT6350	低ノイズのシングルエンド・差動コンバータ/ADCドライバ	レール・トゥ・レールの入力および出力、0.01% へのセトリング時間:240ns
LTC6363	低消費電力、完全差動入出力アンプ/ドライバ	単電源:2.8V～11V、電源電流:1.9mA、MSOP-8 および 3mm×3mm DFN-8 パッケージ

237416f