

SNRが96.5dBの18ビット、
1.6Msps、擬似差動ユニポーラ
SAR ADC

特長

- スループット・レート: 1.6Msps
- INL: ± 2.5 LSB(最大)
- ミッシングコードのない18ビット分解能を保証
- 低消費電力: 1.6Mspsで18mW、1.6kspsで18 μ W
- SNR: 標準 96.5dB ($f_{IN} = 2$ kHz)
- THD: 標準 -120dB ($f_{IN} = 2$ kHz)
- 125°Cまでの動作を保証
- 2.5V電源
- 擬似差動ユニポーラ入力範囲: 0V ~ V_{REF}
- V_{REF} 入力範囲: 2.5V ~ 5.1V
- パイプライン遅延なし、サイクル待ち時間なし
- I/O電圧: 1.8V ~ 5V
- デイジーチェーン・モードを備えたSPI互換シリアルI/O
- 内部変換クロック
- 16ピンMSOPおよび4mm×3mm DFNパッケージ

アプリケーション

- 医療用画像処理
- 高速データ収集
- 携帯型または小型計測器
- 産業用プロセス制御
- 低消費電力のバッテリ駆動計測器
- ATE

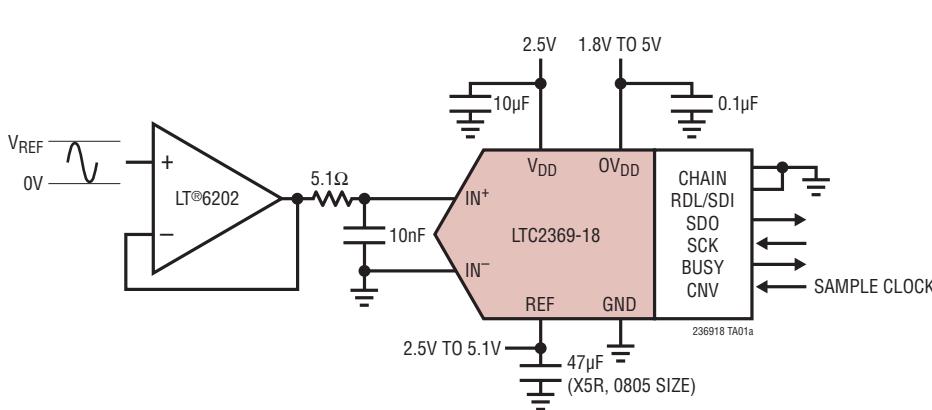
概要

LTC®2369-18は、低ノイズ、低消費電力の高速18ビット逐次比較レジスタ(SAR)ADCです。このデバイスは2.5V電源で動作し、2.5V～5.1Vの範囲の V_{REF} に対して擬似差動ユニポーラ入力範囲が0V～ V_{REF} です。消費電力がわずか18mWで、最大 ± 2.5 LSBのINLと96.5dBのSNRを達成し、18ビット分解能でミッシングコードがありません。

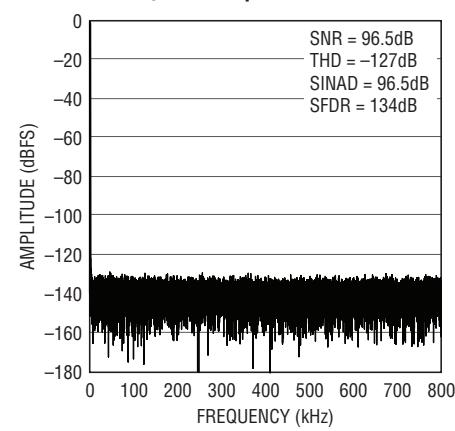
LTC2369-18は1.8V、2.5V、3.3Vおよび5Vのロジックをサポートする高速SPI互換シリアル・インターフェースを搭載しており、デイジーチェーン・モードも備えています。サイクル待ち時間がなく、スループットが1.6Mspsと高速なので、様々な高速アプリケーションに最適です。また、内部発振器が変換時間を設定するので、外部タイミングの問題が緩和されます。LTC2369-18は変換と変換の間は自動的にパワーダウンするので、サンプリング・レートに比例して電力損失が減少します。

LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。SoftSpanはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。7705765を含む米国特許によって保護されています。

標準的応用例



32kポイントのFFT
($f_s = 1.6$ Msps, $f_{IN} = 2$ kHz)

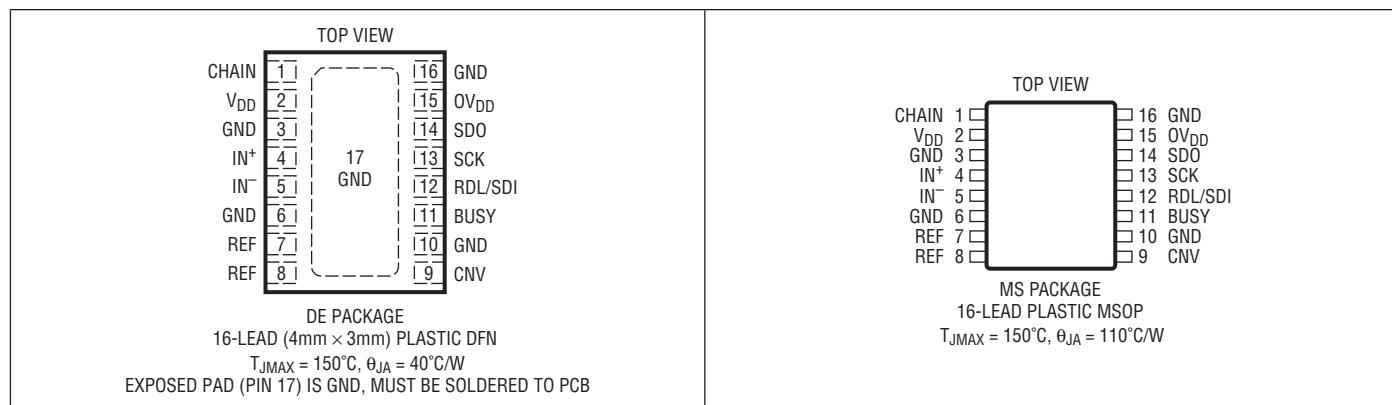


絶対最大定格 (Note 1, 2)

電源電圧 (V_{DD})	2.8V
電源電圧 (OV_{DD})	6V
リファレンス入力 (REF)	6V
アナログ入力電圧 (Note 3)	
IN^+ 、 IN^-	(GND - 0.3V) ~ (REF + 0.3V)
デジタル入力電圧	
(Note 3)	(GND - 0.3V) ~ (OV_{DD} + 0.3V)
デジタル出力電圧	
(Note 3)	(GND - 0.3V) ~ (OV_{DD} + 0.3V)

電力損失	500mW
動作温度範囲	
LTC2369C	0°C ~ 70°C
LTC2369I	-40°C ~ 85°C
LTC2369H	-40°C ~ 125°C
保存温度範囲.....	-65°C ~ 150°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC2369CMS-18#PBF	LTC2369CMS-18#TRPBF	236918	16-Lead Plastic MSOP	0°C to 70°C
LTC2369IMS-18#PBF	LTC2369IMS-18#TRPBF	236918	16-Lead Plastic MSOP	-40°C to 85°C
LTC2369HMS-18#PBF	LTC2369HMS-18#TRPBF	236918	16-Lead Plastic MSOP	-40°C to 125°C
LTC2369CDE-18#PBF	LTC2369CDE-18#TRPBF	23698	16-Lead (4mm × 3mm) Plastic DFN	0°C to 70°C
LTC2369IDE-18#PBF	LTC2369IDE-18#TRPBF	23698	16-Lead (4mm × 3mm) Plastic DFN	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。
非標準の鉛仕上げの製品については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、Web サイト <http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN+}	Absolute Input Range (V_{IN+})	(Note 5)	●	-0.1	$V_{REF} + 0.1$	V
V_{IN-}	Absolute Input Range (V_{IN-})	(Note 5)	●	-0.1	0.1	V
$V_{IN+} - V_{IN-}$	Input Differential Voltage Range	$V_{IN} = V_{IN+} - V_{IN-}$	●	0	V_{REF}	V
I_{IN}	Analog Input Leakage Current		●		± 1	μA
C_{IN}	Analog Input Capacitance	Sample Mode Hold Mode		45 5		pF pF
CMRR	Input Common Mode Rejection Ratio	$f_{IN} = 800\text{kHz}$		80		dB

コンバータ特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	Resolution		●	18		Bits
	No Missing Codes		●	18		Bits
	Transition Noise				1.3	LSB _{RMS}
INL	Integral Linearity Error	(Note 6)	●	-2.5	± 0.5	2.5
DNL	Differential Linearity Error		●	-0.5	± 0.1	0.5
ZSE	Zero-Scale Error	(Note 7)	●	-11	0	11
	Zero-Scale Error Drift				0.04	LSB/°C
FSE	Full-Scale Error	(Note 7)	●	-50	± 5	50
	Full-Scale Error Drift				± 0.15	ppm/°C

ダイナミック精度

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $A_{IN} = -1\text{dBFS}$ (Note 4, 8)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SINAD	Signal-to-(Noise + Distortion) Ratio	$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$	●	92.2	96.5	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$, (H-Grade)	●	91.7	96.5	dB
SNR	Signal-to-Noise Ratio	$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$	●	92.6	96.5	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 2.5\text{V}$	●	87	90.7	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$, (H-Grade)	●	92	96.5	dB
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 2.5\text{V}$, (H-Grade)	●	86.4	90.7	dB
THD	Total Harmonic Distortion	$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$	●		-120	-103
		$f_{IN} = 2\text{kHz}$, $V_{REF} = 2.5\text{V}$	●		-107	-103
SFDR	Spurious Free Dynamic Range	$f_{IN} = 2\text{kHz}$, $V_{REF} = 5\text{V}$	●	103	122	dB
		-3dB Input Bandwidth			34	MHz
	Aperture Delay				500	ps
	Aperture Jitter				4	ps
	Transient Response	Full-Scale Step			200	ns

リファレンス入力

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{REF}	Reference Voltage	(Note 5)	●	2.5	5.1	V
I_{REF}	Reference Input Current	(Note 9)	●	0.85	1.1	mA

デジタル入力とデジタル出力

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IH}	High Level Input Voltage		●	0.8 • 0V _{DD}		V
V_{IL}	Low Level Input Voltage		●	0.2 • 0V _{DD}		V
I_{IN}	Digital Input Current	$V_{\text{IN}} = 0\text{V}$ to 0V_{DD}	●	-10	10	μA
C_{IN}	Digital Input Capacitance			5		pF
V_{OH}	High Level Output Voltage	$I_{\text{O}} = -500\mu\text{A}$	●	0V _{DD} - 0.2		V
V_{OL}	Low Level Output Voltage	$I_{\text{O}} = 500\mu\text{A}$	●		0.2	V
I_{OZ}	Hi-Z Output Leakage Current	$V_{\text{OUT}} = 0\text{V}$ to 0V_{DD}	●	-10	10	μA
I_{SOURCE}	Output Source Current	$V_{\text{OUT}} = 0\text{V}$			-10	mA
I_{SINK}	Output Sink Current	$V_{\text{OUT}} = 0\text{V}_{\text{DD}}$			10	mA

電源要件

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{DD}	Supply Voltage		●	2.375	2.5	2.625	V
0V_{DD}	Supply Voltage		●	1.71		5.25	V
I_{VDD}	Supply Current	1.6Msps Sample Rate	●	7.2	8.6	mA	
I_{OVDD}	Supply Current	1.6Msps Sample Rate ($C_L = 20\text{pF}$)	●	0.7		mA	
I_{PD}	Power Down Mode	Conversion Done ($I_{\text{VDD}} + I_{\text{OVDD}} + I_{\text{REF}}, V_{\text{REF}} > 2\text{V}$)	●	0.9	90	μA	
I_{PD}	Power Down Mode	Conversion Done ($I_{\text{VDD}} + I_{\text{OVDD}} + I_{\text{REF}}, V_{\text{REF}} > 2\text{V}$, H-Grade)	●	0.9	140	μA	
P_{D}	Power Dissipation	1.6Msps Sample Rate		18	21.5	mW	
P_{D}	Power Down Mode	Conversion Done ($I_{\text{VDD}} + I_{\text{OVDD}} + I_{\text{REF}}, V_{\text{REF}} > 2\text{V}$)		2.25	225	μW	
P_{D}	Power Down Mode	Conversion Done ($I_{\text{VDD}} + I_{\text{OVDD}} + I_{\text{REF}}, V_{\text{REF}} > 2\text{V}$, H-Grade)		2.25	315	μW	

A/Dコンバータのタイミング特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f_{SMPL}	Maximum Sampling Frequency		●		1.6	Msps
t_{CONV}	Conversion Time		●	360	412	ns
t_{ACQ}	Acquisition Time	$t_{\text{ACQ}} = t_{\text{CYC}} - t_{\text{CONV}} - t_{\text{BUSYH}}$ (Note 10)	●	200		ns
t_{CYC}	Time Between Conversions		●	625		ns
t_{CNVH}	CNV High Time		●	20		ns
t_{BUSYH}	CNV↑ to BUSY Delay	$C_L = 20\text{pF}$	●		13	ns
t_{CNVL}	Minimum Low Time for CNV	(Note 11)	●	20		ns
t_{QUIET}	SCK Quiet Time from CNV↑	(Note 10)	●	20		ns
t_{SCK}	SCK Period	(Notes 11, 12)	●	10		ns
t_{SCKH}	SCK High Time		●	4		ns

A/Dコンバータのタイミング特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_{SCKL}	SCK Low Time		● 4			ns
$t_{SSDISCK}$	SDI Setup Time From SCK↑	(Note 11)	● 4			ns
$t_{HSDISCK}$	SDI Hold Time From SCK↑	(Note 11)	● 1			ns
t_{SCKCH}	SCK Period in Chain Mode	$t_{SCKCH} = t_{SSDISCK} + t_{DSDO}$ (Note 11)	● 13.5			ns
t_{DSDO}	SDO Data Valid Delay from SCK↑	$C_L = 20\text{pF}$ (Note 11)	●		9.5	ns
t_{HSDO}	SDO Data Remains Valid Delay from SCK↑	$C_L = 20\text{pF}$ (Note 10)	● 1			ns
$t_{DSDOBUSYL}$	SDO Data Valid Delay from BUSY↓	$C_L = 20\text{pF}$ (Note 10)	●		5	ns
t_{EN}	Bus Enable Time After RDL↓	(Note 11)	●		16	ns
t_{DIS}	Bus Relinquish Time After RDL↑	(Note 11)	●		13	ns

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2:すべての電圧値はグランドを基準にしている。

Note 3:これらのピンの電圧をGNDより低くするか、REFまたは $0V_{DD}$ より高くすると、内部のダイオードによってクランプされる。この製品は、GNDより低くなるか、REFまたは $0V_{DD}$ より高くなった場合でも、ラッチアップを生じることなく最大100mAの入力電流を処理することができる。

Note 4: $V_{DD} = 2.5\text{V}$ 、 $0V_{DD} = 2.5\text{V}$ 、REF = 5V、 $f_{SMPL} = 1.6\text{MHz}$ 。

Note 5:推奨動作条件。

Note 6:積分非直線性は、実際の伝達曲線のエンドポイントを通る直線からのコードの偏差として定義されている。偏差は量子化幅の中心から測定される。

Note 7:ゼロスケール誤差は、出力コードが00 0000 0000 0000 0000 0001の間を行ったり来たりするとき、0.5LSBから測定したオフセット電圧である。フルスケール誤差は、最後のコード遷移の理想値からの偏差であり、オフセット誤差の影響を含む。

Note 8:dB表示のすべての規格値は、5Vのリファレンス電圧の場合フルスケールの5V入力を基準にしている。

Note 9: $f_{SMPL} = 1.6\text{MHz}$ 、 I_{REF} はサンプリング・レートに比例して変化する。

Note 10:設計によって保証されているが、テストされない。

Note 11:パラメータは $0V_{DD} = 1.71\text{V}$ 、 $0V_{DD} = 2.5\text{V}$ 、および $0V_{DD} = 5.25\text{V}$ でテストされ保証されている。

Note 12:立ち上がりで捕捉する場合、最大10nsの t_{SCK} により、最大100MHzのシフト・クロック周波数が可能である。

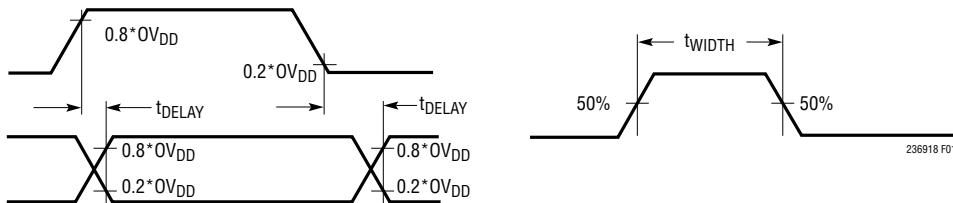
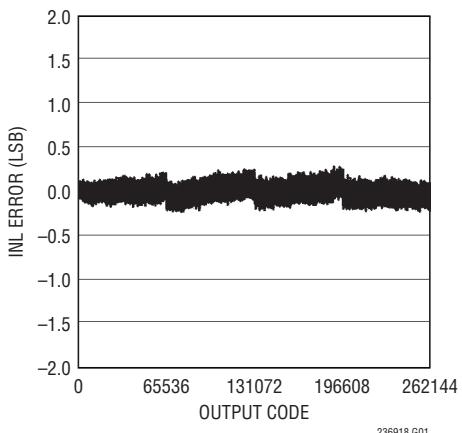


図1. タイミング仕様の電圧レベル

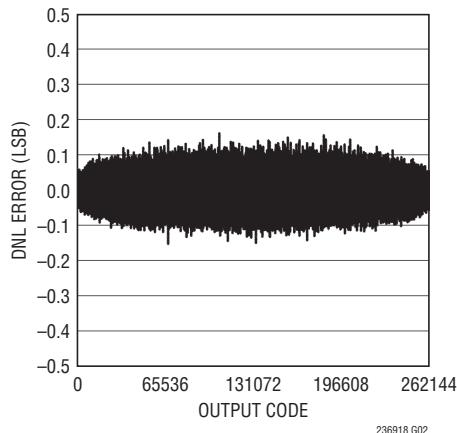
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 2.5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $\text{REF} = 5\text{V}$ 、 $f_{SAMPL} = 1.6\text{Msps}$ 。

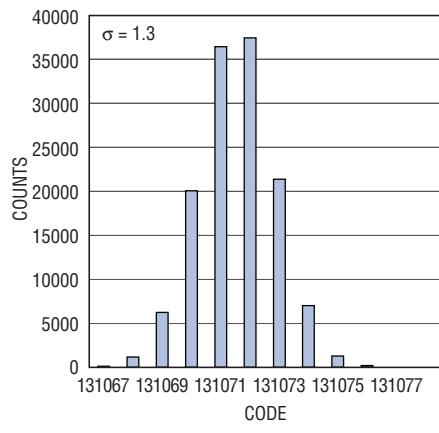
積分非直線性と出力コード



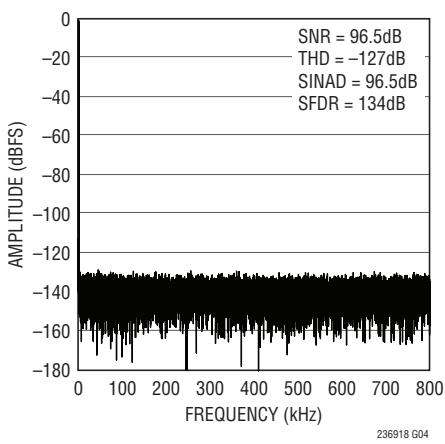
微分非直線性と出力コード



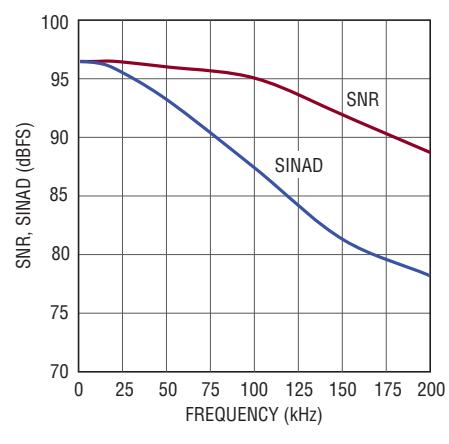
DCのヒストグラム



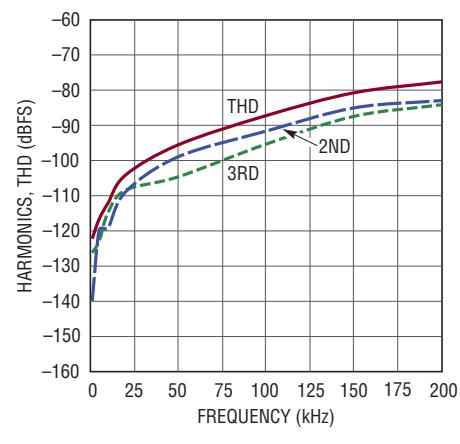
32kポイントのFFT
($f_s = 1.6\text{Msps}$, $f_{IN} = 2\text{kHz}$)



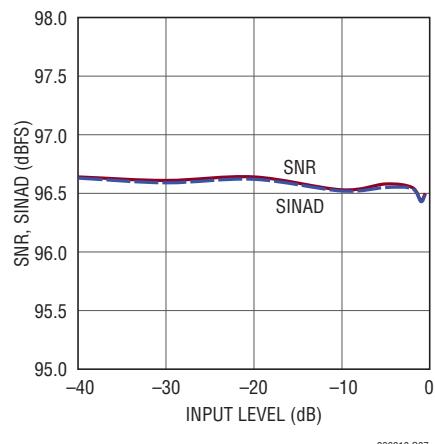
SNR、SINADと入力周波数



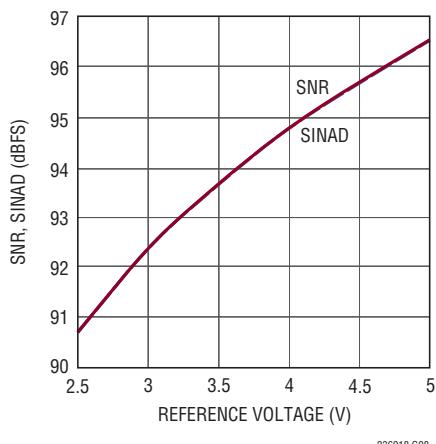
THD、高調波と入力周波数



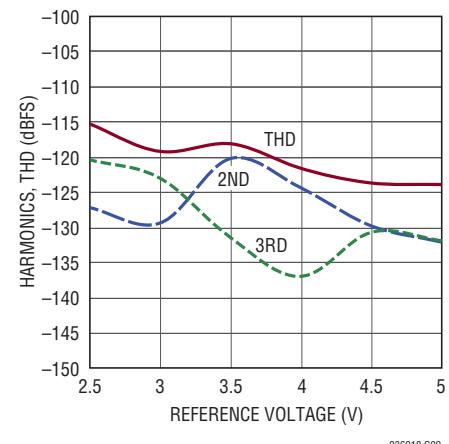
SNR、SINADと入力レベル、
 $f_{IN} = 2\text{kHz}$



SNR、SINADとリファレンス電圧、
 $f_{IN} = 2\text{kHz}$



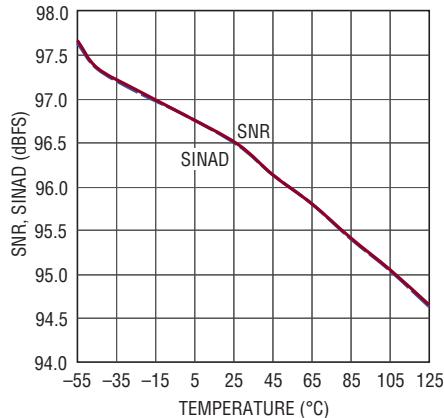
THD、高調波とリファレンス電圧、
 $f_{IN} = 2\text{kHz}$



標準的性能特性

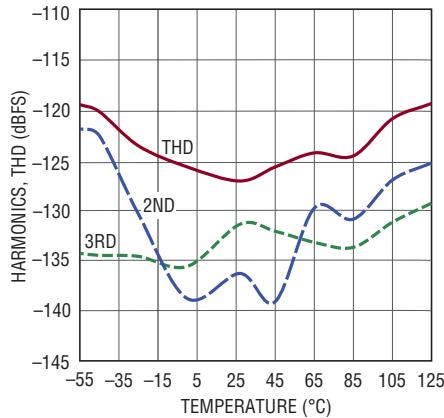
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 2.5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $\text{REF} = 5\text{V}$ 、 $f_{\text{SMPLE}} = 1.6\text{Msps}$ 。

**SNR, SINAD と温度、
 $f_{\text{IN}} = 2\text{kHz}$**



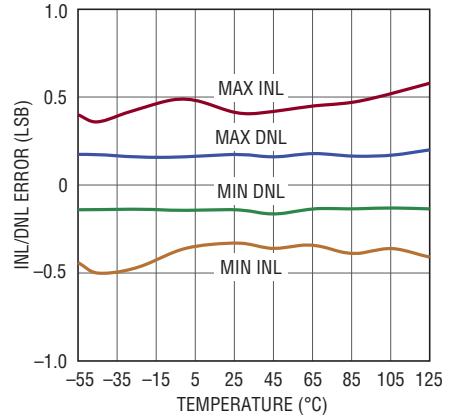
236918 G10

**THD、高調波と温度、
 $f_{\text{IN}} = 2\text{kHz}$**



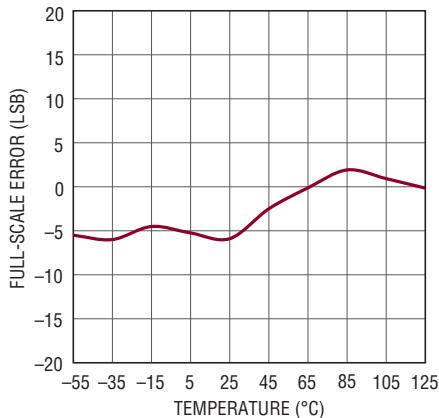
236918 G11

INL/DNL と温度



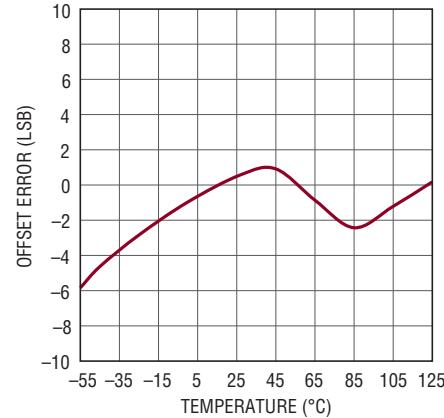
236918 G12

フルスケール誤差と温度



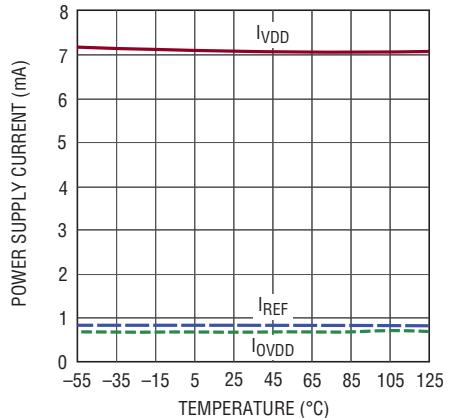
236918 G13

オフセット誤差と温度



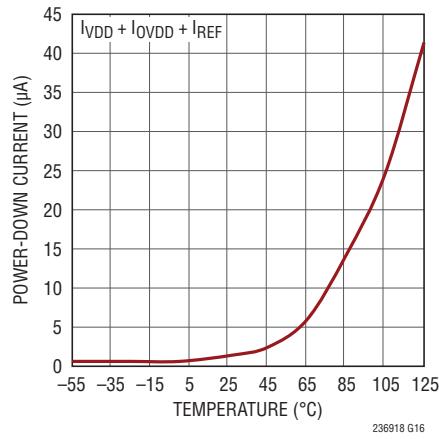
236918 G14

電源電流と温度



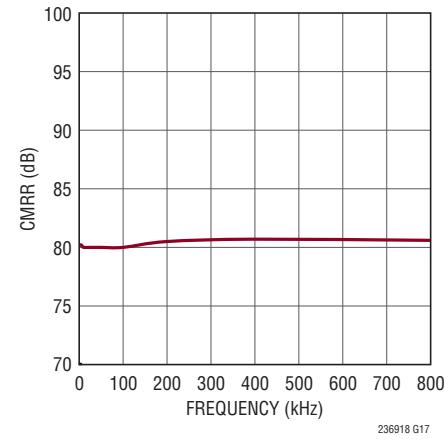
236918 G15

シャットダウン電流と温度



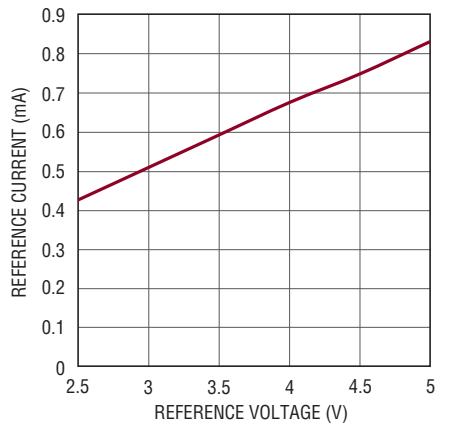
236918 G16

CMRRと入力周波数



236918 G17

**リファレンス電流と
リファレンス電圧**



236918 G18

ピン機能

CHAIN (ピン1): チェーン・モード選択ピン。“L”的とき、LTC2369-18は通常モードで動作し、RDL/SDI入力ピンはSDOをイネーブルまたはディスエーブルするように機能します。“H”的とき、LTC2369-18はチェーン・モードで動作し、RDL/SDIピンはSDI(デイジーチェーンのシリアル・データ入力)として機能します。ロジック・レベルはOV_{DD}によって決まります。

V_{DD} (ピン2): 2.5V電源。V_{DD}の範囲は2.375V～2.625Vです。V_{DD}ピンは10μFのセラミック・コンデンサを使ってGNDにバイパスします。

GND (ピン3、6、10、16): グランド。

IN⁺(ピン4): アナログ入力。IN⁺-IN⁻の範囲が0V～V_{REF}の条件で、IN⁺はIN⁻に対して差動で動作します。

IN⁻(ピン5): アナログ・グランド検出。IN⁻の入力範囲はGNDを基準にして±100mVであり、グランド・プレーンまたは離れた場所のグランド検出箇所に接続する必要があります。

REF(ピン7、8): リファレンス入力。REFの範囲は2.5V～5.1Vです。このピンはGNDピンを基準にしており、47μFのセラミック・コンデンサ(X5R、0805のサイズ)を使ってピンの近くでデカップリングします。

CNV (ピン9): 変換入力。この入力の立ち上がりエッジによってデバイス全体に電力が供給され、新しい変換が開始されます。ロジック・レベルはOV_{DD}によって決まります。

BUSY (ピン11): BUSYのインジケータ。新しい変換が開始されると“H”になり、変換が終了すると“L”に戻ります。ロジック・レベルはOV_{DD}によって決まります。

RDL/SDI (ピン12): CHAINが“L”的とき、デバイスは通常モードになり、このピンはバス・イネーブル入力として扱われます。CHAINが“H”的とき、デバイスはチェーン・モードになり、このピンは、デイジーチェーン内の別のADCからのデータが入力されるシリアル・データ入力ピンとして扱われます。ロジック・レベルはOV_{DD}によって決まります。

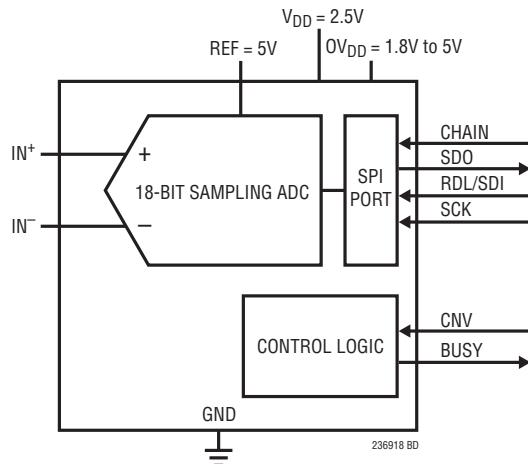
SCK (ピン13): シリアル・データ・クロック入力。SDOがイネーブルされていると、変換結果または別のADCからのデイジーチェーン・データが、このクロックの立ち上がりエッジで、MSBを先頭にシフトして出力されます。ロジック・レベルはOV_{DD}によって決まります。

SDO (ピン14): シリアル・データ出力。変換結果またはデイジーチェーン・データは、SCKの各立ち上がりエッジでMSBを先頭にしてこのピンから出力されます。出力データはストレート・バイナリ形式です。ロジック・レベルはOV_{DD}によって決まります。

OV_{DD} (ピン15): I/Oインターフェースのデジタル電源。OV_{DD}の範囲は1.71V～5.25Vです。この電源は、公称ではホストのインターフェースと同じ電源電圧に設定されます(1.8V、2.5V、3.3V、または5V)。OV_{DD}ピンは、0.1μFのコンデンサを使ってGNDにバイパスします。

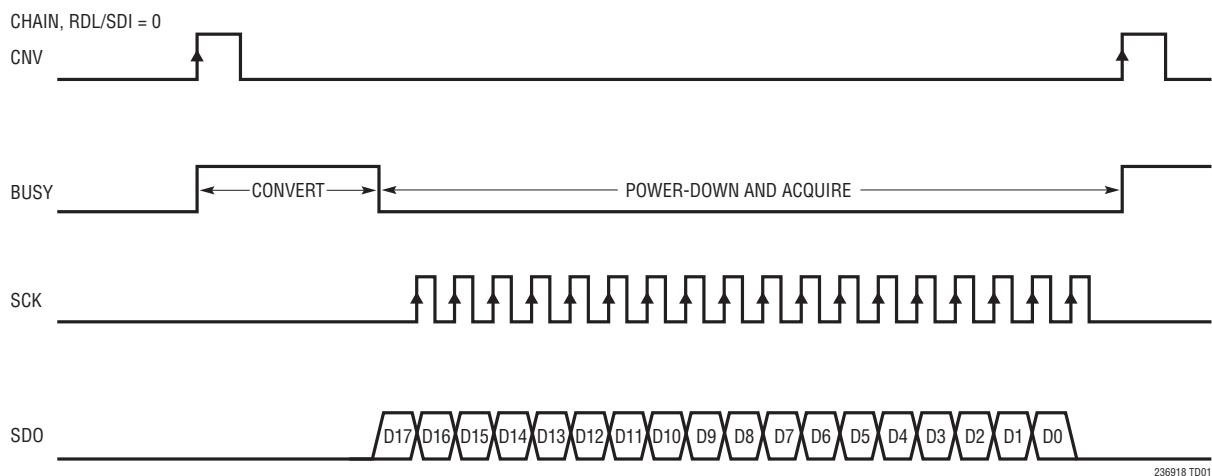
GND (露出パッド・ピン17、DFNパッケージのみ): グランド。背面パッドはグランド・プレーンに直接半田付けする必要があります。

機能ブロック図



タイミング図

シリアル・インターフェースを使った変換のタイミング



LTC2369-18

アプリケーション情報

概要

LTC2369-18は、低ノイズ、低消費電力の高速18ビット逐次比較レジスタ(SAR)A/Dコンバータです。LTC2369-18は単一2.5V電源で動作し、2.5V～5.1Vの範囲のV_{REF}に対して0V～V_{REF}の擬似差動ユニポーラ入力範囲をサポートしているので、広いダイナミックレンジを必要とする高性能アプリケーションに最適です。LTC2369-18は最大±2.5LSBのINLと96.5dBのSNRを達成し、18ビット分解能でミッシング・コードがありません。

LTC2369-18はサイクル待ち時間がなく、スループットが1.6Mspsと高速なので、様々な高速アプリケーションに最適です。内部発振器が変換時間を設定するので、外部タイミングの問題が緩和されます。LTC2369-18が1.6Mspsで消費する電力は18mWに過ぎない上に、自動パワーダウン機能を備えており、アクティブでない期間の電力損失はさらに減少します。

コンバータの動作

LTC2369-18は2段階で動作します。収集段階では、擬似差動アナログ入力電圧をサンプリングするために、電荷再配分コンデンサD/Aコンバータ(CDAC)がIN⁺ピンとIN⁻ピンに接続されます。CNVピンの立ち上がりエッジにより変換が開始されます。変換段階では、18ビットCDACに対して逐次比較アルゴリズムが順番に実行され、差動コンパレータを使用してサンプリングした入力をリファレンス電圧の2進重み付け分数(例: V_{REF}/2, V_{REF}/4 ... V_{REF}/262144)と効率的に比較します。変換の最後には、CDACの出力はサンプリングされたアナログ入力に近づきます。その後、ADC制御ロジックが、シリアル転送に備えて18ビット・デジタル出力コードを準備します。

伝達関数

LTC2369-18はREFのフルスケール電圧を2¹⁸レベルまでデジタル化するので、REF = 5Vの場合はLSBの大きさが19μVになります。理想的な伝達関数を図2に示します。出力データはストレート・バイナリ形式です。

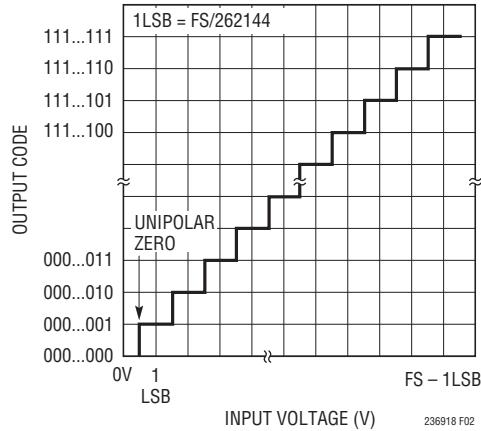


図2. LTC2369-18の伝達関数

アナログ入力

LTC2369-18のアナログ入力は、双方の入力に共通の不要な信号を低減するために疑似差動となっています。アナログ入力は、図3に示す等価回路によってモデル化できます。入力のダイオードはESD保護機能を提供します。収集段階では、サンプリングCDACに起因する約45pF(C_{IN})と、サンプリング・スイッチのオン抵抗に起因する40Ω(R_{ON})が各入力に直列に存在します。IN⁺入力には、収集時、C_{IN}コンデンサを充電しているときに電流スパイクが発生します。変換時にアナログ入力に流れるのはわずかなリーク電流だけです。

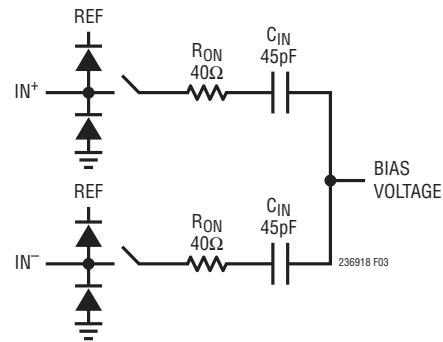


図3. LTC2369-18の差動アナログ入力の等価回路

アプリケーション情報

入力ドライブ回路

低インピーダンスの信号源は、利得誤差を発生することなく、LTC2369-18の高インピーダンス入力を直接ドライブすることができます。高インピーダンスの信号源は、収集時のセトリング時間を最小にするためとA/Dコンバータの歪み性能を最適化するために、バッファする必要があります。収集を開始するときにはA/Dコンバータの入力に電流スパイクが流れるので、DC入力であっても、セトリング時間の最小化は重要です。

最高の性能を得るには、バッファ・アンプを使用してLTC2369-18のアナログ入力をドライブします。バッファ・アンプの出力インピーダンスは低いので、収集段階でアナログ信号の高速セトリングを実現できます。また、このアンプは、A/Dコンバータの入力に流れる電流スパイクから信号源を切り離す機能も備えています。

入力フィルタリング

バッファ・アンプと信号源のノイズと歪みは、A/Dコンバータのノイズと歪みに上乗せされるので、考慮する必要があります。ノイズの多い入力信号は、適切なフィルタを使用してバッファ・アンプの入力の前で取り除き、ノイズを最小限に抑えます。多くのアプリケーションでは、図4に示す簡単な1ポールのRCローパス・フィルタ(LPF1)で十分です。

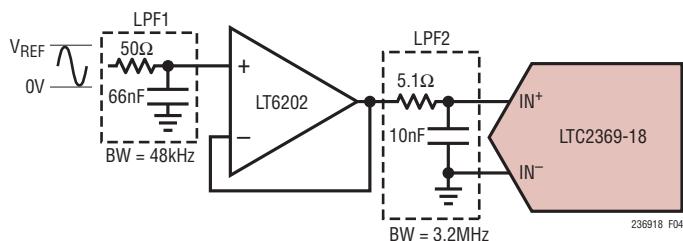


図4. 入力信号チェーン

バッファとADC入力の間にLPF2で構成される別のフィルタ・ネットワークを使用し、バッファによるノイズの影響やサンプリング時の変動によってバッファに生じる外乱の双方を最小限に抑えて下さい。アナログ入力のRC時定数が大きいと、アナログ入力のセトリング時間が長くなります。したがって、LPF2はLPF1より広い帯域幅を必要とします。ノイズ密度の低いバッファ・アンプを選択して、SNRの低下を最小限に抑える必要があります。

RCフィルタのコンデンサと抵抗は歪みを大きくする可能性があるので、これらの部品は高品質のものを使用します。NPOタイプやシルバーマイカ・タイプの誘電体コンデンサはすぐれた直線性を示します。表面実装カーボン抵抗は、自己発熱や半田工程で生じる損傷により歪みを生じることがあります。表面実装金属皮膜抵抗は、両方の問題に対してはるかに耐性があります。

擬似差動ユニポーラ入力

ほとんどのアプリケーションでは、低消費電力のA/Dコンバータ・ドライバであるLT6202でLTC2369-18をドライブすることを推奨します。LT6202はノイズ密度が $1.9\text{nV}/\sqrt{\text{Hz}}$ と低く、電源電流が3mAと小さいので、柔軟性があり、さまざまな振幅の信号をLTC2369-18の0V～5Vの入力範囲に変換するように構成できます。

LTC2369-18の歪み性能を最大限に発揮するには、図4に示すようにユニティゲイン・バッファとして構成されたLT6202でドライブされる低歪みのシングルエンド信号源を使用して、データシートの最大限のTHD規格値である-120dBを得ることができます。

LT6202を使用すると、GNDより低い電位まで振幅する真の両極性大信号をバッファして、LTC2369-18の入力範囲である0V～5Vに変換することもできます。 $\pm 10\text{V}$ の真の両極性信号をLTC2369-18で使用するために変換する目的で使用されるLT6202を図5aに示します。この場合、LT6202は反転増幅回路として構成されます。この増幅回路は入力信号をLTC2369-18の0V～5Vの入力範囲まで減衰してレベル・シフトするように機能します。反転構成では、シングルエンドの入力信号源が高インピーダンス入力を直接ドライブすることはできません。代わりに、入力インピーダンスは抵抗 R_{IN} によって設定されます。 R_{IN} は、信号源の信号源インピーダンスに応じて、注意して選択する必要があります。 R_{IN} の値が高いと、LT6202およびLTC2369-18のシステムとしてのノイズと歪みが両方とも低下する傾向があります。この構成での R_{IN} 、 R_1 、 R_2 、 R_3 および R_4 のいくつかの値に対して得られるSNRとTHDを表1に示します。LT6202を図5aに示すように使用した場合に得られるFFTを図5bに示します。

アプリケーション情報

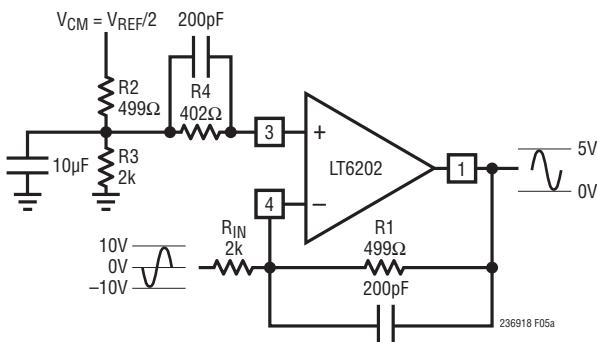


図5a. $\pm 10V$ の両極性信号を $0V \sim 5V$ の入力信号に変換する LT6202

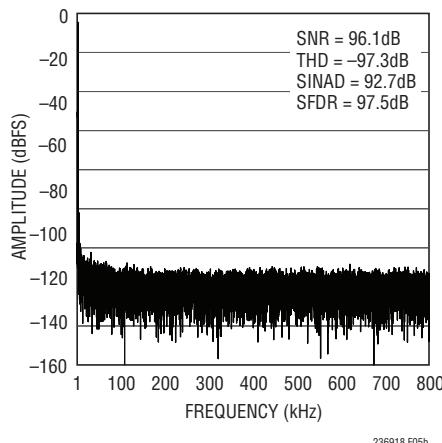


図5b. 図5aに示す回路の32kポイントのFFTプロット ($f_{IN} = 2\text{kHz}$)

表1. 入力信号が $\pm 10V$ の場合の SNR、THD と R_{IN}

R_{IN} (Ω)	$R1$ (Ω)	$R2$ (Ω)	$R3$ (Ω)	$R4$ (Ω)	SNR (dB)	THD (dB)
2k	499	499	2k	402	96.1	-97.3
10k	2.49k	2.49k	10k	2k	96	-92
100k	24.9k	24.9k	100k	20k	93.8	-93.5

A/Dコンバータのリファレンス

LTC2369-18はその入力範囲を定めるのに外部リファレンスが必要とします。このA/Dコンバータのデータシートで規定されている性能を最大限に発揮するには、低ノイズ、低温度ドリフトのリファレンスが不可欠です。リニアテクノロジーは多くのアプリケーションの要求を満たすように設計された高性能リファレンスの品揃えを提供しています。LTC6655-5は、小型、低消費電力、高精度なので、LTC2369-18と組み合わせて使うのに特に適しています。LTC6655-5は、高精度アプリケーション向けに0.025%（最大）の初期精度と2ppm/ $^{\circ}\text{C}$ （最大）の温度係数を実現しています。LTC6655-5はHグレードの温度範囲にわたって完全に規定されており、LTC2369-18の最大125°Cの拡張温度範囲での動作を補完します。47μFのセラミック・コンデンサ（X5R、0805サイズ）をREFピンの近くに配置して、LTC6655-5をバイパスすることを推奨します。

LTC2369-18のREFピンには、各変換サイクルの間47μFのバイパス・コンデンサから電荷（Q_{CONV}）が流れます。リファレンスはこの電荷をDC電流（I_{REF} = Q_{CONV}/t_{CYC}）で補充します。REFピンのDC電流（I_{REF}）はサンプリング・レートと出力コードに依存します。LTC2369-18を使って信号を一定のレートで連続的にサンプリングする場合、LTC6655-5は全コード範囲でリファレンス電圧の偏差を0.5LSB未満に保ちます。

アイドル時には、LTC2369-18のREFピンには微小なリーキ電流（1μA未満）が流れるだけです。図6に示すように、長時間のアイドル状態の後、集中してサンプリングされるアプリケーションでは、I_{REF}が短時間で約0μAから最大1.1mA（1.6Msps時）になります。このDC電流の段差がリファレンスの過渡応答を引き起こします。リファレンスの出力電圧に偏差があると出力コードの精度に影響を与えるので、この過渡応答は考慮に入れておく必要があります。リファレンスの過渡応答が重要なアプリケーションでは、高速でセトリングするLTC6655-5リファレンスも推奨します。

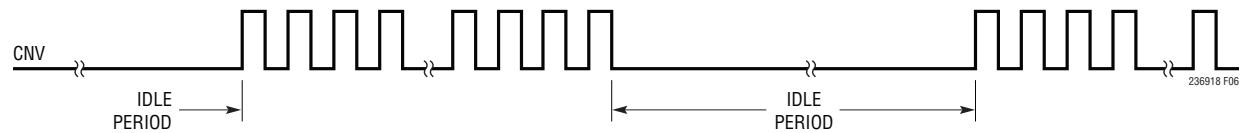


図6. バースト・サンプリングを示すCNVの波形

アプリケーション情報

パワー・マネージメントが重要で外部リファレンスの電源を切る可能性があるアプリケーションでは、最大シャットダウン電流である $140\mu\text{A}$ を保証するために、REFを2Vより高く保持することを推奨します。そのようなアプリケーションでは、図7に示すように、REFとV_{DD}の間にショットキ・ダイオードを配置することができます。

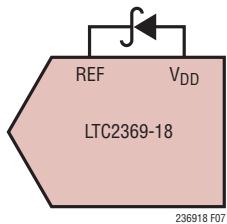


図7. REFとV_{DD}の間にショットキ・ダイオードを接続することにより、リファレンスの電源を切る可能性があるアプリケーションでREFを2Vより高く維持する

ダイナミック性能

A/Dコンバータの周波数応答、歪み、およびノイズを定格のスループットでテストするには、高速フーリエ変換(FFT)の手法を使用します。低歪みの正弦波を入力してそのデジタル出力をFFTアルゴリズムを用いて解析することにより、基本波の外側の周波数についてA/Dコンバータのスペクトルの内容を調べることができます。LTC2369-18では、AC歪みとノイズの両方の測定値について、保証されたテスト済みの限界値を示しています。

信号対ノイズ+歪み比(SINAD)

信号対ノイズ+歪み比(SINAD)は、基本入力周波数のRMS振幅とA/Dコンバータ出力での他のすべての周波数成分のRMS振幅の比です。出力の帯域は、DCより高くサンプリング周波数の半分より低い周波数に制限されます。図8は、LTC2369-18が2kHzの入力、1.6MHzのサンプリング・レートで96.5dBの標準SINADを達成していることを示しています。

信号対ノイズ比(SNR)

信号対ノイズ比(SNR)は、基本入力周波数のRMS振幅と、最初の5つの高調波およびDCを除く他のすべての周波数成

分のRMS振幅の比です。図8は、LTC2369-18が2kHzの入力、1.6MHzのサンプリング・レートで96.5dBの標準SNRを達成していることを示しています。

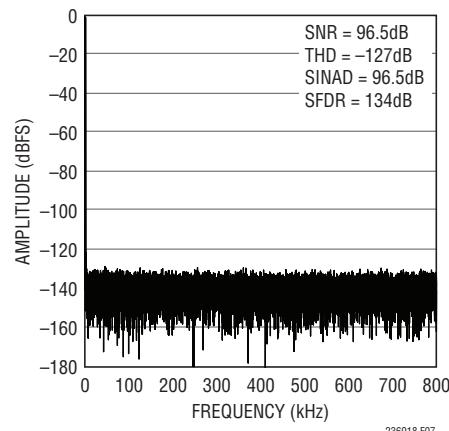


図8. LTC2369-18の32kポイントのFFT($f_{IN} = 2\text{kHz}$)

全高調波歪み(THD)

全高調波歪み(THD)とは、入力信号の全高調波による総RMS値と基本波のRMS値との比です。帯域外高調波は、DCからサンプリング周波数の半分($f_{SMPL}/2$)までの周波数帯域で折り返し歪みを生じます。THDは次のように表されます。

$$\text{THD} = 20 \log \sqrt{\frac{V_2^2 + V_3^2 + V_4^2 + \dots + V_N^2}{V_1^2}}$$

ここで、V₁は基本波のRMS振幅で、V₂～V_Nは2次～N次の高調波の振幅です。

電力に関する検討事項

LTC2369-18には、2.5V電源(V_{DD})およびデジタル入力/出力インターフェース電源(OV_{DD})という2つの電源ピンがあります。柔軟性の高いOV_{DD}電源により、LTC2369-18は、2.5Vシステムや3.3Vシステムなど、1.8V～5Vで動作する任意のデジタル・ロジックと通信できます。

アプリケーション情報

電源シーケンシング

LTC2369-18には電源シーケンシングに関する具体的な要件はありません。「絶対最大定格」のセクションに記載されている最大電圧の関係を遵守するよう注意する必要があります。LTC2369-18はパワーオン・リセット(POR)回路を備えています。これにより、LTC2369-18は最初の電源投入時か、または電源電圧が1Vを下回るたびにリセットされます。電源電圧が公称電源電圧範囲に戻ると、PORはA/Dコンバータを再度初期化します。再初期化の期間が確実に終了するように、PORイベントの20 μ s後までは変換を開始しないようにします。この時点より前に変換を開始すると、結果が無効になります。

タイミングと制御

CNVのタイミング

LTC2369-18の変換はCNVによって制御されます。CNVの立ち上がりエッジによって変換が開始され、LTC2369-18が起動します。変換が初期化されると、その変換が完了するまで変換を再開することはできません。最適な性能を得るには、CNVをクリーンな低ジッタ信号でドライブします。コンバータの状態はBUSY出力で示され、変換の進行中はこの出力が“H”に保たれます。デジタル化された結果にエラーが生じないようにするには、CNVでの追加の遷移が、変換開始後40ns以内または変換完了後に発生するようにします。変換が完了すると、LTC2369-18は消費電力が減少して入力信号の収集を開始します。

内部変換クロック

LTC2369-18は、412nsの最大変換時間を達成するように調整されている内部クロックを備えています。最小データ収集時間は200nsであるため、外部調整なしで1.6Mspsのスループット性能が保証されています。

自動パワーダウン

LTC2369-18は変換完了後自動的に消費電力が減少(パワーダウン)し、CNVの立ち上がりエッジで新しい変換が開始されると消費電力が増加(パワーアップ)します。パワーダウンの間に、最後の変換で得られたデータをクロックに同期して出力できます。パワーダウンの間の電力損失を最小に抑えるには、SDOをディスエーブルし、SCKをオフします。自動パワーダウン機能により、サンプリング周波数が減少するにつれて、

LTC2369-18の電力損失は減少します。電力が消費されるのは変換中だけなので、LTC2369-18は、サンプリング・レートが低く変換サイクル(tCYC)の小数部が大きいほどパワーダウン状態に留まることができ、そのため図9に示すようにサンプリング・レートに応じて変化する平均電力損失が減少します。

デジタル・インターフェース

LTC2369-18はシリアル・デジタル・インターフェースを備えています。柔軟性の高いOVDD電源により、LTC2369-18は、2.5Vシステムや3.3Vシステムなど、1.8V～5Vで動作する任意のデジタル・ロジックと通信できます。

SDOがイネーブルされている場合にSCKピンに外部クロックを入力すると、シリアル出力データはSDOピンでクロックと同期して出力されます。変換後にデータをクロックと同期して出力すると、最良の性能が得られます。シフト・クロック周波数が100MHz以上の場合は、引き続き1.6Mspsのスループットが達成されます。シリアル出力データはSCKの立ち上がりエッジで状態を変え、SCKの立ち下がりエッジまたは次の立ち上がりエッジで捕捉することができます。D17はSCKの最初の立ち上がりエッジまで有効性が維持されます。

LTC2369-18のシリアル・インターフェースはシンプルで使うのが簡単です。以下のセクションでは、LTC2369-18の動作について説明します。A/Dコンバータが単一で動作するか、複数のA/DコンバータがSPIバスを共有するか、あるいはデイジーチェーンで接続されているかに応じて、いくつかのモードが用意されています。

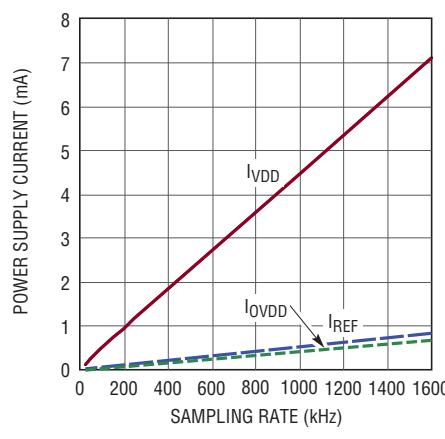


図9. LTC2369-18の電源電流とサンプリング・レート

タイミング図

通常モード、單一デバイス

$\text{CHAIN} = 0$ のとき、LTC2369-18 は通常モードで動作します。通常モードでは、RDL/SDI がシリアル・データ出力ピン SDO をイネーブルまたはディスエーブルします。RDL/SDI が“H”の場合、SDO は高インピーダンス状態になります。RDL/SDI が“L”的場合、SDO はドライブされます。

CHAIN と RDL/SDI が接地されている状態で通常モードで動作している単一の LTC2369-18 を図 10 に示します。RDL/SDI が接地されると、SDO がイネーブルされ、新しい変換データの MSB (D17) が BUSY の立ち下がりエッジで利用可能になります。これは LTC2369-18 を動作させる最も簡単な方法です。

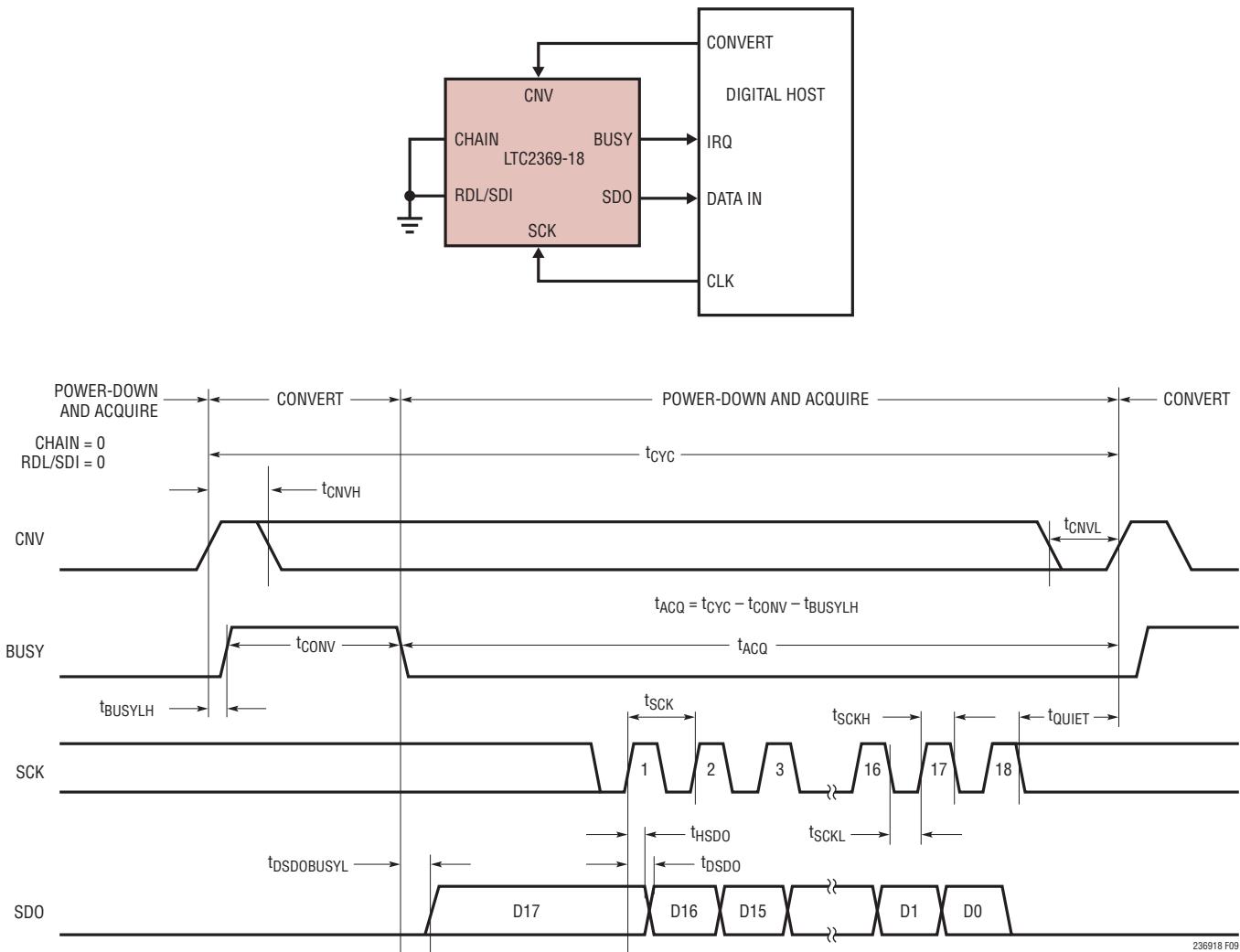


図 10. 1 個の LTC2369-18 を通常モードで使用

タイミング図

通常モード、複数デバイス

CNV、SCK および SDO を共有し、通常モード (CHAIN = 0) で動作している複数の LTC2369-18 デバイスを図11に示します。CNV、SCK および SDO を共有することにより、複数の A/D コンバータを並列で動作させるのに必要な信号数が減ります。SDO が共有されているので、バスの競合を防ぐため、

各 A/D コンバータの RDL/SDI 入力を使用して、一度に 1 個の LTC2369-18 だけが SDO をドライブできるようにする必要があります。図11に示すように、RDL/SDI 入力は“H”的アイドル状態であり、変換と変換の間に各デバイスからデータを読み出すために個別に“L”にします。RDL/SDI を“L”にすると、選択されたデバイスの MSB が SDO に出力されます。

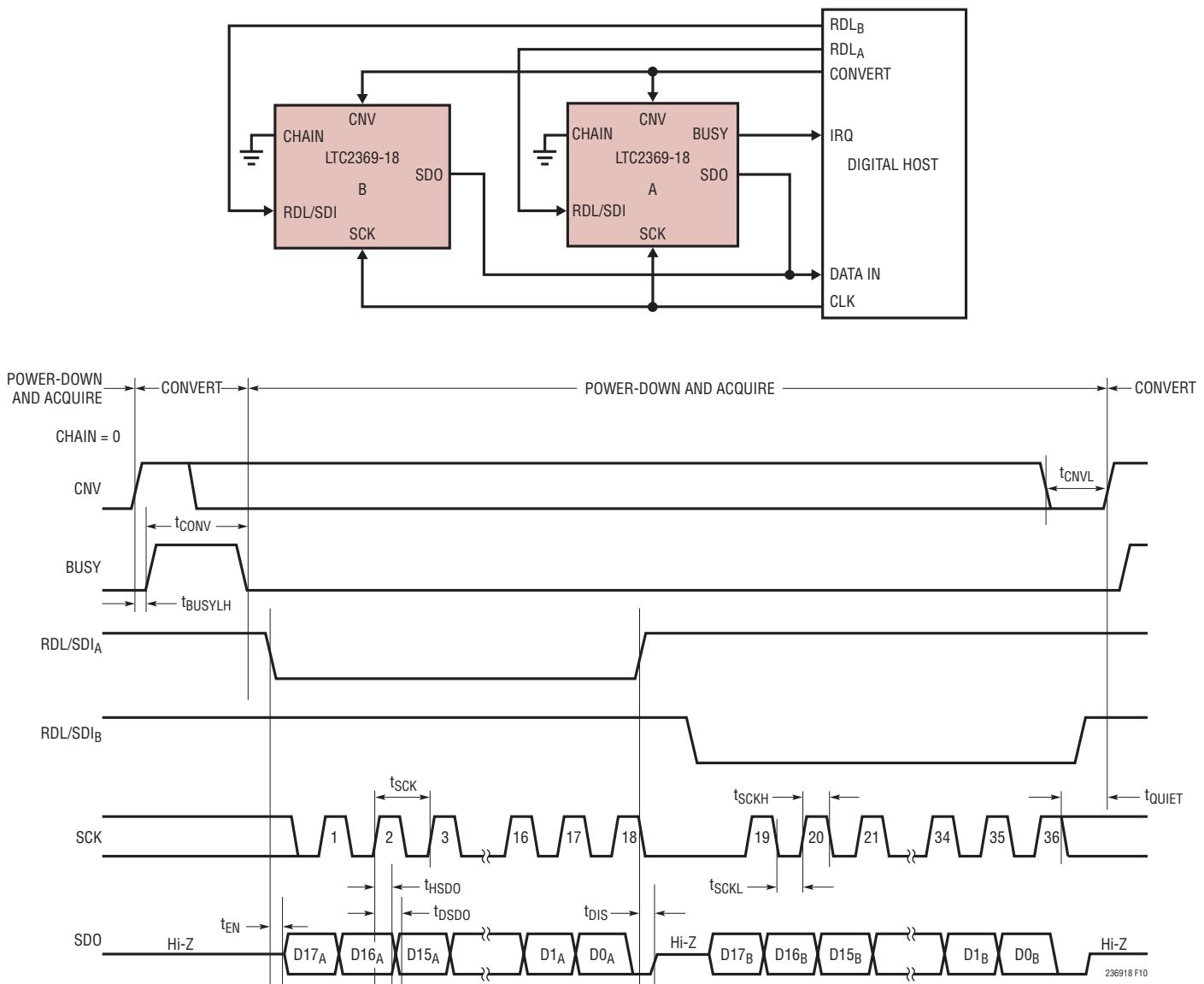


図11. 複数のデバイスが CNV、SCK および SDO を共有する通常モード

タイミング図

チェーン・モード、複数デバイス

CHAIN = OV_{DD} のとき、LTC2369-18 はチェーン・モードで動作します。チェーン・モードでは、SDO は常にイネーブルされており、RDL/SDI は、別の A/D コンバータからのデジーチェーン・データ出力を入力できるシリアル・データ入力ピン (SDI) として機能します。

これは、多数のコンバータとのインターフェースをとるのに必要な配線数がハードウェアの制約によって制限される場合があるアプリケーションに便利です。デジーチェーン接続された2個のデバイスの例を図12に示します。コンバータAのMSBは、18 SCKサイクル後にコンバータBのSDOに現れます。コンバータAのMSBは、最初のSCKの立ち上がりエッジで、コンバータBのSDI/RDLピンでクロックに同期して入力されます。

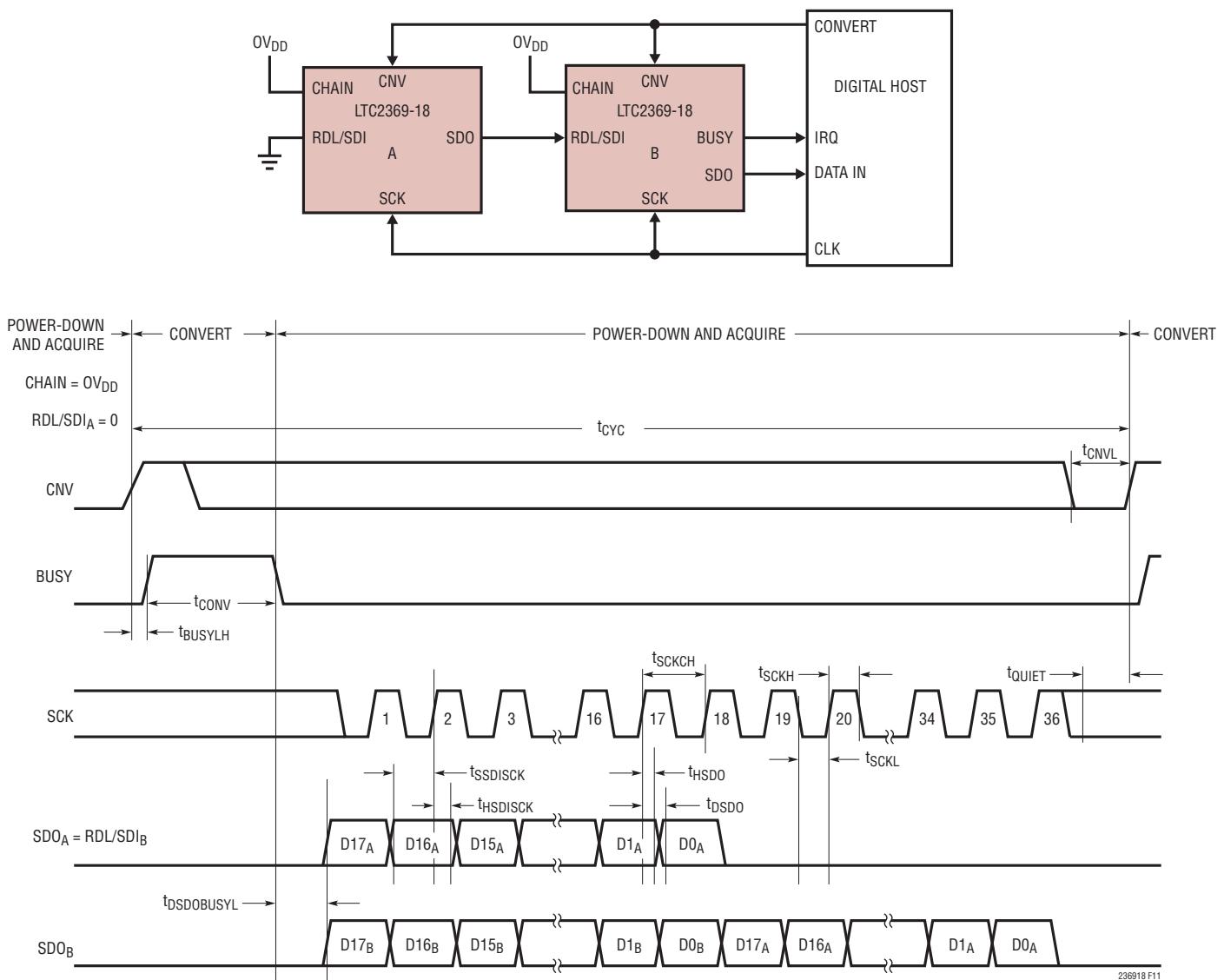


図12. チェーン・モードのタイミング図

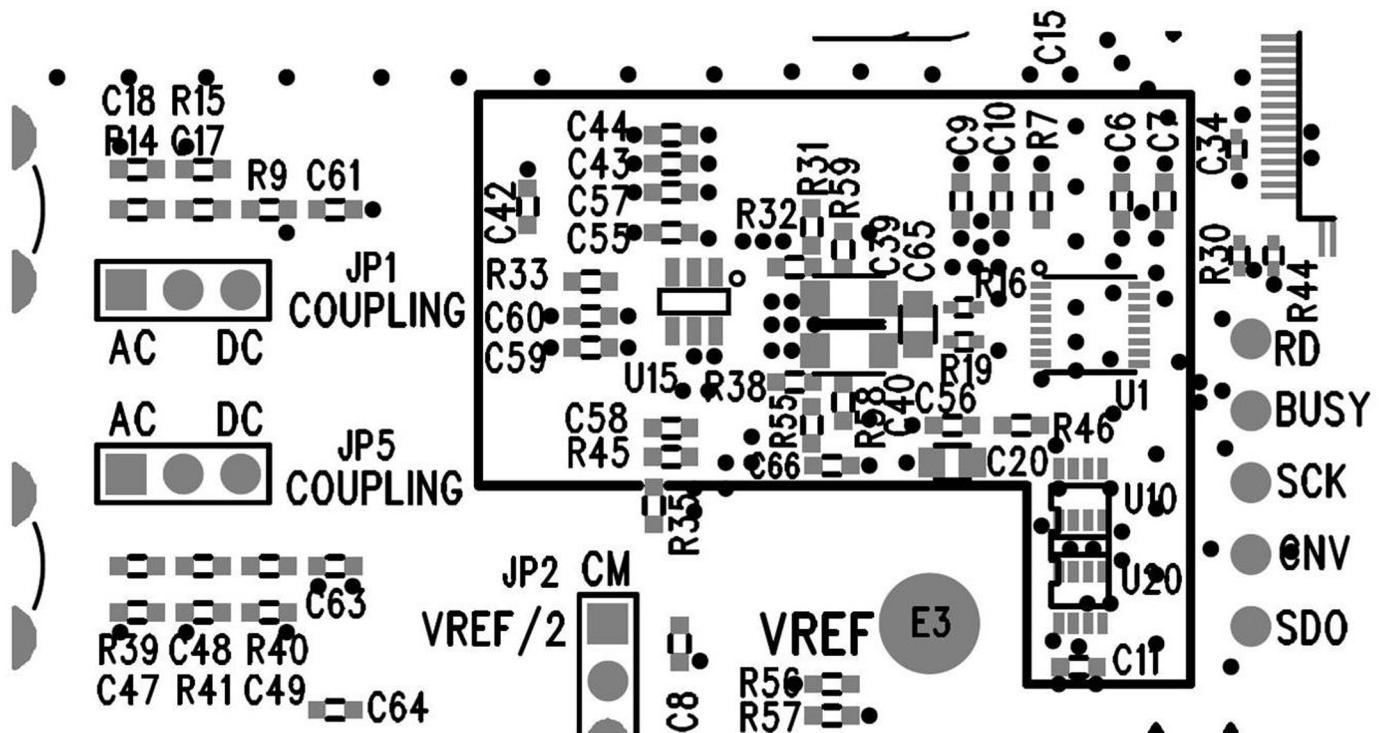
基板のレイアウト

LTC2369-18から最大限の性能を引き出すには、プリント回路基板を推奨します。プリント回路基板(PCB)のレイアウトでは、デジタル信号線とアナログ信号線をできるだけ離すようにします。特に、デジタル・クロックおよびデジタル信号は、アナログ信号に沿って配線したり、A/Dコンバータの下に配線したりしないように注意します。

推薦レイアウト

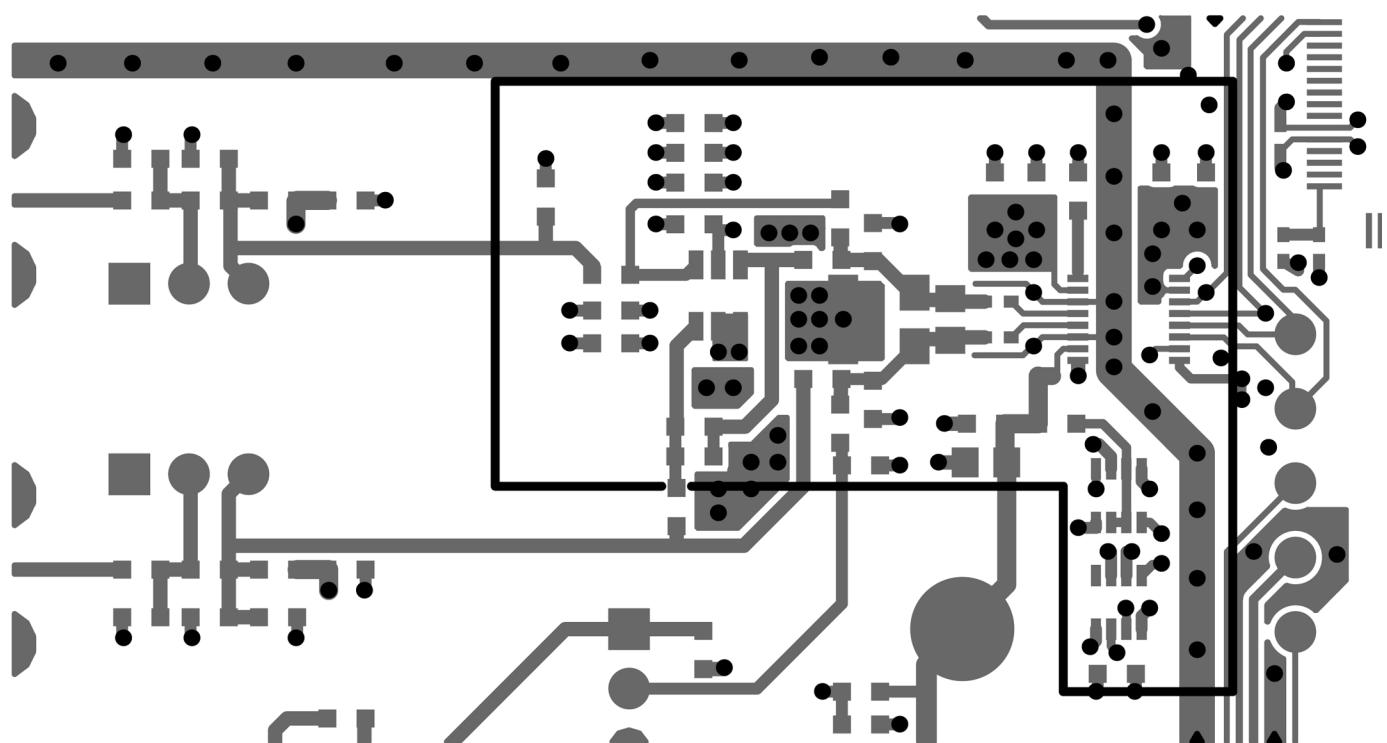
以下に推奨PCBレイアウトの一例を示します。切れ目のない単一のグランド・プレーンを使用します。電源へのバイパス・コンデンサは電源ピンのできるだけ近くに配置します。ADCを低ノイズで動作させるには、各バイパス・コンデンサに低インピーダンスの共通の帰路を設ける必要があります。各アナログ入力の配線は、グランドで遮蔽します。詳細については、LTC2369-18用評価キットDCI1813Aを参照してください。

部品面シルクの一部

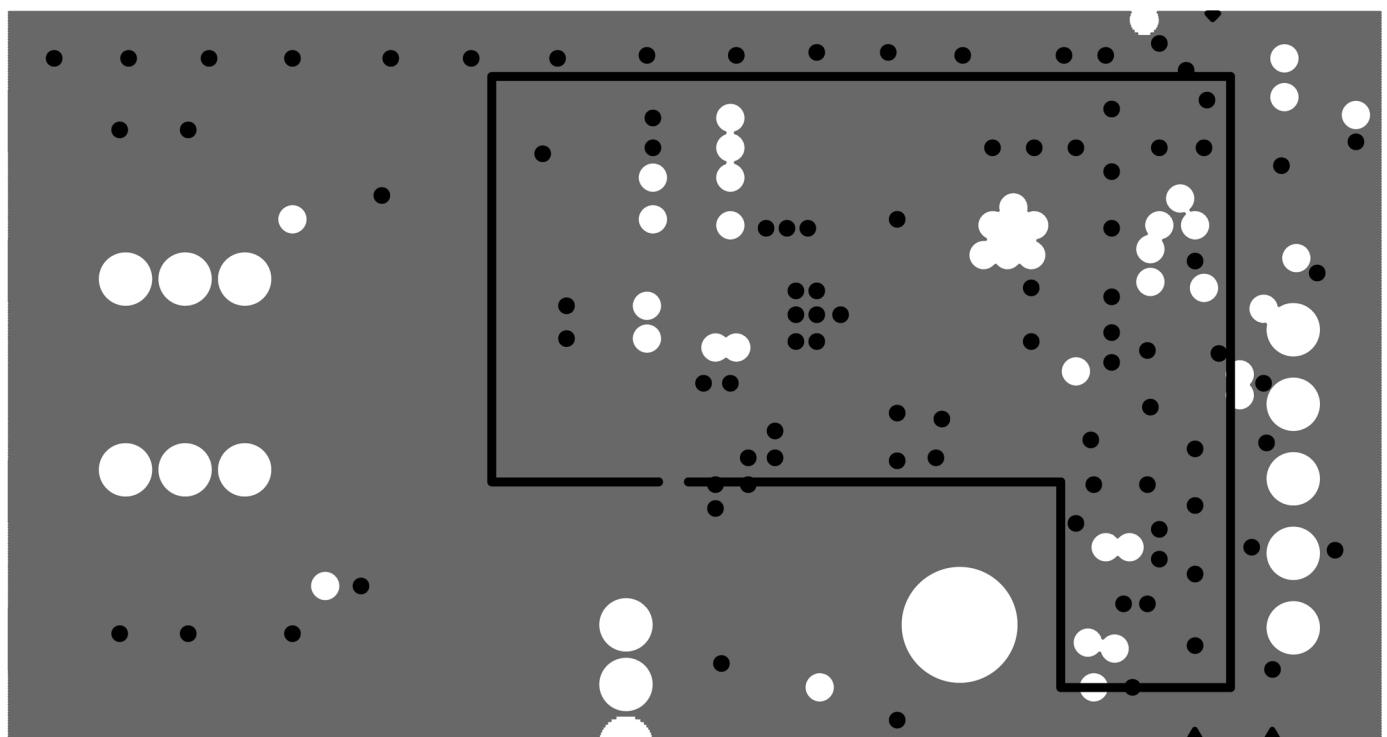


基板のレイアウト

第1層、部品面(一部)



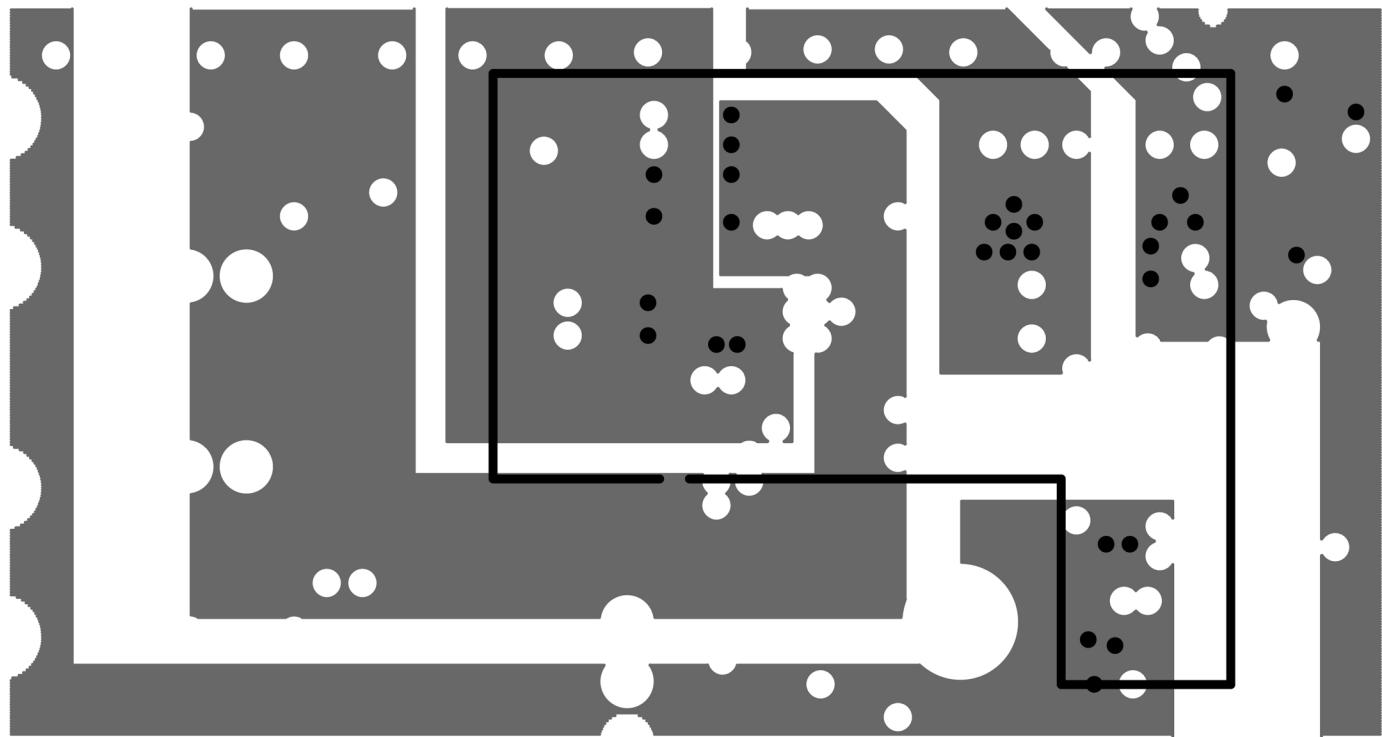
第2層、グランド・プレーン(一部)



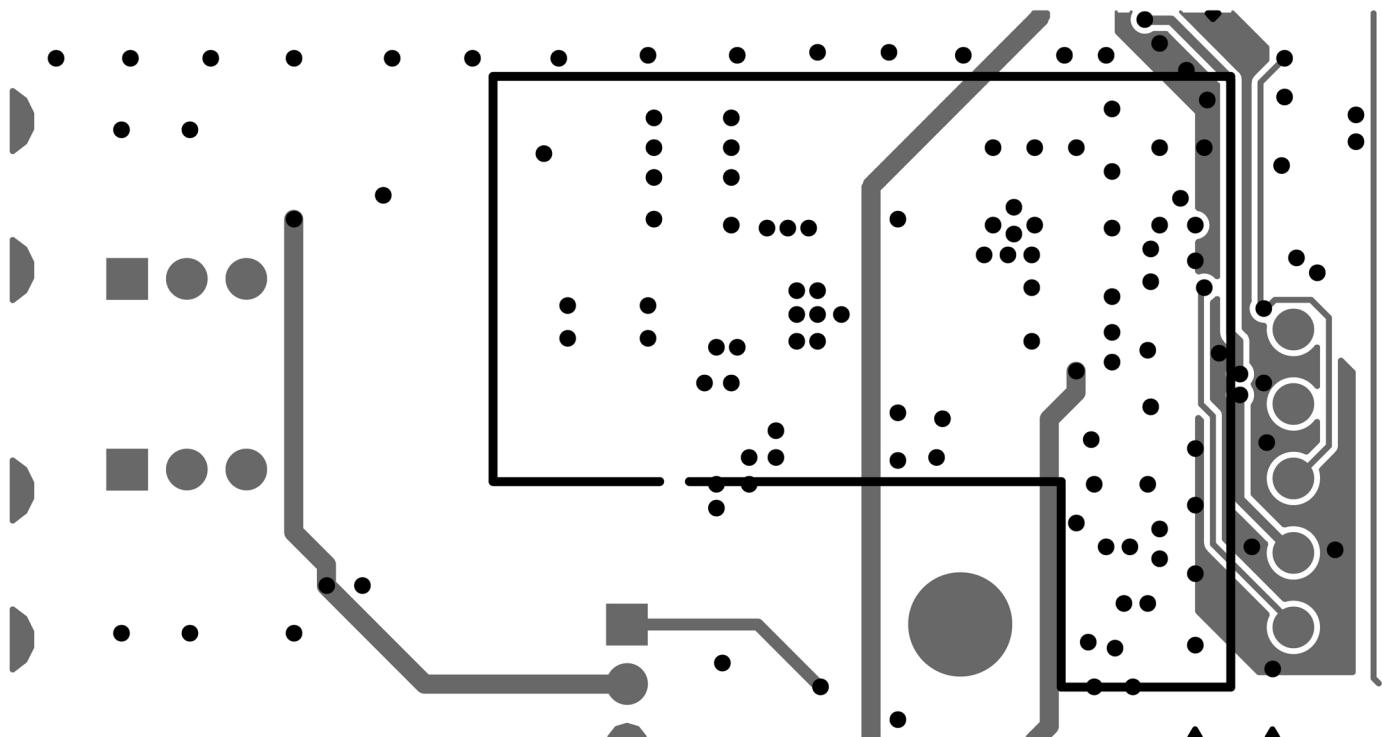
236918fa

基板のレイアウト

第3層、電源プレーン(一部)



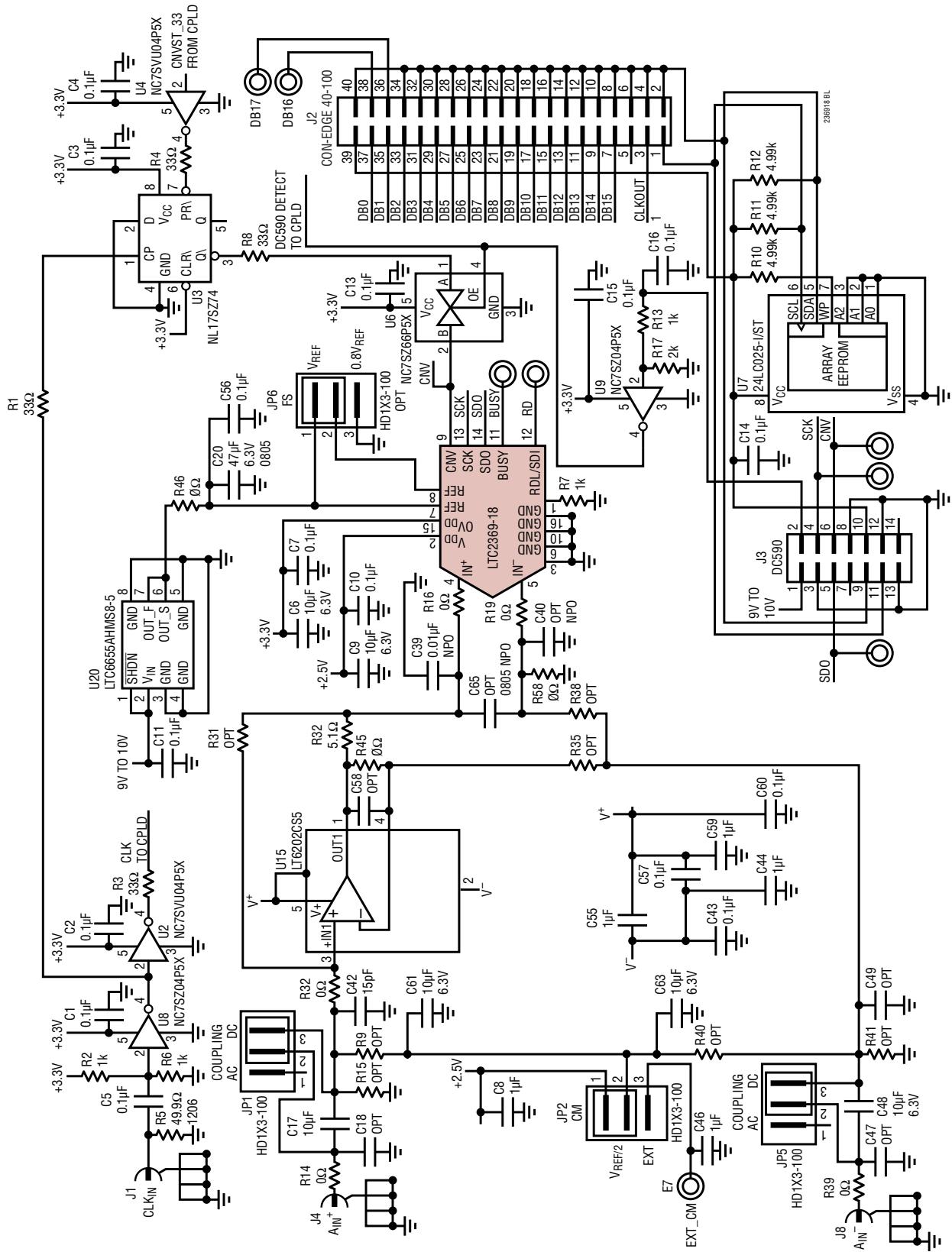
第4層、最下層(一部)



236918fa

基板のレイアウト

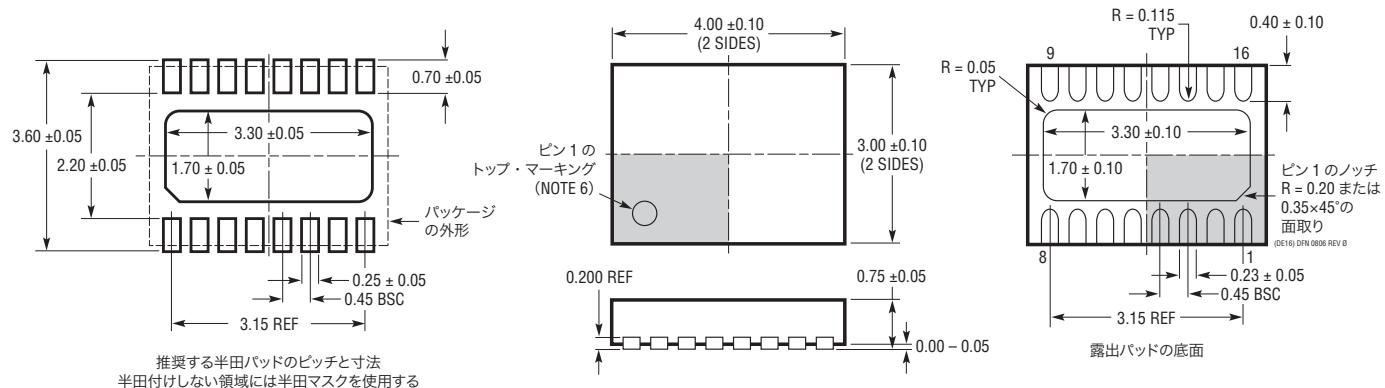
デモボードの回路図(一部)



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

DEパッケージ 16ピン・プラスチック DFN(4mm × 3mm) (Reference LTC DWG # 05-08-1732 Rev Ø)

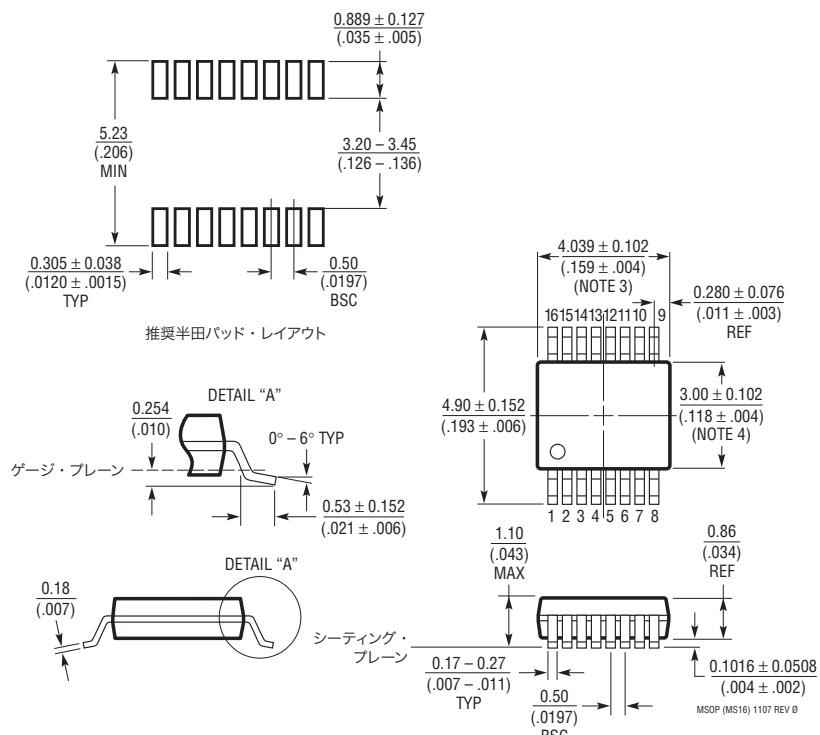


NOTE:

1. 図はJEDECのパッケージ外形 MO-229 のバリエーション(WGED-3)になる予定
2. 図は実寸とは異なる
3. すべての寸法はミリメートル

4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
5. 露出パッドは半田めっきとする
6. 網掛けの部分はパッケージの上面と底面のビン1の位置の参考に過ぎない

MSパッケージ 16ピン・プラスチック MSOP (Reference LTC DWG # 05-08-1669 Rev Ø)



NOTE:

1. 寸法はミリメートル(/インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない
モールドのバリ、突出部、またはゲートのバリは各サイドで 0.152mm(0.006")を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない
リード間のバリまたは突起は各サイドで 0.152mm(0.006")を超えないこと
5. リードの平度(成形後のリードの底面)は最大 0.102mm(0.004")であること

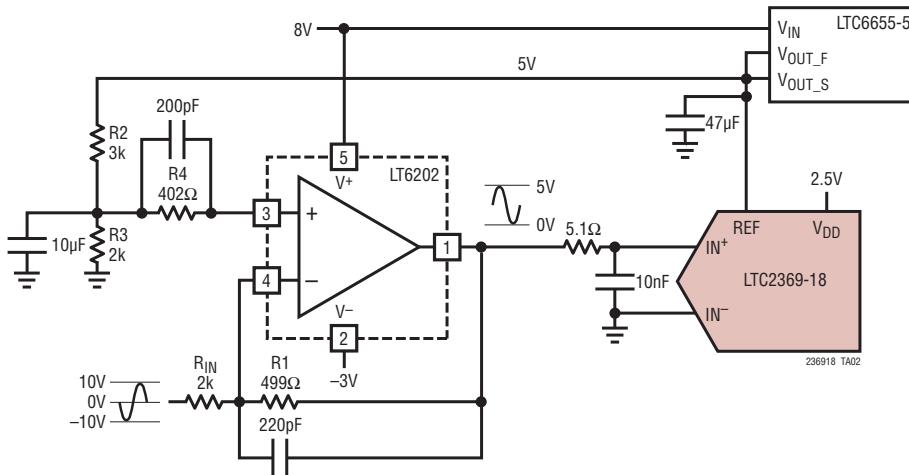
改訂履歴

Rev	日付	概要	ページ番号
A	3/12	「電源要件」セクションの I_{PD} と P_D の条件を更新 図7と関連する文章を追加	4 13

LTC2369-18

標準的応用例

±10Vの両極性信号を LTC2369-18への0V～5Vの入力信号に変換する LT6202



関連製品

製品番号	説明	注釈
A/Dコンバータ		
LTC2379-18/LTC2378-18	18ビット、1.6Msps/1Msps/500ksps/250ksps	2.5V電源、差動入力、SNR:101.2dB、入力範囲:±5V、DGC、MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2377-18/LTC2376-18	シリアル、低消費電力ADC	
LTC2380-16/LTC2378-16	16ビット、2Msps/1Msps/500ksps/250ksps	2.5V電源、差動入力、SNR:96.2dB、入力範囲:±5V、DGC、MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2377-16/LTC2376-16	シリアル、低消費電力ADC	
LTC2383-16/LTC2382-16/ LTC2381-16	16ビット、1Msps/500ksps/250kspsシリアル、 低消費電力ADC	2.5V電源、差動入力、SNR:92dB、入力範囲:±2.5V、 MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2393-16/LTC2392-16/ LTC2391-16	16ビット、1Msps/500ksps/250kspsパラレル/ シリアルADC	5V電源、差動入力、SNR:94dB、入力範囲:±4.096V、 7mm×7mm LQFP-48およびQFN-48パッケージのピン互換ファミリ
LTC2355-14/LTC2356-14	14ビット、3.5MspsシリアルADC	3.3V電源、1チャネル、ユニポーラ/バイポーラ、18mW、 MSOP-10パッケージ
LTC2366	12ビット、3MspsシリアルADC	電源:2.35V～3.6V、6ピンおよび8ピンTSOT-23パッケージ
D/Aコンバータ		
LTC2757	18ビット、シングル・パラレル SoftSpan™ 電流出力DAC	INL/DNL:±1LSB、ソフトウェアで選択可能な範囲、 7mm×7mm LQFP-48パッケージ
LTC2641	16ビット/14ビット/12ビット、シングル・シリアル電圧出力DAC	INL/DNL:±1LSB、MSOP-8パッケージ、0V～5V出力
LTC2630	12ビット/10ビット/8ビット、シングル電圧出力DAC	6ピンSC70パッケージ、内部リファレンス、INL:±1LSB(12ビット)
リファレンス		
LTC6655	高精度、低ドリフト、低ノイズのバッファ付きリファレンス	5V/2.5V、5ppm/°C、ピーク・トゥ・ピーク・ノイズ:0.25ppm、 MSOP-8パッケージ
LTC6652	高精度、低ドリフト、低ノイズのバッファ付きリファレンス	5V/2.5V、5ppm/°C、ピーク・トゥ・ピーク・ノイズ:2.1ppm、 MSOP-8パッケージ
アンプ		
LT6202/LT6203	シングル/デュアル 100MHz、レール・トゥ・レール入力/出力、超低ノイズ、低消費電力アンプ	1.9nV/√Hz、3mA(最大)、利得帯域幅積:100MHz
LT6200/LT6200-5/ LT6200-10	165MHz/800MHz/1.6GHz オペアンプ (ユニティ・ゲイン/AV = 5/AV = 10)	低ノイズ電圧:0.95nV/√Hz (100kHz)、低歪み:-80dB(1MHz時)、 TSOT23-6パッケージ
LTC1992	低消費電力、完全差動入出力アンプ/ドライバ・ファミリ	電源電流:1mA
LT6360	真のゼロ出力を備えた低ノイズのSAR ADC	低ノイズのチャージポンプを内蔵

236918fa