

シャットダウン付き シリアル12ビット/14ビット 3.5Msps サンプリング ADC

特長

- 3.5Mspsの変換レート
- SINAD: 14ビットで74.1dB、12ビットで71.1dB
- 低消費電力: 18mW
- 単一3.3V電源動作
- オーバードライブ可能な2.5Vバンドギャップ・リファレンスを内蔵
- 3線SPI互換シリアル・インターフェイス
- スリープ(13μW)シャットダウン・モード
- ナップ(4mW)シャットダウン・モード
- 同相除去比: 80dB
- バイポーラ入力範囲: ±1.25V
- 小型10ピンMSOPパッケージ

アプリケーション

- 通信
- データ収集システム
- 無停電電源
- 多層モータ制御
- 多重化データ収集
- RFID

概要

LTC[®]2356-12/LTC2356-14は、差動入力を備えた12ビット/14ビット、3.5MspsシリアルADCです。このデバイスは、単一3.3V電源で消費電流がわずか5.5mAで、小型10ピンMSOPパッケージで供給されます。スリープ・シャットダウン機能により、消費電力を13μWに低減できます。高速、低消費電力、小型パッケージのLTC2356-12/LTC2356-14は、高速の携帯アプリケーションに適しています。

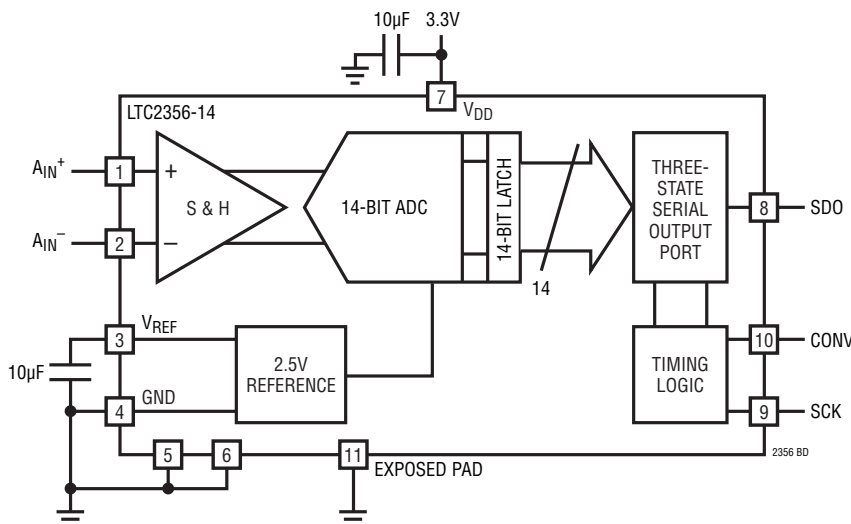
80dBの同相除去比により、ソースから差動で信号を測定することによってグラウンド・ループや同相ノイズを排除できます。

これらのデバイスは、-1.25V～1.25Vのバイポーラ入力を差動変換します。A_{IN}⁺とA_{IN}⁻の絶対電圧振幅は、グラウンドから電源電圧までです。

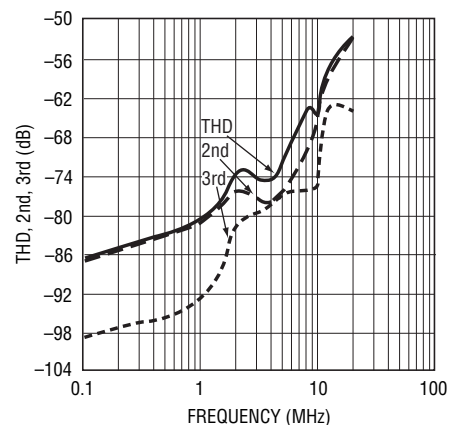
シリアル・インターフェイスによってCONVの立ち上がり後16サイクルの間、変換結果を送出するので、標準シリアル・インターフェイスと互換性があります。変換と変換の間にデータストリームの後に収集時間として2クロック・サイクルを追加可能な場合、63MHzクロックで3.5Mspsのフル・サンプル・レートを達成できます。

LT, LT, LTC, LTM, Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。SoftSpanはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

ブロック図



差動入力信号のTHD、2次および3次と入力周波数



2356 G02

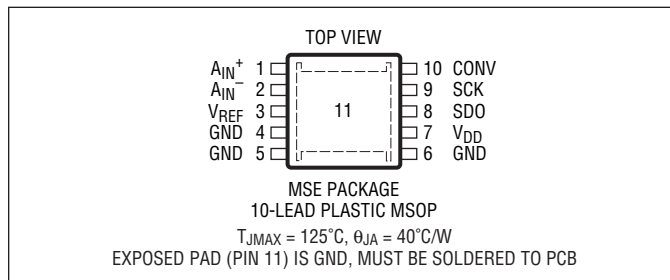
LTC2356-12/LTC2356-14

絶対最大定格

(Notes 1, 2)

電源電圧 (V_{DD})	4V
アナログ入力と V_{REF} 入力の電圧	
(Note 3)	-0.3V ~ ($V_{DD} + 0.3V$)
デジタル入力電圧	-0.3V ~ ($V_{DD} + 0.3V$)
デジタル出力電圧	-0.3V ~ ($V_{DD} + 0.3V$)
消費電力	100mW
動作温度範囲	
LTC2356C-12/LTC2356C-14	0°C ~ 70°C
LTC2356I-12/LTC2356I-14	-40°C ~ 85°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け, 10秒)	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC2356CMSE-12#PBF	LTC2356CMSE-12#TRPBF	LTCWN	10-Lead Plastic MSOP	0°C to 70°C
LTC2356IMSE-12#PBF	LTC2356IMSE-12#TRPBF	LTCWN	10-Lead Plastic MSOP	-40°C to 85°C
LTC2356CMSE-14#PBF	LTC2356CMSE-14#TRPBF	LTCVF	10-Lead Plastic MSOP	0°C to 70°C
LTC2356IMSE-14#PBF	LTC2356IMSE-14#TRPBF	LTCVF	10-Lead Plastic MSOP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

コンバータ特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。内部リファレンスを使用。 $V_{DD} = 3.3V$ 。

PARAMETER	CONDITIONS		LTC2356-12			LTC2356-14			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
Resolution (No Missing Codes)		●	12			14			Bits
Integral Linearity Error	(Notes 4, 5, 18)	●	-2	±0.25	2	-4	±0.5	4	LSB
Offset Error	(Notes 4, 18)	●	-10	±1	10	-30	±2	30	LSB
Gain Error	(Note 4, 18)	●	-40	±5	40	-80	±10	80	LSB
Gain Tempco	Internal Reference (Note 4)			±15			±15		ppm/°C
	External Reference			±1			±1		ppm/°C

アナログ入力

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。内部リファレンスを使用。 $V_{DD} = 3.3\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN}	Analog Differential Input Range (Notes 3, 8, 9)	$3.1\text{V} \leq V_{DD} \leq 3.6\text{V}$	●	-1.25 to 1.25		V
V_{CM}	Analog Common Mode + Differential Input Range (Note 10)			0 to V_{DD}		V
I_{IN}	Analog Input Leakage Current		●		1	μA
C_{IN}	Analog Input Capacitance	(Note 19)		13		pF
t_{ACQ}	Sample-and-Hold Acquisition Time	(Note 6)	●		39	ns
t_{AP}	Sample-and-Hold Aperture Delay Time			1		ns
t_{JITTER}	Sample-and-Hold Aperture Delay Time Jitter			0.3		ps
CMRR	Analog Input Common Mode Rejection Ratio	$f_{IN} = 1\text{MHz}, V_{IN} = 0\text{V to } 3\text{V}$ $f_{IN} = 100\text{MHz}, V_{IN} = 0\text{V to } 3\text{V}$		-60 -15		dB dB

ダイナミック精度

●は全動作温度範囲の規格値を意味する。それ以外は、外部リファレンス = 2.55V を使用した $T_A = 25^\circ\text{C}$ での値。 $V_{DD} = 3.3\text{V}$ 。 $A_{IN^-} = 1.5\text{V DC}$ に固定してシングルエンドの A_{IN^+} 信号でドライブ。 $V_{CM} = 1.5\text{V}$ の差動信号で A_{IN^+} と A_{IN^-} をドライブ。

SYMBOL	PARAMETER	CONDITIONS	LTC2356-12			LTC2356-14			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
SINAD	Signal-to-Noise Plus Distortion Ratio	100kHz Input Signal (Note 19)		71.1			74.1		dB
		1.4MHz Input Signal (Note 19)	●	68	71.1		70	72.3	dB
THD	Total Harmonic Distortion	100kHz First 5 Harmonics (Note 19)		-86			-86		dB
		1.4MHz First 5 Harmonics (Note 19)	●	-82	-76		-82	-78	dB
SFDR	Spurious Free Dynamic Range	100kHz Input Signal (Note 19)		86			86		dB
		1.4MHz Input Signal (Note 19)		82			82		dB
IMD	Intermodulation Distortion	0.625V _{P-P} to 1.4MHz Summed with 0.625V _{P-P} 1.56MHz into A_{IN^+} and Inverted into A_{IN^-}		-82			-82		dB
	Code-to-Code Transition Noise	$V_{REF} = 2.5\text{V}$ (Note 18)		0.25			1		LSB _{RMS}
	Full Power Bandwidth	$V_{IN} = 2.5\text{V}_{P-P}$, SDO = 11585LSB _{P-P} (Note 15)		50			50		MHz
	Full Linear Bandwidth	$S/(N + D) \geq 68\text{dB}$		5			5		MHz

内蔵リファレンス特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V_{DD} = 3.3\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{REF} Output Voltage	$I_{OUT} = 0$		2.5		V
V_{REF} Output Tempco			15		ppm/ $^\circ\text{C}$
V_{REF} Line Regulation	$V_{DD} = 3.1\text{V to } 3.6\text{V}$, $V_{REF} = 2.5\text{V}$		600		$\mu\text{V/V}$
V_{REF} Output Resistance	Load Current = 0.5mA		0.2		Ω
V_{REF} Settling Time	$C_{REF} = 10\mu\text{F}$		2		ms
External V_{REF} Input Range		2.55		V_{DD}	V

LTC2356-12/LTC2356-14

デジタル入力とデジタル出力

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V_{DD} = 3.3\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IH}	High Level Input Voltage	$V_{DD} = 3.6\text{V}$	● 2.4			V
V_{IL}	Low Level Input Voltage	$V_{DD} = 3.1\text{V}$	●		0.6	V
I_{IN}	Digital Input Current	$V_{IN} = 0\text{V to } V_{DD}$	●		± 10	μA
C_{IN}	Digital Input Capacitance			5		pF
V_{OH}	High Level Output Voltage	$V_{DD} = 3.3\text{V}, I_{OUT} = -200\mu\text{A}$	● 2.5	2.9		V
V_{OL}	Low Level Output Voltage	$V_{DD} = 3.1\text{V}, I_{OUT} = 160\mu\text{A}$ $V_{DD} = 3.1\text{V}, I_{OUT} = 1.6\text{mA}$	●	0.05 0.10	0.4	V V
I_{OZ}	Hi-Z Output Leakage I_{OUT}	$V_{OUT} = 0\text{V to } V_{DD}$	●		± 10	μA
C_{OZ}	Hi-Z Output Capacitance D_{OUT}			1		pF
I_{SOURCE}	Output Short-Circuit Source Current	$V_{OUT} = 0\text{V}, V_{DD} = 3.3\text{V}$		20		mA
I_{SINK}	Output Short-Circuit Sink Current	$V_{OUT} = V_{DD} = 3.3\text{V}$		15		mA

電源条件

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 17)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{DD}	Supply Voltage		3.1	3.3	3.6	V
I_{DD}	Supply Current	Active Mode ● Nap Mode ● Sleep Mode (LTC2356-12) Sleep Mode (LTC2356-14)		5.5 1.1 4 4	8 1.5 15 12	mA mA μA μA
P_D	Power Dissipation	Active Mode with SCK in Fixed State (Hi or Lo)		18		mW

タイミング特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V_{DD} = 3.3\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$f_{\text{SAMPLE(MAX)}}$	Maximum Sampling Rate per Channel (Conversion Rate)		●	3.5		MHz
$t_{\text{THROUGHPUT}}$	Minimum Sampling Period (Conversion + Acquisition Period)		●		286	ns
t_{SCK}	Clock Period	(Note 16)	●	15.872	10000	ns
t_{CONV}	Conversion Time	(Note 6)		16	18	SCLK cycles
t_1	Minimum High or Low SCLK Pulse Width	(Note 6)		2		ns
t_2	CONV to SCK Setup Time	(Notes 6, 10)		3		ns
t_3	Nearest SCK Edge Before CONV	(Note 6)		0		ns
t_4	Minimum High or Low CONV Pulse Width	(Note 6)		4		ns
t_5	SCK \uparrow to Sample Mode	(Note 6)		4		ns
t_6	CONV \uparrow to Hold Mode	(Notes 6, 11)		1.2		ns
t_7	16th SCK \uparrow to CONV \neq Interval (Affects Acquisition Period)	(Notes 6, 7, 13)		45		ns
t_8	Delay from SCK to Valid Data	(Notes 6, 12)			8	ns
t_9	SCK \uparrow to Hi-Z at SDO	(Notes 6, 12)			6	ns
t_{10}	Previous SDO Bit Remains Valid After SCK	(Notes 6, 12)		2		ns
t_{12}	V_{REF} Settling Time After Sleep-to-Wake Transition	(Note 14)		2		ms

Note 1: 絶対最大定格に記載された値を越すストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: すべての電圧値はGNDを基準にしている。

Note 3: これらのピンがGNDより下に引き下げられるか、 V_{DD} より上に引き上げられると、内部のダイオードによってクランプされる。この製品はラッチアップを生じることなしに、GNDより低いか、または V_{DD} より高い電圧で100mAを超える入力電流を処理することができる。

Note 4: オフセットと最大利得の規定値は、 A_{IN+} を接地し、内部2.5Vリファレンスを使用して、シングルエンドの A_{IN+} 入力に対して測定される。

Note 5: 積分非直線性は外部の2.55Vリファレンスを使ってテストされ、伝達曲線の実際のエンドポイントを通る直線からのコードの偏差として定義されている。偏差は量子化幅の中心から測定される。

Note 6: 設計によって保証されているが、テストされない。

Note 7: 推奨動作条件。

Note 8: アナログ入力範囲は A_{IN+} と A_{IN-} の間の電圧差に対して定義されている。性能は、 $A_{IN-} = 1.5\text{V DC}$ に固定し、 A_{IN+} をドライブした状態で規定されている。

Note 9: A_{IN+} と A_{IN-} の絶対電圧はこの範囲内になければならない。

Note 10: 3ns未満を許容できれば、出力データは1クロック・サイクル後に現れる。クロックを定格速度で動作させるとき、SCKよりも半クロック前にCONVが立上るのが最良である。

Note 11: アパーチャ遅延とは異なる。サンプル&ホールドを通る2.2nsの遅延がCONVからHoldモードまでの遅延から差し引かれるので、アパーチャ遅延はもっと小さい(1ns)。

Note 12: SCKの立上りエッジにより、出力データがストレージ・ラッチに捕捉されることが保証されている。

Note 13: 入力信号を取得する期間は16番目のクロックによって開始され、convertの立上りエッジによって終了する。

Note 14: 内部リファレンスは、SCKが1サイクル以上与えられ、容量負荷が10 μF のとき、スリープ・モードから覚醒した後2msでセッティングする。

Note 15: フルパワー帯域幅は2.5V $_{p-p}$ の入力正弦波に対して出力コード振幅が3dB低下する周波数である。

Note 16: 最大クロック周期により、変換時のアナログ性能が保証される。出力データは任意に長いクロックで読み出すことができる。

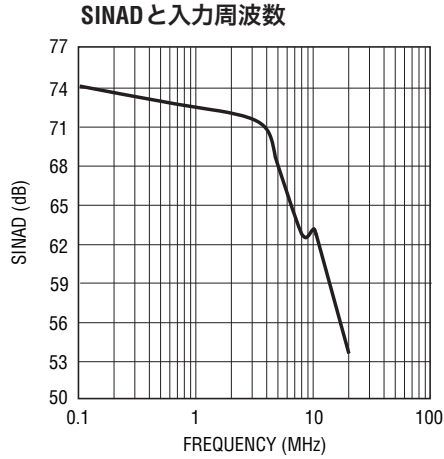
Note 17: $V_{DD} = 3.3\text{V}$, $f_{\text{SAMPLE}} = 3.5\text{Msps}$ 。

Note 18: LTC2356-14は14ビットの分解能(1LSB = 152 μV)で測定され、仕様が定められており、LTC2356-12は12ビットの分解能(1LSB = 610 μV)で測定され、仕様が定められている。

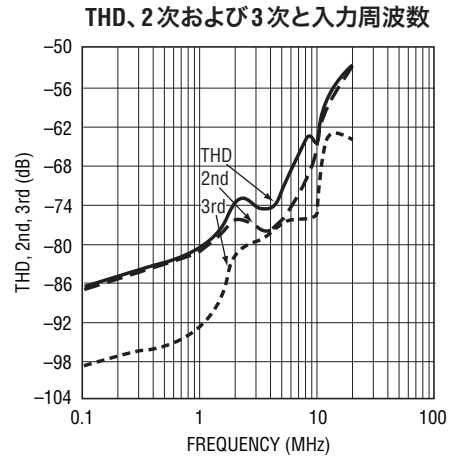
Note 19: 各入力のサンプリング・コンデンサが入力容量のうちの4.1pFを占める。

LTC2356-12/LTC2356-14

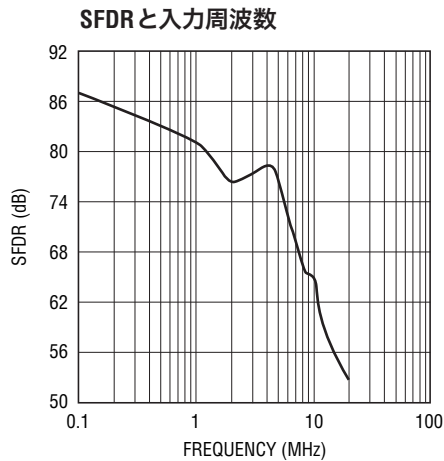
標準的性能特性 $T_A = 25^\circ\text{C}$, $V_{DD} = 3.3\text{V}$ (LTC2356-14)



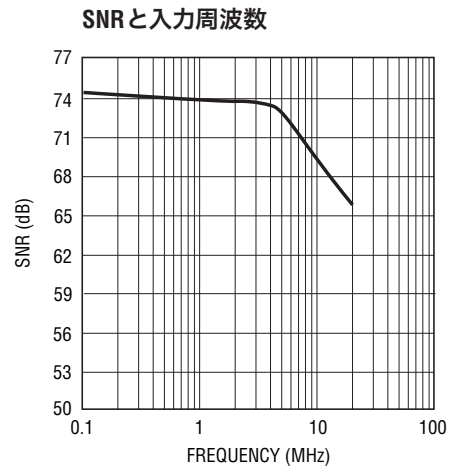
2356 G01



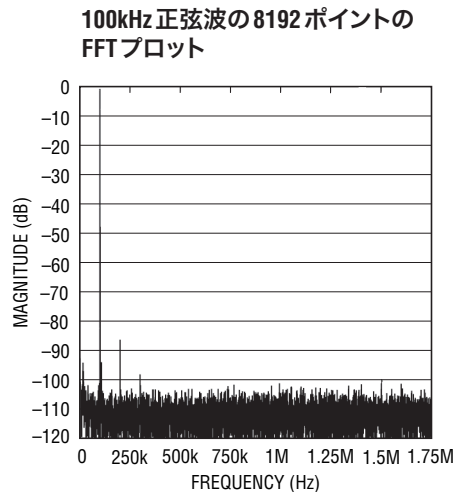
2356 G02



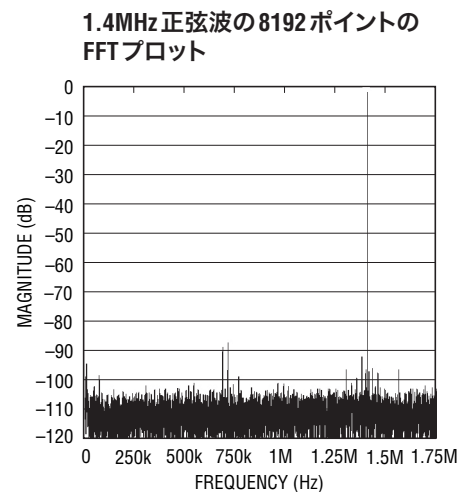
2356 G03



2356 G04

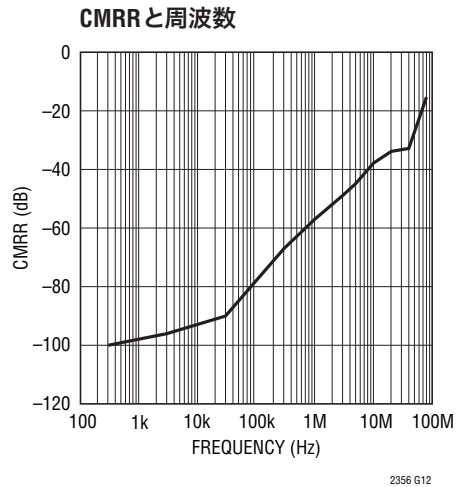
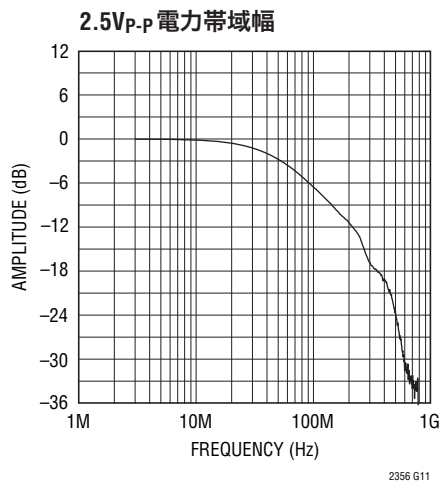
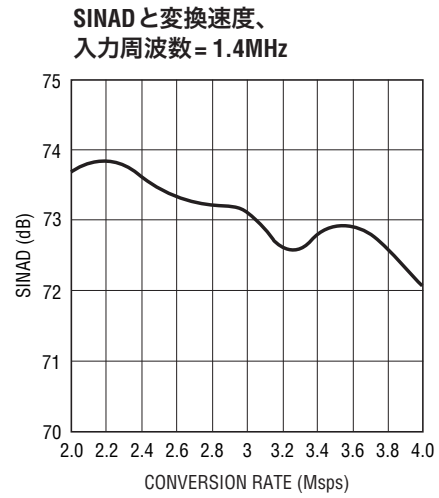
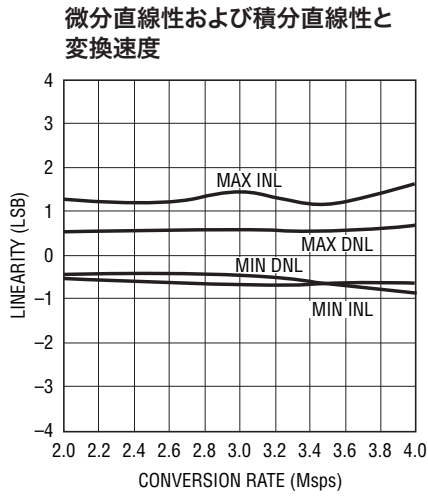
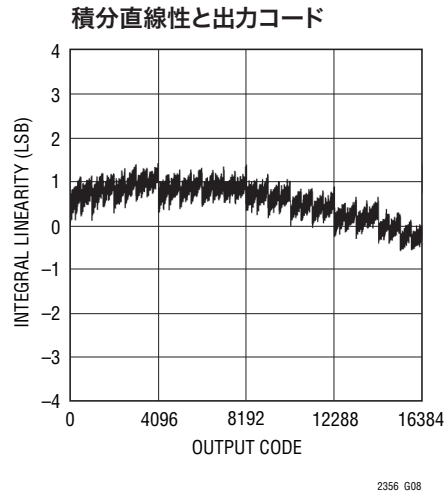
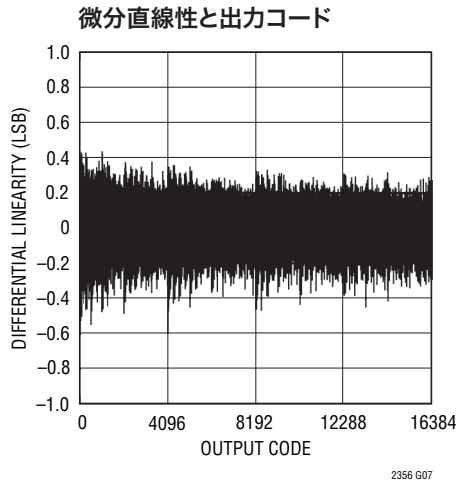


2356 G05



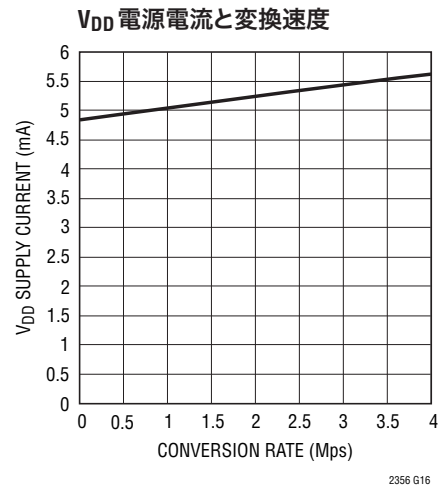
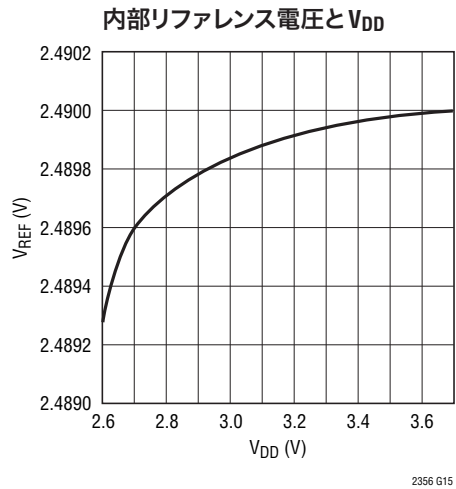
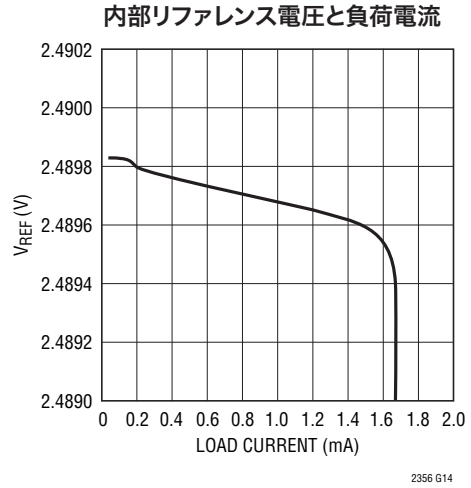
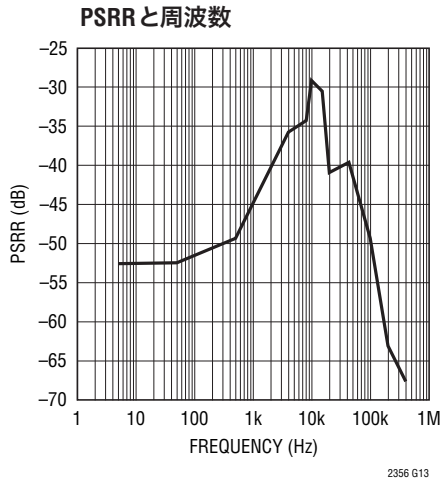
2356 G06

標準的性能特性 $T_A = 25^\circ\text{C}$, $V_{DD} = 3.3\text{V}$ (LTC2356-14)



LTC2356-12/LTC2356-14

標準的性能特性 $T_A = 25^\circ\text{C}$, $V_{DD} = 3.3\text{V}$ (LTC2356-12 と LTC2356-14)



ピン機能

A_{IN}⁺ (ピン1) : 非反転アナログ入力。A_{IN}⁺はA_{IN}⁻に対して完全に差動で動作し、A_{IN}⁻を基準にした差動振幅は-1.25V～1.25V、同相振幅は0V～V_{DD}です。

A_{IN}⁻ (ピン2) : 反転アナログ入力。A_{IN}⁻はA_{IN}⁺に対して完全に差動で動作し、A_{IN}⁺を基準にした差動振幅は-1.25V～1.25V、同相振幅は0V～V_{DD}です。

V_{REF} (ピン3) : 2.5Vの内部リファレンス。10μFのセラミック・コンデンサ(または0.1μFのセラミック・コンデンサに並列接続した10μFのタンタル・コンデンサ)を使ってGNDおよび切れ目の無いアナログ・グラウンド・プレーンにバイパスします。2.55V～V_{DD}の外部リファレンスによってオーバードライブすることができます。

GND (ピン4、5、6、11) : グラウンドおよび露出パッド。これらのグラウンド・ピンと露出パッドはデバイスの下の切れ目のないグラウンド・プレーンに直接接続する必要があります。アナログ信号電流とデジタル出力信号電流はこれらのピンを流れることに留意してください。

V_{DD} (ピン7) : 3.3Vの正電源。この単一電源ピンはデバイス全体に3.3Vを供給します。10μFのセラミック・コンデンサ(または0.1μFのセラミック・コンデンサに並列接続した10μFのタン

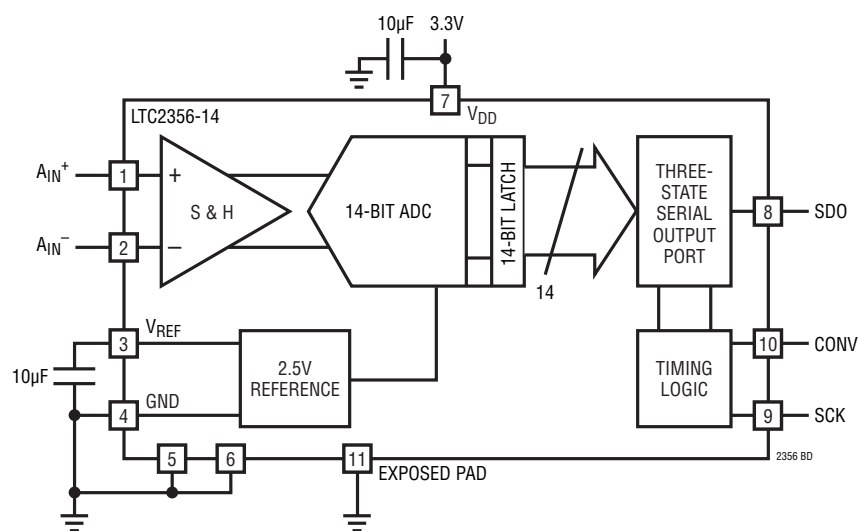
タル・コンデンサ)を使ってGNDおよび切れ目の無いアナログ・グラウンド・プレーンにバイパスします。内部のアナログ信号電流とデジタル出力信号電流はこのピンを流れることに留意してください。0.1μFのバイパス・コンデンサはできるだけピン6とピン7に近づけて配置するよう注意してください。

SDO (ピン8) : スリー・ステートのシリアル・データ出力。出力データ・ワードの各組は前の変換の開始点のA_{IN}⁺とA_{IN}⁻のアナログ入力間の差を表します。出力形式は2の補数です。

SCK (ピン9) : 外部クロック入力。立上りエッジで変換過程を進ませ、出力データを順に配列します。TTL (≤3.3V)と3.3V CMOSのレベルに応答します。1つ以上のパルスでスリープ状態から覚醒させます。

CONV (ピン10) : 変換スタート。アナログ入力信号をホールドし、立上りエッジで変換を開始します。TTL (≤3.3V)と3.3V CMOSのレベルに応答します。SCKが“H”または“L”に固定された状態でCONVパルスを2パルス与えるとナップ・モードが開始されます。SCKが“H”または“L”に固定された状態で4つ以上のCONVパルスを与えるとスリープ・モードが開始されます。

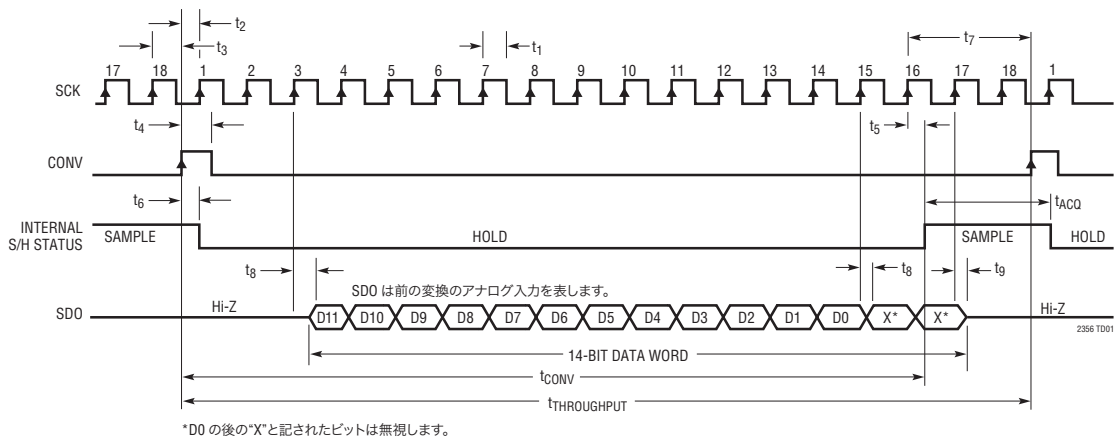
ブロック図



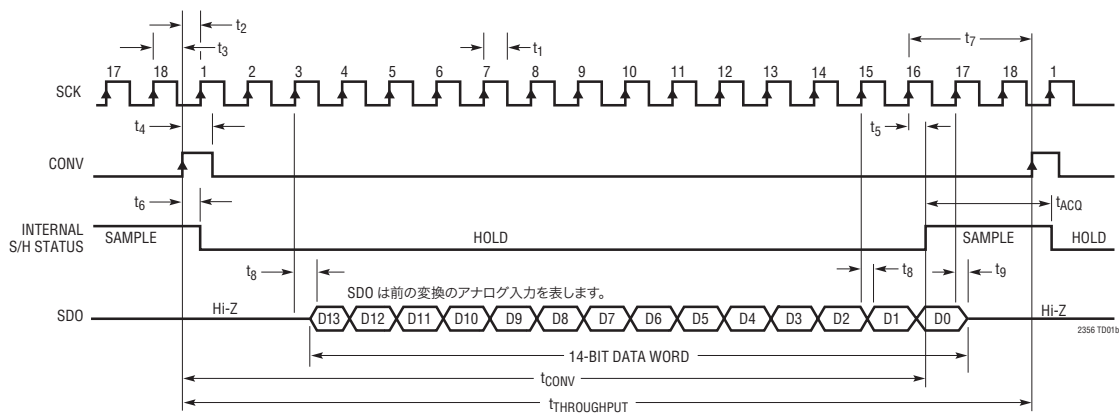
LTC2356-12/LTC2356-14

タイミング図

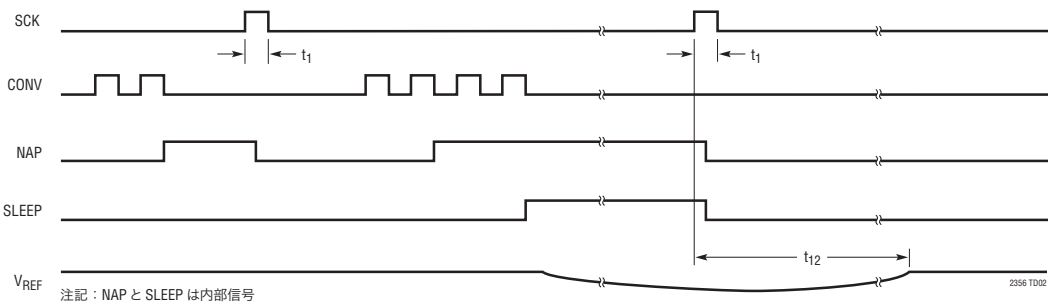
LTC2356-12のタイミング図



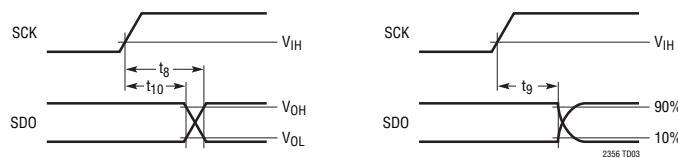
LTC2356-14のタイミング図



ナップ・モードとスリープ・モードの波形



SCKからSDOへの遅延



アプリケーション情報

アナログ入力のドライブ

LTC2356-12/LTC2356-14の差動アナログ入力は、差動で、またはシングルエンド入力(つまり A_{IN^-} 入力は V_{CM} に設定)としてドライブすることができます。両方の差動アナログ入力(A_{IN^+} と A_{IN^-})は同時にサンプリングされます。各入力ペアの両方の入力に共通な不要の信号はすべてサンプル&ホールド回路の同相除去によって減少します。入力には変換終了時点でサンプル&ホールドのコンデンサを充電する小さな電流スパイクが流れるだけです。変換時、アナログ入力には小さなリーク電流だけが流れます。ドライブ回路のソース・インピーダンスが低い場合、LTC2356-12/LTC2356-14の入力を直接ドライブすることができます。ソース・インピーダンスが増加するにつれ、収集時間も増加します。高いソース・インピーダンスで収集時間を短くするには、バッファ・アンプを使用する必要があります。主要な条件として、アナログ入力をドライブするアンプは小電流スパイクの後、次の変換が開始される前にセトリングする必要があります(セトリング時間は最大スループットの場合39ns)。入力アンプの選択時には、アンプによって追加されるノイズの大きさと高調波歪みについても考慮してください。

入力アンプの選択

いくつかの必要事項を考慮に入れれば、入力アンプの選択は簡単です。まず、サンプリング・コンデンサの充電によって生じる、アンプから見た電圧スパイクの大きさを制限するには、閉ループ帯域幅周波数で出力インピーダンスが低い(100 Ω 未満)アンプを選択します。たとえば、1の利得でアンプが使われており、そのユニティゲイン帯域幅が50MHzであれば、50MHzでの出力インピーダンスは100 Ω 未満でなければなりません。2番目の必要条件として、最大スループットでの小信号のセトリングを適切に保つため、閉ループ帯域幅は40MHzより大きくなければなりません。遅いオペアンプが使用される場合、変換と変換の間の時間間隔を伸ばして、セトリングのための時間を長くすることができます。LTC2356-12/LTC2356-14のドライブに最適なオペアンプはアプリケーションに依存します。一般に、アプリケーションは2つに分類されます。ダイナミックな仕様が最も重要なACアプリケーションと、DC精度やセトリング時間が最も重要な時間領域のアプリケーションです。LTC2356-12/LTC2356-14をドライブするのに適したオペアンプをまとめて以下に列挙します。(詳細な情報がリニアテクノロジー社のデータブックとウェブサイトwww.linear.comで与えられています。)

LTC1566-1: 低ノイズの2.3MHz連続時間ローパス・フィルタ。

LT[®]1630: デュアル30MHzレール・トゥ・レール電圧FBアンプ。2.7V \sim \pm 15V電源。非常に高い A_{VOL} 、500 μ Vのオフセット、4Vの振幅で0.5LSBへのセトリングが520ns。40kHzまでTHDとノイズが-93dBで、320kHzまで1LSB未満($A_V = 1$ 、1k Ω に対して2V_{P-P}、 $V_S = 5V$)なので、レール・トゥ・レール動作が望ましいACアプリケーション(1/3ナイキストまで)に最適。クワッド・バージョンがLT1631として供給されている。

LT1632: デュアル45MHzレール・トゥ・レール電圧のFBアンプ。2.7V \sim \pm 15V電源。非常に高い A_{VOL} 、1.5mVのオフセット、4Vの振幅で0.5LSBへのセトリングが400ns。単一5V電源のアプリケーションに適している。40kHzまでTHDとノイズが-93dBで、800kHzまで1LSB未満($A_V = 1$ 、1k Ω に対して2V_{P-P}、 $V_S = 5V$)なので、レール・トゥ・レール動作が望ましいACアプリケーション(1/3ナイキストまで)に最適。クワッド・バージョンがLT1633として供給されている。

LT1813: デュアル100MHzの750V/ μ s 3mA電圧帰還アンプ。5V \sim \pm 5Vの電源。歪みは5V電源で100kHzまで-86dBおよび1MHzまで-77dB(500 Ω に対して2V_{P-P})。 \pm 5V電源の高速ACアプリケーションに最適のデバイス。

LT1801: 80MHz GBWP、500kHzで-75dBc、2mA/アンプ、8.5nV/ $\sqrt{\text{Hz}}$ 。

LT1806/LT1807: 325MHz GBWP、5MHzで-80dBcの歪み、ユニティゲイン安定、入出力ともレール・トゥ・レール、10mA/アンプ、3.5nV/ $\sqrt{\text{Hz}}$ 。

LT1810: 180MHz GBWP、5MHzで-90dBcの歪み、ユニティゲイン安定、入出力ともレール・トゥ・レール、15mA/アンプ、16nV/ $\sqrt{\text{Hz}}$ 。

LT1818/LT1819: 400MHz、2500V/ μ s、9mA、シングル/デュアル電圧モード・オペアンプ

LT6200: 165MHz GBWP、1MHzで-85dBcの歪み、ユニティゲイン安定、入出力ともレール・トゥ・レール、15mA/アンプ、0.95nV/ $\sqrt{\text{Hz}}$ 。

LT6203: 100MHz GBWP、1MHzで-80dBcの歪み、ユニティゲイン安定、入出力ともレール・トゥ・レール、3mA/アンプ、1.9nV/ $\sqrt{\text{Hz}}$ 。

LT6600-10: アンプ/フィルタ、差動入出力、10MHzのカットオフ周波数。

アプリケーション情報

入力フィルタ処理とソース・インピーダンス

入力のアンプと他の回路のノイズと歪みがLTC2356-12/LTC2356-14のノイズと歪みに加わるので、それらについて考慮する必要があります。サンプル&ホールド回路の小信号帯域幅は50MHzです。アナログ入力に存在するどのノイズまたは歪み積もこの帯域幅全体にわたって合算されます。ノイズの多い入力回路はアナログ入力の前でフィルタ処理してノイズを最小に抑える必要があります。多くのアプリケーションでは簡単な1ポールのRCフィルタで十分です。たとえば、図1には、 A_{IN}^+ からグランドに接続した47pFのコンデンサと51Ωのソース抵抗が示されており、入力帯域幅を47MHzに制限します。47pFのコンデンサは入力のサンプル&ホールドのための蓄電コンデンサとしても機能して、サンプリング・グリッチに敏感な回路からADCの入力を絶縁します。これらの部品は歪みを大きくする可能性がありますので、高品質のコンデンサと抵抗を使ってください。NPOやシルバーマイカ・タイプの誘電体コンデンサは優れた直線性を備えています。表面実装カーボン抵抗は自己発熱や半田工程で生じる損傷により歪みを生じることがあります。表面実装金属皮膜抵抗は両方の問題に対してはるかに耐性があります。振幅の大きな不要な信号の周波数が所期の信号周波数に近接している場合、マルチ・ポールのフィルタが必要です。高い外部ソース抵抗が13pFの入力コンデンサと組み合わせると、定格50MHzの帯域幅を減少させ、収集時間が39nsより長くなります。

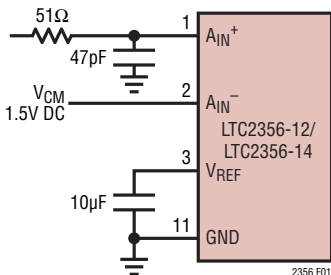


図1. RC入力フィルタ

入力範囲

LTC2356-12/LTC2356-14のアナログ入力は単一電源で完全に差動でドライブすることができます。各入力は個別に2.5V_{p-p}まで振幅することができます。内部リファレンスを使うとき、非反転入力、反転入力を基準にして、1.25Vを超えて正または負にはいけません。±1.25Vの範囲は単一電源の

アプリケーションでAC結合した信号にも最適です。ミッドサプライ(電源中央値)の1.5Vの外部リファレンスを使う必要なしに、単一電源システムで信号をAC結合する方法を図2に示します。DC同相レベルはシステムの単一電源電圧で既に制限されている前段によって与えられます。入力の同相範囲はグランドから電源電圧 V_{DD} に達します。 A_{IN}^+ 入力と A_{IN}^- 入力の差が1.25Vを超えると出力コードはゼロおよびオールワンに固定され、この差が-1.25Vより下に下がると、出力コードは1およびオールゼロに固定されます。

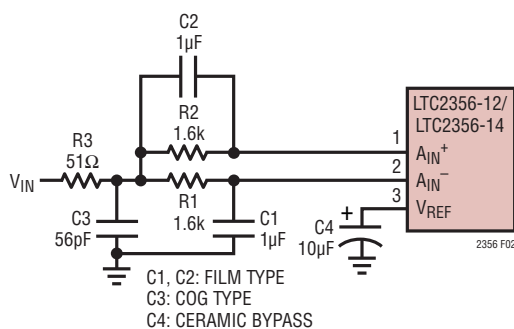


図2. AC信号のAC結合
(1kHzの低カットオフ周波数)

内部リファレンス

LTC2356-12/LTC2356-14は温度補償されたバンドギャップ・リファレンスを内蔵しており、このリファレンスはバイポーラの±1.25Vの入力スパンを得るため製造時に2.5Vに調整されています。リファレンス・アンプの出力 V_{REF} (ピン3)はコンデンサでグランドにバイパスする必要があります。リファレンス・アンプは1μF以上のコンデンサで安定化されます。最良のノイズ性能を得るには、0.1μFのセラミック・コンデンサに並列に接続した10μFのセラミック・コンデンサまたは10μFのタンタル・コ

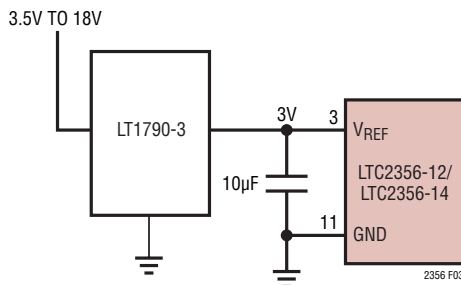


図3. 外部リファレンスによる V_{REF} ピンのオーバードライブ

アプリケーション情報

コンデンサを推奨します。図3に示されているように、 V_{REF} ピンは外部リファレンスによってオーバードライブすることができます。外部リファレンスの電圧は、内部リファレンスの2.5V出力より高くする必要があります。外部リファレンスの推奨範囲は2.55V～ V_{DD} です。2.55Vの外部リファレンスには0.75mAのDC消費電流および変換時の最大3mAが流れます。

入カスパンとリファレンス電圧

差動入力範囲のバイポーラ $\pm V_{REF}/2$ 電圧スパンは、リファレンスのバッファ出力 V_{REF} (ピン3)の電圧とグラウンド(露出パッド・グラウンド)の電圧の差に等しくなります。内部リファレンスを使っているとき、ADCの差動入力範囲は $\pm 1.25V$ です。内部のADCはこれら2つのノードを基準にしています。この関係は外部リファレンスにも当てはまります。

差動入力

LTC2356-12/LTC2356-14は固有の差動サンプル&ホールド回路を備えており、グラウンドから V_{DD} までの入力電圧を測定します。ADCは入力の同相電圧には無関係に常に($A_{IN}^+ - A_{IN}^-$)のバイポーラの差を変換します。同相除去は非常に高い周波数まで有効です(図4を参照)。唯一の条件は両方の入力がグラウンドより下にも、 V_{DD} より上にもならないことです。積分非直線性誤差(INL)と微分非直線性誤差(DNL)は大体において同相電圧に依存しません。ただし、オフセット誤差は変化します。オフセット誤差の変化は一般に同相電圧の0.1%未満です。

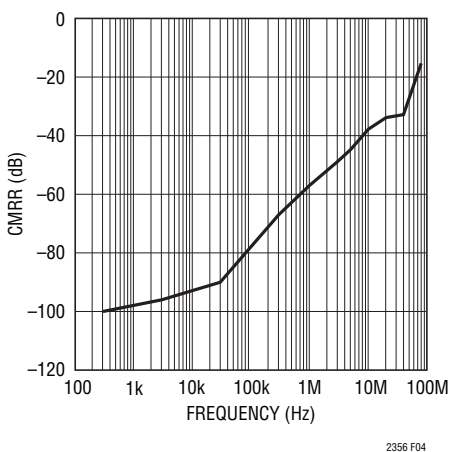


図4. CMRRと周波数

LTC2356-12/LTC2356-14の理想的な入力/出力特性を図5に示します。コードの遷移は、隣接する整数のLSB値の間で(つまり、0.5LSB、1.5LSB、2.5LSB、FS - 1.5LSB)で生じます。出力コードは2の補数で、LTC2356-14の場合1LSB = $2.5V/16384 = 153\mu V$ 、LTC2356-12の場合1LSB = $2.5V/4096 = 610\mu V$ です。LTC2356-14には1LSB RMSのランダム・ホワイトノイズがあります。FFTのプロットに示されているように(図6b)、最適なTHDとSFDRの性能を与え、シングルエンド入力信号を差動入力信号に変換するLTC1819を図6aに示します。

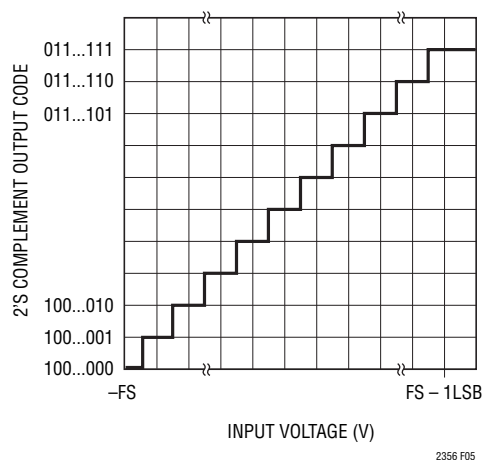


図5. LTC2356-12/LTC2356-14の伝達特性

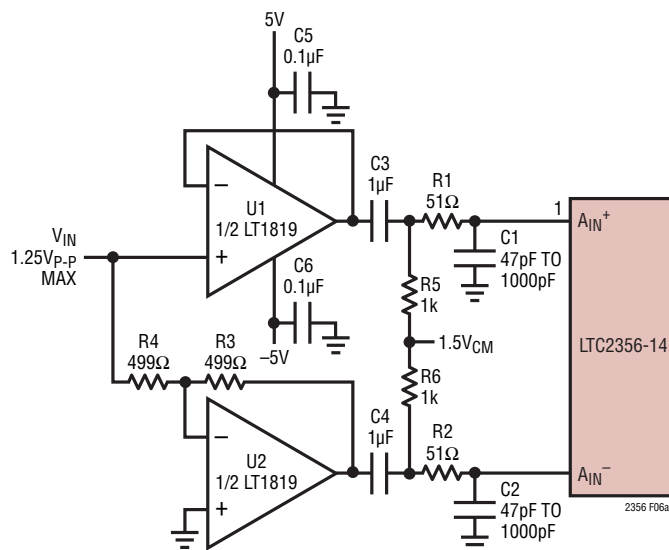


図6a. LTC2356-14を差動でドライブするLT1819

アプリケーション情報

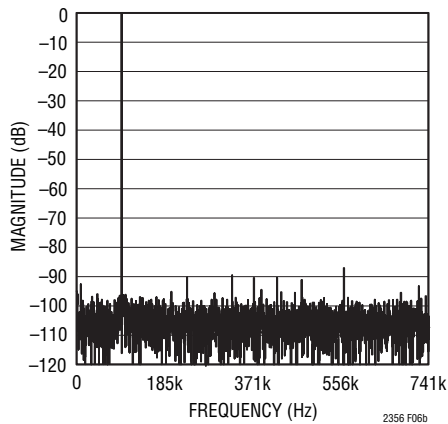


図6b. LTC2356-12の6MHz正弦波の4096ポイントFFTプロット (LT1819が差動で入力をドライブ)

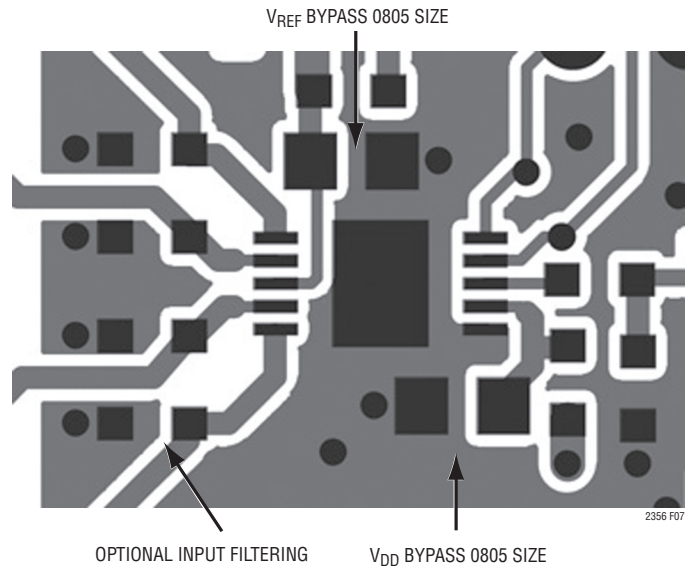


図7. 推奨レイアウト

基板のレイアウトとバイパス

高分解能や高速のA/Dコンバータにはワイヤラップ・ボードは推奨できません。LTC2356-12/LTC2356-14から最良の性能を得るには、グラウンド・プレーンを備えたプリント回路基板が必要です。プリント回路基板のレイアウトでは、デジタル信号ラインとアナログ信号ラインをできるだけ分離します。とくに、どのデジタル・トラックもアナログ信号トラックの脇に沿って配置しないように注意します。入力間に最適な位相の整合が必要な場合、2本の入力線の長さを整合させます。

このデータシートの最初のページのブロック図に示されているように、 V_{DD} ピンと V_{REF} ピンには高品質のタンタルまたはセラミックのバイパス・コンデンサを使います。最適動作を実現するには、 V_{DD} ピンと V_{REF} ピンに $10\mu\text{F}$ の表面実装タンタル・コンデンサと $0.1\mu\text{F}$ のセラミック・コンデンサを組み合わせて使うことを推奨します。代わりに、村田製作所のGRM219R60J106Mのような $10\mu\text{F}$ セラミック・チップ・コンデンサを使うこともできます。これらのコンデンサはできるだけピンに近づけて配置する必要があります。ピンとバイパス・コンデンサを接続するトレースは短くし、できるだけ幅を広くします。

システムの推奨グラウンド接続を図7に示します。アナログ回路のすべてのグラウンドはLTC2356-12/LTC2356-14のGND (ピン4、5、6および露出パッド)のところで終端します。ノイズの無い動作を実現するため、LTC2356-12/LTC2356-14 (ピン4、5、6および露出パッド)から電源へのグラウンド・リターンは低インピーダンスにします。ADCのデータ出力と制御信号が常時アクティブなマイクロプロセッサ・バスに接続されているアプリケーションでは、変換結果に誤差が生じる可能性があります。これらの誤差はマイクロプロセッサから逐次比較コンパレータ

へのフィードスルーによるものです。この問題は、変換時にマイクロプロセッサをWait状態に強制するか、スリープ状態のバッファを使ってADCのデータバスを絶縁することによって解決することができます。

パワーダウン・モード

起動すると、LTC2356-12/LTC2356-14はアクティブ状態に初期化され、変換の準備ができます。ナップ・モードとスリープ・モードの波形はLTC2356-12/LTC2356-14のパワーダウン・モードを示しています。SCK入力とCONV入力はパワーダウン・モードを制御します(タイミング図を参照)。CONVに2つの立上りエッジが与えられると(そのあいだにSCKの立上りエッジが入り込むことなく)、LTC2356-12/LTC2356-14はナップ・モードになり、電力消費は 18mW から 4mW に低下します。ナップ・モードでは内部リファレンスに電力が与えられたままです。さらに1つ以上のSCKの立上りエッジが与えられるとLTC2356-12/LTC2356-14はすぐ覚醒し、CONVは1クロック以内に正確な変換を開始することができます。CONVに4つの立上りエッジが与えられると(その間にSCKの立上りエッジが入り込むことなく)、LTC2356-12/LTC2356-14はスリープ・モードになり、電力消費は 18mW から $13\mu\text{W}$ に低下します。SCKに1つ以上の立上りエッジが与えられるとLTC2356-12/LTC2356-14は覚醒し動作を再開します。内部リファレンス(V_{REF})は $10\mu\text{F}$ の負荷ではスルーしてセトリングするまで 2ms かかります。スリープ・モードを 2ms 毎より頻繁に使うと、

アプリケーション情報

内部リファレンスのセトリングした精度が損なわれることに注意してください。低速の変換では、ナップ・モードとスリープ・モードを使って電力消費を大幅に減らすことができることに注意してください。

デジタル・インタフェース

LTC2356-12/LTC2356-14には3線SPI(シリアル・プロトコル・インタフェース)互換のインタフェースが備わっています。SCKとCONVの入力およびSDO出力にはこのインタフェースが実装されています。ロジック振幅が V_{DD} を超えなければ、SCK入力とCONV入力は3.3Vロジックの振幅を受け入れ、TTL互換です。3つのシリアル・ポートの信号の詳細について、以下説明します。

変換開始入力(CONV)

CONVの立上りエッジで変換が開始されますが、それ以降のCONVの立上りエッジは、SCKに16の立上りエッジが与えられるまで、LTC2356-12/LTC2356-14によって無視されます。CONVの立上りエッジと立上りのエッジの間には少なくとも16のクロック入力SCKの立上りエッジが必要です。ただし、(63MHzのSCKを使って)最大変換速度を得るには、変換と変換の間にさらに2クロック周期を与えて、ADCの内部サンプル&ホールド回路の39nsの収集時間を与える必要があります。変換当たり16クロック周期を使うと、39nsの収集時間を与えるために最大変換速度は3.5Mspsに制限されます。いずれの場合も、出力データ・ストリームは最初の16クロック周期内に出力され、プロセッサのシリアル・ポートとの互換性を保証します。CONVのデューティ・サイクルは、プロセッサのシリアル・ポートのフレーム同期信号として使うために任意に選択することができます。CONVを発生させる簡単な方法として、SCK1個分の幅のパルスが発生してLTC2356-12/LTC2356-14をドライブし、さらにこのパルス信号を適当な個数のインバータを使ってバッファして適切な遅延を与えてからプロセッサのシリアル・ポートのフレーム同期入力をドライブします。LTC2356-12/LTC2356-14のCONV入力を最初にドライブして、変換開始時にCONVによってトリガされたサンプル&ホールドが遷移する間デジタル・ノイズの影響を避けるのが良いやり方です。CONV信号の“L”の部分の幅を15nsより広くして、CONVの立上りエッジでサンプル&ホールドがホールド・モードになる直前にADCのフロントエンドにグリッチが生じるのを防ぐのも良いやり方です。

CONV入力のジッタの最小化

100kHzを超える振幅の大きな正弦波がサンプリングされる高速アプリケーションでは、CONV信号のジッタをできるだけ小さくする(10ps以下)ことが必要です。普通の水素クロック・モジュールの方形波出力は通常この条件を満たします。難しいのは、システム内の他のデジタル回路からのジッタの影響を受けることなしに、この水晶クロックからCONV信号を発生させることです。水晶クロックからCONV入力までの信号経路内のクロック・ドライバやゲートは、システムの他の部分と同じ集積回路を共有すべきではありません。図8に示されているように、SCK入力とCONV入力は、シリアル・ポート・インタフェースをドライブするのに使われるデジタル・バッファで最初にドライブします。DSP内のマスタ・クロックは、たとえそれがDSPの水晶から直接きていても、既にジッタで劣化している可能性があることに注意してください。高速プロセッサ・クロックの別の問題として、多くの場合、低コストで低速の水晶(たとえば、10MHz)を使って、高速だがジッタの大きなフェーズロック・ループのシステム・クロック(たとえば、40MHz)を発生させていることです。これらのPLLで発生させた高速クロックのジッタは数ナノ秒に達することがあります。DSPポートで発生させたフレーム同期信号を使う場合、この信号にはDSPのマスタ・クロックと同じジッタがあることに注意してください。

RF信号発生器や他の低ジッタ信号源からの出力をレベルシフトして方形波にする回路を16ページの標準的応用例の図に示します。Dタイプのフリップ・フロップが1個使われており、LTC2356-12/LTC2356-14へのCONV信号を発生させます。マスタ・クロック信号のタイミングを変えて、制御デバイス(DSP、FPGAなど)によって生じるクロック・ジッタを除去します。インバータとフリップ・フロップの両方ともアナログ部品として扱う必要があり、クリーンなアナログ電源から給電します。

シリアル・クロック入力(SCK)

SCKの立上りエッジにより変換過程が進行し、同時にSDOデータ・ストリームの各ビットが更新されます。CONVが立ち上がった後、SCKの3番目の立上りエッジにより、12/14データ・ビットがMSBを先頭にして出力され始めます。簡単な方法として、LTC2356-12/LTC2356-14をドライブするSCKを最初に発生させてから、必要な個数のインバータを使ってこの信号をバッファして、プロセッサのシリアル・ポートのシリアル・クロック入力をドライブします。クロックの立下りエッジを使ってデータをシリアル・データ出力(SDO)からプロセッサのシリ

LTC2356-12/LTC2356-14

アプリケーション情報

アル・ポートにラッチします。14ビットのシリアル・データは、フレーム同期ごとに16クロック以上を使って1つの16ビット・ワードとして、右揃えで受け取られます。LTC2356-12/LTC2356-14のSCK入力を最初にドライブして、内部高速コンパレータによって内部でビットの比較結果が定まるまでデジタル・ノイズの影響を避けるのが良いやり方です。CONV入力とは異なり、入力信号が既にサンプリングされて一定に保たれているので、SCK入力はジッタに対して敏感ではありません。

シリアル・データ出力(SDO)

起動すると、SDO出力は自動的に高インピーダンス状態にリセットされます。SDO出力は新たに変換が開始されるまで高インピーダンス状態に留まります。CONVの立上りエッジの後、SCKの3番目の立上りエッジから開始される出力データ・ストリームの2の補数形式の12/14ビットがSDOから送出されます。SDOは、データ・ビットを送出していないとき、常に高

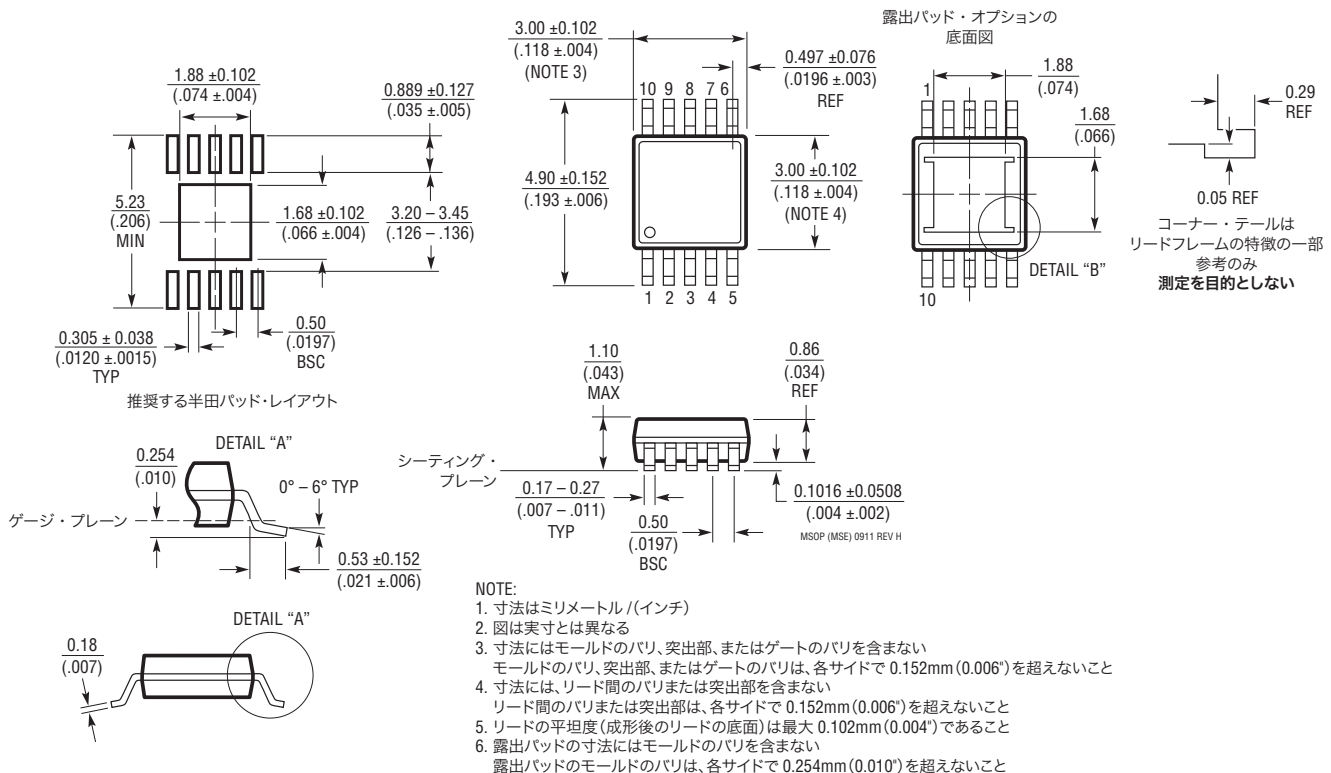
インピーダンス・モードになります。SCKから有効なSDOまでの遅延の規格値に注意してください。SDOはSCKの次の立上りエッジまで有効であることが常に保証されています。16ビットの出力データ・ストリームは、ほとんどのプロセッサの16ビットまたは32ビットのシリアル・ポートと互換性があります。

SDOラインの負荷は最小に抑えます。SDOはほとんどの高速CMOSロジックの入力を直接ドライブすることができます。ただし、多くのプログラマブル・ロジック・デバイス(FPGA、CPLD)やDSPの汎用I/Oピンには大きな容量があります。このような場合、SDOに直列に接続した100Ω抵抗により、受信デバイスの入力容量を絶縁することができます。受信デバイスの入力容量が10pFを超えているか、またはLTC2356-12/LTC2356-14から遠く離れている場合、NC7SVU04P5Xインバータを使ってドライブ能力を上げることができます。

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

MSEパッケージ 10ピン・プラスチックMSOP、露出ダイ・パッド (Reference LTC DWG # 05-08-1664 Rev H)



2356fb

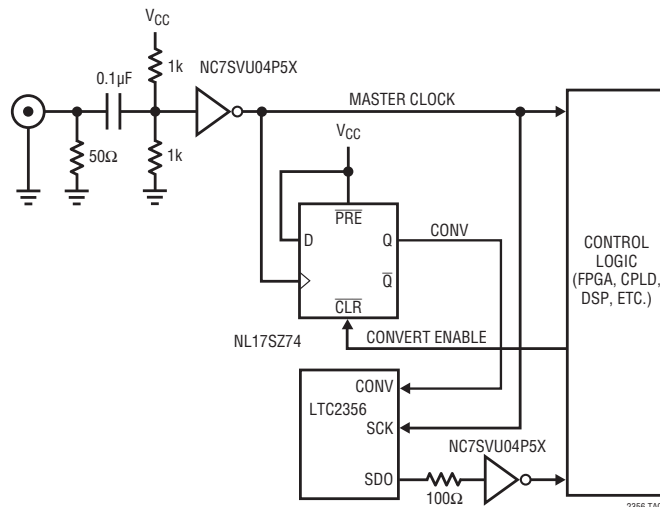
改訂履歴

REV	日付	概要	ページ番号
A	01/10	「ピン配置」セクションの値を改訂	2
B	06/12	ストレート・バイナリを2の補数に変更	13

LTC2356-12/LTC2356-14

標準的応用例

クロックの方形波生成/レベルシフト回路およびタイミング調節フリップ・フロップを使った、RF 正弦波発生器付き低ジッタ・クロック・タイミング



関連製品

製品番号	説明	注釈
ADC		
LTC1402	12ビット、2.2Msps シリアル ADC	5V または ±5V 電源、4.096V または ±2.048V のスパン
LTC1403/LTC1403A	12/14ビット、2.8Msps シリアル ADC	3V、14mW、ユニポーラ入力、MSOP パッケージ
LTC1403-1/LTC1403A-1	12/14ビット、2.8Msps シリアル ADC	3V、14mW、バイポーラ入力、MSOP パッケージ
LTC1405	12ビット、5Msps パラレル ADC	5V、選択可能なスパン、115mW
LTC1407/LTC1407A	12/14ビット、3Msps 同時サンプリング ADC	3V、2チャンネル差動、ユニポーラ入力、14mW、MSOP パッケージ
LTC1407-1/LTC1407A-1	12/14ビット、3Msps 同時サンプリング ADC	3V、2チャンネル差動、バイポーラ入力、14mW、MSOP パッケージ
LTC1411	14ビット、2.5Msps パラレル ADC	5V、選択可能なスパン、80dB SINAD
LTC1412	12ビット、3Msps パラレル ADC	±5V 電源、±2.5V スパン、72dB SINAD
LTC1414	14ビット、2.2Msps パラレル ADC	±5V 電源、±2.5V スパン、78dB SINAD
LTC1420	12ビット、10Msps パラレル ADC	5V、選択可能なスパン、71dB SINAD
LTC1604	16ビット、333ksps パラレル ADC	±5V 電源、±2.5V スパン、90dB SINAD
LTC1608	16ビット、500ksps パラレル ADC	±5V 電源、±2.5V スパン、90dB SINAD
LTC1609	16ビット、200ksps シリアル ADC	5V、構成設定可能なバイポーラ入力/ユニポーラ入力
LTC1864/LTC1865	16ビット、250ksps シリアル ADC	5V 電源、1 および 2チャンネル、4.3mW、MSOP パッケージ
LTC2355-12/LTC2355-14	12/14ビット、3.5Msps シリアル ADC	3.3V 14mW、0V ~ 2.5V のスパン、MSOP パッケージ
DAC		
LTC1666/LTC1667/LTC1668	12/14/16ビット、50Msps DAC	87dB SFDR、セトリング時間: 20ns
LTC1592	16ビット、シリアル SoftSpan™ IOUT DAC	INL/DNL: ±1LSB、ソフトウェアで選択可能なスパン
リファレンス		
LT1790-2.5	マイクロパワー・シリアル・リファレンス (SOT-23)	初期精度: 0.05%、ドリフト: 10ppm
LT1461-2.5	高精度電圧リファレンス	初期精度: 0.04%、ドリフト: 3ppm
LT1460-2.5	マイクロパワー・シリーズの電圧リファレンス	初期精度: 0.075%、ドリフト: 10ppm

2356fb