

SNRが93.5dBで
真の双極性入力範囲が $\pm 10.24V$ の16ビット、
250ksps、疑似差動入力A/Dコンバータ

特長

- スループット・レート: 250ksps
- INL(最大): $\pm 1.5\text{LSB}$
- 欠落コードのない16ビットを保証
- 疑似差動入力
- 真の双極性入力範囲: $\pm 6.25V$, $\pm 10.24V$, $\pm 12.5V$
- SNR: 標準 93.5dB ($f_{IN} = 2\text{kHz}$)
- THD: 標準 -111dB ($f_{IN} = 2\text{kHz}$)
- 125°Cまでの動作を保証
- 5V 単電源
- 2.048Vの低ドリフト(最大 20ppm/°C)内部リファレンス
- シングルショット動作が可能なリファレンス・バッファ内蔵
- パイプライン遅延なし、サイクル待ち時間なし
- I/O(入出力)の電圧範囲: 1.8V ~ 5V
- デイジーチェーン・モードを備えたSPI互換シリアルI/O
- 内部変換クロック
- 電力損失: 28mW(標準)
- 16ピンMSOPパッケージ

アプリケーション

- プログラム可能なロジック・コントローラ
- 産業用プロセス制御
- 高速データ収集
- ポータブル機器または小型機器
- ATE(自動試験装置)

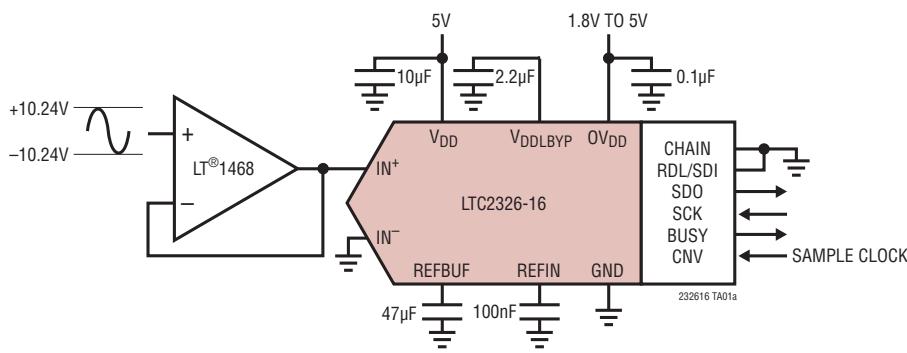
概要

LTC®2326-16は、疑似差動入力の低ノイズ、高速16ビット逐次比較レジスタ(SAR)A/Dコンバータです。LTC2326-16は5V単電源で動作し、真の双極性入力範囲が $\pm 10.24V$ なので、広いダイナミックレンジが要求される高電圧アプリケーションに最適です。LTC2326-16は、 $\pm 1.5\text{LSB}$ のINL(最大)、16ビット分解能で欠落コードなし、93.5dBのSNRを実現します。

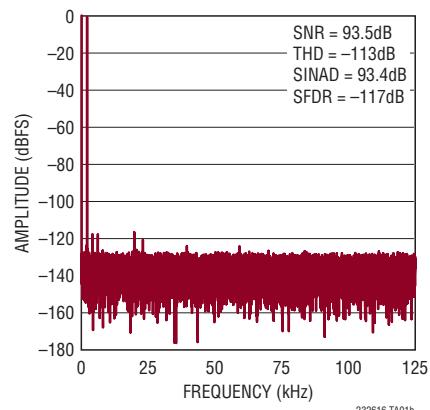
LTC2326-16は、シングルショット動作が可能なリファレンス・バッファと低ドリフト(最大 20ppm/°C)の2.048V温度補償リファレンスを内蔵しています。LTC2326-16は、1.8V、2.5V、3.3Vおよび5VのロジックをサポートするSPI互換の高速シリアル・インターフェースも内蔵しており、さらにデイジーチェーン・モードも備えています。LTC2326-16はスループットが250kspsと高速でサイクル待ち時間がないので、多種多様な高速アプリケーションに最適です。内部発振器が変換時間を設定するので、外部のタイミングに対する配慮は少なくて済みます。LTC2326-16の電力損失はわずか28mWであり、変換と変換の間は自動的にアップ(低消費電力)モードになるので、サンプリング・レートに比例して電力損失が減少します。非活動期間中の消費電力をさらに節減するため、LTC2326-16の消費電力を300μWまで低減するスリープ・モードも備えています。

LT、**LT**、**LTC**、**LTM**、**Linear Technology**およびLinearのロゴはリニアテクノロジー社の登録商標です。SoftSpanはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。7705765、7961132を含む米国特許によって保護されています。

標準的応用例



32kポイントのFFT
($f_s = 250\text{ksps}$, $f_{IN} = 2\text{kHz}$)



232616f

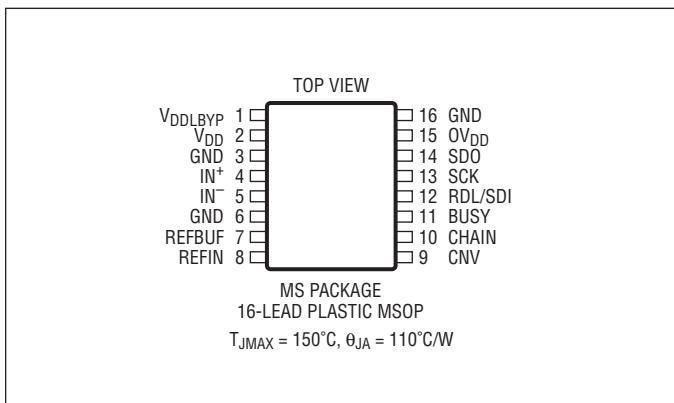
LTC2326-16

絶対最大定格

(Note 1, 2)

電源電圧(V_{DD})	6V
電源電圧($0V_{DD}$)	6V
電源バイパス電圧(V_{DDLBYP})	3.2V
アナログ入力電圧	
IN^+ 、 IN^-	-16.5V ~ 16.5V
REFBUF	6V
REFIN	2.8V
デジタル入力電圧	
(Note 3)	($GND - 0.3V$) ~ ($0V_{DD} + 0.3V$)
デジタル出力電圧	
(Note 3)	($GND - 0.3V$) ~ ($0V_{DD} + 0.3V$)
電力損失	500mW
動作温度範囲	
LTC2326C	0°C ~ 70°C
LTC2326I	-40°C ~ 85°C
LTC2326H	-40°C ~ 125°C
保存温度範囲	-65°C ~ 150°C

ピン配置



$T_{JMAX} = 150^\circ\text{C}$, $\theta_{JA} = 110^\circ\text{C}/\text{W}$

発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC2326CMS-16#PBF	LTC2326CMS-16#TRPBF	232616	16-Lead Plastic MSOP	0°C to 70°C
LTC2326IMS-16#PBF	LTC2326IMS-16#TRPBF	232616	16-Lead Plastic MSOP	-40°C to 85°C
LTC2326HMS-16#PBF	LTC2326HMS-16#TRPBF	232616	16-Lead Plastic MSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。
非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。
テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/>をご覧ください。

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{IN^+}	Absolute Input Range (IN^+)	(Note 5)	●	$-2.5 \cdot V_{REFBUF} - 0.5$	$2.5 \cdot V_{REFBUF} + 0.5$		V
V_{IN^-}	Absolute Input Range (IN^-)	(Note 5)	●	-0.5		0.5	V
$V_{IN^+} - V_{IN^-}$	Input Differential Voltage Range	$V_{IN} = V_{IN^+} - V_{IN^-}$	●	$-2.5 \cdot V_{REFBUF}$	$2.5 \cdot V_{REFBUF}$		V
I_{IN}	Analog Input Current		●	-7.8		4.8	mA
C_{IN}	Analog Input Capacitance				5		pF
R_{IN}	Analog Input Resistance				2.083		kΩ
CMRR	Input Common Mode Rejection Ratio	($f_{IN} = 125\text{kHz}$)			66		dB

コンバータ特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
	Resolution		●	16			Bits
	No Missing Codes		●	16			Bits
	Transition Noise				0.5		LSBRMS
INL	Integral Linearity Error	(Note 6)	●	-1.5	± 0.25	1.5	LSB
DNL	Differential Linearity Error		●	-1	± 0.1	1	LSB
BZE	Bipolar Zero-Scale Error	(Note 7)	●	-10	0	10	LSB
	Bipolar Zero-Scale Error Drift				0.01		LSB/°C
FSE	Bipolar Full-Scale Error	$V_{REFBUF} = 4.096\text{V}$ (REFBUF Overdriven) (Notes 7, 9)	●	-35		-35	LSB
		REFIN = 2.048V (Note 7)	●	-45		45	LSB
	Bipolar Full-Scale Error Drift				± 0.5		ppm/°C

ダイナミック精度

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ 、 $A_{IN} = -1\text{dBFS}$ での値。(Note 4、8)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
SINAD	Signal-to-(Noise + Distortion) Ratio	$\pm 6.25\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFIN = 1.25V	●	87.1	90.4		dB
		$\pm 10.24\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFIN = 2.048V	●	90.2	93.4		dB
		$\pm 12.5\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFBUF = 5V	●	90.5	94.2		dB
SNR	Signal-to-Noise Ratio	$\pm 6.25\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFIN = 1.25V	●	87.5	90.5		dB
		$\pm 10.24\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFIN = 2.048V	●	91	93.5		dB
		$\pm 12.5\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFBUF = 5V	●	92	94.5		dB
THD	Total Harmonic Distortion	$\pm 6.25\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFIN = 1.25V	●		-108	-98	dB
		$\pm 10.24\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFIN = 2.048V	●		-111	-98	dB
		$\pm 12.5\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFBUF = 5V	●		-106	-96	dB
SFDR	Spurious Free Dynamic Range	$\pm 6.25\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFIN = 1.25V	●	98	110		dB
		$\pm 10.24\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFIN = 2.048V	●	98	113		dB
		$\pm 12.5\text{V}$ Range, $f_{IN} = 2\text{kHz}$, REFBUF = 5V	●	96	108		dB
	-3dB Input Linear Bandwidth				7		MHz
	Aperture Delay				500		ps
	Aperture Jitter				4		psRMS
	Transient Response	Full-Scale Step			1		μs

232616f

内部リファレンスの特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{REFIN}	Internal Reference Output Voltage		2.043	2.048	2.053	V
	V_{REFIN} Temperature Coefficient	(Note 14)	●	2	20	ppm/ $^\circ\text{C}$
	REFIN Output Impedance			15		k Ω
	V_{REFIN} Line Regulation	$V_{DD} = 4.75\text{V}$ to 5.25V		0.08		mV/V
	REFIN Input Voltage Range	(REFIN Overdriven) (Note 5)		1.25	2.4	V

リファレンス・バッファ特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{REFBUF}	Reference Buffer Output Voltage	$V_{REFIN} = 2.048\text{V}$	●	4.091	4.096	4.101
	REFBUF Input Voltage Range	(REFBUF Overdriven) (Notes 5, 9)	●	2.5	5	V
	REFBUF Output Impedance	$V_{REFIN} = 0\text{V}$		13		k Ω
I_{REFBUF}	REFBUF Load Current	$V_{REFBUF} = 5\text{V}$ (REFBUF Overdriven) (Notes 9, 10) $V_{REFBUF} = 5\text{V}$, Nap Mode (REFBUF Overdriven) (Note 9)	●	0.56 0.39	0.6	mA mA

デジタル入力とデジタル出力

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IH}	High Level Input Voltage		●	0.8 • $0V_{DD}$		V
V_{IL}	Low Level Input Voltage		●		0.2 • $0V_{DD}$	V
I_{IN}	Digital Input Current	$V_{IN} = 0\text{V}$ to $0V_{DD}$	●	-10	10	μA
C_{IN}	Digital Input Capacitance			5		pF
V_{OH}	High Level Output Voltage	$I_0 = -500\mu\text{A}$	●	$0V_{DD} - 0.2$		V
V_{OL}	Low Level Output Voltage	$I_0 = 500\mu\text{A}$	●		0.2	V
I_{OZ}	Hi-Z Output Leakage Current	$V_{OUT} = 0\text{V}$ to $0V_{DD}$	●	-10	10	μA
I_{SOURCE}	Output Source Current	$V_{OUT} = 0\text{V}$			-10	mA
I_{SINK}	Output Sink Current	$V_{OUT} = 0V_{DD}$			10	mA

電源要件

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{DD}	Supply Voltage		●	4.75	5	5.25
$0V_{DD}$	Supply Voltage		●	1.71		5.25
I_{VDD}	Supply Current	250ksps Sample Rate ($IN^+ = -10.24\text{V}$, $IN^- = 0\text{V}$) 250ksps Sample Rate ($IN^+ = IN^- = 0\text{V}$) 250ksps Sample Rate ($C_L = 20\text{pF}$)	●		9.9 5.6 0.1	mA mA mA
I_{OVDD}	Supply Current		●		8.4	mA
I_{NAP}	Nap Mode Current	Conversion Done ($I_{VDD} + I_{OVDD}$, $IN^+ = -10.24\text{V}$, $IN^- = 0\text{V}$)	●		10	mA
I_{SLEEP}	Sleep Mode Current	Sleep Mode ($I_{VDD} + I_{OVDD}$)	●		60 225	μA
P_D	Power Dissipation	250ksps Sample Rate ($IN^+ = -10.24\text{V}$, $IN^- = 0\text{V}$) 250ksps Sample Rate ($IN^+ = IN^- = 0\text{V}$) Conversion Done ($I_{VDD} + I_{OVDD}$, $IN^+ = -10.24\text{V}$, $IN^- = 0\text{V}$) Sleep Mode ($I_{VDD} + I_{OVDD}$)	●		50 28 42 0.3	mW mW mW mW
	Nap Mode		●		57.5 50	mW mW
	Sleep Mode		●		1.1	mW

A/Dコンバータのタイミング特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f_{SMPL}	Maximum Sampling Frequency		●		250	ksps
t_{CONV}	Conversion Time		●	1.9	3	μs
t_{ACQ}	Acquisition Time	$t_{ACQ} = t_{CYC} - t_{HOLD}$ (Note 11)	●	3.460		μs
t_{HOLD}	Maximum Time between Acquisitions		●		540	ns
t_{CYC}	Time Between Conversions		●	4		μs
t_{CNVH}	CNV High Time		●	20		ns
t_{BUSYLH}	CNV↑ to BUSY Delay	$C_L = 20\text{pF}$	●		13	ns
t_{CNVL}	Minimum Low Time for CNV	(Note 12)	●	20		ns
t_{QUIET}	SCK Quiet Time from CNV↑	(Note 11)	●	20		ns
t_{SCK}	SCK Period	(Notes 12, 13)	●	10		ns
t_{SCKH}	SCK High Time		●	4		ns
t_{SCKL}	SCK Low Time		●	4		ns
$t_{SSDISCK}$	SDI Setup Time From SCK↑	(Note 12)	●	4		ns
$t_{HSDISCK}$	SDI Hold Time From SCK↑	(Note 12)	●	1		ns
t_{SCKCH}	SCK Period in Chain Mode	$t_{SCKCH} = t_{SSDISCK} + t_{DSDO}$ (Note 12)	●	13.5		ns
t_{DSDO}	SDO Data Valid Delay from SCK↑	$C_L = 20\text{pF}, V_{DD} = 5.25\text{V}$ $C_L = 20\text{pF}, V_{DD} = 2.5\text{V}$ $C_L = 20\text{pF}, V_{DD} = 1.71\text{V}$	● ● ●		7.5 8 9.5	ns
t_{HSDO}	SDO Data Remains Valid Delay from SCK↑	$C_L = 20\text{pF}$ (Note 11)	●	1		ns
$t_{DSDOBUSYL}$	SDO Data Valid Delay from BUSY↓	$C_L = 20\text{pF}$ (Note 11)	●		5	ns
t_{EN}	Bus Enable Time After RDL↓	(Note 12)	●		16	ns
t_{DIS}	Bus Relinquish Time After RDL↑	(Note 12)	●		13	ns
t_{WAKE}	REFBUF Wake-Up Time	$C_{REFBUF} = 47\text{nF}, C_{REFIN} = 100\text{pF}$			200	ms

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: 全ての電圧値はグランドを基準にしている。

Note 3: これらのピンの電圧をグランドより低くするか、 V_{DD} ピンまたは $0V_{DD}$ ピンの電圧より高くすると、内部のダイオードによってクランプされる。この製品は、これらのピンの電圧がグランドより低くなるか、 V_{DD} ピンまたは $0V_{DD}$ ピンの電圧より高くなった場合でも、ラッチアップを生じることなく最大100mAの入力電流を処理することができる。

Note 4: $V_{DD} = 5\text{V}, 0V_{DD} = 2.5\text{V}, \pm 10.24\text{V}$ の範囲、 $REFIN = 2.048\text{V}, f_{SMPL} = 250\text{kHz}$

Note 5: 推奨動作条件。

Note 6: 積分非直線性は、実際の伝達曲線の端点を通る直線からのコードの偏差として定義されている。偏差は量子化幅の中心から測定される。

Note 7: 双極性ゼロ誤差は、出力コードが0000 0000 0000 0000と1111 1111 1111 1111の間を往復しているときに、-0.5LSBから測定されたオフセット電圧である。フルスケールの双極性誤差は、最初のコードと最後のコードとの間の理想的な遷移からの- FS または+ FS の未調整の偏差のワーストケースであり、オフセット誤差を含む。

Note 8: dB表示の全ての規格値は、 $REFIN = 2.048\text{V}$ でフルスケール $\pm 10.24\text{V}$ の入力を基準にしている。

Note 9: REFBUFをオーバードライブする場合は、 $REFIN = 0\text{V}$ に設定して内部リファレンス・バッファをオフにしなければならない。

Note 10: $f_{SMPL} = 250\text{kHz}, I_{REFBUF}$ はサンプル・レートに比例して変化する。

Note 11: 設計によって保証されているが、テストされない。

Note 12: パラメータは $0V_{DD} = 1.71\text{V}, 0V_{DD} = 2.5\text{V}$ 、および $0V_{DD} = 5.25\text{V}$ でテストされ、保証されている。

Note 13: 立ち上がりで捕捉する場合、最大10nsの t_{SCK} により最大100MHzのシフトクロック周波数が可能である。

Note 14: 温度係数は出力電圧の最大変化を規定温度範囲で割って計算される。

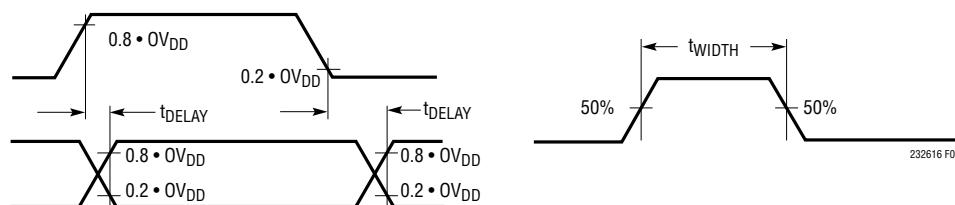
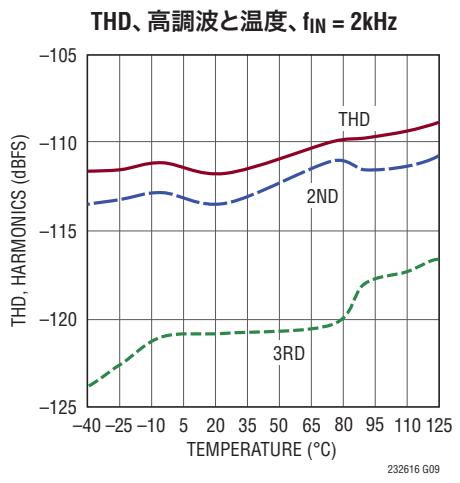
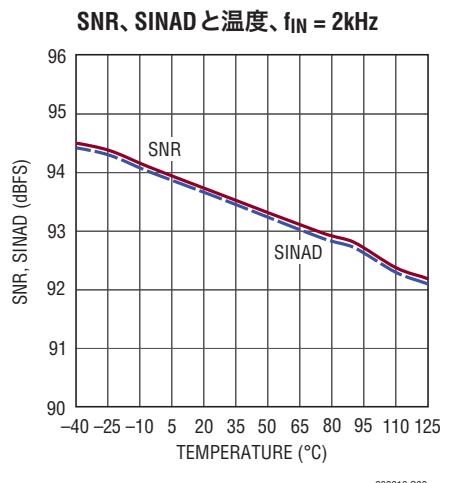
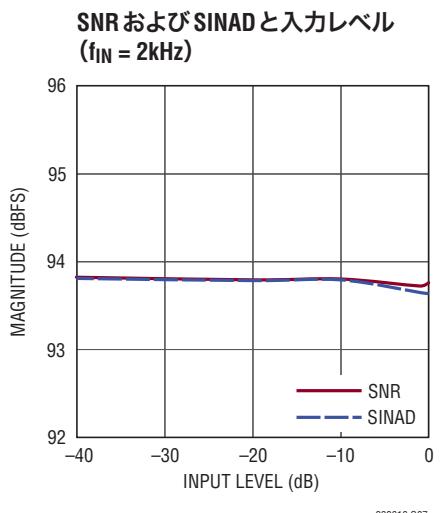
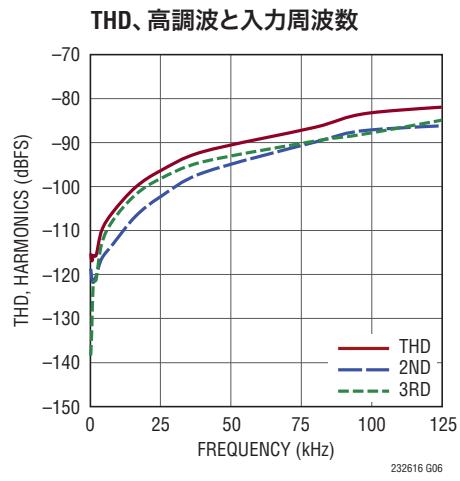
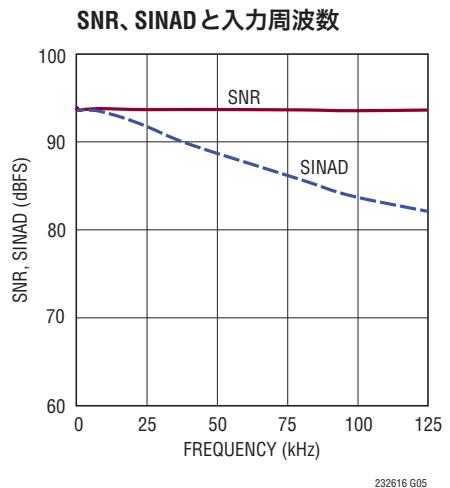
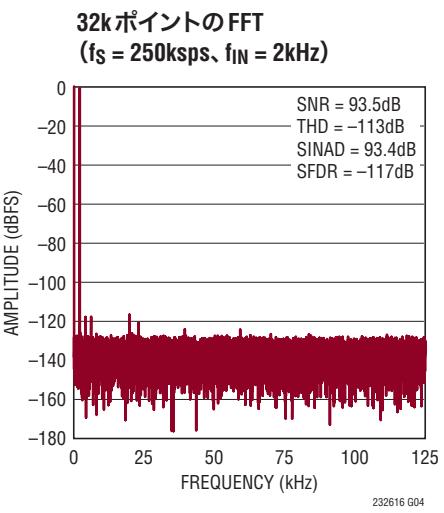
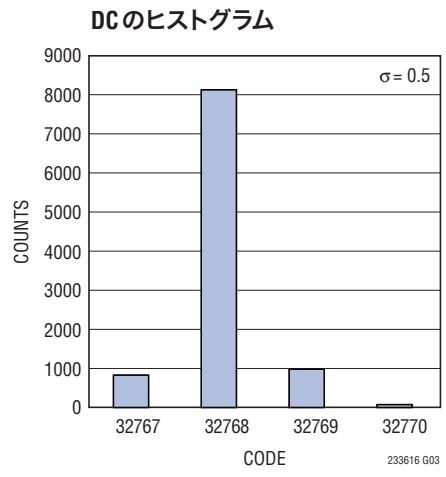
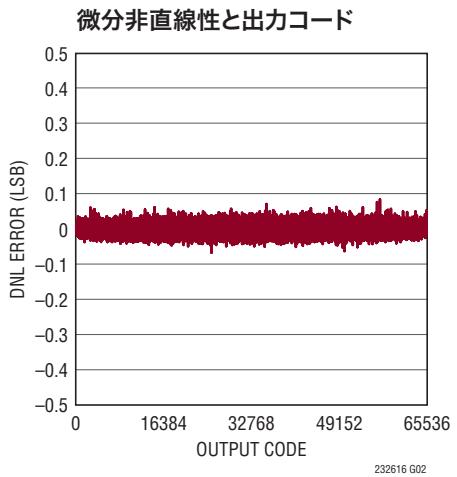
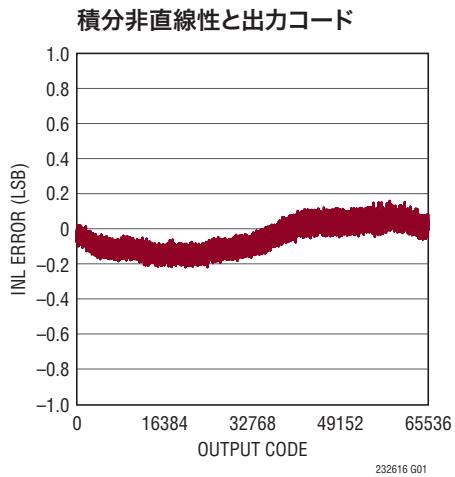


図1. タイミング仕様の電圧レベル

232616f

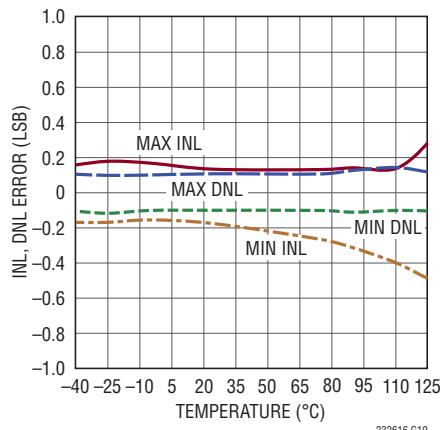
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $\text{REFIN} = 2.048\text{V}$ 、 $f_{SMPL} = 250\text{kspS}$ 。



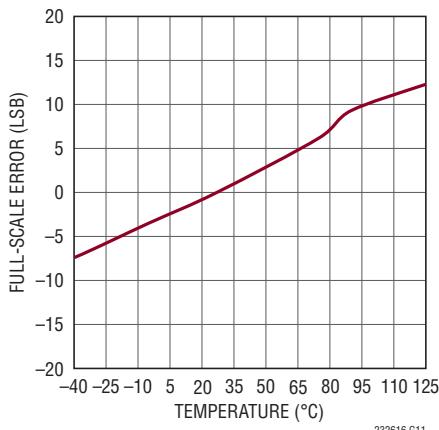
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $\text{REFIN} = 2.048\text{V}$ 、 $f_{\text{SAMPL}} = 250\text{kspS}$ 。

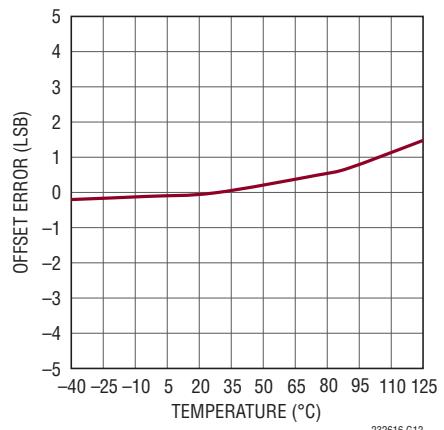
INL/DNLと温度



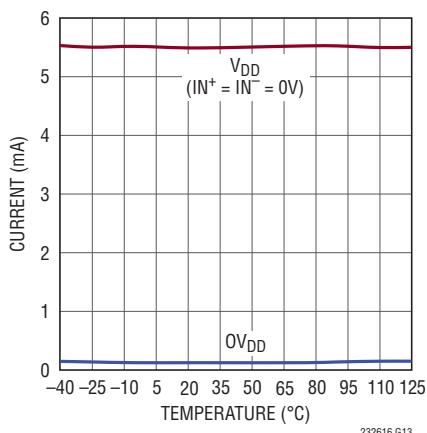
フルスケール誤差と温度



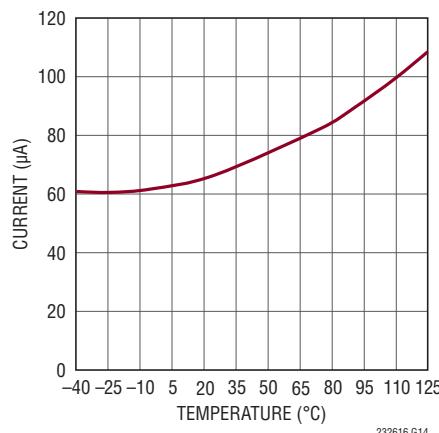
オフセット誤差と温度



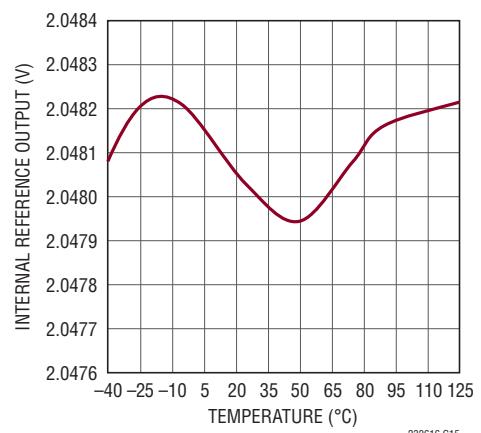
電源電流と温度



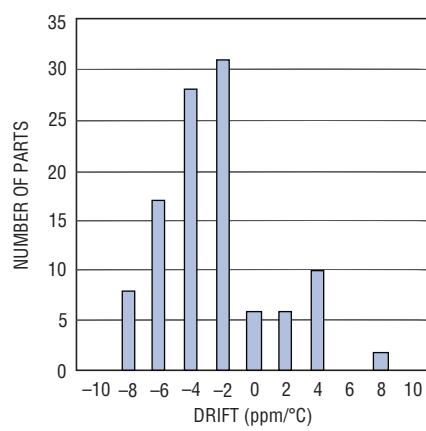
スリープ電流と温度



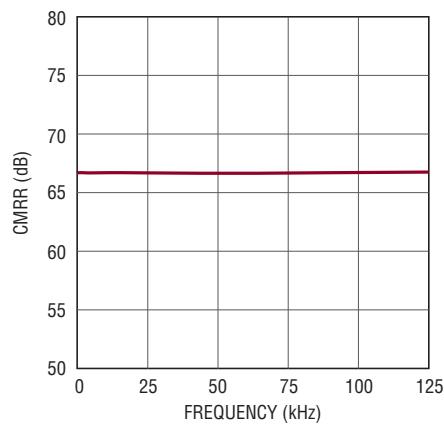
内部リファレンス出力と温度



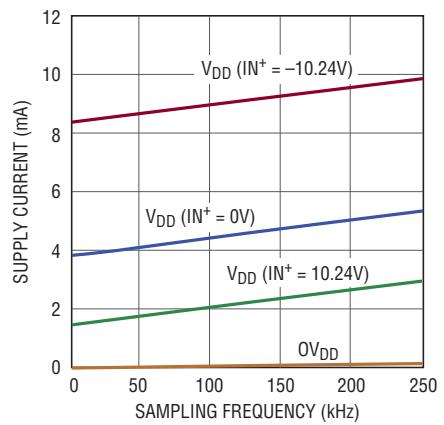
内部リファレンス出力温度係数の分布



CMRRと入力周波数



電源電流とサンプリング・レート



ピン機能

V_{DDLYP}(ピン1): 2.5V電源バイパス・ピン。このピン上の電圧は、内蔵レギュレータを介してV_{DD}から生成されます。このピンは2.2μFのセラミック・コンデンサを使ってGNDにバイパスする必要があります。

V_{DD}(ピン2): 5V電源。V_{DD}の範囲は4.75V～5.25Vです。V_{DD}ピンは10μFのセラミック・コンデンサを使ってGNDにバイパスします。

GND(ピン3、6、16): グランド。

IN⁺(ピン4): アナログ入力。IN⁺は、IN⁺-IN⁻間の範囲が-2.5・V_{REFBUF}～2.5・V_{REFBUF}の場合、IN⁻を基準にして差動で動作します。

IN⁻(ピン5): アナログ・グランド検出ピン。IN⁻の入力範囲はGNDを基準にして±500mVであり、このピンはグランド・ブレーンまたはデバイスから離れた検出箇所に接続する必要があります。

REFBUF(ピン7): リファレンス・バッファ出力。内蔵バッファはこのピンに公称4.096Vを出力します。このピンはGNDピンを基準にしており、47μFのセラミック・コンデンサを使ってこのピンの近くでデカッピングします。このピンを駆動する内部バッファをディスエーブルするには、REFINのバッファ入力をグランド接続します。バッファがディスエーブルされると、外部リファレンスは2.5V～5Vの範囲でこのピンをオーバードライブできます。リファレンス・バッファ出力には500kΩを超える抵抗性負荷を接続できます。

REFIN(ピン8): リファレンス出力/リファレンス・バッファ入力。内蔵のバンドギャップ・リファレンスはこのピンに公称2.048Vを出力します。100nFセラミック・コンデンサを使ってこのピンをGNDにバイパスし、リファレンス出力ノイズを制限できます。さらに高い精度が必要な場合は、外部リファレンスによって1.25V～2.4Vの範囲でこのピンをオーバードライブできます。

CNV(ピン9): 変換入力。この入力の立ち上がりエッジでデバイスが起動し、新しい変換が開始されます。ロジック・レベルはOV_{DD}によって決まります。

CHAIN(ピン10): チェーン・モード・セレクタ・ピン。“L”的とき、LTC2326-16は通常モードで動作し、RDL/SDI入力ピンはSDOをイネーブルまたはディスエーブルする役割を果たします。“H”的とき、LTC2326-16はチェーン・モードで動作し、RDL/SDIピンはSDI(デイジーチェーンのシリアル・データ入力)として機能します。ロジック・レベルはOV_{DD}によって決まります。

BUSY(ピン11): BUSYのインジケータ。新しい変換の開始時に“H”になり、変換が終了すると“L”に戻ります。ロジック・レベルはOV_{DD}によって決まります。

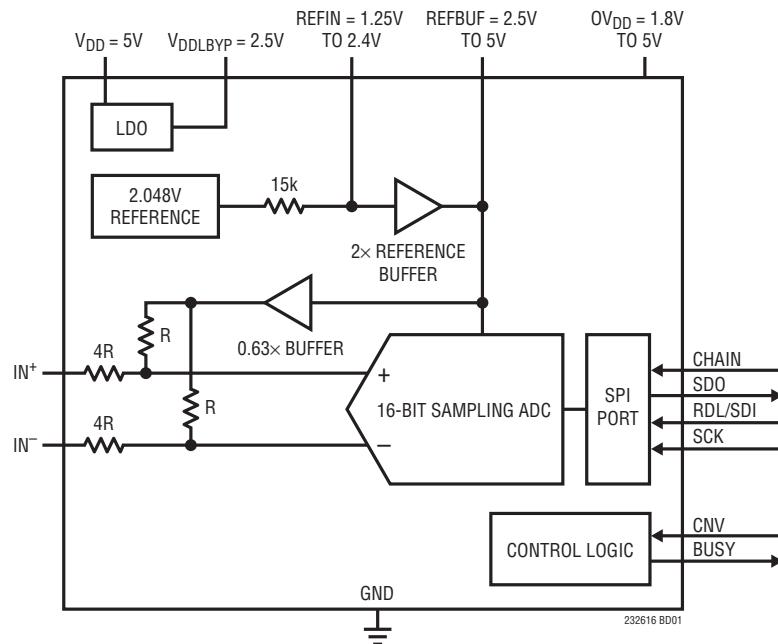
RDL/SDI(ピン12): CHAINが“L”的とき、デバイスは通常モードになり、RDL/SDIピンはバス・イネーブル入力として扱われます。CHAINが“H”的とき、デバイスはチェーン・モードになり、RDL/SDIピンはシリアル・データ入力ピンとして扱われ、デイジーチェーン内にある別のA/Dコンバータからのデータが入力されます。ロジック・レベルはOV_{DD}によって決まります。

SCK(ピン13): シリアル・データ・クロック入力。SDOがイネーブルされていると、変換結果または別のA/Dコンバータからのデイジーチェーン・データが、このクロックの立ち上がりエッジで、MSBを先頭にしてシフトアウトされます。ロジック・レベルはOV_{DD}によって決まります。

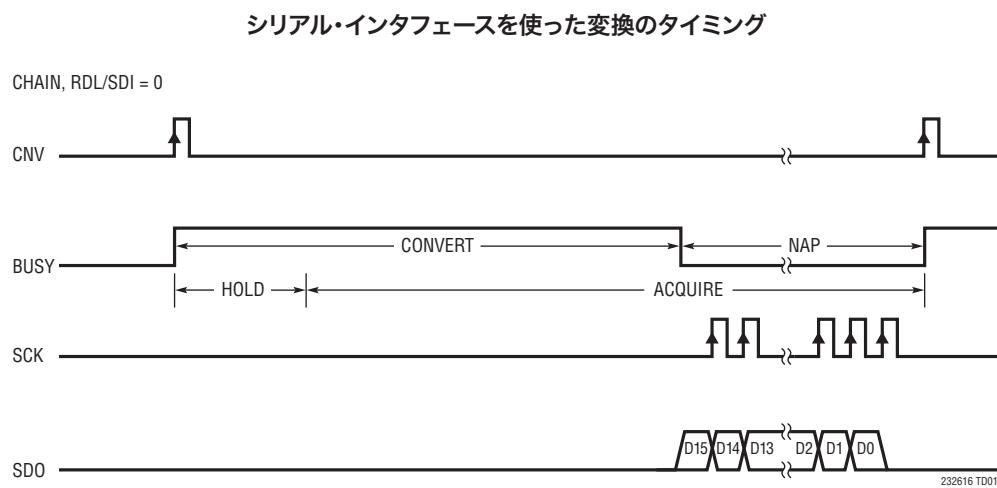
SDO(ピン14): シリアル・データ出力。変換結果またはデイジーチェーン・データは、SCKの各立ち上がりエッジでMSBを先頭にしてこのピンから出力されます。出力データの形式は2の補数形式です。ロジック・レベルはOV_{DD}によって決まります。

OV_{DD}(ピン15): 入力/出力インターフェースのデジタル電源。OV_{DD}の範囲は1.71V～5.25Vです。この電源は公称値がホストのインターフェースと同じ電源電圧に設定します(1.8V、2.5V、3.3V、または5V)。OV_{DD}ピンは、0.1μFのコンデンサを使ってGNDにバイパスします。

機能ブロック図



タイミング図



アプリケーション情報

概要

LTC2326-16は、疑似差動入力の低ノイズ、高速16ビット逐次比較レジスタ(SAR)A/Dコンバータです。LTC2326-16は5V単電源で動作し、真の双極性入力範囲が±10.24Vなので、広いダイナミックレンジが要求される高電圧アプリケーションに最適です。LTC2326-16は、±1.5LSBのINL(最大)、16ビット分解能で欠落コードがなく、93.5dBのSNRを実現します。

LTC2326-16は、シングルショット動作が可能なリファレンス・バッファと低ドリフト(最大20ppm/°C)の2.048V温度補償リファレンスを内蔵しています。LTC2326-16は、1.8V、2.5V、3.3Vおよび5VのロジックをサポートするSPI互換の高速シリアル・インターフェースも内蔵しており、さらにデイジーチェーン・モードも備えています。LTC2326-16はスループットが250kspsと高速でサイクル待ち時間がないので、多種多様な高速アプリケーションに最適です。内部発振器が変換時間を設定するので、外部のタイミングに対する配慮は少なくて済みます。LTC2326-16の電力損失はわずか28mWであり、変換と変換の間は自動的にアップ(低消費電力)モードになるので、サンプリング・レートに比例して電力損失が減少します。非活動期間中の消費電力をさらに節減するため、LTC2326-16の消費電力を300μWまで低減するスリープ・モードも備えています。

コンバータの動作

LTC2326-16は2つのフェーズで動作します。収集フェーズでは、図3に示すように、IN⁺およびIN⁻ピンによって駆動される抵抗分割器回路網の出力に電荷再配分コンデンサD/Aコンバータ(CDAC)が接続され、減衰およびレベルシフトされた疑似差動アナログ入力電圧をサンプリングします。CNVピンの立ち上がりエッジにより変換が開始されます。変換フェーズでは、16ビットのCDACが逐次比較アルゴリズムを通じて逐次制御され、差動コンパレータを使用してサンプリング入力とリファレンス電圧のバイナリ加重した分数(例: V_{REFBUF}/2, V_{REFBUF}/4 … V_{REFBUF}/65536)を効率的に比較します。変換の最後に、CDACの出力はサンプリングされたアナログ入力に近似します。次に、A/Dコンバータの制御ロジックが、シリアル転送用の16ビット・デジタル出力コードを準備します。

伝達関数

LTC2326-16は±2.5•REFBUFのフルスケール電圧を2¹⁶レベルにデジタル化するので、REFBUF = 4.096Vでは1 LSBの大きさは312.5μVになります。理想的な伝達特性を図2に示します。出力データの形式は2の補数形式です。

アナログ入力

LTC2326-16のアナログ入力は、2つの入力に共通する不要な信号を低減するために、疑似差動信号になっています。アナログ入力は、図3に示す等価回路によってモデル化できます。入力のバック・トゥ・バック・ダイオードは、ESD保護を提供するクランプを構成します。各入力は、合計インピーダンス2kΩの抵抗分割器回路網を駆動します。この抵抗分割器回路網は、各

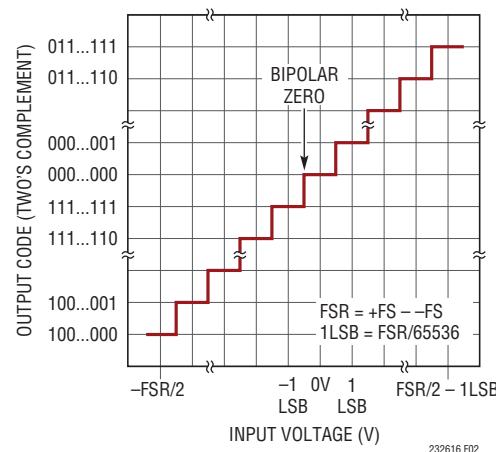


図2. LTC2326-16の伝達関数

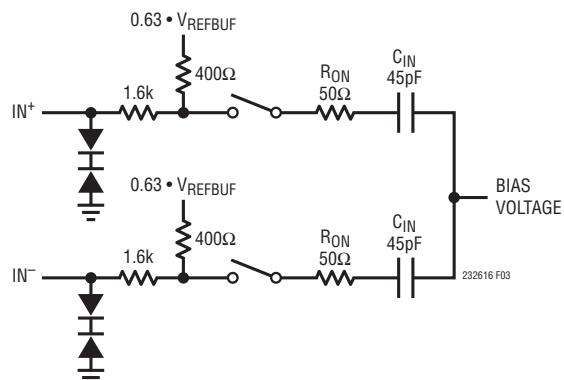


図3. LTC2326-16の差動アナログ入力の等価回路

アプリケーション情報

入力の ± 2.5 • REFBUF の真の双極性信号振幅を、0 - (ADCコアのREFBUF入力信号振幅)まで減衰およびレベルシフトします。収集フェーズでは、直列に接続されたサンプリング・スイッチのオン抵抗 50Ω (R_{ON})とサンプリング CDAC の容量 45pF (C_{IN})が、抵抗分割器回路網の出力に接続されます。両方の入力に共通する不要な信号は、ADCコアおよび抵抗分割器回路網の同相除去によって減少します。収集時に C_{IN} コンデンサを充電するとき、ADCコアの IN^+ 入力には電流スパイクが流れます。

入力駆動回路

信号源が低インピーダンスの場合は、利得誤差を発生することなく、LTC2326-16の高インピーダンス入力を直接駆動できます。信号源が高インピーダンスの場合は、収集時のセトリング時間を最小にするためとA/Dコンバータの歪み性能を最適化するために、バッファを接続する必要があります。収集を開始するときA/Dコンバータの入力に電流スパイクが流れるので、DC入力であっても、セトリング時間の最小化が重要です。最良の性能を得るには、バッファ・アンプを使用してLTC2326-16のアナログ入力を駆動する必要があります。このアンプは出力インピーダンスが低いため、収集フェーズで、最小限の利得誤差でアナログ信号を高速にセトリングできます。また、バッファ・アンプは、収集時に小規模の電流スパイクが流れるA/Dコンバータの入力を信号源から切り離す役割も果たします。

入力フィルタリング

バッファ・アンプと信号源のノイズと歪みはA/Dコンバータのノイズと歪みに加わるので、これらについても考慮しなければなりません。入力信号にノイズが多い場合は、バッファ・アンプの入力の前に低帯域幅のフィルタを使ってノイズを最小限に抑えます。多くのアプリケーションでは、図4に示す簡単な1ポールのRCローパス・フィルタで十分です。

入力の抵抗分割器回路網、サンプリング・スイッチオン抵抗 (R_{ON})、およびサンプル・コンデンサ (C_{IN})が第2のローパス・フィルタを構成し、ADCコアへの入力帯域幅を7MHzに制限します。ノイズ密度の低いバッファ・アンプを選択して、この帯域幅でのSNRの劣化を最小限に抑える必要があります。

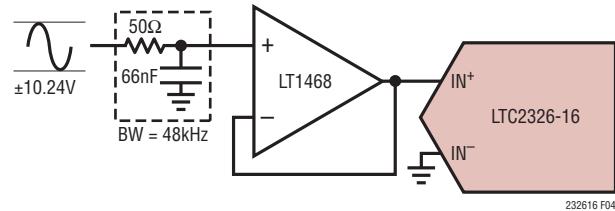


図4. 入力信号チェーン

RCフィルタのコンデンサと抵抗は歪みを大きくする可能性があるので、これらの部品は高品質のものを使用します。NPOタイプやシルバーマイカ・タイプの誘電体のコンデンサは優れた直線性を示します。表面実装型カーボン抵抗は、半田付け工程で生じる損傷および自己発熱により歪みが生じることがあります。表面実装型金属皮膜抵抗は、この2つの問題に対してはるかに耐性があります。

疑似差動双極性入力

ほとんどのアプリケーションでは、低消費電力のADCドライバであるLT1468でLTC2326-16を駆動することを推奨します。LT1468はノイズ密度が $5\text{nV}/\sqrt{\text{Hz}}$ と低く、電源電流が3mAと小さいので、柔軟性があり、さまざまな振幅の信号をLTC2326-16の $\pm 10.24\text{V}$ の入力範囲に変換するように構成できます。

LTC2326-16の最大限の歪み性能を実現するために、図4に示すように単位利得バッファとして構成されたLT1468を介して駆動される歪みの少ないシングルエンド信号源を使用して、データシートで規定された-111dBのTHDを達成することができます。

A/Dコンバータのリファレンス

A/Dコンバータのリファレンス供給には3つの方法があります。最初の方法では、内部リファレンスとリファレンス・バッファの両方を使用します。2つ目の方法では、内部リファレンスを外部でオーバードライブし、内部リファレンス・バッファを使用します。3つ目の方法では、内部リファレンス・バッファをディスエーブルし、外部ソースからREFBUFピンをオーバードライブします。以下の表に、これらの使用例と、得られる双極性入力範囲を示します。

アプリケーション情報

表1. 内部リファレンスと内部バッファ

REFIN	REFBUF	双極性入力電圧範囲
2.048V	4.096V	±10.24V

表2. 外部リファレンスと内部バッファ

REFIN (オーバードライブ)	REFBUF	双極性入力電圧範囲
1.25V(最小)	2.5V	±6.25V
2.048V	4.096V	±10.24V
2.4V(最大)	4.8V	±12V

表3. 外部リファレンス、バッファなし

REFIN	REFBUF (オーバードライブ)	双極性入力電圧範囲
0V	2.5V(最小)	±6.25V
0V	5V(最大)	±12.5V

内部リファレンスと内部バッファ

LTC2326-16は、工場出荷時に2.048Vに調整された、オンチップ、低ノイズ、低ドリフト(最大20ppm/°C)、温度補償バンドギャップ・リファレンスを内蔵しています。図5aに示すように、このリファレンスはリファレンス・バッファに内部で接続され、REFIN(ピン8)で利用できます。ノイズを最小限に抑えるために、REFINは100nFのセラミック・コンデンサを使用してGNDにバイパスします。リファレンス・バッファは、REFBUF(ピン7)でREFIN電圧の2倍の4.096Vを発生します。したがって、表1に示すように、入力範囲は±10.24Vになります。リファレンス・バッファの補償とノイズの抑制のために、47μF以上のセラミック・コンデンサ(X7R、10V、1210サイズ)を使ってREFBUFをGNDにバイパスします。

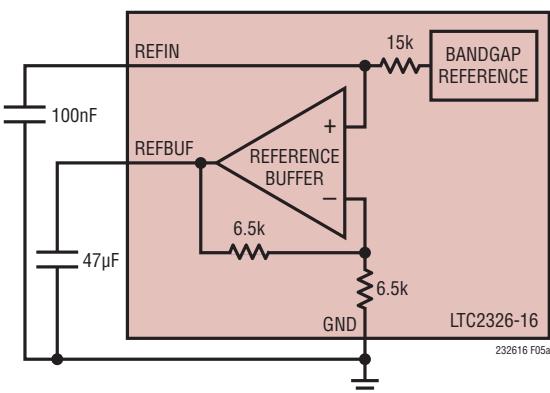


図5a. LTC2326-16の内部リファレンス回路

外部リファレンスと内部バッファ

さらに高い精度や低ドリフトが必要な場合は、15k抵抗がリファレンスに直列に接続されているので、図5bに示すように外部リファレンスによってREFINを簡単にオーバードライブできます。REFINは1.25V～2.4Vの範囲でオーバードライブできます。これによってREFBUFに発生する電圧は、2・REFINになります。したがって、表2に示すように、入力範囲は±5・REFINになります。リニアテクノロジーでは、様々なアプリケーションの要求を満たすように設計された高性能リファレンスを取り揃えております。LTC6655-2.048は小型、低消費電力、高精度なので、LTC2326-16と組み合わせて内部リファレンスのオーバードライブに使用するのに最適です。LTC6655-2.048の初期精度は0.025% (最大)、温度係数は2ppm/°C (最大)で、高精度アプリケーションに適しています。LTC6655-2.048はHグレードの温度範囲で完全に規定されており、LTC2326-16の最大125°Cの拡張温度範囲での動作を補完します。2.7μF～100μFのセラミック・コンデンサをREFINピンの近くに配置して、LTC6655-2.048をバイパスすることを推奨します。

外部リファレンス、バッファなし

図5cに示すように、内部リファレンス・バッファは、REFBUFに外部リファレンスを使用して2.5V～5Vの範囲でオーバードライブできます。したがって、表3に示すように、入力範囲は±6.25V～±12.5Vになります。この構成では、REFINをグランド接続してリファレンス・バッファをディスエーブルする必要があります。リファレンス・バッファがディスエーブルされると、13k抵抗がREFBUFピンに負荷を加えます。入力信号振幅と対応するSNRをできるだけ大きくするため、REFBUFをオーバードライブする場合はLTC6655-5の使用を推奨します。LTC6655-5は、LTC6655-2.048と同様に小型、高精度、低ドリフトで、拡張温度範囲に対応します。5Vリファレンスを使用することで、94.5dBのSNRを実現できます。47μFのセラミック・コンデンサ(X5R、0805サイズ)をREFBUFピンの近くに配置して、LTC6655-5をバイパスすることを推奨します。

各変換サイクル中に、LTC2326-16のREFBUFピンには外部バイパス・コンデンサから電荷(Q_{CONV})が流れます。内部リファレンス・バッファをオーバードライブする場合は、外部リファレンスが $I_{REFBUF} = Q_{CONV}/t_{CYC}$ に等しいDC電流でこの全電荷を供給する必要があります。したがって、REFBUFに流れるDC電流は、サンプリング・レートと出力コードによって異なります。図6に示すように、長時間のアイドル状態の後、集中

アプリケーション情報

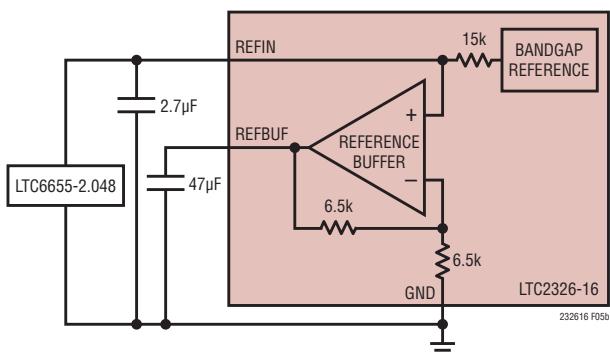


図5b. LTC6655-2.048を外部リファレンスとして使用

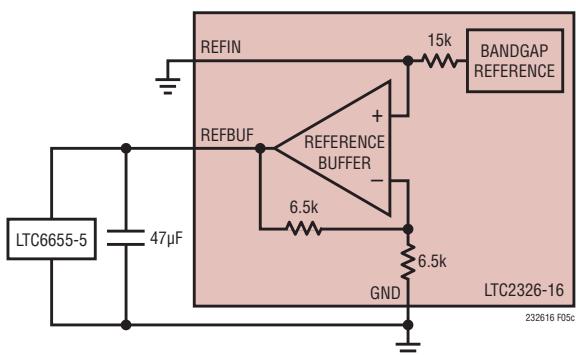


図5c. LTC6655-5を使用したREFBUFのオーバードライブ

的にサンプリングされるアプリケーションでは、 I_{REFBUF} は短時間で約 $390\mu\text{A}$ から最大 0.6mA ($\text{REFBUF} = 5\text{V}$ 、 250ksps)になります。このDC電流のステップにより、外部リファレンスのトランジエント応答がトリガされます。REFBUFの電圧が正常値から逸脱すると、出力コードの精度に影響を与えるので、このトランジエント応答には注意が必要です。外部リファレンスを使用してREFBUFをオーバードライブする場合は、高速でセトリングするLTC6655-5リファレンスの使用を推奨します。

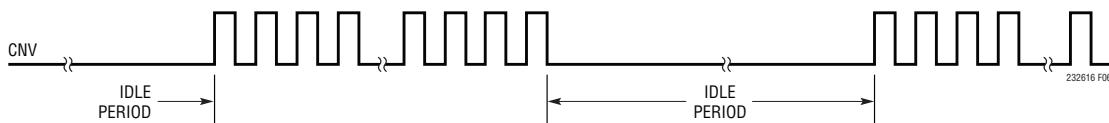


図6. 集中的なサンプリングを示すCNVの波形

内部リファレンス・バッファのトランジエント応答

最適なトランジエント性能を得るには、内部リファレンス・バッファを使用します。内部リファレンス・バッファは独自の設計を採用しており、大量の変換が急に発生した場合でも、REFBUFの出力電圧変動を 0.25LSB 未満に抑えます。これにより、アイドル状態の後に最初に収集されたサンプルでも、内部リファレンス・バッファのトランジエント応答のセトリング後に収集されたサンプルでも同じ結果が得られるため、LTC2326-16の内部リファレンス・バッファは真のシングルショット動作が可能になります。図7に、内部リファレンス・バッファを使用した場合と、LTC6655-5によって内部リファレンス・バッファをオーバードライブした場合のLTC2326-16のトランジエント応答を示します。いずれも $47\mu\text{F}$ のバイパス・コンデンサを使用しています。

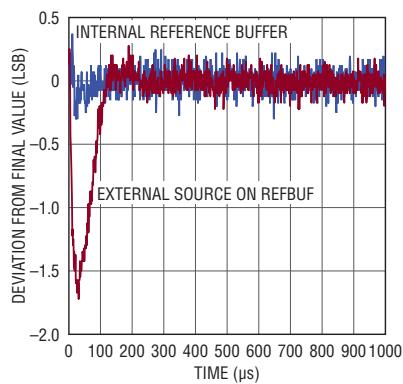


図7. LTC2326-16のトランジエント応答

アプリケーション情報

ダイナミック性能

A/Dコンバータの周波数応答、歪み、およびノイズを定格のスループットでテストするには、高速フーリエ変換(FFT)の手法を使用します。低歪みの正弦波を入力してそのデジタル出力をFFTアルゴリズムを用いて解析することにより、基本波の外側の周波数に関してA/Dコンバータのスペクトルの内容を調べることができます。LTC2326-16では、AC歪みとノイズの両方の測定値について、保証されたテスト済みの限界値を示しています。

信号対ノイズ+歪み比(SINAD)

信号対ノイズ+歪み比(SINAD)は、基本入力周波数のRMS振幅とA/Dコンバータ出力での他のすべての周波数成分のRMS振幅の比です。出力の帯域は、DCより高くサンプリング周波数の半分より低い周波数に制限されます。図8は、LTC2326-16が2kHzの入力、250kHzのサンプリング・レートで93.4dBの標準SINADを達成していることを示しています。

信号対ノイズ比(SNR)

信号対ノイズ比(SNR)は、基本入力周波数のRMS振幅と、1次から5次までの高調波とDCを除く他のすべての周波数成分のRMS振幅の比です。図8は、LTC2326-16が2kHzの入力、250kHzのサンプリング・レートで93.5dBの標準SNRを達成していることを示しています。

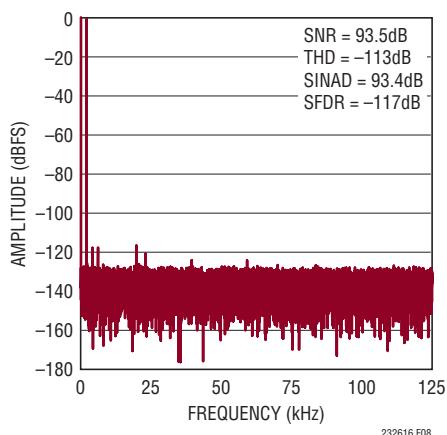


図8. LTC2326-16の32kポイントのFFT

全高調波歪み(THD)

全高調波歪み(THD)は、入力信号のすべての高調波の二乗和平方根と基本波の実効値との比です。帯域外高調波は、DCからサンプリング周波数の半分($f_{SMPL}/2$)までの周波数帯域で折り返し歪みを生じます。THDは次のように表されます。

$$THD = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots + V_N^2}}{V_1}$$

ここで、 V_1 は基本周波数のRMS振幅で、 $V_2 \sim V_N$ は2次～N次の高調波の振幅です。

電力に関する検討事項

LTC2326-16には、5V電源(V_{DD})およびデジタル入力/出力インターフェース電源(OV_{DD})という2つの電源ピンがあります。柔軟性の高い OV_{DD} 電源により、LTC2326-16は、2.5Vシステムや3.3Vシステムなど、1.8V～5Vで動作する任意のデジタル・ロジックと通信できます。

電源シーケンシング

LTC2326-16には電源シーケンシングに関する具体的な要件はありません。「絶対最大定格」のセクションに記載されている最大電圧の関係を遵守するよう注意する必要があります。LTC2326-16は、最初の起動時、または電源電圧が2Vより低くなるたびにLTC2326-16をリセットするパワーオン・リセット(POR)回路を備えています。電源電圧が公称電源電圧範囲に戻ると、PORはADCを再初期化します。再初期化の期間が確実に終了するように、PORイベントの200μs後までは変換を開始しないようにします。この時点より前に変換を開始すると、結果は無効になります。

タイミングと制御

CNVのタイミング

LTC2326-16の変換はCNVによって制御されます。CNVの立ち上がりエッジで変換が開始され、LTC2326-16が起動します。いったん変換が開始されると、その変換が完了するまでは再開できません。最適な性能を得るには、CNVをノイズのない低ジッタの信号で駆動します。A/Dコンバータの状態はBUSY出力で示され、変換の進行中はBUSY出力が“H”に保たれます。デジタル化された結果に誤差が生じないようにするには、CNVでの追加の遷移を、変換開始後40ns以内か、変換完了後に行うようにします。変換が完了すると、LTC2326-16は消費電力が低下します。

232616f

アプリケーション情報

収集

独自のサンプリング・アーキテクチャにより、LTC2326-16は現在の変換の開始から527ns後に次の変換のための入力信号の収集を開始することができます。これにより、収集時間が3.460μsに延びるので、セッティング要件が緩和され、非常に低消費電力のADCドライバを使用することができます。(「タイミング図」を参照)

内部変換クロック

LTC2326-16には、3μsの最大変換時間を達成するように調整されている内部クロックがあります。

自動ナップ・モード

LTC2326-16は変換完了後自動的にナップ・モードに移行し、CNVの立ち上がりエッジで新しい変換が開始されると完全に起動します。ナップ・モードの間は、ADCコアの電源だけが遮断され、その他の回路はすべてアクティブなままでです。ナップ・モードの間に、最後の変換で得られたデータをクロックと同期して出力することができます。自動ナップ・モード機能により、LTC2326-16の電力損失は、サンプリング周波数が減少するにつれて減少します。電力が最大限消費されるのは変換中だけなので、LTC2326-16のADCコアは、サンプリング・レートが低いほど、変換サイクル(tCYC)中に長い時間低消費電力状態に留まることができます、そのため平均電力損失は図9に示すようにサンプリング・レートに比例して減少します。

スリープ・モード

自動ナップ・モードでは、ADCコアの電源だけが遮断されるので、省電力効果は限られています。さらに消費電力を削減するために、LTC2326-16はスリープ・モードを備えています。スリープ・モード中は、300μWの電力損失をもたらすわずかなスタンバイ電流を除いて、デバイス全体がパワーダウンします。スリープ・モードにするには、SCKの立ち上がりエッジが発生しないうちにCNVの状態を切り替えます。デバイスは、最後に開始された変換からBUSYの立ち下がりエッジでスリープ・モードになります。スリープ・モードになったデバイスは、SCKの立ち上がりエッジで起動します。スリープ・モードからの復帰時には、リファレンスとリファレンス・バッファが起動してREFINおよびREFBUFでバイパス・コンデンサを充電できるように、tWAKE ms待ってから変換を開始します。(スリープ・モードのタイミングの詳細については、「タイミング図」のセクションを参照してください)。

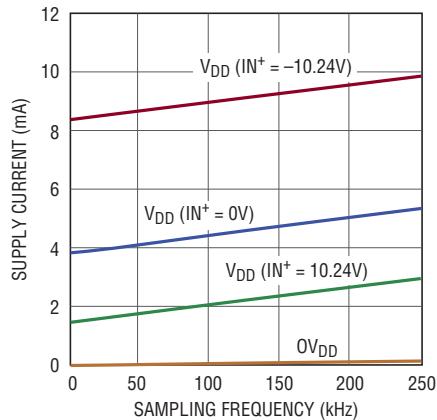


図9. LTC2326-16の電源電流とサンプリング・レート

デジタル・インターフェース

LTC2326-16はシリアル・デジタル・インターフェースを備えています。柔軟性の高いOV_{DD}電源により、LTC2326-16は、2.5Vシステムや3.3Vシステムなど、1.8V～5Vで動作する任意のデジタル・ロジックと通信できます。

SDOがイネーブルされている場合にSCKピンに外部クロックを入力すると、シリアル出力データはSDOピンでクロックと同期して出力されます。変換後にデータをクロックと同期して出力すると、最良の性能が得られます。20MHz以上のシフト・クロック周波数では、引き続き250kspsのスループットが達成されます。シリアル出力データは、SCKの立ち上がりエッジで状態を変え、SCKの立ち下がりエッジまたはSCKの次の立ち上がりエッジで捕捉することができます。D15はSCKの最初の立ち上がりエッジまで有効な状態が維持されます。

LTC2326-16のシリアル・インターフェースはシンプルで使うのが簡単です。以下のセクションでは、LTC2326-16の動作について説明します。単一のADCが使用されているか、それとも複数のADCがSPIバスを共有しているか、またはデイジーチェーン接続されているかにより、いくつかのモードが用意されています。

LTC2326-16

タイミング図

通常モード、單一デバイス

CHAIN = 0 のとき、LTC2326-16 は通常モードで動作します。通常モードでは、RDL/SDI がシリアル・データ出力ピン SDO をイネーブルまたはディスエーブルします。RDL/SDI が“H”の場合、SDO は高インピーダンス状態になります。RDL/SDI が“L”的場合、SDO は駆動されます。CHAIN と RDL/SDI がグ

ランドに接続されている状態で通常モードで動作している単一の LTC2326-16 を図 10 に示します。RDL/SDI が接地されると、SDO はイネーブルされ、新しい変換データの MSB(D15) が BUSY の立ち下がりエッジで利用可能になります。これが LTC2326-16 を動作させる最も簡単な方法です。

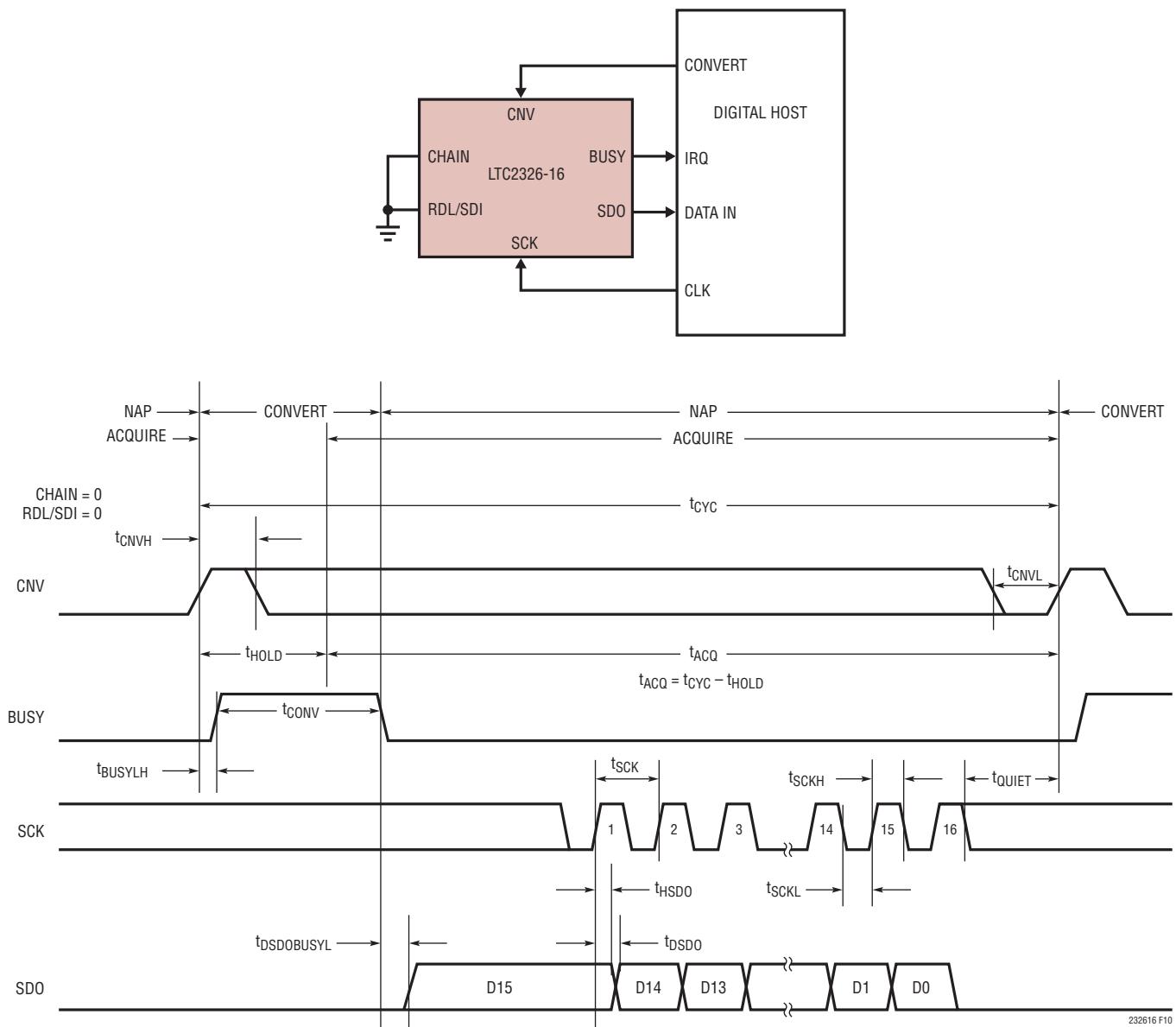


図10. 1個のLTC2326-16を通常モードで使用

タイミング図

通常モード、複数デバイス

CNV、SCK および SDO を共有して、通常モード (CHAIN = 0) で動作している複数の LTC2326-16 デバイスを図11に示します。CNV、SCK および SDO を共有することにより、複数の A/D コンバータを並列で動作させるのに必要な信号数が減少します。SDO を共有しているので、バスの競合を防ぐため、

各 A/D コンバータの RDL/SDI 入力を使って、一度に1個の LTC2326-16 だけが SDO を駆動できるようにする必要があります。図11に示すように、RDL/SDI 入力は “H” のアイドル状態であり、変換と変換の間に各デバイスからデータを読み出すために個別に “L” にします。RDL/SDI を “L” にすると、選択されたデバイスの MSB が SDO に出力されます。

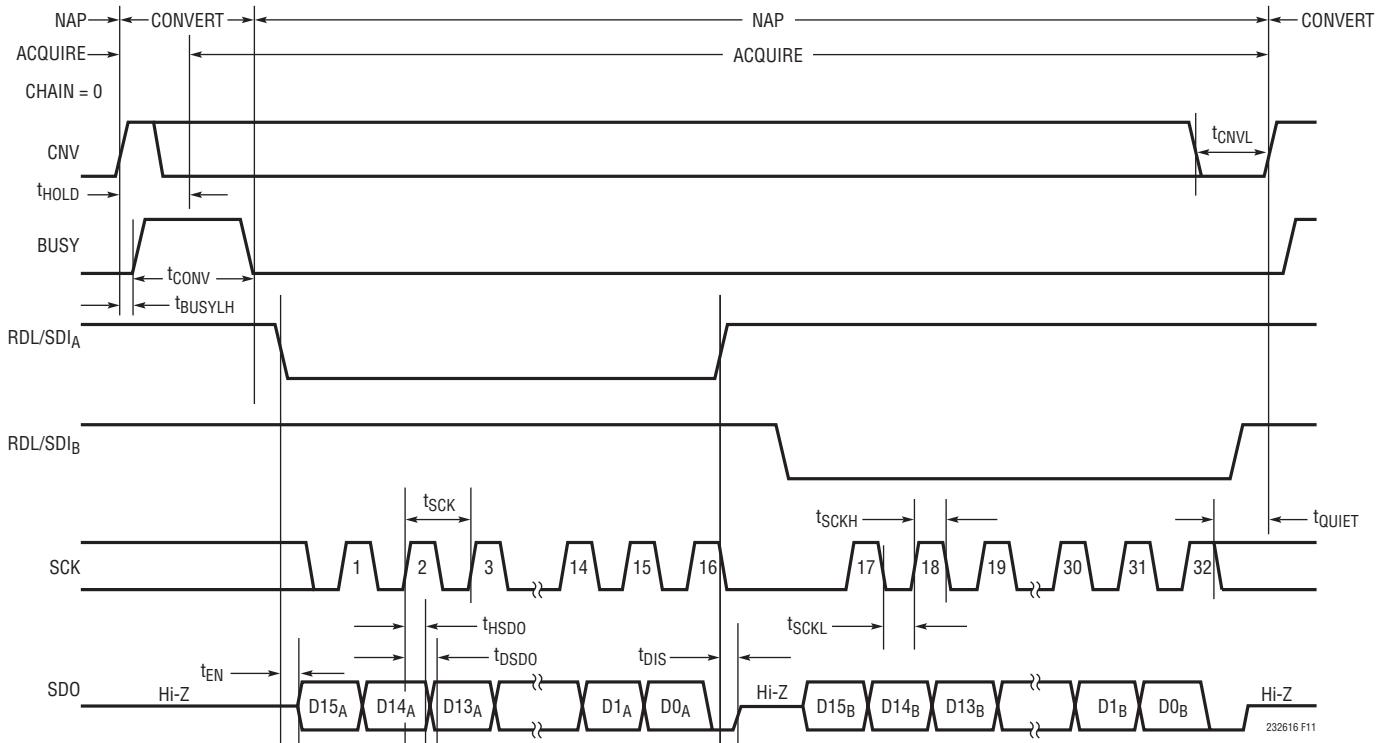
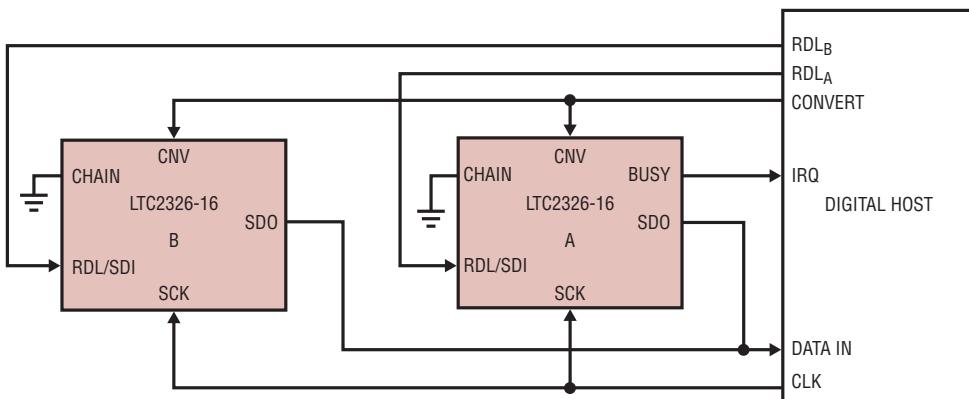


図11. 複数のデバイスが CNV、SCK および SDO を共有する通常モード

タイミング図

チェーン・モード、複数デバイス

CHAIN = OV_{DD}のとき、LTC2326-16はチェーン・モードで動作します。チェーン・モードでは、SDOは常にイネーブルされており、RDL/SDIはシリアル・データ入力ピン(SDI)として機能し、別のADCからのデイジーチェーン・データ出力を入力することができます。これは、多数のコンバータとのインターフェースをとるのに必要な配線数がハードウェアの制約によって制

限される場合があるアプリケーションに便利です。デイジーチェーン接続された2個のデバイスの例を図12に示します。コンバータAのMSBが出現するのは、コンバータBのSDOで、SCKの16サイクル後です。コンバータAのMSBは、最初のSCKの立ち上がりエッジでコンバータBのSDI/RDLピンと同期します。

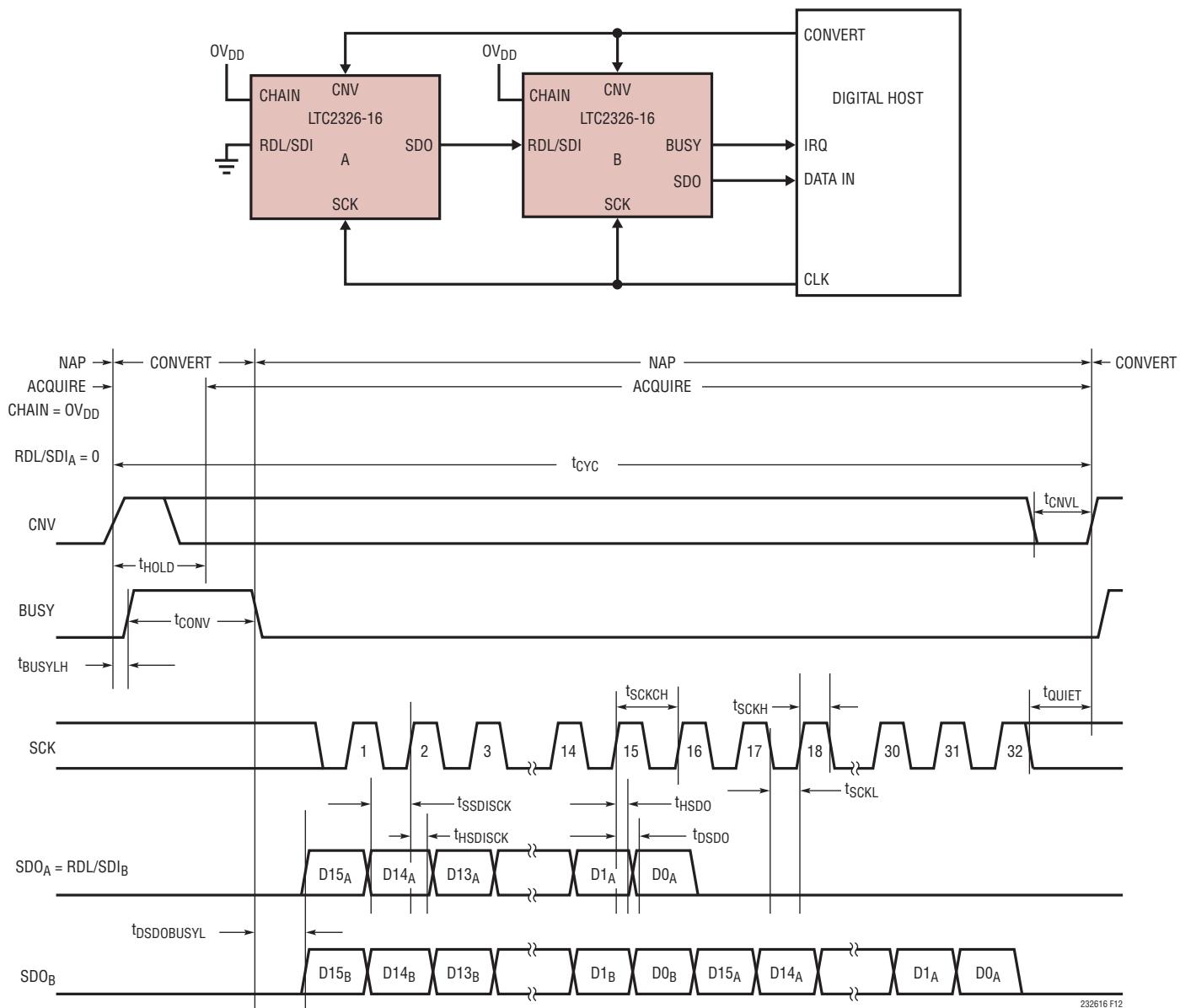


図12. チェーン・モードのタイミング図

タイミング図

スリープ・モード

スリープ・モードにするには、図13に示すように、SCKの立ち上がりエッジが発生しないうちにCNVの状態を2回切り替えます。デバイスは、最後に開始された変換からBUSYの立ち下がりエッジでスリープ・モードになります。スリープ・モード

になったデバイスは、SCKの立ち上がりエッジで起動します。スリープ・モードからの復帰時には、リファレンスとリファレンス・バッファが起動してREFINおよびREFBUFでバイパス・コンデンサを充電できるように、 t_{WAKE} ms待ってから変換を開始します。

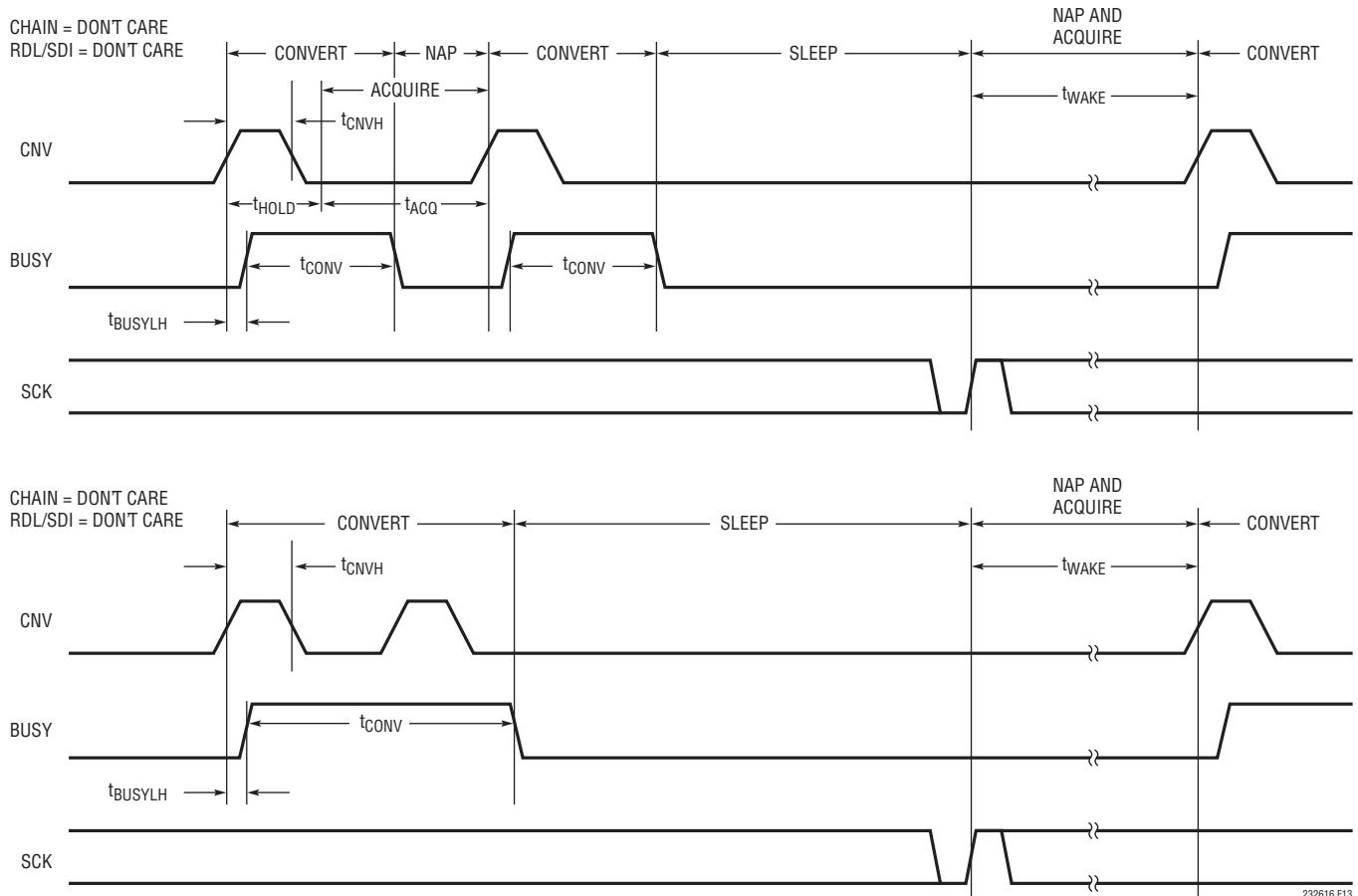


図13. スリープ・モードのタイミング図

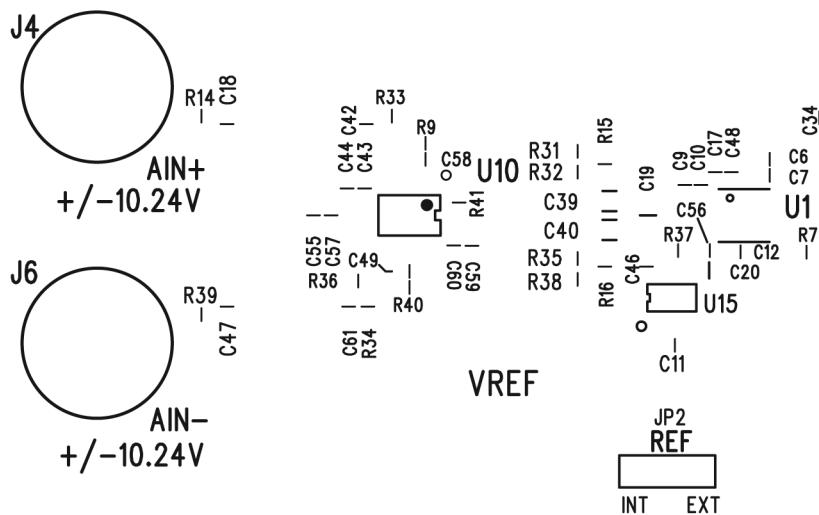
基板のレイアウト

LTC2326-16から最大限の性能を引き出すには、プリント回路基板(PCB)を推奨します。PCBのレイアウトでは、デジタル信号線とアナログ信号線をできるだけ離すようにします。特に、デジタル・クロックおよびデジタル信号は、アナログ信号に沿って配線したり、A/Dコンバータの下に配線したりしないよう注意してください。

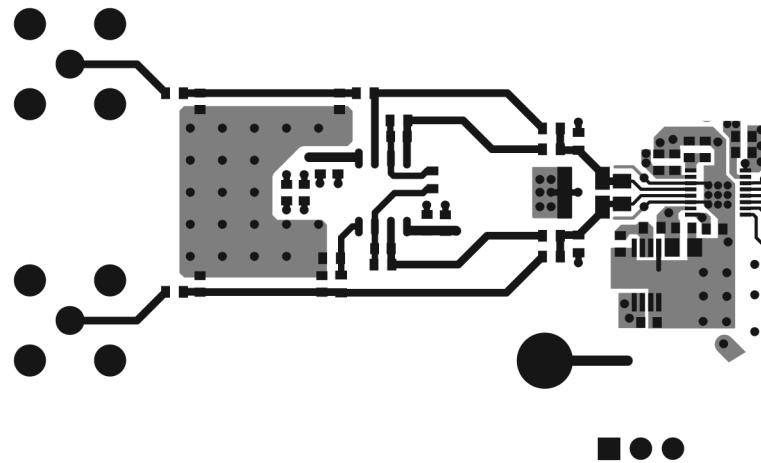
推奨レイアウト

推奨するPCBレイアウトの一例を以下に示します。切れ目のない単一のグランド・プレーンを使用します。電源へのバイパス・コンデンサは電源ピンのできるだけ近くに配置します。A/Dコンバータを低ノイズで動作させるには、これらのバイパス・コンデンサに低インピーダンスの共通帰線を使用することが不可欠です。アナログ入力のトレースはグランドで遮蔽します。詳細については、LTC2326-16用評価キットDC1908を参照してください。

部品面シルクの一部

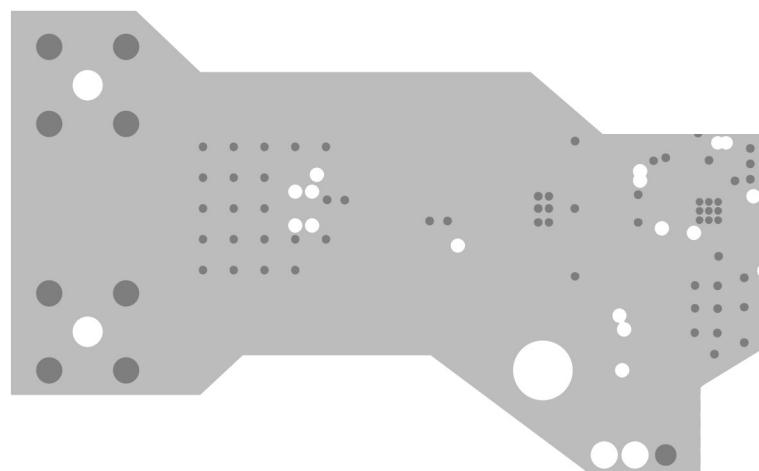


第1層(部品面)の一部

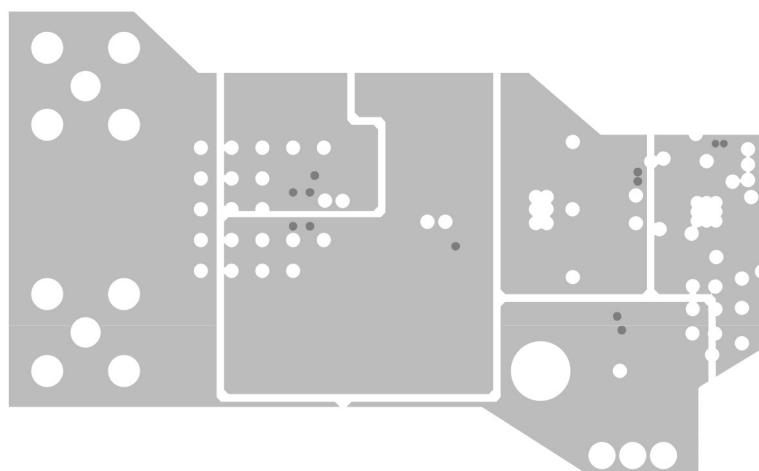


基板のレイアウト

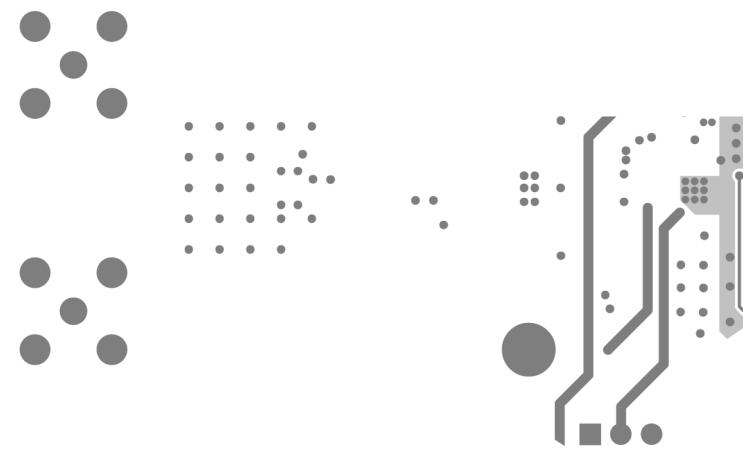
第2層(グランド・プレーン)の一部



第3層(電源プレーン)の一部



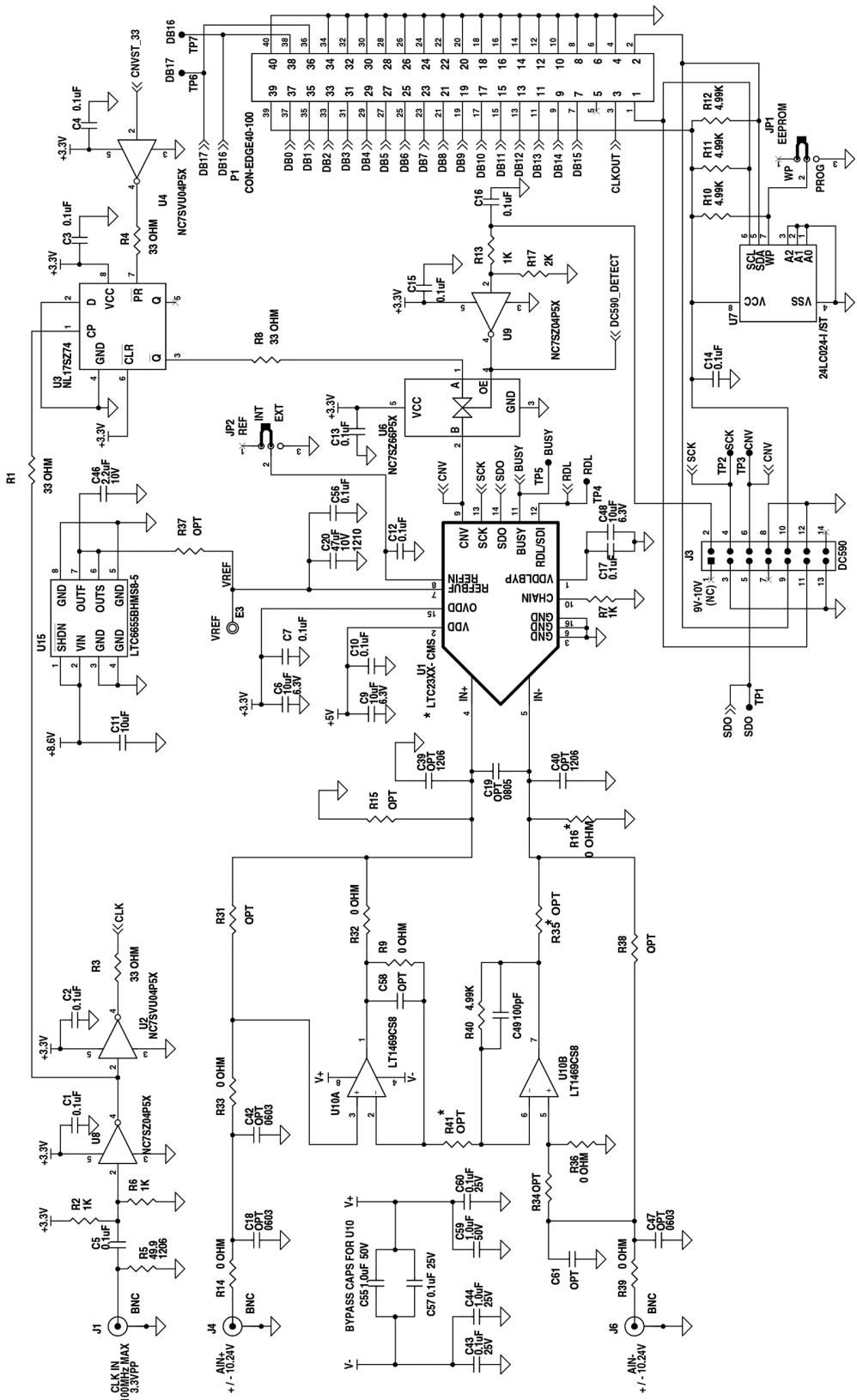
第4層(最下層)の一部



232616f

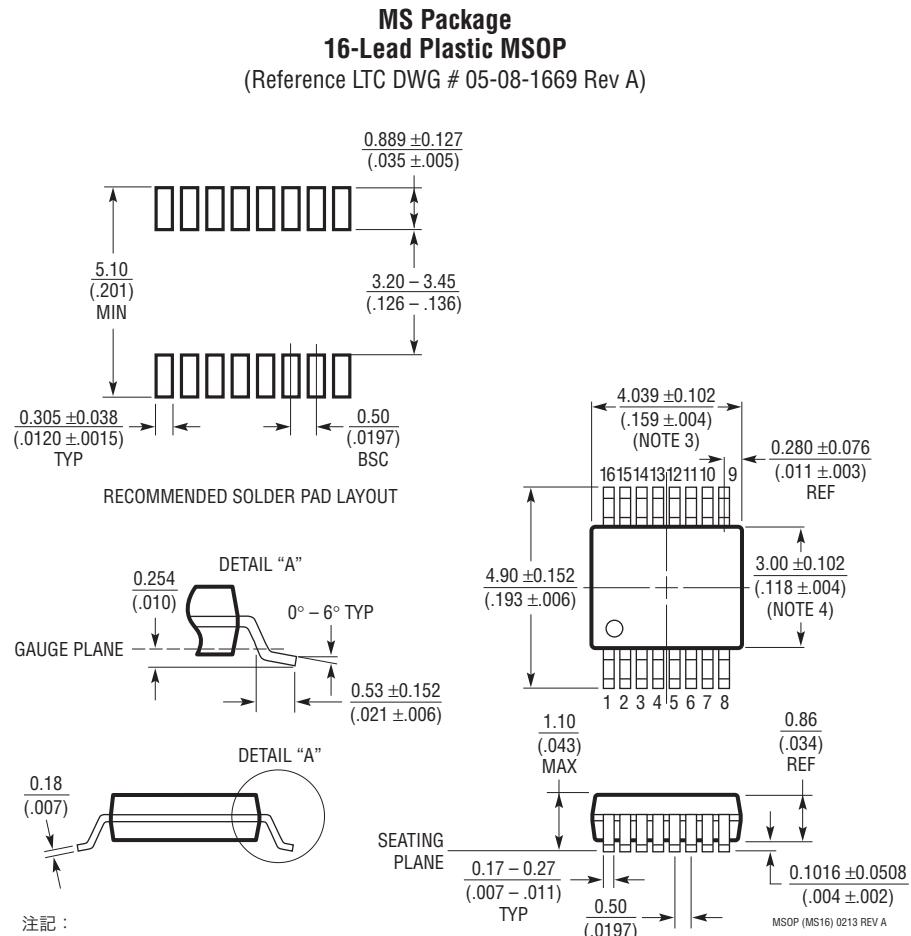
基板のレイアウト

デモボードの回路図(一部)



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。



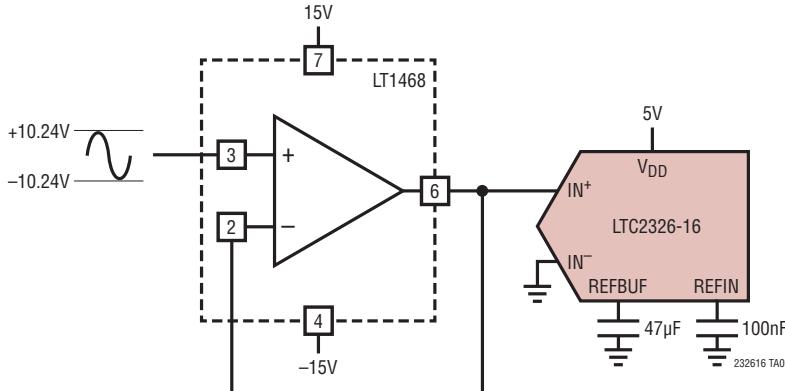
注記：

- 寸法はミリメートル/(インチ)
- 図は実寸とは異なる
- 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm (0.006) を超えないこと
- 寸法には、リード間のバリまたは突出部を含まない。
- リード間のバリまたは突出部は、各サイドで 0.152mm (0.006) を超えないこと
- リードの平坦度(整形後のリードの底面)は最大 0.102mm (0.004) であること

LTC2326-16

標準的応用例

±10.24Vのシングルエンド信号をバッファとしてLTC2326-16に格納するよう構成されたLT1468



関連製品

製品番号	説明	注釈
A/Dコンバータ		
LTC2338-18/LTC2337-18/ LTC2336-18	18ビット、1Msps/500ksps/250kspsシリアル、 低消費電力A/Dコンバータ	5V電源、真の双極性入力範囲:±10.24V、差動入力、SNR:100dB、 MSOP-16パッケージのピン互換ファミリ
LTC2328-18/LTC2327-18/ LTC2326-18	18ビット、1Msps/500ksps/250kspsシリアル、 低消費電力A/Dコンバータ	5V電源、真の双極性入力範囲:±10.24V、疑似差動入力、 SNR:95dB、MSOP-16パッケージのピン互換ファミリ
LTC2378-20/LTC2377-20/ LTC2376-20	20ビット、1Msps/500ksps/250kspsシリアル、 低消費電力A/Dコンバータ	2.5V電源、差動入力、INL:0.5ppm、入力範囲:±5V、DGC、 MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2379-18/LTC2378-18/ LTC2377-18/LTC2376-18	18ビット、1.6Msps/1Msps/500ksps/250ksps シリアル、低消費電力A/Dコンバータ	2.5V電源、差動入力、SNR:101.2dB、入力範囲:±5V、DGC、 MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2380-16/LTC2378-16/ LTC2377-16/LTC2376-16	16ビット、2Msps/1Msps/500ksps/250ksps シリアル、低消費電力A/Dコンバータ	2.5V電源、差動入力、SNR:96.2dB、入力範囲:±5V、DGC、 MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2369-18/LTC2368-18/ LTC2367-18/LTC2364-18	18ビット、1.6Msps/1Msps/500ksps/250ksps シリアル、低消費電力A/Dコンバータ	2.5V電源、疑似差動ユニポーラ入力、SNR:96.5dB、 入力範囲:0V～5V、MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2370-16/LTC2368-16/ LTC2367-16/LTC2364-16	16ビット、2Msps/1Msps/500ksps/250ksps シリアル、低消費電力A/Dコンバータ	2.5V電源、疑似差動ユニポーラ入力、SNR:94dB、 入力範囲:0V～5V、MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2389-18/LTC2389-16	18/16ビット、2.5Mspsパラレル/ シリアルA/Dコンバータ	5V電源、ピンで設定可能な入力範囲、SNR:99.8dB/96dB、パラレル またはシリアルI/O、7mm×7mm LQFP-48およびQFN-48パッケージ
D/Aコンバータ		
LTC2756/LTC2757	18ビット、シングル・シリアル/パラレル SoftSpan™電流出力D/Aコンバータ	INL/DNL:±1LSB、ソフトウェアで選択可能な範囲、 SSOP-28/7mm×7mm LQFP-48パッケージ
LTC2641	16ビット/14ビット/12ビット、 シングル・シリアル電圧出力D/Aコンバータ	INL/DNL:±1LSB、MSOP-8パッケージ、0V～5V出力
LTC2630	12ビット/10ビット/8ビット、 シングル電圧出力D/Aコンバータ	INL:±1LSB(12ビット)、内部リファレンス、SC70 6ピン・パッケージ
リファレンス		
LTC6655	高精度、低ドリフト、低ノイズのバッファ付き リファレンス	5V/2.5V/2.048V/1.2V、2ppm/°C、ピーク・トゥ・ピーク・ノイズ: 0.25ppm、MSOP-8パッケージ
LTC6652	高精度、低ドリフト、低ノイズのバッファ付き リファレンス	5V/2.5V/2.048V/1.2V、5ppm/°C、ピーク・トゥ・ピーク・ノイズ: 2.1ppm、MSOP-8パッケージ
アンプ		
LT1468/LT1469	シングル/デュアル90MHz、22V/μs、 16ビット高精度オペアンプ	低入力オフセット電圧:75μV/125μV

232616f

24

リニアテクノロジー株式会社

〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F
TEL 03-5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp/LTC2326-16

LT0514 • PRINTED IN JAPAN

LINEAR
TECHNOLOGY

© LINEAR TECHNOLOGY CORPORATION 2014