

TSOT に収容した 12ビット、500ksps シリアル・サンプリング A/D コンバータ

特長

- スループット・レート: 500ksps
- サイクル待ち時間なし
- 欠落コードのない 12ビットを保証
- 3V または 5V 単電源
- 低ノイズ: SNR: 73dB
- 低消費電力: 500ksps および 3V 電源で 8mW
- 2.048V または 4.096V の低ドリフト (最大 20ppm/°C) 内部リファレンス
- 標準の電源電流が 1μA 未満のスリープ・モード
- 1 回の変換サイクルより短い時間で迅速に起動する ナップ・モード
- 1.8V ~ 5V の独立したデジタル I/O 電源
- SPI 互換の高速シリアル I/O
- -40°C ~ 125°C での動作を保証
- 8ピン TSOT-23 パッケージ

アプリケーション

- 通信システム
- 高速データ収集
- ハンドヘルド端末のインタフェース
- 医療用画像処理
- 無停電電源
- バッテリ駆動システム
- 自動車

LT, LT, LTC, LTM, Linear Technology および Linear のロゴは、リニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

概要

LTC[®]2312-12 は、12ビット、500ksps シリアル・サンプリング A/D コンバータで、3V または 5V 単電源から流れる電流はわずか 3mA です。LTC2312-12 は低ドリフトのリファレンスおよびリファレンス・バッファを内蔵しており、低コスト、高性能 (最大 20ppm/°C)、省スペースのソリューションを実現します。LTC2312-12 は、SINAD が 72.7dB で THD が -84dB という優れた AC 性能を実現しつつ、500ksps でサンプリングを行います。LTC2312-12 はサンプル・レートと消費電力の比がきわめて高いので、小型、低消費電力、高速のシステムに最適です。このデバイスは変換後に自動的にナップ・モードになるので、サンプリング・レートが低いときは電源電流が減少します。

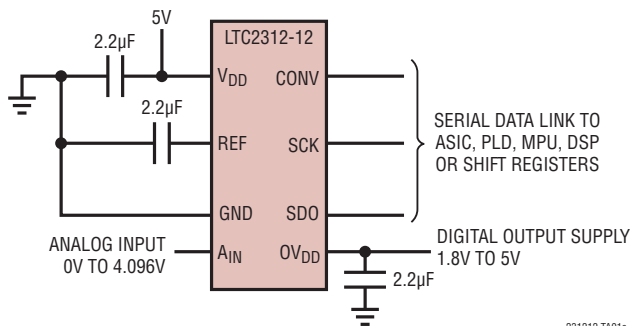
LTC2312-12 は、1.8V、2.5V、3V、および 5V のロジックをサポートする SPI 互換の高速シリアル・インタフェースを内蔵しています。LTC2312-12 はスループットが 500ksps と高速でサイクル待ち時間がないので、多種多様な高速アプリケーションに最適です。

14ビット/12ビット、ピン互換 SAR ADC ファミリー一覧

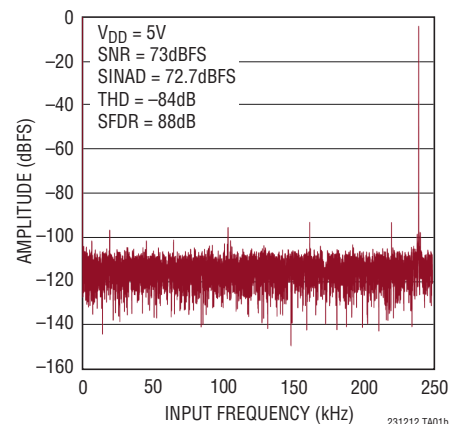
	500ksps	2.5Msps	4.5Msps	5Msps
14-Bit	LTC2312-14	LTC2313-14	LTC2314-14	
12-Bit	LTC2312-12	LTC2313-12		LTC2315-12
Power 3V/5V	9mW/15mW	14mW/25mW	18mW/31mW	19mW/32mW

標準的応用例

5V 電源、内部リファレンス、500ksps、12ビット・サンプリング A/D コンバータ



16k ポイントの FFT ($f_s = 500\text{ksps}$, $f_{IN} = 259\text{kHz}$)

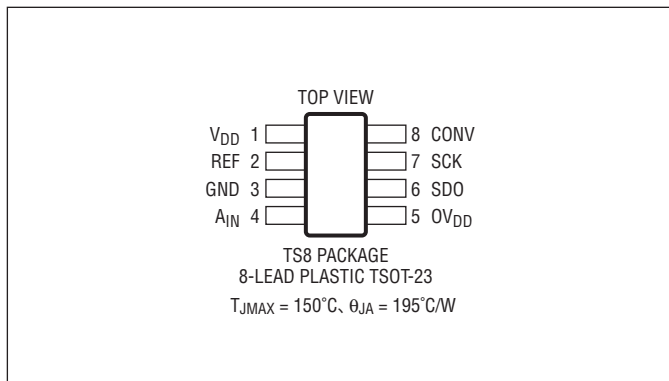


LTC2312-12

絶対最大定格 (Note 1, 2)

電源電圧 (V_{DD} , OV_{DD})	6V
リファレンス (REF) およびアナログ入力 (A_{IN}) 電圧 (Note 3)	(-0.3V) ~ ($V_{DD} + 0.3V$)
デジタル入力電圧 (Note 3)	(-0.3V) ~ ($OV_{DD} + 0.3V$)
デジタル出力電圧	(-0.3V) ~ ($OV_{DD} + 0.3V$)
電力損失	100mW
動作温度範囲	
LTC2312C	0°C ~ 70°C
LTC2312I	-40°C ~ 85°C
LTC2312H	-40°C ~ 125°C
保存温度範囲	-65°C ~ 150°C
リード温度範囲 (半田付け, 10秒)	300°C

ピン配置



発注情報

無鉛仕上げ

テープアンドリール(ミニ)	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC2312CTS8-12#TRMPBF	LTC2312CTS8-12#TRPBF	LTFZM	8-Lead Plastic TSOT-23	0°C to 70°C
LTC2312ITS8-12#TRMPBF	LTC2312ITS8-12#TRPBF	LTFZM	8-Lead Plastic TSOT-23	-40°C to 85°C
LTC2312HTS8-12#TRMPBF	LTC2312HTS8-12#TRPBF	LTFZM	8-Lead Plastic TSOT-23	-40°C to 125°C

TRM = 500個。* 温度グレードは出荷時のコンテナのラベルで識別されます。

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{AIN}	Absolute Input Range		-0.05		$V_{DD} + 0.05$	V
V_{IN}	Input Voltage Range	(Note 11)	0		V_{REF}	V
I_{IN}	Analog Input DC Leakage Current		-1		1	μA
C_{IN}	Analog Input Capacitance	Sample Mode Hold Mode		13 3		pF pF

コンバータ特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	Resolution		12			Bits
	No Missing Codes		12			Bits
	Transition Noise	(Note 6)		0.33		LSB_{RMS}
INL	Integral Linearity Error	$V_{DD} = 5\text{V}$ (Note 5) $V_{DD} = 3\text{V}$ (Note 5)	-1.25 -1.5	± 0.3 ± 0.4	1.25 1.5	LSB LSB
DNL	Differential Linearity Error	$V_{DD} = 5\text{V}$ $V_{DD} = 3\text{V}$	-0.99 -0.99	± 0.2 ± 0.25	0.99 0.99	LSB LSB
	Offset Error	$V_{DD} = 5\text{V}$ $V_{DD} = 3\text{V}$	-4 -7	± 0.5 ± 1	4 7	LSB LSB
	Full-Scale Error	$V_{DD} = 5\text{V}$ $V_{DD} = 3\text{V}$	-8 -12	± 1 ± 2	8 12	LSB LSB
	Total Unadjusted Error	$V_{DD} = 5\text{V}$ $V_{DD} = 3\text{V}$	-9 -14	± 2 ± 3	9 14	LSB LSB

ダイナミック精度 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ 、 $A_{IN} = -1\text{dBFS}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SINAD	Signal-to-(Noise + Distortion) Ratio	$f_{IN} = 20\text{kHz}$, $V_{DD} = 5\text{V}$ $f_{IN} = 20\text{kHz}$, $V_{DD} = 3\text{V}$	70 67	72.7 70.3		dB dB
SNR	Signal-to-Noise Ratio	$f_{IN} = 20\text{kHz}$, $V_{DD} = 5\text{V}$ $f_{IN} = 20\text{kHz}$, $V_{DD} = 3\text{V}$	70.5 67.5	73 70.6		dB dB
THD	Total Harmonic Distortion First 5 Harmonics	$f_{IN} = 20\text{kHz}$, $V_{DD} = 5\text{V}$ $f_{IN} = 20\text{kHz}$, $V_{DD} = 3\text{V}$		-84 -84	-76 -75	dB dB
SFDR	Spurious Free Dynamic Range	$f_{IN} = 20\text{kHz}$, $V_{DD} = 5\text{V}$ $f_{IN} = 20\text{kHz}$, $V_{DD} = 3\text{V}$	78 76	87 87		dB dB
IMD	Intermodulation Distortion 2nd Order Terms 3rd Order Terms	$f_{IN1} = 53\text{kHz}$, $f_{IN2} = 58\text{kHz}$, A_{IN1} , $A_{IN2} = -7\text{dBFS}$		-80 -92		dBc dBc
	Full Power Bandwidth	At 3dB At 0.1dB		130 20		MHz MHz
	-3dB Input Linear Bandwidth	$\text{SINAD} \geq 68\text{dB}$		5		MHz
t_{AP}	Aperture Delay			1		ns
t_{JITTER}	Aperture Jitter			10		psRMS

LTC2312-12

リファレンス入力/出力 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V _{REF}	V _{REF} Output Voltage	$2.7\text{V} \leq V_{DD} \leq 3.6\text{V}$	● 2.040	2.048	2.056	V
		$4.75 \leq V_{DD} \leq 5.25\text{V}$	● 4.080	4.096	4.112	V
	V _{REF} Temperature Coefficient			7	20	ppm/°C
	V _{REF} Output Resistance	Normal Operation, I _{LOAD} = 0mA to 5mA Overdrive Condition (V _{REFIN} ≥ V _{REFOUT} + 50mV)		1 52		Ω kΩ
	V _{REF} Line Regulation	$2.7\text{V} \leq V_{DD} \leq 3.6\text{V}$ $4.75 \leq V_{DD} \leq 5.25\text{V}$		0.4 0.2		mV/V mV/V
	V _{REF} 2.048V/4.096V Supply Threshold			4.15		V
	V _{REF} 2.048V/4.096V Supply Threshold Hysteresis			150		mV
	V _{REF} Input Voltage Range (External Reference Input)	$2.7\text{V} \leq V_{DD} \leq 3.6\text{V}$	● V _{REF} + 50mV		V _{DD}	V
		$4.75 \leq V_{DD} \leq 5.25\text{V}$	● V _{REF} + 50mV		4.3	V

デジタル入力とデジタル出力 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V _{IH}	High Level Input Voltage		● $0.8 \cdot OV_{DD}$			V
V _{IL}	Low Level Input Voltage				● $0.2 \cdot OV_{DD}$	V
I _{IN}	Digital Input Current	V _{IN} = 0V to OV _{DD}	● -10		10	μA
C _{IN}	Digital Input Capacitance			5		pF
V _{OH}	High Level Output Voltage	I _O = -500μA (Source)	● $OV_{DD} - 0.2$			V
V _{OL}	Low Level Output Voltage	I _O = 500μA (Sink)	●		0.2	V
I _{OZ}	Hi-Z Output Leakage Current	V _{OUT} = 0V to OV _{DD} , CONV = High	● -10		10	μA
C _{OZ}	Hi-Z Output Capacitance	CONV = High		4		pF
I _{SOURCE}	Output Source Current	V _{OUT} = 0V, OV _{DD} = 1.8V		-20		mA
I _{SINK}	Output Sink Current	V _{OUT} = OV _{DD} = 1.8V		20		mA

電源要件 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V _{DD}	Supply Voltage 3V Operational Range 5V Operational Range		● 2.7	3	3.6	V
			● 4.75	5	5.25	V
OV _{DD}	Digital Output Supply Voltage		● 1.71		5.25	V
I _{TOTAL} = I _{VDD} + I _{OVDD}	Supply Current, Static Mode Operational Mode Nap Mode Sleep Mode	CONV = 0V, SCK = 0V	●	3.4	4.3	mA
			●	3	4	mA
			●	2		mA
			●	0.2	5	μA
P _D	Power Dissipation, Static Mode Operational Mode Nap Mode Sleep Mode	CONV = 0V, SCK = 0V	●	17	21.5	mW
			●	15	20	mW
			●	10		mW
			●	1	25	μW

231212f

A/Dコンバータのタイミング特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Notes 4)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$f_{\text{SAMPLE(MAX)}}$	Maximum Sampling Frequency	(Notes 7, 8)			500	kHz
f_{SCK}	Shift Clock Frequency	(Notes 7, 8)			20	MHz
t_{SCK}	Shift Clock Period		50			ns
$t_{\text{THROUGHPUT}}$	Minimum Throughput Time, $t_{\text{ACQ}} + t_{\text{CONV}}$				2000	ns
t_{CONV}	Conversion Time		1400			ns
t_{ACQ}	Acquisition Time		600			ns
t_1	Minimum CONV Pulse Width	(Note 7), Valid for Nap and Sleep Modes Only	10			ns
t_2	SCK \uparrow Setup Time After CONV \downarrow	(Note 7), Valid for Nap and Sleep Modes Only	10			ns
t_3	SDO Enable Time After CONV \downarrow	(Notes 7, 8)			10	ns
t_4	SDO Data Valid Access Time after SCK \downarrow	(Notes 7, 8, 9)			11	ns
t_5	SCK Low Time		10			ns
t_6	SCK High Time		10			ns
t_7	SDO Data Valid Hold Time After SCK \downarrow	(Notes 7, 8, 9)	1			ns
t_8	SDO into Hi-Z State Time After CONV \uparrow	(Notes 7, 8, 10)	3		10	ns
t_9	CONV \uparrow Quiet Time After 12th SCK \downarrow	(Note 7)	15			ns
$t_{\text{WAKE_NAP}}$	Power-Up Time from Nap Mode	See Nap Mode Section		50		ns
$t_{\text{WAKE_SLEEP}}$	Power-Up Time from Sleep Mode	See Sleep Mode Section		1.1		ms

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: 全ての電圧値はグラウンドを基準にしている。

Note 3: これらのピンの電圧をグラウンドより低くするか、 V_{DD} (A_{IN} , REF) ピンまたは $0V_{\text{DD}}$ (SCK, CONV, SDO) ピンの電圧より高くすると、内部のダイオードによってクランプされる。この製品は、これらのピンの電圧がグラウンドより低くなるか、 V_{DD} ピンまたは $0V_{\text{DD}}$ ピンの電圧より高くなった場合でも、ラッチアップを生じることなく最大100mAの入力電流を処理することができる。

Note 4: 注記がない限り、 $V_{\text{DD}} = 5V$ 、 $0V_{\text{DD}} = 2.5V$ 、 $f_{\text{SMPL}} = 500\text{kHz}$ 、 $f_{\text{SCK}} = 20\text{MHz}$ 、 $A_{\text{IN}} = -1\text{dBFS}$ および内部リファレンス。

Note 5: 積分非直線性は、実際の伝達曲線のエンドポイントを通る直線からのコードの偏差として定義されている。偏差は量子化幅の中心から測定される。

Note 6: コード遷移での標準的なRMSノイズ。

Note 7: パラメータは $0V_{\text{DD}} = 2.5V$ でテストされ、保証される。全ての入力信号は、 $t_r = t_f = 1\text{ns}$ ($0V_{\text{DD}}$ の10%~90%)として指定され、その時間は $0V_{\text{DD}}/2$ の電圧レベルから測定される。

Note 8: 既定された全てのタイミング仕様では、10pFの容量負荷が使用されている。負荷容量がこの値よりも大きい場合、デジタル・バッファが必要になる。

Note 9: V_{OH} または V_{OL} の電圧を超えて出力するために必要な時間。

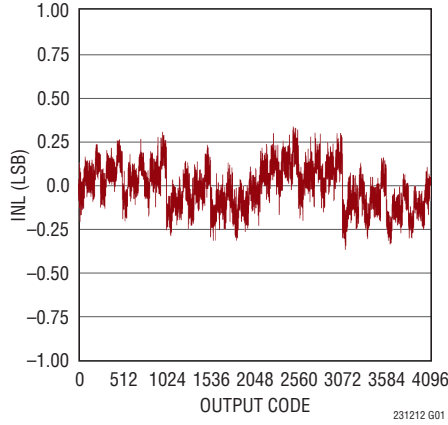
Note 10: 設計によって保証されているが、テストされない。

Note 11: 推奨動作条件。

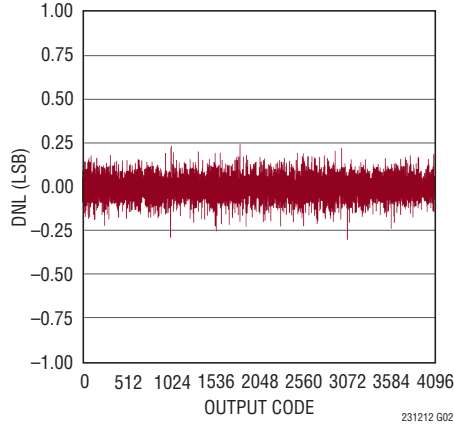
LTC2312-12

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $0V_{DD} = 2.5\text{V}$ 、 $f_{\text{SAMPL}} = 500\text{ksps}$ 。

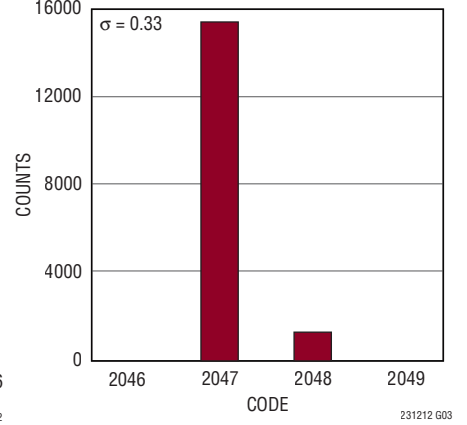
積分非直線性と出力コード



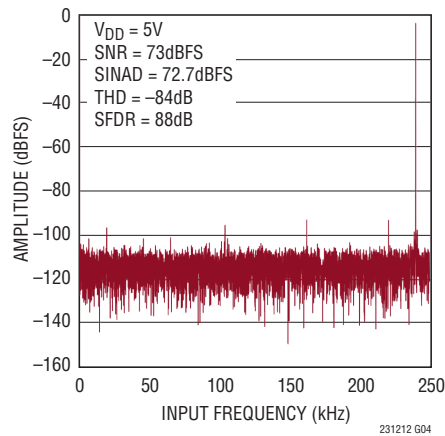
微分非直線性と出力コード



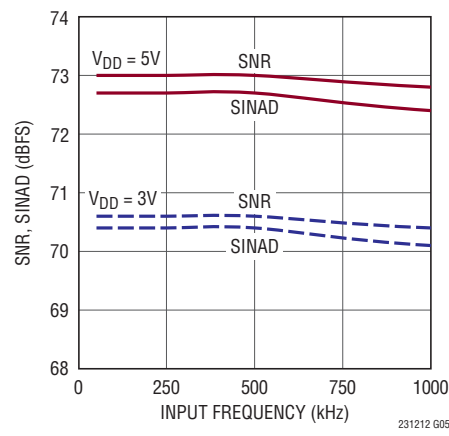
ミッドスケール付近の DC ヒストグラム (コード 2048)



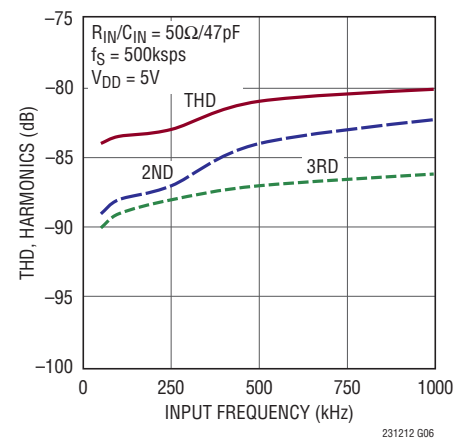
16k ポイントの FFT ($f_s = 500\text{ksps}$, $f_{\text{IN}} = 259\text{kHz}$)



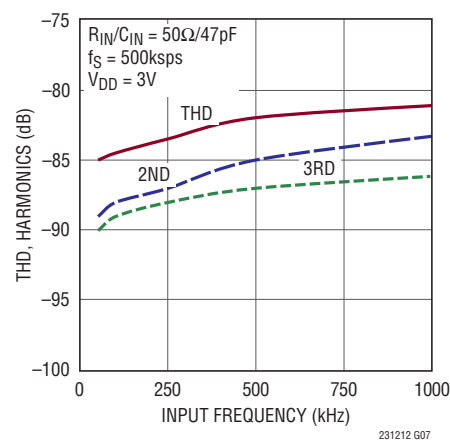
SNR, SINAD と入力周波数 (50kHz ~ 1MHz)



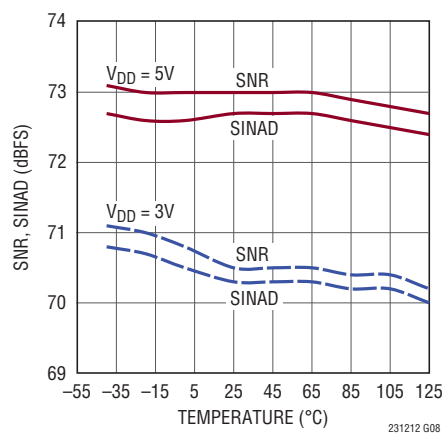
THD および高調波と入力周波数 (50kHz ~ 1MHz)



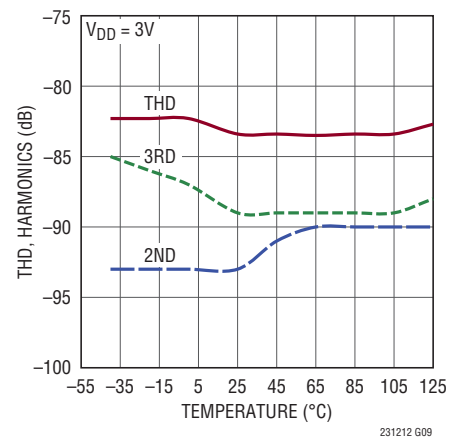
THD および高調波と入力周波数 (50kHz ~ 1MHz)



SNR および SINAD と温度 ($f_{\text{IN}} = 259\text{kHz}$)



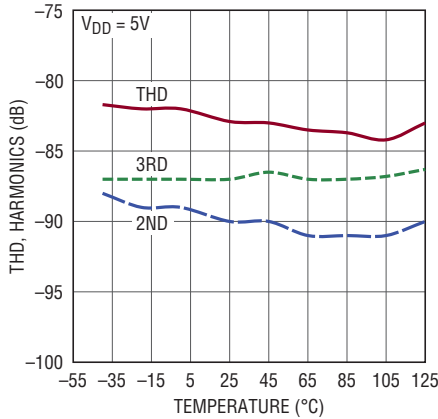
THD および高調波と温度 ($f_{\text{IN}} = 259\text{kHz}$)



231212f

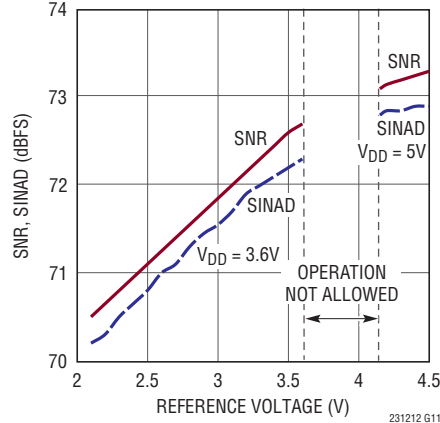
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $f_{\text{SAMPL}} = 500\text{ksps}$ 。

THD、高調波と温度 ($f_{\text{IN}} = 259\text{kHz}$)



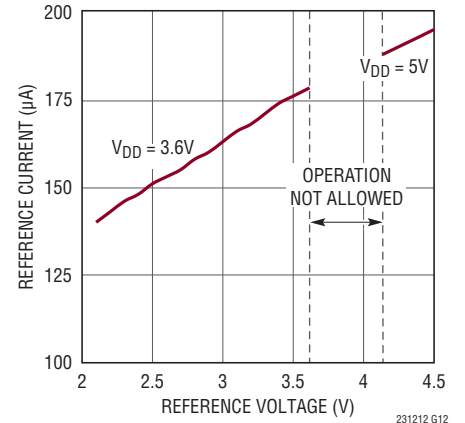
231212 G10

SNRおよびSINADと
リファレンス電圧 ($f_{\text{IN}} = 259\text{kHz}$)



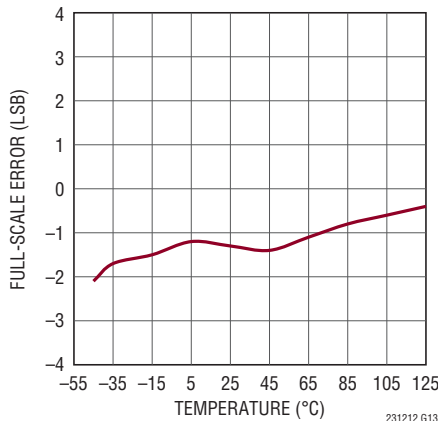
231212 G11

リファレンス電流と
リファレンス電圧



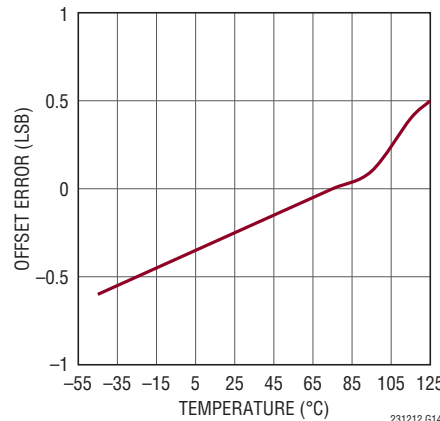
231212 G12

フルスケール誤差と温度



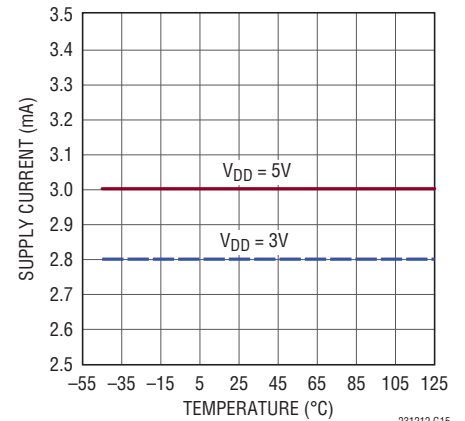
231212 G13

オフセット誤差と温度



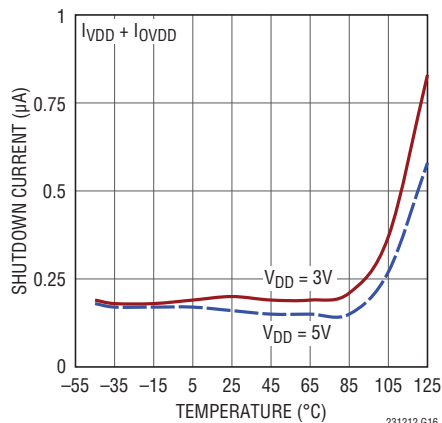
231212 G14

電源電流と温度



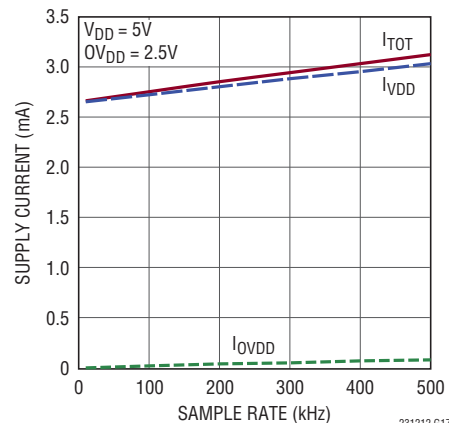
231212 G15

シャットダウン電流と温度



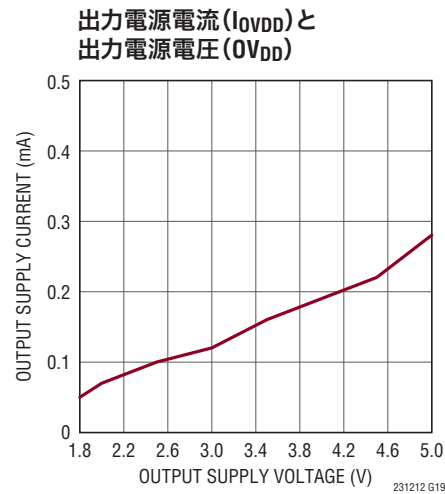
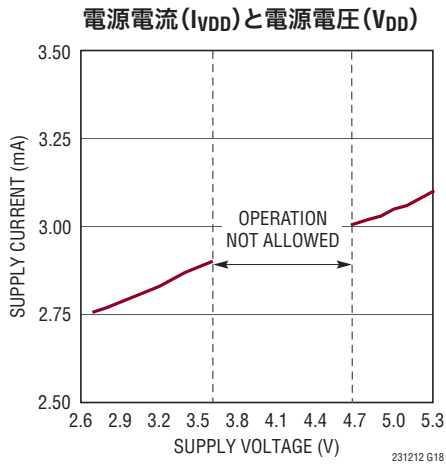
231212 G16

電源電流とサンプル・レート



231212 G17

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $OV_{DD} = 2.5\text{V}$ 、 $f_{\text{SMPL}} = 500\text{ksps}$ 。



ピン機能

V_{DD} (ピン1) : 電源。 V_{DD} の範囲は、2.7V～3.6Vおよび4.75V～5.25Vです。2.2 μF のセラミック・チップ・コンデンサを使用して、 V_{DD} をGNDにバイパスします。

REF (ピン2) : リファレンス入力/出力。REFピンの電圧によって、A/Dコンバータの入力範囲 ($0\text{V} \sim V_{\text{REF}}$)が定義されます。デフォルトのREFは出力ピンであり、 V_{DD} に応じて2.048Vまたは4.096Vのリファレンス電圧 V_{REF} を発生します(表2参照)。2.2 μF 、低ESRの高品質セラミック・チップ・コンデンサを使用してGNDにバイパスします。内部リファレンス電圧出力よりも50mV以上高い電圧を使用して、REFピンをオーバードライブできます。

GND (ピン3) : グランド。GNDピンは、切れ目のないグランド・プレーンに直接接続する必要があります。

A_{IN} (ピン4) : アナログ入力。 A_{IN} は、GNDを基準にして $0\text{V} \sim V_{\text{REF}}$ の範囲を持つシングルエンド入力です。

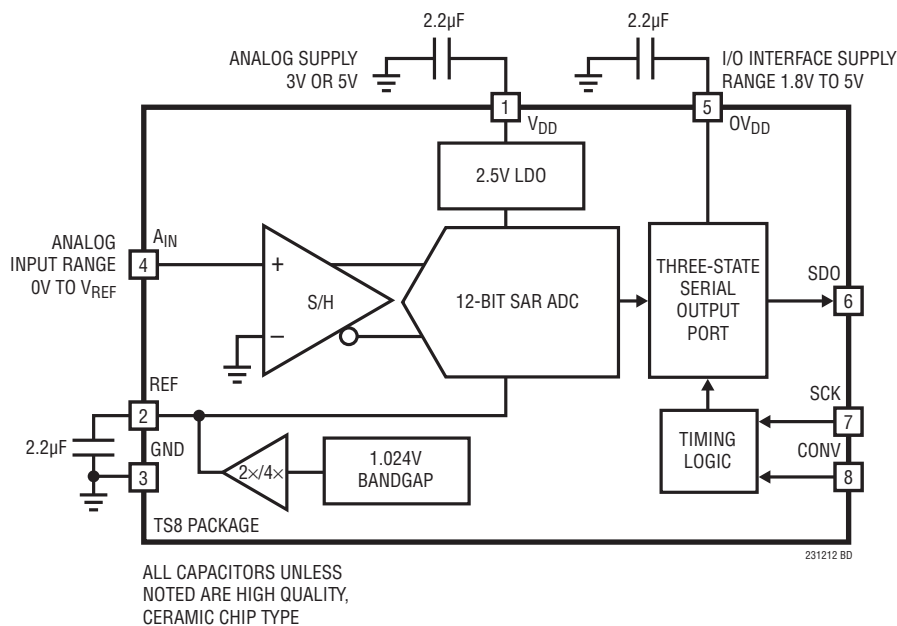
OV_{DD} (ピン5) : 入力/出力インタフェースのデジタル電源。 OV_{DD} の範囲は1.71V～5.25Vです。この電源の公称値は、ホストのインタフェースと同じ電源電圧に設定されます(1.8V、2.5V、3.3V、または5V)。2.2 μF のセラミック・チップ・コンデンサを使用してGNDにバイパスします。

SDO (ピン6) : シリアル・データ出力。A/D変換結果は、MSBから始まってLSBで終わるシリアル・データ・ストリームとして、SDOにシフト出力されます。このデータ・ストリームは、12ビットの変換データと後続ゼロ列で構成されます。サイクル待ち時間はありません。ロジック・レベルは OV_{DD} によって決まります。

SCK (ピン7) : シリアル・データ・クロック入力。SCKシリアル・クロックは、シリアル・データ伝送を同期します。SCKの立ち下がりエッジで、SDOデータが遷移します。ロジック・レベルは OV_{DD} によって決まります。

CONV (ピン8) : 変換入力。このアクティブ“H”信号の立ち上がりエッジで変換が開始されます。変換のタイミングは、内部発振器を介して調整されます。変換処理後、デバイスは消費電力を自動的に低下させます。CONVがロジック“H”のとき、SDOピンは高インピーダンスになります。CONVを“L”にすると、SDOピンがイネーブルされ、MSBが出力されます。変換データの後続のビットは、SCKの立ち下がりエッジでシリアルに読み出されます。また、CONVをロジック“L”にすると、サンプル・ホールドがサンプル・モードに遷移します。ロジック・レベルは OV_{DD} によって決まります。

ブロック図



タイミング図

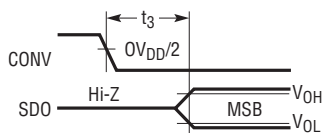


図 1. CONV が“L”になると SDO はイネーブル状態

231312 TD01

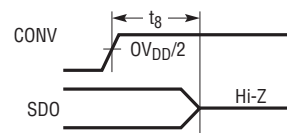


図 2. CONV が“H”になると SDO は Hi-Z 状態

231312 TD02

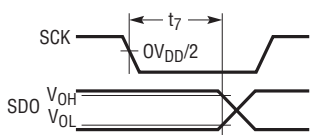


図 3. SCK が“L”になると SDO はデータ有効ホールド状態

231312 TD03

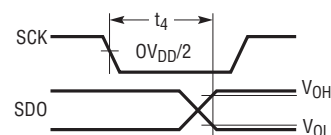


図 4. SCK が“L”になると SDO はデータ有効アクセス状態

231212 TD04

アプリケーション情報

概要

LTC2312-12は、低ノイズの高速12ビット逐次比較レジスタ(SAR) A/Dコンバータです。LTC2312-12は、3Vまたは5Vの単電源で動作し、低ドリフト(最大20ppm/°C)の内部のリファレンスとリファレンス・バッファを提供します。内部リファレンス・バッファは、低い電源電圧範囲(2.7V~3.6V)で2.048Vのスパンに自動的に設定され、高い電源電圧範囲(4.75V~5.25V)で4.096Vのスパンに設定されます。LTC2312-12は、500kspsのレートでサンプリングを行い、20MHzのシリアル・データ読み取りクロックをサポートします。LTC2312-12は、5V電源、500kspsまでの変換レートでわずか15mWの消費電力でありながら、優れたダイナミック性能(72.7dB SINAD、-84dB THD)を実現しています。LTC2312-12は、サイクル待ち時間なしで、SDOピンに変換データを出力します。SDOピンの出力ロジック・レベルは、広い電源電圧範囲(1.71V~5.25V)を持つ専用のOV_{DD}電源ピンから供給されます。これによって、LTC2312-12は、1.8V、2.5V、3V、または5Vのシステムと通信できます。LTC2312-12は、変換処理後に自動的にナップ・モードに遷移し、電力を節減します。また、シリアル・インタフェース制御によるスリープ・パワーダウン・モードも備えており、長時間非アクティブになる場合の電力損失が軽減されます。

シリアル・インタフェース

LTC2312-12は、マイクロコントローラ、DSP、その他の外部回路と3線式インタフェースを介して通信します。CONVの立ち上がりエッジにより、内部発振器を介してタイミング調整される変換処理が開始されます。変換処理後、図7に示すようにデバイスが自動的に切り替わり、電力を節減します。この機能により、LTC2312-12が低サンプリング・レートで動作する場合の電力が大幅に節減されます。図5と図6に示すように、t_{CONV}の間はSCKを静的な“L”または“H”状態に保持することを推奨します。ただし、CONVは最小変換時間(t_{CONV})の間、“H”に保持する必要があることに注意してください。CONVの立ち上がりエッジで、SDOがイネーブルされ、MSBを出力します。図5および図6に示すように、その後のSCKの立ち上がりエッジごとに、残りのデータがクロック出力されます。データは、MSBを先頭とし、LSBを末尾として、シリアルに出力されます。その後、SCKの立下りエッジがさらに入力された場合、続けてゼロが出力されます。

シリアル・データ出力(SDO)

SDO出力は、CONVが“H”である間、常に強制的に高インピーダンス状態になります。CONVの立ち上がりエッジでは、SDOがイネーブルされるとともに、サンプル・ホールドがサンプル・モードになります。A/D変換の結果は、MSBを先頭としたシリアル・データ・ストリームとしてSDOピンからシフト出力されます。MSBは、CONVの立ち上がりエッジでSDOに出力されます。遅延t₃は、MSBのデータ有効アクセス時間です。変換データのその後の11ビットは、SCKの立ち上がりエッジでSDOにシフト出力されます。遅延t₄は、SCKの立ち上がりエッジでシフト出力された出力データのデータ有効アクセス時間です。データ待ち時間はありません。LSBが出力された後もSCKの立ち上がりエッジが続く場合、SDOピンには0が無制限に出力されます。

SDOピンの出力振幅は、V_{DD}ピンの電圧とは独立してOV_{DD}ピンの電圧によって制御され、1.71V~5.25Vの広い動作範囲をサポートします。

電力に関する検討事項

LTC2312-12は、2つの電源ピンを備えています。1つは、アナログ電源(V_{DD})、もう1つは、デジタル入力/出力インタフェースの電源(OV_{DD})です。柔軟なOV_{DD}電源により、LTC2312-12は、2.5Vや3.3Vのシステムなど、1.8V~5Vで動作する任意のデジタル・ロジックと通信することができます。

ナップ/スリープ・モードへの移行

CONVのパルスが2回発生し、SCKが静的に保たれていると、LTC2312-12はナップ・モードに移行します。CONVのパルスが4回発生し、SCKが静的に保たれていると、LTC2312-12はスリープ・モードに移行します。スリープ・モードでは、内部のバンドギャップとリファレンス・バッファを含め、全てのバイアス回路がシャットダウンし、漏れ電流(標準で0.2μA)のみが残ります。リファレンス・バッファが大容量コンデンサ(2.2μF)を使用して外部でバイパスされるため、LTC2312-12は、正確な変換を実行できるようになるまでに、この容量を再充電するための長い待機時間(1.1ms)を必要とします。対照的にナップ・モードでは、内部のバンドギャップやリファレンス・バッファがパワーダウンしません。これによって、高速な起動と1変換クロック・サイクル以内での正確な変換を可能にします。ナップ・モードにおける電源電流は公称2mAです。

アプリケーション情報

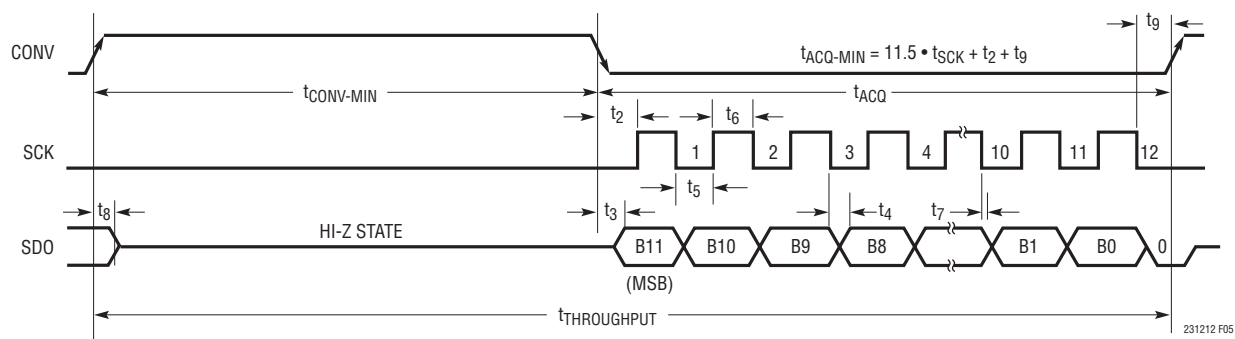


図5.LTC2312-12のシリアル・インタフェースのタイミング図(t_{CONV} の間、SCKは“L”)

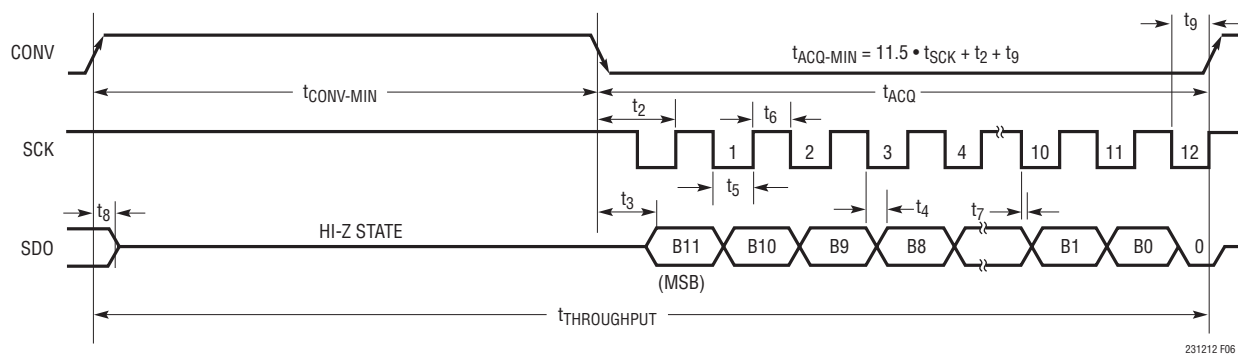


図6.LTC2312-12のシリアル・インタフェースのタイミング図(t_{CONV} の間、SCKは“H”)

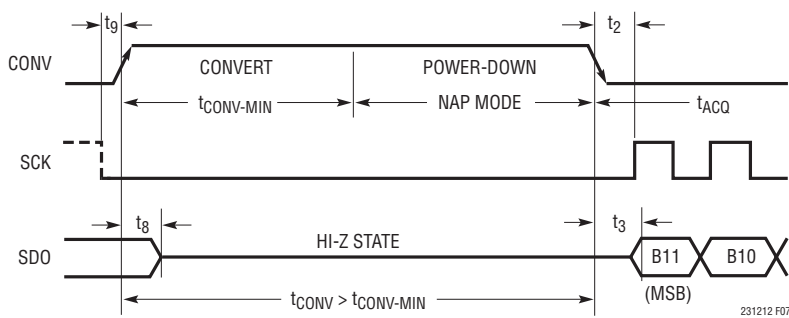


図7.LTC2312-12の変換直後のナップ・モードによる電力低減($t_{CONV} > t_{CONV-MIN}$)

アプリケーション情報

ナップ/スリープ・モードの終了

LTC2312-12をナップ・モードまたはスリープ・モードから起動するには、図8と図9に示すように、SCKのパルスが1回発生する必要があります。ナップ・モードからの起動後は、図8に示すように、即座に変換を開始できます。スリープ・モードからの起動後は、図9に示すように、リファレンス電圧が回復できる時間が必要になります。C_{REF}が推奨値の2.2μFである場合、変換を開始するまでに必要な待機時間は、1.1msです。

電源シーケンシング

LTC2312-12には電源シーケンシングに関する特別な要件はありません。「絶対最大定格」のセクションに記載されている最大電圧の関係を遵守するよう注意する必要があります。

シングルエンド・アナログ入力駆動

LTC2312-12のアナログ入力は、容易に駆動できます。この入力に流れるのは、CONVの立ち下がりエッジの後にサンプル・ホールド・コンデンサを充電する間の、1つの小さな電流スパイクのみです。変換時にアナログ入力に流れるのはわずかな漏れ電流だけです。駆動回路のソース・インピーダンスが低い場合、LTC2312-12の入力を直接駆動できます。ソース・インピーダンスが増えるに従って、収集時間が増加します。ソース・インピーダンスが高い場合に収集時間を最小にするには、バッファ・アンプを使用する必要があります。主な要件は、小さい電流スパイクの発生後、アナログ入力を駆動するアンプ

が安定してから、次の変換を開始する必要があるということです。最大スループット・レートで最高の性能を得るには、セトリング時間がt_{ACQ-MIN} (600ns)よりも短くなる必要があります。入力アンプを選択するときに、アンプに起因するノイズと高調波歪みの量にも注意してください。

入力アンプの選択

いくつかの要件を考慮するだけで、入力アンプを簡単に選択できます。まず、アンプによってサンプリング・コンデンサの充電から発生する電圧スパイクの大きさを制限するために、閉ループ帯域幅周波数で低い出力インピーダンス(<50Ω)を持つアンプを選択します。例えば、50MHzのユニティゲイン帯域幅を持つアンプを、利得を1にして使用する場合、50MHzでの出力インピーダンスを50Ωよりも小さくする必要があります。次の要件は、スループット・レートを最大にして小信号の十分なセトリングを確保するために、閉ループ帯域幅を、50MHzよりも大きくする必要があります。より低速のオペアンプを使用すれば、変換の間の時間を増やすことによって、より長いセトリング時間を実現できます。LTC2312-12を駆動するオペアンプの最良の選択は、アプリケーションによって変わります。通常、アプリケーションは、次の2つに分類されます。それらは、ダイナミック仕様が最も重要になるACアプリケーションと、DC精度とセトリング時間が最も重要になる時間領域アプリケーションです。LTC2312-12の駆動に適したオペアンプを、以下にまとめます。(詳細については、リニアテクノロジーのWebサイトwww.linear-tech.co.jpを御覧ください。)

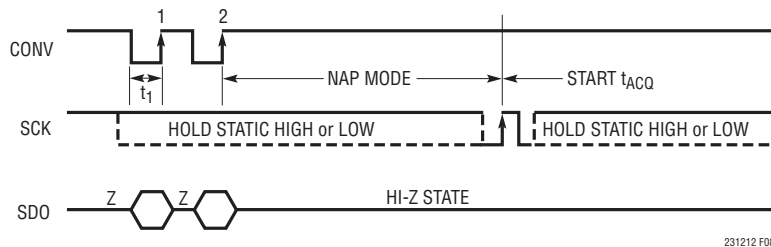


図8. LTC2312-12のナップ・モードの開始/終了

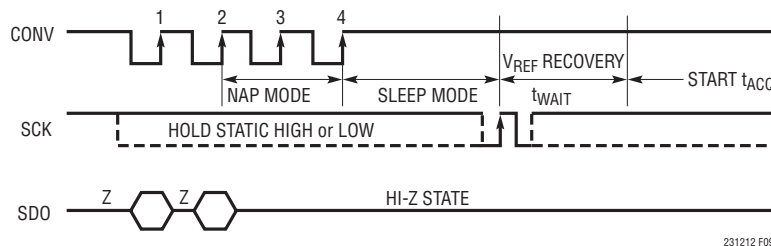


図9. LTC2312-12のスリープ・モードの開始/終了

アプリケーション情報

LT6230: 215MHz GBWP、1MHzでの-80dBcの歪み、ユニティゲイン安定、レール・トゥ・レール入力および出力、3.5mA/アンプ、1.1nV/ $\sqrt{\text{Hz}}$ 。

LT6200: 165MHz GBWP、1MHzでの-85dBcの歪み、ユニティゲイン安定、レール・トゥ・レール入力および出力、15mA/アンプ、0.95nV/ $\sqrt{\text{Hz}}$ 。

LT1818/1819: GB積：400MHz、歪み：-85dBc@5MHz、ユニティゲイン安定、9mA/アンプ、シングル/デュアル電圧モード動作アンプ

入力駆動回路

LTC2312-12のアナログ入力は、GNDを基準にしてシングルエンドで駆動するように設計されています。低インピーダンスの電圧源は、利得誤差なしに、LTC2312-12の高インピーダンスのアナログ入力を直接駆動することができます。高インピーダンスの電圧源は、収集時のセトリング時間を最小にするため、およびA/Dコンバータの歪み性能を最適化するために、バッファする必要があります。

最高の性能を得るには、バッファ・アンプを使用してLTC2312-12のアナログ入力を駆動します。このアンプは出力インピーダンスが低いので、収集段階で、アナログ信号を高速にセトリングできます。また、このアンプは、信号源を、収集中に小電流スパイクが流れるA/Dコンバータの入力から分離します。

入力のフィルタリング

バッファ・アンプやその他の回路のノイズと歪みは、A/Dコンバータのノイズと歪みに上乗せされるので、考慮する必要があります。ノイズを最小に抑えるために、アナログ入力の前で、ノイズの多い入力回路をフィルタする必要があります。多くのアプリケーションでは、簡単な1ポールのRCフィルタで十分です。

フィルタのRC時定数が大きいと、アナログ入力でのセトリング時間が長くなります。アナログ入力が、600nsの最小収集時間($t_{ACQ-MIN}$)内で12ビット分解能を超えて完全に安定化できるようにするために、RC時定数全体を十分短くすることが重要です。

多くのアプリケーションでは、簡単な1ポールのRCフィルタで十分です。図10にLT1818をユニティゲイン・モードで使用した、シングルエンドのバッファ付き駆動回路の推奨例を示します。A_{IN}とグランドの間に接続された470pFコンデンサと、50 Ω のソース抵抗によって、入力帯域幅を7MHzに制限しています。470pFコンデンサは、入力サンプル・ホールド回路用の蓄電装置としても機能し、LT1818をサンプリング・グリッチのキックバックから分離します。駆動アンプのセトリング応答を安定化するために、50 Ω のソース抵抗を使用します。ソース抵抗とシャント容量の値を選択する際に、最適なセトリング応答を得るために、駆動アンプのデータ・シートを参照して従ってください。さらに低い入力帯域幅が必要な場合、より大きいシャント容量または直列抵抗の値を使用して、駆動アンプのセトリング応答を最適化するように注意してください。RCフィルタのコンデンサと抵抗は歪みを大きくする可能性があるため、これらの部品は高品質のものを使用します。NP0/C0Gタイプやシルバークォーツ・マイカタイプの誘電体コンデンサは優れた直線性を示します。表面実装型カーボン抵抗は、半田付け工程で生じる損傷および自己発熱により歪みが生じることがあります。表面実装型金属皮膜抵抗は、この2つの問題に対してはるかに耐性があります。振幅の大きな不要な信号の周波数が、目的の信号周波数に近い場合、マルチポール・フィルタが必要になります。大きな外部ソース抵抗を、ピン4での外部シャント容量と組み合わせて使用した場合、入力帯域幅が大幅に減少し、必要な収集時間が600nsの最小収集時間($t_{ACQ-MIN}$)を超えて増えることがあります。

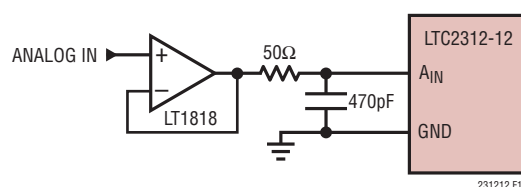


図10.RC入力フィルタ

A/Dコンバータのリファレンス

データシートで規定されているA/Dコンバータの性能を完全に実現するには、低ノイズ、低温度ドリフトのリファレンスが不可欠です。LTC2312-12は、20ppm/ $^{\circ}\text{C}$ の最大温度係数が保証された、優れた内部リファレンスを備えています。柔軟性を高めるために、外部リファレンスを使用することもできます。

アプリケーション情報

高速、低ノイズの内部リファレンス・バッファは、内部リファレンス構成でのみ使用されます。リファレンス・バッファを、内部構成の公称リファレンス出力電圧よりも50mV高い電圧を使用して、外部リファレンス構成でオーバドライブする必要があります。

内部リファレンスの使用

LTC2312-12がスリープ・モードでない場合、デフォルトでは、内部のバンドギャップとリファレンス・バッファが作動します。REFピンのリファレンス電圧は、V_{DD}ピンの電源電圧に対して自動的にスケールされます。電源電圧に対するリファレンス電圧のスケールを表2に示します。

表2. リファレンス電圧と電源電圧範囲

電源電圧 (V _{DD})	リファレンス電圧 (V _{REF})
2.7V < V _{DD} < 3.6V	2.048V
4.75V < V _{DD} < 5.25V	4.096V

このリファレンス電圧は、LTC2312-12のフルスケールのアナログ入力範囲も決定します。例えば、2.048Vのリファレンス電圧は、0V～2.048Vのアナログ入力範囲に対応します。0Vを下回るアナログ入力電圧は、全てゼロとしてコード化されます。2.048Vを超えるアナログ入力電圧は、全て1としてコード化されます。

最適性能を得るために、REFピンは、低ESRの2.2μFセラミック・チップ・コンデンサによってグラウンドにバイパスすることを推奨します。

外部リファレンス

さらに良い性能が必要な場合や、さらに広い入力電圧範囲に対応する場合、LTC2312-12では、外部リファレンスを使用

きます。唯一の制約は、外部リファレンス電圧が内部リファレンス電圧(表2を参照)よりも50mV高く、かつ電源電圧以下である必要があるということです(つまり、5Vの電源電圧の場合は4.3V)。例えば、3.3VのV_{DD}電源電圧とともに3.3Vの外部リファレンスを使用して、3.3Vのアナログ入力電圧範囲(つまり、3.3V > 2.048V + 50mV)を提供できます。あるいは、3Vの電源電圧とともに2.5Vの外部リファレンスを使用して、2.5Vのアナログ入力電圧範囲(つまり、2.5V > 2.048V + 50mV)を提供できます。リニアテクノロジーが提供するLTC6655-3.3とLTC6655-2.5は、それぞれ3.3Vまたは2.5Vの入力範囲用として、高性能外部リファレンスを必要とする多くのアプリケーションに適しています。

伝達関数

図11は、LTC2312-12の伝達関数を表しています。連続する整数のLSB値の中間(つまり、0.5LSB、1.5LSB、2.5LSB…FS-0.5LSB)で、コード遷移が生じています。出力コードは、1LSB = V_{REF}/4096を使用したストレート・バイナリになります。

DC性能

A/Dコンバータのノイズは、周波数領域での信号対ノイズ比(SNR)と、時間領域でのヒストグラムという2つの方法で評価できます。LTC2312-12は、両方の評価において優れています。時間領域ヒストグラムでのノイズは、12ビット分解能のA/Dコンバータに関連する遷移ノイズです。このノイズは、A/Dコンバータの入力に供給される固定DC信号を使用して測定できます。生成された出力コードは、多数の変換を介して収集されます。コードの分布形状は、遷移ノイズの大きさを示します。図12は、1つのDC入力を16,384回デジタル化した場

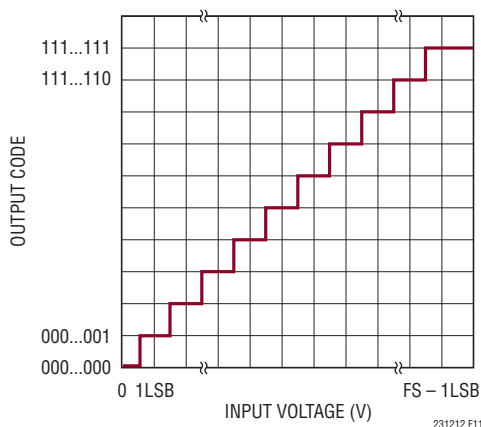


図11. LTC2312-12の伝達関数

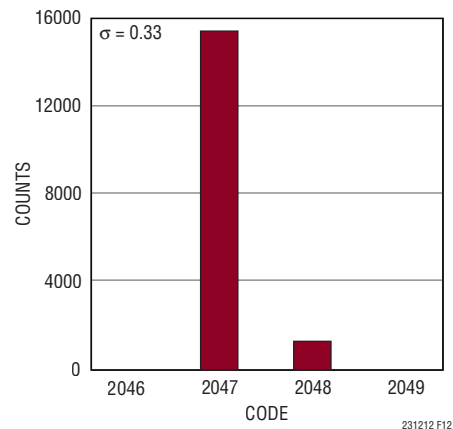


図12. 16384回の変換のヒストグラム

アプリケーション情報

合の出力コードの分布です。この分布は、ガウス分布であり、RMS コード遷移ノイズは、0.33LSBです。これは、4.096Vのフルスケール電圧に対する73dBのノイズ・レベルに対応します。

ダイナミック性能

LTC2312-12は、優れた高速サンプリング機能を備えています。A/Dコンバータの周波数応答、歪み、およびノイズを定格スループットでテストするには、高速フーリエ変換(FFT)の手法が使われます。低歪みの正弦波を入力し、そのデジタル出力をFFTアルゴリズムを使用して解析することにより、適用される基本波の外側の周波数に関してA/Dコンバータのスペクトルの内容を調べることができます。LTC2312-12のAC歪みの測定値とノイズの測定値は、保証されたテスト済みの限界値です。

信号対ノイズ+歪み比(SINAD)

信号対ノイズ+歪み比(SINAD)は、基本入力周波数のRMS振幅とA/Dコンバータ出力での他の全ての周波数成分のRMS振幅の比です。出力の帯域は、DCより高くサンプリング周波数の半分より低い周波数に制限されます。LTC2312-12が、1MHzの入力周波数まで72dBを超えるSINADを維持していることを、図14に示します。

有効ビット数(ENOB)

有効ビット数(ENOB)は、A/Dコンバータの分解能の測定値です。この値は、次式によって、SINADに直接関係しています。

ここで、ENOBは分解能の有効ビット数であり、SINADはdB単位で表されます。

$$\text{ENOB} = (\text{SINAD} - 1.76) / 6.02$$

LTC2312-12は、500kHzの最大サンプリング・レートで、ナイキスト入力周波数の2倍まで11.7ビットを超えるENOBを維持します。(図14)

信号対ノイズ比(SNR)

信号対ノイズ比(SNR)は、基本入力周波数のRMS振幅と、1次から5次までの高調波とDCを除く他のすべての周波数成分のRMS振幅の比です。図13は、LTC2312-12が259kHzの入力周波数、500kHzのサンプリング・レートで、73dBの標準SNRを達成することを示しています。

全高調波歪み(THD)

全高調波歪み(THD)は、入力信号の全ての高調波の二乗和平方根と基本波の実効値との比です。帯域外高調波は、DCからサンプリング周波数の半分($f_{\text{SAMPL}}/2$)までの周波数帯域で折り返し歪みを生じます。THDは次のように表されます。

$$\text{THD} = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + V_N^2}}{V_1}$$

ここで、 V_1 は基本周波数のRMS振幅で、 $V_2 \sim V_N$ は2次～N次の高調波の振幅です。THDと入力周波数を、「標準的性能特性」のセクションに示します。LTC2312-12は、ナイキスト周波数の2倍までの優れた歪み性能を備えています。

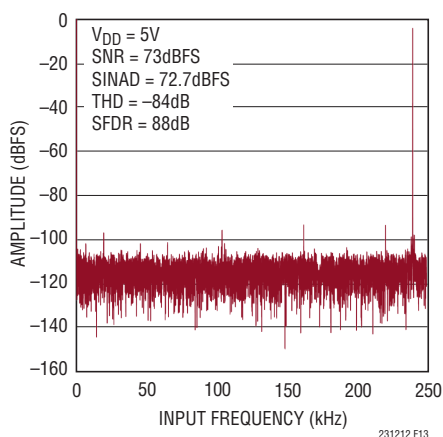


図13. $f_{\text{IN}} = 259\text{kHz}$ でのLTC2312-12の16kポイントのFFT

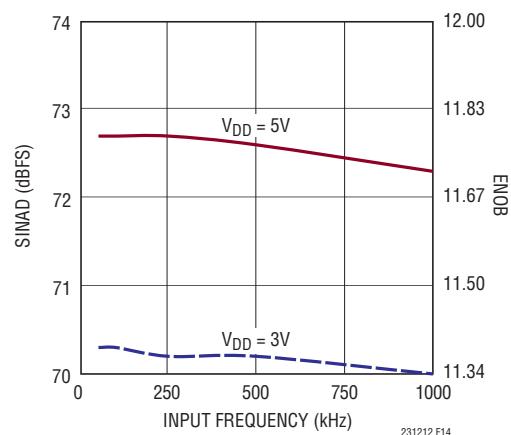


図14. LTC2312-12のENOB/SINADと f_{IN}

アプリケーション情報

混変調歪み(IMD)

ADCの入力信号が複数のスペクトラム成分で構成されていると、A/Dコンバータの伝達関数の非直線性により、THDに加えて混変調歪み(IMD)が生じることがあります。IMDは周波数の異なる別の正弦波入力が存在するためにある正弦波入力に生じる変化です。

周波数 f_a および f_b の2つの純粋な正弦波がA/Dコンバータの入力に加えられると、A/Dコンバータの伝達関数での非直線性により、2つの周波数の整数倍の和および差に相当する周波数、つまり $m \cdot f_a \pm n \cdot f_b$ (m と n の値は、0、1、2、3、以下省略)で歪み積が生じることがあります。例えば、IMDの2次の項には $(f_a \pm f_b)$ が含まれます。2つの入力正弦波の大きさが等しい場合、2次IMD積の値(デシベル単位)を、次式によって表すことができます。

$$\text{IMD}(f_a \pm f_b) = 20 \cdot \log[V_A(f_a \pm f_b)/V_A(f_a)]$$

LTC2312-12は、図15に示すように、優れたIMDを備えています。

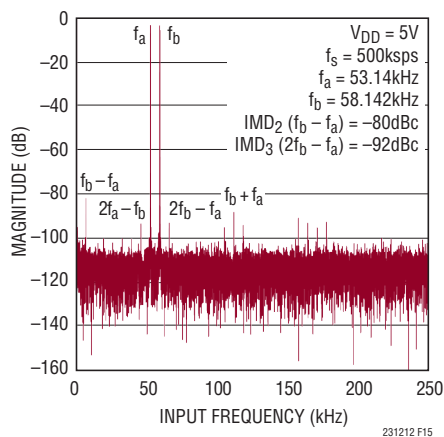


図15. LTC2312-12のIMDプロット

スプリアスフリー・ダイナミックレンジ(SFDR)

スプリアスフリー・ダイナミックレンジは、DCと入力信号を除く、最大のスペクトル成分です。この値は、フルスケール入力信号の実効値を基準にしたデシベル値で表されます。

フルパワーおよび-3dB入力リニア帯域幅

フルパワー帯域幅は、フルスケールの入力信号から再構成された基本波の振幅が3dBだけ減少する入力周波数です。

-3dBリニア帯域幅は、SINADが68dB(有効ビット数11)に低下した入力周波数です。LTC2312-12は、入力帯域幅を最適化するように設計されており、そのA/Dコンバータは、コンバータのナイキスト周波数より高い周波数で、入力信号をアンダーサンプルすることができます。非常に低いノイズフロアが、高い周波数で維持されます。SINADは、ナイキスト周波数よりも高い周波数での歪みによって左右されます。

推奨レイアウト

LTC2312-12から最大限の性能を引き出すには、プリント回路基板が必要です。プリント回路基板(PCB)のレイアウトでは、デジタル信号線とアナログ信号線をできるだけ離すようにします。特に、デジタル・クロックやデジタル信号は、アナログ信号に沿って配線したり、A/Dコンバータの下に配線したりしないように注意します。推奨するPCBレイアウトの一例を図16～図20に示します。切れ目のない単一のグランド・プレーンを使用します。電源へのバイパス・コンデンサは電源ピンのできるだけ近くに配置します。ADCを低ノイズで動作させるには、これらのバイパス・コンデンサに低インピーダンスの共通帰線を使用することが不可欠です。アナログ入力のトレースはグランドで遮蔽します。詳細については、LTC2312-12用評価キットDC1563を参照してください。

バイパスに関する検討事項

V_{DD} 、 OV_{DD} 、REFの各ピンには、高品質のタンタル・バイパス・コンデンサおよびセラミック・バイパス・コンデンサを使用します。最適な性能を得るには、 V_{DD} ピンと OV_{DD} ピンで、2.2 μ Fのセラミック・チップ・コンデンサを使用します。REFピンのバイパスには、低ESRの2.2 μ Fセラミック・チップ・コンデンサも推奨されます。ピンとバイパス・コンデンサを接続するトレースは、できるだけ短くしておく必要があり、幅はできるだけ広くして、ビアの使用を避けます。

アナログ回路のグランドは、LTC2312-12で終端します。ノイズのない動作を実現するには、LTC2312-12から電源へのグランド・リターンを低インピーダンスにします。デジタル回路のグランドは、共通のデジタル電源に接続する必要があります。

アプリケーション情報

A/Dコンバータのデータ出力と制御信号が、連続的に動作するマイクロプロセッサのバスに接続されているアプリケーションでは、変換結果に誤差が生じる可能性があります。これらの誤差は、マイクロプロセッサから逐次近似コンパレータへの

フィードスルーに起因します。変換中にマイクロプロセッサを強制的に「待機」状態にするか、スリープ・バッファを使用してA/Dコンバータのデータ・バスを絶縁することによって、この問題を除去できます。

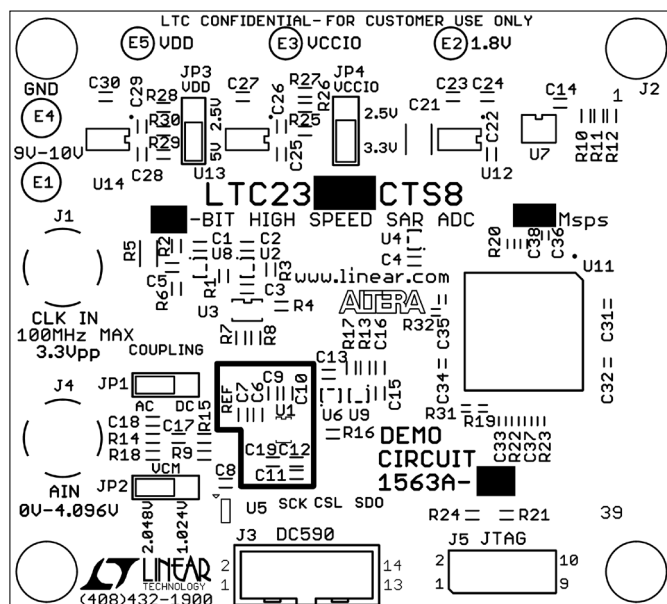


図16. 部品面シルク

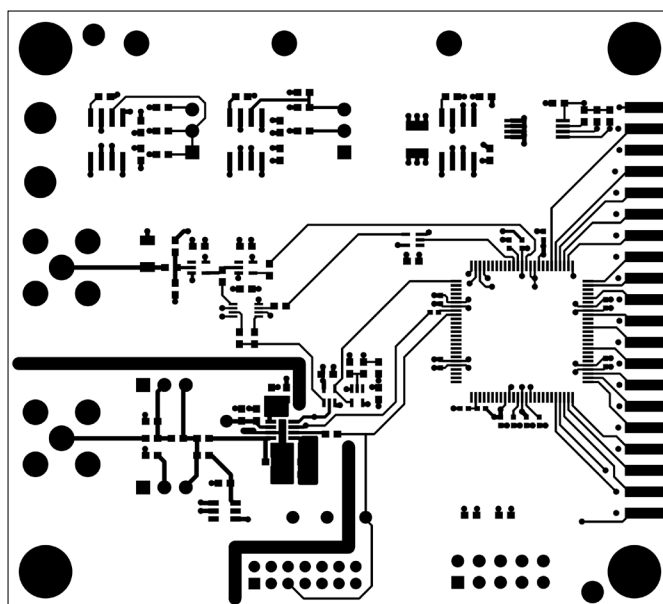


図17. 第1層、トップ層

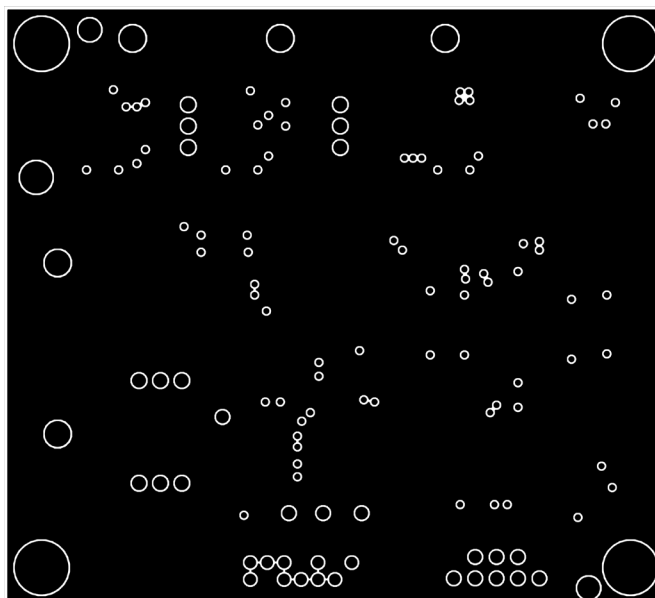


図18. 第2層、GNDプレーン

アプリケーション情報

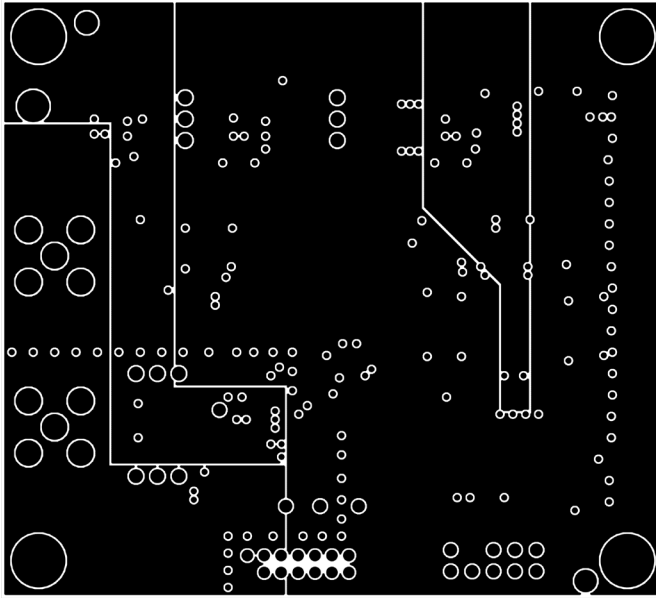


図19. 第3層、電源プレーン

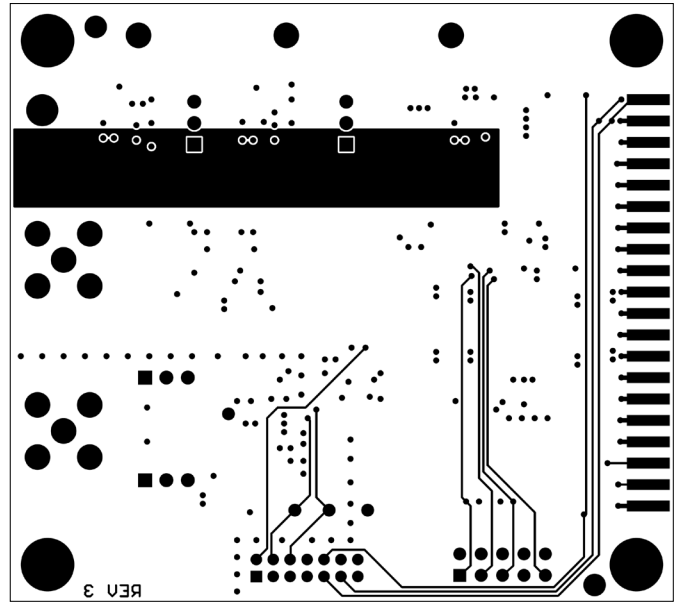


図20. 第4層、最下層

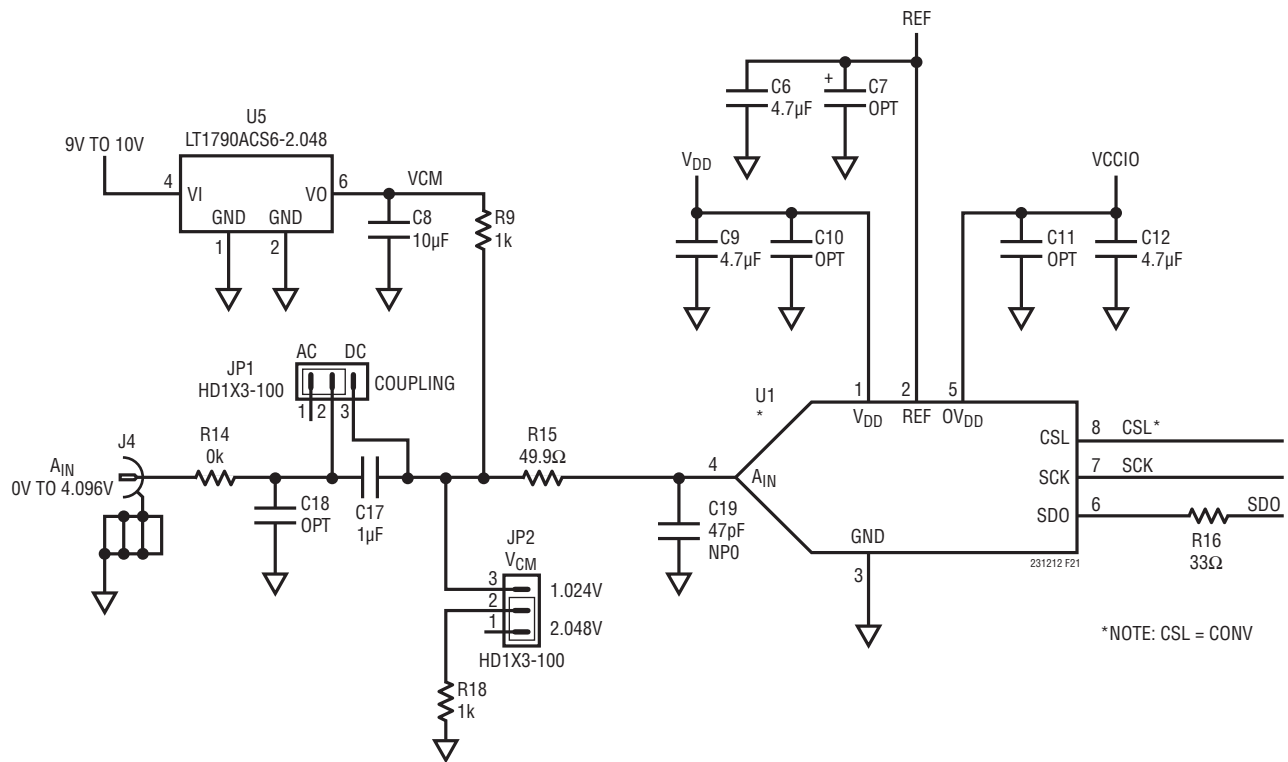
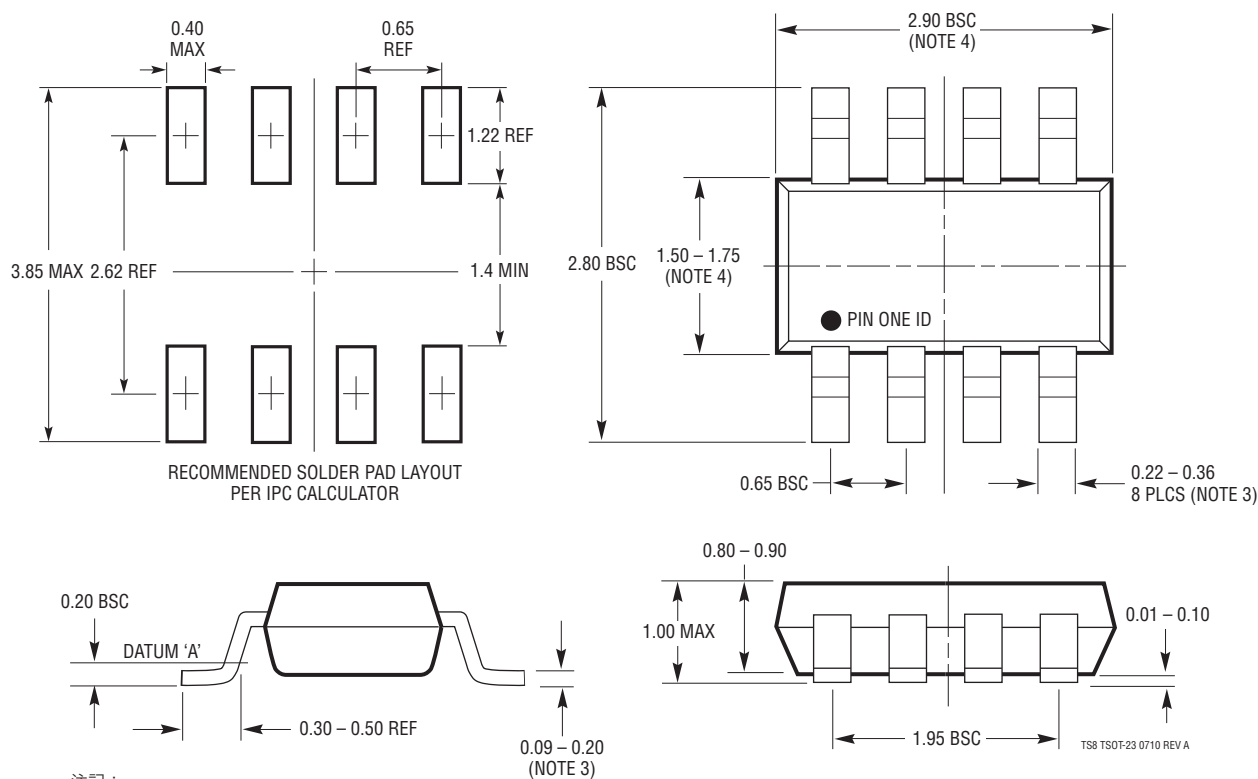


図21. 1563 デモ・ボードの回路図(一部)

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

TS8 Package
8-Lead Plastic TSOT-23
 (Reference LTC DWG # 05-08-1637 Rev A)



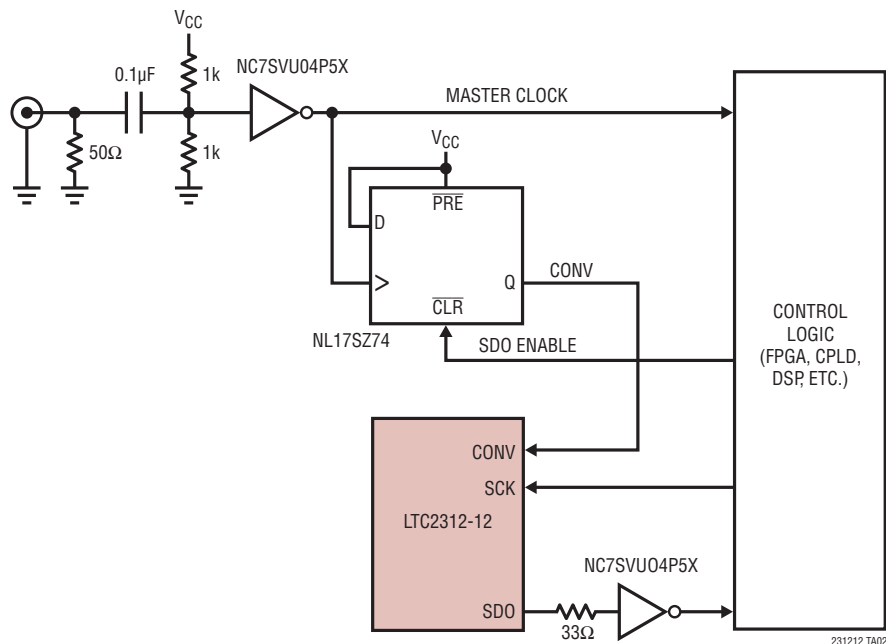
注記:

1. 寸法はミリメートル
2. 図は実寸とは異なる
3. 寸法はメッキを含む
4. 寸法はモールドのバリおよび金属のバリを含まない
5. モールドのバリは各サイドで 0.254mm を超えないこと
6. JEDEC パッケージリファレンスは M0-193

LTC2312-12

標準的応用例

クロック・スクエアリング/レベルシフト回路とリタイミング・フリップフロップを用いた RF 正弦波ジェネレータによる低ジッタのクロック・タイミング



関連製品

製品番号	説明	注釈
A/D コンバータ		
LTC2313-12	12ビット、2.5Msps シリアル A/D コンバータ	3V/5V、14mW/25mW、20ppm/°C の最大内部リファレンス、シングルエンド入力、8ピン TSOT-23 パッケージ
LTC2315-12	12ビット、5Msps シリアル A/D コンバータ	3V/5V、19mW/32mW、20ppm/°C の最大内部リファレンス、シングルエンド、8ピン TSOT-23 パッケージ
LTC1403/LTC1403-1	12ビット、2.8Msps シリアル A/D コンバータ	3V、14mW、ユニポーラ/バイポーラ入力、MSOP パッケージ
LTC1407/LTC1407-1	12ビット、3Msps 同時サンプリング A/D コンバータ	3V、2チャンネル差動、ユニポーラ/バイポーラ入力、14mW、MSOP パッケージ
LTC2355/LTC2356	12/14ビット、3.5Msps シリアル A/D コンバータ	3.3V 電源、差動入力、18mW、MSOP パッケージ
LTC2365/LTC2366	12ビット、1Msps/3Msps シリアル・サンプリング A/D コンバータ	3.3V 電源、シングルエンド、8mW、TSOT-23 パッケージ
アンプ		
LT6200/LT6201	シングル/デュアル・オペアンプ	165MHz、0.95nV/√Hz
LT6230/LT6231	シングル/デュアル・オペアンプ	215MHz、3.5mA/アンプ、1.1nV/√Hz
LT6236/LT6237	シングル/デュアル・オペアンプ、広帯域で低ノイズ	215MHz、3.5mA/アンプ、1.1nV/√Hz
LT1818/LT1819	シングル/デュアル・オペアンプ	400MHz、9mA/アンプ、6nV/√Hz
リファレンス		
LTC6655-2.5/LTC6655-3.3	高精度、低ドリフト、低ノイズのバッファ付きリファレンス	2.5V/3.3V、5ppm/°C、ピーク・トゥ・ピーク・ノイズ:0.25ppm、MSOP-8 パッケージ
LT1461-3/LT1461-3.3V	高精度シリーズ電圧ファミリ	0.05% の初期精度、3ppm のドリフト

231212f

20

リニアテクノロジー株式会社

〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F
TEL 03-5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp

LT 0913 • PRINTED IN JAPAN

LINEAR
TECHNOLOGY

© LINEAR TECHNOLOGY CORPORATION 2013