

I²Cインタフェース付き 8チャンネル、12ビットSAR ADC

特長

- 12ビットの分解能
- 低消費電力: 1kspsで1.5mW、スリープ・モードで35μW
- 14kspsのスループット・レート
- 低ノイズ: SNR = 73.4dB
- ミッシングコードがないことを保証
- 単一5V電源
- 2線式I²C互換シリアル・インタフェース、9アドレスおよび同期用1グローバル・アドレス
- 高速変換時間: 1.3μs
- 内蔵リファレンス
- 8チャンネル・マルチプレクサを内蔵
- 内部変換クロック
- ユニポーラまたはバイポーラの入力範囲 (ソフトウェアで選択可能)
- -40°C~125°Cで動作を保証 (TSSOPパッケージ)
- 24ピン4mm×4mm QFNおよび20ピンTSSOPパッケージ

アプリケーション

- 産業用プロセス制御
- モーター制御
- アクセロメータ測定
- バッテリ駆動計測器
- 絶縁型データ収集やリモート・データ収集
- 電源モニタ

概要

LTC[®]2309は、I²C互換のシリアル・インタフェースを備えた、低ノイズ、ローパワー、8チャンネル、12ビット逐次比較ADCです。このADCはリファレンスと完全差動サンプル・ホールド回路を内蔵しており、同相ノイズを低減します。LTC2309は内部クロックで動作し、1.3μsの高速変換時間を達成します。

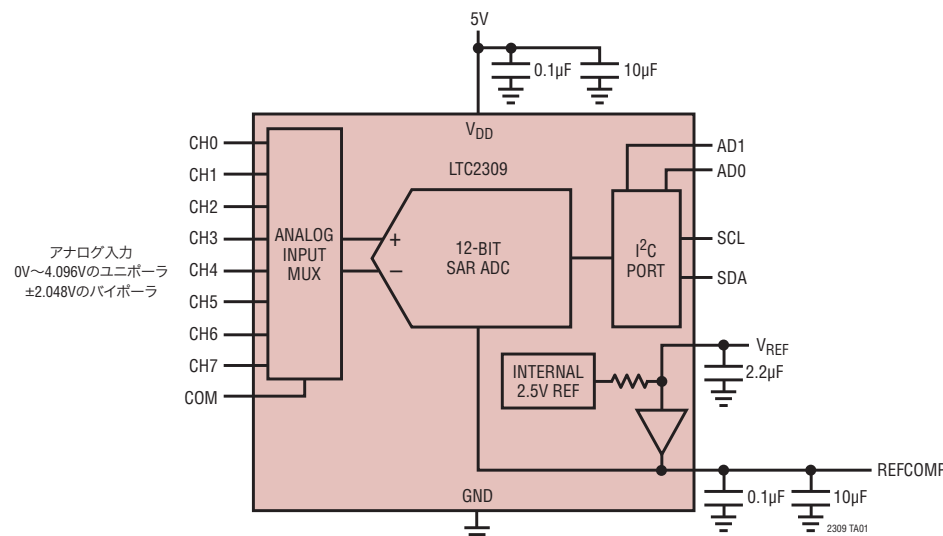
LTC2309は単一5V電源で動作し、1kspsのスループット・レートでの消費電流はわずか300μAです。このADCは変換を行っていないときはナップ・モードに入り、電力損失が減少します。

LTC2309は4mm×4mmの小型24ピンQFNパッケージと20ピンTSSOPパッケージで供給されます。2.5Vの内部リファレンスと8チャンネル・マルチプレクサにより、必要なボードスペースをさらに低減します。

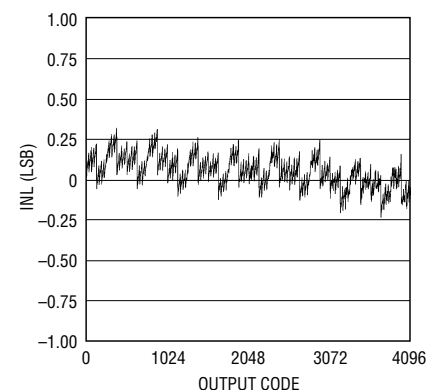
低消費電力で小型のLTC2309はバッテリー駆動アプリケーションや携帯アプリケーションに最適です。また、2線式I²C互換シリアル・インタフェースなので、スペースが制約されているシステムに最適です。

LT, LTC, LTM, Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。Easy Driveはリニアテクノロジー社の商標です。他の全ての商標はそれぞれの所有者に所有権があります。

ブロック図



積分非直線性と出力コード



LTC2309

絶対最大定格 (Note 1, 2)

電源電圧

V_{DD} -0.3V~6V

アナログ入力電圧 (Note 3)

CH0~CH7、COM、 V_{REF} 、

REFCOMP (GND-0.3V)~(V_{DD} +0.3V)

デジタル入力電圧 (Note 3) (GND-0.3V)~(V_{DD} +0.3V)

デジタル出力電圧 (GND-0.3V)~(V_{DD} +0.3V)

消費電力 500mW

動作温度範囲

LTC2309C 0°C~70°C

LTC2309I -40°C~85°C

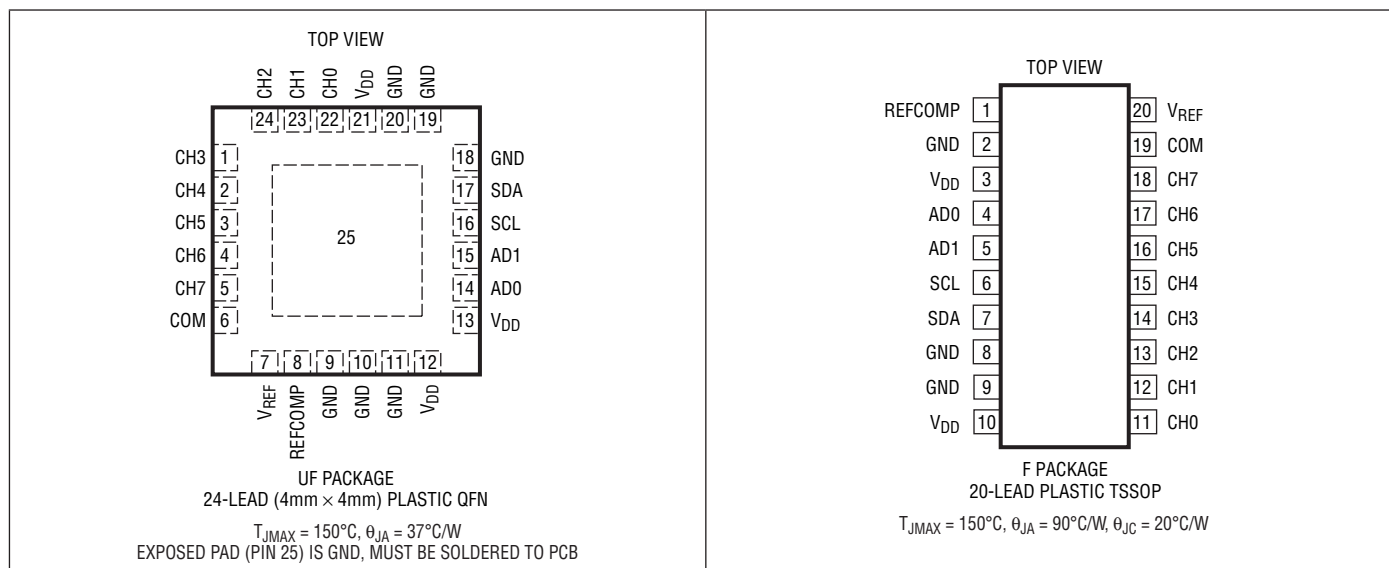
LTC2309H -40°C~125°C

保存温度範囲 -65°C~150°C

リード温度 (半田付け、10秒)

TSSOP 300°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC2309CUF#PBF	LTC2309CUF#TRPBF	2309	24-Lead (4mm × 4mm) Plastic QFN	0°C to 70°C
LTC2309IUF#PBF	LTC2309IUF#TRPBF	2309	24-Lead (4mm × 4mm) Plastic QFN	-40°C to 85°C
LTC2309CF#PBF	LTC2309CF#TRPBF	LTC2309F	20-Lead Plastic TSSOP	0°C to 70°C
LTC2309IF#PBF	LTC2309IF#TRPBF	LTC2309F	20-Lead Plastic TSSOP	-40°C to 85°C
LTC2309HF#PBF	LTC2309HF#TRPBF	LTC2309F	20-Lead Plastic TSSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。 *温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

コンバータとマルチプレクサの特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4、5)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Resolution (No Missing Codes)		●	12		Bits
Integral Linearity Error	(Note 6)	●	± 0.45	± 1	LSB
Differential Linearity Error		●	± 0.35	± 1	LSB
Bipolar Zero Error	(Note 7)	●	± 1	± 8	LSB
Bipolar Zero Error Drift			0.002		LSB/ $^\circ\text{C}$
Bipolar Zero Error Match			± 0.1	± 3	LSB
Unipolar Zero Error	(Note 7)	●	± 0.4	± 6	LSB
Unipolar Zero Error Drift			0.002		LSB/ $^\circ\text{C}$
Unipolar Zero Error Match			± 0.2	± 1	LSB
Bipolar Full-Scale Error	External Reference (Note 8) REFCOMP = 4.096V	● ●	± 0.5 ± 0.4	± 10 ± 9	LSB LSB
Bipolar Full-Scale Error Drift	External Reference		0.05		LSB/ $^\circ\text{C}$
Bipolar Full-Scale Error Match			± 0.4	± 3	LSB
Unipolar Full-Scale Error	QFN External Reference (Note 8) TSSOP External Reference (Note 8) REFCOMP = 4.096V	● ● ●	± 0.4 ± 0.5 ± 0.3	± 10 ± 12 ± 6	LSB LSB LSB
Unipolar Full-Scale Error Drift	External Reference		0.05		LSB/ $^\circ\text{C}$
Unipolar Full-Scale Error Match			± 0.3	± 2	LSB

アナログ入力

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN}^+	Absolute Input Range (CH0 to CH7)	(Note 9)	●	-0.05	REFCOMP	V
V_{IN}^-	Absolute Input Range (CH0 to CH7, COM)	Unipolar (Note 9) Bipolar (Note 9)	● ●	-0.05 -0.05	$0.25 \cdot \text{REFCOMP}$ $0.75 \cdot \text{REFCOMP}$	V V
$V_{IN}^+ - V_{IN}^-$	Input Differential Voltage Range	$V_{IN} = V_{IN}^+ - V_{IN}^-$ (Unipolar) $V_{IN} = V_{IN}^+ - V_{IN}^-$ (Bipolar)	● ●	0 to REFCOMP $\pm \text{REFCOMP}/2$		V V
I_{IN}	Analog Input Leakage Current		●		± 1	μA
C_{IN}	Analog Input Capacitance	Sample Mode Hold Mode		55 5		pF pF
CMRR	Input Common Mode Rejection Ratio			70		dB

ダイナミック精度

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $A_{IN} = -1\text{dBFS}$ 。(Note 4、10)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SINAD	Signal-to-(Noise + Distortion) Ratio	$f_{IN} = 1\text{kHz}$	●	71	73.3	dB
SNR	Signal-to-Noise Ratio	$f_{IN} = 1\text{kHz}$	●	71	73.4	dB
THD	Total Harmonic Distortion	$f_{IN} = 1\text{kHz}$, First 5 Harmonics	●		-88 -77	dB
SFDR	Spurious Free Dynamic Range	$f_{IN} = 1\text{kHz}$	●	79	90	dB
	Channel-to-Channel Isolation	$f_{IN} = 1\text{kHz}$			-109	dB
	Full Linear Bandwidth	(Note 11)		700		kHz
	-3dB Input Linear Bandwidth			25		MHz
	Aperture Delay			13		ns
	Transient Response	Full-Scale Step		240		ns

内部リファレンスの特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{REF} Output Voltage	$I_{OUT} = 0$ (QFN)	●	2.47	2.50	2.53	V
	$I_{OUT} = 0$ (TSSOP)	●	2.46	2.50	2.54	V
V_{REF} Output Tempco	$I_{OUT} = 0$			±25		ppm/ $^\circ\text{C}$
V_{REF} Output Impedance	$-0.1\text{mA} \leq I_{OUT} \leq 0.1\text{mA}$			8		k Ω
$V_{REFCOMP}$ Output Voltage	$I_{OUT} = 0$			4.096		V
V_{REF} Line Regulation	$V_{DD} = 4.75\text{V to } 5.25\text{V}$			0.8		mV/V

I²C入力とデジタル出力●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{IH}	High Level Input Voltage		●	2.85			V
V_{IL}	Low Level Input Voltage		●			1.5	V
V_{IHA}	High Level Input Voltage for Address Pins A1, A0		●	4.75			V
V_{ILA}	Low Level Input Voltage for Address Pins A1, A0		●			0.25	V
R_{INH}	Resistance from A1, A0, to V_{DD} to Set Chip Address Bit to 1		●			10	k Ω
R_{INL}	Resistance from A1, A0 to GND to Set Chip Address Bit to 0		●			10	k Ω
R_{INF}	Resistance from A1, A0 to GND or V_{DD} to Set Chip Address Bit to Float		●	2			M Ω
I_I	Digital Input Current	$V_{IN} = V_{DD}$	●	-10		10	μA
V_{HYS}	Hysteresis of Schmitt Trigger Inputs	(Note 9)	●	0.25			V
V_{OL}	Low Level Output Voltage (SDA)	$I = 3\text{mA}$	●			0.4	V
t_{OF}	Output Fall Time V_H to $V_{IL(MAX)}$	(Note 12)	●	$20 + 0.1C_B$		250	ns
t_{SP}	Input Spike Suppression		●			50	ns
C_{CAX}	External Capacitance Load On-Chip Address Pins (A1, A0) for Valid Float		●			10	pF

電源要件

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{DD}	Supply Voltage		●	4.75	5	5.25	V
I_{DD}	Supply Current	14ksps Sample Rate	●		2.3	3	mA
	Nap Mode	SLP Bit = 0, Conversion Done	●		210	350	μA
	Sleep Mode	SLP Bit = 1, Conversion Done	●		7	15	μA
P_D	Power Dissipation	14ksps Sample Rate	●		11.5	15	mW
	Nap Mode	SLP Bit = 0, Conversion Done	●		1.05	1.75	mW
	Sleep Mode	SLP Bit = 1, Conversion Done	●		35	75	μW

I²C タイミング特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25°Cでの値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f _{SCL}	SCL Clock Frequency				400	kHz
t _{HD(SDA)}	Hold Time (Repeated) START Condition		0.6			μs
t _{LOW}	LOW Period of the SCL Pin		1.3			μs
t _{HIGH}	HIGH Period of the SCL Pin		0.6			μs
t _{SU(STA)}	Set-Up Time for a Repeated START Condition		0.6			μs
t _{HD(DAT)}	Data Hold Time		0		0.9	μs
t _{SU(DAT)}	Data Set-Up Time		100			ns
t _r	Rise Time for SDA/SCL Signals	(Note 12)	20 + 0.1C _B		300	ns
t _f	Fall Time for SDA/SCL Signals	(Note 12)	20 + 0.1C _B		300	ns
t _{SU(STO)}	Set-Up Time for STOP Condition		0.6			μs
t _{BUF}	Bus Free Time Between a STOP and START Condition		1.3			μs

ADC タイミング特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25°Cでの値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f _{SMPL}	Throughput Rate (Successive Reads)				14	ksps
t _{CONV}	Conversion Time	(Note 9)		1.3	1.8	μs
t _{ACQ}	Acquisition Time	(Note 9)			240	ns
t _{REFWAKE}	REFCOMP Wake-Up Time (Note 13)	C _{REFCOMP} = 10μF, C _{REF} = 2.2μF		200		ms

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 全ての電圧値はグラウンドを基準にしている。

Note 3: これらのピンの電圧がグラウンドより下に引き下げられるか、V_{DD}より上に引き上げられると、内部のダイオードによってクランプされる。これらの製品は、グラウンドより低いか、またはV_{DD}より高い電圧でラッチアップを生じることなしに100mAを超える入力電流を処理することができる。

Note 4: 注記がない限り、V_{DD} = 5V、f_{SMPL} = 14ksps、内部リファレンス。

Note 5: 直線性、オフセットおよびフルスケールの仕様は、COMを基準にしたシングルエンドのアナログ入力に適用される。

Note 6: 積分非直線性は、実際の伝達曲線のエンドポイントを通る直線からのコードの偏差として定義されている。偏差は量子化幅の中心から測定される。

Note 7: バイポーラ・ゼロ誤差は、出力コードが0000 0000 0000と1111 1111 1111の間を行ったり来たりするとき、-0.5LSBから測定されたオフセット電圧である。ユニポーラ・ゼロ誤差は、出力コードが0000 0000 0000と0000 0000 0001の間を行ったり来たりするとき、+0.5LSBから測定されたオフセット電圧である。

Note 8: フルスケール・バイポーラ誤差は、最初と最後のコードの理想的な遷移からの、-FSまたは+FSの未調整のワーストケースの偏差で、オフセット誤差の影響が含まれる。フルスケール・ユニポーラ誤差は、最後のコードの遷移の理想的な遷移からの偏差で、オフセット誤差の影響が含まれる。

Note 9: 設計によって保証されているが、テストされない。

Note 10: dB表示のすべての規格値は、2.5Vの基準電圧でフルスケール±2.048Vの入力を基準にしている。

Note 11: 最大リニア帯域幅は、SINADが60dBまたは10ビットの精度にまで劣化するフルスケール入力周波数として定義されている。

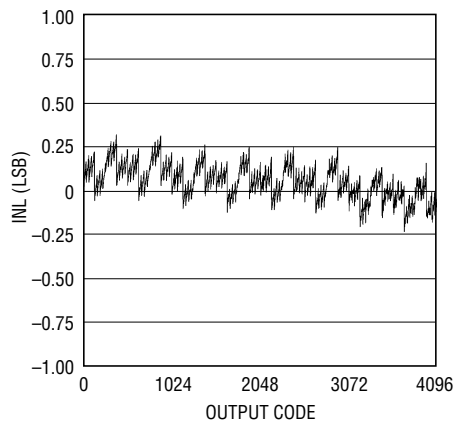
Note 12: C_B = 1本のパスラインのpFを単位とする容量(10pF ≤ C_B ≤ 400pF)。

Note 13: REFCOMPウェイクアップ時間は、スリープ・モードから覚醒後、REFCOMPピンが12ビットの分解能でその最終値の0.5LSB以内にセトリングするのに必要な時間である。

標準的性能特性

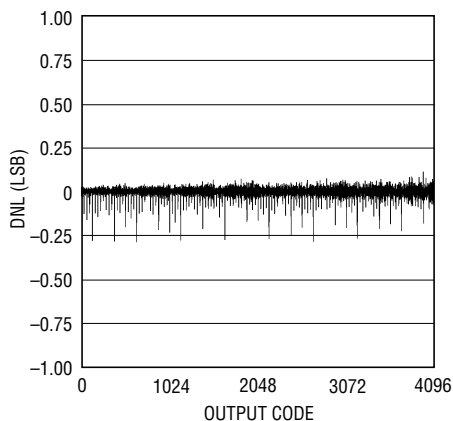
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $f_{\text{SMPL}} = 14\text{ksps}$ 。

積分非直線性と出力コード



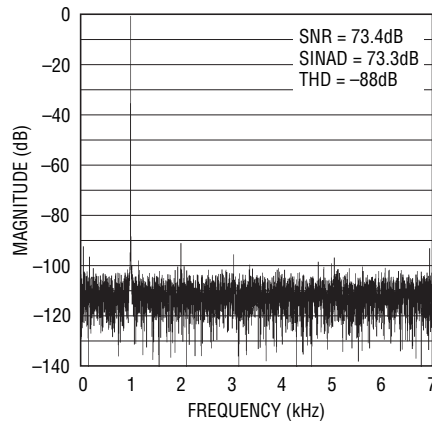
2309 G01

微分非直線性と出力コード



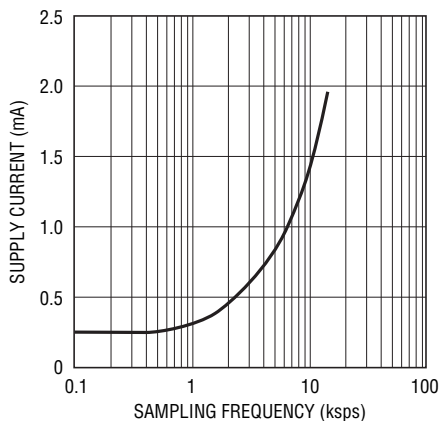
2309 G02

1kHz正弦波の8192ポイントのFFTプロット



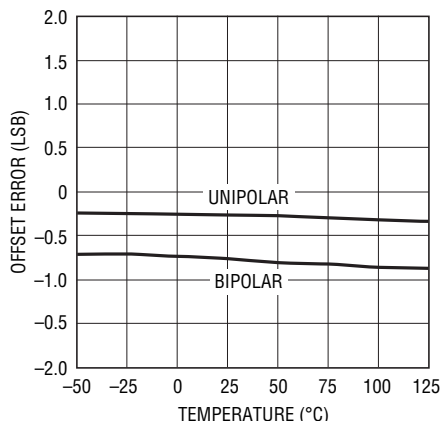
2309 G03

電源電流とサンプリング周波数



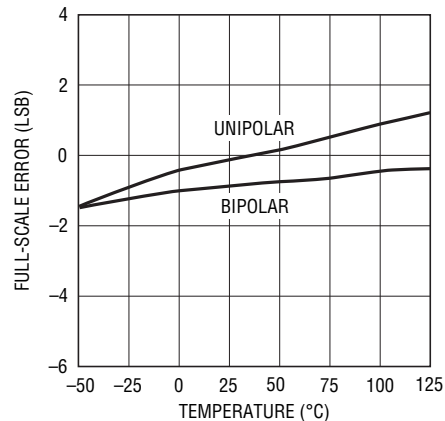
2309 G04

オフセット誤差と温度



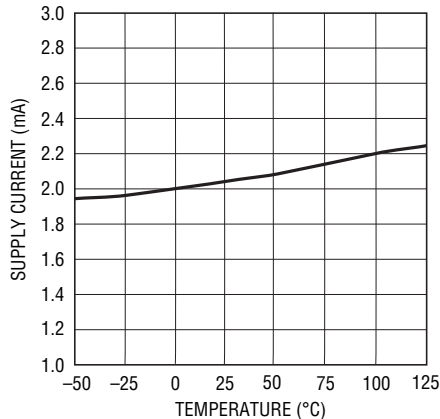
2309 G05

フルスケール誤差と温度



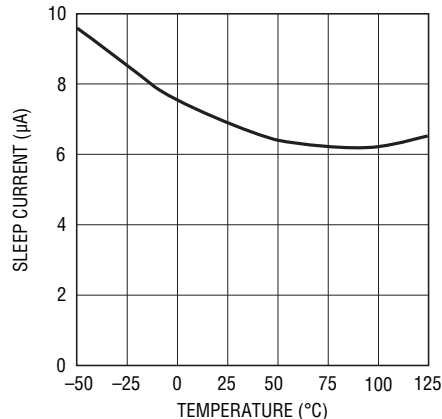
2309 G06

電源電流と温度



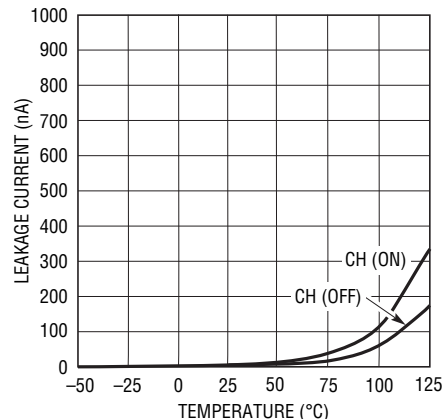
2309 G07

スリープ電流と温度



2309 G08

アナログ入力のリーク電流と温度



2309 G09

2309fd

ピン機能 (QFN)

CH3~CH7 (ピン1~5): チャンネル3からチャンネル7のアナログ入力。CH3~CH7はシングルエンドまたは差動の入力チャンネルとして構成することができます。「アナログ入力マルチプレクサ」のセクションを参照してください。

COM (ピン6): 共通入力。これは全てのシングルエンド入力の基準点です。ノイズがあってもならず、ユニポーラ変換ではグラウンドに接続し、バイポーラ変換ではGNDとREFCOMPの中間に接続します。

V_{REF} (ピン7): 2.5Vリファレンス出力。最小2.2μFのセラミック・コンデンサを使ってGNDにバイパスします。内部リファレンスは、このピンに接続した外部2.5Vリファレンスによってオーバードライブすることができます。

REFCOMP (ピン8): リファレンス・バッファ出力。10μFと0.1μFのセラミック・コンデンサを並列に使うGNDにバイパスします。公称出力電圧は4.096Vです。V_{REF}を接地するとREFCOMPピンをドライブしている内部リファレンス・バッファがディスエーブルされるので、REFCOMPを外部ソースでオーバードライブすることができます。

GND (ピン9~11、ピン18~20): グラウンド。全てのGNDピンを切れ目の無いグラウンド・プレーンに接続する必要があります。

V_{DD} (ピン12、13、21): 5V電源。V_{DD}の範囲は4.75V~5.25Vです。10μFのセラミック・コンデンサとできる限りV_{DD}ピンに近づけて配置した0.1μFのセラミック・コンデンサ(3つのピンで合計3個)と並列に使う、V_{DD}をGNDにバイパスします。

AD0 (ピン14): デバイスのアドレス・ピン。このピンはデバイスのI²Cアドレスのためのスリーステート(“L”、“H”、フロート)のアドレス制御ビットとして構成設定されます。アドレスの選択については表2を参照してください。

AD1 (ピン15): デバイスのアドレス・ピン。このピンはデバイスのI²Cアドレスのためのスリーステート(“L”、“H”、フロート)のアドレス制御ビットとして構成設定されます。アドレスの選択については表2を参照してください。

SCL (ピン16): I²Cインタフェースのシリアル・クロック・ピン。LTC2309はスレーブとして機能することができるだけで、SCLピンは外部シリアル・クロックだけを受け入れます。データはSCLクロックの立上りエッジでシフトされてSDAピンに入力され、SCLクロックの立下りエッジでSDAピンを通して出力されます。

SDA (ピン17): I²Cインタフェースの双方向シリアル・データ・ライン。トランスミッタ・モード(読出し)では変換結果がSDAピンに出力されますが、レシーバ・モード(書込み)ではD_{IN}ワードがSDAピンに入力されてADCの構成を設定します。ピンはデータ入力モードの間高インピーダンスで、データ出力モードの間オープン・ドレイン出力です(V_{DD}への適切なプルアップ・デバイスが必要です)。

CH0~CH2 (ピン22~24): チャンネル0からチャンネル2のアナログ入力。CH0~CH2はシングルエンドまたは差動の入力チャンネルとして構成することができます。「アナログ入力マルチプレクサ」のセクションを参照してください。

GND (ピン25): 露出パッド・グラウンド。グラウンド・プレーンに直接半田付けする必要があります。

ピン機能 (TSSOP)

REFCOMP (ピン1): リファレンス・バッファの出力。10 μ Fと0.1 μ Fのセラミック・コンデンサを並列に接続してGNDにバイパスします。公称出力電圧は4.096Vです。V_{REF}を接地することによってREFCOMPピンをドライブしている内部リファレンス・バッファがディスエーブルされるので、REFCOMPを外部ソースでオーバードライブすることができます。

GND (ピン2、8、9): グランド。全てのGNDピンをしっかりとしたグランド・プレーンに接続する必要があります。

V_{DD} (ピン3、10): 5V電源。V_{DD}の範囲は4.75V～5.25Vです。10 μ Fのセラミック・コンデンサとできる限りV_{DD}ピンに近づけて配置した0.1 μ Fのセラミック・コンデンサ(2つのピンで合計2個)と並列に接続して、V_{DD}をGNDにバイパスします。

AD0 (ピン4): デバイスのアドレス制御ピン。このピンはデバイスのI²Cアドレスのためのスリーステート(“L”、“H”、フロート)のアドレス制御ビットとして設定されます。アドレスの選択については表2を参照してください。

AD1 (ピン5): デバイスのアドレス制御ピン。このピンはデバイスのI²Cアドレスのためのスリーステート(“L”、“H”、フロート)のアドレス制御ビットとして設定されます。アドレスの選択については表2を参照してください。

SCL (ピン6): I²Cインターフェイスのシリアル・クロック・ピン。LTC2309はスレーブとしてのみ機能することができ、SCLピンは外部シリアル・クロックのみを受け入れます。データはSCLクロックの立ち上がりエッジでシフトされてSDAピンに入力され、SCLクロックの立ち下がりエッジでSDAピンを介して出力されます。

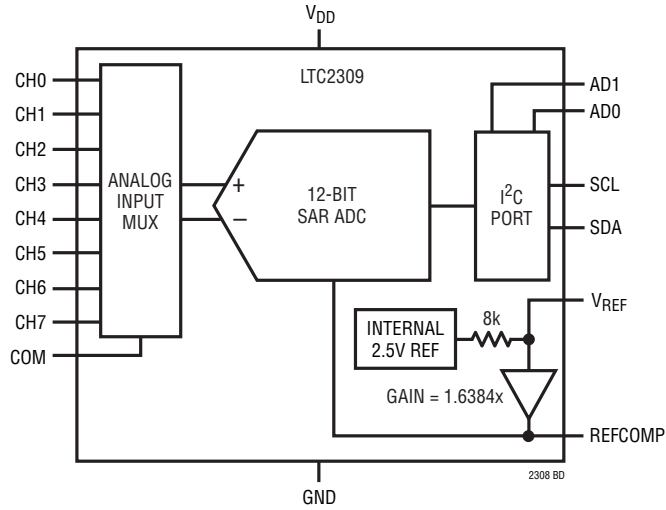
SDA (ピン7): I²Cインターフェイスの双方向シリアル・データ・ライン。トランスマッタ・モード(読み出し)では変換結果がSDAピンに出力されますが、レシーバ・モード(書き込み)ではD_{IN}ワードがSDAピンに入力されてADCを設定します。このピンは、データ入力モード時はハイ・インピーダンスで、データ出力モード時はオープン・ドレイン出力(V_{DD}への適切なプルアップ・デバイスが必要)になります。

CH0～CH7 (ピン11～18): チャンネル0からチャンネル7のアナログ入力。CH0～CH7はシングルエンドまたは差動の入力チャンネルとして設定することができます。「アナログ入力マルチプレクサ」を参照してください。

COM (ピン19): 共通入力。これはすべてのシングルエンド入力のリファレンス・ポイントです。ノイズがあつてはならず、ユニポーラ変換ではグランドに接続し、バイポーラ変換ではGNDとREFCOMPの中間電位に接続します。

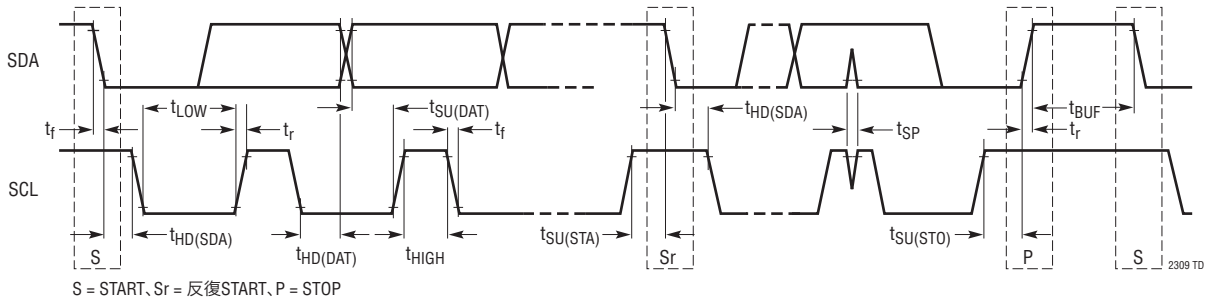
V_{REF} (ピン20): 2.5Vリファレンスの出力。最小2.2 μ Fのセラミック・コンデンサを使用してGNDにバイパスします。内部リファレンスは、このピンに接続した2.5Vの外部リファレンスによってオーバードライブすることができます。

機能ブロック図



タイミング図

I²Cバスの高速/標準モード・デバイスのタイミングの定義



アプリケーション情報

概要

LTC2309は、低ノイズ、8チャンネル、12ビット逐次比較レジスタ(SAR) A/Dコンバータで、 I^2C 互換のシリアル・インターフェイスを備えています。LTC2309は、高精度内部リファレンスおよび設定可能な8チャンネルのアナログ入力マルチプレクサ(MUX)を備えています。このADCはシングルエンドまたは差動信号を受け入れるように設定することができ、ユニポーラまたはバイポーラのどちらのモードでも動作可能です。スリープ・モードのオプションも備わっており、非アクティブ時の消費電力をさらに低減します。

LTC2309は I^2C 互換の2線シリアル・インターフェイスを介して通信を行います。デバイスが読み出し/書き込み動作に正常にアドレス指定された後、Stop条件を通知することによって変換が開始されます。変換が終了するまで、デバイスは外部リクエストに対してアクノリッジを返しません(NAK)。変換が終了すると、デバイスは読み出し/書き込みリクエストを受け取る準備が整います。LTC2309が読み出し動作にアドレス指定されると、デバイスはシリアル・クロック(SCL)の制御に基づく変換結果の出力を開始します。変換結果には待ち時間はありません。12ビットの出力データに続いて末尾のゼロが4個出力されます。データはSCLの立ち上がりエッジで更新されるので、SCLの立ち上がりエッジでデータを確実にラッチすることができます。反復Start条件を使用し、読み出し動作に続いて書き込み動作を行うか、またはStop条件を使用して新しい変換を開始することができます。書き込み動作を選択することにより、6ビット D_{IN} ワードを使用してADCをプログラムすることができます。 D_{IN} ワードはMUXを設定し、ADCの多様な動作モードをプログラムします。

変換時には、内蔵の12ビット容量性電荷再配分DACの出力は、SARにより、逐次比較アルゴリズムに従って最上位ビット(MSB)から最下位ビット(LSB)まで順に処理されます。サンプリングされた入力は、差動コンパレータを使用して、容量性DACによって供給されるバイナリ・ウェイト電荷と逐次比較されます。変換の終了時に、DACの出力はアナログ入力と均衡します。サンプリングされたアナログ入力を表すSARの内容(12ビットのデータ・ワード)は、12個の出力ラッチにロードされるので、 I^2C インターフェイスを介してそのデータをシフトアウトすることができます。

LTC2309のプログラミング

LTC2309の多様な動作モードは6ビットの D_{IN} ワードによってプログラムされます。SDI入力のデータ・ビットは書き込み動作時にSCKの立ち上がりエッジでロードされます。S/Dビットは1番目の立ち上がりエッジでロードされ、SLPビットは6番目の立ち上がりエッジでロードされます(「 I^2C インターフェイス」の図8bを参照)。入力データ・ワードは次のように定義されています。

S/D	O/S	S1	S0	UNI	SLP
-----	-----	----	----	-----	-----

S/D = シングルエンド/差動ビット

O/S = 奇数/符号ビット

S1 = チャンネル選択ビット1

S0 = チャンネル選択ビット0

UNI = ユニポーラ/バイポーラ・ビット

SLP = スリープ・モード・ビット

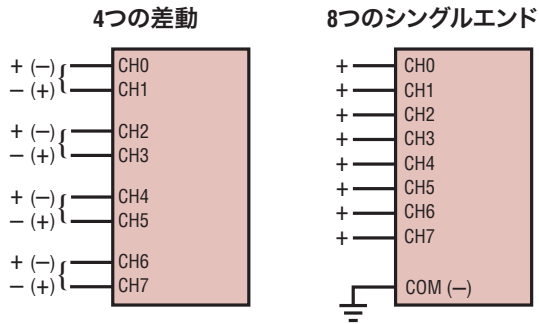
アナログ入力マルチプレクサ

アナログ入力MUXは D_{IN} ワードのS/D、O/S、S1およびS0の各ビットによってプログラムされます。設定ビットのすべての組合せに対するMUXの設定が表1にまとめてあります。図1aはいくつかの可能なMUXの設定を示しており、図1bはある変換から次の変換へとMUXをどのように再設定できるかを示しています。

アナログ入力のドライブ

LTC2309のアナログ入力は簡単にドライブできます。各アナログ入力にはCOMピンを基準にしたシングルエンド入力(CH0-COM、CH1-COMなど)として、または差動入力のペア(CH0とCH1、CH2とCH3、CH4とCH5、CH6とCH7)として使用することができます。ユニポーラ・モードとバイポーラ・モードのシングルエンド入力のCOMのドライブ方法を図2に示します。MUXの設定に関係なく、「+」入力と「-」入力は同時にサンプリングされます。両方の入力に共通な不要信号はすべて、サンプル・ホールド回路の同相除去によって低減されます。入力には、収集モード時にサンプル・ホールド・コンデンサを充電する間、小さな電流スパイクが流れるだけです。変換モードでは、アナログ入力に小さなリーク電流が流れるだけです。ドライブ回路のソース・インピーダンスが小さい場合、ADCの入力を直接ドライブすることができます。そうでない場合には、インピーダンスが大きいソースのために、収集時間を長くしておく必要があります。

アプリケーション情報



差動とシングルエンドの組み合わせ

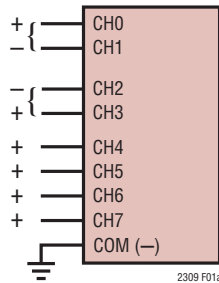


図1a. MUXの設定例

表1. チャネルの設定

S/D	O/S	S1	S0	0	1	2	3	4	5	6	7	COM
0	0	0	0	+	-							
0	0	0	1			+	-					
0	0	1	0					+	-			
0	0	1	1							+	-	
0	1	0	0	-	+							
0	1	0	1			-	+					
0	1	1	0					-	+			
0	1	1	1							-	+	
1	0	0	0	+								-
1	0	0	1			+						-
1	0	1	0					+				-
1	0	1	1							+		-
1	1	0	0		+							-
1	1	0	1				+					-
1	1	1	0					+				-
1	1	1	1								+	-

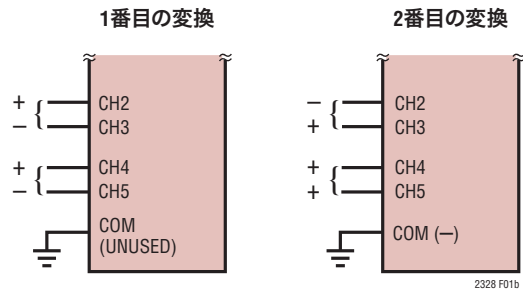


図1b. MUX割り当ての「オンザフライ」での変更

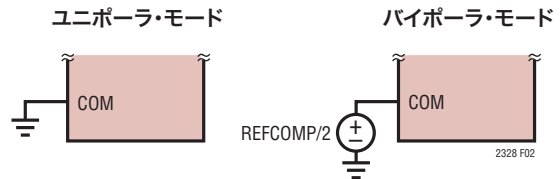


図2. ユニポーラ・モードとバイポーラ・モードでのCOMのドライブ

入力のフィルタリング

入力アンプと他の回路のノイズと歪みがADCのノイズと歪みに加わるので、それらについて考慮する必要があります。したがって、ノイズの多い入力回路はアナログ入力の前でフィルタ処理し、ノイズを最小限に抑えます。多くのアプリケーションでは、シンプルな1ポールのRCフィルタで十分です。

LTC2309のアナログ入力は、図3aに示すように、100Ωの抵抗 (R_{ON}) に直列に接続された55pFのコンデンサ (C_{IN}) としてモデル化することができます。C_{IN}は変換毎に1度だけ、選択された入力に切り替えられます。フィルタのRC時定数が大きいと、入力のセトリングが遅くなります。DC精度が重要である場合、全体のRC時定数が十分短くて、アナログ入力が収集時間 (t_{ACQ}) 内に12ビットの分解能まで完全にセトリングすることが重要です。

アプリケーション情報

大きな C_{FILTER} 値(たとえば $1\mu F$)のフィルタを使用する場合、入力には完全にセトリングせず、容量性入力のスウィッチング電流は正味DC電流(I_{DC})に平均化されます。この場合、図3bに示すように、理想電圧源($V_{REFCOMP}/2$)に直列に接続された等価抵抗($R_{EQ} = 1/(f_{SMPL} \cdot C_{IN})$)によってアナログ入力をモデル化することができます。このとき、DC電流の大きさはおよそ $I_{DC} = (V_{IN} - V_{REFCOMP}/2)/R_{EQ}$ であり、 V_{IN} にほぼ比例します。抵抗 R_{FILTER} 両端の大きなDC電圧降下を防ぐため、小さな抵抗と大きなコンデンサを使用したフィルタを選択します。14kspsの最大スループット・レートで動作しているとき、入力電流は $V_{IN} = 4.096V$ で $1.5\mu A$ に等しく、これは、 333Ω のフィルタ抵抗(R_{FILTER})を使用している場合、 $0.5LSB$ のフルスケール誤差に相当します。より低いサンプリング・レートを必要とするアプリケーションでは、同じ大きさのフルスケール誤差に対して、より大きなフィルタ抵抗を許容することができます。

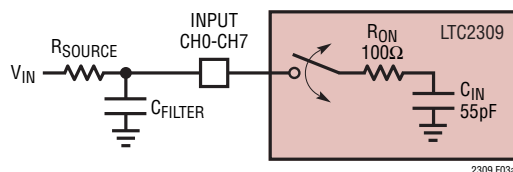


図3a. アナログ入力の等価回路

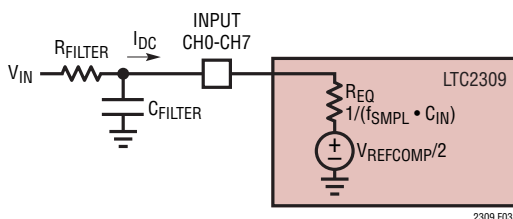


図3b. 大きなフィルタ容量の
アナログ入力の等価回路

シングルエンド入力と差動入力の入力フィルタリングの例を図4aと図4bに示します。図4aのシングルエンドの場合、 50Ω のソース抵抗と入力からグラウンドに接続した $2000pF$ のコンデンサにより、入力の帯域幅が $1.6MHz$ に制限されます。これらの部品は歪みを大きくする可能性があるため、RCフィルタには高品質のコンデンサと抵抗を使用します。NPOやシルバーマイカ・タイプの誘電体コンデンサは優れた直線性を備えていま

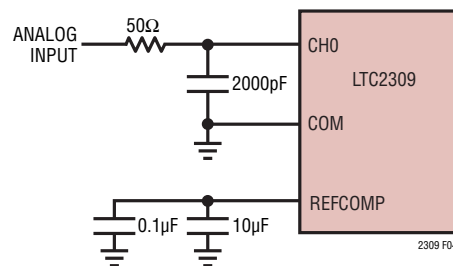


図4a. シングルエンド入力のオプションのRC入力フィルタ

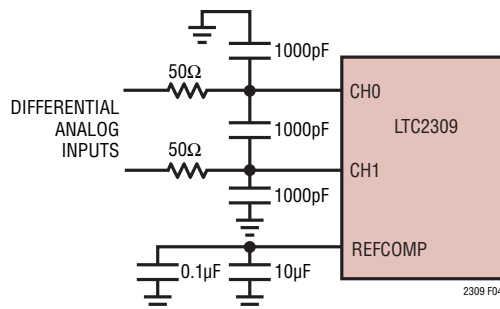


図4b. 差動入力のオプションのRC入力フィルタ

す。表面実装カーボン抵抗は自己発熱や半田付けで生じる損傷により歪みを生じることがあります。表面実装金属皮膜抵抗は両方の問題に対してはるかに耐性があります。

ダイナミック特性

定格スループットにおけるADCの周波数応答、歪み、およびノイズの特性をテストするために、高速フーリエ変換(FFT)テスト手法を使用しています。低歪み正弦波を印加し、FFTアルゴリズムを使用してデジタル出力を解析することにより、基本成分外の周波数に対するADCのスペクトル成分を調べることができます。

SN+歪みの比(SINAD)

SN+歪みの比(SINAD)は、A/D出力における基本入力周波数のRMS振幅と他のすべての周波数成分のRMS振幅との比率です。出力は、DCからサンプリング周波数の1/2までの周波数帯域に制限されます。14kHzのサンプリング・レートと1kHzの入力での73.3dBの標準的SINADを図5に示します。LTC2309を使用することによって73.4dBのSNRを実現することができます。

アプリケーション情報

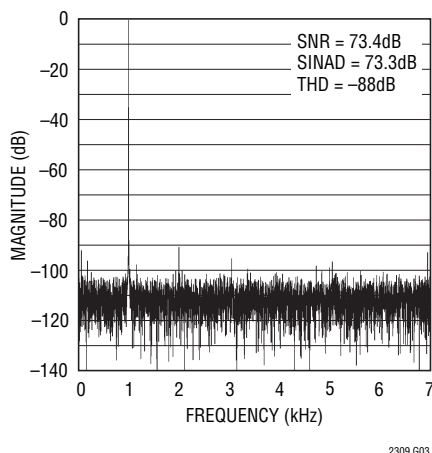


図5. 1kHz正弦波の8192ポイントのFFTプロット

全高調波歪み(THD)

全高調波歪み(THD)は、入力信号のすべての高調波のRMS値の合計と基本波のRMS値との比率です。帯域外高調波は、DCからサンプリング周波数の1/2 ($f_{\text{SAMPL}}/2$) までの周波数帯域に限定されます。THDは次式で表されます。

$$\text{THD} = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 \dots + V_N^2}}{V_1}$$

ここで、 V_1 は基本周波数のRMS振幅で、 V_2 から V_N は2次高調波からN次高調波までの振幅です。

内部リファレンス

LTC2309には温度補償されたバンドギャップ・リファレンスが内蔵されており、製造時に2.5Vに調整されています(図6aを参照)。これは内部でリファレンス・アンプに接続されており、 V_{REF} に出力されています。 V_{REF} は2.2 μF のセラミック・コンデンサでGNDにバイパスして、ノイズを最小限に抑えます。出力に直列に8k抵抗が接続されているので、高精度や低ドリフトが必要になる場合には、図6bに示すように、外部リファレンスによって簡単にオーバードライブすることができます。リファレンス・アンプが V_{REF} 電圧を1.638の利得で増幅し、REFCOMPに4.096Vを出力します。リファレンス・アンプを補償するには、0.1 μF のセラミック・コンデンサに並列に接続した10 μF のセラミック・コンデンサでREFCOMPをバイパスし、最高のノイズ性能を得ます。図6cに示すように、内部リファレンス・バッファは

1Vから V_{DD} までオーバードライブすることもできます。そうするには、 V_{REF} を接地してリファレンス・バッファをディスエーブルする必要があります。

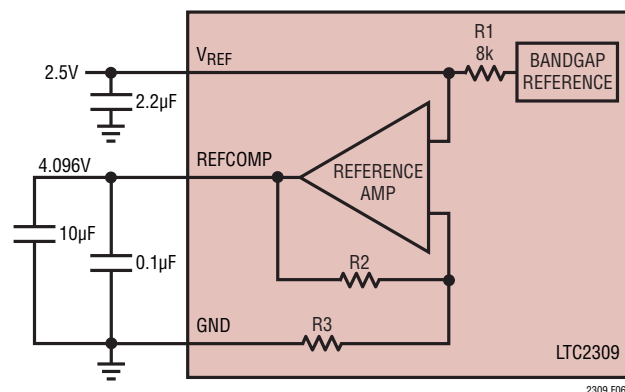


図6a. LTC2309のリファレンス回路

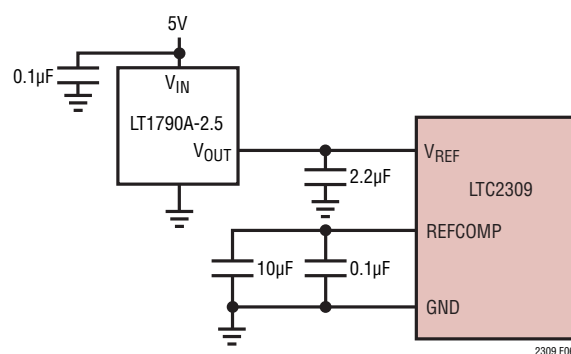
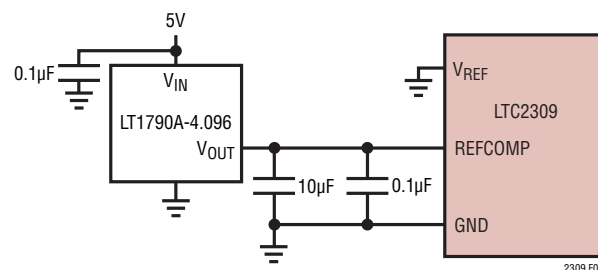
図6b. 外部リファレンスとしてLT[®]1790A-2.5を使用

図6c. LT1790A-4.096を使用したREFCOMPのオーバードライブ

アプリケーション情報

内部変換クロック

内部変換クロックは、標準変換時間 (t_{CONV}) が $1.3\mu\text{s}$ に、また全動作温度範囲での最大変換時間が $1.8\mu\text{s}$ になるように、製造時に調整されています。

I²Cインターフェイス

LTC2309はI²Cインターフェイスを介して通信します。I²Cインターフェイスは2線オープンドレイン・インターフェイスで、複数のデバイスと複数のマスタを単一バスでサポートします。接続されたデバイスはシリアル・データ・ライン (SDA) を“L”に引き下げることができるだけで、“H”にドライブすることはできません。SDAは外部でプルアップ抵抗を介して電源に接続する必要があります。データ・ラインは“L”にドライブされないときは“H”になります。I²Cバスのデータは標準モードでは最大100kbits/s、高速モードでは400kbits/sのレートで転送することができます。内部ESD保護ダイオードを介してI²Cバス・ラインに負荷がかかるのを避けるため、I²CバスがアクティブなときはLTC2309からV_{DD}電源を取り去らないで下さい。

I²Cバス上の各デバイスはデバイスに格納されている固有のアドレスで識別され、デバイスの機能に応じて、トランスマッタまたはレシーバのいずれかのみ動作をすることができます。デバイスは、データを転送しているときマスタまたはスレーブとみなすこともできます。マスタはバス上でデータ転送を開始するデバイスで、転送を可能にするクロック信号を生成します。マスタによってアドレス指定されたデバイスはスレーブとみなされます。

LTC2309はスレーブとしてのみアドレス指定することができます (表2を参照)。アドレス指定されると、設定ビット (D_{IN}ワード) を受け取るか、または最後の変換結果を転送することができます。シリアル・クロック・ライン (SCL) は常にLTC2309への入力で、シリアル・データ・ライン (SDA) は双方向です。このデバイスは、標準モードと最大400kbits/sのデータ転送速度の高速モードをサポートします (I²Cのタイミングの定義に関しては「タイミング図」を参照)。

Start条件とStop条件

図7に示すように、Start (S) 条件はSCLを“H”に保ったままSDAを“H”から“L”に遷移させて生成します。Start条件後のバスはビジーであるとみなされます。データ転送が終了すると、SCLが“H”の間にSDAを“L”から“H”に遷移させることによって、Stop (P) 条件が生成されます。Stop条件が生成されると、バスは開放状態になります。Start条件とStop条件は常にマスタによって生成されます。

バスが使用されているとき、Stop条件の代わりに反復Start (Sr) が生成されると、バスはビジー状態に留まります。反復Startのタイミングは機能的にStartと同じで、新しい変換を開始する前にデバイスの書き込みと読み出しを行うのに使用します。

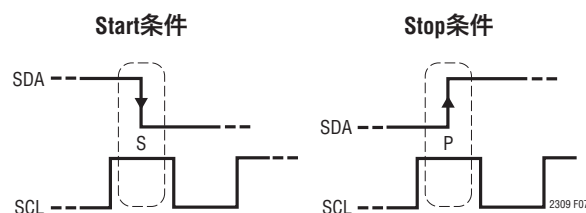


図7. Start条件とStop条件のタイミング図

データ転送

Start条件の後、I²Cバスはビジーになり、マスタとアドレス指定されたスレーブの間でデータ転送を開始することができます。データは、1バイトの後に1つのアクノリッジ (ACK) ビットが続く9ビットのグループで、バスを介して転送されます。マスタは9番目のSCLクロック・サイクルの間にSDAラインを解放状態にします。スレーブ・デバイスはSDAを“L”に引き下げることによってACKを発行するか、またはSDAラインをハイ・インピーダンスに保つことによって非アクノリッジ (NACK) を発行します (外付けプルアップ抵抗がラインを“H”に保ちます)。SCLラインが“L”のときだけデータが変化します。

データ・フォーマット

Start条件の後、マスタは7ビットのアドレスを送り、読み出し/書き込み (R/ \bar{W}) ビットがそれに続きます。R/ \bar{W} ビットは、読み出しリクエストの場合は“1”、書き込みリクエストの場合は“0”になります。7ビットのアドレスがLTC2309のピンで選択可能な9種類のアドレスの1つに一致すると、ADCが選択されます。変換

アプリケーション情報

途中でADCがアドレス指定されると、 R/\bar{W} リクエストをアクリッジしないで、SDAラインを“H”のままにしてNACKを発行します。変換が完了すると、LTC2309はSDAラインを“L”に引き下げることによってACKを発行します。LTC2309には2個のレジスタがあります。12ビット幅の出力レジスタには最後の交換結果が格納されています。6ビット幅の入力レジスタには、入力MUXとADCの動作モードを設定します。

出力データのフォーマット

出力レジスタには最後の交換結果が格納されています。各変換が完了すると、デバイスは、SLPビットの設定に応じて、自動的にナップまたはスリープのどちらかのモードになります(「ナップ・モード」と「スリープ・モード」を参照)。LTC2309は読み出し動作にアドレス指定されると、SDAを“L”に引き下

げてアクリッジし、トランスミッタとして機能します。マスタレシーバはLTC2309から最大2バイトを読み出すことができます。2バイトの読み出し動作完了後に新しい変換を開始するにはStop条件が必要です。変換が行われている間、デバイスは後続の読み出し動作をアクリッジしません。

データの出カストリームは16ビット長で、SCLの立ち下がりエッジでシフトアウトされます(図8aを参照)。最初のビットが変換結果のMSBで、12番目のビットがLSBです。残りの4ビットはゼロです。図14と図15はバイポーラ・モードとユニポーラ・モードの伝達特性です。データはSDAラインから出力され、バイポーラの出力は2の補数形式で、ユニポーラの出力はストレート・バイナリ形式です。

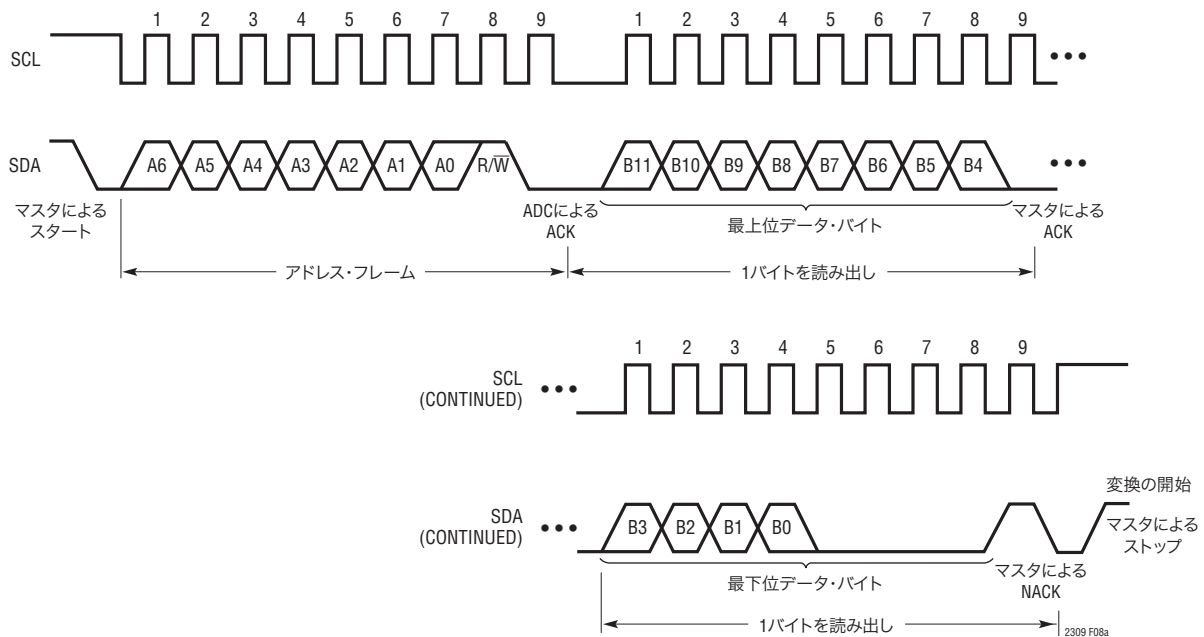


図8a. LTC2309からの読み出しタイミング図

アプリケーション情報

入力データのフォーマット

LTC2309は書き込み動作にアドレス指定されると、9番目のサイクルの前の“L”の期間にSDAを“L”に引き下げてアクノリッジし、レシーバとして機能します。次に、マスタトランスマッタは1バイトを送信してデバイスをプログラムすることができます。入力バイトは6ビットのD_{IN}ワードと、それに続く2ビットで構成されますが、この2ビットはADCによって無視され、ドントケア・ビット(X)とみなされます(図8bを参照)。入力ビットは書き込み動作の間SCLの立ち上がりエッジでラッチされます。

パワーアップ後、ADCは内部リセット・サイクルを開始し、D_{IN}ワードをすべて“0”に設定します(S/D = O/S = S0 = S1 = UNI = SLP = 0)。ADCがデフォルト状態に設定されることが望ましくない場合、書き込み動作を行うことができます。あるいは、ADCを適切にアドレス指定してからStop条件を生成し、変換を開始する必要があります。

新しい変換の開始

LTC2309は読み出し/書き込み動作のために正しくアドレス指定されると、ナップまたはスリープのどちらからかウェイクアップします。次いで、読み出し/書き込み動作実行後、新しい変換をトリガするためStopコマンドを発行することができます。

アドレス・フレームの8番目のSCLクロック・パルスの後、読み出し/書き込み動作の完了前にStopコマンドを発行しても新しい変換が開始されますが、十分な収集時間がないため出力結果が有効でないことがあります(「収集」を参照)。

LTC2309のアドレス

LTC2309は2つのアドレス・ピン(AD0およびAD1)を備えており、“H”または“L”に接続するか、あるいはフロートさせたままにして、9種類の可能なアドレスの1つをイネーブルすることができます(表2を参照)。

表2に示す設定可能なアドレスに加えて、LTC2309はグローバル・アドレス(1101011)も備えており、複数のLTC2309や他のI²C LTC230X SAR ADCを同期させるのに使用することができます(「グローバル・アドレス・コールによる複数のLTC2309の同期」を参照)。

表2. アドレス割り当て

AD1	AD0	ADDRESS
LOW	LOW	0001000
LOW	Float	0001001
LOW	HIGH	0001010
Float	HIGH	0001011
Float	Float	0011000
Float	LOW	0011001
HIGH	LOW	0011010
HIGH	Float	0011011
HIGH	HIGH	0101000

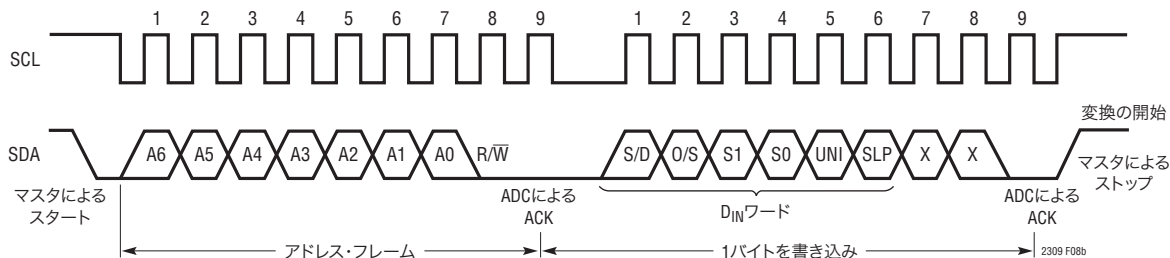


図8b. LTC2309からの読み出しタイミング図

アプリケーション情報

連続読み出し

同じ入力チャンネルが各サイクルでサンプリングされるアプリケーションでは、変換を連続的に行い、書き込みサイクルなしに読み出すことができます。(図9を参照)。D_{IN}ワードはデバイスに書き込まれた最後の値から変化せずに保たれます。パワーアップ後デバイスに書き込みがなされていないと、D_{IN}ワードはデフォルトですべて“0”になります(S/D = O/S = S0 = S1 = UNI = SLP = 0)。読み出し動作の最後にStop条件が生成され、新しい変換を開始することができます。変換サイクルが完了すると、上述した方法を使用して次の変換結果を読み出すことができます。変換サイクルが完了していないときに有効なアドレスによってデバイスが選択されると、LTC2309はNAK信号を生成して変換サイクルが進行中であることを知らせます。

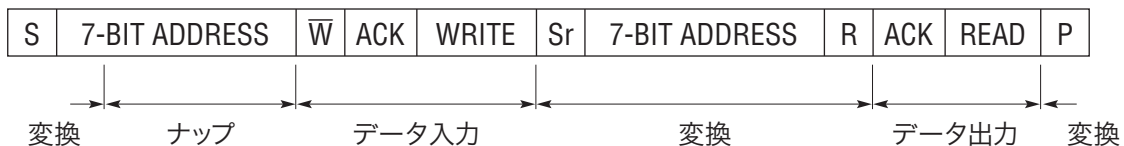
連続読み出し/書き込み

変換サイクルが完了すると、反復Start(Sr)コマンドを使用してLTC2309に書き込んでから読み出すことができます。データの書き込みで始まり、反復Start、読み出しと続き、Stopコマンドで終了するサイクルを図10に示します。後続の変換は、16ビットすべてがデバイスから読み出された後、またはStopコマンドの後に開始されます。後続の変換は新たにプログラムされたデータを使用して行われます。



2309 F09

図9. 同じ設定を使用した連続読み出し



2309 F10

図10. 書き込み、読み出し、変換開始

アプリケーション情報

グローバル・アドレス・コールによる複数のLTC2309の同期

複数のLTC2309またはリニアテクノロジー社の他のI²C SAR ADCが同じI²Cバス上で使用されるアプリケーションでは、すべてのコンバータはグローバル・アドレス・コールを使用して同期させることができます。グローバル・アドレス・コールを発行する前に、すべてのコンバータが変換サイクルを完了している必要があります。次いでマスタはStartを発行し、続いてグローバル・アドレス1101011、さらに書き込みリクエストを発行します。すべてのコンバータが選択され、リクエストをアクトリッジします。次いでマスタは書き込みバイト(オプション)に続いてStopコマンドを送信します。これによりチャンネル選択が更新され(オプション)、同時にバス上のすべてのADCの変換が開始されます(図11を参照)。チャンネルを変更せずに複数のコンバータを同期させるために、グローバル書き込みコマンドのアクトリッジの後にStopコマンドを発行することができます。グローバル読み出しコマンドは許容されず、コンバータはグローバル読み出しリクエストに対してNAKを発行します。

ナップ・モード

変換が完了した後(t_{CONV})、SLPビットがロジック“0”に設定されていると、ADCはナップ・モードになります。変換と変換の間のナップ・モードでは消費電流が210μAに減少するので、サンプリング・レートが低下するにつれ、平均消費電力が減少します。たとえば、1kspsのサンプリング・レートでは、LTC2309に平均300μAが流れます。ナップ・モードでは、LTC2309はリファレンス(V_{REF})とリファレンス・バッファ(REFCOMP)回路だけをアクティブに保ちます。

スリープ・モード

変換が完了した後(t_{CONV})、SLPビットがロジック“1”に設定されていると、ADCはスリープ・モードになります。どのデジタル入力もスイッチングしていない限り、スリープ・モードではADCには7μAしか流れません。LTC2309が適切にアドレス指定されると、ADCはスリープ・モードから開放されますが、ウェイクアップしてV_{REF}ピンとREFCOMPピンの2.2μFと10μFの各バイパス・コンデンサを充電するのに200ms(t_{REFWAKE})を要します。図12に示すように、新しい変換はこの時点まで開始されません。

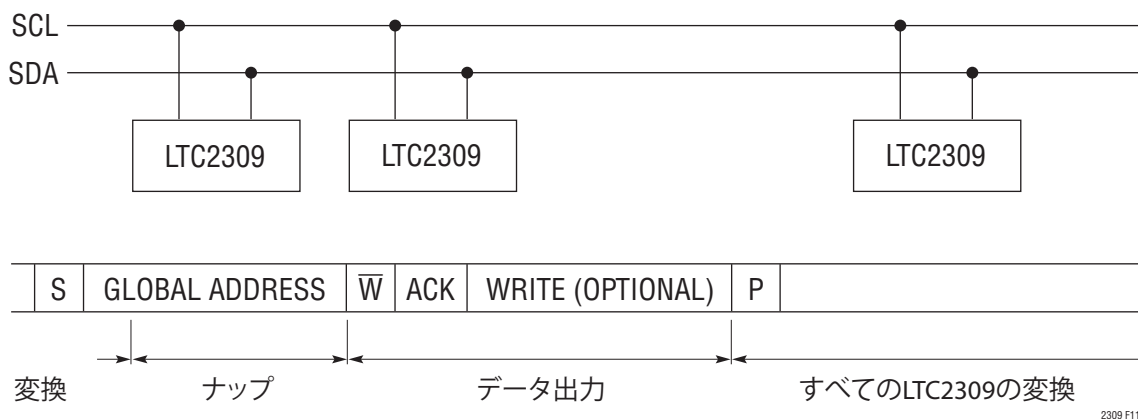


図11. グローバル・アドレス・コールによる複数のLTC2309の同期

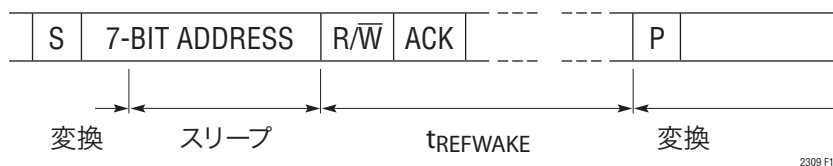


図12. スリープ・モードを終了して新たな変換を開始

アプリケーション情報

収集

LTC2309は、読み出し動作中か書き込み動作中かに応じて、異なった時点で入力信号の収集を開始します。読み出し動作が行われている場合には、図13aに示すように、入力信号の収集はアドレス・フレームに続く9番目のクロック・パルスの立ち上がりエッジで開始されます。

書き込み動作が行われている場合には、図13bに示すように、入力信号の収集はD_{IN}ワードがシフトインされた後、6番目のクロック・サイクルの立ち下がりエッジで開始されます。LTC2309は、D_{IN}ワードによってプログラムされた最新の入力チャネルからの信号を収集します。新たな変換を開始するまでは、入力信号を収集するのに最小240nsを必要とします。

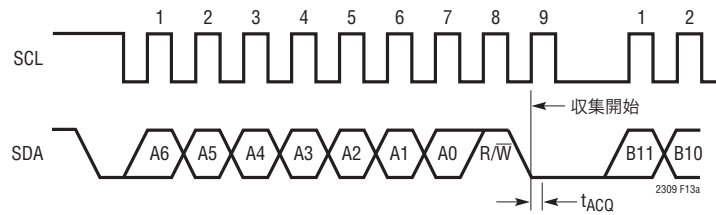


図13a. 読み出し動作中の収集を示すタイミング図

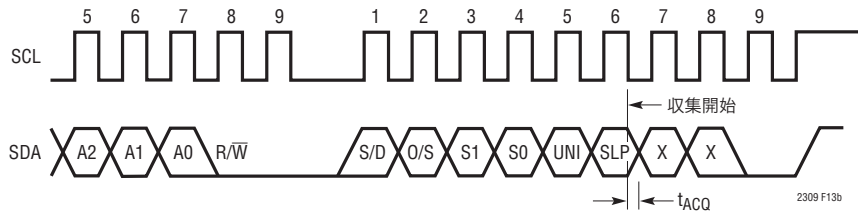


図13b. 書き込み動作中の収集を示すタイミング図

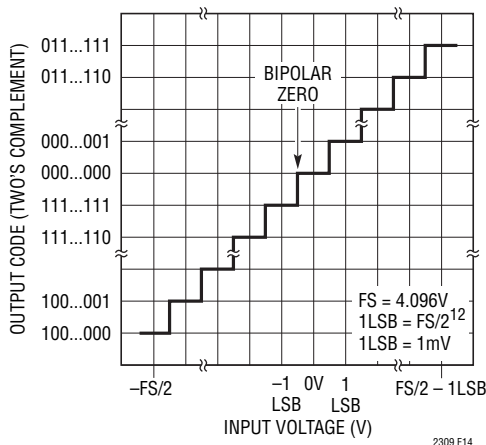


図14. バイポーラ伝達特性(2の補数)

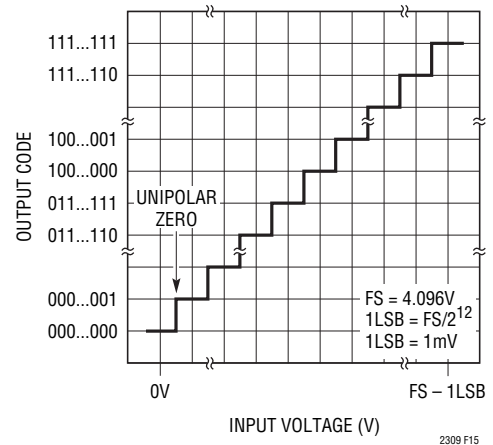


図15. ユニポーラ伝達特性(ストレート・バイナリ)

アプリケーション情報

基板のレイアウトとバイパス

最高の性能を得るには、しっかりとしたグラウンド・プレーンを備えたプリント回路基板が必要です。プリント基板のレイアウトでは、デジタル信号ラインとアナログ信号ラインをできるだけ離すようにします。どのデジタル信号もアナログ信号に沿って配線しないように注意します。すべてのアナログ入力をGNDで

シールドします。V_{REF}、REFCOMPおよびV_{DD}は、できるだけピンの近くでグラウンド・プレーンにバイパスします。これらのバイパス・コンデンサの共通リターン用に低インピーダンスの経路を確保することが、ADCの低ノイズ動作には不可欠です。これらのトレースはできるだけ幅を広くします。推奨レイアウトについては図16a～16eを参照してください。

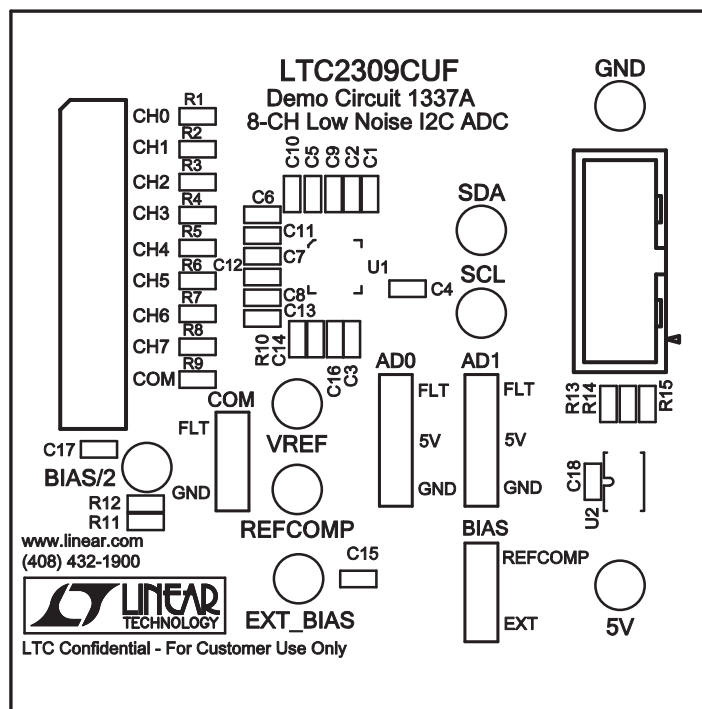


図16a. シルクスクリーンの上面

アプリケーション情報

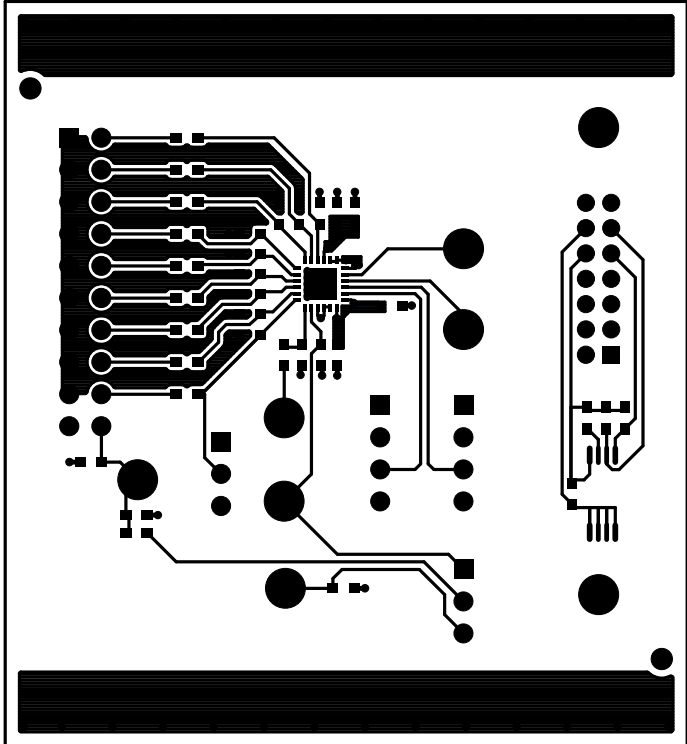


図16b. 第1層、部品面

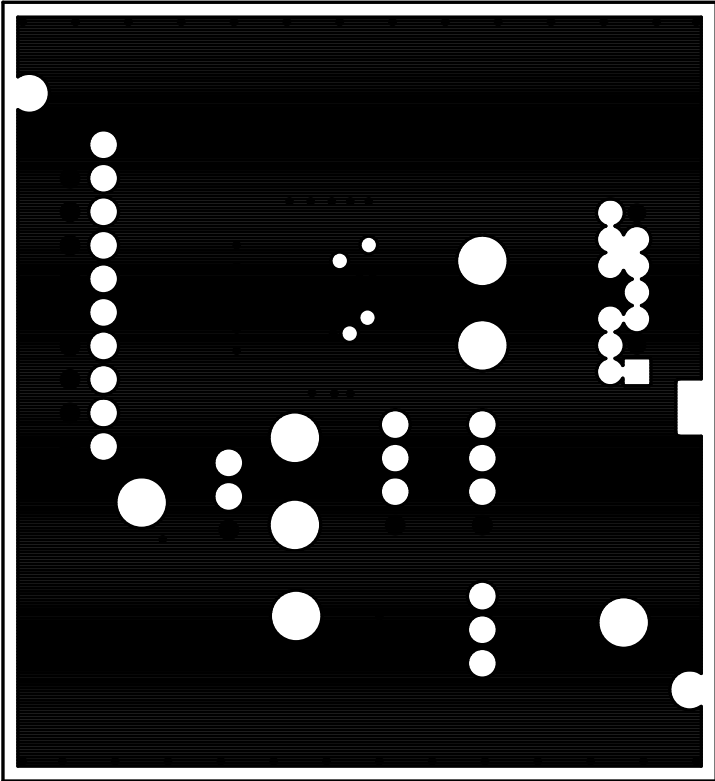
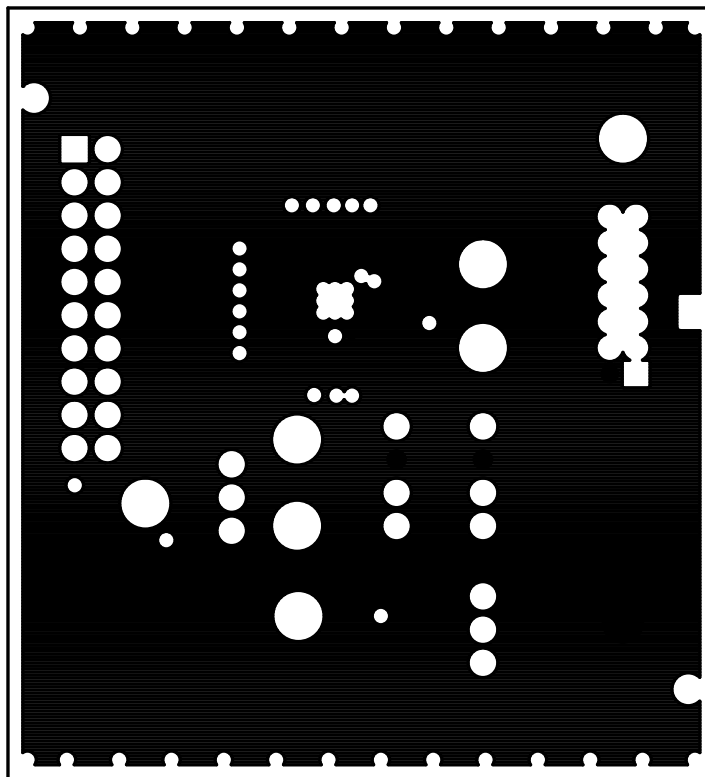
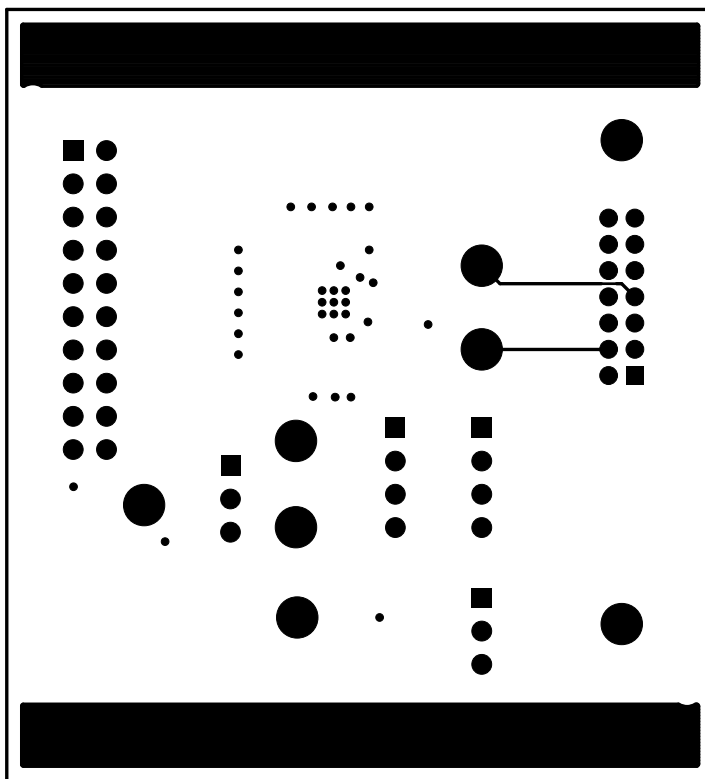


図16c. 第2層、グランド・プレーン



2309 F16d

図16d. 第3層、パワー・プレーン



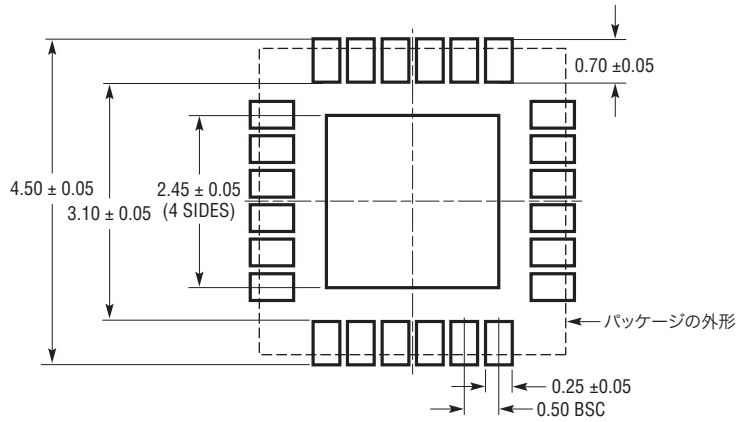
2309 F16e

図16e. 裏側、半田面

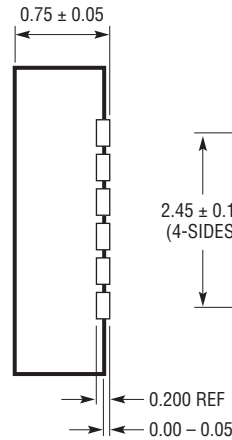
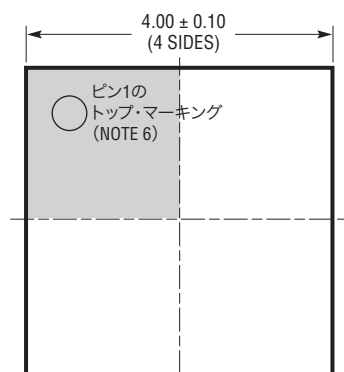
2309fd

パッケージ

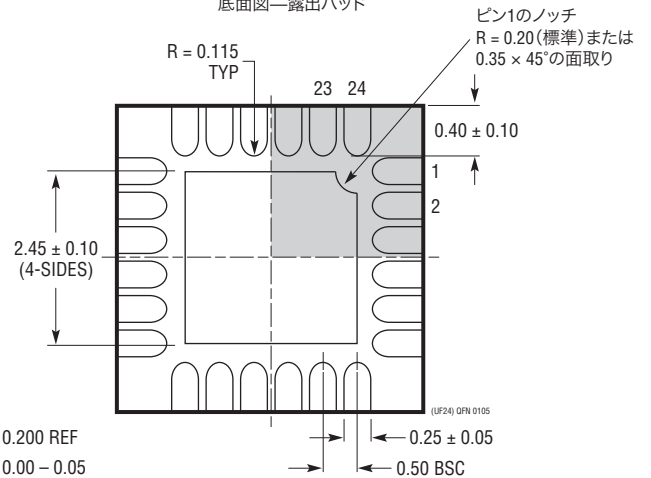
UFパッケージ
 24ピン・プラスチックQFN (4mm×4mm)
 (Reference LTC DWG # 05-08-1697)



推奨する半田パッドのピッチと寸法



底面図—露出パッド

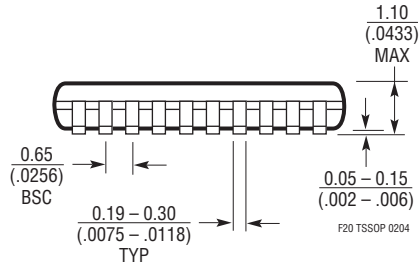
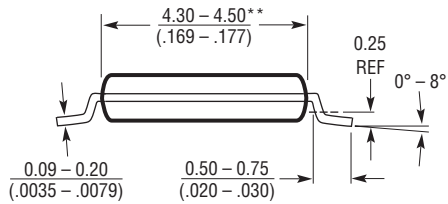
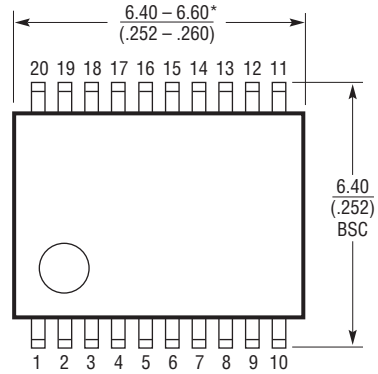
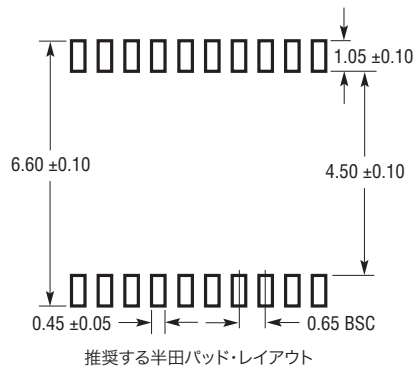


NOTE:

- 図はJEDECパッケージ外形M0-220のバリエーション(WGGD-X)にするよう提案されている(承認待ち)
- 図は実寸とは異なる
- すべての寸法はミリメートル
- パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
- 露出パッドは半田メッキとする
- 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

パッケージ

Fパッケージ 20ピン・プラスチックTSSOP (4.4mm) (Reference LTC DWG # 05-08-1650)



NOTE:

1. 標準寸法: ミリメートル

2. 寸法は $\frac{\text{ミリメートル}}{\text{インチ}}$

3. 図は実寸とは異なる

* 寸法にはモールドのバリを含まない
モールドのバリは各サイドで0.152mm (0.006")を超えないこと

** 寸法にはリード間のバリを含まない
リード間のバリは各サイドで0.254mm (0.010")を超えないこと

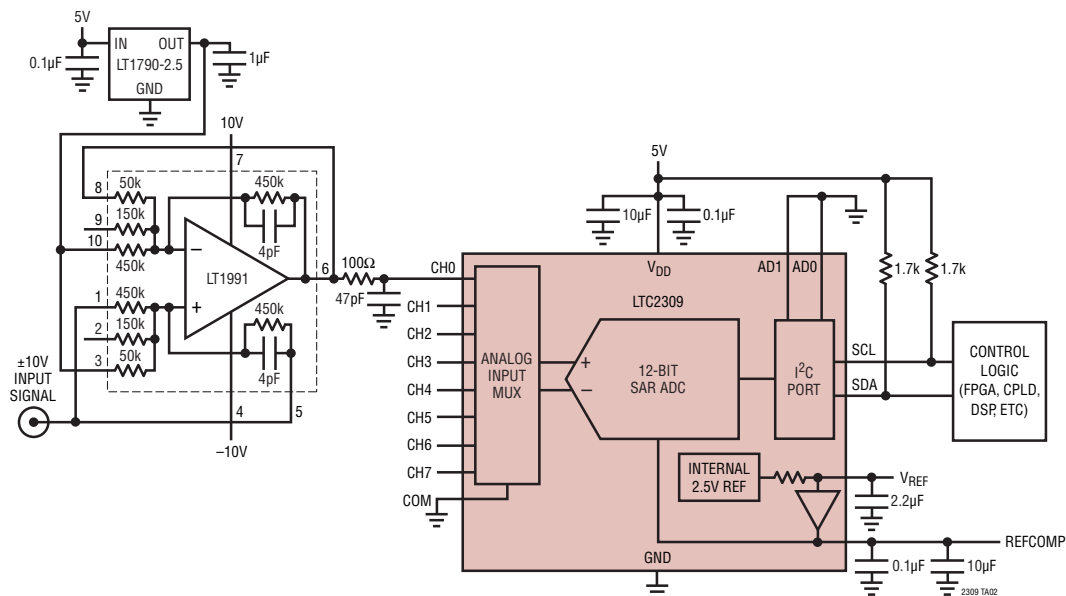
改訂履歴 (Rev Dよりスタート)

REV	DATE	DESCRIPTION	PAGE NUMBER
D	7/10	ブロック図を改訂	1
		AV _{DD} ピンとDV _{DD} ピンをV _{DD} ピンのみに変更	2、4~9、20
		Note 2を改訂	5
		「ピン機能」セクションにおいてAV _{DD} ピンとDV _{DD} ピンをV _{DD} ピンに統一、V _{REF} ピンとREFCOMピンの記述を改訂	7、8
		「アプリケーション情報」セクションにおいて図6b、図6cと「内部リファレンス」の文章改訂、 「I ² Cインタフェース」に文章追加	13、14
		図8aにおいてNAKをNACKに変更	15
		標準的応用例を改訂	26

LTC2309

標準的応用例

高精度減衰器を使用した±10V入力信号でのLTC2309のドライブ



関連製品

製品番号	説明	注釈
LTC1417	14ビット、400kspsシリアルADC	20mW、ユニポーラまたはバイポーラ、内蔵リファレンス、SSOP-16パッケージ
LTC1468/LTC1469	シングル/デュアルの90MHz、22V/µs、16ビット精度のオペアンプ	低入力オフセット: 75µV/125µV
LTC1609	16ビット、200kspsシリアルADC	65mW、構成設定可能なバイポーラとユニポーラの入力範囲、5V電源
LTC1790	マイクロパワー低ドロップアウト・リファレンス	60µAの電源電流、10ppm/°C、SOT-23パッケージ
LTC1850/LTC1851	10ビット/12ビット、8チャンネル、1.25Msps ADC	パラレル出力、プログラム可能なMUXとシーケンサ、5V電源
LTC1852/LTC1853	10ビット/12ビット、8チャンネル、400ksps ADC	パラレル出力、プログラム可能なMUXとシーケンサ、3V電源または5V電源
LTC1860/LTC1861	12ビット、1チャンネル/2チャンネル、MSOPの250ksps ADC	250kspsで850µA、1kspsで2µA、SO-8およびMSOPパッケージ
LTC1860L/LTC1861L	3V、12ビット、1チャンネル/2チャンネル、150ksps ADC	150kspsで450µA、1kspsで10µA、SO-8およびMSOPパッケージ
LTC1863/LTC1867	12/16ビット、8チャンネル、200ksps ADC	6.5mW、ユニポーラまたはバイポーラ、内蔵リファレンス、SSOP-16パッケージ
LTC1863L/LTC1867L	3V、12/16ビット、8チャンネル、175ksps ADC	2mW、ユニポーラまたはバイポーラ、内蔵リファレンス、SSOP-16パッケージ
LTC1864/LTC1865	16ビット、1チャンネル/2チャンネル、MSOPの250ksps ADC	250kspsで850µA、1kspsで2µA、SO-8およびMSOPパッケージ
LTC1864L/LTC1865L	3V、16ビット、1チャンネル/2チャンネル、MSOPの150ksps ADC	150kspsで450µA、1kspsで10µA、SO-8およびMSOPパッケージ
LTC2302/LTC2306	12ビット、1チャンネル/2チャンネル、3mm×3mm DFNの500ksps SPI ADC	500kspsで14mW、単一5V電源、LTC2308とソフトウェア互換
LTC2308	12ビット、8チャンネル、500ksps SPI ADC	5V、内蔵リファレンス、4mm×4mm QFNパッケージ、LTC2302/LTC2306とソフトウェア互換
LTC2453	使いやすい、超小型16ビットI²CデルタシグマADC	INL: 2LSB、スリープ電流: 50nA、出力レート: 60Hz、3mm×2mm DFNパッケージ
LTC2487/LTC2489/ LTC2493	2チャンネル/4チャンネルのEasy Drive I²CデルタシグマADC	16/24ビット、PGAおよび温度センサ、出力レート: 15Hz、4mm×3mm DFNパッケージ
LTC2495/LTC2497/ LTC2499	8チャンネル/16チャンネルのEasy Drive I²CデルタシグマADC	16/24ビット、PGAおよび温度センサ、出力レート: 15Hz、5mm×7mm QFNパッケージ

2309fd