

シャットダウン機能付き 8チャンネル、12/14/16ビット 100ksps SoftSpan A/Dコンバータ

特長

- サンプルング・レート：100ksps
- $\pm 25V$ 保護付き8チャンネル・マルチプレクサ
- 5V単電源
- ソフトウェアでプログラム可能な入力レンジ：
0V~5V、0V~10V、 $\pm 5V$ または $\pm 10V$
シングルエンドまたは差動
- $\pm 3LSB$ INL(LTC1859)、 $\pm 1.5LSB$ INL(LTC1858)、
 $\pm 1LSB$ INL(LTC1857)
- 消費電力：40mW(標準)
- SPI/MICROWIRE™に適合したシリアルI/O
- 電力シャットダウン：ナップとスリープ
- SN比：標準87dB(LTC1859)
- 内部または外部のリファレンスを使って動作
- 内部同期クロック
- 28ピンSSOPパッケージ

アプリケーション

- 産業用プロセス制御
- マルチプレクサ付きデータ収集システム
- PC用高速データ収集
- デジタル信号処理

概要

LTC®1857/LTC1858/LTC1859は、8チャンネル、12/14/16ビット、100kspsの低消費電力ADコンバータです。これらのSoftSpan™ ADCは、0V~5V、0V~10V、 $\pm 5V$ 、または $\pm 10V$ の入力スパンにソフトウェアでプログラム可能で、5V単電源で動作します。8チャンネルのマルチプレクサは、シングルエンド入力、差動入力のペア、または両方の組合せにプログラムすることができます。さらに、すべてのチャンネルは $\pm 25V$ にフォールト保護されています。どのチャンネルのフォールト状態も選択されたチャンネルの変換結果に影響を与えません。

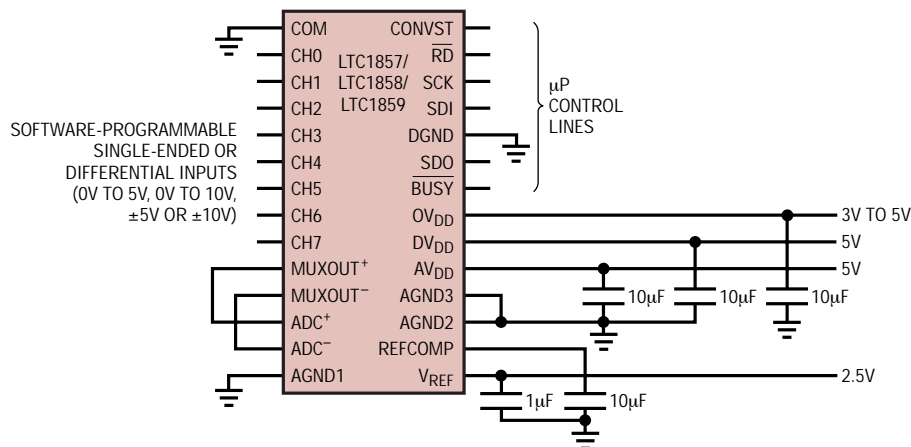
高性能サンプル&ホールドと高精度リファレンスが内蔵されているので、外付け部品が少なくてすみます。ユーザーが選択可能な2つのパワー・シャットダウン・モードが備わっているため、40mWの低消費電力がさらに魅力を増します。DC仕様には、 $\pm 3LSB$ INL(LTC1859)、 $\pm 1.5LSB$ INL(LTC1858)、 $\pm 1LSB$ INL(LTC1857)が規定されています。

内部クロックは5 μ sの最大変換時間に調整されており、100kspsのサンプルング・レートが保証されています。変換スタート入力とデータ・レディー信号(BUSY)が分かれていますので、FIFO、DSP、マイクロプロセッサへの接続が簡単です。

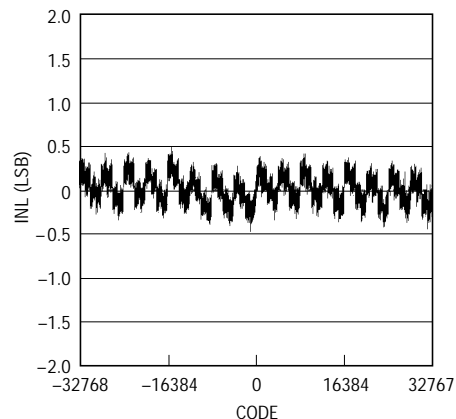
LT、LTC、LTIはリニアテクノロジー社の登録商標です。
SoftSpanはリニアテクノロジー社の商標です。
MICROWIREはナショナルセミコンダクタ社の商標です。

標準的応用例

100kHz、12ビット/14ビット/16ビットのサンプルングADC



LTC1859の標準的INL曲線



1859 TA02
185789f

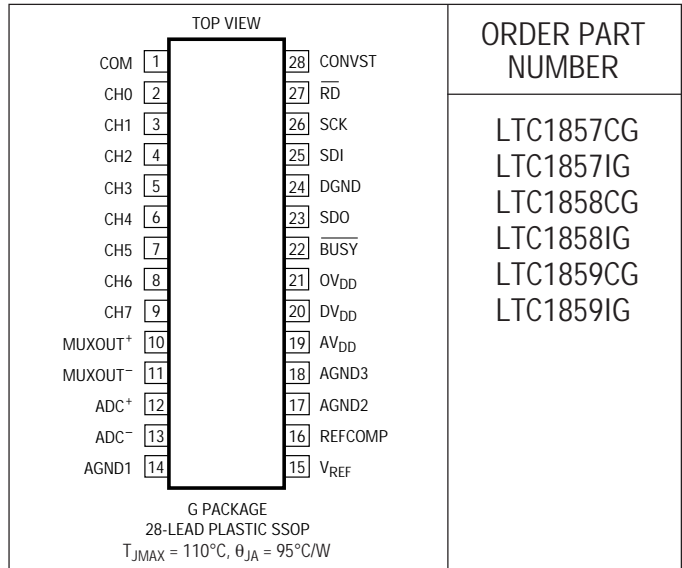
LTC1857/LTC1858/LTC1859

絶対最大定格

(Note 1、2)

電源電圧 ($OV_{DD} = DV_{DD} = AV_{DD} = V_{DD}$)	6V
グラウンドの電圧差 DGND、AGND1、AGND2、AGND3	$\pm 0.3V$
アナログ入力電圧 ADC ⁺ 、ADC ⁻ (Note 3)	(AGND1 - 0.3V) ~ (AV _{DD} + 0.3V)
CH0-CH7、COM	$\pm 25V$
デジタル入力電圧 (Note 4)	(DGND - 0.3V) ~ 10V
デジタル出力電圧	(DGND - 0.3V) ~ (DV _{DD} + 0.3V)
消費電力	500mW
動作温度範囲	
LTC1857C/LTC1858C/LTC1859C	0 ~ 70
LTC1857I/LTC1858I/LTC1859I	- 40 ~ 85
保存温度範囲	- 65 ~ 150
リード温度 (半田付け、10秒)	300

パッケージ/発注情報



ORDER PART NUMBER

- LTC1857CG
- LTC1857IG
- LTC1858CG
- LTC1858IG
- LTC1859CG
- LTC1859IG

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

コンバータとマルチプレクサの特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25 °Cでの値。MUXOUTはADC入力に接続。(Note 5、6)

PARAMETER	CONDITIONS	LTC1857			LTC1858			LTC1859			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Resolution		●	12		14		16				Bits
No Missing Codes		●	12		14		15				Bits
Transition Noise			0.06		0.26		1				LSBRMS
Integral Linearity Error	(Notes 7, 15)	●		± 1		± 1.5		± 3			LSB
Differential Linearity Error	(Note 15)	●	-1	1	-1	1.5	-2	4			LSB
Bipolar Zero Error	(Note 8)	●		± 9		± 17		± 28			LSB
Bipolar Zero Error Drift				± 0.1		± 0.1		± 0.1			ppm/°C
Bipolar Zero Error Match				± 4		± 6		± 10			LSB
Unipolar Zero Error	(Note 8)	●		± 6		± 15		± 25			LSB
Unipolar Zero Error Drift				± 1		± 1		± 1			ppm/°C
Unipolar Zero Error Match				± 1.2		± 2		± 8			LSB
Bipolar Full-Scale Error	External Reference (Note 11) Internal Reference (Note 11)	●		± 0.35 ± 0.45		± 0.15 ± 0.40		± 0.1 ± 0.4			% %
Bipolar Full-Scale Error Drift	External Reference Internal Reference			± 2.5 ± 7		± 2.5 ± 7		± 2.5 ± 7			ppm/°C ppm/°C
Bipolar Full-Scale Error Match				± 5		± 10		± 15			LSB
Unipolar Full-Scale Error	External Reference (Note 11) Internal Reference (Note 11)	●		± 0.45 ± 0.75		± 0.25 ± 0.85		± 0.20 ± 0.75			% %
Unipolar Full-Scale Error Drift	External Reference Internal Reference			± 2.5 ± 7		± 2.5 ± 7		± 2.5 ± 7			ppm/°C ppm/°C
Unipolar Full-Scale Error Match				± 5		± 12		± 15			LSB
Input Common Mode Range	Unipolar Mode Bipolar Mode	● ●	0 to 10 ± 10		0 to 10 ± 10		0 to 10 ± 10				V V
Input Common Mode Rejection Ratio			96		96		96				dB

185789f

アナログ入力

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。(Note 5)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Analog Input Range	CH0 to CH7, COM		0 to 5, 0 to 10 $\pm 5, \pm 10$		V V
	ADC ⁺ , ADC ⁻ (Note 3)		0 to 2.048 0 to 4.096 ADC ⁻ ± 1.024 ADC ⁻ ± 2.048		V V V V
Impedance	CH0 to CH7, COM Unipolar		42		k Ω
	Bipolar		31		k Ω
	MUXOUT ⁺ , MUXOUT ⁻ Unipolar		10		k Ω
	Bipolar		5		k Ω
	ADC ⁺ , ADC ⁻		Hi-Z		k Ω
Capacitance	CH0 to CH7, COM		5		pF
	Sample Mode ADC ⁺ , ADC ⁻ 0V to 2.048V, ± 1.024 V 0V to 4.096V, ± 2.048 V		24 12		pF pF
	Hold Mode ADC ⁺ , ADC ⁻		4		pF
Input Leakage Current	ADC ⁺ , ADC ⁻ , CONVST = Low	●		± 1	μ A

ダイナミック精度

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。MUXOUTはADC入力に接続。(Note 5、12)

SYMBOL	PARAMETER	CONDITIONS	LTC1857			LTC1858			LTC1859			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
S/(N + D)	Signal-to-(Noise + Distortion) Ratio	1kHz Input Signal		74			83			87		dB
THD	Total Harmonic Distortion	1kHz Input Signal, First Five Harmonics		-101			-101			-101		dB
	Peak Harmonic or Spurious Noise	1kHz Input Signal		-103			-103			-103		dB
	Channel-to-Channel Isolation	1kHz Input Signal		-120			-120			-120		dB
	-3dB Input Bandwidth			1			1			1		MHz
	Aperture Delay			-70			-70			-70		ns
	Aperture Jitter			60			60			60		ps
	Transient Response	Full-Scale Step (Note 9)					4			4		μ s
	Overvoltage Recovery	(Note 13)		150			150			150		ns

内部リファレンス特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。(Note 5)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{REF} Output Voltage	$I_{OUT} = 0$	2.475	2.50	2.525	V
V_{REF} Output Temperature Coefficient	$I_{OUT} = 0$		±10		ppm/°C
V_{REF} Output Impedance	$-0.1mA \leq I_{OUT} \leq 0.1mA$		8		kΩ
$V_{REFCOMP}$ Output Voltage	$I_{OUT} = 0$		4.096		V

デジタル入力とデジタル出力

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。(Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IH} V	High Level Input Voltage	$V_{DD} = 5.25V$		2.4		
V_{IL}	Low Level Input Voltage	$V_{DD} = 4.75V$			0.8	V
I_{IN}	Digital Input Current	$V_{IN} = 0V$ to V_{DD}			±10	μA
C_{IN}	Digital Input Capacitance			5		pF
V_{OH}	High Level Output Voltage	$V_{DD} = 4.75V, I_O = -10\mu A, OV_{DD} = V_{DD}$ $V_{DD} = 4.75V, I_O = -200\mu A, OV_{DD} = V_{DD}$	4	4.74		V V
V_{OL}	Low Level Output Voltage	$V_{DD} = 4.75V, I_O = 160\mu A, OV_{DD} = V_{DD}$ $V_{DD} = 4.75V, I_O = 1.6mA, OV_{DD} = V_{DD}$		0.05 0.10	0.4	V V
I_{OZ}	Hi-Z Output Leakage	$V_{OUT} = 0V$ to $V_{DD}, \overline{RD} = High$			±10	μA
C_{OZ}	Hi-Z Output Capacitance	$\overline{RD} = High$		15		pF
I_{SOURCE}	Output Source Current	$V_{OUT} = 0V$		-10		mA
I_{SINK}	Output Sink Current	$V_{OUT} = V_{DD}$		10		mA

電源条件

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。(Note 5)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Positive Supply Voltage	(Notes 9 and 10)	4.75	5.00	5.25	V
Positive Supply Current			8.0	13	mA
Nap Mode			5.5	8	mA
Sleep Mode	CONVST = 0V or 5V		8.0	15	μA
Power Dissipation			40.0		mW
Nap Mode			27.5		mW
Sleep Mode	CONVST = 0V or 5V		40.0		μW

タイミング特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。(Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$f_{\text{SAMPLE(MAX)}}$	Maximum Sampling Frequency	Through CH0 to CH7 Inputs Through ADC ⁺ , ADC ⁻ Only	100	166		kHz kHz
t_{CONV}	Conversion Time			4	5	μs
t_{ACQ}	Acquisition Time	Through CH0 to CH7 Inputs Through ADC ⁺ , ADC ⁻ Only		1	4	μs μs
f_{SCK}	SCK Frequency	(Note 14)	0		20	MHz
t_r	SDO Rise Time	See Test Circuits		6		ns
t_f	SDO Fall Time	See Test Circuits		6		ns
t_1	CONVST High Time		40			ns
t_2	CONVST to $\overline{\text{BUSY}}$ Delay	$C_L = 25\text{pF}$, See Test Circuits		15	30	ns
t_3	SCK Period		50			ns
t_4	SCK High		10			ns
t_5	SCK Low		10			ns
t_6	Delay Time, SCK \downarrow to SDO Valid	$C_L = 25\text{pF}$, See Test Circuits		25	45	ns
t_7	Time from Previous SDO Data Remains Valid After SCK \downarrow	$C_L = 25\text{pF}$, See Test Circuits	5	20		ns
t_8	SDO Valid After $\overline{\text{RD}}\downarrow$	$C_L = 25\text{pF}$, See Test Circuits		11	30	ns
t_9	$\overline{\text{RD}}\downarrow$ to SCK Setup Time		20			ns
t_{10}	SDI Setup Time Before SCK \uparrow		0			ns
t_{11}	SDI Hold Time After SCK \uparrow		7			ns
t_{12}	SDO Valid Before $\overline{\text{BUSY}}\uparrow$	$\overline{\text{RD}} = \text{Low}$, $C_L = 25\text{pF}$, See Test Circuits	5	20		ns
t_{13}	Bus Relinquish Time	See Test Circuits		10	30	ns

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: すべての電圧値は、注記がない限り、DGND、AGND1、AGND2、およびAGND3を結線したグラウンドを基準にしている。

Note 3: これらのピンの電圧がグラウンドより下に引き下げられるか、 $AV_{DD} = DV_{DD} = OV_{DD} = V_{DD}$ より上に引き上げられると、内部のダイオードによってクランプされる。この製品は、グラウンドより低い電圧、または V_{DD} より高い電圧でラッチアップを生じることなしに100mAを超える入力電流を処理することができる。

Note 4: これらのピンの電圧がグラウンドより下に引き下げられると、内部のダイオードによってクランプされる。この製品は、ラッチアップを生じることなしに、グラウンドより下で100mAを超す入力電流を処理することができる。これらのピンは V_{DD} にクランプされない。

Note 5: 注記がない限り、 $V_{DD} = 5\text{V}$ 、 $f_{\text{SAMPLE}} = 100\text{kHz}$ 、 $t_r = t_f = 5\text{ns}$ 。

Note 6: 直線性、オフセット、およびフルスケールの各規格値は、グラウンドを基準にしたシングルエンドのアナログMUX入力、またはグラウンドに接続したADC⁻を基準にしたADC⁺に適用される。

Note 7: 積分非直線性は、実際の伝達曲線のエンドポイントを通る直線からのコードの偏差として定義されている。偏差は量子化幅の中心から測定される。

Note 8: バイポーラ・ゼロ誤差は、出力コードがLTC1859の場合は0000 0000 0000 0000と1111 1111 1111 1111のあいだを行ったり来たりするとき、LTC1858の場合は00 0000 0000 0000と11 1111 1111 1111のあいだを行ったり来たりするとき、LTC1857の場合は0000 0000 0000と1111 1111 1111のあいだを行ったり来たりするとき、-0.5LSBから測定されたオフセット電圧である。ユニポーラ・ゼロ誤差は、出力コードがLTC1859の場合は0000 0000 0000 0000と0000 0000 0000 0001のあいだを行ったり来たりするとき、LTC1858の場合は00 00000 0000と00 0000 0000 0001のあいだを行ったり来たりするとき、LTC1857の場合は0000 0000 0000と0000 0000 0001のあいだを行ったり来たりするとき、0.5LSBから測定されたオフセット電圧である。

Note 9: 設計によって保証されているが、テストされない。

Note 10: 推奨動作条件。

Note 11: フルスケール・バイポーラ誤差は、最初と最後のコードの理想的な遷移からの、-FSまたは+FSの未調整のワーストケースの変動をフルスケール・レンジで割ったもので、オフセット誤差の影響が含まれる。フルスケール・ユニポーラ誤差は、最後のコードの遷移の理想的な遷移からの変動をフルスケール・レンジで割ったもので、オフセット誤差の影響が含まれる。

Note 12: dB表示のすべての規格値はフルスケール $\pm 10\text{V}$ の入力を基準にしている。

Note 13: (2 \cdot FS)の入力過電圧後、規定された性能に回復する。

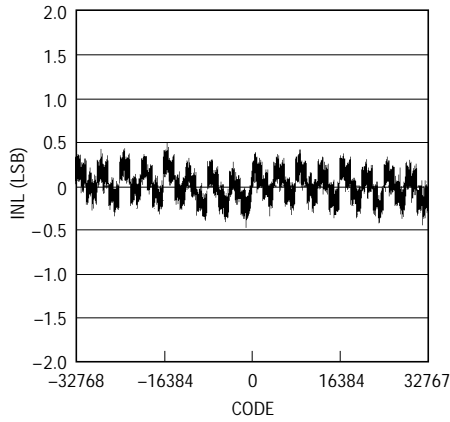
Note 14: t_6 の最大値は45nsなので、立上りキャプチャの場合50%デューティ・サイクルでは f_{SCK} は最大10MHzが可能で、立下りキャプチャの場合受信ロジックのセットアップ時間が5nsのとき f_{SCK} は最大20MHzが可能である。

Note 15: 規格値は $\pm 10\text{V}$ の入力レンジを基準にしている。

LTC1857/LTC1858/LTC1859

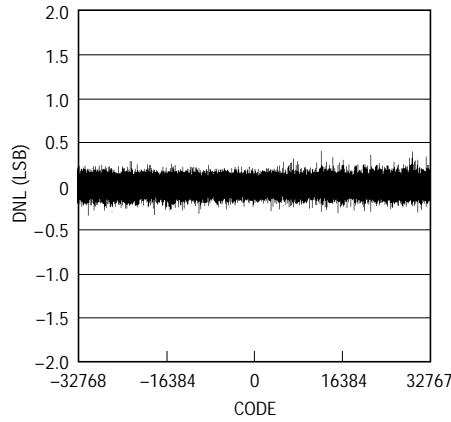
標準的性能特性

LTC1859の標準的INL曲線



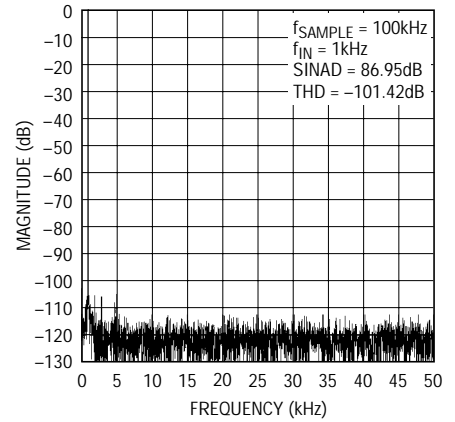
1859 TA02

LTC1859の標準的DNL曲線



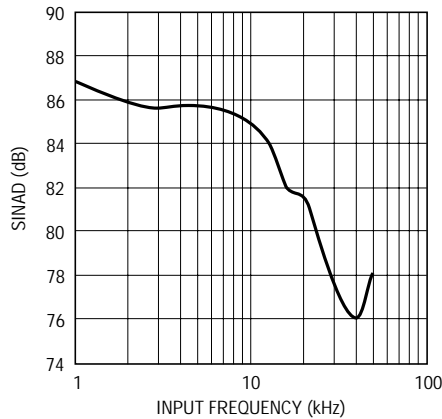
1859 G02

LTC1859の平均化しない4096ポイントのFFTプロット



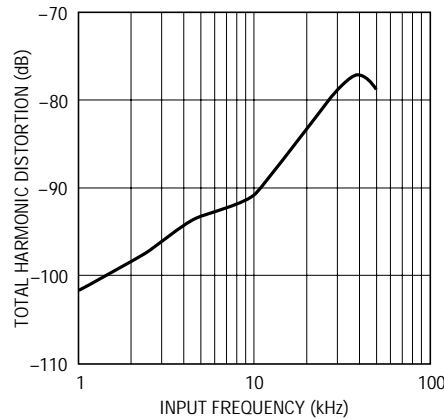
1859 G03

LTC1859のSINADと入力周波数



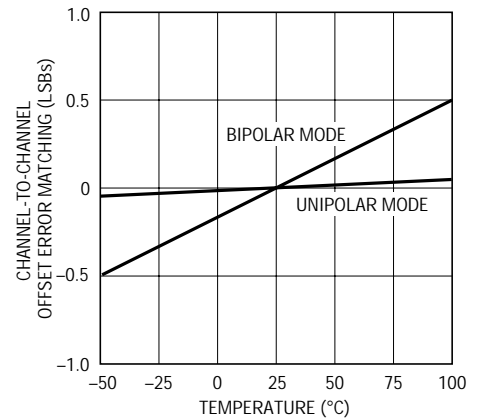
1859 G04

LTC1859の全高調波歪みと入力周波数



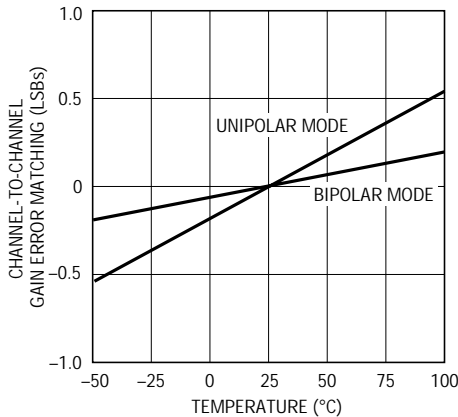
1859 G05

LTC1859のチャンネル間オフセット誤差のマッチングと温度



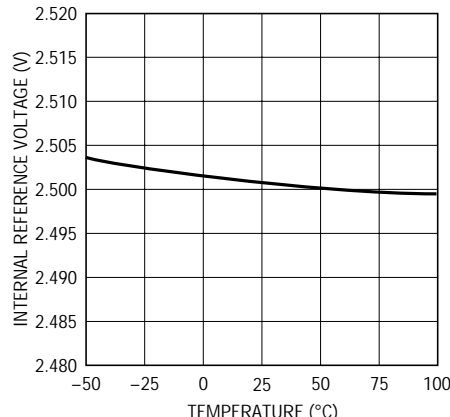
1959 G06

LTC1859のチャンネル間利得誤差のマッチングと温度



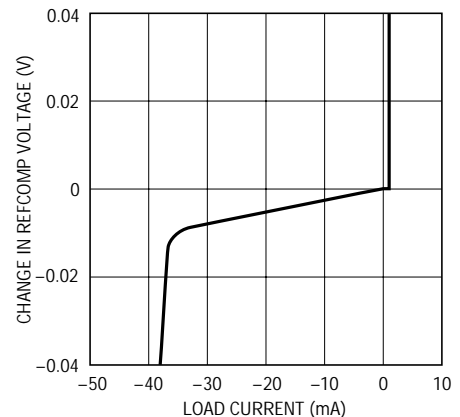
1959 G07

内蔵リファレンス電圧と温度



1859 G08

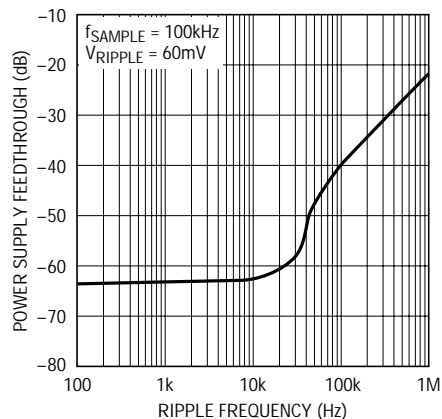
REFCOMP電圧の変化と負荷電流



1859 G09

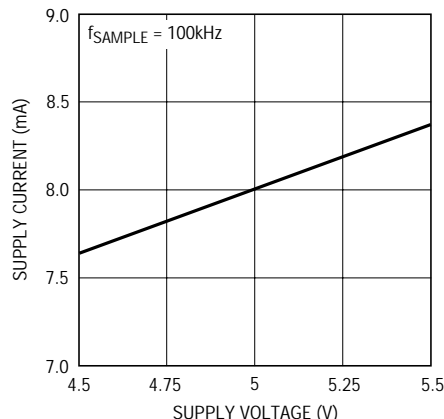
185789f

標準的性能特性

LTC1859の電源フィードスルー
とリップル周波数

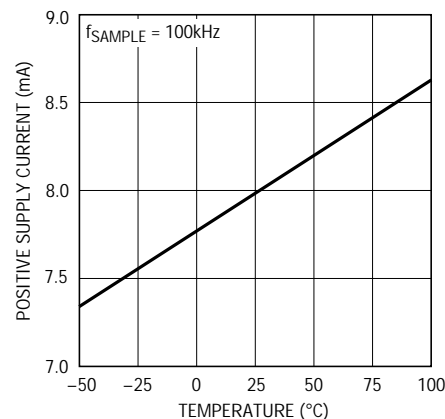
1859 G10

電源電流と電源電圧



1859 G11

電源電流と温度



1859 G12

ピン機能

COM (ピン1) : 共通入力。これはすべてのシングルエンド入力の基準点です。ノイズがあってもならず、通常はアナログ・グランド・プレーンに接続します。

CH0 (ピン2) : アナログMUX入力。

CH1 (ピン3) : アナログMUX入力。

CH2 (ピン4) : アナログMUX入力。

CH3 (ピン5) : アナログMUX入力。

CH4 (ピン6) : アナログMUX入力。

CH5 (ピン7) : アナログMUX入力。

CH6 (ピン8) : アナログMUX入力。

CH7 (ピン9) : アナログMUX入力。

MUXOUT⁺ (ピン10) : 正MUX出力。アナログ・マルチプレクサの出力。通常動作させるにはADC⁺に接続します。

MUXOUT⁻ (ピン11) : 負MUX出力。アナログ・マルチプレクサの出力。通常動作させるにはADC⁻に接続します。

ADC⁺ (ピン12) : ADコンバータの正アナログ入力

ADC⁻ (ピン13) : ADコンバータの負アナログ入力

AGND1 (ピン14) : アナログ・グランド。

V_{REF} (ピン15) : 2.5Vリファレンス出力。1 μ Fのタンタル・コンデンサを使ってアナログ・グランドにバイパスします。

REFCOMP (ピン16) : リファレンス・バッファ出力。10 μ Fのタンタル・コンデンサと0.1 μ Fのセラミック・コンデンサを使ってアナログ・グランドにバイパスします。公称出力電圧は4.096Vです。

AGND2 (ピン17) : アナログ・グランド。

AGND3 (ピン18) : アナログ・グランド。これはサブストレート接続です。

AV_{DD} (ピン19) : 5Vアナログ電源。0.1 μ Fのセラミック・コンデンサと10 μ Fのタンタル・コンデンサを使ってアナログ・グランドにバイパスします。

DV_{DD} (ピン20) : 5Vデジタル電源。0.1 μ Fのセラミック・コンデンサと10 μ Fのタンタル・コンデンサを使ってデジタル・グランドにバイパスします。

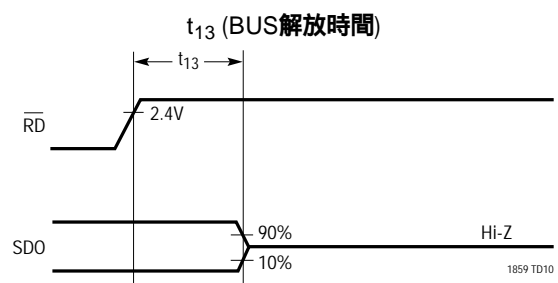
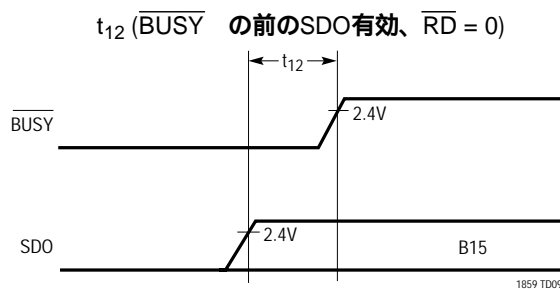
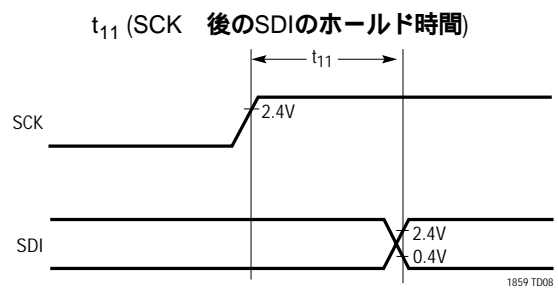
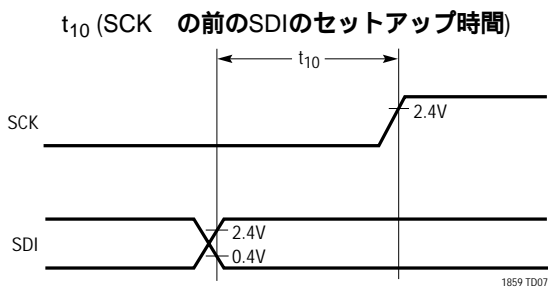
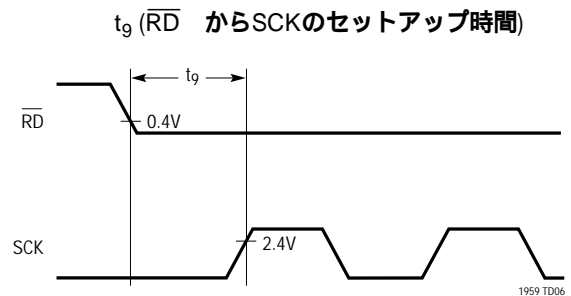
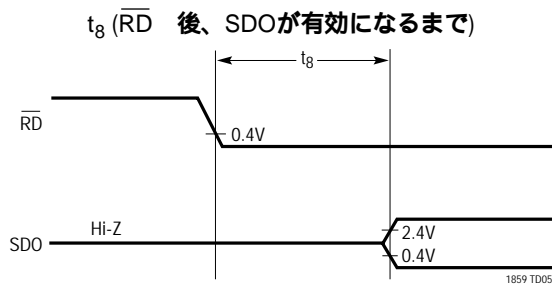
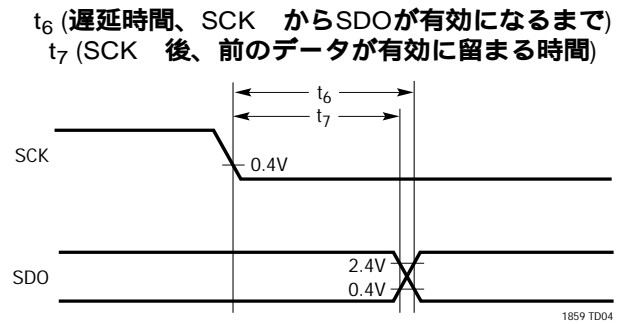
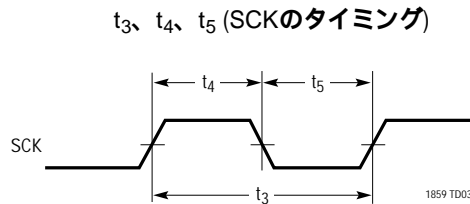
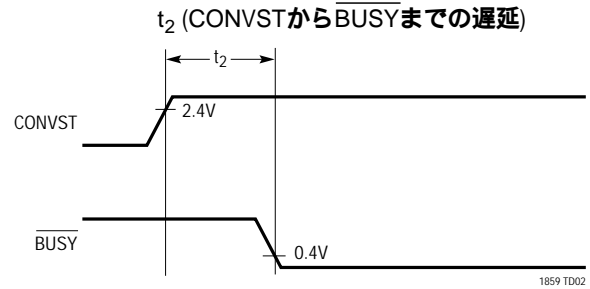
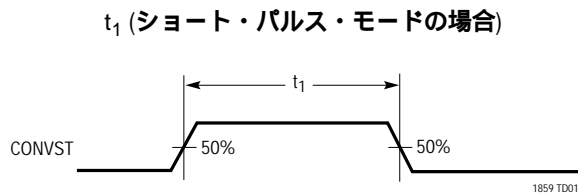
OV_{DD} (ピン21) : デジタル出力バッファ用の正電源(3V ~ 5V)。0.1 μ Fのセラミック・コンデンサと10 μ Fのタンタル・コンデンサを使ってデジタル・グランドにバイパスします。

BUSY (ピン22) : 出力はコンバータの状態を示します。変換の進行中は“L”になります。

SDO (ピン23) : シリアル・データ出力。

185789f

タイミング図



アプリケーション情報

概要

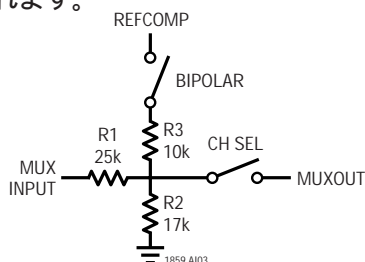
LTC1857/LTC1858/LTC1859は革新的なマルチチャンネルのADCで、8つのチャンネルのそれぞれの入力レンジをソフトウェアで選択することができます。内蔵されている抵抗とスイッチを使って、動作時に各チャンネルの減衰とオフセットをプログラムすることができます。正確に調整された減衰器により入力レンジが正確に設定されます。減衰器はマルチプレクサより前に置かれているので、マルチプレクサのオン抵抗による誤差は除去されません。

入力チャンネルを選択する入力ワードにより、そのチャンネルの所期の入力レンジも選択されます。利用可能なレンジは0V ~ 5Vと0V ~ 10V(ユニポーラ)、 $\pm 5V$ と $\pm 10V$ (バイポーラ)です。これらは5V単電源で動作するADCを使って実現されます。レンジの選択に加えて、各チャンネルのシングルエンド入力またはペアに構成したチャンネルの差動入力を選択することができます。最後に、未選択チャンネルのオーバーレンジ保護が備わっています。未使用チャンネルに生じたオーバーレンジ状態は選択されたチャンネルの変換結果に影響を与えることはありません。

変換の詳細

LTC1857/LTC1858/LTC1859は逐次比較アルゴリズムと内部サンプル&ホールド回路を使ってアナログ信号をそれぞれ12/14/16ビットのシリアル出力に変換します。これらのADCは高精度リファレンスと内部クロックを備えています。制御ロジックはマイクロプロセッサやDSPとの簡単なインタフェースを備えています。(データ形式については、「デジタル・インタフェース」のセクションを参照してください。)

MUX入力チャンネルに与えられるアナログ信号は、下に示されているように、R1、R2、およびR3によって形成される抵抗分割器ネットワークによってスケール調整されます。スケール調整された信号はMUXOUT(ピン10、11)に現れ、これらは通常動作ではADC入力(ピン12、13)に接続されます。



変換開始前に、8ビット・データワードがSCKの最初の8個の立上りエッジでSDI入力に取り込まれ、MUXアドレス、入力レンジ、およびパワーダウン・モードを選択します。ADCは8ビット・データワードの6番目のクロックの立下りエッジで収集モードに入り、(変換を開始する) CONVST信号の立上りエッジで収集モードを終了します(図7参照)。サンプル&ホールド・コンデンサがアナログ信号を収集するのに十分な最小時間 $4\mu s$ が与えられます。変換サイクルが一度開始された後、再度開始することはできません。

変換のあいだ、内部差動12/14/16ビット・キャパシタDACの出力はSARによって最上位ビット(MSB)から最下位ビット(LSB)に向かって順に処理されます。入力は差動キャパシタDACによって供給されるバイナリの重み付けをした電荷と逐次比較されます。ビットの決定は高速コンパレータによっておこなわれます。変換の最後にDACの出力はアナログ入力($ADC^+ - ADC^-$)と均衡します。ADC⁺とADC⁻の差を表すSARの内容(16ビットのデータワード)は12/14/16ビットのシフト・レジスタに格納されます。

アナログ入力のドライブ

LTC1857/LTC1858/LTC1859の公称入力範囲は0V ~ 5V、0V ~ 10V、 $\pm 5V$ 、および $\pm 10V$ で、MUX入力は $\pm 25V$ に過電圧保護されています。入力インピーダンスはユニポーラ・モードで標準42k Ω 、バイポーラ・モードで標準31k Ω ですので、低インピーダンスのソースでドライブします。広帯域ノイズの入力へのカップリングは、図2に示されているように、3000pFのコンデンサを入力に接続することにより最小に抑えることができます。NPOタイプのコンデンサを使うと歪みが最小に抑えられます。コンデンサはデバイスの入力ピンにできるだけ近づく配置します。アンプを使って入力をドライブする場合、アプリケーションにとって適切な精度、直線性、およびノイズ・レベルのアンプを注意して選択します。LTC1857/LTC1858/LTC1859をドライブするのに適したオペアンプをまとめて以下に列挙します。詳細情報がリニアテクノロジー社のデータブックとウェブサイト(www.linear-tech.co.jp)で提供されています。

LT®1007: 低ノイズ高精度アンプ。2.7mAの電源電流、 $\pm 5V \sim \pm 15V$ の電源。利得帯域幅積は8MHz。DCアプリケーション。

アプリケーション情報

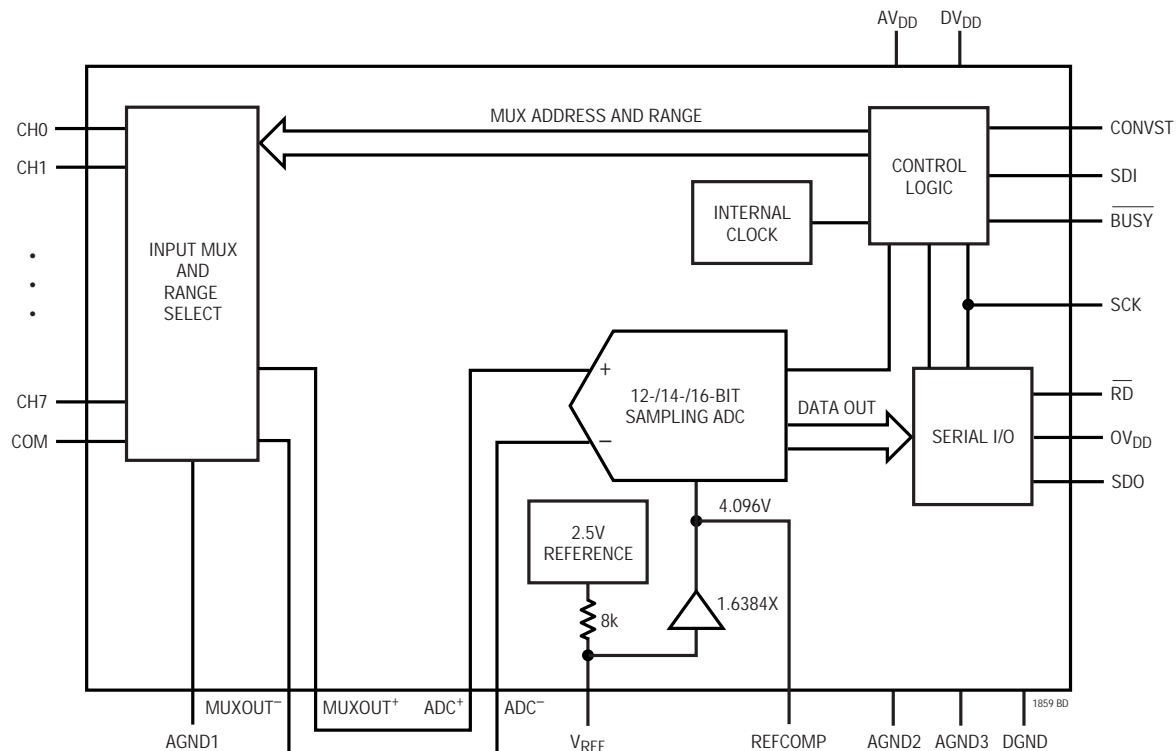


図1. LTC1857/LTC1858/LTC1859の簡略等価回路

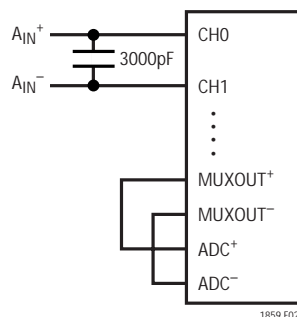


図2. アナログ入力フィルタ

LT1227 : 140MHzビデオ帯域電流帰還型アンプ。10mAの電源電流。±5V ~ ±15Vの電源。低ノイズおよび低歪み。

LT1468/LT1469 : シングル/デュアルの90MHz、16ビット精度のオペアンプ。すぐれたAC/DC規格値。

LT1677 : シングル、低ノイズのオペアンプ。レール・トゥ・レールの入力と出力。最大±15Vの電源。

LT1792 : シングル、低ノイズJFET入力のおペアンプ。±5V電源。

LT1793 : シングル、低ノイズJFET入力のおペアンプ。10pAのバイアス電流、±5V電源。

LT1881/LT1882 : デュアル/クワッド、200pAのバイアス電流、レール・トゥ・レール出力のおペアンプ。最大±15Vの電源。

LT1844/LT1885 : デュアル/クワッド、400pAのバイアス電流、レール・トゥ・レール出力のおペアンプ。最大±15Vの電源。高速の応答時間とセトリング時間。

内部電圧リファレンス

LTC1857/LTC1858/LTC1859には温度補償され、曲率補正されたバンドギャップ・リファレンスが内蔵されており、製造時に2.50Vに調整されています。LTC1857/LTC1858/LTC1859のフルスケール・レンジは±5V、0V ~ 5V、±10V、または0V ~ 10Vです。リファレンスの出力は、8k抵抗を介して、利得が1.6384xのバッファの入力に接続されています(図3を参照)。

アプリケーション情報

バッファへの入力、つまりリファレンスの出力は V_{REF} (ピン15)に引き出されています。もっと精度が必要な場合、内部リファレンスを外部リファレンスで置き換えることができます。バッファの出力は内部DACをドライブし、REFCOMP (ピン16)に引き出されています。REFCOMPピンを使って2mA以下の定常DC負荷をドライブすることができます。AC負荷をドライブするとコンバータの性能が低下することがありますので、AC負荷のドライブは推奨できません。

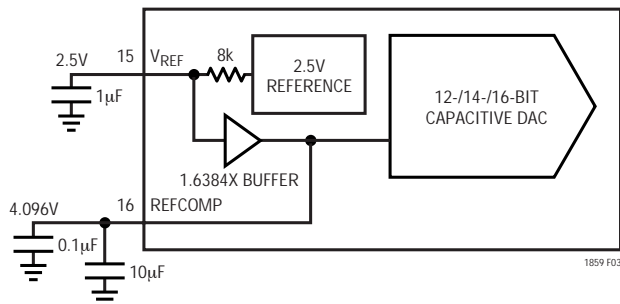


図3. 内部または外部のリファレンス・ソース

コード遷移ノイズを最小に抑えるには、 V_{REF} ピンとREFCOMPピンをそれぞれコンデンサを使ってデカップリングし、広帯域ノイズをリファレンスとバッファから除去します。

ユニポーラ動作/バイポーラ動作

LTC1859の理想的な入力/出力特性を図4aに示します。コードの遷移は、隣接する整数のLSB値の間で(つまり、0.5LSB、1.5LSB、2.5LSB、... FS - 1.5LSB)で生じます。

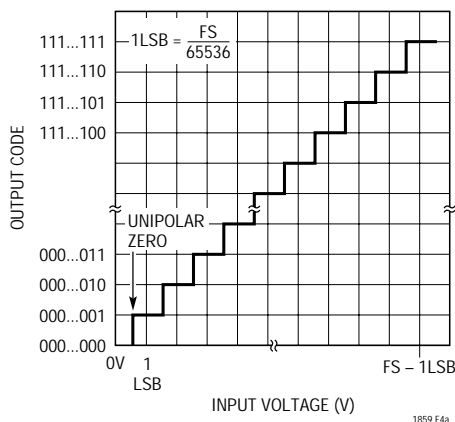


図4a. ユニポーラ遷移特性 (UNI = 1)

す。出力コードは1LSB = FS/65536の自然バイナリです。バイポーラ・モードの入力/出力遷移特性を2の補数形式で図4bに示します。

フルスケールとオフセット

絶対精度が重要なアプリケーションでは、較正シーケンスのあいだにオフセット誤差とフルスケール誤差をゼロに調整することができます。オフセット誤差はフルスケール誤差の前に調整する必要があります。ゼロ・オフセットは“-”入力に与えられるオフセットを調整して達成することができます。シングルエンド入力の場合、このオフセットはCOMピンに与えます。差動入力の場合、“-”入力はMUXアドレスによって支配されます。ユニポーラのゼロ・オフセット誤差の場合、0.5LSB(実際の電圧は選択された入力スパンに従って変化します)を“+”入力に与え、出力コードがLTC1859の場合は0000 0000 0000と0000 0000 0000 0001のあいだ、LTC1858の場合は00 0000 0000 0000と00 0000 0000 0001のあいだ、さらにLTC1857の場合は0000 0000 0000と0000 0000 0001のあいだを行ったり来たりするまで、“-”入力のオフセットを調整します。

バイポーラのゼロ・オフセット誤差の場合、-0.5LSB(実際の電圧は選択された入力スパンに従って変化します)を“+”入力に与え、出力コードがLTC1859の場合は0000 0000 0000 0000と1111 1111 1111 1111のあいだ、LTC1858の場合は00 0000 0000 0000と11 1111 1111 1111のあいだ、さらにLTC1857の場合は0000 0000 0000と1111 1111 1111のあいだを行ったり来たりするまで、“-”入力のオフセットを調整します。

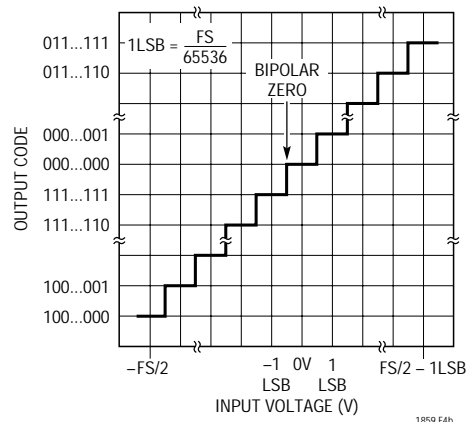


図4b. バイポーラ遷移特性 (UNI = 0)

アプリケーション情報

前に述べたとおり、内部リファレンスは製造時に2.50Vに調整されます。リファレンス・バッファの利得がリファレンスのトリミング誤差を補償することがないようにするため、REFCOMPは正確な外部2.5Vリファレンスを V_{REF} に使用して調整されます。ユニポーラ入力の場合、FS - 1.5LSBの入力電圧を“+”入力に与え、適切なリファレンスを出力コードがLTC1859の場合は1111 1111 1110と1111 1111 1111のあいだ、LTC1858の場合は11 1111 1111 1110と11 1111 1111 1111のあいだ、LTC1857の場合は1111 1111 1110と1111 1111 1111のあいだを行ったり来たりするまで調整します。

バイポーラ入力の場合、FS - 1.5LSBの入力電圧を“+”入力に与え、適切なリファレンスを出力コードがLTC1859の場合は0111 1111 1111 1110と0111 1111 1111 1111のあいだ、LTC1858の場合は01 1111 1111 1110と01 1111 1111 1111のあいだ、LTC1857の場合は0111 1111 1110と0111 1111 1111のあいだを行ったり来たりするまで調整します。

これらの調整と製造時の調整はともにすべてのチャンネルに影響します。チャンネル間のオフセットと利得誤差マッチングは「コンバータ特性」の表の規格値を満たすことが設計によって保証されています。

DC性能

高分解能ADCに関連した遷移ノイズを測定する1つの方法として、MUXの入力にDC信号を与え、その出力コードを多数回の変換にわたって収集します。たとえば、図5はDC入力を4096回デジタル変換したときの出力コードの分布を示しています。これはガウス分布で、RMSコード遷移はLTC1859の場合約1LSBです。

デジタル・インタフェース

内部クロック

ADCには内部クロックが備わっており、4 μ sの標準変換時間を達成するように調整されています。外部調整は不要で、4 μ sの最大収集時間では100kspsのスループットが保証されています。

3Vの入力/出力と互換

LTC1857/LTC1858/LTC1859は5V電源で動作するので、5Vのデジタル・システムと簡単にインタフェースする

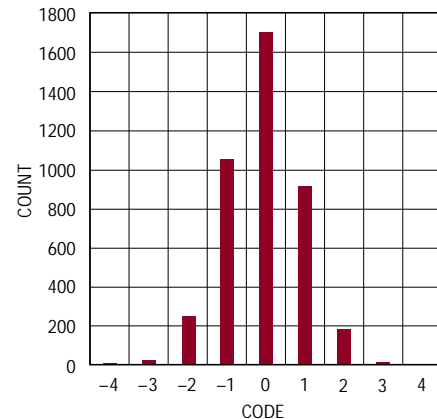


図5. LTC1859の4096回の変換のヒストグラム

ことができます。これらのデバイスは3Vのデジタル・システムともインタフェースすることができます。LTC1857/LTC1858/LTC1859のデジタル入力ピン(SCK、SDI、CONVST、およびRD)は3V入力または5V入力を認識します。LTC1857/LTC1858/LTC1859には出力専用の電源ピン(OVP)が備わっており、デジタル出力ピン(SDO、BUSY)の出力振幅をコントロールするので、デバイスは3Vまたは5Vのデジタル・システムのどちらともインタフェースすることができます。出力はバイポーラ・モードでは2の補数形式、ユニポーラ・モードではオフセット・バイナリ形式です。

タイミングとコントロール

変換開始とデータ読み出しは2つのデジタル入力(CONVSTとRD)で制御されます。変換を開始してサンプル&ホールドをホールド・モードにするには、CONVSTを40ns以上“H”にします。一度開始されると変換が完了するまで再開始することはできません。コンバータの状態はBUSY出力で示され、これは変換の進行中は“L”になります。

LTC1859の2つの異なる動作モードを図6aと図6bに示します。12ビットのLTC1857と14ビットのLTC1858の場合、SDOの最後のそれぞれ4ビットと2ビットはゼロを出力します。モード1(図6a)では、RDは“L”に接続されず、CONVSTの立上りエッジにより変換が開始されず、データ出力は常にインエーブルされます。データ出力のMSBは変換後もそのまま出力されています。モード2(図6b)では、CONVSTとRDは相互に接続されます。CONVST信号の立上りエッジにより変換が開始されず、データ出力はこのときはスリーステートになります。

アプリケーション情報

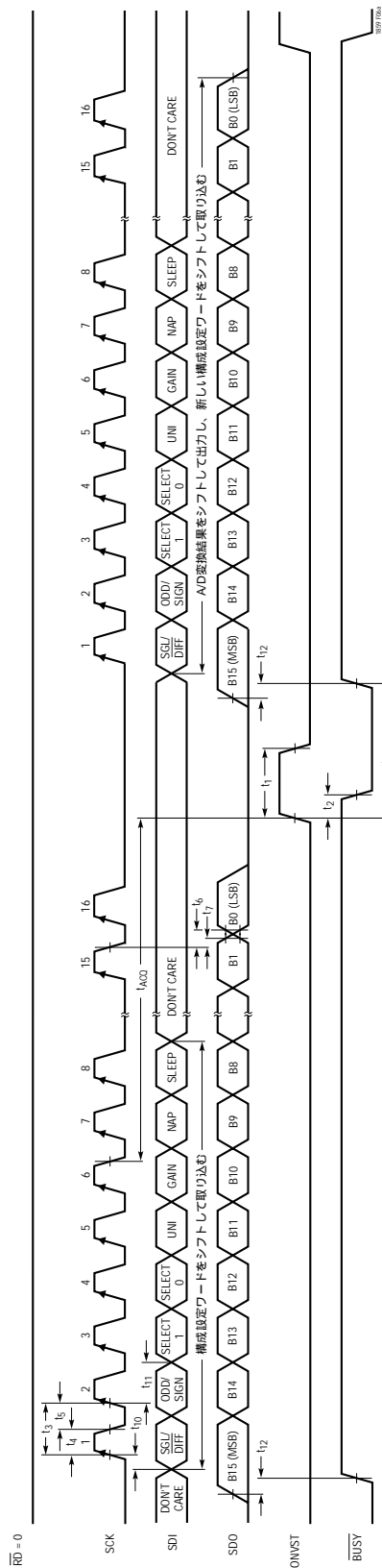


図6a. LTC1859*のモード1。CONVSTにより変換が開始され、データ出力は常にインネブルされる($\overline{RD} = 0$)

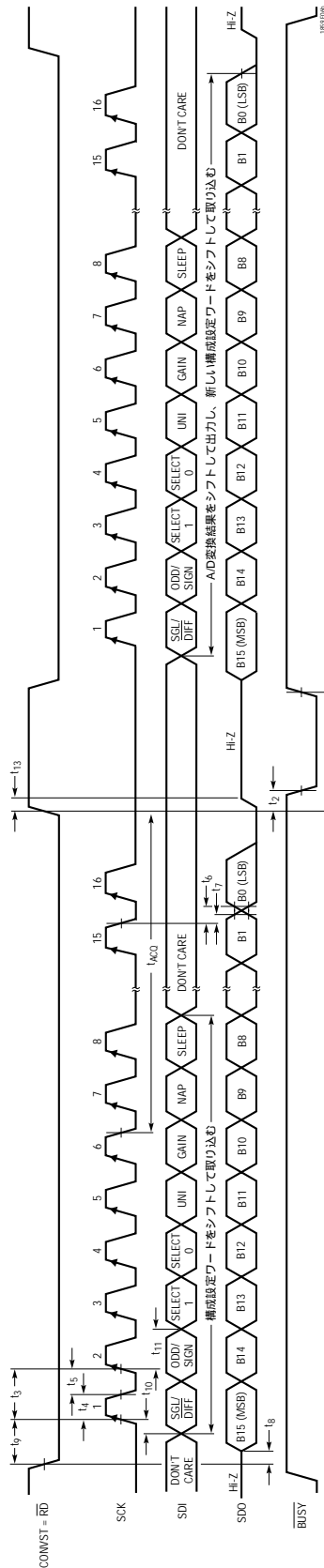


図6b. LTC1859*のモード2。CONVSTとRDは相互に接続される。CONVSTにより変換が開始され、データはRDによって読み出される

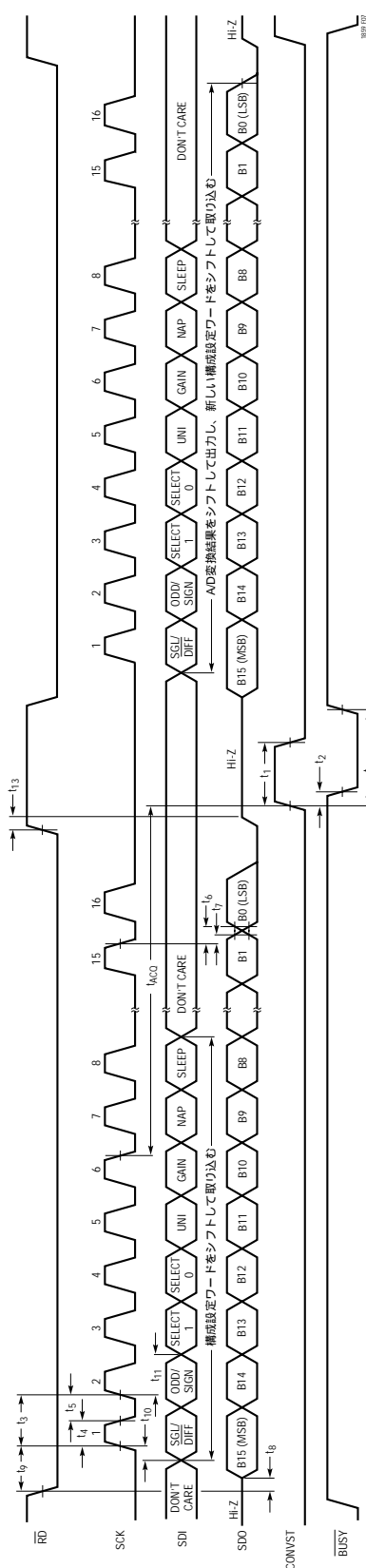


図7. LTC1859*の動作シーケンス

*12ビットのLTC1857と14ビットのLTC1858の場合、SDOの最後のそれぞれ4ビットと2ビットはゼロを出力します。

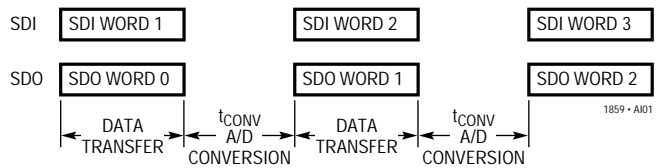
アプリケーション情報

変換が完了すると(BUSYが H になると) CONVSTと RDが L になり、前の変換のデータ出力がイネーブルされます。

シリアル・データ入力(SDI)のインタフェース
 LTC1857/LTC1858/LTC1859は同期式全二重の3線シリアル・インタフェースを介してマイクロプロセッサや他の外部回路と通信します(図7を参照)。シフトクロック(SCK)はデータ転送の同期をとり、各ビットはSCKの立下りエッジで転送され、送信側のシステムと受信側のシステムの両方で、SCKの立上りエッジで捕捉されます。データは同時に送信され、受信されます(全二重)。

8ビットの入力ワードはSDI入力にシフトされて取り込まれ、次の変換のためにLTC1857/LTC1858/LTC1859の構成を設定します。同時に、前の変換結果がSDOラインに出力されます。データ交換の最後に、CONVSTに立上りエッジを与えて、要求された変換を開始します。t_{CONV}が経過後、変換が完了し、その結果が次のデータ

転送サイクルに出力されます。下に示されているように、変換結果はそれを要求した入力ワードより1変換だけ遅れます。



入力データワード

LTC1857/LTC1858/LTC1859の8ビットのデータワードは、SCKクロックの最初の8つの立上りエッジでSDI入力に取り込まれます。SDIピンへの追加入力は次の変換まで無視されます。入力ワードの8ビットは次のように定義されています。

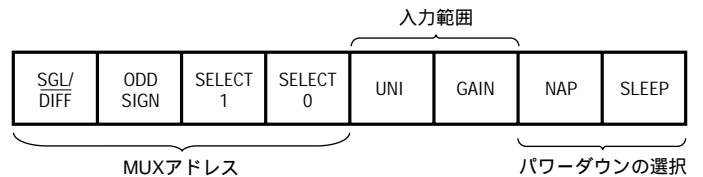


表1. マルチプレクサのチャンネル選択

MUX ADDRESS			DIFFERENTIAL CHANNEL SELECTION								MUX ADDRESS			SINGLE-ENDED CHANNEL SELECTION									
SGL/DIFF	ODD SIGN	SELECT 1 0	0	1	2	3	4	5	6	7	SGL/DIFF	ODD SIGN	SELECT 1 0	0	1	2	3	4	5	6	7	COM	
0	0	0 0	+	-							1	0	0 0	+									-
0	0	0 1			+	-					1	0	0 1			+							-
0	0	1 0					+	-			1	0	1 0					+					-
0	0	1 1							+	-	1	0	1 1							+			-
0	1	0 0	-	+							1	1	0 0		+								-
0	1	0 1			-	+					1	1	0 1				+						-
0	1	1 0					-	+			1	1	1 0						+				-
0	1	1 1							-	+	1	1	1 1								+		-

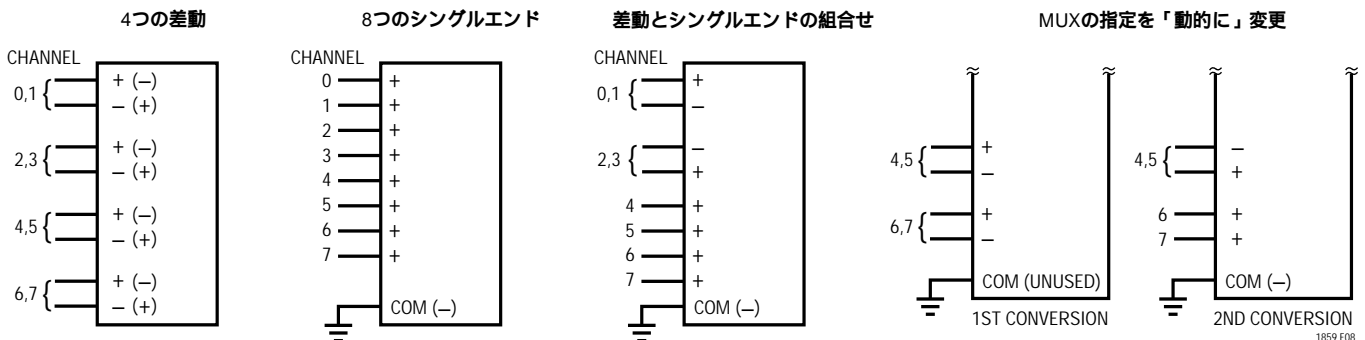


図8. LTC1857/LTC1858/LTC1859のマルチプレクサのオプションの例

アプリケーション情報

MUXアドレス

入力ワードの最初の4ビットは要求される変換のMUX構成を指定します。与えられたチャンネル選択に対して、コンバータは表1の選択された行の“+”と“-”の記号で示されている2つのチャンネル間の電圧を測定します。差動モード(SGL/DIFF = 0)では、どちらかの極性で4つの隣接する入力ペアに測定が制限されていることに注意してください。シングルエンド・モードでは、すべての入力チャンネルがCOMを基準にして測定されます。“+”入力と“-”入力の両方が同時にサンプルされるので、同相ノイズが除去されます。

入力レンジ(UNI、GAIN)

5番めと6番めの入力ビット(UNI、GAIN)により変換の入力レンジが決定されます。UNIが論理1のときはユニポーラ変換が実行されます。UNIが論理0のときはバイポーラ変換になります。GAIN入力ビットにより変換の入力スパンが決定されます。GAINが論理1のときは、UNIに従って、0V ~ 10Vまたは±10Vの入力スパンのどちらかが選択されます。GAINが論理0のときは、0V ~ 5Vまたは±5Vの入力スパンが選択されます。異なるUNIとGAINの入力に対する入力レンジを表2に示します。

表2．入力レンジの選択

UNI	GAIN	INPUT RANGE
0	0	±5V
1	0	0V to 5V
0	1	±10V
1	1	0V to 10V

パワーダウンの選択(ナップとスリープ)

入力ワードの最後の2ビット(ナップとスリープ)により、LTC1857/LTC1858/LTC1859の電力シャットダウン・モードが決定されます。表3を参照してください。ナップ・モードはNap = 1でSleep = 0のとき選択されます。ナップ・モードに入る前に、前の変換結果がクロックによって出力され、変換が1回実行されます。この変換が終了するとナップ・モードが始まります。変換の終

了はBUSY信号の立上りエッジで示されます。ナップ・モードは2番目のSCKの立下りエッジまで継続します(図9参照)。自動ナップは入力ワードがADCに書き込まれるたびにNap = 1が選択されると実行されます。

表3．パワーダウンの選択

NAP	SLEEP	POWER DOWN MODE
0	0	Power On
1	0	Nap
X	1	Sleep

Sleep = 1が選択されると、Nap入力の選択には無関係にスリープ・モードになります。前の変換結果をクロックで出力することができ、最後(16番目)のSCKの立下りエッジでスリープ・モードが開始されます。CONVSTはスリープ・モードのあいだ“H”または“L”のどちらかに保つ必要があることに注意してください(図10参照)。スリープ・モードから覚醒させるには、CONVST信号に立上りエッジを与えてからSDIワードでSleep = 0を与えることでデバイスは最後(16番目)のSCKの立下りエッジで覚醒します(図11参照)。

スリープ・モードでは、すべてのバイアス電流がシャットダウンし、パワーオンリセット回路とリーク電流(約10μA)だけが残ります。スリープ・モードのウェイクアップ時間はREFCOMP(ピン16)に接続されたコンデンサの値に依存します。スリープ・モードのウェイクアップ時間はREFCOMP(ピン16)に推奨10μFのコンデンサを接続すると標準で40msです。

ダイナミック特性

定格スループットでのADCの周波数応答、歪み、およびノイズをテストするにはFFT(高速フーリエ変換)のテスト方法が使われます。低歪みの正弦波を与えてそのデジタル出力をFFTアルゴリズムを用いて解析することにより、基本波の外側の周波数に関してADCのスペクトルの内容を調べることができます。87dBのSINADと-101dBのTHDを示すLTC1859の標準的FFTプロットを図12に示します。

アプリケーション情報

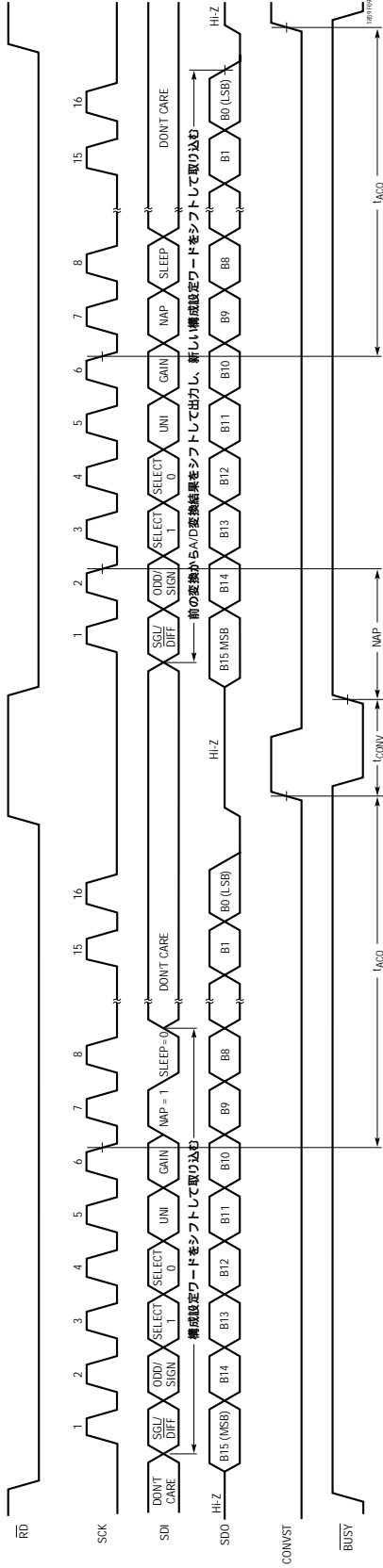


図9. LTC1859*のナップ・モード動作

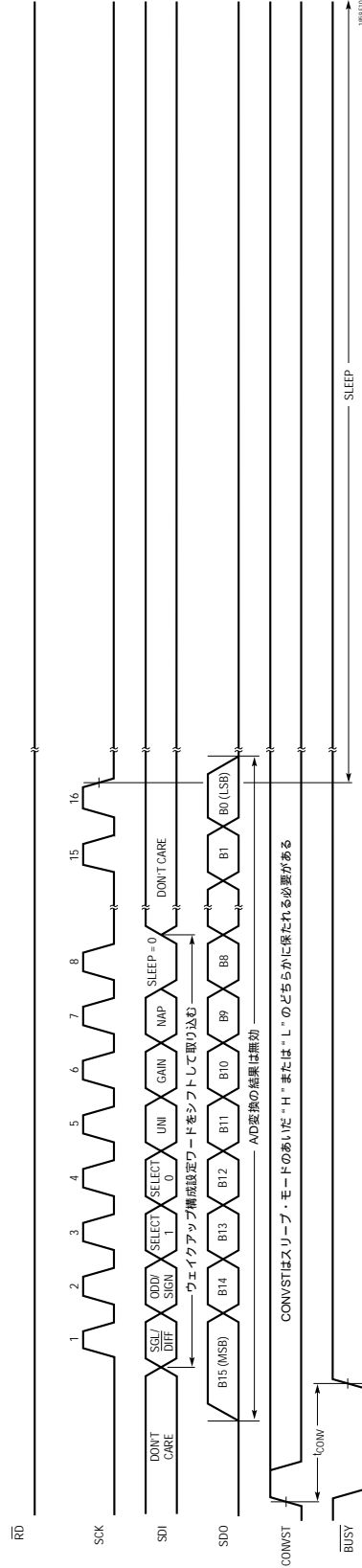


図10. LTC1859*のスリープ・モード動作

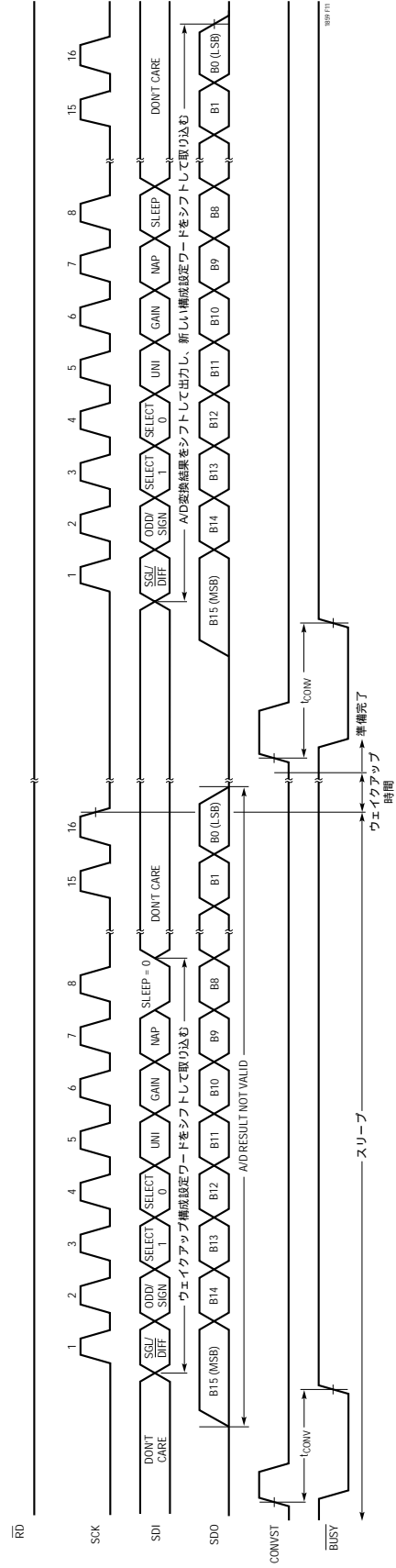


図11. LTC1859*のスリープ・モードからの覚醒

*12ビットのLTC1857と14ビットのLTC1858の場合、SDOの最後のそれぞれ4ビットと2ビットはゼロを出力します。

アプリケーション情報

SN比

信号と雑音 + 歪みの比 (SINAD) は、基本入力周波数の RMS 振幅と ADC の出力の他のすべての周波数成分の RMS 振幅の比です。出力は DC より高く サンプリング 周波数の半分より低い周波数に帯域が制限されています。100kHz のサンプリング・レートと 1kHz の入力を使った 87dB の標準的 SINAD を図 12 に示します。

全高調波歪み

全高調波歪み (THD) は入力信号の全高調波の RMS 和の基本周波数に対する比です。帯域外高調波は DC とサンプリング周波数の半分のあいだの周波数帯域でエイリアスを生じます。THD は次のように表されます。

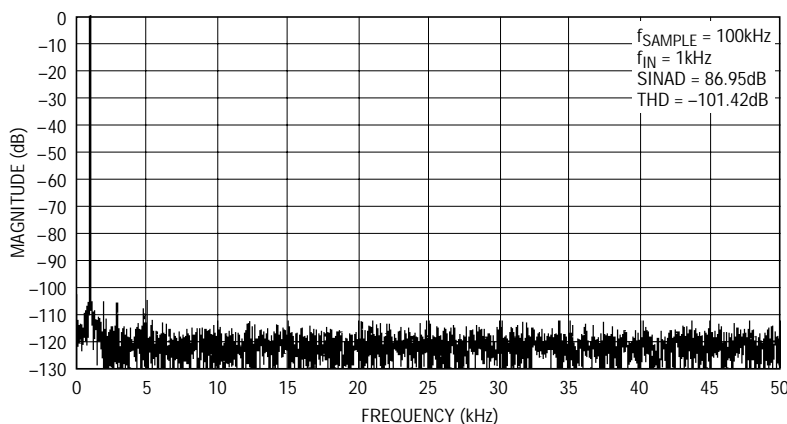
$$\text{THD} = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 \dots + V_N^2}}{V_1}$$

ここで、 V_1 は基本波の RMS 振幅で、 $V_2 \sim V_N$ は 2 次 ~ N 次の高調波の振幅です。

基板のレイアウト、電源、およびデカップリング 高分解能や高速の A/D コンバータにはワイヤラップ・ボードは推奨できません。LTC1857/LTC1858/LTC1859 から最良の性能を得るには、プリント回路基板が必要です。プリント回路基板のレイアウトでは、デジタル信号ラインとアナログ信号ラインをできるだけ分離します。特に、どのデジタル・トラックもアナログ信号トラックに沿って配置しないように、また ADC の下に配置しないように注意します。アナログ入力は AGND で囲って保護します。

MUX が ADC に接続されているアプリケーションでは、MUXOUT を ADC に接続しているトレースから ADC にノイズがカップリングする可能性があります。したがって、MUXOUT ピン (ピン 10、11) を ADC のピン (ピン 12、13) に接続するトレースの長さを短くすると問題を最小に抑えることができます。未使用の MUX 入力 は接地して、入力へのノイズのカップリングを防ぎます。

12 ビット / 14 ビット / 16 ビットの ADC から最良の性能を得るのに有効な電源接地法を図 13 に示します。アナログ・グランド・プレーンとデジタル・グランド・プレーンの設計に特に注意を払ってください。



1859 F12

図 12 . LTC1859 の平均化しない 14096 ポイントの FFT プロット

アプリケーション情報

LTC1857/LTC1858/LTC1859のDGNDピンはアナログ・グランド・プレーンに接続することができます。バイパス・コンデンサを電源ピン、リファレンス、およびリファレンスのバッファにできるだけ近づけて配置することが重要です。ADCの低ノイズ動作にはこれらのバイパス・コンデンサの低インピーダンス共通リターンが不可欠で、これらのトラックのフォイル幅はできるだけ広

くします。また、信号源とADCのあいだのどんなグランド電位差も入力信号に直列な誤差電圧として現れますので、グランド回路のインピーダンスをできるだけ小さくするよう注意します。デジタル出力ラッチと内蔵サンプリング・クロックはデジタル・グランド・プレーン上に配置されています。2つのグランド・プレーンは電源グランド接続のところで相互に接続されています。

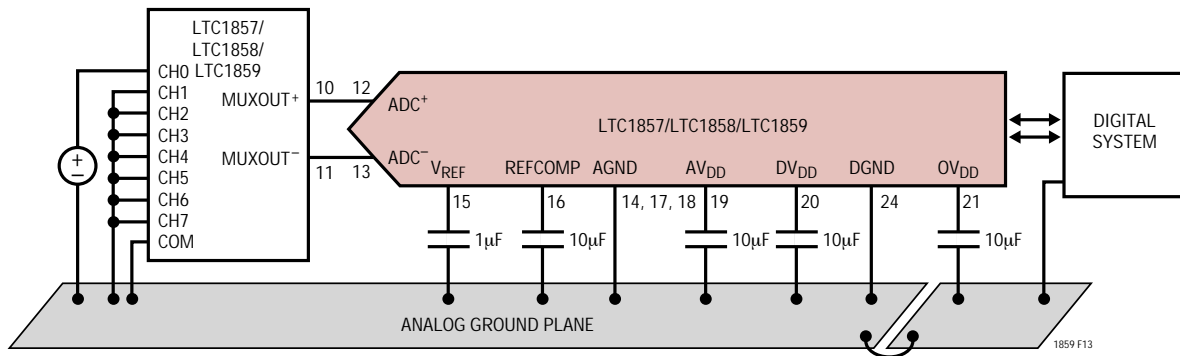
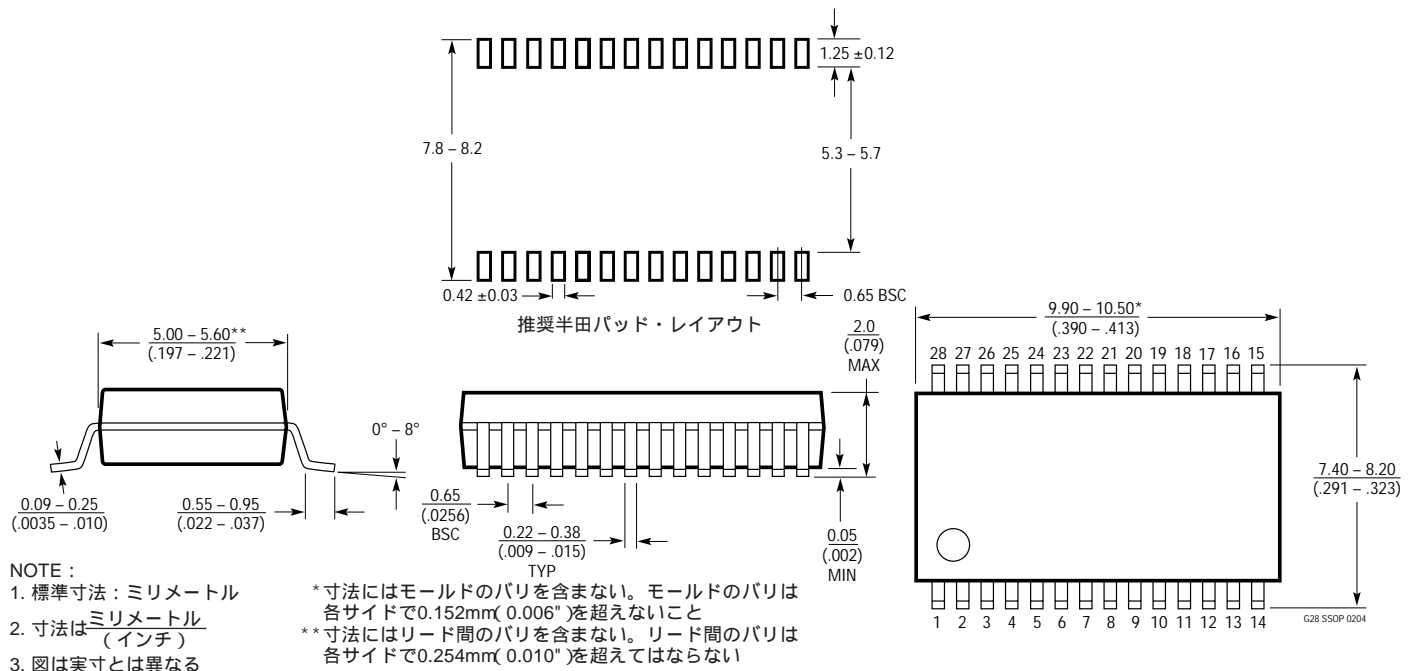


図13．電源の接地方法

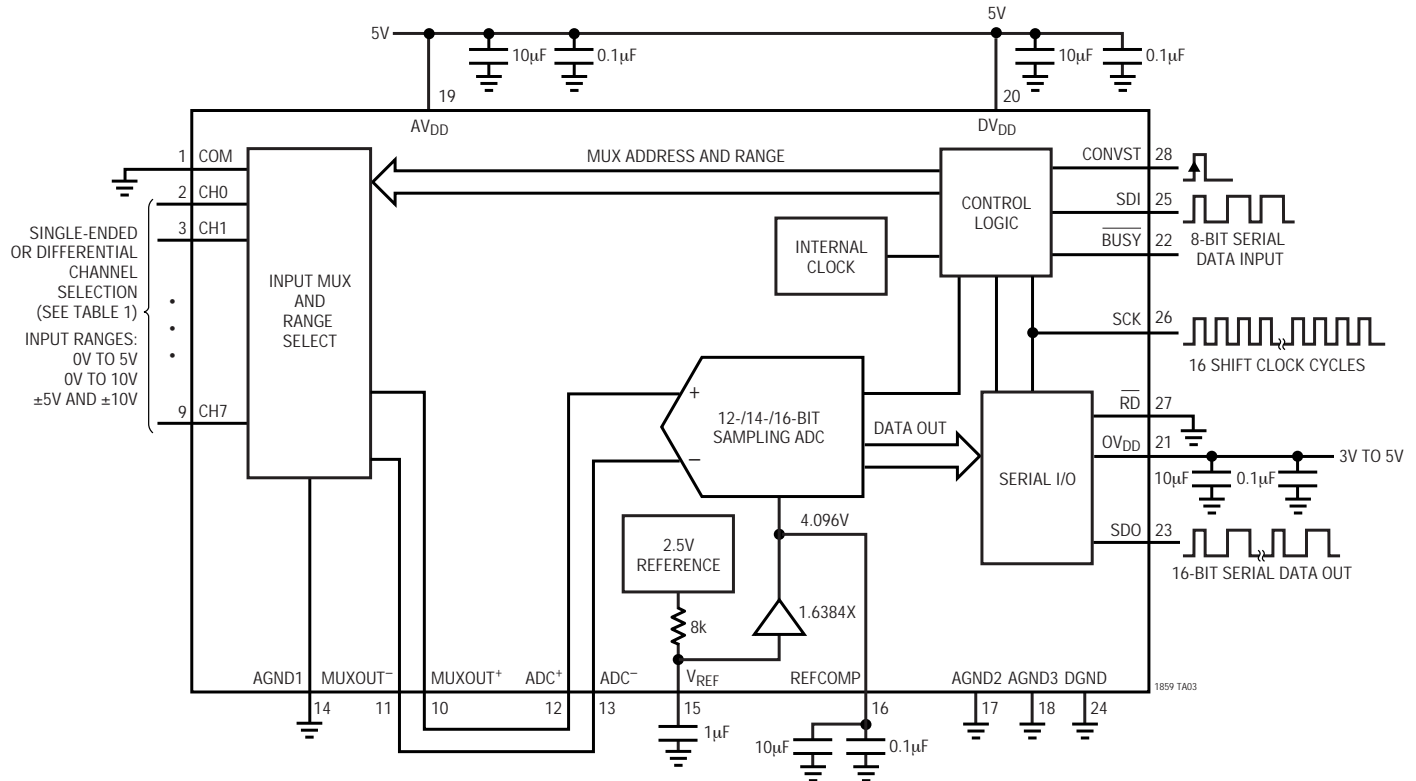
パッケージ寸法

Gパッケージ 28ピン・プラスチックSSOP(5.3mm) (Reference LTC DWG # 05-08-1640)



LTC1857/LTC1858/LTC1859

標準的応用例



関連製品

製品番号	説明	注釈
サンプリングADC		
LTC1417	14ビット、400kspsシリアルADC	5Vまたは±5V、20mW、81dBのSINADと - 95dBのTHD
LTC1418	14ビット、200ksps、5V単電源または±5VのADC	15mW、シリアル/パラレルI/O
LTC1604	16ビット、333ksps、±5VのADC	SINAD: 90dB、消費電力: 220mW、LTC1608とピン互換
LTC1605	16ビット、100ksps、5V単電源のADC	±10V入力、55mW、2バイト・パラレルI/O、LTC1606とピン互換
LTC1606	16ビット、250ksps、5V単電源のADC	±10V入力、75mW、2バイト・パラレルI/O、LTC1605とピン互換
LTC1608	16ビット、500ksps、±5VのADC	SINAD: 90dB、消費電力: 270mW、LTC1604とピン互換
LTC1609	16ビット、200kspsシリアルADC	構成設定可能なユニポーラ/バイポーラ入力、5V単電源
LTC1850/LTC1851	10ビット/12ビット、8チャンネル、1.25Msps ADC	プログラム可能なMUXとシーケンサ、パラレルI/O
LTC1852/LTC1853	10ビット/12ビット、8チャンネル、400ksps ADC	3V/5V単電源、プログラム可能なMUXとシーケンサ、パラレルI/O
LTC1864/LTC1865	16ビット、1チャンネル/2チャンネル、250ksps ADC、MSOPパッケージ	5V単電源、850µA、自動シャットダウン付き
LTC1864L/LTC1865L	3V、16ビット、1チャンネル/2チャンネル、150ksps ADC、MSOPパッケージ	3V単電源、450µA、自動シャットダウン付き
DAC		
LTC1588/LTC1589 LTC1592	12/14/16ビット、シリアル、SoftSpan I _{OUT} DAC	ソフトウェアで選択可能なスパン、INL/DNL: ±1LSB
LTC1595	16ビット、シリアル乗算型I _{OUT} DAC、SO-8パッケージ	最大INL/DNL: ±1LSB、低グリッチ、DAC8043の16ビット・アップグレード
LTC1596	16ビット、シリアル乗算型I _{OUT} DAC	最大INL/DNL: ±1LSB、低グリッチ、AD7543/DAC8143の16ビット・アップグレード
LTC1597	16ビット、パラレル乗算型DAC	最大INL/DNL: ±1LSB、低グリッチ、4象限抵抗
LTC1650	16ビット、シリアルV _{OUT} DAC	低電力、低グリッチ、4象限乗算
オペアンプ		
LT1468/LT1469	シングル/デュアルの90MHz、22V/µs、16ビット精度のオペアンプ	低入力オフセット: 75µV/125µV

185789f