

**シングル/デュアル180MHz、
350V/μsレール・トゥ・レール
入力/出力低歪みオペアンプ**
特長

- **-3dBの帯域幅:320MHz、 $A_V = 1$**
- **利得帯域幅積:180MHz、 $A_V \geq 10$**
- **スルーレート:350V/μs**
- **広い電源電圧範囲:2.5V~12.6V**
- **大きな出力電流:85mA**
- **低歪み、5MHz:-90dBc**
- **入力同相範囲に両レールを含む**
- **レール・トゥ・レール出力振幅**
- **入力オフセット電圧、レール・トゥ・レール:2.5mV最大**
- **同相除去比:89dB標準**
- **電源除去比:87dB標準**
- **開ループ利得:100V/mV標準**
- **シャットダウン・ピン:LT1809**
- **シングル:8ピンSOおよび6ピンSOT-23パッケージ**
- **デュアル:8ピンSOおよびMSOPパッケージ**
- **動作温度範囲:-40°C~85°C**
- **高さの低い(1mm) SOT-23 (ThinSOT™)パッケージ**

アプリケーション

- A/Dコンバータのドライブ
- 低電圧信号処理
- アクティブ・フィルタ
- レール・トゥ・レール振幅バッファ・アンプ
- ビデオ・ライン・ドライバ

、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。

ThinSOTはリニアテクノロジー社の商標です。

他の全ての商標はそれぞれの所有者に所有権があります。

概要

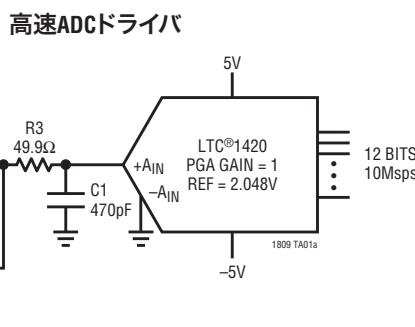
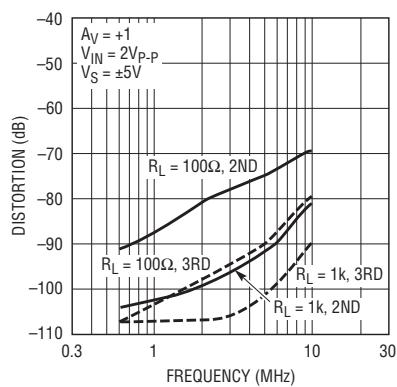
LT[®]1809/LT1810は、スルーレートが350V/μsの、シングル/デュアル低歪みレール・トゥ・レール入力/出力オペアンプです。このアンプは、ユニティゲインでの-3dB帯域幅が320MHz、利得帯域幅積が180MHz($A_V \geq 10$)、出力電流が85mAで、低電圧、高性能の信号処理システムのニーズを満たします。

LT1809/LT1810は、両電源レールを含む入力範囲、および各電源レールの20mV以内まで振幅する出力を備えているので、低電源アプリケーションでの信号のダイナミックレンジを最大にすることができます。

LT1809/LT1810の歪みは5MHzまで非常に小さい(-90dBc)ため、高性能データ収集システムに使用することができます。

LT1809/LT1810は、2.5V~12.6Vの電源に対して性能を維持し、3V、5V、および±5V電源で仕様が規定されています。入力は損傷を受けたり出力の位相反転を起こすことなく、電源レールを超えてドライブすることができます。

LT1809は、標準オペアンプのピン配置の8ピンSOパッケージおよび6ピンSOT-23パッケージで供給されます。LT1810は標準デュアル・オペアンプのピン配置で、8ピンSOパッケージおよびMSOPパッケージで供給されます。これらのデバイスは、多くのオペアンプのプラグイン互換品として使用して、入力/出力範囲と性能を改善することができます。

標準的応用例

歪みと周波数


1809 TA01b

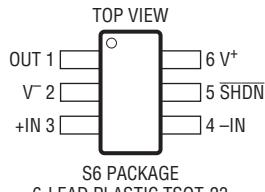
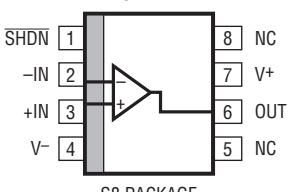
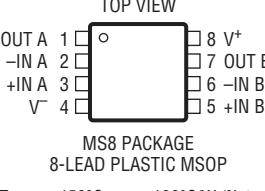
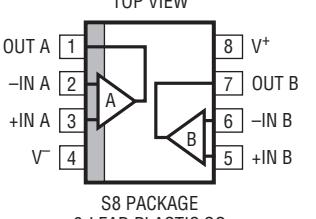
180910fa

LT1809/LT1810

絶対最大定格 (Note 1)

全電源電圧($V^+ \sim V^-$)	12.6V	規定温度範囲(Note 5)	-40°C ~ 85°C
入力電圧(Note 2)	$\pm V_S$	接合部温度	150°C
入力電流(Note 2)	$\pm 10\text{mA}$	保存温度範囲	-65°C ~ 150°C
出力短絡時間(Note 3)	無期限	リード温度(半田付け、10秒)	300°C
動作温度範囲(Note 4)	-40°C ~ 85°C		

ピン配置

 <p>TOP VIEW S6 PACKAGE 6-LEAD PLASTIC TSOT-23 $T_{JMAX} = 150^\circ\text{C}, \theta_{JA} = 145^\circ\text{C/W}$ (Note 9)</p>	 <p>TOP VIEW S8 PACKAGE 8-LEAD PLASTIC SO $T_{JMAX} = 150^\circ\text{C}, \theta_{JA} = 100^\circ\text{C/W}$ (Note 9)</p>
 <p>TOP VIEW MS8 PACKAGE 8-LEAD PLASTIC MSOP $T_{JMAX} = 150^\circ\text{C}, \theta_{JA} = 130^\circ\text{C/W}$ (Note 9)</p>	 <p>TOP VIEW S8 PACKAGE 8-LEAD PLASTIC SO $T_{JMAX} = 150^\circ\text{C}, \theta_{JA} = 100^\circ\text{C/W}$ (Note 9)</p>

発注情報

鉛フリー仕様	テープアンドリール	製品マーキング	パッケージ	規定温度範囲
LT1809CS6#PBF	LT1809CS6#TRPBF	LTKY	6-Lead Plastic TSOT-23	0°C to 70°C
LT1809IS6#PBF	LT1809IS6#TRPBF	LTUF	6-Lead Plastic TSOT-23	-40°C to 85°C
LT1809CS8#PBF	LT1809CS8#TRPBF	1809	8-Lead Plastic SO	0°C to 70°C
LT1809IS8#PBF	LT1809IS8#TRPBF	1809I	8-Lead Plastic SO	-40°C to 85°C
LT1810CMS8#PBF	LT1810CMS8#TRPBF	LTRF	8-Lead Plastic MSOP	0°C to 70°C
LT1810IMS8#PBF	LT1810IMS8#TRPBF	LTQ	8-Lead Plastic MSOP	-40°C to 85°C
LT1810CS8#PBF	LT1810CS8#TRPBF	1810	8-Lead Plastic SO	0°C to 70°C
LT1810IS8#PBF	LT1810IS8#TRPBF	1810I	8-Lead Plastic SO	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。
非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性

 $T_A = 25^\circ\text{C}$ 。注記がない限り、 $V_S = 5\text{V, } 0\text{V}$; $V_S = 3\text{V, } 0\text{V}$; $V_{\text{SHDN}} = \text{オープン}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{電源電圧の1/2}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$ $V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$	LT1809 SO-8 LT1809 SO-8	0.6 0.6 0.6 0.6	2.5 2.5 3.0 3.0	mV mV mV mV
ΔV_{OS}	Input Offset Shift	$V_{\text{CM}} = V^- \text{ to } V^+$ $V_{\text{CM}} = V^- \text{ to } V^+$	LT1809 SO-8	0.3 0.3	2.0 2.5	mV mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 10)			0.7	6	mV
I_B	Input Bias Current	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^- + 0.2\text{V}$		-27.5	1.8 -13	μA μA
ΔI_B	Input Bias Current Shift	$V_{\text{CM}} = V^- + 0.2\text{V to } V^+$		14.8	35.5	μA
	Input Bias Current Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^- + 0.2\text{V}$		0.1 0.2	4 8	μA μA
I_{OS}	Input Offset Current	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^- + 0.2\text{V}$		0.05 0.2	1.2 4	μA μA
ΔI_{OS}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.2\text{V to } V^+$		0.25	5.2	μA
e_n	Input Noise Voltage Density	$f = 10\text{kHz}$		16		$\text{nV}/\sqrt{\text{Hz}}$
i_n	Input Noise Current Density	$f = 10\text{kHz}$		5		$\text{pA}/\sqrt{\text{Hz}}$
C_{IN}	Input Capacitance			2		pF
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5\text{V, } V_0 = 0.5\text{V to } 4.5\text{V, } R_L = 1\text{k to } V_S/2$ $V_S = 5\text{V, } V_0 = 1\text{V to } 4\text{V, } R_L = 100\Omega \text{ to } V_S/2$ $V_S = 3\text{V, } V_0 = 0.5\text{V to } 2.5\text{V, } R_L = 1\text{k to } V_S/2$	25 4 15	80 10 42	V/mV V/mV V/mV	
CMRR	Common Mode Rejection Ratio	$V_S = 5\text{V, } V_{\text{CM}} = V^- \text{ to } V^+$ $V_S = 3\text{V, } V_{\text{CM}} = V^- \text{ to } V^+$	66 61	82 78		dB dB
	CMRR Match (Channel-to-Channel) (Note 10)	$V_S = 5\text{V, } V_{\text{CM}} = V^- \text{ to } V^+$ $V_S = 3\text{V, } V_{\text{CM}} = V^- \text{ to } V^+$	60 55	82 78		dB dB
	Input Common Mode Range			V^-	V^+	V
PSRR	Power Supply Rejection Ratio	$V_S = 2.5\text{V to } 10\text{V, } V_{\text{CM}} = 0\text{V}$	71	87		dB
	PSRR Match (Channel-to-Channel) (Note 10)	$V_S = 2.5\text{V to } 10\text{V, } V_{\text{CM}} = 0\text{V}$	65	87		dB
	Minimum Supply Voltage (Note 6)			2.3	2.5	V
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load $I_{\text{SINK}} = 5\text{mA}$ $I_{\text{SINK}} = 25\text{mA}$		12 50 180	50 120 375	mV mV mV
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load $I_{\text{SOURCE}} = 5\text{mA}$ $I_{\text{SOURCE}} = 25\text{mA}$		20 80 330	80 180 650	mV mV mV
I_{SC}	Short-Circuit Current	$V_S = 5\text{V}$ $V_S = 3\text{V}$		± 45 ± 35	± 85 ± 70	mA mA
I_s	Supply Current per Amplifier			12.5	17	mA
	Supply Current, Shutdown	$V_S = 5\text{V, } V_{\text{SHDN}} = 0.3\text{V}$ $V_S = 3\text{V, } V_{\text{SHDN}} = 0.3\text{V}$		0.55 0.31	1.25 0.90	mA mA
I_{SHDN}	SHDN Pin Current	$V_S = 5\text{V, } V_{\text{SHDN}} = 0.3\text{V}$ $V_S = 3\text{V, } V_{\text{SHDN}} = 0.3\text{V}$		420 220	750 500	μA μA
	Output Leakage Current, Shutdown	$V_{\text{SHDN}} = 0.3\text{V}$		0.1	75	μA
V_L	SHDN Pin Input Voltage Low				0.3	V
V_H	SHDN Pin Input Voltage High				$V_S - 0.5$	V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V to } 4.5\text{V, } R_L = 100$		80		ns

電気的特性

$T_A = 25^\circ\text{C}$ 。注記がない限り、 $V_S = 5\text{V, } 0\text{V}$; $V_S = 3\text{V, } 0\text{V}$; $V_{\text{SHDN}} = \text{オープン}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{電源電圧の } 1/2$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_{OFF}	Turn-Off Time	$V_{\text{SHDN}} = 4.5\text{V to } 0.3\text{V}$, $R_L = 100\Omega$		50		ns
GBW	Gain-Bandwidth Product	Frequency = 2MHz		160		MHz
SR	Slew Rate	$V_S = 5\text{V}$, $A_V = -1$, $R_L = 1\text{k}\Omega$, $V_0 = 4V_{\text{P-P}}$		300		V/ μ s
FPBW	Full Power Bandwidth	$V_S = 5\text{V}$, $V_{\text{OUT}} = 4V_{\text{P-P}}$		23.5		MHz
THD	Total Harmonic Distortion	$V_S = 5\text{V}$, $A_V = 1$, $R_L = 1\text{k}\Omega$, $V_0 = 2V_{\text{P-P}}$, $f_C = 5\text{MHz}$		-86		dB
t_S	Settling Time	0.1%, $V_S = 5\text{V}$, $V_{\text{STEP}} = 2\text{V}$, $A_V = -1$, $R_L = 500\Omega$		27		ns
ΔG	Differential Gain (NTSC)	$V_S = 5\text{V}$, $A_V = 2$, $R_L = 150\Omega$		0.015		%
$\Delta \theta$	Differential Phase (NTSC)	$V_S = 5\text{V}$, $A_V = 2$, $R_L = 150\Omega$		0.05		Deg

●は $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ の温度範囲の規格値を意味する。注記がない限り、 $V_S = 5\text{V, } 0\text{V}$; $V_S = 3\text{V, } 0\text{V}$; $V_{\text{SHDN}} = \text{オープン}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{電源電圧の } 1/2$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$ $V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$	LT1809 SO-8 LT1809 SO-8	● ● ● ●	1 1 1 1	3.0 3.0 3.5 3.5	mV
$V_{\text{OS TC}}$	Input Offset Voltage Drift (Note 8)	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$		● ●	9 9	25 25	$\mu\text{V}/^\circ\text{C}$ $\mu\text{V}/^\circ\text{C}$
ΔV_{OS}	Input Offset Voltage Shift	$V_{\text{CM}} = V^- \text{ to } V^+$ $V_{\text{CM}} = V^- \text{ to } V^+$	LT1809 SO-8	● ●	0.5 0.5	2.5 3.0	mV mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^-$, $V_{\text{CM}} = V^+$		●	1.2	6.5	mV
I_B	Input Bias Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$		● ●	-30 -14	2 10	μA μA
ΔI_B	Input Bias Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V to } V^+ - 0.2\text{V}$		●	16	40	μA
	Input Bias Current Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$		●	0.1 0.5	5 10	μA μA
I_{OS}	Input Offset Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$		● ●	0.05 0.40	1.5 4.5	μA μA
ΔI_{OS}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V to } V^+ - 0.2\text{V}$		●	0.45	6	μA
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5\text{V}$, $V_0 = 0.5\text{V to } 4.5\text{V}$, $R_L = 1\text{k}\Omega$ to $V_S/2$ $V_S = 5\text{V}$, $V_0 = 1\text{V to } 4\text{V}$, $R_L = 100\Omega$ to $V_S/2$ $V_S = 3\text{V}$, $V_0 = 0.5\text{V to } 2.5\text{V}$, $R_L = 1\text{k}\Omega$ to $V_S/2$		● ● ●	20 3.5 12	75 8.5 40	V/mV V/mV V/mV
CMRR	Common Mode Rejection Ratio	$V_S = 5\text{V}$, $V_{\text{CM}} = V^- \text{ to } V^+$ $V_S = 3\text{V}$, $V_{\text{CM}} = V^- \text{ to } V^+$		● ●	64 60	80 75	dB dB
	CMRR Match (Channel-to-Channel) (Note 10)	$V_S = 5\text{V}$, $V_{\text{CM}} = V^-$, $V_{\text{CM}} = V^+$ $V_S = 3\text{V}$, $V_{\text{CM}} = V^-$, $V_{\text{CM}} = V^+$		●	58 54	80 75	dB dB
	Input Common Mode Range			●	V^-	V^+	V
PSRR	Power Supply Rejection Ratio	$V_S = 2.5\text{V to } 10\text{V}$, $V_{\text{CM}} = 0\text{V}$		●	70	83	dB
	PSRR Match (Channel-to-Channel) (Note 10)	$V_S = 2.5\text{V to } 10\text{V}$, $V_{\text{CM}} = 0\text{V}$		●	64	83	dB
	Minimum Supply Voltage (Note 6)			●	2.3	2.5	V
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load $I_{\text{SINK}} = 5\text{mA}$ $I_{\text{SINK}} = 25\text{mA}$		● ● ●	12 55 200	60 140 400	mV mV mV

電気的特性

●は $0^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$ の温度範囲の規格値を意味する。注記がない限り、 $V_S = 5\text{V}, 0\text{V}$; $V_S = 3\text{V}, 0\text{V}$; $V_{\text{SHDN}} = \text{オープン}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{電源電圧の}1/2$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load $I_{\text{SOURCE}} = 5\text{mA}$ $I_{\text{SOURCE}} = 25\text{mA}$	● ● ●	50 110 370	120 220 700	mV mV mV
I_{SC}	Short-Circuit Current	$V_S = 5\text{V}$ $V_S = 3\text{V}$	● ●	± 40 ± 30	± 75 ± 65	mA mA
I_{S}	Supply Current per Amplifier		●	15	20	mA
	Supply Current, Shutdown	$V_S = 5\text{V}, V_{\text{SHDN}} = 0.3\text{V}$ $V_S = 3\text{V}, V_{\text{SHDN}} = 0.3\text{V}$	● ●	0.58 0.35	1.4 1.1	mA mA
I_{SHDN}	SHDN Pin Current	$V_S = 5\text{V}, V_{\text{SHDN}} = 0.3\text{V}$ $V_S = 3\text{V}, V_{\text{SHDN}} = 0.3\text{V}$	● ●	420 220	850 550	μA μA
	Output Leakage Current, Shutdown	$V_{\text{SHDN}} = 0.3\text{V}$	●	2		μA
V_L	SHDN Pin Input Voltage Low		●		0.3	V
V_H	SHDN Pin Input Voltage High		●	$V_S - 0.5$		V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V to } 4.5\text{V}, R_L = 100\Omega$	●	80		ns
t_{OFF}	Turn-Off Time	$V_{\text{SHDN}} = 4.5\text{V to } 0.3\text{V}, R_L = 100\Omega$	●	50		ns
GBW	Gain-Bandwidth Product	Frequency = 2MHz	●	145		MHz
SR	Slew Rate	$V_S = 5\text{V}, A_V = -1, R_L = 1\text{k}, V_0 = 4\text{V}_{\text{P-P}}$	●	250		V/ μs
FPBW	Full Power Bandwidth	$V_S = 5\text{V}, V_{\text{OUT}} = 4\text{V}_{\text{P-P}}$	●	20		MHz

●は $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ の温度範囲の規格値を意味する。注記がない限り、 $V_S = 5\text{V}, 0\text{V}$; $V_S = 3\text{V}, 0\text{V}$; $V_{\text{SHDN}} = \text{オープン}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{電源電圧の}1/2$ 。(Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$ LT1809 SO-8 $V_{\text{CM}} = V^-$ LT1809 SO-8 $V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$	● ● ● ●	1 1 1 1	3.5 3.5 4.0 4.0	mV mV mV mV
$V_{\text{OS TC}}$	Input Offset Voltage Drift (Note 8)	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$	● ●	9 9	25 25	$\mu\text{V}/^{\circ}\text{C}$ $\mu\text{V}/^{\circ}\text{C}$
ΔV_{OS}	Input Offset Voltage Shift	$V_{\text{CM}} = V^- \text{ to } V^+$ LT1809 SO-8 $V_{\text{CM}} = V^-$	● ●	0.5 0.5	3.0 3.5	mV mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+, V_{\text{CM}} = V^-$	●	1.2	7	mV
I_B	Input Bias Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$	● ●	-35	2 -17	μA μA
ΔI_B	Input Bias Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V to } V^+ - 0.2\text{V}$	●	19	47	μA
	Input Bias Current Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$	● ●	0.2 0.6	6 12	μA μA
I_{OS}	Input Offset Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$	● ●	0.08 0.5	2 6	μA μA
ΔI_{OS}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V to } V^+ - 0.2\text{V}$	●	0.58	7.5	μA
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5\text{V}, V_0 = 0.5\text{V to } 4.5\text{V}, R_L = 1\text{k to } V_S/2$ $V_S = 5\text{V}, V_0 = 1\text{V to } 4\text{V}, R_L = 100\Omega \text{ to } V_S/2$ $V_S = 3\text{V}, V_0 = 0.5\text{V to } 2.5\text{V}, R_L = 1\text{k to } V_S/2$	● ● ●	17 2.5 10	60 7 35	V/mV V/mV V/mV

電気的特性

●は $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ の温度範囲の規格値を意味する。注記がない限り、 $V_S = 5\text{V}, 0\text{V}$; $V_S = 3\text{V}, 0\text{V}$; $V_{\text{SHDN}} = \text{オープン}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{電源電圧の} 1/2$ 。(Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CMRR	Common Mode Rejection Ratio	$V_S = 5\text{V}, V_{\text{CM}} = V^- \text{ to } V^+$ $V_S = 3\text{V}, V_{\text{CM}} = V^- \text{ to } V^+$	● ●	63 58	80 75	dB dB
	CMRR Match (Channel-to-Channel) (Note 10)	$V_S = 5\text{V}, V_{\text{CM}} = V^- \text{ to } V^+$ $V_S = 3\text{V}, V_{\text{CM}} = V^- \text{ to } V^+$	● ●	57 52	78 72	dB dB
	Input Common Mode Range		●	V^-	V^+	V
PSRR	Power Supply Rejection Ratio	$V_S = 2.5\text{V} \text{ to } 10\text{V}, V_{\text{CM}} = 0\text{V}$	●	69	83	dB
	PSRR Match (Channel-to-Channel) (Note 10)	$V_S = 2.5\text{V} \text{ to } 10\text{V}, V_{\text{CM}} = 0\text{V}$	●	63	83	dB
	Minimum Supply Voltage (Note 6)		●	2.3	2.5	V
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load $I_{\text{SINK}} = 5\text{mA}$ $I_{\text{SINK}} = 25\text{mA}$	● ● ●	18 60 210	70 150 450	mV mV mV
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load $I_{\text{SOURCE}} = 5\text{mA}$ $I_{\text{SOURCE}} = 25\text{mA}$	● ● ●	55 120 375	130 240 750	mV mV mV
I_{SC}	Short-Circuit Current	$V_S = 5\text{V}$ $V_S = 3\text{V}$	● ●	± 30 ± 25	± 70 ± 60	mA mA
I_{S}	Supply Current per Amplifier		●	15	21	mA
	Supply Current, Shutdown	$V_S = 5\text{V}, V_{\text{SHDN}} = 0.3\text{V}$ $V_S = 3\text{V}, V_{\text{SHDN}} = 0.3\text{V}$	● ●	0.58 0.35	1.5 1.2	mA mA
I_{SHDN}	SHDN Pin Current	$V_S = 5\text{V}, V_{\text{SHDN}} = 0.3\text{V}$ $V_S = 3\text{V}, V_{\text{SHDN}} = 0.3\text{V}$	● ●	420 220	900 600	μA μA
	Output Leakage Current, Shutdown	$V_{\text{SHDN}} = 0.3\text{V}$	●	3		μA
V_L	SHDN Pin Input Voltage Low		●		0.3	V
V_H	SHDN Pin Input Voltage High		●	$V_S - 0.5$		V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V} \text{ to } 4.5\text{V}, R_L = 100$	●	80		ns
t_{OFF}	Turn-Off Time	$V_{\text{SHDN}} = 4.5\text{V} \text{ to } 0.3\text{V}, R_L = 100$	●	50		ns
GBW	Gain-Bandwidth Product	Frequency = 2MHz	●	140		MHz
SR	Slew Rate	$V_S = 5\text{V}, A_V = -1, R_L = 1\text{k}, V_0 = 4V_{\text{P-P}}$	●	180		$\text{V}/\mu\text{s}$
FPBW	Full Power Bandwidth	$V_S = 5\text{V}, V_{\text{OUT}} = 4V_{\text{P-P}}$	●	14		MHz

$T_A = 25^{\circ}\text{C}$ 。注記がない限り、 $V_S = \pm 5\text{V}$ 、 $V_{\text{SHDN}} = \text{オープン}$ 、 $V_{\text{CM}} = 0\text{V}$ 、 $V_{\text{OUT}} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$ LT1809 SO-8 $V_{\text{CM}} = V^-$ LT1809 SO-8 $V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$		0.8 0.8 0.8 0.8	3.0 3.0 3.5 3.5	mV mV mV mV
ΔV_{OS}	Input Offset Voltage Shift	$V_{\text{CM}} = V^- \text{ to } V^+$ LT1809 SO-8 $V_{\text{CM}} = V^- \text{ to } V^+$		0.35 0.35	2.5 3.0	mV mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+, V_{\text{CM}} = V^-$		1	6	mV
I_B	Input Bias Current	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^- + 0.2\text{V}$	-30	2 -12.5	10	μA μA

電気的特性

● $T_A = 25^\circ\text{C}$ 。注記がない限り、 $V_S = \pm 5\text{V}$ 、 $V_{\text{SHDN}} = \text{オープン}$ 、 $V_{\text{CM}} = 0\text{V}$ 、 $V_{\text{OUT}} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
ΔI_B	Input Bias Current Shift	$V_{\text{CM}} = V^- + 0.2\text{V}$ to V^+		14.5	40	μA
	Input Bias Current Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^- + 0.2\text{V}$		0.1 0.4	5 10	μA
I_{os}	Input Offset Current	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^- + 0.2\text{V}$		0.05 0.40	2 5	μA
ΔI_{os}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.2\text{V}$ to V^+		0.45	7	μA
e_n	Input Noise Voltage Density	$f = 10\text{kHz}$		16		$\text{nV}/\sqrt{\text{Hz}}$
i_n	Input Noise Current Density	$f = 10\text{kHz}$		5		$\text{pA}/\sqrt{\text{Hz}}$
C_{IN}	Input Capacitance	$f = 100\text{kHz}$		2		pF
A_{VOL}	Large-Signal Voltage Gain	$V_0 = -4\text{V}$ to 4V , $R_L = 1\text{k}\Omega$ $V_0 = -2.5\text{V}$ to 2.5V , $R_L = 100\Omega$	30 4.5	100 12		V/mV V/mV
CMRR	Common Mode Rejection Ratio	$V_{\text{CM}} = V^-$ to V^+	70	89		dB
	CMRR Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^-$ to V^+	64	89		dB
	Input Common Mode Range			V^-	V^+	V
PSRR	Power Supply Rejection Ratio	$V^+ = 2.5\text{V}$ to 10V , $V^- = 0\text{V}$	71	87		dB
	PSRR Match (Channel-to-Channel) (Note 10)	$V^+ = 2.5\text{V}$ to 10V , $V^- = 0\text{V}$	65	90		dB
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load $I_{\text{SINK}} = 5\text{mA}$ $I_{\text{SINK}} = 25\text{mA}$		12 50 180	60 140 425	mV mV mV
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load $I_{\text{SOURCE}} = 5\text{mA}$ $I_{\text{SOURCE}} = 25\text{mA}$		35 90 310	100 200 700	mV mV mV
I_{sc}	Short-Circuit Current		± 55	± 85		mA
I_{s}	Supply Current per Amplifier			15	20	mA
	Supply Current, Shutdown	$V_{\text{SHDN}} = 0.3\text{V}$		0.6	1.3	mA
I_{SHDN}	SHDN Pin Current	$V_{\text{SHDN}} = 0.3\text{V}$		420	750	μA
	Output Leakage Current, Shutdown	$V_{\text{SHDN}} = 0.3\text{V}$		0.1	75	μA
V_L	SHDN Pin Input Voltage Low				0.3	V
V_H	SHDN Pin Input Voltage High				$V^+ - 0.5$	V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V}$ to 4.5V , $R_L = 100\Omega$		80		ns
t_{OFF}	Turn-Off Time	$V_{\text{SHDN}} = 4.5\text{V}$ to 0.3V , $R_L = 100\Omega$		50		ns
GBW	Gain-Bandwidth Product	Frequency = 2MHz	110	180		MHz
SR	Slew Rate	$A_V = -1$, $R_L = 1\text{k}\Omega$, $V_0 = \pm 4\text{V}$, Measured at $V_0 = \pm 3\text{V}$	175	350		$\text{V}/\mu\text{s}$
FPBW	Full Power Bandwidth	$V_{\text{OUT}} = 8\text{V}_{\text{P-P}}$		14		MHz
THD	Total Harmonic Distortion	$A_V = 1$, $R_L = 1\text{k}\Omega$, $V_0 = 2\text{V}_{\text{P-P}}$, $f_C = 5\text{MHz}$		-90		dB
t_{s}	Settling Time	0.1%, $V_{\text{STEP}} = 8\text{V}$, $A_V = -1$, $R_L = 500\Omega$		34		ns
ΔG	Differential Gain (NTSC)	$A_V = 2$, $R_L = 150\Omega$		0.01		$\%$
$\Delta\theta$	Differential Phase (NTSC)	$A_V = 2$, $R_L = 150\Omega$		0.01		Deg

電気的特性

●は $0^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$ の温度範囲の規格値を意味する。注記がない限り、 $V_S = \pm 5\text{V}$ 、 $V_{\text{SHDN}} = \text{オープン}$ 、 $V_{\text{CM}} = 0\text{V}$ 、 $V_{\text{OUT}} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$ $V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$	LT1809 SO-8 LT1809 SO-8	● ● ● ●	1 1 1 1	3.25 3.25 3.75 3.75	mV mV mV mV
$V_{\text{OS TC}}$	Input Offset Voltage Drift (Note 8)	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$		● ●	10 10	25 25	$\mu\text{V}/^{\circ}\text{C}$ $\mu\text{V}/^{\circ}\text{C}$
ΔV_{OS}	Input Offset Voltage Shift	$V_{\text{CM}} = V^- \text{ to } V^+$ $V_{\text{CM}} = V^- \text{ to } V^+$	LT1809 SO-8	● ●	0.5 0.5	2.75 3.25	mV mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^- \text{ to } V^+$		●	1.2	6.5	mV
I_B	Input Bias Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$		● ●	2.5 -37.5	12.5 -15	μA μA
ΔI_B	Input Bias Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V} \text{ to } V^+ - 0.2\text{V}$		●	17.5	50	μA
	Input Bias Current Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$		● ●	0.1 0.5	6 12	μA μA
I_{OS}	Input Offset Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$		● ●	0.06 0.5	2.25 6	μA μA
ΔI_{OS}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V} \text{ to } V^+ - 0.2\text{V}$		●	0.56	8.25	μA
A_{VOL}	Large-Signal Voltage Gain	$V_0 = -4\text{V} \text{ to } 4\text{V}$, $R_L = 1\text{k}$ $V_0 = -2.5\text{V} \text{ to } 2.5\text{V}$, $R_L = 100\Omega$		● ●	27 3.5	80 10	V/mV V/mV
CMRR	Common Mode Rejection Ratio	$V_{\text{CM}} = V^- \text{ to } V^+$		●	69	86	dB
	CMRR Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^- \text{ to } V^+$		●	63	86	dB
	Input Common Mode Range			●	V^-	V^+	V
PSRR	Power Supply Rejection Ratio	$V^+ = 2.5\text{V} \text{ to } 10\text{V}$, $V^- = 0\text{V}$		●	70	83	dB
	PSRR Match (Channel-to-Channel) (Note 10)	$V^+ = 2.5\text{V} \text{ to } 10\text{V}$, $V^- = 0\text{V}$		●	64	83	dB
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load $I_{\text{SINK}} = 5\text{mA}$ $I_{\text{SINK}} = 25\text{mA}$		● ● ●	20 50 210	80 160 475	mV mV mV
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load $I_{\text{SOURCE}} = 5\text{mA}$ $I_{\text{SOURCE}} = 25\text{mA}$		● ● ●	60 120 370	140 240 750	mV mV mV
I_{SC}	Short-Circuit Current			●	± 45	± 75	mA
I_{S}	Supply Current per Amplifier			●	17.5	25	mA
	Supply Current, Shutdown	$V_{\text{SHDN}} = 0.3\text{V}$		●	0.6	1.5	mA
I_{SHDN}	SHDN Pin Current	$V_{\text{SHDN}} = 0.3\text{V}$		●	420	850	μA
	Output Leakage Current, Shutdown	$V_{\text{SHDN}} = 0.3\text{V}$		●	3		μA
V_L	SHDN Pin Input Voltage Low			●		0.3	V
V_H	SHDN Pin Input Voltage High			●	$V^+ - 0.5$		V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V} \text{ to } 4.5\text{V}$, $R_L = 100$		●	80		ns
t_{OFF}	Turn-Off Time	$V_{\text{SHDN}} = 4.5\text{V} \text{ to } 0.3\text{V}$, $R_L = 100$		●	50		ns
GBW	Gain-Bandwidth Product	Frequency = 2MHz		●	85	170	MHz
SR	Slew Rate	$A_V = -1$, $R_L = 1\text{k}$, $V_0 = \pm 4\text{V}$, Measured at $V_0 = \pm 3\text{V}$		●	140	300	$\text{V}/\mu\text{s}$
FPBW	Full Power Bandwidth	$V_{\text{OUT}} = 8\text{V}_{\text{P-P}}$		●	12		MHz

電気的特性

●は $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ の温度範囲の規格値を意味する。注記がない限り、 $V_S = \pm 5\text{V}$ 、 $V_{\text{SHDN}} = \text{オープン}$ 、 $V_{\text{CM}} = 0\text{V}$ 、 $V_{\text{OUT}} = 0\text{V}$ 。(Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$ $V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$	LT1809 SO-8 LT1809 SO-8	● ● ● ●	1 1 1 1	3.75 3.75 4.25 4.25	mV mV mV mV
$V_{\text{OS TC}}$	Input Offset Voltage Drift (Note 8)	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^-$		● ●	10 10	25 25	$\mu\text{V}/^{\circ}\text{C}$ $\mu\text{V}/^{\circ}\text{C}$
ΔV_{OS}	Input Offset Voltage Shift	$V_{\text{CM}} = V^-$ to V^+ $V_{\text{CM}} = V^-$ to V^+	LT1809 SO-8	● ●	0.5 0.5	3.00 3.75	mV mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^-$ to V^+		●	1.2	7.5	mV
I_B	Input Bias Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$		● ●	-45	2.8 -17	μA μA
ΔI_B	Input Bias Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V}$ to $V^+ - 0.2\text{V}$		●	19.8	59	μA
	Input Bias Current Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$		● ●	0.1 0.6	7 14	μA μA
I_{OS}	Input Offset Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$		● ●	0.08 0.6	2.5 8	μA μA
ΔI_{OS}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V}$ to $V^+ - 0.2\text{V}$		●	0.68	10.5	μA
A_{VOL}	Large-Signal Voltage Gain	$V_0 = -4\text{V}$ to 4V , $R_L = 1\text{k}\Omega$ $V_0 = -2.5\text{V}$ to 2.5V , $R_L = 100\Omega$		● ●	22 3	70 10	V/mV V/mV
CMRR	Common Mode Rejection Ratio	$V_{\text{CM}} = V^-$ to V^+		●	68	86	dB
	CMRR Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^-$ to V^+		●	62	86	dB
	Input Common Mode Range			●	V^-	V^+	V
PSRR	Power Supply Rejection Ratio	$V^+ = 2.5\text{V}$ to 10V , $V^- = 0\text{V}$		●	69	83	dB
	PSRR Match (Channel-to-Channel) (Note 10)	$V^+ = 2.5\text{V}$ to 10V , $V^- = 0\text{V}$		●	63	83	dB
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load $I_{\text{SINK}} = 5\text{mA}$ $I_{\text{SINK}} = 25\text{mA}$		● ● ●	23 60 220	100 170 525	mV mV mV
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load $I_{\text{SOURCE}} = 5\text{mA}$ $I_{\text{SOURCE}} = 25\text{mA}$		● ● ●	75 130 375	160 260 775	mV mV mV
I_{SC}	Short-Circuit Current			●	± 30	± 75	mA
I_{S}	Supply Current per Amplifier			●	19	25	mA
	Supply Current, Shutdown	$V_{\text{SHDN}} = 0.3\text{V}$		●	0.65	1.6	mA
I_{SHDN}	SHDN Pin Current	$V_{\text{SHDN}} = 0.3\text{V}$		●	420	900	μA
	Output Leakage Current, Shutdown	$V_{\text{SHDN}} = 0.3\text{V}$		●	4		μA
V_L	SHDN Pin Input Voltage Low			●		0.3	V
V_H	SHDN Pin Input Voltage High			●	$V^+ - 0.5$		V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V}$ to 4.5V , $R_L = 100\Omega$		●	80		ns
t_{OFF}	Turn-Off Time	$V_{\text{SHDN}} = 4.5\text{V}$ to 0.3V , $R_L = 100\Omega$		●	50		ns
GBW	Gain-Bandwidth Product	Frequency = 2MHz		●	80	160	MHz
SR	Slew Rate	$A_V = -1$, $R_L = 1\text{k}\Omega$, $V_0 = \pm 4\text{V}$, Measured at $V_0 = \pm 3\text{V}$		● ●	110	220	$\text{V}/\mu\text{s}$
FPBW	Full Power Bandwidth	$V_{\text{OUT}} = 8\text{V}_{\text{P-P}}$		●	8.5		MHz

電気的特性

Note 1:絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2:入力はバック・トゥ・バック・ダイオードにより保護されている。差動入力電圧が1.4Vを超える場合、入力電流は10mA未満に制限すること。

Note 3:出力が無期限に短絡されるときは、接合部温度を絶対最大定格以下に抑えるために、ヒートシンクが必要な場合がある。

Note 4:LT1809C/LT1809IおよびLT1810C/LT1810Iは-40°C~85°Cの動作温度範囲で動作することが保証されている。

Note 5:LT1809C/LT1810Cは0°C~70°Cの温度範囲で性能仕様に適合することが保証されている。LT1809C/LT1810Cは-40°C~85°Cの温度範囲で性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされないし、QAサンプリングも行われない。LT1809I/LT1810Iは-40°C~85°Cの温度範囲で性能仕様に適合することが保証されている。

Note 6:最小電源電圧は、電源除去比テストにより保証されている。

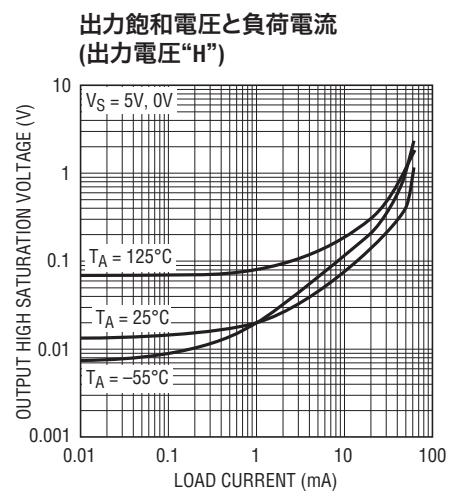
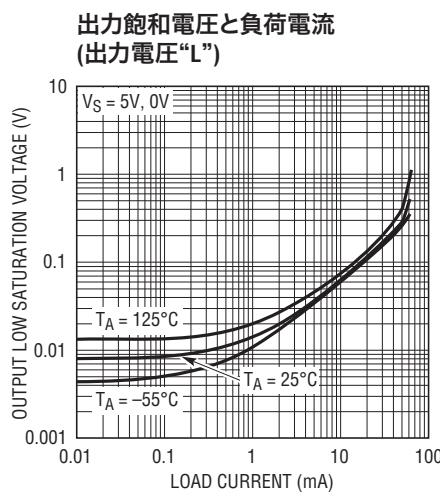
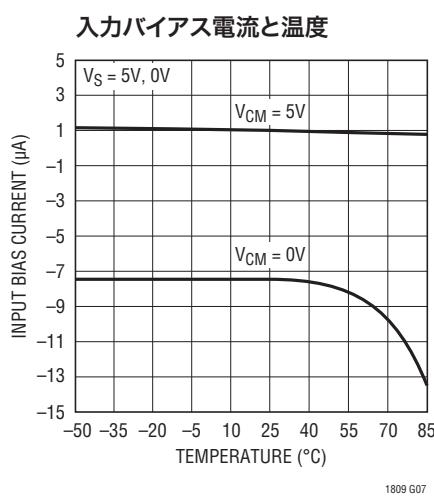
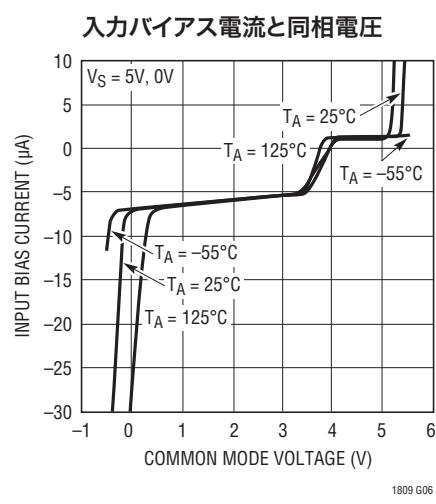
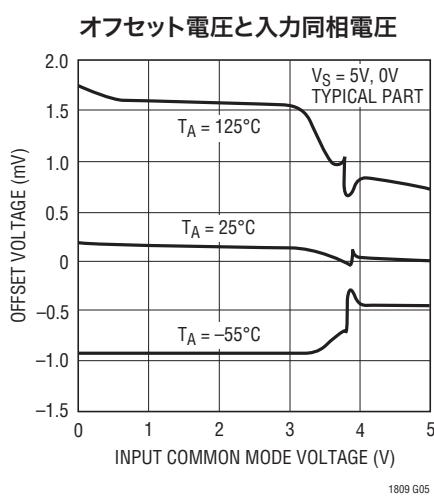
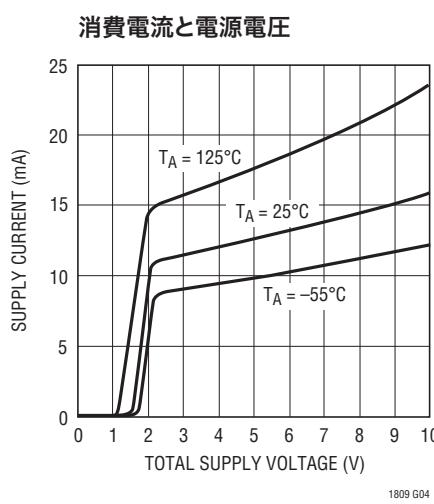
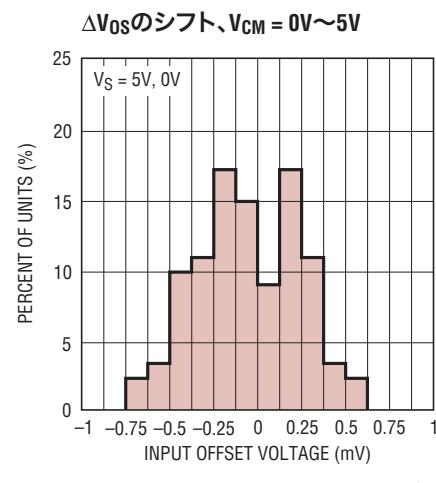
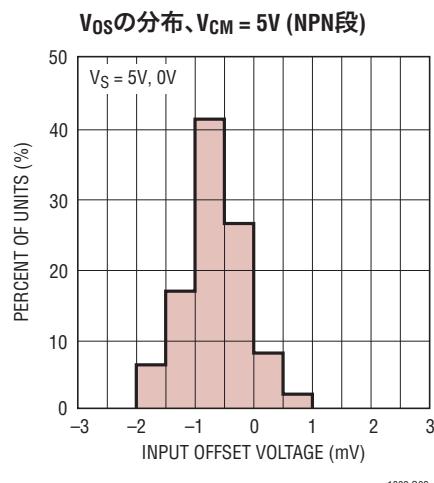
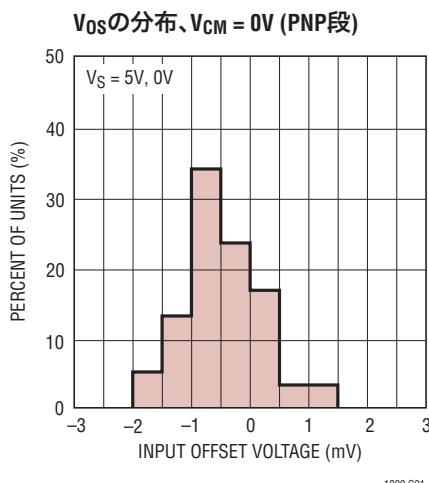
Note 7:出力電圧振幅は出力と電源レール間で測定される。

Note 8:このパラメータに対しては、全数テストは実施されていない。

Note 9:熱抵抗はデバイスのV-ピンに接続されたPCボードのメタル量によって異なる。「アプリケーション情報」の熱抵抗の表に示されているように、0.1AはV-ピンに接続される2オンスの銅メタル・トレースの特定の量に対して規定されている。

Note 10:マッチング・パラメータはLT1810の2個のアンプ間の差である。

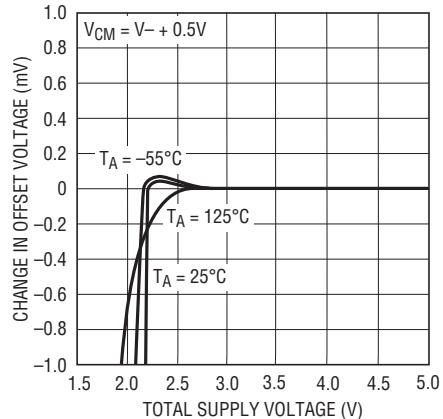
標準的性能特性



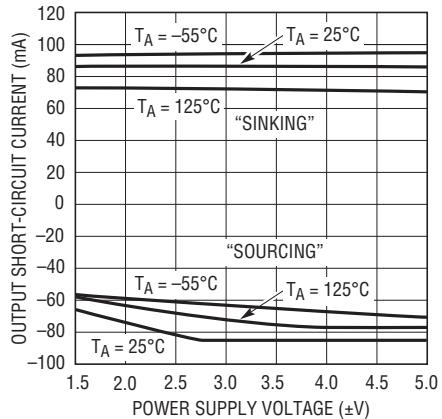
LT1809/LT1810

標準的性能特性

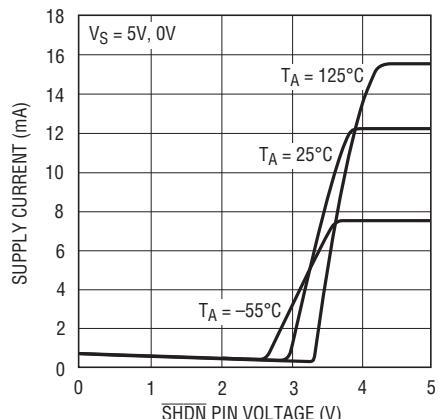
最小電源電圧



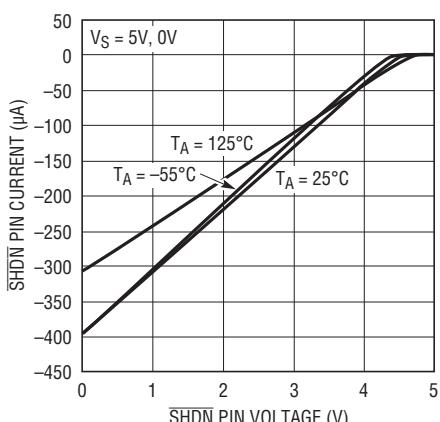
出力短絡電流と電源電圧



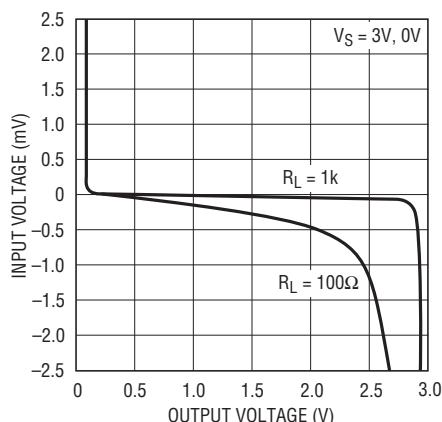
消費電流とSHDNピンの電圧



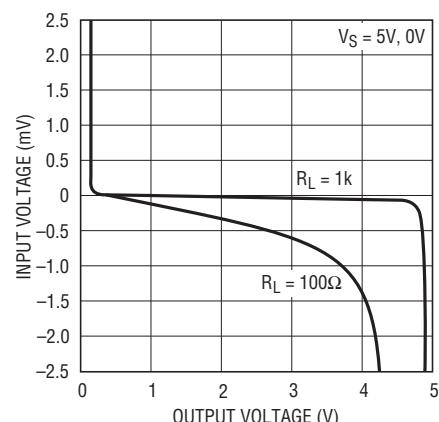
SHDNピンの電流とSHDNピンの電圧



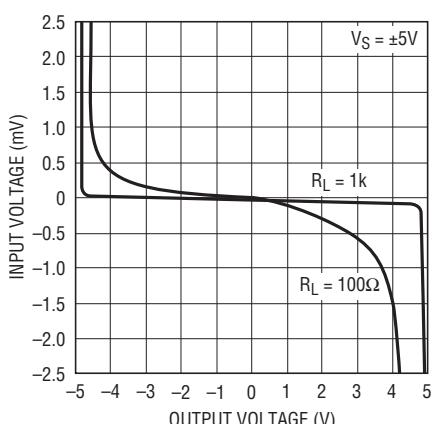
開ループ利得



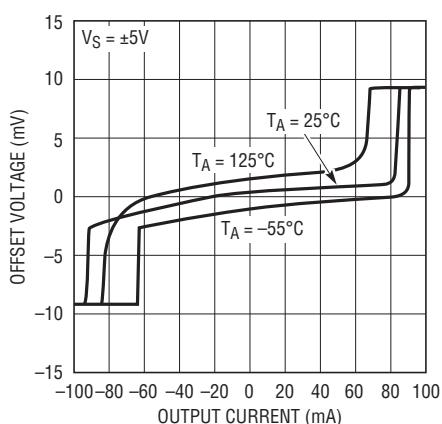
開ループ利得



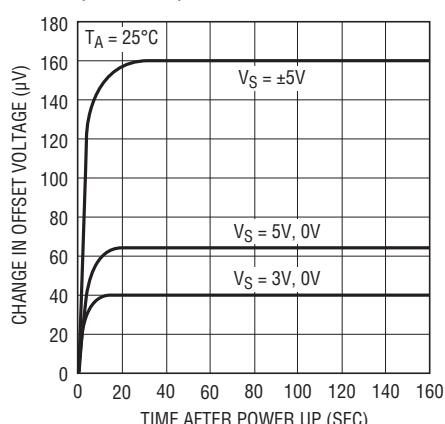
開ループ利得



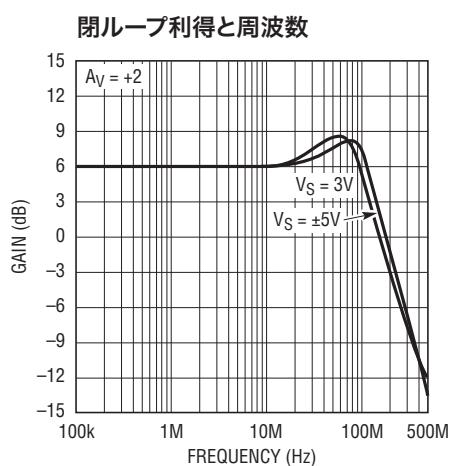
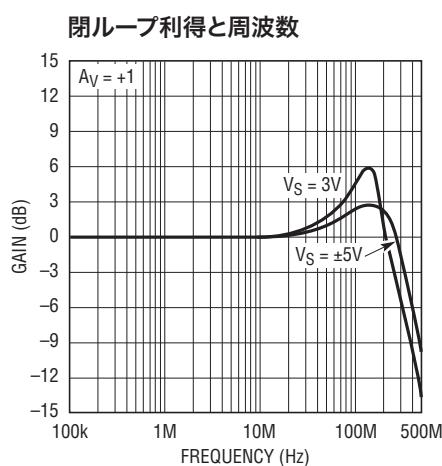
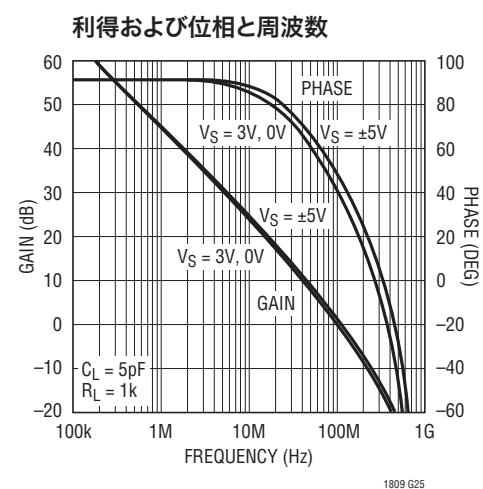
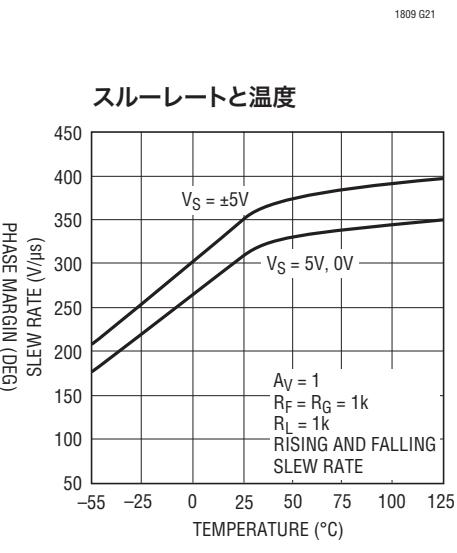
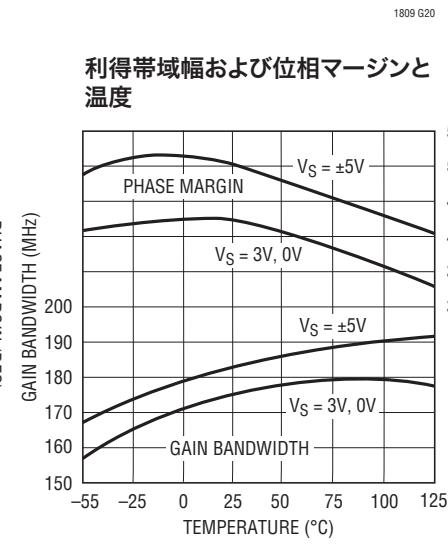
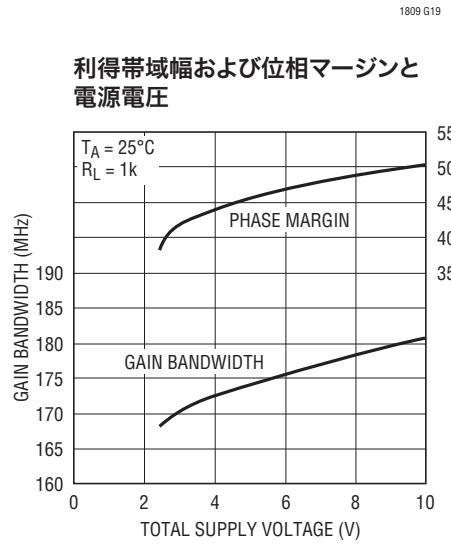
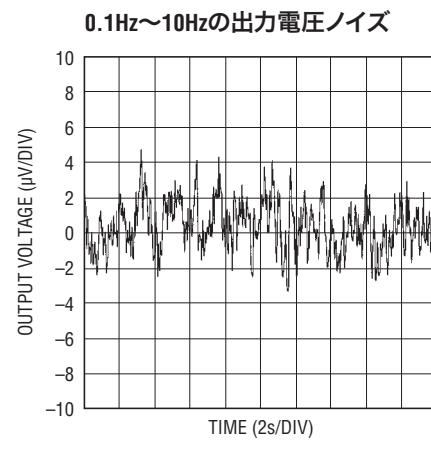
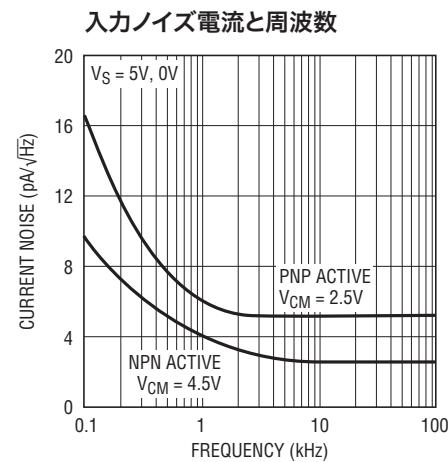
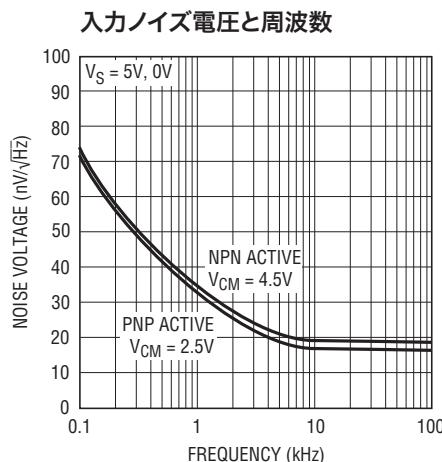
オフセット電圧と出力電流



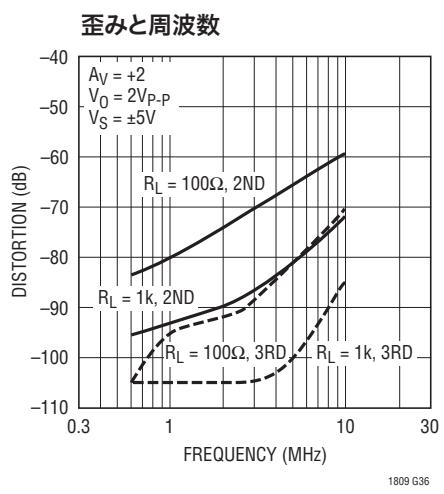
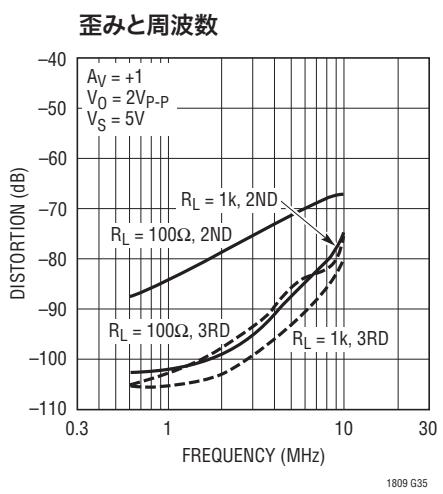
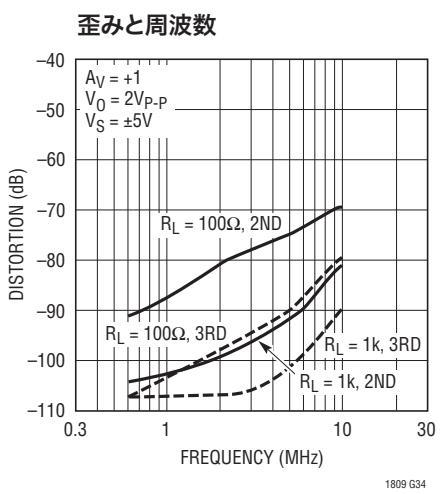
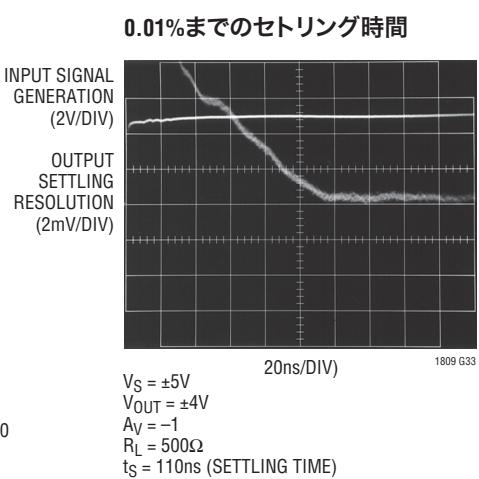
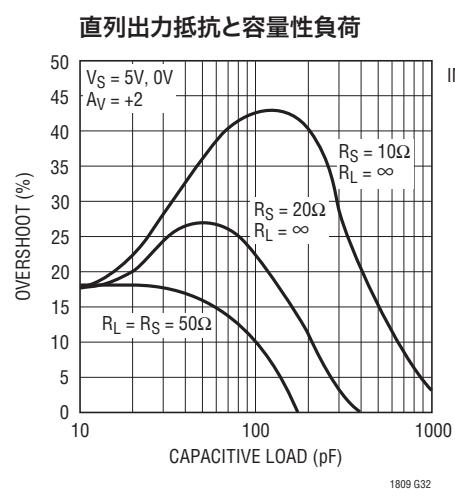
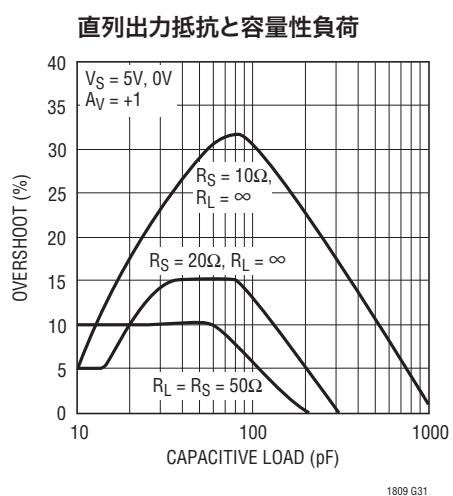
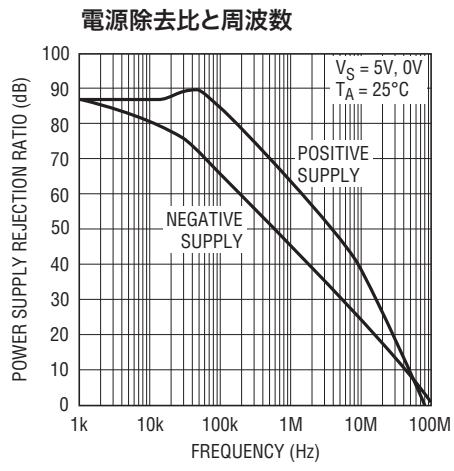
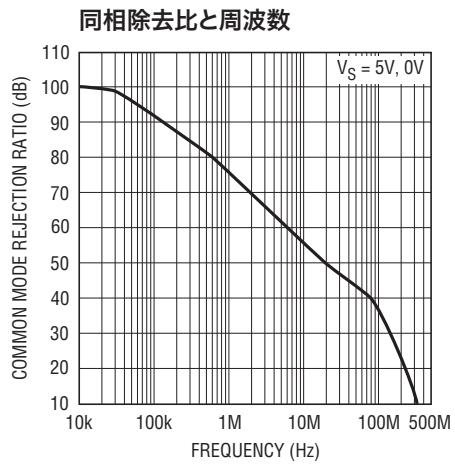
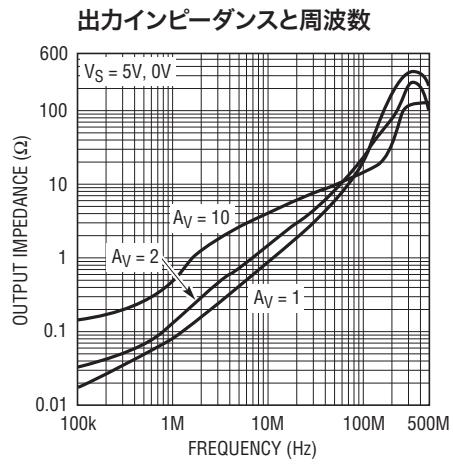
ウォームアップ・ドリフトと時間 (LT1809S8)



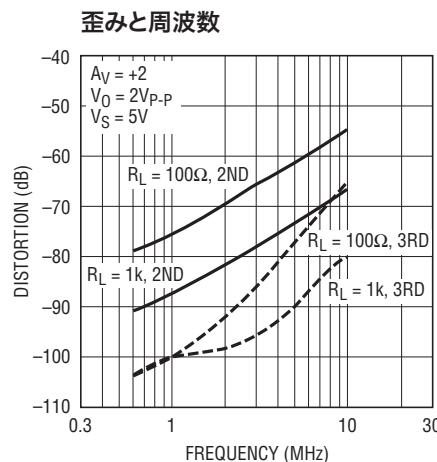
標準的性能特性



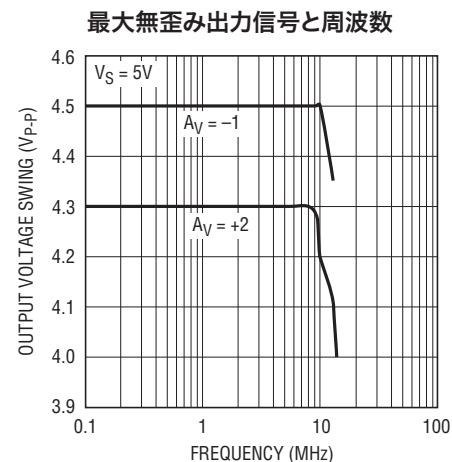
標準的性能特性



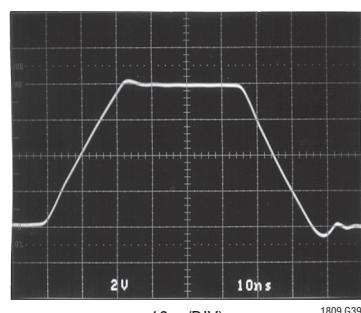
標準的性能特性



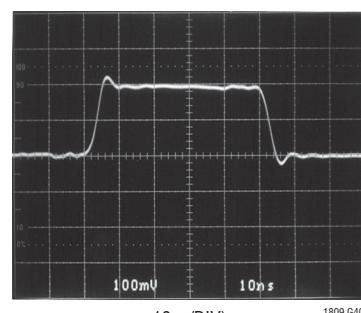
1809 G37



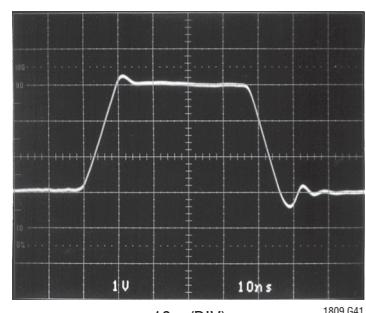
1809 G38

±5Vの大信号応答

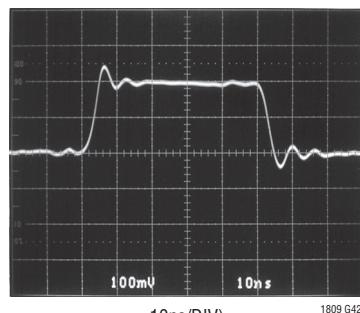
$V_S = \pm 5V$
 $A_V = +1$
 $R_L = 1k$

±5Vの小信号応答

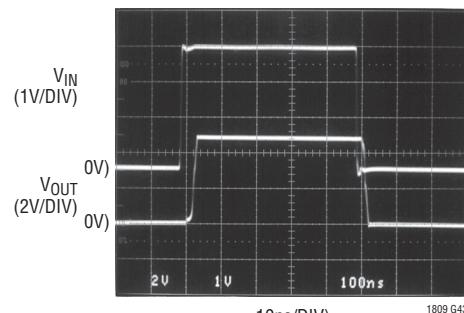
$V_S = \pm 5V$
 $A_V = +1$
 $R_L = 1k$

5Vの大信号応答

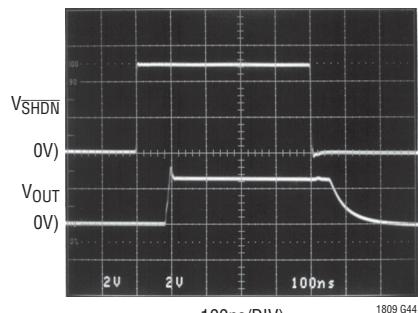
$V_S = 5V$
 $A_V = +1$
 $R_L = 1k$

5Vの小信号応答

$V_S = \pm 5V$
 $A_V = +1$
 $R_L = 1k$

出力オーバードライブからの回復

$V_S = 5V, 0V$
 $A_V = +2$

シャットダウン応答

$V_S = 5V, 0V$
 $A_V = +2$
 $R_L = 100\Omega$

180910fa

アプリケーション情報

レール・トゥ・レール特性

LT1809/LT1810の入力と出力の信号範囲は負電源から正電源までです。このアンプの簡略回路を図1に示します。入力段は2個の差動アンプ(PNP段Q1/Q2およびNPN段Q3/Q4)によって構成されており、これらは異なった同相入力電圧範囲でアクティブになります。PNPの差動ペアは、負電源から正電源より約1.5V低い電圧までの間の同相電圧でアクティブになります。入力電圧が正電源に向かって近づいていくと、トランジスタQ5がテール電流 I_1 を電流ミラーQ6/Q7に導いてNPN差動ペアをアクティブにします。正電源までの入力同相範囲の残りの部分ではPNPペアはアクティブではなくなります。

1対の相補型共通エミッタ段Q14/Q15で出力段が構成されているので、レール・トゥ・レールの出力振幅が可能です。コンデンサC1とC2はローカル・フィードバック・ループを形成し、高周波数での出力インピーダンスを低減します。これらのデバイスは、リニアテクノロジー社独自の高速相補型バイポーラ・プロセスを使って製造されています。

電力損失

LT1809/LT1810アンプは小型パッケージで高速かつ高出力電流を実現しているので、ダイの接合部温度が150°Cを超えないようにする必要があります。LT1809はSO-8パッケージまたは6ピンSOT-23パッケージで供給され、LT1810はSO-8パッケージまたは8ピンMSOPパッケージで供給されます。全てのパッケージのV⁻電源ピンはリードフレームに溶接されており、グランド・プレーンや大きなメタル・トレースに接続すると熱伝導が向上します。メタル・トレースとメッキ・スルーホールを使って、デバイスの発生する熱をPCボードの裏面に放散することができます。たとえば、2オンスの銅の3/32インチFR-4ボードでは、SO-8パッケージのLT1810のピン4に接続された合計660平方ミリメートル(PCボードの各面で330平方ミリメートル)の領域により、熱抵抗 θ_{JA} は約85°C/Wになります。V⁻ピンに接続されていてヒートシンクとして機能する追加のメタル・トレースが無いと、熱抵抗は約105°C/Wになります。熱に関する検討材料として、V⁻ピンに接続するメタルの異なる面積に対する、全てのパッケージの熱抵抗の詳細を、表1、表2、および表3に示します。

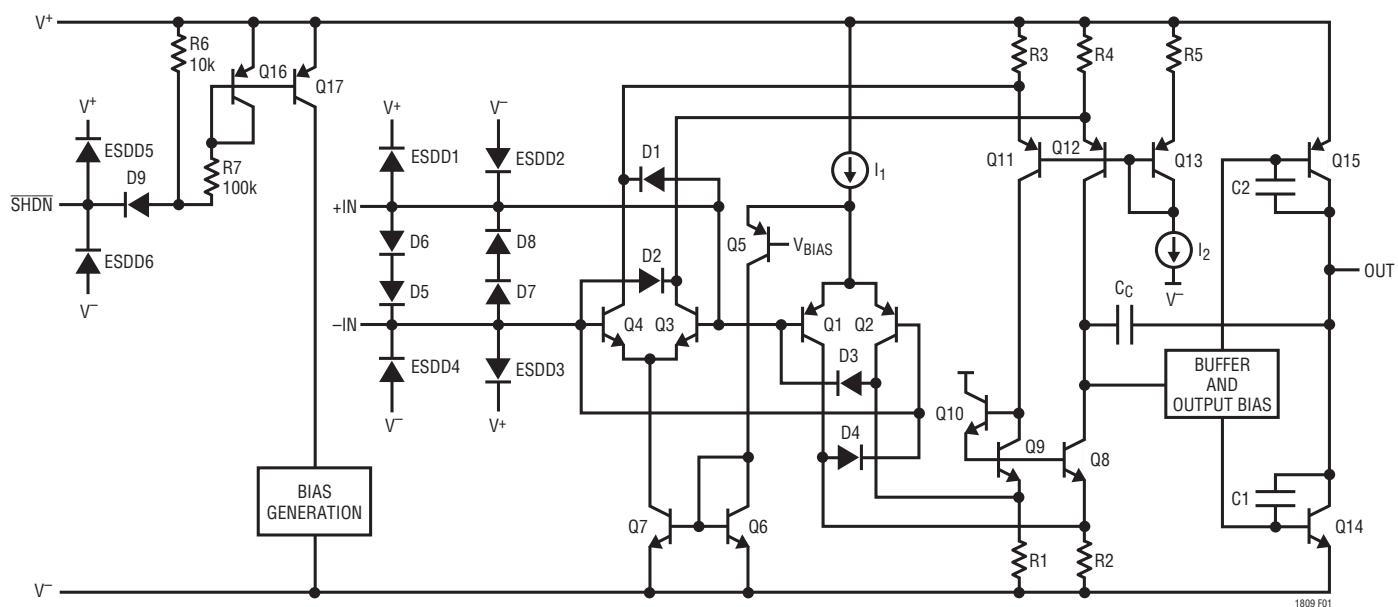


図1. LT1809の簡略回路図

アプリケーション情報

表1. LT1809、6ピンSOT-23/パッケージ

銅面積 上面 (mm ²)	ボード面積 (mm ²)	熱抵抗 (接合部-周囲間)
270	2500	135°C/W
100	2500	145°C/W
20	2500	160°C/W
0	2500	200°C/W

デバイスは上面に実装される。

表2. LT1809/LT1810、SO-8パッケージ

銅面積		ボード面積 (mm ²)	熱抵抗 (接合部-周囲間)
上面 (mm ²)	裏面 (mm ²)		
1100	1100	2500	65°C/W
330	330	2500	85°C/W
35	35	2500	95°C/W
35	0	2500	100°C/W
0	0	2500	105°C/W

デバイスは上面に実装される。

表3. LT1810、8ピンMSOP/パッケージ

銅面積		ボード面積 (mm ²)	熱抵抗 (接合部-周囲間)
上面 (mm ²)	裏面 (mm ²)		
540	540	2500	110°C/W
100	100	2500	120°C/W
100	0	2500	130°C/W
30	0	2500	135°C/W
0	0	2500	140°C/W

デバイスは上面に実装される。

接合部温度T_Jは周囲温度T_Aおよび電力損失P_Dから次式にしたがって計算されます。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

デバイス内の電力損失は電源電圧、出力電圧、および負荷抵抗と相関関係があります。所定の電源電圧に対して、ワーストケースの電力損失P_{D(MAX)}は、出力電圧がどちらかの電源電圧の1/2(または最大振幅が電源電圧の1/2より小さい場合)の最大消費電流で生じます。P_{D(MAX)}は次式で求められます。

$$P_{D(MAX)} = (V_S \cdot I_{S(MAX)}) + (V_S/2)^2 / R_L$$

例: V⁻ピンに熱分散用プレーンが追加接続されていない、面積が2500平方ミリメートルのPCボードに実装されたSO-8パッケージのLT1810の熱抵抗θ_{JA}は105°C/Wになります。±5V電源で動作し、両方のアンプが同時に50Ωの負荷をドライブしているとき、ワーストケースの電力損失は次式で求められます。

$$P_D(MAX) = 2 \cdot (10 \cdot 25mA) + 2 \cdot (2.5)^2 / 50 \\ = 0.5 + 0.250 = 0.750W$$

デバイスの動作を許容できる最大周囲温度は次式のとおりです。

$$T_A = T_J - (P_D(MAX) \cdot 105°C/W) \\ = 150°C - (0.750W \cdot 105°C/W) = 71°C$$

さらに高い周囲温度で動作させるには、V⁻ピンに接続するタルの面積を増やして、表2に示されているようにパッケージの熱抵抗を下げます。

入力オフセット電圧

オフセット電圧はどの入力段がアクティブかによって変わりますが、最大オフセット電圧は3mVより小さいことが保証されています。全入力同相範囲(CMRR)でのV_{OS}の変動は、単一の5Vおよび3V電源で2.5mVより小さくなります。

入力バイアス電流

入力バイアス電流の極性は、入力段が動作する、所定の入力同相電圧によって異なります。入力バイアス電流は、PNP入力段がアクティブの場合に入力ピンから流れ出し、NPN入力段がアクティブの場合には入力ピンに流れ込みます。入力オフセット電流は入力バイアス電流より小さいので、入力ピンのソース抵抗を整合させると全オフセット誤差が減少します。

出力

LT1809/LT1810は大きな出力電流を供給できるので、短絡電流制限は約90mAに設定されており、デバイスの損傷を防ぎます。出力が連続短絡状態の場合、デバイスの接合部温度を150°Cの絶対最大定格より低く保つように注意が必要です(「電力損失」を参照してください)。アンプの出力には逆バイアスされたダイオードがあり、各電源に接続されています。出力がどちらかの電源を超えた電圧に強制されると、無制限の電流がこれらのダイオードを流れます。この電流が過渡的なもので数百mAに制限されていれば、デバイスは損傷を受けません。

アプリケーション情報

オーバードライブ保護

入力電圧が電源電圧を超えると、2対の交差ダイオードD1～D4が、出力の極性の反転を防ぎます。入力電圧がどちらかの電源を700mVだけ超えると、ダイオードD1/D2またはダイオードD3/D4がオンして、出力を適正な極性に保ちます。位相反転保護を適正に動作させるには、入力電流を5mA以下に制限する必要があります。アンプが過度にオーバードライブされる場合、外付け抵抗を使ってオーバードライブ電流を制限します。

LT1809/LT1810の入力段は1.4V以上の差動入力電圧に対しても、バック・トゥ・バック・ダイオードD5/D8によって保護されています。これらのダイオードは入力トランジスタのエミッターベース間のブレークダウンを防ぎます。これらのダイオードを流れる電流は、アクティブ状態時に10mA以下に制限する必要があります。ワーストケースの差動入力電圧は、通常、ユニティゲイン設定で、出力がグランドに短絡されている状態で入力がドライブされるときに生じます。さらに、アンプは、各ピンに接続された1対の保護ダイオードにより、全てのピンが最大3kVのESD衝撃に対して保護されています。これらのダイオードは図1に示すように電源に接続されています。

容量性負荷

LT1809/LT1810は広帯域幅で低歪みのアプリケーション用に最適化されています。ユニティゲイン設定では約20pFの容量性負荷をドライブすることができ、もっと高い利得ではさらに大きな負荷をドライブすることができます。大きな容量性負荷をドライブするときは、出力と容量性負荷の間に10Ω～50Ωの抵抗を接続してリングングや発振を防ぐ必要があります。抵抗

が容量性負荷を絶縁して安定性を確保するように、帰還は引き続き出力から行う必要があります。容量性負荷のグラフは、特定の直列抵抗を使って容量性負荷をドライブするときのアンプの過渡応答を示しています。

帰還部品

帰還抵抗を使って利得を設定する場合、帰還抵抗と反転入力の全容量によって形成されるポールによって安定性が低下しないように注意する必要があります。たとえば、2本の1k抵抗と3pFの容量(デバイスおよびPCボード)で設定した、非反転利得が2のLT1809では、過渡応答にリングングが生じる可能性があります。106MHzにポールが形成され、アンプのクロスオーバー周波数が約70MHzの場合、位相マージンは34°減少します。3pF以上のコンデンサを帰還抵抗の両端に接続すると、リングングや発振が抑えられます。

SHDNピン

LT1809にはSHDNピンがあり、消費電流を1.25mA以下に減らします。SHDNピンを“L”にすると、デバイスをパワーダウンする信号が発生します。このピンを接続しないでおくと、図1に示すように、10kの内部プルアップ抵抗により、デバイスは完全な動作状態に保たれます。シャットダウン時に出力は高インピーダンス状態になり、ターンオンとターンオフの時間は100ns以下です。入力は1対のバック・トゥ・バック・ダイオードによって保護されているので、シャットダウン・モード時に入力間の信号振幅が1.4Vより大きいと、入力信号は出力にフィードスルーされます。

標準的応用例

A/Dコンバータのドライブ

LT1809/LT1810は、2Vのステップ信号の0.1%までのセトリング時間が27nsで、100MHzでの出力インピーダンスが20Ωなので、高速A/Dコンバータをドライブするのに最適です。LT1809は入力と出力がレール・トゥ・レールであり、低い電源電圧で動作するので、単一電源のアプリケーションにも適しています。図2に示すように、LT1809は、10Msps、12ビットADCのLTC1420をドライブします。ローパス・フィルタ(R3およびC1)により、入力信号からのノイズや歪み積が減少します。これらの部品は歪みを増加させることがあるので、高品質のコンデ

ンサおよび抵抗(NPOチップ・コンデンサおよび金属皮膜表面実装抵抗)を使用します。コンバータのサンプリングによって生じる電圧グリッチはLT1809によってバッファされるので、グリッチを急速にセトリングするアンプの性能は、システムのスペリアイスフリーのダイナミックレンジ(SFDR)に影響を与えます。様々な構成および電源でLTC1420をドライブするLT1809を図2～図7に示します。1.394MHzの信号に対するFFT応答は、±5V電源でSFDRが90dBより良好で、5V単一電源で80dBより良好です。

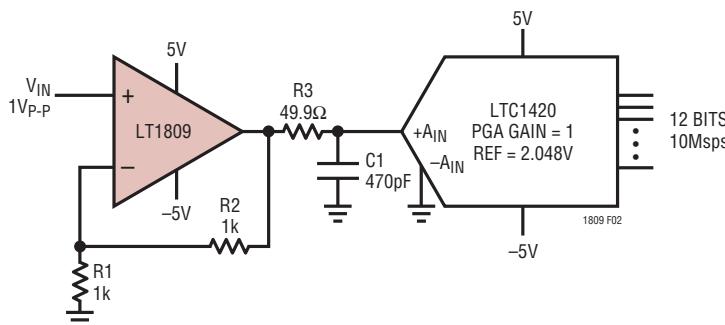


図2. 非反転A/Dドライバ

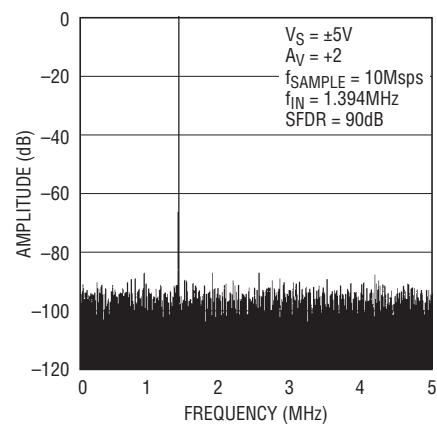


図3. 4096ポイントのFFT応答

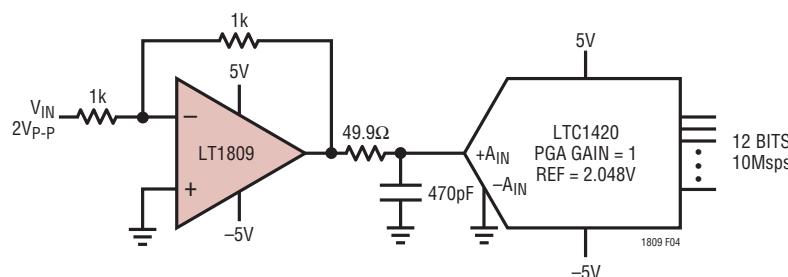


図4. 反転A/Dドライバ

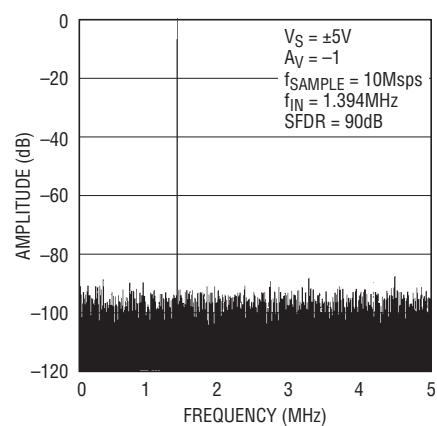


図5. 4096ポイントのFFT応答

LT1809/LT1810

標準的応用例

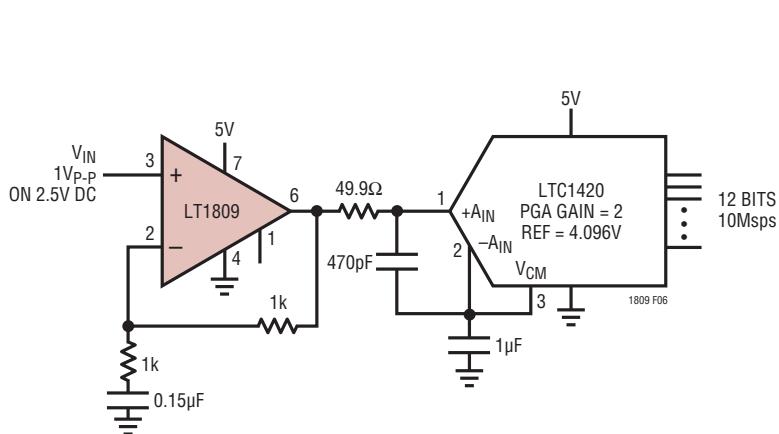


図6. 単一電源A/Dドライバ

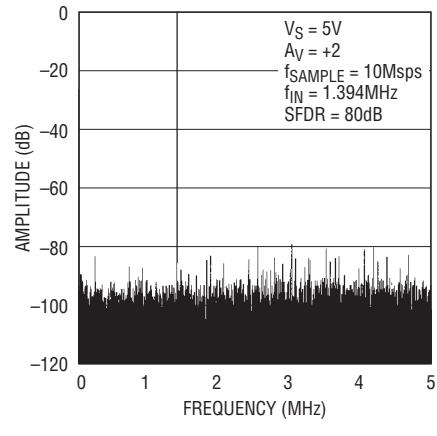


図7. 4096ポイントのFFT応答

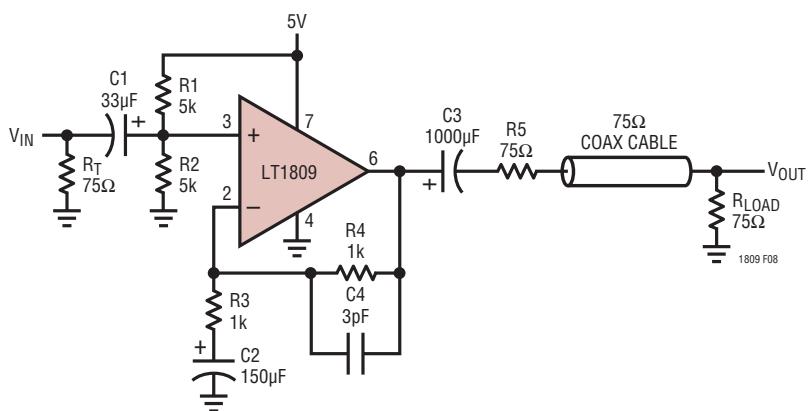


図8. 5V単一電源ビデオ・ライン・ドライバ

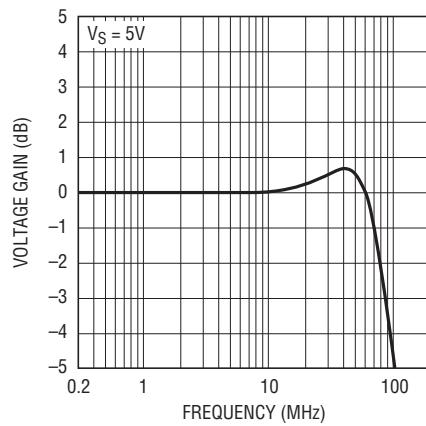


図9. ビデオ・ライン・ドライバの周波数応答

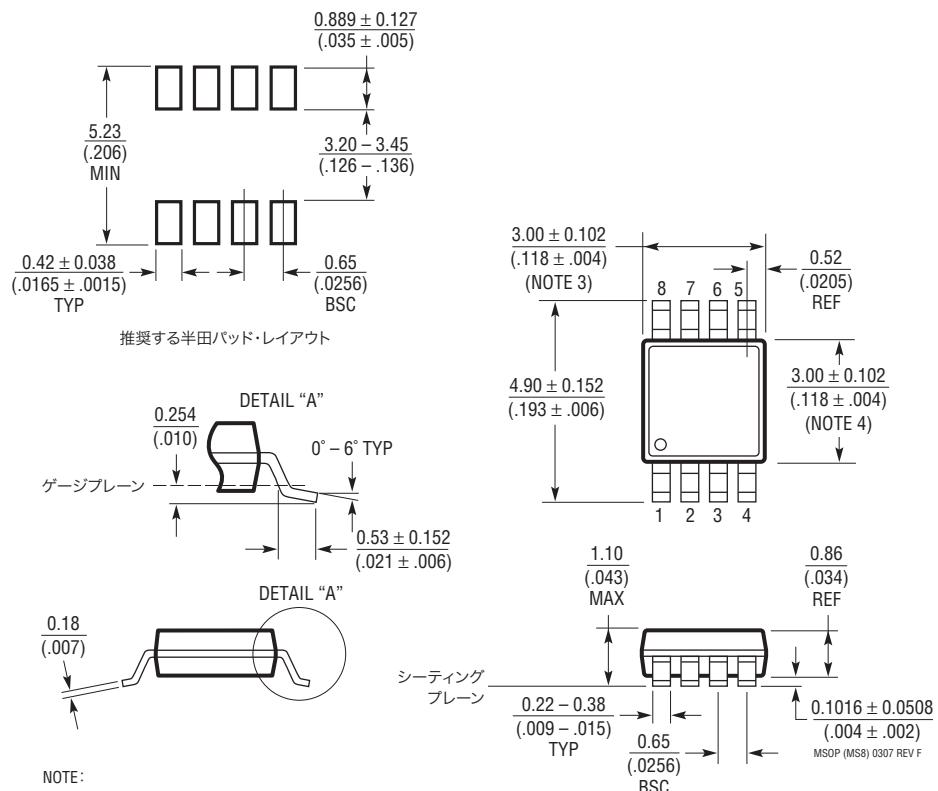
单一電源ビデオ・ライン・ドライバ

LT1809は広帯域レール・トゥ・レールのオペアンプであり、出力電流が大きいので、低電源電圧のアプリケーションでビデオ信号をドライブできます。無信号時の電力損失を最小限に抑えるためのAC結合を有する单一電源ビデオ・ライン・ドライバを図8に示します。抵抗R1とR2は入力および出力をレベルシフトして最大信号振幅を確保するために使用されています。75Ωのライン抵抗とバック終端抵抗R5との整合によって6dB減衰したV_{OUT}の信号を回復させるために、R3とR4により利得

が2に設定されています。バック終端により、負荷からの信号の反射が除去されます。入力終端抵抗R_Tはオプションであり、入力ラインの整合が必要な場合にのみ使用します。C1、C2、C3の値は、輝度信号の垂下を最小限に抑えるように選択します。要求条件がそれほど厳しくない場合は、コンデンサの値を低減できます。5V電源の場合、ドライバの-3dB帯域幅は約95MHzで、ピーキングの量はコンデンサC4の値によって変わります。

パッケージ

**MS8/パッケージ
8ピン・プラスチックMSOP
(Reference LTC DWG # 05-08-1660 Rev F)**



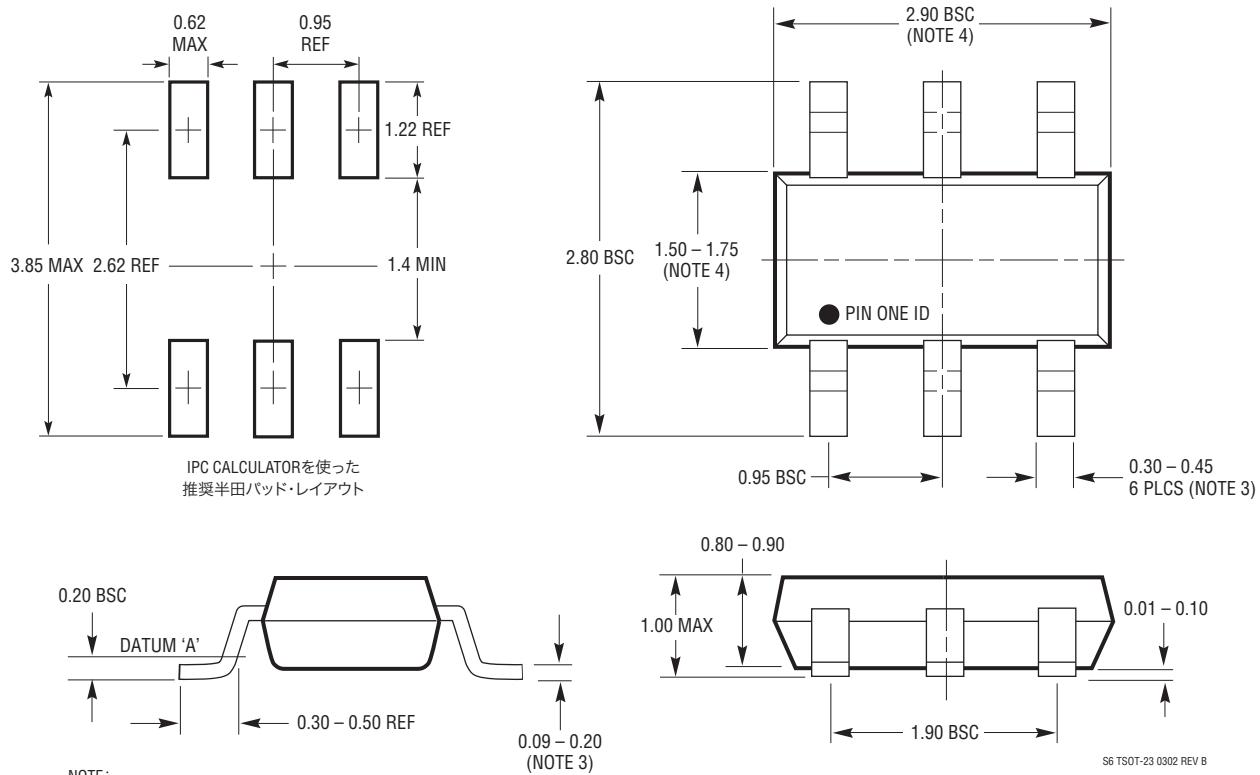
NOTE:

- NOTE: BSC

 - 寸法はミリメートル/ (インチ)
 - 図は実寸とは異なる
 - 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm (0.006") を超えないこと
 - 寸法には、リード間のバリまたは突出部を含まない。
リード間のバリまたは突出部は、各サイドで 0.152mm (0.006") を超えないこと
 - リードの平坦度(成形後のリードの底面)は最大 0.102mm (0.004") であること

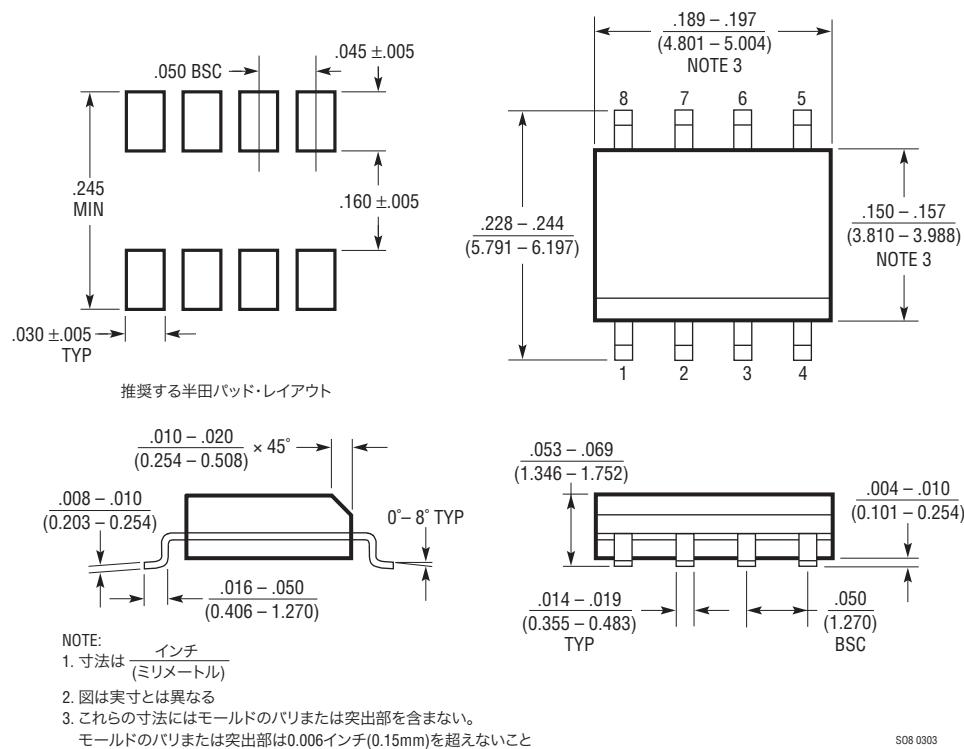
パッケージ

S6/パッケージ
6ピン・プラスチックTSOT-23
(Reference LTC DWG # 05-08-1636 Rev B)



パッケージ

S8パッケージ
8ピン・プラスチック・スマール・アウトライン(細型0.150インチ)
(Reference LTC DWG # 05-08-1610)



S08 0303

180910fa

LT1809/LT1810

標準的応用例

単一3V電源、4MHz、4次バタワース・フィルタ

LT1809の低電源電圧動作、低歪み、およびレール・トゥ・レール出力を活用して、図10に示すように、アンチエイリアシングに適した低歪みフィルタを構成することができます。3V電源で

は、フィルタのパスバンドは2.5V_{P-P}の信号に対して4MHzで、70dBを超えるストップバンドは100MHzの周波数までです。

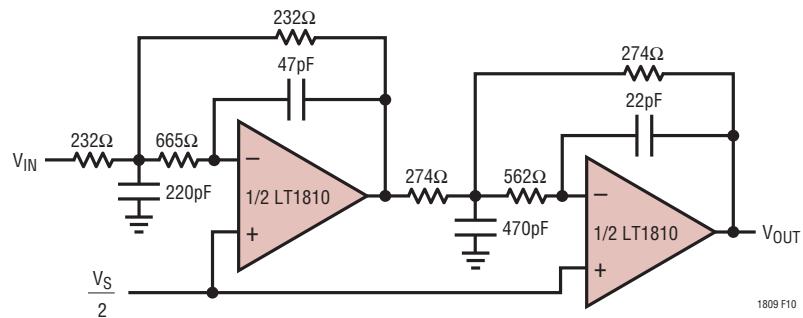


図10. 単一3V電源、4MHz、4次バタワース・フィルタ

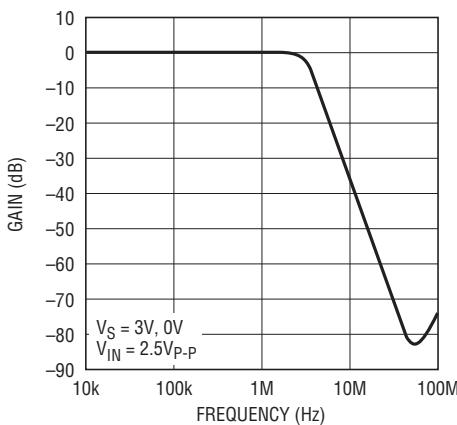


図11. フィルタの周波数応答

関連製品

製品番号	説明	注釈
LT1395	400MHz電流帰還アンプ	スルーレート: 800V/μs、シャットダウン
LT1632/LT1633	デュアル/クワッド45MHz、45V/μsレール・トゥ・レール入力 および出力オペアンプ	高DC精度、1.35mVのV _{OS(MAX)} 、70mAの出力電流、 1アンプ当たり5.2mAの最大電源電流
LT1630/LT1631	デュアル/クワッド30MHz、10V/μsレール・トゥ・レール入力 および出力オペアンプ	高DC精度、525μVのV _{OS(MAX)} 、70mAの出力電流、 1アンプ当たり4.4mAの最大電源電流
LT1806/LT1807	シングル/デュアル325MHz、140V/μsレール・トゥ・レール入力 および出力オペアンプ	高DC精度、550μVのV _{OS(MAX)} 、低ノイズ3.5nV/√Hz、 5MHzで-80dBcの低歪み

180910fa