

52Mbps、精密遅延、RS485フェイルセーフ・トランシーバ

特長

- 全温度範囲で精密な伝播遅延：
レシーバ/ドライバ：18.5ns ± 3.5ns
- 高いデータ・レート：52Mbps
- 低 t_{PLH}/t_{PLH} スキュー：
レシーバ/ドライバ：500ps(標準)
- -7Vから12VのRS485入力同相範囲
- 全同相範囲でフェイルセーフ・レシーバ動作を保証
- 高いレシーバ入力抵抗：≥22k(電力供給のない場合も)
- 短絡保護
- サーマル・シャットダウン保護
- ドライバは3ステート時またはパワーオフ時に高インピーダンスを維持
- 単一5V電源
- LTC485とピンコンパチブル
- 26MHzにおいてCMRRが45dB

アプリケーション

- 高速RS485/RS422トランシーバ
- レベル変換器
- バックプレーン・トランシーバ
- STS-1/OC-1データ・トランシーバ
- FAST-20、FAST-40 SCSIトランシーバ

概要

LTC®1685は、52Mbpsの高いデータ・レートで動作する高速、精密遅延RS485トランシーバです。このデバイスは、RS422の要求にも適合しています。

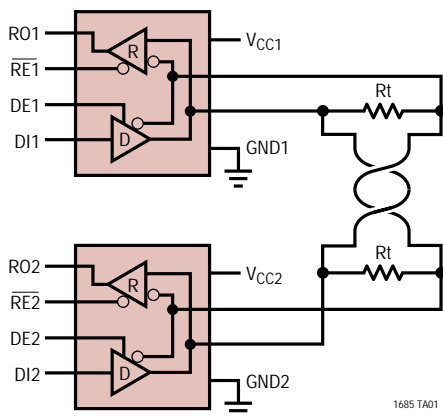
独自のアーキテクチャにより、きわめて安定した伝播遅延を実現し、広い同相範囲および周囲温度範囲で低スキューを実現します。

ドライバおよびレシーバは3ステート出力を備えており、ディスエーブルされたドライバ出力は、全同相範囲で高インピーダンス状態が維持されます。短絡回路機能によって出力の短絡が検出され、ドライバ出力電流を大幅に低減します。また、同様の機能でレシーバ出力も短絡から保護します。サーマル・シャットダウン回路は、過大な電力消費を防止します。

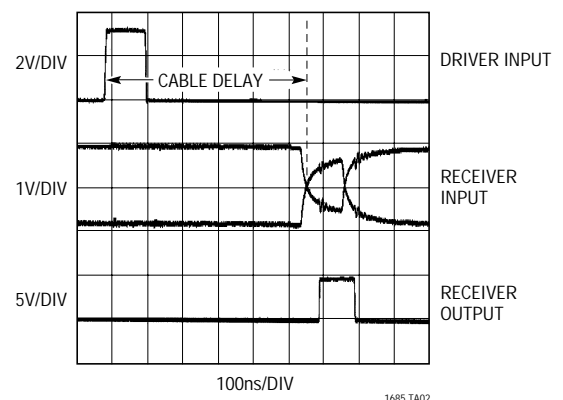
レシーバはフェイルセーフ機能を備え、入力が短絡あるいはフロートしているときに出力“H”状態が保証されます。LTC1685 RS485トランシーバは全同相範囲(-7Vから12V)でレシーバのフェイルセーフ動作を保証します。入力抵抗はデバイスに電力が供給されないか、またはディスエーブルされているときに、22k以上に維持されます。LTC1685は単一5V電源で動作し、わずか7mAの電源電流しか消費しません。

△、LTC、LTIはリニアテクノロジー社の登録商標です。

標準的応用例



10Mbpsデータ・パルス
400ft Category 5 UTP



LTC1685

絶対最大定格

(Note 1)

電源電圧 (V_{DD})	10V
制御入力電流	- 100mA ~ 100mA
制御入力電圧	- 0.5V ~ $V_{DD} + 0.5V$
ドライバ入力電圧	- 0.5V ~ $V_{DD} + 0.5V$
ドライバ出力電圧	+ 12V/ - 7V
レシーバ入力電圧	+ 12V/ - 7V
レシーバ出力電圧	- 0.5V ~ $V_{DD} + 0.5V$
レシーバ入力差動	10V
短絡時間 (ドライバ V_{OUT} : - 7V ~ 10V、 レシーバ V_{OUT} : 0V ~ V_{DD})	無限
動作温度範囲	0 ~ 70
保存温度範囲	- 65 ~ 150
リード温度 (半田付け、10秒)	300

パッケージ/発注情報

<p>S8 PACKAGE 8-LEAD PLASTIC SO $T_{JMAX} = 125^{\circ}C, \theta_{JA} = 150^{\circ}C/W$</p>	ORDER PART NUMBER
	LTC1685CS8
	S8 PART MARKING
	1685

インダストリアルおよびミリタリ・グレードは問い合わせてください。

DC電気的特性

注記がない限り、 $V_{DD} = 5V \pm 5\%$ (Note 2, 3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OD1}	Differential Driver Output (Unloaded)	$I_{OUT} = 0$			V_{DD}	V
V_{OD2}	Differential Driver Output (With Load)	$R = 50\Omega$ (RS422) $R = 27\Omega$ (RS485), Figure 1	2 1.5		V_{DD}	V V
ΔV_{OD}	Change in Magnitude of Driver Differential Output Voltage for Complementary Output States	$R = 27\Omega$ or 50Ω , Figure 1			0.2	V
V_{OC}	Driver Common Mode Output Voltage	$R = 27\Omega$ or $50\Omega, V_{DD} = 5V$, Figure 1	2		3	V
$\Delta V_{OC} $	Change in Magnitude of Driver Common Mode Output Voltage for Complementary Output States	$R = 27\Omega$ or 50Ω , Figure 1			0.2	V
V_{IH}	Input High Voltage	DE, DI, \overline{RE}	2			V
V_{IL}	Input Low Voltage	DE, DI, \overline{RE}			0.8	V
I_{IN1}	Input Current	DE, DI, \overline{RE}	-1		1	μA
I_{IN2}	Input Current (A, B)	$V_A, V_B = 12V, DE = 0, V_{DD} = 0V$ or $5.25V$ $V_A, V_B = -7V, DE = 0, V_{DD} = 0V$ or $5.25V$			500	μA μA
V_{TH}	Differential Input Threshold Voltage for Receiver	$-7V \leq V_{CM} \leq 12V$	-0.3		0.3	V
ΔV_{TH}	Receiver Input Hysteresis	$V_{CM} = 0V$		25		mV
V_{OH}	Receiver Output High Voltage	$I_{OUT} = -4mA, V_{ID} = 300mV$	3.5	4.8		V
V_{OL}	Receiver Output Low Voltage	$I_{OUT} = 4mA, V_{ID} = -300mV$			0.4	V
I_{OZR}	Three-State (High Impedance) Output Current at Receiver	$0.4V \leq V_{OUT} \leq 2.4V$	-1		1	μA
I_{DD}	Supply Current	No Load, Pins 2, 3, 4 = 0V or V_{DD}		7	12	mA
I_{OSD1}	Driver Short-Circuit Current, $V_{OUT} = HIGH$	$V_{OUT} = -7V$ or $10V$ (Note 5)			20	mA
I_{OSD2}	Driver Short-Circuit Current, $V_{OUT} = LOW$	$V_{OUT} = -7V$ or $10V$ (Note 5)			20	mA
I_{OSR}	Receiver Short-Circuit Current	$V_{OUT} = 0V$ or V_{DD} (Note 5)			20	mA

DC電気的特性

注記がない限り、 $V_{DD} = 5V \pm 5\%$ (Note 2、3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
R_{IN}	Input Resistance	$-7V \leq V_{CM} \leq 12V$	●	22		$k\Omega$	
C_{IN}	Input Capacitance	A, B Inputs, D, DE, \overline{RE}		3		μF	
	Open-Circuit Input Voltage, Figure 5	$V_{DD} = 5V$ (Note 4)	●	3.2	3.3	3.4	V
Fail-Safe Time	Time to Detect Fail-Safe Condition			2		μs	
CMRR	Receiver Input Common Mode Rejection Ratio	$V_{CM} = 2.6V$, $f = 26MHz$		45		dB	
C_{LOAD}	Receiver and Driver Output Load Capacitance	(Note 4)	●		500	μF	

スイッチング特性

注記がない限り、 $V_{DD} = 5V$ (Note 2、3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
t_{PLH} , t_{PHL}	Driver Input-to-Output Propagation Delay	$R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100pF$, Figures 3, 5	●	15	18.5	22	ns
t_{SKEW}	Driver Output A-to-Output B Skew	$R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100pF$, Figures 3, 5		500		ps	
t_r , t_f	Driver Rise/Fall Time	$R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100pF$, Figures 3, 5		3.5		ns	
t_{ZH}	Driver Enable to Output High	$C_L = 100pF$, S2 Closed, Figures 4, 6	●	25	50	ns	
t_{ZL}	Driver Enable to Output Low	$C_L = 100pF$, S1 Closed, Figures 4, 6	●	25	50	ns	
t_{LZ}	Driver Disable from Low	$C_L = 15pF$, S1 Closed, Figures 4, 6	●	25	50	ns	
t_{HZ}	Driver Disable from High	$C_L = 15pF$, S2 Closed, Figures 4, 6	●	25	50	ns	
t_{PLH} , t_{PHL}	Receiver Input-to-Output Propagation Delay	$C_L = 15pF$, Figures 3, 7	●	15	18.5	22	ns
t_{SQD}	Receiver Skew $ t_{PLH} - t_{PHL} $	$C_L = 15pF$, Figures 3, 7		500		ps	
t_{ZL}	Receiver Enable to Output Low	$C_L = 15pF$, S1 Closed, Figures 2, 8	●	25	50	ns	
t_{ZH}	Receiver Enable to Output High	$C_L = 15pF$, S2 Closed, Figures 2, 8	●	25	50	ns	
t_{LZ}	Receiver Disable from Low	$C_L = 15pF$, S1 Closed, Figures 2, 8	●	25	50	ns	
t_{HZ}	Receiver Disable from High	$C_L = 15pF$, S2 Closed, Figures 2, 8	●	25	50	ns	
	Maximum Receiver Input Rise/Fall Times	(Note 4)	●		2000	ns	
$t_{PKG-PKG}$	Package-to-Package Skew	Same Temperature (Note 4)		1.5		ns	
	Minimum Input Pulse Width	$V_{DD} = 5V \pm 5\%$ (Note 4)	●	17	19.2	ns	
	Maximum Data Rate	$V_{DD} = 5V \pm 5\%$ (Note 4)	●	52	60	Mbps	
	Maximum Input Frequency	$V_{DD} = 5V \pm 5\%$ (Note 4)	●	26	30	MHz	

は全動作範囲の規格値を意味する。

Note 1 : 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2 : デバイスのピンに流入する電流はすべて正。デバイスのピンから流出する電流はすべて負。

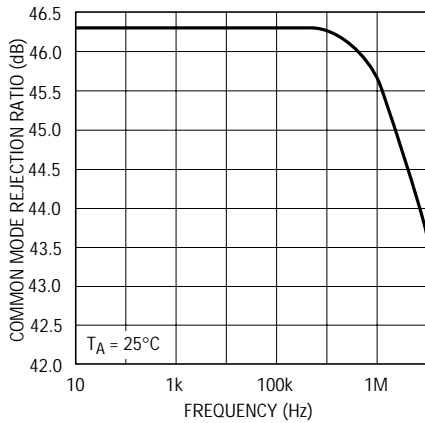
Note 3 : すべての標準値は $V_{DD} = 5V$ 、 $T_A = 25$ で得られる。

Note 4 : 設計で保証されているが、テストされていない。

Note 5 : 短絡電流は出力ドライブ能力を表すものではない。出力が短絡状態を検出すると出力ドライブ電流は短絡状態から解放されるまで、大幅に低下する(数百mAから最大20mA)。

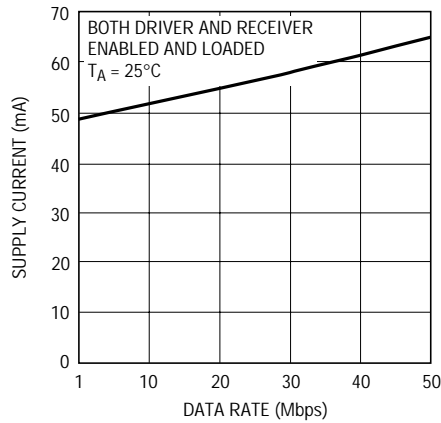
標準的性能特性

レシーバ入力のCMRR



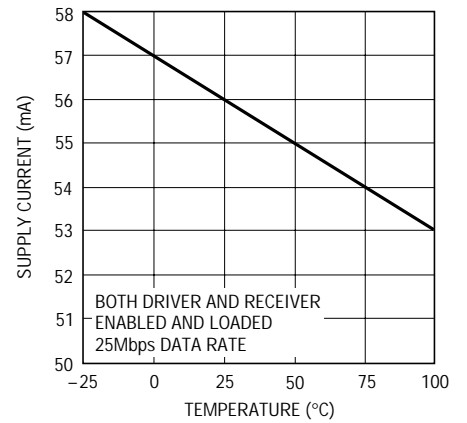
1685 G01

電源電流とデータ・レート



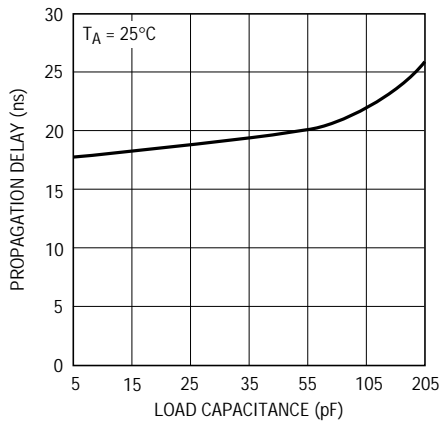
1685 G02

電源電流と温度



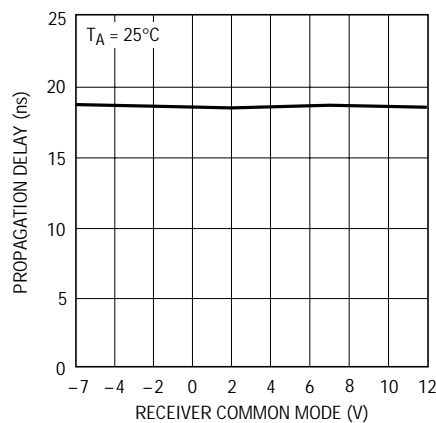
1685 G03

レシーバ伝播遅延と負荷容量



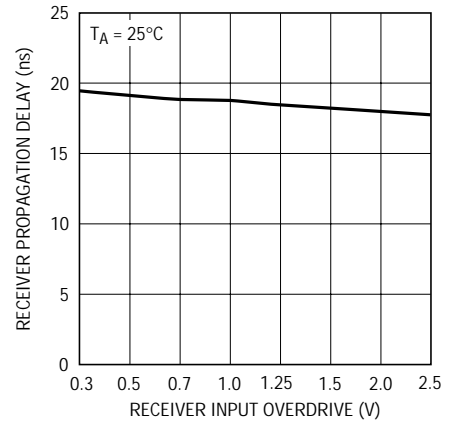
1685 G04

レシーバ伝播遅延と同相電圧



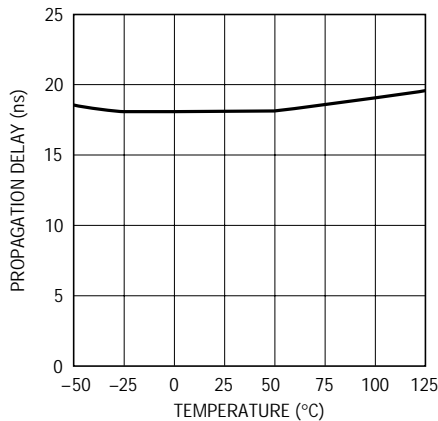
1685 G05

レシーバ伝播遅延と入力オーバードライブ



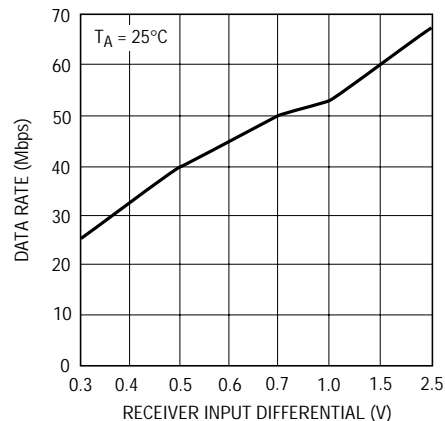
1685 G06

レシーバ伝播遅延と温度



1680 G09

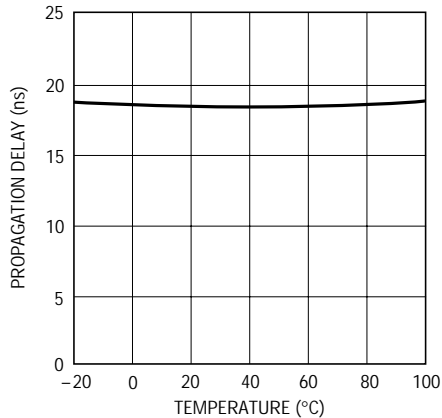
レシーバ最大データ・レートと入力オーバードライブ



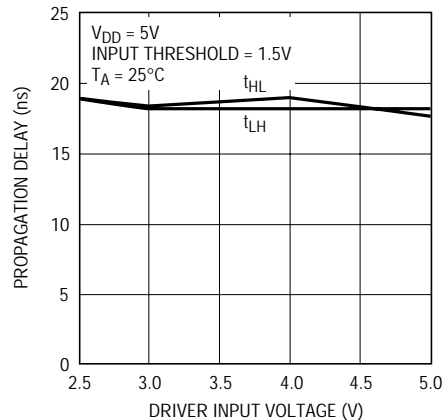
1685 G10

標準的性能特性

ドライバ伝播遅延と温度

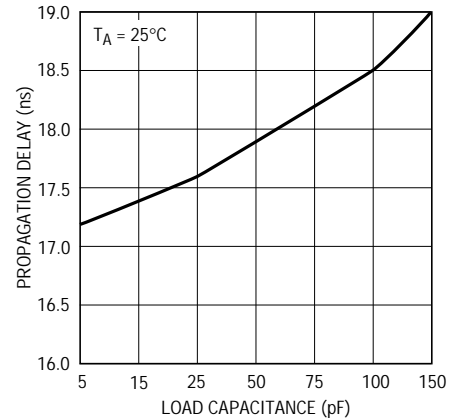


1685 G07

ドライバ伝播遅延と
ドライバ入力電圧

1685 G08

ドライバ伝播遅延と容量性負荷



1685 G11

ピン機能

RO \bar{X} (ピン1): レシーバ出力。AがBより300mV以上大きい場合、ROは“H”になります。AがBより300mV以上小さければ“L”になります。

\overline{RE} (ピン2): レシーバ・イネーブル。 \overline{RE} = “L”の場合、レシーバをイネーブルします。 \overline{RE} が “H” の場合、レシーバ出力はハイインピーダンス状態になります。フロートさせてはなりません。

DE (ピン3): ドライバ・イネーブル。DEが“H”の場合、ドライバをイネーブルします。DEが“L”の場合、ドライバ出力がハイインピーダンス状態になり、デバイスは \overline{RE} も“L”のときはライン・レシーバとして機能します。フロートさせてはなりません。

DK (ピン4): ドライバ入力。DEが“H”のときにだけAおよびB出力の状態を制御します。DEが“L”の場合、DIはAピンとBピンには影響しません。フロートさせてはなりません。

GND \bar{X} (ピン5): グランド。

A \bar{X} (ピン6): 非反転レシーバ入力/ドライバ出力。

B \bar{X} (ピン7): 反転レシーバ入力/ドライバ出力。

V \overline{DD} \bar{X} (ピン8): 正電源5V \pm 5%。0.1 μ Fのセラミック・コンデンサでバイパスします。

機能表

送信

\overline{RE}	INPUTS		LINE CONDITION	OUTPUTS	
	DE	DI		B	A
X	1	1	No Fault	0	1
X	1	0	No Fault	1	0
X	0	X	X	Hi-Z	Hi-Z
X	1	X	Fault	$\pm 10\text{mA}$ Current Source	

受信

INPUTS		A - B	OUTPUT RO
\overline{RE}	DE		
0	0	$\geq 300\text{mV}$	1
0	0	$\leq -300\text{mV}$	0
0	0	Inputs Open	1
0	0	Inputs Shorted Together $A = B = -7\text{V to } 12\text{V}$	1
1	X	X	Hi-Z

テスト回路

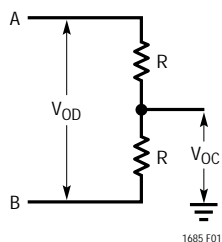


図1. ドライバのDCテスト負荷

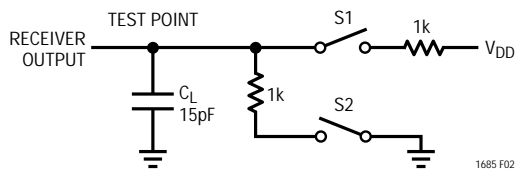


図2. ドライバのDCテスト負荷

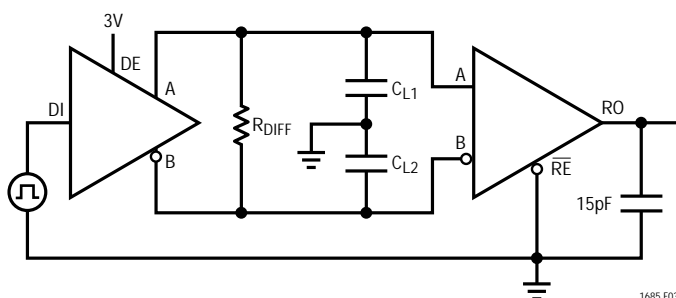


図3. ドライバ/レシーバのタイミング・テスト回路

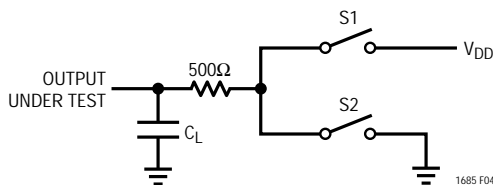


図4. ドライバのタイミング・テスト負荷#2

スイッチング時間波形

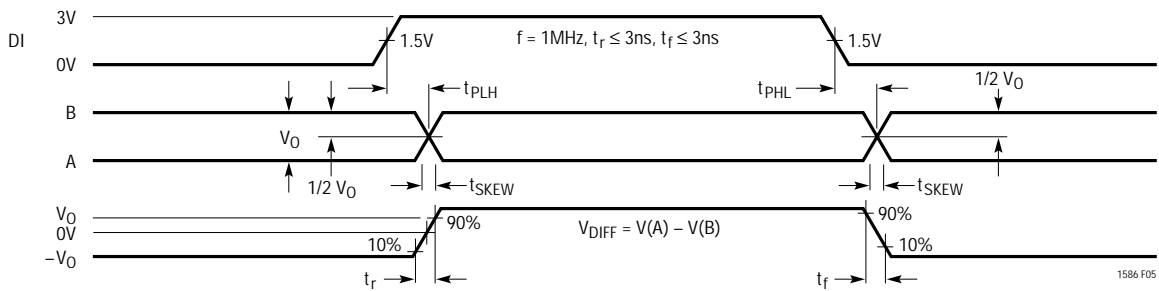


図5. ドライバの伝播遅延

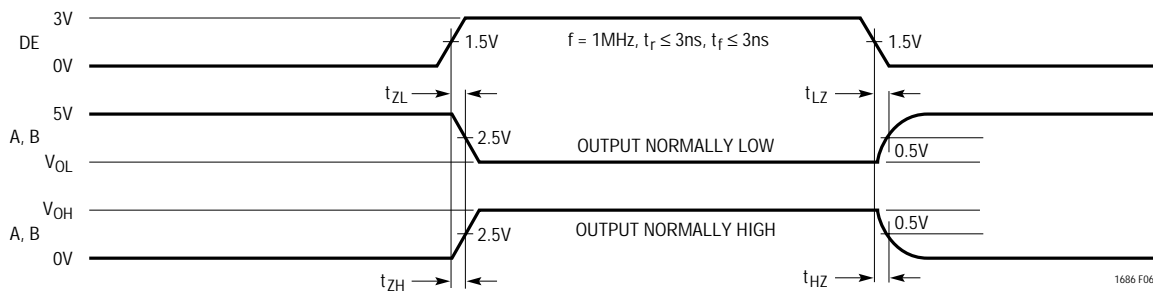


図6. ドライバのイネーブ爾およびディスエーブ爾時間

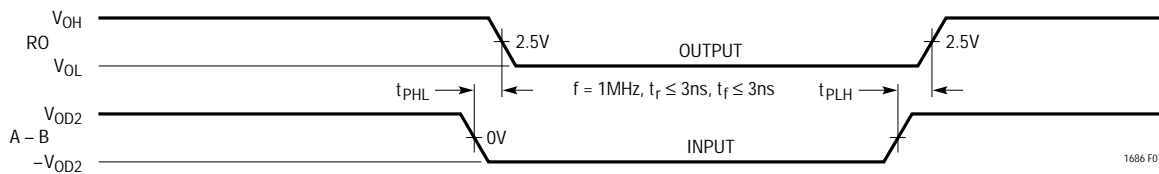


図7. レシーバの伝播遅延

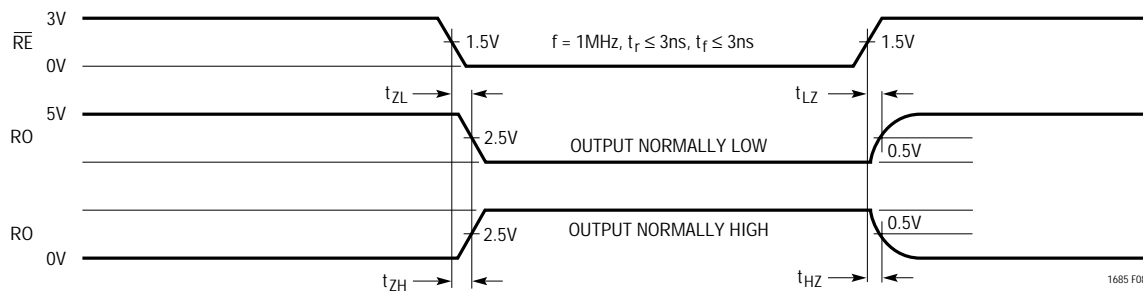


図8. レシーバのイネーブ爾およびディスエーブ爾時間

等価入力ネットワーク

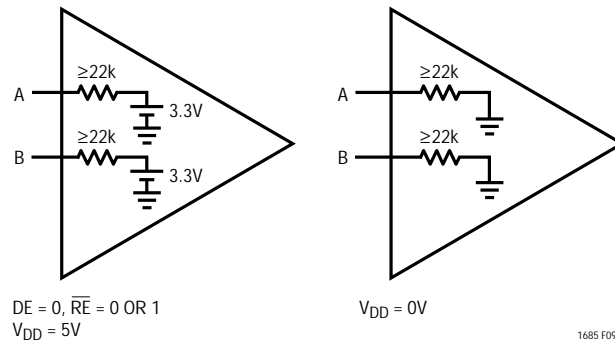


図9. 入力テブナン等価回路

アプリケーション情報

動作原理

伝播遅延が個体間で500%も変動する可能性があり、温度ドリフトの変化も大きい標準CMOSトランシーバとは異なり、LTC1685は斬新なアーキテクチャを採用し、厳密に制御され温度補償された伝播遅延を実現します。レシーバ出力およびコンプリメンタリ・トランシーバ出力の立上りおよび立下り出力エッジ間の差動タイミング・スキューも小さくなっています。

LTC1685の精密タイミング機能は、レシーバ/ドライバ出力に有効データが現れる、狭い $\pm 3.5\text{ns}$ ウィンドウを提供することによって、システム全体のタイミング制約を軽減します。ドライバとレシーバの伝播遅延は標準で1ns以内で整合します。

クロック同期のデータ・システムでは、スキューが低いとクロック信号のデューティ・サイクル歪みが小さくなります。LTC1685はデューティ・サイクル歪が5%以下の52bpsデータ・レートで使用できます(ケーブル長に依存する)。クロック信号を使用してパラレルデータのタイミングを計る場合、最大推奨データ伝送速度はクロック歪によるタイミング誤差を回避するため26Mbpsです。

フェイルセーフ機能

LTC1685はフェイルセーフ機能を備えており、入力が短絡またはオープンになるとレシーバ出力は必ずロジック“H”状態になります(入力がオープンになると、大きな外部リーク電流がフェイルセーフ回路をオーバドライブするおそれがあることに注意)。優れた高周波数性能を維持するには、フェイルセーフ機能の過渡応答を低下させる必要がありました。ラインの故障が検出されると出力は標準 $2\mu\text{s}$ 以内に“H”になります。LTC1685は全同相範囲(-7V~12V)でフェイルセーフ性能を保証していることに注目してください。

入力が偶発的に短絡した場合(たとえば、ケーブルが切れて)、短絡フェイルセーフ機能がロジック出力“H”レベルを保証します。ライン・ドライバをはずし、終端抵抗をそのまま残した場合、レシーバはこれを短絡と見なしてロジック“H”を出力することにも注意してください。これら2つのフェイルセーフ機能によって、レシーバがライン・フォールト条件で誤ったデータ・パルスを出力しないようになっています。

サーマル・シャットダウンおよび短絡保護機能は、フォールト状態でLTC1685にラッチアップ損傷を与えるのを防止します。

アプリケーション情報

出力短絡保護

LTC1685はドライバおよびレシーバの両出力端子で、電圧検知短絡保護を採用しています。この回路は与えられた入力極性に対する適切な出力レベルを決定します。出力レベルが期待レベルと異なる場合、大きな出力デバイスをシャットオフします。たとえば、ドライバ入力が2Vより大きい場合、“A”出力が3.25Vより大きく、かつ“B”出力が1.75Vより小さいことを期待します。したがって、“A”出力が $V_{DD}/2$ より低い電圧に短絡されると、この回路が大きな出力デバイスをシャットオフし、適所に配置された小さなデバイスをターンオンします(“B”出力に対して、逆のことが適用されます)。したがって、出力は $\pm 10\text{mA}$ の電流源になります。通常動作では出力ドライバは50mAを超える電流をシンク/ソースできません。容量性負荷が重い時でも通常の高周波数動作を維持するために、約50nsのタイムアウト周期が使用されます。

ケーブルがデバイス出力から遠い距離で短絡される場合、ケーブルの寄生抵抗によってドライバ出力では短絡が検知されない可能性があります。さらに、ケーブルが短絡されるともはや理想的な伝送ラインではなくなり、寄生LおよびCがリングングや発振までも引き起こすおそれがあります。デバイスが短絡モードから抜ければ、これらの状態はすべてなくなります。

標準RS485で終端したケーブルでは(図10のようにケーブルをDCバイアスしていない場合)、LTC1685は物理的短絡が除去されると自動的に短絡モードから抜け出します。DCバイアスを印加しながらケーブルを終端する場合(FAST-20およびFAST-40差動SCSIターミネータな

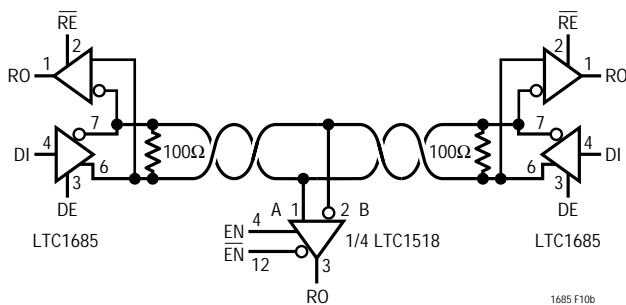


図10

ど、図15を参照)、LTC1685は物理的短絡を除去しても自動的に短絡モードから抜けません。通常動作を再開するにはDEピンに最低200nsの“L”パルスを印加しなければなりません。

高速ツイスト・ペア伝送

100フィートの Category 5ツイスト・ペアでは最大52Mbpsのデータ・レートで伝送することができます。図10に別のLTC1685トランシーバから差動データを受信するLTC1685を示します。図11aに100フィートの Category 5 UTPを伝播する26MHz(52Mbps)方形波を示します。また、図11bに100フィートのCategory 5 UTPを伝播する1個の20nsパルスのより厳密な例を示します。図12にCategory 5非シールド・ツイスト・ペアを伝播する4Mbps方形波を示します。

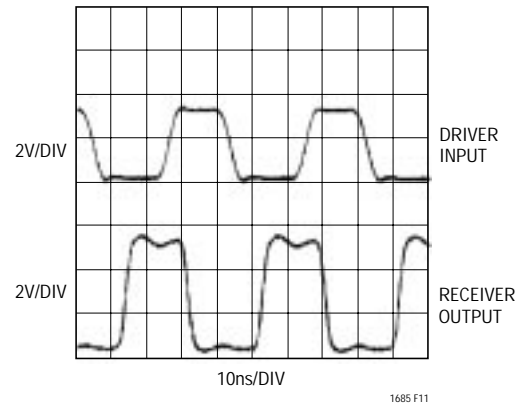


図11a. 100フィートの Category 5 UTP : 50Mbps

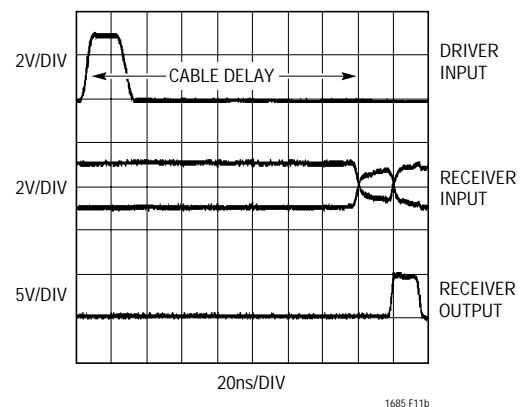


図11b. 100フィートの Category 5 UTP : 20nsパルス

アプリケーション情報

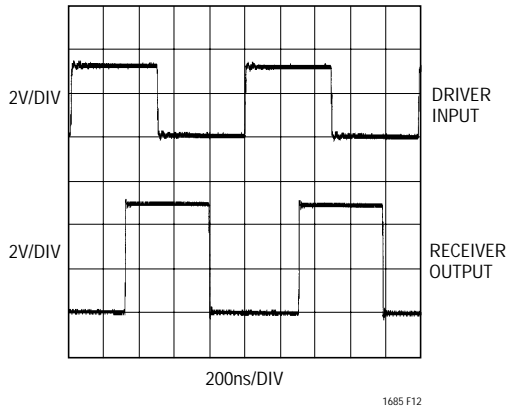


図12. 1000フィートの Category 5 UTP : 4Mbps

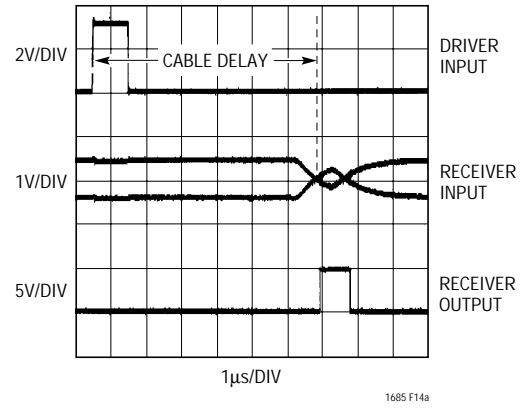


図14a. 4000フィートの Category 5 UTP : 1μsパルス

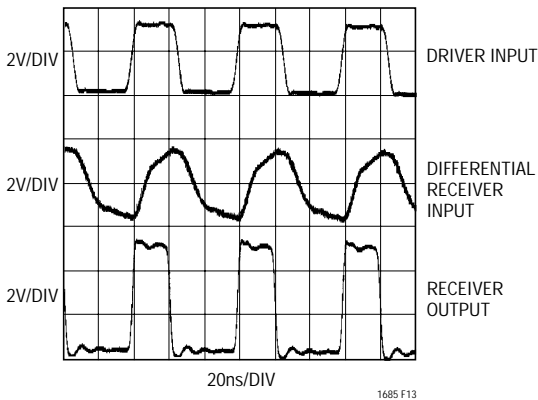


図13. 100フィートの電話グレードUTP : 30Mbps

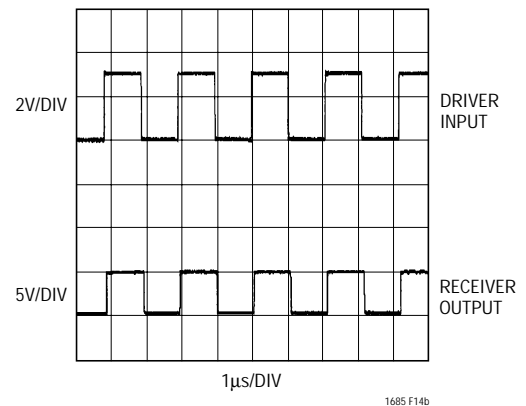


図14b. 4000フィートの Category 5 UTP : 1Mbps方形波

非常に安価な非シールド電話グレードのツイスト・ペアを図13に示します。LTC1685はレシーバ入力で顕著な損失があるにもかかわらず、100フィートの電話グレードUTPで30Mbpsを伝送することができます。LTC1685はこれらすべての条件で、データ・レートの逆数に等しい単一データ・パルス(たとえば、データ・レート50Mbpsでは20ns)を伝送することに注目してください。

LTC1685とCategory 5 UTPを使用すると、4000フィートの距離でも1Mbpsのデータ・レートが可能です。図14aに4000フィートのCategory 5 UTPを伝播する1μsパルスを示します。レシーバ入力のDC損失とAC損失に注目してください。DC減衰はケーブルの寄生抵抗に起因します。図14bに4000フィートを伝播する1Mbps方形波を示します。長いケーブル長を使用しながらこの速度で伝送するには、LTC1686/LTC1687高速RS485全二重トランシーバを参照してください。

高速バックプレーン伝送

LTC1685はバックプレーン・ポイント間トランシーバ・アプリケーションにも使用できます。この場合、ユーザは同相がレールより上昇または下降してもその動作を保証したいはずです。最大速度に近づくときは、PCトレースを終端するのが得策です。LTC1685はツイスト・ペアより小さな特性インピーダンスを持つ並列終端ケーブルをドライブするためのデバイスではないため、PCトレースの両端はトレースの特性インピーダンスで直列終端しなければなりません。最良の結果を得るには、信号を差動経路により伝送しなければなりません。LTC1685の真のコンプリメンタリ出力はPCボードの隣接する層を伝送させる必要があります。2つのトレースはできるだけ対称に布設し、寄生を小さくし、付近の信号や電源/グランド層に等しくします。シングルエンド伝送では、直列終端シングルエンド・トレースを隣接するグランド・プレーンの上に布設します。次に(バイパ

アプリケーション情報

スされた)レシーバの負入力をおよそ2.5Vに設定します。シングルエンド動作では、最大速度に達しないことに注意してください。

高速差動SCSI(Fast-20、Fast-40 HVD)

LTC1685は、高速で厳密な伝播遅延ウィンドウを持ち、ドライバ/レシーバ伝播遅延が整合しているため、高速差動SCSIアプリケーションでの外部トランシーバとして選択されます。±3.5nsの伝播遅延ウィンドウが全コマーシャル温度範囲をカバーすることに注目してください。たとえば、16個のトランシーバ・グループが同一ボード上に配置されている場合、それらの温度差はごく小さなものです。したがって、伝播遅延の差は±3.5ns仕様より優れたものになるはず(標準±2ns以下)。LTC1685は、Fast-20およびFast-40 HVDドライバおよびレシーバ・スキュー仕様に適合する最も効率がよく信頼性の高いICです。

電源立上り時の要求

LTC1685は独自の短絡保護機能を備えており、短絡が検出されると大きな出力デバイスをシャットオフ(そしてオフに保持)します。ドライバ出力をイネーブした状態でLTC1685の電源を立ち上げると(図15に標準接続を示す)短絡モードで立ち上がります。立ち上げ後に、通常動作を開始させるには、ユーザはLTC1685のDEピンを最低200nsの間「L」に保持しなければなりません。終端電源をオン/オフするとLTC1685は「短絡」と判断します。したがって、DEピンはケーブル終端電源がターンオンしてから200nsの間「L」に保持しなければなりません。

この要求はケーブル終端(電源とグラウンドの両方に165Ω並列抵抗を接続)にのみ関係します。ケーブルへの接続がRS485デバイスでのみ行われているアプリケーションでは、ケーブルは2本の信号ワイヤ間で終端することができます(図10に示す)。ケーブル長が25m以下では、LTC1685の同相範囲は、任意の通信デバイス間のグラウンド差に十分対応できるはず(標準)です。伝送が差動で行われるため、ノイズ・マージンが大幅に改善されます。

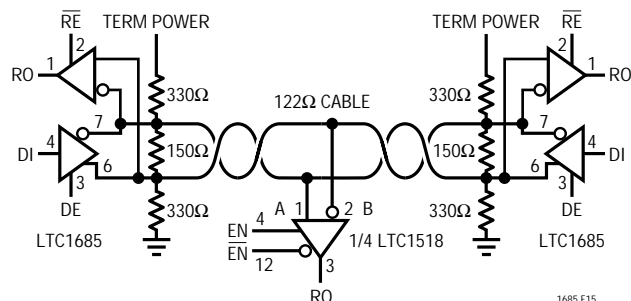


図15. Fast-20、Fast-40差動SCSIアプリケーション

さらに、レシーバの優れた高周波数CMRRが同相干渉の除去に役立ちます。

DE、DI入力

ドライバ入力(DI)が0V~3Vの信号レベルを持つ必要はありません。DI入力はCMOSレベル(0V~5V)によってドライブでき、なおも40Mbps動作を行います。しかし、CMOSデバイスでドライブしたときは、デューティ・サイクルがわずかに犠牲になります。ドライバ伝播遅延を±3.5nsウィンドウ内に収めるには、DI入力のリングングを小さくするよう注意しなければなりません。これによって、個体間の伝播遅延の整合も改善されます。

DEピンは電源立上げシーケンスが終了してから200nsの間「L」に保持しなければなりません。出力短絡やサーマル・シャットダウンなどフォールト状態後、DEピンはフォールトが解除されてから最低200nsの間「L」に保持しなければなりません。これは通常ドライバ出力がDCバイアスされたケーブル終端に接続されている場合にのみ必要です(図15の場合)。

レイアウトの検討事項

LTC1685などの高周波デバイスを使用するときはグラウンド・プレーンが推奨されます。0.1μFのセラミック・バイパス・コンデンサをV_{DD}ピンから1/4インチ以内に接続してください。最大周波数で動作させる場合や個体間の整合がきわめて重要な場合は良好なバイパスを行うことが特に必要です。“A”および“B”出力に接続したPCボードは可能な限り対称かつ短くして、同じ寄生ボード容量になるようにしてください。

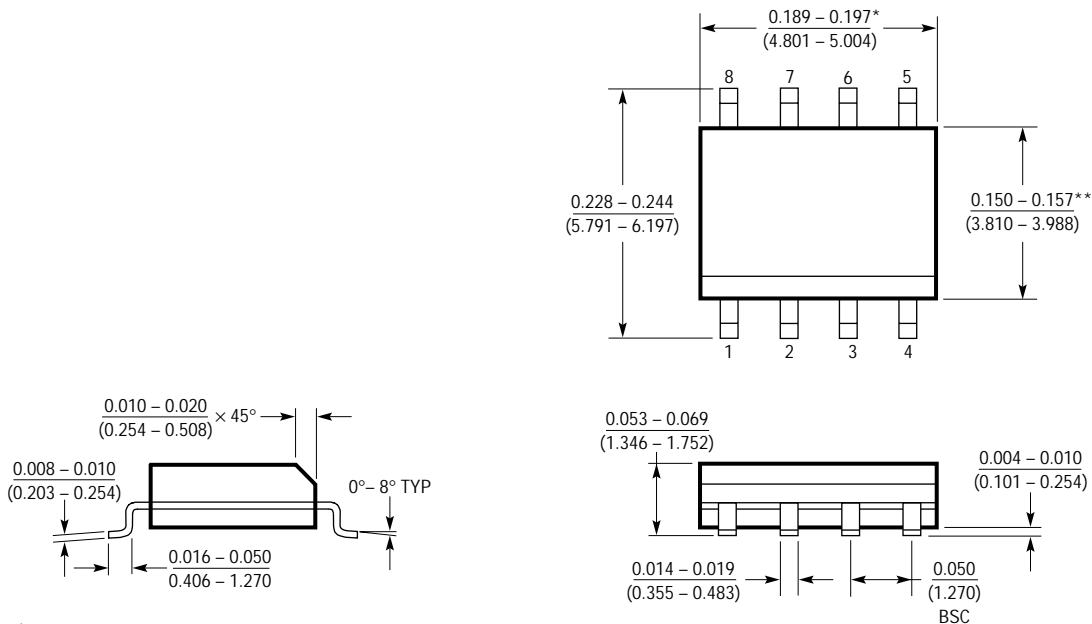
アプリケーション情報

これによって、LTC1685の“L”から“H”および“H”から“L”への遷移の優れたマッチング特性が維持されます。出力“ A ”と出力“ B ”間の容量を小さくすることにも注意してください。同一ボード上で互いに隣接していれば、トレース幅を広くしながら分離しなければなりません。出力“ A ”および出力“ B ”が異なる信号プレーンを経由している場合は、互いの上に配置してはなりません。トレース幅の側面分離も推奨されます。

前述したとおり、“DI”入力を経由する場合にも注意が必要です。同一のボード間伝播遅延を実現するには、この信号のリングングを数百ミリボルト以下に維持しなければなりません。

パッケージ 寸法は特に指定がない限りinch (mm)

S8パッケージ
8リード・プラスチックSO (細型0.150)
(LTC DWG # 05-08-1610)



*DIMENSION DOES NOT INCLUDE MOLD FLASH. MOLD FLASH SHALL NOT EXCEED 0.006" (0.152mm) PER SIDE
**DIMENSION DOES NOT INCLUDE INTERLEAD FLASH. INTERLEAD FLASH SHALL NOT EXCEED 0.010" (0.254mm) PER SIDE

S08 0695

関連製品

PART NUMBER	DESCRIPTION	COMMENTS
LTC1485	High Speed RS485 Transceiver	10Mbps, Pin Compatible with LTC485
LTC1518	High Speed Quad RS485 Receiver	52Mbps, Pin Compatible with LTC488
LTC1519	High Speed Quad RS485 Receiver	52Mbps, Pin Compatible with LTC489
LTC1520	High Speed Quad Differential Receiver	52Mbps, ± 100 mV Threshold, Rail-to-Rail Common Mode
LTC1686/LTC1687	High Speed RS485 Driver/Receiver	52Mbps, Pin Compatible with LTC490/LTC491