

特長

- 広い入力範囲：7.4V～60V
- ピーク・スイッチ電流定格：700mA
- 適応型スイッチ・ドライブにより、軽負荷時のパルス・スキップなしに、重負荷時にも高効率を維持
- 真の電流モード制御
- 固定動作周波数：100kHz
- 250kHzまで同期可能
- シャットダウン時の低消費電流：30 μ A
- 8ピンSOおよびPDIPパッケージで供給

アプリケーション

- 車載用DC/DCコンバータ
- テレコム用48V降圧コンバータ
- セルラー電話用バッテリー・チャージャ・アクセサリ
- IEEE 1394降圧コンバータ

概要

LT[®]1676は広入力範囲、高効率のバック(降圧)スイッチング・レギュレータです。モノリシックのダイには、すべての発振器、制御および保護回路が内蔵されています。このデバイスは最大60Vの入力電圧を受け入れることができ、定格ピーク電流700mAのスイッチを内蔵しています。電流モード制御は卓越したダイナミック入力電源除去と短絡保護を提供します。

LT1676は効率を向上させるためのいくつかの特長を備えています。内部制御回路には通常V_{CC}ピンを通して電源が供給され、その結果V_{IN}電源から直接流れる電流を最小限に抑えています(アプリケーション情報を参照)。LT1676スイッチ回路の動作は負荷にも依存します。中負荷から重負荷時には、出力スイッチ回路は高速立上り時間を維持し、効率を向上させます。軽負荷時には、パルス・スキッピング現象を避けるために、意図的に立上り時間を低下させます。

SO-8パッケージと100kHzのスイッチング周波数により、PCボードの所要面積を小さくすることができます。

LT、LTC、LTはリニアテクノロジー社の登録商標です。

標準的応用例

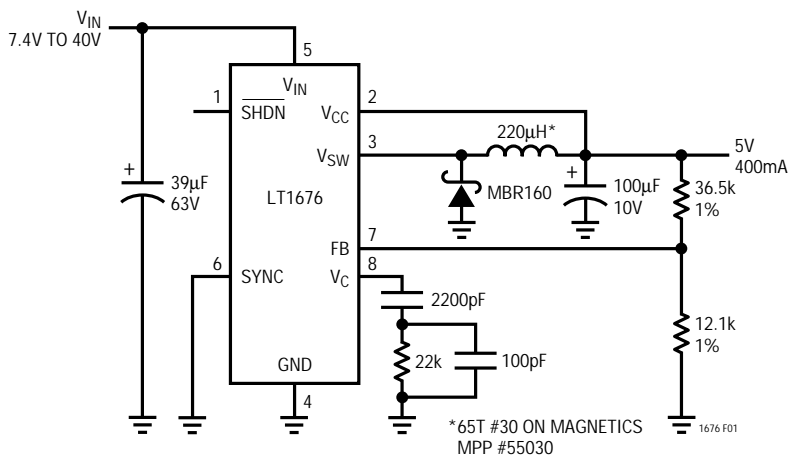
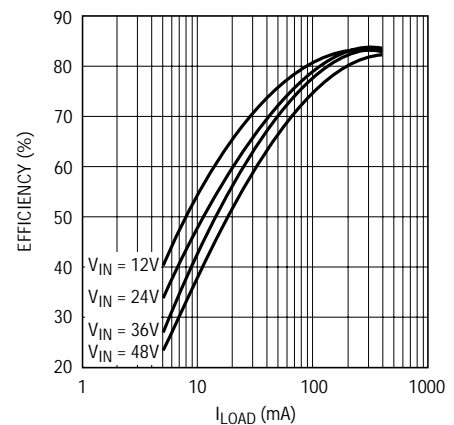


図1.

効率とV_{IN}およびI_{LOAD}



LT1676

絶対最大定格

(Note 1)

電源電圧	60V
スイッチ電圧	60V
SHDN、SYNCピン電圧	7V
V _{CC} ピン電圧	30V
FBピン電圧	3.5V
動作接合部温度範囲	
LT1676C	0 ~ 125
LT1676I	- 40 ~ 125
保存温度範囲	- 65 ~ 150
リード温度(半田付け、10秒).....	300

パッケージ/発注情報

<p>TOP VIEW</p> <p>N8 PACKAGE 8-LEAD PDIP S8 PACKAGE 8-LEAD PLASTIC SO</p> <p>T_{JMAX} = 145°C, θ_{JA} = 130°C/W (N8) T_{JMAX} = 145°C, θ_{JA} = 110°C/W (S8)</p>	ORDER PART NUMBER
	LT1676CN8 LT1676CS8 LT1676IN8 LT1676IS8
	S8 PART MARKING
	1676 1676I

ミリタリ・グレードに関してはお問い合わせください。

電気的特性

注記がない限り、V_{IN} = 48V、V_{SW} オープン、V_{CC} = 5V、V_C = 1.4V、T_A = 25

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Power Supplies						
V _{IN(MIN)}	Minimum Input Voltage		●	6.7	7.0 7.4	V V
I _{VIN}	V _{IN} Supply Current	V _C = 0V	●	620	800 900	μA μA
I _{VCC}	V _{CC} Supply Current	V _C = 0V	●	3.2	4.0 5.0	mA mA
V _{VCC}	V _{CC} Dropout Voltage	(Note 2)	●	2.8	3.1	V
	Shutdown Mode I _{VIN}	V _{SHDN} = 0V	●	30	50 75	μA μA
Feedback Amplifier						
V _{REF}	Reference Voltage		●	1.225 1.215	1.240 1.265	V V
I _{IN}	FB Pin Input Bias Current			600	1500	nA
g _m	Feedback Amplifier Transconductance	ΔI _C = ±10μA	●	400 200	650 1500	μmho μmho
I _{SRC} , I _{SNK}	Feedback Amplifier Source or Sink Current		●	60 45	100 220	μA μA
V _{CL}	Feedback Amplifier Clamp Voltage			2.0		V
	Reference Voltage Line Regulation	12V ≤ V _{IN} ≤ 60V	●		0.01	%/V
	Voltage Gain			200	600	V/V
Output Switch						
V _{ON}	Output Switch On Voltage	I _{SW} = 0.5A		1.0	1.5	V
I _{LIM}	Switch Current Limit	(Note 3)	●	0.55	0.70 1.0	A
Current Amplifier						
	Control Pin Threshold	Duty Cycle = 0%		0.9	1.1 1.25	V
	Control Voltage to Switch Transconductance			2		A/V

電気的特性

注記がない限り、 $V_{IN} = 48V$ 、 V_{SW} オープン、 $V_{CC} = 5V$ 、 $V_C = 1.4V$ 、 $T_A = 25$

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Timing							
f	Switching Frequency		● 90 85	100	110 115	kHz kHz	
	Maximum Switch Duty Cycle		● 85	90		%	
$t_{ON(MIN)}$	Minimum Switch On Time	High dV/dt Mode, $R_L = 50\Omega$ (Note 4)		300		ns	
Boost Operation							
	V_C Pin Boost Threshold			1.35		V	
	dV/dt Below Threshold			0.2		V/ns	
	dV/dt Above Threshold			1.6		V/ns	
Sync Function							
	Minimum Sync Amplitude		●	1.5	2.2	V	
	Synchronization Range		● 130		250	kHz	
	SYNC Pin Input R			40		k Ω	
SHDN Pin Function							
V_{SHDN}	Shutdown Mode Threshold		●	0.1	0.30	0.65	V
	Upper Lockout Threshold	Switching Action On			1.260		V
	Lower Lockout Threshold	Switching Action Off			1.245		V
I_{SHDN}	Shutdown Pin Current	$V_{SHDN} = 0V$		12	20	μA	
		$V_{SHDN} = 1.25V$		2.5	10	μA	

● は全動作温度範囲の規格値を意味する。

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命が損なわれる可能性がある値。

Note 2: 制御回路には V_{CC} から電源が供給される。

Note 3: スイッチ電流制限はDC的に調整され、製造工程でテストされている。インダクタのdI/dtレートにより、実際のアプリケーションではいくらか高めの電流制限になる。

Note 4: 最小スイッチ・オン時間は、50 の抵抗性負荷を接地して製造テストが行われる。

4

ピン機能

SHDN (ピン1): このピンを標準0.30Vのシャットダウン・モード・スレッショルド以下にすると、レギュレータがターンオフし、 V_{IN} 入力電流は数十 μA に減少します(シャットダウン・モード)。

このピンがシャットダウン・モード・スレッショルドより高く、ロックアウト・スレッショルドより低い電圧に保持されると、デバイスはスイッチング動作が禁止される場合(ロックアウト・モード)を除いて動作します。このピンを V_{IN} に接続される外部分割器でドライブすると、ユーザが調整可能な低電圧ロックアウトを実現できます。この動作は、標準6.7Vに設定される内部UVLOと論理ANDがとられ、最小 V_{IN} を6.7V以上に上昇させることができますがそれ以下にすることはできません(アプ

リケーション情報を参照)。未使用時には、このピンはオープンにします。ただし、このピンは本質的にハイ・インピーダンスであり高速 V_{SW} ノードからの結合の影響を受けやすいため、このピンをオープンしておくときは、標準100pF程度の小容量のコンデンサで接地することを推奨します。

V_{CC} (ピン2): このピンを使用して、スイッチング電源出力から内部制御回路に電源を供給します。このピンを適切に使用すると全体的な電源効率が向上します。起動時には、内部制御回路には V_{IN} から直接電源が供給されます。出力コンデンサが V_{CC} ピンから2.54cm以上離れている場合は、このピンに別の0.1 μF のバイパス・コンデンサが必要な場合があります。

ピン機能

V_{SW}(ピン3): これは出力スイッチのエミッタ・ノードで、大きな電流が流れます。特に「ブースト(昇圧)・モード」では、このノードは高いdV/dtレートで変化します。電磁放射や電圧スパイクを最小限に抑えるため、スイッチング部品に接続されるトレースを可能な限り短くしてください。

GND(ピン4): デバイスのグランド・ピンです。内部リファレンスおよび帰還アンプはこれを基準にします。FB分割器およびV_C補償コンデンサのグランド経路の接続には大きなグランド電流が流れないようにしてください。

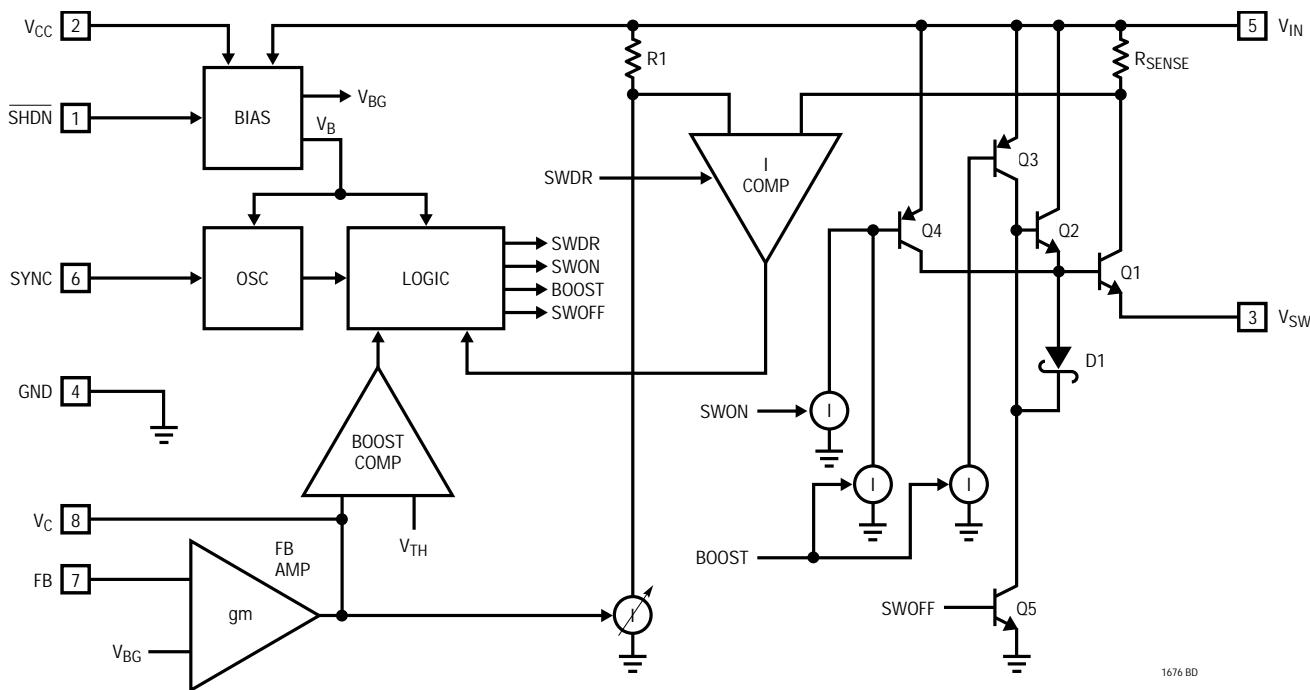
V_{IN}(ピン5): 出力スイッチ用の高電圧電源ピンです。このピンは起動時またはV_{CC}ピンがオープンの場合に、内部制御回路にも電源を供給します。このピンには入力リップル電流条件に適合する高品質のバイパス・コンデンサが必要です(アプリケーション情報を参照)。

SYNC(ピン6): 内部発振器を外部周波数基準に同期させるピンです。このピンはロジックレベル・コンパチブルで、デューティ・サイクルが10%から90%の信号でドライブできます。FBピンの電圧が発振器が低速になるほど低下すると、同期機能は内部でディスエーブルされます。使用しない場合、このピンはグランドに接続しておきます。

FB(ピン7): 帰還アンプの反転入力です。このアンプの非反転入力は、内部で1.24Vリファレンスに接続されています。この電圧が異常に低い(たとえば、標準の2/3以下)ときには、内部発振器の周波数も低下させます。この機能は適切な短絡保護を維持するのに有効です。

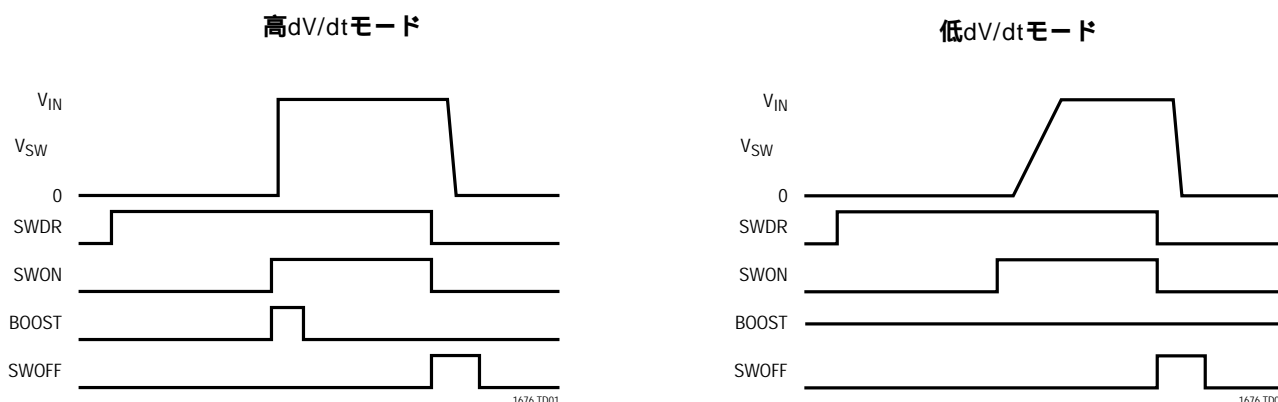
V_C(ピン8): このピンは帰還アンプ出力と電流コンパレータ入力を兼用する制御電圧ピンです。ループ全体の周波数補償は、このノードとグランドの間にコンデンサ(あるいはほとんどのケースでは直列RC組合せ)を接続して行います。

ブロック図



1676 BD

タイミング図



動作

LT1676は、高入力電圧、低出力電圧バック・トポロジにおいて、高効率の動作に最適な電流モード・スイッチング・レギュレータICです。ブロック図にシステムの全体を示します。それぞれのブロックは分かりやすく、従来の設計に見られるブロックに類似しており、内部バイアス・レギュレータ、発振器、帰還アンプがあります。新規部分には、精巧な出力スイッチ・セクション、スイッチ・セクションに必要な制御信号を供給するロジック・セクションが含まれます。

LT1676の動作は従来の電流モード・スイッチャと非常によく似ていますが、主な相違点は専用出力スイッチのセクションです。スペースの制約から、この説明では電流モード・スイッチャ/コントローラやバック・トポロジの基本については繰り返す述べません。これらに関する情報は、アプリケーション・ノート19に記載されています。

出力スイッチの原理

高入力電圧から高い効率で低出力電圧を供給する場合に従来からある問題の1つは、ACスイッチング損失を最小にするために、出力デバイスにおいて非常に高速な電圧遷移(dV/dt)および電流遷移(dI/dt)が必要なことです。バイポーラ方式では低速なラテラルPNPをスイッチング信号経路内に含めなければならないにもかかわらずです。

Q1とQ2のダーリントン構成をドライブするラテラルPNP Q3により、高速の正進行スルー・レート動作が行

われます。Q2から β が追加され、Q3のドライブ条件を大幅に低減します。

動的な理由から望ましいのですが、このトポロジだけで大きなDC順方向電圧降下が生じます。第2のラテラルPNP Q4はQ1のベースに直接作用し、スルーイング・フェーズが発生した後の電圧降下を低減します。要求される高スルー・レートを達成するために、PNPのQ3とQ4は、昇圧信号で制御される電流源からの電荷を強制的に充填するパケットになります。

高 dV/dt モードのタイミング図を参照してください。標準的な発振器サイクルは次のとおりです。ロジック・セクションは最初にSWDR信号を生成して電流コンパレータを立ち上げ、安定するため時間を与えます。約 $1\mu s$ 後にSWON信号は行使され、数百nsのBOOST信号のパルスが生じます。少し遅れて、 V_{SW} ピンが急速に V_{IN} に振れます。その後、制御電圧 V_C によって示されるピーク・スイッチ電流に達すると(電流モード制御)、SWON信号とSWDR信号がターンオフされ、数百nsのSWOFF信号のパルスが生じます。ターンオフ・デバイス(つまりQ5)を使用することによって、ターンオフ応答時間が改善され、制御性と効率の両方が向上します。

前述のシステムは、重い負荷を高効率で処理することができます(連続モード)が、軽い負荷の場合は実際には逆効果になります。電荷をPNPのベースに押し込む方法では、急速にターンオフすることが難しく、不連続モードで軽負荷の場合に必要な非常に短いスイッチ・オン時間を達成することが困難になります。

動作

また同様に、立上りエッジ・レート dV/dt が高いと、軽負荷の制御に影響を与えます。

この解決法は、 V_C 制御電圧と固定内部スレッシュホールド電圧リファレンス V_{TH} の入力をもつ「昇圧コンプレータ」を使用することです。(電流モード・スイッチング・トポロジーでは、 V_C 電圧でピーク・スイッチ電流が決まることを思い出してください。) V_C 信号が V_{TH} より高いとき、前述の「高 dV/dt 」動作が実行されます。低 dV/dt モード・タイミング図で分かるように、 V_C 信号が V_{TH} 以下のときには昇圧パルスは存在しません。この場合、DC電流はSWON信号だけでアクティブになり、Q4をドライブすると、Q4がQ1をドライブします。昇圧パルスと第2のNPNドライバがないため、スルーレートがより低速になり、軽負荷時の制御を支援することができません。

入力 V_{IN} と V_{CC} を併せもつ専用バイアス・レギュレータ回路によって、総合的な効率の向上がさらに支援されます。 V_{CC} ピンは、通常はスイッチング電源の出力に接続されます。起動時には、LT1676は V_{IN} から直接電力を得ますが、スイッチング電源の出力電圧が約2.9Vに達すると、バイアス・レギュレータはこの電源を入力として使用します。前世代のバック・コントローラICではこのような対策はなく、高い入力電圧での動作時には標準で数百mWもの消費電力を必要とします。したがって内部加熱によって、効率が低下し、供給可能な出力電流も制限されます。

アプリケーション情報

パワー・インダクタの選択

パワー・インダクタを選択する際に考慮するパラメータがいくつかあります。インダクタンス値、ピーク電流定格(コアの飽和を回避するため)、DC抵抗、構造、物理的寸法、コストなどです。

標準的なアプリケーションでは、不連続/連続のクロスオーバー点をLT1676内部の低 dV/dt モードから高 dV/dt モードへのスレッシュホールドと整合させることによって、適切なインダクタンス値が決まります。軽負荷での制御を維持しながら、重負荷での高効率を維持するには、これが最良の妥協案です。固定内部 dV/dt スレッシュホールドの公称値は1.4Vで、これは V_C ピンのスレッシュホールドと相互コンダクタンスを切り替えるための制御電圧を基準としており、約200mAのピーク電流に対応しています。標準降圧コンバータの原理から、不連続/連続クロスオーバーでのインダクタンスは次式のようになります：

$$L = \left(\frac{V_{OUT}}{f \cdot I_{PK}} \right) \left(\frac{V_{IN} - V_{OUT}}{V_{IN}} \right)$$

たとえば、 $V_{IN} = 48V$ 、 $V_{OUT} = 5V$ 、 $I_{PK} = 200mA$ 、 $f = 100kHz$ を代入すると、 $L =$ 約220 μH が得られます。この式の左半分は V_{IN} に関係なく、右半分も V_{IN} が V_{OUT} より非常に大きい場合は V_{IN} の影響をほとんど受けないこと

に注目してください。つまり、「高い」入力電圧の全範囲で1つのインダクタ値で十分であるということです。また、 V_{IN} が V_{OUT} に接近し始めるのにつれてより小さなインダクタ値が推奨されますが、これらの条件ではONデューティ・サイクルが高くなるほど、制御と効率の問題の許容幅が大きくなることに注目してください。したがって、5V出力に対して入力が10V~50Vなど、広い入力電圧範囲に対応しなければならない場合には、最大入力電圧に基づいてインダクタンス値を選択しなければなりません。

インダクタンス値が決まったら、インダクタ・ピーク電流定格と抵抗を考慮する必要があります。メーカはコアの飽和と自己加熱の影響のワーストケースの組合せから得られる「ピーク電流定格」を規定していることがよくありますが、インダクタ・ピーク電流定格は、コア材質の飽和の開始を示します。 I^2R 電力はインダクタを過熱させるおそれがあるため、インダクタの巻線抵抗だけでインダクタの電流を制限します。該当する場合は、出力短絡条件を含めるのを忘れないでください。短絡時の動作ではインダクタのピーク電流定格を上回る可能性があります。コアの飽和自体はコアに無害なので、やはり過剰な抵抗性自己加熱が潜在的な問題です。

アプリケーション情報

最終的なインダクタの選択は一般にコストに基づきます。これは通常は、要求されるインダクタンス値、抵抗値、および電流容量に適合する最小サイズの部品を選ぶこととなります。さらに考慮すべき要素は物理的構造です。簡単にいえば、ロッドまたはバレル形コア構造の「開放型」インダクタが一般に最も小型かつ安価です。ただし、開放構造では発生した磁界が外に漏れ、RFIに敏感なアプリケーションでは許容できない場合があります。多くのトロイダル型インダクタは、表面実装構造で供給され、RFI性能も改善されており、一般にコストが高く物理寸法も大きくなります。カスタム設計は常に可能ですが、最も実現性の高いLT1676のアプリケーションは、主要サプライヤから提供される標準製品群で構築することができます。

フリーホイーリング・ダイオードの選択

最高効率で動作させるには、ショットキ・タイプのダイオードを使用する必要があります。DCスイッチング損失は、順方向電圧降下が小さいため最小限に抑えられ、AC特性は問題となるような逆回復時間がないため良好です。ショットキ・ダイオードは、一般に60Vやさらに100Vの逆電圧定格の製品が入手可能であり、価格面でも他のタイプに劣りません。

いわゆる「超高速」回復のダイオードの使用は一般に推奨されません。連続モードで動作する場合、「超高速」ダイオードによる逆回復時間は、瞬間的な効果があるに過ぎません。内部パワー・スイッチはダイオードに流れる V_{IN} 電流を増加させて、ダイオードを回復させようと試みます。ダイオードが最終的にターンオフしてから数十ns後に、 V_{SW} ノード電圧は極端に高い dv/dt （おそらく5V/nsから時には10V/nsもの速度）で上昇します。実際のリード・インダクタンスでは、 V_{SW} ノードは V_{IN} レールを簡単にオーバシュートする可能性があります。これによってRFI性能が低下することがあり、オーバシュートが大きな場合は、IC自体に損傷を与えます。

バイパス・コンデンサの選択

図1に示すように、基本的なトポロジーでは電源入力 V_{IN} に1個と電源出力 V_{OUT} に1個の計2個のバイパス・コンデンサを使用します。

このコンデンサにはインダクタのACリップル電流しか流れないため、ユーザが適切な出力コンデンサを選択することは比較的容易です。LT1676はバック(降圧)アプリケーション用に設計されているので、出力電圧は一般に入手可能な最大定格35V程度のタンタル型コンデンサで対応できます。これらタンタル型コンデンサは容積効率が良く、多くはESR性能が規定されています。インダクタACリップル電流と出力コンデンサのESRの積は、出力ノードにピーク・ツー・ピーク電圧リップルとして現れます。(注：このリップルが大きくなりすぎる場合は、 V_C ピンに少なくともそのスイッチング周波数において大きな制御ループ補償が必要になることがあります。)非常に小さな出力リップルが要求される最も条件が厳しいアプリケーションでは、きわめて大容量の出力コンデンサを1個使用するよりも、出力と直列に独立したL/Cローパス・ポスト・フィルタを配置するという一般的なテクニックのほうが良好な結果が得られることがあります。(この場合、「1個より2個のコンデンサのほうが勝る。」こととなります。)

入力バイパス・コンデンサの選択は通常より困難です。標準的なアプリケーション(例えば、48V入力5V出力)では、パワー・スイッチによって発振器周期のごく一部分でのみ比較的大きな V_{IN} 電流が流れます(低オン・デューティ・サイクル)。その結果生じるRMSリップル電流は、DC平均 V_{IN} 電流の数倍にも達することがよくあり、それに対してコンデンサの定格を定めなければなりません。同様に、パワー・スイッチがオン/オフするときの V_{IN} 電源に見られる「グリッチ」は、コンデンサのESRとスイッチを流れる比較的高い瞬時電流との積に関係します。これらの問題を総合的に検討すると、これらのアプリケーションの大部分は比較的高い入力電圧用に設計されており、一般にタンタル・コンデンサは利用できないといえます。その場合は、スイッチング電源アプリケーション用に製造され、定格が定められた比較的大きな「高周波」アルミニウム電解タイプが唯一の選択になります。

最小負荷の検討事項

前述のように、軽負荷時のLT1676は V_C ピンの制御電圧が昇圧スレッシュホールド以下のとき、低 dv/dt モードで動作します。これにより、軽負荷時の制御が大幅に向上し、最小 t_{ON} 条件が緩和されます。多くのアプリケーションでは、「パルス・スキッピング」なしで外部負荷ゼ

アプリケーション情報

口まで、LT1676を動作させることができます！これらの場合、LT1676の V_{CC} 電流要求条件は数mAと中程度であるため、パルス・スキッピングを回避するのに十分な負荷を提供します。

パルス・スキッピング現象に無関心なユーザでも、軽負荷時に可能な最大効率を維持することには関心があると思われます。この要求条件は、デバイスを強制的にバースト・モード™動作にすれば満足させることができます。外部コンパレータを使用し、その出力でシャットダウン・ピンを制御すると、バースト・モード動作により軽負荷時に高効率を実現できます(標準的応用例と図8を参照)。

最大負荷/短絡に関する検討事項

LT1676は電流モード・コントローラです。 V_C ノード電圧を電流コンパレータの入力として使用し、ピーク電流に達すると出力スイッチをサイクルごとにターンオフします。標準2Vの V_C ノードの内部クランプは、出力スイッチのピーク電流制限として動作します。この動作がスイッチ電流制限仕様になります。最大利用可能出力電力はスイッチ電流制限によって決定されます。

短絡状態で制御の問題が発生する可能性があります。電源出力が短絡すると、帰還アンプは制御電圧 V_C をピーク電流制限値まで上昇させることによって低出力電圧に応答します。理想的には、出力スイッチがターンオンにされ、電流が V_C で示される値を超えるとターンオフすることです。しかし、電流コンパレータと出力スイッチのターンオフに伴う応答時間は決まっています。これが最小オン時間 $t_{ON(MIN)}$ です。ダイオード順方向電圧+インダクタ $I \cdot R$ 電圧降下すなわち $(V_F + I \cdot R)$ に対する V_{IN} の比が大きいと、制御不能になる可能性があります。制御を維持するための条件を数式で表すと以下のようになります。

$$f \cdot t_{ON} \leq \frac{V_F + I \cdot R}{V_{IN}}$$

ここで、

f = スイッチング周波数

t_{ON} = スイッチ・オン時間

V_F = ダイオード順方向電圧

V_{IN} = 入力電圧

$I \cdot R$ = インダクタ $I \cdot R$ 電圧降下

この状態が観測されない場合、電流は I_{PK} で制限されませんが、サイクルごとに徐々に高い値に上昇していきます。LT1676の標準クロック周波数100kHzを使用し、 V_{IN} を48V、そして $(V_F + I \cdot R)$ を仮に0.7Vとすると、制御を維持できる最大 t_{ON} は約140nsであり、短時間すぎて許容されません。

この問題を解決する方法は、FBピンの電圧が異常に低下し、短絡状態を示しているときは、発振周波数を下げることです。図2に発振器周波数とFB分割器テブナン電圧およびインピーダンスの標準的な応答を示します。発振周波数は、FB電圧が公称値の約2/3に低下するまでは影響されません。これ以下では、発振周波数は約25kHzの制限値までほぼ直線的に下がります。短絡時に発振周波数が低いと、実効最小オン時間で制御を維持することができます。

ユーザが発振器をSYNCピンを通して外部周波数源に追従して動作させている場合は、短絡時の動作に別の問題が生じる可能性があります。ただし、LT1676はFB電圧が異常に低下したために発振周波数が下がると、同期機能を自動的にディスエーブルする回路を内蔵しています。

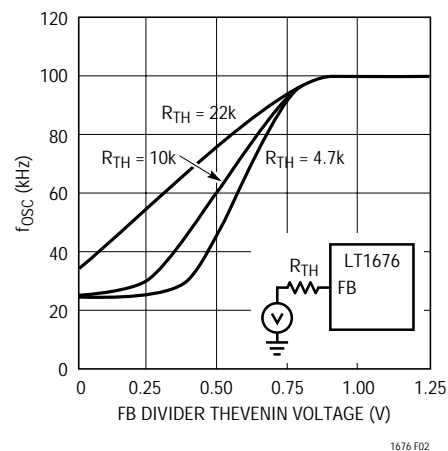


図2. 発振器周波数とFB分割器テブナン電圧およびインピーダンス

帰還分割器の検討事項

LT1676のアプリケーションには一般に V_{OUT} とグランド間に抵抗分割器があり、センター・ノードがFBピンをリファレンス電圧 V_{REF} にドライブします。これにより2

Burst Modeはリアテクノロジー社の登録商標です。

アプリケーション情報

本の抵抗間で一定の比率が確立されますが、この抵抗ペアでの合計インピーダンス・レベルにより、別の自由度が提供されます。この最も明らかな効果は効率であり、帰還分周器の抵抗が高いと浪費される電力が減少し、特に軽負荷時にいくらか効率が向上します。

ただし、発振器のスローダウンによる短絡保護(前述)は、FBピン動作に依存しており、FBノードの外部インピーダンスに敏感であることを覚えておいてください。図2に、FB分割器テブナン電圧およびインピーダンスと発振周波数の標準的な関係を示します。これは帰還ネットワークのインピーダンスが10k以上になると、完全な発振器のスローダウンが達成されず、短絡保護が十分に行われなことを示しています。また実際の問題としては、FBピンのバイアス電流と高いFBネットワークのインピーダンスの積によって、出力電圧誤差が増加します。(10kのFBテブナン・インピーダンスの公称キャンセル分が内部に含まれています。)

熱に関する検討事項

ワーストケースの入力電圧および負荷電流条件によって、ダイの定格温度を超えないように注意してください。パッケージの熱抵抗は、8ピンSO(S8)で110 $^{\circ}\text{C}/\text{W}$ 、8ピンPDIP(N8)で130 $^{\circ}\text{C}/\text{W}$ と規定されています。

消費電力は次式で与えられます。

$$P_Q = I_{VIN} \cdot V_{IN} + I_{VCC} \cdot V_{OUT}$$

(これは、 V_{CC} ピンが V_{OUT} に接続されているものと仮定しています。)

実際の出力電流に関するLT1676内部の電力損失は、DCスイッチング損失とACスイッチング損失で構成されます。これらは、ほぼ次式のとおり見積もることができます：

DCスイッチング損失は、出力スイッチの「オン電圧」により支配されます。すなわち、

$$P_{DC} = V_{ON} \cdot I_{OUT} \cdot DC$$

V_{ON} = 出力スイッチ・オン電圧、500mAで標準1V

I_{OUT} = 出力電流

DC = ONデューティ・サイクル

ACスイッチング損失は、一般に V_{SW} ノードでの有限の立上り時間および立下り時間で消失する電力によって支配されます。単純にするために、電圧と電流が直線的に上昇し、電流の立上り/立下り時間が15nsと仮定すると、

$$P_{AC} = 1/2 \cdot V_{IN} \cdot I_{OUT} \cdot (t_r + t_f + 30\text{ns}) \cdot f$$

$$t_r = (V_{IN}/1.6)\text{ns} \text{ (高dV/dtモード時)}$$

$$(V_{IN}/0.16)\text{ns} \text{ (低dV/dtモード時)}$$

$$t_f = (V_{IN}/1.6)\text{ns} \text{ (dV/dtモードに無関係)}$$

$$f = \text{スイッチング周波数}$$

ダイの全消費電力は単純に、既に計算したDC損失およびAC損失と消費電力の和になります。

$$P_{D(TOTAL)} = P_Q + P_{DC} + P_{AC}$$

周波数補償

ループ周波数補償は、誤差アンプの出力(V_C ピン)からグラウンドにコンデンサ、あるいはほとんどの場合は直列RCを接続して行います。適切なループ補償は、アプリケーション・ノート19で詳述されている経験的手法によって得られます。簡単にいえば、これには V_{IN} と I_{LOAD} 値の期待範囲にわたり、負荷過渡状態にし、ダイナミック特性を観測するわけです。

実際の問題として、別の小容量コンデンサを V_C ピンからグラウンドに直接接地して、 V_{SW} ピンからの容量結合を低減することが一般に推奨されます。このコンデンサの標準値は100pFです。(スイッチ・ノードの検討事項を参照してください)。

スイッチ・ノードの検討事項

効率を最大限に高めるために、スイッチの立上り時間と立下り時間は実用上可能な限り短くします。放射および高周波数共振問題を回避するには、ICに接続する部品、特に電源経路の適切なレイアウトが不可欠です。磁界(磁気)放射は、出力ダイオード、スイッチ・ピン、および入力バイパス・コンデンサのリードをできる限り短くして最小限に抑えます。スイッチ・ピン(V_{SW})に接続されるすべてのトレース長および面積を小さくすれば、電界放射が低くなります。スイッチング回路の下に必ずグラウンド・プレーンを使用して、プレーン間の結合を防止する必要があります。

アプリケーション情報

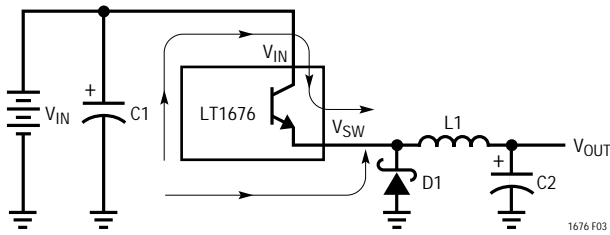


図3. 高速電流スイッチング経路

図3に高速スイッチング電流経路を図解します。クリーンなスイッチングと低EMIを保証するために、これらの経路のリード長はできる限り短くする必要があります。入力コンデンサ、出力スイッチ、出力ダイオードが含まれる経路が、ナノ秒単位の立上りおよび立下り時間が生じる唯一の経路です。これらの経路は可能な限り短くしてください。

さらに、LT1676では「自己結合」によるEMI問題が発生する可能性があります。これは特にV_{SW}ピンが制御されない方法でデバイスのハイ・インピーダンス・ノード(例：SHDN、SYNC、V_C、FB)に容量結合すると、発生する可能性があります。これによって、サイクル動作の不良、パルス幅の不安定、誤った出力電圧や電流制限動作が早まるなどの誤動作を起こす可能性があります。

一例として、V_{SW}ノードとハイ・インピーダンス・ピン・ノード間の容量が0.1pFで、問題のハイ・インピーダンス・ノードのグラウンドに対する容量が1pFであると仮定します。高dV/dtおよびV_{SW}ノードでの大きな電圧振幅により、ハイ・インピーダンス・ピンに5Vの過渡信号が結合され、異常動作を引き起こします。(これは入力が48Vで出力が5Vの、「標準的な」アプリケーションを仮定しています。)このノードに100pFコンデンサを追加すると、妨害の振幅を50mV近くまで低減します(ただし、セトリング時間は増加します)。

ピンに対する具体的な推奨事項は以下のとおりです：

SHDN：使用しない場合は、100pFのコンデンサでグラウンドに接続します。

SYNC：使用しない場合は接地します。

V_C：補償ネットワークのほかに、100pFのコンデンサを1個追加して直接接地します。

FB：V_Cピンが正しく処理されていれば、通常このピンにはコンデンサは必要ありませんが、浮遊容量を少なくするために、このノードは物理的に小さくしてください。

標準的応用例

部品点数が最小のアプリケーション

図4aに、「最も部品点数の少ない」基本的なアプリケーションを示します。この回路は、12V ~ 48Vの入力で、 I_{OUT} が最大500mAの5V出力を生成します。標準 P_{OUT}/P_{IN} の効率を図4bに示します。外部負荷がゼロになるまで、パルス・スキッピングは観測されません。図に示すとおり、 \overline{SHDN} ピンとSYNCピンは使用されていませんが、必要に応じて一方または両方を外部信号でドライブすることができます。

ユーザがプログラム可能な低電圧ロックアウト

図5では、基本的なアプリケーションに抵抗分割器が追加されています。これはユーザがプログラム可能な低電圧ロックアウト(UVLO)機能を追加する簡単で経済的な方法です。抵抗R5は、約1.25Vの標準 \overline{SHDN} ピン・ロックアウト・スレッシュホールドで約200 μ Aが流れるような値が選択されます。誤差が少なくなるように \overline{SHDN} ピンの入力電流よりはるかに大きく、かつLT1676がロックアウト・モード時に流す標準3.2mAより大幅に低い値として、約200 μ Aという適当な値が選択されました。抵抗R4の値に

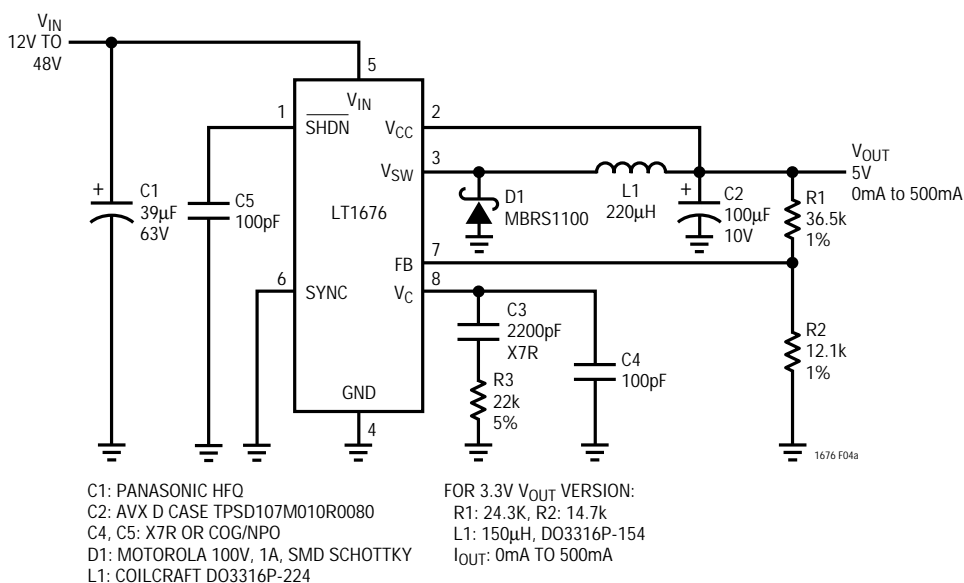


図4a. 最も部品点数の少ないアプリケーション

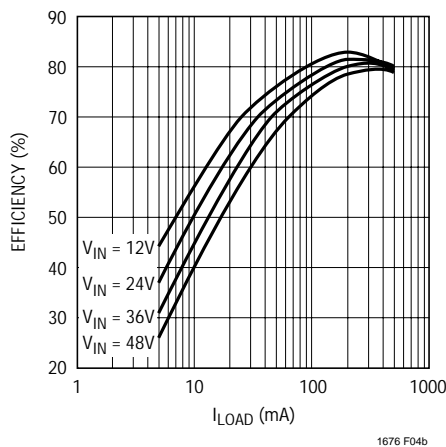


図4b. P_{OUT}/P_{IN} 効率

標準的応用例

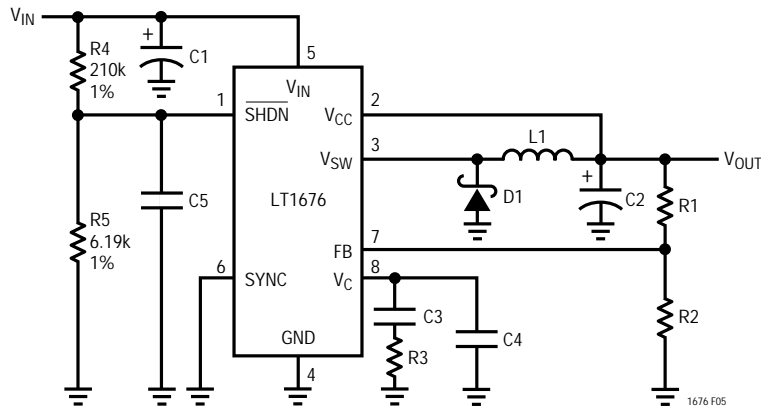


図5. ユーザがプログラム可能な低電圧ロックアウト

は、所要VIN UVLO電圧より1.25V低い電圧が印加されたときに、200μAより2.5μA少ない電流が流れるような抵抗値を選択します。(2.5μAの要素は、SHDNピンの入力電流による誤差を小さくするための許容値です。)

動作は次のとおりです：通常の動作は標準入力電圧48Vで観測されます。入力電圧が約43Vまで低下するとスイッチング動作が停止し、VOUTがゼロに低下します。LT1676ではVIN電源からVINおよびVCC消費電流が流れず、25で標準約10V程度のより低い入力電圧では、SHDNピンの電圧がシャットダウン・スレッシュホールドまで低下し、デバイスにはVINレールだけからシャットダウン電流が流れます。抵抗分割器R4とR5には、VINから継続的に電力を引き出します。(SHDNピン・ロックアウト・スレッシュホールドは温度の影響を含めても比較的正確ですが、SHDNピンのシャットダウン・スレッシュホールドはより大まかで、かなりの温度ドリフトがあることに注意してください。しかし、シャットダウン・スレッシュホールドは、常にロックアウト・スレッシュホールド以下になります。)

マイクロパワー低電圧ロックアウト

低電圧ロックアウト・モードのときは、アプリケーションによっては、流出電流を低く抑えなければならないことがあります。これは外付け部品を2~3個追加すれば達成できます。図6に、SHDNピンでLT1676を制御するために追加したLTC®1440マイクロパワー・コンパレータ/リファレンスを示します。このCMOSコンパレータは、入力バイアス電流が非常に少ないため、抵抗分割器R4/R5のインピーダンスを増やして電力消費を低減することができます。ヒステリシスは、抵抗分割器R6/R7を通

して、外部からプログラム可能です。LTC1440の出力はシャットダウン・ピンを通して、LT1676を直接制御し、5V(ON)または0V(完全シャットダウン)にドライブします。LTC1440に電源を供給する単純なリニア電圧レギュレータが、Q1、Q2、およびR7によって提供されます。標準43VのUVLOスレッシュホールド以下では、総消費電流は標準50μAです。

バースト・モード動作構成

図4bは、出力負荷電流が小さくなると、電源効率が低下することを示しています。LT1676自身が一定の電力を消費するので、これは驚くべきことではありません。軽負荷での効率を向上させる方法として考えられるのは、バースト・モード動作を実行することです。

図7に、LT1676をバースト・モード動作用に構成した様子を示します。出力電圧の安定化は、コンパレータU2(LTC1440)を使用した「パン・バン」デジタル方式で提供されます。抵抗分割器R3/R4は出力電圧を分割した電圧をU2に供給し、これがU2の内部リファレンスと比較されます。ヒステリシスは、R5/R6分割器によって意図的に設定されます。出力電圧がレギュレーション範囲以下に低下すると、LT1676はターンオンします。出力電圧が上昇し、レギュレーション範囲を超えると、LT1676はターンオフします。LT1676が動作するのは重い出力電流を供給している間だけなので、効率は最大になります。図7bは負荷電流が10mA以下の場合でも効率が一般に75%以上に維持されることを示しています。負荷電流が1mAの場合でも、59%~68%(VINにより異なる)の効率を達成しています。

標準の応用例

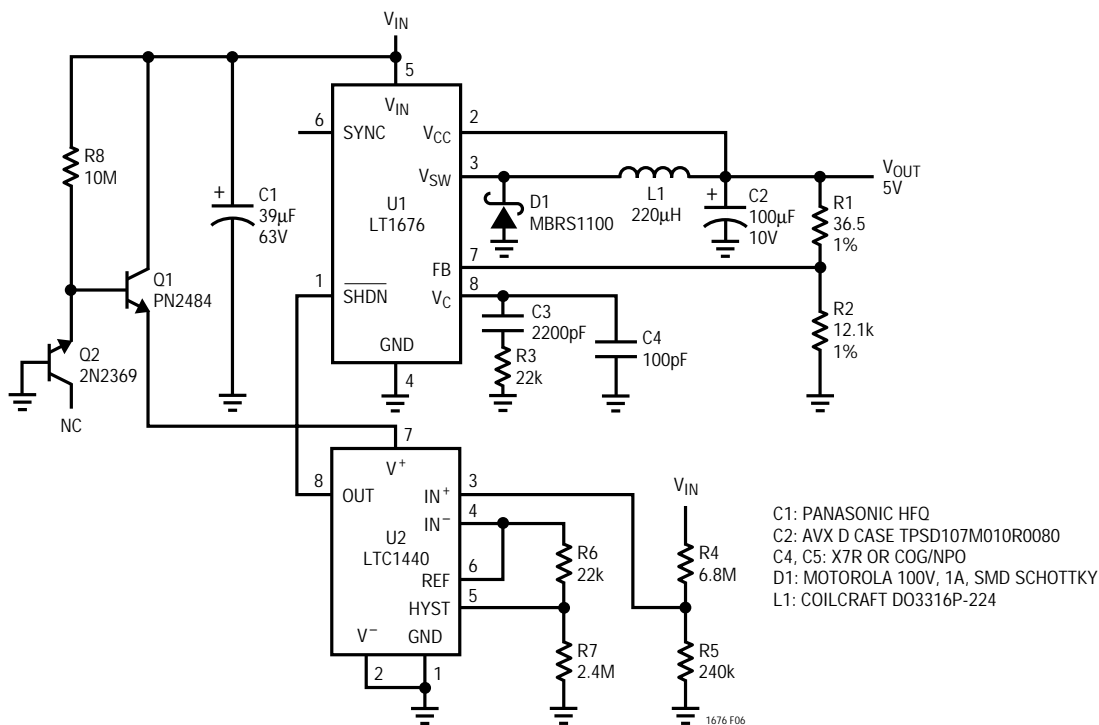


図6. マイクロパワー低電圧ロックアウト

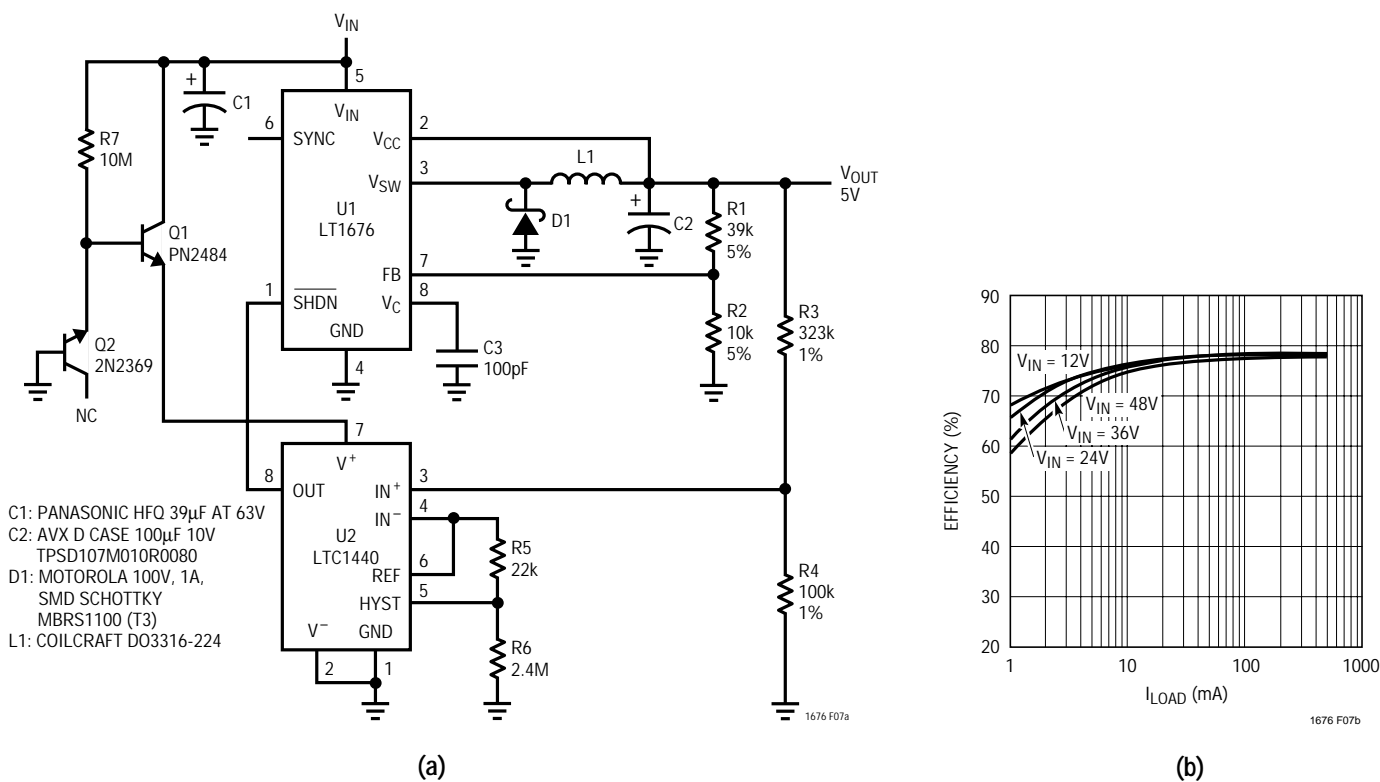


図7. 軽負荷時に高効率を達成するバースト・モード動作構成

標準的応用例

抵抗分割器R1/R2は存在しますが、直接出力電圧に影響を与えません。この抵抗分割器は、LT1676が電圧レギュレーションの全範囲にわたって、確実に高出力電流を供給できるような値が選択されています。抵抗分割器は適切な短絡保護を維持するのにも必要です。トランジスタQ1、Q2、および抵抗R7は、U2に電源を供給するための高 V_{IN} 、低消費電流の低電圧レギュレータを構成しています。

UVLO付きバースト・モード動作構成

図7aは外部コンパレータを使用し、 \overline{SHDN} ピンを通してLT1676を制御します。これによって、ユーザが V_{IN} ピンから \overline{SHDN} ピン、 \overline{SHDN} ピンからグランドに抵抗分割器を接続して、低電圧ロックアウト(UVLO)スレッシュホールドを設定することはできなくなります。ただしこの機能は図8に示すような多少複雑な回路を付加すれば使用することができます。

LTC1442デュアル・コンパレータを前のシングル・コンパレータと置き換えます。2番目のコンパレータは、 V_{IN}

とグランド間の抵抗分割器をモニタして、(ユーザが調整可能な)UVLO機能を提供します。2つのコンパレータ出力はCMOS NORゲート(U3)と論理的に組み合わせ、LT1676の \overline{SHDN} ピンをドライブします。

最小インダクタ・サイズ・アプリケーション

図4aは、LT1676の最大定格出力を達成可能な電源経路部品を使用しています。低出力電流を要求するユーザは、物理的に小型で低コストのパワー・インダクタを代用することに関心があると思います。本データシートの最後のページに示す回路は、基本的なアプリケーションとトポロジーが同じですが、かなり小型のインダクタといくつか小型の電解コンデンサを指定しています。この回路は5Vで最大150mAまたは3.3Vで最大200mAを供給することができます。唯一の欠点はインダクタの抵抗が大きくなるため、回路がグランドへの無限の短絡に耐えられないことです。LT1676は I_{LIM} の標準値で電流を制限しますが、これではインダクタが過熱してしまいます。ただし、数秒以下の瞬時短絡には耐えることができます。

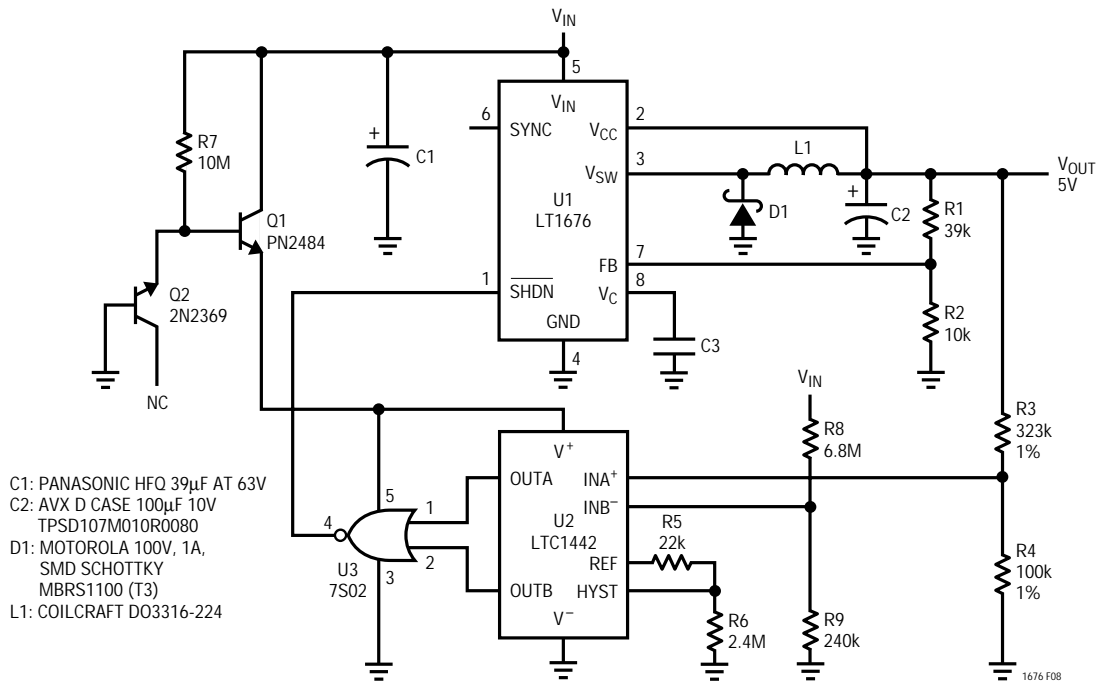
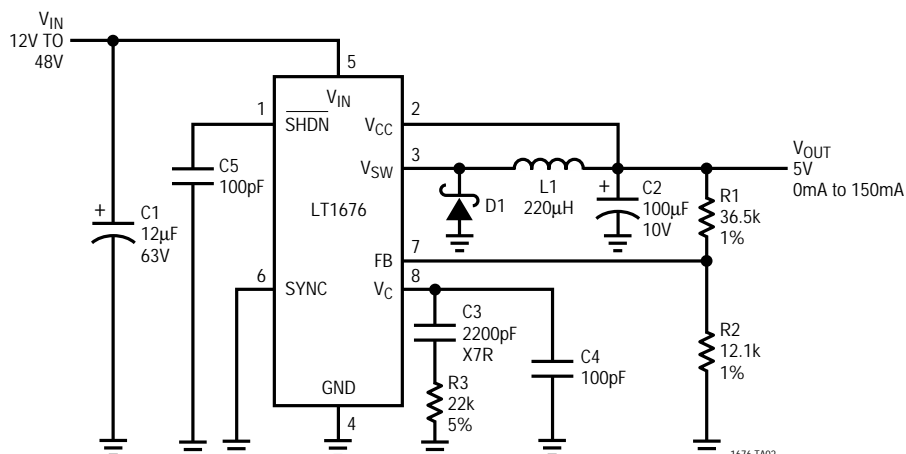


図8. マイクロパワーUVLO付きバースト・モード動作構成

標準的応用例

最小インダクタ・サイズのアプリケーション



- C1: PANASONIC HFO
 C2: AVX D CASE TPSD107M010R0080
 C4, C5: X7R OR COG/NPO
- D1: MOTOROLA 100V, 1A, SMD SCHOTTKY
 MBR51100 (T3)
 L1: COILCRAFT DO1608C-224
- FOR 3.3V V_{OUT} VERSION:
 I_{OUT} : 0mA TO 200mA
 L1: 150µH, DO1608C-154
 R1: 24.3K, R2: 14.7k

4

関連製品

製品番号	説明	注釈
LT1076	2A、100kHz降圧スイッチング・レギュレータ	最大45Vの入力電圧で動作 (HVバージョンは64V)
LT1149	高効率同期整流降圧スイッチング・レギュレータ	最大48Vの入力電圧、効率95%、100%デューティ・サイクルで動作
LT1176	1.2A、100kHz降圧スイッチング・レギュレータ	最大38V入力で動作可能な可変および固定5Vバージョン
LT1339	高電力同期式DC/DCコントローラ	最大60Vで動作可能な高電力アンチシャットスルー・ドライバ
LT1375/LT1376	1.5A、500kHz降圧スイッチング・レギュレータ	最大25V入力電圧で動作、同期可能 (LT1375)
LT1620	レール・トゥ・レール電流センス・アンプ	スイッチング・レギュレータを高効率のバッテリー・チャージャに変換
LT1776	広入力範囲、高効率、降圧スイッチング・レギュレータ	スイッチング周波数が200kHzのLT1676(α) 一般に、動作電圧が40V以下に制限された高電流アプリケーション向け)