

# 3.3V入力高電力降圧 スイッチング レギュレータ・コントローラ

## 特長

- 3.3Vから1.xV～2.xVの高電力スイッチング・レギュレータ・コントローラ：最大出力電流20A
- 外部MOSFETはすべてNチャネル
- 3.3V入力で5VのMOSFETゲート・ドライブを提供
- 一定周波数動作により小型インダクタを使用可能
- 優れた出力レギュレーション： $\pm 1\%$ の全ライン、負荷、温度変動
- 高効率：90%以上可能
- 低い値のセンス抵抗が不要
- 標準16ピンSOパッケージで供給

## アプリケーション

- 低電圧マイクロプロセッサおよびロジック用3.3V入力電源
- 低入力電圧電源
- 高電力、低電圧レギュレータ
- 複数の電圧分配電源システム用のローカル電源

## 概要

LTC<sup>®</sup>1649は、高電力、高効率のスイッチング・レギュレータ・コントローラで、非常に低い電源電圧の使用に最適化されています。2.7V～5Vの入力で動作し、最大20Aまでの負荷電流で1.26V～2.5Vの安定化出力電圧を供給します。3.3Vを2.5Vに変換する標準的なアプリケーションは、1A～10Aの負荷電流において90%以上の効率を実現します。LTC1649は標準5Vロジック・レベル外部NチャネルMOSFETペアを使用しますので、高価なPチャネルまたは超低スレッショルド・デバイスは不要です。

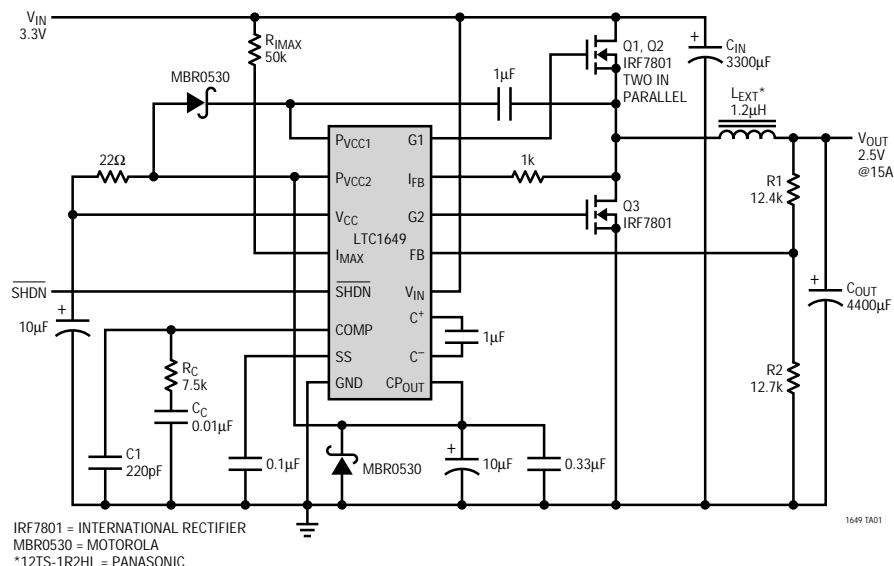
LTC1649は内部スイッチング・アーキテクチャをLTC1430と共有し、同じ $\pm 1\%$ のライン、負荷、温度レギュレーション特性を実現します。電流制限値は、低い値の外部センス抵抗なしで、ユーザによる調整が可能です。LTC1649は200kHzのスイッチング周波数と電圧モード制御を使用するので、外付け部品点数が少なくてすみサイズも小さくなります。シャットダウン・モードでは、消費電流は10μA以下に減少します。

LTC1649は16ピン細型SOパッケージで供給されます。

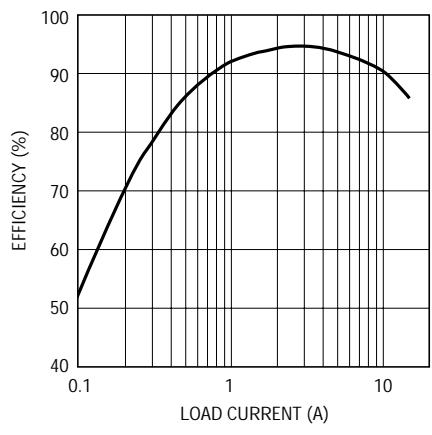
 LTC、LTはリニアテクノロジー社の登録商標です。

## 標準的応用例

### 3.3Vから2.5V/15Aへのコンバータ



### LTC1649の効率



**絶対最大定格**

(Note 1)

## 電源電圧

$V_{IN}$	.....	6V
$V_{CC}$	.....	9V
$P_{VCC\ 1,\ 2}$	.....	13V

## 入力電圧

$I_{FB}$	.....	- 0.3V ~ 18V
$C^+, C^-$	.....	- 0.3V ~ ( $V_{IN} + 0.3V$ )
他のすべての入力	.....	- 0.3V ~ ( $V_{CC} + 0.3V$ )
動作温度範囲	.....	0 ~ 70
保存温度範囲	.....	- 65 ~ 150
リード温度(半田付け、10秒)	.....	300

**パッケージ/発注情報**

TOP VIEW		ORDER PART NUMBER
 S PACKAGE 16-LEAD PLASTIC SO		LTC1649CS

インダストリアルおよびミリタリ・グレードに関してはお問い合わせください。

**電気的特性** 注記がない限り、 $V_{IN} = 3.3V$ 、 $T_A = 25$  (Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{IN}$	Minimum Supply Voltage	Figure 1 (Note 3)	●	2.7		V
$V_{FB}$	Feedback Voltage	Figure 1	●	1.25	1.265	1.28
$V_{CPOUT}$	Charge Pump Output Voltage	Figure 1	●	4.8	5	5.2
$I_{IN}$	Supply Current ( $V_{IN}$ )	$V_{SHDN} = V_{CC}$ , $I_{LOAD} = 0$ $V_{SHDN} = 0V$	●	3	5	mA
$I_{PVCC\ 1,\ 2}$	Supply Current ( $P_{VCC\ 1,\ 2}$ )	$P_{VCC} = 5V$ , $V_{SHDN} = V_{CC}$ (Note 4) $V_{SHDN} = 0V$		1.5		mA
$f_{CP}$	Internal Charge Pump Frequency	$I_{CPOUT} = 20mA$ (Note 5)		700		kHz
$f_{OSC}$	Internal PWM Oscillator Frequency		●	140	200	260
$V_{IH}$	SHDN Input High Voltage		●	2.4		V
$V_{IL}$	SHDN Input Low Voltage		●		0.8	V
$I_{IN}$	SHDN Input Current		●	$\pm 0.01$	$\pm 1$	$\mu A$
$gm_V$	Error Amplifier Transconductance			650		$\mu Mho$
$gm_I$	$I_{LIM}$ Amplifier Transconductance	(Note 6)		1300		$\mu Mho$
$I_{IMAX}$	$I_{MAX}$ Sink Current	$V_{IMAX} = V_{CC}$	●	8	12	16
$I_{SS}$	Soft Start Source Current	$V_{SS} = 0V$	●	-8	-12	-16
$t_r, t_f$	Driver Rise/Fall Time	$P_{VCC1} = P_{VCC2} = 5V$		80	250	ns
$t_{NOV}$	Driver Non-Overlap Time	$P_{VCC1} = P_{VCC2} = 5V$		25	130	250
$DC_{MAX}$	Maximum Duty Cycle	$V_{COMP} = V_{CC}$		90.5	93	%

●は全動作温度範囲の規格値を意味する。

Note 1 : 絶対最大定格はそれを超えるとデバイスの寿命を損なう可能性がある値。

Note 2 : デバイスのピンに流入する電流はすべて正。デバイスのピンから流出する電流はすべて負。注記がない限り、すべての電圧はグランドを基準にしている。

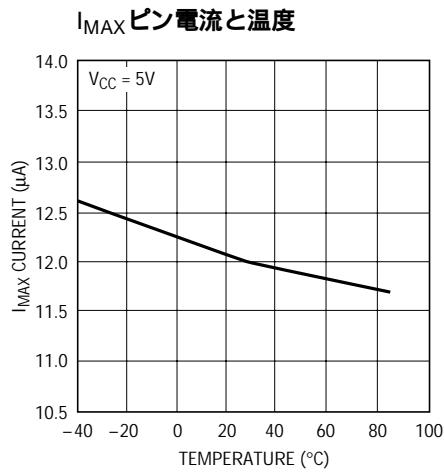
Note 3 : 最大デューティ・サイクル制限により、非常に低い電源電圧で得られる出力電圧は制限される。

Note 4 :  $P_{VCC1}$ および $P_{VCC2}$ での電源電流は、外部MOSFETゲートの充電および放電に必要な電流によって支配される。この電流は動作電圧および使用する外部MOSFETに応じて変化する。

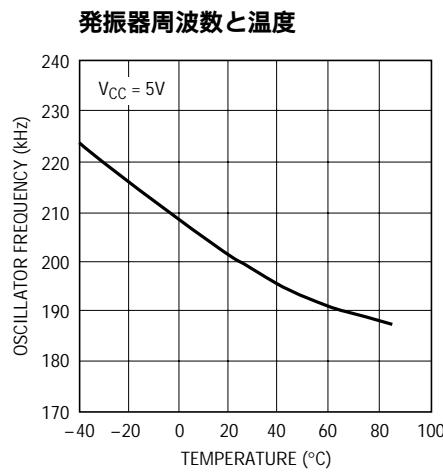
Note 5 : 通常動作状態において、チャージ・ポンプはサイクルをスキップして安定化を維持する。見かけの周波数は700kHz以下となる。

Note 6 :  $I_{LIM}$ アンプは電流をシンクできるがソースすることはできない。通常動作(電流制限の状態でない)では、 $I_{LIM}$ 出力電流はゼロである。

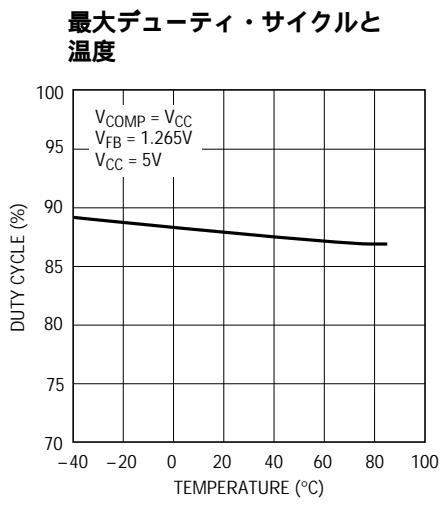
## 標準的性能特性



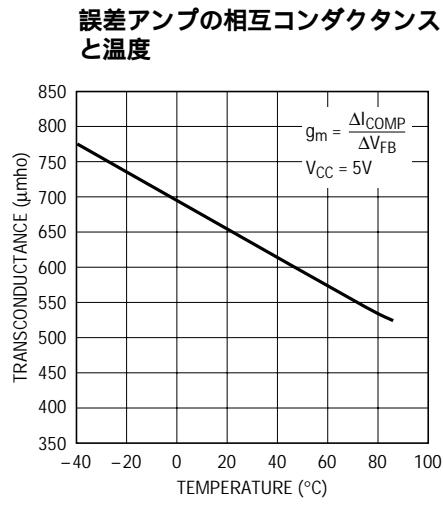
1649 G01



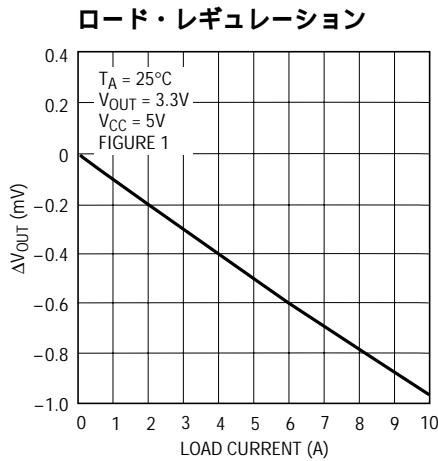
1649 G02



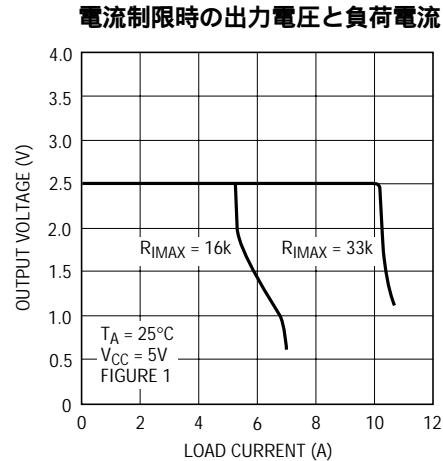
1649 G03



1649 G04



1649 G05



1649 G07

## ピン機能

**G1( ピン1 ):** ドライバ1の出力。このピンは上側NチャネルMOSFET、Q1のゲートに接続します。この出力は  $P_{VCC1}$  からGNDまで振幅します。G2が“H”的ときには、G1は常に“L”です。シャットダウン時には、G1とG2が“L”になります。

**$P_{VCC1}$ ( ピン2 ):** ドライバ1用電源  $V_{CC}$ 。これはG1の電源入力です。G1は  $P_{VCC1}$  からGNDまで振幅します。  $P_{VCC1}$  は  $V_{IN} + V_{GS(ON)}(Q1)$  以上の電位に接続しなければなりません。図1に示すように、この電位は2つの外部MOSFET間のスイッチング・ノードに接続された単純なチャージポンプを使用して発生させることができます。

**GND( ピン3 ):** システム・グランド。このピンはQ2のソースの近くで低インピーダンス・グランドに接続してください。システムの信号のグランドと電源のグランドはLTC1649のGNDピンで一点接続するようにしなければなりません。

**FB( ピン4 ):** 帰還。FBピンは抵抗分割器を介して出力に接続され、出力電圧を設定します。

$$V_{OUT} = V_{REF} [1 + (R1/R2)]$$

**$\overline{SHDN}$ ( ピン5 ):** シャットダウン、アクティブ“L”。 $\overline{SHDN}$ に  $50\mu s$  以上のTTLコンパチブルの“L”レベルを加えると、LTC1649はシャットダウン・モードに入ります。シャットダウン時には、G1、G2、COMP、SSが“L”になり、消費電流は最大  $25\mu A$  に減少します。 $CP_{OUT}$  はシャットダウン・モード時に  $5V$  を維持します。 $\overline{SHDN}$  を TTL “H” レベルにすると通常動作が可能です。

**SS( ピン6 ):** ソフト・スタート。SSからGNDへの外付けコンデンサは、スタートアップ時間を制御し電流制限ループの補償を行うので、LTC1649はノイズを発生しないで電流制限の入り切りをすることができます。

**$V_{IN}$ ( ピン7 ):** チャージ・ポンプ入力。これは低電圧メイン電源入力です。 $V_{IN}$  には、  $3V \sim 5V$  の入力電圧が必要です。 $V_{IN}$  はLTC1649の近くに設置した  $1\mu F$  のセラミック・コンデンサでグランドにバイパスしてください。

**$C^-$ ( ピン8 ):** フライング・コンデンサ、負端子。 $C^-$  から  $C^+$  に  $1\mu F$  のセラミック・コンデンサを接続します。

**$C^+$ ( ピン9 ):** フライング・コンデンサ、正端子。

**$CP_{OUT}$ ( ピン10 ):** チャージ・ポンプ出力。 $CP_{OUT}$  は安定化  $5V$  出力を供給し、内部スイッチング回路および外部MOSFETゲート・ドライブに必要な電力を供給します。大部分のアプリケーションでは、 $CP_{OUT}$  を  $P_{VCC2}$  に直接接続しなければなりません。 $CP_{OUT}$  は最低  $10\mu F$  の貯蔵用コンデンサで接地する必要があります。この要求は一般に  $P_{VCC2}$  のバイパス・コンデンサで満足させることができます。

**COMP( ピン11 ):** 外部補償。COMPピンは、内部誤差アンプの出力とPWMの入力に直接接続されます。このノードでは、帰還ループを補償して最適な過渡応答を提供するためにRCネットワークを使用します。

**$I_{MAX}$ ( ピン12 ):** 電流制限設定。 $I_{MAX}$  は内部電流制限コンパレータのスレッショルドを設定します。G1がオンのときに  $I_{FB}$  が  $I_{MAX}$  以下に低下すると、LTC1649は電流制限動作に入ります。 $I_{MAX}$  はGNDへの  $12\mu A$  プルダウンを内部に備えています。 $I_{MAX}$  の電圧は、Q1のドレインへの外部抵抗、または外部電圧源で設定できます。

**$I_{FB}$ ( ピン13 ):** 電流制限センス。 $1k\Omega$  の抵抗を通してQ1のソースとQ2のドレインのスイッチ・ノードに接続します。この抵抗は、スイッチ・ノードでの過渡電圧によって  $I_{FB}$  が損傷を受けないようにするために必要です。 $I_{FB}$  ピンは、損傷を与える前にGNDより  $18V$  高くすることができます。

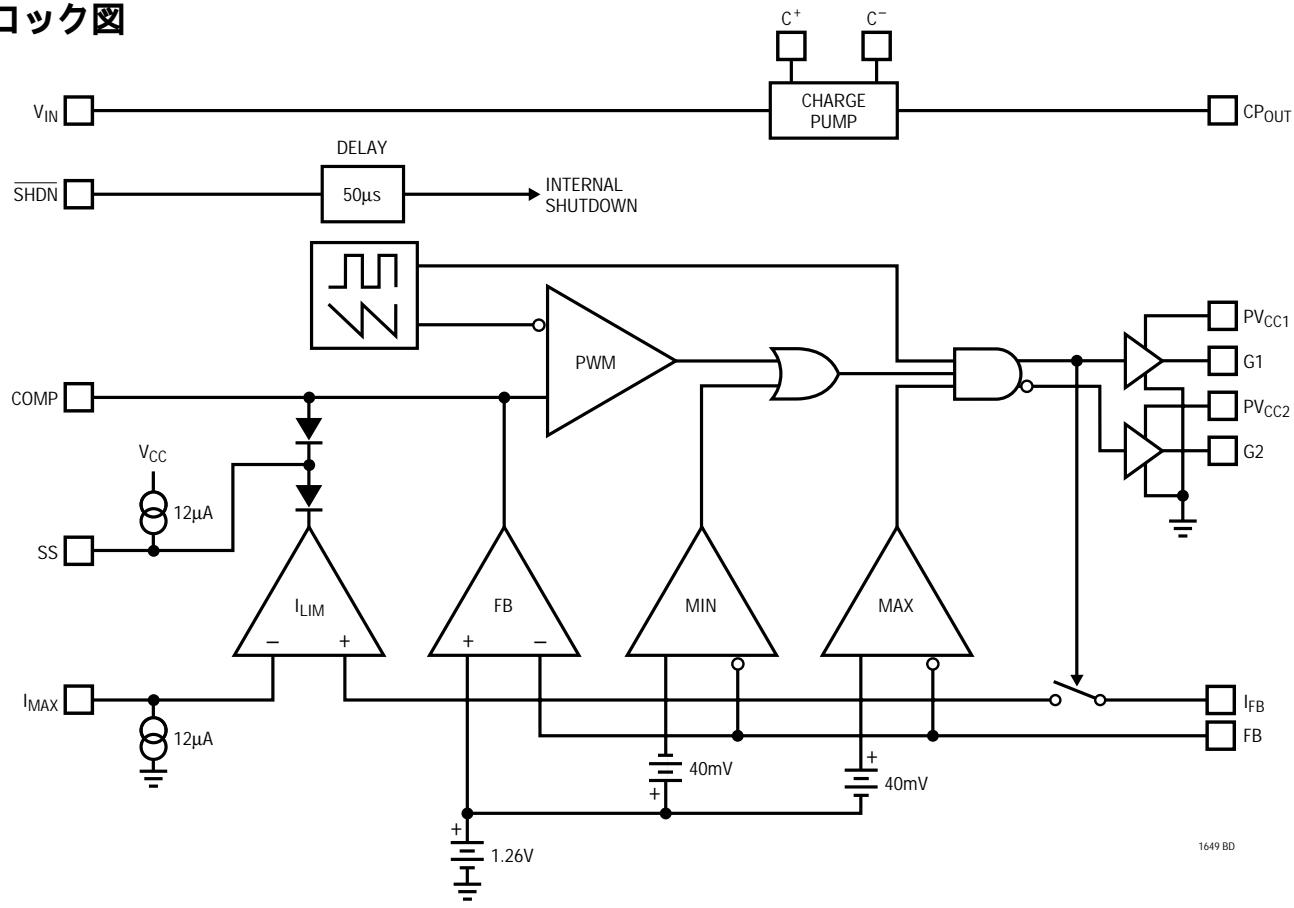
**$V_{CC}$ ( ピン14 ):** 内部電源。 $V_{CC}$  は帰還アンプとスイッチング制御回路に電源を供給します。 $V_{CC}$  は  $CP_{OUT}$  から供給される  $5V$  電源で動作するように設計されています。 $V_{CC}$  とGNDの間に  $10\mu F$  のバイパス・コンデンサが必要です。

**$P_{VCC2}$ ( ピン15 ):** ドライバ2用の電源  $V_{CC}$ 。これはG2の電源入力です。G2は  $P_{VCC2}$  からGNDまで振幅します。 $P_{VCC2}$  は  $V_{GS(ON)}(Q2)$  以上の電位に接続しなければなりません。この電圧は通常  $CP_{OUT}$  ピンから供給されます。 $P_{VCC2}$  からグランドへのバイパス・コンデンサが必要です。このコンデンサは、 $CP_{OUT}$  ピンに必要な貯蔵用容量としても使用されます。

**G2( ピン16 ):** ドライバ2出力。このピンは下側NチャネルMOSFET、Q2のゲートに接続します。この出力は  $P_{VCC2}$  からGNDまで振幅します。G1が“H”的ときには、G2は常に“L”です。シャットダウン時には、G1とG2が“L”になります。

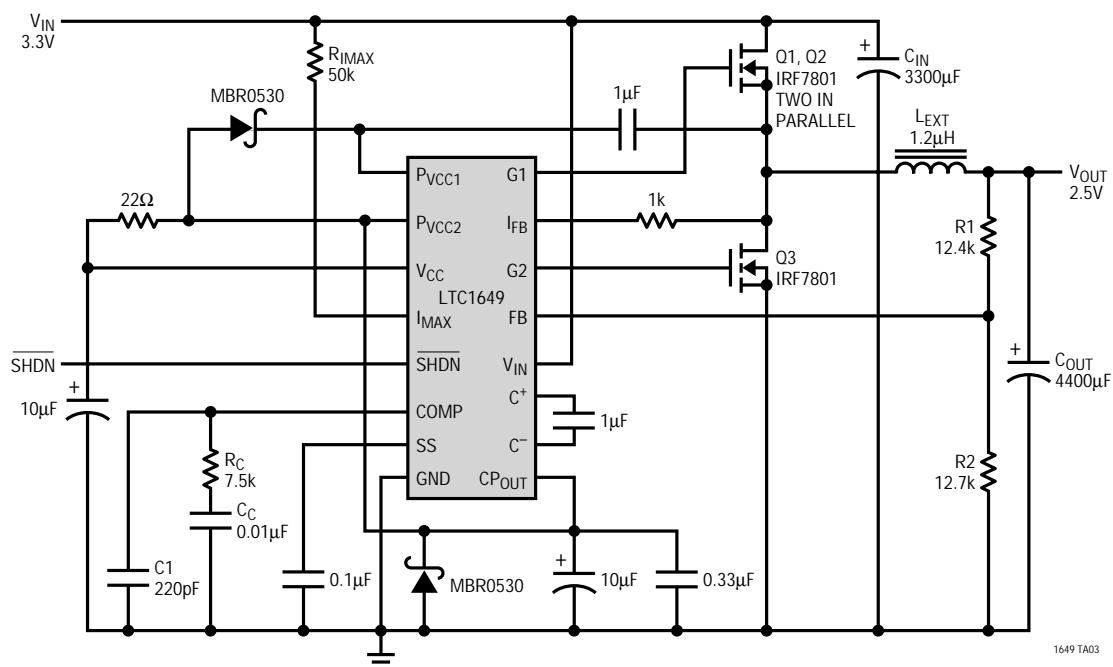
# LTC1649

## ブロック図



1649 BD

## テスト回路



1649 TA03

図1.

## アプリケーション情報

### 概要

LTC1649は、高電力、低電圧降圧( バック )コンバータで使用するように設計された電圧帰還PWMスイッチング・レギュレータ・コントローラです( ブロック図参照 )。 PWM発生器、 $\pm 0.5\%$ に調整された高精度リファレンス、2つの高電力MOSFETゲート・ドライバ、および完全なスイッチング・レギュレタ回路を形成するために必要なすべての帰還および制御回路を内蔵しています。また、内部チャージ・ポンプを内蔵し、2.7Vの低い入力電源電圧で5Vのゲート・ドライブを外部MOSFETに提供します。 LTC1649は200kHzの内部固定クロック周波数で動作し、出力電圧の設定には外部分割器が必要です。

LTC1649は上側外部パワーMOSFETを電流センス素子として使用する電流制限センス回路を内蔵しているので、外部センス抵抗が不要です。また、1個の外付けコンデンサだけで動作する内部ソフトスタート機能も含まれています。

### 動作原理

#### 主帰還ループ

LTC1649は回路の出力電圧をFBピンに接続されている抵抗分割器を通して出力コンデンサでセンスし、この電圧を内部相互コンダクタンス・アンプFBにフィードバックします。 FBは抵抗分割器の出力電圧と内部1.26Vリファレンスを比較して、PWMコンパレータに誤差信号を出力します。 次に、この信号は内部発振器で作られた固定周波数のノコギリ波と比較され、パルス幅変調信号が生成されます。 このPWM信号は、G1とG2を通して外部MOSFETにフィードバックされ、閉ループが構成されます。 ループ補償は、FB相互コンダクタンス・アンプの出力ノードであるCOMPの外部補償回路ネットワークで行われます。

#### MIN、MAX帰還ループ

FBアンプが十分に速く応答できない状況では、帰還ループにある2つの追加コンパレータが高速フォールト補正を提供します。 MINは、帰還信号を内部リファレンスより40mV( 3% )低い電圧と比較します。 この点で、

MINコンパレータはFBアンプに優先し、ループを内部発振器によって約93%に設定されたフル・デューティ・サイクルに強制します。 同様に、MAXコンパレータは内部リファレンスより3%高い電圧で出力電圧をモニタし、トリップ時は出力をデューティ・サイクル・ゼロ%に強制します。 これら2つのコンパレータは、高速出力過渡状態での極端な出力の変動を防止し、メイン帰還ループが安定動作するように最適補償されます。

#### 電流制限ループ

LTC1649は電流制限動作を制御するための別の帰還ループも内蔵しています。  $I_{LIM}$ アンプは、G1が“H”のサイクル中、 $I_{FB}$ ピンによって外部MOSFET Q1の電圧降下をモニタします。 この電圧を $I_{MAX}$ ピンの電圧と比較します。 ピーク電流が増加すると、 $R_{DS(ON)}$ によるQ1の電圧降下が大きくなります。  $I_{FB}$ が $I_{MAX}$ 以下に低下し、Q1のドレイン電流が最大レベルを超えたことを示すと、 $I_{LIM}$ は外部ソフトスタート・コンデンサから電流を吸い込み始め、デューティ・サイクルを短縮して、出力電流レベルを制御します。 同時に、 $I_{LIM}$ コンパレータはMINコンパレータをディスエーブルする信号を生成し、電流制限回路と競合するのを防止します。 内部帰還ノードが約0.8V以下に低下し、出力過負荷が重いことを示すと、電流制限回路は内部発振器を強制的に最大1/100スローダウンさせます。 必要であれば、電流制限ループのターンオン時間は、ソフトスタート・コンデンサの容量を調整して制御できるため、LTC1649は電流制限を行わなくても短時間の過電流に耐えることができます。

Q1の $R_{DS(ON)}$ を利用して出力電流を測定することにより、この電流制限回路は、Q1の $R_{DS(ON)}$ を利用しない場合に必要なセンス抵抗を不要にし、外部の高電流経路に必要な部品数を削減することができます。 パワーMOSFETの $R_{DS(ON)}$ は厳密に制御されておらず、しかも温度によって変動するため、LTC1649の電流制限は正確ではありません。 すなわち、電流制限回路はフォールト状態において電源回路の損傷を防止するためのものです。 電流制限回路が機能し始める実際の電流レベルは、使用的するパワーMOSFETによって、個体ごとに異なる可能性があります。 電流制限動作の詳細については、「ソフトスタートと電流制限」を参照してください。

## アプリケーション情報

### MOSFETゲート・ドライブ

LTC1649は、5Vロジック・レベルの外部NチャネルMOSFETを使用して最低2.7Vの電源で動作するように設計されています。これには多少困難が伴います。すなわち、2.7Vの低い電源からLTC1649は0V～5Vの信号をボトムMOSFET Q2に供給しなければならず、さらにトップMOSFET Q1は0V～(V<sub>IN</sub>+5V)で振幅するゲート・ドライブ信号を要求するためです。LTC1649は2つの専用回路によりこの状況に対処します。内蔵チャージ・ポンプは、V<sub>IN</sub>の入力電圧を安定化5V電圧に昇圧してCP<sub>OUT</sub>に出力します。この5V電源を使用してPV<sub>CC2</sub>ピンに電力を供給し、Q2に5Vのゲート・ドライブを供給します。この5V電源はV<sub>CC</sub>ピンへの電力供給にも使用され、内部ドライブ回路が昇圧ドライバ電源にインターフェースできるようになります。

トップNチャネルMOSFET Q1のゲート・ドライブはPV<sub>CC1</sub>から供給されます。Q1がオンのとき、この電源はV<sub>IN</sub>+5Vに達しなければなりません。都合が良いことに、Q1がオンのときは常にQ1のソースでスイッチング・ノードがV<sub>IN</sub>まで上昇します。LTC1649はこれをを利用して、図2に示すように簡単な外部チャージ・ポンプを使ってPV<sub>CC1</sub>に必要な電圧を生成します。スイッチング・ノードが“L”のとき、この回路はフライング・コンデンサC2をCP<sub>OUT</sub>で5Vレベルに充電します。トップMOSFETがターンオンすると、スイッチング・ノードがV<sub>IN</sub>まで上昇を開始し、PV<sub>CC1</sub>はC2によってV<sub>IN</sub>+5Vに引き上げられます。最大デューティ・サイクル（標準）は93%で、これは各サイクルにおいて最低7%はQ1のソースでスイッチング・ノードがグランドに戻るということを意味しており、チャージ・ポンプはQ1に常に十分なゲート・ドライブを確実に供給します。

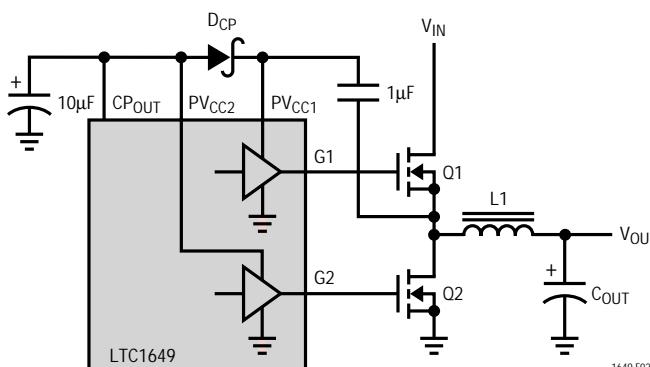


図2. PV<sub>CC1</sub>チャージ・ポンプ

### 同期動作

LTC1649は、従来方式の降圧回路のダイオードに代わってMOSFET Q2による同期スイッチング・アーキテクチャを使用しています（図3）。これは通常、従来のダイオードのV<sub>F</sub>より大幅に低いQ2の電圧降下V<sub>ON</sub> (= I<sub>D</sub> × R<sub>DS(ON)</sub>(Q2)) またこれによって生じる電力消費を低減することにより効率を改善します。LTC1649は、第2のMOSFETに必要な追加ゲート・ドライブのオフセットを増やすことで広範囲の負荷電流に対して90%台半ばの効率を達成することができます。

同期式のアーキテクチャのもう1つの特徴は、ダイオードとは異なりQ2は両方向に電流を流せることです。これにより標準的なLTC1649回路の出力は、レギュレーション動作中に電流のシンクおよびソースが可能です。LTC1649は出力で電流のシンクが可能なため、レギュレータから負荷に電流供給するだけでなく、レギュレータに電流を供給する可能性のある誘導性負荷や他の一般的ではない負荷にも使用できます。

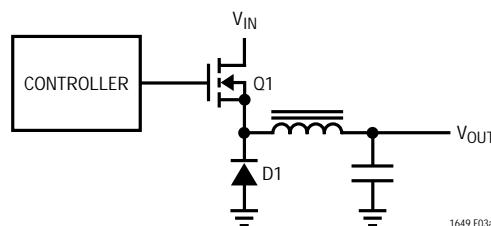


図3a. 従来方式の降圧アーキテクチャ

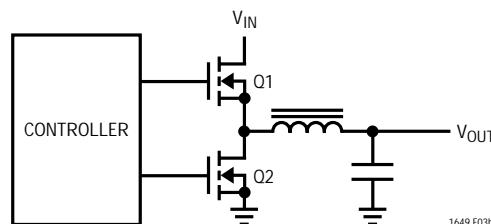


図3b. 同期式降圧アーキテクチャ 外付け部品の選択

## アプリケーション情報

### 外部部品の選択

#### パワーMOSFET

LTC1649を使った回路には、ほとんどの場合2つのNチャネル・パワーMOSFETが必要です。これらは、オン抵抗を検討して選択しなければなりません。また高効率設計では、放熱もしばしば問題になります。LT1649は、5Vロジック・レベルのMOSFETを使用するように設計されています。 $R_{DS(ON)}$ が10Vでしか規定されない「標準」スレッショルドMOSFETでは、満足な性能は得られません。

入力および出力電圧、許容消費電力、および最大所要出力電流に基づいて、MOSFETの $R_{DS(ON)}$ を選択しなければなりません。連続モードで動作する標準的なLTC1649降圧コンバータ回路では、平均インダクタ電流が出力負荷電流と等しくなります。この電流は常にQ1またはQ2を流れ、消費電力は次のようにデューティ・サイクルに応じて分割されます。

$$DC(Q1) = \frac{V_{OUT}}{V_{IN}}$$

$$DC(Q2) = 1 - \frac{V_{OUT}}{V_{IN}} \\ = \frac{(V_{IN} - V_{OUT})}{V_{IN}}$$

所定の導通損失に対して要求される $R_{ON}$ は、関係式 $P = I^2R$ を整理して、次のとおり計算することができます：

$$R_{DS(ON)}(Q1) = \frac{P_{MAX}(Q1)}{DC(Q1)(I_{MAX}^2)} \\ = \frac{V_{IN}(P_{MAX})(Q1)}{V_{OUT}(I_{MAX}^2)}$$

$$R_{DS(ON)}(Q2) = \frac{P_{MAX}(Q2)}{DC(Q2)(I_{MAX}^2)} \\ = \frac{V_{IN}(P_{MAX})(Q2)}{(V_{IN} - V_{OUT})(I_{MAX}^2)}$$

$P_{MAX}$ は基本的に要求される効率に基づいて計算します。3.3V入力、2.5V/10A出力として設計された標準的な高効率回路では、各MOSFETの最大負荷時に要求される効率損失は3%以下です。この電流レベルで約90%の効

率を仮定すると、FET 1個あたり $(2.5V \times 10A / 0.9) \times 0.03 = 833mW$ の $P_{MAX}$ 値が得られ、所要 $R_{DS(ON)}$ は次のようになります：

$$R_{DS(ON)}(Q1) = \frac{(3.3V)(833mW)}{(2.5V)(10A^2)} = 0.011\Omega$$

$$R_{DS(ON)}(Q2) = \frac{(3.3V)(833mW)}{(3.3V - 2.5V)(10A^2)} = 0.034\Omega$$

また、所要 $R_{DS(ON)}$ 値では大型MOSFETを示唆していますが、消費電力値は1デバイスあたり1W以下であるため、高効率アプリケーションでは、大型TO-220パッケージやヒートシンクは必ずしも必要ありません。Siliconix Si4410DYや International Rectifier IRF7801などは、ゲート・ドライブが5Vのときに $R_{ON}$ 値が0.03以下である小型表面実装デバイスです。どちらもLTC1649回路では十分に機能します。 $P_{MAX}$ 値が高いと、一般にMOSFETコストと回路効率は下がり、MOSFETのヒートシンク要求条件が高くなります。

4

#### インダクタ

インダクタはLTC1649の設計で最も大きな部品である場合が多いので、注意して選択することが必要です。インダクタの値とタイプは、出力スルーレート要求条件と予測されるピーク電流に基づいて選択しなければなりません。インダクタ値は基本的に必要な電流スルーレートによって制御されます。インダクタ電流の最大上昇率は、インダクタ値、入出力電圧差、およびLTC1649の最大デューティ・サイクルによって設定されます。標準的な3.3Vから2.5へのアプリケーションでは、最大立上り時間は次のようになります：

$$93\% \frac{(V_{IN} - V_{OUT})}{L} \frac{\text{AMPS}}{\text{SECOND}} = \frac{0.744A}{\mu s} \frac{I}{L}$$

ここで、Lはインダクタ値( $\mu H$ )です。このアプリケーションでは、 $2\mu H$ のインダクタでは、立上り時間が $0.37A/\mu s$ であり、5Aの負荷電流ステップへの応答時には $14\mu s$ の遅延が生じます。この $14\mu s$ の間、インダクタ電流と出力電流の差は、出力コンデンサで補充しなければならず、一時的に出力に降下が生じます。この影響を最小限に抑えるため、3.3Vを2.5Vに変換するLTC1649の回路では、多くの場合インダクタ値は通常、 $1\mu H \sim 5\mu H$ の範囲でなければなりません。入力電圧と出力電圧の異なる

## アプリケーション情報

組合せと予想される負荷によっては、別の値が必要になる場合もあります。

必要な値が分かったら、ピーク電流と効率条件に基づいてインダクタ・コア・タイプを選択することができます。インダクタのピーク電流は、ピーク・ツー・ピーク・インダクタ・リップル電流の半分に最大出力負荷電流を加えた値と等しくなります。リップル電流は、インダクタ値、入力および出力電圧、そして動作周波数によって設定されます。効率が高くほぼ1になる場合、リップル電流の概算値は次のとおりです：

$$\Delta I = \frac{(V_{IN} - V_{OUT})}{(f_{OSC})(L)} DC$$

$$DC = \frac{V_{OUT}}{V_{IN}}$$

$$f_{OSC} = LTC1649 \text{発振器周波数} = 200\text{kHz}$$

$$L = \text{インダクタ値}$$

このデータシートで取り上げた標準的な3.3Vから2.5Vへのアプリケーションについてこの式を解くと、次の値が得られます：

$$\frac{(0.8)(0.76)}{(200\text{kHz})(2\mu\text{H})} = 1.5A_{p-p}$$

10A負荷でのピーク・インダクタ電流：

$$10A + \frac{1.5A}{2} = 10.8A$$

インダクタ・コアは、飽和せずに十分にこのピーク電流に耐え、また巻線の銅抵抗は抵抗性電力損失を最小限に抑えるために、できるだけ低くなければなりません。制限のない回路での電流制限状態またはフォールト状態では、電流が回路の最大レベルを超える可能性があることに注意してください。インダクタには、この追加電流に耐えるだけのサイズが必要です。

### 入力および出力コンデンサ

標準的なLTC1649の設計では、入力コンデンサと出力コンデンサの両方に厳しい条件が課されます。通常の定常負荷動作では、LTC1649のようなバック・コンバータが、スイッチング周波数において入力電源から方形波の電流を引き出し、ピーク値は出力電流と等しく、最小値はほぼゼロ付近になります。このような負荷を直接まかなければだけの電流スルーレートを供給できる元電源はほとんどないため、この電流の大部分は入力バイパス・コ

ンデンサから供給しなければなりません。その結果、入力コンデンサのRMS電流によりコンデンサが加熱し、極端な場合は早期コンデンサ故障を引き起こすことがあります。RMS電流はPWMデューティ・サイクルが50%のときに最大になり $I_{OUT}/2$ に等しくなります。十分なリップル電流定格をもつ低ESRの入力コンデンサを使用して、高信頼動作を実現しなければなりません。コンデンサ製造業者のリップル電流定格は、多くの場合、わずか2000時間(3ヶ月)の動作時間によって規定されています。回路の有効寿命を延長するために、入力コンデンサのリップル電流を製造業者の仕様に対してディレーティングすることが必要です。

降圧コンバータの出力コンデンサは、定常状態では入力コンデンサよりもはるかにリップル電流が少なくなります。ピーク・ツー・ピーク電流は、インダクタのピーク・ツー・ピーク電流と等しく、通常は全負荷電流の数分の1です。出力コンデンサの役割は、電力消費ではなく低ESRに重点が置かれています。出力負荷過渡状態の間、出力コンデンサは、LTC1649がインダクタ電流を新しい値に合わせて調整できるようになるまで、負荷が要求する追加の負荷電流をすべて供給しなければなりません。出力コンデンサのESRによって、出力電圧にESR値×負荷電流変動に等しいステップが発生します。0.05のESRをもつ出力コンデンサでの5A負荷ステップが、250mVの出力電圧シフトになります。これは2.5V電源では10%の出力電圧シフトに相当します！出力コンデンサのESRと出力負荷過渡応答には密接な関係があるため、通常、出力コンデンサは、容量値ではなくESRを重視して選択されます。ESRが適切なコンデンサは、通常、定常状態の出力リップルを制御するのに必要な値以上の容量値をもっています。

LTC1649アプリケーションでは、規定リップル電流定格とESRをもつスイッチング電源用の電解コンデンサを効果的に使用することができます。三洋電機のOS-CON電解コンデンサは優れた性能を発揮し、電解コンデンサとして非常に高い性能/サイズ比を誇ります。表面実装アプリケーションでは、電解コンデンサまたは乾式タンタル・コンデンサを使用できます。タンタル・コンデンサは、スイッチング電源用のサージ試験が実施されなければなりません。低成本の汎用タンタルは非常に寿命が短く、スイッチング電源アプリケーションでは突然故障してしまうことが知られています。AVX TPSシリーズの表面実装部品はポピュラーなタンタル・コンデンサ

## アプリケーション情報

で、LTC1649アプリケーションでは良好に動作します。ESRを低減し、リップル電流許容を向上させる一般的な方法は、複数のコンデンサを並列に接続することです。標準的なLTC1649のアプリケーションでは、10Aの出力負荷ステップで5Aのリップル電流容量の入力コンデンサと2%の出力シフトが要求される場合があり、これには0.005 の出力コンデンサESRが要求されます。三洋電機のOS-CON、製品番号10SA220M( 220μF/10V )コンデンサは、85 での許容リップル電流が2.3Aで、ESRが0.035 です。入力で3個を並列に接続し、出力で7個を並列接続すれば上記の要求条件を満足します。

### 入力電源の検討/チャージポンプ

LTC1649は、 $V_{IN}$ 、 $V_{CC}$ 、 $PV_{CC1}$ 、 $PV_{CC2}$ の4つの電源電圧を必要とします。 $V_{IN}$ は主要高電力入力で、Q1のドレインおよび $V_{IN}$ ピンの内部チャージ・ポンプの入力に電流を供給します。LTC1649が適切に動作するには、電源電圧は2.7V ~ 6Vでなければなりません。内部チャージ・ポンプは $V_{IN}$ での電圧を使用し、 $CP_{OUT}$ に安定化5V出力を生成します。このチャージ・ポンプには、C<sup>+</sup>ピンとC<sup>-</sup>ピンの間に1μFの外付けコンデンサ、 $CP_{OUT}$ からグランドに10μFの外付け貯蔵用コンデンサを接続する必要があります。

$CP_{OUT}$ は通常 $PV_{CC2}$ に直接接続され、G2ドライバ出力がQ2をドライブするのに使用する5V電源を提供します。 $PV_{CC2}$ とグランドの間に10μFのバイパス・コンデンサが必要です。このコンデンサは $CP_{OUT}$ の貯蔵用コンデンサを兼ねることができ、標準的なアプリケーションでは

$CP_{OUT}$ と $PV_{CC2}$ を連結して、 $PV_{CC2}$ ピン近くのこのノードに10μFのコンデンサを1個配置するだけですみます。 $CP_{OUT}$ から $V_{CC}$ に電力を供給することもできますが、ノイズに対しては多少敏感です。 $PV_{CC2}$ はかなりノイズを発生することがありますので、ほとんどのアプリケーションでは $CP_{OUT}/PV_{CC2}$ から $V_{CC}$ にRCフィルタが必要です。フィルタの標準値は22 と10μFで、大部分のアプリケーションでは良好に動作します。

Q1にゲート・ドライブを供給するために、 $PV_{CC1}$ を $CP_{OUT}$ より高いレベルに昇圧することが必要です。LTC1649は当初、 $V_{IN}$ からのチャージ・ポンプを使用し $CP_{OUT}$ を生成していました。標準的なアプリケーションでは、第二のチャージ・ポンプを使用して $PV_{CC1}$ 電源を生成しています。この第二のチャージポンプは $CP_{OUT}$ から $PV_{CC1}$ に接続されたショットキ・ダイオード( $D_{CP}$ )と、 $PV_{CC1}$ からQ1のソースに接続された1μFコンデンサで構成されています。Q2がオンの間、ダイオードはコンデンサを $CP_{OUT}$ まで充電します。Q1がオンになると、Q1のソースは $V_{IN}$ に上昇し、このコンデンサは $PV_{CC1}$ をQ1が完全にターンオンする( $CP_{OUT} + V_{IN}$ )まで引き上げます。Q1がオフに復帰すると、 $PV_{CC1}$ は $CP_{OUT}$ に低下します。幸いこの時点でQ1をターンオンすることは関係ないので、電圧が低くても問題はありません。Q1が再びオンになると、 $PV_{CC1}$ は( $CP_{OUT} + V_{IN}$ )まで回復し、Q1をオン状態に維持します。図4にLTC1649の完全な電源回路を示します。

$CP_{OUT}$ ピンは5Vで標準的に50mAを供給可能で、 $V_{CC}$ ピンと $PV_{CC}$ ピンに十分な電力を供給することができます。

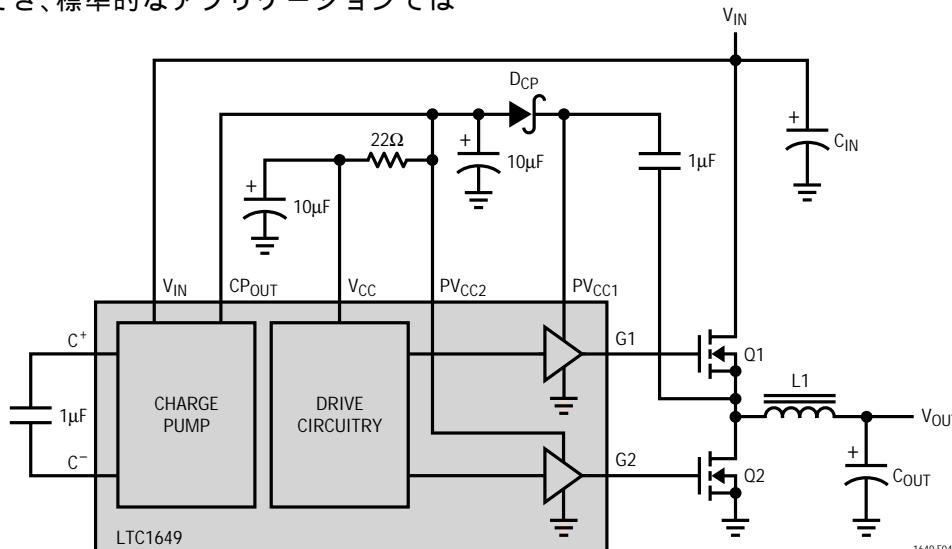


図4. LTC1649電源

## アプリケーション情報

この電源は外部回路に電力を供給するのにも使用できますが、 $C_{P_{OUT}}$ からさらに電流が流れると外部MOSFETをドライブするための電流が減少します。小型の外部MOSFETを使用する回路は、性能を損なうことなく $C_{P_{OUT}}$ から20mAまたは30mAもの電流を流すことができます。大型または複数の外部MOSFETを使用する高電流回路では、 $C_{P_{OUT}}$ から利用可能なすべての電流を必要とすることがあるので、外部負荷を小さくしなければなりません。 $PV_{CC1}$ のチャージ・ポンプの能力が制限されるので、 $PV_{CC1}$ 以外には接続しないでください。特に、 $PV_{CC1}$ からグランドへバイパス・コンデンサを接続してはなりません。バイパス・コンデンサはチャージ・ポンプから電荷を奪い、実際に性能を低下させます。

### 補償と過渡応答

LTC1649の電圧帰還ループはCOMPピンで補償されます。このピンは内部 $g_m$ 誤差アンプの出力ノードです。ループは一般に、COMPからGNDへのRCネットワークとCOMPからGNDへの別的小容量のCによって補償できます(図5)。ループの安定度は、インダクタおよび出力コンデンサの値、またその他の要因によって影響を受けます。最適なループ応答は、ネットワーク・アナライザを使ってループのポールとゼロを見つければ得られます。出力負荷ステップ状態で過渡回復が適切になるまで、実験によりRC値を変えてみるほうが有効で、はるかに簡単です。

出力過渡応答は、インダクタと出力コンデンサの時定

数、出力コンデンサのESR、およびループ補償部品の3つの主要な要因によって設定されます。最初の2つ要因は通常、3番目のものより全体の過渡回復時間により大きな影響を与えます。ループ補償が効果的でなければ、ループ補償部品をいじるよりも、インダクタと出力コンデンサを最適化するほうが改善につながります。一般に、小さい値のインダクタでも過渡応答が改善されますが、リップルとインダクタ・コアの飽和定格が犠牲になります。また、出力コンデンサのESRを小さくしても、出力過渡応答の最適化に役立ちます。詳細については「[入力コンデンサと出力コンデンサ](#)」を参照してください。

### ソフトスタートと電流制限

LTC1649は、SSピンにソフト・スタート回路を内蔵しています。この回路は、初期起動と電流制限動作時に使用されます。SSピンには、GNDとの間に所要ソフトスタート時間に相当する容量の外付けコンデンサが必要です。外付けコンデンサを充電するための内部12 $\mu$ A電流源が内蔵されています。ソフト・スタートは、COMPピンが振幅可能な最大電圧をクランプすることで機能し、それによってデューティ・サイクルを制御します(図6)。LTC1649は、SSピンが $V_{CC}$ から約2V低い電圧まで上昇すると、低いデューティ・サイクルで動作し始めます。SSが上昇し続けると、デューティ・サイクルも誤差アンプが作動して出力を安定化し始めるまで増加します。SSが $V_{CC}$ より1V低い電圧に達すると、LTC1649は完全な動作状態になります。内部スイッチはシャットダウン中、SSピンをGNDに短絡します。

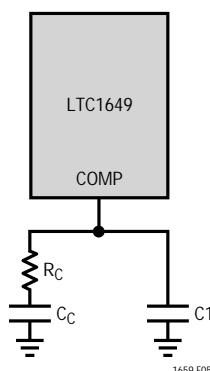


図5.補償ピンの接続

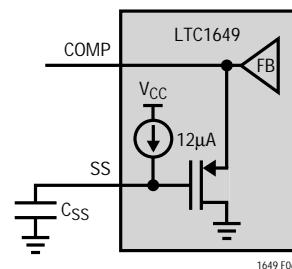


図6.ソフト・スタートによるCOMPピンのクランプ

## アプリケーション情報

LTC1649はQ1がオンの間IFBの電圧を監視して出力電流を検出します。 $I_{LIM}$ アンプは、この電圧を $I_{MAX}$ の電圧と比較します(図7)。Q1はオン状態で既知の抵抗値をもっています。逆に計算することで、Q1の最大出力電流によって $I_{FB}$ に発生する電圧を求めることができます。 $I_{FB}$ が $I_{MAX}$ 以下に低下すると、 $I_{LIM}$ はソフトスタート・ピンから電流をシンクし始めるため、SSの電圧が低下します。SSの電圧が低下すると、出力のデューティ・サイクルが制限され、出力電流が制限されます。最終的にシステムが平衡し、SSピンのプルアップ電流が $I_{LIM}$ アンプのプルダウン電流と等しくなります。LTC1649は過電流状態がなくなるまでこの状態になったままです。このときに $I_{FB}$ が上昇し、 $I_{LIM}$ は電流のシンクを停止し、内部プルアップがソフトスタート・コンデンサを再充電して、通常動作に復帰します。Q2のドレインの過渡電圧が内部構造に損傷を与えるのを防止するために、 $I_{FB}$ ピンには1k の直列外付け抵抗が必要です。

$I_{LIM}$ アンプは、 $I_{FB}$ と $I_{MAX}$ の差に比例する電流をSSから引き込みます。穏やかな過負荷状態では、SSピンの電圧が徐々に低下し、電流制限が起動するまでの遅延時間を作ります。非常に短い穏やかな過負荷状態では、電流制限回路がまったく作動しないことがあります。長い過負荷状態によって、SSピンは安定レベルに達することができ、過負荷が取り除かれるまで、出力は低い電圧になったままです。重い過負荷では、 $I_{LIM}$ でより大きな

オーバードライブを生成するため、より速くSSをプルダウンし出力部品の損傷を防止します。

Q1がオフのときには、この状態で低い $I_{FB}$ 電圧によって電流制限が起動するのを防止するため $I_{LIM}$ アンプ出力はディスエーブルされます。 $I_{LIM}$ アンプ出力は、Q1がターンオンした170ns(固定)後に再イネーブルされます。これによって、 $I_{FB}$ ノードは“H”にスルーバックし $I_{LIM}$ アンプを正しい値にセトリングします。LTC1649が深い電流制限に入ると、出力電流を制御するために、Q1のオン時間を170ns以下にカットする必要のあるポイントに達します。これは $I_{LIM}$ アンプを適切に動作させるのに必要な最小セトリング時間と矛盾します。この時点で、2次電流制限回路が内部発振器周波数を低下させ始め、オン時間は170nsで一定のままで、Q1のオフ時間を延長します。これによって、さらにデューティ・サイクルが低下し、LTC1649は出力電流に対する制御を維持することができます。

4

極端な出力過負荷または短絡状態で、 $I_{LIM}$ アンプはSSピンを1スイッチング・サイクルで、 $V_{CC}$ より2V低い電圧に引き込み、デューティ・サイクルをゼロにします。この時点で、すべてのスイッチングが停止し、出力電流はQ2を通して減衰し、LTC1649はソフトスタート・サイクルを一部実行して再スタートします。短絡が継続する場合は、このサイクルが繰り返されます。この状態ではピーク電流がかなり高くなる可能性がありますが、平均電流が制御され、適切に設計された回路は、出力FETで大きな熱上昇を招くことなく、無限に短絡に耐えることができます。さらに、ソフトスタート・サイクルの繰り返し周波数は低いkHzレンジにまで低下し、インダクタが振動して、何か問題が起きたことを知らせる可聴警報を発することができます。

### シャットダウン

LTC1649にはSHDNピンのロジック・レベルで制御される低消費電力シャットダウン・モードがあります。SHDNを“H”レベルにすると、デバイスは通常どおり動作します。SHDNを“L”レベルにするとすべての内部スイッチングが停止し、COMPとSSを内部でグランド電位にして、Q1とQ2をターンオフします。シャットダウン時、LTC1649自身の消費電流は標準25μA以下に減少しますが、外部MOSFETのオフ状態リーキ電流によって、特に高温時に $V_{IN}$ のトータル電流が多少高くなる可能性

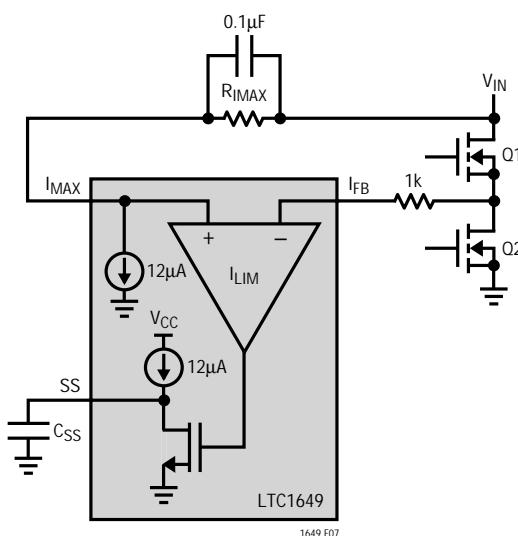


図7. 電流制限動作

## アプリケーション情報

があります。SHDNが再び“H”になると、LTC1649はソフトスタート・サイクルを再実行して、通常動作を再開します。CP<sub>OUT</sub>ピンはシャットダウン時でも安定化5V電圧を維持しており、必要に応じてこれを外部回路の動作維持電源として使用することができます。CP<sub>OUT</sub>ピンから電流が流れると、シャットダウン時には消費電流が増加し、LTC1649アクティブ時に負荷が接続されている場合は外部MOSFETのドライブに利用できる電流が減少することに注意してください。

### 外部クロック同期

LTC1649のSHDNピンは、同期クロックまたはより高速なスイッチング速度を必要とするアプリケーションのために、外部クロック入力としても使用できます。SHDNピンは“L”になるとすぐに内部のこぎり波を停止し、発振器をリセットします。ただし、50μsだけ待ってから残りの内部回路をシャットダウンします。クロック信号をSHDNピンに直接加えると、外部クロックの周波数が内部発振器の周波数より高ければ、LTC1649の内部発振器は強制的にその周波数にロックされます。LTC1649は250kHz～約350kHzの周波数に同期させることができます。

350kHz以上の周波数では、電流制限動作が不安定になる場合があり推奨できません。

### 出力電圧の設定

LTC1649帰還ループはFBピンの出力電圧をセンスします。ループはFBを1.265Vに安定化します。出力電圧を設定するには、抵抗分割器を介してFBを出力ノードに接続し、出力が所要電圧のときにFBの電圧が1.265Vになるようにしてください(図8を参照)。出力リードの抵抗による誤差を小さくするには、できる限り負荷の近くでR1の上端を出力電圧に接続します。R2の下端は、LTC1649のGNDピンで、高電力グランド・ノードに接続します。

R1とR2は次式のとおり選択してください。

$$V_{OUT} = \frac{R_1 + R_2}{R_2} V_{REF} = \frac{R_1 + R_2}{R_2} (1.265V)$$

この式を単純にする簡単な方法は、R2 = 12.65k を選択することです。すると、この式は次のように単純化されます。

$$V_{OUT} = \frac{R_1}{10k\Omega} + 1.265V$$

標準2.5V出力のアプリケーションでは、R1 = 12.35k 、R2 = 12.65k が使用できます。最も近い標準1%値はR1 = 12.4k 、R2 = 12.7k で、この値では2.5Vにかなり近い2.5001Vの出力電圧が得られます。

1%抵抗を使用するとLTC1649の標準的なアプリケーションの出力電圧に1%の誤差を生じることがあります。この誤差は全出力誤差の大部分を占めます。出力電圧を3%以内で制御する必要があるアプリケーションには、0.1%または0.25%の帰還抵抗が推奨されます。

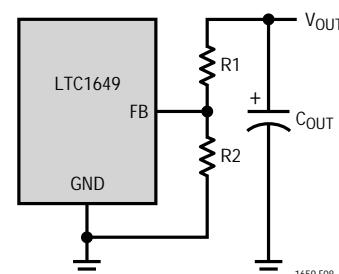


図8. FBピンの抵抗分割器

### レイアウトの検討事項

#### 接地

規定される出力安定化を得るために、LTC1649には適切な接地が重要です。バイパス・コンデンサとPV<sub>CC1</sub>、PV<sub>CC2</sub>、およびGNDピンの間に、きわめて高い(数アンペアもの)ピーク電流が流れる可能性があります。これらの電流により、名目上は両方とも「グランド」とされる2点間に大きな電位差が生じる可能性があります。基本的なルールとして、電源のグランドと信号のグランドはレイアウト上で完全に分離されなければならず、またLTC1649のGNDピンの一点だけで接続しなければなりません。これにより、LTC1649での内部グランド干渉を抑えると同時に、過剰な電流によってGNDに接続されている回路の動作が妨害されないようにします。高電力GNDノードは可能な限りコンパクトかつ低インピーダンスとし、入力コンデンサと出力コンデンサの負端子、

## アプリケーション情報

Q2のソース、LTC1649のGNDピン、出力リターン、および入力電源のリターンは、すべて一点接続しなければなりません。図9は変更した回路図で、適切なレイアウトでの共通接続を示します。10A以上の電流レベルでは、PCボード自体の電流密度が問題になる可能性があります。高電流を流す配線は、できる限り幅を広くとってください。

### パワー部品の接続/放熱

電流レベルが1Aを大きく超える場合、LTC1649をサポートするパワー部品の形状が物理的に(少なくともLTC1649を基準にして)大きくなり始め、実装時に特別な注意が必要になります。入力コンデンサと出力コンデンサは、高いピーク電流を流す必要があり、またESRが低くなければなりません。そのため、可能な限りリードを短く、またPCの配線の幅を広くかつ短くする必要があります。一般に、単一部品としてはパワー・インダクタがボード上で最も大きな部品です。特に表面実装タイプの場合は、リードの半田に加えて機械的なホールドダウンが必要なこともあります。

使用するパワーMOSFETには、適正な動作と信頼性を確保するために配慮が必要です。電流レベルと要求される効率に応じて、TO-220のような大型のものからSO-8のような小型のものまで、さまざまなMOSFETを選択できます。特にTO-220タイプのMOSFETの場合には、高効率回路では、パワー・デバイスの放熱を行わなくとも良いことがあります。一例として、2.5V/10Aの安定出力で動作している効率90%のコンバータは、(25W/90%) × 10% = 2.8Wしか消費しません。一般にパワーMOSFETがコンバータでの電力損失の大部分を占めます。たとえ、パワーMOSFETがコンバータで使用される電力の100%を消費すると仮定しても、2.8Wが2つまたは3つのデバイスに分散されるだけです。設計上90%の効率を提供するのに適した $R_{ON}$ をもつ標準的なSO-8 MOSFETを、PCボード上で適切なサイズの銅配線に半田付けすると、通常2Wを消費できます。それよりわずかに効率が低いか、より出力電流が高い設計の場合は、TO-220 MOSFETを多少の空気対流がある場所で直立させて使用することがよくあります。このような構成では、ヒートシンクなしで最大3Wを消費できます。高い周囲温度で動作しなければならない場合や定期的に過負荷状態になる設計では、通常、ヒートシンクを取り付ければ最適な動作が得られます。

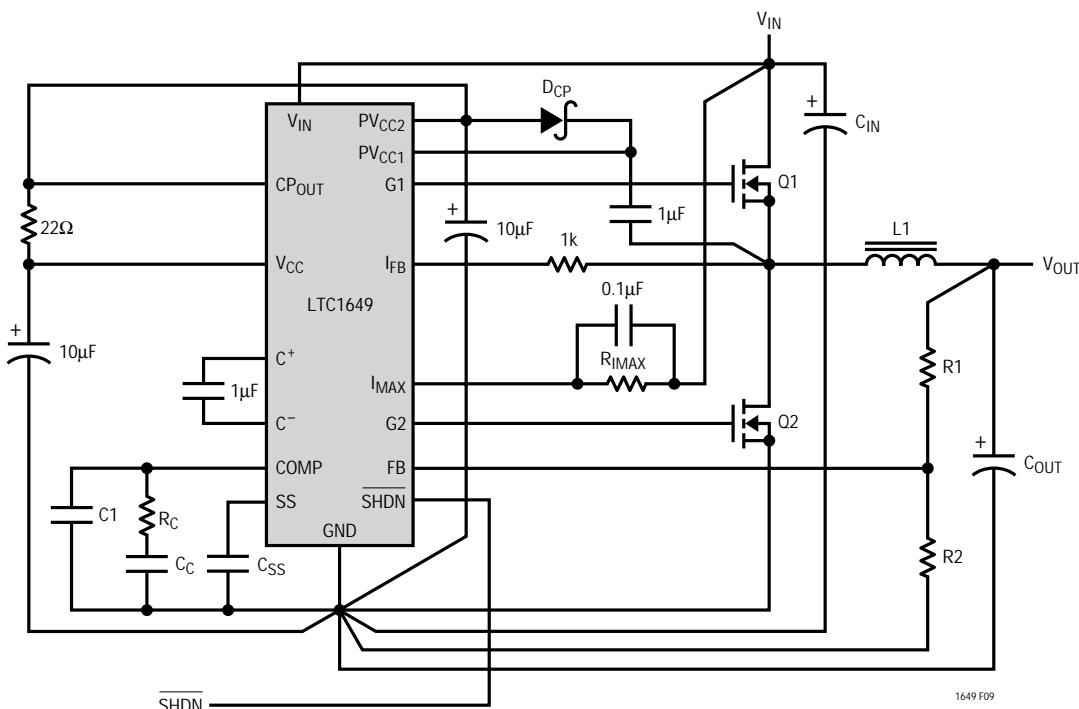
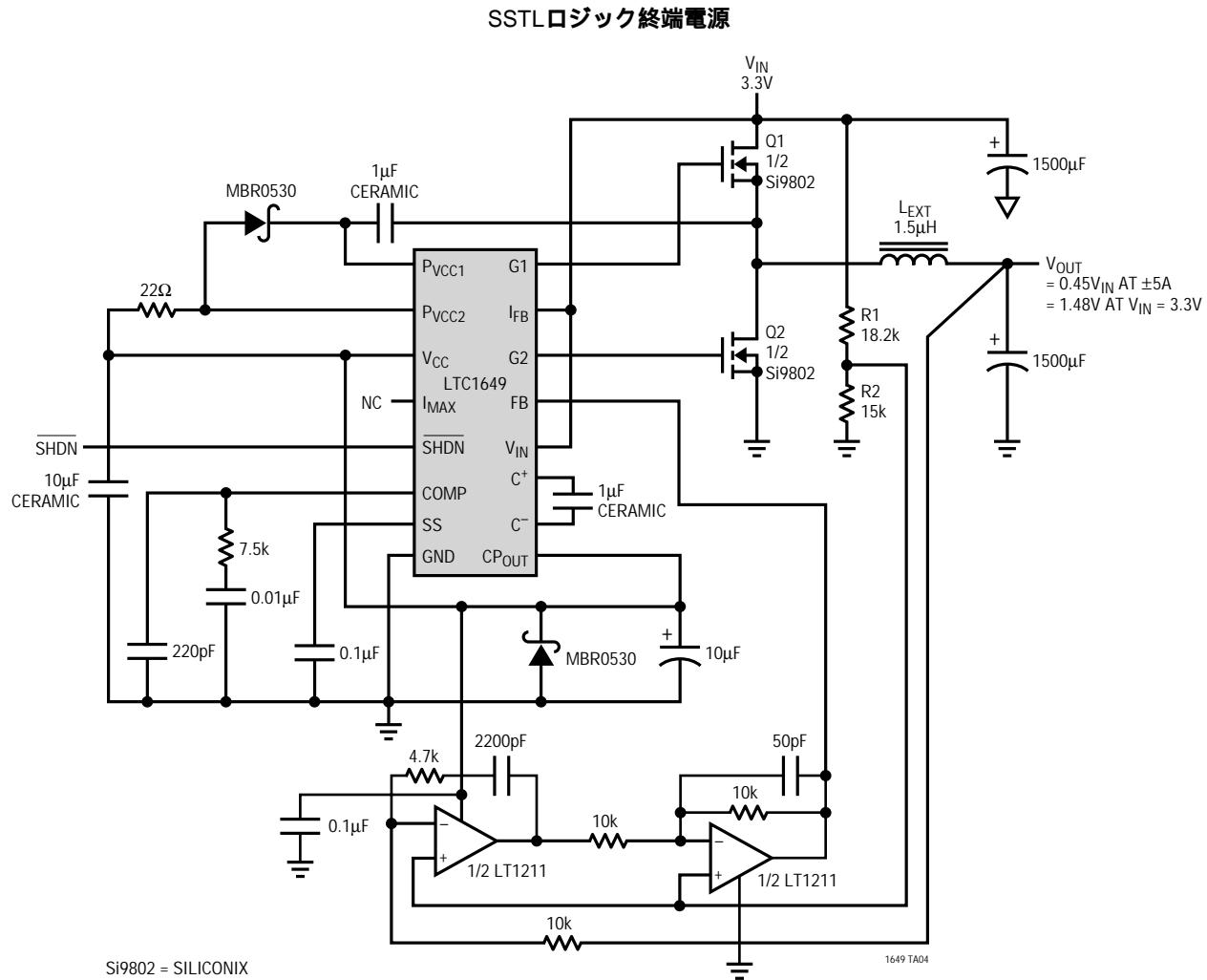


図9. レイアウトの検討事項を示す標準的な回路図

## 標準的応用例



## 関連製品

製品番号	説明	注釈
LTC1430	高電力降圧スイッチング・レギュレータ・コントローラ	5V入力から1.x ~ 3.x @10A出力
LTC1430A	高電力降圧スイッチング・レギュレータ・コントローラ	5V入力から1.xV@10A出力、90%以上の最大デューティ・サイクルにより3.3Vから2.xVへの変換が可能
LTC1435A	高効率、低ノイズ、同期降圧コンバータ	16ピン細型SOおよびSSOPパッケージ
LTC1553	デジタル出力電圧制御機能付き高電力スイッチング・レギュレータ	Pentium® II用1.8V ~ 3.5V電源
LTC1517-5	マイクロパワー、安定化5Vチャージ・ポンプ5ピンSOT-23パッケージ	3.3Vから5Vへの低消費電力昇圧コンバータ

PentiumはIntel Corporationの登録商標です。