

特長

- 1~12フェーズで動作するデュアル・コントローラ
- 所要入力容量と電源誘導ノイズを低減
- 電流モード制御による電流分担
- フェーズ・ロック可能な固定周波数: 150kHz ~ 300kHz
- 1.8MHzの有効スイッチング周波数
- 真のリモート・センシング差動アンプ
- OPTI-LOOP™補償によりC_{OUT}を低減
- ±1%の出力電圧精度
- パワー・グッド出力電圧モニタ(LTC1629-PG)
- 広いV_{IN}範囲: 4V ~ 36V動作
- 低損失動作: 99%デューティ・サイクル
- 調整可能なソフト・スタート電流ランプ
- 内部電流フォールドバック+シャットダウン・タイマ
- 過電圧ソフトラッチにより誤トリップを排除
- マイクロパワー・シャットダウン
- 28ピンSSOPパッケージで供給

概要

LTC®1629/LTC1629-PGは、フェーズロック可能な固定周波数アーキテクチャを持ち、Nチャンネル外部パワーMOSFETステージをドライブするマルチフェーズ、デュアル同期整流式降圧電流モード・スイッチング・レギュレータ・コントローラです。PolyPhase™コントローラは、位相の異なる2つの出力段を最大300kHzの周波数でドライブし、入力および出力コンデンサの両方でRMSリップル電流を最小限に抑えます。出力クロック信号により、15A ~ 200Aの出力電流を必要とするシステムのために、最高12の均一位相コントローラに拡張することができます。マルチフェーズ・テクニックでは、実質的に基本周波数と使用チャンネル数を乗算し、各チャンネルを最適な効率を得られる周波数で動作しながら過渡応答を改善します。熱設計も簡略化されます。

内部差動アンプは、高電流アプリケーションで要求される安定化電源の正および負出力端子の真のリモート・センシングを提供します。

アプリケーション

- デスクトップ・コンピュータ
- インターネット・サーバー
- 大規模メモリ・アレイ
- DC電力配分システム

LTC、LTIはリニアテクノロジー社の登録商標です。
OPTI-LOOPとPolyPhaseはリニアテクノロジー社の商標です。

RUN/SSピンがソフトスタートとオプションの時限短絡シャットダウンを提供します。過電流ラッチオフがディスプレイされているときには、電流フォールドバックが短絡時のMOSFETの電力消費を制限します。OPTI-LOOP補償により、広範な出力容量とESR値に対して過渡応答の最適化を図ることができます。LTC1629-PGには、LTC1629のAMPMDコントロール・ピンの代わりにパワー・グッド出力ピンがあります。

代表的応用例

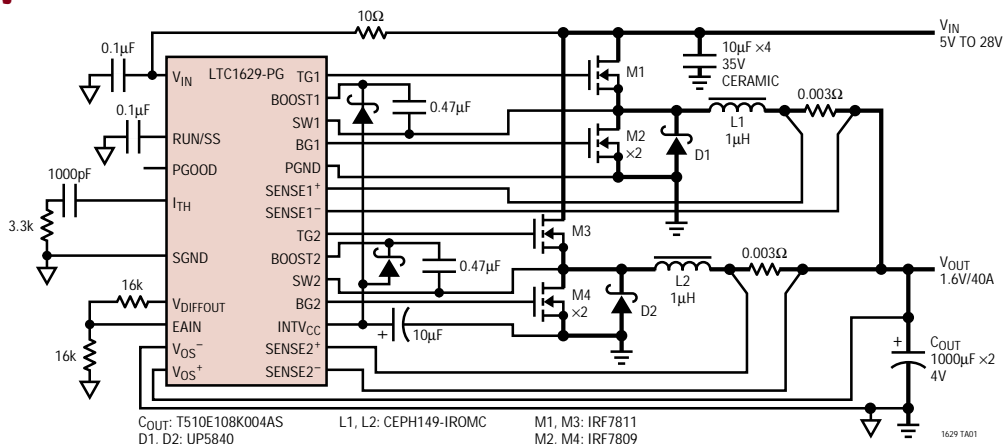


図1. 高電流デュアル位相降圧コンバータ

LTC1629/LTC1629-PG

絶対最大定格

(Note 1)

入力電源電圧 (V_{IN})	36V ~ - 0.3V
トップサイド・ドライブ電圧 (BOOST1,2)	42V ~ - 0.3V
スイッチ電圧 (SW1、2)	36V ~ - 5V
SENSE1 ⁺ 、SENSE2 ⁺ 、SENSE1 ⁻ 、SENSE2 ⁻ 電圧	(1.1)INTV _{CC} ~ - 0.3V
EAIN、V _{OS} ⁺ 、V _{OS} ⁻ 、EXTV _{CC} 、INTV _{CC} 、RUN/SS、AMPMD、PGOOD電圧	7V ~ - 0.3V
ブースト・ドライバ電圧 (BOOST - SW)	7V ~ - 0.3V
PLLFLTR、PLLIN、CLKOUT、PHASMD、V _{DIFFOUT} 電圧	INTV _{CC} ~ - 0.3V
I _{TH} 電圧	2.7V ~ - 0.3V
ピーク出力電流 < 1μs (TGL1,2、BG1,2)	5A
INTV _{CC} RMS出力電流	50mA
動作周囲温度範囲	
LTC1629C/LTC1629C-PG	0 ~ 85
LTC1629I/LTC1629I-PG	- 40 ~ 85
接合部温度 (Note 2)	125
保存温度範囲	- 65 ~ 150
リード温度 (半田付け、10秒)	300

パッケージ/発注情報

TOP VIEW		ORDER PART NUMBER
RUN/SS	1	28 CLKOUT
SENSE1 ⁺	2	27 TG1
SENSE1 ⁻	3	26 SW1
EAIN	4	25 BOOST1
PLLFLTR	5	24 V _{IN}
PLLIN	6	23 BG1
PHASMD	7	22 EXTV _{CC}
I _{TH}	8	21 INTV _{CC}
SGND	9	20 PGND
V _{DIFFOUT}	10	19 BG2
V _{OS} ⁻	11	18 BOOST2
V _{OS} ⁺	12	17 SW2
SENSE2 ⁻	13	16 TG2
SENSE2 ⁺	14	15 AMPMD*

G PACKAGE
28-LEAD PLASTIC SSOP
*PGOOD ON LTC1629-PG
T_{JMAX} = 125°C, θ_{JA} = 95°C/W

LTC1629CG
LTC1629IG
LTC1629CG-PG
LTC1629IG-PG

ミリタリ・グレードに関してはお問い合わせください。

電気的特性 ●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25 °Cでの値。注記がない限り、V_{IN} = 15V、V_{RUN/SS} = 5V

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Main Control Loop							
V _{EAIN}	Regulated Feedback Voltage	(Note 3); I _{TH} Voltage = 1.2V	●	0.792	0.800	0.808	V
V _{SENSEMAX}	Maximum Current Sense Threshold	V _{SENSE⁻} = 5V V _{SENSE1,2} = 5V; LTC1629 Only	●	62	75	88	mV
I _{I_{NEAIN}}	Feedback Current	(Note 3)			-5	-50	nA
V _{LOADREG}	Output Voltage Load Regulation	(Note 3) Measured in Servo Loop; I _{TH} Voltage = 0.7V Measured in Servo Loop; I _{TH} Voltage = 2V	●		0.1	0.5	%
V _{REFLNREG}	Reference Voltage Line Regulation	V _{IN} = 3.6V to 30V (Note 3)	●		-0.1	-0.5	%
V _{OVL}	Output Overvoltage Threshold	Measured at V _{EAIN}	●	0.84	0.86	0.88	V
UVLO	Undervoltage Lockout	V _{IN} Ramping Down		3	3.5	4	V
g _m	Transconductance Amplifier g _m	I _{TH} = 1.2V; Sink/Source 5μA; (Note 3)			3		mmho
g _{mOL}	Transconductance Amplifier Gain	I _{TH} = 1.2V; (g _m xZ _L ; No Ext Load); (Note 3)			1.5		V/mV
I _Q	Input DC Supply Current	(Note 4) EXTV _{CC} Tied to V _{OUT} ; V _{OUT} = 5V V _{RUN/SS} = 0V			470		μA
	Normal Mode				20		μA
	Shutdown				40		μA
I _{RUN/SS}	Soft-Start Charge Current	V _{RUN/SS} = 1.9V		-0.5	-1.2		μA
V _{RUN/SS}	RUN/SS Pin ON Threshold	V _{RUN/SS} Rising		1.0	1.5	1.9	V
V _{RUN/SSLO}	RUN/SS Pin Latchoff Arming	V _{RUN/SS} Rising from 3V			4.1	4.5	V
I _{SCL}	RUN/SS Discharge Current	Soft Short Condition V _{EAIN} = 0.5V; V _{RUN/SS} = 4.5V		0.5	2	4	μA
I _{SDLDO}	Shutdown Latch Disable Current	V _{EAIN} = 0.5V			1.6	5	μA

電気的特性 ● は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。注記がない限り、 $V_{IN} = 15V$ 、 $V_{RUN/SS} = 5V$

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
I_{SENSE}	Total Sense Pins Source Current	Each Channel; $V_{SENSE1-, 2-} = V_{SENSE1+, 2+} = 0V$	-85	-60		μA
DF_{MAX}	Maximum Duty Factor	In Dropout	98	99.5		%
$TG1, 2 t_r$	Top Gate Transition Time: Rise Time	$C_{LOAD} = 3300pF$		30	90	ns
$TG1, 2 t_f$	Fall Time	$C_{LOAD} = 3300pF$		40	90	ns
$BG1, 2 t_r$	Bottom Gate Transition Time: Rise Time	$C_{LOAD} = 3300pF$		30	90	ns
$BG1, 2 t_f$	Fall Time	$C_{LOAD} = 3300pF$		20	90	ns
$TG/BG t_{1D}$	Top Gate Off to Bottom Gate On Delay Synchronous Switch-On Delay Time	$C_{LOAD} = 3300pF$ Each Driver		90		ns
$BG/TG t_{2D}$	Bottom Gate Off to Top Gate On Delay Top Switch-On Delay Time	$C_{LOAD} = 3300pF$ Each Driver		90		ns
$t_{ON(MIN)}$	Minimum On-Time	Tested with a Square Wave (Note 6)		180		ns
Internal V_{CC} Regulator						
V_{INTVCC}	Internal V_{CC} Voltage	$6V < V_{IN} < 30V$; $V_{EXTVCC} = 4V$	4.8	5.0	5.2	V
$V_{LDO INT}$	INT V_{CC} Load Regulation	$I_{CC} = 0$ to 20mA; $V_{EXTVCC} = 4V$		0.2	1.0	%
$V_{LDO EXT}$	EXT V_{CC} Voltage Drop	$I_{CC} = 20mA$; $V_{EXTVCC} = 5V$; LTC1629 $I_{CC} = 20mA$; $V_{EXTVCC} = 5V$; LTC1629-PG		120 80	240 160	mV mV
V_{EXTVCC}	EXT V_{CC} Switchover Voltage	$I_{CC} = 20mA$, EXT V_{CC} Ramping Positive	● 4.5	4.7		V
V_{LDOHYS}	EXT V_{CC} Switchover Hysteresis	$I_{CC} = 20mA$, EXT V_{CC} Ramping Negative		0.2		V
Oscillator and Phase-Locked Loop						
f_{NOM}	Nominal Frequency	$V_{PLLFLTR} = 1.2V$	190	220	250	kHz
f_{LOW}	Lowest Frequency	$V_{PLLFLTR} = 0V$	120	140	160	kHz
f_{HIGH}	Highest Frequency	$V_{PLLFLTR} \geq 2.4V$	280	310	360	kHz
R_{PLLIN}	PLLIN Input Resistance			50		k Ω
$I_{PLLFLTR}$	Phase Detector Output Current Sinking Capability Sourcing Capability	$f_{PLLIN} < f_{OSC}$ $f_{PLLIN} > f_{OSC}$		-15 15		μA μA
R_{RELPHS}	Controller 2-Controller 1 Phase	$V_{PHASMD} = 0V$, Open $V_{PHASMD} = 5V$		180 240		Deg Deg
$CLKOUT$	Phase (Relative to Controller 1)	$V_{PHASMD} = 0V$ $V_{PHASMD} = \text{Open}$ $V_{PHASMD} = 5V$		60 90 120		Deg Deg Deg
CLK_{HIGH}	Clock High Output Voltage		4			V
CLK_{LOW}	Clock Low Output Voltage				0.2	V
PGOOD Output (LTC1629-PG Only)						
V_{PGL}	PGOOD Voltage Low	$I_{PGOOD} = 2mA$		0.1	0.3	V
I_{PGOOD}	PGOOD Leakage Current	$V_{PGOOD} = 5V$			± 1	μA
V_{PG}	PGOOD Trip Level, Either Controller	V_{EAIN} with Respect to Set Output Voltage V_{EAIN} Ramping Negative V_{EAIN} Ramping Positive	-6 6	-7.5 7.5	-9.5 9.5	% %
Differential Amplifier/Op Amp Gain Block (Note 5)						
A_{DA}	Gain	Differential Amp Mode	0.995	1	1.005	V/V
$CMRR_{DA}$	Common Mode Rejection Ratio	Differential Amp Mode; $0V < V_{CM} < 5V$	46	55		dB
R_{IN}	Input Resistance	Differential Amp Mode; Measured at $V_{OS} + \text{Input}$		80		k Ω

LTC1629/LTC1629-PG

電気的特性 ● は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。注記がない限り、
 $V_{IN} = 15V$ 、 $V_{RUN/SS1, 2} = 5V$

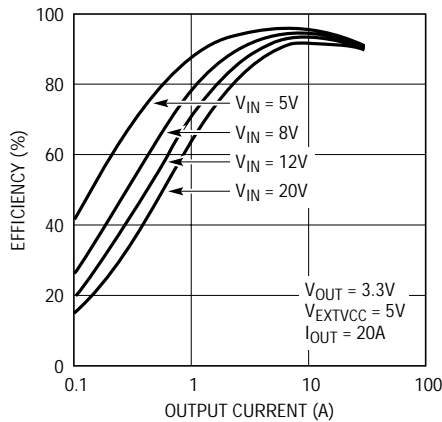
SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	Op Amp Mode; $V_{CM} = 2.5V$; LTC1629 Only $V_{DIFFOUT} = 5V$; $I_{DIFFOUT} = 1mA$			6	mV
I_B	Input Bias Current	Op Amp Mode; LTC1629 Only		30	200	nA
A_{OL}	Open Loop DC Gain	Op Amp Mode; $0.7V \leq V_{DIFFOUT} < 10V$; LTC1629 Only		5000		V/mV
V_{CM}	Common Mode Input Voltage Range	Op Amp Mode; LTC1629 Only	0		3	V
$CMRR_{OA}$	Common Mode Rejection Ratio	Op Amp Mode; $0V < V_{CM} < 3V$; LTC1629 Only	70	90		dB
$PSRR_{OA}$	Power Supply Rejection Ratio	Op Amp Mode; $6V < V_{IN} < 30V$; LTC1629 Only	70	90		dB
I_{CL}	Maximum Output Current	Op Amp Mode; $V_{DIFFOUT} = 0V$; LTC1629 Only	10	35		mA
V_{OMAX}	Maximum Output Voltage	Op Amp Mode; $I_{DIFFOUT} = 1mA$; LTC1629 Only	10	11		V
GBW	Gain-Bandwidth Product	Op Amp Mode; $I_{DIFFOUT} = 1mA$; LTC1629 Only		2		MHz
SR	Slew Rate	Op Amp Mode; $R_L = 2k$; LTC1629 Only		5		V/ μ s

Note 1 : 絶対最大定格はそれを超えるとデバイスの寿命が損なわれる可能性がある値。
 Note 2 : T_J は、次式に基づき周囲温度 T_A と消費電力 P_D から計算される。
 $LTC1629/LTC1629-PG : T_J = T_A + (P_D \cdot 95 / W)$
 Note 3 : LTC1629/LTC1629-PGは、 V_{ITH} を規定電圧にサーボ制御し、その結果の V_{EAIN} を測定する帰還ループでテストされている。

Note 4 : スイッチング周波数で発生するゲート電荷により動作時消費電流は高くなる。アプリケーション情報を参照。
 Note 5 : AMPMDピンが 'H' のときは、ICのピンが直接内部オペアンプ入力に接続される。AMPMDピンが 'L' のとき、内部MOSFETスイッチがオペアンプ周辺の4個の40k抵抗を接続し、標準ユニティゲイン差動アンプを形成する。
 Note 6 : 最小オン時間条件は、 I_{MAX} の40%を超えるオン・インダクタ・ピーク・ツー・ピーク・リップル電流に対応する(アプリケーション情報セクションの最小オン時間の検討を参照)。

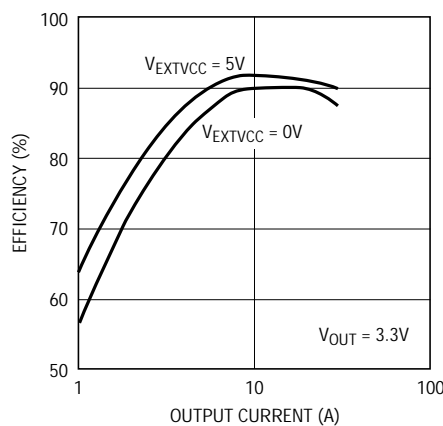
標準的性能特性

効率と出力電流 (図12)



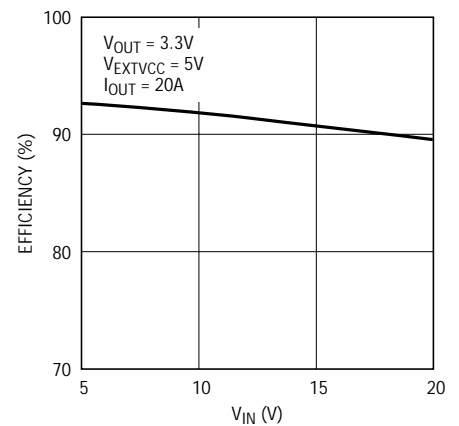
1629 G01

効率と出力電流 (図12)



1629 G02

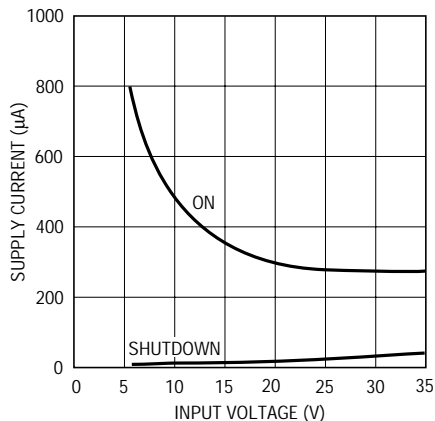
効率と入力電圧 (図12)



1629 G03

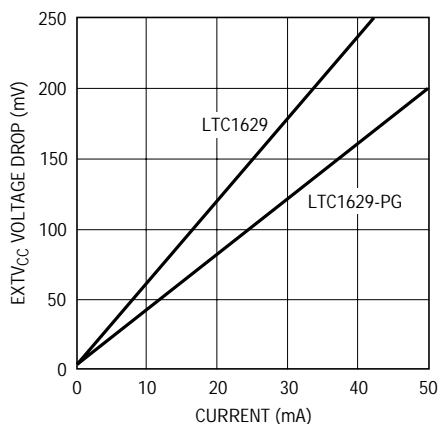
標準的性能特性

電源電流と入力電圧
およびモード



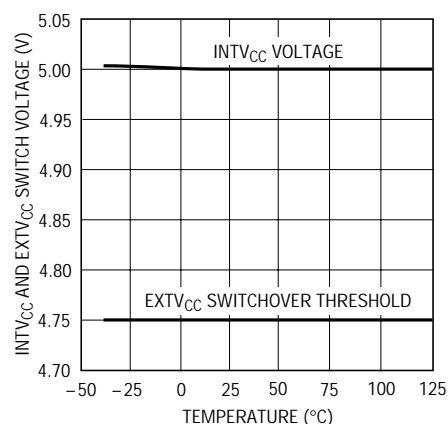
1629 G04

EXTV_{CC}の電圧降下



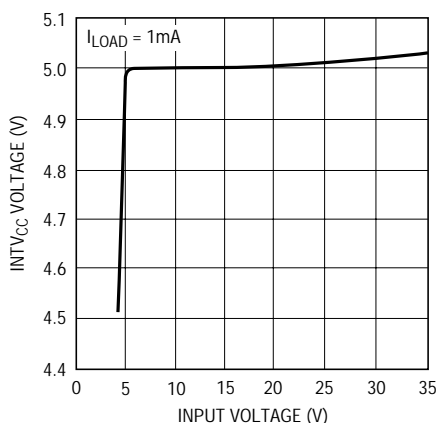
1629 G05

INTV_{CC}およびEXTV_{CC}スイッチ
電圧と温度



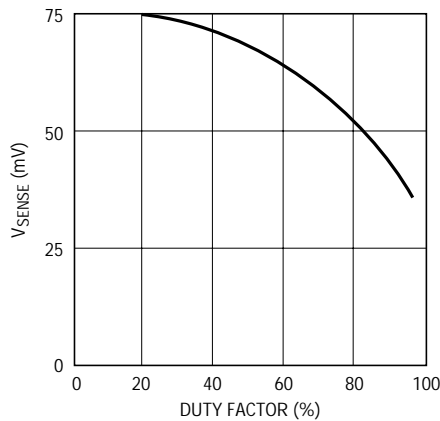
1629 G06

内部5V LDOライン・レギュレーション



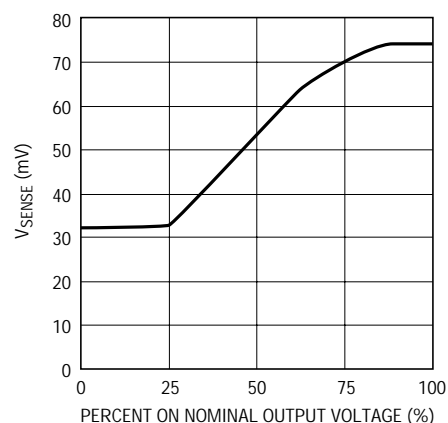
1629 G07

最大電流センス・スレッシュホールドと
デューティ・ファクタ



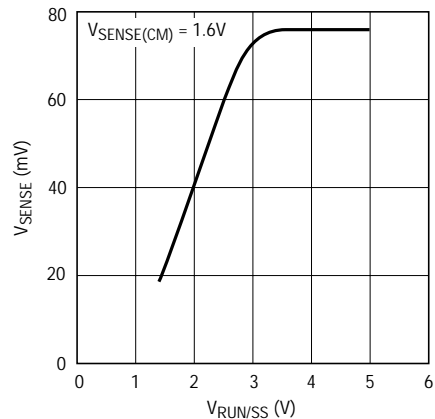
1629 G08

最大電流センス・スレッシュホールド
と公称出力電圧のパーセント
(フォールドバック)



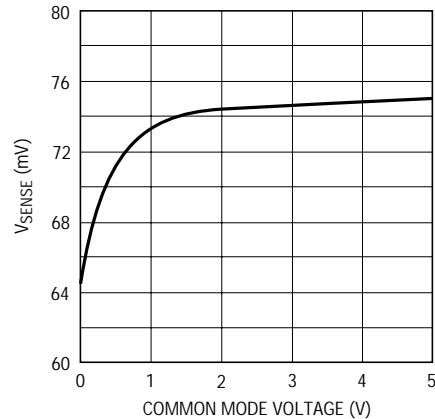
1629 G09

最大電流センス・スレッシュホールドと
V_{RUN/SS}(ソフトスタート)



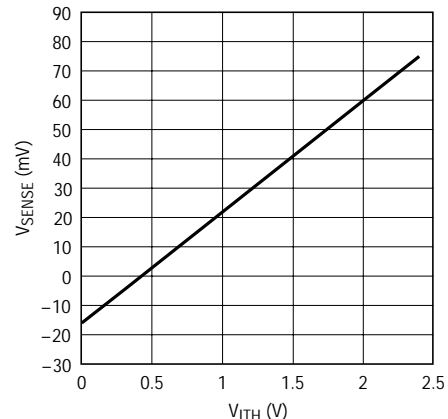
1629 G10

最大電流センス・スレッシュホールド
とセンス同相電圧



1629 G11

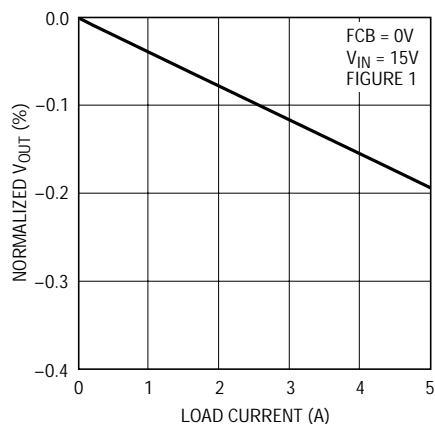
電流センス・スレッシュホールドと
I_{TH}電圧



1629 G12

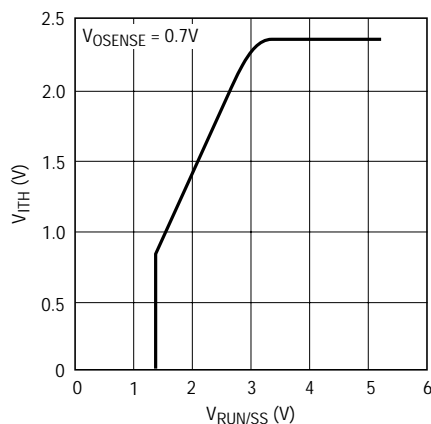
標準的性能特性

ロード・レギュレーション



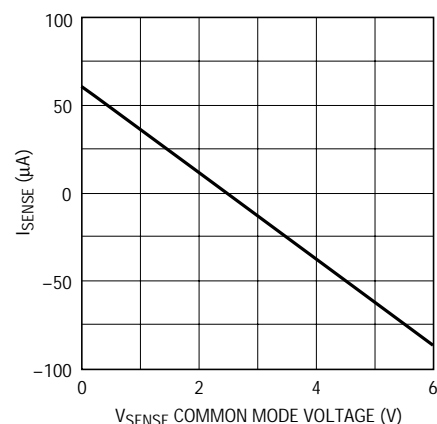
1629 G13

V_{ITH} と $V_{RUN/SS}$



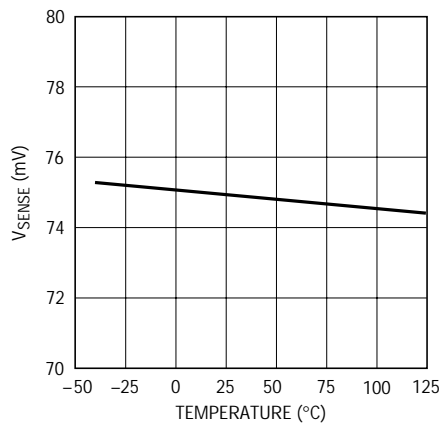
1629 G14

SENSEピンの全ソース電流



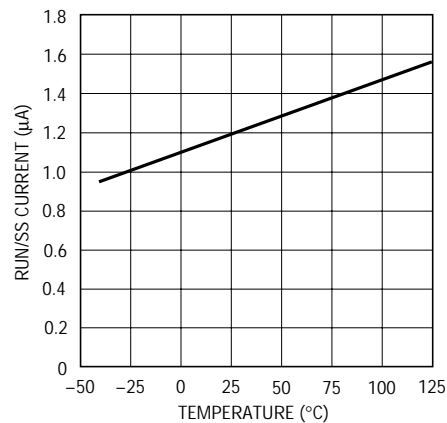
1629 G15

最大電流センス・スレッシュホールドと温度



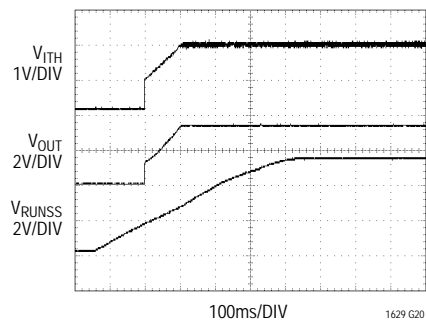
1629 G17

RUN/SS電流と温度



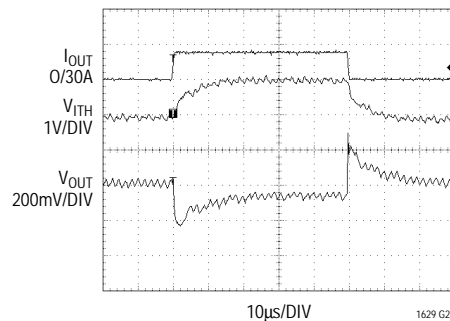
1629 G19

ソフトスタート・アップ(図12)



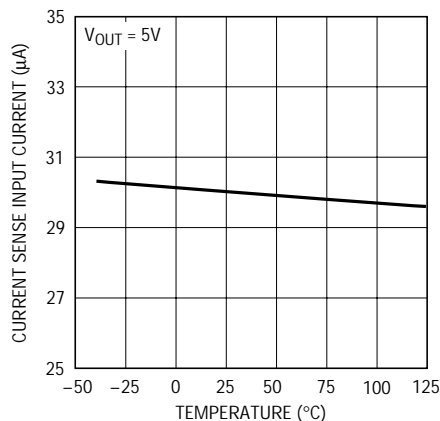
1629 G20

負荷ステップ(図12)

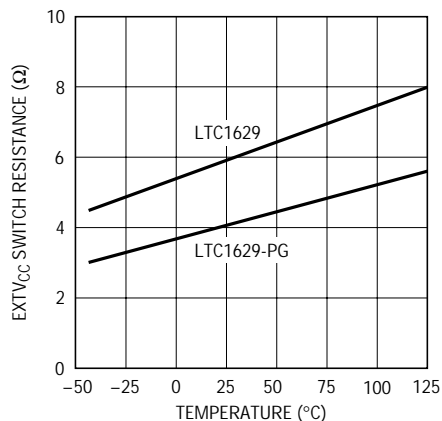


1629 G21

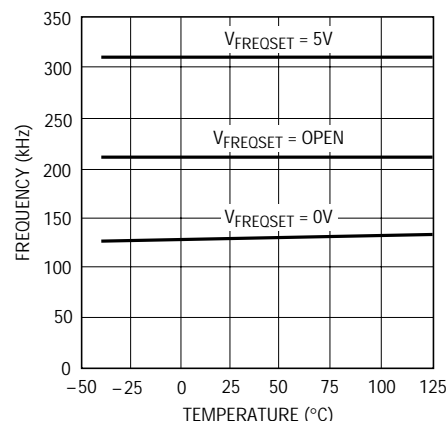
標準的性能特性

電流センス・ピンの入力電流
と温度

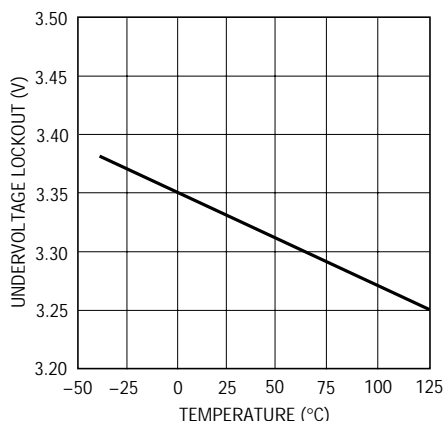
1629 G23

EXTV_{CC}スイッチ抵抗
と温度

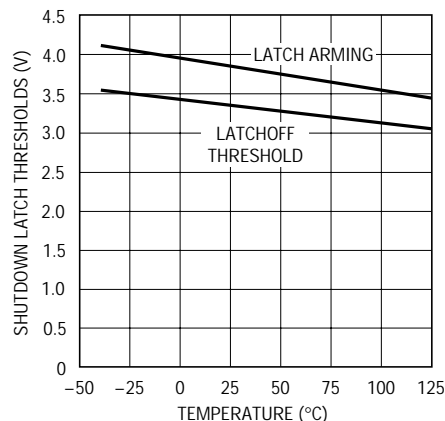
1629 G24

発振器周波数
と温度

1629 G25

低電圧ロックアウト
と温度

1629 G26

シャットダウン・ラッチ・スレッシュホールド
と温度

1629 G27

ピン機能

RUN/SS(ピン1): ソフトスタート、実行制御入力、および短絡検出タイマの組合せ。このピンのグラウンドへのコンデンサで、最大電流出力までのランプ時間を設定します。このピンを0.8V以下にすると、ICはすべての内部回路をシャットダウンします。シャットダウン時には、すべての機能がディスエーブルされます。

SENSE1⁺、SENSE2⁺(ピン2、14): 差動電流コンパレータの(+)入力。I_{TH}ピン電圧およびSENSE⁻ピンとSENSE⁺ピン間のビルトイン・オフセットは、R_{SENSE}とともに電流トリップ・スレッシュホールドを設定します。

SENSE1⁻、SENSE2⁻(ピン3、13): 差動電流コンパレータの(-)入力。

EAIN(ピン4): 内部0.8Vリファレンス電圧と帰還電圧を比較する誤差アンプの入力。このピンは、通常は差動アンプ(DIFFOUT)の出力から抵抗分割器に接続されます。

PLLFLTR(ピン5): フェーズロック・ループのローパス・フィルタをこのピンに接続します。代わりに、このピンをACまたはDC電圧源でドライブして、内部発振器の周波数を変えることができます。

ピン機能

PLLIN(ピン6): 位相検出器への外部同期入力。このピンは50k の抵抗で内部でSGNDに終端されています。フェーズロック・ループは、コントローラ1のトップ・ゲートの立上り信号をPLLIN信号の立上りエッジに同期させます。

PHASMD(ピン7): コントローラ1、コントローラ2、CLKOUT信号間の位相関係を決定するフェーズ・セクタのコントロール入力。

I_{TH}(ピン8): 誤差アンプの出力で、スイッチング・レギュレータの補償点。両方の電流コンパレータのスレッシュホールドは、この制御電圧に応じて増加します。このピンの公称電圧範囲は0V ~ 2.4Vです。

SGND(ピン9): 両方のコントローラに共通の信号グラウンドで、入力スイッチ電流グラウンド経路とは別にC_{OUT}コンデンサの共通(-)端子に配線しなければなりません。

V_{DIFFOUT}(ピン10): 真のリモート出力電圧センシングを提供する差動アンプの出力。このピンは通常、出力電圧を設定する外部抵抗分割器をドライブします。

V_{OS-}、V_{OS+}(ピン11、12): オペアンプへの入力。電子的にスイッチ・イン/アウト可能な内部高精度抵抗によって、これを差動アンプまたは汎用オペアンプとして構成できます。

AMPMD(ピン15 (LTC1629のみ)): このロジック入力ピンは、オペアンプをユニティゲイン差動アンプとして構成する内部高精度抵抗の接続を制御します。

PGOOD(ピン15 (LTC1629-PGのみ)): オープンドレイン・ロジック出力。EAINピンの電圧が設定値の±7.5%以内でないときには、PGOODはグラウンド・レベルになります。

TG2、TG1(ピン16、27): トップNチャンネルMOSFETの大電流ゲート・ドライブ。これらは、スイッチ・ノード電圧SWに重畳されたINTV_{CC}に等しい電圧振幅を持つローテイング・ドライバの出力です。

SW2、SW1(ピン17、26): インダクタへのスイッチノード接続。これらのピンでの電圧振幅は、グラウンドよりショットキ・ダイオード(外部)の電圧降下分だけ低い電圧からV_{IN}までです。

BOOST2、BOOST1(ピン18、25): トップサイド・フローテイング・ドライバへのブートストラップへの電源。コンデンサがブースト・ピンとスイッチ・ピン間に接続され、ショットキ・ダイオードがブースト・ピンとINTV_{CC}ピン間に接続されます。ブースト・ピンの電圧振幅は、INTV_{CC}から(V_{IN} + INTV_{CC})までです。

BG2、BG1(ピン19、23): ボトム同期NチャンネルMOSFETの高電流ゲート・ドライブ。これらのピンの電圧振幅はグラウンドからINTV_{CC}までです。

PGND(ピン20): ドライバ・パワー・グラウンド。ボトムNチャンネルMOSFETのソースとC_{IN}の(-)端子に接続します。

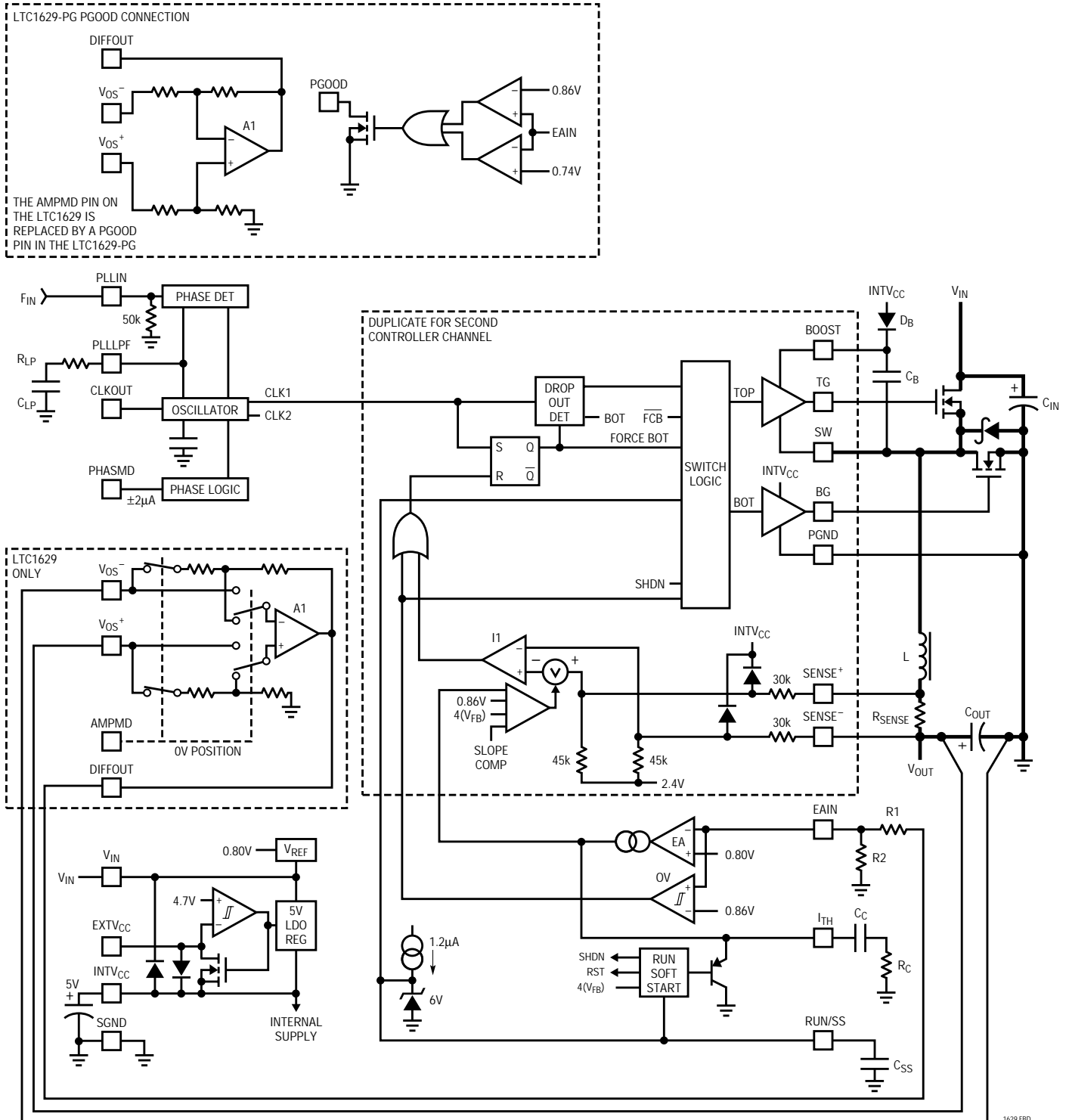
INTV_{CC}(ピン21): 内部の低損失5Vリニア・レギュレータおよびEXTV_{CC}スイッチの出力。ドライバと制御回路にはこの電圧源から電力が供給されます。ICの間近に配置された1μFセラミック・コンデンサと最小4.7μFの追加タンタルまたは他の低ESRコンデンサで、パワー・グラウンドにデカップルします。

EXTV_{CC}(ピン22): 内部スイッチへの外部電源入力。EXTV_{CC}が4.7Vを超えると、このスイッチが閉じ、内部の低損失レギュレータをバイパスしてINTV_{CC}を供給します。アプリケーション・セクションの「EXTV_{CC}接続」を参照してください。このピンの電圧が7Vを超えてはいけません。V_{EXTVCC} ≤ V_{INTVCC}となるようにしてください。

V_{IN}(ピン24): メイン電源ピン。ICの信号グラウンド・ピンの近くでデカップリングしなければなりません。

CLKOUT(ピン28): MOSFETドライバ段/位相を追加する目的で、他のコントローラICをデジチェーンするために利用可能な出力クロック信号。

機能図



動作 (機能図を参照)

メイン制御ループ

LTC1629は、定周波数、電流モード降圧アーキテクチャを使用しています。通常動作中は、発振器がRSラッチをセットすると各サイクルごとにトップMOSFETがオンし、メイン電流コンパレータI1がRSラッチをリセットするとオフします。I1がRSラッチをリセットするピーク・インダクタ電流は、誤差アンプEAの出力である I_{TH} ピンの電圧によって制御されます。差動アンプA1は出力コンデンサ両端でセンスされた差動電圧に等しい信号を生成しますが、この信号を内部信号グラウンド(SGND)を基準として利用します。EAINピンはDIFFOUTピンでこの電圧帰還信号の一部を受け取り、EAがこれを内部リファレンス電圧と比較します。負荷電流が増加すると、0.8Vリファレンスに対してEAINピン電圧がわずかに低下し、それによって平均インダクタ電流が新たな負荷電流と一致するまで I_{TH} 電圧が上昇します。トップMOSFETがターンオフした後、残りの期間はボトムMOSFETがターンオンします。

トップMOSFETドライバは、通常は外付けショットキー・ダイオードを通して、各オフ・サイクル中に再充電されるフローティング・ブートストラップ・コンデンサ C_B からバイアスされます。しかし、 V_{IN} が V_{OUT} 近くの電圧にまで低下すると、ループがドロップアウトに入り、トップMOSFETを連続してターンオンにしようとする場合があります。ドロップアウト検出器はこの状態を検出し、トップMOSFETを10サイクルごとに約400ns間ターンオフして、ブートストラップ・コンデンサを再充電します。

メイン制御ループは、ピン1(RUN/SS)を“L”にするとシャット・ダウンします。RUN/SSを解放すると、内部1.2 μ A電流源がソフトスタート・コンデンサ C_{SS} を充電します。 C_{SS} が1.5Vに達すると、メイン制御ループは最大値の約30%にクランプされた I_{TH} 電圧でイネーブルされます。 C_{SS} が引き続き充電されると I_{TH} は徐々に解放され、通常動作が再開できます。RUN/SSピンが“L”のとき、すべてのLTC1629の機能がシャットダウンされます。 C_{SS} が4.1Vに充電されたとき V_{OUT} がその公称値の70%に達していなかった場合は、アプリケーション情報セクションで述べるとおり過電流ラッチオフを起動できます。

低電流動作

LTC1629は連続PWM制御モードで動作します。連続PWM制御モードでの低出力電流時の動作において、この期間の後半では大きな負のインダクタ電流を犠牲にして過渡応答を最適化します。リップル電流のレベルは、インダクタ値、入力電圧、出力電圧、そして動作周波数によって決まります。

周波数同期

フェーズロック・ループにより、内部発振器はPLLINピンを通して、外部ソースに同期することができます。また、PLLFLTRピンでの位相検出器の出力も、0V~2.4VのDC電圧入力に相当する140kHz~310kHzの周波数で動作する発振器のDC周波数制御入力です。ロックされると、PLLはトップMOSFETのターンオンを同期信号の立上りエッジに揃えます。PLLINがオープンになっていると、PLLFLTRピンは“L”になり、発振器の周波数を最小にします。

内部マスタ発振器は、各コントローラ周波数の12倍の周波数で動作します。表1に示すとおり、PHASMDピンはCLKOUT信号および内部コントローラ間の相対的な位相を決定します。表に記載した位相は、コントローラ1のトップ・ゲート(TG1)ドライバ出力の立上りエッジとして定義されているゼロ位相を基準としています。

表1

V_{PHASMD}	GND	OPEN	INTV _{CC}
Controller 2	180°	180°	240°
CLKOUT	60°	90°	120°

CLKOUT信号は、1つの高電流出力または複数の個別出力に電力を供給しているマルチフェーズ電源ソリューションにおいて、付加される電力段を同期させるのに使用できます。入力コンデンサからのピーク電流が効果的に2分割されるので、入力容量のESR条件と効率損失が大幅に低減し、電力損失はRMS電流の二乗に比例します。2段構成、単一出力電圧によって入力経路の電力損失を75%低減でき、入力コンデンサの所要RMS電流定格が大幅に低下します。

動作 (機能図を参照)

INTV_{CC}/EXTV_{CC}電源

トップおよびボトムMOSFETドライバ、そして大部分のIC回路への電力は、INTV_{CC}から供給されます。EXTV_{CC}ピンをオープンにしておくと、内部5V低損失レギュレータがINTV_{CC}に電力を供給します。EXTV_{CC}ピンが4.7Vを超えると5Vレギュレータがターンオフし、内部スイッチがターンオンしてEXTV_{CC}をINTV_{CC}に接続します。これによって、アプリケーション情報セクションで説明するとおり、INTV_{CC}の電力をレギュレータ自身または二次巻線の出力などの高効率な外部ソースから供給することができます。規定されているINTV_{CC}電流より大きな電流を必要とするアプリケーションでは、外部ショットキ・ダイオードを使用して、EXTV_{CC}からINTV_{CC}の電圧降下を最小限に抑えることができます。ゲート・ドライブ能力を高めるために、EXTV_{CC}に最大7Vの電圧を供給することができます。

差動アンプ

このアンプは、真の差動出力電圧センシングを備えています。V_{OUT}⁺とV_{OUT}⁻の両方をセンスすれば、高電流アプリケーションや電氣的相互接続損失を持つアプリケーションの安定化に寄与します。AMPMDピン(LTC1629のみ装備)によって、高い同相除去差動アプリケーション用の内部高精度帰還抵抗の選択、または他のアプリケーション用に内部帰還抵抗を使用せずに、実際のアンプ入力を直接利用することができます。AMPMDピンは、ユニティゲイン差動アプリケーションで、内部高精度抵抗を接続するために接地されるか、INTV_{CC}ピンに接続して、内部抵抗をバイパスしアンプ入力を直接利用できるようにします。このアンプはユニティゲイン安定動作、2MHzの利得帯域幅、120dB以上の開ループ利得設計となっています。また、5V/μsの出力スルーレートをもち、標準的に最大25mAの出力RMS電流で容量性負荷をドライブ可能です。このアンプは、電流をシンクで

きないので抵抗性負荷で行う必要があります。この差動アンプは、LTC1629-PGではユニティゲインの差動アンプとして構成されています。

パワー・グッド(PGOOD)(LTC1629-PGのみ)

PGOODピンは、内部MOSFETのドレインに接続されています。このMOSFETは、帰還分割器で決定される出力が、公称出力レベルの±7.5%以内ないとターンオンします。出力が公称値の±7.5%以内にあるときには、MOSFETは10μs以内にターンオフします。PGOODピンは外部抵抗で7Vまでのソースにプルアップしなければなりません。

短絡検出

入力電源からの突入電流を制限するために、最初にRUN/SSコンデンサが使用されます。コントローラにRUN/SSピンのコンデンサによって決まる時間が与えられ、出力コンデンサが充電されて全負荷電流が供給されると、RUN/SSコンデンサは短絡タイムアウト回路として使用されます。出力電圧が公称出力電圧の70%以下に低下した場合、出力は激しい過電流または短絡状態にあるとみなされ、RUN/SSコンデンサが放電を開始します。この状態がRUN/SSコンデンサのサイズによって決まる十分長い期間続くと、コントローラはRUN/SSピン電圧が再サイクルされるまでシャットダウンされます。この内蔵ラッチオフは、RUN/SSピンに5V相当で5μA以上のプルアップ電流を供給すれば無効にできます。この電流によってソフトスタート期間が短縮されますが、過電流または短絡時のRUN/SSの正味放電は防止されません。出力電圧が標準レベルの70%以下になると、短絡ラッチオフ回路がイネーブルされていていなくても、フォールドバック電流制限がアクティブになります。

アプリケーション情報

LTC1629を使用した基本的なアプリケーションの回路を1ページ目の図1に示します。外付け部品の選択は負荷要求条件に基づいて行われ、まずR_{SENSE1,2}の選択から始めます。R_{SENSE1,2}が分かれば、L1とL2を選択することができます。次に、パワーMOSFETとD1およびD2を選択します。動作周波数とインダクタは、主にリップル電流量に基づいて選択されます。最後に、(PolyPhase動作

により最小になる)入力リップル電流を扱うことができるC_{IN}を選択し、また同様にPolyPhaseにより最小化される出力リップル電圧と負荷ステップ仕様を満足する十分低いESRになるようなC_{OUT}を選択します。図1に示す回路は、最大28Vの入力電圧で動作するように構成できます(外部MOSFETで制限される)。

アプリケーション情報

出力電流に対応したR_{SENSE}の選択

R_{SENSE1,2}は要求される出力電流に基づいて選択します。LTC1629の電流コンパレータは、75mV/R_{SENSE}の最大スレッシュホールドとSGNDから1.5(INTV_{CC})までの同相入力範囲を有しています。この電流コンパレータのスレッシュホールドはインダクタ電流のピークを設定するため、そのピーク値よりピーク・ツー・ピーク・リップル電流Δ_Lの半分だけ小さい最大出力電流I_{MAX}が発生します。

LTC1629および外付け部品値のばらつきに対する余裕をもたせてR_{SENSE}を求めると、次式のようにになります。

$$R_{SENSE} = (50\text{mV}/I_{MAX})N$$

ここで、N = ステージ数

損失が非常に低い状態でコントローラを使用すると、50%以上のデューティ・ファクタで動作する降圧レギュレータの安定性基準を満足させるために内部スロープ補償が必要なので、最大出力電流レベルが低下します。この動作デューティ・ファクタに応じたピーク出力電流レベルの低下を推定するために、曲線が提供されています。

動作周波数

LTC1629はフェーズ・ロック可能な固定周波数アーキテクチャを採用し、周波数は内部コンデンサによって決定されます。このコンデンサは、固定電流とPLLFLTRピンに印加された電圧に比例する電流を加えた電流で充電されます。詳しくはアプリケーション情報の「フェーズロック・ループと周波数同期」を参照してください。

PLLFLTRピンに加えられた電圧と周波数のグラフを図2に示します。動作周波数が高くなるとゲート電荷損失が増加し、効率が低下します(効率の検討のセクションを参照)。最大スイッチング周波数は約310kHzです。

インダクタ値の計算と出力リップル電流

動作周波数とインダクタの選択は相関関係があるため、動作周波数が高ければより小型のインダクタとコンデンサ値を使用できます。そうであれば、なぜ誰もが大きな値のコンポーネントで、より低い周波数で動作させるほうを選ぶのでしょうか？ 答えは効率です。周波数が高いほど、MOSFETゲート電荷と遷移損失のために一般に効率が低下します。この基本的なトレードオフに加えて、

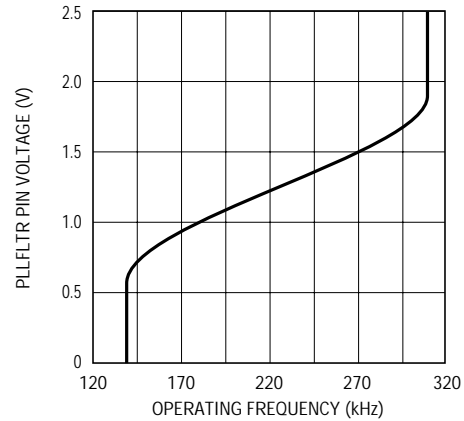


図2. 動作周波数とV_{PLLFLTR}

リップル電流と低電流動作におけるインダクタ値の影響も考慮しなければなりません。PolyPhaseアプローチは、入力および出力両方のリップル電流を低減し、より低い基本周波数で動作させるために個々の出力段を最適化することによって、効率を向上させています。

インダクタの値はリップル電流に直接影響を与えます。個々のセクションN当りのインダクタ・リップル電流 I_Lは、次式で示すようにインダクタンスまたは周波数が高いほど減少し、V_{IN}またはV_{OUT}が高いほど増加します：

$$\Delta L = \frac{V_{OUT}}{fL} \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

ここで、fは個々の出力段の動作周波数です。

PolyPhaseコンバータでは、出力コンデンサの正味リップル電流は、リップル・キャンセレーションにより個々のインダクタ・リップル電流よりもはるかに少なくなります。正味出力リップル電流の計算方法の詳細については、アプリケーション・ノート77を参照してください。

図3は、異なるフェーズ構成での出力コンデンサの正味リップル電流を示します。デューティ・ファクタがx軸で10%~90%の間で変化するので、出力リップル電流は固定出力電圧に対してプロットされています。出力リップル電流は、ゼロ・デューティ・ファクタでのインダクタ・リップル電流に対して正規化されています。退屈な計算の代わりにグラフを使用することができます。図3に示すとおり、ゼロ出力リップル電流は以下の場合に得られます：

アプリケーション情報

$$\frac{V_{OUT}}{V_{IN}} = \frac{k}{N} \quad \text{ここで、} k=1, 2, \dots, N-1$$

そのため、使用されるフェーズ数は、出力リップル電流、したがって与えられた入力および出力電圧で出力リップル電圧が最小になるように選択することができます。入力電圧が大幅に変動するアプリケーションでは、フェーズを追加すれば最良の結果が得られます。

大きな ΔI_L の値が許容できれば、低いインダクタンスを使用できますが、出力電圧リップルは高くなります。リップル電流を設定するための妥当なスタート・ポイントは、 $\Delta I_L = 0.4(I_{OUT})/N$ です。ここで、Nはチャンネル数、 I_{OUT} は全負荷電流です。入力電圧が最大のときに ΔI_L が最大になることを忘れないでください。個々のインダクタ・リップル電流は一定であり、インダクタ、入力、および出力電圧によって決まります。

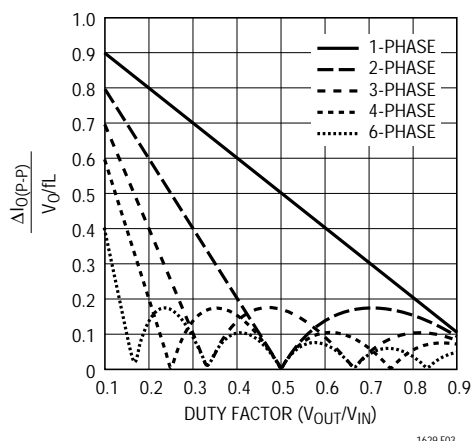


図3. 正規化出力リップル電流とデューティ・ファクタ
[$I_{RMS} \approx 0.3(I_{O(P-P)})$]

インダクタ・コアの選択

$L1$ と $L2$ の値が分かれば、インダクタ・タイプの選択をしなければなりません。高効率コンバータは、一般に低コストの鉄粉コアで生じるコア損失では最適な性能が得られないため、より高価なフェライト、Molypermalloy、またはKool M μ ®コアを使用しなければなりません。インダクタ値が同じ場合、実際のコア損失はコア・サイズには依存しません。しかし、選択したインダクタンスによっては大きく異なります。インダクタンスが増加するとコア損失が低下します。残念ながら、インダクタンスを大きくするにはワイヤの巻数を増やす必要があるため銅損失が増加します。

Kool M μ はMagnetics, Incの登録商標です。

フェライトを使用した設計ではコア損失がきわめて低く、高いスイッチング周波数に適しているため、設計目標を銅損失と飽和を防ぐことに集中することができます。フェライト・コア材料は「ハード」に飽和します。つまり、最大設計電流を超えるとインダクタンスが急激に消滅します。その結果、インダクタのリップル電流が増加し、出力電圧リップルが増加します。**コアは絶対に飽和させないでください!**

Molypermalloy (Magnetics, Inc.製)は、トロイドに最適な低損失コア材料ですが、フェライトよりも高価です。Magnetics, Inc.製で経済的なものがKool M μ です。トロイドは特に多層巻線が使用できるときに、空間効率が非常に高くなります。これらに適したボビンが少ないため実装が困難です。しかし、表面実装用の設計ができ、高さもそれほどではありません。

パワーMOSFET、D1およびD2の選択

LTC1629で使用する各コントローラに対して、2個の外部パワーMOSFETを選択しなければなりません：トップ(メイン)スイッチ用のNチャンネルMOSFET 1個と、ボトム(同期)スイッチ用のNチャンネルMOSFET 1個です。

ピーク・ツー・ピークのドライブ・レベルは、 $INTV_{CC}$ 電圧で設定されます。この電圧は、始動時には標準5Vです($EXTV_{CC}$ ピン接続を参照)。したがって、大部分のアプリケーションではロジック・レベル・スレッシュリッドMOSFETを使用しなければなりません。唯一の例外は、入力電圧が低い($V_{IN} < 5V$)場合です。その場合は、サブロジックレベルのスレッシュリッドMOSFET($V_{GS(TH)} < 3V$)を使用します。MOSFETの BV_{DSS} 仕様にも十分注意してください。ほとんどのロジックレベルのMOSFETは30Vまたはそれ以下に制限されています。

パワーMOSFETの選択基準には、「オン」抵抗 $R_{DS(ON)}$ 、逆伝達容量 C_{RSS} 、入力電圧、および最大出力電流が含まれます。LTC1629が連続モードで動作中のときは、各出力段のトップおよびボトムMOSFETのデューティ・ファクタは、次式で与えられます。

$$\text{メイン・スイッチのデューティ・サイクル} = \frac{V_{OUT}}{V_{IN}}$$

$$\text{同期スイッチのデューティ・サイクル} = \left(\frac{V_{IN} - V_{OUT}}{V_{IN}} \right)$$

アプリケーション情報

また、MOSFETの最大出力電流時の消費電力は次式で与えられます。

$$P_{MAIN} = \frac{V_{OUT}}{V_{IN}} \left(\frac{I_{MAX}}{N} \right)^2 (1 + \delta) R_{DS(ON)} + k (V_{IN})^2 \left(\frac{I_{MAX}}{N} \right) (C_{RSS})(f)$$

$$P_{SYNC} = \frac{V_{IN} - V_{OUT}}{V_{IN}} \left(\frac{I_{MAX}}{N} \right)^2 (1 + \delta) R_{DS(ON)}$$

ここで、 δ は $R_{DS(ON)}$ の温度係数、 k はゲート・ドライブ電流に反比例する定数、 N はステージ数です。

I^2R 損失の項は2つのMOSFETに共通していますが、トップサイドのNチャネルの式では追加の遷移損失の項があり、これは入力電圧が最大のときに最も高くなります。 $V_{IN} < 20V$ の場合、高電流時効率は一般に大型MOSFETを使用すると向上し、 $V_{IN} > 20V$ の場合、低 C_{RSS} ・高 $R_{DS(ON)}$ デバイスを使用することによって実際に高い効率が実現されるポイントまで、遷移損失が急激に上昇します。同期MOSFETの損失は、トップ・スイッチのデューティ・ファクタが低い高入力電圧時、または同期スイッチが周期のほぼ100%オンになる短絡時に最も大きくなります。

あるMOSFETに対する $(1 + \delta)$ の項は、一般に正規化 $R_{DS(ON)}$ と温度の曲線から得られますが、低電圧MOSFETに対する近似値として $\delta = 0.005/V$ を使用することができます。 C_{RSS} は通常MOSFETの特性で規定されています。定数 $k = 1.7$ を用いて、メインスイッチの消費電力式の2つの項の関係を推定することができます。

図1に示すショットキ・ダイオードD1およびD2は、2つの大型パワーMOSFETの導通間のデッドタイム中に導通します。これによって、ボトムMOSFETのボディ・ダイオードがターンオンしてデッドタイム中に電荷を蓄積し、効率が低下する逆回復時間の発生を防止します。1A ~ 3A(出力電流によって決まる)のショットキー・ダイオードは、一般に平均電流が比較的小さいため、両方の動作領域にとって妥当なものです。大きなダイオード

では、接合容量が大きいため遷移損失が増えることとなります。

C_{IN} および C_{OUT} の選択

連続モードでは、各トップNチャネルMOSFETのソース電流は、デューティ・サイクルが V_{OUT}/V_{IN} の方形波になります。最大RMS電流に対応できる容量の低ESR入力コンデンサを使用しなければなりません。これに近い等式の詳細については、アプリケーション・ノート77を参照してください。図4は、出力電圧が固定され入力電圧が変わる場合の異なるフェーズ構成での入力コンデンサのリップル電流を示します。入力リップル電流は、DC出力電流に対して正規化されています。退屈な計算の代わりにグラフを使用することができます。最小入力リップル電流は、フェーズ数と出力電圧 $N(V_{OUT})$ の積がほぼ入力電圧 V_{IN} と等しいとき、すなわち次式のときに達成できます：

$$\frac{V_{OUT}}{V_{IN}} = \frac{k}{N} \quad \text{ここで、} k=1, 2, \dots, N-1$$

したがって、フェーズ数は与えられた入力および出力電圧に対する入力コンデンサ・サイズを最小にするように選択できます。

図4のグラフにおいて、以下のときに局部的な最大入力RMSコンデンサ電流に達します。

$$\frac{V_{OUT}}{V_{IN}} = \frac{2k-1}{2N} \quad \text{ここで、} k=1, 2, \dots, N-1$$

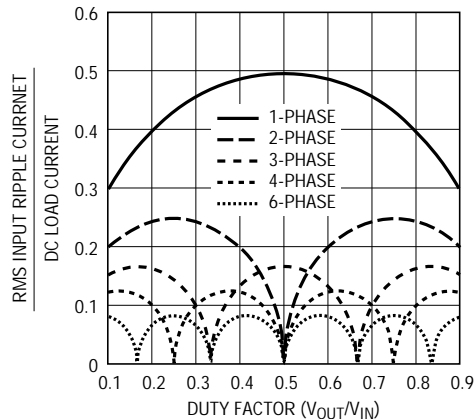


図4. 正規化された入力RMSリップル電流と1から6出力段に対するデューティ・ファクタ

アプリケーション情報

大きく変化させてもそれほど状況が改善されないため、一般にはこれらの最悪ケース条件が設計に使用されません。多くの場合、コンデンサ製造業者のリプル電流定格は、わずか2000時間の寿命時間によって規定されています。このため、コンデンサをさらにディレーティングする、つまり要求条件よりも高い温度定格のコンデンサを選択するようにしてください。設計でのサイズまたは高さの条件に適合させるため、何個かのコンデンサを並列にすることもできます。疑問があれば必ずコンデンサ製造業者に問い合わせてください。

グラフではピークRMS入力電流が直線的に低下し、使用するステージ数Nに反比例しています。効率損失が入力RMS電流の二乗に比例することに注目することが重要です。したがって、1フェーズ設計と比較すると、2ステージ方式では電力損失が75%少なくなります。PolyPhaseシステムでは入力リプル電流が減少するため、バッテリー/入力保護ヒューズの抵抗分(使用されている場合)、PCボード・トレースおよびコネクタの抵抗損失も減少します。必要な入力容量は、電流パルスの周波数が効果的に上昇するため、さらに1/Nに低減されます。

C_{OUT} は要求される等価直列抵抗(ESR)に基づいて選択します。一般にESR条件を満足すれば、RMS電流定格は $I_{RIPPLE(P-P)}$ 条件をはるかに上回ります。定常状態の出力リプル(ΔV_{OUT})は次式から求められます：

$$\Delta V_{OUT} \approx \Delta I_{RIPPLE} \left(ESR + \frac{1}{8NfC_{OUT}} \right)$$

ここで、f = 各ステージの動作周波数、N = フェーズ数、 C_{OUT} = 出力容量、 ΔI_{RIPPLE} = 結合したインダクタのリプル電流です。

ΔI_L は入力電圧に関係するため、出力リプルは入力電圧に応じて変化します。 $\Delta I_L = 0.4 I_{OUT(MAX)}/N$ のとき、出力リプルは以下の条件を仮定すると、最大 V_{IN} で50mV未満になります。

C_{OUT} の所要ESR < $2N(R_{SENSE})$ および

$$C_{OUT} > 1/(8Nf)(R_{SENSE})$$

ESRが非常に低いコンデンサが出現してきたため、小型表面実装パッケージを使用すれば物理的に非常に小型の実装が可能になりました。 I_{TH} ピンを使用してスイッチング・レギュレータ・ループを外部から補償できるので(OPTI-LOOP補償)、出力コンデンサのタイプをより広

範に選択できます。OPTI-LOOP補償により、出力コンデンサのESRの制限を効果的になくします。各コンデンサ・タイプのインピーダンス特性は、理想的なコンデンサとはかなり異なっているので、設計段階で正確なモデリングまたはベンチ評価が必要です。

ニチコン、United Chemicon、三洋電機などのメーカーから高性能なスルーホール・コンデンサが入手できます。OS-CON半導体誘電体コンデンサが三洋電機から供給可能で、パナソニック製SP表面実装型コンデンサは、アルミニウム電解コンデンサの中でESRとサイズの積が最も低いものですが、多少価格が高くなっています。OS-CON型コンデンサと並列に別のセラミック・コンデンサを接続して、インダクタンスの影響を低減することを推奨します。

表面実装アプリケーションでは複数のコンデンサを並列に接続して、応用回路のESRまたはRMS電流処理要求に適合させる必要があります。表面実装のアルミニウム電解コンデンサと乾式タンタル・コンデンサが提供されています。新しい特殊ポリマ表面実装コンデンサは、ESRは非常に低いものの、体積あたりの容量密度ははるかに低くなっています。タンタル・コンデンサの場合、スイッチング電源に使用するためのサージ試験が実施されていることが求められます。ケース高さが2mmから4mmで供給される表面実装タンタル・コンデンサ、AVX TPS、AVX TPSV、またはKEMET T510シリーズが最適な選択です。他のコンデンサ・タイプとしては、三洋OS-CON、ニチコンPLシリーズ、そしてSprague 595Dシリーズがあります。他の特長については、メーカーにお問い合わせください。コンデンサの組合せによって、性能が向上しながら全体的なコストとサイズが削減される場合がよくあります。

INTV_{CC}レギュレータ

内部Pチャンネル低損失レギュレータは、 V_{IN} 電源ピンからINTV_{CC}ピンに5Vを生成します。INTV_{CC}レギュレータは、LTC1629のドライバと内部回路に電力を供給します。INTV_{CC}ピン・レギュレータは、ピークで最大50mAを供給でき、最小4.7 μ Fのタンタルまたは電解コンデンサでパワー・グラウンドにバイパスしなければなりません。MOSFETゲート・ドライバには非常に高い瞬時電流が必要なため、ICのすぐ近くにもう1個の1 μ Fセラミック・コンデンサを追加することが推奨されます。

アプリケーション情報

大型MOSFETが高周波でドライブされている高入力電圧アプリケーションでは、LTC1629の最大接合部温度定格を超えるおそれがあります。差動アンプ出力から流れる電流に加えて、電源電流はゲート電荷供給電流によって支配されます。効率の検討のセクションで述べるとおり、ゲート電荷は動作周波数に依存します。供給電流は、内部5VのレギュレータまたはEXTV_{CC}ピンを通して供給できます。EXTV_{CC}ピンに加えられる電圧が4.7V以下のときは、すべてのINTV_{CC}負荷電流は内部5Vリニア・レギュレータによって供給されます。この場合、ICの消費電力は(I_{IN})($V_{IN} - INTV_{CC}$)だけ高くなり、効率は低下します。接合部温度は、電気的特性のNote 1に記載された式を使用して推定することができます。たとえば、LTC1629の V_{IN} 電流は次式のとおりの24V電源では24mA以下に制限されます。

$$T_J = 70 + (24\text{mA})(24\text{V})(95 \text{ } /\text{W}) = 125$$

EXTV_{CC}ピンを使用すると、接合部温度は以下の値まで低下します。

$$T_J = 70 + (24\text{mA})(5\text{V})(95 \text{ } /\text{W}) = 81.4$$

コントローラが最大 V_{IN} での連続モードで動作しているときには、入力電源電流を測定し、最大接合部温度を超えないよう消費電力を計算しなければなりません。

EXTV_{CC}の接続

LTC1629は、EXTV_{CC}とINTV_{CC}ピンの間に接続される内部PチャネルMOSFETスイッチを内蔵しています。EXTV_{CC}に印加される電圧が4.7V以上になると、内部レギュレータがターンオフし、スイッチが閉じて、EXTV_{CC}ピンをINTV_{CC}ピンに接続し、それによって内部回路とMOSFETゲートをドライブする電源を供給します。EXTV_{CC}に印加される電圧が4.5V以上の場合、スイッチは閉じたままです。これにより、MOSFETドライバおよび制御回路の電源は通常動作中 ($4.7\text{V} < V_{EXTVCC} < 7\text{V}$) は出力から、また出力が安定化していないとき(始動時、短絡時など)は、内部レギュレータから供給されます。図示のアプリケーション回路を使用するときには、EXTV_{CC}ピンに7V以上の電圧を印加してはいけません。EXTV_{CC} < $V_{IN} + 0.3\text{V}$ となるようにしてください。 V_{IN} 電源がないときに、外部電圧源がEXTV_{CC}ピンに与えられている場合は、電流が V_{IN} に逆流するのを防止するために、LTC1629の V_{IN} ピンと直列にダイオードを、そ

してEXTV_{CC}ピンと V_{IN} ピンの間にショットキー・ダイオードを配置することができます。

ドライバおよび制御電流による V_{IN} 電流は、デューティ・ファクタ/効率の比率に応じて決まるため、出力からINTV_{CC}に電源を供給すれば効率を大幅に改善できます。5Vレギュレータの場合、これはEXTV_{CC}ピンを直接 V_{OUT} に接続できることを意味します。ただし、3.3Vおよびそれ以下の電圧のレギュレータの場合は、出力からINTV_{CC}電源を得るために回路を追加する必要があります。

以下、EXTV_{CC}に対して可能な4つの接続方法を示します。

1. EXTV_{CC}をオープン(または接地する)。こうすると、内部5VレギュレータからINTV_{CC}に電源が供給されるため、入力電圧が高いときに効率が低下します。
2. EXTV_{CC}を V_{OUT} に直接接続する。これは5Vレギュレータでは通常の接続であり、効率が最も高くなります。
3. EXTV_{CC}を外部電源に接続する。5V~7Vの範囲の外部電源が利用できれば、これを使用してEXTV_{CC}に電源を供給し、MOSFETゲート・ドライブ条件を満足させることができます。 V_{IN} はEXTV_{CC}ピンに印加される電圧と等しいかそれ以上でなければなりません。
4. EXTV_{CC}を出力から引き出すブースト・ネットワークに接続する。3.3Vおよびそれ以下の電圧のレギュレータでは、EXTV_{CC}を4.7V以上で7V未満に昇圧した出力から供給される電圧に接続すれば効率が改善されます。これは図5aに示す誘導性ブースト巻線、または図5bに示す容量性チャージポンプによって行うことができます。チャージポンプには、磁気回路が単純になるという長所があります。

トップサイドMOSFETドライバ電源(C_B 、 D_B)
(機能図を参照)

外部ブーストラップ・コンデンサ C_{B1} と C_{B2} はBOOST1ピンに接続され、BOOST2ピンはトップサイドMOSFETにゲート・ドライブ電圧を供給します。SWピンが“L”のとき、機能図のコンデンサ C_B がINTV_{CC}からダイオード D_B を通して充電されます。トップサイドMOSFETがターンオンすると、ドライバは希望のMOSFETのゲート・ソース間に C_B 電圧を印加します。これによって

アプリケーション情報

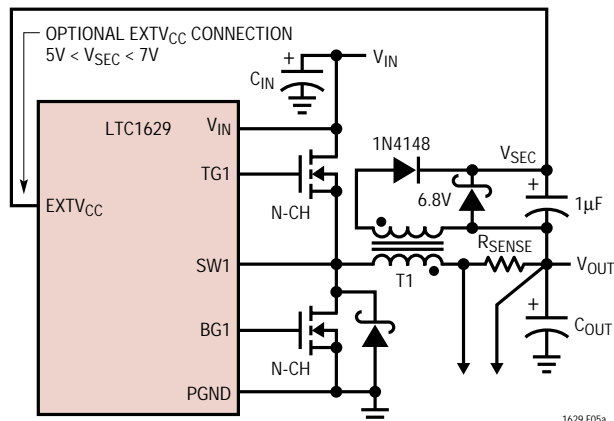


図5a. 2次出力ループとEXTVccの接続

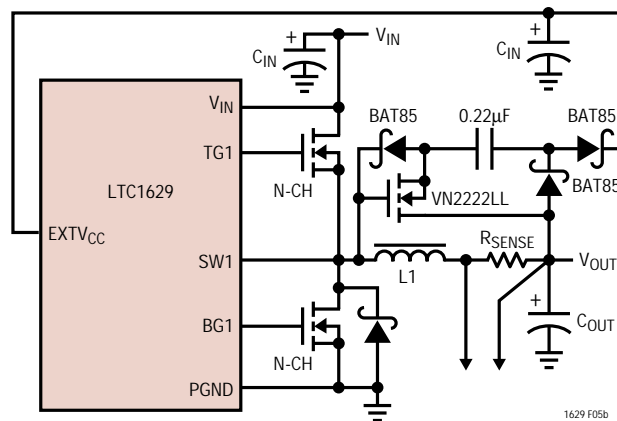


図5b. EXTVCC用の容量性チャージポンプ

MOSFETが導通し、トップサイド・スイッチがオンになります。スイッチ・ノード電圧SWが V_{IN} に達し、BOOSTピンは $V_{IN} + V_{INTVCC}$ に上昇します。ブースト・コンデンサ C_B の値は、トップサイドMOSFETの入力容量の30倍から100倍が必要です。 D_B の逆ブレークダウン電圧は、 $V_{IN(MAX)}$ より大きくなければなりません。

最適なゲート・ドライブ振幅レベルを定義するときの最終的な判定は、入力電源電流です。変更を行って入力電流が減少すれば、効率が改善されています。入力電流が変化しない場合は、効率も改善されていません。

出力電圧

LTC1629は真のリモート電圧センス能力を備えています。センシング接続は、負荷から共通の密接に結合されたPCトレース・ペアを通して、差動アンプの入力に戻さなければなりません。差動アンプは、帰還PCトレースに容量的または誘導的に放射される同相モード信号やグラウンド・ループ干渉を排除します。差動アンプの出力信号は分割され、誤差アンプによって内部高精度0.8V電圧リファレンスと比較されます。

差動アンプは、AMPMDピンに印加される電圧に応じて、2つの構成いずれかで使用されます。機能図に接続を示す最初の構成では、一組の内部高精度抵抗を利用して、出力電圧の高精度計装タイプの測定を可能にしています。AMPMDピンを接地すると、この構成が有効になります。LTC1629-PGではこの構成のみが利用できま

す。AMPMDピンをINTVCCに接続すると、抵抗が切り離され、アンプ入力を直接利用できるようになります。こうすれば、アンプを汎用オペアンプとして使用できます。アンプは入力を内部で切り替えるために、同相入力範囲が0V ~ 3Vで制限されています。出力は内部プルダウン電流のないINPNエミッタ・ホロワです。電流をシンクするために、GNDへのDC抵抗性負荷が必要です。出力は0Vから10Vまで振幅します ($V_{IN} \geq V_{DIFFOUT} + 2V$)。

ソフトスタート/実行機能

RUN/SSピンは、1) 実行/シャットダウン、2) ソフトスタート、および3) 無効設定可能な短絡ラッチオフ・タイマの3つの機能を提供します。ソフトスタートは、コントローラの電流制限 $I_{TH(MAX)}$ を徐々に増加させることによって、入力電源のサージ電流を低減します。ラッチオフ・タイマは、非常に短い、極端な負荷過渡状態によって過電流ラッチがトリップするのを防止します。RUN/SSピンに供給される小さなプルアップ電流(5 μ A以上)により、過電流ラッチが動作するのを防止します。以下の説明は、この機能がどのように動作するかについて記述します。

内部1.2 μ A電流源がコンデンサ C_{SS} を充電します。RUN/SSの電圧が1.5Vに達すると、コントローラが動作を開始できます。RUN/SSの電圧が1.5Vから3.0Vに上昇すると、内部電流制限も25mV/ R_{SENSE} から75mV/ R_{SENSE} に上昇します。出力電流制限はゆっくり上昇し、最大電流に達するにはさらに1.4 μ s/ μ Fを要します。このように、出

アプリケーション情報

力電流はゆっくりランプアップして、入力電源から流れる起動サージ電流を低減します。RUN/SSがグランド・レベルになると、スタートする前におよそ以下の遅延があります。

$$t_{\text{DELAY}} = \frac{1.5\text{V}}{1.2\mu\text{A}} C_{\text{SS}} = (1.25\text{s} / \mu\text{F}) C_{\text{SS}}$$

出力電流が上昇するための時間は、次のようになります：

$$t_{\text{RAMP}} = \frac{3\text{V} - 1.5\text{V}}{1.2\mu\text{A}} C_{\text{SS}} = (1.25\text{s} / \mu\text{F}) C_{\text{SS}}$$

RUN/SSピンを0.8V以下にすると、LTC1629は低電流シャットダウン($I_Q < 40\mu\text{A}$)状態になります。RUN/SSピンは、図6に示すとおり、直接ロジックからドライブできます。図6のダイオードD1によってスタート遅延は短くなりますが、ソフトスタート機能を提供する C_{SS} をゆっくり上昇させることができます。RUN/SSピンは6Vのツェナー・クランプを内蔵しています(機能図を参照)。

フォールト条件：過電流ラッチオフ

RUN/SSピンには過電流状態が検出されるとコントローラをラッチオフする機能もあります。両方のコントローラの突入電流を制限するために、最初にRUN/SSコンデンサ C_{SS} が使用されます。コントローラが起動し、出力コンデンサを充電するのに十分な時間が経過し、全負荷電流が供給されるようになると、RUN/SSコンデンサは短絡タイマとして使用されます。 C_{SS} が4.1Vに達した後、出力電圧が標準値の70%以下に低下した場合、出力は過電流状態であるとみなされ、 C_{SS} が放電を開始します。この状態が C_{SS} のサイズによって決定される十分長い期間続くと、コントローラはRUN/SSピン電圧が再サイクルされるまでシャットダウンされます。起動時に過負荷状態が発生した場合、この時間は次式で概算できます：

$$t_{\text{LO1}} \approx (C_{\text{SS}} \cdot 0.6\text{V}) / (1.2\mu\text{A}) = 5 \cdot 10^5 (C_{\text{SS}})$$

起動後に過負荷状態が発生した場合、 C_{SS} コンデンサの電圧は充電を続け、ラッチオフするまでにさらに時間がかかります：

$$t_{\text{LO2}} \approx (C_{\text{SS}} \cdot 3\text{V}) / (1.2\mu\text{A}) = 2.5 \cdot 10^6 (C_{\text{SS}})$$

図6に示すとおり、この内蔵過電流ラッチオフは、RUN/SSピンにプルアップ抵抗(R_{SS})を設けて無効にすることができます。この抵抗によってソフトスタート期間が短

縮されますが、過電流状態時または短絡時にRUN/SSコンデンサの放電を防止します。図の場合のように V_{IN} から $5\mu\text{A}$ の電流でドライブすると、電流ラッチオフは常に無効になります。図6に示すとおり、INTV_{CC}にこのプルアップ抵抗を接続しているダイオードは、コントローラがシャットダウンしている間、余分な電源電流をなくすと同時に、INTV_{CC}の負荷も排除してコントローラが起動しないようにします。

電流ラッチオフを無効にする理由は？設計の試作段階では、ノイズのピックアップやレイアウトの不備に関する問題があり、保護回路がコントローラをラッチオフする可能性があります。この機能を無効にすると、回路とPCレイアウトのトラブルシューティングが可能です。内部短絡およびフォールドバック電流制限は有効になったままで、電源システムを障害から保護します。設計が完了した後、単にフォールドバック電流制限だけに頼るか、あるいはプルアップ抵抗を取り除いてラッチオフ機能をイネーブルするかどうかを決定することができます。

ソフトスタート・コンデンサ C_{SS} の値は、出力電圧、出力容量、および負荷電流特性に応じて決定する必要があります。最小ソフトスタート容量は、次式で与えられます：

$$C_{\text{SS}} > (C_{\text{OUT}})(V_{\text{OUT}})(10^{-4})(R_{\text{SENSE}})$$

大部分のアプリケーションでは、 $C_{\text{SS}} = 0.1\mu\text{F}$ の最小推奨ソフトスタート・コンデンサで十分です。

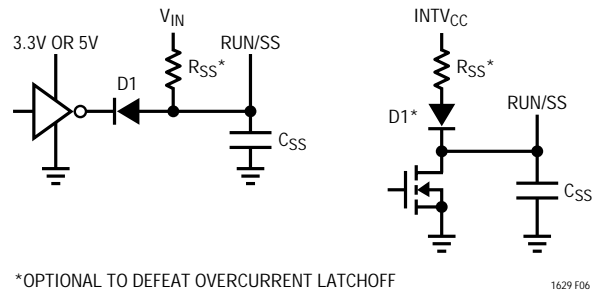


図6. RUN/SSピンのインタフェース

フェーズロック・ループと周波数同期

LTC1629は、内部電圧制御発振器と位相検出器から成るフェーズロック・ループを内蔵しています。これによって、トップMOSFETのターンオンを外部ソースの立上りエッジにロックすることができます。電圧制御発振器の周波数範囲は、中心周波数 f_0 の $\pm 50\%$ です。PLLFLTRピン

アプリケーション情報

に印加される1.2Vの電圧は、約220kHzの周波数に相当します。LTC1629の公称動作周波数範囲は140kHz～310kHzです。

使用される位相検出器は、外部発振器と内部発振器の間に0度の位相シフトを与えるエッジ・センシティブ・デジタル・タイプです。このタイプの位相検出器は、VCO中心周波数の高調波近くの入力周波数にはロックアップしません。PLLのホールドイン範囲 Δf_H は、キャプチャ範囲 Δf_C と等しくなります：

$$\Delta f_H = \Delta f_C = \pm 0.5 f_0 \text{ (150kHz-300kHz)}$$

位相検出器の出力は、PLLFLTRピンの外部フィルタ・ネットワークを充電する電流源のコンプリメンタリ・ペアです。図7に簡略ブロック図を示します。

外部周波数(f_{PLLIN})が発振器周波数 f_{OSC} より大きい場合、電流は継続的にソースされ、PLLFLTRピンをプルアップします。外部周波数が f_{OSC} より低いときは、継続的に電流がシンクされ、PLLFLTRピンをプルダウンします。外部周波数と内部周波数が同じでも、位相差がある場合は、電流源が位相差に相当する時間の長さだけターンオンします。したがって、PLLFLTRピンの電圧は、外部発振器と内部発振器の位相および周波数が同じになるまで調整されます。この安定動作点で、位相コンパレータ出力がオープンになり、フィルタ・コンデンサ C_{LP} がその電圧を保持します。LTC1629のPLLINピンは、そのピンの近くにあるロジック・ゲートなどの低インピーダンスのソースからドライブしなければなりません。フェーズロック・システムに対して複数のLTC1629を使用するときには、マスタ発振器のPLLFLTRピンは、スレーブ発振器をマスタの周波数に確実にロックできる電圧にバイアスしなければなりません。この条件を満足するには、マスタ発振器のPLLFLTRピンに1.6V～1.7VのDC電圧を印加することが推奨されます。結果的に得られる動作周波数は約300kHzです。

ループ・フィルタ部品(C_{LP} 、 R_{LP})は、位相検出器からの電流パルスを平滑して、電圧制御発振器に安定した入力を提供します。フィルタ部品 C_{LP} と R_{LP} は、ループがどれくらい速くロックを得るかを決定します。一般に、 $R_{LP} = 10k$ 、 C_{LP} は0.01 μ Fから0.1 μ Fです。

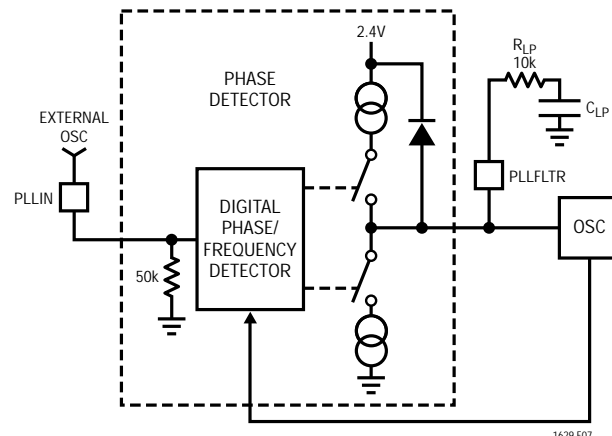


図7. フェーズロック・ループのブロック図

最小オン時間の検討

最小オン時間 $t_{ON(MIN)}$ は、LTC1629がトップMOSFETをターンオンできる最小時間です。これは内部タイミング遅延とトップMOSFETをターンオンするのに必要なゲート電荷の量によって決まります。低デューティ・サイクルのアプリケーションでは、この最小オン時間の制限値に近づく可能性がありますので、以下の注意が必要です。

$$t_{ON(MIN)} < \frac{V_{OUT}}{V_{IN}(f)}$$

デューティ・サイクルが最小オン時間で適応可能な値以下になると、LTC1629はサイクル・スキップを開始し、非定周波数動作になります。出力電圧は連続的に安定化されますが、リップル電流とリップル電圧は上昇します。

LTC1629の最小オン時間は、一般に200ns以下です。ただし、ピーク・センス電圧が低下すると、最小オン時間は徐々に増加します。これは、軽負荷でリップル電流が低い強制連続アプリケーションでは、特に重要な問題です。この状況で、デューティ・サイクルが最小オン時間以下に低下した場合、相応に大きな電流および電圧リップルを伴う過大なサイクル・スキップが発生するおそれがあります。

アプリケーションが最小オン時間制限付近で動作する可能性がある場合、最小オン時間条件に適合するのに十分なリップル振幅を供給できる低いインダクタンス値のインダクタを選択しなければなりません。一般的には、各位相のインダクタ・リップル電流は $V_{IN(MAX)}$ で $I_{OUT(MAX)}/N$ の15%またはそれ以上に保持してください。

アプリケーション情報

効率の検討

スイッチング・レギュレータの効率は出力電力÷入力電力×100%で表されます。個々の損失を解析して、効率を制限する要素がどれであり、また何を変えれば最も効率が改善されるかを判断できる場合がよくあります。効率のパーセントは次式で表すことができます。

$$\text{効率(\%)} = 100\% - (L1 + L2 + L3 + \dots)$$

ただし、L1、L2などは入力電力に対するパーセンテージで表される個々の損失です。

回路において電力を消費する部品はすべて損失を発生しますが、LTC1629回路での損失の大半は、一般に以下の4つの要因によるものです。1) LTC1629 V_{IN} 電流(差動アンプ出力の負荷を含む)、2) $INTV_{CC}$ レギュレータ電流、3) I^2R 損失、そして4) トップサイドMOSFETの遷移損失。

1) V_{IN} 電流には次の2つの要素があります。1つは電気的特性表に記載されたDC電源電流で、MOSFETドライバと制御回路の電流を除いたものです。もう1つは差動アンプ出力から取り出される電流です。 V_{IN} 電流による損失は一般に小さな値(<0.1%)です。

2) $INTV_{CC}$ 電流はMOSFETドライバおよび制御回路電流の和です。MOSFETドライバ電流はパワーMOSFETのゲート容量をスイッチングすることによって流れます。MOSFETのゲートが“L”から“H”、そして再び“L”に切り替わる度に、 $INTV_{CC}$ からグラウンドに微小電荷dQが移動します。それによって生じるdQ/dtは $INTV_{CC}$ から流出する電流であり、一般に制御回路の電流よりはるかに大きくなります。連続モードでは、 $I_{GATECHG} = (Q_T + Q_B)$ です。ただし、 Q_T と Q_B はトップサイドとボトムサイドMOSFETのゲート電荷です。

出力から引き出されるソースから $EXTV_{CC}$ スイッチ入力を経由して $INTV_{CC}$ 電源を供給すると、ドライバおよび制御回路に必要な V_{IN} 電流は、(デューティ・ファクタ)(効率)で計算されます。たとえば、20Vから5Vのアプリケーションでは、10mAの $INTV_{CC}$ 電流は約3mAの V_{IN} 電流になります。これによって、中間電流損失が10%以上(ドライバが V_{IN} から直接電源を供給されている場合)からわずかに数パーセントに減少します。

3) I^2R 損失は、ヒューズのDC抵抗(使用している場合)、MOSFET、インダクタ、電流センス抵抗、および入出力コンデンサのESRから推定されます。連続モードでは、 L や R_{SENSE} に平均出力電流が流れますが、トップサイドMOSFETと同期MOSFET間で「チョップ」されます。2つのMOSFETがほぼ同じ $R_{DS(ON)}$ の場合は、1つのMOSFETの抵抗とLの抵抗、 R_{SENSE} およびESRを加算するだけで I^2R 損失を求めることができます。たとえば、それぞれ $R_{DS(ON)} = 10m$ 、 $R_L = 10m$ 、そして $R_{SENSE} = 5m$ の場合、全抵抗は25mになります。これにより、5V出力の場合に出力電流が各出力段につき3Aから15Aまで増加すると損失は2%~8%になります。また、3.3V出力では各出力段につき損失は3%~12%になります。効率は外付け部品と出力電力レベルが同じ場合は、 V_{OUT} の2乗に反比例して変化します。高性能デジタル・システムでますます要求される低出力電圧と大電流が同時発生時の影響は単に2倍になるのではなく、スイッチング・レギュレータ・システムでの重要損失条件では4倍になります。

4) 遷移損失はトップサイドMOSFETにのみ、しかも高入力電圧(通常、20V以上)で動作しているときに限って適用されます。遷移損失は次式から推定できます。

$$\text{遷移損失} = (1.7) V_{IN}^2 I_{O(MAX)} C_{RSS} f$$

銅配線や内部バッテリー抵抗など、他の「隠れた」損失は、携帯用システムではさらに5%~10%の効率低下を生じる可能性があります。これらの「システム」レベルの損失をシステムの設計に含めることが非常に重要です。内部バッテリーおよび入力ヒューズ抵抗損失は、 C_{IN} がスイッチング周波数において十分な電荷保存と非常に低いESRを持つようにすれば最小限に抑えることができます。50W電源は一般に10m~20mの最大ESRの最低200μF~300μFの容量のコンデンサを必要とします。LTC1629のPolyPhaseアーキテクチャでは、競合製品と比較した場合の入力容量条件は標準で半分から1/4です。デッドタイム中のショットキ導通損失やインダクタ・コア損失などのその他の損失は、一般に追加される全損失の2%以下にしかありません。

アプリケーション情報

過渡応答のチェック

レギュレータのループ応答は、負荷過渡応答を観察すればチェックできます。スイッチング・レギュレータは、DC(抵抗性)負荷電流のステップにตอบสนองするのに数サイクルを要します。負荷ステップが発生すると、 V_{OUT} は ΔI_{LOAD} (ESR) だけシフトします。ESRは C_{OUT} (ΔI_{LOAD})の等価直列抵抗です。そしてまたレギュレータを電流変化に適応させ、 V_{OUT} を安定状態値に復帰させる帰還誤差信号を生成する C_{OUT} の充放電を開始します。この回復期間に、 V_{OUT} で安定の問題となるオーバシュートやリングングが発生します。 I_{TH} ピンにより制御ループ動作を最適化できるだけでなく、DC結合およびACフィルタされた閉ループ応答テスト・ポイントも提供します。このテスト・ポイントでのDCステップ、立上り時間、およびセトリングは、真に閉ループ応答を反映するものです。優秀な2次システムを想定すれば、位相マージンと減衰係数は、このピンで見られるオーバシュートの割合を使って評価することができます。このピンの立上り時間を調べれば、帯域幅も評価できます。図1の回路に示す I_{TH} ピンの外部部品は、ほとんどのアプリケーションに十分な開始点を提供します。

I_{TH} の直列 R_C - C_C フィルタは、支配的ポールゼロ・ループ補償を設定します。これらの値は、最終的なPCレイアウトが行われ、特定の出力コンデンサのタイプと容量値を決定した後で、過渡応答を最大にするために、多少(推奨値の0.2~5倍)変更することができます。さまざまなタイプと値によって、ループ帰還係数の利得と位相が決まるので、まず出力コンデンサを決定する必要があります。2 μ s以下の立上り時間を持つ全負荷電流の20%~80%の出力電流パルスが、帰還ループを乱すことなく、全体的なループ安定性のセンスを与える出力電圧と I_{TH} ピンの波形を生成します。出力電流のステップによって生じる初期出力電圧ステップは帰還ループの帯域幅以内にならない場合があるため、位相マージンを決定するのにこの信号を使用することはできません。これが、帰還ループにありフィルタされ補償された制御ループ応答である I_{TH} ピン信号を調べる方がよいことの原因です。ループの利得は R_C を大きくすると増大し、ループの帯域幅は C_C を小さくすると増大します。 C_C が減少したのと同じだけ R_C を増大させると、ゼロ周波数は同じに維持され、帰還ループの最も重要な周波数範囲で、位相を同じに維持します。出力電圧のセトリング動作は、閉ループ・システムの安定性に関係し、実際の総合的な電源性

能を実証します。

次に、大容量(1 μ F以上)電源バイパス・コンデンサを持つ負荷の断続が行われると、さらに大きな過渡が発生します。放電したバイパス・コンデンサは実質的に C_{OUT} と並列になるため、 V_{OUT} の電圧は急速に降下します。負荷のスイッチ抵抗が低く、しかも瞬間的にドライブされると、どんなレギュレータでも出力電圧の急激な変化を防止するだけ素早く電流供給を変えることができません。 C_{LOAD} 対 C_{OUT} の比率が1:50より大きい場合は、スイッチの立上り時間を制御して、負荷の立上り時間を約25 $\cdot C_{LOAD}$ に制限しなければなりません。したがって、10 μ Fコンデンサでは250 μ sの立上り時間が必要となり、充電電流は約200mAに制限されます。

自動車分野での検討事項：

シガレット・ライターへの接続

バッテリー駆動デバイスを車載用として使用するようになると、シガレット・ライターから電源をとって、バッテリーを節約するだけでなく、動作中にバッテリー・パックの再充電までもやっってしまうという希望が出てくるのも自然といえます。しかし、接続する前に、以下の点に注意してください。まず、最悪の電源に差し込んでいるということです。自動車のメイン・バッテリー・ラインは、負荷の急激な変化、逆バッテリー、ダブル・バッテリーなど、多くの好ましくない過渡電位を発生させる温床です。

バッテリー・ケーブルがゆるいと負荷の急激な変化が生じます。ケーブルの接続が絶たれると、オルタネータのフィールドが崩壊して、減衰するのに数100msを要する60Vもの正の高電圧スパイクが発生する可能性があります。バッテリーの逆接続はその言葉通りであり、ダブル・バッテリーでは、牽引トラックのオペレータの考察によりエンジン始動時に24Vが12Vより早く発生することが分かっています。

図8に示す回路は、自動車のバッテリー・ラインの故障からDC/DCコンバータを保護する最も簡単な方法です。直列ダイオードはバッテリーの逆接続中に電流が流れるのを防止し、過渡サプレッサは負荷の切り替え中に、入力電圧をクランプします。過渡サプレッサはダブル・バッテリー動作時には導通してはならず、コンバータのブレークダウン電圧以下の入力電圧はクランプしていなければなりません。

アプリケーション情報

LTC1629の最大入力電圧は36Vですが、ほとんどのアプリケーションはMOSFETの BV_{DSS} によって30Vに制限されています。

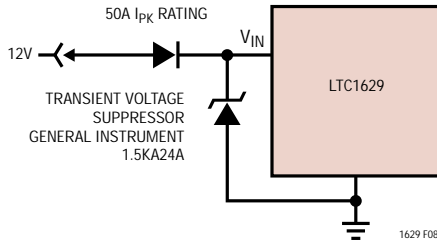


図8. 車載用アプリケーションの保護

設計例(2フェーズを使用)

設計例として、 $V_{IN} = 5V$ (標準)、 $V_{IN} = 5.5V$ (最大)、 $V_{OUT} = 1.8V$ 、 $I_{MAX} = 20A$ 、 $T_A = 70$ 、そして $f = 300kHz$ と仮定します。

インダクタンス値は、最初に30%のリプル電流の仮定に基づいて選択されます。リプル電流の最大値は、最大入力電圧で発生します。300kHz動作の場合はFREQSETピンをINTV_{CC}ピンに接続してください。30%のリプル電流に対する最小インダクタンスは、以下のとおりです：

$$L \geq \frac{V_{OUT}}{f(\Delta I)} \left(1 - \frac{V_{OUT}}{V_{IN}} \right) \\ \geq \frac{1.8V}{(300kHz)(30\%)(10A)} \left(1 - \frac{1.8V}{5.5V} \right) \\ \geq 1.35\mu H$$

2 μH のインダクタは、20%のリプル電流を生成しません。ピーク・インダクタ電流は、最大DC値に1/2リプル電流を加えたものすなわち11.5Aです。最小オン時間は以下のとおり最大 V_{IN} で発生します：

$$t_{ON(MIN)} = \frac{V_{OUT}}{V_{IN}f} = \frac{1.8V}{(5.5V)(300kHz)} = 1.1\mu s$$

R_{SENSE} 抵抗値は、以下のとおり若干の許容差を考慮しながら最大電流センス電圧仕様を使用して計算することができます：

$$R_{SENSE} = \frac{60mV}{11.5A} \approx 0.005\Omega$$

出力電圧が2.4V以下なので、出力抵抗分割器は出力電圧を設定するだけでなく、両方のチャンネルでセンス・ピン入力電流を吸収する値が必要です。

$$R1_{(MIN)} = \frac{20k}{2} \left(\frac{V_{OUT}}{2.4V - V_{OUT}} \right) \\ = 10k \left(\frac{1.8V}{2.4V - 1.8V} \right) = 30k$$

1%抵抗を選択すると、 $R1 = 13.2k$ と $R2 = 16.5k$ では1.80Vの出力電圧が発生し、上記の条件を満足します。

トップサイド MOSFET の消費電力は容易に推定できません。たとえば、Siliconix Si4420DYを使用した場合、 $R_{DS(ON)} = 0.013$ 、 $C_{RSS} = 300pF$ です。高い周囲温度における T_J (推定値) = 110、最大入力電圧では：

$$P_{MAIN} = \frac{1.8V}{5.5V} (10)^2 \left[1 + (0.005)(110^\circ C - 25^\circ C) \right] \\ 0.013\Omega + 1.7(5.5V)^2 (10A)(300pF) \\ (310kHz) = 0.61W$$

高い周囲温度で推定接合部温度上昇が50における、通常動作条件での同期MOSFETにより消費されるワーストケース電力は：

$$P_{SYNC} = \frac{5.5V - 1.8V}{5.5V} (10A)^2 (1.48)(0.013\Omega) \\ = 1.29W$$

グランドへの短絡によって、以下のフォールド・バック電流が流れます。

$$I_{SC} = \frac{25mV}{0.005\Omega} + \frac{1}{2} \left[\frac{200ns(5.5V)}{2\mu H} \right] = 5.28A$$

アプリケーション情報

高い周囲温度で推定接合部温度上昇が50 における、短絡条件での同期MOSFETにより消費されるワーストケース電力は：

$$P_{\text{SYNC}} = \frac{5.5\text{V} - 1.8\text{V}}{5.5\text{V}} (5.28\text{A})^2 (1.48) (0.013\Omega) \\ = 360\text{mW}$$

これは通常状態、および最大負荷状態での値よりはるかに小さなものです。なお、もはや短絡条件では負荷が電力を消費しないので、全システム消費電力は99%以上減少します。

ピークRMS入力電流が起こるときのデューティ・サイクルは、図4に従ってD = 0.25とD = 0.75です。ピークに最も近いデューティ・サイクルを生成する入力電圧である5.5Vにおける、ワーストケースの所要RMS電流定格を計算します。

図4から、C_{IN}は以下のRMS電流定格を必要とします：

$$C_{\text{IN}} \text{の所要 } I_{\text{RMS}} = (20\text{A})(0.23) \\ = 4.6\text{A}_{\text{RMS}}$$

出力コンデンサのリプル電流は、各インダクタについてすでに計算されたインダクタ・リプルを使用し、計算したデューティ・ファクタとともに図3から得た係数を乗算して計算されます。連続モードでの出力リプルは、入力電圧が最大のときに最も大きくなります。図3から、最大出力電流リプルは、以下のとおりです：

$$\Delta I_{\text{COUT}} = \frac{V_{\text{OUT}}}{f_L} (0.34) \\ \Delta I_{\text{COUTMAX}} = \frac{1.8(0.34)}{(300\text{kHz})(2\mu\text{H})} = 1\text{A}$$

PolyPhaseテクニックが入力および出力リプル電流に対して最大のメリットを持つのは、フェーズ数×出力電圧が入力電圧とほぼ等しいかあるいはそれより高いときであることに注目してください。

PCボード・レイアウト・チェックリスト

PCボードをレイアウトするときには、以下のチェックリストを使用してLTC1629が正しく動作するように配慮しなければなりません。これらの項目は図11のレイアウト図にもイラストで示してあります。レイアウトで以下の項目をチェックしてください。

- 1) 信号およびパワー・グランドが分離されているか？ LTC1629の信号グランド・ピンは、個別にC_{OUT}の(-)プレートにリターンしなければなりません。パワー・グランドはボトムNチャネルMOSFETのソース、ショットキ・ダイオードのアノード、およびC_{IN}の(-)プレートにリターンします。リードはできる限り短くしてください。
- 2) LTC1629のV_{OS}⁺ピンがC_{OUT}の(+)プレートに接続されているか？ LTC1629のV_{OS}⁻ピンがC_{OUT}の(-)プレートに接続されているか？ 抵抗分割器R1、R2をV_{DIFFOUT}と信号グランドの間に接続し、R1両端のフィード・フォワード・コンデンサはできる限りLTC1629の近くで接続しなければなりません。
- 3) SENSE⁻およびSENSE⁺リードが、最小のPCトレース間隔で配線されているか？ SENSE⁺ピンとSENSE⁻ピンの間のフィルタ・コンデンサは、できる限りLTC1629の近くに配置します。センス抵抗へのケルビン接続による精密な電流検知を行います。
- 4) C_{IN}の(+)プレートはできる限りトップサイドMOSFETのドレインの近くで接続されているか？ このコンデンサはMOSFETにAC電流を供給します。入力コンデンサ、トップおよびボトムMOSFET、およびショットキ・ダイオードによって形成される入力電流経路をPCボードの同じ側に密なループで維持して、誘導および放射EMIを最小限に抑えてください。
- 5) INTV_{CC}の1μFセラミック・デカップリング・コンデンサがINTV_{CC}ピンとパワー・グランド・ピンの間で、ピンに近づけて接続されているか？ このコンデンサはMOSFETドライバ・ピーク電流を伝達します。小さな値を使用して、ICに隣接して配置できるようにします。
- 6) スイッチング・ノードSW1(SW2)を敏感な小信号ノードから離しておきます。理想的には、スイッチ・ノードは、LTC1629から最も遠い点に配置しなければなりません。
- 7) PLLINピンをドライブするには、ロジック・ゲートなどの低インピーダンス・ソースを使用し、リードの長さをできる限り短くします。

アプリケーション情報

8) 過剰なフェーズ・シフトを抑えるために、CLKOUTピンの容量性負荷を最小にします。必要に応じてNPNエミッタ・ホロワでバッファします。

図9の回路図は、2フェーズ・スイッチング・レギュレータの全分岐電流を示します。電流波形を検討すれば、高スイッチング電流経路を物理的に小さなサイズに保持することが重要である理由がきわめて明白になります。これらの「ループ」から高電界および磁界が無線局が信号を送信するように放射されます。出力コンデンサのグラウンドは入力コンデンサの負端子にリターンしなければならず、共通グラウンド経路をスイッチ電流経路と共有させないでください。回路の左半分は、スイッチング・レギュレータによって生成される「ノイズ」を生じます。非常に

高いスイッチング電流が存在するので、同期MOSFETとショットキ・ダイオードのグラウンド終端は、短い絶縁されたPCトレースで入力コンデンサのボトム・プレートにリターンされなければなりません。入力コンデンサのボトム・プレートからの独立した絶縁経路を使用して、ICのパワー・グラウンド・ピン(PGND)と信号グラウンド・ピン(SGND)で接続しなければなりません。このテクニックは、スイッチング・レギュレータの全過程の間、高電流パルスによって発生する固有の信号がインピーダンスが有限の代替電流経路をとらないようにします。外部OPTI-LOOP補償により、最適化されていないPCレイアウトを過補償することが可能ですが、この設計手順は推奨されません。

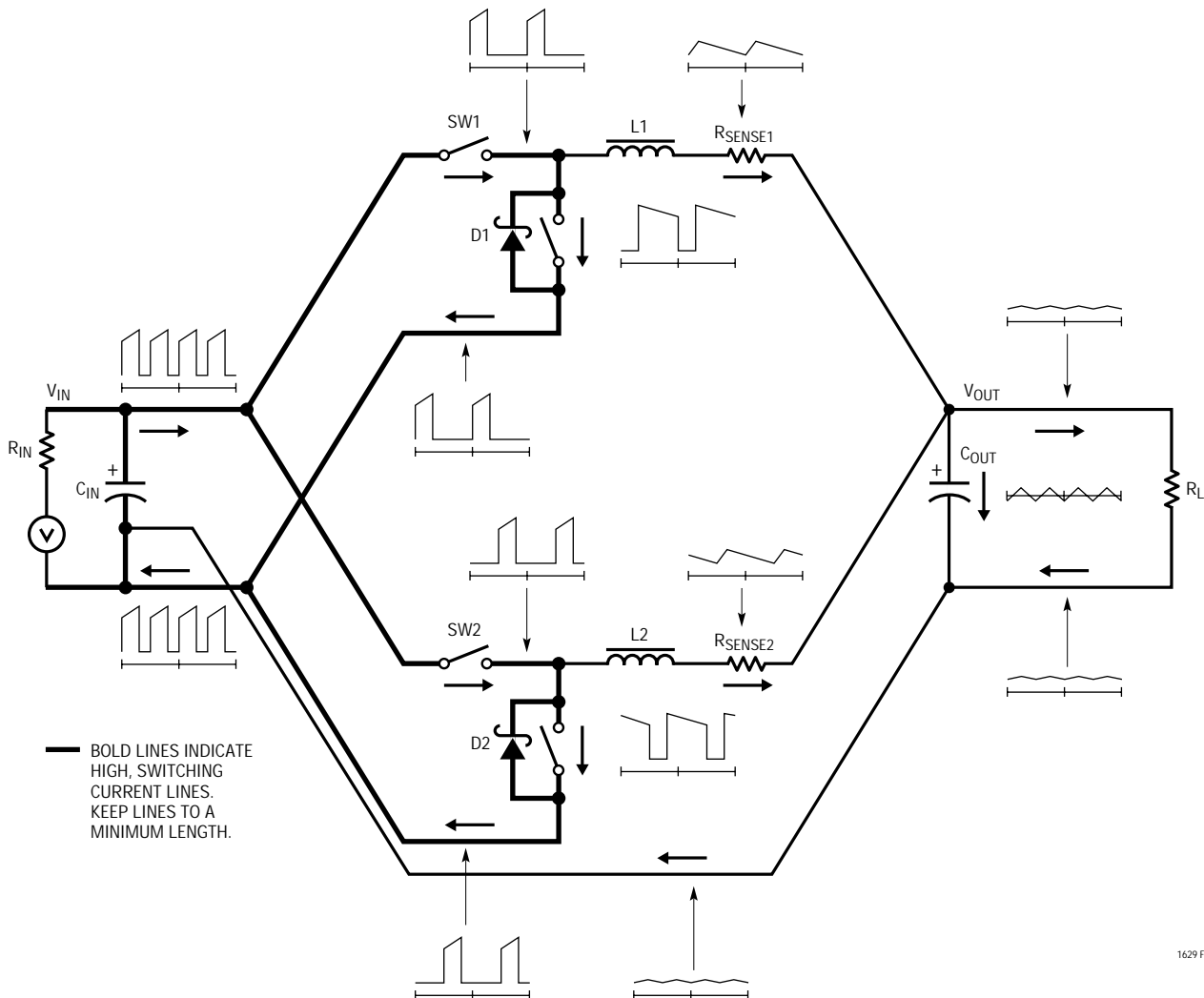


図9. マルチフェーズ・スイッチング・レギュレータの瞬間電流経路の流れ

アプリケーション情報

2フェーズ・コントローラによる入力および出力
RMSリップル電流の低減方法を示す簡単な
図による説明

マルチフェーズ電源は、入力および出力コンデンサ両方のリップル電流を大幅に低減します。RMS入力リップル電流は使用フェーズ数で除算され、有効リップル周波数は乗算されます(入力電圧が使用フェーズ数×出力電圧より大きいと仮定)。出力リップル振幅も使用フェーズ数によって減少し、実効リップル周波数は使用フェーズ数によって上昇します。図10にこの原理を図示しています。

1ステージ設計のワーストケースRMSリップル電流のピークは、出力電圧値の2倍です。2ステージ設計のワーストケースRMSリップル電流は、入力電圧の1/4と3/4でピークに達します。RMS電流を計算すると、より高い有効デューティ・ファクタが得られ、ピーク電流レベルは各ステージでの電流が平衡している限り分割されます。1ステージ・スイッチング・レギュレータでのRMS電流の計算方法の詳細については、アプリケーションノート 19を参照してください。図3と4は、フェーズを追加して入力および出力電流を低減する方法を理解するのに役立ちます。この2フェーズ・コンバータでは、入力電流のピークは半分に低下し、周波数は2倍になります。したがって、入力容量条件は理論的には1/4に減少します！優れた低ESR特性を持つセラミック入力コンデンサを使用することができます。

図4は、入力容量から引き出されるRMS入力電流と入力電圧対出力電圧比によって決まるデューティ・サイクルの関係を示しています。1フェーズ・システムのピーク入力RMS電流レベルは、2つのステージ間での電流分割による2フェーズ・ソリューションで50%低減されます。

マルチフェーズ・ソリューションで興味深いのは、1フェーズ設計において入力コンデンサに対してワーストケース・リップル電流を発生させる V_{IN} および $V_{OUT} = V_{IN}/2$ が、2フェーズ設計では入力電流リップルを生じないことです。

出力リップル電流は、同じインダクタンス値を使用した1フェーズ・ソリューションと比較すると大幅に低減されます。これは、 $(V_{IN} - V_{OUT})/L$ の充電電流からボトム

MOSFETがターンオンしているステージの V_{OUT}/L の放電電流項をトップMOSFETがオンになっているステージから減じるためです。出力リップル電流は以下のとおりです：

$$I_{RIPPLE} = \frac{2V_{OUT}}{fL} \left[\frac{1-2D}{|1-2D|+1} (1-D) \right]$$

ここで、Dはデューティ・ファクタです。

入力および出力リップル周波数は、使用ステージ数によって増加し、出力容量の要求条件を低減します。図3と4に示すとおり、 V_{IN} がほぼ NV_{OUT} と等しいとき、非常に低い入力および出力リップル電流が得られます。

前述したとおり、2フェーズ動作の興味深い結果は、 $V_{OUT} = V_{IN}/2$ で出力リップルが生じないことです。フェーズ・ロックによってフェーズを追加すると、追加コントローラは常に実装されているステージ数と等しい V_{OUT}/V_{IN} 比では、正味の入力または出力リップルを生じません。 V_{OUT}/V_{IN} 比に近い複数のステージを備えたシステムを設計すると、入力および出力におけるリップル電圧が大幅に低下し、それによってスイッチング電源全体の効率、物理的サイズ、および発熱を改善します。

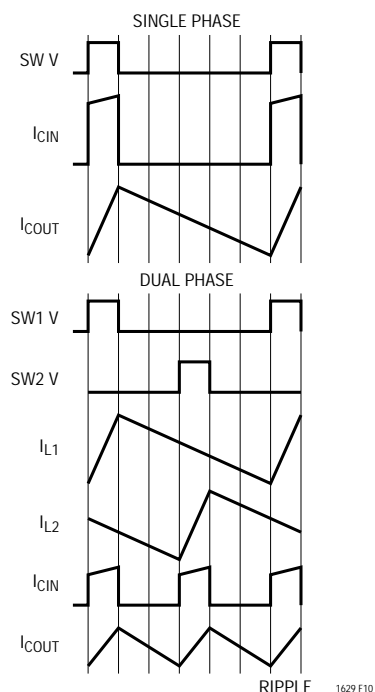


図10. シングルおよびPolyPhase電流波形

標準の応用例

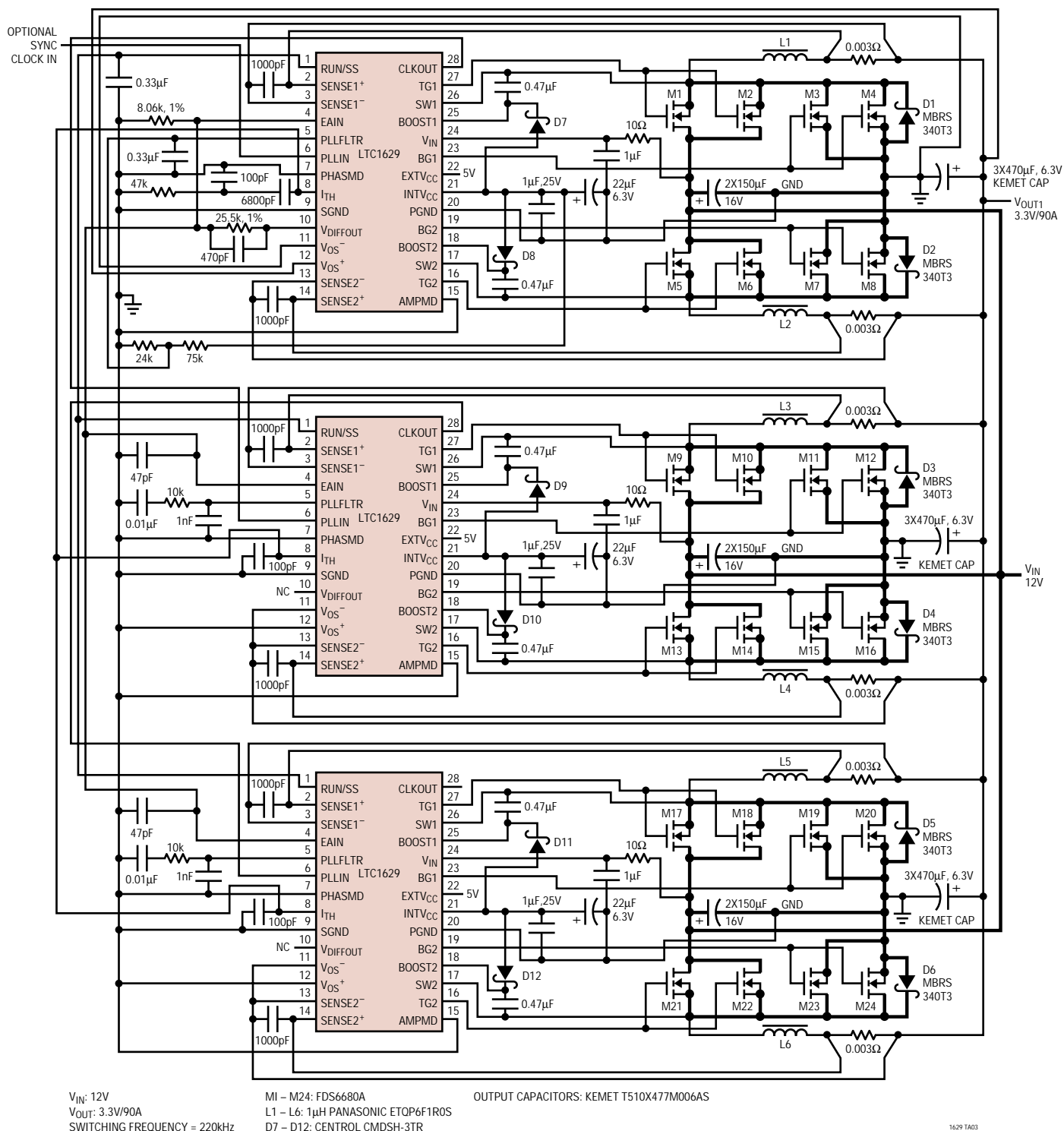
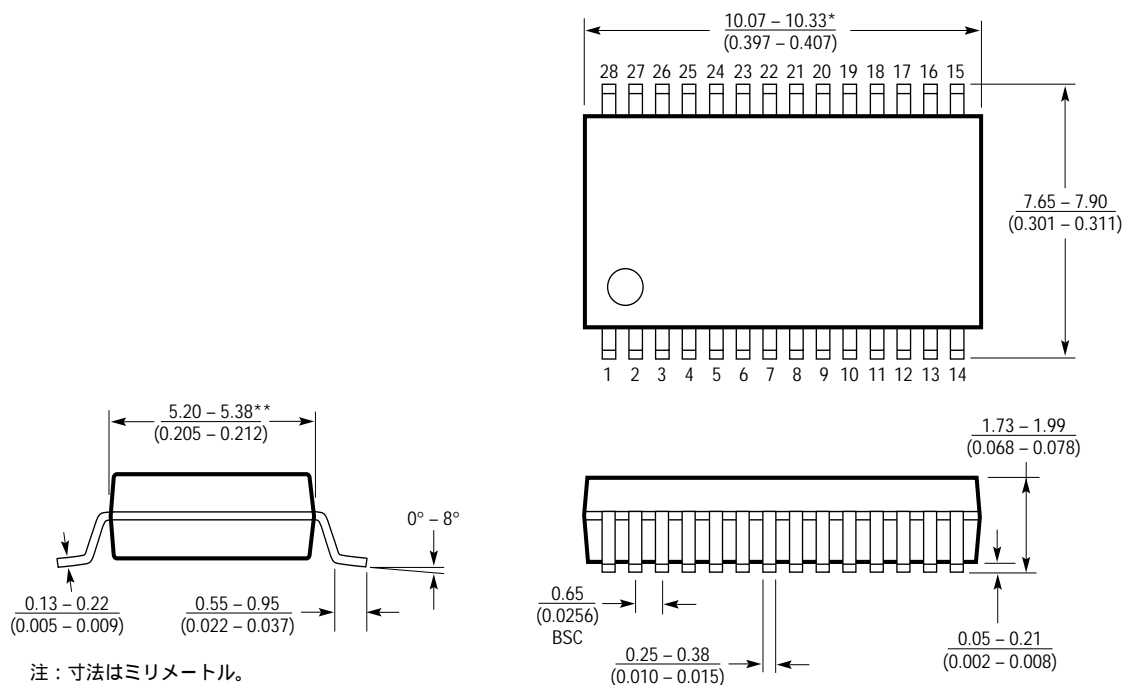


図11. 高電流3.3V/90A 6フェーズ・アプリケーション

パッケージ 注記がない限り寸法はミリメートル(インチ)

Gパッケージ 28リード・プラスチックSSOP(0.209) (LTC DWG # 05-08-1640)



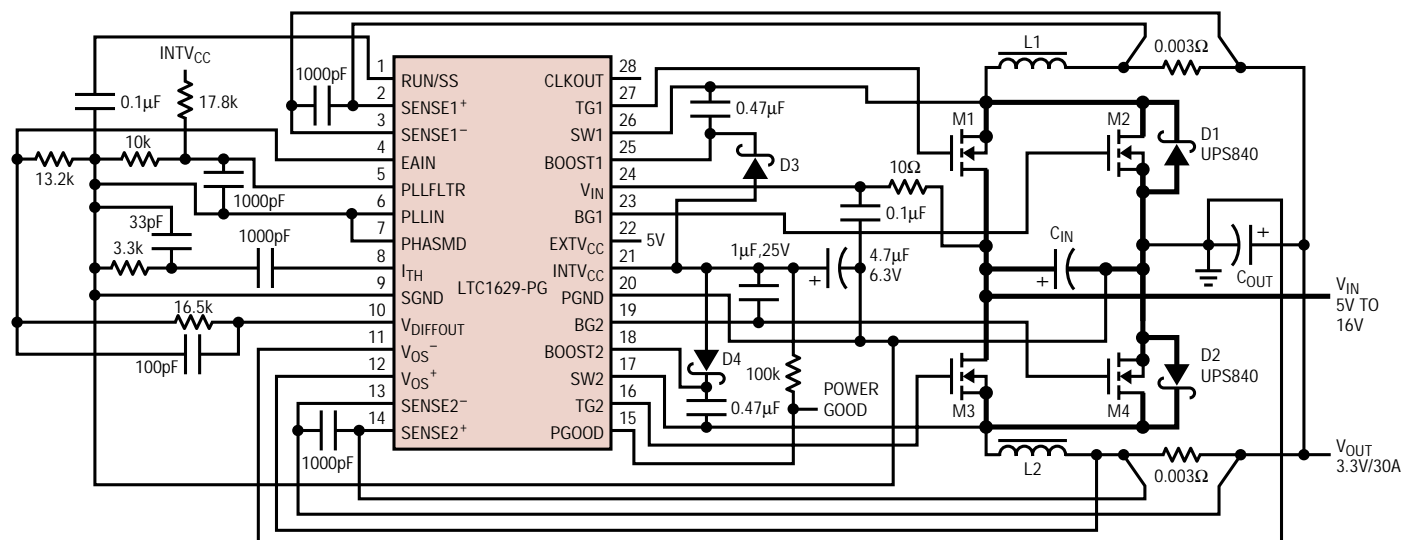
注：寸法はミリメートル。

*寸法にはモールドのバリを含まない。モールドのバリは片側で 0.152mm (0.006 ") を超えないこと。

**寸法にはリード間のバリを含まない。リード間のバリは片側で 0.254mm (0.010 ") を超えないこと。

G28 SSOP 1098

標準的応用例



V_{IN} : 5V TO 16V
 V_{OUT} : 3.3V/30A
 SWITCHING FREQUENCY = 250kHz

M1, M3: IRF7811
 M2, M4: IRF7809
 L1, L2: 1μH SUMIDA CEPH149-1R0MC

C_{IN} : OS CON 2-16SP270M
 C_{OUT} : KEMET 3-T510 470μF
 D3, D4: CENTRAL CMDSH-3TR

1629 TA02

図12. アクティブ電圧ポジショニング付き3.3V/30A電源

関連製品

製品番号	説明	注釈
LTC1435/LTC1435A	高効率同期式降圧スイッチング・レギュレータ	バースト・モード™動作、16ピン細型SO
LTC1436A-PLL	高効率低ノイズ同期式降圧スイッチング・レギュレータ	アダプティブ・パワー™・モード、24ピンSSOP
LTC1438/LTC1439	デュアル高効率低ノイズ同期式降圧スイッチング・レギュレータ	POR、補助レギュレータ
LTC1438-ADJ	補助レギュレータ付きデュアル同期式コントローラ	POR、外部帰還分割器
LTC1538-AUX	デュアル高効率低ノイズ同期式降圧スイッチング・レギュレータ	補助レギュレータ、5Vスタンバイ
LTC1539	デュアル高効率低ノイズ同期式降圧スイッチング・レギュレータ	5Vスタンバイ、POR、低バッテリー、補助レギュレータ
LTC1530	高電力降圧スイッチング・レギュレータ・コントローラ	5Vから3.3Vへの高効率変換、最大15A
LTC1628/LTC1628-PG	デュアル高効率、PolyPhase同期式降圧スイッチング・レギュレータ	定周波数、スタンバイ、5Vおよび3.3V LDO、PGOOD
LTC1702/LTC1703	デュアル高効率、PolyPhase同期式降圧スイッチング・レギュレータ	500kHz、GBW 25MHz、電圧モード
LTC1708-PG	デュアル高効率、PolyPhase同期式降圧スイッチング・レギュレータ	定周波数、5ビットVID、5Vスタンバイ、3.3V、PGOOD
LTC1709	5ビットVIDによる高効率、2フェーズ同期式降圧スイッチング・レギュレータ	$1.3V \leq V_{OUT} \leq 3.5V$ 、電流モードにより正確な電流分担を保証、 $3.5V \leq V_{IN} \leq 36V$
LTC1735	高効率同期式降圧コントローラ	バースト・モード動作、16ピン細型SSOP、フォールト保護、 $3.5V \leq V_{IN} \leq 36V$
LTC1736	5ビットVIDによる高効率同期式降圧コントローラ	出力フォールト保護、パワー・グッド、24ピンSSOP、 $3.5V \leq V_{IN} \leq 36V$
LTC1929	高効率、2フェーズ同期式降圧スイッチング・レギュレータ	低コスト、2フェーズ電流モード

Adaptive PowerとBurst Modelは、リニアテクノロジー社の商標です。