

# 4および8チャンネル、 マイクロパワー・サンプリング 12ビット、シリアルI/O、A/Dコンバータ

## 特長

- 12ビット分解能
- 自動シャットダウン時の標準消費電流：1nA
- 低消費電流：320 $\mu$ A標準
- 保証DNL： $\pm 3/4$  LSB(最大)
- 単一5V電源動作  
(3Vバージョンも用意：LTC1594L/LTC1598L)
- マルチプレクサ：4チャンネルMUX(LTC1594)  
8チャンネルMUX(LTC1598)
- 独立したMUX出力およびADC入力ピン
- MUXとADCを別々に制御可能
- サンプリング・レート：16.8ksps
- QSPI、SPI、MICROWIRE™などに対応するI/O
- 小型パッケージ：16ピン細型SQ(LTC1594)  
24ピンSSOP(LTC1598)

## アプリケーション

- ペン・スクリーン・デジタイザ
- バッテリ駆動システム
- リモート・データ収集
- 絶縁型データ収集
- バッテリ監視
- 温度測定

## 概要

LTC®1594/LTC1598はそれぞれ4チャンネルおよび8チャンネル・マルチプレクサのマイクロパワー、12ビット・サンプリングA/Dコンバータです。変換実行時の消費電力はわずか標準320 $\mu$ Aですが、変換を行っていないときは自動的に標準1nAまでパワーダウンします。LTC1594は16ピンSOパッケージ、LTC1598は24ピンSSOPパッケージで供給されます。両方とも5V電源で動作します。これらの12ビット・スイッチ・キャパシタ逐次比較型ADCには、サンプル&ホールドが内蔵されています。

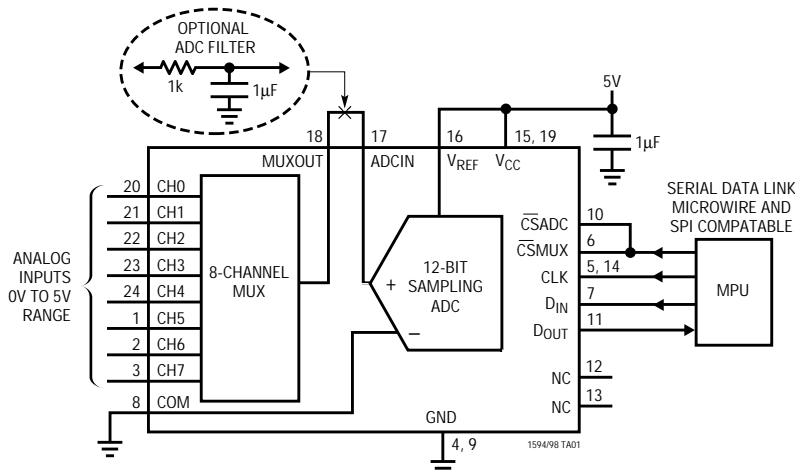
内蔵シリアル・ポートにより、3本または4本の伝送線を通してさまざまなマイクロプロセッサおよびマイクロコントローラへ効率よくデータ転送を行えます。このような伝送機能をマイクロパワー消費電力で実現しているため、リモート配置が可能であり、また絶縁バリアを通じたデータ伝送も可能です。

この回路は計測アプリケーションで使用したり、外部リファレンス電圧を接続して使用することができます。また、高インピーダンスのアナログ入力および縮小スパン(1.5V以下のフルスケール)で動作可能なため、多くのアプリケーションでセンサやトランスデューサに直接接続でき、利得段を必要としません。

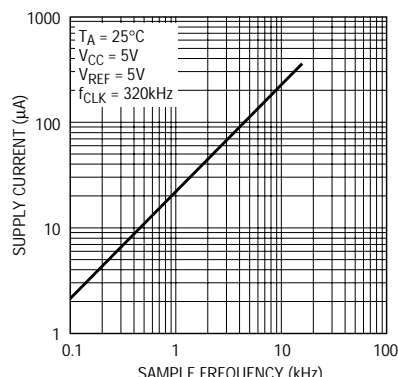
△、LTC、LTはリアテクノロジー社の登録商標です。  
MICROWIREは、ナショナル・セミコンダクター社の商標です。

## 標準的応用例

200Hzでサンプリングし、5V電源で動作する24 $\mu$ W、  
4チャンネル、12ビットADC



## 電源電流とサンプル・レート



# LTC1594/LTC1598

## 絶対最大定格

(Notes 1, 2)

GNDに対する電源電圧( $V_{CC}$ )..... 12V  
電圧

アナログ・リファレンス ..... - 0.3V ~ ( $V_{CC} + 0.3V$ )

アナログ入力 ..... - 0.3V ~ ( $V_{CC} + 0.3V$ )

デジタル入力 ..... - 0.3V ~ 12V

デジタル出力 ..... - 0.3V ~ ( $V_{CC} + 0.3V$ )

消費電力 ..... 500mW

動作温度範囲

LTC1594CS/LTC1598CG ..... 0 ~ 70

LTC1594IS/LTC1598IG ..... - 40 ~ 85

保存温度範囲 ..... - 65 ~ 150

リード温度(半田付け、10秒)..... 300

## パッケージ/発注情報

	ORDER PART NUMBER	TOP VIEW	ORDER PART NUMBER
<p>S PACKAGE 16-LEAD PLASTIC SO <math>T_{JMAX} = 125^{\circ}C, \theta_{JA} = 120^{\circ}C/W</math></p>	LTC1594CS LTC1594IS	<p>G PACKAGE 24-LEAD PLASTIC SSOP <math>T_{JMAX} = 150^{\circ}C, \theta_{JA} = 110^{\circ}C/W</math></p>	LTC1598CG LTC1598IG

ミリタリ・グレードに関してはお問い合わせください。

## 推奨動作条件 (Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{CC}$	Supply Voltage (Note 3)		4.5		5.5	V
$f_{CLK}$	Clock Frequency	$V_{CC} = 5V$	(Note 4)		320	kHz
$t_{CYC}$	Total Cycle Time	$f_{CLK} = 320kHz$	60			$\mu s$
$t_{hDI}$	Hold Time, $D_{IN}$ After $CLK \uparrow$	$V_{CC} = 5V$	150			ns
$t_{su\overline{CS}}$	Setup Time $\overline{CS} \downarrow$ Before First $CLK \uparrow$ (See Operating Sequence)	$V_{CC} = 5V$	1			$\mu s$
$t_{suDI}$	Setup Time, $D_{IN}$ Stable Before $CLK \uparrow$	$V_{CC} = 5V$	400			ns
$t_{WHCLK}$	CLK High Time	$V_{CC} = 5V$	1			$\mu s$
$t_{WLCLK}$	CLK Low Time	$V_{CC} = 5V$	1			$\mu s$
$t_{WH\overline{CS}}$	$\overline{CS}$ High Time Between Data Transfer Cycles	$f_{CLK} = 320kHz$	16			$\mu s$
$t_{WL\overline{CS}}$	$\overline{CS}$ Low Time During Data Transfer	$f_{CLK} = 320kHz$	44			$\mu s$

## コンバータおよびマルチプレクサの特性 (Note 5)

PARAMETER	CONDITIONS		LTC1594CS/LTC1598CG			LTC1594IS/LTC1598IG			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
Resolution (No Missing Codes)		●	12			12			Bits
Integral Linearity Error	(Note 6)	●			±3			±3	LSB
Differential Linearity Error		●			± 3/4			±1	LSB
Offset Error		●			±3			±3	LSB
Gain Error		●			±8			±8	LSB
REF Input Range	(Notes 7, 8)				1.5V to $V_{CC} + 0.05V$				V
Analog Input Range	(Notes 7, 8)				-0.05V to $V_{CC} + 0.05V$				V
MUX Channel Input Leakage Current	Off Channel	●			±200			±200	nA
MUXOUT Leakage Current	Off Channel	●			±200			±200	nA
ADCIN Input Leakage Current	(Note 9)	●			±1			±1	μA

ダイナミック精度 (Note 5)  $f_{SAMPL} = 16.8kHz$ 

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
S/(N + D)	Signal-to-Noise Plus Distortion Ratio	1kHz Input Signal		71		dB
THD	Total Harmonic Distortion (Up to 5th Harmonic)	1kHz Input Signal		-78		dB
SFDR	Spurious-Free Dynamic Range	1kHz Input Signal		80		dB
	Peak Harmonic or Spurious Noise	1kHz Input Signal		-80		dB

## デジタルおよびDC電気的特性 (Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{IH}$	High Level Input Voltage	$V_{CC} = 5.25V$	●	2.6		V
$V_{IL}$	Low Level Input Voltage	$V_{CC} = 4.75V$	●		0.8	V
$I_{IH}$	High Level Input Current	$V_{IN} = V_{CC}$	●		2.5	μA
$I_{IL}$	Low Level Input Current	$V_{IN} = 0V$	●		-2.5	μA
$V_{OH}$	High Level Output Voltage	$V_{CC} = 4.75V, I_O = 10\mu A$	●	4.0	4.64	V
		$V_{CC} = 4.75V, I_O = 360\mu A$	●	2.4	4.62	V
$V_{OL}$	Low Level Output Voltage	$V_{CC} = 4.75V, I_O = 1.6mA$	●		0.4	V
$I_{OZ}$	Hi-Z Output Leakage	$\overline{CS} = High$	●		±3	μA
$I_{SOURCE}$	Output Source Current	$V_{OUT} = 0V$		-25		mA
$I_{SINK}$	Output Sink Current	$V_{OUT} = V_{CC}$		45		mA
$R_{REF}$	Reference Input Resistance	$\overline{CS} = V_{IH}$		5000		MΩ
		$\overline{CS} = V_{IL}$		55		kΩ
$I_{REF}$	Reference Current	$\overline{CS} = V_{CC}$	●	0.001	2.5	μA
		$t_{CYC} \geq 760\mu s, f_{CLK} \leq 25kHz$		90		μA
		$t_{CYC} \geq 60\mu s, f_{CLK} \leq 320kHz$	●	90	140	μA
$I_{CC}$	Supply Current	$\overline{CS} = V_{CC}, CLK = V_{CC}, D_{IN} = V_{CC}$	●	0.001	±5	μA
		$t_{CYC} \geq 760\mu s, f_{CLK} \leq 25kHz$		320		μA
		$t_{CYC} \geq 60\mu s, f_{CLK} \leq 320kHz$	●	320	640	μA

# LTC1594/LTC1598

## AC特性 (Note 5)

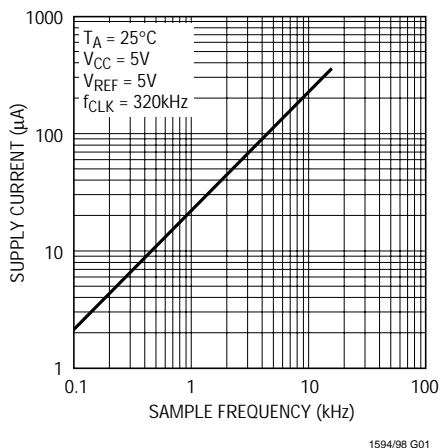
SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$t_{SMPL}$	Analog Input Sample Time	See Figure 1 in Applications Information		1.5		CLK Cycles
$f_{SMPL(MAX)}$	Maximum Sampling Frequency	See Figure 1 in Applications Information	●	16.8		kHz
$t_{CONV}$	Conversion Time	See Figure 1 in Applications Information		12		CLK Cycles
$t_{dDO}$	Delay Time, CLK↓ to D <sub>OUT</sub> Data Valid	See Test Circuits	●	250	600	ns
$t_{dis}$	Delay Time, $\overline{CS}$ ↑ to D <sub>OUT</sub> Hi-Z	See Test Circuits	●	135	300	ns
$t_{en}$	Delay Time, CLK↓ to D <sub>OUT</sub> Enabled	See Test Circuits	●	75	200	ns
$t_{hDO}$	Time Output Data Remains Valid After CLK↓	$C_{LOAD} = 100pF$		230		ns
$t_f$	D <sub>OUT</sub> Fall Time	See Test Circuits	●	50	150	ns
$t_r$	D <sub>OUT</sub> Rise Time	See Test Circuits	●	50	150	ns
$t_{ON}$	Enable Turn-On Time	See Figure 1 in Applications Information	●	260	700	ns
$t_{OFF}$	Enable Turn-Off Time	See Figure 2 in Applications Information	●	100	300	ns
$t_{OPEN}$	Break-Before-Make Interval		●	35	160	ns
$C_{IN}$	Input Capacitance	Analog Inputs On-Channel		20		pF
		Off-Channel		5		pF
		Digital Input		5		pF

は全動作温度範囲の規格値を意味する。  
 Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。  
 Note 2: すべての電圧値はGNDを基準にする。  
 Note 3: これらのデバイスは5Vで仕様が規定されている。3V仕様のデバイス (LTC1594/LTC1598L) については当社にお問い合わせください。  
 Note 4: 高温でリーク電流が増加すると、S/Hが低下するため、85 °Cでは $f_{CLK} \geq 160kHz$ 、70 °Cでは $f_{CLK} \geq 75kHz$ 、25 °Cでは $f_{CLK} \geq 1kHz$ が推奨される。  
 Note 5: 注記がない限り、 $V_{CC} = 5V$ 、 $V_{REF} = 5V$ 、および $CLK = 320kHz$ 。CSADCピンとCSMUXピンはテスト中には連結される。

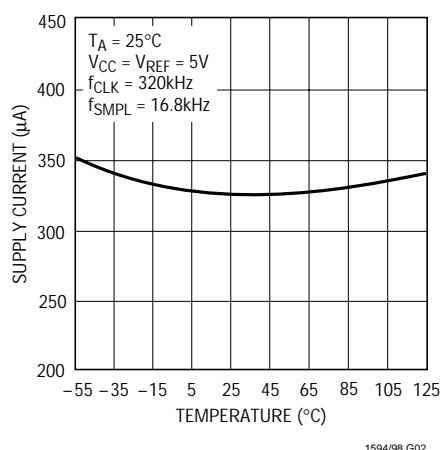
Note 6: 直線性誤差はA/D伝達曲線の実際のエンド・ポイント間で規定されている。  
 Note 7: 各リファレンスとアナログ入力には2個の内蔵ダイオードが接続されている。これらのダイオードはリファレンスまたはアナログ入力電圧がGNDからダイオード1個分低いか、 $V_{CC}$ よりダイオード1個分高いと導通する。このスペックでは、 $4.5V \leq V_{CC} \leq 5.5V$ の場合に、いずれかのダイオードの50mV順バイアスが許容されている。これはリファレンスまたはアナログ入力が電源電圧を50mV以上超えない限り、出力コードが正しいことを意味する。したがって0V ~ 5Vの絶対入力電圧範囲を達成するには、初期許容差、温度変動、および負荷に対して最小4.950Vの電源電圧が必要となる。  
 Note 8: 推奨動作条件。  
 Note 9: チャネル・リーク電流はチャンネル選択後に測定される。

## 標準的性能特性

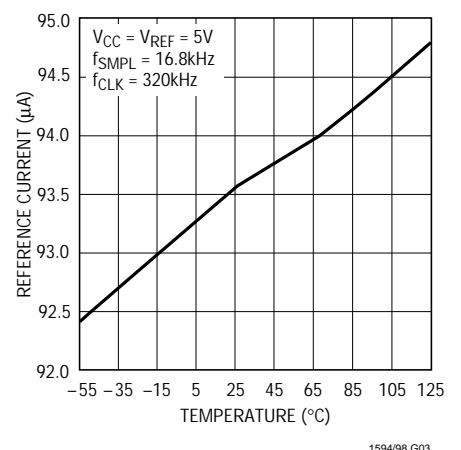
電源電流とサンプル・レート



電源電流と温度

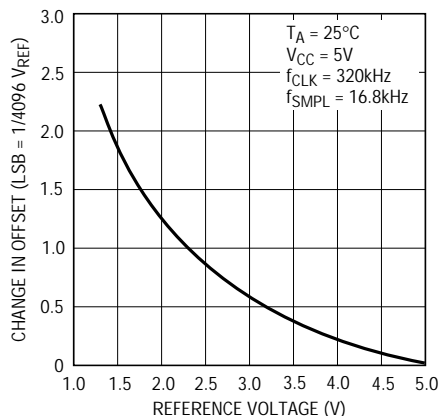


リファレンス電流と温度



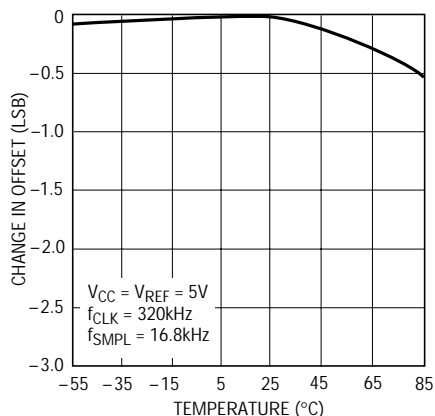
標準的性能特性

オフセットの変化とリファレンス電圧



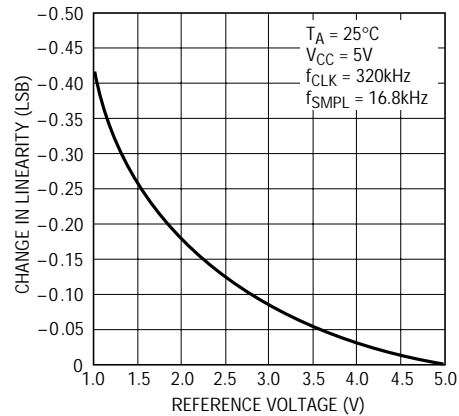
1594/98 G04

オフセットの変化と温度



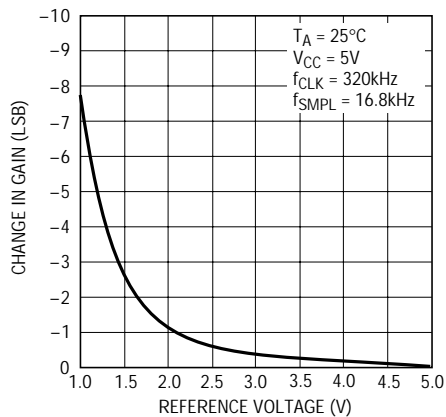
1594/98 G05

直線性の変化とリファレンス電圧



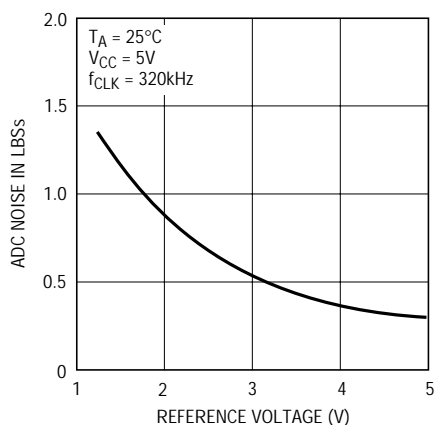
1594/98 G06

利得の変化とリファレンス電圧



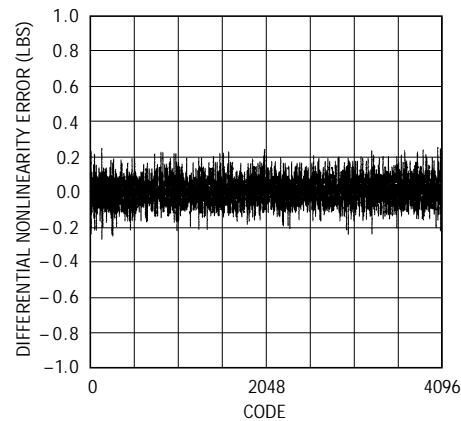
1594/98 G07

ピーク・ツー・ピークADCノイズとリファレンス電圧



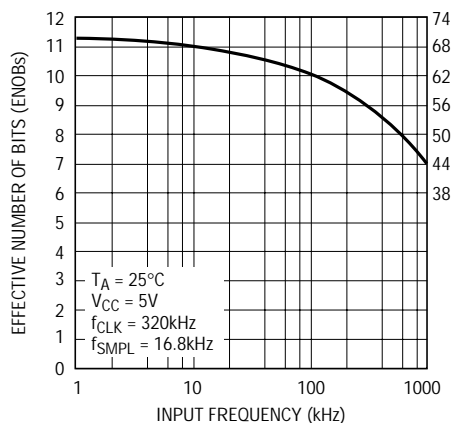
1594/98 G08

微分非直線性とコード



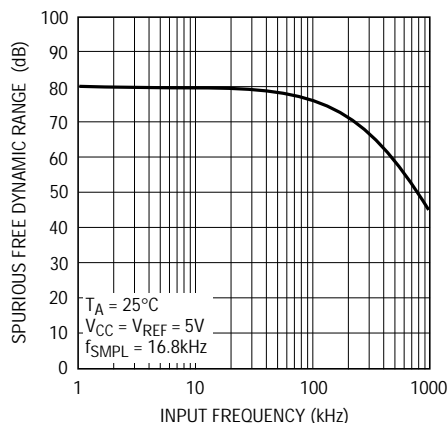
1594/98 G09

有効ビットおよび  $S/(N+D)$  と入力周波数



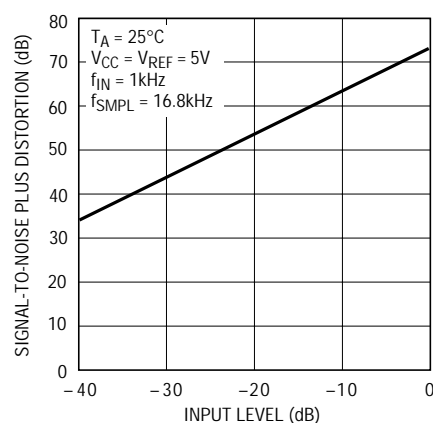
1594/98 G10

スプリアス・フリー・ダイナミック・レンジと周波数



1594/98 G11

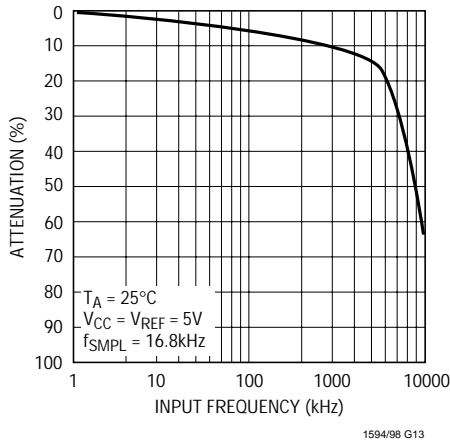
$S/(N+D)$  と入力レベル



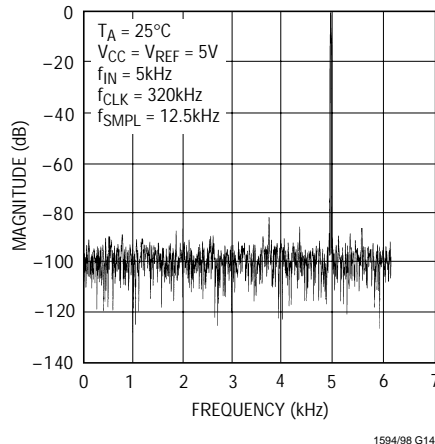
1594/98 G12

## 標準的性能特性

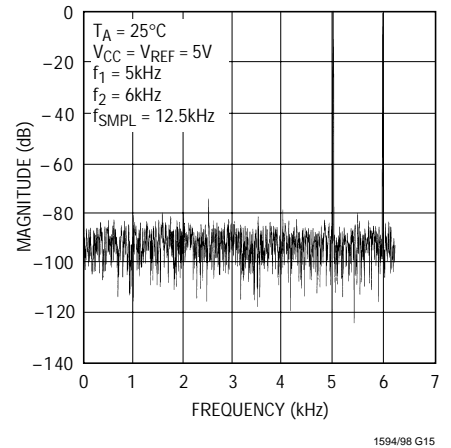
減衰と入力周波数



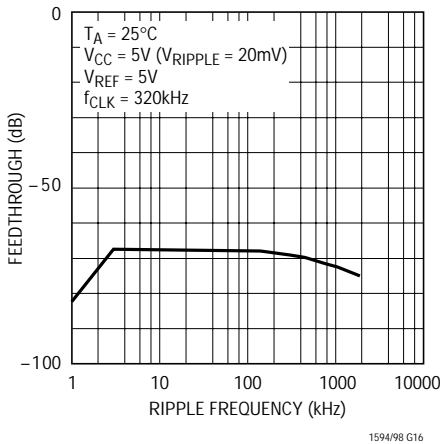
4096ポイントのFFTプロット



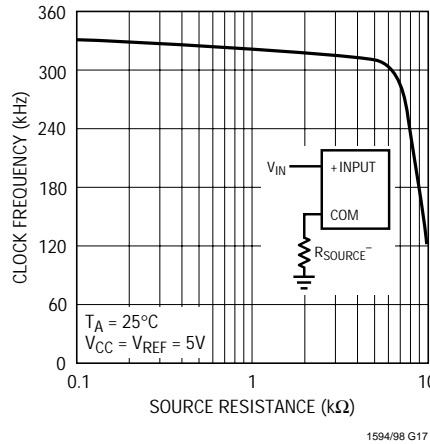
混変調歪み



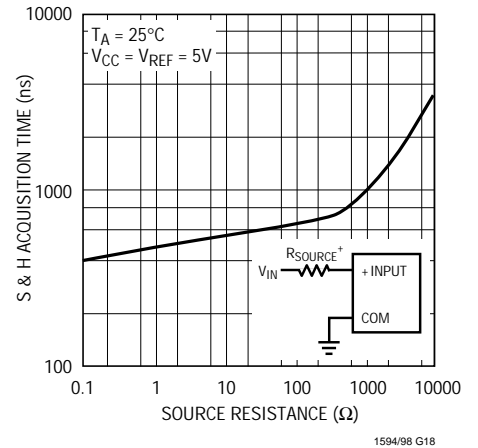
電源フィードスルーと  
リップル周波数



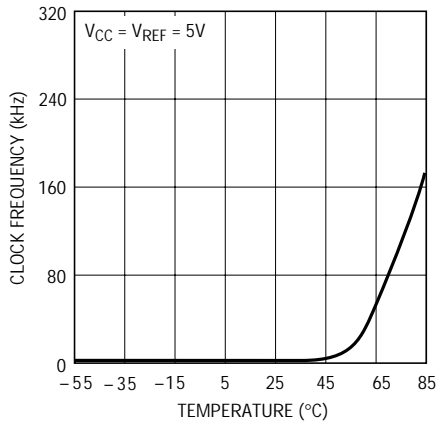
最大クロック周波数と  
ソース抵抗



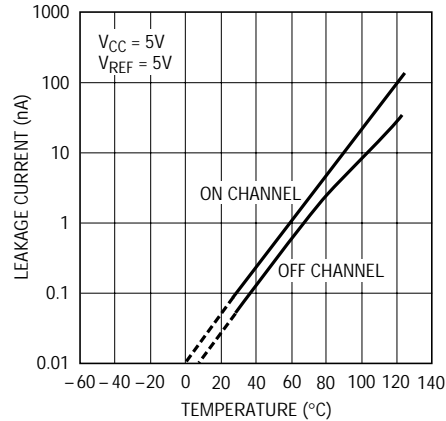
サンプル・ホールド・アキュイジション  
・タイムとソース抵抗



0.1LSB誤差に対する  
最小クロック周波数と温度



入力チャネル・リーク電流と温度



## ピン機能

## LTC1594

CH0(ピン1): アナログ・マルチプレクサ入力

CH1(ピン2): アナログ・マルチプレクサ入力

CH2(ピン3): アナログ・マルチプレクサ入力

CH3(ピン4): アナログ・マルチプレクサ入力

ADCIN(ピン5): ADC入力。この入力にはADCの正アナログ入力です。通常動作では、このピンはMUXOUTに接続します。

V<sub>REF</sub>(ピン6): リファレンス入力。リファレンス入力ではA/Dコンバータの電圧スパンを決定します。

COM(ピン7): 負のアナログ入力。この入力にはADCの負アナログ入力であり、GNDを基準としてノイズがなければなりません。

GND(ピン8): アナログ・グランド。GNDはアナログ・グランド・プレーンに直接接続しなければなりません。

$\overline{\text{CSAD}}\text{X}$ (ピン9): ADCチップ・セレクト入力。この入力に“H”レベルがあると、ADCをパワーダウンし、D<sub>OUT</sub>をハイ・インピーダンスにします。この入力に“L”レベルがあると、ADCは選択されたチャンネルをサンプリングして、変換を開始します。通常動作では、このピンはCSMUXと並列にドライブします。

## LTC1598

CH5(ピン1): アナログ・マルチプレクサ入力

CH6(ピン2): アナログ・マルチプレクサ入力

CH7(ピン3): アナログ・マルチプレクサ入力

GND(ピン4): アナログ・グランド。GNDはアナログ・グランド・プレーンに直接接続しなければなりません。

CLK(ピン5): シフト・クロック。このクロックはシリアル・データ伝送をMUXとADCに同期させます。また、ADCの変換速度も決定します。

$\overline{\text{CSMUX}}$ (ピン6): MUXチップ・セレクト入力。この入力に“H”レベルがあると、MUXはチャンネル・アドレスを受信することができます。この入力に“L”レベルがあると、選択されたMUXチャンネルをイネーブルしてそれをMUX OUTピンに接続して、A/D変換を行うことができます。通常動作では、このピンをCSADCと並列にドライブします。

D<sub>IN</sub>(ピン7): デジタル・データ入力。マルチプレクサ・アドレスがこの入力にシフト・インされます。

D<sub>OUT</sub>(ピン10): デジタル・データ出力。この出力からA/D変換結果がシフト・アウトされます。

V<sub>CC</sub>(ピン11): 電源電圧。このピンはA/Dコンバータに電力を供給します。アナログ・グランド・プレーンに直接バイパスしなければなりません。

CLK(ピン12): シフト・クロック。このクロックはシリアル・データ伝送をMUXとADCに同期させます。

$\overline{\text{CSMUX}}$ (ピン13): MUXチップ・セレクト入力。この入力に“H”レベルがあると、MUXはチャンネル・アドレスを受信することができます。この入力に“L”レベルがあると、選択されたMUXチャンネルをイネーブルしてそれをMUX OUTピンに接続して、A/D変換を行うことができます。通常動作では、このピンをCSADCと並列にドライブします。

D<sub>IN</sub>(ピン14): デジタル・データ入力。マルチプレクサ・アドレスがこの入力にシフト・インされます。

MUXOUT(ピン15): MUX出力。このピンはマルチプレクサの出力です。通常動作ではADCINに接続します。

V<sub>CC</sub>(ピン16): 電源電圧。このピンはピン11に接続しなければなりません。

COM(ピン8): 負のアナログ入力。この入力にはADCの負アナログ入力であり、GNDを基準としてノイズがなければなりません。

GND(ピン9): アナログ・グランド。GNDはアナログ・グランド・プレーンに直接接続しなければなりません。

$\overline{\text{CSAD}}\text{X}$ (ピン10): ADCチップ・セレクト入力。この入力に“H”レベルがあると、ADCをパワーダウンし、D<sub>OUT</sub>をハイ・インピーダンスにします。この入力に“L”レベルがあると、ADCは選択されたチャンネルをサンプリングして、変換を開始します。通常動作では、このピンはCSMUXと並列にドライブします。

D<sub>OUT</sub>(ピン11): デジタル・データ出力。この出力からA/D変換結果がシフト・アウトされます。

NQ(ピン12): 無接続。

NQ(ピン13): 無接続。

CLK(ピン14): シフト・クロック。この入力にはピン5に接続してください。

# LTC1594/LTC1598

## ピン機能

$V_{CC}$  (ピン15): 電源電圧。このピンはA/Dコンバータに電源を供給します。アナログ・グラウンド・プレーンに直接バイパスしなければなりません。

$V_{REF}$  (ピン16): リファレンス入力。リファレンス入力A/Dコンバータの電圧スパンを決定します。

ADCIN (ピン17): ADC入力。この入力はADCの正アナログ入力です。通常動作では、このピンはMUXOUTに接続します。

MUXOUT (ピン18): MUX出力。このピンはマルチプレクサの出力です。通常動作ではADCINに接続します。

$V_{CC}$  (ピン19): 電源電圧。このピンはピン15に接続しなければなりません。

CH0 (ピン20): アナログ・マルチプレクサ入力

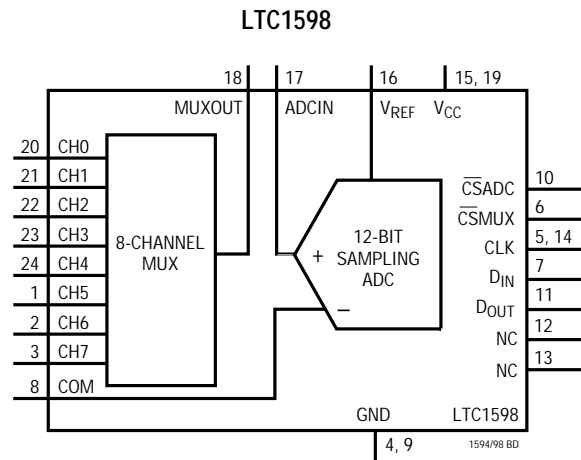
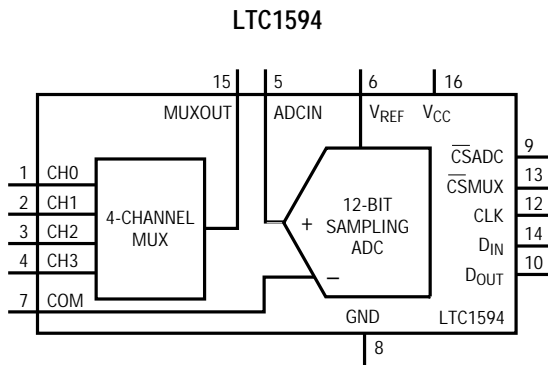
CH1 (ピン21): アナログ・マルチプレクサ入力

CH2 (ピン22): アナログ・マルチプレクサ入力

CH3 (ピン23): アナログ・マルチプレクサ入力

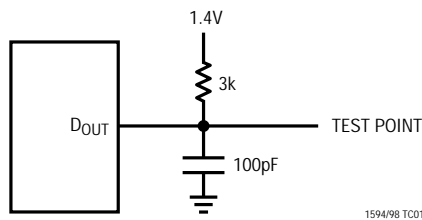
CH4 (ピン24): アナログ・マルチプレクサ入力

## ブロック図

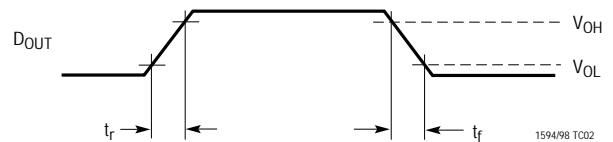


## テスト回路

$t_{dDO}$ 、 $t_r$ 、および $t_f$ の負荷回路



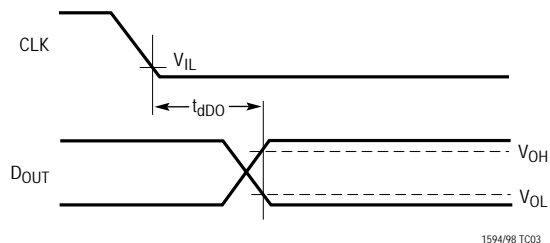
$D_{OUT}$ の立上りおよび立下り時間 $t_r$ 、 $t_f$ の電圧波形



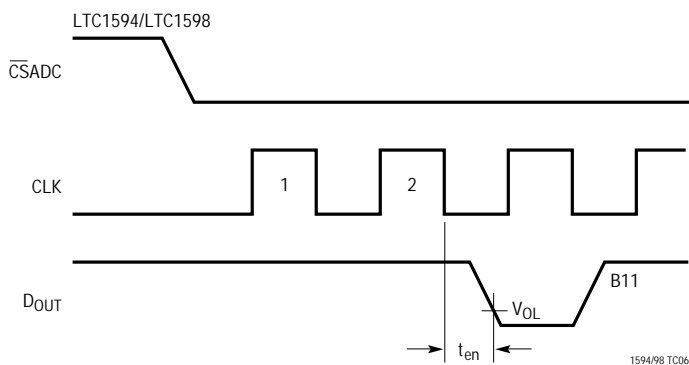


テスト回路

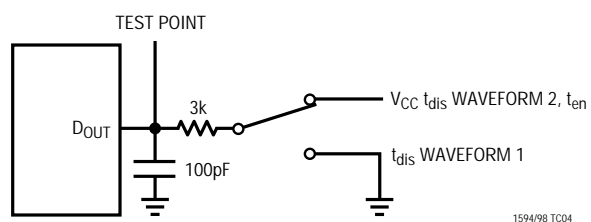
D<sub>OUT</sub> 遅延時間、t<sub>dDO</sub>の電圧波形



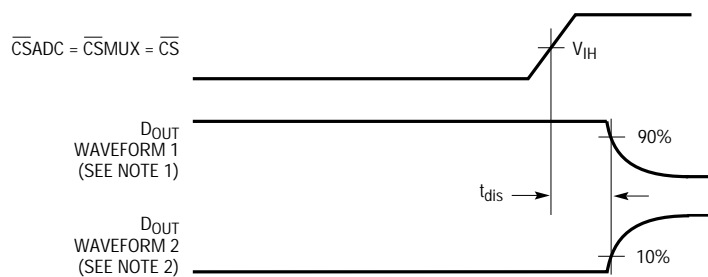
t<sub>en</sub>の電圧波形



t<sub>dis</sub> および t<sub>en</sub> の負荷回路



t<sub>dis</sub>の電圧波形



NOTE 1: WAVEFORM 1 IS FOR AN OUTPUT WITH INTERNAL CONDITIONS SUCH THAT THE OUTPUT IS HIGH UNLESS DISABLED BY THE OUTPUT CONTROL.  
 NOTE 2: WAVEFORM 2 IS FOR AN OUTPUT WITH INTERNAL CONDITIONS SUCH THAT THE OUTPUT IS LOW UNLESS DISABLED BY THE OUTPUT CONTROL.

# LTC1594/LTC1598

## アプリケーション情報

### 概要

LTC1594/LTC1598はそれぞれ4チャンネルおよび8チャンネル・マルチプレクサを備えた、マイクロパワー、12ビット・サンプリングA/Dコンバータです。これらのADCは、サンプリング速度が16.8kHzのときに標準320 $\mu$ Aの電流を消費します。サンプリング速度が遅くなると、消費電流は直線的に低下します(消費電流対サンプリング速度を参照)。ADCは変換を行っていないときには自動的にパワーダウンし、リーク電流しか流しません。LTC1594は16ピン細型SOパッケージで供給され、LTC1598は24ピンSSOPパッケージで供給されます。両方のデバイスとも4.5V~5.5Vの単一電源で動作します。

LTC1594/LTC1598は12ビットのスイッチト・キャパシタADC、サンプル・ホールド、シリアル・ポート、および外部リファレンス入力ピンを備えています。さらに、LTC1594は4チャンネル・マルチプレクサ、LTC1598は8チャンネル・マルチプレクサを備えています(ブロック図を参照)。これらはDCコモン・モード電圧でフロートしている信号を測

定でき、1.5Vまでの縮小スパンで動作可能です。スパンを縮小すれば、366 $\mu$ Vの分解能を達成できます。

LTC1594/LTC1598には独立したMUX出力およびADC入力ピンがあり、信号処理を経済的に行う理想的なMUXOUT/ADCINループを形成します。MUXとADCは独立したチップ・セレクトを通して個別に制御することができ、柔軟性が向上しています。

### シリアル・インタフェース

この説明では、注記がない限り $\overline{CS}$ MUXと $\overline{CS}$ ADCが連結されていると仮定し、それを単に $\overline{CS}$ と呼ぶものとします。

LTC1594/LTC1598は、同期式、半二重、4線インタフェースを介して、マイクロプロセッサおよび他の外部回路と通信を行います(図1および図2の動作シーケンスを参照)。

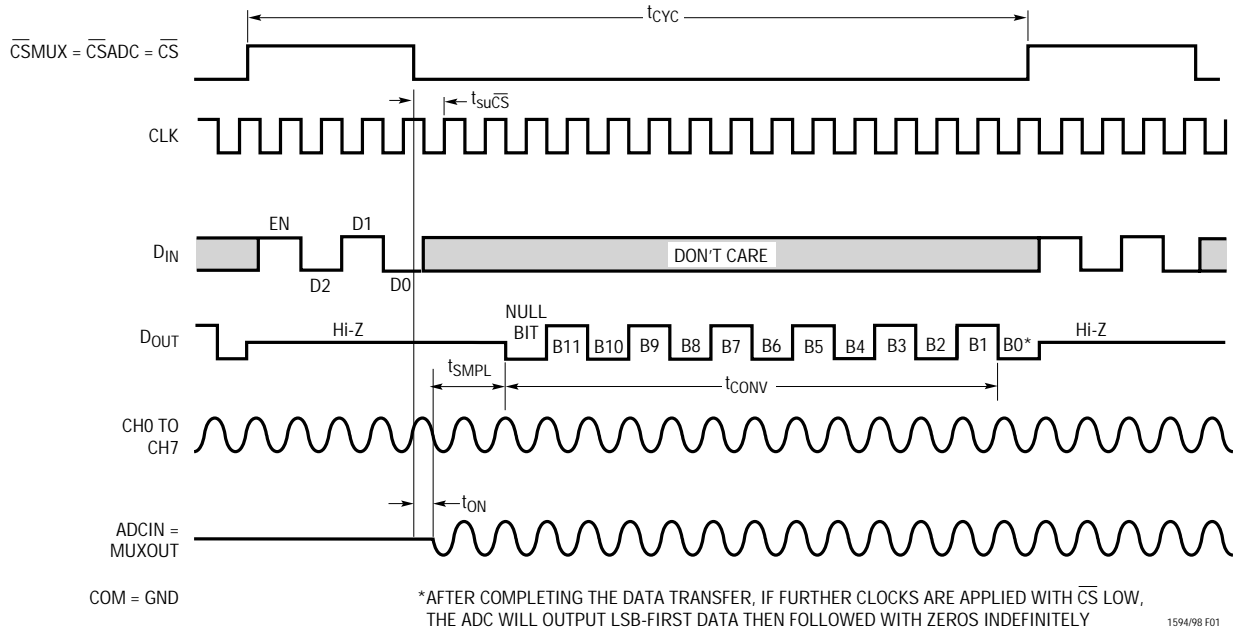


図1. LTC1594/LTC1598の動作シーケンス例 : CH2、GND

## アプリケーション情報

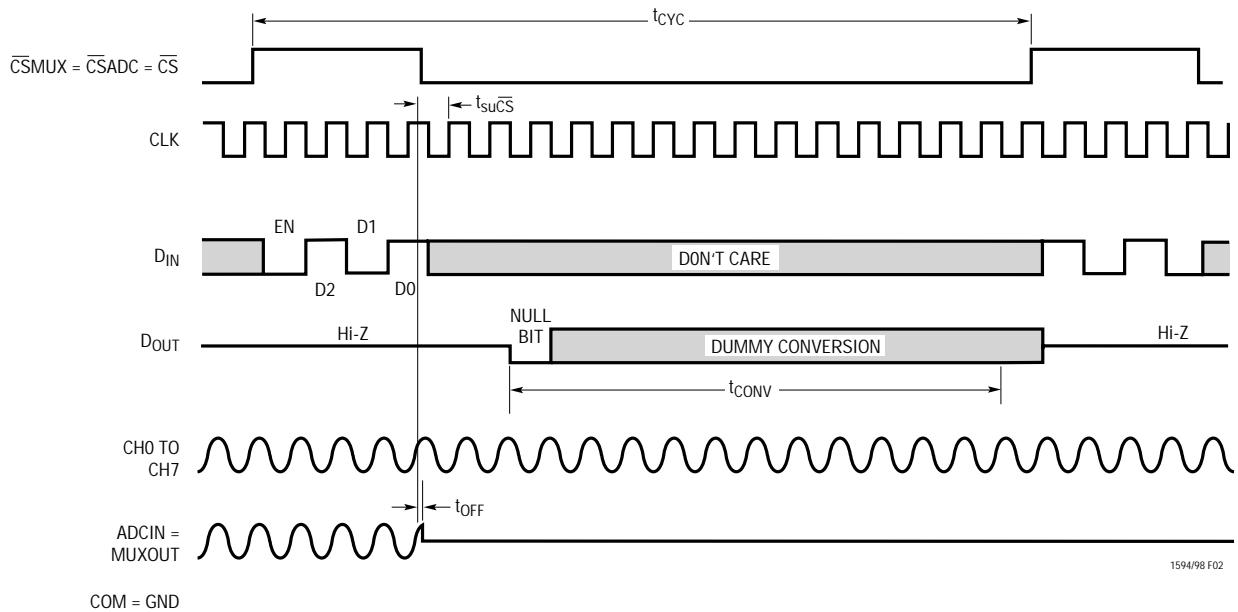


図2. LTC1594/LTC1598の動作シーケンス例：全チャンネル・オフ

## データ転送

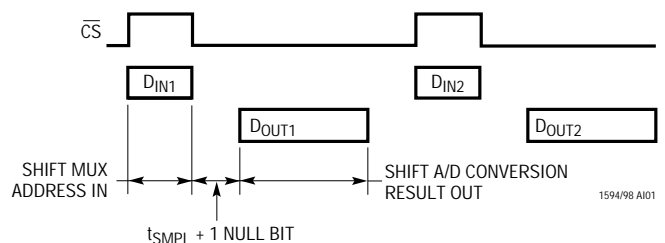
CLKは送信および受信の両システムにおいて、各ビットをCLKの立下りエッジで送信し、CLKの立上りエッジで取り込んでデータ転送を同期化します。

LTC1594/LTC1598は最初に入力データを受信し、次にA/D変換結果を送り返します(半二重)。半二重動作のため、 $D_{IN}$ と $D_{OUT}$ を連結して、 $\overline{CS}$ 、CLK、およびDATA ( $D_{IN}/D_{OUT}$ )の3線だけで送信することが可能です。

データ転送は立下りのチップ・セレクト( $\overline{CS}$ )信号によって開始されます。 $\overline{CS}$ が立ち上がった後、 $D_{IN}$ ピンの入力データはクロックの立上りエッジで4ビット・レジスタにラッチされます。5つ以上の入力ビットを、問題なく $D_{IN}$ ピンに送ることができますが、 $\overline{CS}$ が立ち下がる前にクロック・インされた最後の4ビットだけが4ビット・レジスタにストアされます。この4ビット入力データ・ワードは、マルチプレクサのチャンネルを選択します(入力データ・ワードおよび表1、2を参照)。正しい動作を保証するために、 $\overline{CS}$ はクロックの次の立上りエッジの前に“L”にしなければなりません。

$\overline{CS}$ を“L”にすると、 $t_{OFF}$ 遅延後にブレイク・ビフォア・メイク間隔 $t_{OPEN}$ を確保するために、すべてのチャンネル

が同時にオフに切り替わります。 $t_{ON}(t_{OFF} + t_{OPEN})$ の遅延後に、選択されたチャンネルがオンに切り替わり、チップのADCは入力信号を獲得して、変換を開始することができます(図1および2を参照)。1ヌル・ビット後、変換の結果が $D_{OUT}$ ラインに出力されます。選択されたチャンネルは、 $\overline{CS}$ の次の立下りエッジまでオンのままです。データ交換の終わりに $\overline{CS}$ を“H”にしなければなりません。これによって、LTC1594/LTC1598をリセットし、次のデータ変換を開始します。



## ブレイク-ビフォア-メイク

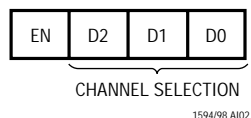
LTC1594/LTC1598は、 $\overline{CS}$ が“L”になると、全チャンネルを同時にオフにしてから次に選択したチャンネルをオンに切り替えるブレイク-ビフォア-メイク間隔を提供します。

## アプリケーション情報

言い換えると、 $\overline{CS}$ が「L」になると $t_{OFF}$ 遅延後に、ブレイク-ビフォア-メイク間隔を確保するために、すべてのチャンネルがオフに切り替わります。この間隔の後、選択されたチャンネルが切り替わり、信号の伝送が可能になります。選択されたチャンネルは、 $\overline{CS}$ の次の立下りエッジまでオンのままで、プロセスは「EN」ビットがロジック「H」のときに自身を繰り返します。「EN」ビットがロジック「L」の場合、 $\overline{CS}$ が「L」になった $t_{OFF}$ 遅延後に、すべてのチャンネルは同時にオフに切り替わり、 $\overline{CS}$ の次の立下りエッジまでオフになったままです。

### 入力データ・ワード

$\overline{CS}$ が「H」のとき、LTC1594/LTC1598はクロックの立上りエッジでデータを $D_{IN}$ 入力にクロック・インし、4ビット・レジスタにストアします。入力データ・ワードは次のとおり定義されています。



### 「EN」ビット

4ビット・レジスタの最初のビットは「EN」ビットです。図1に示すとおり、「EN」ビットがロジック「H」の場合、 $\overline{CS}$ が「L」になってから $t_{ON}$ 遅延後に、選択されたチャンネルがイネーブルされます。図2に示すとおり、「EN」ビットがロジック「L」の場合、 $\overline{CS}$ が「L」になってから $t_{OFF}$ 遅延後に、すべてのチャンネルがディスエーブルされます。

### マルチプレクサ (MUX) アドレス

「EN」ビットに続く入力ワードの3ビットは、要求された変換に対するMUXのチャンネルを選択します。あるチャンネル選択に対して、コンバータはCOMピンの電圧を基準にして、選択されたチャンネル間の電圧を測定します。表1と2に、LTC1594/LTC1598チャンネル選択のための各種ビットの組合せを示します。

表1. LTC1594チャンネル選択のための論理値表

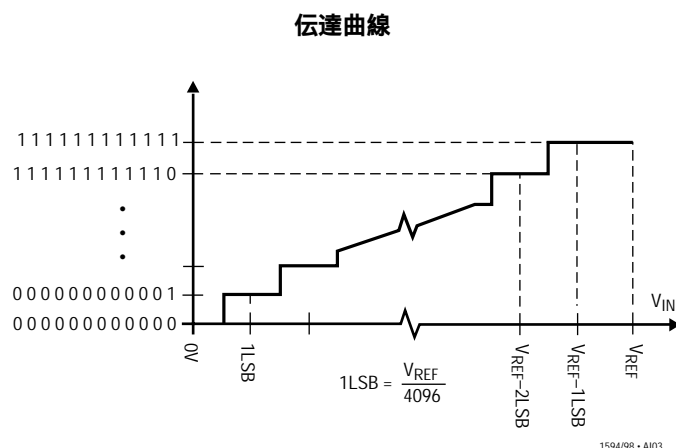
CHANNEL STATUS	EN	D2	D1	D0
All Off	0	X	X	X
CH0	1	0	0	0
CH1	1	0	0	1
CH2	1	0	1	0
CH3	1	0	1	1

表2. LTC1598チャンネル選択のための論理値表

CHANNEL STATUS	EN	D2	D1	D0
All Off	0	X	X	X
CH0	1	0	0	0
CH1	1	0	0	1
CH2	1	0	1	0
CH3	1	0	1	1
CH4	1	1	0	0
CH5	1	1	0	1
CH6	1	1	1	0
CH7	1	1	1	1

### 伝達曲線

LTC1594/LTC1598はユニポーラ専用で固定されています。この変換タイプの入力スパンとコード割当てを以下の図に示します。



### 出力コード

OUTPUT CODE	INPUT VOLTAGE	INPUT VOLTAGE (VREF = 5.000V)
11111111111111	$V_{REF} - 1LSB$	4.99878V
11111111111110	$V_{REF} - 2LSB$	4.99756V
⋮	⋮	⋮
00000000000001	1LSB	0.00122V
00000000000000	0V	0V

1594/98 AI04

## アプリケーション情報

### D<sub>IN</sub>とD<sub>OUT</sub>を連結した場合の動作

LTC1594/LTC1598はD<sub>IN</sub>とD<sub>OUT</sub>を連結して動作させることができます。これによって、マイクロプロセッサ(MPU)との通信に必要なラインが1本節約されます。データは1本のワイヤで双方向に伝送されます。このデータ・ラインに接続されたプロセッサのピンは、入力または出力として構成できなければなりません。LTC1594/LTC1598は $\overline{CS}$ が立ち下がった後6番目のCLKが立ち下がる前にデータ・ラインを制御し、プロセッサは $\overline{CS}$ が“H”のときにデータ・ラインを制御します(図3を参

照)。したがって、衝突を回避するために、 $\overline{CS}$ が“L”のときにプロセッサのポート・ラインを入力に切り替える必要があります。

### MUXとADC用の独立したチップ・セレクト

LTC1594/LTC1598はMUXとADCを別々に制御するために、独立したチップ・セレクト、 $\overline{CSMUX}$ と $\overline{CSADC}$ を提供します。この機能は複数の変換に対して特定チャンネルを1回だけ選択する柔軟性を提供するだけでなく(図4を参照)、サンプリング・レートを最大20kspsに高めます(図5を参照)。

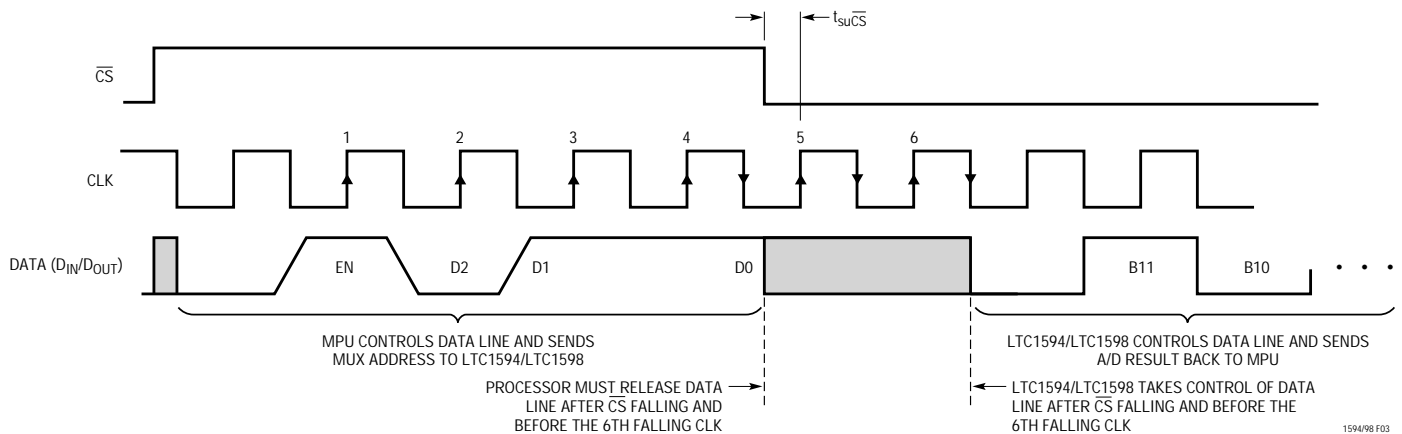


図3. D<sub>IN</sub>とD<sub>OUT</sub>を連結したLTC1594/LTC1598の動作

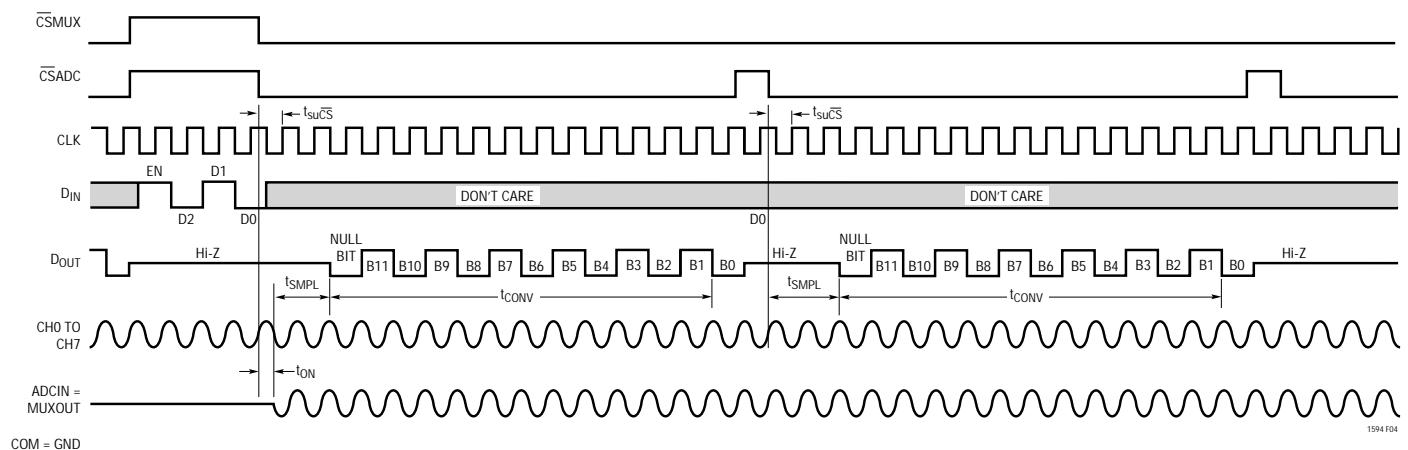


図4. 複数の変換に対して特定チャンネルを1回選択

## アプリケーション情報

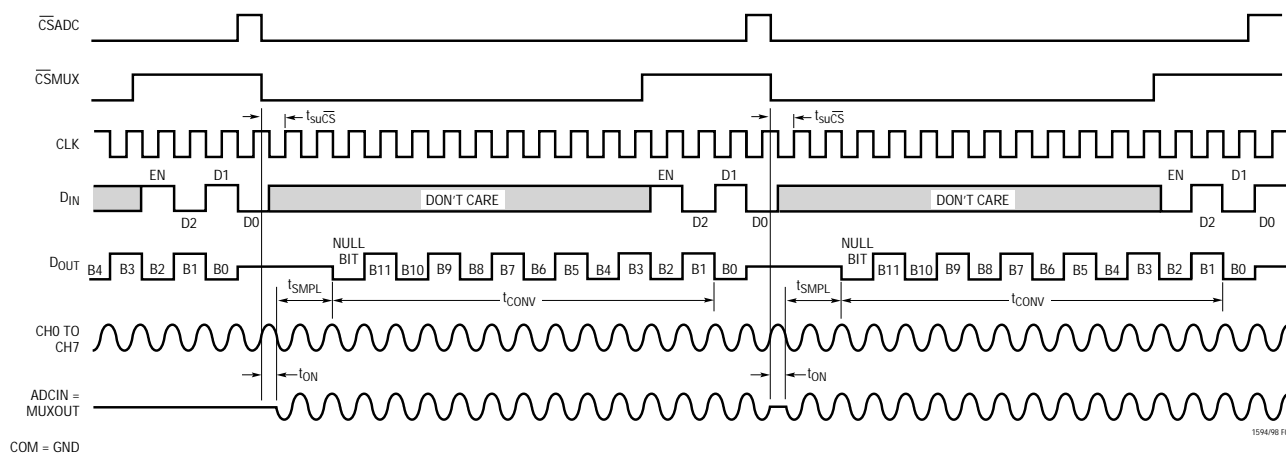


図5. 個別チップ・セレクトによるサンプル・レートの高速化

## MUXOUT/ADCINループによる経済的な信号調整

LTC1594/LTC1598のMUXOUTピンとADCINピンは、変換前にプログラム可能な利得アンプ (PGA) やアナログ入力信号の処理を可能にする非常に柔軟な外部ループを形成します。このループは各チャンネルごとではなく、1つの回路しか必要ないため、調整を実行する経済的な方法です。

標準的応用例セクションには、MUXOUT/ADCINループを使用してPGAを形成したり、複数のアナログ入力のアンチエリアス・フィルタリングを行ういくつかの例があります。

## マイクロパワー性能の達成

LTC1594/LTC1598は標準動作電流が $320\mu\text{A}$ であり、また変換と変換の間の自動シャットダウン機能を備えているため、広い範囲のサンプリング・レートできわめて低い消費電力を実現できます(図6参照)。自動シャットダウン機能を備えているため、サンプリング・レートを遅くすれば、消費電流を減少させることができます。このような低消費電力を達成するには、いくつかの事項を検討する必要があります。

## シャットダウン

LTC1594/LTC1598は自動シャットダウン機能を備えています。 $\overline{\text{CS}}$ ピンが「L」のときに電力を消費します。各変換の終わりに、ADCのバイアス回路とコンパレータはパワーダウンし、リファレンス入力はハイ・インピーダンスになり、CLKは動作したままで、LSBファースト・データまたはゼロをクロック・アウトします(図1と図2を参照)。 $\overline{\text{CS}}$ ピンが「H」のとき、ADCは完全にパワー・ダウンして、CLKを動作状態に入力データ・ワードをMUXにクロック・インします。 $\overline{\text{CS}}$ 、 $\text{D}_{\text{IN}}$ 、およびCLKがレール・トゥ・レールで動作していない場

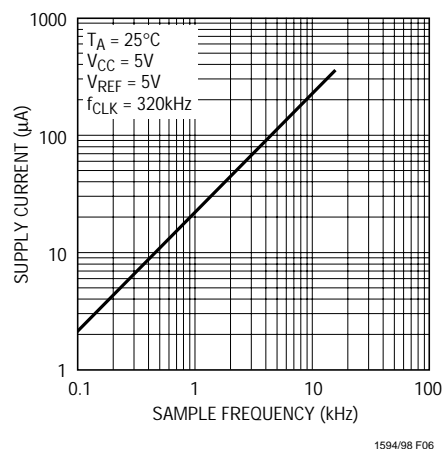


図6. 変換と変換の間の自動パワー・シャットダウンにより、サンプル・レートの低下に伴って消費電力も減少

合には、入力ロジック・バッファに電流が流れます。これらの電流は標準消費電流よりも大きくなる可能性があります。消費電流を最小にするには、 $\overline{\text{CS}}$ 、 $\text{D}_{\text{IN}}$ 、およびCLKピンをレール・トゥ・レールで振幅させてください。

 $\text{D}_{\text{OUT}}$ の負荷特性

デジタル出力の容量性負荷によって消費電力が増大することがあります。 $\text{D}_{\text{OUT}}$ ピンに $100\text{pF}$ のコンデンサを接続すると、クロック周波数 $320\text{kHz}$ で電源電流に $80\text{mA}$ 以上の電流が追加されます。この余分な $80\text{mA}$ ほどの電流は、負荷容量の充・放電に使われます。ロジック回路によって高い周波数でドライブされるデジタル・ラインについても同じことがいえます。 $(C \times V \times f)$ 電流を評価して、問題を最小限に抑えてください。

RAIL-TO-RAILは日本モトローラ(株)の登録商標です。

## アプリケーション情報

### ボード・レイアウトの検討

#### グランドとバイパス

LTC1594/LTC1598は使いやすいデバイスですが、使用時に注意する点がいくつかあります。アナログ・グランド・プレーンおよび一点接地法を用いて使用しなければなりません。GNDピンは直接グランド・プレーンに接続してください。

$V_{CC}$ ピンは10 $\mu$ Fのタンタル・コンデンサをできる限りリードを短くして、グランドにバイパスしてください。電源がクリーンな場合、LTC1594/LTC1598は小さな1 $\mu$ F以下の表面実装型またはセラミックのバイパス・コンデンサを接続しても動作させることができます。すべてのアナログ入力是一片接地を直接基準にしなければなりません。デジタル入力と出力は、リファレンス電圧およびアナログ回路からシールドするか、またはそれから離して配線してください。

### サンプル・ホールド

LTC1594/LTC1598はどちらもADCINピンとMUXOUTピンが連結されていると仮定して、選択されたチャンネルを通して信号を獲得するビルトイン・サンプル・ホールド(S&H)機能を提供します。これらのデバイスのS&Hは、 $t_{SMPL}$ 期間中にCOM入力を基準にして、選択したチャンネルを通して入力信号を収集します(図7参照)。

### シングルエンド入力

LTC1594/LTC1598のサンプル・ホールドにより、高速で変化する信号を変換することができます。図7に示すように、入力電圧は $t_{SMPL}$ 期間中にサンプリングされます。サンプリング間隔は、 $\overline{CS}$ が'L'になり $t_{ON}$ 時間後に開始され、 $\overline{CS}$ が'L'になってから2番目のCLK立下りエッジまで続きます(図7参照)。

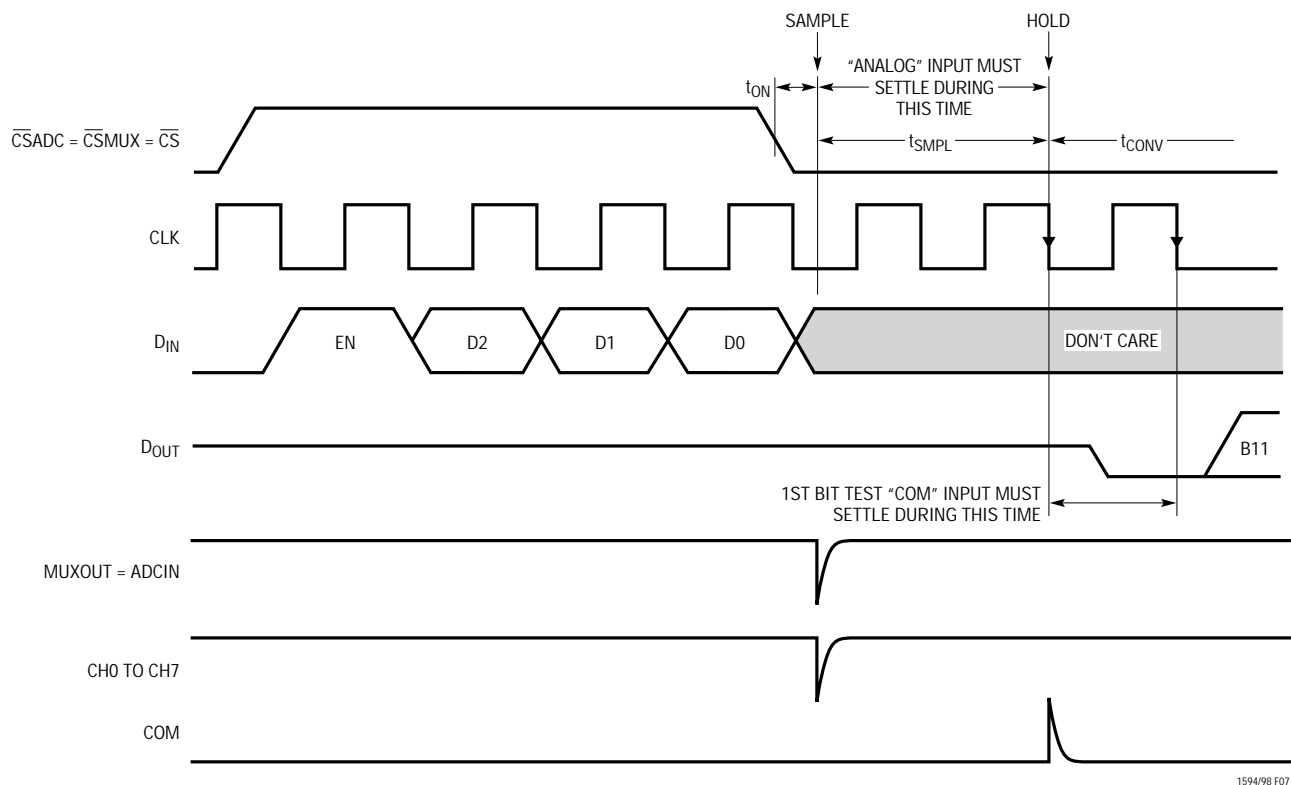


図7. LTC1594/LTC1598のADCIN入力とCOM入力セトリング・ウィンドウ

## アプリケーション情報

この立下りCLKエッジで、S&Hはホールド・モードに入り変換が開始されます。「COM」入力の電圧は一定の状態を維持し、変換期間を通じてノイズとリップルがないようにしなければなりません。そうしないと、変換動作が正確に行われなことがあるかもしれません。変換期間は12 CLKサイクルです。したがって、この期間に「COM」入力の電圧が変化すると、変換誤差が発生する可能性があります。「COM」入力に正弦波電圧が加えられた場合、この誤差は次のようになります。

$$V_{\text{ERROR}(\text{MAX})} = V_{\text{PEAK}}(2\pi)(f)(\text{“COM”})12/f_{\text{CLK}}$$

ここで、 $f(\text{“COM”})$ は「COM」入力電圧の周波数、 $V_{\text{PEAK}}$ は最大振幅、 $f_{\text{CLK}}$ はCLKの周波数です。ほとんどの場合、 $V_{\text{ERROR}}$ は大きくありません。コンバータがCLK = 320kHzで動作しているときに、「COM」入力に60Hz信号を印加して、1/4LSB誤差(305 $\mu$ V)を発生するには、そのピーク値が8.425mVでなければなりません。

### アナログ入力

電荷再分布A/D変換技術を使用しているため、LTC1594/LTC1598のアナログ入力には、容量性スイッチング入力電流スパイクが発生します。これらの電流スパイクは、瞬時に減衰するため問題は起こりません。しかし、大きなソース抵抗を使用したり、あるいは低速セトリング・オペアンプで入力をドライブする場合は、電流スパイクによって発生する過渡信号が、変換の開始前に完全にセトリングするよう配慮しなければなりません。

### 「アナログ」入力セトリング

LTC1594/LTC1598の入力コンデンサは、 $t_{\text{SMPL}}$ 期間中に選択したチャンネル入りに切り替えられ(図7参照)、その時間内に入力信号をサンプリングします。サンプル・フェーズは、変換開始前の最低1/2 CLKサイクルです。「アナログ」入力の電圧は $t_{\text{SMPL}}$ 期間内に完全にセトリングしなければなりません。 $R_{\text{SOURCE}^+}$ とC1を最小にすると、入力セトリング時間が改善されます。大きな「アナログ」入力ソース抵抗を使用しなければならない場合は、より低速なCLK周波数を使用すれば、サンプリング時間を長くすることができます。

### 「COM」入力セトリング

$t_{\text{SMPL}}$ の終わりに、入力コンデンサが「COM」入りに切り替わり変換が始まります(図1および図7参照)。変換中、

「アナログ」入力電圧はサンプル・ホールドによって効果的に「ホールド」され、変換結果には影響を与えません。しかし、変換期間の最初のCLKサイクルの間「COM」入力電圧にノイズがなく、完全にセトリングすることが重要です。 $R_{\text{SOURCE}^-}$ およびC2を最小にすれば、セトリング時間が改善されます。大きな「COM」入力ソース抵抗を使用しなければならない場合は、低いCLK周波数を使用すれば、セトリングの許容時間を延長できます。

### 入力オペアンプ

オペアンプでアナログ入力をドライブするときは、オペアンプが許容時間内にセトリングすることが重要です(図7参照)。また、上記で説明したように、低速オペアンプに対応するために、「アナログ」および「COM」入力のサンプリング時間を延長することができます。LT<sup>®</sup>1006およびLT1413単一電源オペアンプを含む大部分のオペアンプは、320kHzの最大クロック・レートで発生する4.8 $\mu$ sの最小セトリング・ウィンドウ(「アナログ」入力)でも十分にセトリングするようになっています。

### ソース抵抗

LTC1594/LTC1598のアナログ入力は、図8に示すように、20pFのコンデンサ( $C_{\text{IN}}$ )が500 $\Omega$ の抵抗( $R_{\text{ON}}$ )および45 $\Omega$ のチャンネル抵抗と直列に接続されているように見えます。 $C_{\text{IN}}$ は各変換サイクル中に、「アナログ」および「COM」入力の間で一度だけ切り替えられます。外部ソース抵抗および容量が大きいと、入力のセトリングは減速されます。アナログ入力が許容時間内に完全にセトリングできるよう、全体のRC時定数を十分短くすることが重要です。

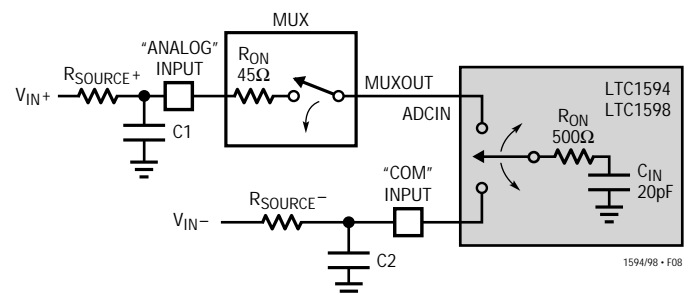


図8. アナログ入力等価回路



## アプリケーション情報

### 入力リーク電流

ソース抵抗が大きくなりすぎると、入力リーク電流によって誤差が発生します。たとえば、1.2kのソース抵抗に流れる200nAの最大入力リークのスペック(85での値)では、240 $\mu$ Vつまり0.2LSBの電圧降下が発生します。低温度ではリークが急速に低下するため、この誤差は非常に小さくなります(「入力チャンネル・リーク電流と温度」の標準特性曲線を参照)。

### リファレンス入力

LTC1594/LTC1598のリファレンス入力は、 $\overline{CS}$ が「L」に立ち下がってから変換の終了までは、実質的に50k抵抗となります。それ以外は、ハイ・インピーダンス・ノードとなっています(図9参照)。リファレンス入力の電圧がA/Dコンバータの電圧スパンを決定するため、リファレンス入力は低 $R_{OUT}$ のリファレンスIC(LT1004、LT1019、LT1021など)または低 $R_{OUT}$ の電圧源でドライブしなければなりません。

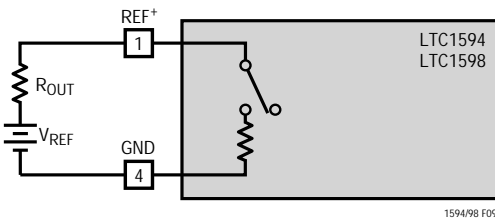


図9. リファレンス入力等価回路

### 縮小リファレンス電圧での動作

LTC1594/LTC1598の有効分解能は、コンバータの入力スパンを狭くすれば増大できます。LTC1594/LTC1598は、広範なリファレンス電圧範囲にわたって良好な直線性および利得を示します(「直線性の変化とリファレンス電圧」および「利得の変化とリファレンス電圧」の標準特性曲線を参照)。ただし、コンバータの縮小LSBステップ・サイズおよびその結果要求される高精度特性のため、低い $V_{REF}$ の値で動作させる場合には注意が必要です。低 $V_{REF}$ 値で動作させる場合は、以下の項目について考慮する必要があります。

1. オフセット
2. ノイズ
3. 変換速度(CLK周波数)

### 縮小 $V_{REF}$ によるオフセット

ADCが縮小リファレンス電圧で動作しているときには、LTC1594/LTC1598のオフセットの出力コードに対する影響はより大きくなります。LSBのサイズが縮小されるため、オフセット(通常は固定電圧)はLSBの中で大きな部分を占めるようになります。「オフセットの変化とリファレンス電圧」の標準特性曲線は、 $V_{OS}$ の標準値に対するLSBのオフセットとリファレンス電圧の関係を示しています。たとえば、5Vのリファレンス電圧では0.1LSBである122 $\mu$ Vの $V_{OS}$ は、1Vのリファレンス電圧では0.5LSB、0.2Vのリファレンス電圧では2.5LSBになります。このオフセットが許容できなければ、受信側システムによってデジタル的に訂正するか、またはLTC1594/LTC1598の「COM」入力をオフセットして訂正することができます。

### 縮小 $V_{REF}$ によるノイズ

LTC1594/LTC1598の全入力換算ノイズは、グランド・プレーンの使用、十分なバイパス、適切なレイアウト手法によって、リファレンス入力のノイズを最小限に抑えることによりピーク間で約400 $\mu$ Vまで低減することができます。このノイズは、5Vのリファレンス入力では問題になりませんが、LSBのサイズが縮小されるとLSBでより大きな部分を占めます。

5Vのリファレンス電圧による動作では、400 $\mu$ Vのノイズはピーク間で0.33LSBにすぎません。この場合、LTC1594/LTC1598のノイズは出力コードに事実上まったく不確定さを与えません。縮小リファレンス電圧では、ノイズはLSBに対して大きな部分を占め、出力コードに不要なジッタが発生することがあります。たとえば、2.5Vのリファレンスでは、この同じ400 $\mu$ Vノイズがピーク間で0.66LSBになります。これにより、安定した出力コードを達成できる入力電圧範囲が1LSBだけ縮小されます。リファレンス電圧がさらに1Vに低減されると、400 $\mu$ Vノイズは1.65LSBとなり、安定した出力コードを達成するのは困難になります。この場合は、読み込み値を平均化しなければならないこともあります。

このノイズ・データは非常にノイズの少ないテスト治具でとったものです。システム構成によって誘導されるノイズ( $V_{CC}$ 、 $V_{REF}$ 、 $V_{IN}$ のノイズまたはリップル)はすべて内部ノイズに追加されます。使用するリファレンス電圧が低くなればなるほど、ノイズのないシステム構成にすることが重要になります。

## アプリケーション情報

### 縮小V<sub>REF</sub>による変換速度

縮小リファレンス電圧では、LSBのステップ・サイズが縮小され、LTC1594/LTC1598の内部コンパレータ・オパドライブも縮小されます。そのため、小さい値のV<sub>REF</sub>を使用したときは、場合によっては最大CLK周波数を低くしなければなりません。

### ダイナミック特性

LTC1594/LTC1598は卓越した高速サンプリング能力を備えています。ADCの定格スループットにおける周波数応答、歪み、およびノイズをテストするために、FFT(高速フーリエ変換)テスト・テクニックを使用しています。低歪み正弦波を加え、FFTアルゴリズムを用いてデジタル出力を分析することにより、基本成分外の周波数に対するADCのスペクトル成分を調べることができます。図10に標準LTC1594/LTC1598のプロットを示します。

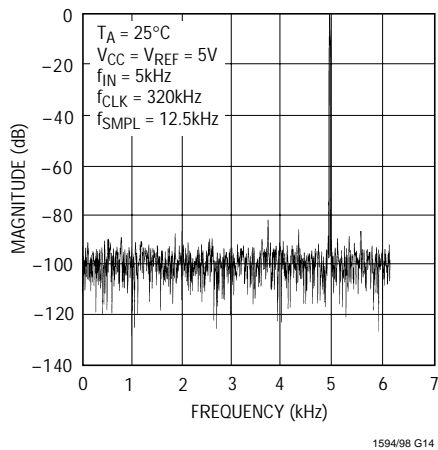


図10. LTC1594/LTC1598の非平均化4096点FFTプロット

### SN比

SN + 歪み比 [S(N + D)]は、ADC出力における基本入力周波数のRMS振幅と他のすべての周波数成分のRMS振幅との比率です。出力はDCからサンプリング周波数の1/2の周波数帯域に限定されます。図11に16.8kHzのサンプリング・レートでの標準スペクトル成分を示します。

### 有効ビット数

有効ビット数(ENOB)はADCの分解能の尺度であり、次式のとおりS(N + D)に直接関係します。

$$\text{ENOB} = [S(N + D) - 1.76] / 6.02$$

ここで、S(N + D)はdBで表されます。5V電源の最大サンプリング速度16.8kHzにおいて、LTC1594/LTC1598は入力周波数10kHzで11 ENOB以上を維持します。10kHz以上のサンプリング速度では、図11に示すとおり、第2高調波歪みが増加するため、ENOBは徐々に低下します。ノイズ・フロアは低く維持されます。

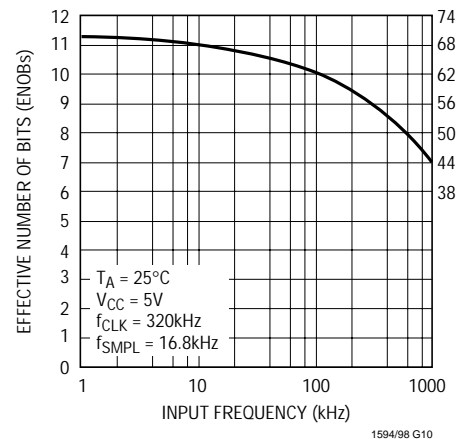


図11. 有効ビットおよびS(N + D)と入力周波数

### 全高調波歪み

全高調波歪み(THD)は、入力信号のすべての高調波のRMSの合計と基本波との比率です。帯域外高調波は、DCとサンプリング周波数の1/2の周波数帯域に限定されます。THDは次式で表されます。

$$\text{THD} = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots + V_N^2}}{V_1}$$

ここで、V<sub>1</sub>は基本周波数のRMS振幅であり、V<sub>2</sub>からV<sub>N</sub>は第2高調波から第N次高調波の振幅です。

## アプリケーション情報

ダイナミック精度表の標準THD仕様には第2高調波から第5高調波までが含まれています。入力信号が7kHzの場合、LTC1594/LTC1598は $V_{CC} = 5V$ で標準80dBのTHDを有しています。

### 混変調歪み

ADC入力信号が2つ以上のスペクトル成分からなるときには、ADC伝達関数の非直線性によって、THDに加えて混変調 (IMD) が発生する可能性があります。IMDは別の異なる周波数の正弦波入力が見れたときに、ある正弦波入力に起こる変化です。

ADC入力に $f_a$ と $f_b$ の2つの周波数の純粋な正弦波が供給されると、ADC伝達関数の非直線性によって、和および差の周波数 $mf_a \pm nf_b$ に歪み成分が形成されます。ただし、 $m$ および $n = 0, 1, 2, 3, \dots$ です。たとえば、2次IMDの項は $(f_a + f_b)$ 、 $(f_a - f_b)$ 、3次IMDの項は $(2f_a + f_b)$ 、 $(2f_a - f_b)$ 、 $(f_a + 2f_b)$ 、 $(f_a - 2f_b)$ です。2つの入力正弦波の振幅が等しい場合、2次IMD積の値 (dB) は次式で表すことができます。

$$\text{IMD}(f_a \pm f_b) = 20 \log \left[ \frac{(f_a \pm f_b) \text{での振幅}}{f_a \text{での振幅}} \right]$$

入力周波数が5kHzおよび6kHzの場合、LTC1594/LTC1598のIMDは5V電源を使用したときには73dBです。

### 最大高調波またはスプリアス・ノイズ

フルパワー高調波つまり最大スプリアス・ノイズは、入力信号とDCを除く最大スペクトル成分です。この値はフルスケール入力信号のRMS値に対するdBで表されます。

### フルパワーおよび最大直線帯域幅

フルパワー帯域幅はフルスケール入力信号を供給したときに、再生される基本成分の振幅が3dBだけ低下する入力周波数です。

最大直線帯域幅は、ADCの有効ビット定格が11ビットに低下する入力周波数です。この周波数を超えると、サンプリングされた入力信号の歪みが増大します。LTC1594/LTC1598は、入力帯域幅が最大になるように設計されており、ADCは入力信号をコンバータのナイキスト周波数より高い周波数でアンダサンプルすることができます。

## 標準的応用例

### マイクロプロセッサ・インタフェース

LTC1594/LTC1598は、MICROWIRE、SPI、およびQSPIなど、ほとんどのポピュラーなマイクロプロセッサ (MPU) の同期シリアル・フォーマットに直接 (外部ハードウェアなしで) インタフェースすることができます。専用のシリアル・ポートのないMPUを使用する場合、MPUの3つのパラレル・ポート・ラインをプログラミングして、LTC1594/LTC1598へのシリアル・リンクを形成することができます。ここでは、シリアル・インタフェースの例を1つ紹介します。

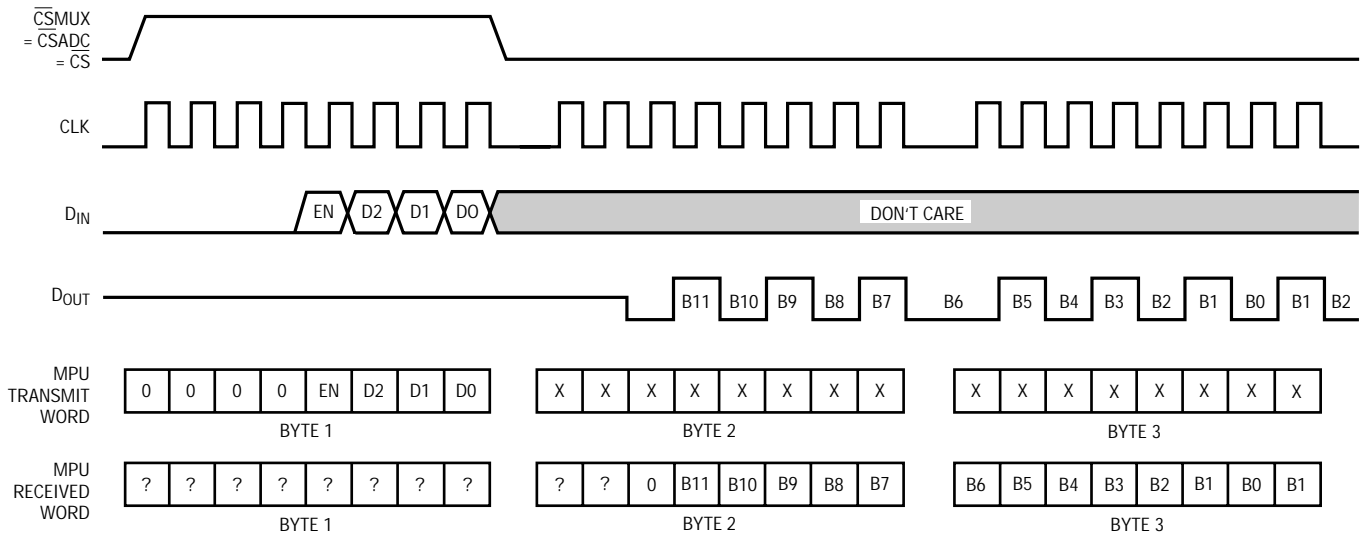
### モトローラSPC (MC68HC05)

専用シリアル・ポート付きMPUの例としてMC68HC05を選択しました。このMPUはMSBファーストおよび8ビット単位でデータを転送します。データ・レジスタに $D_{IN}$ ワードが転送されると、SPIプロセスを開始します。3回の8ビット転送で、A/Dの結果がMPUに読み込まれます。2回目の8ビット転送でA/D変換結果のB11からB7までがプロセッサにクロック・インされます。3回目の8ビット転送では残りのビットB6からB0までがMPUにクロック・インされます。第2バイトと $1F_{HEX}$ の論理積をとることによって、最上位3ビットがクリアされ、第3バイトと $FE_{HEX}$ の論理積をとることによって、最下位3ビットがクリアされます。データを右に1ビットだけシフトすると、ワードは右詰になります。

## 標準的応用例

MC68HC05 CODE			
LDA #\$52	Configuration data for serial peripheral control register (Interrupts disabled, output enabled, master, Norm = 0, Ph = 0, Clk/16)	BPL LOOP1	Loop if not done with transfer to previous instruction
STA \$0A	Load configuration data into location \$0A (SPCR)	BCLR 0,\$02	Bit 0 Port C (\$02) goes low ( $\overline{CS}$ goes low)
LDA #\$FF	Configuration data for I/O ports (all bits are set as outputs)	LDA \$0C	Load contents of SPI data register into Accumulator
STA \$04	Load configuration data into Port A DDR (\$04)	STA \$0C	Start next SPI cycle
STA \$05	Load configuration data into Port B DDR (\$05)	LOOP2 TST \$0B	Test status of SPIF
STA \$06	Load configuration data into Port C DDR (\$06)	BPL LOOP2	Loop if not done
LDA #\$08	Put $D_{IN}$ word for LTC1598 into Accumulator (CH0 with respect to GND)	LDA \$0C	Load contents of SPI data register into Accumulator
STA \$50	Load $D_{IN}$ word into memory location \$50	STA \$0C	Start next SPI cycle
START BSET 0,\$02	Bit 0 Port C (\$02) goes high ( $\overline{CS}$ goes high)	AND #\$1F	Clear 3 MSBs of first $D_{OUT}$ word
LDA \$50	Load $D_{IN}$ word at \$50 into Accumulator	STA \$00	Load Port A (\$00) with MSBs
STA \$0C	Load $D_{IN}$ word into SPI data register (\$0C) and start clocking data	LOOP3 TST \$0B	Test status of SPIF
LOOP1 TST \$0B	Test status of SPIF bit in SPI status register (\$0B)	BPL LOOP3	Loop if not done
		LDA \$0C	Load contents of SPI data register into Accumulator
		AND #\$FE	Clear LSB of second $D_{OUT}$ word
		STA \$01	Load Port B (\$01) with LSBs
		JMP START	Go back to start and repeat program

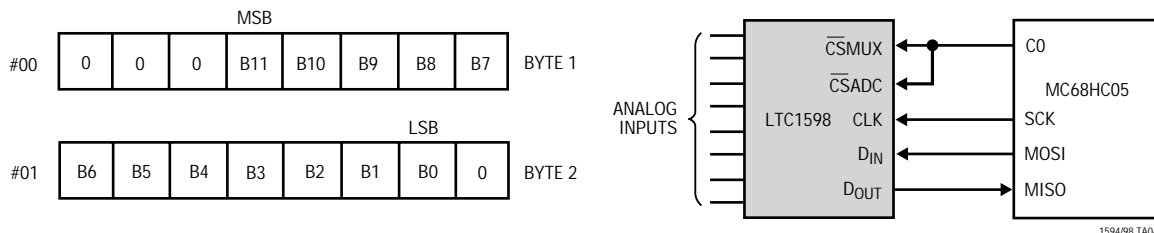
### LTC1598とMC68HC05の間のデータ交換



1594/98 TA03

### モトローラMC68HC05へのハードウェアおよびソフトウェア・インタフェース

MC68HC05 RAMにストアされるLTC1598からの $D_{OUT}$



1594/98 TA04



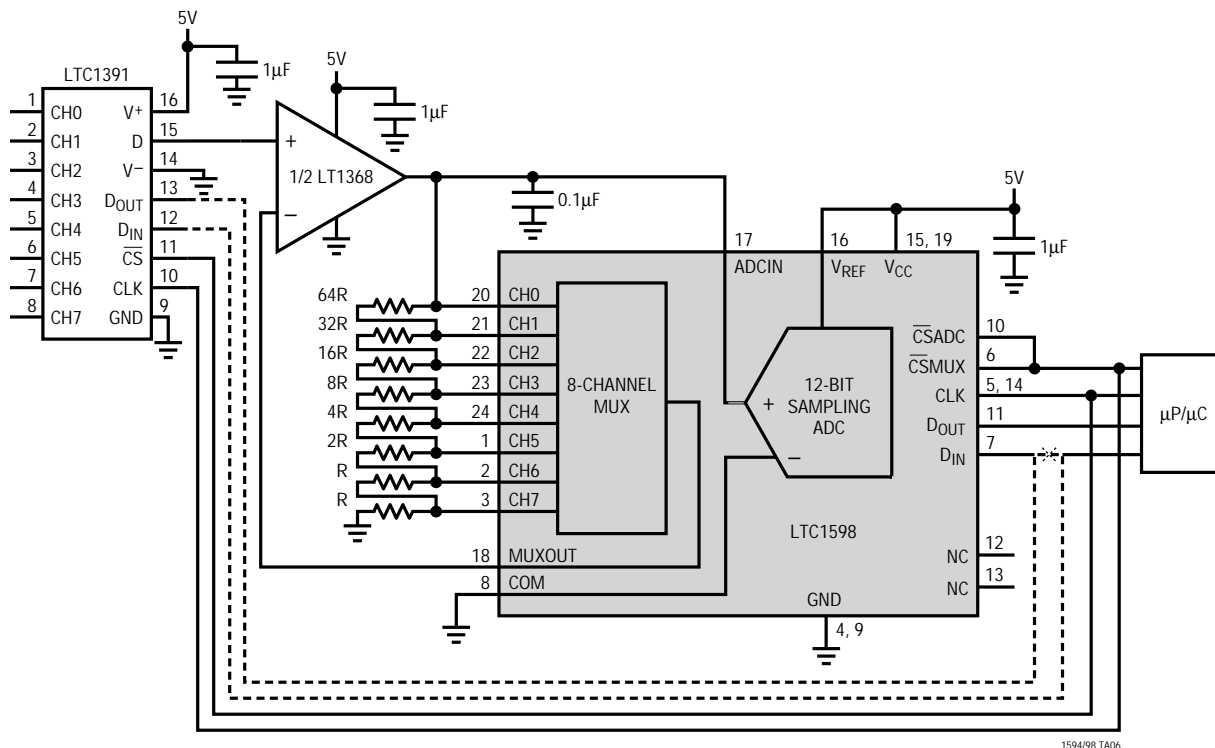
## 標準的応用例

MUXOUT/ADCINループをPGAとして使用

この図はLTC1598のMUXOUT/ADCINループとLT1368を使用して、8つの非反転利得を持つ単一チャンネルPGAを構築する様子を示します。LTC1391と組み合わせれば、システムは8チャンネルおよび各チャンネルごとに8つの利得を持つように拡張できます。LTC1594を使用すれば、PGAは4つの利得に低減されます。LT1368の出力はADCINと抵抗ラダーをドライブします。選択したMUXチャンネルより上の抵抗で、LT1368のための帰還を形成します。このアンプのループ利得は $R_{S1}/R_{S2} + 1$ です。 $R_{S1}$ は選択したMUXチャンネルより上の抵抗を合計したも

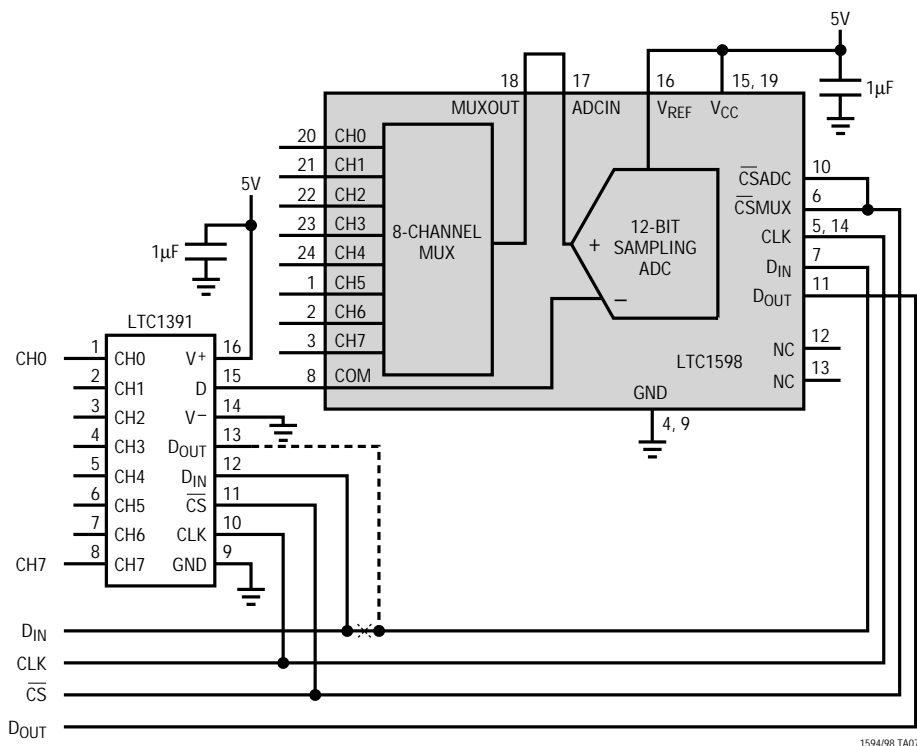
ので、 $R_{S2}$ は選択したMUXチャンネルより下の抵抗を合計したものです。CH0を選択した場合、 $R_{S1}$ が0であるのでループ利得は1です。表1は各MUXチャンネルの利得を示します。LT1368デュアル・レール・トゥ・レール・オペアンプは、0.1 $\mu$ Fの負荷コンデンサで動作するように設計されています。これらのコンデンサは、アンプに周波数補償を提供し、アンプの出力インピーダンス低減して、高周波数での電源変動除去を改善します。LT1368の $I_B$ は低いので、選択したチャンネルの $R_{ON}$ は上記の式で与えられたループ利得に影響を及ぼしません。

LTC1598のMUXOUT/ADCINループを使用した、8つの利得を持つ非反転構成のPGA



## 標準的応用例

LTC1598とLTC1391を8チャンネル差動12ビットADCシステムとして使用



6

## 関連製品

PART NUMBER	DESCRIPTION	COMMENTS
LTC1096/LTC1098	8-Pin SO, Micropower 8-Bit ADC	Low Power, Small Size, Low Cost
LTC1096L/LTC1098L	8-Pin SO, 2.65V Micropower 8-Bit ADC	Low Power, Small Size, Low Cost
LTC1196/LTC1198	8-Pin SO, 1Msps 8-Bit ADC	Low Power, Small Size, Low Cost
LTC1282	3V High Speed Parallel 12-Bit ADC	140ksps, Complete with $V_{REF}$ , CLK, Sample-and-Hold
LTC1285/LTC1288	8-Pin SO, 3V, Micropower	1- or 2-Channel, Auto Shutdown
LTC1286/LTC1298	8-Pin SO, 5V, Micropower	1- or 2-Channel, Auto Shutdown
LTC1286	Multiplexed 12-Bit ADC	8-Channel 12-Bit Serial I/O
LTC1289	Multiplexed 3V, 1A, 12-Bit ADC	8-Channel 12-Bit Serial I/O
LTC1415	5V High Speed Parallel 12-Bit ADC	1.25Msps, Complete with $V_{REF}$ , CLK, Sample-and-Hold
LTC1594L	4-Channel, 3V Micropower 12-Bit ADC	Low Power, Small Size, Low Cost
LTC1598L	8-Channel, 3V Micropower 12-Bit ADC	Low Power, Small Size, Low Cost