

デジタル制御の10kHz ~ 150kHz アンチエイリアシング・フィルタ、及び 4ビットPGA

特長

- 4ビット・デジタル制御の8次ローパス・フィルタ
 - 10kHz ~ 150kHzの f_{CUTOFF} を10kHzステップで設定可能
 - $2.5 \times f_{CUTOFF}$ で100dBの減衰
- 4ビット・デジタル制御のPGA
 - $G=1 \sim 16$ を1V/Vステップで設定可能
- 小型の16ピンSSOPパッケージ
- 外付け部品不要
- システム全体で122dBのダイナミック・レンジ
- レール・トゥ・レールの入出力範囲
- 2.7V ~ 10V動作
- 低ノイズのミュート・モード
- 低消費電力のシャットダウン・モード

アプリケーション

- アンチエイリアシング、あるいは補間フィルタ
- DSPシステム
- 通信システム
- 科学機器
- 高分解能用途(16ビット ~ 20ビット)
- ノイズに埋まった信号の処理
- オーディオ信号処理
- プログラム可能なデータ・レート用途
- 自動利得制御(AGC)
- 複数のフィルタからの置き換え

概要

LTC[®]1564は、アンチエイリアシング、補間、及び他の帯域制限アプリケーションに向けた新しいタイプの連続時間型フィルタです。このデバイスを使用するにあたり、他のアナログ部品は不要で、フィルタに関する専門知識も必要ありません。1本のアナログ入力ピンと1本のアナログ出力ピンがあるだけです。ローパス・フィルタの応答は固定ですが、カットオフ周波数(f_c)とゲインは設定可能です。ラッチ付きのデジタル・インターフェイスで f_c とゲインの設定を保持するか、もしくはピンから直接制御するためにバイパスすることも可能です。LTC1564は、2.7V ~ 10V(単一、あるいは両電源)で動作し、16ピンの表面実装SSOPで供給されます。

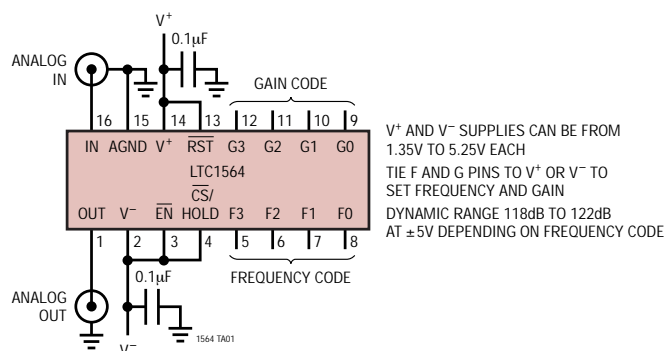
LTC1564は、2つの阻止帯域ノッチをもつレール・トゥ・レールの高分解能8次ローパス・フィルタで、通過帯域カットオフ周波数 f_c の2.5倍の周波数(DSP前段の事実上の標準)で約100dBの減衰が得られます。低レベル信号やレベルが変動する信号を内蔵の可変利得アンプで標準化できるので入力換算ノイズが低減され、このためにゲインが向上されて $\pm 5V$ 電源での標準ダイナミック・レンジ(最大信号レベルから最小ノイズまで)は、 f_c が20kHzの場合に122dB(20ビットに相当)、 f_c が100kHzの場合に118dBになります。

ご要望に応じて、他の周波数応答特性の製品も供給できます。リニアテクノロジー社にお問い合わせください。

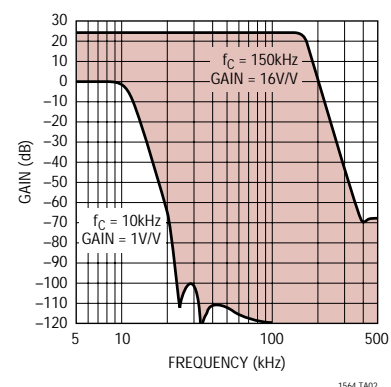
、LTC、及びLTはリニアテクノロジー社の登録商標です。

標準応用例

可変ゲインの低ノイズ可変フィルタ



LTC1564の可変範囲



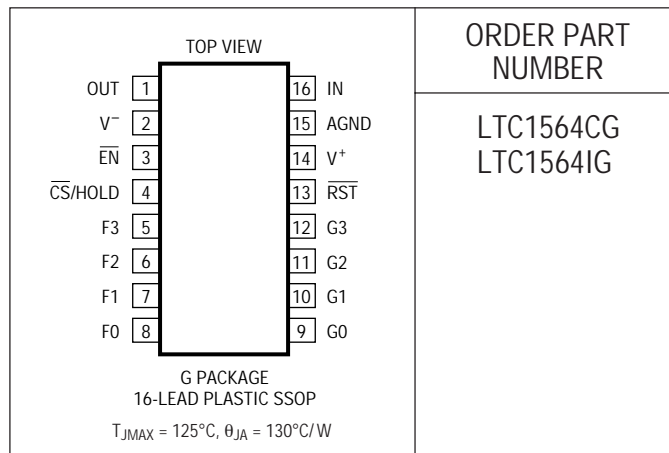
LTC1564

絶対最大定格

(Note 1)

全電源電圧($V^+ \sim V^-$)	11V
入力電圧	$V^+ + 0.3V \sim V^- - 0.3V$
出力短絡時間	無制限
動作温度範囲	
LTC1564C	0 ~ 70
LTC1564I	- 40 ~ 85
保存温度範囲	- 65 ~ 150
リード温度(半田付け、10秒).....	300

パッケージ / 発注情報



広い動作温度範囲の製品に関してはお問い合わせください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A=25$ での値。注記がない限り、 $V_S = \pm 2.375V$ 、 $f_C=10kHz$ 、ゲイン=1、 $R_L=10k$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Total Supply Voltage		2.7		10.5	V	
Supply Current	$V_S = \pm 1.35V$, $V_{IN} = 0V$	●	15	17	mA	
	$V_S = \pm 2.375V$, $V_{IN} = 0V$	●	16	18.5	mA	
	$V_S = \pm 5V$, $V_{IN} = 0V$	●	22	25	mA	
Output Voltage Swing	$R_L = 10k$ to $0V$	●	4.5	4.65	V_{P-P}	
Output Short-Circuit Current	$V_S = \pm 5V$	●	± 10		mA	
DC Offset Voltage Magnitude (Referred to Input)	Gain = 1, $0^\circ C$ to $70^\circ C$	●	3	13	mV	
	Gain = 1, $-40^\circ C$ to $85^\circ C$	●	3	16	mV	
	Gain = 10, $0^\circ C$ to $70^\circ C$	●	1	5	mV	
	Gain = 10, $-40^\circ C$ to $85^\circ C$	●	1	6	mV	
DC AGND Reference Voltage	$V_S =$ Single 5V Supply		2.5		V	
Passband Gain	$f_C = 50kHz$, $f_{IN} = 10kHz$, Gain = 1	●	-0.1	0.3	0.8	dB
	$f_C = 50kHz$, $f_{IN} = 10kHz$, Gain = 16	●	23.5	24.2	25.3	dB
Passband Ripple	$f_C = 10kHz$, $0 \leq f_{IN} \leq 9kHz$ (Notes 2, 3)	●	-0.5		0.5	dB
	$f_C = 150kHz$, $0 \leq f_{IN} \leq 135kHz$ (Notes 2, 3)	●	-0.6		1.6	dB
Roll Off at Cutoff Frequency (f_C) (Note 3)	$f_C = 10kHz$ (F = 0001)	●	-1.2	-0.7	-0.3	dB
	$f_C = 150kHz$ (F = 1111)	●	-1.5	-0.5	0.6	dB
Roll Off at $2f_C$ (Note 3)	$f_C = 10kHz$	●	-65	-62	-59	dB
Roll Off at $2.5f_C$ (Note 3)	$f_C = 10kHz$			-99		dB
Wideband Noise (Referred to Input)	BW = 20kHz, $f_C = 10kHz$, Gain = 1		33		μV_{RMS}	
	BW = 20kHz, $f_C = 10kHz$, Gain = 16		2.5		μV_{RMS}	
	BW = 200kHz, $f_C = 100kHz$, Gain = 1		50		μV_{RMS}	
Total Harmonic Distortion	$f_C = 100kHz$, $f_{IN} = 10kHz$, $V_{IN} = 1V_{RMS}$		-86		dB	
Input Impedance	Gain = 1, DC $V_{IN} = 0V$		10		k Ω	
	Gain = 16, DC $V_{IN} = 0V$		625		Ω	
Output Impedance	$f_C = 10kHz$, $f = 10kHz$		30		Ω	
Mute State (F = 0000) Gain	F = 0000, $f_{IN} = 20kHz$, $V_{IN} = 1V_{RMS}$		-103		dB	

電气的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A=25$ での値。注記がない限り、 $V_S=\pm 2.375V$ 、 $f_C=10kHz$ 、ゲイン=1、 $R_L=10k$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Mute State Output Noise	F = 0000, BW = 200kHz		5.4		μV_{RMS}
Shutdown Supply Current	$V_S = \pm 1.35V$, \overline{EN} to V^+ $V_S = \pm 1.35V$, EN to V^+	●	45	75	μA
	$V_S = \pm 2.375V$, \overline{EN} to V^+ $V_S = \pm 2.375V$, EN to V^+	●	100	150	μA
	$V_S = \pm 5V$, \overline{EN} to V^+ (Note 4)		175		μA
Digital Input "High" Voltage	$V_S = \pm 1.35V$	1.08			V
	$V_S = \pm 2.375V$	1.90			V
	$V_S = \pm 5V$	4.50			V
Digital Input "Low" Voltage	$V_S = \pm 1.35V$			-1.08	V
	$V_S = \pm 2.375V$			-1.90	V
	$V_S = \pm 5V$			0.50	V
Digital Input Pull-Up or Pull-Down Current (Note 5) (Digital Inputs Other than EN)	$V_S = \pm 1.35V$	●	3.5	6	μA
	$V_S = \pm 5V$	●	13	20	μA
Digital Input Pull-Up Current (\overline{EN} Input)	$V_S = \pm 1.35V$	●	1	2	μA
	$V_S = \pm 5V$	●	10	20	μA

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命を損なう可能性がある値。

Note 2: 応答は、 $f_{IN}=0.1f_C$ 、 $0.5f_C$ 、 $0.8f_C$ 、及び $0.9f_C$ の周波数で出荷検査している。

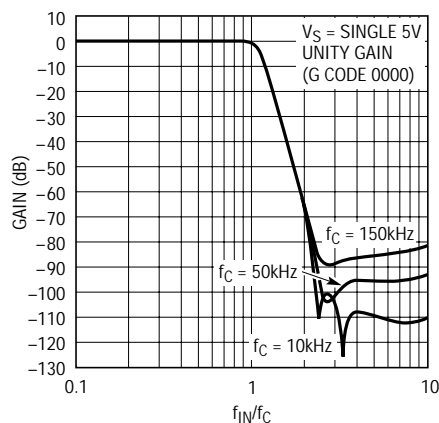
Note 3: $0.1f_C$ 時のゲインを基準。

Note 4: 全てのデジタル入力はレール・トゥ・レールで駆動。デジタル入力を $0V/5V$ レベルで駆動する場合、シャットダウン時の電流は $3.5mA$ (標準)に増加する。

Note 5: 各々のデジタル入力ピンは、接続されていない場合、CMOS入力を V^+ あるいは V^- のレベルに浮かせるために、正あるいは負の電流源を持っている。表は入力がフロート電位と反対の電源でドライブされたときこのソースによる電流を示す。CS/HOLD、F3、F2、F0、G3~G0ピンは V^- 電圧に、RST、EN、F1は V^+ 電圧にフロート。アプリケーション情報の「フロートできるデジタル入力」項を参照。

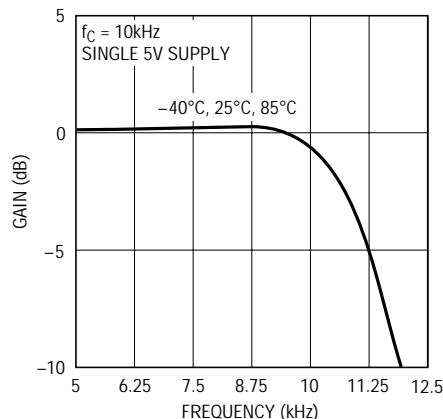
標準的性能特性

全体の周波数応答
(周波数軸は f_C に標準化)



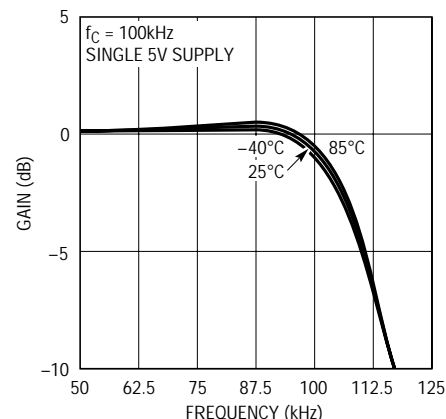
1564 G01

ロール・オフと温度
($f_C=10kHz$)



1564 G02

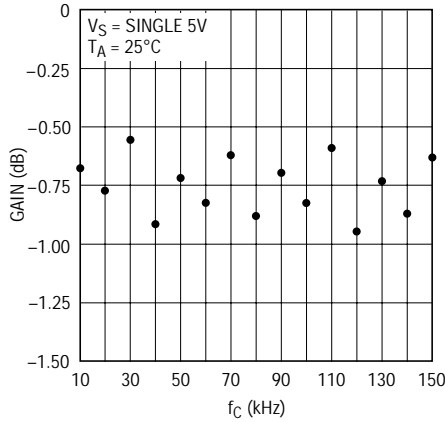
ロール・オフと温度
($f_C=100kHz$)



1564 G03

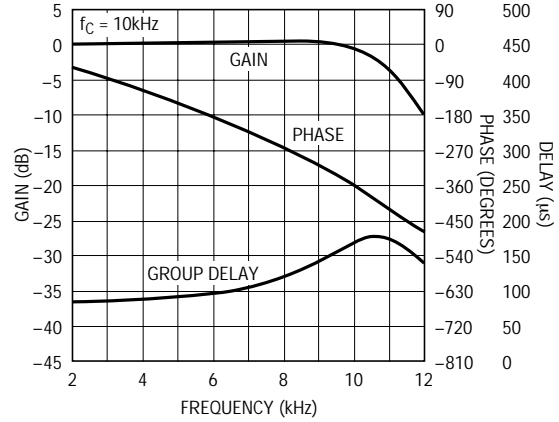
標準的性能特性

$f_{IN}=f_C$ での通過帯域ロール・オフと f_C



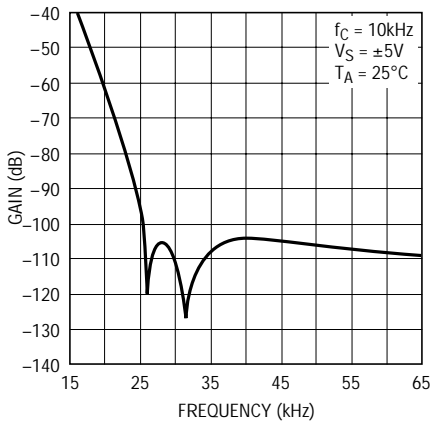
1564 G04

通過帯域ゲイン、位相、及び群遅延



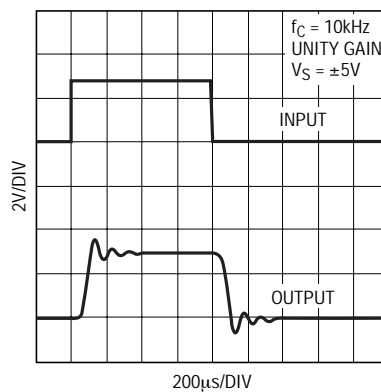
1546 G06

阻止帯域応答の詳細



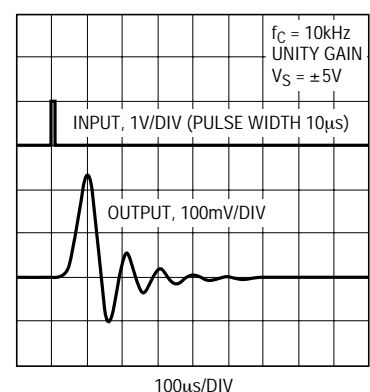
1564 G05

矩形パルス応答



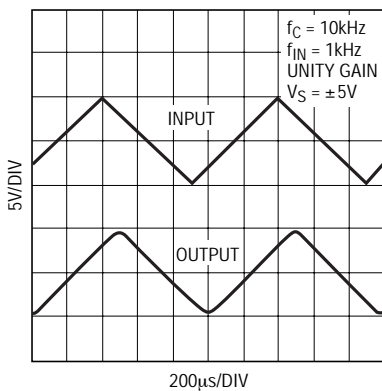
1564 G07

短パルス応答



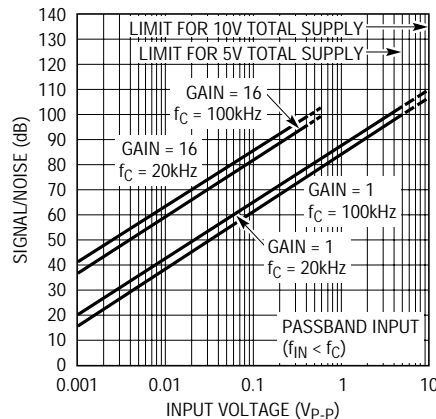
1564 G08

三角波時間応答



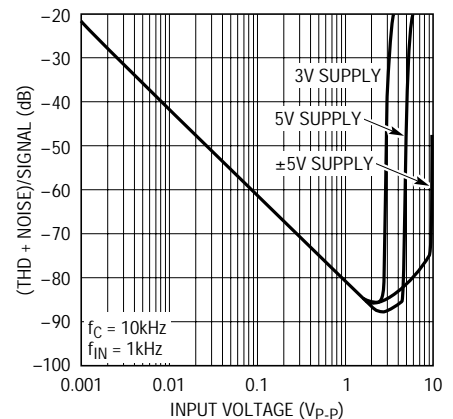
1564 G09

SNRと入力電圧



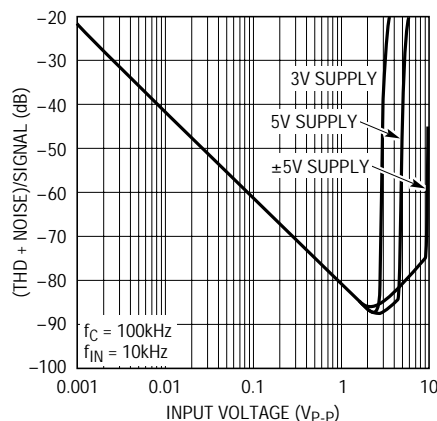
1564 G10

THD+ノイズと入力電圧 ($f_C=10kHz$)



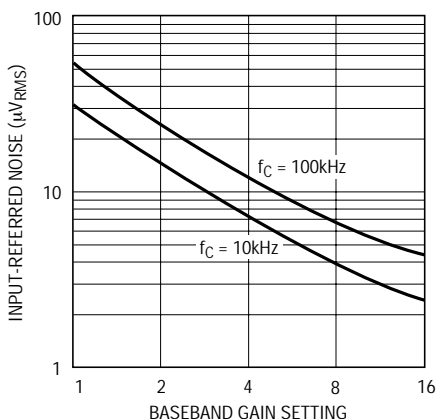
1564 G11

標準的性能特性

THD+ノイズと入力電圧
($f_C=100\text{kHz}$)

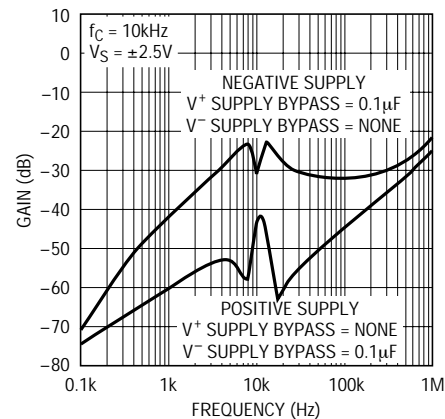
1564 G12

ノイズと周波数、ゲイン設定



1564 G13

電源除去と周波数



1564 G14

ピン機能

OUT (ピン1): アナログ出力。通常のフィルタでは、内部オペアンプの出力で、電源電圧の範囲 (V^+ と V^- の間) でスイング可能です。この出力は公称5kと50pFの負荷をドライブする様に設計されています。信号の歪みを最小にする為に、負荷をできるだけ軽くする必要があります。出力は5k以下の抵抗をドライブできますが、歪みが大きくなることもあり、出力電流が $\pm 10\text{mA}$ に制限されます。50pF以上の負荷容量は、AC安定性を保つために、500 の直列抵抗で絶縁する必要があります。ミュート状態(Fコード 0000、あるいはRST=0)では、出力は通常のフィルタとして動作しますが、INピンからのゲインはゼロになり、出力ノイズは減少します。シャットダウン状態(EN=1、あるいはオープン)では、LTC1564のほとんどの回路はシャットダウンし、OUTピンはハイ・インピーダンス状態になります。

V^- 、 V^+ (ピン2、14): 電源ピン。 V^+ と V^- ピンは、可能な限り最短の配線で、最適なアナログ・グランド・プレーンに0.1 μF のコンデンサでバイパスする必要があります。LTC1564の高いダイナミック・レンジ、及び高いストップバンド抑制を得るためには、電氣的にきれいな電源と、低インピーダンスのグランドが重要です(詳細は、AGNDの項を参照)。低ノイズのリニア電源を推奨します。スイッチング電源は、スイッチング・ノイズが信号パスにのり、ダイナミック・レンジを低くするリスクが避けられないので、推奨しません。

EN (ピン3): CMOSレベルのデジタル・チップ・イネーブル入力。このピンをロジック1、あるいはオープンに

すると、シャットダウン・モードになり、電源電流は減少します。LTC1564のアクティブな回路は、シャットダウンし、出力はハイ・インピーダンスになります。シャットダウン状態の間にFとGビットがラッチされると($\overline{\text{CS}}/\text{HOLD}=1$)、ラッチはその状態を保持します。

ENピンをオープンにすると、ENピンの小さなプルアップ電流源によって、LTC1564はシャットダウン状態になります。したがって、通常のフィルタ動作には、ENピンをロジック($\pm 5\text{V}$ 電源の時、 V^- 、あるいは0V)に接続する必要があります。

$\overline{\text{CS}}/\text{HOLD}$ (ピン4): CMOSレベルのFとGビットのラッチ保持用デジタル・イネーブル入力。ロジック0で、ラッチがクリアされ、FとG入力でフィルタのカットオフ周波数とゲインを直接制御します。ロジック1で、遷移の前のこれらの入力の最後の値を保持します。オープンの時には、小さな電流源によって、このピンはロジック0(V^-)になります(電氣的特性のNote 5参照)。

F3、F2、F1、F0 (ピン5、6、7、8): CMOSレベルのデジタル周波数制御("Fコード")入力。F3がMSBです。これらのピンは内部ラッチを介して、LTC1564のカットオフ周波数 f_C をプログラムします。 $\overline{\text{CS}}/\text{HOLD}$ 入力がロジック0の時、ラッチを介さず、直接入力されます。 $\overline{\text{CS}}/\text{HOLD}$ ピンがロジック1になると、Fピンの値は影響を及ぼさず、ラッチが直前の値を保持します。Fコードは、表1の様に、フィルタのカットオフ周波数 f_C を10kHzステップで、150kHzまで制御します。

ピン機能

表 1

F3	F2	F1	F0	NOMINAL F_C (CUTOFF FREQUENCY)
(AT OUTPUT OF INTERNAL LATCH)				
0	0	0	0	0 (Mute State: Filter Gain is Zero)
0	0	0	1	10kHz
0	0	1	0	20kHz
0	0	1	1	30kHz
0	1	0	0	40kHz
0	1	0	1	50kHz
0	1	1	0	60kHz
0	1	1	1	70kHz
1	0	0	0	80kHz
1	0	0	1	90kHz
1	0	1	0	100kHz
1	0	1	1	110kHz
1	1	0	0	120kHz
1	1	0	1	130kHz
1	1	1	0	140kHz
1	1	1	1	150kHz

この様に f_c は、Fコードの2進数値に比例します。これらのピンがオープンの時、小さな電流源によって、F1は V^+ に、F3、F2、及びF0は V^- に接続されます(電気的特性のNote 5を参照)。これによって、Fコードはデフォルトで0010(10進数の2)に設定され、 $\overline{CS}/\text{HOLD}$ がロジック0、あるいはオープンの時、通常のフィルタ動作での f_c は20kHzになります。

G0、G1、G2、G3(ピン9、10、11、12): CMOSレベルのデジタル・ゲイン制御("Gコード")入力。G3がMSBです。これらのピンは内部ラッチを介して、LTC1564の通

過帯域ゲインをプログラムします。 $\overline{CS}/\text{HOLD}$ 入力がロジック0の時、ラッチを介さず、直接入力されます。 $\overline{CS}/\text{HOLD}$ ピンがロジック1になると、Gピンの値は影響を及ぼさず、ラッチが直前の値を保持します。このゲイン制御は振幅がリニアに変わります。表2の様に、LTC1564の公称通過帯域ゲインは、Gコードの2進数値に1を加えたものになります。

これらのピンがオープンの時、小さな電流源によって、Gピンは V^- に接続されます(電気的特性のNote 5を参照)。これによって、Gコードはデフォルトで0000に設定され、 $\overline{CS}/\text{HOLD}$ がロジック0、あるいはオープンの時、通常のフィルタ動作で通過帯域ゲインは1になります。

\overline{RST} (ピン13): CMOSレベルの非同期リセット入力。このピンをロジック0にすると、 $\overline{CS}/\text{HOLD}$ ピン、あるいはF、Gピンの状態にかかわらず、即座にFとGのラッチをすべてゼロにリセットします。これによって、F=0000になるので、LTC1564はミュート状態(電源は入っているが、信号ゲインがゼロ)になります。ロジック1にすると、他のピンでFとGを制御できます。このピンはオープンの時、小さな電流源によって、ロジック1(V^+)に接続されます(電気的特性のNote 5を参照)。最初に電源を投入した時に、(フィルタのアナログ・セトリング時間より短い)短時間の内部リセットがかかります。

表 2

G3	G2	G1	G0	NOMINAL PASSBAND GAIN (VOLT/VOLT) (dB)		MAXIMUM INPUT SIGNAL LEVEL (VOLTS PEAK-TO-PEAK)			NOMINAL INPUT IMPEDANCE (k Ω)
						DUAL 5V	SINGLE 5V	SINGLE 3V	
0	0	0	0	1	0	10	5.0	3.0	10
0	0	0	1	2	6.0	5	2.5	1.5	5
0	0	1	0	3	9.5	3.33	1.67	1.0	3.33
0	0	1	1	4	12	2.5	1.25	0.75	2.5
0	1	0	0	5	14.0	2	1	0.6	2
0	1	0	1	6	15.6	1.67	0.83	0.5	1.67
0	1	1	0	7	16.9	1.43	0.71	0.43	1.43
0	1	1	1	8	18.1	1.25	0.63	0.38	1.25
1	0	0	0	9	19.1	1.1	0.56	0.33	1.11
1	0	0	1	10	20.0	1.0	0.50	0.30	1
1	0	1	0	11	20.8	0.91	0.45	0.27	0.91
1	0	1	1	12	21.6	0.83	0.42	0.25	0.83
1	1	0	0	13	22.3	0.77	0.38	0.23	0.77
1	1	0	1	14	22.9	0.71	0.36	0.21	0.71
1	1	1	0	15	23.5	0.67	0.33	0.20	0.66
1	1	1	1	16	24.1	0.63	0.31	0.19	0.63

ピン機能

表3 LTC1564のデジタル制御とモード

EN	RST	CS/HOLD	F3	F2	F1	F0	G3	G2	G1	G0	FUNCTION
1	1	1	X	X	X	X	X	X	X	X	Shutdown Mode. Filter Disabled. Latch Holds F and G Inputs Present when Last CS/HOLD = 0
1	1	0	X	X	X	X	X	X	X	X	Shutdown Mode. Filter Disabled. Latch Accepts F and G Inputs
1	0	X	X	X	X	X	X	X	X	X	Shutdown Mode. Filter Disabled. Latch Contents (F and G) Reset to All Zeros
0	1	0	0	0	0	0	X	X	X	X	Mute Mode. Filter Active, Zero Gain, Reduced Noise
0	0	X	X	X	X	X	X	X	X	X	Mute Mode. Filter Active, Zero Gain, Reduced Noise. Latch Contents (F and G) Reset to All Zeros
0	1	1	Other Than 0000				X	X	X	X	Normal Filtering Operation. Latch Holds F and G Inputs Present when Last CS/HOLD = 0
0	1	0	Other Than 0000				X	X	X	X	Normal Filtering Operation. Filter Responds Directly to F and G Input Pins (See Separate Pin Descriptions)

X = Doesn't Matter

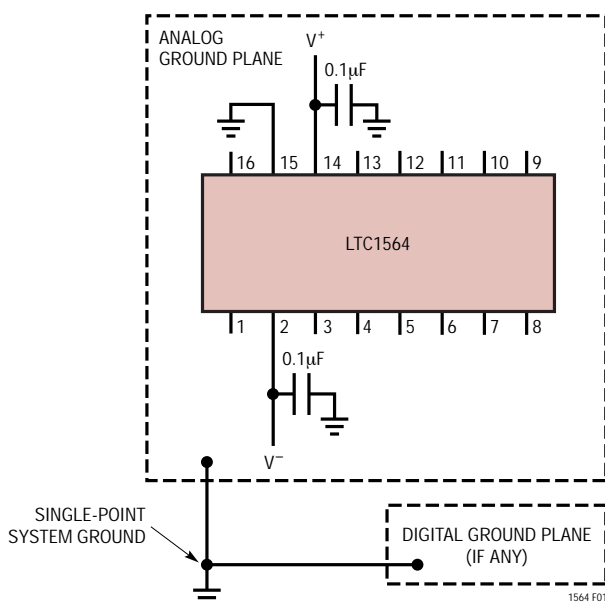


図1 両電源のグランド・プレーンの接続

AGND(ピン15): アナログ・グランド。AGNDピンは、内部の抵抗分圧回路の midpoint で、7k の等価直列抵抗によって、 V^+ と V^- ピン間の中間電圧を生成します。(シャットダウン状態では、アナログ・スイッチFETが抵抗電圧回路を切断し、AGNDピンはハイ・インピーダンスになります。)AGNDはまた、LTC1564の midpoint の内部電源リファレンスでもあり、全ての内部オペアンプの非反転入力に接続され、INとOUTピンにグランド基準の電圧を可能にします。このために、パッケージ周辺のアナログ・グランド・プレーンも含んで、非常に“きれいな”グ

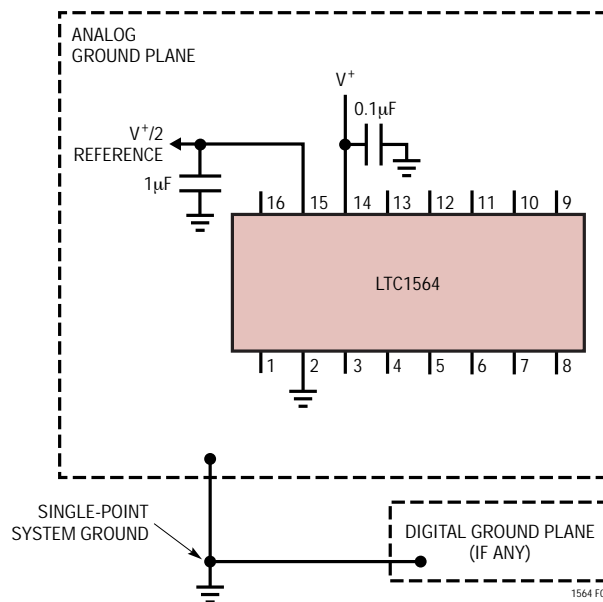


図2 単電源のグランド・プレーンの接続

ランドを推奨します。両電源動作では、このグランド・プレーンは0V点に接続し、AGNDピンはグランド・プレーンに直接接続する必要があります(図1)。単電源動作では、反対に、システムの信号グランドが V^- であれば、グランド・プレーンは V^- に接続する必要があります。AGNDピンは最低0.1µFの高性能のコンデンサ(最高のAC特性を得るためには最低1µF)でグランド・プレーンにACバイパスする必要があります(図2)。全ての高ダイナミック・レンジのアナログ回路と同様に、アプリケーションでの性能は、グランドの品質を反映します。

ピン機能

IN (ピン16): アナログ入力。LTC1564のフィルタは、INとAGNDピン間の電位を検知します。通常のフィルタ動作($\overline{EN}=0$ 、 $\overline{RST}=1$ 、Fコードが0000以外)では、INピンはLTC1564の内部で、その他端がAGND電位での電流積算点であるデジタル制御抵抗に接続されています。ゲイン1(Gコード=0000)で、この入力抵抗値は公称10kでIN電圧範囲はレール・トゥ・レール($V^+ \sim V^-$)です。ゲインが1を超える(Gコード=0000)設定でのフィルタでは、入力抵抗値は(1/ゲイン)に減少し、ゲインが1(Gコード=1111)では公称625 となり、リニア入力範囲もゲインに反比例して減少します。(可変ゲイン機能は、低いレベルの入力信号を良好なノイズ特性で増幅するために設計されています。)入力抵抗値は、ミュート状態(Fコード=0000)以外では、周波数設定のFコードによって大幅には変化しません。ミュート状態(Fコード=0000、あるいは $\overline{RST}=0$)あるいはシャットダウン状態($\overline{EN}=1$ 、あるいはオープン)では、アナログ・スイッチが内部でINピンを非接続にし、このピンは非常に高入力インピーダンスになります。

INピンを駆動する回路は、LTC1564の入力抵抗にコンパチブルで、LTC1564がマルチ・モードで使用される場合にはこの抵抗のばらつきにもコンパチである必要があります。出力抵抗が大きい信号源では、その出力抵抗とLTC1564の入力抵抗が分圧回路を形成するので、ゲイン・エラーが起こることがあります。これは特に、LTC1564の入力抵抗が最小で、ゲインが高い時、あるいはGコードの設定が高い時に起こります。

ゲインの設定を高くした(Gコード=0000)単電源電圧のアプリケーションでは、LTC1564のグラウンド・レファレンスは、 V^- ではなく、AGNDであることに注意する必要があります。ゲインが増加すると、LTC1564のリニア入力電圧範囲はレール・トゥ・レールではなくなり、AGNDにかたよってきます。同様に、OUTピンは、AGNDに対して正、あるいは負に振れます。ゲインが1(Gコード=0000)の時、IN、及びOUTピンの電圧はレール・トゥ・レールに振れます。

ブロック図

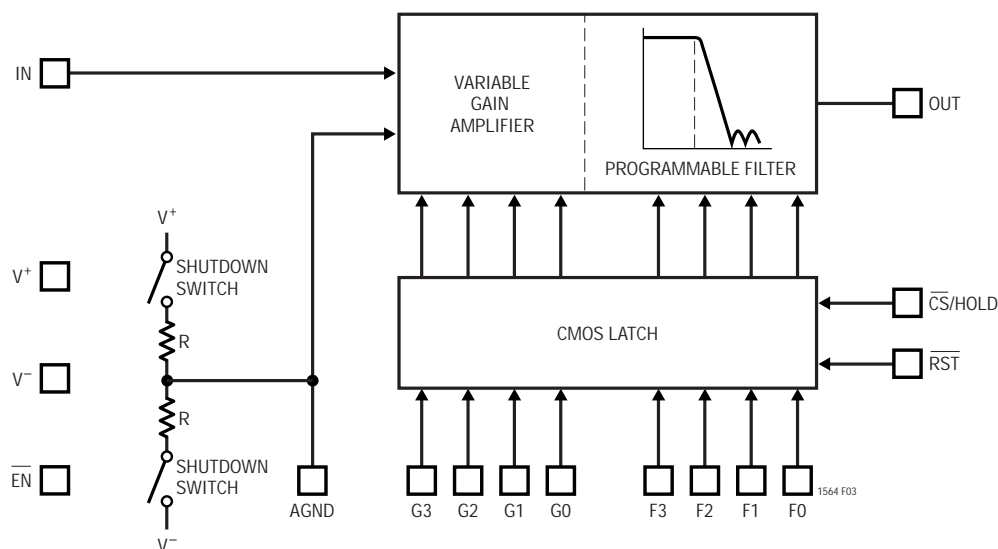


図3 ブロック図

アプリケーション情報

機能説明

LTC1564は、全ての回路を内蔵した、連続時間型、可変ゲイン、高次のアナログ・ローパス・フィルタです。INとOUTピン間のゲインの大きさは、カットオフ周波数 f_c までの信号周波数成分に対してはほぼ一定で、 f_c を超える周波数で急激に低下します。IN、OUT、及びAGND(アナログ・グランド)ピンは、LTC1564に接続される全てのアナログ信号です。他のピンは、電源と f_c (もし必要ならゲインも)を設定するデジタル入力です。 f_c の範囲は、10kHzステップで10kHzから150kHzです。ローパス周波数応答は、2つの阻止帯域ノッチを持つ8ポールのエリピティック型です(図4)。この応答は、 f_c から $2.5f_c$ で約100dB減衰します。LTC1564は、 f_c の精度、通過帯域リップル、ゲイン、及びオフセットをレーザー・トリミングしています。100dB以上の阻止帯域減衰、100dB以上のSN比(SNR)、及び100kHz以上の f_c の組み合わせを可能にします。

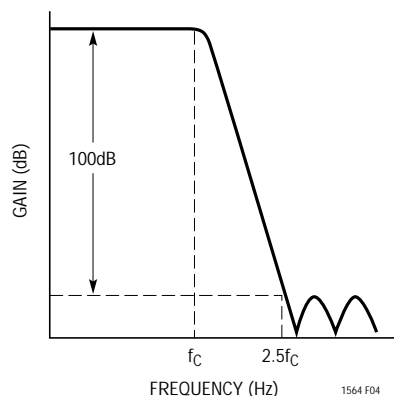


図4 一般的な周波数応答

図3は、アナログ信号パス、デジタル制御ラッチ、アナログ・グランド(AGND)回路を示すブロック図です。特許を持つアクティブRC構造で、アナログ信号をフィルタリングします。この構造によって、この次数のフィルタの基本的な kT/C 限界、及び電力消費に近づく様に、内部ノイズ源を制限します。入力でゲインを可変できることはフィルタに必須な部分で、出力換算ノイズをほとんど増加させずに低いレベルの入力信号を増幅します。これによって、ゲインが増加するにしたがって入力ノイズ・フロアがどんどん低下し、低い信号レベルでのSNRを高めます。この様な特性は、個別の可変ゲイン・アンプとフィルタを組み合わせることは現実的には困難です。

デジタル制御

LTC1564のデジタル入力のロジック・レベルは、公称レール・トゥ・レールのCMOS入力です。(電源が $\pm 5V$ の時、ロジック1は V^+ で、ロジック0は V^- 、あるいは0Vです。)この製品は、10%、及び90%の入力全体で、すなわち電源が $\pm 1.35V$ の時は $\pm 1.08V$ で、 $\pm 2.375V$ の時は $\pm 1.9V$ で、及び $\pm 5V$ の時は0.5Vと4.5Vでテストされています。

f_c とゲインの設定は、常に内蔵のCMOSラッチの出力で制御されます。このラッチへの入力は、F3からF0、G3からG0、ラッチ・イネーブル制御 $\overline{CS}/\text{HOLD}$ 、及び非同期リセット入力 \overline{RST} です。 $\overline{CS}/\text{HOLD}$ にロジック0を入力するとラッチがクリアされ、F、及びG入力ピンが直接ラッチ出力に出力され、フィルタを直接制御します。 $\overline{CS}/\text{HOLD}$ をロジック1にすると、ラッチ出力は保持され、F、及びG入力ピンは影響を与えません。どの様な場合でも、 \overline{RST} 入力をロジック0にすると、ラッチ出力は全てゼロにリセットされます。その結果、全てゼロの状態によって、フィルタがオン($\overline{EN}=0$)ならば、ゲインがゼロで低出力ノイズのミュート・モードになります。全てゼロの状態は、 \overline{RST} がロジック1に戻り、ゼロでないF、及びG入力が行われ、ラッチ出力が $\overline{CS}/\text{HOLD}=0$ でアップデートされるまで続きます。 \overline{EN} はチップ・イネーブル入力、シャットダウン状態を制御します。デジタル制御に関する具体的な詳細は、データシートのピン機能の項に書かれています。

フロートにできるデジタル入力

LTC1564の全てのデジタル入力は、ピンがオープンの際にCMOS入力を V^+ 、あるいは V^- の電位につなげる小さな電流源(約 $10\mu A$)を内蔵しています。表4にオープン回路時のデフォルト値を示します。

表4 オープン回路時のデフォルト入力レベル

INPUT	FLOATING LOGIC LEVEL	EFFECT
\overline{EN}	1	Shutdown State
$\overline{CS}/\text{HOLD}$	0	F and G Pins Enabled
\overline{RST}	1	Latch Not Reset
F3 F2 F1 F0	0 0 1 0	$f_c = 20\text{kHz}$
G3 G2 G1 G0	0 0 0 0	Unity Passband Gain

\overline{EN} ピンをオープンにすると、このピンのプルアップ電流源によって、LTC1564はシャットダウン状態になることに特に注意してください。したがって、通常のフィルタ動作では、

アプリケーション情報

\overline{EN} はロジック0レベル($\pm 5V$ 電源で、 V^- 、あるいは0V)に確実に接続しなければなりません。他のデジタル入力、イネーブルになっているF、及びGピン($\overline{CS}/\text{HOLD}=0$)によってデバイスをプログラムするレベルにつながれます。すなわち、 f_c は20kHz、通過帯域ゲインは1です。したがって、20kHzのローパス・フィルタを形成するには、6つのピン(電源ピン、 \overline{EN} をロジック0、AGND、IN、及びOUT)を接続すれば十分で、他のピンは、別の f_c 、あるいはゲインを選択する時に必要に応じて接続します。

ロジック入力をフロートにできる機能は、迅速にプロトタイプを制作し、実験ができることを意図しています。構造によっては、これらの入力のハイ・インピーダンスが、無用な干渉の結合をまねき、その結果、LTC1564へ誤ったデジタル入力が入力されるので、ロジック入力をフロートにすることは、量産用の設計では推奨しません。

また、LTC1564を駆動するロジックへのプルアップ、及びプルダウン電流源の影響も考慮する必要があります。特に、LTC1564が $\pm 5V$ で動作し、5V/0Vのロジックからデジタル入力をうける場合、CMOSロジック・レベルはコンパクトですが、ロジック0にフロートできるLTC1564のこれらの入力で、LTC1564が駆動ロジックの範囲外に電流を引っ張る可能性があります。なぜなら、これらの入力の小さな電流源は、0Vではなく、 V^- に戻るからです。駆動ロジックがハイ・インピーダンス、あるいは3ステート出力であれば、電流は約10 μA に制限されますが、LTC1564の入力電流はこの出力を0V以下に引っ張ることがあります。設計をする場合は、この可能性を把握し、その様な電流の流れが駆動ロジックとコンパクトであるようにしてください。

ミュート状態

ミュートモードでは、フィルタは通常のフィルタ動作と同様に電源供給されますが、信号パスを最小の信号伝達(約 -100dB)用にオフし、出力ノイズを低減します。この機能は、信号源をオン・オフする場合、あるいはシステムの微調整に有用です。しかしながら、内部信号パスが変化するので、ミュート状態でのDC出力は、通常のフィルタ動作時に比べて数mVシフトすることがあります。フィルタでの他の過渡応答と同様に、ミュートからの復帰は、フィルタのポール・ゼロ時定数の期間で行われ、したがって、 f_c の設定が高いほど(すなわち、高いFコードで)高速になります。

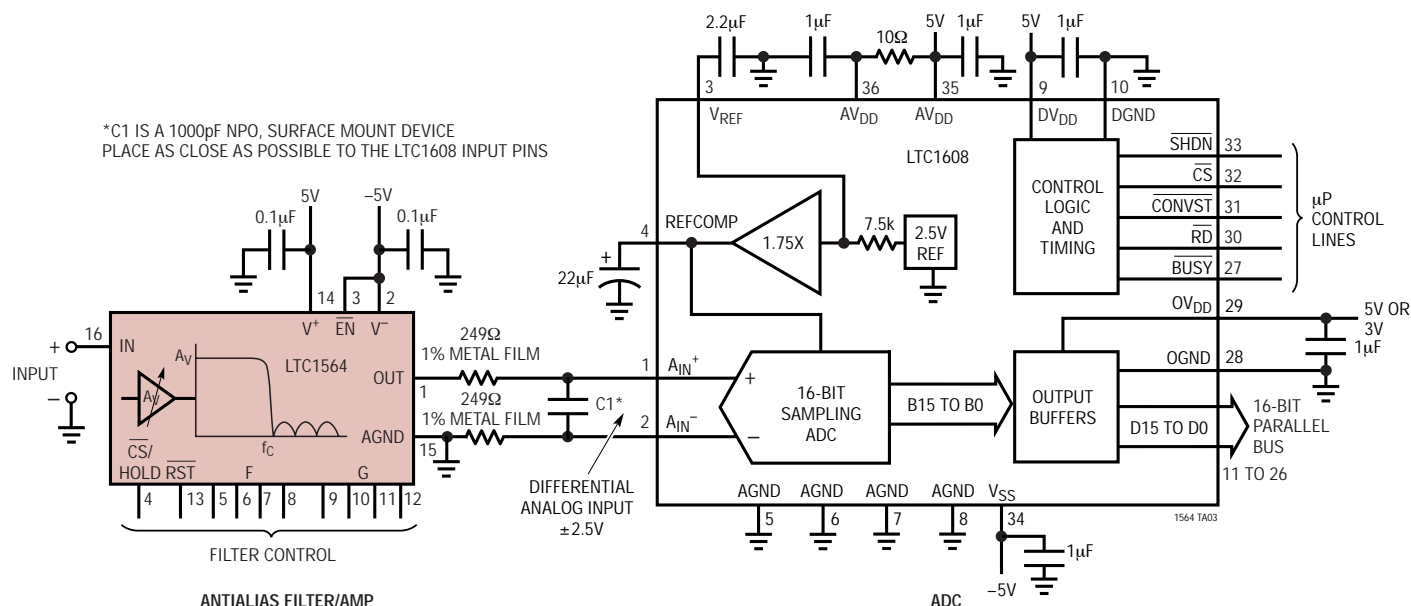
LTC1564は、ラッチ出力(図3)でのFビットが0000になる時にミュート状態になります。(“ゼロ帯域”周波数設定として憶えてください。)F入力を0000コードにして、ラッチをイネーブルにするために $\overline{CS}/\text{HOLD}$ 入力を“L”にすることによって、あるいは即座にラッチの内容を全てゼロにリセットするために \overline{RST} を“L”にすることによって、ミュート状態にできます。 $\overline{CS}/\text{HOLD}$ を“L”にし、F入力のゼロでないパターンが短時間のパワー・オン・リセットを無効にしない限り、その様なリセットは通常は電源を印可した時に起こります。ミュート状態では、ゲイン制御入力Gは、影響を及ぼしません。

ミュート状態での出力ノイズは、(フィルタ応答がノイズ・スペクトラムに影響を与える通常のフィルタとは違い)大部分は熱的で、広帯域です。標準的なミュート状態での出力ノイズは、200kHzの測定帯域で5.4 μV_{RMS} で、40kHzの測定帯域で3 μV_{RMS} 以下です。エレクトロニクス業界では時々、通常動作時の出力レベルをミュート状態のノイズ・レベルと比較して、あたかもそれが通常の信号・ノイズ比(SNR)であるかの様に回路、あるいはシステムの特性付けを行う人がいます。この信号とノイズは別の時間にのみ存在するので、これはSNRではありません。その様な測定値は、慎重にSMR(信号・ミュート比)と呼ばれます。40kHzの帯域では、LTC1564のSMRは120dB以上になります。

構造と測定に関する注意事項

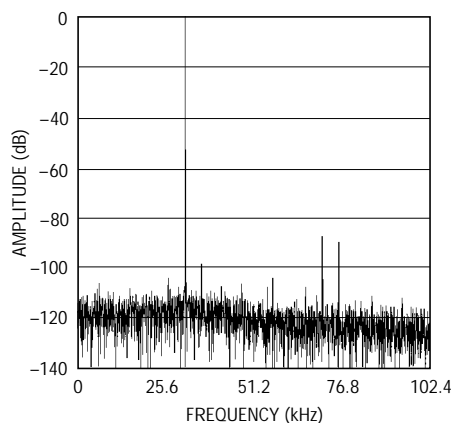
LTC1564の全ダイナミック・レンジ、あるいは高い阻止帯域減衰を求めるアプリケーションでは、電気的にきれいな構造が重要です。短く、直接の結線が寄生容量とインダクタンスを最小にします。0.1 μF の高品質な電源バイパス・コンデンサをICの近くに置くことによって、きれいで、低インダクタンスの電源からのデカップリングを良くします。しかし、ICの近くで大きなコンデンサ($\geq 10\mu\text{F}$)でデカップリングしない限り、電源から数インチの結線(すなわち、数 μH のインダクタンス)を行うと、数100kHzの高いQ値のLC共振がICの電源、あるいは基準グラウンドで起きることがあります。これによって、これらの周波数での阻止帯域減衰、及び他の特性が悪くなる可能性があります。厳しいフィルタのアプリケーションでは、コンパクトに注意深くレイアウトされたPCBと良好なグラウンド・プレーンによって、阻止帯域と歪みの両方で差が出るのが良くあります。最後に、フィルタの特性を測定する機器そのものが、歪み、あるいはノイズ・フロアを出すことがあります。フィルタを線材で置き換え、これらの制限をチェックすることが、思慮深い定石の手順です。

標準的応用例

増幅、アンチエイリアシング・フィルタ、及びA/D変換を備えた
2チップ構成のフレキシブルなDSPフロント・エンド

16ビット出力、500kspsまでのサンプリング・レート、150kHzまでのアナログ帯域、24dBまでのゲイン
(詳細な情報は、リニアテクノロジー・マガジンの2001年5月号を参照)

低レベル入力時の4096ポイントの
FFTスペクトラム



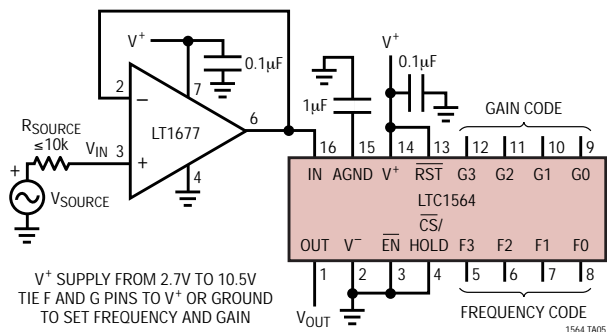
1564 TA04

100mV_{RMS}の入力信号をA/Dコンバータ LTC1608のフル入力に近くまで増幅。入力周波数は40kHz、LTC1608のサンプリング周波数は204.8ksps。LTC1564は $f_c=50\text{kHz}$ 、ゲイン=16($F=0101$, $G=1111$)に設定。100mV_{RMS}入力時に測定したTHDは86dB、 $HD_2=-88\text{dB}$ 、 $SNR=85\text{dB}$ 。ダイナミック・レンジは、約115dB。

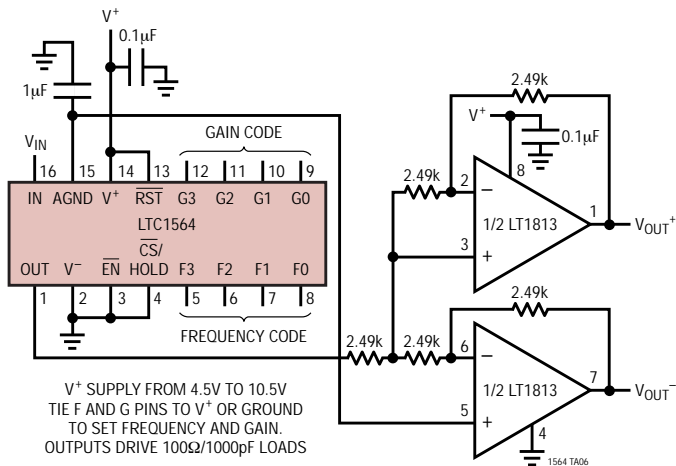
LTC1564

標準的応用例

単電源の超低ノイズ入力バッファでLTC1564の入力を高インピーダンス駆動

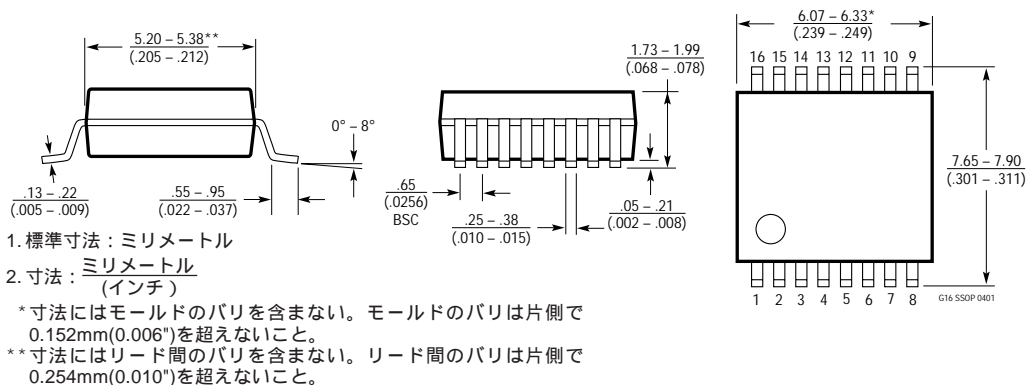


単電源差動出力ドライバ



パッケージ寸法

Gパッケージ
16ピン・プラスチックSSOP(5.3mm)
(Reference LTC DWG # 05-08-1640)



関連製品

製品番号	説明	注釈
LT1560-1	1MHz/500kHz連続時間型ローパス・エリプティック・フィルタ	f _{CUTOFF} =500kHz、あるいは1MHz
LTC1562/LTC1562-2	ユニバーサル 8 次アクティブRCフィルタ	f _{CUTOFF(MAX)} =150kHz(LTC1562) f _{CUTOFF(MAX)} =300kHz(LTC1562-2)
LTC1563-2/LTC1563-3	4 次アクティブRCローパス・フィルタ	f _{CUTOFF(MAX)} =256kHz
LTC1565-31	650kHz連続時間型、線形位相ローパス・フィルタ	7 次、差動入出力
LTC1566-1	2.3MHz連続時間型ローパス・フィルタ	7 次、差動入出力
LTC1569-6/LTC1569-7	クロック内蔵、10次線形位相ローパス・フィルタ	f _{CLK} /f _{CUTOFF} =64/1、f _{CUTOFF(MAX)} =75kHz(LTC1569-6) f _{CLK} /f _{CUTOFF} =32/1、f _{CUTOFF(MAX)} =300kHz(LTC1569-7)