

ソフトウェア選択可能 マルチプロトコル・トランシーバ

1998年12月

特長

- ソフトウェア選択により以下の規格をサポート：
RS232、RS449、EIA530、EIA530-A、V.35、V.36、X.21
- TUV/Detecon Inc.によるNET1およびNET2適合の承認
(Test Report No. NET2/071601/98)
- TBR2に適合(Test Report No. CTR2/071601/98)
- LTC1344Aを使用したソフトウェア選択可能なケーブル
終端
- LTC1543、LTC1344Aとの組合せで完全なDTEまたは
DCEポートを形成
- LTC1543との組合せで単一5V電源で動作

アプリケーション

- データ・ネットワーク
- CSUおよびDSU
- データ・ルータ

概要

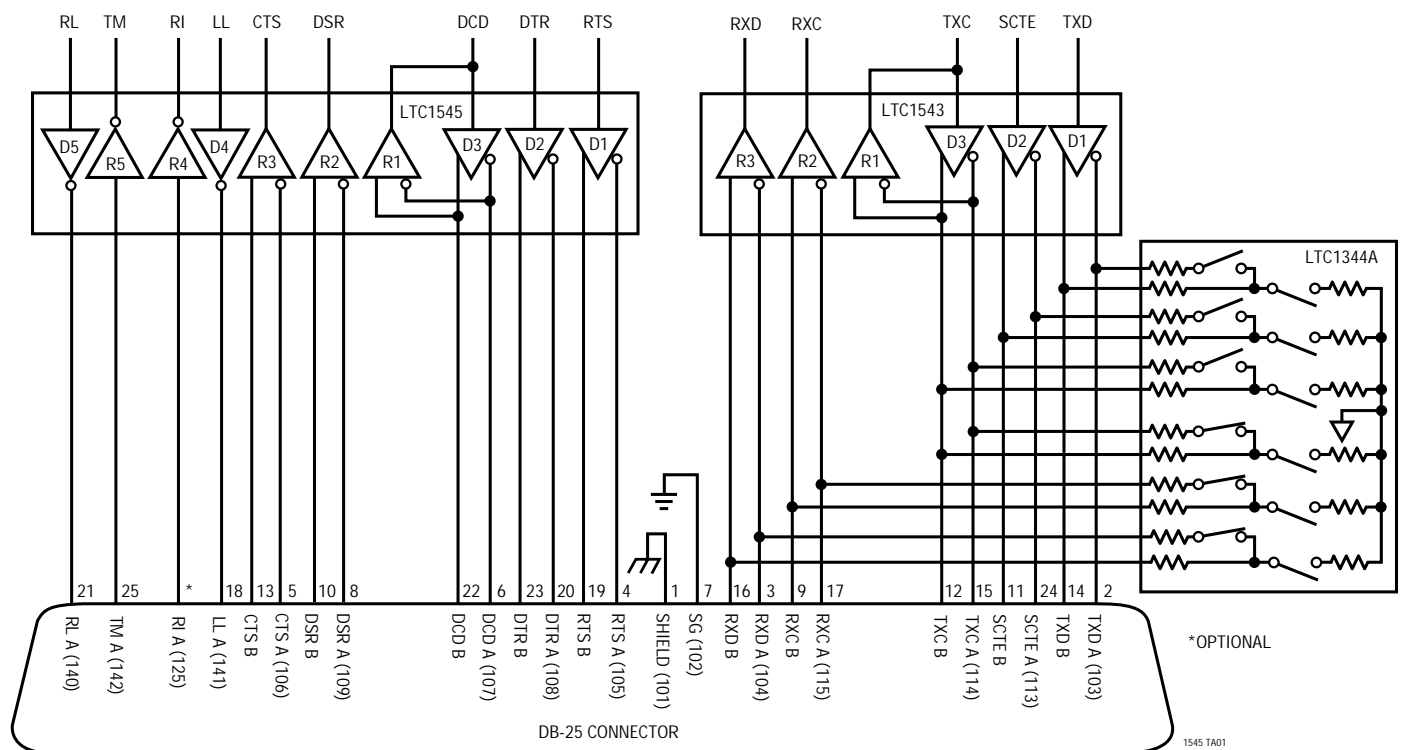
LTC[®]1545は、5ドライバ/5レシーバのマルチプロトコル・トランシーバです。LTC1545とLTC1543により、RS232、RS449、EIA530、EIA530-A、V.35、V.36、またはX.21プロトコルをサポートする完全なソフトウェア選択可能DTEまたはDCEインタフェース・ポートのコアを形成します。ケーブル終端は、LTC1344Aソフトウェア・セレクトابل・ケーブル終端チップ、または既存のディスクリット設計を使用して実現できます。

LTC1545は5V電源とLTC1543のチャージ・ポンプを使用して動作します。LTC1545は36ピンSSOP表面実装パッケージで供給されます。

LT、LTC、LTはリニアテクノロジー社の登録商標です。

標準的応用例

DB-25コネクタ付きDTEまたはDCEマルチプロトコル・シリアル・インタフェース

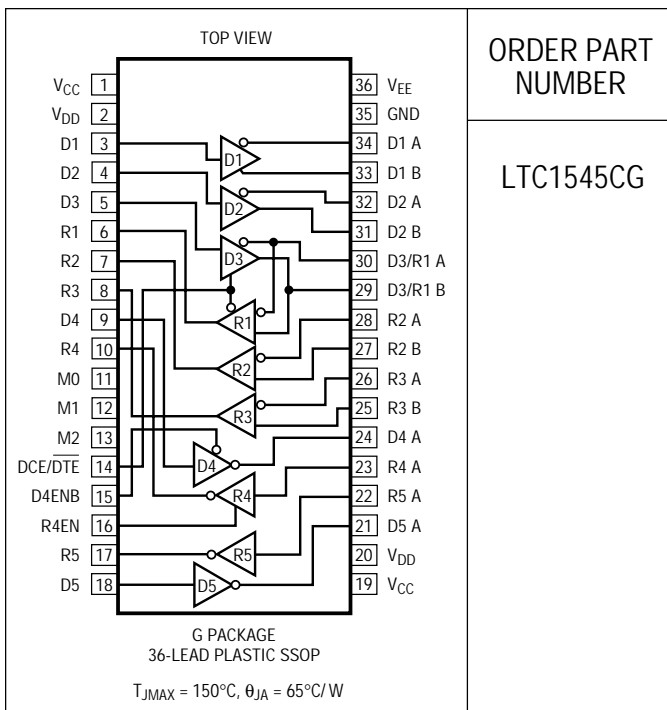


絶対最大定格

(Note 1)

電源電圧、 V_{CC}	6.5V
入力電圧	
トランスミッタ	- 0.3V ~ ($V_{CC} + 0.3V$)
レシーバ	- 18V ~ 18V
ロジック・ピン	- 0.3V ~ ($V_{CC} + 0.3V$)
出力電圧	
トランスミッタ	($V_{EE} - 0.3V$) ~ ($V_{DD} + 0.3V$)
レシーバ	- 0.3V ~ ($V_{CC} + 0.3V$)
ロジック・ピン	- 0.3V ~ ($V_{CC} + 0.3V$)
V_{EE}	- 10V ~ 0.3V
V_{DD}	- 0.3V ~ 10V
短絡時間	
トランスミッタ出力	無限
レシーバ出力	無限
V_{EE}	30秒
動作温度範囲	0 ~ 70
保存温度範囲	- 65 ~ 150
リード温度(半田付け、10秒)	

パッケージ/発注情報



ORDER PART NUMBER

LTC1545CG

インダストリアルおよびミリタリ・グレードに関してはお問い合わせください。

電気的特性

$V_{CC} = 5V$, $V_{DD} = 8V$, $V_{EE} = -7V(V.28)$ または $V_{EE} = -5.5V(V.10, V.11)$ (Notes 2, 3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Supplies						
I_{CC}	V_{CC} Supply Current (DCE Mode, All Digital Pins = GND or V_{CC})	RS530, RS530-A, X.21 Modes, No Load	●	2.7	5	mA
		RS530, RS530-A, X.21 Modes, Full Load	●	110	150	mA
		V.28 Mode, No Load	●	1	3	mA
		V.28 Mode, Full Load	●	1	3	mA
		No-Cable Mode, D4ENB = HIGH	●	10	500	μA
I_{EE}	V_{EE} Supply Current (DCE Mode, All Digital Pins = GND or V_{CC})	RS530, RS530-A, X.21 Modes, No Load	●	2.0	4.0	mA
		RS530, X.21 Modes, Full Load	●	23	35	mA
		RS530-A, Full Load	●	34	50	mA
		V.28 Mode, No Load	●	1	3	mA
		V.28 Mode, Full Load	●	12	18	mA
No-Cable Mode, D4ENB = HIGH	●	10	500	μA		
I_{DD}	V_{DD} Supply Current (DCE Mode, All Digital Pins = GND or V_{CC})	RS530, RS530-A, X.21 Modes, NoLoad	●	0.3	2	mA
		RS530, RS530-A, X.21 Modes, Full Load	●	0.3	2	mA
		V.28 Mode, No Load	●	1	3	mA
		V.28 Mode, Full Load	●	13.5	18	mA
		No-Cable Mode, D4ENB = HIGH	●	10	500	μA
P_D	Internal Power Dissipation (DCE Mode, (All Digital Pins = GND or V_{CC}))	RS530, RS530-A, X.21 Modes, Full Load		340		mW
		V.28 Mode, Full Load		64		mW

電気的特性 $V_{CC} = 5V$ 、 $V_{DD} = 8V$ 、 $V_{EE} = -7V$ (V.28) または $V_{EE} = -5.5V$ (V.10、V.11)(Notes 2、3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Logic Inputs and Outputs							
V_{IH}	Logic Input High Voltage		●	2		V	
V_{IL}	Logic Input Low Voltage		●		0.8	V	
I_{IN}	Logic Input Current	D1, D2, D3, D4, D5	●		± 10	μA	
		M0, M1, M2, DCE, D4ENB, R4EN = GND	●	-100	-50	-30	μA
		M0, M1, M2, DCE, D4ENB, R4EN = V_{CC}	●			± 10	μA
V_{OH}	Output High Voltage	$I_O = -4mA$	●	3	4.5	V	
V_{OL}	Output Low Voltage	$I_O = 4mA$	●		0.3	0.8	V
I_{OSR}	Output Short-Circuit Current	$0V \leq V_O \leq V_{CC}$	●	-50	40	50	mA
I_{OZR}	Three-State Output Current	$M0 = M1 = M2 = V_{CC}$, $0V \leq V_O \leq V_{CC}$			± 1	μA	
V.11 Driver							
V_{ODO}	Open Circuit Differential Output Voltage	$R_L = 1.95k$ (Figure 1)	●		± 5	V	
V_{ODL}	Loaded Differential Output Voltage	$R_L = 50\Omega$ (Figure 1)	●	$0.5V_{ODO}$	$0.67V_{ODO}$	V	
		$R_L = 50\Omega$ (Figure 1)	●	± 2		V	
ΔV_{OD}	Change in Magnitude of Differential Output Voltage	$R_L = 50\Omega$ (Figure 1)	●		0.2	V	
V_{OC}	Common Mode Output Voltage	$R_L = 50\Omega$ (Figure 1)	●		3	V	
ΔV_{OC}	Change in Magnitude of Common Mode Output Voltage	$R_L = 50\Omega$ (Figure 1)	●		0.2	V	
I_{SS}	Short-Circuit Current	$V_{OUT} = GND$			150	mA	
I_{OZ}	Output Leakage Current	$-0.25V \leq V_O \leq 0.25V$, Power Off or No-Cable Mode or Driver Disabled	●		± 1	± 100	μA
t_r, t_f	Rise or Fall Time	(Figures 2, 5)	●	2	15	25	ns
t_{PLH}	Input to Output	(Figures 2, 5)	●	20	40	65	ns
t_{PHL}	Input to Output	(Figures 2, 5)	●	20	40	65	ns
Δt	Input to Output Difference, $ t_{PLH} - t_{PHL} $	(Figures 2, 5)	●	0	3	12	ns
t_{SKEW}	Output to Output Skew	(Figures 2, 5)			3	ns	
V.11 Receiver							
V_{TH}	Input Threshold Voltage	$-7V \leq V_{CM} \leq 7V$	●	-0.2	0.2	V	
ΔV_{TH}	Input Hysteresis	$-7V \leq V_{CM} \leq 7V$	●		15	40	mV
I_{IN}	Input Current (A, B)	$-10V \leq V_{A,B} \leq 10V$	●		± 0.66	mA	
R_{IN}	Input Impedance	$-10V \leq V_{A,B} \leq 10V$	●	15	30	k Ω	
t_r, t_f	Rise or Fall Time	(Figures 2, 6)			15	ns	
t_{PLH}	Input to Output	(Figures 2, 6)	●		50	80	ns
t_{PHL}	Input to Output	(Figures 2, 6)	●		50	80	ns
Δt	Input to Output Difference, $ t_{PLH} - t_{PHL} $	(Figures 2, 6)	●	0	4	16	ns

電気的特性 $V_{CC} = 5V$ 、 $V_{DD} = 8V$ 、 $V_{EE} = -7V$ (V.28) または $V_{EE} = -5.5V$ (V.10、V.11)(Notes 2、3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V.10 Driver						
V_O	Output Voltage	Open Circuit, $R_L = 3.9k$	●	±4	±6	V
V_T	Output Voltage	$R_L = 450\Omega$ (Figure 3) $R_L = 450\Omega$ (Figure 3)	●	±3.6 0.9 V_O		V
I_{SS}	Short-Circuit Current	$V_O = GND$			±150	mA
I_{OZ}	Output Leakage Current	$-0.25V \leq V_O \leq 0.25V$, Power Off or No-Cable Mode or Driver Disabled	●	±0.1	±100	μA
t_r, t_f	Rise or Fall Time	$R_L = 450\Omega$. $C_L = 100pF$ (Figures 3, 7)		2		μs
t_{PLH}	Input to Output	$R_L = 450\Omega$. $C_L = 100pF$ (Figures 3, 7)		1		μs
t_{PHL}	Input to Output	$R_L = 450\Omega$. $C_L = 100pF$ (Figures 3, 7)		1		μs

V.10 Receiver

V_{TH}	Receiver Input Threshold Voltage		●	-0.25	0.25	V
ΔV_{TH}	Receiver Input Hysteresis		●	25	50	mV
I_{IN}	Receiver Input Current	$-10V \leq V_A \leq 10V$	●		±0.66	mA
R_{IN}	Receiver Input Impedance	$-10V \leq V_A \leq 10V$	●	15	30	kΩ
t_r, t_f	Rise or Fall Time	(Figures 4, 8)		15		ns
t_{PLH}	Input to Output	(Figures 4, 8)		55		ns
t_{PHL}	Input to Output	(Figures 4, 8)		109		ns
Δt	Input to Output Difference, $ t_{PLH} - t_{PHL} $	(Figures 4, 8)		60		ns

V.28 Driver

V_O	Output Voltage	Open Circuit $R_L = 3k$ (Figure 3)	● ●	±5	±8.5	±10	V V
I_{SS}	Short-Circuit Current	$V_O = GND$	●			±150	mA
I_{OZ}	Output Leakage Current	$-0.25V \leq V_O \leq 0.25V$, Power Off or No-Cable Mode or Driver Disabled	●		±1	±100	μA
SR	Slew Rate	$R_L = 3k$, $C_L = 2500pF$ (Figures 3, 7)	●	4		30	V/μs
t_{PLH}	Input to Output	$R_L = 3k$, $C_L = 2500pF$ (Figures 3, 7)	●		1.3	2.5	μs
t_{PHL}	Input to Output	$R_L = 3k$, $C_L = 2500pF$ (Figures 3, 7)	●		1.3	2.5	μs

V.28 Receiver

V_{THL}	Input Low Threshold Voltage		●		1.5	0.8	V
V_{TLH}	Input High Threshold Voltage		●	2	1.6		V
ΔV_{TH}	Receiver Input Hysteresis		●		0.1	0.3	V
R_{IN}	Receiver Input Impedance	$-15V \leq V_A \leq 15V$	●	3	5	7	kΩ
t_r, t_f	Rise or Fall Time	(Figures 4, 8)			15		ns
t_{PLH}	Input to Output	(Figures 4, 8)	●		60	100	ns
t_{PHL}	Input to Output	(Figures 4, 8)	●		150	450	ns

● は全動作温度範囲の規格値を意味する。

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命が損なわれる可能性がある値。

Note 2: デバイスのピンに流入する電流はすべて正。デバイスのピンから流出する電流はすべて負。注記がない限り、すべての電圧はデバイスのグラウンドを基準にしている。

Note 3: すべての標準値は、 $V_{CC} = 5V$ 、 $V_{DD} = 8V$ 、 $V_{EE} = -7V$ (V.28) または $V_{EE} = -5.5V$ (V.10、V.11)、および $T_A = 25^\circ$ 。

ピン機能

V_{CC} (ピン1, 19): トランシーバ用正電源。 $4.75V \leq V_{CC} \leq 5.25V$ 。このピンからグランドへ $1\mu F$ のコンデンサを接続します。

V_{DD} (ピン2, 20): V_{28} 用正電源電圧。LTC1543の V_{DD} ピン3または $8V$ 電源に接続します。このピンからグランドへ $1\mu F$ のコンデンサを接続します。

D1 (ピン3): TTLレベル・ドライバ1入力。

D2 (ピン4): TTLレベル・ドライバ2入力

D3 (ピン5): TTLレベル・ドライバ3入力

R1 (ピン6): CMOSレベル・レシーバ1出力

R2 (ピン7): CMOSレベル・レシーバ2出力

R3 (ピン8): CMOSレベル・レシーバ3出力

D4 (ピン9): TTLレベル・ドライバ4入力

R4 (ピン10): CMOSレベル・レシーバ4出力

M0 (ピン11): V_{CC} へのプルアップ付きTTLレベル・モード・セレクト入力0。

M1 (ピン12): V_{CC} へのプルアップ付きTTLレベル・モード・セレクト入力1。

M2 (ピン13): V_{CC} へのプルアップ付きTTLレベル・モード・セレクト入力2。

DCE/\overline{DTE} (ピン14): V_{CC} へのプルアップ付きTTLレベル・モード・セレクト入力。ロジック“H”を印加するとドライバ3がイネーブルされます。ロジック“L”を印加するとレシーバ1がイネーブルされます。

D4EN (ピン15): V_{CC} へのプルアップ付きTTLレベル・イネーブル入力。ロジック“L”を印加するとドライバ4がイネーブルされます。

R4EN (ピン16): V_{CC} へのプルアップ付きTTLレベル・イネーブル入力。ロジック“H”を印加するとレシーバ4がイネーブルされます。

R5 (ピン17): CMOSレベル・レシーバ5出力。

D5 (ピン18): TTLレベル・ドライバ5入力。

D5 A (ピン21): ドライバ5出力。

R5 A (ピン22): レシーバ5入力。

R4 A (ピン23): レシーバ4入力。

D4 A (ピン24): ドライバ4入力。

R3 B (ピン25): レシーバ3非反転入力。

R3 A (ピン26): レシーバ3反転入力。

R2 B (ピン27): レシーバ2非反転入力。

R2 A (ピン28): レシーバ2反転入力。

D3/R1 B (ピン29): レシーバ1非反転入力およびドライバ3非反転出力。

D3/R1 A (ピン30): レシーバ1反転入力およびドライバ3反転出力。

D2 B (ピン31): ドライバ2非反転出力。

D2 A (ピン32): ドライバ2反転出力。

D1 B (ピン33): ドライバ1非反転出力。

D1 A (ピン34): ドライバ1反転出力。

GND (ピン35): グランド。

V_{EE} (ピン36): 負電源電圧。LTC1543の V_{EE} ピン26に接続します。このピンからグランドへ $1\mu F$ のコンデンサを接続します。

テスト回路

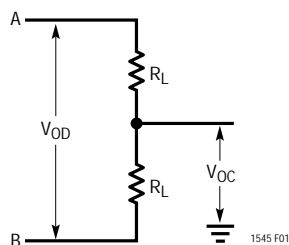


図1. V.11 ドライバ・テスト回路

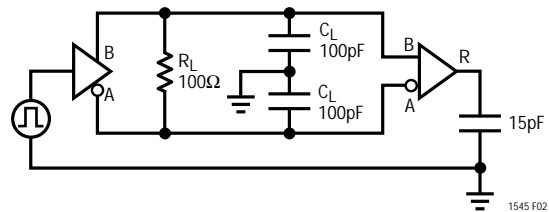


図2. V.11 ドライバ/レシーバACテスト回路

テスト回路

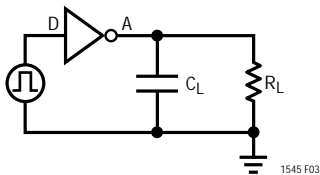


図3. V.10/V.28ドライバ・テスト回路

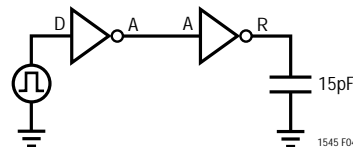


図4. V.10/V.28レシーバ・テスト回路

モード選択

LTC1545 MODE NAME	M2	M1	M0	D1	D2	(Note 1) D3	(Note 2) D4	D5	(Note 1) R1	R2	R3	(Note 3) R4	R5
Not Used (Default V.11)	0	0	0	V.11	V.11	V.11	V.10	V.10	V.11	V.11	V.11	V.10	V.10
RS530A	0	0	1	V.11	V.10	V.11	V.10	V.10	V.11	V.10	V.11	V.10	V.10
RS530	0	1	0	V.11	V.11	V.11	V.10	V.10	V.11	V.11	V.11	V.10	V.10
X.21	0	1	1	V.11	V.11	V.11	V.10	V.10	V.11	V.11	V.11	V.10	V.10
V.35	1	0	0	V.28	V.28	V.28	V.28	V.28	V.28	V.28	V.28	V.28	V.28
RS449/V.36	1	0	1	V.11	V.11	V.11	V.10	V.10	V.11	V.11	V.11	V.10	V.10
V.28/RS232	1	1	0	V.28	V.28	V.28	V.28	V.28	V.28	V.28	V.28	V.28	V.28
D4ENB = 1, R4EN = 0 M0 = M1 = M2 = 1	1	1	1	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z

Note 1 : ドライバ3とレシーバ1は、DCE/DTE(ピン14)によってイネーブル(およびディスイネーブル)されます。ロジック" H "を印加するとドライバ3がイネーブルされます。ロジック" L "を印加するとレシーバ1がイネーブルされます。

Note 2 : ドライバ4は、D4ENB = α (ピン15)によってイネーブルされます。
Note 3 : レシーバ4は、R4EN = 1 (ピン16)によってイネーブルされます。

スイッチング時間波形

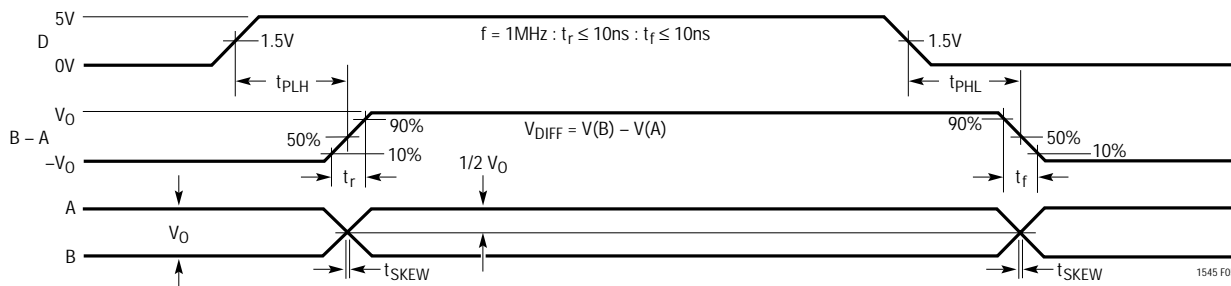


図5. V.11ドライバ伝播遅延

スイッチング時間波形

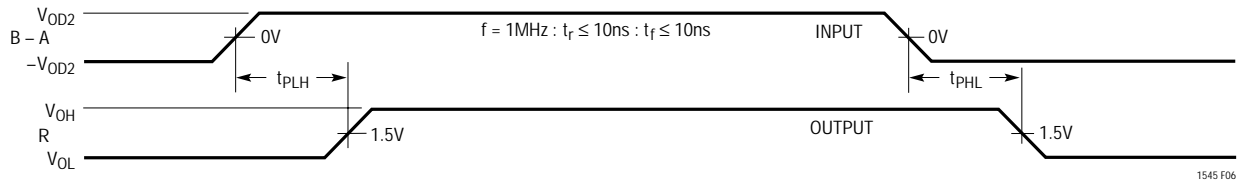


図6. V.11 レシーバ伝播遅延

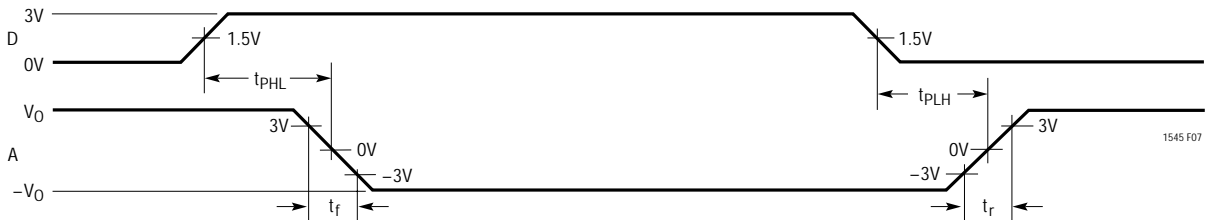


図7. V.10、V.28 ドライバ伝播遅延

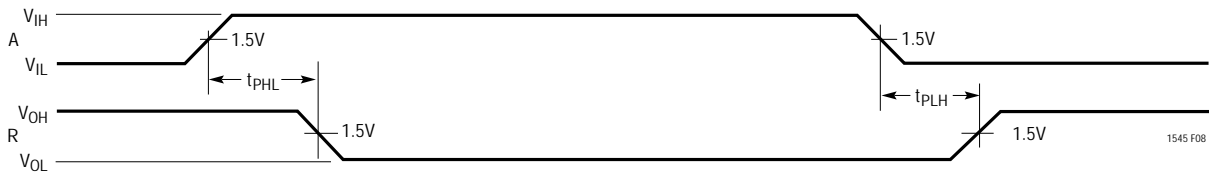


図8. V.10、V.28 レシーバ伝播遅延

アプリケーション情報

概要

LTC1543/LTC1545は、RS232、RS449、EIA530、EIA530-A、V.35、V.36、またはX.21プロトコルをサポートする完全なソフトウェア選択可能DTEまたはDCEインタフェース・ポートのコアを形成します。ケーブル終端は、LTC1344Aソフトウェア・セクタブル・ケーブル終端チップ、または既存のディスクリート設計を使用して実現できます。

EIA530モードで動作する完全なDCE対DTEインタフェースを図9に示します。各ポートのLTC1543を使用して、クロックおよびデータ信号を生成します。LTC1545を使用して、LL(ローカル・ループバック)、RL(リモート・ループバック)、TM(テスト・モード)、R(リング表示)そして制御信号を生成します。LTC1344Aケーブル終端チップは、V.35ケーブル終端をサポートしなければならないため、クロックとデータ信号用のみ使用しません。制御信号には外付け抵抗は不要です。

モード選択

インタフェース・プロトコルはモード・セレクト・ピンM0、M1、およびM2を使用して選択されます(モード選択表を参照)。

たとえば、ポートがV.35インタフェースとして構成される場合、モード選択ピンはM2 = 1、M1 = 0、M0 = 0でなければなりません。制御信号の場合、ドライバとレシーバはV.28 (RS232)電気的モードで動作します。クロックおよびデータ信号の場合、ドライバとレシーバはV.35電気的モードで動作します。DCE/DTEピンは“H”のときは、DCEモード、また“L”のときにはDTEに対してポートを構成します。

インタフェース・プロトコルは適切なインタフェース・ケーブルをコネクタに差し込むだけで選択できます。モード・ピンは図10に示すようにコネクタに配線され、コネクタからは接続されないか(1)、あるいはケーブルのグラウンドに配線されます(0)。

アプリケーション情報

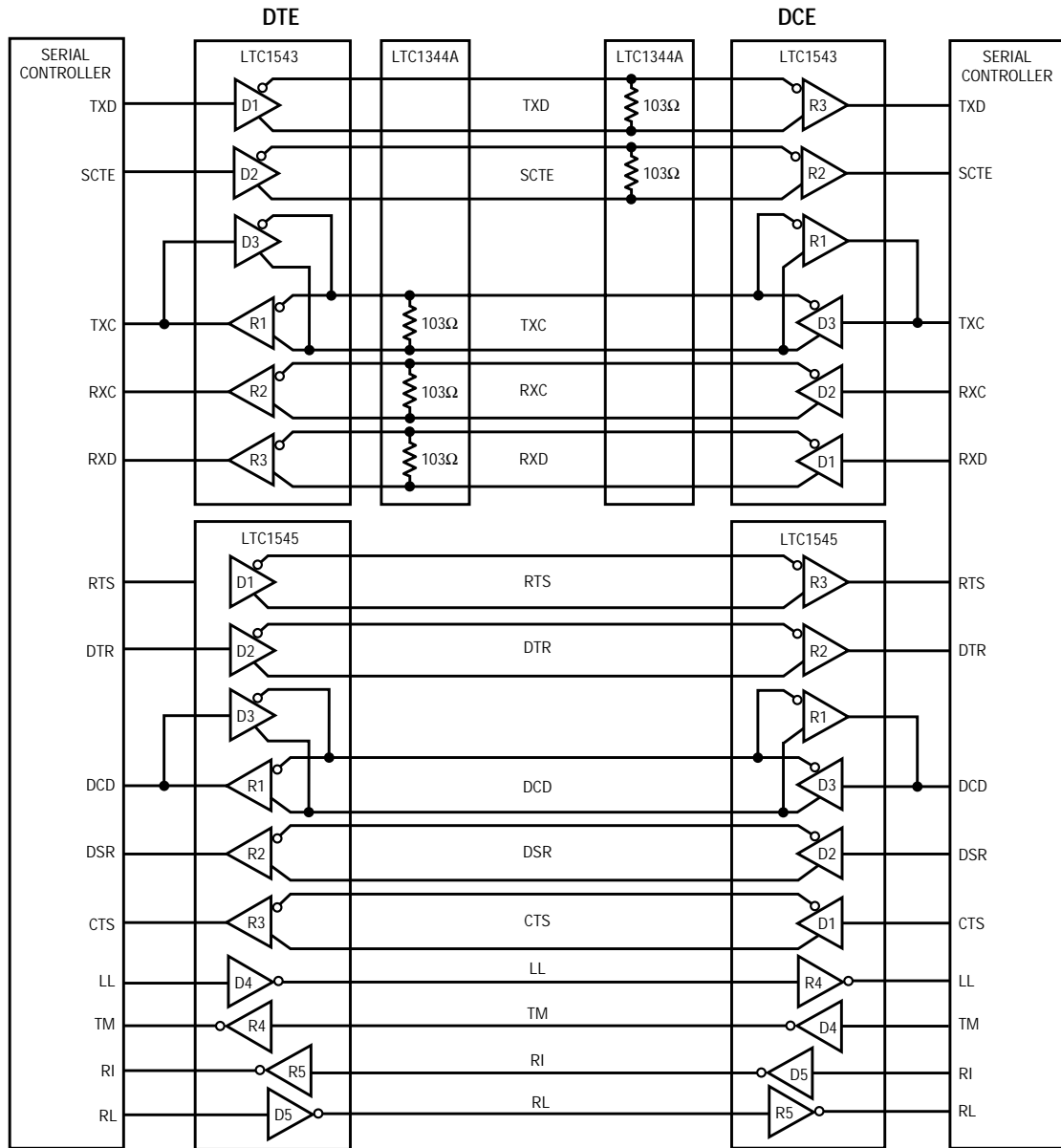


図9. EIA530モードの完全なマルチプロトコル・インターフェース

内部プルアップ電流源は、ピンが接続されないときはバイナリの1を保証し、LTC1543/LTC1545およびLTC1344Aはケーブルが取り外されるとノー・ケーブル・モードに入ります。ノー・ケーブル・モードでは、LTC1543/LTC1545の電源電流は200 μ A以下に低下し、すべてのLTC1543/LTC1545ドライバ出力とLTC1344A抵抗終端はハイ・インピーダンス状態になります。

モード選択は、ジャンパを使用してモード・ピンをグラウンドまたはV_{CC}に接続しても行うことができます。

ケーブル終端

従来の方は、高価なリレー付きスイッチング抵抗を用いたり、インタフェース規格が変更されるたびにユーザーに終端モジュールを変更させることなどでした。ケーブル・ヘッドに終端を備えたカスタム・ケーブルを使用す

アプリケーション情報

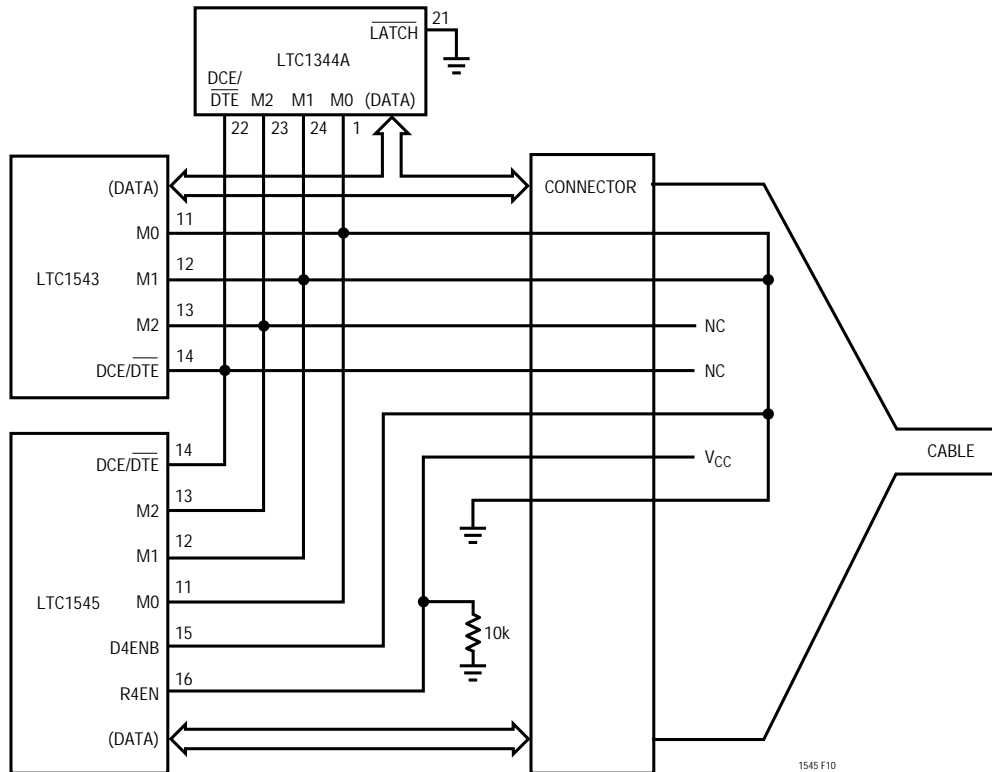


図10：ケーブルでのシングル・ポートDCE V.35モード選択

るか、ボード上に別々の終端が実装され、カスタム・ケーブルが信号を適切な終端につなぎます。信号電圧がFETドライバの電源電圧を超えるか、あるいは電源がオフになった場合でも、FETがオフ状態を保持しなければならぬため、FETによる終端の切替えは困難です。

LTC1344AとLTC1543/LTC1545を使用すれば、ケーブル終端切替えの問題を解決できます。ソフトウェア・コントロールによって、LTC1344AはV.10(RS423)、V.11(RS422)、V.28(RS232)、およびV.35電気的プロトコルに対応する終端を提供します。

V.10 (RS423)インタフェース

標準V.10不平衡型インタフェースを図11に示します。グラウンドCを備えたV.10シングルエンデッド・ジェネレータ出力Aは、差動レシーバに接続され、入力A'はAに、また入力C'は信号リターン・グラウンドCに接続されます。通常V.10インタフェースにはケーブル終端は必要ありませんが、レシーバ入力には図12のインピーダンス曲線に従わなければなりません。

LTC1545を使用したV.10レシーバ構成を図13に示します。V.10モードでは、LTC1545内のスイッチS3がターンオフします。非反転入力LTC1545レシーバ内で切断され、グラウンドに接続されます。したがって、ケーブル終端はLTC1545のV.10レシーバのグラウンドに対して、30kの入力インピーダンスになります。

V.11 (RS422)インタフェース

標準V.11平衡型インタフェースを図14に示します。出力AおよびBそしてグラウンドCを備えたV.11差動ジェネレータは、グラウンドC'を備えた差動レシーバに接続され、入力A'はAに、またB'はBに接続されます。V.11インタフェースはレシーバ・エンドで最小100Ωの抵抗で差動終端されます。終端抵抗はV.11仕様ではオプションですが、高速クロックおよびデータ・ラインに対しては、反射によってデータが破壊されるのを防止するために終端が必要です。レシーバ入力も図12に示すインピーダンス曲線に従わなければなりません。

アプリケーション情報

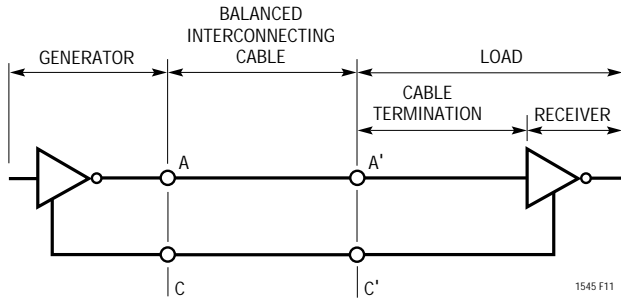


図11. 標準V.10インタフェース

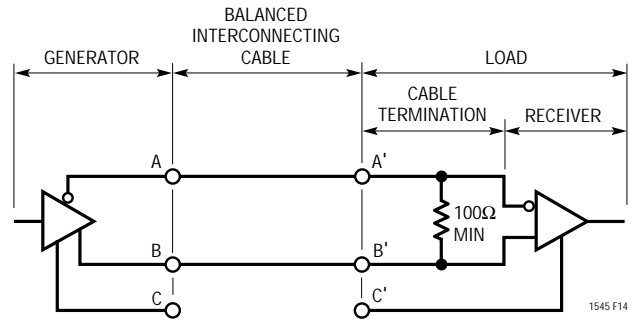


図14. 標準V.11インタフェース

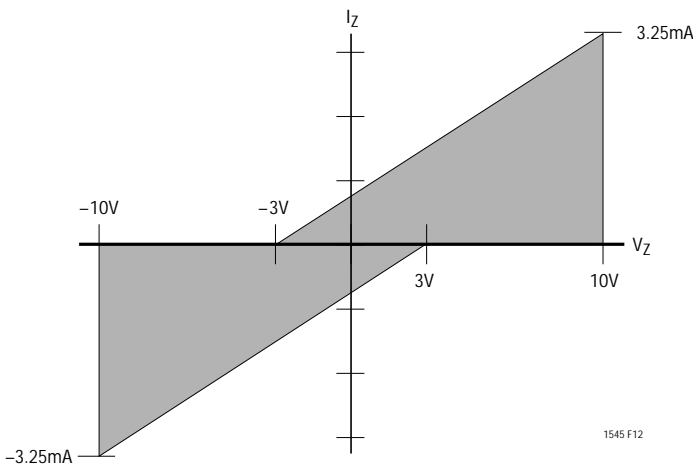


図12. V.10レシーバ入力インピーダンス

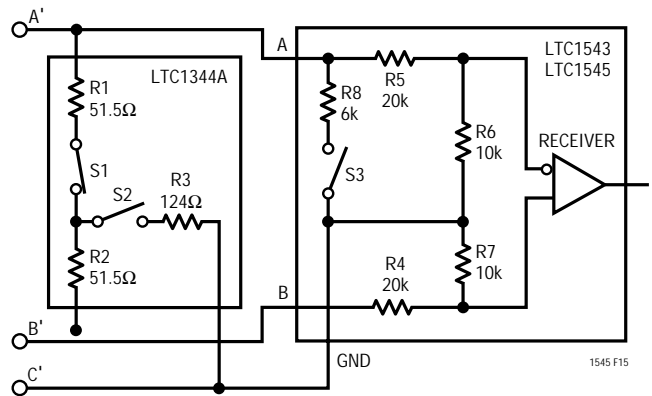


図15. V.11レシーバ構成

V.11モードでは図15に示すとおり、103 差動終端インピーダンスをケーブルに接続するLTC1344A内のS1を除く、すべてのスイッチがオフになります。

V.28 (RS232)インタフェース

標準V.28不平衡型インタフェースを図16に示します。グラウンドCを備えたV.28シングル・エンデッド・ジェネレータ出力Aは、シングル・エンデッド・レシーバに接続され、入力A'はAに、またグラウンドC'は信号リターン・グラウンドを通してCに接続されます。

V.28モードでは図17に示すとおり、LTC1543/LTC1545内のS3を除くすべてのスイッチがオフになり、6k (R8)インピーダンスを20k (R5) + 10k (R6)と並列にしてグラウンドに接続し、5kの合成インピーダンスを実現しています。非反転入力LTC1543/LTC1545レシーバ内で切断され、1.4Vレシーバ・トリップ・ポイントに対するTTLレベルのリファレンス電圧に接続されます。

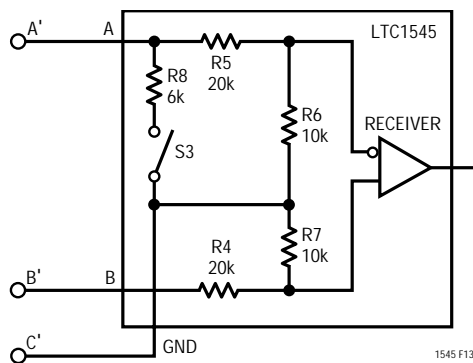


図13. V.10レシーバ構成

アプリケーション情報

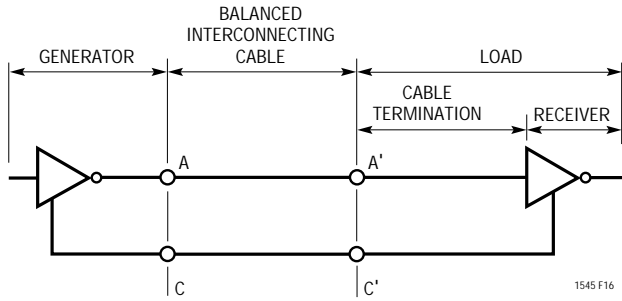


図16. 標準V.28インタフェース

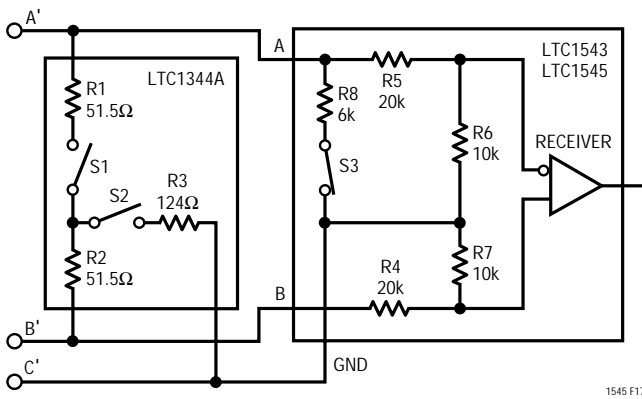


図17. V.28レシーバ構成

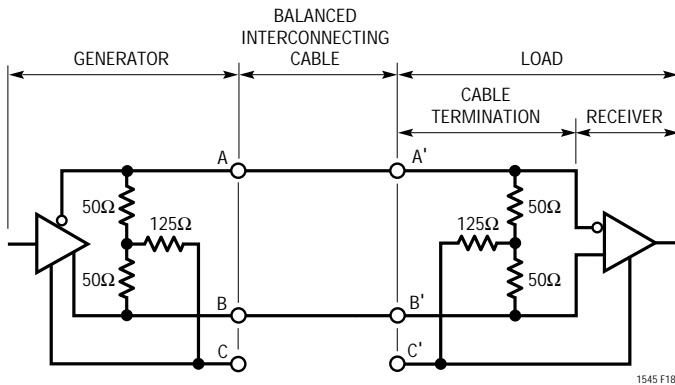


図18. 標準V.35インタフェース

V.35インタフェース

標準V.35平衡型インタフェースを図18に示します。出力AおよびB、そしてグランドCを備えたV.35差動ジェネレータが、グランドC'を備えた差動レシーバに接続され、入力A'はAに、また入力B'はBに接続されます。V.35インタフェースにはレシーバ・エンドとジェネレータ・エンドに、Tま

たはデルタ・ネットワーク終端が必要です。コネクタで測定されるレシーバ差動インピーダンスは 100 ± 10 でなければならず、短絡した端子(AおよびB)とグランドC'間のインピーダンスは 150 ± 15 でなければなりません。

V.35モードでは図19に示すとおり、LTC1344A内のスイッチS1とS2がオンになり、Tネットワーク・インピーダンス接続となります。LTC1543内の2つのスイッチはオフです。レシーバの30k入力インピーダンスがTネットワーク終端と並列に配置されますが、総合入力インピーダンスに大きく影響することはありません。

ジェネレータ差動インピーダンスは50 から150、また短絡した端子(AおよびB)とグランドC'間のインピーダンスは、 150 ± 15 でなければなりません。ジェネレータを終端するには、スイッチS1とS2を両方ともオンにし、センタ抵抗のトップサイドをピンに引き出します。これによって図20に示すとおり、外付けコンデンサでバイパスして、同相ノイズを低減することができます。

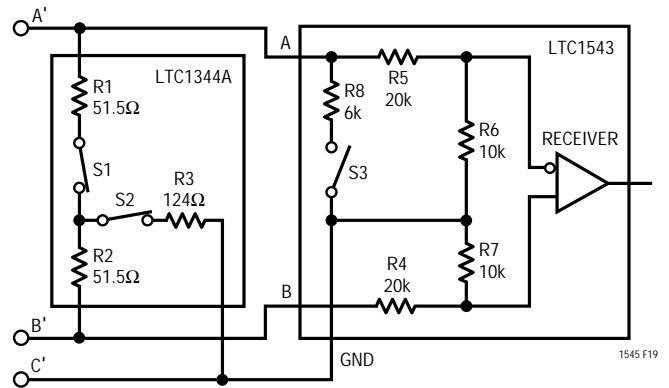


図19. V.35レシーバ構成

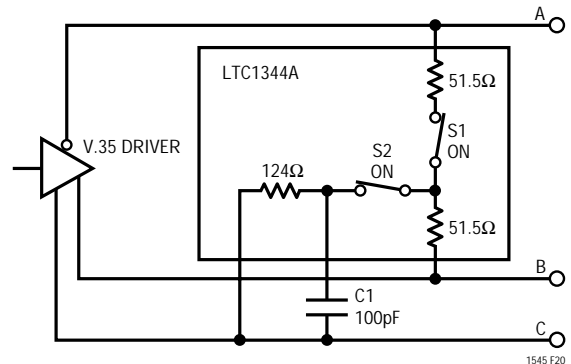


図20. LTC1344Aを使用したV.35ドライバ

アプリケーション情報

ドライバの立上り時間と立下り時間の不整合、またはドライバ伝搬遅延のスキューによって、センタ終端抵抗からグラウンドに電流が流れ、AおよびB端子に高周波の同相スパイクが発生します。同相スパイクがEMI問題を引き起こすおそれがありますが、多くの同相エネルギーをケーブルではなく、グラウンドに分流させるコンデンサC1によって軽減されます。

ノー・ケーブル・モード

ノー・ケーブル・モード(M0 = M1 = M2 = D4ENB = 1、R4EN = 01)はケーブルがコネクタから切り離されたときのためのものです。チャージポンプ、バイアス回路、ドライバ、およびレシーバがターンオフされ、ドライバ出力がハイ・インピーダンス状態となり、電源電流が200 μ A以下に低下します。

チャージ・ポンプ

LTC1543は図21に示すとおり、内蔵の容量性チャージポンプを使用してV_{DD}とV_{EE}を生成します。電圧ダブラーはV_{DD}に約8Vを生成し、電圧インバータはV_{EE}に約-7.5Vを生成します。C1、C2、C3、およびC4に4個の1 μ F表面実装型タンタル・コンデンサが必要です。V_{EE}コンデンサC5は最低3.3 μ Fでなければなりません。すべてのコンデンサの定格は16Vで、EMIを低減するために、できる限りLTC1543の近くに配置しなければなりません。

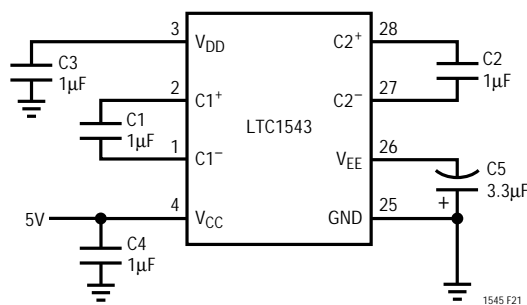


図21. チャージ・ポンプ

レシーバ・フェイルセーフ

すべてのLTC1543/LTC1545レシーバはすべてのモードでフェイルセーフ動作を実行します。レシーバ入力が入力ポートしているか、あるいは終端抵抗によって一括して短絡される場合、レシーバ出力は常にロジック“H”に強制されます。

DTE対DCE動作

DCE/ $\overline{\text{DTE}}$ ピンはLTC1543内のドライバ3/レシーバ1、LTC1545内のドライバ3/レシーバ1およびドライバ4/レシーバ4のためのイネーブルとして働きます。

LTC1543/LTC1545は、次の2つの方式の1つでDTEまたはDCE動作に構成することができます。つまり、適切なジャンダのコネクタ付き専用DTEまたはDCEポート、専用DTEケーブルまたは専用DCEケーブルを使用してLTC1543/LTC1545への信号を再ルーティングすることによってDTEまたはDCE動作に構成可能な1個のコネクタ付きポートです。

DB-25雄コネクタを使用した専用DTEポートを図22に示します。インタフェース・モードはコントローラから、またはジャンパからモード・セレクト・ピンのV_{CC}、またはGNDに供給されるロジック出力によって選択されます。DB-25雌コネクタを使用した専用DCEポートを図23に示します。

1個のDB-25コネクタを備えたDTEまたはDCE動作に構成可能なポートを図24に示します。DTEまたはDCE動作で適切な信号ルーティングを行うには、構成ごとに別々のケーブルが必要です。たとえば、DTEモードではTXD信号がLTC1543のドライバ1を經由して、コネクタ・ピン2および14に伝達されます。DCEモードでは、ドライバ1がRXD信号をピン2と14に伝達します。

コンプライアンス・テスト

LTC1543/LTC1545/LTC1344Aチップセットに対するヨーロッパ規格EN 45001のテスト・レポートが用意されています。LTCまたはTUV Telecom Services Inc(旧社名: Detecon Inc.)からテスト・レポートが提供されています。

レポートのタイトルは次のとおりです:

Test Report No. NET2/071601/98

TUV Telecom Services Inc.の住所は下記のとおりです:

TUV Telecom Services Inc.
Suite 107
1775 Old Highway 8
St. Paul, MN 55112 USA
Tel. +1 (612) 639-0775
Fax. +1 (612) 639-0873

標準の応用例

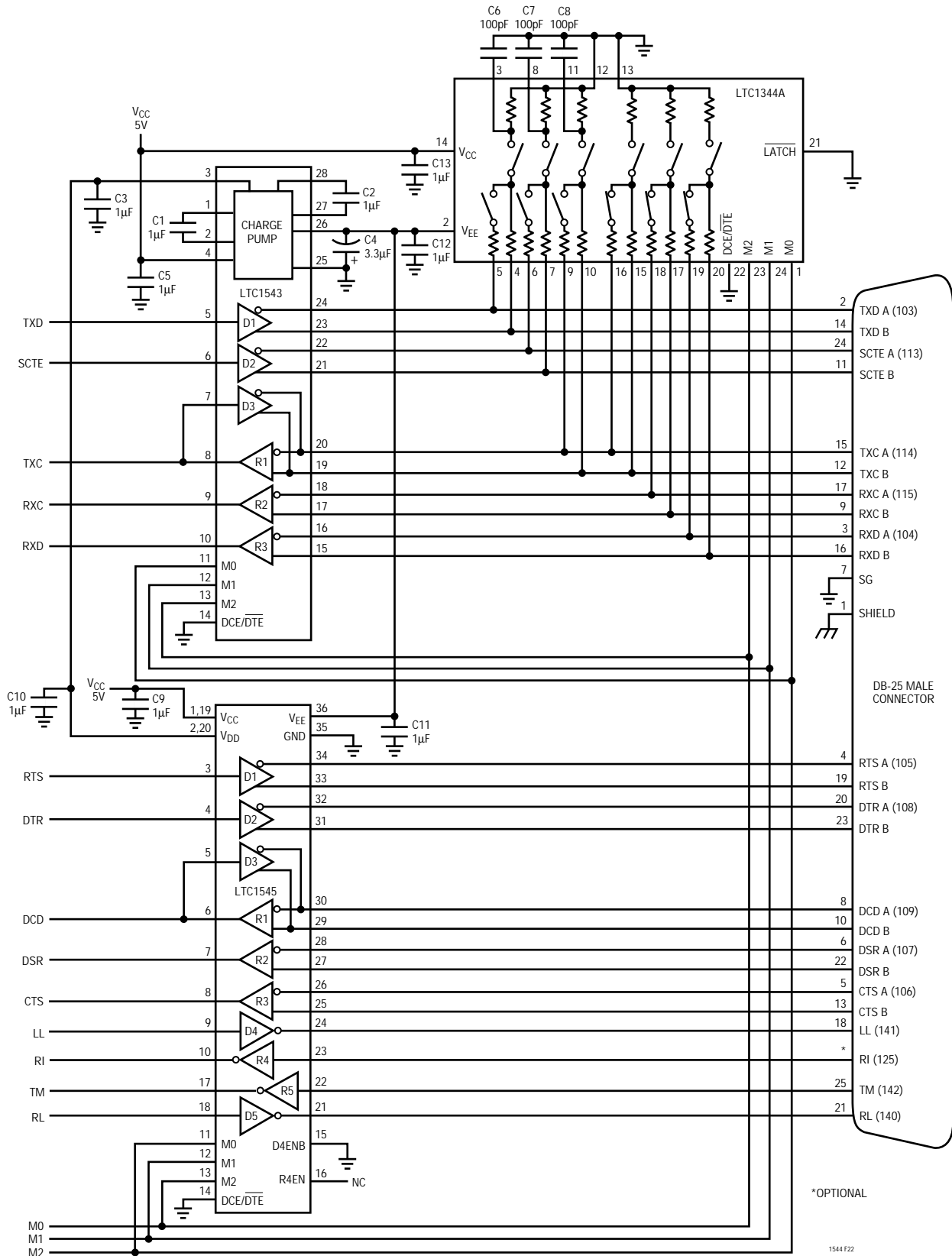


図22. DB-25コネクタ付きコントローラ・セレクトラブル・マルチプロトコルDTEポート

標準の応用例

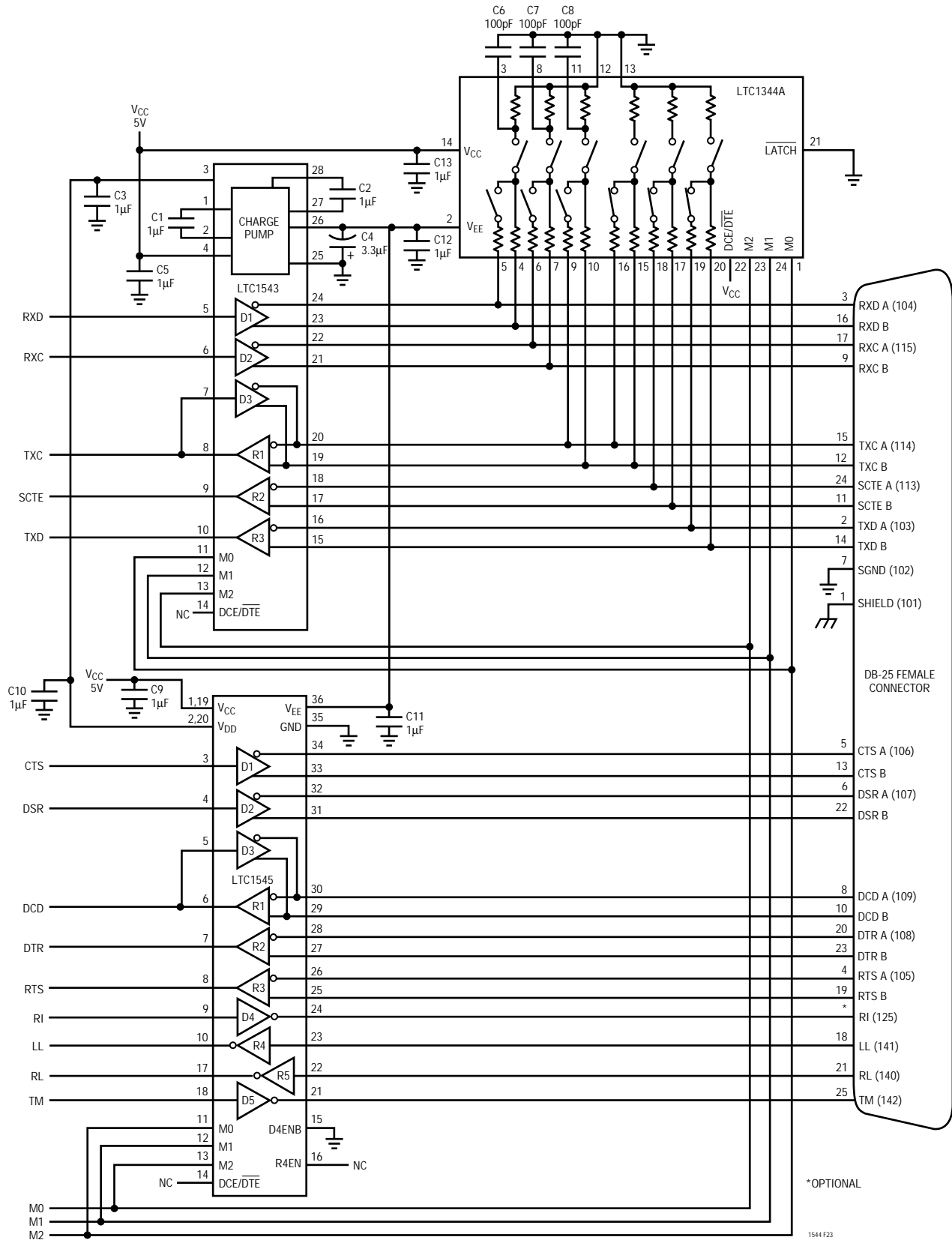


図23. DB-25コネクタ付きコントローラ・セレクトラブルDCEポート

*OPTIONAL

1544 F23

標準の応用例

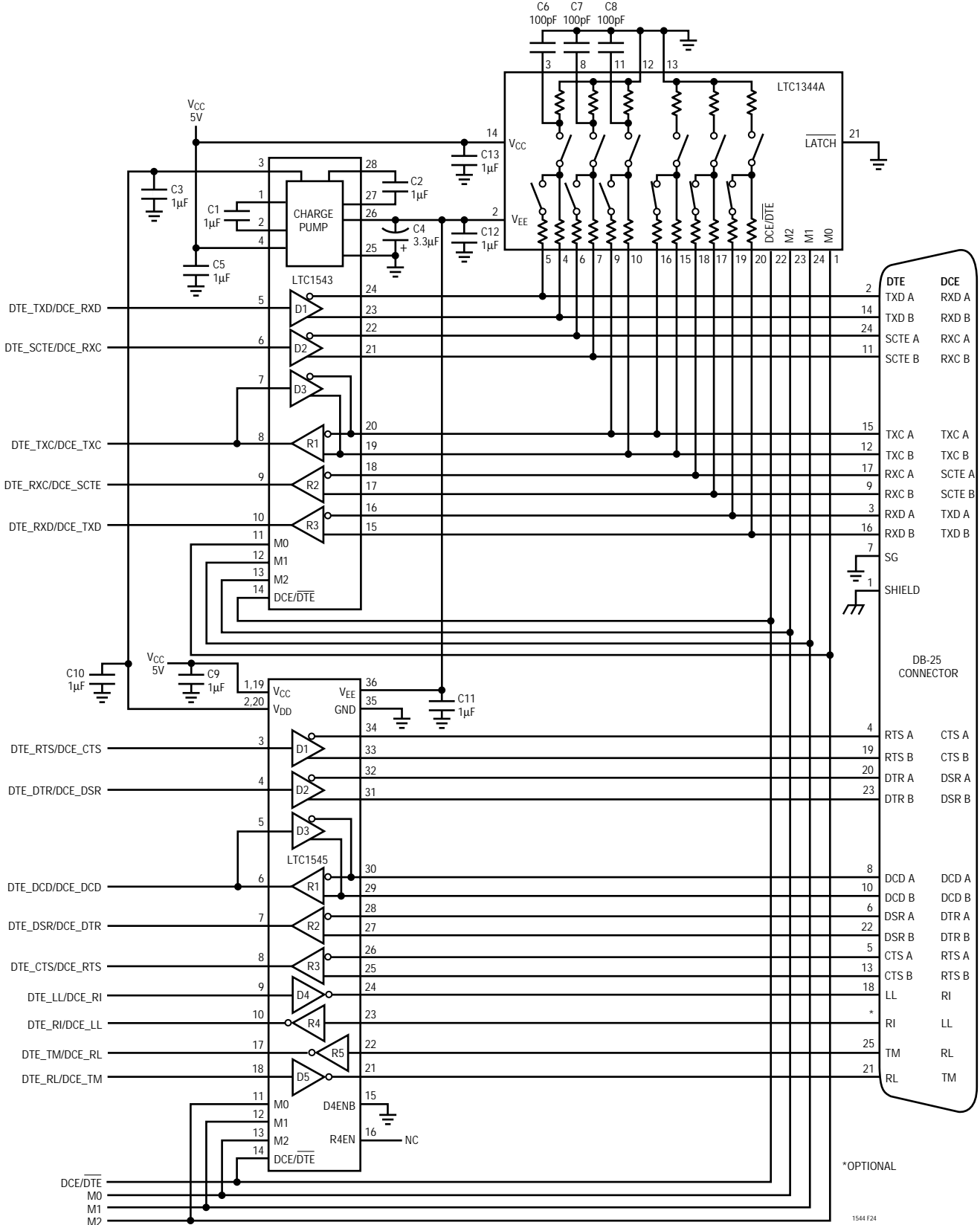


図24. DB-25コネクタ付きコントローラ・セクタブル・マルチプロトコルDTE/DCEポート

関連製品

製品番号	説明	注釈
LTC1321	デュアルRS232/RS485トランシーバ	2個のRS232ドライバ/レシーバ・ペアまたは2個のRS485ドライバ/レシーバ・ペア
LTC1334	単一5V RS232/RS485マルチプロトコル・トランシーバ	2個のRS232ドライバ/レシーバまたは4個のRS232ドライバ/レシーバ・ペア
LTC1343	ソフトウェア選択可能マルチプロトコル・トランシーバ	データおよびクロック信号用の4ドライバ/4レシーバ
LTC1344A	ソフトウェア選択可能ケーブル終端	LTC1543終端要求条件を完全に満たします
LTC1345	単一電源V.35トランシーバ	データおよびクロック信号用3ドライバ/3レシーバ
LTC1346A	両電源V.35トランシーバ	データおよびクロック信号用3ドライバ/3レシーバ
LTC1543	ソフトウェア選択可能マルチプロトコル・トランシーバ	データおよびクロック信号用のLTC1544/LTC1545のコンパニオン
LTC1544	ソフトウェア選択可能マルチプロトコル・トランシーバ	制御信号用4ドライバ/4レシーバ
LTC1387	単一5V RS232/RS485マルチプロトコル・トランシーバ	2個のRS232ドライバ・ペアまたは1個のRS485ドライバ/レシーバ・ペア