

キャリア検出および レシーバ・フェイルセーフ付き 低消費電力EIA485トランシーバ

1998年9月

特長

- $\pm 15\text{kV}$ ESD(人体モデル) IEC-1000-4-2レベル4 ($\pm 8\text{kV}$)接触およびレベル3($\pm 8\text{kV}$)空中放電仕様で損傷またはラッチアップなし
- アクティブ'L'キャリア検出出力
- 入力フローティング、短絡、あるいは無信号で終了されているときに、レシーバ出力の'H'を保証
- 低コストの住居用電話線をドライブ
- 低消費電力: ドライバ・ディスエーブル時、 $I_{CC} = 700\mu\text{A}$ (最大)
- 無負荷時、ドライバ・モードで $I_{CC} = 900\mu\text{A}$ (最大)
- シャットダウン・モード時の消費電流: $20\mu\text{A}$ (最大)
- 単一5V電源動作
- -7V~12Vの同相範囲により、データ・ライン上のデバイス間で $\pm 7\text{V}$ のグランド電位差を許容
- 最大データ・レート: 4Mbps
- 電源入/切時にドライバ出力にグリッチがない
- バスで32個までのトランシーバを接続可能
- 8ピンのMSOP、PDIP、およびSOパッケージで供給

アプリケーション

- バッテリ駆動EIA485/EIA422アプリケーション
- 低消費電力EIA485/EIA422トランシーバ
- レベル変換器

概要

LTC[®]1482は、アクティブ'L'のキャリア検出出力を備えた低消費電力のEIA485適合トランシーバです。オープンドレインのキャリア検出ピンにより、複数のトランシーバが同じキャリア検出ラインを共有でき、ドライブされるEIA485/EIA422ケーブルの挿入または取外しを検出するのに使用できます。


高性能になったESD保護回路によって、LTC1482はラッチアップまたは損傷なしで、 $\pm 15\text{kV}$ (人体モデル)、IEC-1000-4-2レベル4($\pm 8\text{kV}$)接触放電およびレベル3($\pm 8\text{kV}$)空中放電のESDに耐えることができます。

LTC1482レシーバはシャットダウン時を除いて常時アクティブになっています。ドライバがディスエーブル時とイネーブル時の電源電流は、それぞれ最大700 μA および900 μA です。LTC1482の消費電流は、シャットダウン時には最大20 μA に減少します。

ドライバがディスエーブル時、またはLTC1482がシャットダウン中には、ドライバ出力は3ステートになり、EIA485の同相範囲にわたってハイ・インピーダンス状態になったままです。

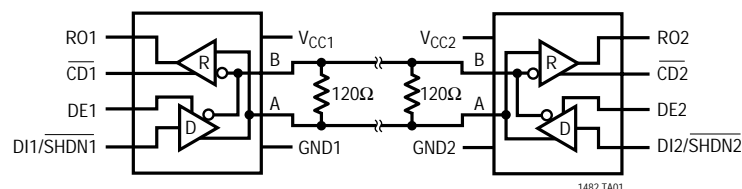
バスでのデータ衝突、あるいはフォールト等による過度の電力消費を防ぐためのサーマル・シャットダウン回路が内蔵されており、その場合ドライバ出力はハイ・インピーダンス状態になります。

LTC1482はコマーシャル温度範囲とインダストリアル温度範囲で完全に仕様が規定されており、8ピンMSOP、PDIPおよびSOパッケージで供給されます。

 LTC、LTIはリニアテクノロジー社の登録商標です。

標準的応用例

EIA485インタフェース



絶対最大定格

(Note 1)

電源電圧 (V_{CC})	6.5V
制御入力電圧	- 0.3V ~ ($V_{CC} + 0.3V$)
キャリア検出電圧	- 0.3V ~ 8V
ドライバ入力電圧	- 0.3V ~ ($V_{CC} + 0.3V$)
ドライバ出力電圧	- 7V ~ 10V
レシーバ入力電圧 (ドライバはディスエーブル)....	- 12V ~ 14V
レシーバ出力電圧	- 0.3V ~ ($V_{CC} + 0.3V$)

接合部温度	125
動作温度範囲	
LTC1482C	0 ≤ T_A ≤ 70
LTC1482I	- 40 ≤ T_A ≤ 85
保存温度範囲	- 65 ~ 150
リード温度 (半田付け、10秒)	300

パッケージ/発注情報

<p>MS8 PACKAGE 8-LEAD PLASTIC MSOP $T_{JMAX} = 125^{\circ}C, \theta_{JA} = 200^{\circ}C/W$</p>	ORDER PART NUMBER	<p>N8 PACKAGE 8-LEAD PDIP S8 PACKAGE 8-LEAD PLASTIC SO $T_{JMAX} = 125^{\circ}C, \theta_{JA} = 130^{\circ}C/W$ (N8) $T_{JMAX} = 125^{\circ}C, \theta_{JA} = 135^{\circ}C/W$ (S8)</p>	ORDER PART NUMBER
	LTC1482CMS8		LTC1482CN8 LTC1482CS8 LTC1482IN8 LTC1482IS8
	MS8 PART MARKING		S8 PART MARKING
	LTCB		1482 1482I

ミリタリ・グレードに関してはお問い合わせください。

電気的特性 注記がない限り、 $V_{CC} = 5V \pm 5\%$ (Note 2、3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OD1}	Differential Driver Output Voltage (Unloaded)	$I_{OUT} = 0$	●		V_{CC}	V
V_{OD2}	Differential Driver Output Voltage (with Load)	$R = 50\Omega$ (EIA422)	●	2		V
		$R = 27\Omega$ (EIA485) Figure 1	●	1.5	5	V
		$R = 22\Omega$, Figure 1	●	1.5	5	V
V_{OD3}	Differential Driver Output Voltage (with Common Mode)	$V_{TST} = -7V$ to 12V, Figure 2	●	1.5	5	V
ΔV_{OD}	Change in Magnitude of Driver Differential Output Voltage for Complementary Output States	$R = 22\Omega, 27\Omega$ or $R = 50\Omega$, Figure 1 $V_{TST} = -7V$ to 12V, Figure 2	●		0.2	V
V_{OC}	Driver Common Mode Output Voltage	$R = 22\Omega, 27\Omega$ or $R = 50\Omega$, Figure 1	●		3	V
$\Delta V_{OC} $	Change in Magnitude of Driver Common Mode Output Voltage for Complementary Output States	$R = 22\Omega, 27\Omega$ or $R = 50\Omega$, Figure 1	●		0.2	V
V_{IH}	Input High Voltage	DE, DI/SHDN	●	2		V
V_{IL}	Input Low Voltage	DE, DI/SHDN	●		0.8	V
I_{IN1}	Input Current	DE, DI/SHDN	●		±2	μA
I_{IN2}	Input Current (A, B) with Driver Disabled	DE = 0, $V_{CC} = 0$ or 5V, $V_{IN} = 12V$	●		1.0	mA
		DE = 0, $V_{CC} = 0$ or 5V, $V_{IN} = -7V$	●		-0.8	mA
V_{THRO}	Differential Input Threshold Voltage for Receiver	$-7V \leq V_{CM} \leq 12V, DE = 0$	●	-0.20	-0.015	V

電気的特性 注記がない限り、 $V_{CC} = 5V \pm 5\%$ (Note 2、3)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{THCD}	Differential Input Threshold Voltage for CD	$-7V \leq V_{CM} \leq 12V$, $DE = 0$	●	-0.20		0.20	V
ΔV_{TH}	Receiver Input Hysteresis	$V_{CM} = 0V$, $DE = 0$			± 30		mV
V_{OH}	\overline{CD} Output High Voltage	$I_{OUT} = -10\mu A$, $(V_A - V_B) = 0V$	●	3.4			V
	RO Output High Voltage	$I_{OUT} = -4mA$, $(V_A - V_B) = 200mV$	●	3.5			V
V_{OL}	RO and \overline{CD} Output Low Voltage	$I_{OUT} = 4mA$, $(V_A - V_B) = -200mV$	●			0.4	V
I_{OZR}	Three-State (High Impedance) Receiver Output Current in Shutdown	$V_{CC} = \text{Max}$, $0.4V \leq V_{OUT} \leq 2.4V$ $DI/\overline{SHDN} = 0$, $DE = 0$	●			± 1	μA
R_{IN}	Receiver Input Resistance	$-7V \leq V_{CM} \leq 12V$	●	12	22		k Ω
I_{CC}	Supply Current	No Load, Driver Enabled ($DE = V_{CC}$)	●		580	900	μA
		No Load, Driver Disabled ($DE = 0$)	●		430	700	μA
I_{SHDN}	Supply Current in Shutdown Mode	$DE = 0$, $DI = 0$	●		10	20	μA
I_{OSD1}	Driver Short-Circuit Current, $V_{OUT} = \text{High}$ (Note 4)	$-7V \leq V_{OUT} \leq 10V$		35		250	mA
I_{OSD2}	Driver Short-Circuit Current, $V_{OUT} = \text{Low}$ (Note 4)	$-7V \leq V_{OUT} \leq 10V$		35		250	mA
I_{OS}	RO and \overline{CD} Short-Circuit Current	$0V \leq V_{OUT} \leq V_{CC}$	●	7		85	mA
$I_{PULL-UP}$	\overline{CD} Pull-Up Current	$\overline{CD} = 0V$	●	15	30	60	μA

スイッチング特性 注記がない限り、 $V_{CC} = 5V \pm 5\%$ (Note 2、3)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
t_{PLH}	Driver Input to Output	$R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100pF$	●	10	25	60	ns
t_{PHL}	Driver Input to Output	(Figures 4, 6)	●	10	25	60	ns
t_{SKEW}	Driver Output to Output		●		5	10	ns
t_r, t_f	Driver Rise or Fall Time		●	3	15	40	ns
t_{ZH}	Driver Enable to Output High	$C_L = 100pF$ (Figures 5, 7) S2 Closed	●		40	70	ns
t_{ZL}	Driver Enable to Output Low	$C_L = 100pF$ (Figures 5, 7) S1 Closed	●		40	100	ns
t_{LZ}	Driver Disable Time from Low	$C_L = 15pF$ (Figures 5, 7) S1 Closed	●		40	70	ns
t_{HZ}	Driver Disable Time from High	$C_L = 15pF$ (Figures 5, 7) S2 Closed	●		40	70	ns
$t_{ZH(SHDN)}$	Driver Enable from Shutdown to Output High (Note 5)	$C_L = 100pF$ (Figures 5, 7) S2 Closed	●		40	100	ns
$t_{ZL(SHDN)}$	Driver Enable from Shutdown to Output Low	$C_L = 100pF$ (Figures 5, 7) S1 Closed	●		40	100	ns
$t_{HZ(SHDN)}$	Driver Disable on Shutdown from Output High	$C_L = 15pF$ (Figures 5, 7) S2 Closed	●		40	100	ns
$t_{LZ(SHDN)}$	Driver Disable on Shutdown from Output Low	$C_L = 15pF$ (Figures 5, 7) S1 Closed	●		40	100	ns
f_{MAX}	Maximum Data Rate (Note 6)		●	4	5		Mbps
t_{PLH}	Receiver Input to Output (Note 7)	$R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100pF$, (Figures 4, 8)	●	30	140	200	ns
t_{PHL}	Receiver Input to Output	$R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100pF$, (Figures 4, 8)	●	30	140	200	ns
t_{SKD}	$ t_{PLH} - t_{PHL} $ Differential Receiver Skew	$R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100pF$, (Figures 4, 8)			5		ns
t_{CDH}	Receiver Input to \overline{CD} Output High (Note 7)	$R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100pF$, (Figures 4, 10) $DI/\overline{SHDN} = V_{CC}$	●		2900	5000	ns
t_{CDL}	Receiver Input to \overline{CD} Output Low (Note 7)	$R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100pF$, (Figures 4, 10) $DI/\overline{SHDN} = V_{CC}$	●		150	300	ns

スイッチング特性 注記がない限り、 $V_{CC} = 5V \pm 5\%$ (Note 2、3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$t_{CDH}(SHDN)$	Receiver Input to \overline{CD} Output High at Shutdown	$R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100pF$, (Figures 4, 11) $DI/SHDN = DE$	●	2600	5000	ns
$t_{CDL}(SHDN)$	Receiver Input to \overline{CD} Output Low from Shutdown	$R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100pF$, (Figures 4, 11) $DI/SHDN = DE$	●	2600	5000	ns
$t_{ZH}(SHDN)$	Receiver Enable from Shutdown to Output High	$C_L = 15pF$ (Figures 3, 9) S2 Closed, $A = 750mV$, $B = -750mV$, $DE = 0$, $DI/SHDN = \downarrow$	●	30	600	ns
$t_{ZL}(SHDN)$	Receiver Enable from Shutdown to Output Low	$C_L = 15pF$ (Figures 3, 9) S1 Closed, $A = -750mV$, $B = 750mV$, $DE = 0$, $DI/SHDN = \downarrow$	●	2600	5000	ns
$t_{HZ}(SHDN)$	Receiver Disable from High on Shutdown	$C_L = 15pF$ (Figures 3, 9) S2 Closed, $A = 750mV$, $B = -750mV$, $DE = 0$, $DI/SHDN = \uparrow$	●	200	600	ns
$t_{LZ}(SHDN)$	Receiver Disable from Low on Shutdown	$C_L = 15pF$ (Figures 3, 9) S1 Closed, $A = -750mV$, $B = 750mV$, $DE = 0$, $DI/SHDN = \uparrow$	●	200	600	ns

● は全規定温度範囲の規格値を意味する。

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命が損われる可能性がある値。

Note 2: すべての標準値は、 $V_{CC} = 5V$ 、 $T_A = 25$ 。

Note 3: デバイスのピンに流入する電流はすべて正。デバイスのピンから流出する電流はすべて負。注記がない限り、すべての電圧はデバイスのグランドを基準にしている。

Note 4: 周囲温度が高い場合、デバイスは短絡状態の間、サーマル・シャットダウンに入ることがある。

Note 5: ドライバ入力ピンとドライバ・イネーブル・ピンの両方を同時に“H”にする。

Note 6: 設計で保証されている。

Note 7: 外部のLTC1485ドライバで測定される。

5

ピン機能

RQ (ピン1): レシーバ出力。キャリアが存在している(\overline{CD} が“L”)さらにデバイスがシャットダウン状態でない場合、ROはレシーバ入力差動電圧($A - B \geq V_{THRO(MAX)}$)のときに“H”、($A - B \leq V_{THRO(MIN)}$)のとき“L”です。キャリアが存在しない場合($\overline{CD} = 1$) ROは強制的に“H”(フェイルセーフ状態)になります。シャットダウン時には、ROは3ステートになります。ドライバがイネーブルされた場合、ROはドライバ入力のロジック・レベルと同じになります。

\overline{CD} (ピン2): オープンドレイン・キャリア検出出力。デバイスがシャットダウンされていないとき、 \overline{CD} 出力は $V_{THCD(MIN)} \geq (A - B) \geq V_{THCD(MAX)}$ の場合に“L”、 $V_{THCD(MIN)} < (A - B) < V_{THCD(MAX)}$ の場合に“H”になります。高速立上り時間が重要でない場合は、弱い内部プルアップを備えているため外部プルアップ抵抗は不要です。複数のLTC1482で同じ \overline{CD} ラインを共有することができます。 $\overline{CD} = 1$ のときROは強制的に“H”のフェイルセーフ状態になります。シャットダウン時には、 \overline{CD} は3ステート状態になります。このピンは V_{CC} より高くすることができますが、損傷を避けるために8V以上にしないでください。

DE (ピン3): ドライバ・イネーブル入力。DE = 0はドライバ出力をディスエーブル、つまり3ステートにします。DE = 1はドライバ出力をイネーブルにし、出力をDI/SHDNによって設定される“H”または“L”状態にします。

DI/SHDN (ピン4): ドライバ入力およびシャットダウン入力。DEピンと組み合わせて、デバイスをシャットダウン状態にする(DE = 0、DI/SHDN = 0)か、あるいはレシーバをアクティブ状態に保持したままドライバをディスエーブルする(DE = 0、DI/SHDN = 1)のに使用します。ドライバがイネーブルされているときは(DE = 1)、DI/SHDN = 0は強制的にA出力を“L”、B出力を“H”にします。DI/SHDN = 1は強制的にA出力を“H”、B出力を“L”にします。

GND (ピン5): グランド。

A (ピン6): ドライバ出力/レシーバ入力。ドライバがディスエーブルされているとき(DE = 0) 入力抵抗は標準22kです。ドライバがイネーブルされているとき、A出力はDI/SHDNピンのロジック・レベルと同じになります。

B (ピン7): ドライバ出力/レシーバ入力。ドライバがディスエーブルされているとき(DE = 0) 入力抵抗は標準22kです。ドライバがイネーブルされているとき、B出力はDI/SHDNピンのロジック・レベルと逆になります。

V_{CC} (ピン8): 正電源。 $4.75V < V_{CC} < 5.25V$ 。0.1 μ Fのバイパス・コンデンサを接続することを推奨します。

機能表

ドライバ・イネーブル (DE = 1)

DI/SHDN	A	B	RO	CD
0	0	1	0	0
1	1	0	1	0
X	A Shorted to B		1	1

Note 1: DE = 0、DI/SHDN = 0の場合、デバイスはI_{CC}シャットダウン状態になり、V_{CC}ピンを流れる電源電流は20μA(最大)に減少する。レシーバはシャットダウン中を除いて常にアクティブ状態。

Note 2: この表は外部終端抵抗の有無に関係なく有効である。

Note 3: ROとドライバ出力が3ステートになるが、AピンとBピンはそれぞれランドへの22kΩのレシーバ入力抵抗を有する。

ドライバ・ディスエーブル (DE = 0、Note 1、2)

DI/SHDN	A - B	RO	CD
0	Z (Note 3)	Z	1 (Internal Pull-Up)
1	$V_{THCD(MIN)} < (A - B) < V_{THCD(MAX)}$	1	1
1	A and B are Open	1	1
1	A and B are Shorted	1	1
1	$V_{THCD(MIN)} \geq (A - B) \geq V_{THCD(MAX)}$ and $(A - B) \leq V_{THRO(MIN)}$	0	0
1	$V_{THCD(MIN)} \geq (A - B) \geq V_{THCD(MAX)}$ and $(A - B) \geq V_{THRO(MAX)}$	1	0

Z = ハイ・インピーダンス

テスト回路

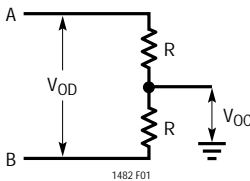


図1. ドライバDCテスト負荷#1

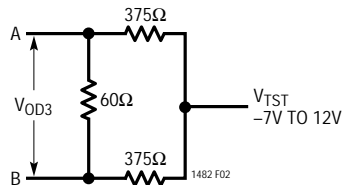


図2. ドライバDCテスト負荷#2

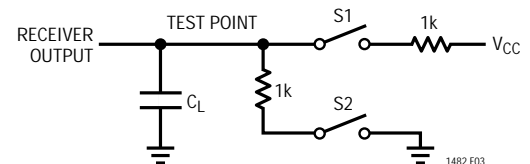


図3. レシーバ・タイミング・テスト負荷

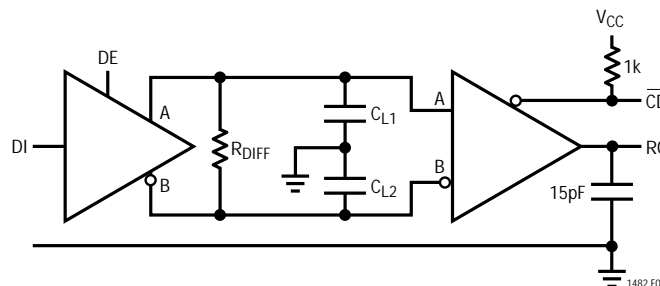


図4. ドライバ/レシーバ・タイミング・テスト負荷

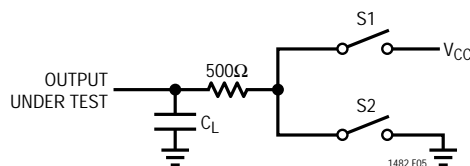


図5. ドライバ・タイミング・テスト負荷#2

スイッチング時間波形

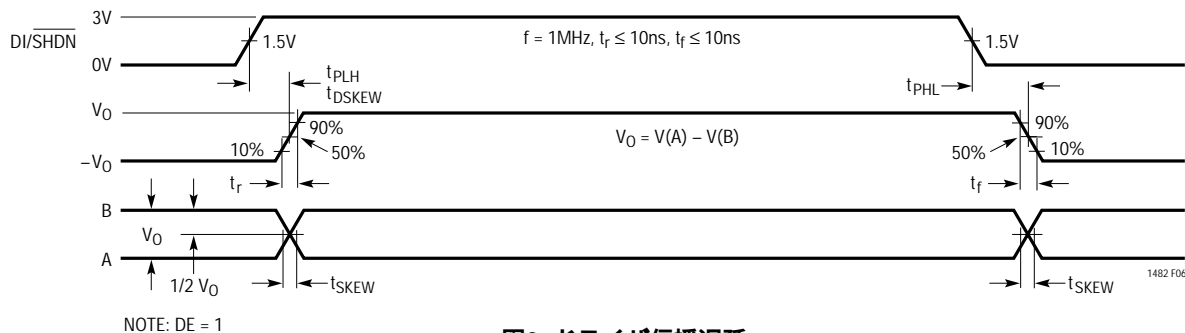


図6. ドライバ伝播遅延

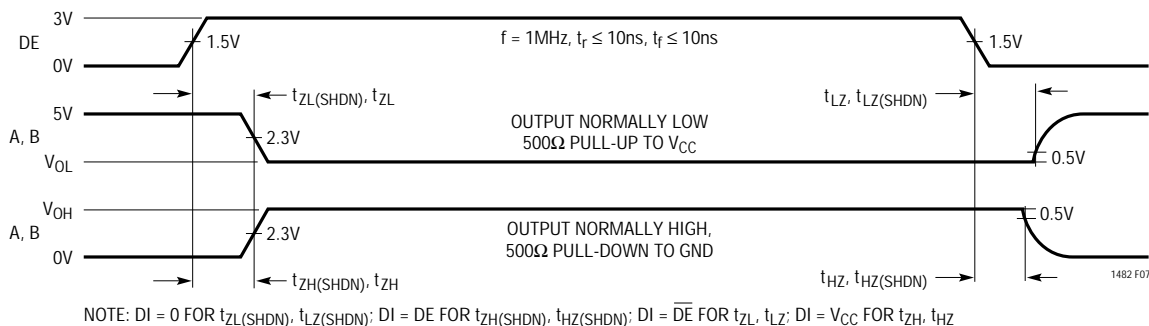


図7. ドライバのイネーブルおよびディスエーブル・タイミング

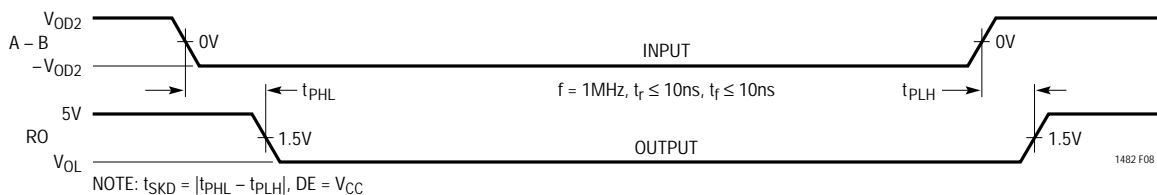


図8. レシーバ伝播遅延

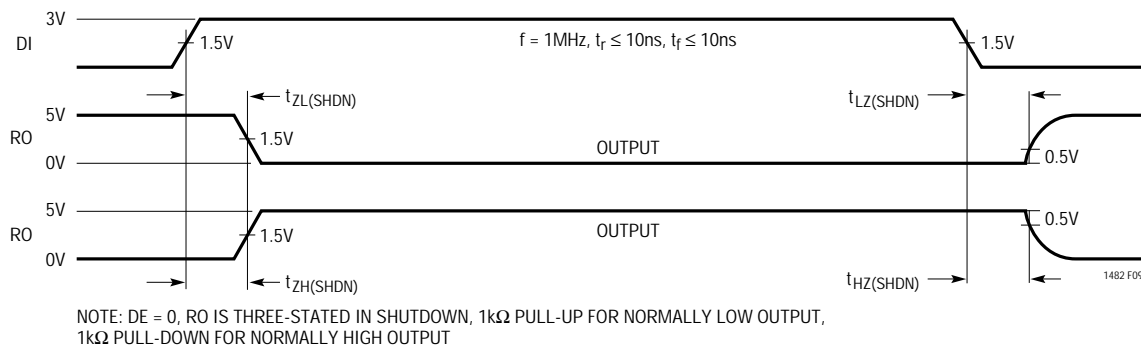


図9. レシーバのイネーブルおよびシャットダウン・タイミング

スイッチング時間波形

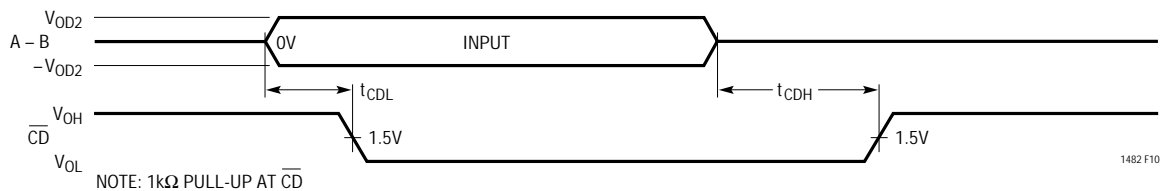


図10. キャリア検出タイミング

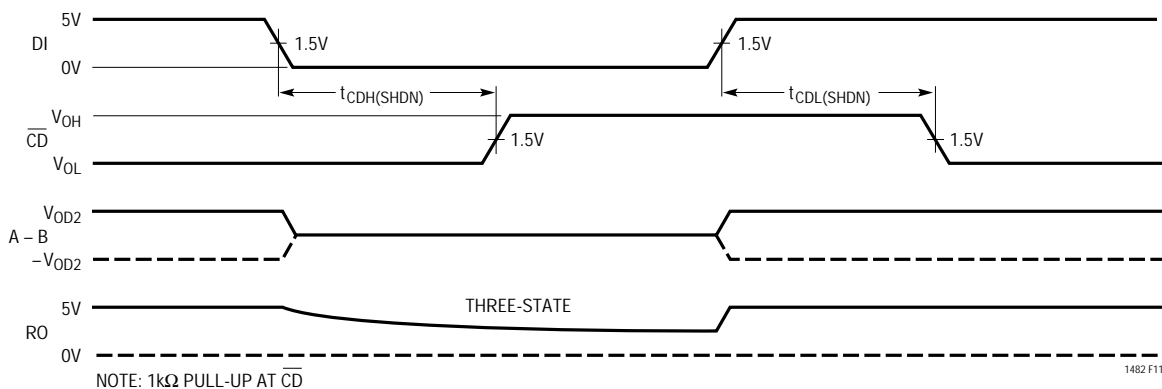


図11. シャットダウン・キャリア検出タイミング

アプリケーション情報

キャリア検出動作

キャリア検出(\overline{CD})ピンは、弱い内部プルアップ(標準 $30\mu\text{A}$)をもつオープン・ドレイン出力です。これにより複数のLTC1482が同じキャリア検出ラインを共有することができます。内部プルアップには直列ダイオードがあり、ユーザは \overline{CD} 出力を V_{CC} (最大8V)より高い電圧に接続することができます。 \overline{CD} 出力は“L”にドライブすると、出力を0.4VのTTL V_{OL} 以下に維持しながら最大4mAをシンク可能です。高速立上り時間が重要な場合は、外部プルアップ抵抗が推奨されます。

LTC1482はキャリアの存在を $V_{THCD(MIN)} \geq (A - B) \geq V_{THCD(MAX)}$ として定義しています。キャリアが存在するとき、 \overline{CD} は“L”になります。キャリアが存在しないときは、弱い内部プルアップが \overline{CD} を“H”にします。低速で変化する入力信号(EIA485仕様に準拠する信号の場合は約32kHz以下)の場合、(A - B)信号が $V_{THCD(MIN)}$ から $V_{THCD(MAX)}$ の範囲内にあるとき、 \overline{CD} 出力は“H”になります。高速入力信号の場合、(A - B)信号が遷移領域を通過するときに、 \overline{CD} 出力には“H”のグリッチは発生しません。これは \overline{CD} 信号経路の内部遅延によって達成されます。キャリア信号がなくなってから \overline{CD} が“H”になるのに、 $t_{CDH} (\leq 5\mu\text{s})$ を要します。 \overline{CD} を“L”にするための追加ビルトイン遅延はないので、 t_{CDL} は300ns(最大)に過ぎません。

LTC1482がシャットダウン・モードでないとき、 $\overline{CD} = 1$ では常にレシーバ出力(RO)が強制的に“H”になります。ドライバがイネーブルされている場合、AがBに短絡すると \overline{CD} が“H”になります。ドライバがディスエーブルされているとき、以下の場合に \overline{CD} が“H”になることが保証されます：

- AとBが短絡する。
- AとBがオープン(終端の有無に無関係)
- $V_{THCD(最小)} \leq A - B \leq V_{THCD(最大)}$

シャットダウン・モードでは、ROは3ステートになり、 \overline{CD} は弱い内部プルアップによって“H”に引き上げられます。シャットダウン終了時、キャリアが存在する場合は \overline{CD} を“L”にするのに、より長い時間($t_{CDL(SHDN)}$ = 最大5 μs)を要します。

V_{CC} が印加されたときは、 \overline{CD} とROが有効になるために若干の時間が必要です。必要な時間は \overline{CD} ピンの容量、 V_{CC} の立上り時間、およびAピンとBピンに接続されている負荷によって決まります。負荷容量15pF、 V_{CC} 立上り時間1 μs の場合、待ち時間10 μs が推奨されます。

レシーバ出力とフェイルセーフ

\overline{CD} が“L”の場合、レシーバ出力(RO)は入力差動電圧にตอบสนองし、 $(A - B) \geq V_{THRO(MAX)}$ の場合に“H”、 $(A - B) \leq V_{THCD(MIN)}$ の場合に“L”になることが(テストによって)保証されています。

データ・エンコーディング方式によっては、データ伝送が終了しライン上のすべてのドライバが3ステートになると、レシーバの出力は、既知状態(通常はロジック“1”)を維持する必要があります。キャリア検出メカニズムは、ラインのオープン、フロート、または短絡状態、あるいはラインの終端の有無に係わらず、ROが“H”になることを保証しています。これにより、必要な既知状態がロジック1の場合に、以前のEIA485デバイスでは必要であった外付け部品が不要になります。必要な既知状態がロジック0の場合には外付け部品が必要です。

フェイルセーフは -7V ~ 12Vの同相範囲で動作し、高速同相ステップがレシーバ出力に影響を与えることはありません。

\overline{CD} 出力は、 \overline{CD} 信号経路のビルトイン遅延(t_{CDH})のため、すべてのドライバが3ステートになった後でのみ“H”になることに注意してください(キャリア検出動作を参照)。ドライバが3ステートになった時点から \overline{CD} が“H”になる時点までの期間(図11参照)、レシーバ出力はドライバが3ステートになる直前の状態を維持します。

I_{CC} シャットダウン・モード

LTC1482の電源電流は、DEピンとDI/ \overline{SHDN} ピンの両方を“L”にすると20 μA (最大)に減少します。シャットダウン時には、全内部回路がパワーダウンし、ドライバ出力およびレシーバ出力は3ステートになります。 \overline{CD} 出力は弱い内部プルアップによって“H”に引き上げられます。

LTC1482の内部ロジックは、持続時間が50ns未満(標準)のシャットダウン・パルスを拒否することにより、DEおよびDI/ \overline{SHDN} の低速な変化で内部シャットダウン・パルスを生成するのを防止します。このロジックがないと、ドライバ出力が瞬間的に3ステート状態になったときにグリッチが発生します。

電源電流はすぐに20 μA に減少しません。 I_{CC} の動作値を半分に低下させる(ドライバ出力が無負荷時)または $t_{CDH(SHDN)}$ を20 μA レベルに低下させるには、DEとDI/ \overline{SHDN} が最低600nsの間同時に“L”でなければなりません。DEまたはDI/ \overline{SHDN} を“H”にすると、5 μs 以内にLTC1482がウェイクアップします。

アプリケーション情報

アプリケーションによっては、接続されたすべてのドライバがディスエーブルされているときに、AおよびBラインが外部抵抗を通してV_{CC}またはGNDレベルになって、ラインを強制的に“H”または“L”状態にするものもあります。シャットダウン時には、外部プルアップとLTC1482の22k入力抵抗を通して流れる余分な電流のために、電源電流は10 μ A以上になります。

ESD保護回路

LTC1482のAおよびBピンのESD性能の特長は、人体モデル(100pF、1.5k Ω)を使った \pm 15kV、IEC-1000-4-2レベル4(\pm 8kV)接触モード、さらにIEC-1000-4-2レベル3(\pm 8kV)空中放電モードに適合することです。このことは、 \pm 2kVまでしか保護されていないデバイスと異なり、外付け電圧サプレッサーが多くのアプリケーションで不要であることを意味します。AおよびB以外のピンは、人体モデルによる \pm 3kV(標準)まで保護されます。

電源投入時、AおよびBピンを、記載された3条件のいずれかを使ってテストするとき、LTC1482はラッチアップせず損傷も受けません。ESD発生中のデータは破壊されることがありますが、その後は、LTC1482は通常動作を継続します。ソケットへの接続部を介して、これらのピンが外部にさらされるようなアプリケーションでは、AおよびBピンにおける追加のESD保護が重要になってきます。

フォールト保護

室温で-7Vまたは10Vに短絡すると、ドライバ・ピンの短絡電流は、内部抵抗または保護回路によって250mAに制限されます。インダストリアル温度範囲にわたって、すべてのドライバ・ピンで絶対最大正電圧を10Vに制限して、デバイスに損傷を与えないようにする必要があります。周囲温度が高い場合、短絡電流によるダイ温度の上昇が、サーマル・シャットダウン回路をトリップすることもあります。この回路は、ドライバ出力での長時間の短絡からデバイスを保護します。ドライバ出力が他の出力またはV_{CC}に短絡すると、電流が250mAに制限されます。ダイ温度が150 $^{\circ}$ Cを超えると、サーマル・シャットダウン回路がドライバ出力を3ステートにして電流経路を開きます。ダイ温度が約130 $^{\circ}$ Cに下がると、ドライバ出力は3ステートから抜け出します。まだ、短絡状態が継続している場合には、再びデバイスが加熱され、このサイクルが繰り返されます。この熱発振は約10Hzのサイクルで発生し、過剰な電力損失によってデバイスが破壊されるのを防止します。ドライバがアクティブと3ステートの間を行ったり来たりしているときには、フォールト電流の平均値は減少します。短絡状態がなくなると、デバイスは通常動作に復帰します。

ドライバがディスエーブルされると、レシーバ入力は、損傷しないで、-7V~12VのEIA485同相範囲に耐えることができます。

関連製品

製品番号	説明	注釈
LTC485	5Vの低消費電力EIA485インタフェース・トランシーバ	低消費電力
LTC1480	シャットダウン機能付き3.3Vの超低消費電力EIA485トランシーバ	低い電源電圧
LTC1481	シャットダウン機能付き5Vの超低消費電力EIA485トランシーバ	最小消費電力
LTC1483	シャットダウン機能付き5Vの超低消費電力EIA485低EMIトランシーバ	低EMI/最低消費電力
LTC1484	フェイルセーフ・レシーバ出力付き5V低消費電力EIA485トランシーバ	低消費電力、入力がオープン、短絡、または終端時に出が“H”状態
LTC1485	5Vの差動バス・トランシーバ	最高速度
LTC1487	低EMI、シャットダウンおよび最高入力インピーダンスの5V超低消費電力EIA485	低EMI、最低消費電力、最高入力インピーダンス
LTC1690	フェイルセーフ・レシーバ出力付き5V差動ドライバおよびレシーバ・ペア	低消費電力