

## 特長

- 0.4%の初期電圧許容差を保証
- 標準0.1Ωのダイナミック出力インピーダンス
- 高速ターンオン
- シンク電流: 1mA~100mA
- 小さいリファレンス・ピン電流
- J8、N8、S8または3ピンTO-92 Zパッケージ

## アプリケーション

- リニア・レギュレータ
- 調整可能な電源
- スイッチング電源

LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴは、リニアテクノロジー社の登録商標です。ThinSOTは、リニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

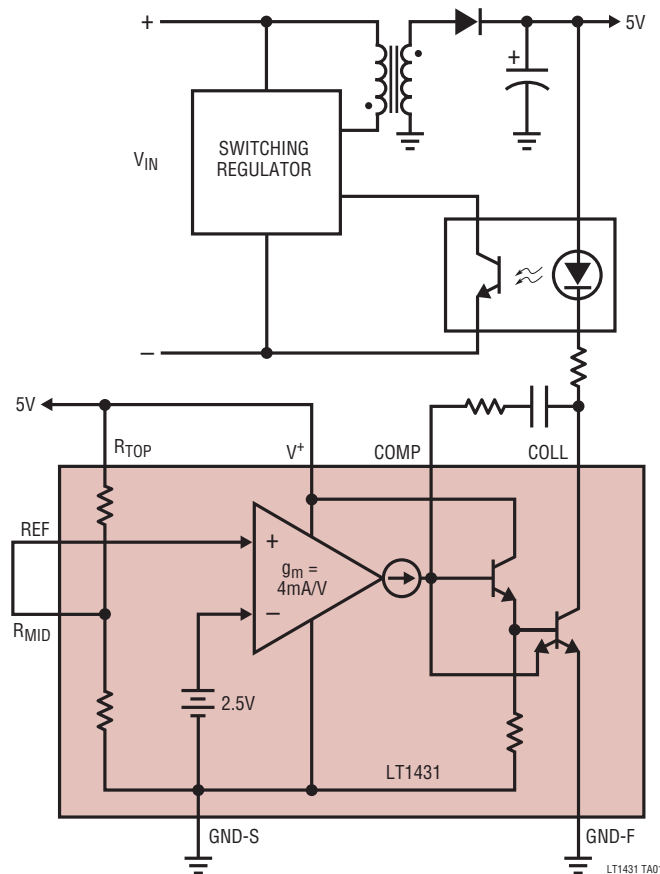
## 概要

LT1431は、100mAのシンク電流、0.4%の初期リファレンス電圧許容差、標準0.3%の温度安定度を特長とする、調整可能なシャント電圧レギュレータです。このデバイスは分割抵抗を内蔵しているので、外付け部品を追加せずに1%の初期電圧許容差で5Vシャント・レギュレータとして構成可能です。2本の外付け抵抗を追加することにより、出力電圧を2.5V~36Vのあらゆる値に設定可能です。1本の外付け抵抗を使用することで、100mAの公称内部電流制限を下げるすることができます。

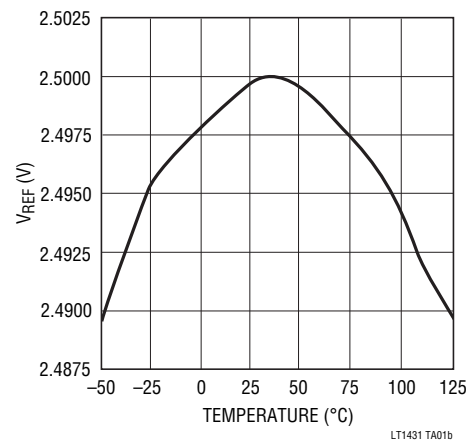
簡素化された3ピン・バージョンのLT1431CZ/LT1431HZは、調整可能なリファレンスとして様々なアプリケーションに使用可能で、TL431とピン互換です。

## 標準的応用例

絶縁型5Vレギュレータ



VREFと温度



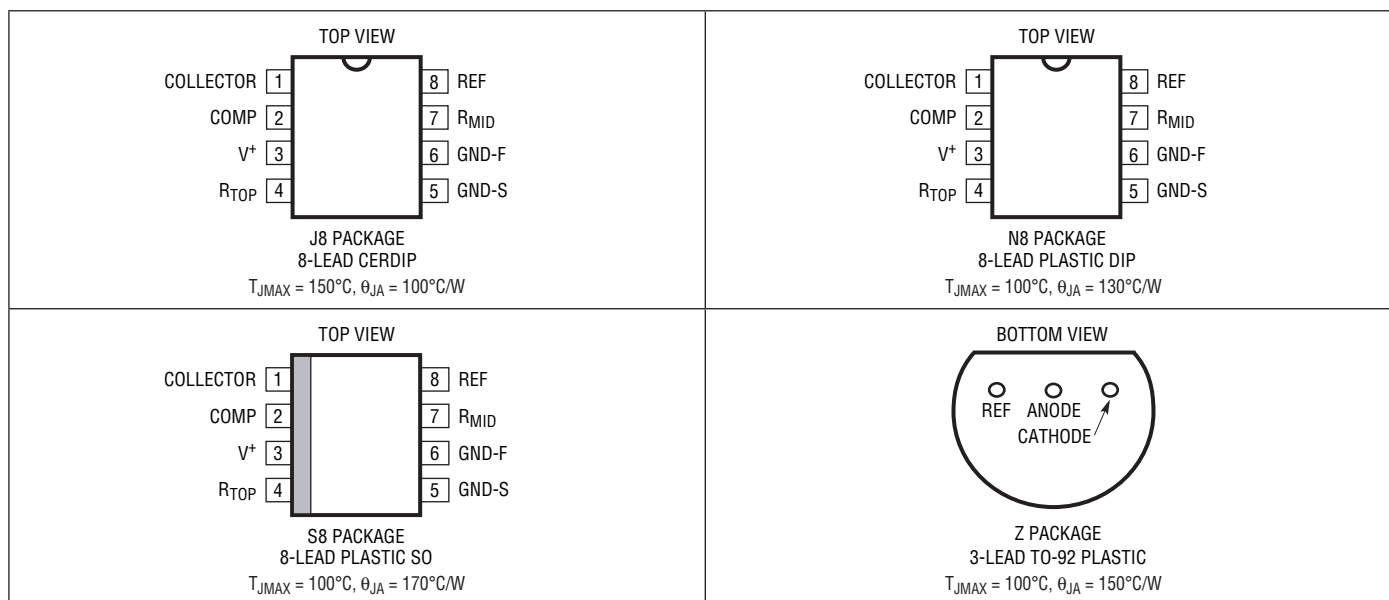
# LT1431

## 絶対最大定格 (Note 1)

$V^+$ 、 $V_{COLLECTOR}$ .....	36V
$V_{COMP}$ 、 $R_{TOP}$ 、 $R_{MID}$ 、 $V_{REF}$ .....	6V
GND-F–GND-S間 .....	0.7V
周囲温度範囲	
LT1431M、LT1431MP .....	–55°C～125°C
LT1431I .....	–40°C～85°C
LT1431C .....	0°C～70°C

接合部温度範囲	
LT1431M、LT1431MP .....	–55°C～150°C
LT1431I .....	–40°C～100°C
LT1431C .....	0°C～100°C
保存温度範囲.....	–65°C～150°C
リード温度(半田付け、10秒).....	300°C

## ピン配置



## 発注情報

鉛フリー仕様	テープアンドリール	製品マーキング	パッケージ	温度範囲
LT1431CN8#PBF	LT1431CN8#TRPBF	LT1431 CN8	8-Lead Plastic DIP	0°C to 70°C
LT1431IN8#PBF	LT1431IN8#TRPBF	LT1431 IN8	8-Lead Plastic DIP	–40°C to 85°C
LT1431CS8#PBF	LT1431CS8#TRPBF	LT1431	8-Lead Plastic SO	0°C to 70°C
LT1431IS8#PBF	LT1431IS8#TRPBF	LT1431I	8-Lead Plastic SO	–40°C to 85°C
LT1431MPS8#PBF	LT1431MPS8#TRPBF	LT1431	8-Lead Plastic SO	–55°C to 125°C
LT1431MJ8#PBF	LT1431MJ8#TRPBF	LT1431 MJ8	8-Lead CERDIP	–55°C to 125°C
LT1431CZ#PBF	LT1431CZ#TRPBF	LT1431 CZ	3-Lead TO-92 Plastic	0°C to 70°C
LT1431IZ#PBF	LT1431IZ#TRPBF	LT1431 IZ	3-Lead TO-92 Plastic	–40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。  
非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。  
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/>をご覧ください。

## 電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $I_K = 10\text{mA}$ (Note 2)。

SYMBOL	PARAMETER	CONDITIONS	LT1431I, LT1431M			LT1431C			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
$V_{REF}$	Reference Voltage	$V_{KA} = 5\text{V}$ , $I_K = 2\text{mA}$ , (Note 3)	2.490 2.465	2.500	2.510 2.535	2.490 2.480	2.500	2.510 2.520	V V
$\Delta V_{REF}/\Delta T$	Reference Drift	$V_{KA} = 5\text{V}$ , $I_K = 2\text{mA}$		50			30		ppm/ $^\circ\text{C}$
$\Delta V_{REF}/\Delta V_{KA}$	Voltage Ratio, Reference to Cathode (Open-Loop Gain)	$I_K = 2\text{mA}$ , $V_{KA} = 3\text{V}$ to $36\text{V}$		0.2	0.5		0.2	0.5	mV/V
$ I_{REF} $	Reference Input Current	$V_{KA} = 5\text{V}$ , $T_A = 25^\circ\text{C}$		0.2	1.0 1.5		0.2	1.0 1.2	$\mu\text{A}$ $\mu\text{A}$
$I_{MIN}$	Minimum Operating Current	$V_{KA} = V_{REF}$ to $36\text{V}$		0.6	1.0		0.6	1.0	mA
$ I_{OFF} $	Off-State Cathode Current	$V_{KA} = 36\text{V}$ , $V_{REF} = 0\text{V}$			1 15			1 2	$\mu\text{A}$ $\mu\text{A}$
$ I_{LEAK} $	Off-State Collector Leakage Current	$V_{COLL} = 36\text{V}$ , $V^+ = 5\text{V}$ , $V_{REF} = 2.4\text{V}$			1 5			1 2	$\mu\text{A}$ $\mu\text{A}$
$ Z_{KA} $	Dynamic Impedance	$V_{KA} = V_{REF}$ , $I_K = 1\text{mA}$ to $100\text{mA}$ , $f \leq 1\text{kHz}$			0.2			0.2	$\Omega$
$I_{LIM}$	Collector Current Limit	$V_{KA} = V_{REF} + 50\text{mV}$		80	360		100	260	mA
	5V Reference Output	Internal Divider Used, $I_K = 2\text{mA}$	4.950	5.000	5.050	4.950	5.000	5.050	V

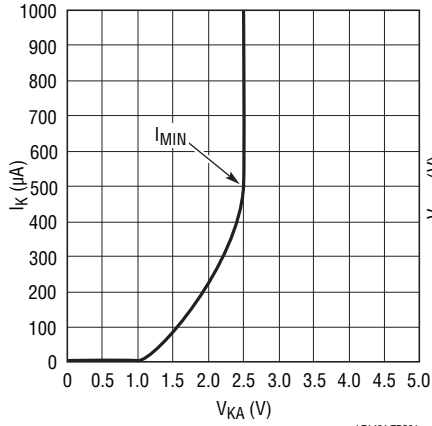
**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、絶対最大定格状態が長時間続くと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:**  $V_{KA}$ はLT1431CZ/IZのカソード電圧で、LT1431CN8/IN8/CS8/IS8の $V^+$ に相当する。 $I_K$ はLT1431CZ/IZのカソード電流で、LT1431CN8/IN8/CS8/IS8の $I(V^+) + I_{COLLECTOR}$ に相当する。

**Note 3:** LT1431は $V_{KA} \geq 3\text{V}$ の場合にのみ有効なバイアス電流キャンセルションを備えている。 $V_{KA}$ が3Vを下回ると、リファレンス電圧はわずかに(約2mV)変化する。このため、これらのテストは $V_{KA} = V_{REF}$ では行われない。

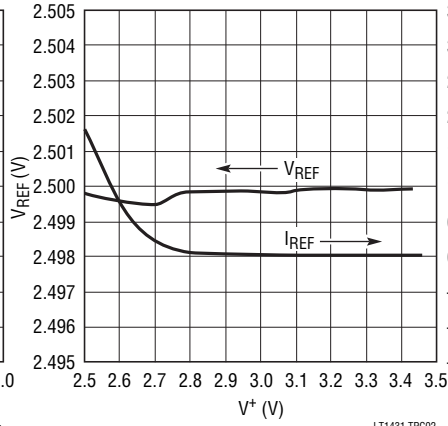
## 標準的性能特性

2.5Vリファレンスの $I_K$ と $V_{KA}$



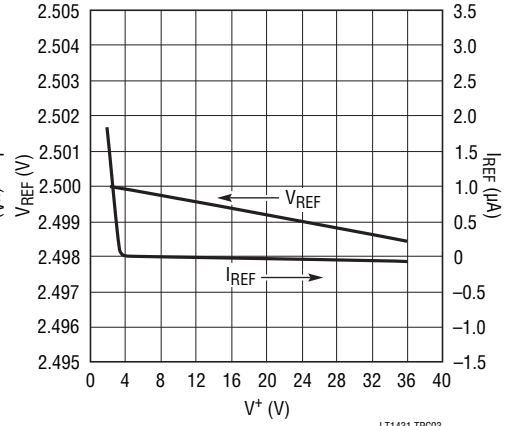
LT1431 TPC01

$V_{REF}$ および $I_{REF}$ と $V^+$



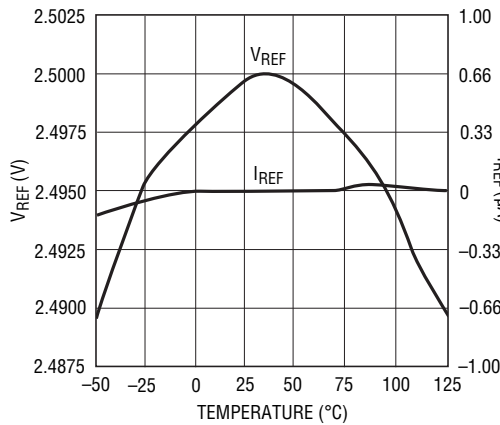
LT1431 TPC02

$V_{REF}$ および $I_{REF}$ と $V^+$



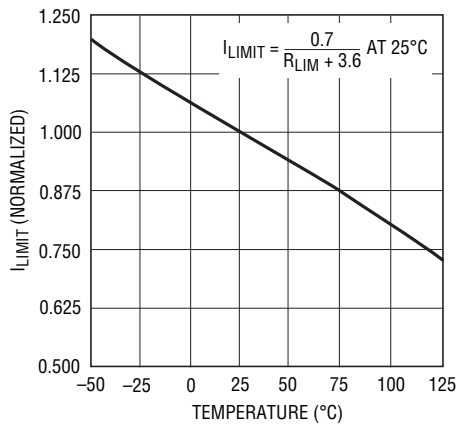
LT1431 TPC03

$V_{REF}$ および $I_{REF}$ と温度



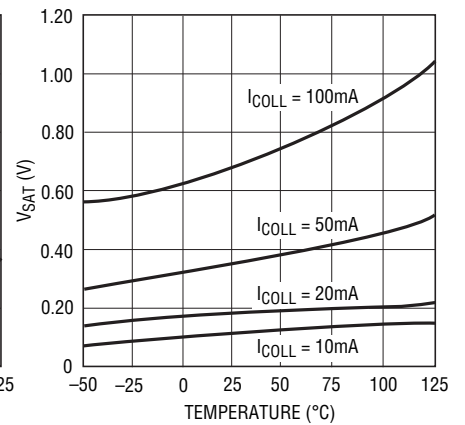
LT1431 TPC04

外付け抵抗を使用した場合の $I_{LIMIT}$ と温度



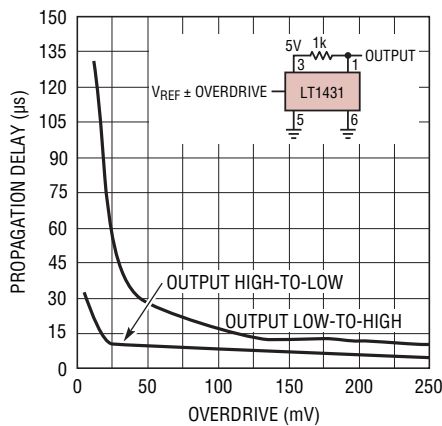
LT1431 TPC05

COLLECTORの $V_{SAT}$ と温度と電流



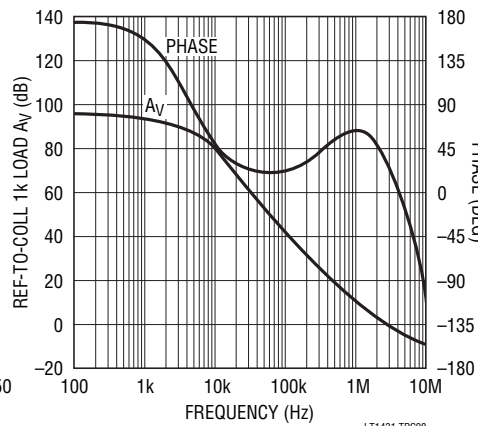
LT1431 TPC06

伝播遅延とオーバードライブ



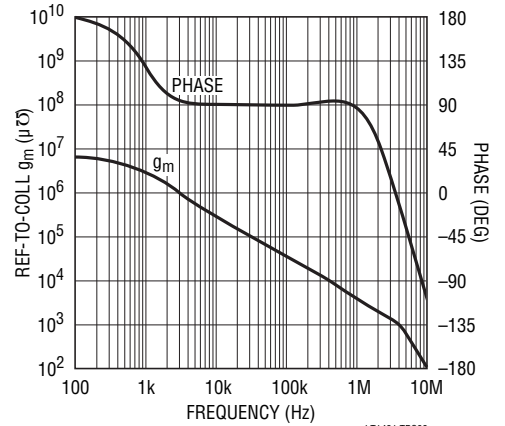
LT1431 TPC07

電圧利得および位相と周波数



LT1431 TPC08

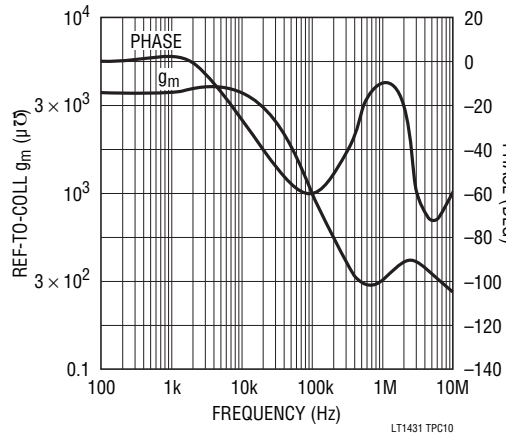
相互コンダクタンスおよび位相と周波数 (REFからCOLL)



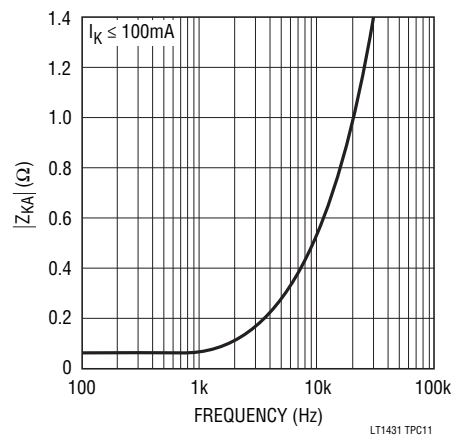
LT1431 TPC09

標準的性能特性

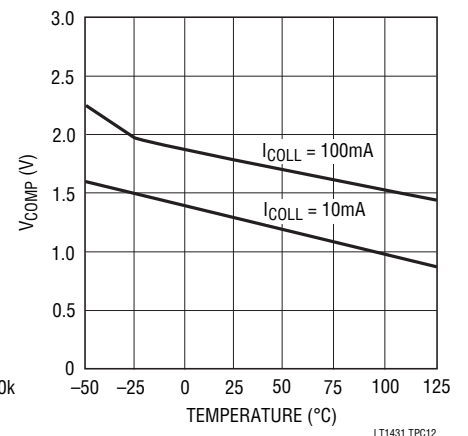
相互コンダクタンスおよび位相と周波数 (REFからCOMP)



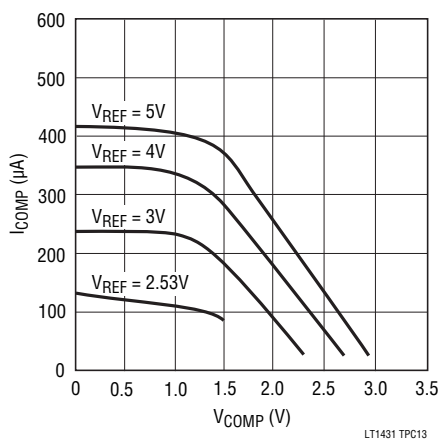
ダイナミック・インピーダンスと周波数



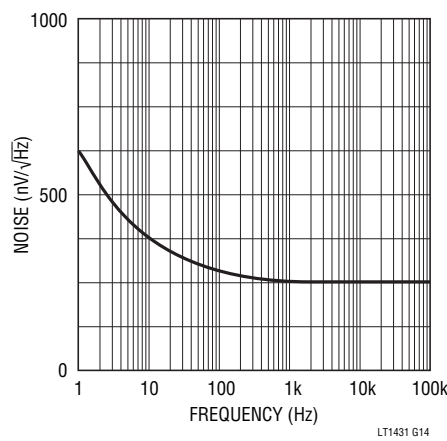
VCOMPと温度とICOLL



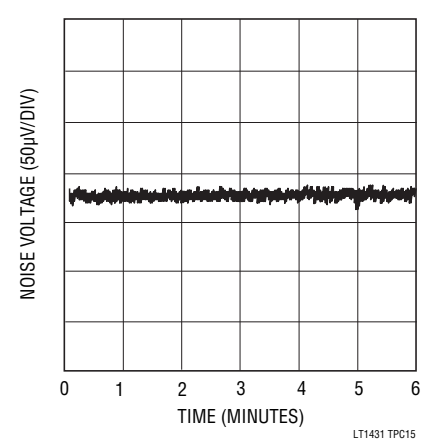
ICOMPとVCOMPとVREF



ノイズと周波数



0.1Hz~10Hzでのノイズ



# LT1431

## ピン機能

**COLL (ピン1)**: 出力トランジスタのオープンコレクタ。最大ピン電圧は36Vです。100mAでの飽和電圧は約1Vです。

**COMP (ピン2)**: 出力トランジスタ用ドライバのベース。このピンを使用すれば、複雑な帰還システムの追加補償やレギュレータのシャットダウンが可能です。使用しない場合はオープンのままにしてください。

**V<sup>+</sup> (ピン3)**: シャントレギュレータ全体のバイアス電圧。最大入力電圧は36Vで、最小動作電圧はV<sub>REF</sub>と同じです(2.5V)。消費電流は標準0.6mAです。

**R<sub>TOP</sub> (ピン4)**: 外部微調整なしで5Vシャントレギュレータとして1%の動作精度を保証する内蔵5k-5k抵抗分割器の上側。このピンは自立5V動作ではCOLLに接続します。使用しない場合はオープンのままにすることができます。後述の寄生ダイオードに関する注記を参照してください。

**GND-S (ピン5)**: 出力トランジスタを除くシャントレギュレータ回路および内蔵抵抗分割器のグランドリファレンス。このピンを使用すれば、GND-F(強制)とGND-S(検出)の間に抵抗を1個入れて出力トランジスタの電流を制限することができます。

**GND-F (ピン6)**: 出力トランジスタのエミッタとダイの基板接続。

**R<sub>MID</sub> (ピン7)**: R<sub>TOP</sub>とGND-S間の内蔵抵抗分割器ストリングの midpoint。このピンは、自立5V動作ではREFに接続します。使用しない場合はオープンのままにすることができます。

**REF (ピン8)**: 2.5Vスレッシュホールドのシャントレギュレータ制御ピン。V<sup>+</sup> > 3Vの場合、入力バイアス電流キャンセルによりI<sub>B</sub>は標準0.2μAに減少します。

COMP、R<sub>TOP</sub>、R<sub>MID</sub>、REFは静電気放電保護回路を備えていますが、この回路を連続的にアクティブにすることはできません。したがって、これらのピンの絶対最大DC電圧は6Vですが、通常動作条件を十分超えています。

他のバイポーラIC同様、LT1431も寄生ダイオードを持っており、この寄生ダイオードを順方向にバイアスしてはいけません。順方向にバイアスすると異常な動作を招きます。避けなければならないピン状態は、R<sub>TOP</sub>の電圧をR<sub>MID</sub>よりも低くすることと、GND-Sを除く任意のピンの電圧をGND-Fよりも低くすることです。

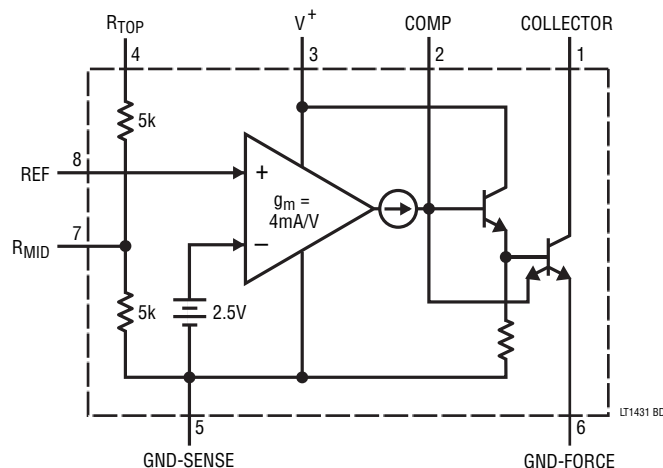
以下のピン定義はZパッケージに適用されます。

**CATHODE**: 相互に接続されたCOLLとV<sup>+</sup>に相当します。

**ANODE**: 相互に接続されたGND-SとGND-Fに相当します。

**REF**: REFに相当します。

## ブロック図



## アプリケーション情報

### 周波数補償

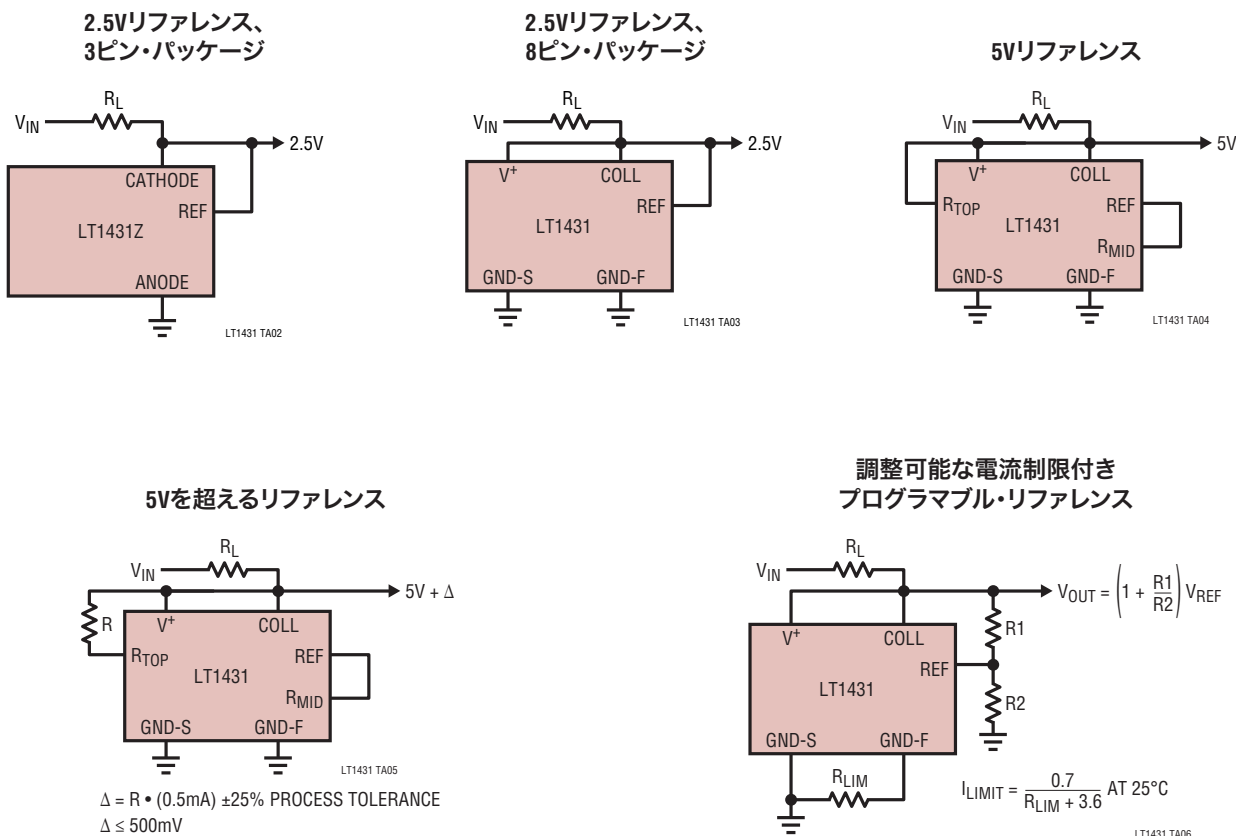
シャントレギュレータとしては、LT1431はCOLLピンのあらゆる容量性負荷に対して安定しています。0.01μF～18μFの容量性負荷は位相マージンを減少させ、過渡状態で多少のリングングを発生させます。出力コンデンサを使用しても必ずしも出力ノイズは低下しないので、コンデンサを無原則に使用するべきではありません。

2.5Vよりも高いリファレンスとして設定した場合は、REFピンの容量が過大だと、発振を生じさせるような大きな位相シフトを招く恐れがあります。これはCOLLとREFの間に容量を接続することで補償できます(位相進み補償)。より複雑な帰還

ループの場合は、ドミナント・ポールまたはポール・ゼロ補償によってLT1431の周波数応答を整形しなければならないことがあります。これは、COLLとCOMPの間にコンデンサまたは直列抵抗とコンデンサを接続することによって実現できます。

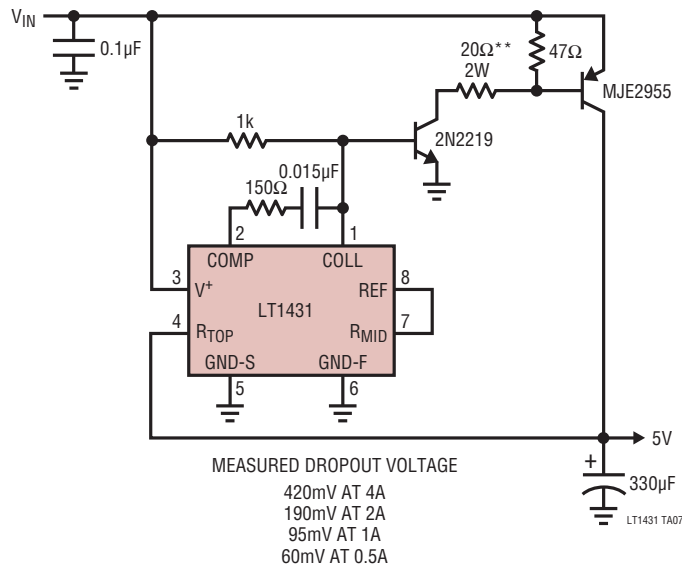
上に述べた補償方法では、回路を安定させるために電圧帰還を使用します。COLLピンを有効に機能させるためにはCOLLピンにおける電圧利得が必要なため、このピンには適切なACインピーダンスが接続されている必要があります。COLLピンに容量性負荷を加えるとACインピーダンス、電圧利得、周波数応答が低下し、結果として補償方法の有効性が低下しますが、それらの必要性も低下します。

## 標準的応用例



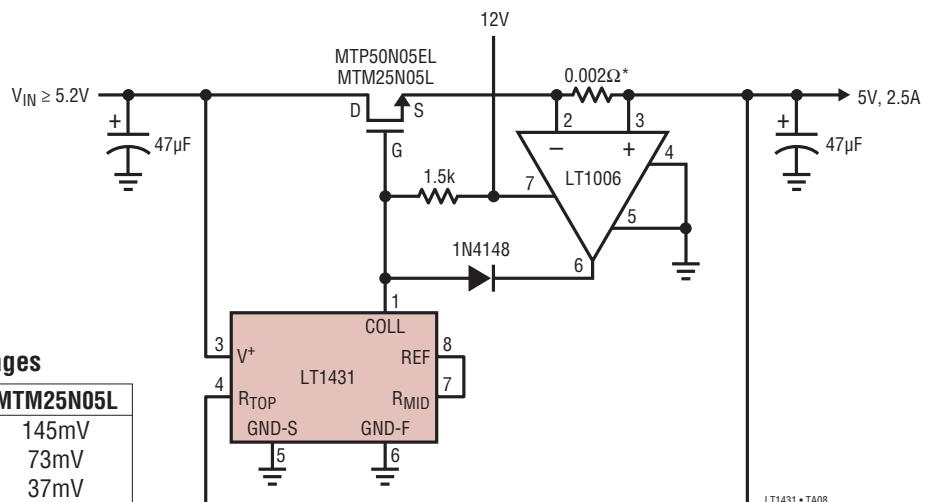
## 標準的応用例

PNPトランジスタを使用した低損失5Vレギュレータ\*



\*NO SHORT-CIRCUIT PROTECTION  
 \*\*MAY BE INCREASED AT LOWER WATTAGE  
 FOR LOWER OUTPUT CURRENTS

FETを使用した電流制限付き低損失5Vレギュレータ



Measured Dropout Voltages

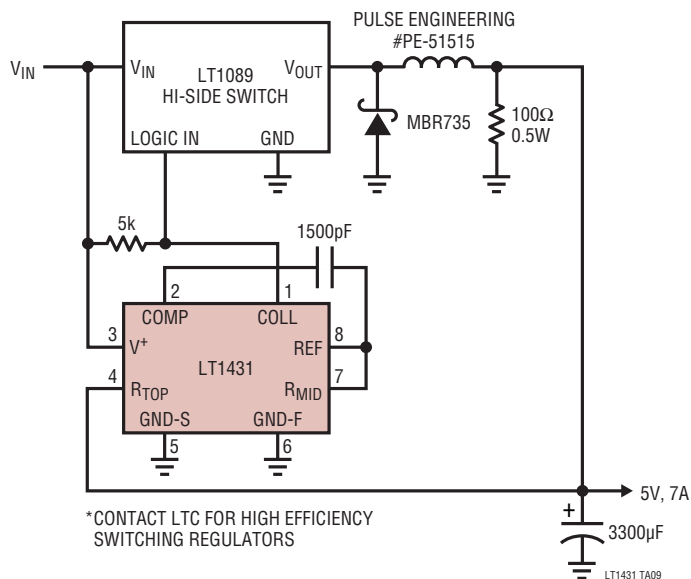
I <sub>LOAD</sub>	MTP50N05EL	MTM25N05L
2A	47mV	145mV
1A	22mV	73mV
0.5A	11.5mV	37mV

\*1.5" #23 SOLID COPPER WIRE  
 ~0.002Ω → 3A LIMIT

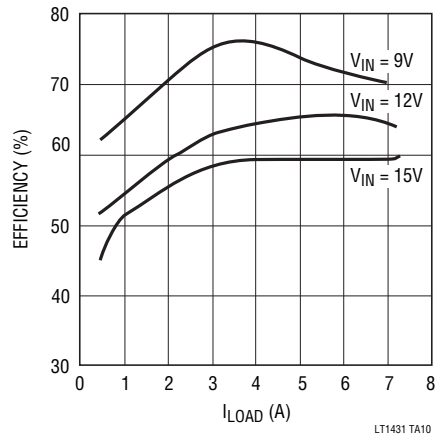


標準的応用例

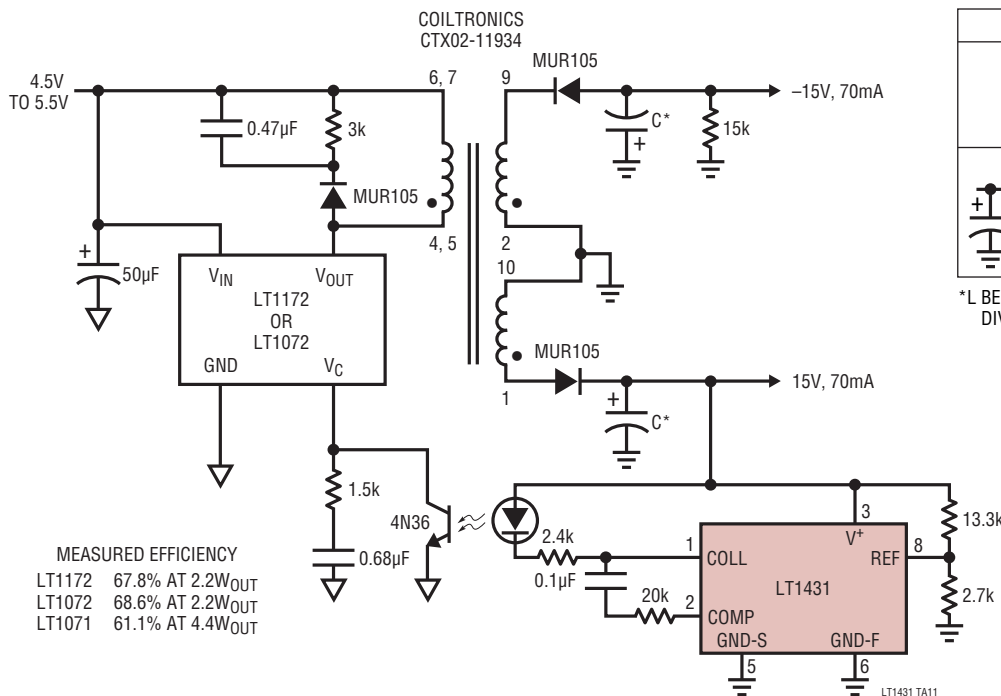
フォールドバック電流制限付き、12Vから5Vの降圧コンバータ\*



降圧コンバータの効率



5Vから±15Vの絶縁型フライバック・コンバータ



全負荷での出力リップルとフィルタリング

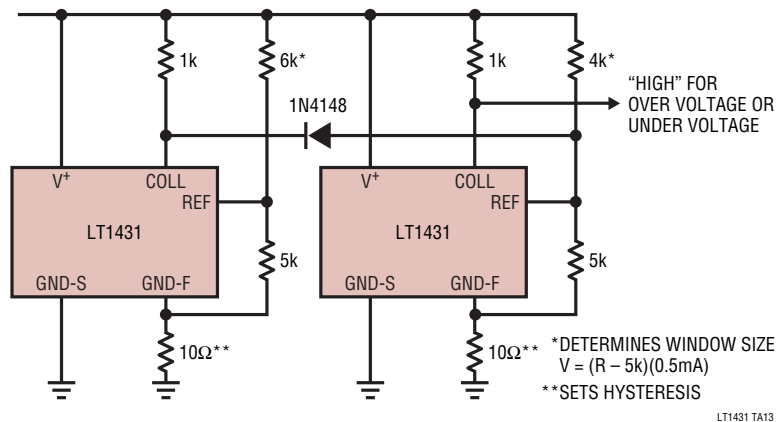
C*	LT1172	LT1072
	30mVp-p	40mVp-p
	6mVp-p	8mVp-p

\*L BELL INDUSTRIES J.W. MILLER DIVISION 9310-36 10µH, 450mA

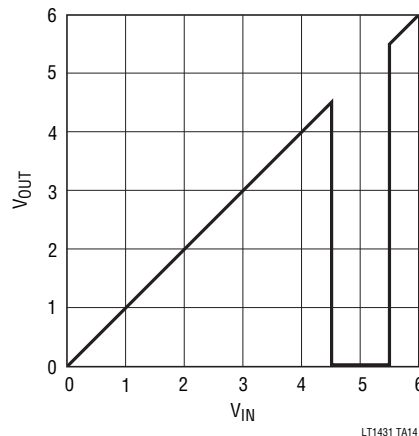
# LT1431

## 標準的応用例

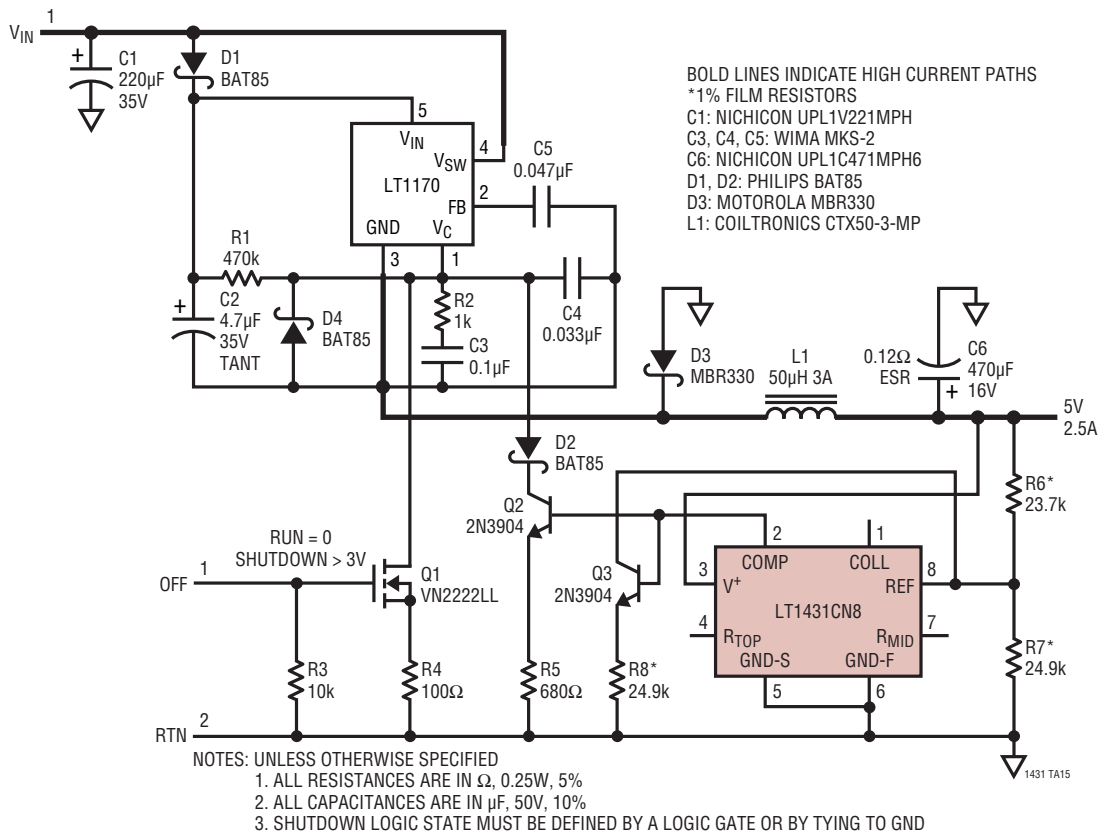
±500mVウィンドウ、  
50mVヒステリシスの5V電源モニタ



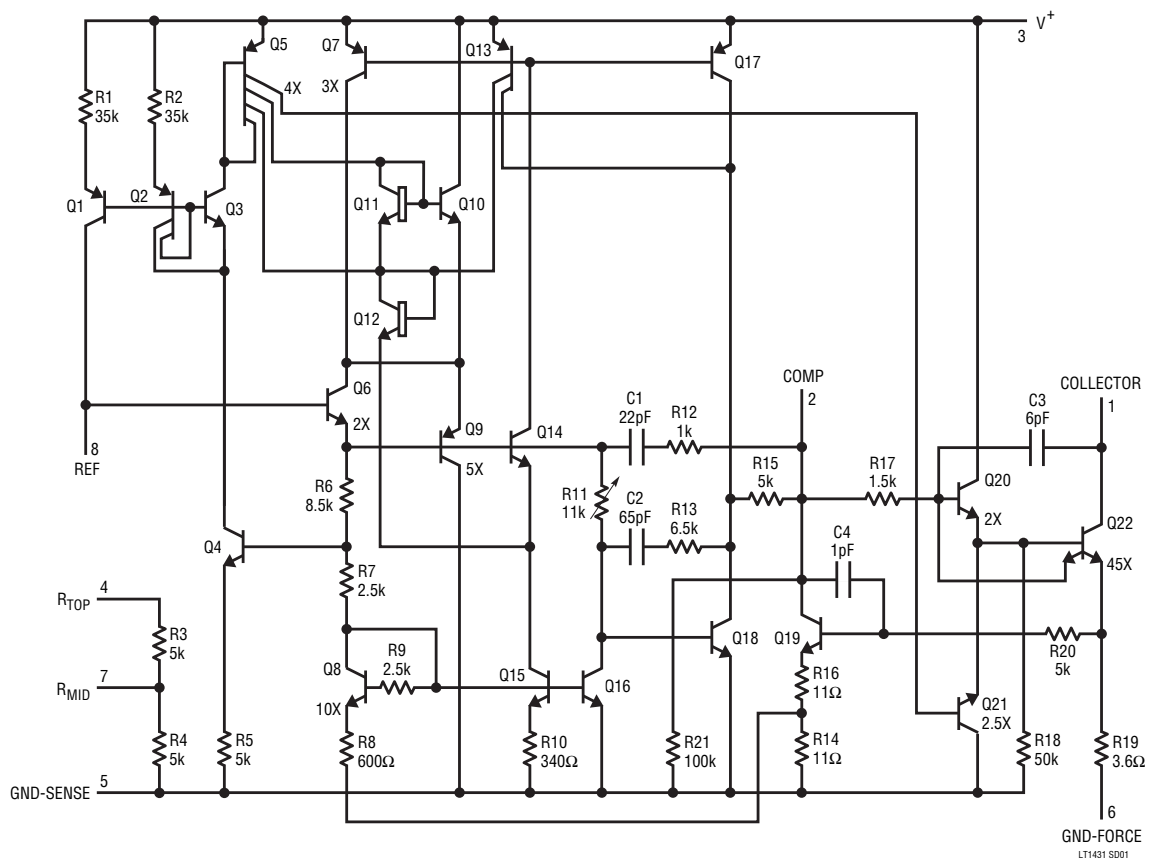
伝達関数



高効率降圧コンバータ、E = 85%~89%

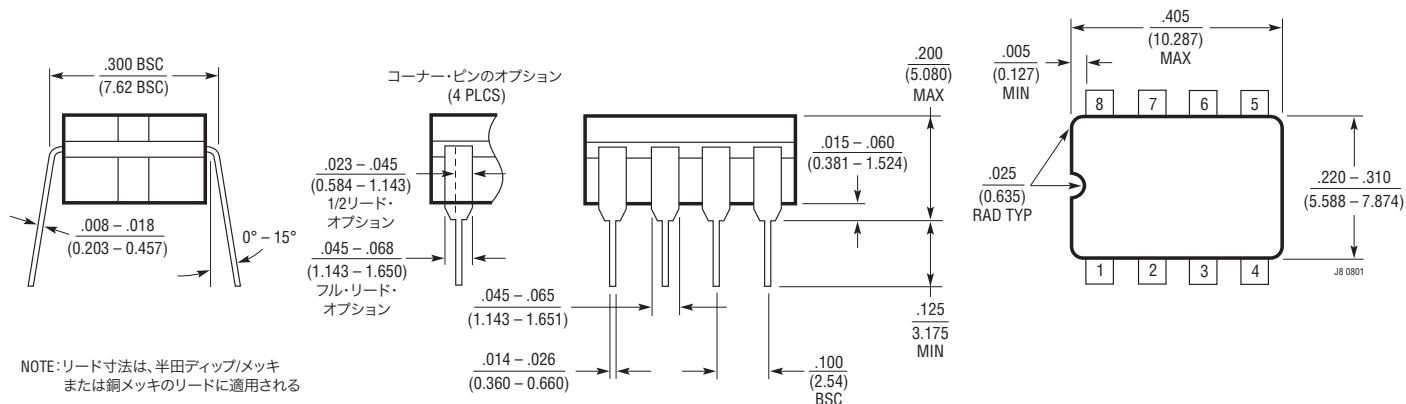


回路図



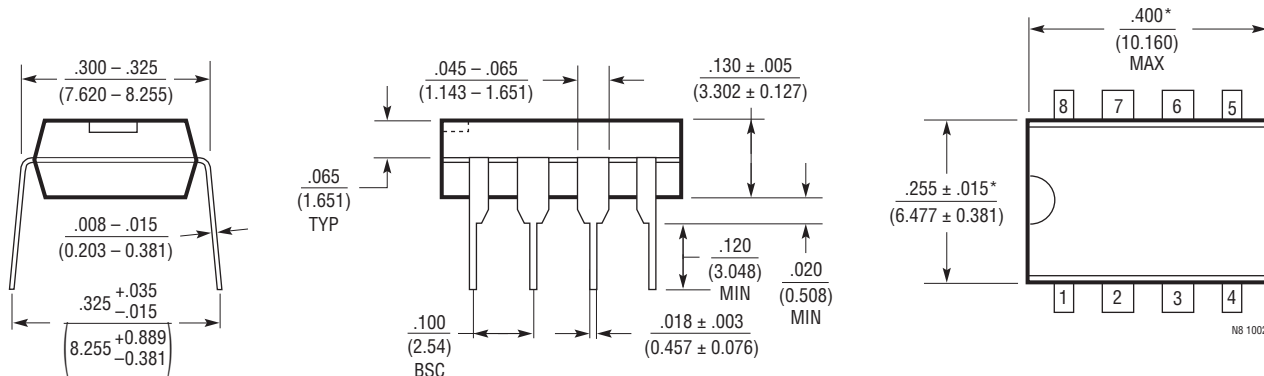
パッケージ

**J8パッケージ**  
**8ピンCERDIP (細型、0.300インチ、ハーメチック)**  
 (Reference LTC DWG # 05-08-1110)



## パッケージ

### N8パッケージ 8ピンPDIP (細型、0.300インチ) (Reference LTC DWG # 05-08-1510)

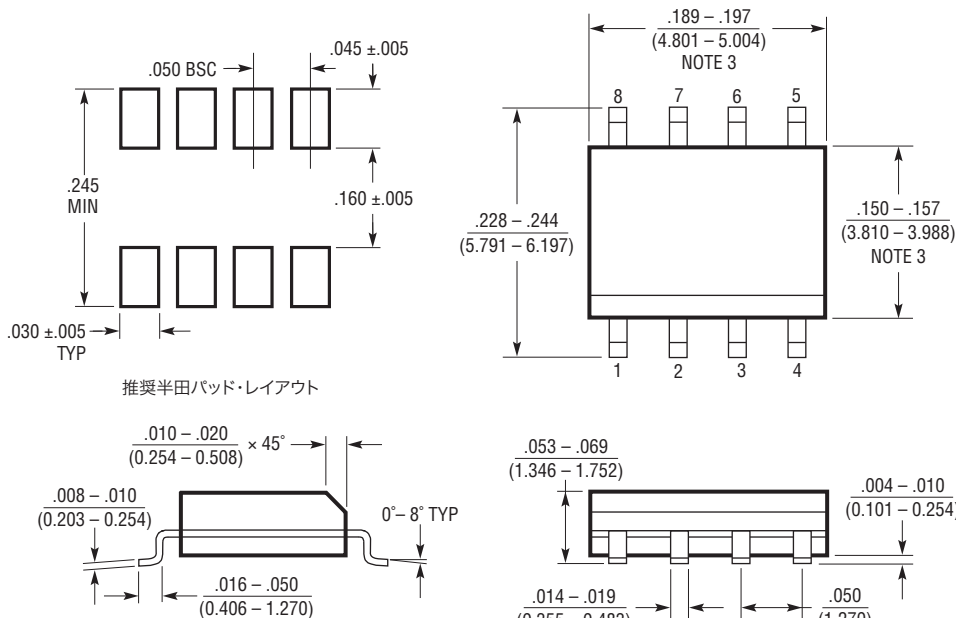


NOTE:

1. 寸法は  $\frac{\text{インチ}}{\text{ミリメートル}}$

\*これらの寸法にはモールドのバリまたは突出部を含まない  
モールドのバリまたは突出部は0.254mm (0.010インチ) を超えないこと

### S8パッケージ 8ピン・プラスチック・スモール・アウトライン (細型、0.150インチ) (Reference LTC DWG # 05-08-1610)



NOTE:

1. 寸法は  $\frac{\text{インチ}}{\text{ミリメートル}}$

2. 図は実寸とは異なる

3. これらの寸法にはモールドのバリまたは突出部を含まない  
モールドのバリまたは突出部は0.15mm (0.006インチ) を超えないこと

S08 0303

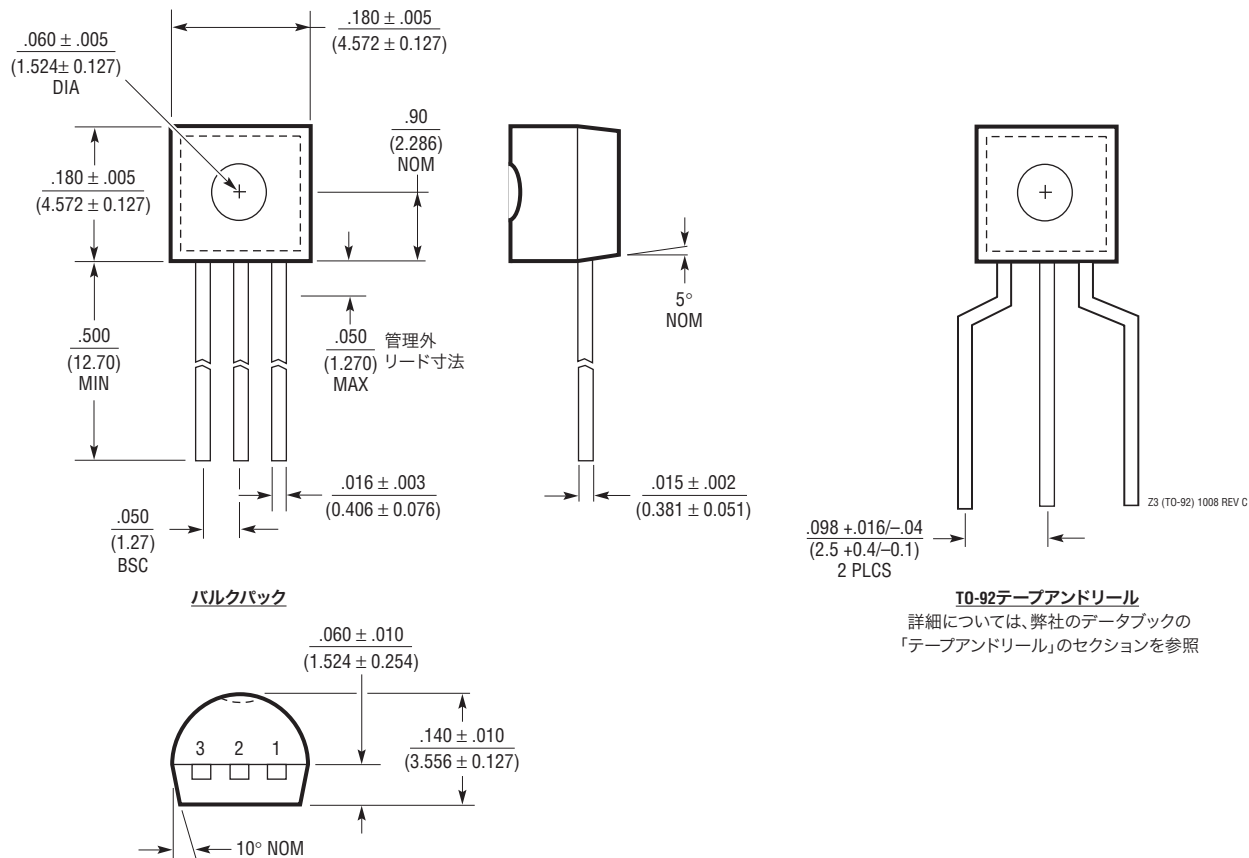
## 改訂履歴 (Rev Dよりスタート)

REV	日付	概要	ページ番号
D	4/10	Mグレードを再リリース。廃品パッケージの網掛けを削除。	2、11
E	7/11	LT1431MPS8を追加し、データシート全体に反映	1~14

# LT1431

## パッケージ

### Zパッケージ 3ピン・プラスチックT0-92 (T0-226に類似) (Reference LTC DWG # 05-08-1410 Rev C)



**T0-92テープアンドリール**  
詳細については、弊社のデータブックの「テープアンドリール」のセクションを参照

## 関連製品

製品番号	説明	注釈
LT4430	リファレンス電圧付き2次側オプトカプラ・ドライバ	オーバershoot制御機能により、起動時または短絡からの回復時に出力オーバershootを防止
LT3757/LT3758	昇圧、フライバック、SEPICおよび反転コントローラ	2.9V/5.5V ≤ V <sub>IN</sub> ≤ 40V/100V、固定周波数: 100kHz~1MHz、3mm × 3mm DFN-10 および MSOP-10Eパッケージ
LTC3803/LTC3803-3/ LTC3803-5	200kHzまたは300kHzの固定動作周波数のフライバックDC/DCコントローラ	外付け部品によって制限されるV <sub>IN</sub> とV <sub>OUT</sub> 、6ピンThinSOT™ パッケージ
LTC3873/LTC3873-5	No R <sub>SENSE</sub> 固定周波数、昇圧/フライバック/SEPICコントローラ	外付け部品によってのみ制限されるV <sub>IN</sub> とV <sub>OUT</sub> 、8ピンThinSOTおよび2mm × 3mm DFN-8パッケージ
LTC3805/LTC3805-5	周波数を調節可能な(70kHz~700kHz)フライバックDC/DCコントローラ	外付け部品によって制限されるV <sub>IN</sub> とV <sub>OUT</sub> 、MSOP-10E および 3mm × 3mm DFN-10 パッケージ
LT1952/LT1952-1	絶縁型同期整流式フォワード・コントローラ	中電力の24Vおよび48V入力アプリケーションに最適
LTC3723-1/LTC3723-2	同期整流式プッシュプルおよびフルブリッジ・コントローラ	内蔵のMOSFETドライバによって高効率を達成
LTC3721-1/LTC3721-2	非同期整流式プッシュプルおよびフルブリッジ・コントローラ	外付け部品を最小化、MOSFETドライバ内蔵
LTC3722/LTC3722-2	絶縁型同期整流式フルブリッジ・コントローラ	高電力の24Vおよび 48V入力アプリケーションに最適

1431fe