

高電力降圧スイッチングレギュレータ・コントローラ

特長

- 5Vから1.xV ~ 3.xVの高電力スイッチング・コントローラ：出力10A以上が可能
- 90%以上の最大デューティ・サイクルにより低消費電力5V電源を使用した3.3Vから2.xVへの変換が可能
- 外部MOSFETはすべてNチャネル
- 固定周波数動作 - 小さなL
- 優れた出力安定化：入力、負荷、温度変動範囲において±1%
- 高効率：95%以上が可能
- 低い値のセンス抵抗が不要
- 出力は最大10,000pFのゲート容量をもつ外部FETをドライブ可能
- 消費電流：350μA標準(シャットダウン時1μA)
- 高速過渡応答
- 可変または固定3.3V出力
- 8ピンSO、16ピンGNおよびSOパッケージで供給

アプリケーション

- Pentium®II、AMD-K6®マイクロプロセッサ用電源
- 5Vから3.xVのハイパワー・レギュレータ
- 2電圧ロジックボード用ローカル電源
- 低電圧、高電流バッテリー安定化

概要

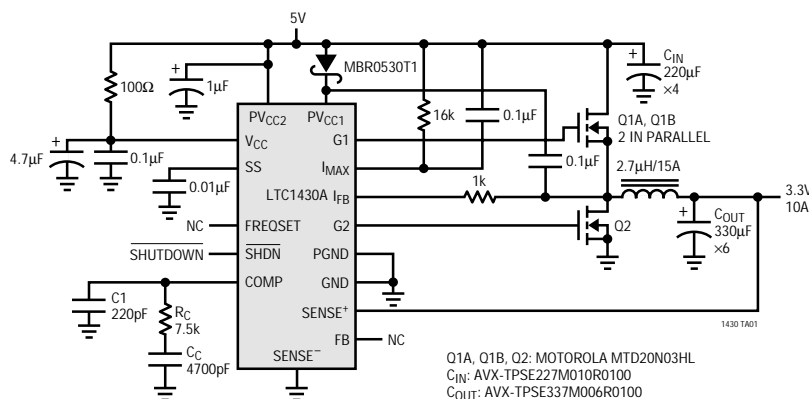
LTC®1430Aは、5Vから1.xV ~ 3.xVに変換するアプリケーション用に最適化された高電力、高効率のスイッチング・レギュレータ・コントローラです。LTC1430Aは、全温度、負荷電流、および電源電圧変動に対して±1%の出力安定化を提供可能な高精度内部リファレンスと内部帰還システムを内蔵しています。LTC1430Aは、2つのNチャネル出力デバイスによる同期スイッチング・アーキテクチャを採用しており、高価な高電力Pチャネル・デバイスは必要ありません。加えて、上側NチャネルFETのドレイン・ソース間抵抗を流れる出力電流をセンスし、低い値の外付けセンス抵抗なしで可変電流制限を提供します。

LTC1430Aは、実質上あらゆる動作条件で出力リップルを低減する固定周波数PWM発振器を内蔵しています。200kHzの自走クロック周波数は、外部で100kHzから500kHzを超える周波数まで調整可能です。LTC1430Aの最大デューティ・サイクルは、標準でLTC1430の88%に対して93.5%です。これにより、低消費電力5V電源を使用して3.3Vから2.xVへの変換が可能です。LTC1430Aは消費電流が350μAと低く、出力電流が1Aから50Aを超えるコンバータ設計において90%以上の効率を実現します。LTC1430Aの電源電流はシャットダウン・モードでは1μAに減少します。

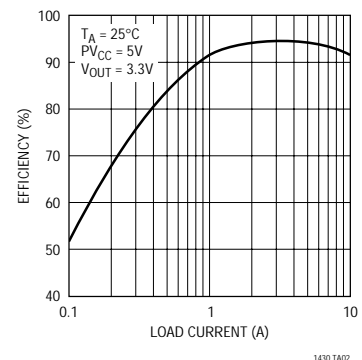
LT、LTC、LTはリアテクノロジー社の登録商標です。
PentiumはIntel Corporationの登録商標です。
AMD-K6はAdvanced Micro Devices, Inc.の登録商標です。

標準的応用例

標準的な5Vから3.3V/10Aアプリケーション



効率



電気的特性

注記がない限り、 $V_{CC} = 5V$ 、 $T_A = 25$ (Note 2)

SYMBOL	PARAMETER	CONDITIONS	LTC1430AC			LTC1430AI			UNITS			
			MIN	TYP	MAX	MIN	TYP	MAX				
V_{IH}	SHDN Input High Voltage		●	2.4			2.4		V			
V_{IL}	SHDN Input Low Voltage		●		0.8		0.8		V			
I_{IN}	SHDN Input Current		●	± 0.1	± 1		± 0.1	± 1	μA			
g_{mV}	Error Amplifier Transconductance		●	350	650	1100	300	650	1200	μmho		
g_{mI}	I_{LIM} Amplifier Transconductance	(Note 4)			2400			2400		μmho		
A_V	Error Amplifier Open-Loop Gain	(Note 5)	●	40	48		40	48		dB		
I_{MAX}	I_{MAX} Sink Current	$V_{I(MAX)} = V_{CC}$	●	8	12	16	8	12	17	μA		
I_{SS}	Soft Start Source Current	$V_{SS} = 0V$	●	-8	-12	-16	-8	-12	-17	μA		
t_r, t_s	Driver Rise/Fall Time	Figure 3, $PV_{CC1} = PV_{CC2} = 5V$			80	250		80	250	ns		
t_{NOV}	Driver Non-Overlap Time	Figure 3, $PV_{CC1} = PV_{CC2} = 5V$			25	130	250		25	130	250	ns
DC_{MAX}	Maximum Duty Cycle	Figure 3, $V_{COMP} = V_{CC}$, $V_{FB} = 1.265V$	●	90	93.5		89	93.5		%		

● は全動作温度範囲の規格値を意味する。

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: デバイスのピンに流入する電流はすべて正。デバイスのピンから流出する電流はすべて負。注記がない限り、すべての電圧はグラウンドが基準である。

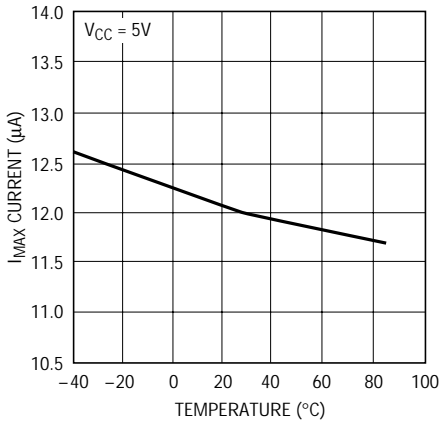
Note 3: 通常動作時の電源電流は、外部FETゲートの充電および放電に必要な

電流によって支配される。電源電流はLTC1430Aの動作周波数、電源電圧、および使用する外部FETによって異なる。

Note 4: I_{LIM} アンプは電流をシンクできるがソースすることはできない。通常動作(電流制限の状態でない)では、 I_{LIM} 出力電流はゼロである。Note 5: FBピン(SENSE+およびSENSE-フローティング)からCOMPピンへの開ループDC利得および相互コンダクタンスは、それぞれ A_V および g_{mV} である。

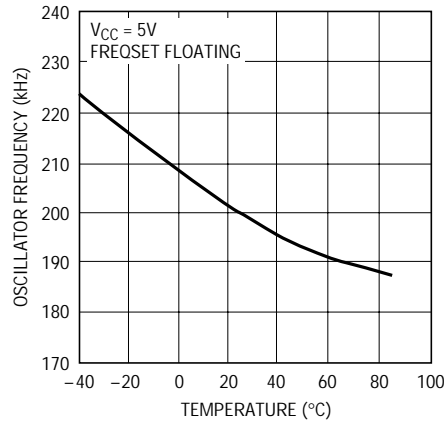
標準的性能特性

I_{MAX} ピンのシンク電流と温度



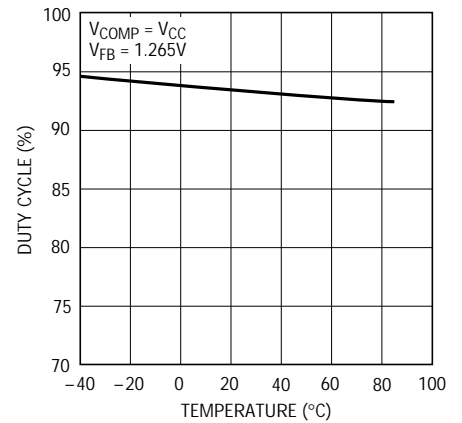
1430 G01

発振器周波数と温度



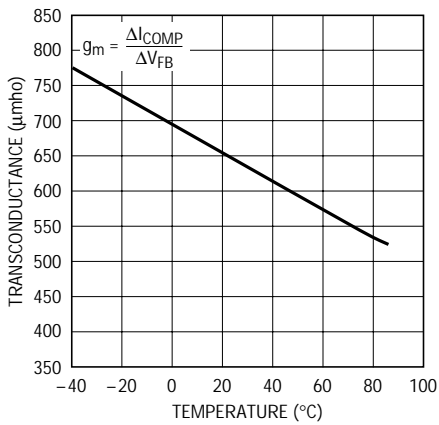
1430 G02

最大デューティ・サイクルと温度



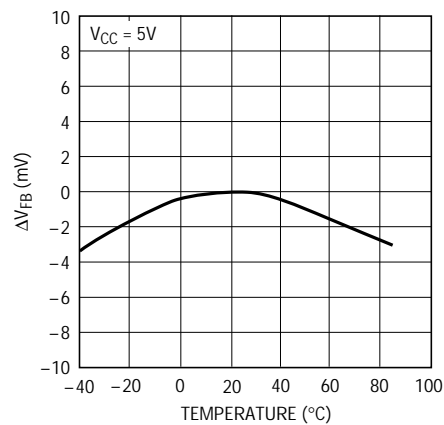
1430 G03

**誤差アンプの
相互コンダクタンスと温度**



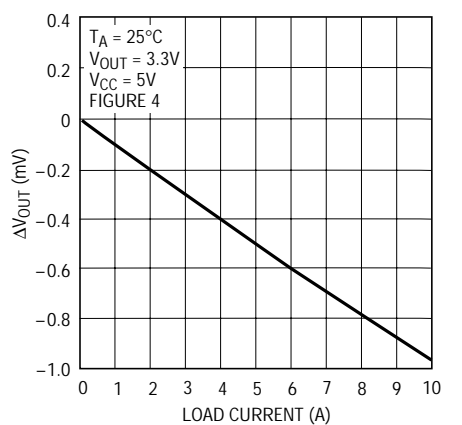
1430 G04

ΔV_{FB} と温度



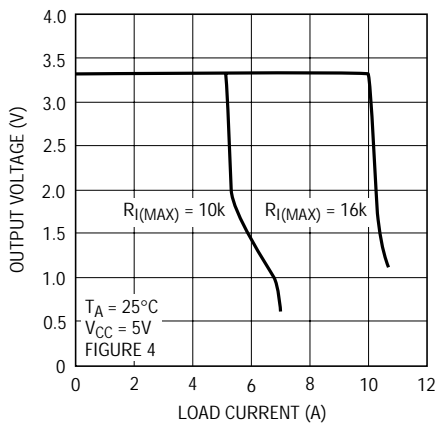
1430 G05

ロード・レギュレーション



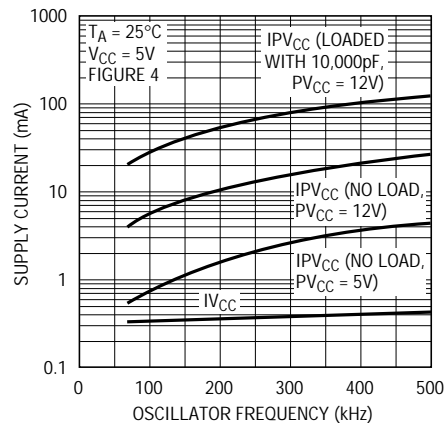
1460 G06

**電流制限時の出力電圧と
負荷電流**



1430 G07

電源電流と発振器周波数



1430 G08

ピン機能 (16ピン・パッケージ/8ピン・パッケージ)

G1(ピン1/ピン1): ドライバ1の出力。このピンは上側NチャンネルMOSFET、Q1のゲートに接続します。この出力は PV_{CC1} からPGNDまで振幅します。G2が“H”のときには、常に“L”です。

PV_{CC1} (ピン2/ピン2): ドライバ1の電源 V_{CC} 。これはG1の電源入力です。G1はPGNDから PV_{CC1} まで振幅します。 PV_{CC1} は $PV_{CC} + V_{GS(ON)}(Q1)$ 以上の電位に接続しなければなりません。この電位は外部電源、あるいは上側MOSFETと下側MOSFET間のスイッチング・ノードに接続された単純なチャージポンプを使用して発生させることができます。詳細については、アプリケーション情報を参照してください。

PGND(ピン3/ピン3): パワー・グランド。両方のドライバは、このピンにリターンします。このピンはQ2のソース近くの低インピーダンスのグランドに接続してください。8ピン・デバイスには、PGNDとGNDと一緒に接続されたピン3があります。

GND(ピン4/ピン3): 信号グランド。すべての低消費電力内部回路は、このピンにリターンします。グランド電流に起因する安定化誤差を抑えるために、GNDはLTC1430Aの近くでPGNDに接続してください。8ピン・デバイスでは、PGNDとGNDが内部でピン3に連結されています。

SENSE⁻、**FB**、**SENSE⁺**(ピン5、6、7/ピン4): これら3本のピンは、内部抵抗分割器および内部帰還ノードに接続されています。内部分割器を使用して出力電圧を3.3Vに設定するには、SENSE⁺を出力コンデンサの+端子に、SENSE⁻をGNDに接続します。FBは内部分割器を使用するアプリケーションでは、フロートさせておかなければなりません。外部抵抗分割器を使用して出力電圧を設定するには、SENSE⁺とSENSE⁻をフロートさせて、外部抵抗分割器をFBに接続してください。

\overline{SHDN} (ピン8/ピン5): シャットダウン。 \overline{SHDN} に50 μ s以上TTLコンパチブルの“L”レベルを加えると、LTC1430Aはシャットダウン・モードに入ります。シャットダウン時には、G1とG2が“L”になり、すべての内部回路がディスエーブルされ、静止電流は10 μ A(最大)に減少します。 \overline{SHDN} をTTL“H”レベルにすると通常動作が可能です。

SS(ピン9/なし): ソフト・スタート。SSピンにより、コンデンサを外付けしてソフトスタート機能を実現できます。SSからグランドに外付けしたコンデンサが起動時間の制御と電流制限ループの補償を行って、LTC1430Aは電流制限モードを正確に起動、停止することができます。詳細についてはアプリケーション情報を参照してください。

COMP(ピン10/ピン6): 外部補償。COMPピンは誤差アンプの出力とPWMの入力に直接接続されています。このノードでは、帰還ループを補償して最適な過渡応答を提供するためにRCネットワークを使用します。補償の詳細については、アプリケーション情報を参照してください。

FREQSET(ピン11/なし): 周波数設定。このピンは、内部発振器の自走周波数を設定するのに使用します。ピンがフロートしているとき、発振器は約200kHzで動作します。FREQSETからグランドに抵抗を接続すると発振器の周波数上がり、 V_{CC} に抵抗を接続すると下がります。抵抗選択の詳細については、アプリケーション情報を参照してください。

I_{MAX} (ピン12/なし): 電流制限設定。 I_{MAX} は内部電流制限コンパレータのスレッシュホールドを設定します。G1がオンのときに I_{FB} が I_{MAX} 以下に低下すると、LTC1430Aは電流制限動作に入ります。 I_{MAX} はGNDへの12 μ Aプルダウンを備えています。これは PV_{CC} への外部抵抗または外部電圧源で調整できます。

I_{FB} (ピン13/なし): 電流制限センス。1k Ω の抵抗を通してQ1のソースとQ2のドレインのスイッチ・ノードに接続します。この1k Ω の抵抗は、過渡電圧によって I_{FB} が損傷を受けないようにするために必要です。このピンは損傷せずにGNDより18V高くすることができます。

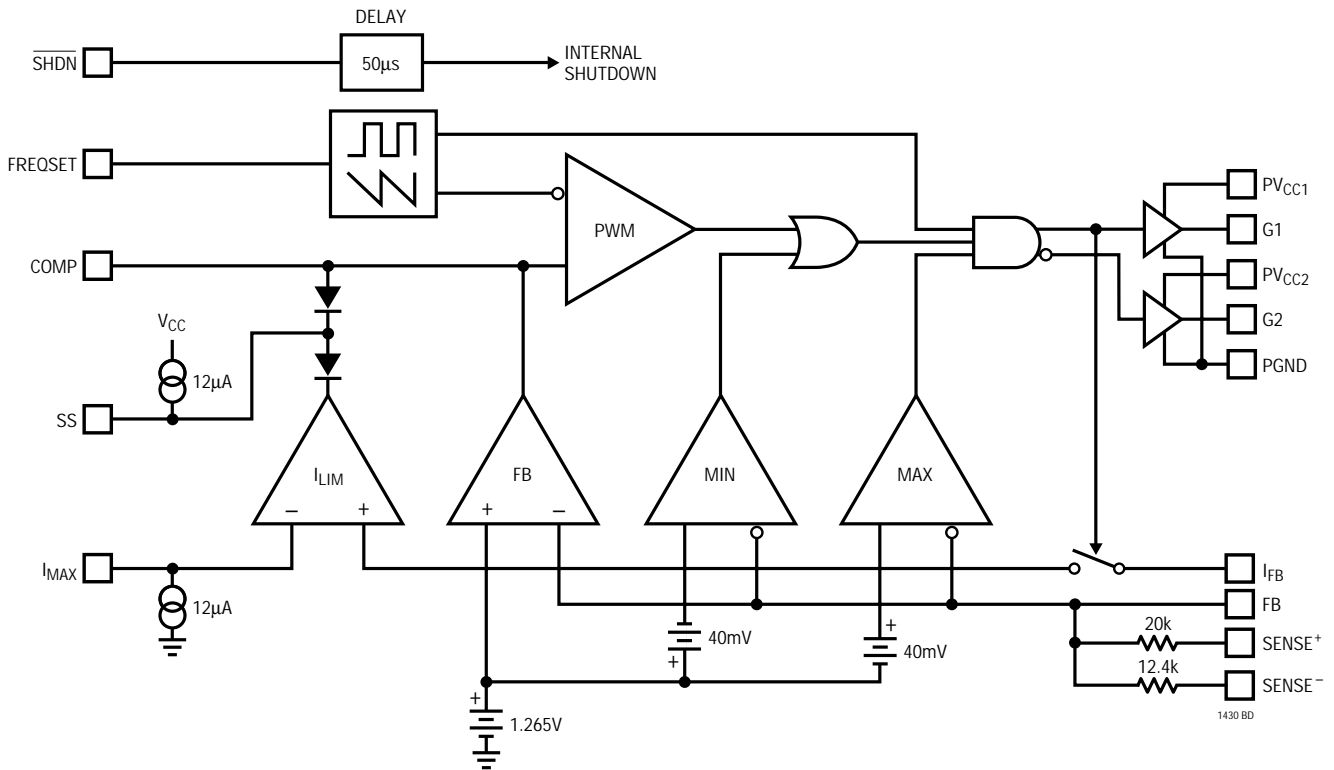
V_{CC} (ピン14/ピン7): 電源。このピンから低消費電力内部回路すべてに電力が供給されます。Q1のドレインのメイン PV_{CC} 電源とは別のクリーンな電源に接続してください。このピンには4.7 μ F以上のバイパス・コンデンサが必要です。8ピンのデバイスは、ピン7で V_{CC} と PV_{CC2} と一緒に接続されており、GND間に10 μ F以上のバイパス・コンデンサが必要です。

PV_{CC2} (ピン15/ピン7): ドライバ2用の電源 V_{CC} 。これはG2の電源入力です。G2はGNDから PV_{CC2} まで振幅します。 PV_{CC2} は通常、メインの高電力電源に接続されます。8ピンのデバイスは、ピン7で V_{CC} と PV_{CC2} と一緒に接続されており、GND間に10 μ F以上のバイパス・コンデンサが必要です。

G2(ピン16/ピン8): ドライバ2出力。このピンは下側NチャンネルMOSFET、Q2のゲートに接続します。この出力は PV_{CC2} からPGNDまで振幅します。G1が“H”のときには、常に“L”です。

LTC1430A

ブロック図



テスト回路

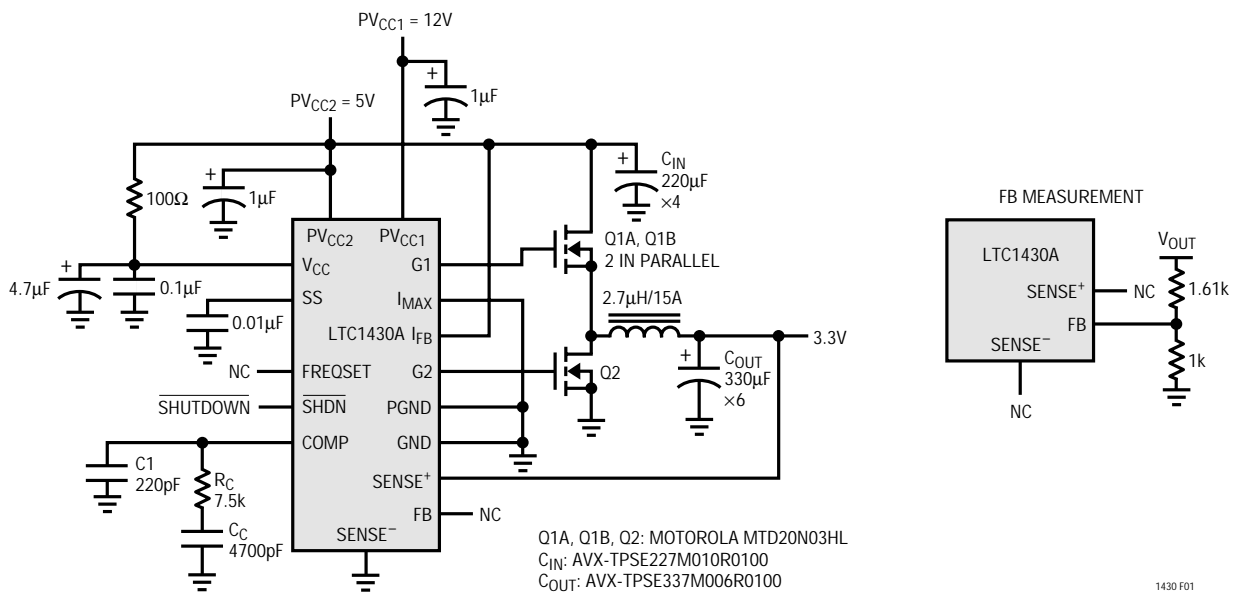


図1

テスト回路

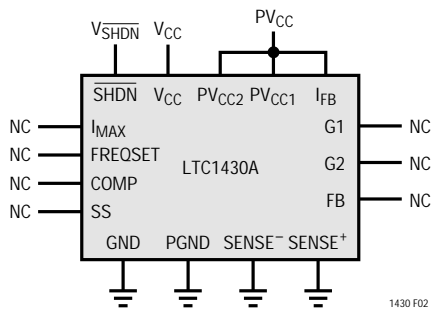


図2

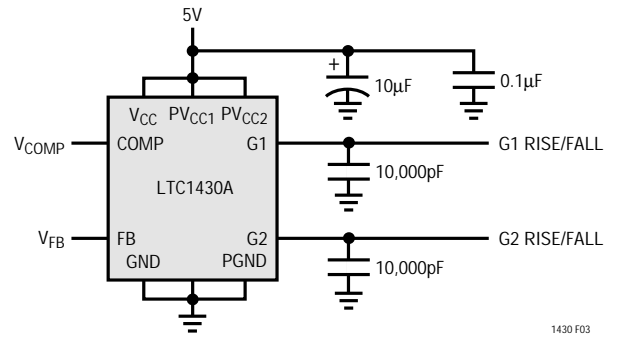


図3

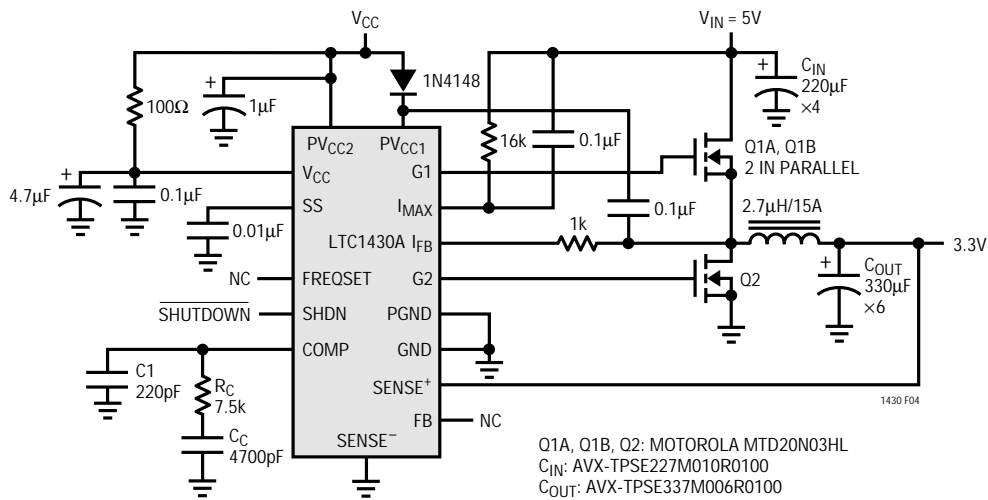


図4

アプリケーション情報

概要

LTC1430Aは、高電力、低電圧降圧(バック)コンバータ用に設計された電圧帰還PWMスイッチング・レギュレータ・コントローラです(ブロック図参照)。PWM発生器、 $\pm 0.5\%$ に調整された高精度リファレンス、2つの高電力MOSFETゲート・ドライバ、および完全なスイッチング・レギュレータ回路を形成するために必要なすべての帰還および制御回路を内蔵しています。このPWMループは通常200kHzで動作します。

LTC1430Aの16ピン・バージョンは、外付けの上側パワーMOSFETを電流センス素子として使用する電流制限センス回路を内蔵しているため、外部センス抵抗が不要です。

また、16ピン・バージョンには外付けコンデンサ1個だけで動作する内部ソフトスタート機能も含まれています。さらに、16ピン・バージョンには50kHzから500kHzを超える周波数で動作可能な可変発振器も備えており、外付け部品を幅広く選択できます。8ピン・バージョンは、電流制限、内部ソフトスタート、または周波数調整機能を持っていません。

動作原理

主帰還ループ

LTC1430Aは、回路の出力電圧を出力コンデンサでSENSE⁺とSENSE⁻ピンによってセンスし、その電圧を内部相互コンダクタンス・アンプFBにフィードバックします。FBは抵抗分割された出力電圧と内部1.265Vリファレンスを比較し、PWMコンパレータに誤差信号を出力します。次に、この信号は内部発振器で作られた固定周波数のノコギリ波と比較され、パルス幅変調信号が生成されます。このPWM信号は、G1とG2を通して外部MOSFETにフィードバックされ、閉ループが構成されます。ループ補償は、FB相互コンダクタンス・アンプの出力ノードであるCOMPの外部補償回路網で行われます。

MIN、MAX帰還ループ

FBアンプが十分に速く応答できない状況では、帰還ループにある2つの追加コンパレータが高速フォールト補正を提供します。MINは、帰還信号を内部リファレンスより40mV(3%)低い電圧と比較します。この点で、

MINコンパレータはFBアンプをオーバライドし、ループを内部発振器によって約93.5%に設定されたフル・デューティ・サイクルに強制します。同様に、MAXコンパレータは内部リファレンスより3%高い電圧で出力電圧をモニタし、トリップ時は出力をデューティ・サイクル・ゼロ%に強制します。これら2つのコンパレータは、高速出力過渡状態での極端な出力の変動を防止し、メイン帰還ループが安定動作するように最適補償されます。

電流制限ループ

16ピンのLTC1430Aには、電流制限回路の動作を制御するための別の帰還ループも内蔵されています。8ピン・デバイスでは電流制限ループはディスエーブルされています。I_{LIM}アンプは、G1が「H」のサイクル中、I_{FB}ピンによって外部MOSFET Q1の電圧降下をモニタします。この電圧をI_{MAX}ピンの電圧と比較します。ピーク電流が増加すると、R_{DS(ON)}によるQ1の電圧降下が大きくなります。I_{FB}がI_{MAX}以下に低下し、Q1のドレイン電流が最大レベルを超えたことを示すと、外付けのソフトスタート・コンデンサからI_{LIM}に電流が流れ始め、デューティ・サイクルを短縮して出力電流レベルを制御します。同時に、I_{LIM}コンパレータはMINコンパレータをディスエーブルする信号を生成し、電流制限回路と競合するのを防止します。内部帰還ノードが約0.8V以下に低下し、出力過負荷が重いことを示すと、電流制限回路は内部発振器を強制的に最大1/100スローダウンさせます。必要であれば、電流制限ループのターンオン時間は、ソフトスタート・コンデンサの容量を調整して制御できるため、LTC1430Aは電流制限を行わなくても短時間の過電流に耐えることができます。

Q1のR_{DS(ON)}を使用して出力電流を測定することにより、この電流制限回路は、Q1のR_{DS(ON)}を使用しない場合に必要なセンス抵抗を不要にし、外部の高電流経路に必要な部品数を削減することができます。パワーMOSFETのR_{DS(ON)}は厳密に管理されておらず、かつ温度によって変動するため、LTC1430Aの電流制限は正確ではありません。すなわち、電流制限回路はフォールト状態において電源回路の損傷を防止するためのものです。電流制限回路が機能し始める実際の電流レベルは、使用するパワーMOSFETによって、ユニットごとに異なる可能性があります。電流制限動作の詳細については、「ソフトスタートと電流制限」を参照してください。

アプリケーション情報

PV_{CC1}およびPV_{CC2}に電源を供給するのに補助12V電源が利用できる5V入力設計では、R_{DS(ON)}がV_{GS} = 5Vまたは6Vで規定される標準MOSFETを使用すればよい結果が得られます。この電源から引き出される電流は、使用するMOSFETとLTC1430Aの動作周波数によって異なりますが、一般的には50mA未満です。

倍電圧チャージポンプを使用してQ1のゲート・ドライブを生成し、7V以下のPV_{CC}電圧で動作するLTC1430Aの回路は、標準パワーMOSFETを完全に導通させるだけのゲート・ドライブ電圧を供給できません。5Vで動作させるときには倍電圧回路は標準MOSFETでも動作できますが、MOSFET R_{ON}が非常に高いため、FETの消費電力が増大し、効率が低下する可能性があります。5VのPV_{CC}システムにはロジック・レベルFETが適しています。これらは倍電圧チャージポンプで完全に導通させることができ、最大効率で動作します。4V付近のPV_{CC}電圧で動作する倍電圧回路は、ロジック・レベルFETでも効率の問題に直面するようになります。このような設計は、3倍電圧チャージポンプ(図7参照)で構成するか、新しい超低スレッシュヨルドMOSFETで構成しなければなりません。7V以上の電圧で動作する倍電圧チャージポンプ設計とすべての3倍電圧チャージポンプ設計では、過渡電圧がピンの絶対最大定格を超えるのを防止するために、PV_{CC1}にツェナー・クランプ・ダイオードD_Zを含んでいなければなりません。

スレッシュヨルド電圧を選択したら、入力および出力電圧、許容消費電力、および最大所要出力電流に基づいてR_{ON}を選択しなければなりません。連続モードで動作する標準的なLTC1430Aの降圧コンバータ回路では、平均

インダクタ電流は出力負荷電流と同じに値になります。この電流は常にQ1またはQ2を流れ、消費電力は次のようにデューティ・サイクルに応じて分割されます。

$$DC(Q1) = \frac{V_{OUT}}{V_{IN}}$$

$$DC(Q2) = 1 - \frac{V_{OUT}}{V_{IN}} = \frac{(V_{IN} - V_{OUT})}{V_{IN}}$$

一定の導通損失に対して必要なR_{ON}は、関係式P = I²Rを整理して、次のとおり計算することができます：

$$R_{ON}(Q1) = \frac{P_{MAX}(Q1)}{DC(Q1)(I_{MAX})^2} = \frac{V_{IN}(P_{MAX})(Q1)}{V_{OUT}(I_{MAX})^2}$$

$$R_{ON}(Q2) = \frac{P_{MAX}(Q2)}{DC(Q2)(I_{MAX})^2} = \frac{V_{IN}(P_{MAX})(Q2)}{(V_{IN} - V_{OUT})(I_{MAX})^2}$$

P_{MAX}は基本的に必要な効率に基づいて計算します。5V入力、3.3V/10A出力として設計された標準的な高効率回路は、各MOSFETの最大負荷時の効率損失は3%以下です。この電流レベルで約90%の効率を仮定すると、FET 1個あたり(3.3V × 10A / 0.9 × 0.03) = 1.1WのP_{MAX}値が得られ、所要R_{ON}は次のようになります：

$$R_{ON}(Q1) = \frac{(5V)(1.1W)}{(3.3V)(10A)^2} = 0.017\Omega$$

$$R_{ON}(Q2) = \frac{(5V)(1.1W)}{(5V - 3.3V)(10A)^2} = 0.032\Omega$$

Q2に要求されるR_{ON}は、この例ではQ1のほぼ2倍です。このアプリケーションでは、Q2用に0.03 のデバイス1個、およびQ1を形成するのに同じデバイスを2個以上の並列で指定している場合があります。また、所要R_{ON}値では大型MOSFETを示唆していますが、消費電力値は1デバイスあたり1.1W以下であるため、高効率アプリケーションでは、大型TO-220パッケージやヒートシンクは必ずしも必要ありません。Siliconix Si4410DY(SO-

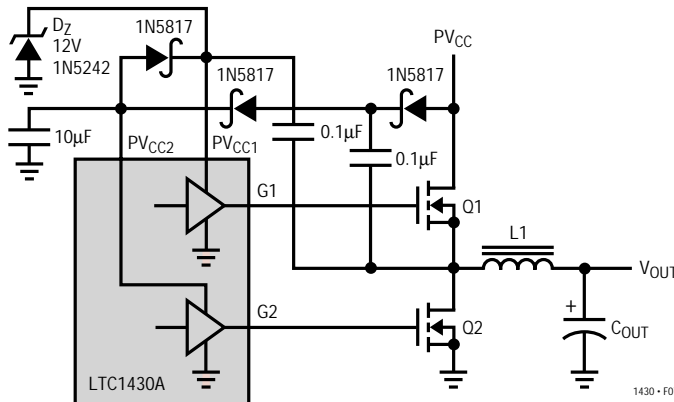


図7. 3倍電圧チャージポンプ

アプリケーション情報

8 やモトローラ MTD20N03HL (DPAK) などが、ゲート・ドライブが5Vのときに R_{ON} 値が0.03 以下の小型表面実装デバイスです。どちらも出力電流が10Aまでの LTC1430A回路で十分に機能します。 P_{MAX} 値が高いと、一般にMOSFETコストと回路効率率は下がり、MOSFETのヒートシンク要求条件が高くなります。

インダクタ

インダクタは、LTC1430Aの設計で最も大きな部品である場合が多いので、注意して選択することが必要です。インダクタの値とタイプは、出力スルーレート要求条件と予測されるピーク電流に基づいて選択しなければなりません。インダクタ値は基本的に必要な電流スルーレートによって制御されます。インダクタ電流の最大上昇率は、インダクタ値、入出力電圧差、およびLTC1430Aの最大デューティ・サイクルによって設定されます。標準的な5Vから3.3Vのアプリケーションでは、最大立上り時間は次のようになります。

$$90\% \frac{(V_{IN} - V_{OUT})}{L} \frac{AMPS}{SECOND} = \frac{1.53A}{\mu s} \frac{1}{L}$$

ただし、Lはインダクタ値 (μH) です。このアプリケーションの $2\mu H$ のインダクタでは、立上り時間が $0.76A/\mu s$ であり、5Aの負荷電流ステップへの応答時には $6.5\mu s$ の遅延が生じます。この $6.5\mu s$ の間、インダクタ電流と出力電流の差は、出力コンデンサで補充しなければならず、一時的に出力に垂下が生じます。この影響を最小限に抑えるため、5Vを $2.xV$ から $3.xV$ に変換する大部分の LTC1430Aの回路では、インダクタ値は通常、 $1\mu H \sim 5\mu H$ の範囲でなければなりません。入力電圧と出力電圧の異なる組合せおよび予想される負荷によっては、別の値が必要になる場合もあります。

必要な値が分かったら、ピーク電流と効率条件に基づいてインダクタ・コア・タイプを選択することができます。インダクタのピーク電流は、ピーク・ツー・ピーク・インダクタ・リップル電流の半分に最大出力負荷電流を加えた値と等しくなります。リップル電流は、インダクタ値、入力および出力電圧、そして動作周波数によって設定されます。効率が高くほぼ1になる場合、リップル電流の概算値は次のとおりです。

$$\Delta I = \frac{(V_{IN} - V_{OUT})}{(f_{OSC})(L)} DC$$

$$DC = \frac{V_{OUT}}{V_{IN}}$$

$$f_{OSC} = \text{LTC1430Aの発振器周波数}$$

$$L = \text{インダクタ値}$$

本データシートで取り上げた標準的な5Vから3.3Vのアプリケーションについてこの式を解くと、次の値が得られます。

$$\frac{(1.7)(0.66)}{(200kHz)(2\mu H)} = 2.8A_{P-P}$$

10A負荷でのピーク・インダクタ電流

$$10A + \frac{2.8A}{2} = 11.4A$$

インダクタ・コアは、飽和せずに十分にこのピーク電流に耐え、また巻線の銅抵抗は抵抗性電力損失を最小限に抑えるために、できるだけ低くなければなりません。電流無制限回路での電流制限状態またはフォールト状態では、電流が回路の最大レベルを超える可能性があることに注意してください。インダクタには、この追加電流に耐えるだけのサイズが必要です。

入力および出力コンデンサ

標準的なLTC1430Aの設計では、入力コンデンサと出力コンデンサの両方に厳しい条件が課されます。通常の定常負荷動作では、LTC1430Aのような降圧コンバータが、スイッチング周期において入力電源から方形波の電流を引き出し、そのピーク値は出力電流と等しく、最小値はほぼゼロ付近になります。このような負荷を直接まかなえるだけの電流スルーレートを供給できる元電源はほとんどないため、この電流の大部分は入力バイパス・コンデンサから供給しなければなりません。その結果、入力コンデンサのRMS電流によりコンデンサが加熱し、極端な場合は早期コンデンサ故障を引き起こすおそれがあります。RMS電流はPWMデューティ・サイクルが50%のときに最大になり $I_{OUT}/2$ に等しくなります。十分なリップル電流定格をもつ低ESRの入力コンデンサを使用して、高信頼動作を実現しなければなりません。コンデンサ製造業者のリップル電流定格は、多くの場合、わずか2000時間 (3ヶ月) の動作時間によって規定されています。回路の有効寿命を延長するために、入力コンデンサのリップル電流を製造業者の仕様に対してディレーティングすることが必要です。

アプリケーション情報

降圧コンバータの出力コンデンサは、定常状態では入力コンデンサよりもはるかにリップル電流が少なくなります。ピーク・ツー・ピーク電流は、インダクタのピーク・ツー・ピーク電流と等しく、通常は全負荷電流の数の1です。出力コンデンサの役割は、電力消費ではなく低ESRに重点が置かれています。出力負荷過渡状態の間、出力コンデンサは、LTC1430Aがインダクタ電流を新しい値に合わせて調整できるようになるまで、負荷が要求する追加の負荷電流をすべて供給しなければなりません。出力コンデンサのESRによって、出力電圧にESR値×負荷電流変動に等しいステップが発生します。ESRが0.05 の出力コンデンサでの5Aの負荷ステップは、250mVの出力電圧変動を生じます。これは3.3V電源では7.6%の出力電圧変動に相当します。出力コンデンサのESRと出力負荷過渡応答には密接な関係があるため、通常、出力コンデンサは、容量値ではなくESRを重視して選択されます。ESRが適切なコンデンサは、通常、定常状態の出力リップルを制御するのに必要な値以上の容量値をもっています。

LTC1430Aアプリケーションでは、規定リップル電流定格とESRをもつスイッチング電源用の電解コンデンサを効果的に使用することができます。三洋電機のOS-CON電解コンデンサは優れた性能を発揮し、電解コンデンサとして非常に高い性能/サイズ比を誇ります。表面実装アプリケーションでは、電解コンデンサまたは乾式タンタル・コンデンサを使用できます。タンタル・コンデンサは、スイッチング電源用のサージ試験が実施されていなければなりません。低コストの汎用タンタルは非常に寿命が短く、スイッチング電源アプリケーションでは突然故障してしまうことが知られています。AVX TPSシリーズの表面実装部品はポピュラーなタンタル・コンデンサで、LTC1430Aアプリケーションで良好に動作します。ESRを低減し、リップル電流能力を向上させる一般的な方法は、複数のコンデンサを並列に接続することです。標準的なLTC1430Aのアプリケーションでは、10Aの出力負荷ステップで5Aのリップル電流容量の入力コンデンサと2%の出力シフトが要求される場合があり、これには0.007 の出力コンデンサESRが必要です。三洋電機のOS-CON、製品番号10SA220M(220 μ F/10V)コンデンサは、85 での許容リップル電流が2.3Aで、ESRが0.035 です。入力で3個を並列に接続し、出力で6個を並列接続すれば上記の要求条件を満足します。

入力電源の検討/チャージポンプ

16ピンのLTC1430Aは、メイン・パワー入力用PV_{CC}、MOSFETゲート・ドライブ用PV_{CC1}およびPV_{CC2}、そしてLTC1430の内部回路用にクリーンで低リップルのV_{CC}の4つの電源電圧を必要とします(図8)。多くのアプリケーションでは、電源電圧が外部MOSFET Q2のゲートを完全に導通させるだけ高ければ、PV_{CC}とPV_{CC2}を連結して、共通の高電力電源から電力を供給することができます。Q2にロジック・レベルMOSFETを使用する場合は、これは5Vシステム電源でもかまいません。V_{CC}は通常、この同じ高電力電源からRCでフィルタして取ることができます。低消費電流(標準350 μ A)により、比較的大きなフィルタ抵抗とそれに相応して小さなフィルタ・コンデンサを使用できます。通常、100 Ω と4.7 μ FでV_{CC}に十分なフィルタリングを提供します。

LTC1430Aの8ピン・バージョンでは、パッケージ内部でPV_{CC2}ピンとV_{CC}ピンが連結されています(図9)。このピンは、V_{CC}/PV_{CC2}として引き出されており、16ピン・デバイスと同じ低リップル要求をもっていますが、Q2にもゲート・ドライブ電流を供給できなければなりません。これは、PV_{CC}ピンにさらに大きなRCフィルタを使用すれば得

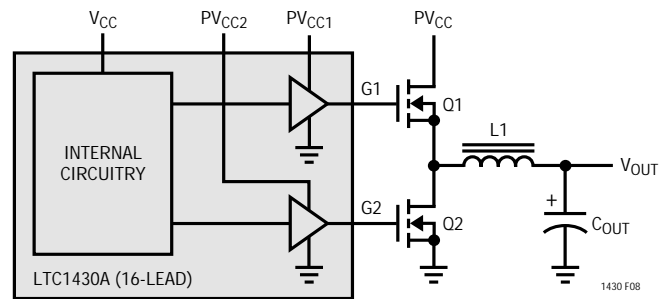


図8. 16ピンの電源

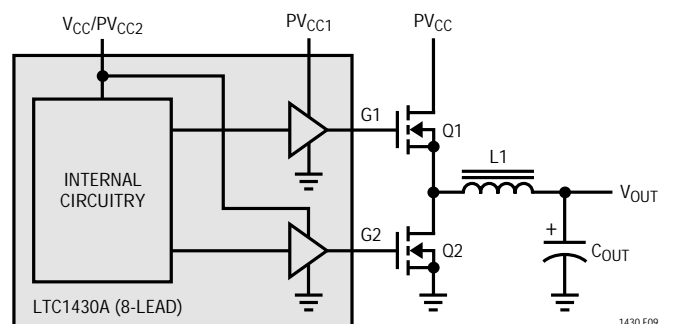


図9. 8ピンの電源

アプリケーション情報

ことができます。この場合、22 と10 μ Fで十分です。10 μ Fのコンデンサを部品の間近(できればユニットの真下)に配置しないと、出力レギュレーションに影響がでます。

LTC1430Aの両バージョンに対して、Q1のゲートを完全に導通させるには、PV_{CC1}がPV_{CC}より少なくとも1個の外部MOSFET V_{GS(ON)}分、高くなければなりません。この高い電圧はPV_{CC}の後に立ち上がる別電源(標準12V)あるいは単純なチャージポンプ(図5)で発生させることができます。このチャージポンプは、PV_{CC}からPV_{CC1}に接続されたショットキ・ダイオードと、PV_{CC1}からQ2のドレインのスイッチング・ノードに接続された0.1 μ Fコンデンサで構成されています。この回路はQ1がオンのときにPV_{CC1}に2PV_{CC} - V_Fを供給し、Q1がオフのときにPV_{CC} - V_Fを供給します。V_Fはショットキ・ダイオードのオン電圧です。Q2のドレインにリンギングがあると、PV_{CC1}で2PV_{CC}以上の過渡電圧が生じる可能性があります。PV_{CC}が7V以上の場合は、PV_{CC1}からPGNDに12Vのツェナー・ダイオードを挿入して、過渡電圧によってPV_{CC2}の回路やQ1のゲートが損傷を受けるのを防止しなければなりません。

LTC1430Aの16ピン・バージョンでは、標準スレッシュホールドのMOSFETや非常に低いPV_{CC}電圧で使用する他の電圧を供給するために、より複雑なチャージポンプを構築することができます。3倍電圧のチャージポンプ(図7)は、2PV_{CC}および3PV_{CC}電圧を供給可能です。これらの電圧は、それぞれPV_{CC2}とPV_{CC1}に接続でき、標準スレッシュホールドMOSFETをPV_{CC}に5Vを印加して、あるいは5Vロジック・レベル・スレ

ショルドMOSFETをPV_{CC}に3.3Vを印加して使用することができます。V_{CC}はPV_{CC2}と同じ電位からドライブでき、システム全体が単一3.3V電源で動作可能です。3倍電圧チャージポンプには、起動時にダイオードでの順方向電圧降下を抑えるために、ショットキ・ダイオードを使用する必要があります。3倍電圧チャージポンプ回路は、Q2のドレインでのリンギングを整流する傾向があり、PV_{CC1}で十分に3PV_{CC}以上を供給できます。すべての3倍電圧(または、より高電圧)回路には、PV_{CC1}での過電圧を防止するために、12Vのツェナー・ダイオードD_Zを挿入しなければなりません。

3.3Vの入力電源動作

LTC1430Aは自身に電源を供給する低電力の5V電源が利用でき、外部MOSFETにゲート・ドライブを供給できれば、5V以下の入力電源電圧で使用できます。図10に標準的な3.3Vを2.5Vに変換する応用回路を示します。この回路は2.5V出力で最大10Aを供給可能で、この電力を3.3Vの電源から取り出します。この5V電源は、外部MOSFETのゲートをドライブし、LTC1430Aの制御回路に電力を供給し続けるのに標準約20mAが必要です。5V電源がないアプリケーションについては、LTC1649のデータシートを参照してください。

補償と過渡応答

LTC1430Aの電圧帰還ループはCOMPピンで補償されます。これは内部g_m誤差アンプの出力ノードです。ループは一般に、COMPからGNDへのRCネットワークと

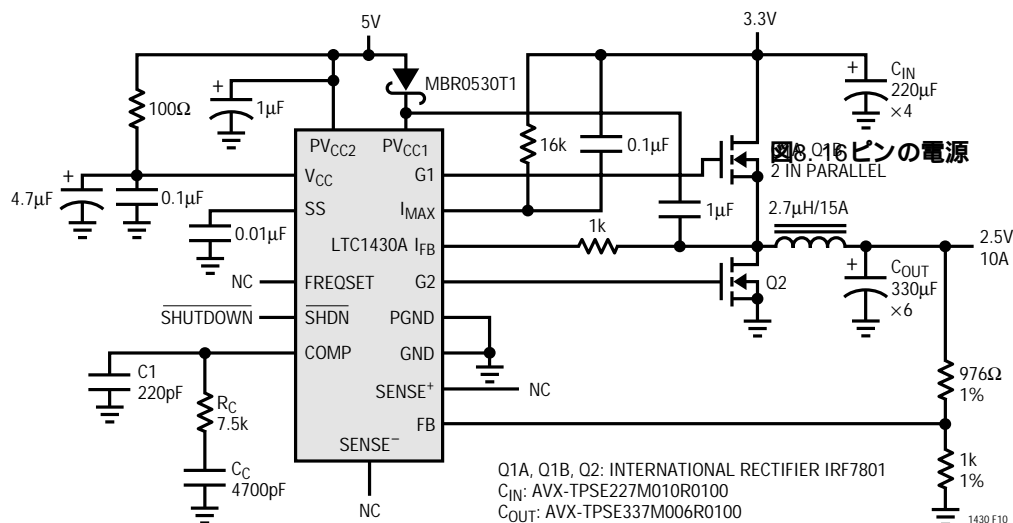


図10. 3.3Vから2.5V/10Aのアプリケーション

アプリケーション情報

COMPからGNDへの別の小容量のCによって補償できます(図11)。ループの安定度は、インダクタおよび出力コンデンサの値、またその他の要因によって影響を受けます。最適なループ応答は、ネットワーク・アナライザを使ってループのポールとゼロを見つけられれば得られます。出力負荷ステップ状態で過渡回復が適切になるまで、実験により R_C 値を変えてみるほうが有効ではるかに簡単です。表1にインダクタ値と出力コンデンサ値に基づく、5Vから3.3Vのアプリケーション用の推奨補償部品を示します。これらの値は、並列に接続した複数の330 μ F AVX TPSシリーズの表面実装タンタル・コンデンサを出力コンデンサとして使用して計算したものです。

表1. 複数の330 μ F AVX出力コンデンサを使用した5Vから3.3Vのアプリケーション用推奨補償ネットワーク

L1 (μ H)	C_{OUT} (μ F)	R_C (k Ω)	C_C (μ F)	C1 (pF)
1	990	1.8	0.022	820
1	1980	3.6	0.01	470
1	4950	9.1	0.0047	150
1	9900	18	0.0022	82
2.7	990	3.6	0.01	470
2.7	1980	7.5	0.0047	220
2.7	4950	18	0.0022	82
2.7	9900	39	0.001	39
5.6	990	9.1	0.0047	150
5.6	1980	18	0.0022	82
5.6	4950	47	820pF	33
5.6	9900	91	470pF	15
10	990	18	0.0022	82
10	1980	39	0.001	39
10	4950	91	470pF	15
10	9900	180	220pF	10

出力過渡応答は、インダクタと出力コンデンサの時定数、出力コンデンサのESR、およびループ補償部品の3つの主な要因によって設定されます。最初の2つ要因は通常、3番目のものより全体の過渡回復時間により大きな影響を与えます。ループ補償が効果的でなければ、ループ補償部品をいじるよりも、インダクタと出力コンデンサを最適化するほうが改善につながります。一般に、小さい値のインダクタでも過渡応答が改善されますが、リップルとインダクタ・コアの飽和定格が犠牲になります。また、出力コンデンサのESRを小さくしても、出力過渡

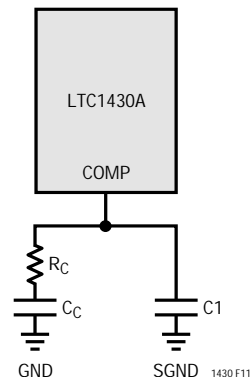


図11. 補償ピンの接続

応答の最適化に役立ちます。詳細については「入力コンデンサと出力コンデンサ」を参照してください。

ソフトスタートと電流制限

LTC1430Aの16ピン・バージョンは、SSピンにソフトスタート回路を内蔵しています。この回路は初期起動と電流制限動作時に使用されます。ソフト・スタートおよび電流制限回路は、8ピン・バージョンにはありません。SSピンには、GNDとの間に所要ソフトスタート時間に相当する容量の外付けコンデンサが必要です。外付けコンデンサを充電するための内部12 μ A電流源が内蔵されています。ソフト・スタートは、COMPピンが振幅可能な最大電圧をクランプすることで機能し、それによってデューティ・サイクルを制御します(図12)。LTC1430Aは、SSピンが V_{CC} より約2V低い電圧まで上昇すると、低いデューティ・サイクルで動作し始めます。SSが上昇し続けると、デューティ・サイクルも誤差アンプが動作して出力を安定化し始めるまで増加します。SSが V_{CC} より1V低い電圧に達すると、LTC1430Aは完全な動作状態になります。内部スイッチはシャットダウン中、SSピ

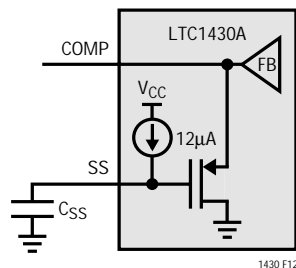


図12. ソフト・スタートによるCOMPピンのクランプ

アプリケーション情報

ンをGNDに短絡します。

LTC1430AはQ1がオンの間 I_{FB} の電圧を監視して出力電流を検出します。 I_{LIM} アンプは、この電圧を I_{MAX} の電圧と比較します(図13)。Q1はオン状態で既知の抵抗値をもっています。逆に計算することで、Q1の最大出力電流によって I_{FB} に発生する電圧を求めることができます。 I_{FB} が I_{MAX} 以下に低下すると、 I_{LIM} はソフトスタート・ピンから電流をシンクし始めるため、SSの電圧が低下します。SSの電圧が低下すると、出力のデューティ・サイクルが制限され、出力電流が制限されます。最終的にシステムが平衡し、SSピンのプルアップ電流が I_{LIM} アンプのプルダウン電流と等しくなります。LTC1430Aは過電流状態がなくなるまでこの状態になったままです。このときに I_{FB} が上昇し、 I_{LIM} は電流のシンクを停止し、内部プルアップがソフトスタート・コンデンサを再充電して、通常動作に復帰します。 I_{FB} ピンには、Q2のドレインの過渡電圧が内部構造に損傷を与えるのを防止するために、1kの直列外付け抵抗が必要です。

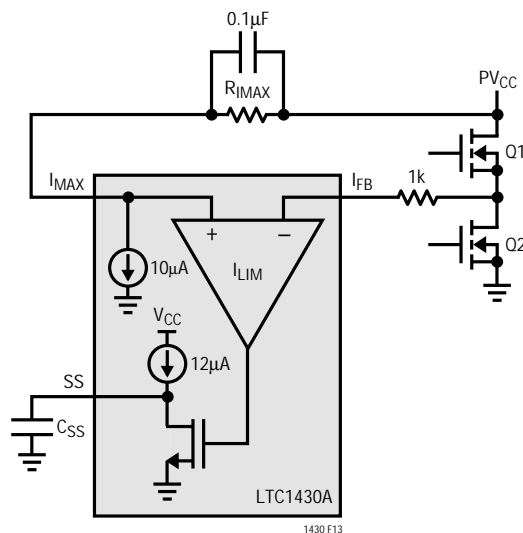


図13. 電流制限動作

I_{LIM} アンプは、 I_{FB} と I_{MAX} の差に比例する電流をSSから引き込みます。穏やかな過負荷状態では、SSピンの電圧が徐々に低下し、電流制限が起動するまでの遅延時間を作ります。非常に短い穏やかな過負荷状態では、電流制限回路がまったく作動しないことがあります。長い過負荷状態によって、SSピンは安定レベルに達することが

でき、過負荷が取り除かれるまで、出力は低い電圧になったままです。重い過負荷では、 I_{LIM} でより大きなオーバードライブを生成するため、より速くSSをプルダウンし出力部品の損傷を防止します。

Q1がオフのときには、この状態で低い I_{FB} 電圧によって電流制限が起動するのを防止するため I_{LIM} アンプ出力はディスエーブルされます。 I_{LIM} アンプ出力は、Q1がターンオンした170ns(固定)後に再イネーブルされます。これによって、 I_{FB} ノードは“H”にスルーバックし I_{LIM} アンプが正しい値にセトリングします。LTC1430Aが深い電流制限に入ると、出力電流を制御するために、Q1のオン時間を170ns以下にカットする必要のあるポイントに達します。これは I_{LIM} アンプを適切に動作させるのに必要な最小セトリング時間と矛盾します。この時点で、2次電流制限回路が内部発振器周波数を低下させ始め、Q1のオフ時間を延長します。オン時間は170nsで一定のままです。これによって、さらにデューティ・サイクルが低下し、LTC1430Aは出力電流に対する制御を維持することができます。

極端な出力過負荷または短絡状態で、 I_{LIM} アンプはSSピンを1スイッチング・サイクルで、 V_{CC} より2V低い電圧に引き込み、デューティ・サイクルをゼロにします。この時点ですべてのスイッチングが停止し、Q2を流れる出力電流が減衰し、LTC1430Aはソフトスタート・サイクルを一部実行して再スタートします。短絡が継続する場合は、このサイクルが繰り返されます。この状態ではピーク電流がかなり高くなる可能性があります。平均電流が制御され、適切に設計された回路は、出力FETで大きな熱上昇を招くことなく、無限に短絡に耐えることができます。さらに、ソフトスタート・サイクル繰り返し周波数は低いkHzレンジにまで低下し、インダクタが振動して、何か問題が起きたことを知らせる可聴警報を発生することがあります。

発振器周波数

LTC1430Aは、標準自走周波数が200kHzの電流制御発振器を内蔵しています。内部20µAの電流は、FREQSETピン(ピン11)に流入またはそれから流出する電流に加えられ、発振器周波数を約10kHz/µAに設定します。FREQSETは内部でLTC1430Aのリファレンス電圧(1.265V)に追従します。FREQSETがフロートしているとき、発振器は内部20µAソースによってバイアスさ

アプリケーション情報

れ、200kHzで動作します。50kの抵抗をFREQSETからグランドに接続すると、FREQSETからさらに25 μ Aを余分にシンクするため、内部発振器は約450kHzで動作ようになります。外部から10 μ Aの電流をFREQSETに供給すると、内部周波数が100kHzに下がります。内部クランプにより、発振器が約50kHz以下に下がらないようにしています。FREQSETをV_{CC}に接続すると、発振器はこの最小周波数で動作します。

シャットダウン

LTC1430Aには $\overline{\text{SHDN}}$ ピンでのロジック・レベルによって制御される低消費電力シャットダウン・モードがあります。 $\overline{\text{SHDN}}$ を“H”レベルにすると、デバイスは通常どおり動作します。 $\overline{\text{SHDN}}$ を“L”レベルにするとすべての内部スイッチングが停止し、COMPとSSを内部でグランド電位にして、Q1とQ2をターンオフします。シャットダウン時、LTC1430A自身の消費電流は標準1 μ A以下に減少しますが、外部MOSFETのオフ状態リーク電流によって、特に高温時にPV_{CC}のトータル電流が多少高くなる可能性があります。 $\overline{\text{SHDN}}$ が再び“H”になると、LTC1430Aはソフトスタート・サイクルを再実行して、通常動作を再開します。PV_{CC}のパワーアップ中に、LTC1430Aをシャットダウン状態のまま保持すると、PV_{CC1}シーケンスの制約がなくなります。

外部クロック同期

LTC1430Aの $\overline{\text{SHDN}}$ ピンは、同期クロックまたはより高速なスイッチング速度を必要とするアプリケーションのために、外部クロック入力としても使用できます。 $\overline{\text{SHDN}}$ ピンは“L”になるとすぐに内部のこぎり波を停止し、発振器をリセットします。ただし、50 μ sだけ待ってから残りの内部回路をシャットダウンします。クロック信号を $\overline{\text{SHDN}}$ ピンに直接加えると、外部クロックの周波数が内部発振器の周波数より高ければ、LTC1430Aの内部発振器は強制的にその周波数にロックされます。LTC1430Aは、部品を追加しなくても250kHz~350kHzの周波数に同期させることができます。

LTC1430Aは200kHz~500kHzの周波数に同期可能です。300kHz以上の周波数では、立上り/立下り時間と伝播遅延がスイッチ・サイクルの大きな部分を占めるため、得られる最大デューティ・サイクルが低下することがあります。3.3Vを2.5Vに変換するコンバータのように損失の

少ない動作が重要なアプリケーションでは、これらの周波数を使用している回路は慎重にチェックしなければなりません。500kHz以上の周波数では、電流制限動作が不安定になる場合があります。推奨できません。

レイアウトの検討事項

接地

規定される出力安定化を得るために、LTC1430Aには適切な接地が重要です。バイパス・コンデンサとPV_{CC1}、PV_{CC2}、およびPGNDピンの間に、きわめて高い(数アンペアの)ピーク電流が流れる可能性があります。これらの電流によって、名目上両方とも「グランド」である2点間に大きな電位差を生じる可能性があります。一般に、GNDとPGNDはレイアウト上で完全に分離されていなければならない、またLTC1430AのGNDピンとPGNDピンの間近で一点接続しなければなりません。これにより、PGNDとGNDを同じ電位に保持することによって、LTC1430Aでの内部グランド干渉を抑えると同時に、過剰な電流によってGNDに接続されている回路の動作が妨害されないようにします。PGNDノードは可能な限りコンパクトかつ低インピーダンスとし、入力コンデンサと出力コンデンサの負端子、Q2のソース、LTC1430AのPGNDノード、出力リターン、および入力電源のリターンは、すべて一点接続しなければなりません。図14は変更した回路図で、適切なレイアウトの共通接続を示します。10A以上の電流レベルでは、PCボード自体の電流密度が問題になる可能性があります。高電流を流すトレースは、できる限り幅を広くとってください。

出力電圧のセンシング

LTC1430Aの16ピン・バージョンには、出力電圧のセンシング用にSENSE⁺、SENSE⁻、FBの3本のピンがあります。SENSE⁺とSENSE⁻は、FBに接続された内部抵抗分割器に接続されています。LTC1430の出力を3.3Vに設定するには、SENSE⁺を実用上可能な限り負荷の近くで出力に接続し、SENSE⁻をGND/PGNDの共通点に接続します。SENSE⁻は差動入力の本物のセンス入力ではなく、内部分割器のただのボトム・エンドであることに注意してください。SENSE⁻を負荷の近くでグランドに接続しても、ロード・レギュレーションは改善されません。他の出力電圧の場合は、SENSE⁺とSENSE⁻ピンをフロートさせ、外部抵抗ストリングをFBに接続してください。

アプリケーション情報

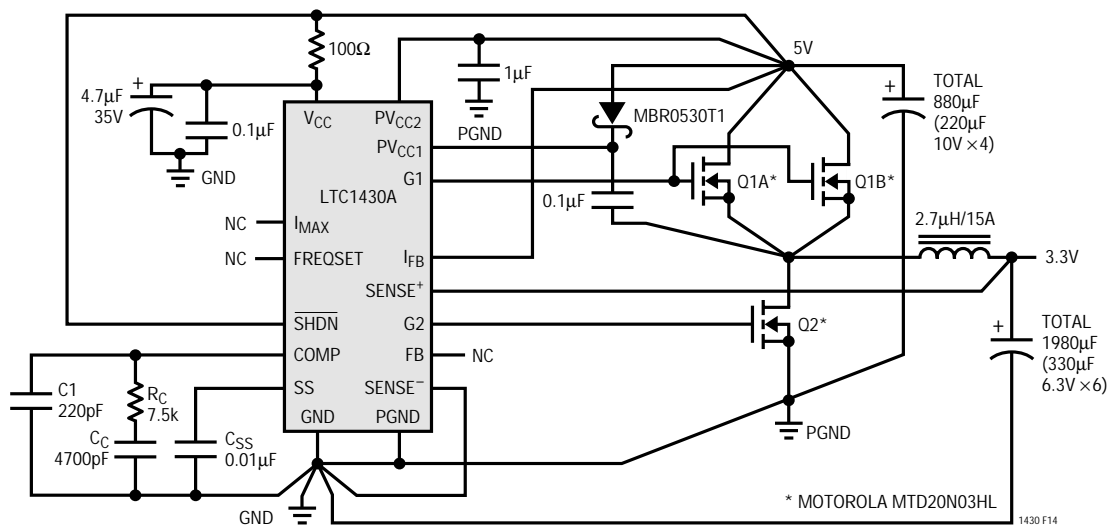


図14. レイアウトの検討事項を示す標準的な回路図

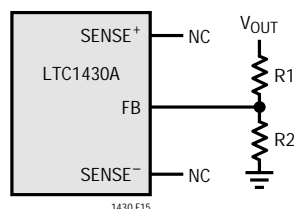


図15. 外部抵抗を使用した出力電圧の設定

(図15)。前に述べたとおり、上側の抵抗 (R1) を実用上可能な限り負荷に近づけて出力に接続し、下側の抵抗 (R2) をGND/PGNDの共通点に接続してください。いずれの場合も、抵抗分割器の上端 (SENSE+ または R1) を負荷の近くに接続すると、LTC1430A と負荷の間のPCトレースまたは接続配線での電圧降下が補償され、ロードレギュレーションを大幅に改善できます。

パワー部品の接続/放熱

電流レベルが1Aを大きく超える場合、LTC1430Aをサポートするパワー部品の形状が物理的に(少なくともLTC1430Aを基準にして)大きくなり始め、実装時に特別な注意が必要になります。入力コンデンサと出力コンデンサは、高いピーク電流を流す必要があり、またESRが低くなければなりません。そのため、可能な限りリードを短く、またPCトレースの幅を広く短くする必要があります。一般に、単一部品としてはパワー・インダクタがボード上で最も大きな部品です。特に表面実装タイ

プの場合は、リードの半田に加えて機械的な保持が必要な場合があります。

使用するパワーMOSFETには、適正な動作と信頼性を確保するために配慮が必要です。電流レベルと要求される効率に応じて、TO-220のような大型のものからSO-8のような小型のものまで、さまざまなMOSFETを選択できます。高効率回路では、特にTO-220タイプのMOSFETの場合には、パワー・デバイスの放熱を行わなくても良いよいことがあります。一例として、3.3V/10Aの定常出力で動作している90%の効率のコンバータは、 $(33W/90\%)10\% = 3.7W$ しか消費しません。一般にパワーMOSFETがコンバータでの電力損失の大部分を占めます。これらがコンバータで使用される電力の100%を消費すると仮定しても、わずか3.7Wが2~3個のデバイスに分散されます。設計上90%の効率を提供するのに適した R_{ON} をもつ標準的なSO-8 MOSFETを、PCボード上で適切なサイズの銅トレースに半田付けすると、通常2Wを消費できます。それよりわずかに効率が低いか、より出力電流が高い設計の場合は、TO-220 MOSFETを多少の空気対流があるエリアで直立させて使用することがよくあります。このような構成では、ヒートシンクなしで最大3Wを消費できます。高い周囲温度で動作しなければならない場合や定期的に過負荷状態になる設計では、通常、ヒートシンクを取り付ければ最適な動作が得られます。

アプリケーション情報

図17は、5Vまたはそれより低い入力電圧から低電圧で非常に大きな出力電流を供給するように設計された同期式降圧レギュレータです。この回路は2個の8ピンLTC1430ACS8を互いに逆位相動作にして使用しています。回路の各半分は15Aの出力電流に対して良好に動作し、合計30Aを供給します。LT[®]1006アンプは、負荷電流を2つの回路に等しく分担させます。この方式では、必要なコンデンサおよびインダクタの体積を大幅に低減(コストダウン)する代わりに、制御回路が多少複雑になります。この方式の利点は、入力および出力リップル電圧が非常に低く、リップル周波数が高くまた過渡応答がきわめて高速であることです。

2つのレギュレータを互いに逆位相で動作させることにより、入力リップル電流と出力リップル電流の両方がキャンセルされる傾向があります。これにより、出力インダクタにシングル・チャンネルで許容される値よりもはるかに大きなリップル電流を流すことが可能です。2フェーズ設計での全出力リップル電流は、シングル・チャンネルのリップル電流の約1/2であり、これにより各チャンネルのインダクタ値を、シングル・チャンネルのシステムで同等の出力リップルを得るために必要な値の1/2にすることができます。インダクタに蓄えられるエネルギーはインダクタ電流の2乗で変化し、かつインダクタンスに正比例するため、各インダクタが蓄えるエネルギーは、シングル・インダクタ設計の1/8になります。インダクタが2個あるので、蓄えられる全エネルギー、すなわちインダクタの体積は、シングル・フェーズ・システム設計の1/4です。

入力コンデンサの条件に対しても同様の解析を行うことができます。事実、2フェーズ・レギュレータは、負荷電流が1/2のシングル・チャンネル設計の場合より、実際に必要な入力容量は少なくなります。図16にリップル電流が互いにキャンセルする様子を示します。

2フェーズ・トポロジーの別の重要な利点は、過渡応答が大幅に向上することです。負荷過渡時には、2つの各チャンネルは最大(または最小)デューティ・サイクルで動作します。2つのリップル電流の項は、キャンセルされるのではなく、互いに補強し合うことになります。この結果 di/dt が非常に高くなり、過渡回復は非常に高速になります。定常状態に復帰すると、リップル電流は再びキャンセルを開始し、非常に低い出力リップル電圧を提供します。

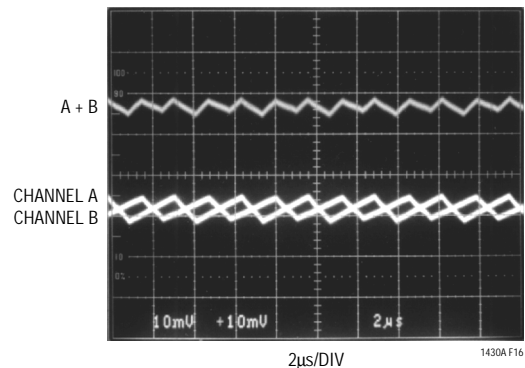


図16. 出力インダクタ電流、5A/DIV、30A出力時

2つのチャンネルのクロック供給は、2分周フリップフロップ内蔵の低コストCMOSマルチバイブレータCD4047によって行われます。CD4047発振器は600kHz動作に設定され、Qおよび \bar{Q} 出力は、LTC1430Aのシャットダウン・ピンをドライブします。同期信号はクロックの2分周出力なので、これらの信号は本質的に180°逆位相であり、クロック周波数は所要の300kHzです。Q1、D1、およびQ1のベースに接続された2個の抵抗は、起動時の問題を防止するために、ターンオン時の同期化をディスエーブルするのに使用されます。入出力電圧差がQ1をターンオンするのに十分に高ければ、同期回路はディスエーブルされ、LTC1430Aは両方とも200kHzの自走周波数で動作します。出力が約1.5Vを超えると、レギュレータはクロックにロックできます。

電圧モード2フェーズ設計での難問の1つは電流の分担です。電圧モード制御は、本質的に電流を分担する電流モード制御とは異なり、実質的に負荷電流の大きな割合を1つのチャンネルが独占しようとしています。この回路は電流シェア・アンプによってこの問題を解決します。LT1006オペアンプは両方のセンス抵抗両端の電圧を比較し、下側のLTC1430Aの帰還分割器に流れる小電流を加算あるいは減算し、上側のLTC1430Aの電流を強制的に合わせます。2つのPCBトレース抵抗は、電力損失を最小限に抑えるために、意図的に非常に低い値が選択されています。LT1006の標準 V_{OS} は80 μ Vで、ある程度正確な電流分担が行われることを保証しています。

この電流分担保手法に関して対処しなければならない問題が3つあります。まず、2つのセンス抵抗が十分一致していなければなりません。これは左右対称に配置されたトレース抵抗を使用すれば達成されます。これらの抵抗は

SUBSTITUTION TABLE

V _{IN}	V _{OUT}			
	REF	3.3V	2.5V	2.0V
3.3V	R24	NA	10k	20k
	R17	NA	10k	16.9k
	R18	NA	10k	16.9k
	R7	NA	51k	62k
5V	R24	36k	39k	43k
	R17	6.04k	10k	16.9k
	R18	6.04k	10k	16.9k
	R7	36k	51k	62k

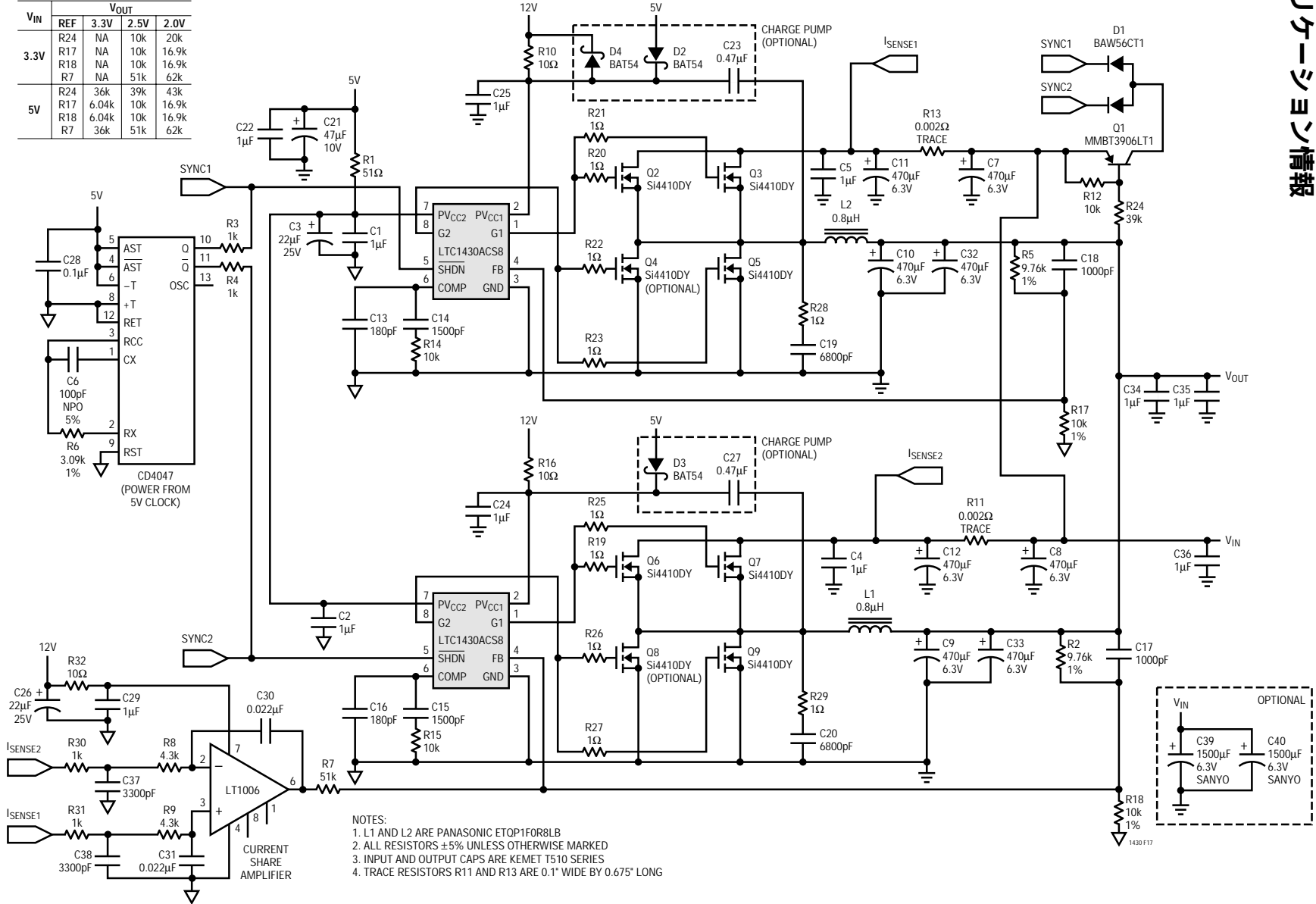


図17. 低電圧30A電源

アプリケーション情報

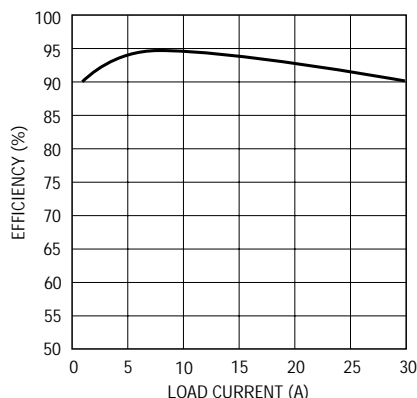
同じ材質で作られて加工されるため本質的に十分一致します。これらの抵抗の絶対値は重要ではありません。値が一致しているかどうかだけが重要です。

次の問題は2つのセンス電圧の基準点に関係します。入力電流の測定に真の差動アンプを使用しなくてもよいように、これらの抵抗の入力側が正確に同電位になるように回路を構成しなければなりません。このようにレイアウトが構成されない場合は、電流分担精度は期待できません。センス抵抗での0.2 というわずかな誤差が、チャンネル間では相当大きな電流の不一致を生じます。

最後の問題はセンス電圧に非常にノイズが多い場合に関係します。降圧レギュレータ入力の電流波形は台形です。したがってセンス・アンプは、平均入力電流を比較するために、2つの電流測定値を積分しなければなりません。センス・アンプの2段のRCフィルタは、分担回路を正しく動作させるために、十分にクリーンな信号を提供します。電流センス・ループは高速である必要はありません。バランスのとれた動作では、スレーブ・レギュレータのオフセットはセンス・アンプでは無視されません。負荷が急変した場合は、両方のレギュレータが直ちに正しい方向で反応します。2つループに利得差がある場合は、電流分担誤差電圧を多少修正する必要があります。

これは悪影響なしで比較的長い周期にわたって生じる場合があります。このように、分担アンプの帯域幅は200~300Hz台で、高い雑音余裕を保証しています。

図18は2フェーズ・コンバータで達成される高い効率を示しています。2~3Aから最大30Aまで、90%以上の効率が実現できます。理論上また実用上、このマルチフェーズ手法は、さらに高い電流および出力電力レベルにも拡張できます。詳細については当社にお問い合わせください。

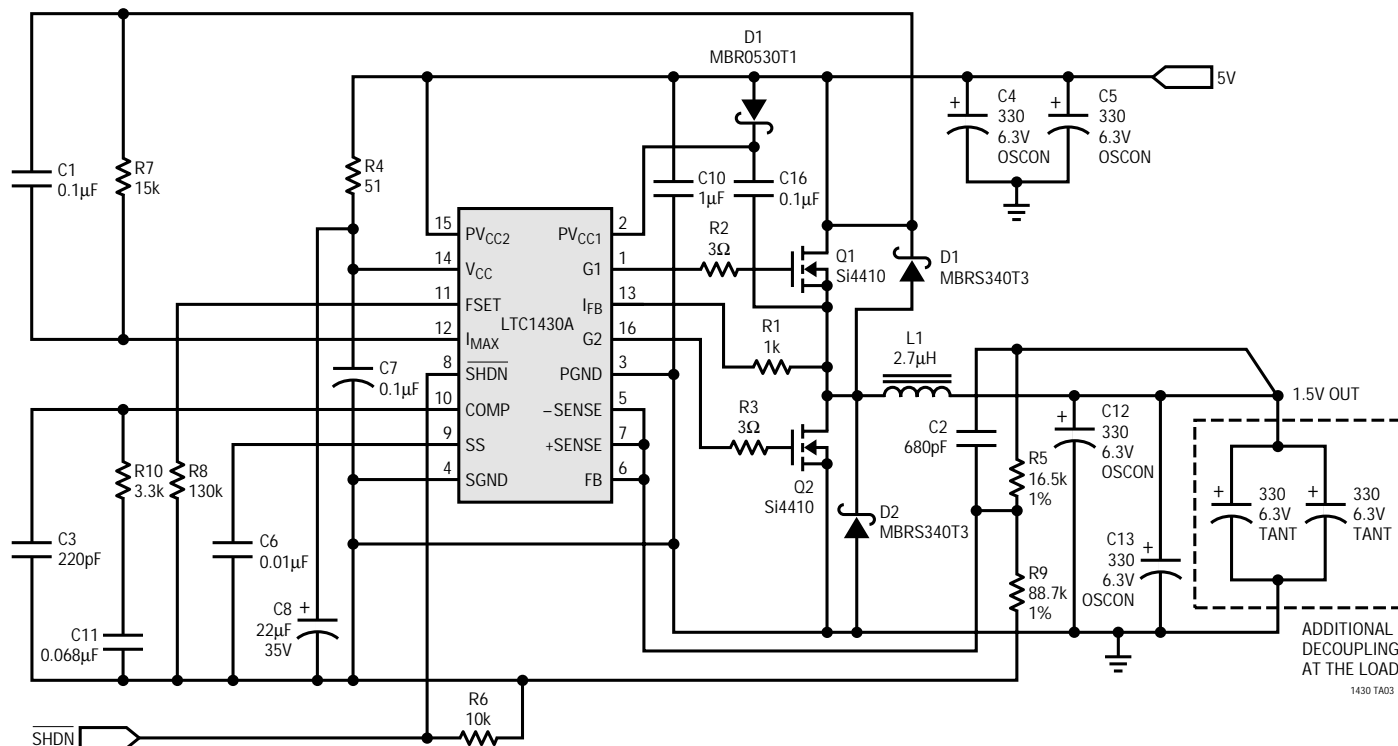


1430 F18

図18. 低電圧30A電源の効率

標準的応用例

GTLターミネータ



4

関連部品

製品番号	説明	注釈
LTC1142	電流モード、デュアル降圧スイッチング・レギュレータ・コントローラ	LTC1148のデュアル・バージョン
LTC1148	電流モード降圧スイッチング・レギュレータ・コントローラ	同期式、 $V_{IN} \leq 20V$
LTC1149	電流モード降圧スイッチング・レギュレータ・コントローラ	同期式、 $V_{IN} \leq 48V$ 、標準スレッシュホールドFET用
LTC1159	電流モード降圧スイッチング・レギュレータ・コントローラ	同期式、 $V_{IN} \leq 40V$ 、ロジック・スレッシュホールドFET用
LTC1266	電流モード昇圧/降圧スイッチング・レギュレータ・コントローラ	同期式、NまたはPチャネルFET、コンパレータ/バッテリー電圧低下検知器
LTC1267	電流モード、デュアル降圧スイッチング・レギュレータ・コントローラ	LTC1159のデュアル・バージョン
LTC1649	3.3V入力同期式スイッチング・レギュレータ・コントローラ	3.3V入力