

マイクロパワー 10ビット電流出力DAC SMBusシリアル・インターフェース付き

特長

- 高精度50 μ A、 $\pm 1.5\%$ 初期値フルスケール出力電流、全温度範囲で $\pm 2.5\%$
 - 広いIDC対応出力電圧：-15V ~ (V_{CC} - 1.3V)
 - 広い電源電圧範囲：2.7V \leq V_{CC} \leq 5.5V
 - シャットダウン時の電源電流：標準10 μ A
 - 低電源電流：標準115 μ A
 - 8ピンSOパッケージで供給
 - SMBusシリアル・インターフェース
 - 4つの選択可能なSMBusアドレス
 - 電源投入時ゼロまたは中間スケール
 - シャットダウン時にもDAC設定を保持

アプリケーション

- LCDコントラストおよびバックライト輝度制御
 - 電源電圧調整
 - バッテリ・チャージャ電圧/電流調整
 - GaAs FETバイアス調整
 - トリマ・ポットの排除

概要

LTC[®]1427-50はマイクロパワー、10ビット電流出力DACで出力範囲は0µA ~ 50µAです。DAC出力は単調性が保証されており、DNLは全動作条件下で0.9LSB以下です。フルスケール精度はコマーシャル温度範囲で ± 2.5%です。LTC1427-50は2.7Vから5.5Vの電源電圧で動作し、DAC電流源出力は(V_{CC} - 1.3V)から - 15Vにバイアスすることができます。

LTC1427-50はSMBusシリアル・インターフェースを使用して外部回路と通信を行います。2つのアドレス・ピンAD0およびAD1で設定される4つの選択可能なSMBusアドレスの1つを使って、SMBusのスレーブ・デバイスとして動作します。

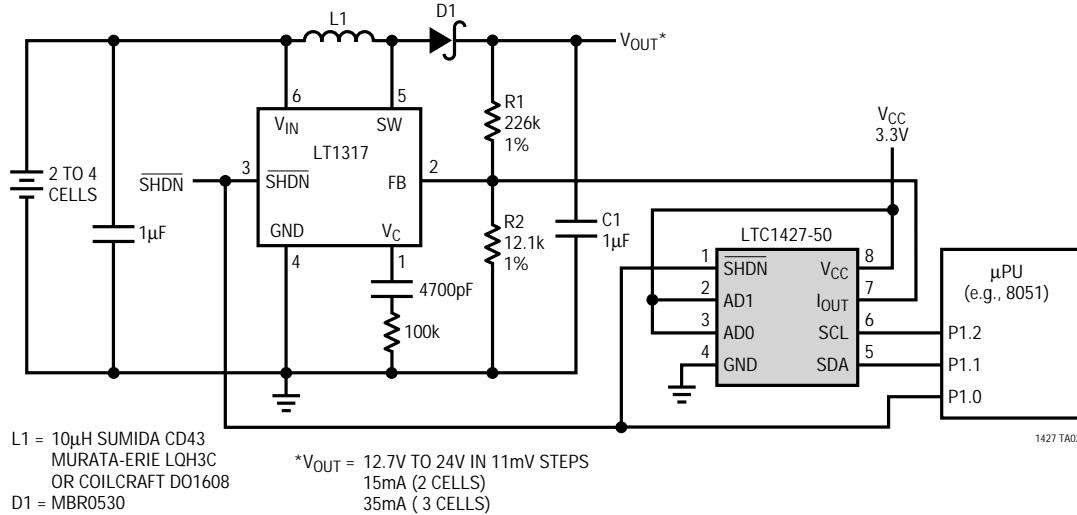
電源投入時には、DAC出力は2つのアドレス・ピンのロジック状態に応じて、中間レンジまたはゼロ・スケールに設定されます。 LTC1427-50は、SHDNピンを使用するかまたはSMBus命令バイトでSHDNビット = 1にセットすれば、シャットダウンすることができます。DAC出力に対するデジタル・データは内部で保持され、電源電流はシャットダウン時には標準で10 μ Aに低減されます。

LTC1427-50は8ピンSOパッケージで供給されます。

LT、LTC、LTはリニアテクノロジー社の登録商標です。

標準的應用例

デジタル制御LCDバイアス発生器

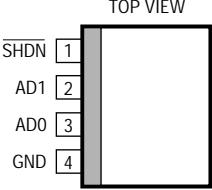


絶対最大定格

(Note 1)

全電源電圧 (V_{CC})	7V
入力電圧(全入力)	- 0.3V ~ (V_{CC} + 0.3V)
DAC出力電圧	- 15V ~ (V_{CC} + 0.3V)
DAC出力短絡時間	無限
動作周囲温度範囲	0 ~ 70
接合部温度	125
保存温度範囲	- 65 ~ 150
リード温度(半田付け、10秒)	300

パッケージ/発注情報

TOP VIEW	ORDER PART NUMBER
 S8 PACKAGE 8-LEAD PLASTIC SO	LTC1427CS8-50
	S8 PART MARKING
	14275

$T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 190^{\circ}\text{C}/\text{W}$

インダストリアルおよびミリタリ・グレードに関してはお問い合わせください。

電気的特性 注記がない限り、 T_A = 動作温度範囲

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{CC}	Supply Voltage		●	2.7	5.5	V
I_{CC}	Supply Current	$V_{SHDN} = V_{SCL} = V_{SDA} = V_{CC} = 3.3\text{V}$ $V_{SHDN} = 0\text{V}$	● ● ●	115 10	225 25	μA
	DAC Resolution		●	10		Bits
I_{FS}	DAC Full-Scale Current	$V_{CC} = 3.3\text{V}$, $V(I_{OUT}) = 0\text{V}$	● ●	49.25 48.75	50 50	μA
I_{ZS}	DAC Zero-Scale Current	$V_{CC} = 3.3\text{V}$, $V(I_{OUT}) = 0\text{V}$	●		± 0.1	± 200
DNL	DAC Differential Nonlinearity	$V_{CC} = 3.3\text{V}$, Monotonicity Guaranteed, $V(I_{OUT}) = 0\text{V}$	●		± 0.15	± 0.9
	Supply Voltage Rejection	$V_{CC} = 2.7\text{V}$ to 5.5V , $V(I_{OUT}) = 0\text{V}$	●		± 8	LSB
	Output Voltage Rejection	$V_{CC} = 3.3\text{V}$, Full-Scale Current, $-15\text{V} \leq V(I_{OUT}) \leq 2\text{V}$	●		± 5	LSB
I_{IN}	Logic Input Current	$0\text{V} \leq V_{IN} \leq V_{CC}$	●		± 1	μA
V_{IH}	High Level Input Voltage	AD0, AD1 SHDN SCL, SDA	● ● ●	$V_{CC} - 0.3$ 2.4 1.4		V
V_{IL}	Low Level Input Voltage	SHDN, AD0, AD1 SCL, SDA	● ●		0.8 0.6	V
V_{OL}	Low Level Output Voltage	$I_{OUT} = 3\text{mA}$, SDA Only	●		0.4	V

推奨動作条件

注記がない限り、 $V_{CC} = 3.3V$ 、 $T_A = \text{動作温度範囲}$

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SMBus Timing (Notes 2, 3)						
f_{SMB}	SMB Operating Frequency		●	10	100	kHz
t_{BUF}	Bus Free Time Between Stop and Start Condition		●	4.7		μs
$t_{HD:STA}$	Hold Time After (Repeated) Start Condition		●	4.0		μs
$t_{SU:STA}$	Repeated Start Condition Setup Time		●	4.7		μs
$t_{SU:STO}$	Stop Condition Setup Time		●	4.0		μs
$t_{HD:DAT}$	Data Hold Time		●	300		ns
$t_{SU:DAT}$	Data Setup Time		●	250		ns
t_{LOW}	Clock Low Period		●	4.7		μs
t_{HIGH}	Clock High Period		●	4.0	50	μs
t_f	Clock/Data Fall Time		●		300	ns
t_r	Clock/Data Rise Time		●		1000	ns

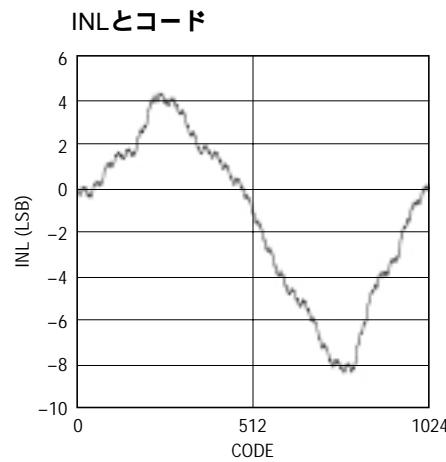
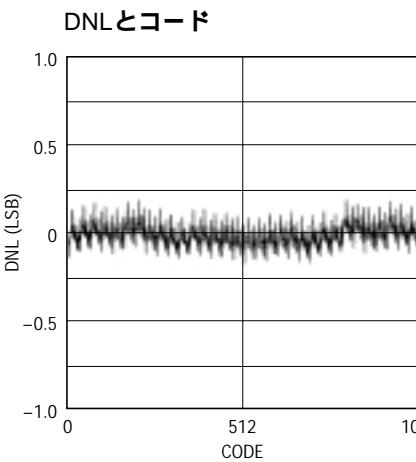
●は全動作温度範囲での規格値を意味する。

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命が損なわれる可能性がある値。

Note 2: すべての値は V_{IH} および V_{IL} レベルを基準にしている。

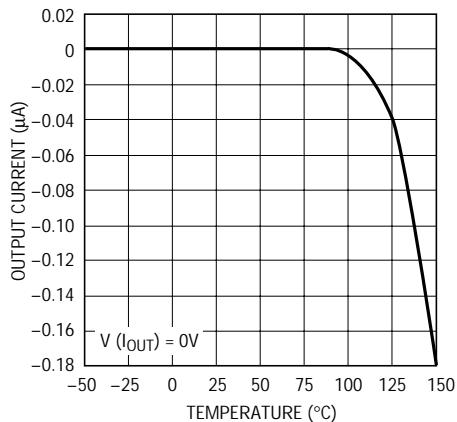
Note 3: これらのパラメータは設計により保証されているが、テストされていない。詳細はタイミング図を参照。

標準的性能特性



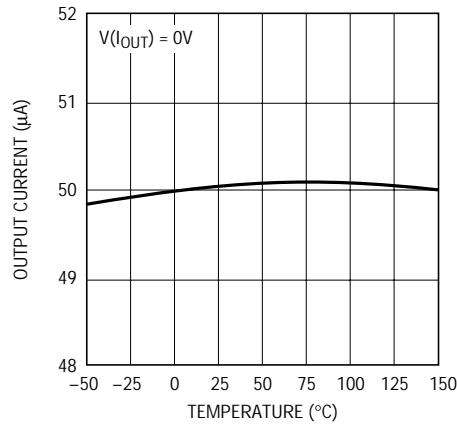
標準的性能特性

ゼロ・スケール電流と温度

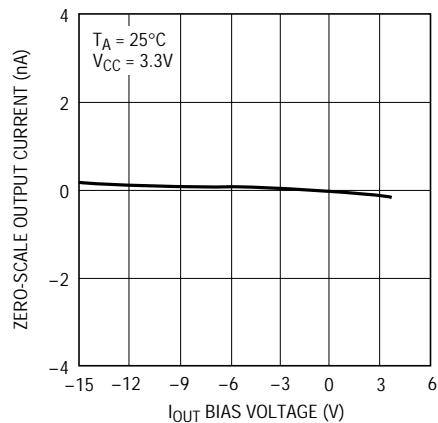


1427 G03

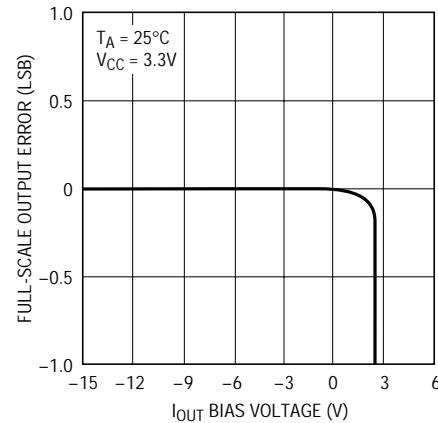
フル・スケール電流と温度



1427 G04

バイアス電圧除去
(ゼロ・スケール電流)

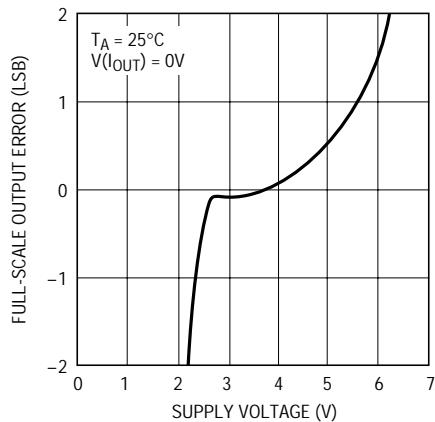
1427 G05

バイアス電圧除去
(フル・スケール電流)

1427 G06

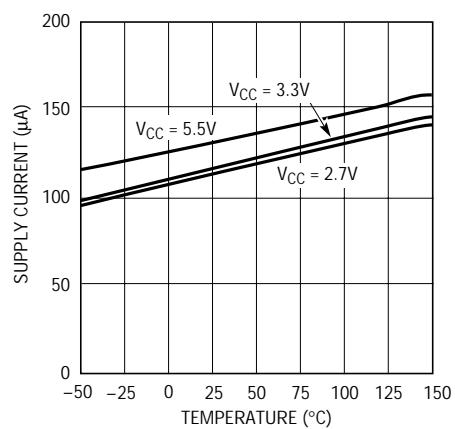
6

電源電圧除去



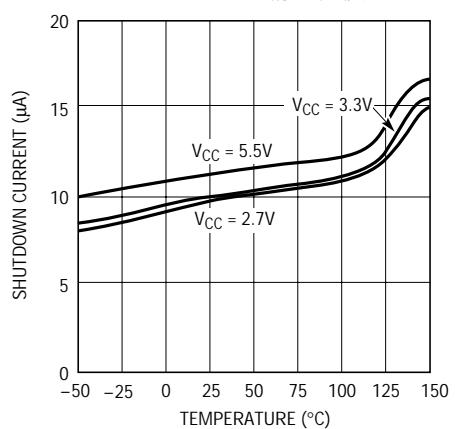
1427 G07

電源電流と温度



1527 G08

シャットダウン電流と温度



1527 G09

ピン機能

SHDN(ピン1): シャットダウン。このピンにロジック “L”を印加すると、チップはシャットダウン・モードになります。シャットダウン時には、DACのデジタル設定値は保持されます。シャットダウンから解放されると、以前の I_{OUT} プログラム値に復帰します。

AD1, AD0(ピン2, 3): アドレス・セレクト・ピン。LTC1427-50が応答する4つのSMBusアドレスのうちの1つを選択するために、これらの2つのピンを V_{CC} かGNDに接続します。

GND(ピン4): グランド。グランドは直接グランド・プレーンに接続しなければなりません。

SDA(ピン5): SMBus双方向データ入力/デジタル出力。

このピンはオープン・ドレイン出力であり、 V_{CC} へのプルアップ抵抗または電流源を必要とします。データはSDAピンにシフトされ、SDAピンによってアクノリッジされます。

SCL(ピン6): SMBusクロック入力。データは、データ転送の間、SCLクロックの立上りエッジでSDAピンにシフトされます。

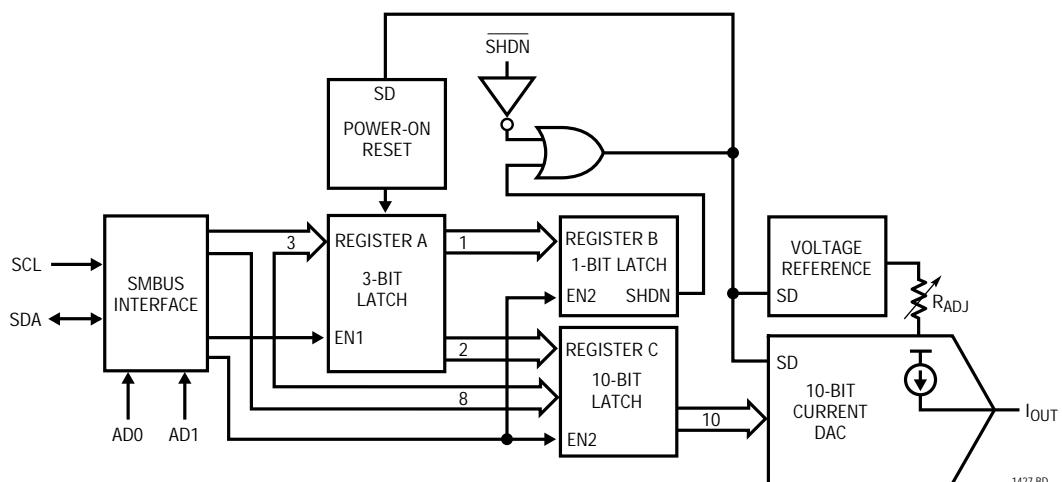
I_{OUT} (ピン7): DAC電流出力。

V_{CC} (ピン8): 電圧電源。この電源は直接グランド・プレーンにバイパスして、ノイズやリップルが乗らないようにしなければなりません。

機能表

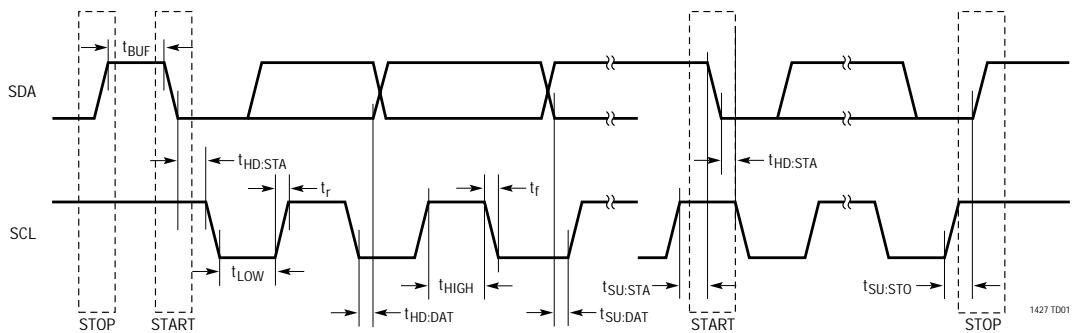
AD1	AD0	SMBus Address Location	DAC Power-Up Value	Application
L	L	0101101	Zero-Scale	CCFL Backlight Control
L	H	0101111	Zero-Scale	General Purpose
H	L	0101110	Zero-Scale	General Purpose
H	H	0101100	Midscale	LCD Contrast Control

ブロック図



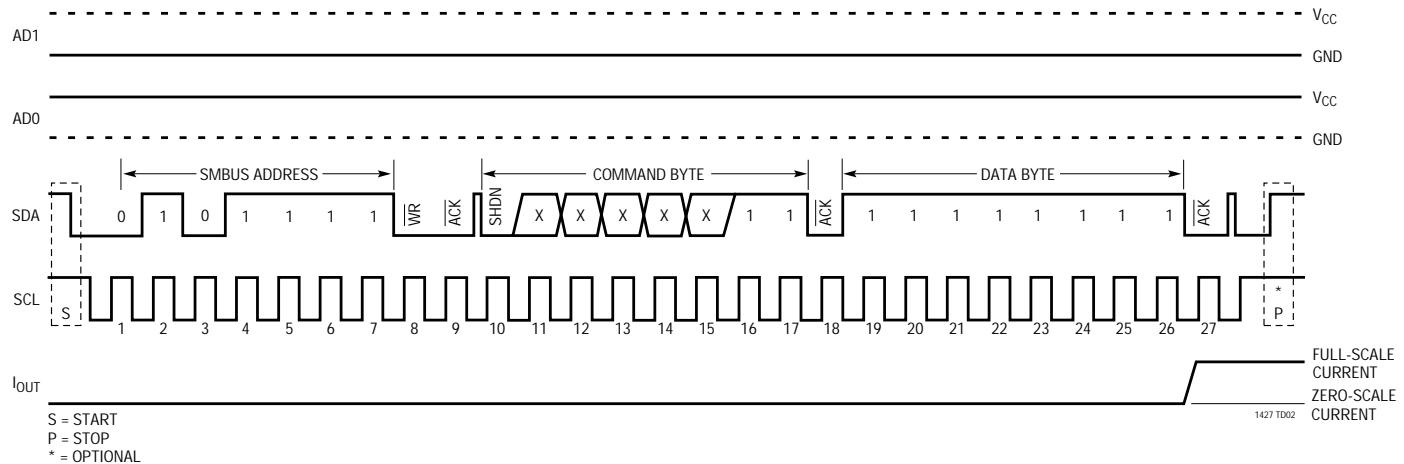
タイミング図

SMBusインターフェースのタイミング



動作シーケンス

SMBusアドレス=0101111B、命令バイト=0XXXXX11B、および
データ・バイト=11111111BのSMBusライト・ライト・プロトコル



6

アプリケーション情報

デジタル・インターフェース

LTC1427-50は標準2線式SMBusインターフェースを使用してSMBusホストと通信します。タイミング図にSMBusの信号を示します。バスが使用中でないとき、SCLおよびSDAバス・ラインは“H”でなければなりません。これらのラインには外部プルアップ抵抗または電流源が必要です。

LTC1427-50は受信専用(スレーブ)デバイスです。マスタはLTC1427-50と通信するために、次のライト・ライト・プロトコルを適用しなければなりません：

1	7	1	1	8	1	8	1	1
S	Slave Address	WR	A	Command Byte	A	Data Byte	A	P

S = Start Condition, WR = Write Bit, A = Acknowledge Bit, P = Stop Condition

マスタはSTART条件(SMBus動作シーケンス参照)でLTC1427-50との通信を開始し、その後に7ビットのアドレスとライト・ビット=0が続きます。LTC1427-50がアクノリッジし、マスタは命令バイトを配信します。LTC1427-50がアクノリッジし、アクノリッジ・パルスの立下りエッジでレジスタA(ブロック図を参照)に命令バイトのアクティブ・ビットをラッチします。マスタはデータ・バイトを送り、LTC1427-50がデータ・バイトをアクノリッジします。このデータ・バイトおよびレジスタAからの最後の2つの出力ビットは、最後のアクノリッジ・パルスの立下りエッジでレジスタCにラッチされ、DAC電流出力は新しい10ビット・データ値になります(ブロック図を参照)。STOP条件はオプション

アプリケーション情報

です。命令コードおよびデータ・バイトは次のフォーマットで定義されます：

命令・バイト								データ・バイト							
7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
SHDN	X	X	X	X	X	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

SHDN: 0 for Normal Operation, 1 for Shutdown

D9 to D0: DAC Data Bits. D9 is the Most Significant Bit

START条件およびSTOP条件

すべてのSMBus通信の始めに、マスタはSCLが“H”的ときにSDAを“H”から“L”に切り替えてスタート条件を送信しなければなりません。マスタがスレーブ・デバイスとの通信を終えると、SCLが“H”的ときにSDAを“L”から“H”に切り替えるとSTOP条件が発行されます。STOP条件を発行したら、SMBusは別のSMBusスレーブ・デバイスとの通信を行なうことができます。

早期STOP条件

LTC1427-50はSMBus通信シーケンスのどの時点でもSTOP条件を認識します。ライト・バイト・プロトコルでデータ・バイトがアクノリッジされる前にSTOPが発生した場合は、DAC出力電流値は更新されません。これが発生しなければ、内部レジスタCは新しいデータで更新され、それに応じてDAC出力電流が変化します。

スレーブ・アドレス

LTC1427-50は4つの7ビット・アドレスの1つに応答することができます。最初の5つのビットは工場で01011にプログラムされています。2つのアドレス・ビット(AD1およびAD0)はユーザがプログラムします(機能表を参照)。

10ビット電流出力D/A

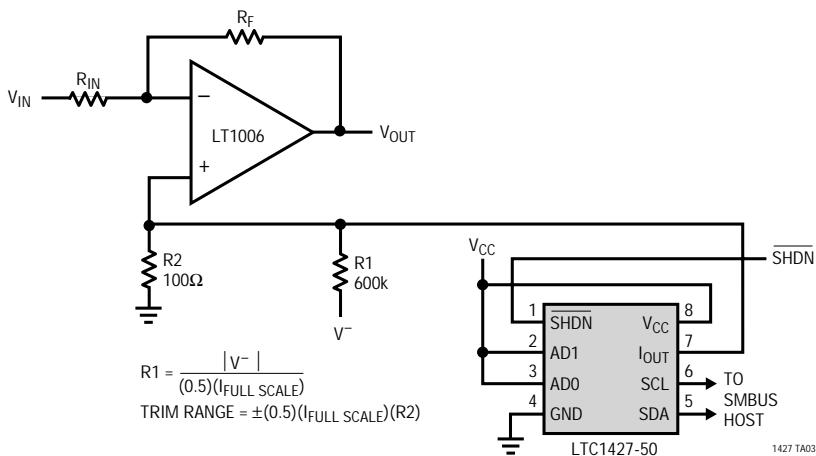
10ビット電流出力DACは単調性が保証されており、1023の等ステップでデジタル的に出力電流を変えられます。電源投入時に、AD1およびAD0が両方とも V_{CC} に接続されている場合は、10ビット内部レジスタC(ブロック図を参照)は1000000000Bにリセットされ、DAC出力は中間レンジに設定されます。AD1またはAD0がグランドに接続されている場合、電源投入時にレジスタCは0000000000Bにリセットされ、DAC出力はゼロに設定されます。LTC1427-50の場合、ソース電流出力(I_{OUT})は $-15V \sim (V_{CC} - 1.3V)$ にバイアスすることができます。フルスケール電流は室温で $\pm 1.5\%$ に、コマーシャル温度範囲で $\pm 2.5\%$ に調整されます。

シャットダウン

LTC1427-50をシャット・ダウンする方法は2つあります(ブロック図を参照)。SHDNピンがロジック“L”か、あるいはSMBusインターフェースを通して命令バイトのビット7でロジック“H”を受け取ると、LTC1427-50はシャットダウン・モードになります。シャットダウン・モードでは、デジタル・データは内部に保持され、電源電流は標準でわずか10μAに低下します。

標準的应用例

オペアンプのオフセット電圧をゼロ調整するのに使用されるLTC1427-50



標準的応用例

SMBus制御されたフローティングCCFL電源

ALUMINUM ELECTROLYTIC IS RECOMMENDED FOR C3B WITH AN ESR $\geq 0.5\Omega$ TO PREVENT DAMAGE TO THE LT1184F HIGH-SIDE SENSE RESISTOR DUE TO SURGE CURRENTS AT TURN-ON.

C1 MUST BE A LOW LOSS CAPACITOR, C1 = WIMA MKP-20

Q1, Q2 = ZETEX ZTX849 OR ROHM 2SC5001

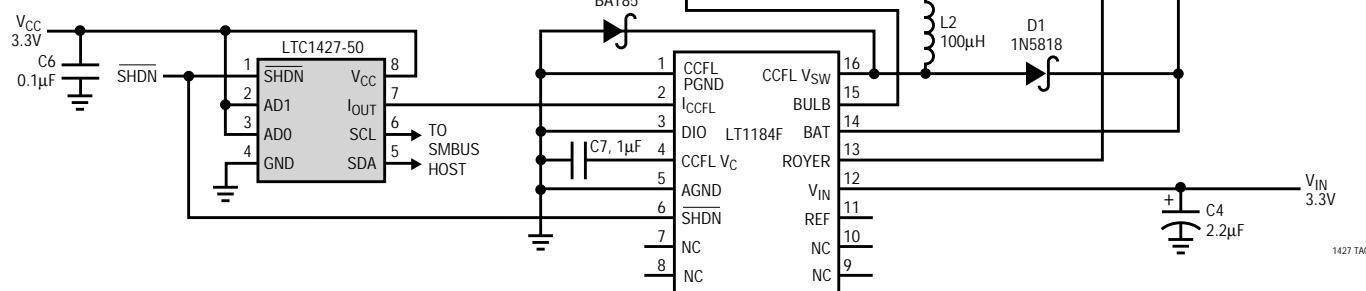
L1 = COILTRONICS CTX210605

L2 = COILTRONICS CTX100-4

*DO NOT SUBSTITUTE COMPONENTS

COILTRONICS (407) 241-7876

0µA TO 50µA ICCFL CURRENT GIVES
0mA TO 6mA LAMP CURRENT FOR A
TYPICAL DISPLAY.



1427 TA01

関連製品

6

製品番号	説明	注釈
LTC1329-10/LTC1329-50	マイクロパワー8ビット電流出力DAC	1線式、2線式または標準3線式SPI制御
LTC1380/LTC1393	SMBusシングル・エンド8チャネル/差動4チャネル・マルチプレクサ	単一2.7V ~ ±5V電源、低消費電力
LTC1426	マイクロパワー・デュアル6ビットPWM DAC	パルス・モードおよびプッシュボタン・モード・インタフェース
LTC1428	マイクロパワー8ビット電流シンクDAC	1線式、2線式または標準3線式SPI制御
LTC1623	SMBusデュアル・ハイサイド・スイッチ・コントローラ	安定化オンボード・チャージ・ポンプによる外部NチャネルMOSFET ドライブ