

7ns、低消費電力 単一電源グランド・センス コンパレータ

1998年5月

特長

- 超高速：7ns
- 低消費電力：6mA
- 低オフセット電圧：0.8mV
- 単一5V電源または±5V両電源で動作
- 負電源にまで拡張する入力同相範囲
- 最小スルーレート条件なし
- 相補TTL出力
- 位相反転を起こすことなく電源レールを超えて入力をドライブ可能
- LT1016およびLT1116とピン・コンパチブル
- 出力ラッチ機能
- SO-8パッケージで供給

アプリケーション

- 高速A/Dコンバータ
- ゼロクロス検出器
- スwitchング・レギュレータ用電流センス
- 広範囲なV/Fコンバータ
- 高速パルス高/幅弁別器
- 高速トリガ
- ライン・レシーバ
- 高速サンプリング回路

LT、LTC、LTはリニアテクノロジー社の登録商標です。
UltraFastはリニアテクノロジー社の商標です。

概要

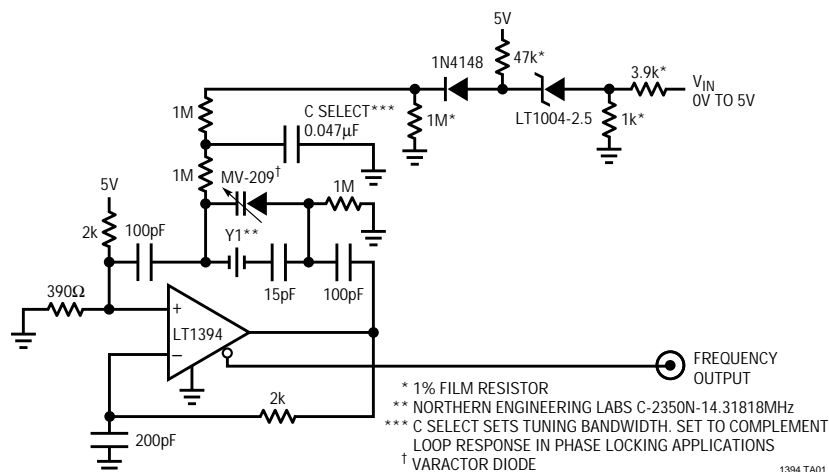
LT[®]1394は相補出力とラッチ機能を備えたUltraFast™ (7ns)コンパレータです。入力同相範囲は、正電源より1.5V低い電位から負電源レールまでです。LT1016およびLT1116と同様、このコンパレータは、TTLまたはCMOSロジックに直接インタフェースするように設計された相補出力を備えています。LT1394は単一5V電源または±5V両電源のどちらでも動作します。低オフセット電圧仕様と高利得により、高精度アプリケーションで使用できます。

LT1394は、広範な動作条件で使用できるように、速度と安定性が改善されています。出力段は最小の交差導通電流で、TTL、CMOS、または受動負荷を最大速度で両方向にアクティブにドライブします。他の高速コンパレータとは異なり、LT1394はアクティブ領域を通過する低速遷移に対しても安定して動作するので、最小入力スルーレートを規定する必要はありません。

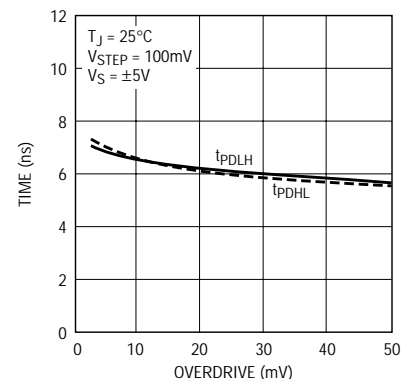
LT1394は出力でデータを保持するためのTTL/CMOS互換ラッチを内蔵しています。ラッチはLATCHピンが“H”の間データを保持します。利得、オフセット、および負電源電流などのデバイス・パラメータが、負電源電圧の変動によって大きな影響を受けることはありません。

標準的応用例

14.31818MHz(4X NTSC)電圧調整可能な水晶発振器



伝搬遅延と入力オーバードライブ



1394 TA02

絶対最大定格

正電源電圧	7V
負電源電圧	-7V
全電源電圧 ($V^+ \sim V^-$)	12V
差動入力電圧	$\pm 12V$
入力およびラッチ電流	$\pm 10mA$
出力電流 (連続)	$\pm 20mA$
動作温度範囲	
コマーシャル	0 ~ 70
インダストリアル	-40 ~ 85
接合部温度	150
保存温度範囲	-65 ~ 150
リード温度 (半田付け、10秒)	300

パッケージ/発注情報

	ORDER PART NUMBER
	LT1394CS8 LT1394IS8
	S8 PART MARKING
	1394 1394I

ミリタリ・グレードに関してはお問い合わせください。

電気的特性

注記がない限り、 $V^+ = 5V$ 、 $V^- = -5V$ 、 $V_{OUT}(Q) = 1.4V$ 、 $V_{LATCH} = V_{CM} = 0V$ 、 $T_A = 25$

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$R_S \leq 100\Omega$ (Note 1)	●	0.8	2.5	mV
			●		4.0	mV
$\frac{\Delta V_{OS}}{\Delta T}$	Input Offset Voltage Drift		●	4		$\mu V/^\circ C$
I_{OS}	Input Offset Current		●	0.1	0.5	μA
			●		0.8	μA
I_B	Input Bias Current	(Note 2)	●	2	4.5	μA
			●		7.0	μA
IVR	Input Voltage Range	Single 5V Supply	●	-5	3.5	V
			●	0	3.5	V
CMRR	Common Mode Rejection Ratio	$-5V \leq V_{CM} \leq 3.5V$	●	100		dB
			●	55		dB
		Single 5V Supply $0V \leq V_{CM} \leq 3.5V$ $0V \leq V_{CM} \leq 3.3V$, $T_A \leq 0^\circ C$	●	100		dB
			●	55		dB
PSRR	Power Supply Rejection Ratio	$4.6V \leq V^+ \leq 5.4V$	●	65		dB
			●	50		dB
		$-7V \leq V^- \leq -2V$	●	100		dB
			●	65		dB
A_V	Small Signal Voltage Gain	$1V \leq V_{OUT} \leq 2V$		750	1600	V/V
V_{OH}	Output Voltage Swing High	$V^+ \geq 4.6V$, $I_{OUT} = 1mA$	●	2.7	3.1	V
		$V^+ \geq 4.6V$, $I_{OUT} = 4mA$	●	2.4	3.0	V
V_{OL}	Output Voltage Swing Low	$I_{OUT} = -4mA$	●	0.3	0.5	V
		$I_{OUT} = -10mA$	●	0.4		V
I^+	Positive Supply Current		●	6	8.5	mA
			●		10.0	mA
I^-	Negative Supply Current		●	1.2	2.2	mA
			●		2.5	mA

電気的特性

注記がない限り、 $V^+ = 5V$ 、 $V^- = -5V$ 、 $V_{OUT(Q)} = 1.4V$ 、 $V_{LATCH} = V_{CM} = 0V$ 、 $T_A = 25$

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IH}	LATCH Pin High Input Voltage		●	2		V
V_{IL}	LATCH Pin Low Input Voltage		●		0.8	V
I_{IL}	LATCH Pin Current	$V_{LATCH} = 0V$	●	-4	-10	μA
t_{PD}	Propagation Delay (Note 3)	$\Delta V_{IN} = 100mV$, $V_{OD} = 5mV$	●	7	9	ns
			●		14	ns
Δt_{PD}	Differential Propagation Delay (Note 3)	$\Delta V_{IN} = 100mV$, $V_{OD} = 5mV$		0.5	2.2	ns
t_{LPD}	Latch Propagation Delay (Note 4)			6		ns
t_{SU}	Latch Setup Time (Note 4)			-0.4		ns
t_H	Latch Hold Time (Note 4)			2		ns
$t_{PW(D)}$	Minimum Disable Pulse Width			3		ns

● は全動作温度範囲の規格値を意味する。

Note 1 : 入力オフセット電圧(V_{OS})は、一方の出力を1.4Vに強制して測定した電圧と、もう一方の出力を1.4Vに強制して測定した電圧の平均値として定義する。

Note 2 : 入力バイアス電流(I_B)は、2つの入力電流の平均値として定義する。

Note 3 : t_{PD} および Δt_{PD} は低いオーバードライブの自動計測装置で測定することはできない。LT1394は100mVのステップと20mVのオーバードライブによって100%テストされている。追加のDCテストが行われてすべての内部バイアスの条件が正しいことが保証されているならば、このテストで t_{PD} および Δt_{PD} のリ

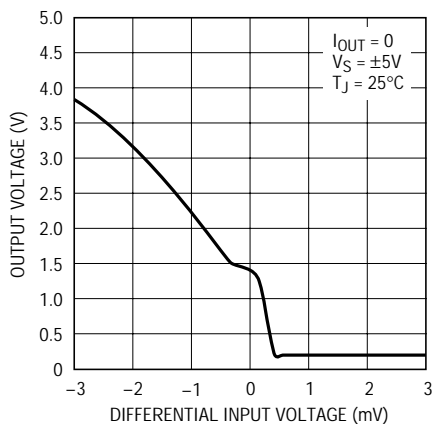
ミットを保証できることが相関テストによって確認されている。伝搬遅延(t_{PD})は、実際の V_{OS} にオーバードライブを加えて測定する。差動伝搬遅延は次式で定義される。

$$\Delta t_{PD} = t_{PD}^+ - t_{PD}^-$$

Note 4 : ラッチ伝搬遅延(t_{LPD})は、LATCHピンが解除されたときに出力が応答するまでの遅延時間である。ラッチ・セットアップ時間(t_{SU})は、ラッチ信号を行使する前に入力信号が安定していなければならない時間である。ラッチ・ホールド時間(t_H)は、ラッチ信号が行使された後に入力信号が安定していなければならない時間である。

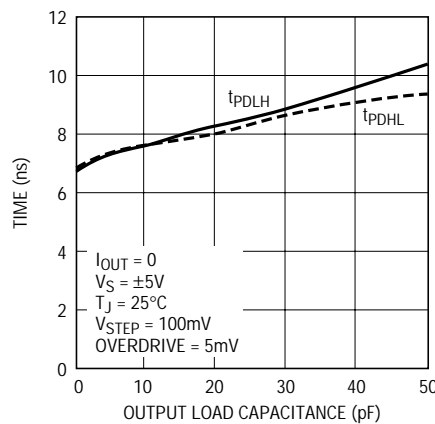
標準的性能特性

利得特性



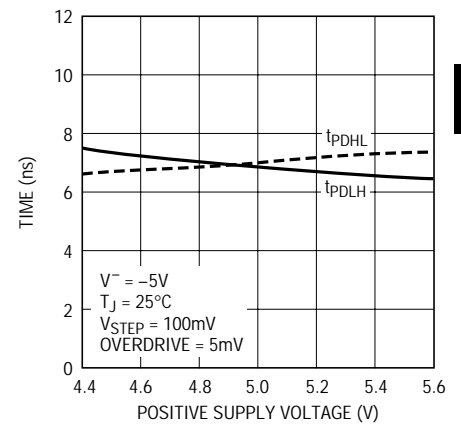
1394 G01

伝搬遅延と負荷容量



1394 G02

伝搬遅延と正電源電圧



1394 G03

アプリケーション情報

同相モードに関する検討事項

LT1394は、 $\pm 5V$ 両電源使用時には $-5V \sim 3.5V$ の同相範囲で、単一5V電源使用時には $0V \sim 3.5V$ の同相範囲で仕様が規定されています。一般的に言えば、実際の電源電圧に関わらず、同相範囲は負電源より0V低いところから正電源より1.5V低いところまでです。同相モードのリミットの基準は、そこではまだ小さな差動入力信号に対して出力が正しく応答することです。

いずれかの入力信号が負の同相モード・リミットより低くなると、サブストレートとのあいだに形成される内部PNダイオードがターンオンして、ダイを通して大きな電流が流れることがあります。入力と負電源レールのあいだに外部ショットキ・クランプ・ダイオードを接続すると、内部ダイオードがターンオンするのを防止して、負方向のオーバドライブからの回復をスピードアップすることができます。

いずれの入力も正の同相モード・リミットを超えて上昇することができ、10mAを超す電流が流れるほど正電源を超えて高くならない限りコンパレータに損傷は与えません。他方の入力許容同相範囲内にとどまる限り、機能は維持されます。ただし、入力信号が同相範囲内に入るとき、伝搬遅延は増加します。

入力バイアス電流

入力バイアス電流は、出力を1.4Vに保って測定します。どのPNP差動入力段もそうであるように、LT1394のバイアス電流はデバイスから流れ出します。高い方の入力ではバイアス電流はゼロになり、低い方の入力では倍になります。

ラッチ・ピンのダイナミクス

LATCHピンの目的は、LATCHピンが“H”になるときの入力データを保持(出力をラッチ)することです。LATCHピンを接続しないとフロートとなり“H”状態になるので、フロースルー条件ではLATCHピンを接地することが必要です。LATCHピンはTTL出力またはCMOS出

力でドライブするように設計されています。ヒステリシスは内蔵されていません。

高速設計技術

多くの設計努力により、LT1394は比較的使いやすくなりました。入力信号が遅いときでさえ、低速コンパレータよりもはるかに発振しにくくなっています。しかし、他の高速コンパレータと同様、PCボードのレイアウトおよび設計によって生じる問題が数多く存在します。最も一般的な問題として電源のバイパスがあります。電源インピーダンスを低く保つにはバイパスが必要です。電源ワイヤおよびPCトレースによる直流抵抗およびインダクタンスは、すぐに許容できないレベルにまで累積し、電源ラインは接続されているデバイスの内部電流レベルの変化とともに変動するようになります。ほとんどの場合、これで動作不良が生じます。また、隣接するデバイスがバイパスのない電源を通して接続されている場合は、有限の電源インピーダンスを通して相互作用する可能性があります。バイパス・コンデンサはデバイスの近くにエネルギーを蓄えることにより、電源インピーダンスを低くし、この問題を簡単に解決します。

バイパス・コンデンサは、できる限りLT1394の近くに配置してください。4.7 μ Fのタンタル・コンデンサのような大きなコンデンサと並列に0.1 μ Fのセラミック・コンデンサのような質の良い高周波コンデンサを使用することを推奨します。

トレース配線の不備および高いソースインピーダンスも、よく問題を引き起こします。トレース長はできるだけ短くし、不要なカップリングを防ぐため、出力トレースは入力トレースと隣接して配置しないようにしてください。出力トレースが4~5cm以上あるときは、必ず抵抗で終端させ、発生する可能性のある反射をすべて除去してください。抵抗値は、標準で250 ~ 400 Ω です。また、ソースインピーダンスはできるだけ低く、なるべく1k Ω 以下にしなければなりません。

関連製品

製品番号	説明	注釈
LT1016	超高速高精度コンパレータ	業界標準10nsコンパレータ
LT1116	12ns、単一電源グラウンド・センス・コンパレータ	LT1016の単一電源バージョン