

特長

- シングルチップでV.35ポートへの完全な差動信号インタフェースを提供
- ドライバとレシーバは繰返し $\pm 10\text{kV}$ ESDパルスに耐える
- 通信速度10Mボー
- CCITT V.35仕様に適合
- $\pm 5\text{V}$ 電源動作
- シャットダウン・モードでは I_{CC} を $1\mu\text{A}$ 以下に低減
- トランスミッタおよびレシーバ構成を選択可能
- ドライバ/レシーバを個別にイネーブル可能
- ディスエーブル、シャットダウン、電源オフ時にトランスミッタはハイ・インピーダンス状態を維持
- トランスミッタを短絡から保護

アプリケーション


- モデム
- テレコム
- データ・ルータ

概要

LTC[®]1346Aは、 $\pm 5\text{V}$ 電源からV.35インタフェース用の差動クロックおよびデータ信号を供給するシングルチップ・トランシーバです。制御信号に対して外部抵抗終端ネットワークとLT[®]1134A RS232トランシーバを組み合わせれば、LTC1346Aは完全な低消費電力のDTEまたはDCE V.35インタフェース・ポートを形成します。

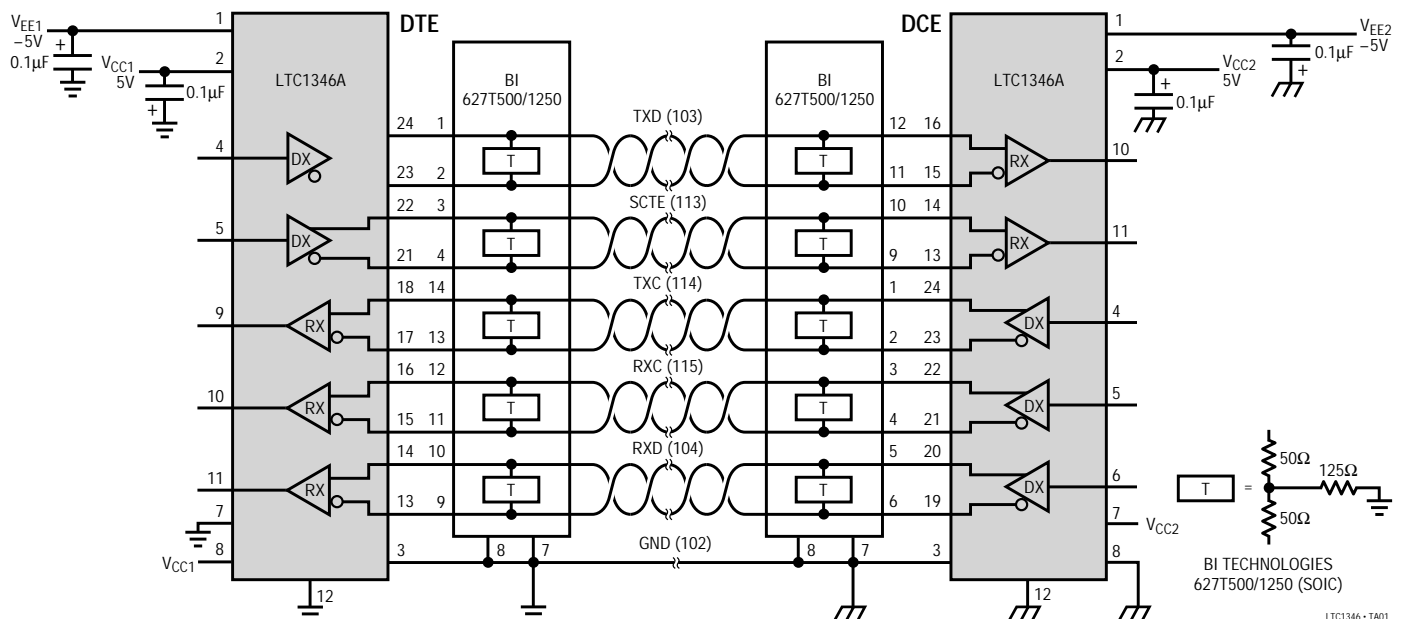
LTC1346Aは、3つの電流出力差動トランスミッタと3つの差動レシーバを備えています。トランシーバは、3本のセレクト・ピンを使用してDTEまたはDCE動作に構成するか、シャットダウンすることができます。シャットダウン・モードでは、電源電流は $1\mu\text{A}$ に減少します。

LTC1346Aのトランシーバは最大10Mボーで動作します。すべてのトランスミッタが短絡保護回路を備えています。トランスミッタ出力とレシーバ出力の両方とも強制的にハイ・インピーダンス状態にすることができます。またトランスミッタ出力とレシーバ入力には $\pm 10\text{kV}$ のESDに対して保護されています。

 LTC、LTIはリニアテクノロジー社の登録商標です。

TYPICAL APPLICATION

Clock and Data Signals for V.35 Interface



ABSOLUTE MAXIMUM RATINGS

(Note 1)

Supply Voltage

V_{CC} 6.5V

V_{EE} -6.5V

Input Voltage

Transmitters -0.3V to ($V_{CC} + 0.3V$)

Receivers -18V to 18V

S0, S1, S2 -0.3V to ($V_{CC} + 0.3V$)

Output Voltage

Transmitters -18V to 18V

Receivers -0.3V to ($V_{CC} + 0.3V$)

Short-Circuit Duration

Transmitter Output Indefinite

Receiver Output Indefinite

Operating Temperature Range

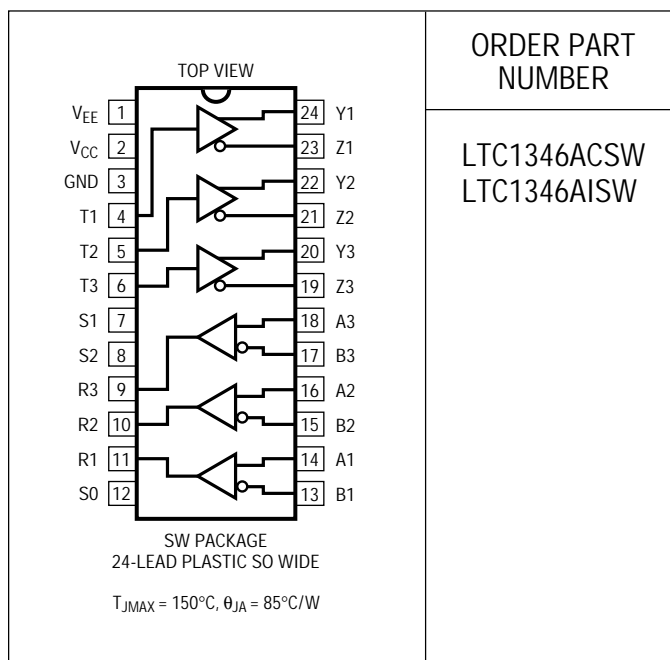
LTC1346AC 0°C to 70°C

LTC1346AI -40°C to 85°C

Storage Temperature Range -65°C to 150°C

Lead Temperature (Soldering, 10 sec) 300°C

PACKAGE/ORDER INFORMATION



Consult factory for Military grade parts.

DC ELECTRICAL CHARACTERISTICS $V_{CC} = 5V \pm 5\%$, $V_{EE} = -5V \pm 5\%$ (Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{OD}	Transmitter Differential Output Voltage	$-4V \leq V_{OS} \leq 4V$ (Figure 1)	●	0.44	0.55	0.66	V
V_{OC}	Transmitter Common Mode Output Voltage	$V_{OS} = 0V$ (Figure 1)	●	-0.6	0	0.6	V
I_{OH}	Transmitter Output High Current	$V_{Y,Z} = 0V$	●	-12.6	-11	-9.4	mA
I_{OL}	Transmitter Output Low Current	$V_{Y,Z} = 0V$	●	9.4	11	12.6	mA
I_{OZ}	Transmitter Output Leakage Current	$-5V \leq V_{Y,Z} \leq 5V$, $S1 = S2 = 0V$	●		±1	±20 ±100	μA μA
R_O	Transmitter Output Impedance	$-2V \leq V_{Y,Z} \leq 2V$		100			kΩ
V_{TH}	Differential Receiver Input Threshold Voltage	$-7V \leq (V_A + V_B)/2 \leq 12V$	●	25	200		mV
ΔV_{TH}	Receiver Input Hysteresis	$-7V \leq (V_A + V_B)/2 \leq 12V$		50			mV
I_{IN}	Receiver Input Current (A, B)	$-7V \leq V_{A,B} \leq 12V$	●			0.7	mA
R_{IN}	Receiver Input Impedance	$-7V \leq V_{A,B} \leq 12V$	●	17.5	30		kΩ
V_{OH}	Receiver Output High Voltage	$I_O = 4mA$, $V_{A,B} = 0.2V$	●	3	4.5		V
V_{OL}	Receiver Output Low Voltage	$I_O = 4mA$, $V_{A,B} = -0.2V$	●		0.2	0.4	V
I_{OSR}	Receiver Output Short-Circuit Current	$0V \leq V_O \leq V_{CC}$	●	7	40	85	mA
I_{OZR}	Receiver Three-State Output Current	$S0 = V_{CC}$, $0V \leq V_O \leq V_{CC}$	●			±10	μA
V_{IH}	Logic Input High Voltage	T, S0, S1, S2	●	2			V
V_{IL}	Logic Input Low Voltage	T, S0, S1, S2	●			0.8	V
I_{IN}	Logic Input Current	T, S0, S1, S2	●			±10	μA

AC ELECTRICAL CHARACTERISTICS $V_{CC} = 5V \pm 5\%$, $V_{EE} = -5V \pm 5\%$ (Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
I_{CC}	V_{CC} Supply Current	$V_{OS} = 0V$, $S0 = \text{Low}$, $S1 = S2 = \text{High}$ (Figure 1)	●	40	50	mA
		No Load, $S0 = \text{Low}$, $S1 = S2 = \text{High}$	●	6	9	mA
		Shutdown, $S0 = V_{CC}$, $S1 = S2 = 0V$	●	0.1	100	μA
I_{EE}	V_{EE} Supply Current	$V_{OS} = 0V$, $S0 = \text{Low}$, $S1 = S2 = \text{High}$ (Figure 1)	●	-40	-50	mA
		No Load, $S0 = \text{Low}$, $S1 = S2 = \text{High}$	●	-6	-9	mA
		Shutdown, $S0 = V_{CC}$, $S1 = S2 = 0V$	●	-0.1	-100	μA
t_r, t_f	Transmitter Rise or Fall Time	$V_{OS} = 0V$ (Figures 1, 3)	●	7	40	ns
t_{PLH}	Transmitter Input to Output	$V_{OS} = 0V$ (Figures 1, 3)	●	25	70	ns
t_{PHL}	Transmitter Input to Output	$V_{OS} = 0V$ (Figures 1, 3)	●	30	70	ns
t_{SKEW}	Transmitter Output to Output	$V_{OS} = 0V$ (Figures 1, 3)		5		ns
t_{PLH}	Receiver Input to Output	$V_{OS} = 0V$ (Figures 1, 4)	●	50	100	ns
t_{PHL}	Receiver Input to Output	$V_{OS} = 0V$ (Figures 1, 4)	●	55	100	ns
t_{SKEW}	Differential Receiver Skew, $ t_{PLH} - t_{PHL} $	$V_{OS} = 0V$ (Figures 1, 4)		5		ns
t_{ZL}	Receiver Enable to Output Low (Active Mode)	$C_L = 15pF$, SW1 Closed (Figures 2, 5)	●	40	70	ns
	Receiver Enable to Output Low (from Shutdown, Note 3)	$C_L = 15pF$, SW1 Closed (Figures 2, 5)		2		μs
t_{ZH}	Receiver Enable to Output High (Active Mode)	$C_L = 15pF$, SW2 Closed (Figures 2, 5)	●	35	70	ns
	Receiver Enable to Output High (from Shutdown, Note 3)	$C_L = 15pF$, SW2 Closed (Figures 2, 5)		2		μs
t_{LZ}	Receiver Disable from Low	$C_L = 15pF$, SW1 Closed (Figures 2, 5)	●	30	70	ns
t_{HZ}	Receiver Disable from High	$C_L = 15pF$, SW2 Closed (Figures 2, 5)	●	35	70	ns

The ● denotes specifications which apply over the full operating temperature range.

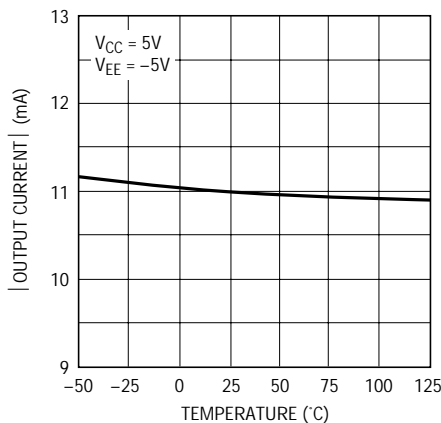
Note 1: The Absolute Maximum Ratings are those values beyond which the life of a device may be impaired.

Note 2: All currents into device pins are positive; all currents out of device pins are termed negative. All voltages are referenced to device ground unless otherwise specified.

Note 3: Receiver enable to output valid high or low from shutdown is typically 2 μs .

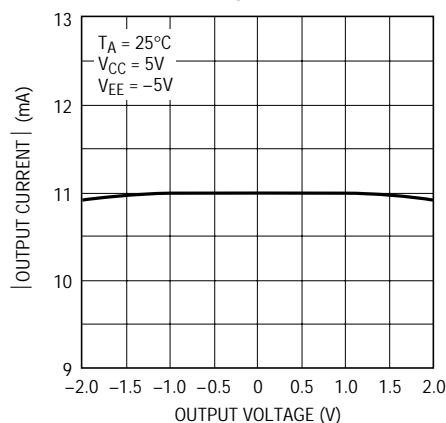
TYPICAL PERFORMANCE CHARACTERISTICS

Transmitter Output Current vs Temperature



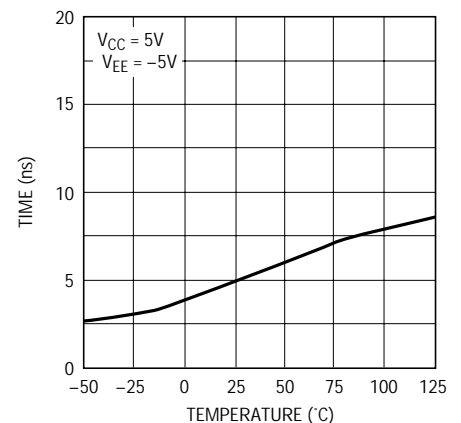
1346A G01

Transmitter Output Current vs Output Voltage



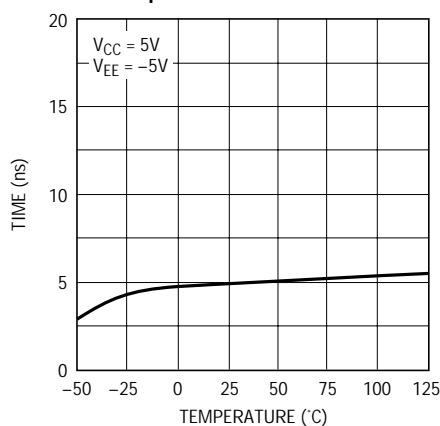
1346A G02

Transmitter Output Skew vs Temperature

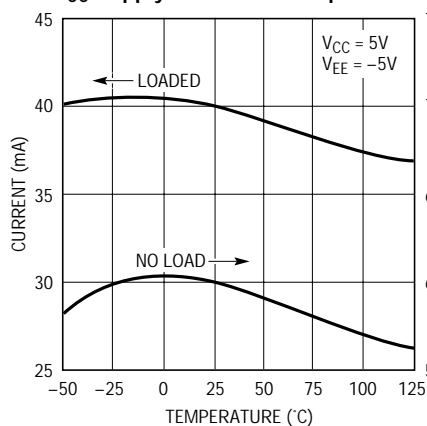


1346A G03

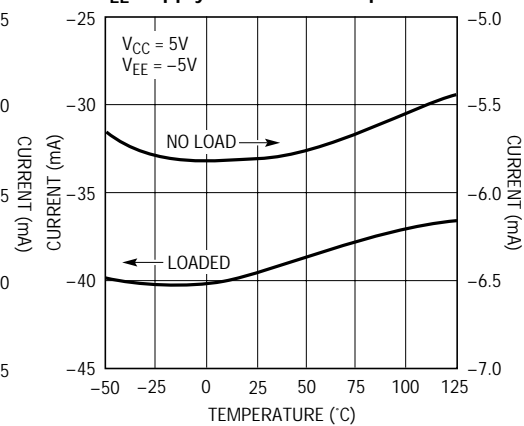
TYPICAL PERFORMANCE CHARACTERISTICS

Receiver $t_{PLH} - t_{PHL}$
vs Temperature

1346A G04

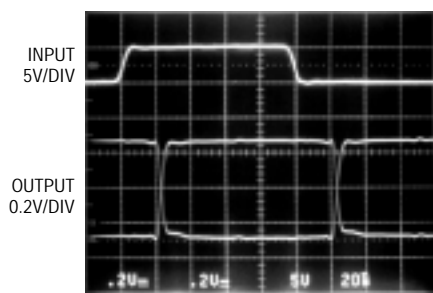
 I_{CC} Supply Current vs Temperature

1346A G05

 I_{EE} Supply Current vs Temperature

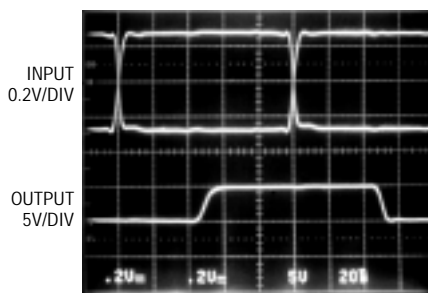
1346A G06

Transmitter Output Waveforms



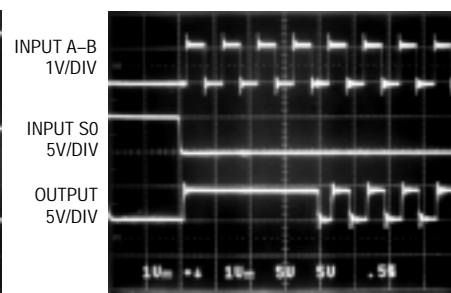
1346A G07

Receiver Output Waveforms



1346A G08

Receiver Enable from Shutdown



1346A G09

ピン機能

V_{EE} (ピン1): 負電源、 $-4.75V \geq V_{EE} \geq -5.25V$

V_{CC} (ピン2): 正電源、 $4.75V \leq V_{CC} \leq 5.25V$

GND (ピン3): グランド

T1 (ピン4): トランスミッタ1入力、TTLコンパチブル

T2 (ピン5): トランスミッタ2入力、TTLコンパチブル

T3 (ピン6): トランスミッタ3入力、TTLコンパチブル

S1 (ピン7): セレクト入力1、TTLコンパチブル

S2 (ピン8): セレクト入力2、TTLコンパチブル

R3 (ピン9): レシーバ3出力、TTLコンパチブル

R2 (ピン10): レシーバ2出力、TTLコンパチブル

R1 (ピン11): レシーバ1出力、TTLコンパチブル

S0 (ピン12): セレクト入力0、TTLコンパチブル

B1 (ピン13): レシーバ1反転入力

A1 (ピン14): レシーバ1非反転入力

B2 (ピン15): レシーバ2反転入力

A2 (ピン16): レシーバ2非反転入力

B3 (ピン17): レシーバ3反転入力

A3 (ピン18): レシーバ3非反転入力

Z3 (ピン19): トランスミッタ3反転出力

Y3 (ピン20): トランスミッタ3非反転出力

Z2 (ピン21): トランスミッタ2反転出力

Y2 (ピン22): トランスミッタ2非反転出力

Z1 (ピン23): トランスミッタ1反転出力

Y1 (ピン24): トランスミッタ1非反転出力

FUNCTION TABLES

Transmitter and Receiver Configuration

S0	S1	S2	DX ON	RX ON	Description
0	0	0	—	1, 2, 3	All RX ON, All DX OFF
1	0	0	—	—	All OFF, Shutdown
0	1	0	1, 2, 3	1, 2	DCE Mode
1	1	0	1, 2, 3	—	DCE Mode, All RX OFF
0	0	1	1, 2	1, 2, 3	DTE Mode
1	0	1	1, 2	—	DTE Mode, All RX OFF
0	1	1	1, 2, 3	1, 2, 3	All ON
1	1	1	1, 2, 3	—	All DX ON, All RX OFF

Transmitter

CONFIGURATION	INPUTS				OUTPUTS			
	S0	S1	S2	T	Y1 AND Y2	Z1 AND Z2	Y3	Z3
All OFF	0	0	0	X	Z	Z	Z	Z
Shutdown	1	0	0	X	Z	Z	Z	Z
DCE or All ON	X	1	X	0	0	1	0	1
DCE or All ON	X	1	X	1	1	0	1	0
DTE	X	0	1	0	0	1	Z	Z
DTE	X	0	1	1	1	0	Z	Z

Receiver

CONFIGURATION	INPUTS				OUTPUTS	
	S0	S1	S2	A - B	R1 AND R2	R3
All Rx ON	0	0	0	$\leq -0.2V$	0	0
All Rx ON	0	0	0	$\geq 0.2V$	1	1
Shutdown	1	0	0	X	Z	Z
DCE	0	1	0	$\leq -0.2V$	0	Z
DCE	0	1	0	$\geq 0.2V$	1	Z
Disabled	1	1	0	X	Z	Z
DTE or All ON	0	X	1	$\leq -0.2V$	0	0
DTE or All ON	0	X	1	$\geq 0.2V$	1	1
Disabled	1	X	1	X	Z	Z

TEST CIRCUITS

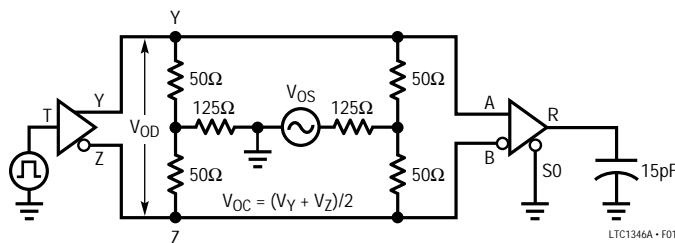


Figure 1. V.35 Transmitter/Receiver Test Circuit

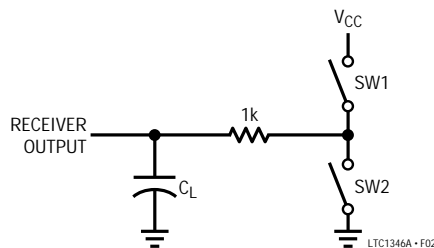


Figure 2. Receiver Output Enable and Disable Timing Test Load

SWITCHING TIME WAVEFORMS

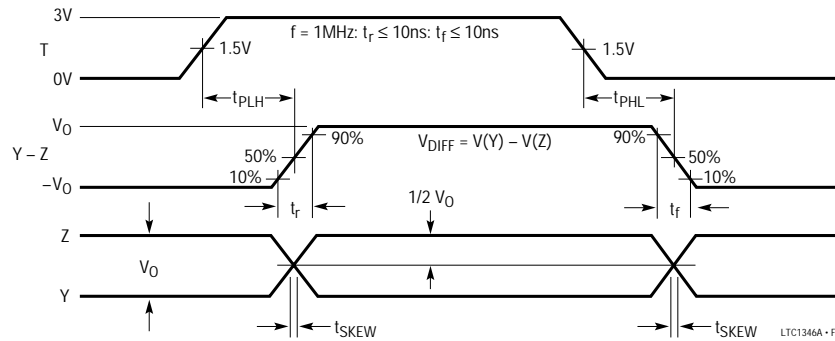


Figure 3. V.35 Transmitter Propagation Delays

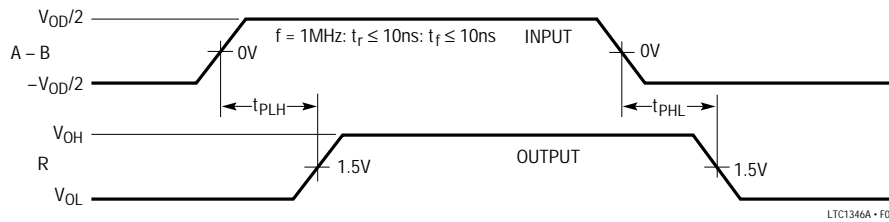


Figure 4. V.35 Receiver Propagation Delays

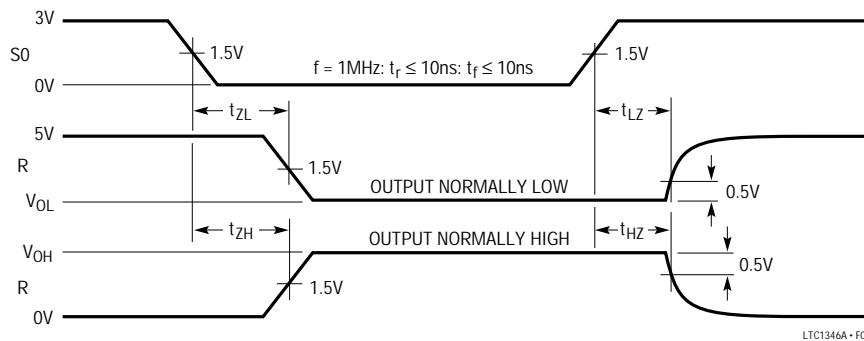


Figure 5. Receiver Enable and Disable Times

アプリケーション情報

CCITT勧告V.35電氣的仕様の検討

V.35はモデムを介した同期データ伝送のためのCCITT勧告です。勧告の付録2に電氣的仕様が規定されており、これを以下に要約します：

1. インタフェース・ケーブルは、80 ~ 120 インピーダンスをもつ平衡ツイスト・ペア線です。
2. トランスミッタのソース・インピーダンスは、50 ~ 150 の間にあります。
3. 短絡した端子とグランド間のトランスミッタの抵抗は、 150 ± 15 です。
4. 100 の抵抗性負荷で終端したときには、端子間電圧は $0.55V \pm 20\%$ でなければなりません。
5. トランスミッタの立上り時間は、信号パルスの1%未満か40nsのうち大きいほうでなければなりません。
6. トランスミッタ出力の同相電圧は0.6Vを超えてはなりません。
7. レシーバ・インピーダンスは 100 ± 10 です。
8. グランドに対するレシーバ・インピーダンスは 150 ± 15 です。
9. トランスミッタまたはレシーバは、アース・グランドへの接続、短絡、あるいは他のラインへの交差接続によって損傷してはなりません。

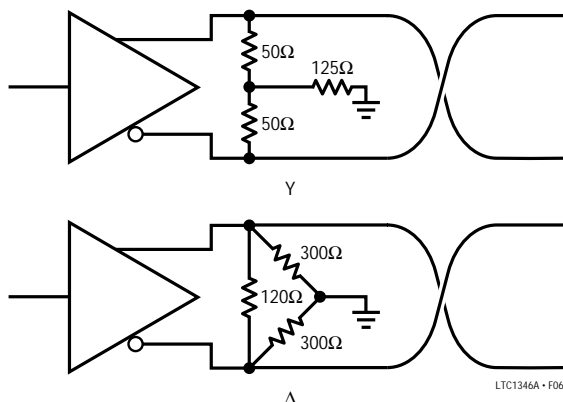
10. トランスミッタまたはレシーバでの $\pm 2V$ の同相電圧の変化、あるいはトランスミッタとレシーバ間の $\pm 4V$ のグランド電位差によって、データ・エラーが発生してはなりません。

ケーブルの終端

LTC1346Aに接続されたケーブルの各端は、適切に動作させるために、外部Yまたは Δ 抵抗ネットワークで終端しなければなりません。図6に示すとおり、Y終端には2本の直列50 抵抗と1本の125 抵抗がグランドと2本の50 抵抗の接続点に接続されています。

別の 終端では、ツイスト線の間には1本の120 抵抗、そして各線とグランドの間に2本の300 抵抗が接続されます。標準1/8W、5%の表面実装抵抗を終端ネットワークに使用できます。適切な差動出力振幅を維持するには、抵抗の許容差が5%以下でなければなりません。すべての抵抗をSO-14パッケージに結合する終端ネットワークが下記のメーカーから販売されています：

BI Technologies (旧社名 : Beckman Industrial)
Resistor Networks
4200 Bonita Place
Fullerton, CA 92635
電話 : (714) 447-2357
FAX : (714)447-2500
製品番号 : BI Technologies 627T500/1250 (SOIC)
899TR50/125 (DIP)

Figure 6. Y- and Δ -Termination Networks

APPLICATIONS INFORMATION

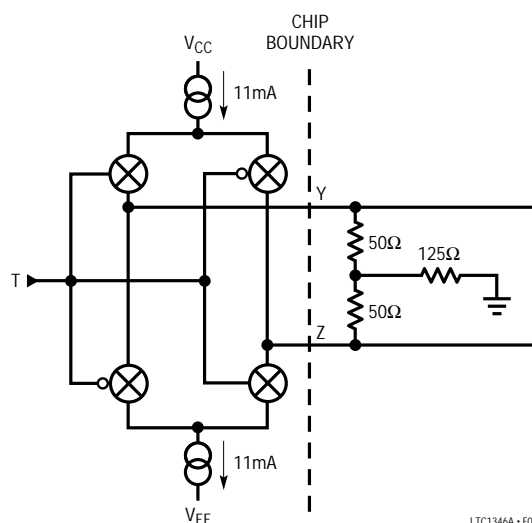


Figure 7. Simplified Transmitter Schematic

動作原理

図7に示すように、トランスミッタ出力はコンプリメンタリ・スイッチ電流ソースで構成されています。

トランスミッタ入力論理“0”ならば、反転出力Zは11mAをソースし、非反転出力Yは11mAをシンクします。差動トランスミッタ出力電圧は、終端抵抗によって設定されます。ケーブルの各端にある2本の差動50Ω抵抗により、電圧は $(50\Omega)(11\text{mA}) = 0.55\text{V}$ に設定されます。トランスミッタ入力論理“1”ならば、出力Zは11mAをシンクし、Yは11mAをソースします。両方の電流源が一致し、ケーブル終端間にグランド電位差がないとき、YとZの同相電圧は0Vになります。トランスミッタの電流源は±2Vの同相範囲をもち、±4Vのケーブル終端間でグランド電位差を許容します。

各レシーバ入力には、グランドに対して30kΩの抵抗があり、V.35入力インピーダンス仕様を満足するために、外部終端が必要です。レシーバにはノイズ余裕度を向上させるために、50mVの入力ヒステリシスをもちます。

S0、S1、S2の3本のセレクト・ピンで、チップを機能表に説明したとおり構成します。トランスミッタとレシーバがオフのとき、出力はすべて強制的にハイ・インピー

ダンス状態になります。S0ピンをレシーバ出力インピーダンスとして使用することができます。シャットダウン・モードでは、トランスミッタとレシーバはすべてオフ状態になり、 I_{CC} は1μAに減少します。LTC1346Aがシャットダウンからインピーダンスされる際には、トランスミッタとレシーバが安定するのに2μsが必要です。

V.35に完全に準拠したポート

図8に3個のICと1ポート当たり6個のコンデンサだけで構成した完全な表面実装型、±5V DTEおよびDCE V.35ポートの回路図を示します。LTC1346Aをクロックとデータ信号を送信するのに使用し、LT1134Aは制御信号を送信するのに使用します。試験信号140、141、および142を使用しなかった場合は、トランスミッタ入力をVccに接続しなければなりません。

RS422/RS485アプリケーション

LTC1346Aのレシーバは、RS422およびRS485アプリケーションに使用できます。図9のテスト回路を使用し、LTC1346Aレシーバは、RS422およびRS485の要求条件を満足する同相電圧(図10と11に示す)によるデータ・ストリームを正しく抽出できなければなりません。

APPLICATIONS INFORMATION

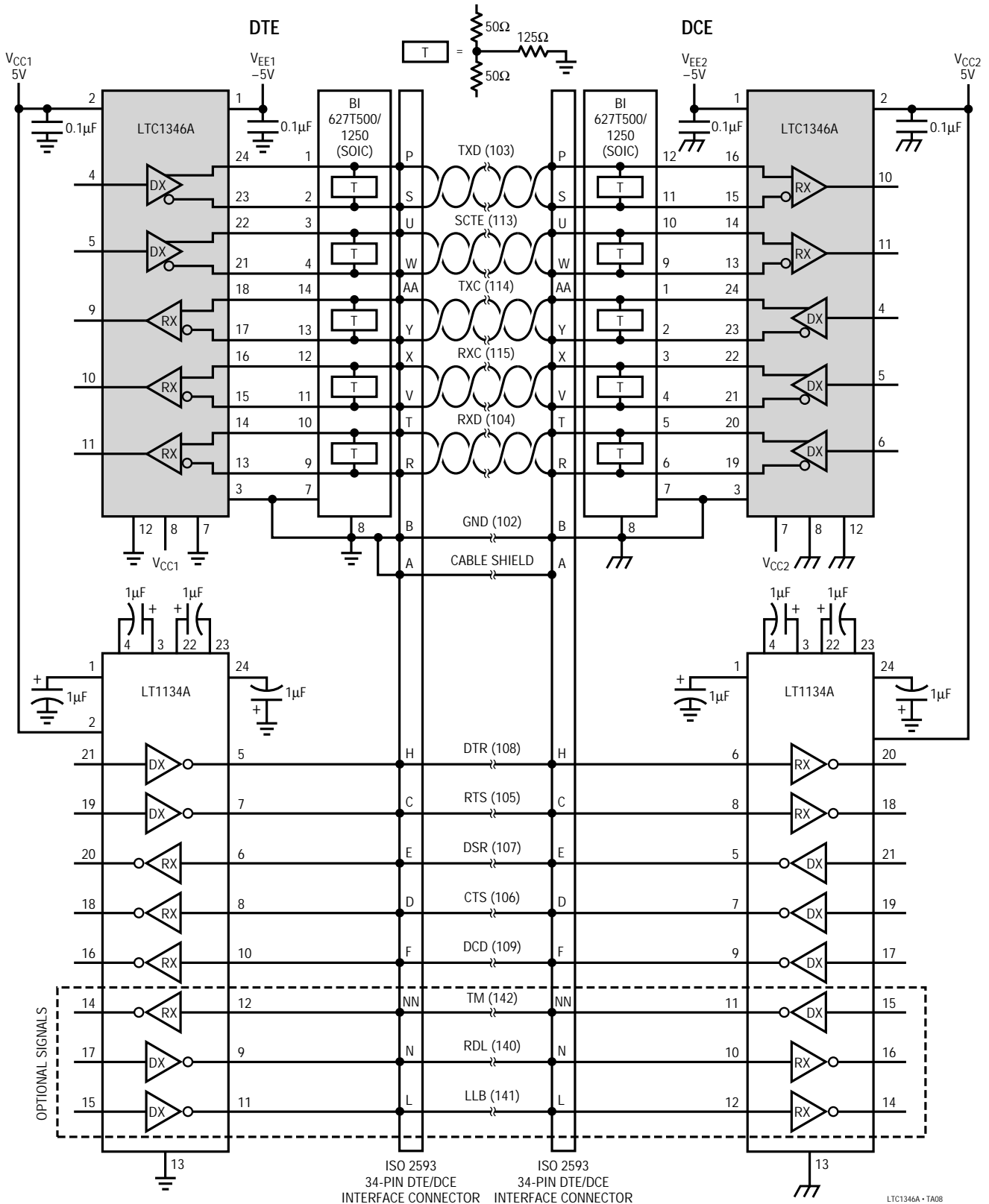


Figure 8. Complete Single $\pm 5V$ V.35 Interface

APPLICATIONS INFORMATION

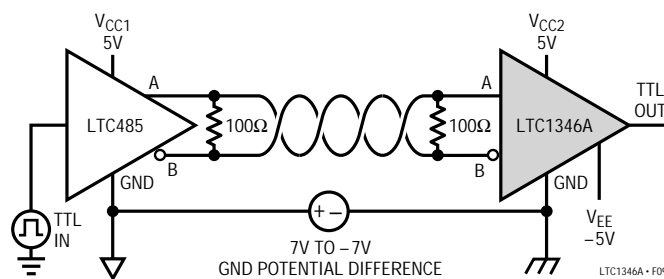


Figure 9. RS422/RS485 Receiver Interface

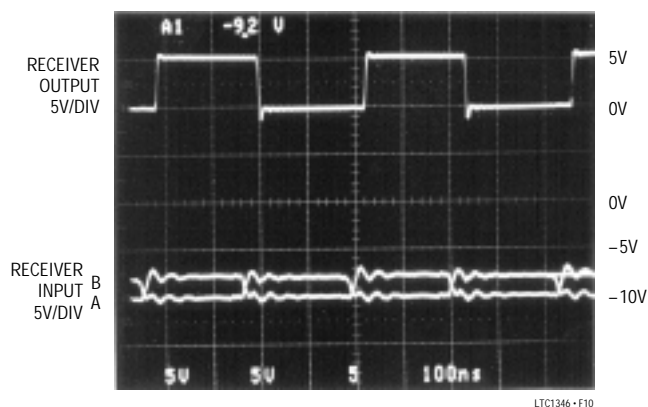


Figure 10. -7V Common Mode

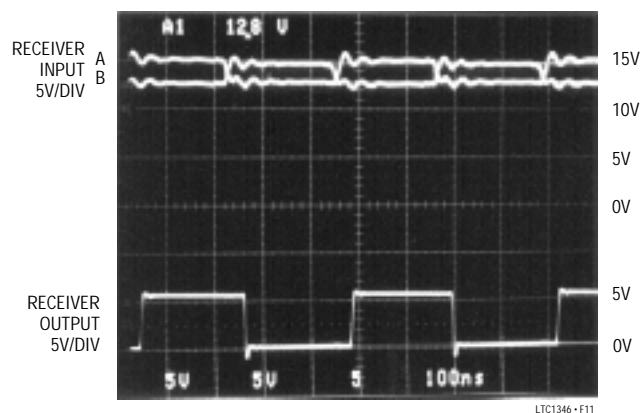


Figure 11. 12V Common Mode

マルチプロトコル・アプリケーション

LTC1346Aは、V.35、RS232およびRS422、RS530、RS449などで使用)信号が同じポートに現れる可能性があるマルチプロトコル・アプリケーションで使用できます。LTC1346Aスイッチ電流ソース・ドライバは、RS232またはRS422には適合していません。しかし、出力をディスエーブルすれば、LT1030などのシャットダウン機能付きRS232ドライバやLTC486/LTC487などのディスエーブル機能付きRS422ドライバとラインを共用することができます(図12a)。

LTC1346Aドライバはディスエーブル時には損傷を受けず、また共用ラインに負荷を与えることもありません。LTC1346Aレシーバは図12bに示すとおり、V.35、RS232、およびRS422信号を受信できます。LTC1346AレシーバはV.35およびRS422に直接適合します。RS232信号の場合、レシーバの非反転入力を接地しなければなりません。各プロトコルでライン終端方法が異なるため、コネクタ(図12aと12bに示す)またはPCB上に何らかの終端切替え機構が必要です。

APPLICATIONS INFORMATION

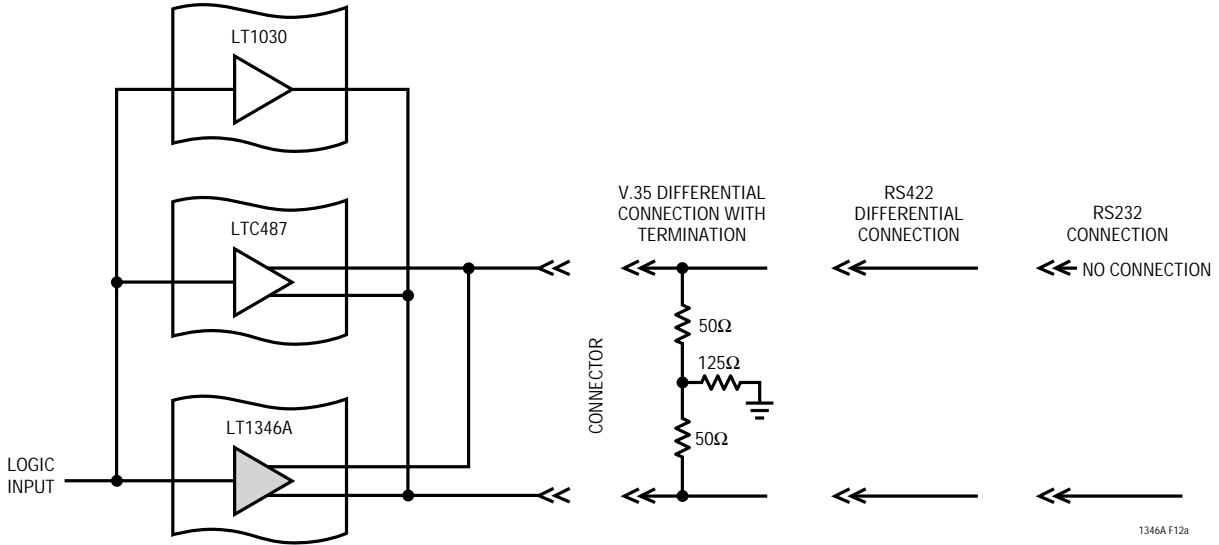


Figure 12a. Multiprotocol Transmitter

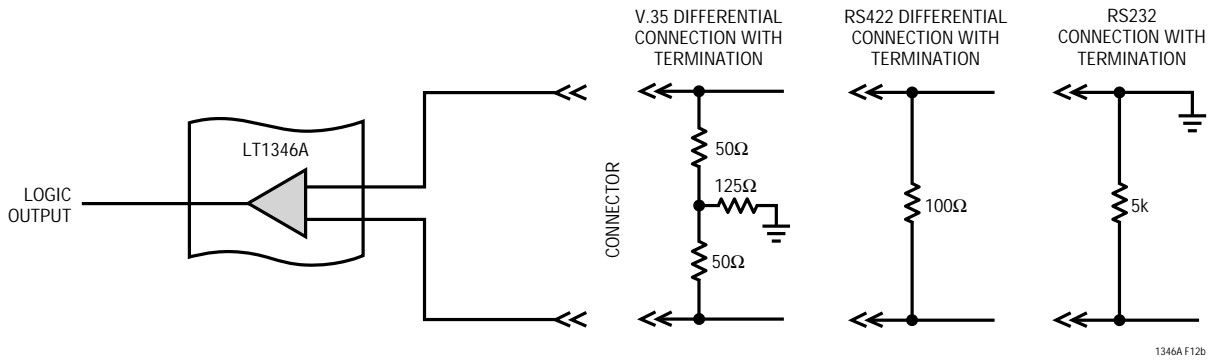


Figure 12b. Multiprotocol Receiver

RELATED PARTS

PART NUMBER	DESCRIPTION	COMMENTS
LT1134A	5V Only, 4-Driver/4-Receiver RS232 Transceiver	Forms Complete V.35 Interface with LTC1346A
LTC1334	5V Only, Configurable RS232/RS485 Transceiver	Includes On-Chip Charge Pump
LTC1345	Single Supply V.35 Transceiver	Single 5V Only, Includes On-Chip Charge Pump