

特長

- シングルチップにより、すべてのV.35差動クロックおよびデータ信号を供給
- 単一5V電源動作
- シャットダウン・モードでは I_{CC} を $1\mu A$ (標準)に低減
- ソフトウェア選択可能なDTEまたはDCE構成
- トランスミッタとレシーバは繰返し $\pm 10kV$ ESDパルスに耐える
- 通信速度10Mボー
- ディスエーブル、シャットダウン、電源オフ時にトランスミッタはハイ・インピーダンス状態を維持
- CCITT V.35仕様に適合
- トランスミッタを短絡から保護

アプリケーション

- モデム
- テレコム
- データ・ルータ

概要

LTC[®]1345は、単一電源5VからV.35インタフェース用の差動クロックおよびデータ信号を供給するシングルチップ・トランシーバです。外部抵抗終端ネットワークとLT[®]1134A RS232トランシーバを組み合わせて制御信号を生成すれば、単一5V電源で動作する完全な低消費電力のDTEまたはDCE V.35インタフェース・ポートを形成します。

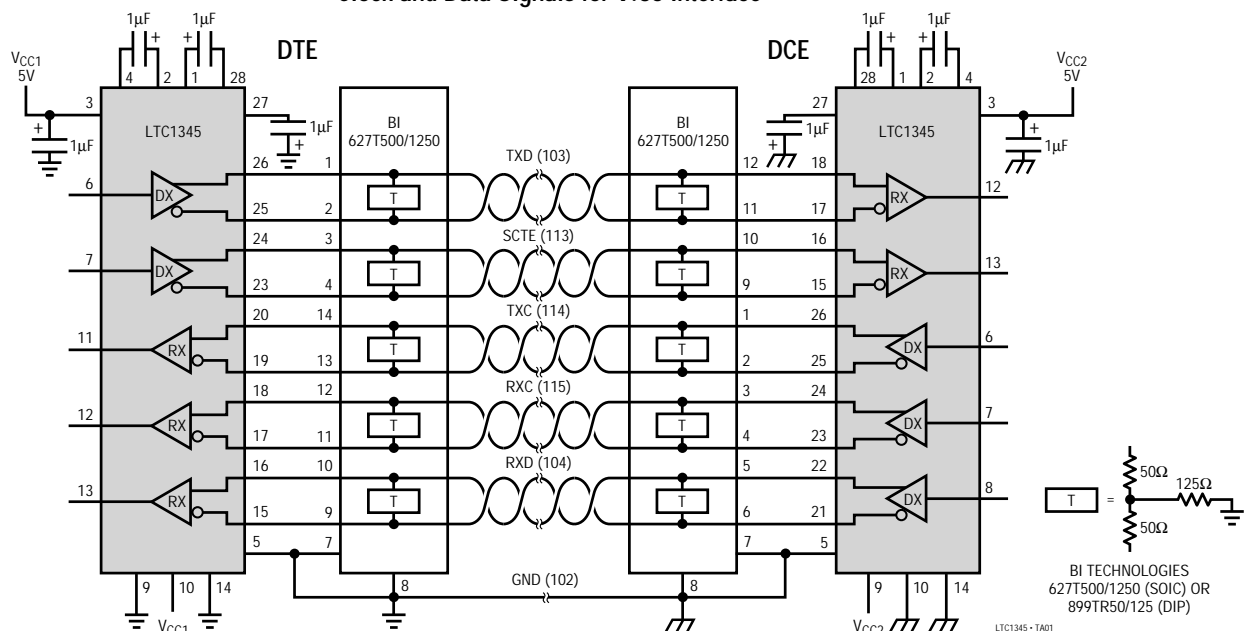
LTC1345は、3つの電流出力差動トランスミッタ、3つの差動レシーバ、およびチャージポンプを備えています。トランシーバは、DTEまたはDCE動作に構成するか、2本のセレクト・ピンを使用してシャットダウンすることができます。シャットダウン・モードでは、電源電流は $1\mu A$ に減少します。

トランシーバは最大10Mボーで動作します。すべてのトランスミッタが短絡保護回路を備えており、またReceiver Output Enableピンによって、レシーバ出力を強制的にハイ・インピーダンス状態にすることができます。ドライバ出力とレシーバ入力の間とも $\pm 10kV$ のESDに対して保護されています。チャージポンプは、3個の外部 $1\mu F$ コンデンサを使用して、レギュレートされた V_{EE} を出力します。

▲、LTC、LTはリニアテクノロジー社の登録商標です。

TYPICAL APPLICATION

Clock and Data Signals for V.35 Interface

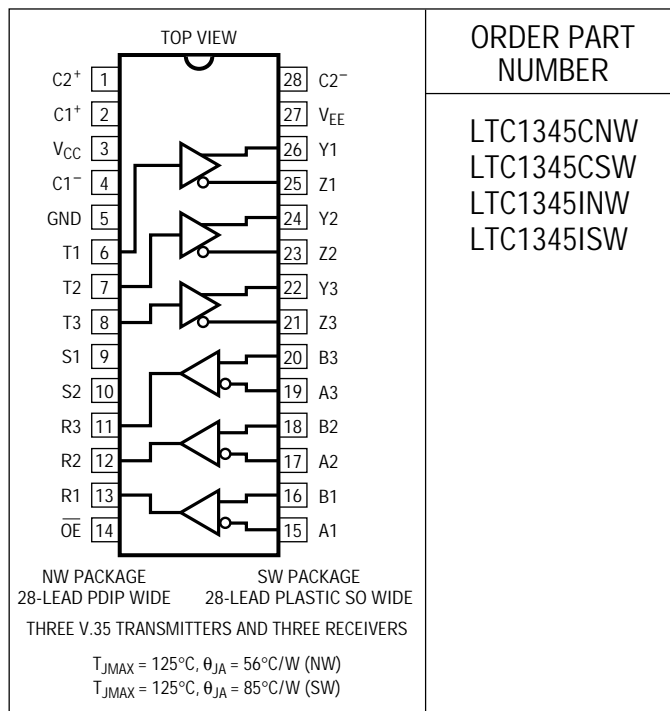


ABSOLUTE MAXIMUM RATINGS

(Note 1)

Supply Voltage, V_{CC}	6V
Input Voltage	
Transmitters	-0.3V to ($V_{CC} + 0.3V$)
Receivers	-18V to 18V
S1, S2, \overline{OE}	-0.3V to ($V_{CC} + 0.3V$)
Output Voltage	
Transmitters	-18V to 18V
Receivers	-0.3V to ($V_{CC} + 0.3V$)
V_{EE}	-10V to 0.3V
Short-Circuit Duration	
Transmitter Output	Indefinite
Receiver Output	Indefinite
V_{EE}	30 sec
Operating Temperature Range	
Commercial	0°C to 70°C
Industrial	-40°C to 85°C
Storage Temperature Range	-65°C to 150°C
Lead Temperature (Soldering, 10 sec)	300°C

PACKAGE/ORDER INFORMATION



ORDER PART NUMBER





LTC1345CNW
LTC1345CSW
LTC1345INW
LTC1345ISW

Consult factory for Military grade parts.

DC ELECTRICAL CHARACTERISTICS $V_{CC} = 5V \pm 5\%$ (Notes 2, 3), unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{OD}	Transmitter Differential Output Voltage	Figure 1, $-4V \leq V_{OS} \leq 4V$	●	0.44	0.55	0.66	V
V_{OC}	Transmitter Common-Mode Output Voltage	Figure 1, $V_{OS} = 0V$	●	-0.6	0	0.6	V
I_{OH}	Transmitter Output High Current	$V_Y, Z = 0V$	●	-12.6	-11	-9.4	mA
I_{OL}	Transmitter Output Low Current	$V_Y, Z = 0V$	●	9.4	11	12.6	mA
I_{OZ}	Transmitter Output Leakage Current	$S1 = S2 = 0V, -5V \leq V_Y, Z \leq 5V$	●		± 1	± 100	μA
R_O	Transmitter Output Impedance	$-2V \leq V_Y, Z \leq 2V$			100		k Ω
V_{TH}	Differential Receiver Input Threshold Voltage	$-7V \leq (V_A + V_B)/2 \leq 7V$	●		25	200	mV
ΔV_{TH}	Receiver Input Hysteresis	$-7V \leq (V_A + V_B)/2 \leq 7V$			50		mV
I_{IN}	Receiver Input Current (A, B)	$-7V \leq V_{A, B} \leq 7V$	●			0.4	mA
R_{IN}	Receiver Input Impedance	$-7V \leq V_{A, B} \leq 7V$	●	17.5	30		k Ω
V_{OH}	Receiver Output High Voltage	$I_O = 4mA, V_{B, A} = 0.2V$	●	3	4.5		V
V_{OL}	Receiver Output Low Voltage	$I_O = 4mA, V_{B, A} = -0.2V$	●		0.2	0.4	V
I_{OSR}	Receiver Output Short-Circuit Current	$0V \leq V_O \leq V_{CC}$	●	7		85	mA
I_{OZR}	Receiver Three-State Output Current	$S1 = S2 = 0V, 0V \leq V_O \leq V_{CC}$	●			± 10	μA
V_{IH}	Logic Input High Voltage	T, S1, S2, \overline{OE}	●	2			V
V_{IL}	Logic Input Low Voltage	T, S1, S2, \overline{OE}	●			0.8	V
I_{IN}	Logic Input Current	T, S1, S2, \overline{OE}	●			± 10	μA
I_{CC}	V_{CC} Supply Current	Figure 1, $V_{OS} = 0, S1 = S2 = HIGH$ No Load, $S1 = S2 = HIGH$ Shutdown, $S1 = S2 = 0V$	● ● ●		118 19 1	170 30 100	mA mA μA
V_{EE}	V_{EE} Voltage	No Load, $S1 = S2 = HIGH$			-5.5		V

AC ELECTRICAL CHARACTERISTICS $V_{CC} = 5V \pm 5\%$ (Notes 2, 3), unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
t_R, t_F	Transmitter Rise or Fall Time	Figures 1 and 3, $V_{OS} = 0V$	●		7	40	ns
t_{PLH}	Transmitter Input to Output 	Figures 1 and 3, $V_{OS} = 0V$	●		25	70	ns
t_{PHL}	Transmitter Input to Output 	Figures 1 and 3, $V_{OS} = 0V$	●		25	70	ns
t_{SKEW}	Transmitter Output to Output	Figures 1 and 3, $V_{OS} = 0V$			0		ns
t_{PLH}	Receiver Input to Output 	Figures 1 and 4, $V_{OS} = 0V$	●		49	100	ns
t_{PHL}	Receiver Input to Output 	Figures 1 and 4, $V_{OS} = 0V$	●		52	100	ns
t_{SKEW}	Differential Receiver Skew, $t_{PLH} - t_{PHL}$	Figures 1 and 4, $V_{OS} = 0V$			3		ns
t_{ZL}	Receiver Enable to Output LOW	Figures 2 and 5, $C_L = 15pF$, S1 Closed	●		40	70	ns
t_{ZH}	Receiver Enable to Output HIGH	Figures 2 and 5, $C_L = 15pF$, S2 Closed	●		35	70	ns
t_{LZ}	Receiver Disable From LOW	Figures 2 and 5, $C_L = 15pF$, S1 Closed	●		30	70	ns
t_{HZ}	Receiver Disable From HIGH	Figures 2 and 5, $C_L = 15pF$, S2 Closed	●		35	70	ns
f_{OSC}	Charge Pump Oscillator Frequency				200		kHz
BR_{MAX}	Maximum Data Rate (Note 4)		●	10	15		Mbaud

The ● denotes specifications which apply over the full operating temperature range.

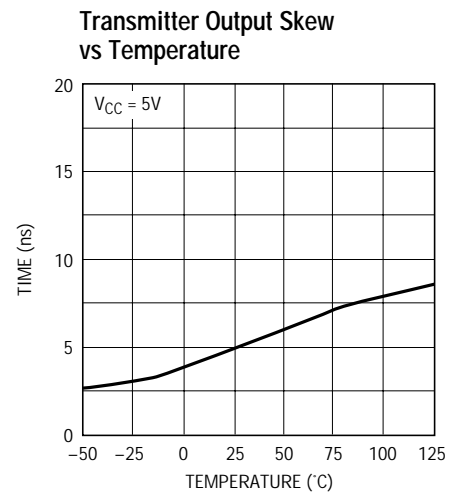
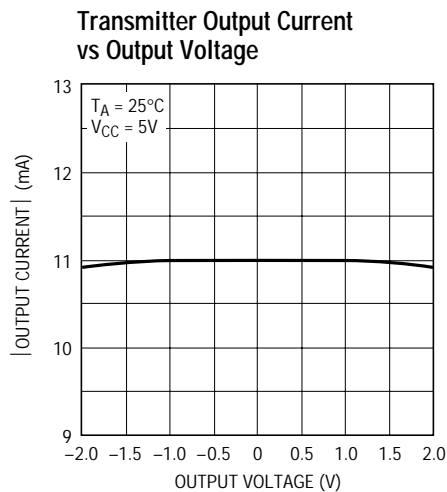
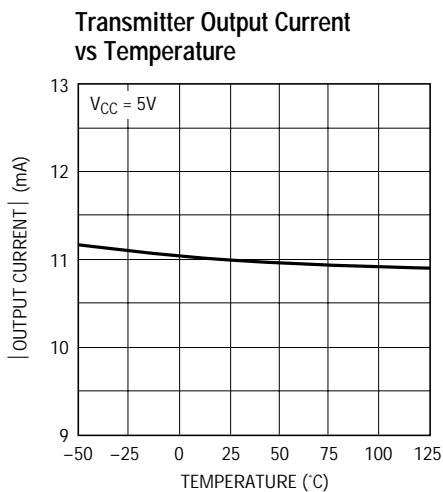
Note 1: The absolute maximum ratings are those values beyond which the safety of the device cannot be guaranteed.

Note 2: All currents into device pins are termed positive; all currents out of device pins are termed negative. All voltages are referenced to device ground unless otherwise specified.

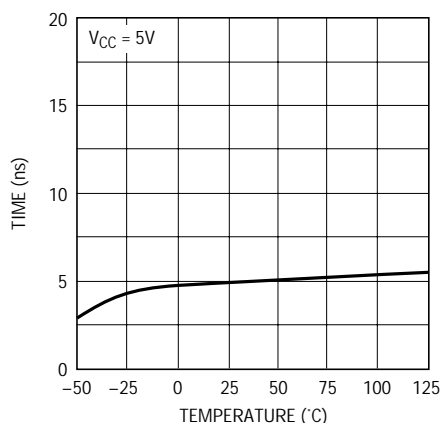
Note 3: All typicals are given for $V_{CC} = 5V$, $C_1 = C_2 = C_3 = 1\mu F$ ceramic capacitors and $T_A = 25^\circ C$.

Note 4: Maximum data rate is specified for NRZ data encoding scheme. The maximum data rate may be different for other data encoding schemes. Data rate is guaranteed by correlation and is not tested.

TYPICAL PERFORMANCE CHARACTERISTICS

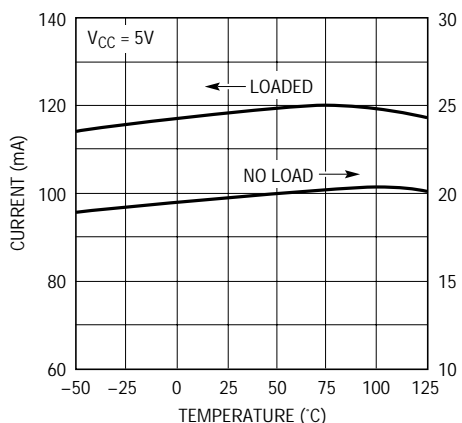


TYPICAL PERFORMANCE CHARACTERISTICS

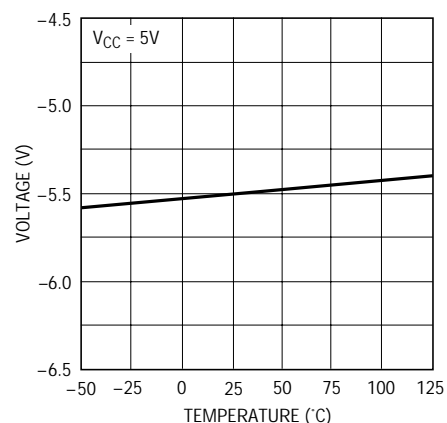
Receiver $|t_{PLH} - t_{PHL}|$
vs Temperature

LTC1345 - TPC04

Supply Current vs Temperature

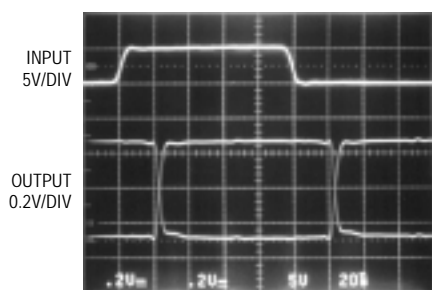


LTC1345 - TPC05

 V_{EE} Voltage vs Temperature

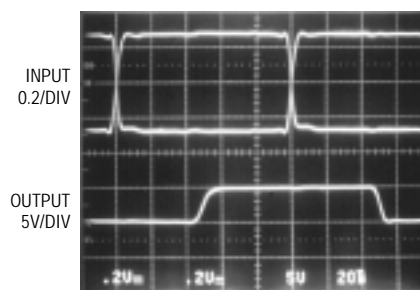
LTC1345 - TPC06

Transmitter Output Waveforms



LTC1345 - TPC07

Receiver Output Waveforms



LTC1345 - TPC08

ピン機能

C2⁺ (ピン1): コンデンサC2の正端子C1⁺ (ピン2): コンデンサC1の正端子 V_{CC} (ピン3): 正電源、 $4.75 \leq V_{CC} \leq 5.25V$ C1⁻ (ピン4): コンデンサC1の負端子

GND (ピン5): グランド。C3の正端子はグランドに接続します。

T1 (ピン6): トランスミッタ1入力

T2 (ピン7): トランスミッタ2入力

T3 (ピン8): トランスミッタ3入力

S1 (ピン9): 入力1を選択します。

S2 (ピン10): 入力2を選択します。

R3 (ピン11): レシーバ3出力

R2 (ピン12): レシーバ2出力

R1 (ピン13): レシーバ1出力

 \overline{OE} (ピン14): レシーバ出力イネーブル

A1 (ピン15): レシーバ1反転入力

B1 (ピン16): レシーバ1非反転入力

A2 (ピン17): レシーバ2反転入力

B2 (ピン18): レシーバ2非反転入力

A3 (ピン19): レシーバ3非反転入力

B3 (ピン20): レシーバ3非反転入力

Z3 (ピン21): トランスミッタ3反転出力

LTC1345

ピン機能

Y3(ピン22): トランスミッタ3非反転出力

Z2(ピン23): トランスミッタ2反転出力

Y2(ピン24): トランスミッタ2非反転出力

Z1(ピン25): トランスミッタ1反転出力

Y1(ピン26): トランスミッタ1非反転出力

V_{EE}(ピン27): チャージポンプ出力。コンデンサC3の負の端子に接続します。

C2⁻(ピン28): コンデンサC2の負端子。

FUNCTION TABLES

Transmitter and Receiver Configuration

S1	S2	TX#	RX#	REMARKS
0	0	—	—	Shutdown
1	0	1, 2, 3	1, 2	DCE Mode, RX3 Shut Down
0	1	1, 2	1, 2, 3	DTE Mode, TX3 Shut Down
1	1	1, 2, 3	1, 2, 3	All Active

Transmitter

CONFIGURATION	INPUTS			OUTPUTS			
	S1	S2	T	Y1 AND Y2	Z1 AND Z2	Y3	Z3
DTE	0	1	0	0	1	Z	Z
DTE	0	1	1	1	0	Z	Z
DCE or All ON	1	X	0	0	1	0	1
DCE or All ON	1	X	1	1	0	1	0
Shutdown	0	0	X	Z	Z	Z	Z

Receiver

CONFIGURATION	INPUTS				OUTPUTS	
	S1	S2	\overline{OE}	B - A	R1 AND R2	R3
DTE or All ON	X	1	0	$\geq 0.2V$	1	1
DTE or All ON	X	1	0	$\leq -0.2V$	0	0
DCE	1	0	0	$\geq 0.2V$	1	Z
DCE	1	0	0	$\leq -0.2V$	0	Z
Disabled	X	X	1	X	Z	Z
Shutdown	0	0	X	X	Z	Z

TEST CIRCUITS

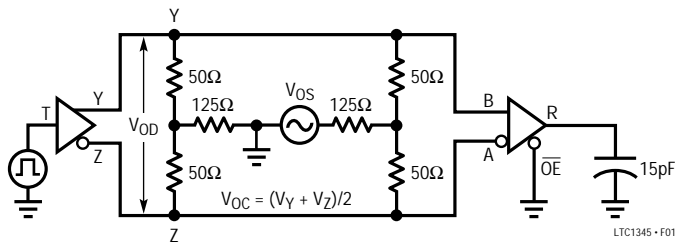


Figure 1. V.35 Transmitter/Receiver Test Circuit

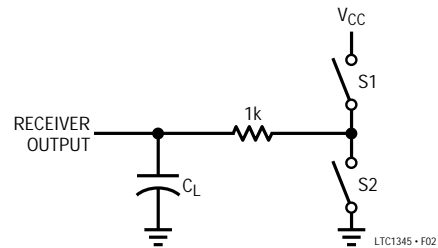


Figure 2. Receiver Output Enable/Disable Timing Test Load

SWITCHING TIME WAVEFORMS

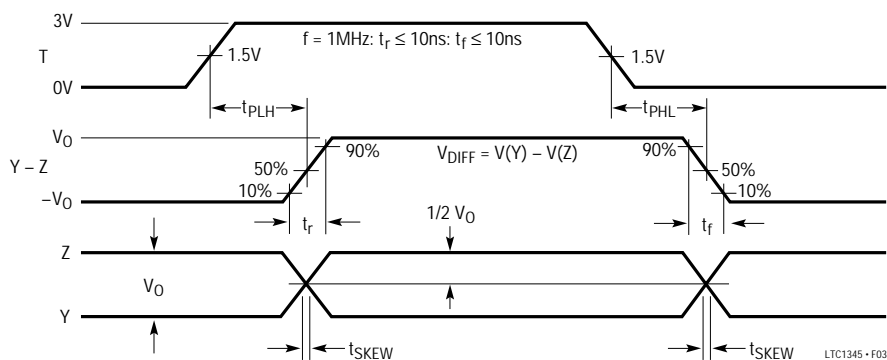


Figure 3. V.35 Transmitter Propagation Delays

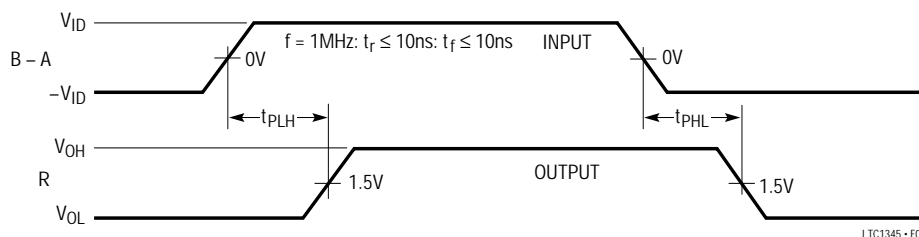


Figure 4. V.35 Receiver Propagation Delays

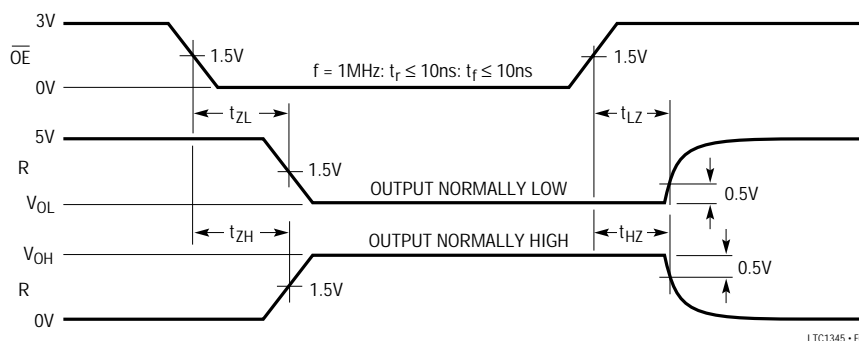


Figure 5. Receiver Enable and Disable Times

アプリケーション情報

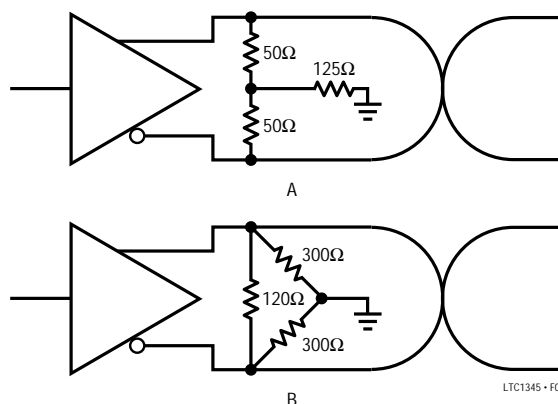
CCITT勧告V.35電氣的仕様の検討

V.35はモデムを介した同期データ伝送のためのCCITT勧告です。勧告の付録2に電氣的仕様が規定されており、これを以下に要約します：

1. インタフェース・ケーブルは、80 ~ 120 インピーダンスをもつ平衡ツイスト・ペア線です。
2. トランスミッタのソース・インピーダンスは、50 ~ 150 の間にあります。
3. 短絡した端子とグランド間のトランスミッタの抵抗は、 150 ± 15 です。
4. 100 の抵抗性負荷で終端したときには、端子間電圧は $0.55V \pm 20\%$ でなければなりません。
5. トランスミッタの立上り時間は、信号パルスの1%未満か40nsのうち大きいほうでなければなりません。
6. トランスミッタ出力の同相電圧は0.6Vを超えてはなりません。
7. レシーバ・インピーダンスは 100 ± 10 です。
8. グランドに対するレシーバ・インピーダンスは 150 ± 15 です。
9. トランスミッタまたはレシーバは、アース・グランドへの接続、短絡、あるいは他のラインへの交差接続によって損傷してはなりません。
10. トランスミッタまたはレシーバでの $\pm 2V$ の同相電圧の変化、あるいはトランスミッタとレシーバ間の $\pm 4V$ のグランド電位差によって、データ・エラーが発生してはなりません。

ケーブルの終端

LTC1345に接続されたケーブルの各端は、適切に動作させるために、2つの電氣的に等しい外部Yまたは Δ 抵抗ネットワークの1つで終端しなければなりません。図6Aに示すとおり、Y終端には2本の直列50 抵抗と1本の125 抵抗がグランドと2本の50 抵抗の接続点に接続されています。

Figure 6. Y and Δ Termination Networks

別の Δ 終端では、図6Bに示すように、ツイスト線の間には1本の120 抵抗、そして各線とグランドの間には2本の300 抵抗が接続されます。標準1/8W、5%の表面実装抵抗を終端ネットワークに使用できます。適切な差動出力振幅を維持するには、抵抗の許容差が5%以下でなければなりません。すべての抵抗をSO-14パッケージに結合する終端ネットワークが下記のメーカーから販売されています：

BI Technologies(旧社名：Beckman Industrial)
抵抗ネットワーク
4200 Bonita Place
Fullerton, CA 92635
電話：(714) 447-2357
FAX：(714) 447-2500
製品番号：BI Technologies 627T500/1250 (SOIC)
899TR50/125 (DIP)

アプリケーション情報

動作原理

図7に示すように、トランスミッタ出力はコンプリメンタリ・スイッチ電流ソースで構成されています。

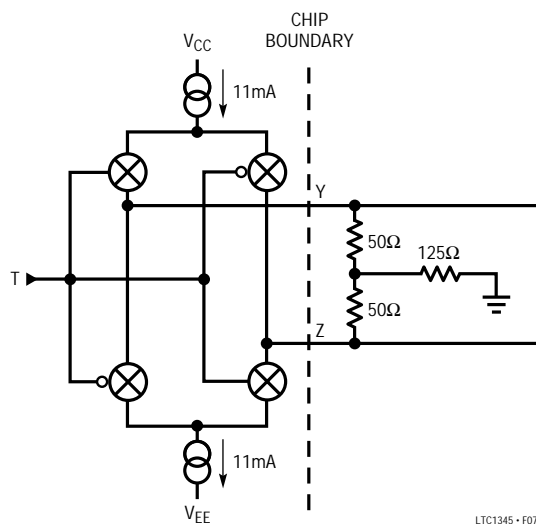


Figure 7. Simplified Transmitter Schematic

トランスミッタ入力論理“0”ならば、反転出力Zは11mAをソースし、非反転出力Yは11mAをシンクします。差動トランスミッタ出力電圧は、終端抵抗によって設定されます。ケーブルの各端にある2本の差動50Ω抵抗により、電圧は $(50 \times 11\text{mA}) = 0.55\text{V}$ に設定されます。トランスミッタ入力論理“1”ならば、出力Zは11mAをシンクし、Yは11mAをソースします。両方の電流源が一致し、ケーブル終端間にグランド電位差がないとき、YとZの同相電圧は0Vになります。トランスミッタの電流源は $\pm 2\text{V}$ の同相範囲をもち、 $\pm 4\text{V}$ のケーブル終端間でグランド電位差を許容します。

各レシーバ入力には、グランドに対して30kΩの抵抗があり、V.35入力インピーダンス仕様を満足するために、外部終端が必要です。レシーバにはノイズ余裕度を向上させるために、50mVの入力ヒステリシスがもたせてあります。レシーバ出力は、出力インピーダンス(OE)ピンを“H”にプルアップすれば、強制的にハイ・インピーダン

ス状態にすることができます。通常動作では、OEは“L”にプルダウンしなければなりません。

チャージポンプは、3個の1μFコンデンサでレギュレートされた負の電源電圧(V_{EE})を生成します。変換コンデンサC1とC2で、電圧ダブラとインバータを形成し、C3は蓄積コンデンサとして機能します。適切な動作を保証するために、コンデンサのESRは1Ω以下でなければなりません。モノリシックのセラミックまたは固形タンタル・コンデンサが適しています。軽負荷時には、パルス・スキッピング方式によって、約-5.2Vのレギュレーションを提供します。重負荷時にはチャージポンプは連続的に動作します。約500mVの小さなリップルが V_{EE} に現れます。

S1とS2の2本のセレクト・ピンで、チップをDTE、DCE、すべてのトランスミッタとレシーバをオン、またはシャットダウンに構成します。シャットダウン・モードでは、 I_{CC} は1μAに減少します。トランスミッタとレシーバの出力はハイ・インピーダンス状態になり、チャージポンプが停止し、 V_{EE} はグランドにクランプされます。

ESD保護回路

LTC1345トランスミッタ出力とレシーバ入力は、複数回の $\pm 10\text{kV}$ ESDトランジェント電圧に対する保護回路を内蔵しています。ESD試験は人体ESDモデルを使用して実施されます。ESD試験は、 V_{CC} および V_{EE} 電源ピンでACグランドに対して実行しなければなりません。低ESR電源デカップリングと V_{EE} 蓄積コンデンサは、通常動作中にこのACグランドを提供します。

V.35に完全に準拠したポート

図8に3個のICと1ポート当たり8個のコンデンサだけで構成した完全な表面実装型、単一5V DTEおよびDCE V.35ポートの回路図を示します。LTC1345をクロックとデータ信号を送信するのに使用し、LT1134Aは制御信号を送信するのに使用します。試験信号140、141、および142を使用しなかった場合は、トランスミッタ入力を V_{CC} に接続しなければなりません。

APPLICATIONS INFORMATION

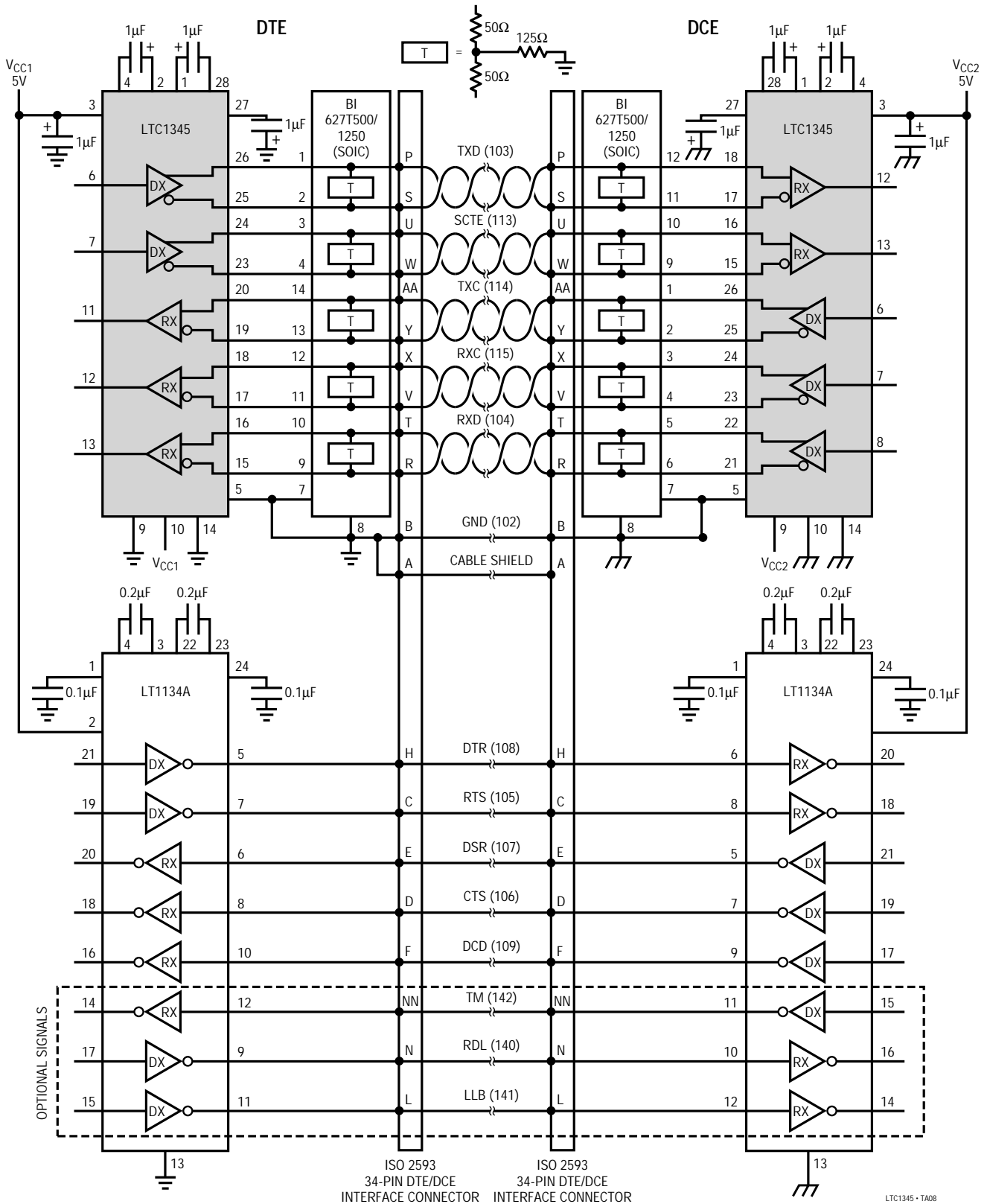


Figure 8. Complete Single 5V V.35 Interface

アプリケーション情報

RS422/RS485アプリケーション

LTC1345のレシーバは、RS422およびRS485アプリケーションに最適です。図9のテスト回路を使用し、LTC1345レシーバは、RS422およびRS485の要求条件(12Vから-7V)を満足する同相電圧によるデータ・ストリームを正しく再生できなければなりません。

図10と図11に、LTC1345レシーバが最大10Mボアでデータを再生できることを示します。

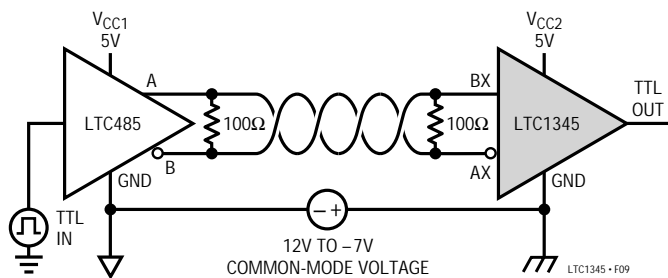


Figure 9 RS422/RS485 Receiver Interface

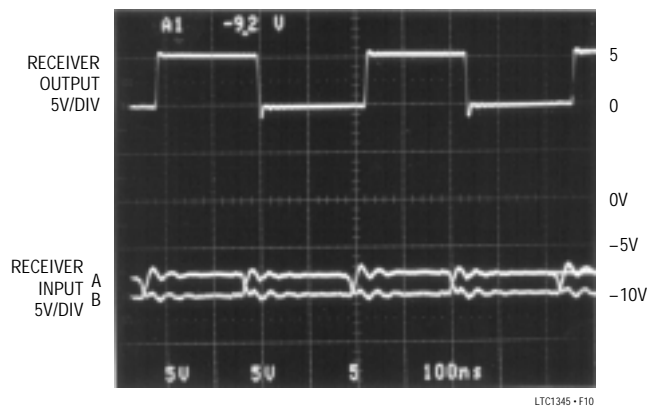


Figure 10. -7V Common Mode

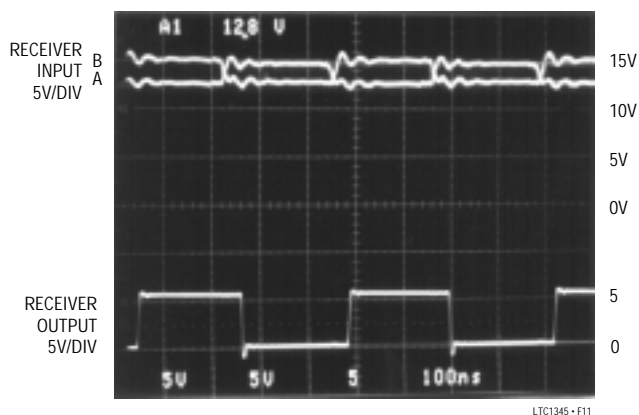


Figure 11. 12V Common Mode