

特長

- ソフトウェア選択可能なケーブル終端:
RS232 (V.28)
RS423 (V.10)
RS422 (V.11)
RS485
RS449
EIA530
EIA530-A
V.35
V.36
X.21
- 電源オフ時に出力はラインの負荷にならない

アプリケーション

- データ・ネットワーク
- CSUおよびDSU
- データ・ルータ

概要

LTC[®]1344Aは6個のソフトウェア選択可能なマルチプロトコル・ケーブル終端を備えています。各終端は、RS422 (V.11) 100 Ω 最小差動負荷、V.35 Tネットワーク負荷、あるいは自身が終端をもつRS232 (V.28) またはRS423 (V.10) トランシーバで使用するためのオープン回路として構成することができます。LTC1543およびLTC1544と組み合わせると、LTC1344Aは完全なソフトウェア選択可能なマルチプロトコル・シリアル・ポートを構成します。データ・バス・ラッチ機能によって、複数のインタフェース・ポート間でセレクト・ラインを共用できます。

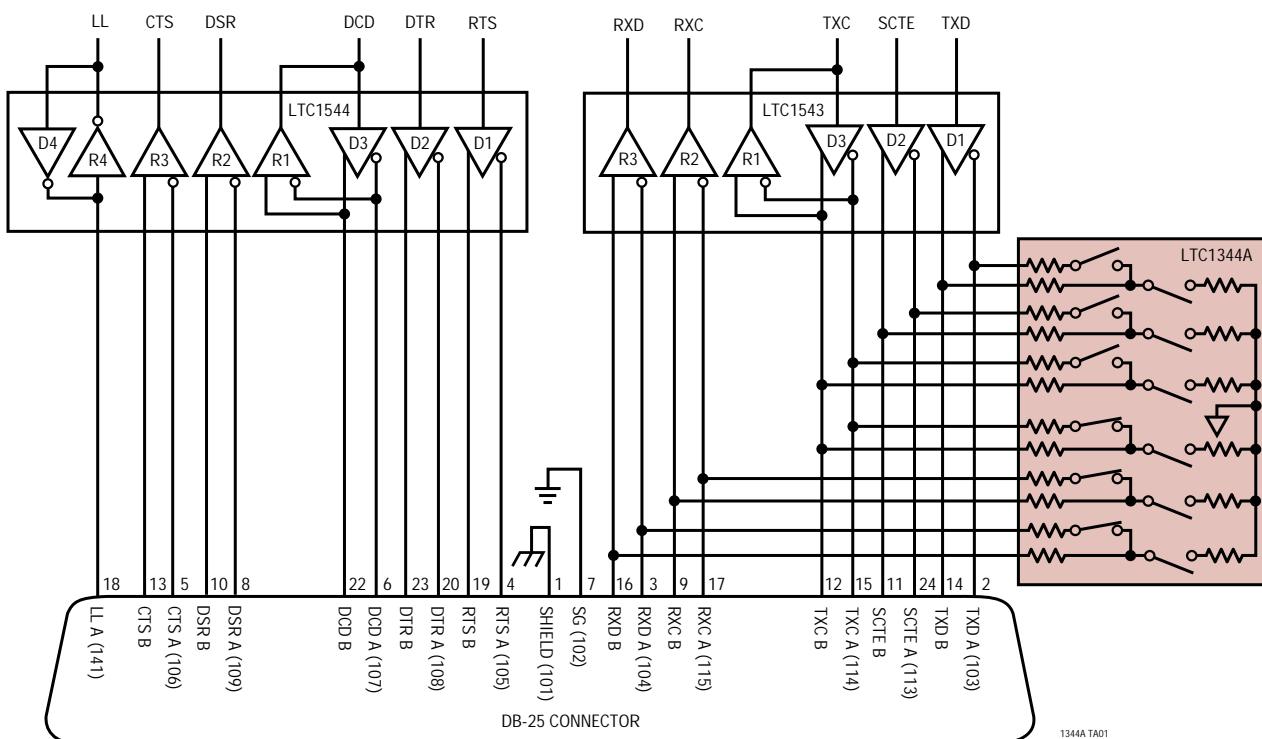
LTC1344Aはモード選択表の違いを除いて、LTC1344と同様です。

LTC1344Aは24ピンSSOPで供給されます。

△、LTC、LTはリニアテクノロジー社の登録商標です。

標準的応用例

DB-25コネクタ付きDTEまたはDCEマルチプロトコル・シリアル・インタフェース



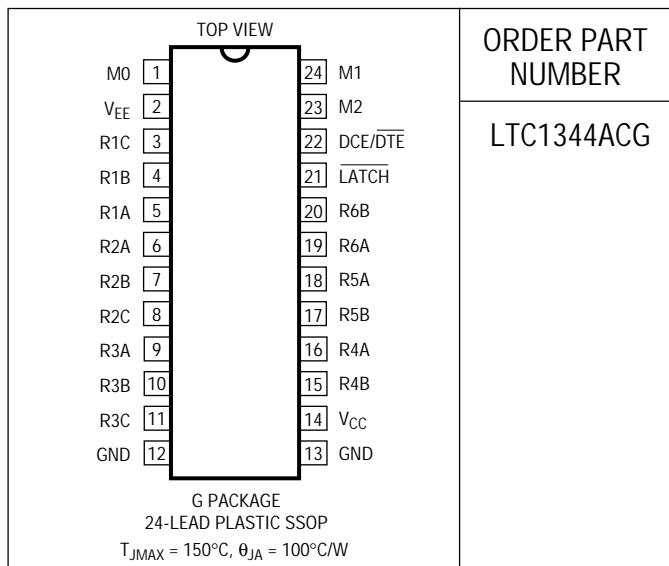
LTC1344A

絶対最大定格

(Note 1)

正電源電圧 (V_{CC})	7V
負電源電圧 (V_{EE})	- 13.2V
入力電圧 (ロジック入力)	$(V_{EE} - 0.3V) \sim (V_{CC} + 0.3V)$
入力電圧(負荷入力)	$\pm 18V$
消費電力	600mW
動作温度範囲	0 ~ 70
保存温度範囲	- 65 ~ 150
リード温度(半田付け、10秒)	300

パッケージ/発注情報



ORDER PART NUMBER

LTC1344ACG

インダストリアルおよびミリタリ・グレードに関してはお問い合わせください。

電気的特性

注記がない限り、 $V_{CC} = 5V \pm 5\%$ 、 $V_{EE} = -5V \pm 5\%$ 、 $T_A = 0 \sim 70$ (Note 2, 3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Supplies							
I_{CC}	Supply Current	All Digital Pins = GND or V_{CC}	●	0.4	1.0	mA	
Terminator Pins							
$R_{V,35}$	Differential Mode Impedance	All Loads (Figure 1), $-2V \leq V_{CM} \leq 2V$	●	90	104	110	Ω
	Common Mode Impedance	All Loads (Figure 2), $-2V \leq V_{CM} \leq 2V$	●	135	153	165	Ω
$R_{V,11}$	Differential Mode Impedance	All Loads (Figure 1), $V_{CM} = 0V$	●	100	104	110	Ω
		All Loads (Figure 1), $-7V \leq V_{CM} \leq 7V$	●	100	104		Ω
I_{LEAK}	High Impedance Leakage Current	All Loads, $-7V \leq V_{CM} \leq 7V$	●	± 1	± 50	μA	
Logic Inputs							
V_{IH}	Input High Voltage	All Logic Input Pins	●	2		V	
V_{IL}	Input Low Voltage	All Logic Input Pins	●		0.8	V	
I_{IN}	Input Current	All Logic Input Pins	●		± 10	μA	

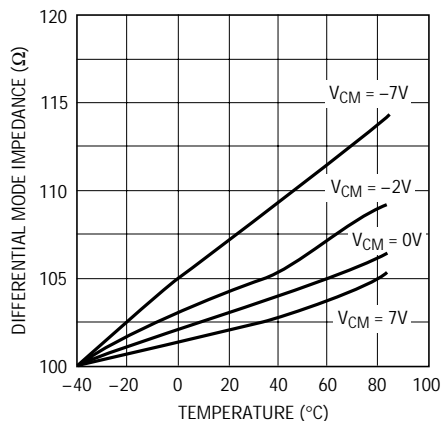
は全動作温度範囲の規格値を意味する。
Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: デバイスのピンに流入する電流はすべて正、デバイスのピンから流出する電流はすべて負。注記がない限り、すべての電圧はグラウンドを基準にする。

Note 3: すべての標準値は $V_{CC} = 5V$ 、 $V_{EE} = -5V$ 、 $T_A = 25$ 。

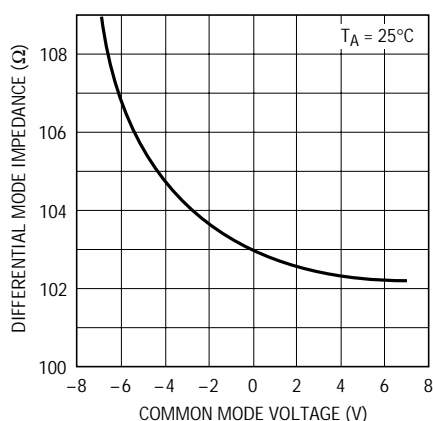
標準性能特性

V.11またはV.35差動モード・インピーダンスと温度



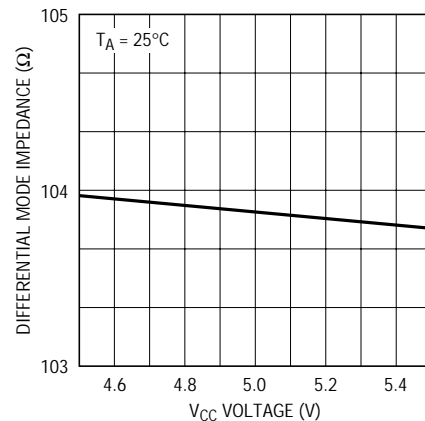
1344 G01

V.11またはV.35差動モード・インピーダンスと同相電圧



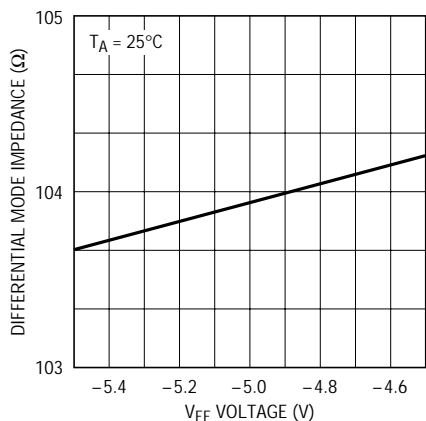
1344 G02

V.11またはV.35差動モード・インピーダンスと電源電圧 (V_{CC})



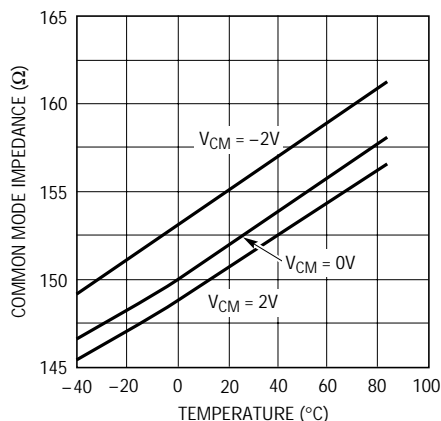
1344 G03

V.11またはV.35差動モード・インピーダンスと負電源電圧 (V_{EE})



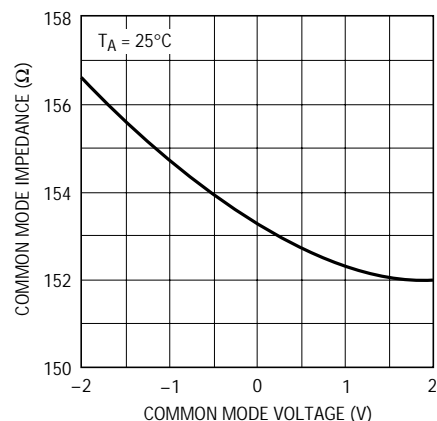
1344 G04

V.35同相インピーダンスと温度



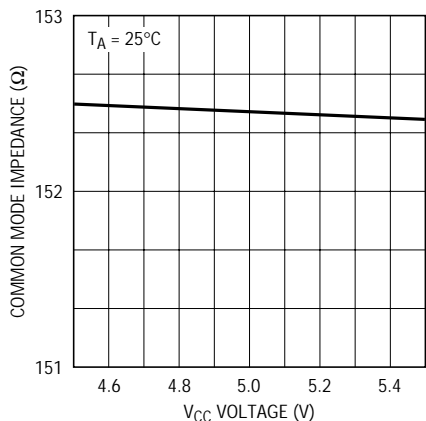
1344 G05

V.35同相インピーダンスと同相電圧



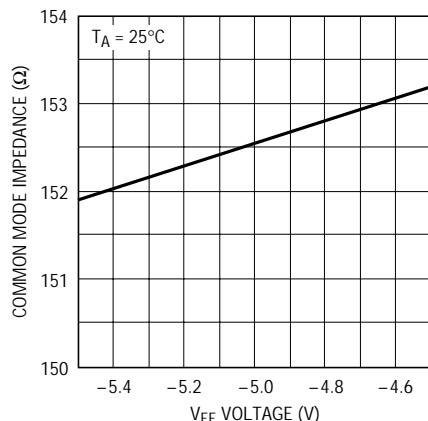
1344 G06

V.35同相インピーダンスと電源電圧 (V_{CC})



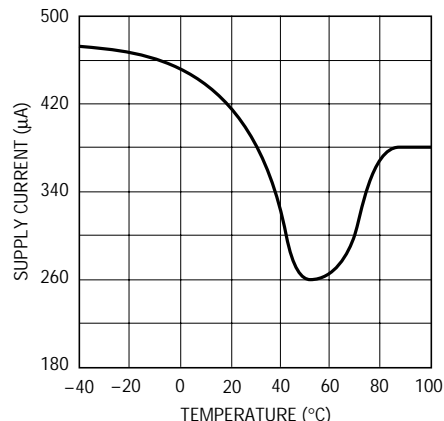
1344 G07

V.35同相インピーダンスと負電源電圧 (V_{EE})



1344 G08

電源電流と温度



1344 G09

LTC1344A

ピン機能

M0(ピン1): TTLレベル・モード・セレクト入力。M0のデータはLATCHが“H”のときにラッチされます。

V_{EE}(ピン2): 負電源電圧入力。LTC1543 V_{EE}ピンに直接接続できます。グランドに接続した1μFのコンデンサを接続します。

R1C(ピン3): ロード1センタタップ

R1B(ピン4): ロード1ノードB

R1A(ピン5): ロード1ノードA

R2A(ピン6): ロード2ノードA

R2B(ピン7): ロード2ノードB

R2C(ピン8): ロード2センタタップ

R3A(ピン9): ロード3ノードA

R2B(ピン10): ロード2ノードB

R3C(ピン11): ロード3センタタップ

GND(ピン12): ロード1からロード3に対するグランド接続

GND(ピン13): ロード4からロード6に対するグランド接続

V_{CC}(ピン14): 正電源入力。4.75V ≤ V_{CC} ≤ 5.25V

R4B(ピン15): ロード4ノードB

R4A(ピン16): ロード4ノードA

R5B(ピン17): ロード5ノードB

R5A(ピン18): ロード5ノードA

R6A(ピン19): ロード6ノードA

R6B(ピン20): ロード6ノードB

LATCH(ピン21): TTLレベル・ロジック信号ラッチ入力。“L”のとき、M0、M1、M2、およびDCE/DTEの入力バッファは簡易制御されます。“H”のとき、ロジック・ピンはそれぞれの入力バッファにラッチされます。データ・ラッチによって、複数のI/Oポート間でセレクト・ラインを共用することができます。

DCE/DTE(ピン22): TTLレベル・モード・セレクト入力。“H”のときにDCEモード、“L”のときにDTEモードが選択されます。DCE/DTEのデータはLATCHが“H”のときにラッチされます。

M2(ピン23): TTLレベル・モード・セレクト入力1。M2のデータはLATCHが“H”のときにラッチされます。

M1(ピン24): TTLレベル・モード・セレクト入力2。M1のデータはLATCHが“H”のときにラッチされます。

テスト回路

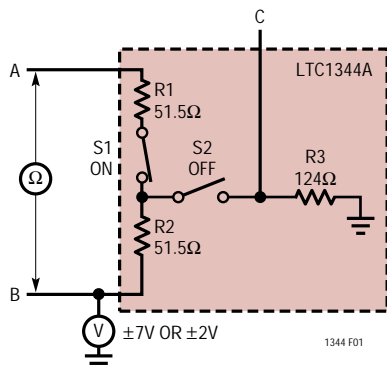


図1. 差動V.11またはV.35インピーダンスの測定

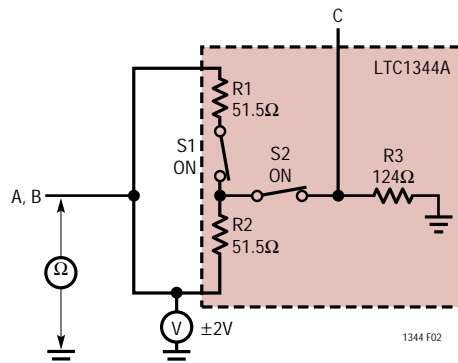
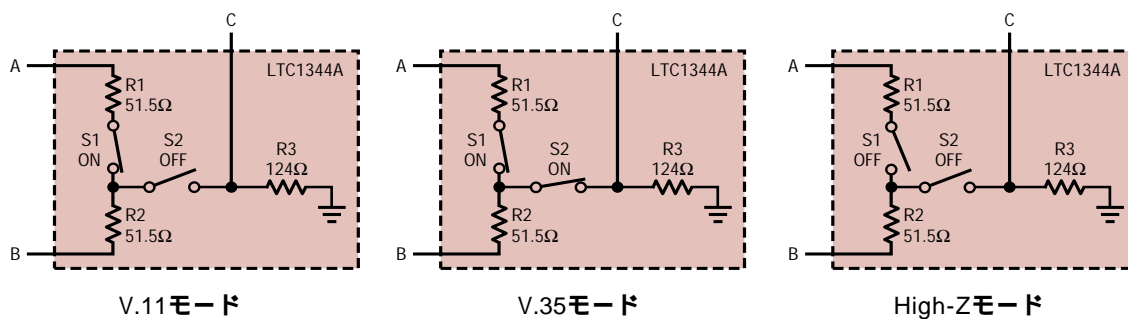


図2. V.35同相インピーダンスの測定

モード選択

LTC1344A MODE NAME	DCE/DTE	M2	M1	M0	R1	R2	R3	R4	R5	R6
V.10/RS423	X	0	0	0	Z	Z	Z	Z	Z	Z
RS530A	0	0	0	1	Z	Z	Z	V.11	V.11	V.11
	1	0	0	1	Z	Z	Z	Z	V.11	V.11
RS530	0	0	1	0	Z	Z	Z	V.11	V.11	V.11
	1	0	1	0	Z	Z	Z	Z	V.11	V.11
X.21	0	0	1	1	Z	Z	Z	V.11	V.11	V.11
	1	0	1	1	Z	Z	Z	Z	V.11	V.11
V.35	0	1	0	0	V.35	V.35	Z	V.35	V.35	V.35
	1	1	0	0	V.35	V.35	V.35	Z	V.35	V.35
RS449/V.36	0	1	0	1	Z	Z	Z	V.11	V.11	V.11
	1	1	0	1	Z	Z	Z	Z	V.11	V.11
V.28/RS232	X	1	1	0	Z	Z	Z	Z	Z	Z
No Cable	X	1	1	1	V.11	V.11	V.11	V.11	V.11	V.11

X = 不問、0 = ロジック“L”、ロジック“H”



1344 F03

図3. LTC1344Aモード

アプリケーション情報

マルチプロトコル・ケーブル終端

マルチプロトコル・シリアル・インタフェースの設計者が遭遇する最も困難な問題の1つは、コネクタ・ピンを共用しながらトランスミッタとレシーバをどのように異なる電気規格に対応させるかということです。各インタフェース規格に対応するトランスミッタとレシーバをまとめて接続して、適切な回路をイネーブルすることで対応できる場合もあります。しかし、最も大きな問題が残っています。つまり、異なる規格で要求される各種ケーブル終端をどのようにして切り替えるかということです。

従来方法は、高価なリレー付きスイッチング抵抗を用いたり、インタフェース規格が変更されるたびにユーザに終端モジュールを変更させることなどでした。ケーブル・ヘッドに終端を備えたカスタム・ケーブルを使用するか、ボード上に別々の終端が実装され、カスタム・ケーブルが信号を適切な終端につなぎます。FETによる終端の切替えは困難です。これは信号電圧がFETドライバの電源電圧を超えるか、あるいは電源がオフになった場合でも、FETがオフ状態を保持しなければならないためです。

LTC1344Aはソフトウェア・コントロールによって、ケーブル終端の切替え問題を解決しています。LTC1344AはV.10 (RS423)、V.11(RS422)、V.28(RS232)、およびV.35電気的プロトコルに対応する終端を提供します。

V.10 (RS423)終端

標準V.10不平衡型インタフェースを図4に示します。グラウンドCを備えたV.10シングルエンデッド・ジェネレータ出力Aは、差動レシーバに接続され、入力A'はAに、また入力C'は信号リターン・グラウンドCに接続されます。レシーバのグラウンドC'は信号リターンから分離しています。通常V.10インタフェースにはケーブル終端は必要ありませんが、レシーバ入力は図5のインピーダンス曲線に従わなければなりません。

V.10モードではスイッチS1とS2の両方がターンオフするため、ケーブル終端だけがV.10レシーバの入力インピーダンスになります。

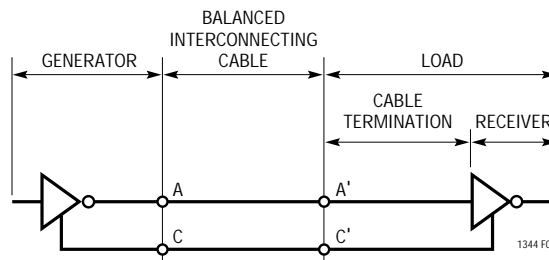


図4. 標準V.10インタフェース

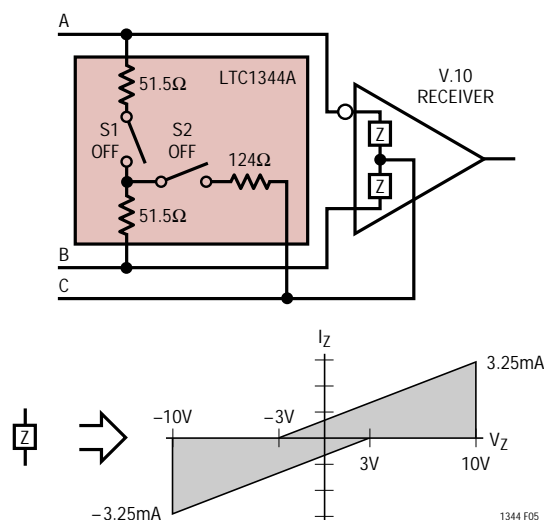


図5. LTC1344Aを使用したV.10インタフェース

V.11 (RS422) 終端

標準V.11平衡型インタフェースを図6に示します。出力AおよびBそしてグラウンドCを備えたV.11差動ジェネレータは、グラウンドC'を備えた差動レシーバに接続され、入力A'はAに、またB'はBに接続されます。V.11インタフェースはレシーバ・エンドで最小100Ωの抵抗を持つ差動終端が必要です。レシーバ入力も図7に示すインピーダンス曲線に従わなければなりません。

V.11モードではスイッチS1がターンオンし、S2がターンオフするため、ケーブルは103Ωインピーダンスで終端されます。

アプリケーション情報

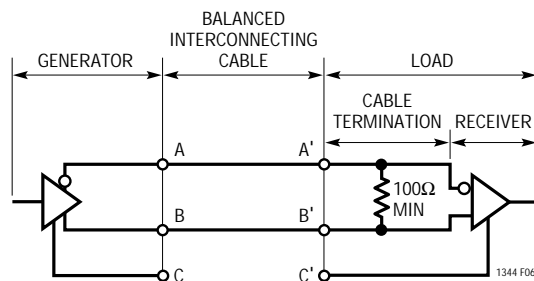


図6. 標準V.11インタフェース

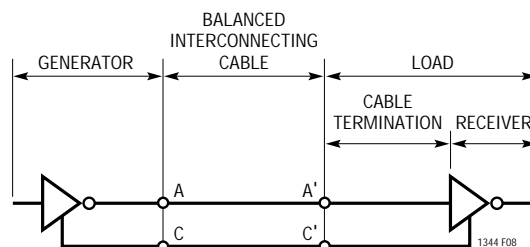


図8. 標準V.28インタフェース

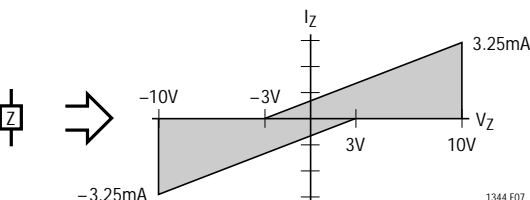
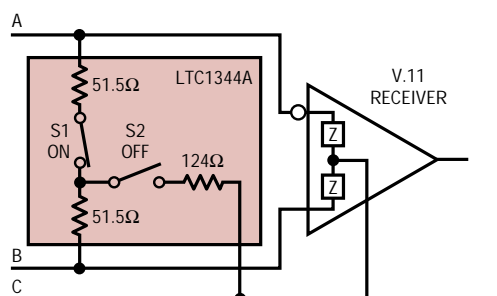


図7. LTC1344Aを使用したV.11インタフェース

V.28 RS232 終端

標準V.28不平衡型インタフェースを図8に示します。グラウンドCを備えたV.28シングルエンデッド・ジェネレータ出力Aは、シングルエンデッド・レシーバに接続され、入力A'はAに、またグラウンドC'は信号リターン・グラウンドを通してCに接続されます。V.28規格では接地した5k終端抵抗が必要で、図9に示すとおり、ほとんど全部の適合レシーバに内蔵されています。終端がレシーバに内蔵されているため、LTC1344AのスイッチS1とS2がターンオフします。

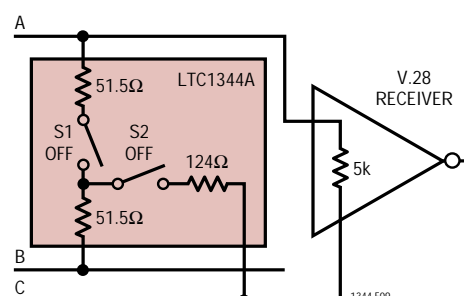


図9. LTC1344Aを使用したV.28インタフェース

V.35終端

標準V.35平衡型インタフェースを図10に示します。出力AおよびB、そしてグラウンドCを備えたV.35差動ジェネレータが、グラウンドC'を備えた差動レシーバに接続され、入力A'はAに、また入力B'はBに接続されます。V.35インタフェースにはレシーバ・エンドとジェネレータ・エンドに、Tネットワーク終端が必要です。V.35モードでは、図11に示すように、LTC1344AのスイッチS1とS2がターンオンします。

コネクタで測定される差動インピーダンスは、 100 ± 10 でなければならず、グラウンドC'に短絡した端子A'およびB'間のインピーダンスは 150 ± 15 でなければなりません。V.35レシーバの入力インピーダンスは、LTC1344A内のTネットワークと並列に接続され、合計インピーダ

アプリケーション情報

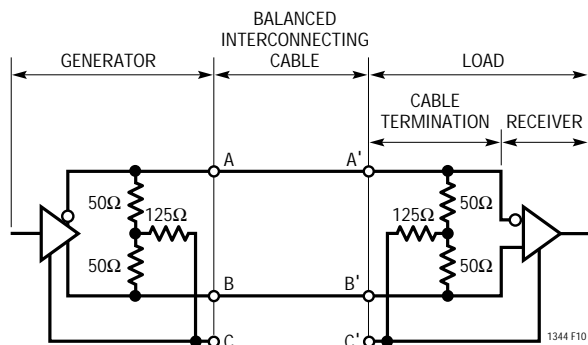


図10. 標準V.35インタフェース

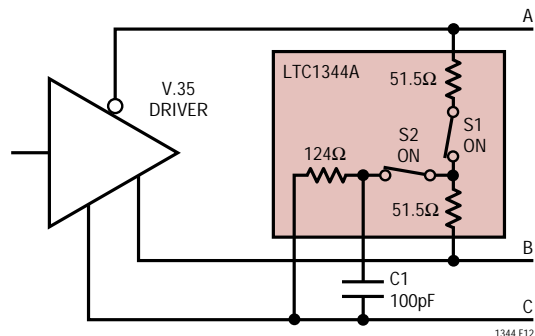


図12. LTC1344Aを使用したV.35ドライバ

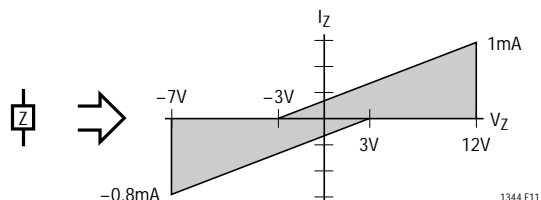
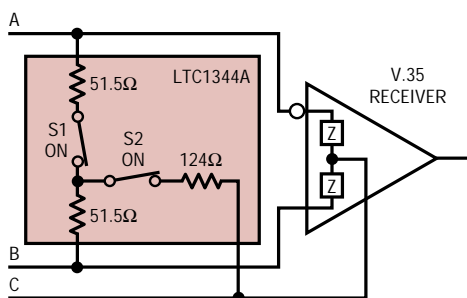


図11. LTC1344Aを使用したV.35レシーバ

ンスが下限仕様を下回る可能性があります。しかし、リニアテクノロジーのすべてのV.35レシーバは、図11に示すとおり、RS485入力インピーダンス仕様に適合しており、LTC1344Aとともに使用する場合は、V.35仕様に適合することが保証されます。

ジェネレータの差動インピーダンスは50 ~ 150 でなければならず、グランドCに短絡した端子AおよびB間のインピーダンスは 150 ± 15 でなければなりません。ジェネレータを終端するには、スイッチS1とS2を両方もオンにし、センタ抵抗のトップサイドをピンに引き出します。これによって図12に示すとおり、外付けコンデンサでバイパスして、同相ノイズを低減することができます。

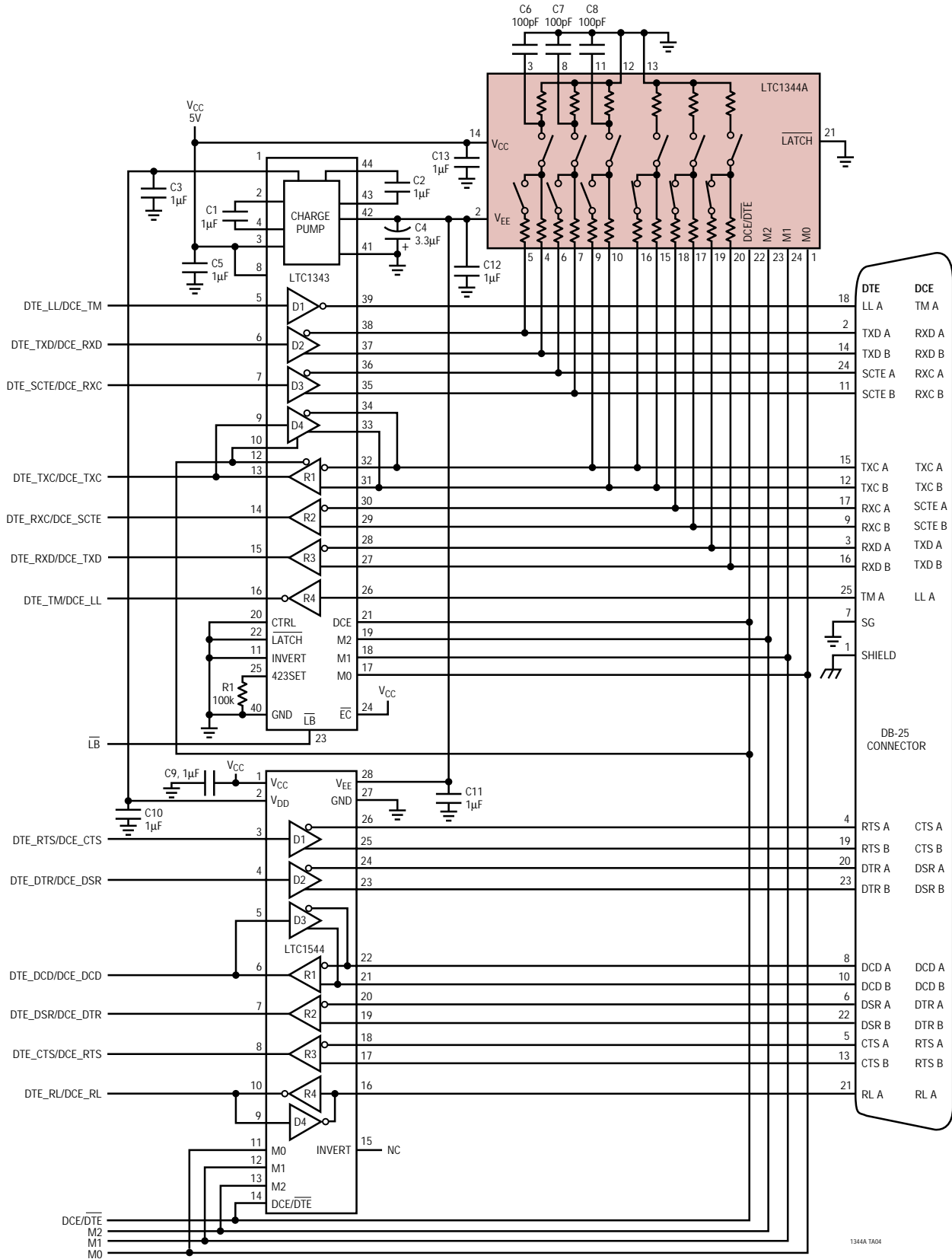
ドライバの立上り時間と立下り時間の不整合、またはドライバ伝搬遅延のスキューによって、センタ終端抵抗からグランドに電流が流れ、AおよびB端子に高周波の同相スパイクが発生します。同相スパイクがEMI問題を引き起こすおそれがありますが、多くの同相エネルギーをケーブルではなく、グランドに分流させるコンデンサC1によって軽減されます。

LATCHピン

LATCHピン(21)によって、セレクト・ライン(M0、M1、M2、DCE/DTE)を、それぞれが専用のLATCH信号を持つ複数のLTC1344Aで共用することができます。LATCHピンが「L」に保持されると、セレクト・ライン入力バッファが簡易制御になります。LATCHピンが「H」になると、セレクト・ライン入力バッファはセレクト・ピンの状態をラッチするため、セレクト・ラインの変化は、LATCHが再度「L」になるまで無視されます。ラッチ機能が使用されていない場合、LATCHピンはグランドに接続しなければなりません。

標準的応用例

DB-25コネクタ付きコントローラ・セレクトラブル・マルチプロトコルDTE/DCEポート

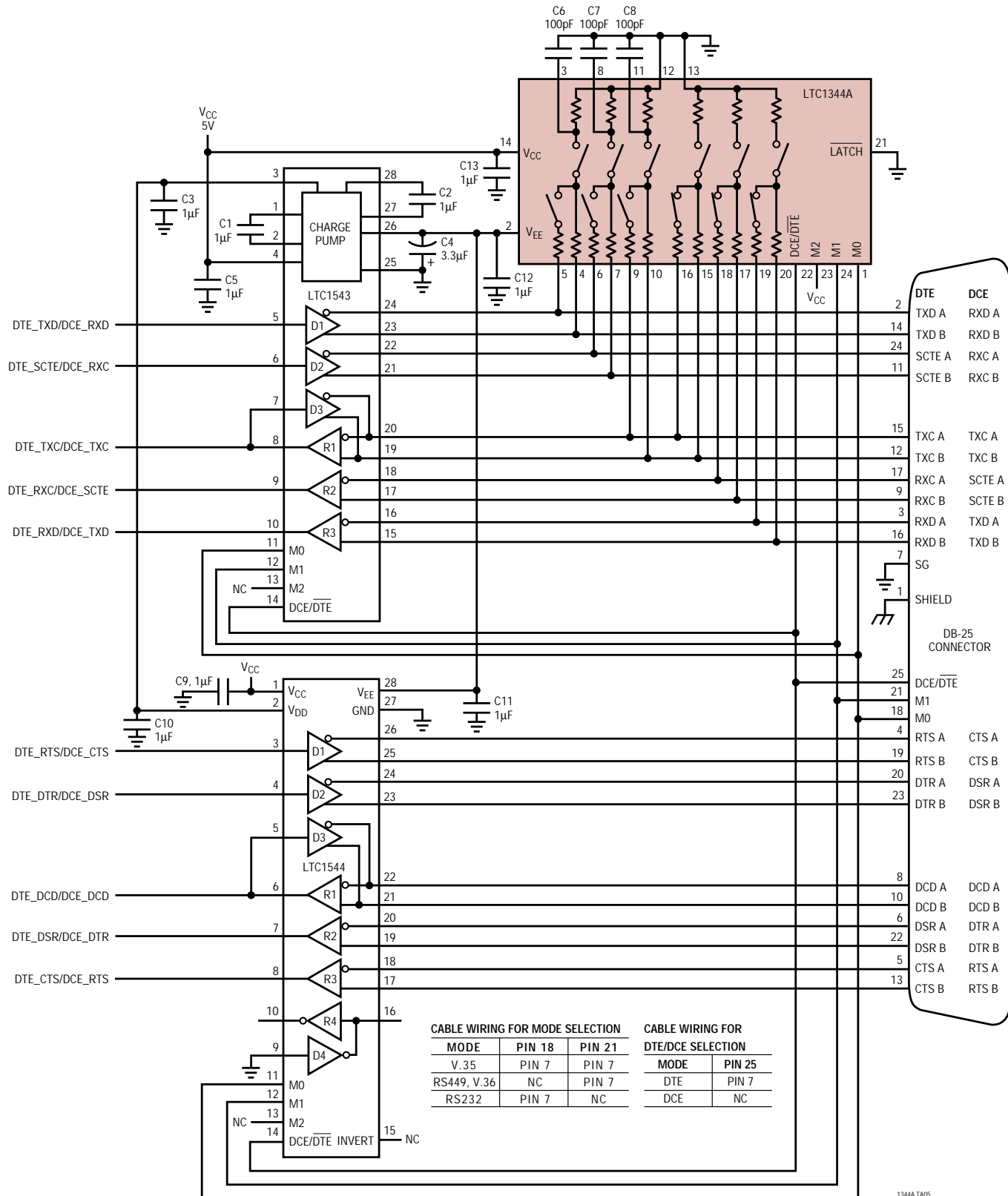


1344A TA04

LTC1344A

標準的応用例

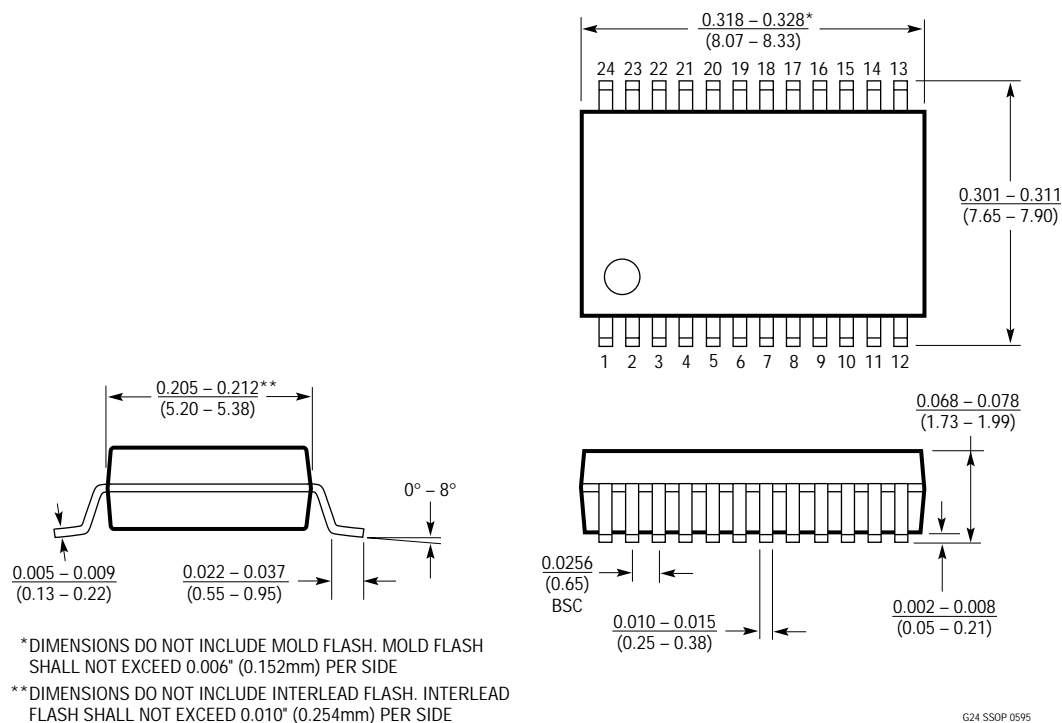
DB-25コネクタ付きケーブル・セレクトابل・マルチプロトコルDTE/DCEポート



1344A TA05

パッケージ 注記がない限り、寸法はインチ(mm)

Gパッケージ
24リード・プラスチックSSOP(0.209)
(LTC DWG # 05-08-1640)



LTC1344A

標準的応用例

図13にシリアル・インタフェース用のクロックおよびデータ信号を生成するLTC1543混合モード・トランシーバ・チップを使用したLTC1344Aの標準的応用例を示します。LTC1344AのV_{EE}電源はLTC1543のチャージポンプから生成され、セレクト・ラインM0、M1、M2、および

DCE/DTEは両方のチップで共用されます。各ドライバ出力およびレシーバ入力、LTC1344Aの終端ポートの1つに接続されます。したがって、各電気的プロトコルはデジタル・セレクト・ラインを使用して選択されます。

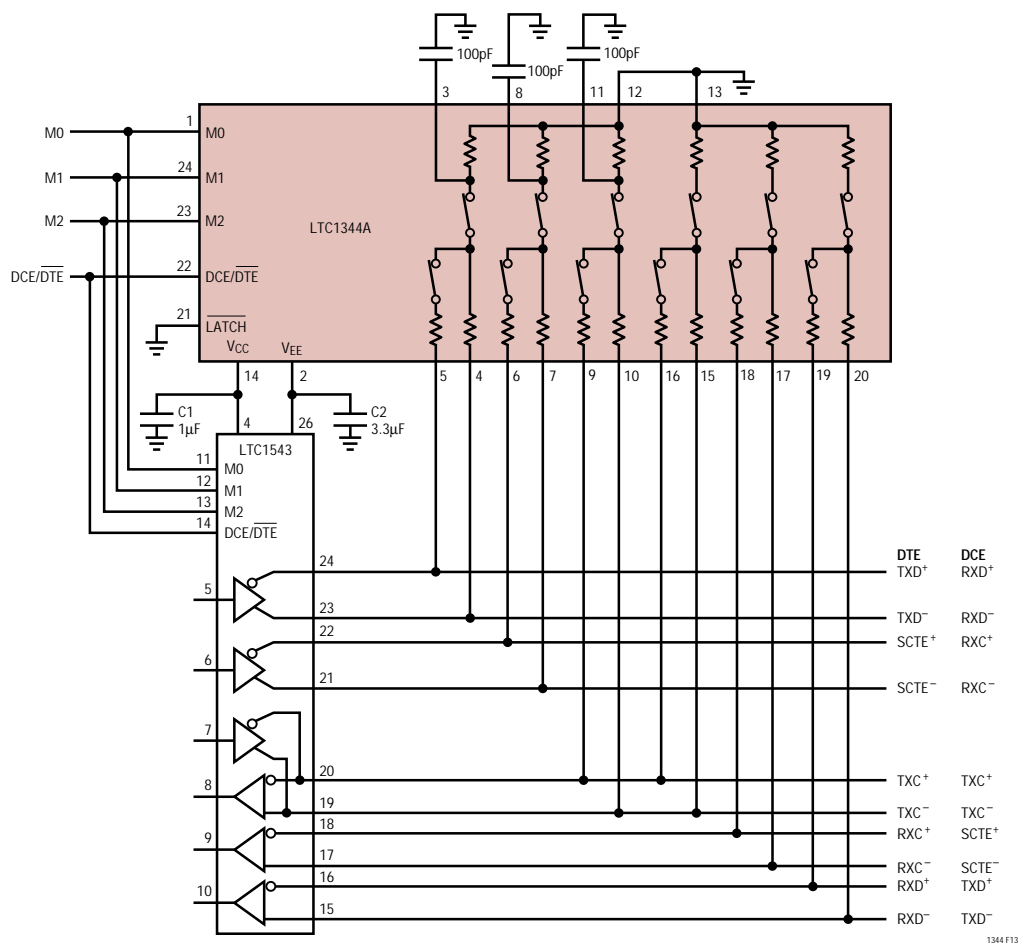


図13. LTC1344Aを使用した標準的応用例

関連製品

製品番号	説明	注釈
LTC1334	単一電源RS232/RS485トランシーバ	2個のRS485 Dr/Rxまたは4個のRS232 Dr/Rxペア
LTC1343	マルチプロトコル・シリアル・トランシーバ	ソフトウェア選択可能なマルチプロトコル・インタフェース
LTC1345	単一電源V.35トランシーバ	データおよびCLK信号用3 Dr/3 Rx
LTC1346A	両電源V.35トランシーバ	データおよびCLK信号用3 Dr/3 Rx
LTC1543	マルチプロトコル・シリアル・トランシーバ	データおよびCLK信号用のソフトウェア選択可能なトランシーバ
LTC1544	マルチプロトコル・シリアル・トランシーバ	制御信号用のソフトウェア選択可能なトランシーバ